

## AFE76XX RX 应用手册

Wenjing Lu

### 摘要

AFE76XX 是世界上第一款射频直采集成方案，拥有四通道 14bit 最高采样速率 9GSPS 的 RFDAC 和四通道 14bit 3GSPS RFADC，实现基带信号到射频信号的直接转换。性能上满足 TDD 宏站 TX/RX/FB, FDD 宏站 TX/FB 以及 Massive MIMO FDD/TDD TX/RX/FB 需要；架构上支持 TX/RX/FB 单频/双频收发；通过时分共享实现 TDD 模式下接收和反馈共用接收通道，从而实现单一芯片支持 TDD 宏站模式下 4T4R2FB 以及 FDD 宏站模式下的 4T2F。其高度的集成化为宏站小型化，Massive MIMO 商用化提供了可能，本文将详细介绍 AFE76XX RX 用以适配不同应用场景的独特功能。

### 目录

1	引言.....	2
2	接收通道增益预算.....	2
3	接收通道双 DDC 混频模式应用.....	4
4	接收反馈 TDD 时分共用架构.....	5
5	输入大功率自动保护功能.....	6
6	AGC 功能简述.....	7
7	参考文献.....	8

### 图/表

Figure 1.	AFE76xx 接收链路系统框图.....	2
Table1.	基于 AFE76xx 的接收链路性能预算.....	3
Figure 2.	AFE76xx RX Noise Figure VS DSA.....	3
Figure 3.	接收通道双 DDC 混频模式.....	4
Figure 4.	接收反馈 TDD 时分共用架构.....	5
Figure 5.	超宽带 DDC 通道.....	6
Figure 6.	输入大功率自动保护功能框图.....	6
Table2.	使能输入大功率自动保护功能后器件模拟端口耐压提升.....	7
Figure 7.	AGC 控制框图.....	8

## 1 引言

AFE76XX RX 采样率 3GSPS 在保证性能的前提下可以直接采样高达 3.5GHz 的射频信号；接口速率最高 1.5GSPS，在反馈模式下可以支持最宽 1.2GHz 的 DPD 反馈带宽；每个通道都支持单频或者双频输入；在 TDD 时分信号控制下支持接收和反馈复用构架；内置 28dB 数控衰减器用于静态功率补偿和 AGC 控制；支持内部闭环 AGC 模式和开环 AGC 模式；15GSPS Serdes 传输，支持 JESD204B Subclass1。AFE76xx 接收链路系统框图如图 1 所示。本文将重点介绍在接收端实际设计过程中的一些应用技巧，包括接收通道增益预算；接收通道双 DDC 混频模式；接收反馈 TDD 时分共用架构；输入大功率自动保护功能和 AGC 功能简述。

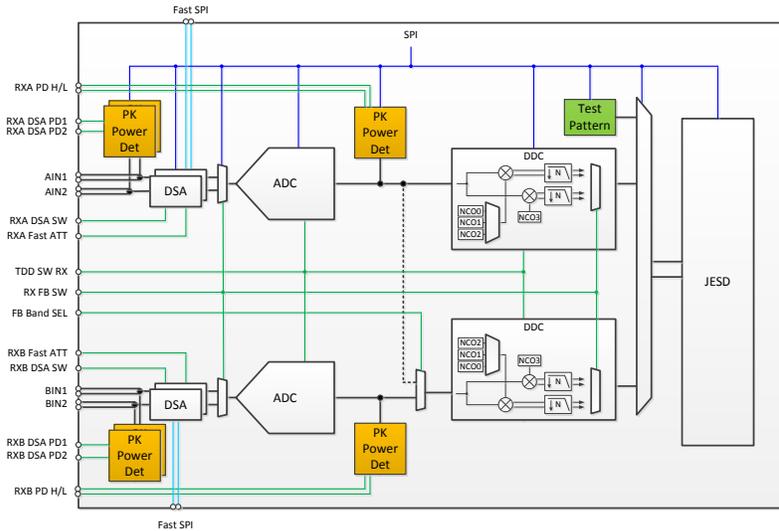


Figure 1. AFE76xx 接收链路系统框图

## 2 接收通道增益预算

AFE76XX 的接收性能指标满足除 GSM 以外所有制式的性能要求。下表以 LTE 为例，进行了接收链路的性能预算，基于 AFE76xx 所构架的无线系统实现了远好于协议要求的性能指标。下表黄色区域为 AFE76xx 基于性能的参量输入区，灰色区域为 LTE 系统参量区和默认系统射频前端参量区。绿色部分为静态灵敏度和阻塞灵敏度计算结果，计算中考量了噪声系数的贡献，相位噪声的贡献（倒异混频）和非线性贡献。

	标准	AFE76xx系统	
LTE Static Sensitivity (dBm)	-105	-105.5884568	
LTE Blocker sensitivity (dBm) @ -40dBm	-99	-104.1213474	
输入参量			
阻塞电平	-40 dBm		
AFE76xx 满幅电平@max gain	-8 dBm		
AFE76xx AGC起控门限	-10 dBFS		
AFE76xx 增益预衰	6 dB		为了补偿系统模拟前端的批次和频段波动
AFE76xx NF @ max gain	18.5 dB		
AFE76xx SFDR without HDx @AGC起控电平	85 dBc		
AFE76xx HDx dBc @AGC起控电平	81 dBc		为了简单起见, 这里取了 -10dBFS AGC 起控电平下HD2为代表, 但请注意两点: 在大多数场景中谐波分量不会击中有用信号; 即使击中, HD2和HD3也不可能同时击中有用信号, 切勿重复计算
AFE76xx IIP3 @ max gain	17 dBm		由于只有阻塞信号的1MD5分量可能击中有用信号, 所以阻塞灵敏度计算中不包括IIP3的贡献
AFE76xx 时钟相噪 at 5MHz	146 dBc/Hz		
<b>LTE系统参量</b>			
LTE 有用信号带宽 (MHz)	4.5		
LTE 热噪 (dBm)	-107.4678749		
LTE 滤波器门限(dB)	-1		
<b>系统模拟前端参量</b>			
系统模拟前端 NF (dB)	2.8 dB		
系统模拟前端 IIP2 (dBm)	100 dBm		为了简化计算
系统模拟前端 IIP3 (dBm)	100 dBm		为了简化计算
系统模拟前端增益 (dB)	35 dB		
<b>计算结果</b>			
静态灵敏度			
静态灵敏度 (dBm)	-105.5884568		
阻塞灵敏度			
噪声系数贡献	-103.2963307		
相位噪声贡献	-119.4678749		
线性贡献	-121		
阻塞灵敏度 (dBm)	-104.1213474		

Table1. 基于 AFE76xx 的接收链路性能预算

在计算噪声系数的贡献时请注意 AFE76XX 接收独特的噪声系数随 DSA 衰减变化规律如图 2 所示, 它不同于传统的 1dB/dB 的噪声系数和 DSA 恶化规律, 在最初的 4dB 衰减中, 噪声系数不恶化。考虑到系统预衰一般设为 6dB (用于补偿系统射频前端批次和频率的波动), 即前 6dB 增益不引入进阶噪声恶化, 期待的 6dB 噪声系数恶化只有 2dB, 相当于在整个静态灵敏度和阻塞灵敏度的预算中, 噪声系数可以视为从 18.5dB 改善为 14.5dB, 且满足 1dB/dB 恶化规律。

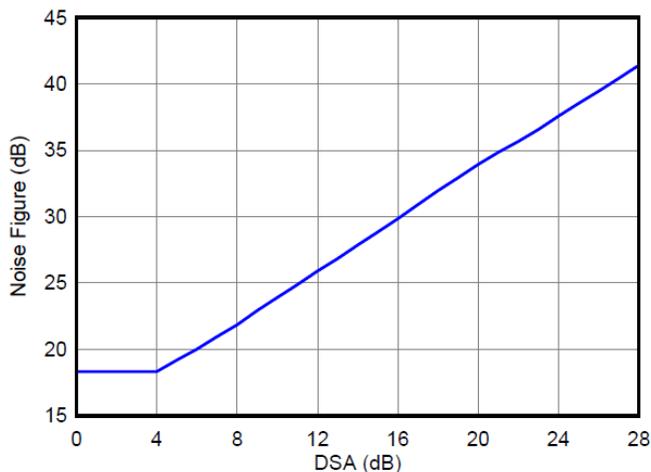


Figure 2. AFE76xx RX Noise Figure VS DSA

### 3 接收通道双 DDC 混频模式应用

传统的无线架构，发射频段和接受频段 1:1 对应，即发射 X 频段，接收也仅为 X 频段。但近两年兴起了 TDD 宏站射频互助 8T16R 概念，具有该功能的基站除了具备传统的 D 频段通讯能力外，创新地通过与原站点 F 频段模块进行联合工作，实现 F 频段的理论接收能力提升 3dB，从而实现对 F 频段网络性能的提升。它的实现方式是在发射仅为单一频段的情况下，接收实现双频段接收。如果采用传统的分立器件，意味着接收端分立器件数目翻倍。而 AFE76xx 则创新地采用了接收通道双 DDC 混频模式，在不增加系统硬件成本的情况下，实现了接收通道的双频同时接收。

由于 AFE76xx 接收通道为 3GSPSADC 射频采样，理论上的不混叠采样带宽为 1.5GHz，可以同时采样 F 频段(1880M~1920M)和 D 频段(2570M~2620M)，然后通过 NCO 进行射频到基带的搬移。如果用单一 DDC 实现 F+D 从射频到基带的搬移，将会导致搬移后的基带带宽过宽 (>740MHz =2620-1880)，Serdes 传输压力过大。AFE76xx 通过引入双 DDC 架构，将两个频段的射频信号通过不同的 NCO 及 DDC 通道进行传输，使基带传输信号带宽最小化，完美的解决了这一难题。系统框图如图 3 所示，每个接收通道双 DDC，每个 DDC 对应独立的 NCO，使得每个接收通道可以支持两个不同频段信号的同时传输。在单频段工作模式下，只有 DDC\_A0 及 NCO\_A0 使能，其余所有 NCO 及 DDC\_A1 通道均关闭，信号通过 DDC\_A0 通道进行传输。在混频工作模式下，DDC\_A0 和 NCO\_A0，DDC\_A1 和 NCO\_A3 均使能，两个频段的信息分别通过 DDC\_A0 和 DDC\_A1 进行同时传输。AFE76xx 的双 DDC 混频模式是 TDD 宏站射频互助 8T16R 应用中完美的硬件解决方案。

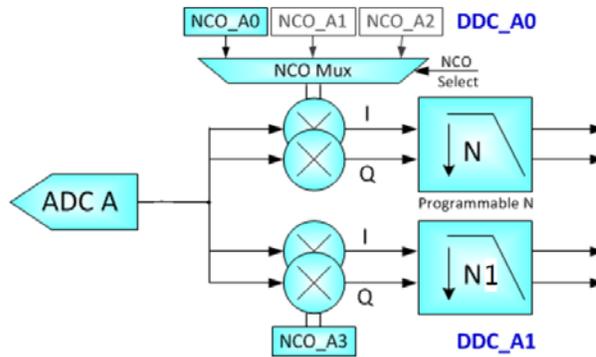


Figure 3. 接收通道双 DDC 混频模式

## 4 接收反馈 TDD 时分共用架构

TDD 制式下，下行和上行时隙的引入，使接收和反馈分时复用成为可能。AFE76xx 针对 TDD 应用场景引入了接收反馈 TDD 时分共用的架构，即在上行时隙射频 ADC 扮演灵敏度解调的接收通道，而在下行时隙射频 ADC 扮演 DPD 环路的反馈通道。为了实现硬件通道在不同时隙角色间的分时跳转，需要完成增益，频率，带宽，Serdes 的协同切换。增益切换，AFE76xx 提供 TDD 时隙下 RX DSA 在 AGC 增益和反馈预设增益之间的自动切换。频率切换，AFE76xx 提供 TDD 时隙下接收 NCO 和反馈 NCO 之间的切换（接收和反馈 NCO 在全时隙运转，保证各自相位的连续性）。带宽切换，一般而言下行 DPD 带宽为接收带宽（反馈带宽等于下行 DPD 带宽）的两倍，为了适配上下行不同带宽需求，最后一级 2 倍抽取会在 TDD 时隙作用下旁路或者使能。Serdes 切换，在 TDD 模式下，收发可以共 Serdes 通道或者分别独立 Serdes 通道，在共 Serdes 通道的情况下，Serdes 传输数据会在 TDD 时隙作用下实现接收和反馈数据的切换，在分别独立通道的情况下，非使能时隙传输数据将被填充为 0。

在窄带单频模式下，接收 Band 使用 NCO\_A0/B0，反馈 Band 使用 NCO\_A2。在下行时隙，ADCB 及 DDC\_B0 进入休眠模式。而 DDC\_A1/B1 在全时隙均为关闭模式。如图 4 所示。

在窄带双频模式下，又分为反馈双频段分时传输模式和反馈双频段同时传输模式。反馈双频段分时传输模式中，反馈双频段在 FBBANDSEL 信号作用下分时传输两个反馈频段信息，接收 Band1 为 NCO\_A0/B0，接收 Band2 为 NCO\_A3/B3。反馈 Band1 使用 NCO\_A1，反馈 Band2 使用 NCO\_A2。接收模式下，所有模块都处于工作模式，NCO MUX 选通 NCO\_A0/B0，在反馈模式下 ADCB 及 DDC\_B 进入休眠模式，NCO MUX 根据 FBBANDSEL 信号时分选通 NCOA1/B1 或 A2/B2。反馈双频段同时传输模式中，下图 4 中的 ADCA 和 ADCB 之间的虚线路径在下行时隙被使能，用于将 ADC A 的反馈频段信息同时传输给两个独立的 DDC 通道（DDC\_A0 和 DDC\_B0），接收 Band1 使用 NCO\_A0/B0，接收 Band2 使用 NCO\_A3/B3。反馈 Band1 使用 NCO\_A2，反馈 Band2 使用 NCO\_B2，在反馈模式下，ADC B 及 DDC\_A1/B1 进入休眠模式。

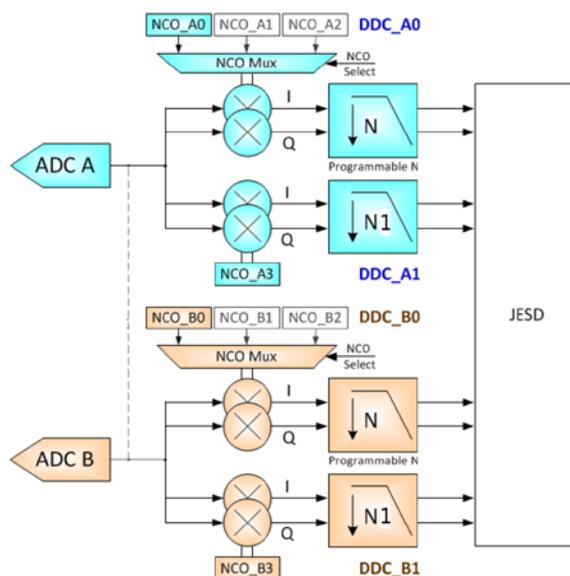


Figure 4. 接收反馈 TDD 时分共用架构

另外为了支持超宽带反馈带宽，在接收双 DDC 混频模式之外，又加入了第三个宽频 DDC 通道如图 5 中的 Wideband real/IQ output DDC 通道所示。Wideband DDC 通道的最小抽取系数小于接收双 DDC 通道（RX1/RX2 real/IQ output），支持最小 2 倍抽取实现 1.5GSPS 接口速率满足 1.2GHz 带宽需求。

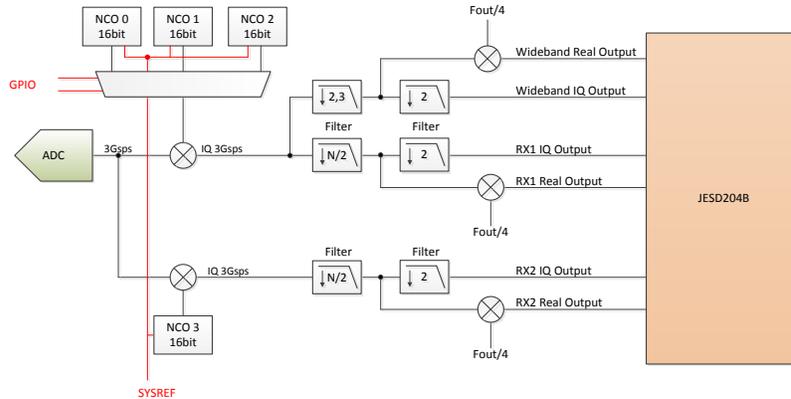


Figure 5. 超宽带 DDC 通道

## 5 输入大功率自动保护功能

AFE76xx 采用 40nm CMOS 工艺，工艺尺寸的减小带来的是集成度和功耗的大幅改善，但同时器件的耐压相比大线宽工艺器件则是越来越差。由于 40nm 工艺和设计架构的限制，使得 AFE76xx 最大衰减下的差分饱和电平仅为 12dBm，但是其前端 LNA 的 P1dB 饱和点却在 20dBm 以上，如何保证 AFE76xx 输入在大幅度阻塞的情况下不会被损毁，以保证十年的长期可靠性。为此引入了输入大功率自动保护功能，此功能也将沿用在未来产品的演进中。

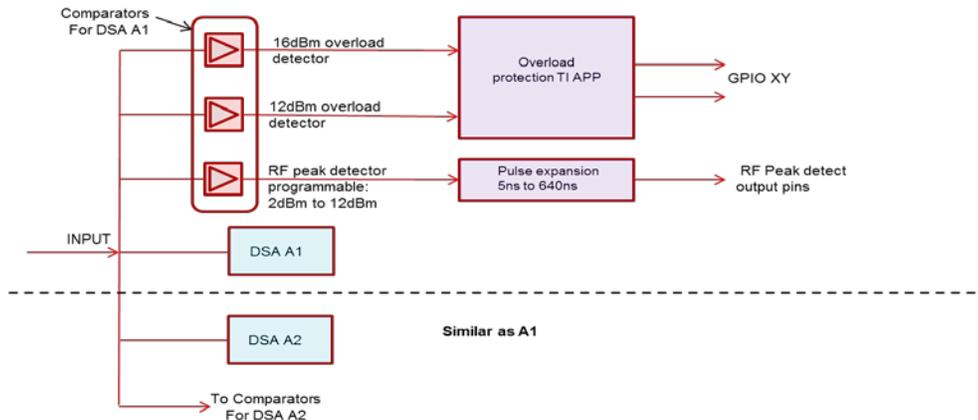


Figure 6. 输入大功率自动保护功能框图

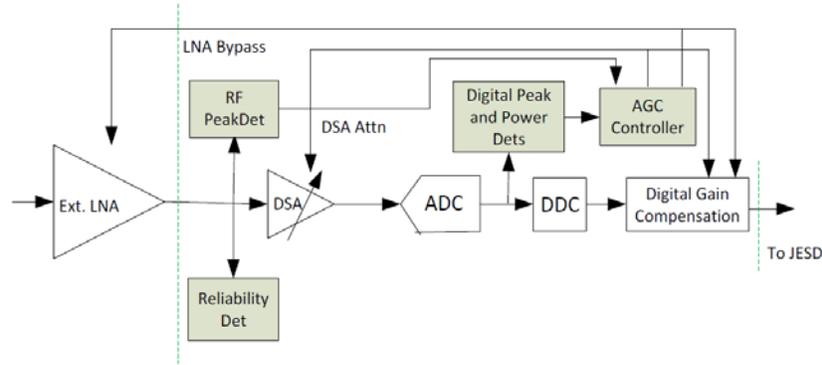
从设计可靠性的角度考虑，真实应用场景中可能出现的大阻塞将远高于标准定义，在这种情境下 LNA 进入饱和，AFE76xx 输入端可见信号幅值将为前级 LNA P1dB 饱和点，在此情境下，通道将完全饱和，无需考虑解调性能，只需考虑器件可靠性，所以 AFE76xx 在模拟输入口位置加入了两个射频峰值比较器（如下图中 16dBm overload detector 和 12dBm overload detector 所示），一旦任一峰值比较器报警，器件自动进入 DSA 最大衰减模式，实现饱和信号下的可靠性保护。同时 AFE76xx 也提供了客户自定义射频绝对峰值比较器 RF peak detector，在 AGC 起控流程中，用于对大阻塞信号的快速响应。这三个射频峰值比较器的相同点在于都是相对于绝对输入电平，以 dBm 为单位；不同点在于 16dBm overload detector 和 12dBm overload detector 出于可靠性保护考量，并不开放给客户作为其他用途，门限设置超过器件最大衰减下差分饱和电平分别为 16dBm 和 12dBm，但 RF peak detector 作为 AGC 的一部分，建议的阈值设置略小于 12dBm 用于直接 bypass 前级 LNA 的快速指示。由于自动保护功能致使输入通道完全丧失解调功能，如何避免器件过早进入自动保护功能，16dBm 和 12dBm 两个比较器，在不同的绝对门限下，一定的观测窗里，允许出现的峰值数依据器件耐压特性而有所不同，在大于 12dBm 小于 16dBm 区间可以允许较多的峰值溢出再触发自动保护功能，而对于超大阻塞信号远大于 16dBm 的信号，少数峰值即会触发自动保护，一方面做到了器件可靠性的保护，一方面又避免了误触发的可能性。表 2 所示是使能输入大功率自动保护功能后器件模拟端口耐压的提升。

Pin	Accumulated Sustainable time at Max. Gain	Accumulated Sustainable time at Max. Att.	Accumulated Sustainable time with automatic protection function enable
12dBm modulated signal peak power (PAR6~10)	200hrs	lifetime	lifetime
18dBm modulated signal peak power (PAR6~10)	0.01 hrs	lifetime	lifetime
20dBm modulated signal peak power (PAR6~10)	<10ms	200 hrs	200 hrs
23dBm modulated signal peak power (PAR6~10)	<10ms	1000 seconds	1000 seconds

**Table2. 使能输入大功率自动保护功能后器件模拟端口耐压提升**

## 6 AGC 功能简述

AFE76xx 的 AGC 模式包括闭环 AGC 模式和开环 AGC 模式。闭环 AGC 模式即芯片自我闭环 AGC 控制。开环 AGC 模式芯片对外提供检测点监测信号，外置主机通过高速总线对 DSA 实现增益控制。



**Figure 7. AGC 控制框图**

芯片共有两处检测点: 一处是上文提到的芯片射频入口处开放给客户的 RF peak detector 的模拟绝对峰值比较器, 共有两个, 一个是用于监测大阻塞信号 (建议阈值设置为略低于输入差分满幅电平), 从而直接对前级的 LNA 进行快速旁路处理 RF attack peak detector; 另一个是用于重新使能外部 LNA 的 RF decay detector。第二处检测点是 ADC 处的数字峰值/均值比较器 (每一个接收通道分别有四个峰值比较器实现: big step attack, small step attack, big step decay, small step decay; 和两个均值比较器实现 attack 和 decay), 实现准确的数字域峰值/均值监测, 是 AGC 进行 fast attack/ slow decay 的主要检测点。由于接收是射频直采架构, 所以两处的检测点都可以近似认为是全带宽检测点。

在开环 AGC 模式下, 每个通道可以引出三个比较器的输出 (RF attack peak detector 和两个数字峰值比较器) 通过 GPIO 通知主机阻塞信号的大小变化, 主机可以通过每个通道的两线 FASTSPI 对每个通道的 DSA 独立快速控制。

在闭环模式下, AFE76x 提供大阻塞信号下旁路前端 LNA 的功能 (只要射频输入口任一峰值比较器触发, 前级 LNA 将会被旁路, 只有 RF decay detector 触发, 前级 LNA 才会被释放), 通过 ADC 处的数字峰值/均值比较器进行 fast attack 和 slow decay, 之所以 fast attack 是为了避免接收通道进入饱和, 之所以 slow decay 是为了避免 AGC 增益发生振荡。为了实现射频输入口到 serdes 输出口的模拟+数字增益保持不变, 闭环 AGC 理论上, 后级数字增益要完全补偿前级 DSA 增益的变化, 但是在阻塞信号下, 前级 DSA 衰减过大, 等值的数字增益补偿会导致数字溢出, 为了避免数字溢出, 引入了 ALC 增益传递功能。为了避免数字溢出, ALC 增益传递功能将导致数字溢出的 coarse gain 部分或者通过 GPIO 或者通过 JESD 组帧的最后两位 (JESD204B 每个样点传输 16 位数据, 但其中 ADC 的有效位数仅为 14 位, 所以最后两位可以作为 coarse gain 的传递之用。) 进行传递, 通知主机, 在主机侧完成 coarse gain 补偿。

## 7 参考文献

1. SN150568x\_DM\_slase83\_final

## 有关 TI 设计信息和资源的重要通知

德州仪器 (TI) 公司提供的技术、应用或其他设计建议、服务或信息，包括但不限于与评估模块有关的参考设计和材料（总称“TI 资源”），旨在帮助设计人员开发整合了 TI 产品的应用；如果您（个人，或如果是代表贵公司，则为贵公司）以任何方式下载、访问或使用了任何特定的 TI 资源，即表示贵方同意仅为该等目标，按照本通知的条款进行使用。

TI 所提供的 TI 资源，并未扩大或以其他方式修改 TI 对 TI 产品的公开适用的质保及质保免责声明；也未导致 TI 承担任何额外的义务或责任。TI 有权对其 TI 资源进行纠正、增强、改进和其他修改。

您理解并同意，在设计应用时应自行实施独立的分析、评价和判断，且应全权负责并确保应用的安全性，以及您的应用（包括应用中使用的 TI 产品）应符合所有适用的法律法规及其他相关要求。您就您的应用声明，您具备制订和实施下列保障措施所需的一切必要专业知识，能够 (1) 预见故障的危险后果，(2) 监视故障及其后果，以及 (3) 降低可能导致危险的故障几率并采取适当措施。您同意，在使用或分发包含 TI 产品的任何应用前，您将彻底测试该等应用和该等应用所用 TI 产品的功能。除特定 TI 资源的公开文档中明确列出的测试外，TI 未进行任何其他测试。

您只有在为开发包含该等 TI 资源所列 TI 产品的应用时，才被授权使用、复制和修改任何相关单项 TI 资源。但并未依据禁止反言原则或其他法律授予您任何 TI 知识产权的任何其他明示或默示的许可，也未授予您 TI 或第三方的任何技术或知识产权的许可，该等产权包括但不限于任何专利权、版权、屏蔽作品权或与使用 TI 产品或服务的任何整合、机器制作、流程相关的其他知识产权。涉及或参考了第三方产品或服务的信息不构成使用此类产品或服务的许可或与其相关的保证或认可。使用 TI 资源可能需要您向第三方获得对该等第三方专利或其他知识产权的许可。

TI 资源系“按原样”提供。TI 兹免除对 TI 资源及其使用作出所有其他明确或默认的保证或陈述，包括但不限于对准确性或完整性、产权保证、无复发故障保证，以及适销性、适合特定用途和不侵犯任何第三方知识产权的任何默认保证。

TI 不负责任何申索，包括但不限于因组合产品所致或与之有关的申索，也不为您辩护或赔偿，即使该等产品组合已列于 TI 资源或其他地方。对因 TI 资源或其使用引起或与之有关的任何实际的、直接的、特殊的、附带的、间接的、惩罚性的、偶发的、从属或惩戒性损害赔偿，不管 TI 是否获悉可能会产生上述损害赔偿，TI 概不负责。

您同意向 TI 及其代表全额赔偿因您不遵守本通知条款和条件而引起的任何损害、费用、损失和/或责任。

本通知适用于 TI 资源。另有其他条款适用于某些类型的材料、TI 产品和服务的使用和采购。这些条款包括但不限于适用于 TI 的半导体产品 (<http://www.ti.com/sc/docs/stdterms.htm>)、评估模块和样品 (<http://www.ti.com/sc/docs/sampters.htm>) 的标准条款。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122  
Copyright © 2017 德州仪器半导体技术（上海）有限公司