

基于 TI 射频直接采样 DAC (DAC38RF80) 的 TX 链路设计

Fanlong Li

Telecom Team

摘 要

真正实现软件无线电的射频采样 AD/DA 技术已经成熟，TI 推出的高性能大带宽双通道射频采样芯片 DAC38RF83(差分输出)和 DAC38RF80(单端输出内部集成 Balun)已经成功运用到无线产品 RRU 中。本文详细介绍了基于射频 DAC 的 TX 链路架构的设计，其中也重点讨论了频率规划和 TX 滤波器的设计。

Key words: 射频直接采样 DAC (RFDAC) 发射链路 (TX) 频率规划 RRU(Remote Radio Unit)

目 录

1、引言	2
2 基于射频采样 DAC (RFDAC) 的 TX 链路架构.....	2
3 基于 RFDAC 的 TX 链路指标分解	3
4 基于 RFDAC 的 TX 链路设计中的频率规划	5
5 结论.....	7
6 参考文献	8

图

Figure 1 基于 RFDAC 的 TX 的链路架构	2
Figure 2 TI DAC38RF80/3 架构图	3
Figure 3 TX 链路中噪声分类示意图	3
Figure 4 RFDAC EVM 的测试	5
Figure 5 RFDAC 频率规划工具的输出结果.....	7
Figure 6 基于 RFDAC 的 TX 链路中滤波器的设计	7

1、引言

数/模转换器（DAC）是无线产品中的核心器件，它的架构和性能对无线产品如 RRU 中 TX 链路的架构和性能有着决定性的影响。传统 TX 链路中使用的是中频采样的 DAC（IF DAC），例如 TI 的四通道高性能低功耗的 DAC38J84，其输入的频点只能是中频如最大 250M 左右才能满足无线产品性能要求，所以决定了大家熟知的 IF ADC+IF filter+ I/Q modulator +LO 的架构。随着技术的发展，当前射频直接采样的 RFDAC 已经成熟并能支持商用，例如 TI 的高性能低功耗的两通道 DAC38RF83/0，其直接射频输出，输出可以高达 6G，采样时钟可以高达 9G。因此 TX 链路的架构随之改变，省去了 IF filter + I/Q modulator，节省了 TX 的面积，同时也能支持更大带宽，所以 RFDAC 将成为主流的无线解决方案。

RFDAC 的使用导致了 TX 链路架构的颠覆性改变，使得链路预算方法对比传统中频方法也必将发生改变。本文将介绍 RFDAC 的典型架构进行介绍，同时会给出基于 RFDAC 的链路设计的设计方法，其中会重点介绍频率规划。

2 基于射频采样 DAC（RFDAC）的 TX 链路架构

基于 RFDAC 的 TX 链路如下图所示，从图中可以看出对比传统的中频采样架构，省去了 I/Q modulator 和 RFDVGA，链路得到了简化。其中 RFDVGA 按照不同的使用场景评估考虑外加或者采用 RFDAC 内部的增益调节，图中假设了使用 RFDAC 内部的增益调节。

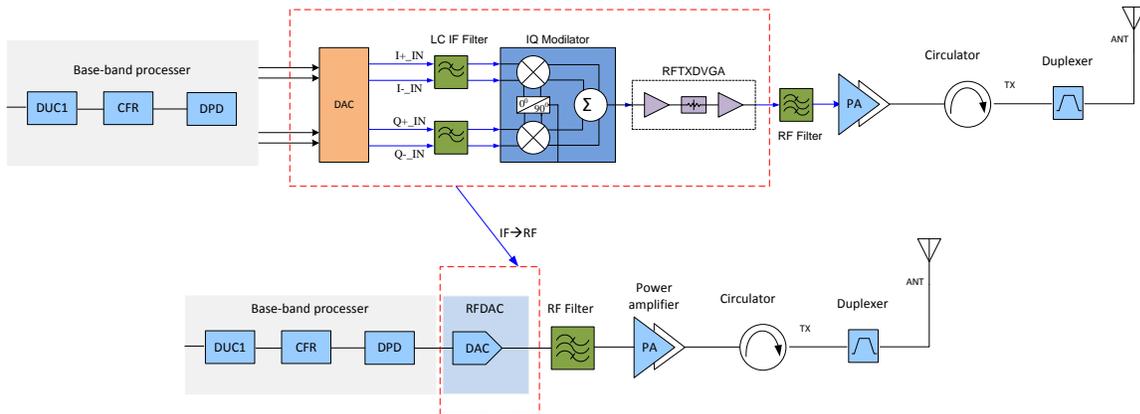


Figure 1 基于 IFADC 和 RFDAC 的 TX 的链路架构

RFDAC 的引入不仅仅改变了 TX 的链路的架构，同时其功能远远比 IF DAC 的功能强大，这里有必要介绍一下 RFDAC 的典型架构。

参考如下图为 TI 的 DAC38RF80 架构，其典型特点主要有如下几个方面：

- 每个通道支持大带宽多频段高达 1G，多频段可以在 DAC 内部进行合路。对比当前支持单频段的 transceiver，它更节省器件，所以尤为适合当前多频段的产品中。
- 集成了 Balun，可以支持直接单端输出。内部集成大宽带的 Balun，可以省略外部 Balun，节省面积。
- 集成片上 PLL，鉴相频率高达 540M，支持 GSM 的运用并满足其 ACPR/SEM 要求。同时也支持 PLL 内部 3 和 4 分频给反馈，保证 TX 和 FB 所用时钟的最大相关性。

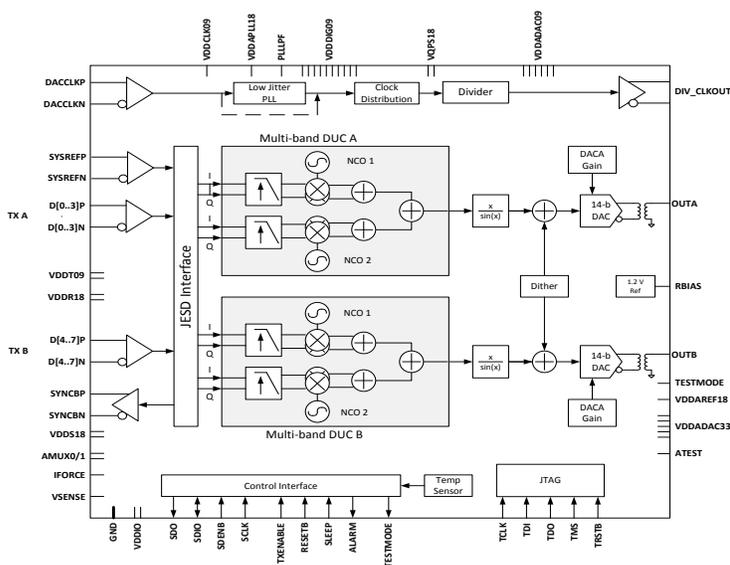


Figure 2 TI DAC38RF80/3 架构图

3 基于 RFDAC 的 TX 链路指标分解

3.1 TX 空口指标说明

TX 方向的空口指标相对简单，归纳起来主要有两大类：

- 带内指标要求：波形质量 EVM。
- 带外指标要求：临道功率泄漏比 ACPR 或频谱辐射模版 SEM。

无论是何种架构，我们都可以将链路指标的分解逻辑抽象为“基于空口 ACPR 和 EVM 的要求去分解对各种器件的要求”。

3.2 TX 链路中噪声分类

无论何种架构，都可以将噪声分为两大类：均匀噪声和非均匀噪声。

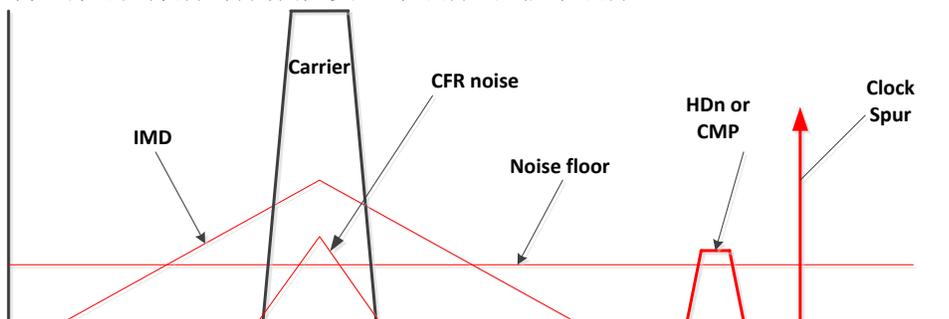


Figure 3 TX 链路中噪声分类示意图

参考上图 TX 链路中各类噪声(impairments)可以归纳为：

1. 均匀噪声（其功率谱密度分布符合高斯曲线）：
 - Noise floor: 来自各种器件的底噪，对于射频链路的架构，在 PA 之前主要是 DAC 的底噪为主要共享。
 - CFR 噪声: 来自 TX 链路中的削峰噪声。
2. 非均匀噪声：
 - IMD: 来自 TX 链路器件的非线性。
 - HDn/CMP: 这里主要是指来自 DAC 中的谐波和时钟信号与信号的混频产物 CMP。下面会详细叙述对这类噪声的抑制。
 - Clock spur: 时钟类杂散。

3.3 空口 EVM 指标分解

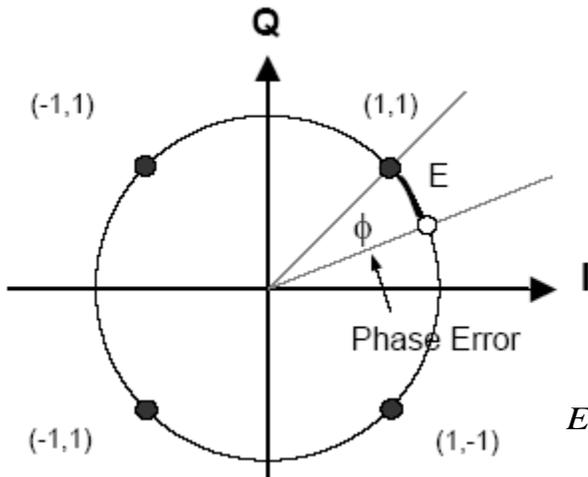
在影响 EVM 噪声中，首先必须要排除的是非均匀噪声的影响，这类噪声是通过设计可以完全消除的。剩下的是均匀类噪声，这类噪声的特点是满足高斯分布，所以 N 种器件噪声对总的 EVM 的影响满足如下公式：

$$EVM^2 = \sum_{k=1}^n (EVM_k)^2$$

器件在客户系统中使用，客户会给出空口系统指标的要求，同时结合已知的来自各类器件的噪声，我们就可以按照上公式对各个器件的噪声进行分配。

TX 链路中对 EVM 影响较大的主要集中在三类噪声，CFR 的削峰噪声，RFDAC 的时钟相位噪声和 PA 的非线性噪声，其中 CFR 的削峰噪声最为主要。对于 PA 的非线性噪声可以通过数字预失真来进行校准。CFR 的削峰噪声完全取决于用户对削峰门限的设置和对 CFR 噪声的分配量。这里将重点分析 RFDAC 的时钟相位噪声对 EVM 的影响关系。

RFDAC 中时钟噪声的影响，可以按照如下的转换过程来分析时钟对 EVM 的影响。



$$E^2 = 2 \cdot R^2 - 2 \cdot R^2 \cdot \cos(\phi)$$

$$\cos(\phi) = 1 - \frac{\phi^2}{2}$$

$$RMS = \frac{180}{\pi} \cdot \sqrt{2 \cdot \int_0^\infty L(f) df}$$

$$EVM = 100\% \times \sqrt{2 \cdot \int_0^\infty L(f) df}$$

$$EVM = 100\% \cdot \left(\frac{\pi}{180} \right) \cdot (RMS \text{ phase error in degree})$$

所以只需要测试出时钟在信号带宽内的噪声，就可以计算出对 EVM 的影响。其中对于积分带宽需要按照信号在时域上的帧周期和频域上的带宽来决定，积分带宽的上限为帧周期分之一，积分下限为信号带宽的一半。

TI 的 RF DAC DAC38RF80 内部集成了支持 GSM 的高性能 PLL，测试了 20M LET，其对 EVM 的影响非常小为 0.34%，如下图所示。

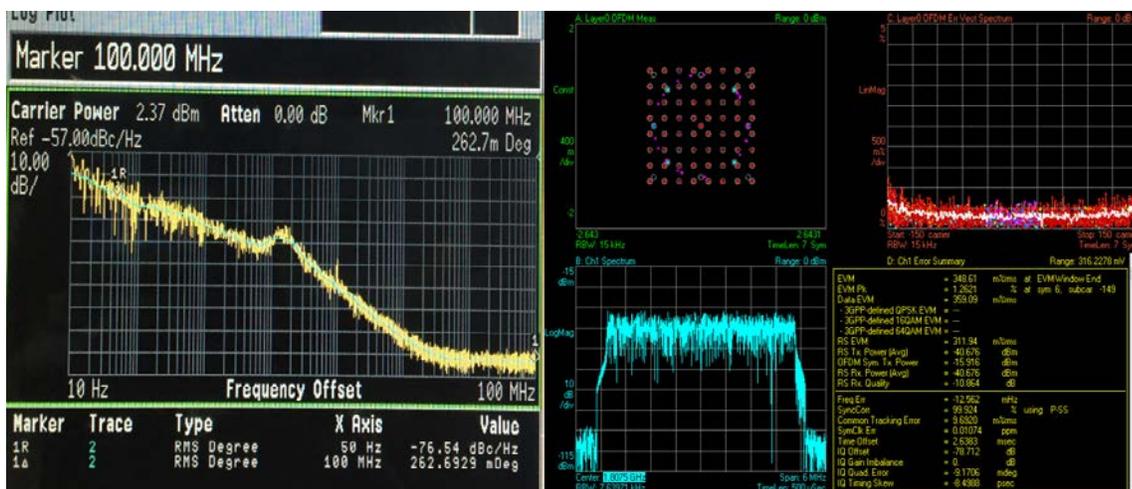


Figure 4 RFDAC EVM 的测试

3.4 空口 ACPR/频谱辐射模版指标分解

TX 链路中两大类噪声：均匀噪声和非均匀噪声都会影响到空口的 ACPR 指标。对于均匀噪声有两大类，DAC 的底噪和时钟的相位噪声，对于这两类噪声 RFDAC 可以做到和当前中频 ADC 相当水平，例如底噪在-160dBm/Hz 左右，时钟相位噪声可以保证近端 ACPR 在 70dBc 左右。另外的非均匀噪声，我们可以统一用 SFDR 来衡量，由于射频 DAC 具有较高的采样率，可以非常容易的通过频率规划来避免这类杂散对 ACPR 的影响。频率规划是基于 RFDAC 设计 TX 链路的核心。所以下面将单独用一个章节来介绍频率规划。

4 基于 RFDAC 的 TX 链路设计中的频率规划

频率规划其目的就是通过选择合适的采样率来避免 RFDAC 所产生的杂散落入到信号中内，其中唯一可以调整的参数就是采样率。

在频率规划之前，我们必须清楚的知道 RFDAC 中会有哪些杂散及其典型特征，综合起来主要有如下几类：

杂散种类	关键特性及其排查方法
时钟类杂散	<ul style="list-style-type: none"> 杂散特点：是基于信号的左右对称，同时随着信号类型变换，信号变为调制信号，杂散也变为调制信号，且和信号的 dBc 保持不变，信号大杂散大，信号小杂散小。 排查方法：第一是来自 RFDAC 的：看对称性，计算和采样钟的关系推断出哪类杂散。目前对 RFDAC 最重要是 $F_s/32$ 或者 $F_s/64$。但已经到 70dBc（单载波情况）。第二是来自参考时钟的，测试参考上的杂散，参考杂散会直接卷积到输出，杂散和信号的偏移量保持不变。
信号的谐波类杂散	<ul style="list-style-type: none"> 杂散特点：由 DAC 的非线性产生的 HDn，直接在信号的*n 的位置，然后混叠到各个奈斯特域内。目前主要关注的是 HD2/3，按照频率规划都规划到 DPD 带宽外。对于这类杂散，信号移动 1M，那么杂散移动 nM，其中 n 对应的是 HDn，例如对 HD2 移动 2M，HD3 移动 3M，以此类推。 排查方法：移动信号，看杂散移动情况，是信号移动的几倍就是几倍杂散。利用 EXCEL 表格很容易找到对应的位置。
信号的交调类杂散	<ul style="list-style-type: none"> 杂散特点：仅仅在双音情况下，由 RFDAC 非线性产生，分布为 IMD3/5 产物。 排除方法：双音情况下，按照 IMD3/5 位置排查。
其它类耦合杂散	<ul style="list-style-type: none"> 杂散特点：这类杂散主要是来自时钟/空中的耦合。和信号无关。 排查方法：降低信号幅度和移动信号位置，杂散无变化。

频率规划需要结合用户对 TX 链路的 SFDR 要求以及器件的特性来判断需要规划掉哪类杂散。用户对 SFDR 要求一般是 TDD 模式下 70dBc，FDD 的 75dBc。基于此要求，同时结合 RFDAC HD2/3 的杂散水平大概在 60dBc 左右的能力，那么对 HD2/3 必须通过频率规划去除。所以，RFDAC 中频率规划主要是指规划除谐波类杂散 HD2 和 HD3，其它类杂散需要通过器件和系统的设计来满足要求。因此必须通过频率规划来避免 HD2 和 HD3 落入到 TX 信号的 DPD 带宽内。

频率规划的原理比较简单，描述如下：

- 输入参数：
 - 信号的位置。一般是 3Gpp 里面某一个 band 的开始和结束点，例如 TDD 里面的 band F，为 1880M~1920M。
 - 信号要求的 DPD 带宽。目前对单 band 的情况一般 300M DPD 带宽足够。
- 采用的算法：
 - 利用信号的位置计算出其 HD2 和 HD3 的位置。然后按照 DAC 采样特性，结合采样率，计算出 HD2 和 HD3 在第一个 Nyquist 的位置。
 - 如果 HD2/3 在第一个 Nyquist 的位置和落入到 DPD 带宽内，则此采样率判定失效，继续搜索新的采样率。
- 输出参数：
 - 采样速率。

实际中往往会反向设计，先定一个常用的采样率，来反推出这个采样率是否适合所选的场景。

TI 具有非常丰富的频率规划工具提供给客户使用。下面将通过一个例子来详细说明 TX 链路中频率的规划：

1. 输入参数：

- 采样率。
- 所要支持的频段。
- DPD 带宽。这里要注意虽然各个频段中瞬时带宽 IBW 比较大，但信号占用带宽 OBW 比较小，所以 DPD 带宽较小，例子中统一按照 368.63M 接口速率，经过滤波器保证 80%带宽约 300M DPD 带宽。

User Input					
Sampling Rate		9000	MSPs		
Band	TX min	TX max	Exp min	Exp max	DPD BW
#1	1880	2025	1800.25	2104.75	304.5
#2	2300	2400	2200	2500	300
#3	2496	2690	2442.65	2743.35	300.7

2. 频率工具输出信号&杂散的位置结果

如下图所示，蓝色的分别表示信号及其 DPD 带宽，其它的都表示杂散。在纵坐标标注 2 以下的为时钟混频杂散，对于这类杂散由于芯片自身可以做到 75dBc 以上，所以即便落入信号内也不必关心，可以忽略这类杂散的规划。其它的杂散都是 harmonic 杂散，纵坐标标注的是 HDn，例如红色为 HD2，绿色的为 HD3。对于 RFDAC 重点需要规划掉 HD2/3，不能落入到信号或者 DPD 带内。从下图可以看到，HD2/3 都没有落入到 DPD 带宽内，所以所选的采样率满足要求。

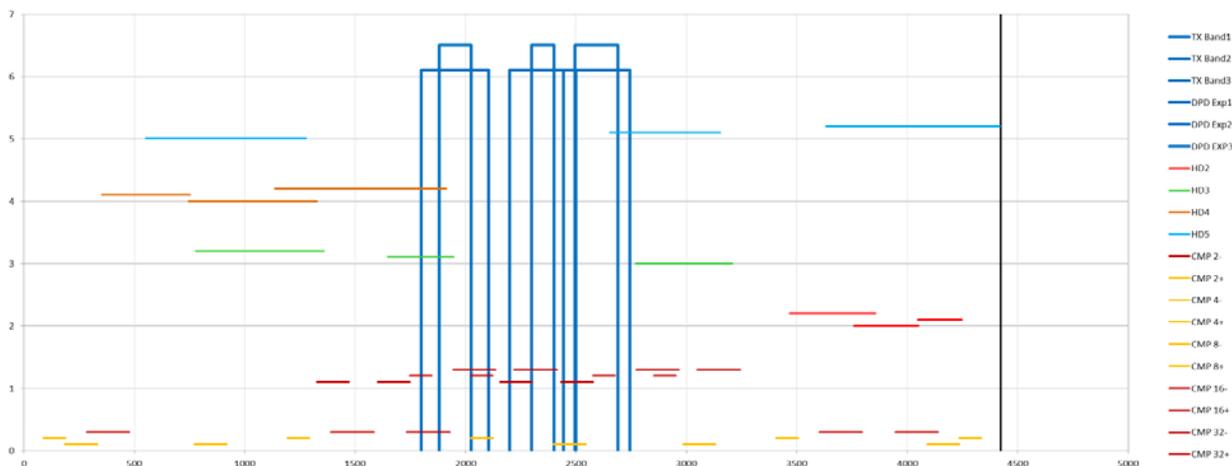


Figure 5 RFDAC 频率规划工具的输出结果

3. 按照频率规划+RFDAC 的 HD2/3 性能来设计滤波器

这里需要说明滤波器设计的目的。通过频率规划，我们已经保证了 RFDAC 的 HDn 不落入到 DPD 带宽内，原则上应该是不需要加外部滤波器了。但在客户实际系统中，我们需要进入后级 PA 前保证一定的 ACPR，这样才不会影响 PA 的效率和性能。所以在测试出来 DAC 的性能后，结合用户的需求就可以设计出滤波器的预制要求。

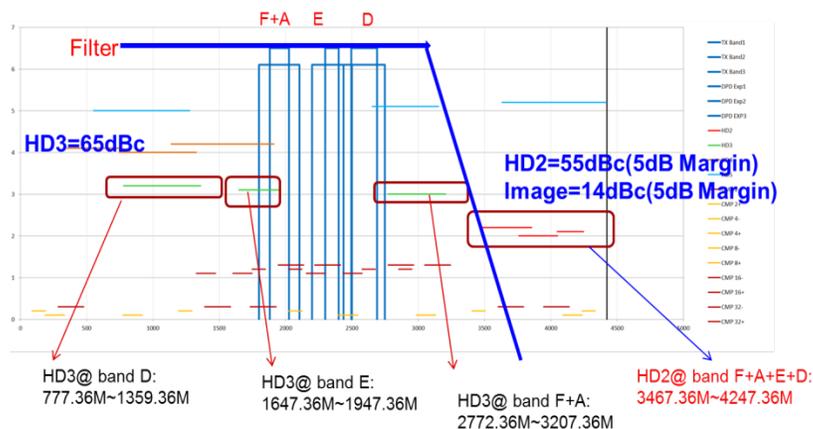


Figure 6 基于 RFDAC 的 TX 链路中滤波器的设计

上图中用户需求进入 PA 之前保证 65dBc 的 ACPR，所以只需要将 HD2 做约 10dB 的抑制，镜像 image 做约 50dB 的抑制，则完全可以用一个低通滤波器来实现。

5 结论

本文介绍了基于射频采样 RFDAC 的 TX 链路架构，基于该架构分析了链路中的噪声分类，并基于空口指标 EVM 和 ACPR 的要求来分配对各个噪声的要求。其中重点介绍了 RFDAC 中两种典型的噪声，一个是均匀噪声即时钟相位噪声对 EVM 的影响，另外一个是非均匀噪声谐波 HDn 对 ACPR 的影响。最后重点介绍了使用 RFDAC 的中一个核心工具---频率规划来避免 RFDAC 谐波类杂散对信号的影响，给出了频率规划的详细步骤和方法。

6 参考文献

1. DAC38RF80_83_preliminarydatasheet_v2p16_26aug2015, Texas Instruments Inc.

重要声明

德州仪器(TI) 及其下属子公司有权根据 JESD46 最新标准, 对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定, 否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予的直接或间接版权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时, 如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分, 则会失去相关 TI 组件或服务的所有明示或暗示授权, 且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意, 尽管任何应用相关信息或支持仍可能由 TI 提供, 但他们将独自负责满足与其产品及其应用中使用 TI 产品相关的所有法律、法规和安全相关要求。客户声明并同意, 他们具备制定与实施安全措施所需的全部专业技术和知识, 可预见故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中, 为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特有的可满足适用的功能安全性标准和要求的终端产品解决方案。尽管如此, 此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备) 的授权许可, 除非各方授权官员已经达成了专门管控此类使用的特别协议。

只有那些 TI 特别注明属于军用等级或“增强型塑料”的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同意, 对并非指定面向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用, 其风险由客户单独承担, 并且由客户独自负责满足与此类使用相关的所有法律和法规要求。

TI 已明确指定符合 ISO/TS16949 要求的产品, 这些产品主要用于汽车。在任何情况下, 因使用非指定产品而无法达到 ISO/TS16949 要求, TI 不承担任何责任。

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com.cn/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com.cn/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP应用处理器	www.ti.com/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity	德州仪器在线技术支持社区	www.deyisupport.com

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2016, Texas Instruments Incorporated