

LMK0480X holdover 功能分析

Anjin Du / Shawn Han

China Telecom Application Team

摘要

本文首先主要介绍了 TI 的新一代时钟产品 LMK0480X 的 holdover 功能和指标，以及在新一代的无线 C-RAN 网络中的应用。通过对 LMK0480X holdover 的指标分析，证明 LMK04808 完全满足通信网络的时钟倒换的需求。

目录

1	Holdover 功能的引入	1
2	LMK0480x 系列产品 holdover 功能介绍	2
3	Holdover 功能的参数设置	5
	3.1 Holdover 功能的配置.....	5
	3.2 Holdover 参数配置的注意事项.....	5
4	Holdover 功能在无线 RRU 中应用的需求分析	6
	4.1 C-RAN 网络架构的优势.....	6
	4.2 C-RAN 网络中环形倒换对时钟指标的要求.....	7
5	总结	9
6	参考资料	9

图

Figure 1	LMK0480X holdover 架构.....	2
Figure 2	LMK0480X holdover 流程.....	3
Figure 3	上电时参考时钟和 holdover 关系.....	6
Figure 4	RAN 网络架构.....	6
Figure 5	C-RAN 环形布网.....	7

1 Holdover 功能的引入

在目前的通信系统当中，无论是有线还是无线，都是一个时钟同步系统。参考时钟从宿源端通过网络传递给系统中的各个设备；为了提高系统中各个设备的稳定性，同时为了提高系统中设备对于不同应用的灵活性，一般都有超过一路的参考时钟输入到设备中。当设备中的时钟单元在这些输入的参考时

钟中切换时，要使时钟单元的输出要保持性能和时钟的稳定性，这就要求时钟电路具备 holdover 功能，支持参考时钟 hitless 切换。

以往的模拟时钟电路中所谓的 holdover 功能，只是当发生时钟切换时，鉴相器的电荷泵被强制输出到 $VCC/2$ ；但某些情况下，时钟锁定时的电荷泵电压和 $VCC/2$ 差别比较大，这样在时钟切换的过程中，输出时钟的跳变可能会超出系统所能允许的范围，造成系统的时序紊乱。

在 TI 最新的时钟去抖芯片 LMK048XX 系列中，增加了电荷泵电压跟踪电路；这个电路实时采样电荷泵电压并且保存更新到芯片的集成 DAC 上；当芯片在输入时钟切换的过程中，电荷泵电压输出切换到 DAC 的输出上，这样在参考时钟切换前后，压控电压变化非常微小，保证了系统时钟的稳定性。LMK0480XX 系列时钟器件的 Holdover 功能是真正的 hitless switch，下面的章节将详细介绍 holdover 的整个过程及相关的指标。

2 LMK0480x 系列产品 holdover 功能介绍

LMK048xx 系列是 TI 推出的新一代时钟去抖芯片，采用了两级锁相环级联的架构。第一级锁相环，利用窄带环路滤波器和外部 VCXO，主要完成对输入参考时钟去抖；第二级环路滤波器主要利用高性能的内部锁相环生成系统需要的各种时钟。上文提到的 Holdover 功能是第一级锁相环具备的功能。

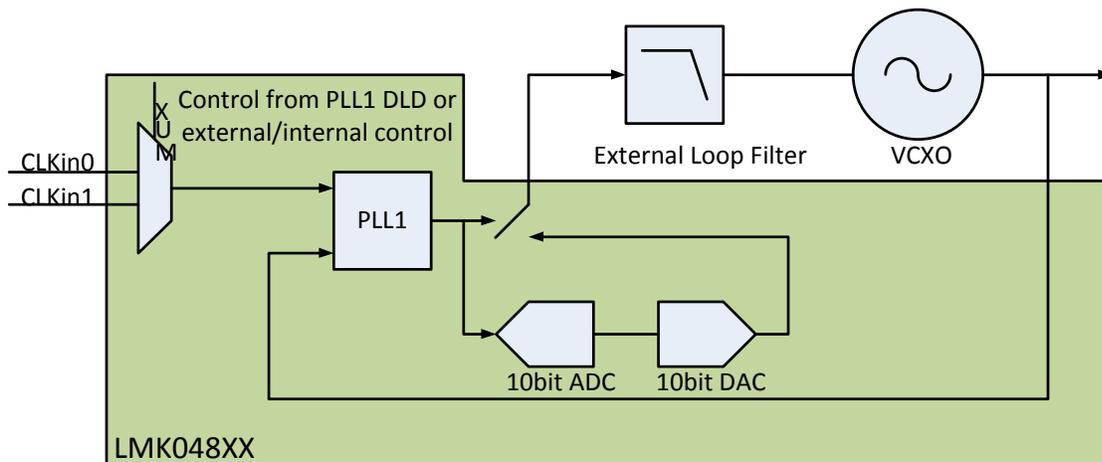


Figure 1 LMK0480X holdover 架构

上图是 LMK048XX holdover 的功能框图。其中，CLKin0 和 CLKin1 分别是来自网络的两个参考时钟，选择一路作为时钟芯片以及系统的主时钟。当网络设备发生主从倒换或者业务切换时，时钟芯片的参

考时钟也随之切换。触发参考时钟切换的条件可以为 a. PLL1 的 DLD 状态, b. 外部管脚的硬件控制, c. 内部寄存器控制。下面的讨论我们假定切换是以 PLL1 的 DLD 状态触发的。

当 LMK048XX holdover 功能使能时, 一个完整的参考切换过程如下图所示, 主要分为如下几个步骤:

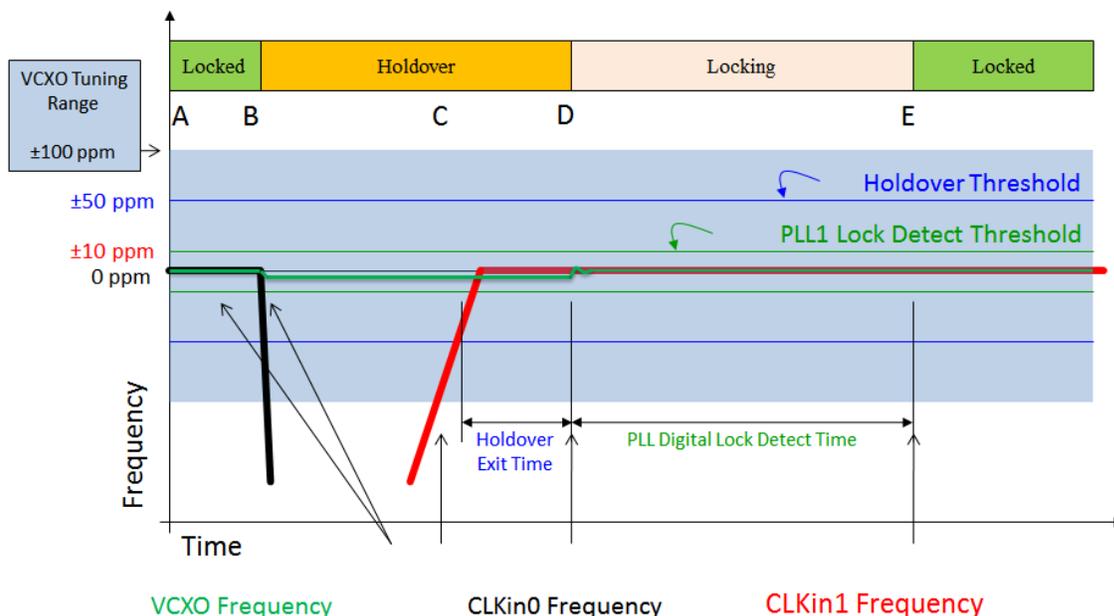


Figure 2 LMK0480X holdover 流程

Step1: PLL1 正常锁定在 CLKin0, PLL1 DLD 为高; LMK048XX 集成的 counter ADC 跟踪 VCXO 的压控电压并更新集成的 counter DAC, 更新的速率为 PDF/DAC_CLK_DIV, 每个更新周期内上升或下降一个 LSB。

Step2: 当 CLKin0 由于某些原因丢失或出现比较大的频率误差时, PLL1 的鉴相误差超过锁定窗口 (PLL1_WND_SIZE), DLD 为低; DLD 为低时, ADC 停止跟踪压控电压及更新 DAC, DAC 的输出保持在最后锁定时的压控电压; DLD 拉低同时触发 LMK048XX 进入 holdover 状态, 内部开关切换 VCXO 的压控电压到 DAC 输出。

在这个过程中, 由于 ADC/DAC 的 DNL 误差 (+/-2LSB), 导致输出频率与锁定频率之间产生了频率误差, 可以根据以下公式得到频率误差或频率准确度:

$$HoldOverAccuracy(ppm) = \frac{\pm 2 \times LSB \times Kv \times 1e6}{VcxoFrequency}$$

$$LSB = 3.3 / 2^{10} = 3.2mV$$

Equation 1

一般情况下, holdover 的频率误差可以控制在 0.5ppm。进入 holdover 功能以后, VCXO 的频率稳定度主要取决于 VCXO 以及 LMK048XX 自身的温度特性。

Step3: 当芯片检测到 CLKin1 的有效参考输入后, LMK048XX 不会立即退出 holdover; VCX0 的输出首先会与 CLKin1 的参考输入进行鉴相, 只有连续 HOLDOVER_DLD_CNT 个鉴相周期频率误差小于 PLL1_WND_SIZE, LMK0480XX 将会退出 holdover。按照最差情况下, 如果要满足退出条件, CLKin1 和 VCO 的频率误差应该满足:

$$ppm = \frac{2e6 \times PLL1_WND_SIZE \times FPD1}{HOLDOVER_DLD_CNT}$$

Equation 2

退出 holdover 所用的时间与 CLKin1 和 VCX0 的初始相位有关, 考虑最差的情况, 退出 holdover 所用的时间为:

$$T_{exit_holdover} = \frac{1 / FPD1 + 2 \times PLL1_WND_SIZE}{2 \times PLL1_WND_SIZE / HOLDOVER_DLD_CNT} \times \frac{1}{FPD1}$$

Equation 3

Step 4: 当 LMK048XX 退出 holdover 以后, VCX0 的 Vtune 电压切回到 PLL1 charge pump 输出, 同时 CLKin1 和 VCX0 开始锁相。由于在退出 holdover 的过程中, VCX0 和 CLKin1 的相位已经相当接近 (PLL1_WND_SIZE), 所以在重新锁定的过程中, VCX0 和 CLKin1 的相位误差迅速减小, 满足小于 PLL1_WND_SIZE。一般情况下, 这个时间不会大于 20ms。

在 LMK048XX 中, 为了使芯片稳定锁定, VCX0 和 CLKin1 的误差必须连续 PLL1_DLD_CNT 个鉴相周期小于 PLL1_WND_SIZE, DLD 才会置高上报芯片重新锁定。重新锁定的时间:

$$T_{lock} = 20ms + PLL1_DLD_CNT \times \frac{1}{FPD1}$$

Equation 4

Step 5: 当芯片再次锁定, DLD 重新置高, 触发集成的 ADC 重新跟踪 VCX0 的压控电压, 并开始更新 DAC 输出。

由于 DAC 是 coutner 型 DAC, 更新的速率为每个工作周期增加或降低一个 1LSB。当考虑最差情况下, DAC 更新到 VCC/2 的时间为:

$$T_{track} = \frac{VCC \times DAC_CLK_DIV}{2 \times LSB \times PFD1}$$

Equation 5

LMK048XX 要求 PFD/DAC_CLK_DIV < 100KHz, 以保证 DAC 的更新速度。

至此, LMK048XX 已经完成了输入参考时钟的整个平滑切换, 进入了重新锁定的状态。

3 Holdover 功能的参数设置

3.1 Holdover 功能的配置

使用 holdover 功能，必须首先 `Holdover_Mode = Enable`;

在绝大多数的应用场景，内部的 DAC 输出需要跟踪 VCXO Vtune 电压，所以 `EN_Track = 1`；并且跟踪电路的正常工作需要在 PLL1 锁定之前设置 `EN_Track = 1`；否则，当 PLL1 锁定之后，设置 `EN_Track = 1` 并不能使 DAC 输出跟踪 Vtune 电压。

DAC 的电压也可以是手动设置，此时需要 `EN_MAN_DAC = 1`；同时 LMK0480X 提供了两个寄存器，`DAC_Low_Trip` 和 `DAC_High_Trip`，用于设置 DAC 输出电压的上下门限。

触发芯片进入 holdover 状态，可以是以下任一条件：

- `Force_holdover = 1`;
- PLL1 失锁 或 `DLD = 0`;
- Vtune 或 DAC 跟踪电压超出 `DAC_Low_Trip` 和 `DAC_High_Trip`;

在使用的过程中，需要根据不同的系统需求选择合适的 holdover 触发条件；从目前来看，大部分应用场景选择 PLL1 失锁或 `DLD = 0` 触发 holdover 状态。

最后还需要配置 `Holdover_DLD_CNT` 以及 `DAC_CLK_DIV`，这两个寄存器的功能在第二章中已经介绍。

3.2 Holdover 参数配置的注意事项

当系统上电开始工作是，`CLKin0` 或 `CLKin1` 来自光纤的恢复时钟，性能并不稳定。若 `Holdover_DLD_CNT` 和 `PLL1_DLD_CNT` 值设置比较小，LMK0480X 很容易进入锁定状态，本地时钟 VCXO 锁定 `CLKin` 输入信号，同时 DAC 开始跟踪 VCXO 的 Vtune 电压；但前面提到，通常 `CLKin` 在刚开始工作时并不稳定，某些情况下 `CLKin` 的输入可能漂出 VCXO 的频率调整范围，导致器件重新失锁并进入 holdover 状态，并且此时 holdover 输出电压可能为 3.3V 或 0V；在这之后，`CLKin` 的频率渐趋稳定，但 `CLKin` 的频率和 VCXO (`Vtune = 0V` 或 `3.3V`) 的频率不能满足退出 holdover 的条件，出现了 LMK0480X 无法退出 holdover 的情况。如下图 PartA 部分所示。因此，在 holdover 功能电路设计中，通常适当的增加 `PLL1_DLD_CNT` 和 `HOLDOVER_DLD_CNT` 的值，使得退出和锁定的判决条件更为苛刻，只有当 `CLKin` 稳定时，才会退出 holdover，进入锁定。如下图 PartB 部分所示。

另一方面，在第二章中分析得到，当 `PLL1_DLD_CNT` 和 `HOLDOVER_DLD_CNT` 的值过大时，会影响时钟切换的整个时长，所以在应用中，`PLL1_DLD_CNT` 和 `HOLDOVER_DLD_CNT` 值得选取，是一个折中的过程；同时也可以通过芯片的配置流程对这个问题加以改善。

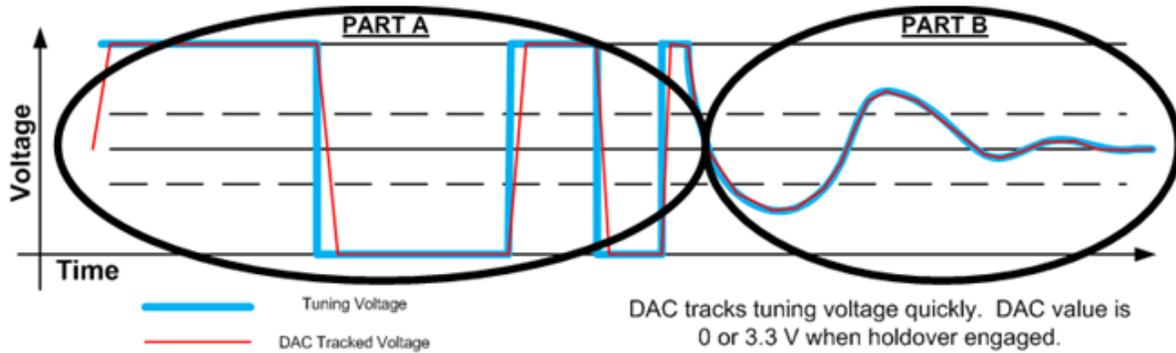


Figure 3 上电时参考时钟和 holdover 关系

4 Holdover 功能在无线 RRU 中应用的需求分析

4.1 C-RAN 网络架构的优势

随着电信业务的蓬勃发展与用户行为的不断变化，无线接入网正面临着前所未有的挑战：大量站点导致高能耗，网络的资本支出与运维成本逐年增高；站点资源难以获取；复杂的网络环境致使无线覆盖质量不高，潮汐效应导致部分基站利用率低下……面对技术、成本、资源和安全等多个问题，2010年4月，中国移动提出新一代绿色无线接入网架构 C-RAN。

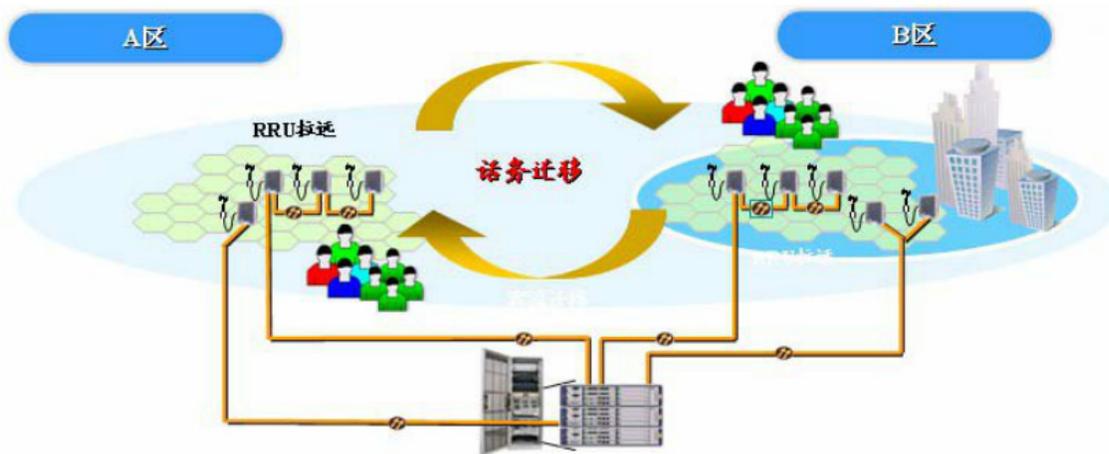


Figure 4 RAN 网络架构

C-RAN 架构是在分布式基站基础上的进一步创新，通过基带集中处理 (Centralized)、协作式无线电技术 (Collaborative) 以及实时云架构 (Cloud)，实现网络资源共享以及动态的网络负载均衡，实现无线接入网的绿色高效 (Clean) 并面向未来平滑演进，提供更大的带宽和更灵活的多标准运营支持，如图 4 所示。

4.2 C-RAN 网络中环形倒换对时钟指标的要求

在 C-RAN 组网中，如图 5，基带集中 RRU 拉远需要光纤互联，采用多级级联和环形组网，一方面各站点 RRU 通过光纤接入环采用环形组网方式接入 BBU，有效节省光纤资源，另一方面这种组网结构支持环网倒换保护功能，充分保证网络安全和可靠性，即当任何一段光纤意外损坏或者链路中任一个 RRU 损坏，会自动倒换到反向链路，从而不会影响上级或下级 RRU 的正常工作。

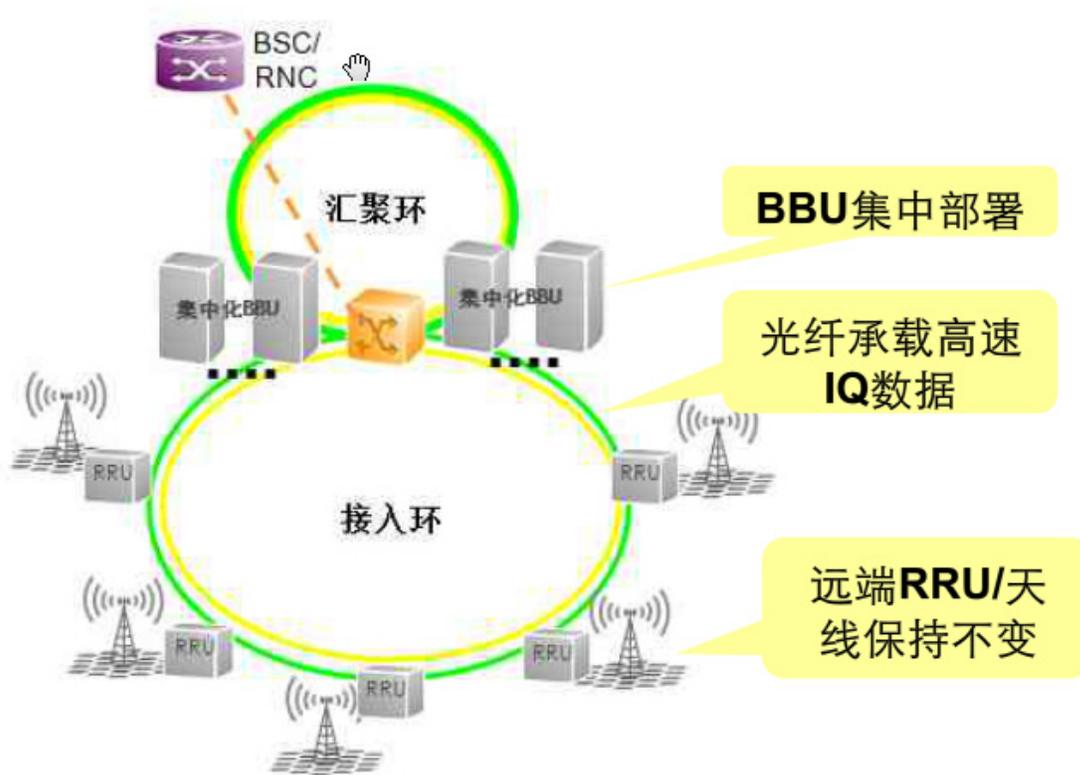


Figure 5 C-RAN 环形布网

RRU 级联系统在正常工作中，每个 RRU 的系统参考时钟来自上一级 RRU；当 RRU 在完成环网倒换过程中，RRU 的系统参考时钟的来源也会切换，从切换前的来自上一级 RRU 切换到另一侧的 RRU；在整个切换的过程中，系统时钟必须保持一定的稳定性和准确度，从而保证现有用户不掉话，保证通话 MOS 和数据业务吞吐率。

以 TD-LTE 系统为例，基站具体的时钟需求如下：

- 不同基站间空口同步信号相对时间误差小于 $\pm 1.5\mu\text{s}$ ；
- 基站空口载波频率稳定度优于 $\pm 0.05\text{ppm}$ ；
- 基站输入抖动容限不小于 $\pm 200\text{ns}$ ；
- BBU+多级 RRU 串连级联时空口相对传输输出接口的时间精度小于 $\pm 300\text{ns}$ ；

在时钟切换的过程中，需要确保数字部分的 FIFO 不要溢出，同时也要考虑频率误差带来的空口同步误差，小于系统的要求 $\pm 300\text{ns}$ 。

假定在切换过程中，频率误差为 $X \times 10^6 \text{ ppm}$ ，每帧长度为 T_f ，则造成 300ns 的空口误差需要的时间 T_s 为：

$$T_s = \frac{300 \times 10^{-9} \times (1 - X)}{X} \quad \text{Equation 6}$$

假定 $X = 10\text{e-}6$ ， $T_f = 0.01 \text{ S}$ ，则 $T_s = 0.3 \text{ S}$ ，即整个切换过程必须在 0.3 S 内完成，否则频率误差可能造成空口的同步误差，造成 TD 系统的收发切换紊乱。

同理，假设 FIFO 的工作时钟是 F_{clk} ，当 FIFO 深度为 1 时，造成一个码片误差的时间 T_e 为：

$$T_e = \frac{(1 - X)}{X \times F_{clk}} \quad \text{Equation 7}$$

当 $FIFO = 491.52\text{MHz}$ 时， $T_e = 2\text{mS}$ 。可以看到这个要求是相当苛刻的；但这个问题可以通过增加 FIFO 的深度来解决。当 FIFO 深度为 1000 时， $T_e = 2 \text{ S}$ ；但继续增加 FIFO 深度已经没有意义，因为瓶颈已经变成了 T_s 。

通过同时可以看到，当提高切换过程中的频率稳定度，降低频率误差，可以延长切换过程需要的时间；反之，如果切换过程中频率度很差，则必须快速完成切换，否则很容易造成客户断链掉话。

根据第二章中介绍的 LMK048XX 系列的介绍的 holdover 功能，假定 $PLL1_WND_SIZE = 40\text{nS}$ ， $FPD1 = 1.024\text{MHz}$ ， $Holdover_DLD_CNT = 4096$ ， $PLL1_DLD_CNT = 4096$ ， $DAC_CLK_DIV = 32$ ，在整个切换过程中，总共用时为 $0.053 (T_{exit_holdover}) + 0.024 (T_{lock}) + 0.016 (T_{track}) = 0.093\text{s}$ ，在切换过程中输出时钟的精度保持在 0.5ppm 。根据前面讨论的 C-RAN 系统需求（切换时间 $<0.3\text{s}$ ，频率精度 $<1\text{ppm}$ ），LMK048XX 完全可以满足环形网络系统在倒换情况下的时钟精度需求。

5 总结

本文主要介绍了 LMK048XX 系列时钟的 holdover 功能。通过对 C-RAN 系统时钟切换需求的举例分析，证明 LMK0480XX 的 holdover 功能真正的实现了 hitless switch，完全可以满足通信系统的时钟切换功能，大大简化了通信系统的时钟单元的设计难度和成本。

6 参考资料

1. LMK04800 Datasheet

重要声明

德州仪器(TI) 及其下属子公司有权根据 JESD46 最新标准, 对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定, 否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予的直接或隐含权作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时, 如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分, 则会失去相关 TI 组件或服务的所有明示或暗示授权, 且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意, 尽管任何应用相关信息或支持仍可能由 TI 提供, 但他们将独力负责满足与其产品及其应用中使用的 TI 产品相关的所有法律、法规和安全相关要求。客户声明并同意, 他们具备制定与实施安全措施所需的全部专业技术和知识, 可预见故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中, 为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特有的可满足适用的功能安全性标准和要求的终端产品解决方案。尽管如此, 此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备) 的授权许可, 除非各方授权官员已经达成了专门管控此类使用的特别协议。

只有那些 TI 特别注明属于军用等级或“增强型塑料”的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同意, 对并非指定面向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用, 其风险由客户单独承担, 并且由客户独力负责满足与此类使用相关的所有法律和法规要求。

TI 已明确指定符合 ISO/TS16949 要求的产品, 这些产品主要用于汽车。在任何情况下, 因使用非指定产品而无法达到 ISO/TS16949 要求, TI 不承担任何责任。

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com.cn/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com.cn/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP应用处理器	www.ti.com.cn/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity	德州仪器在线技术支持社区	www.deyisupport.com

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2013 德州仪器 半导体技术 (上海) 有限公司