

配置 Stellaris® 支持引脚复用的 Tempest 和 Firestorm 级别微控制器

Sue Cozart

摘要

Stellaris Tempest 和 Firestorm 级别器件为系统设计人员提供了大量对于外设模块信号布置和选择的控制，这些模块信号是针对通用输入输出 (GPIO) 信号的替代功能。这份操作说明提供了一个引脚复用执行的概述，并解释了系统设计人员如何定义引脚配置，以及针对几个 Stellaris LM3S 器件的引脚配置过程示例。

内容

1	简介	2
2	引脚复用概述	2
3	引脚分配	2
4	示例	3
5	结论	41
6	参考书目	42

1 简介

Stellaris Tempest 和 **Firestorm** 级别微控制器为系统设计人员提供了大量对于外设模块信号布置和选择的控制，这些模块信号是针对通用输入输出 (GPIO) 信号的替代功能。这些器件具有可被用于外设功能或用作 GPIO 的不同数量的引脚。这些引脚可被定制以为每个单独的系统设计提供最佳的信号组合。封装内其余的引脚为电源和接地引脚、晶振输入和几个其它要求固定引脚位置和功能的功能（休眠模块信号，USB 和以太网 I/O 信号和偏执电压输入）。

这份操作说明提供了一个引脚复用执行的概述，并解释了系统设计人员如何定义引脚配置，以及使用不同 **Stellaris LM3S** 微控制器的引脚配置过程示例。

2 引脚复用概述

大多数 GPIO 引脚在复位时缺省为 GPIO 信号，除了以下几个情况：

- 在为调试程序加电时所需的 JTAG/SWD 信号
- 从 ROM 运行的 **Stellaris** 引导加载程序所需的 UART0 Rx/Tx 信号
- 从 ROM 运行的 **Stellaris** 引导加载程序所需的 SSI0 Clk/Fss/Rx/Tx 信号
- 从 ROM 运行的 **Stellaris** 引导加载程序所需的 I²C SCL/SDA 信号

用户能够使用 **GPIO** 端口控制 (**GPIOCTLx**) 寄存器从多达 11 个可能的交替功能中为每个引脚选择一个功能。器件专用数据表的 **信号表** 一章中的 **GPIO** 引脚和交替功能表显示了针对每个 **GPIO** 引脚的所有可能的功能。

要将 **GPIO** 引脚配置为一个交替功能，请按照以下步骤操作：

- Step 1. 使用 `SysCtlPeripheralEnable()` 函数启用到适当 **GPIO** 端口的时钟。
- Step 2. 使用 `SysCtlPeripheralEnable()` 函数启用到外设的时钟。
- Step 3. 使用 `GPIOPinConfigure()` 函数将引脚配置为适当的功能。
- Step 4. 使用 `GPIOPinTypePxxx()` 函数配置信号属性以针对所需的特定外设功能来配置引脚

3 引脚分配

为了确定如何将信号分配给器件，列出系统中所需的信号。当分配信号时请记住三个因素：

- 针对每个信号的可能的引脚分配的数量。某些信号只能被分配给一个引脚，而其它信号可被分配给多达 10 个引脚。
- 某些信号应该被分配给同一个 **GPIO** 端口，这样可使用一个单一写入来访问这些信号，例如，当使用 **PWM2** 和 **PWM3** 进行位分裂时。
- 某些具有相同功能的信号是可替代的。例如，如果您需要四个 **CCP** 信号，您可以选择 **CCPx** 信号中的任何一个；如果您需要一个故障信号，您可以选择 **Faultx** 信号中的任何一个。

要开始引脚分配，首先分配那些只有一个可用位置的信号，然后分配具有两个可用位置的信号，然后是三个，一次类推，请牢记上面列出的因素。一旦引脚被分配，则写入代码来针对信号选择来适当配置 **GPIO**。

器件专用数据表中 **信号表** 一章中的 **针对交替功能的可能的引脚分配** 显示了对于器件的可能引脚分配。

4 示例

表 1 汇总了本操作说明中的示例。这些示例的代码可在以下链接中找到

<http://www.ti.com/mcu/docs/litabsmultiplefilelist.jsp?sectionId=96&tabId=1502&literatureNumber=spma008b&docCategoryId=1&familyId=2940>。如果您的应用（或者其子集）与这些示例中的一个相匹配，您可直接使用那个示例的代码，对其进行修改以删除任何不需要的信号。如果您的应用要求具有几个可能引脚分配的额外或不同信号，您可轻松修改以下示例中的一个来满足您的要求。然而，如果您应用要求的额外信号具有很少的引脚分配，最简单的方法是从下面在 [引脚分配](#) 部分中描述的引脚分配重新开始。

在 [引脚复用概述](#) 部分中描述了创建执行步骤 1 和 3 的代码。步骤 2 和 步骤 4 不在本示例范围之内，也不包含在代码中。

表 1. 示例配置

示例编号	Eth	USB	EPI ⁽¹⁾	HIB	PWM	故障	QEI	CAN	UART	I ² C	SSI	I ² S	ADC	外部参考	定时器	CCP
1	支持	主机	N	支持	不可用	不可用	不可用	1	3	2	2	0	16	支持	4	8
2	支持	如影随形 (OTG)	N	支持	不可用	不可用	不可用	1	2	2	2	1	4	支持	4	7
3	支持	如影随形 (OTG)	N	支持	不可用	不可用	不可用	0	2 ⁽²⁾	2	2	0	0	N	4	0
4	支持	OTG	HB	支持	不可用	不可用	不可用	2	1	1	1	0	4	支持	4	0
5	支持	OTG	GP	支持	不可用	不可用	不可用	0	1	1	0	1	4	支持	4	0
6	支持	如影随形 (OTG)	不支持	不可用	8	4	1	1	1	2	2	0	12	N	4	7
7	支持	N	S	不可用	6	1	1	2	2	1	1	0	4	支持	4	2
8	支持	N	HB	不可用	0	0	0	0	2	2	1	1	4	N	4	1
9	支持	主机	N	不可用	0	0	0	1	3	2	2	1	4	N	4	7
10	支持	N	GP	不可用	6	1	0	1	1	1	1	0	4	支持	4	4
11	支持	N	HBF	不可用	8	1	1	2	3	2	0	0	4	支持	4	0
12	不可用	不可用	N	支持	8	4	2	0	2	2	2	0	16	N	4	1
13	不可用	不可用	S	支持	0	0	0	1	3	1	2	0	4	支持	4	0
14	不可用	不可用	HBF	支持	8	2	2	2	2	0	0	0	4	支持	4	0
15	不可用	不可用	S	支持	8	2	2	2	2	0	0	0	4	支持	4	0
16	不可用	N	N	不可用	0	0	0	1	3 ⁽²⁾	2	2	1	4	N	4	8
17	不可用	N	GP	不可用	0	0	0	1	2	1	1	1	2	N	4	6
18	不可用	OTG	HB	不可用	0	0	0	1	1	1	1	1	2	N	4	5
19	不可用	OTG	HB	不可用	0	0	0	0	2 ⁽²⁾	0	1	0	4	支持	4	6
20	不可用	OTG	GP	不可用	4	2	1	1	1	1	1	0	4	支持	4	0
21	不可用	OTG	GP	不可用	8	1	1	1	0	0	0	0	4	支持	4	0

⁽¹⁾ N = 无 EPI 接口；HB = 主机总线接口；GP = 通用接口；S = SDRAM 接口；HBF = 主机总线 FIFO 接口。

⁽²⁾ UART1 使用调制解调器控制。

4.1 实例 1: LM3S9B90

示例 1 使用表 2 中显示的具有模块和信号的 LM3S9B90 器件。

表 2. 示例 1 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余信号的位置固定。
USB 主机	USB0PFLT, USB0EPEN	剩余信号的位置固定。
休眠	—	信号位置固定。
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx, U1Rx, U1Tx, U2Rx, U2Tx	
I ² C	I2C0SCL, I2C0SDA, I2C1SCL, I2C1SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx, SSI1Clk, SSI1Fss, SSI1Rx, SSI1Tx	
ADC	AIN[15:0], VREFA	PB[5:4], PD[7:0], PE[7:2] 和 PB6 用作模拟功能。
四个定时器, 八个 CCP 输入	CCP0, CCP1, CCP2, CCP3, CCP4, CCP5, CCP6, CCP7	
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI(PC2), TDO/SWO(PC3)
- 端口 F: LED1(PF2), LED0(PF3)

步骤 2: 分配具有两个可用引脚的信号:

- 这个配置不使用任何具有两个可能引脚分配的引脚:

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 H: SSI1Clk(PH4), SSI1Fss(PH5), SSI1Rx(PH6), SSI1Tx(PH7)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: CAN0Rx(PA6), CAN0Tx(PA7)
- 端口 G: U2Rx(PG0), U2Tx(PG1)
- 端口 J: I2C1SCL(PJ0), I2C1SDA(PJ1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 C: CCP4 (PC4)
- 端口 H: CCP6(PH0), CCP7(PH1), USB0EPEN(PH3)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 C: U1Rx(PC6), U1Tx(PC7)
- 端口 G: CCP5(PG7)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口: CCP1(PC5)

- 端口 E: USB0PFLT(PE0)

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 F: CCP3(PF1)

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 E: CCP2(PE1)
- 端口 F: CCP0(PF4)

表 3 显示了示例 1 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示 **—**。

表 3. 针对示例 1 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	—	TCK/SWCLK	AIN15	USB0PFLT	—	U2Rx	CCP6	I2C1SCL
1	U0Tx	—	TMS/SWDIO	AIN14	CCP2	CCP3	U2Tx	CCP7	I2C1SDA
2	SSI0Clk	I2C0SCL	TDI	AIN13	AIN9	LED1	不可用	—	—
3	SSI0Fss	I2C0SDA	TDO/SWO	AIN12	AIN8	LED0	不可用	USB0EPEN	不可用
4	SSI0Rx	AIN10	CCP4	AIN7	AIN3	CCP0	不可用	SSI1Clk	不可用
5	SSI0Tx	AIN11	CCP1	AIN6	AIN2	—	不可用	SSI1Fss	不可用
6	CAN0Rx	VREFA	U1Rx	AIN5	AIN1	不可用	不可用	SSI1Rx	不可用
7	CAN0Tx	NMI	U1Tx	AIN4	AIN0	不可用	CCP5	SSI1Tx	不可用

4.2 示例 2: LM3S9B90

示例 2 使用具有表 4 中显示的模块和信号的 LM3S9B90 器件。

表 4. 示例 2 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余的信号位置固定。
USB OTG	USB0PFLT, USB0EPEN	USB0ID和USB0VBUS将 PB0 和 PB1 用作模拟功能; 剩余的信号位置固定。
休眠	—	信号位置固定。
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx, U1Rx, U1Tx	
I ² C	I2C0SCL, I2C0SDA, I2C1SCL, I2C1SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx, SSI1Clk, SSI1Fss, SSI1Rx, SSI1Tx	
I ² S	I2S0RXMCLK, I2S0RXSCK, I2S0RXSD, I2S0RXWS, I2S0TXMCLK, I2S0TXSCK, I2S0TXSD, I2S0TXWS	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器, 七个 CCP 输入	CCP0, CCP1, CCP2, CCP3, CCP4, CCP5, CCP6	
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI(PC2), TDO/SWO(PC3)
- 端口 D: I2S0RXSCK(PD0), **I2S0RXWS**(PD1)
- 端口 F: I2S0TXMCLK(PF1), LED1(PF2), LED0(PF3)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 D: I2S0RXSD(PD4), I2S0RXMCLK(PD5)
- 端口 F: I2S0TXSD(PF0)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 D: I2S0TXSCK(PD6), I2S0TXWS(PD7)
- 端口 E: SSI1Clk(PE0), SSI1Fss(PE1), SSI1Rx(PE2), SSI1Tx(PE3)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: CAN0Rx(PA6), CAN0Tx(PA7)
- 端口 G: I2C1SCL(PG0), I2C1SDA(PG1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 C: USB0EPEN(PC5), CCP4(PC7)
- 端口 H: CCP6(PH0)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: U1Rx(PB4), U1Tx(PB5)
- 端口 D: CCP5(PD2)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 C: CCP1(PC4)
- 端口 H: USB0PFLT(PH4)

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 C: CCP3(PC6)

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 D: CCP0(PD3)
- 端口 F: CCP2(PF5)

表 5 显示了示例 2 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示 **—**。

表 5. 针对示例 2 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	USB0ID	TCK/SWCLK	I2S0RXSCK	SSI1Clk	I2S0TXSD	I2C1SCL	CCP6	—
1	U0Tx	USB0VBUS	TMS/SWDIO	I2S0RXWS	SSI1Clk	I2S0TXMCLK	I2C1SDA	—	—
2	SSI0Clk	I2C0SCL	TDI	CCP5	SSI1Rx	LED1	不可用	—	—
3	SSI0Fss	I2C0SDA	TDO/SWO	CCP0	SSI1Tx	LED0	不可用	—	不可用
4	SSI0Rx	U1Rx	CCP1	I2S0RXSD	AIN3	—	不可用	USB0PFLT	不可用
5	SSI0Tx	U1Tx	USB0EPEN	I2S0RXMCLK	AIN2	CCP2	不可用	—	不可用
6	CAN0Rx	VREFA	CCP3	I2S0TXSCK	AIN1	不可用	不可用	—	不可用
7	CAN0Tx	NMI	CCP4	I2S0TXWS	AIN0	不可用	—	—	不可用

4.3 示例 3: LM3S9B90

示例 3 使用具有表 6 中显示的模块和信号的 LM3S9B90 器件。

表 6. 示例 3 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余的信号位置固定。
USB OTG	USB0PFLT, USB0EPEN	USB0ID和USB0VBUS将 PB0 和 PB1 用作模拟功能；剩余的信号位置固定。
休眠	—	信号位置固定。
UART	U0Rx, U0Tx, U1Rx, U1Tx, U1CTS, U1DCD, U1DSR, U1DTR, U1RI, U1RTS	
I ² C	I2C0SCL, I2C0SDA, I2C1SCL, I2C1SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx, SSI1Clk, SSI1Fss, SSI1Rx, SSI1Tx	
四个定时器	—	无信号。
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI(PC2), TDO/SWO(PC3)
- 端口 D: U1RI(PD4), U1DTR(PD7)
- 端口 F: U1DSR(PF0), U1RTS(PF1), LED1(PF2), LED0(PF3)

步骤 2: 分配具有两个可用引脚的信号:

这个配置不使用任何具有两个可能引脚分配的引脚:

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 A: U1CTS(PA6), U1DCD(PA7)
- 端口 E: SSI1Clk(PE0), SSI1Fss(PE1), SSI1Rx(PE2), SSI1Tx(PE3)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 G: I2C1SCL(PG0), I2C1SDA(PG1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 C: USB0EPEN(PC5)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: U1Rx(PB4), U1Tx(PB5)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 C: USB0PFLT(PC6)

步骤 8: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 8 个可能引脚分配的引脚:

步骤 9: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 9 个可能引脚分配的引脚:

表 7 显示了示例 3 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示 **—**。

表 7. 针对示例 3 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	USB0ID	TCK/SWCLK	—	SSI1Clk	U1DSR	I2C1SCL	—	—
1	U0Tx	USB0VBUS	TMS/SWDIO	—	SSI1Fss	U1RTS	I2C1SDA	—	—
2	SSI0Clk	I2C0SCL	TDI	—	SSI1Rx	LED1	不可用	—	—
3	SSI0Fss	I2C0SDA	TDO/SWO	—	SSI1Tx	LED0	不可用	—	不可用
4	SSI0Rx	U1Rx	—	U1RI	—	—	不可用	—	不可用
5	SSI0Tx	U1Tx	USB0EPEN	—	—	—	不可用	—	不可用
6	U1CTS	—	USB0PFLT	—	—	不可用	不可用	—	不可用
7	U1DTD	NMI	—	U1DTR	—	不可用	—	—	不可用

4.4 示例 4: LM3S9B90

示例 4 使用具有表 8 中显示的模块和信号的 LM3S9B90 器件。

表 8. 示例 4 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余的信号位置固定。
USB OTG	USB0PFLT, USB0EPEN	USB0ID和USB0VBUS将 PB0 和 PB1 用作模拟功能; 剩余的信号位置固定。
至主机总线的 EPI 接口	EPI0S[31:0]	
休眠	—	信号位置固定。
CAN	CAN0Rx, CAN0Tx, CAN1Rx, CAN1Tx	
UART	U0Rx, U0Tx	
I ² C	I2C0SCL, I2C0SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器	—	无信号。
系统控制	NMI	

表 8. 示例 4 模块和信号列表 (continued)

模块	信号	注释
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), EPI0S23(PB4), EPI0S22(PB5), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 D: EPI0S20(PD2), EPI0S21 (PD3), EPI0S19(PD4), EPI0S28 (PD5), EPI0S29 (PD6), EPI0S30 (PD7)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1), EPI0S24(PE2), EPI0S25(PE3)
- 端口 F: CAN1Rx(PF0), CAN1Tx(PF1), LED1(PF2), LED0(PF3), EPI0S12 (PF4), EPI0S15(PF5)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0),
EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11 (PH5), EPI0S26(PH6), EPI0S27(PH7)
- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

这个配置不使用任何具有两个可能引脚分配的引脚:

步骤 3: 分配具有三个可用引脚分配的信号:

这个配置不使用任何具有三个可能引脚分配的引脚:

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 D: CAN0Rx(PD0), CAN0Tx(PD1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 A: USB0EPEN(PA6)

步骤 6: 分配具有 6 个引脚分配的信号:

这个配置不使用任何具有 6 个可能引脚分配的引脚:

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 A: USB0PFLT(PA7)

步骤 8: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 8 个可能引脚分配的引脚:

步骤 9: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 9 个可能引脚分配的引脚:

表 9 显示了示例 4 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示**NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示—。

表 9. 针对示例 4 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	USB0ID	TCK/SWCLK	CAN0Rx	EPI0S8	CAN1Rx	EPI0S13	EPI0S6	EPI0S16
1	U0Tx	USB0VBUS	TMS/SWDIO	CAN0Tx	EPI0S9	CAN1Tx	EPI0S14	EPI0S7	EPI0S17
2	SSI0Clk	I2C0SCL	TDI	EPI0S20	EPI0S24	LED1	不可用	EPI0S1	EPI0S18
3	SSI0Fss	I2C0SDA	TDO/SWO	EPI0S21	EPI0S25	LED0	不可用	EPI0S0	不可用
4	SSI0Rx	EPI0S23	EPI0S2	EPI0S19	AIN3	EPI0S12	不可用	EPI0S10	不可用
5	SSI0Tx	EPI0S22	EPI0S3	EPI0S28	AIN2	EPI0S15	不可用	EPI0S11	不可用
6	USB0EPEN	VREFA	EPI0S4	EPI0S29	AIN1	不可用	不可用	EPI0S26	不可用
7	USB0PFLT	NMI	EPI0S5	EPI0S30	AIN0	不可用	EPI0S31	EPI0S27	不可用

4.5 示例 5: LM3S9B90

示例 5 使用具有表 10 中显示的模块和信号的 LM3S9B90 器件。

表 10. 示例 5 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余的信号位置固定。
USB OTG	USB0PFLT, USB0EPEN	USB0ID和USB0VBUS将 PB0 和 PB1 用作模拟功能；剩余的信号位置固定。
处于通用模式的 EPI 接口	EPI0S[31:0]	
休眠	—	信号位置固定。
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx	
I ² C	I2C0SCL, I2C0SDA	
I ² S	I2S0RXMCLK, I2S0RXSCK, I2S0RXSD, I2S0RXWS, I2S0TXMCLK, I2S0TXSCK, I2S0TXSD, I2S0TXWS	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器		无信号。
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), EPI0S23(PB4), EPI0S22(PB5), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 D: I2S0RXSCK(PD0), I2S0RXWS(PD1), EPI0S20(PD2), EPI0S21(PD3), EPI0S19(PD4), EPI0S28 (PD5), EPI0S29(PD6), EPI0S30(PD7)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1), EPI0S24(PE2), EPI0S25(PE3)
- 端口 F: I2S0TXMCLK(PF1), LED1(PF2), LED0 (PF3), EPI0S12(PF4), EPI0S15(PF5)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0),
EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11

(PH5), EPI0S26(PH6), EPI0S27(PH7)

- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 A: I2S0RXSD(PA2), I2S0RXMCLK(PA3)
- 端口 F: I2S0TXSD(PF0)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 A: I2S0TXSCK(PA4), I2S0TXWS(PA5)

步骤 4: 分配具有四个可用引脚分配的信号:

这个配置不使用任何具有四个可能引脚分配的引脚:

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 A: USB0EPEN(PA6)

步骤 6: 分配具有 6 个引脚分配的信号:

这个配置不使用任何具有 6 个可能引脚分配的引脚:

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 A: USB0PFLT(PA7)

步骤 8: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 8 个可能引脚分配的引脚:

步骤 9: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 9 个可能引脚分配的引脚:

表 11 显示了示例 5 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示**NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示—。

表 11. 针对示例 5 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	USB0ID	TCK/SWCLK	I2S0RXSCK	EPI0S8	I2S0TXSD	EPI0S13	EPI0S6	EPI0S16
1	U0Tx	USB0VBUS	TMS/SWDIO	I2S0RXWS	EPI0S9	I2S0TXMCLK	EPI0S14	EPI0S7	EPI0S17
2	I2S0RXSD	I2C0SCL	TDI	EPI0S20	EPI0S24	LED1	不可用	EPI0S1	EPI0S18
3	I2S0RXMCLK	I2C0SDA	TDO/SWO	EPI0S21	EPI0S25	LED0	不可用	EPI0S0	不可用
4	I2S0TXSCK	EPI0S23	EPI0S2	EPI0S19	AIN3	EPI0S12	不可用	EPI0S10	不可用
5	I2S0TXWS	EPI0S22	EPI0S3	EPI0S28	AIN2	EPI0S15	不可用	EPI0S11	不可用
6	USB0EPEN	VREFA	EPI0S4	EPI0S29	AIN1	不可用	不可用	EPI0S26	不可用
7	USB0PFLT	NMI	EPI0S5	EPI0S30	AIN0	不可用	EPI0S31	EPI0S27	不可用

4.6 示例 6: LM3S9B92

示例 6 使用具有表 12 中显示的模块和信号的 LM3S9B92 器件。

表 12. 示例 6 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余的信号位置固定。

表 12. 示例 6 模块和信号列表 (continued)

模块	信号	注释
USB OTG	USB0PFLT, USB0EPEN	USB0ID和USB0VBUS将 PB0 和 PB1 用作模拟功能；剩余的信号位置固定。
PWM	PWM0, PWM1, PWM2, PWM3, PWM4, PWM5, PWM6, PWM7, Fault0, Fault1, Fault2, Fault3	
QEI	PhA0, PhB0, IDX0	
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx	
I ² C	I2C0SCL, I2C0SDA, I2C1SCL, I2C1SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx, SSI1Clk, SSI1Fss, SSI1Rx, SSI1Tx	
ADC	AIN[11:0]	PB[5:4], PD[7:4] 和 PE[7:2] 被用作模拟功能。
四个定时器, 七个 CCP 输入	CCP0, CCP1, CCP2, CCP4, CCP5, CCP6, CCP7	
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), FAULT(PB6), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI(PC2), TDO/SWO(PC3)
- 端口 F: LED1(PF2), LED0(PF3)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 C: PWM6(PC4), Fault2(PC5)
- 端口 H: Fault3(PH2)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 C: PWM7(PC6)
- 端口 D: PhA0(PD1)
- 端口 H: SSI1Clk(PH4), SSI1Fss(PH5), SSI1Rx(PH6), SSI1Tx(PH7)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: CAN0Rx(PA6), CAN0Tx(PA7)
- 端口 D: PWM2(PD2), PWM3(PD3)
- 端口 J: I2C1SCL(PJ0), I2C1SDA(PJ1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 C: PhB0(PC7)
- 端口 D: IDX0(PD0)
- 端口 F: PWM0(PF0), PWM1(PF1)
- 端口 H: CCP7(PH1), USB0EPEN(PH3)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 G: CCP5(PG7)
- 端口 H: CCP6(PH0)
- 端口 J: CCP4(PJ4)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 E: USB0PFLT(PE0), Fault0(PE1)

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 G: PWM4(PG0), PWM5(PG1)
- 端口 J: CCP1(PJ6)

在 LM3S9B92 微控制器上, 没有信号具有 9 个可能的引脚分配。

步骤 9: 分配具有 10 个可用引脚分配的信号:

- 端口 J: CCP0(PJ2), CCP2(PJ5)

表 13 显示了示例 6 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示**NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示**—**。

表 13. 针对示例 6 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	USB0ID	TCK/SWCLK	IDX0	USB0PFLT	PWM0	PWM4	CCP6	I2C1SCL
1	U0Tx	USB0VBUS	TMS/SWDIO	PhA0	Fault0	PWM1	PWM5	CCP7	I2C1SDA
2	SSI0Clk	I2C0SCL	TDI	PWM2	AIN9	LED1	不可用	Fault3	CCP0
3	SSI0Fss	I2C0SDA	TDO/SWO	PWM3	AIN8	LED0	不可用	USB0EPEN	—
4	SSI0Rx	AIN10	PWM6	AIN7	AIN3	—	不可用	SSI1Clk	CCP4
5	SSI0Tx	AIN11	Fault2	AIN6	AIN2	—	不可用	SSI1Fss	CCP2
6	CAN0Rx	Fault1	PWM7	AIN5	AIN1	不可用	不可用	SSI1Rx	CCP1
7	CAN0Tx	NMI	PhB0	AIN4	AIN0	不可用	CCP5	SSI1Tx	—

4.7 示例 7: LM3S9B92

示例 7 使用具有表 14 中显示的模块和信号的 LM3S9B92 器件。

表 14. 示例 7 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余的信号位置固定。
到 SDRAM 的 EPI 接口	EPIOS{31:28}, EPIOS[19:0]	
PWM	PWM0, PWM1, PWM2, PWM3, PWM4, PWM5, Fault0	
QEI	PhA0, PhB0, IDX0	
CAN	CAN0Rx, CAN0Tx, CAN1Rx, CAN1Tx	
UART	U0Rx, U0Tx, U1Rx, U1Tx	
I ² C	I2C0SCL, I2C0SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器, 两个 CCP 输入	CCP0, CCP1	
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1)
- 端口 F: CAN1Rx(PF0), CAN1Tx(PF1), LED1(PF2), LED0(PF3), EPI0S12 (PF4), EPI0S15(PF5)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0), EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11 (PH5)

- 端口 J: EPIOS16(PJ0), EPIOS17(PJ1), EPIOS18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 D: EPIOS19(PD4), EPIOS28(PD5), EPIOS30 (PD7)
- 端口 J: EPIOS29(PJ5)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 E: PhA0(PE2)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 D: CAN0Rx(PD0), CAN0Tx(PD1), PWM2(PD2), PWM3(PD3)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 A: PWM0(PA6), PWM1(PA7)
- 端口 B: IDX0(PB4)
- 端口 E: PhB0(PE3)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: U1Rx(PB0), U1Tx(PB1)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 D: Fault0(PD6)

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 H: PWM4(PH6), PWM5(PH7)
- 端口 J: CCP1(PJ6)

在 LM3S9B92 微控制器上, 没有信号具有 9 个可能的引脚分配。

步骤 9: 分配具有 10 个可用引脚分配的信号:

- 端口 B: CCP0(PB5)

表 15 显示了示例 7 最终的引脚分配。当一个引脚不可用于微控制器时, 在一个列中显示**NA**。当一个引脚不用于一个模拟或交替数字功能时, 在一个列中显示**—**。

表 15. 针对示例 7 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	U1Rx	TCK/SWCLK	CAN0Rx	EPIOS8	CAN1Rx	EPIOS13	EPIOS6	EPIOS16
1	U0Tx	U1Tx	TMS/SWDIO	CAN0Tx	EPIOS9	CAN1Tx	EPIOS14	EPIOS7	EPIOS17
2	SSI0Clk	I2C0SCL	TDI	PWM2	PhA0	LED1	不可用	EPIOS1	EPIOS18
3	SSI0Fss	I2C0SDA	TDO/SWO	PWM3	PhB0	LED0	不可用	EPIOS0	—
4	SSI0Rx	IDX0	EPIOS2	EPIOS19	AIN3	EPIOS12	不可用	EPIOS10	—
5	SSI0Tx	CCP0	EPIOS3	EPIOS28	AIN2	EPIOS15	不可用	EPIOS11	EPIOS29
6	PWM0	VREFA	EPIOS4	Fault0	AIN1	不可用	不可用	PWM4	CCP1
7	PWM1	NMI	EPIOS5	EPIOS30	AIN0	不可用	EPIOS31	PWM5	—

4.8 示例 8: LM3S9B92

示例 8 使用具有表 16 中显示的模块和信号的 LM3S9B92 器件。

表 16. 示例 8 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余的信号位置固定。
至主机总线的 EPI 接口	EPI0S[31:0]	
UART	U0Rx, U0Tx, U1Rx, U1Tx	
I ² C	I2C0SCL, I2C0SDA, I2C1SCL, I2C1SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx	
I ² S	I2S0RXMCLK, I2S0RXSCK, I2S0RXSD, I2S0RXWS, I2S0TXMCLK, I2S0TXSCK, I2S0TXSD, I2S0TXWS	
ADC	AIN[3:0]	PE[7:4] 被用作模拟功能。
四个定时器, 一个 CCP 输入	CCP0	无信号。
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), EPI0S23(PB4), EPI0S22(PB5), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 D: I2S0RXSCK(PD0), I2S0RXWS(PD1), EPI0S20 (PD2), EPI0S21(PD3)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1), EPI0S24(PE2), EPI0S25(PE3)
- 端口 F: I2S0TXMCLK(PF1), LED1(PF2), LED0 (PF3), EPI0S12(PF4), EPI0S15(PF5)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0),
EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11 (PH5), EPI0S26(PH6), EPI0S27(PH7)
- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 D: I2S0RXSD(PD4), I2S0RXMCLK(PD5), EPI0S29(PD6)
- 端口 F: I2S0TXSD(PF0)
- 端口 J: EPI0S19(PJ3), EPI0S28 (PJ4), EPI0S30(PJ6)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 B: I2S0TXSCK(PB6)
- 端口 D: I2S0TXWS(PD7)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: I2C1SCL(PA6), I2C1SDA(PA7)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 A: PWM0(PA6), PWM1(PA7)
- 端口 B: IDX0(PB4)
- 端口 E: PhB0(PE3)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: U1Rx(PB0), U1Tx(PB1)

步骤 7: 分配具有 7 个可用引脚分配的信号:

这个配置不使用任何具有 7 个可能引脚分配的引脚:

步骤 8: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 8 个可能引脚分配的引脚:

在 LM3S9B92 微控制器上, 没有信号具有 9 个可能的引脚分配。

步骤 9: 分配具有 10 个可用引脚分配的信号:

- 端口 J: CCP0(PJ7)

表 17 显示了示例 8 最终的引脚分配。当一个引脚不可用于微控制器时, 在一个列中显示**NA**。当一个引脚不用于一个模拟或交替数字功能时, 在一个列中显示**—**。

表 17. 针对示例 8 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	U1Rx	TCK/SWCLK	I2S0RXSCK	EPI0S8	I2S0TXSD	EPI0S13	EPI0S6	EPI0S16
1	U0Tx	U1Tx	TMS/SWDIO	I2S0RXSWS	EPI0S9	I2S0TXMCLK	EPI0S14	EPI0S7	EPI0S17
2	SSI0Clk	I2C0SCL	TDI	EPI0S20	EPI0S24	LED1	不可用	EPI0S1	EPI0S18
3	SSI0Fss	I2C0SDA	TDO/SWO	EPI0S21	EPI0S25	LED0	不可用	EPI0S0	EPI0S19
4	SSI0Rx	EPI0S23	EPI0S2	I2S0RXSD	AIN3	EPI0S12	不可用	EPI0S10	EPI0S28
5	SSI0Tx	EPI0S22	EPI0S3	I2S0RXMCLK	AIN2	EPI0S15	不可用	EPI0S11	—
6	I2C1SCL	I2S0TXSCK	EPI0S4	EPI0S29	AIN1	不可用	不可用	EPI0S26	EPI0S30
7	I2C1SDA	NMI	EPI0S5	I2S0TXWS	AIN0	不可用	EPI0S31	EPI0S27	CCP0

4.9 示例 9: LM3S9B92

示例 9 使用具有表 18 中显示的模块和信号的 LM3S9B92 器件。

表 18. 示例 9 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余的信号位置固定。
USB 主机	USB0PFLT, USB0EPEN	
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx, U1Rx, U1Tx, U2Rx, U2Tx	
I ² C	I2C0SCL, I2C0SDA, I2C1SCL, I2C1SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx, SSI1Clk, SSI1Fss, SSI1Rx, SSI1Tx	
I ² S	I2S0RXMCLK, I2S0RXSCK, I2S0RXSD, I2S0RXWS, I2S0TXMCLK, I2S0TXSCK, I2S0TXSD, I2S0TXWS	
ADC	AIN[3:0]	PE[7:4] 被用作模拟配置。
四个定时器, 七个 CCP 输入	CCP0, CCP1, CCP2, CCP4, CCP5, CCP6, CCP7	
系统控制	NMI	

表 18. 示例 9 模块和信号列表 (continued)

模块	信号	注释
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI(PC2), TDO/SWO(PC3)
- 端口 D: I2S0RXSCK(PD0), I2S0RXWS(PD1)
- 端口 F: I2S0TXMCLK(PF1), LED1(PF2), LED0(PF3)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 D: I2S0RXSD(PD4), I2S0RXMCLK(PD5)
- 端口 F: I2S0TXSD(PF0)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 B: I2S0TXSCK(PB6)
- 端口 D: I2S0TXWS(PD7)
- 端口 E: SSI1Clk(PE0), SSI1Fss(PE1), SSI1Rx(PE2), SSI1Tx(PE3)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: CAN0Rx(PA6), CAN0Tx(PA7)
- 端口 G: U2Rx(PG0), U2Tx(PG1)
- 端口 J: I2C1SCL(PJ0), I2C1SDA(PJ1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 C: USB0EPEN(PC5)
- 端口 D: CCP7(PD3)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: U1Rx(PB4), U1Tx(PB5)
- 端口 D: CCP6(PD2)
- 端口 G: CCP5(PG7)
- 端口 J: CCP4(PJ4)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 C: USB0PFLT(PC6)

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 J: CCP1(PJ6)

在 LM3S9B92 微控制器上, 没有信号具有 9 个可能的引脚分配。

步骤 9: 分配具有 10 个可用引脚分配的信号:

- 端口 J: CCP2(PJ5), CCP0(PJ7)

表 19 显示了示例 9 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示**NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示**—**。

表 19. 针对示例 9 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	—	TCK/SWCLK	I2S0RXSCK	SSI1Clk	I2S0TXSD	U2Rx	—	I2C1SCL
1	U0Tx	—	TMS/SWDIO	I2S0RXSWS	SSI1Fss	I2S0TXMCLK	U2Tx	—	I2C1SDA
2	SSI0Clk	I2C0SCL	TDI	CCP6	SSI1Rx	LED1	不可用	—	—
3	SSI0Fss	I2C0SDA	TDO/SWO	CCP7	SSI1Tx	LED0	不可用	—	—
4	SSI0Rx	U1Rx	—	I2S0RXSD	AIN3	—	不可用	—	CCP4
5	SSI0Tx	U1Tx	USB0EPEN	I2S0RXMCLK	AIN2	—	不可用	—	CCP2
6	CAN0Rx	I2S0TXSCK	USB0PFLT	—	AIN1	不可用	不可用	—	CCP1
7	CAN0Tx	NMI	—	I2S0TXWS	AIN0	不可用	CCP5	—	CCP0

4.10 示例 10: LM3S9B92

示例 10 使用具有表 20 中显示的模块和信号的 LM3S9B92 器件。

表 20. 示例 10 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余信号的位置固定。
处于通用模式的 EPI 接口	EPI0S[31:0]	
PWM	PWM0, PWM1, PWM2, PWM3, PWM4, PWM5, Fault0	
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx	
I ² C	I2C0SCL, I2C0SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器, 四个 CCP 输入	CCP0, CCP1, CCP2, CCP3	
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), EPI0S23(PB4), EPI0S22(PB5), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 D: EPI0S20(PD2), EPI0S21(PD3)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1), EPI0S24(PE2), EPI0S25(PE3)
- Port F: LED1 (PF2), LED0 (PF3), EPI0S12 (PF4), EPI0S15 (PF5)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0),
EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11 (PH5), EPI0S26(PH6), EPI0S27(PH7)

- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 D: EPI0S30(PD7)
- 端口 J: EPI0S19(PJ3), EPI0S28(PJ4), EPI0S29(PJ5)

步骤 3: 分配具有三个可用引脚分配的信号:

这个配置不使用任何具有三个可能引脚分配的引脚:

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 B: PWM2(PB0), PWM3(PB1)
- 端口 D: CAN0Rx(PD0), CAN0Tx(PD1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 F: PWM0(PF0), PWM1(PF1)

步骤 6: 分配具有 6 个引脚分配的信号:

这个配置不使用任何具有 6 个可能引脚分配的引脚:

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 D: Fault0(PD6)

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 A: PWM4(PA6), PWM5(PA7)
- 端口 D: CCP3(PD4)
- 端口 J: CCP1(PJ6)

在 LM3S9B92 微控制器上, 没有信号具有 9 个可能的引脚分配。

步骤 9: 分配具有 10 个可用引脚分配的信号:

- 端口 D: CCP2(PD5)
- 端口 J: CCP0(PJ7)

表 21 显示了示例 10 最终的引脚分配。当一个引脚不可用于微控制器时, 在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时, 在一个列中显示 **—**。

表 21. 针对示例 10 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	PWM2	TCK/SWCLK	CAN0Rx	EPI0S8	PWM0	EPI0S13	EPI0S6	EPI0S16
1	U0Tx	PWM3	TMS/SWDIO	CAN0Tx	EPI0S9	PWM1	EPI0S14	EPI0S7	EPI0S17
2	SSI0C1k	I2C0SCL	TDI	EPI0S20	EPI0S24	LED1	不可用	EPI0S1	EPI0S18
3	SSI0Fss	I2C0SDA	TDO/SWO	EPI0S21	EPI0S25	LED0	不可用	EPI0S0	EPI0S19
4	SSI0Rx	EPI0S23	EPI0S2	CCP3	AIN3	EPI0S12	不可用	EPI0S10	EPI0S28
5	SSI0Tx	EPI0S22	EPI0S3	CCP2	AIN2	EPI0S15	不可用	EPI0S11	EPI0S29
6	PWM4	VREFA	EPI0S4	Fault0	AIN1	不可用	不可用	EPI0S26	CCP1
7	PWM5	NMI	EPI0S5	EPI0S30	AIN0	不可用	EPI0S31	EPI0S27	CCP0

4.11 示例 11: LM3S9B92

示例 11 使用具有表 22 中显示的模块和信号的 LM3S9B92 器件。

表 22. 示例 11 模块和信号列表

模块	信号	注释
以太网	LED0, LED1	剩余的信号位置固定。
主机-总线 8 FIFO 模式中的 EPI 接口	EPI0S31, EPI0S[29:26], EPI0S[7:0]	
PWM	PWM0, PWM1, PWM2, PWM3, PWM4, PWM5, PWM6, PWM7, Fault0	
QEI	PhA0, PhB0, IDX0	
CAN	CAN0Rx, CAN0Tx, CAN1Rx, CAN1Tx	
UART	U0Rx, U0Tx, U1Rx, U1Tx, U2Rx, U2Tx	
I ² C	I2C0SCL, I2C0SDA, I2C1SCL, I2C1SDA	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器		无信号。
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 F: CAN1Rx(PF0), CAN1Tx(PF1), LED1 (PF2), LED0(PF3)
- 端口 G: EPI0S31(PG7)
- 端口 H: EPI0S6(PH0), EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S26(PH6), EPI0S27 (PH7)
- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 A: PWM6(PA4)
- 端口 D: EPI0S28(PD5)
- 端口 J: EPI0S29(PJ5)

步骤 3: 分配具有三个可用引脚分配的信号:

- Port A: PWM7 (PA5)
- 端口 E: PhA0(PE2)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: I2C1SCL(PA6), I2C1SDA(PA7)
- 端口 B: CAN0Rx(PB4), CAN0Tx(PB5)
- 端口 D: U2Rx(PD0), U2Tx(PD1), PWM2(PD2), PWM3(PD3)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 D: IDX0(PD7)

- 端口 E: PhB0(PE3)
- 端口 G: PWM0(PG0), PWM1(PG1)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: U1Rx(PB0), U1Tx(PB1)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 D: Fault0(PD6)

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 A: PWM4(PA2), PWM5(PA3)

在 LM3S9B92 微控制器上, 没有信号具有 9 个可能的引脚分配。

步骤 9: 分配具有 10 个可用引脚分配的信号:

这个配置不使用任何具有 10 个可能引脚分配的引脚:

表 23 显示了示例 11 最终的引脚分配。当一个引脚不可用于微控制器时, 在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时, 在一个列中显示 **—**。

表 23. 针对示例 11 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	U1Rx	TCK/SWCLK	U2Rx	—	CAN1Rx	PWM0	EPI0S6	—
1	U0Tx	U1Tx	TMS/SWDIO	U2Tx	—	CAN1Tx	PWM1	EPI0S7	—
2	PWM4	I2C0SCL	TDI	PWM2	PhA0	LED1	不可用	EPI0S1	—
3	PWM5	I2C0SDA	TDO/SWO	PWM3	PhB0	LED0	不可用	EPI0S0	—
4	PWM6	CAN0Rx	EPI0S2	—	AIN3	—	不可用	—	—
5	PWM7	CAN0Tx	EPI0S3	EPI0S28	AIN2	—	不可用	—	EPI0S29
6	I2C1SCL	VREFA	EPI0S4	Fault0	AIN1	不可用	不可用	EPI0S26	—
7	I2C1SDA	NMI	EPI0S5	IDX0	AIN0	不可用	EPI0S31	EPI0S27	—

4.12 示例 12: LM3S2B93

示例 12 使用具有表 24 中显示的模块和信号的 LM3S2B93 器件。

表 24. 示例 12 模块和信号列表

模块	信号	注释
休眠		信号位置固定。
PWM	PWM0, PWM1, PWM2, PWM3, PWM4, PWM5, PWM6, PWM7, Fault0, Fault1, Fault2, Fault3	
QEI	PhA0, PhB0, IDX0, PhA1, PhB1, IDX1	
UART	U0Rx, U0Tx, U1Rx, U1Tx	
I ² C	I2C0SCL, I2C0SDA, I2C1SCL, I2C1SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx, SSI1Clk, SSI1Fss, SSI1Rx, SSI1Tx	
ADC	AIN[15:0]	PB[5:4], PD[7:0], PE[7:2] 和 PB6 用作模拟功能。
四个定时器, 一个 CCP 输入	CCP0	
系统控制	NMI	

表 24. 示例 12 模块和信号列表 (continued)

模块	信号	注释
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI(PC2), TDO/SWO(PC3)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 G: PhA1(PG6)
- 端口 H: Fault3(PH2)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 C: Fault2(PC5)
- 端口 F: SSI1Clk(PF2), SSI1Fss(PF3), SSI1Rx(PF4), SSI1Tx(PF5)
- 端口 G: IDX1(PG2), PhB1(PG7)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: I2C1SCL(PA6), I2C1SDA(PA7)
- 端口 C: PWM6(PC4), PWM7(PC6)
- 端口 F: PhA0(PF6)
- 端口 H: PWM2(PH0), PWM3(PH1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 B: Fault1(PB6)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: U1Rx(PB0), U1Tx(PB1)
- 端口 C: PhB0(PC7)
- 端口 F: PWM0(PF0), PWM1(PF1)
- 端口 G: IDX0(PG5)

步骤 7: 分配具有 7 个可用引脚分配的信号:

这个配置不使用具有 7 个可能引脚分配的引脚。

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 G: PWM4(PG0), PWM5(PG1)

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 E: Fault0(PE1)
- 端口 J: CCP0(PJ2)

表 25 显示了示例 12 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示 **—**。

表 25. 针对示例 12 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	U1Rx	TCK/SWCLK	AIN15	—	PWM0	PWM4	PWM2	—
1	U0Tx	U1Tx	TMS/SWDIO	AIN14	Fault0	PWM1	PWM5	PWM3	—
2	SSI0Clk	I2C0SCL	TDI	AIN13	AIN9	SSI1Clk	IDX1	Fault3	CCP0
3	SSI0Fss	I2C0SDA	TDO/SWO	AIN12	AIN8	SSI1Fss	—	—	不可用
4	SSI0Rx	AIN10	PWM6	AIN7	AIN3	SSI1Rx	—	—	不可用
5	SSI0Tx	AIN11	Fault2	AIN6	AIN2	SSI1Tx	IDX0	—	不可用
6	I2C1SCL	Fault1	PWM7	AIN5	AIN1	PhA0	PhA1	—	不可用
7	I2C1SDA	NMI	PhB0	AIN4	AIN0	Fault1	PhB1	—	不可用

4.13 示例 13: LM3S2B93

示例 13 使用具有表 26 中显示的模块和信号的 LM3S2B93 器件。

表 26. 示例 13 模块和信号列表

模块	信号	注释
休眠		信号位置固定。
到 SDRAM 的 EPI 接口	EPI0S[31:28], EPI0S[19:0]	
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx, U1Rx, U1Tx, U2Rx, U2Tx	
I ² C	I2C0SCL, I2C0SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx, SSI1Clk, SSI1Fss, SSI1Rx, SSI1Tx	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器		无信号。
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- Port D: EPI0S19(PD4), EPI0S28(PD5), EPI0S29(PD6), EPI0S30(PD7)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0), EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11 (PH5)
- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 F: EPI0S12(PF7)
- 端口 G: EPI0S15(PG4)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 F: SSI1Clk(PF2), SSI1Fss(PF3), SSI1Rx(PF4), SSI1Tx(PF5)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: CAN0Rx(PA6), CAN0Tx(PA7)
- 端口 D: U2Rx(PD0), U2Tx(PD1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

这个配置不使用任何具有 5 个可能引脚分配的引脚:

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: U1Rx(PB0), U1Tx(PB1)

步骤 7: 分配具有 7 个可用引脚分配的信号:

这个配置不使用具有 7 个可能引脚分配的引脚。

步骤 8: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 8 个可能引脚分配的引脚:

步骤 9: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 9 个可能引脚分配的引脚:

表 27 显示了示例 13 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示 **—**。

表 27. 针对示例 13 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	U1Rx	TCK/SWCLK	U2Rx	EPI0S8	—	EPI0S15	EPI0S6	EPI0S16
1	U0Tx	U1Tx	TMS/SWDIO	U2Tx	EPI0S9	—	EPI0S14	EPI0S7	EPI0S17
2	SSI0Clk	I2C0SCL	TDI	—	—	SSI1Clk	—	EPI0S1	EPI0S18
3	SSI0Fss	I2C0SDA	TDO/SWO	—	—	SSI1Fss	—	EPI0S0	不可用
4	SSI0Rx	—	EPI0S2	EPI0S19	AIN3	SSI1Rx	EPI0S15	EPI0S10	不可用
5	SSI0Tx	—	EPI0S3	EPI0S28	AIN2	SSI1Tx	—	EPI0S11	不可用
6	CAN0Rx	VREFA	EPI0S4	EPI0S29	AIN1	—	—	—	不可用
7	CAN0Tx	NMI	EPI0S5	EPI0S30	AIN0	EPI0S12	EPI0S31	—	不可用

4.14 示例 14: LM3S2B93

示例 14 使用具有表 28 中显示的模块和信号的 LM3S2B93 器件。

表 28. 示例 14 模块和信号列表

模块	信号	注释
休眠		信号位置固定。
将 EPI 接口设定为 HostPwM 总线 8 FIFO 模式	EPI0S31, EPI0S[29:26], EPI0S[7:0]	
PWM	PWM0, PWM1, PWM2, PWM3, PWM4, PWM5, PWM6, PWM7, Fault0, Fault1	
QEI	PhA0, PhB0, IDX0, PhA1, PhB1, IDX1	
CAN	CAN0Rx, CAN0Tx, CAN1Rx, CAN1Tx	
UART	U0Rx, U0Tx, U1Rx, U1Tx	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器		无信号。
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1)
- 端口 B: NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)

- 端口 D: EPI0S28(PD5), EPI0S29 (PD6)
- 端口 F: CAN1Rx(PF0), CAN1Tx(PF1)
- 端口 G: EPI0S31(PG7)
- 端口 H: EPI0S6(PH0), EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S26(PH6), EPI0S27 (PH7)
- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 G: PhA1(PG6)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 E: PhB1(PE2)
- 端口 G: IDX1(PG2)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: PWM6(PA4), PWM7(PA5)
- 端口 B: CAN0Rx(PB4), CAN0Tx(PB5)
- 端口 D: PhA0(PD1), PWM2(PD2), PWM3(PD3)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 F: Fault1(PF7)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 A: PWM0(PA6), PWM1(PA7)
- 端口 B: U1Rx(PB0), U1Tx(PB1), IDX0(PB2)
- 端口 E: PhB0(PE3)

步骤 7: 分配具有 7 个可用引脚分配的信号:

这个配置不使用具有 7 个可能引脚分配的引脚。

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 A: PWM4(PA2), PWM5(PA3)

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 B: Fault0(PB3)

表 29 显示了示例 14 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示**NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示—。

表 29. 针对示例 14 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	U1Rx	TCK/SWCLK	—	—	CAN1Rx	—	EPI0S6	—
1	U0Tx	U1Tx	TMS/SWDIO	PhA0	—	CAN1Tx	—	EPI0S7	—
2	PWM4	IDX0	TDI	PWM2	PhB1	—	IDX1	EPI0S1	—
3	PWM5	Fault0	TDO/SWO	PWM3	PhB0	—	—	EPI0S0	不可用
4	PWM6	CAN0Rx	EPI0S2	—	AIN3	—	—	—	不可用
5	PWM7	CAN0Tx	EPI0S3	EPI0S28	AIN2	—	—	—	不可用
6	PWM0	VREFA	EPI0S4	EPI0S29	AIN1	—	PhA1	EPI0S26	不可用

表 29. 针对示例 14 的最终引脚分配。(continued)

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
7	PWM1	NMI	EPI0S5	—	AIN0	Fault1	EPI0S31	EPI0S27	不可用

4.15 示例 15: LM3S2B93

示例 15 使用具有表 30 中显示的模块和信号的 LM3S2B93 器件。

表 30. 示例 15 模块和信号列表

模块	信号	注释
休眠		信号位置固定。
到 SDRAM 的 EPI 接口	EPI0S[31:28], EPI0S[19:0]	
PWM	PWM0, PWM1, PWM2, PWM3, PWM4, PWM5, PWM6, PWM7, Fault0, Fault1	
QEI	PhA0, PhB0, IDX0, PhA1, PhB1, IDX1	
CAN	CAN0Rx, CAN0Tx, CAN1Rx, CAN1Tx	
UART	U0Rx, U0Tx, U1Rx, U1Tx	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器		无信号。
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1)
- 端口 B: NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- Port D: EPI0S19(PD4), EPI0S28(PD5), EPI0S29(PD6), EPI0S30(PD7)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1)
- 端口 F: CAN1Rx(PF0), CAN1Tx(PF1)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0), EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11 (PH5)
- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 F: EPI0S12(PF4), EPI0S15(PF5)
- 端口 G: PhA1(PG6)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 E: PhB1(PE2)
- 端口 G: IDX1(PG2)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: PWM6(PA4), PWM7(PA5)
- 端口 B: CAN0Rx(PB4), CAN0Tx(PB5)
- 端口 D: PhA0(PD1), PWM2(PD2), PWM3(PD3)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 F: Fault1(PF7)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 A: PWM0(PA6), PWM1(PA7)
- 端口 B: U1Rx(PB0), U1Tx(PB1), IDX0(PB2)
- 端口 E: PhB0(PE3)

步骤 7: 分配具有 7 个可用引脚分配的信号:

这个配置不使用具有 7 个可能引脚分配的引脚。

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 A: PWM4(PA2), PWM5(PA3)

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 B: Fault0(PB3)

表 31 显示了示例 15 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示 **—**。

表 31. 针对示例 15 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	U1Rx	TCK/SWCLK	—	EPI0S8	CAN1Rx	EPI0S13	EPI0S6	EPI0S16
1	U0Tx	U1Tx	TMS/SWDIO	PhA0	EPI0S9	CAN1Tx	EPI0S14	EPI0S7	EPI0S17
2	PWM4	IDX0	TDI	PWM2	PhB1	—	IDX1	EPI0S1	EPI0S18
3	PWM5	Fault0	TDO/SWO	PWM3	PhB0	—	—	EPI0S0	不可用
4	PWM6	CAN0Rx	EPI0S2	EPI0S19	AIN3	EPI0S12	—	EPI0S10	不可用
5	PWM7	CAN0Tx	EPI0S3	EPI0S28	AIN2	EPI0S15	—	EPI0S11	不可用
6	PWM0	VREFA	EPI0S4	EPI0S29	AIN1	—	PhA1	—	不可用
7	PWM1	NMI	EPI0S5	EPI0S30	AIN0	Fault1	EPI0S31	—	不可用

4.16 示例 16: LM3S5B91

示例 16 使用具有表 32 中显示的模块和信号的 LM3S5B91 器件。

表 32. 示例 16 模块和信号列表

模块	信号	注释
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx, U1Rx, U1Tx, U1CTS, U1DCD, U1DSR, U1DTR, U1RI, U1RTS, U2Rx, U2Tx	
I ² C	I2C0SCL, I2C0SDA, I2C1SCL, I2C1SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx, SSI1Clk, SSI1Fss, SSI1Rx, SSI1Tx	
I ² S	I2S0RXMCLK, I2S0RXSCK, I2S0RXSD, I2S0RXWS, I2S0TXMCLK, I2S0TXSCK, I2S0TXSD, I2S0TXWS	
ADC	AIN[3:0]	PE[7:4] 被用作模拟功能。
四个定时器, 八个 CCP 输入	CCP0, CCP1, CCP2, CCP3, CCP4, CCP5, CCP6, CCP7	
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI(PC2), TDO/SWO(PC3)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 D: I2S0RXSCK(PD0)
- 端口 F: I2S0TXSD(PF0), I2S0TXMCLK(PF6)
- 端口 G: I2S0RXWS(PG6)
- 端口 J: U1DSR(PJ5)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 B: I2S0TXSCK(PB6)
- 端口 D: U1RI(PD4), I2S0TXWS(PD7)
- 端口 E: SSI1Clk(PE0), SSI1Fss(PE1), SSI1Rx(PE2), SSI1Tx(PE3)
- 端口 F: U1RTS(PF1)
- 端口 G: I2S0RXSD(PG2), I2S0RXMCLK(PG3), U1DTR(PG5)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: U1CTS(PA6), U1DCD(PA7)
- 端口 B: CAN0Rx(PB4), CAN0Tx(PB5)
- 端口 D: U2Tx(PD1), U2Rx(PD5)
- 端口 G: I2C1SCL(PG0), I2C1SDA(PG1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 D: CCP7(PD3)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: U1Rx(PB0), U1Tx(PB1)
- 端口 D: CCP6(PD2)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 C: CCP4 (PC4)
- 端口 G: CCP5(PG7)

步骤 8: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 8 个可能引脚分配的引脚:

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 C: CCP1(PC5), CCP3(PC6)

步骤 10: 分配具有 10 个可用引脚分配的信号:

- 端口 C: CCP0(PC7)
- 端口 F: CCP2(PF5)

表 33 显示了示例 16 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示 **—**。

表 33. 针对示例 16 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	U1Rx	TCK/SWCLK	I2S0RXSCK	SSI1Clk	I2S0TXSD	I2C1SCL	—	—
1	U0Tx	U1Tx	TMS/SWDIO	U2TX	SSI1Fss	U1RTS	I2C1SDA	—	—
2	SSI0Clk	I2C0SCL	TDI	CCP6	SSI1Rx	—	I2S0RXSD	—	—
3	SSI0Fss	I2C0SDA	TDO/SWO	CCP7	SSI1Tx	—	I2S0RXMCLK	—	—
4	SSI0Rx	CAN0Rx	CCP4	U1R1	AIN3	—	—	—	—
5	SSI0Tx	CAN0Tx	CCP1	U2Rx	AIN2	CCP2	U1DTR	—	U1SDR
6	U1CTS	I2S0TXSCK	CCP3	—	AIN1	I2S0TXMCLK	I2S0RXWS	—	—
7	U1DCD	NMI	CCP0	I2S0TXWS	AIN0	—	CCP5	—	—

4.17 示例 17: LM3S5B91

示例 17 使用具有表 34 中显示的模块和信号的 LM3S5B91 器件。

表 34. 示例 17 模块和信号列表

模块	信号	注释
将 EPI 接口设定为通用模式	EPI0S[31:0]	
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx, U1Rx, U1Tx	
I ² C	I2C0SCL, I2C0SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx	
I ² S	I2S0RXMCLK, I2S0RXSCK, I2S0RXSD, I2S0RXWS, I2S0TXMCLK, I2S0TXSCK, I2S0TXSD, I2S0TXWS	
ADC	AIN[3:0]	PE[7:4] 被用作模拟功能。
四个定时器, 六个 CCP 输入	CCP0, CCP1, CCP2, CCP3, CCP4, CCP5	
系统控制	NMI	

表 34. 示例 17 模块和信号列表 (continued)

模块	信号	注释
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), EPI0S23(PB4), EPI0S22(PB5), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 D: EPI0S20(PD2), EPI0S21(PD3)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1), EPI0S24(PE2), EPI0S25(PE3)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0),
EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11 (PH5), EPI0S26(PH6), EPI0S27(PH7)
- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 D: I2S0RXSCK(PD0), I2S0RXWS(PD1), EPI0S29(PD6)
- 端口 E: I2S0TXSD(PE5)
- 端口 F: I2S0TXMCLK(PF1), EPI0S12(PF4), EPI0S15(PF5)
- 端口 J: EPI0S19(PJ3), EPI0S28(PJ4), EPI0S30(PJ6)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 B: I2S0TXSCK(PB6)
- 端口 D: I2S0RXSD(PD4), I2S0RXMCLK(PD5), I2S0TXWS(PD7)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: CAN0Rx(PA6), CAN0Tx(PA7)

步骤 5: 分配具有 5 个可用引脚分配的信号:

这个配置不使用任何具有 5 个可能引脚分配的引脚:

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: U1Rx(PB0), U1Tx(PB1)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 F: CCP4(PF7)
- 端口 G: CCP5(PG5)

步骤 8: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 8 个可能引脚分配的引脚:

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 F: CCP1(PF6)

- 端口 G: CCP3(PG4)

步骤 10: 分配具有 10 个可用引脚分配的信号:

- 端口 E: CCP2(PE4)
- 端口 J: CCP0(PJ7)

表 35 显示了示例 17 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示 **—**。

表 35. 针对示例 17 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	U1Rx	TCK/SWCLK	I2S0RXSCK	EPI0S8	—	EPI0S13	EPI0S6	EPI0S16
1	U0Tx	U1Tx	TMS/SWDIO	I2S0RXWS	EPI0S9	I2S0TXMCLK	EPI0S14	EPI0S7	EPI0S17
2	SSI0Clk	I2C0SCL	TDI	EPI0S20	EPI0S24	—	—	EPI0S1	EPI0S18
3	SSI0Fss	I2C0SDA	TDO/SWO	EPI0S21	EPI0S25	—	—	EPI0S0	EPI0S19
4	SSI0Rx	EPI0S23	EPI0S2	I2S0RXSD	CCP2	EPI0S12	CCP3	EPI0S10	EPI0S28
5	SSI0Tx	EPI0S22	EPI0S3	I2S0RXMCLK	I2S0TXSD	EPI0S15	CCP5	EPI0S11	—
6	CAN0Rx	I2S0TXSCK	EPI0S4	EPI0S29	AIN1	CCP1	—	EPI0S26	EPI0S30
7	CAN0Tx	NMI	EPI0S5	I2S0TXWS	AIN0	CCP4	EPI0S31	EPI0S27	CCP0

4.18 示例 18: LM3S5B91

示例 18 使用具有表 36 中显示的模块和信号的 LM3S5B91 器件。

表 36. 示例 18 模块和信号列表

模块	信号	注释
USB OTG	USB0PFLT, USB0EPEN	USB0ID和USB0VBUS将PB0和PB1用作模拟功能: 剩余的信号位置固定。
将 EPI 接口设定为主机总线模式	EPI0S[31:0]	
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx	
I ² C	I2C0SCL, I2C0SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx	
I ² S	I2S0RXMCLK, I2S0RXSCK, I2S0RXSD, I2S0RXWS, I2S0TXMCLK, I2S0TXSCK, I2S0TXSD, I2S0TXWS	
ADC	AIN[1:0]	PE[7:6] 被用作模拟配置。
四个定时器, 五个 CCP 输入	CCP0, CCP1, CCP2, CCP3, CCP4	
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), EPI0S23(PB4), EPI0S22(PB5), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 D: EPI0S20(PD2), EPI0S21(PD3)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1), EPI0S24(PE2), EPI0S25(PE3)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0),
EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11 (PH5), EPI0S26(PH6), EPI0S27(PH7)
- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口: EPI0S29(PD6)
- 端口 E: I2S0TXSD(PE5)
- 端口 F: I2S0TXMCLK(PF1), EPI0S12(PF4), EPI0S15(PF5)
- 端口 G: I2S0RXSCK(PG5), I2S0RXWS(PG6)
- 端口 J: EPI0S19(PJ3), EPI0S28(PJ4), EPI0S30(PJ6)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 B: I2S0TXSCK(PB6)
- 端口 D: I2S0RXSD(PD4), I2S0RXMCLK(PD5), I2S0TXWS(PD7)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 D: CAN0Rx(PD0), CAN0Tx(PD1)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 A: USB0EPEN(PA6)

步骤 6: 分配具有 6 个引脚分配的信号:

这个配置不使用任何具有 6 个可能引脚分配的引脚:

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 A: USB0PFLT(PA7)
- 端口 F: CCP4(PF7)

步骤 8: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 8 个可能引脚分配的引脚:

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 F: CCP1(PF6)
- 端口 G: CCP3(PG4)

步骤 10: 分配具有 10 个可用引脚分配的信号:

- 端口 E: CCP2(PE4)
- 端口 J: CCP0(PJ7)

表 37 显示了示例 18 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示 **NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示 **—**。

表 37. 针对示例 18 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	USB0ID	TCK/SWCLK	CAN0Rx	EPI0S8	—	EPI0S13	EPI0S6	EPI0S16
1	U0Tx	USB0VBUS	TMS/SWDIO	CAN0Tx	EPI0S9	I2S0TXMCLK	EPI0S14	EPI0S7	EPI0S17
2	SSI0Clk	I2C0SCL	TDI	EPI0S20	EPI0S24	—	—	EPI0S1	EPI0S18
3	SSI0Fss	I2C0SDA	TDO/SWO	EPI0S21	EPI0S25	—	—	EPI0S0	EPI0S19
4	SSI0Rx	EPI0S23	EPI0S2	I2S0RXSD	CCP2	EPI0S12	CCP3	EPI0S10	EPI0S28
5	SSI0Tx	EPI0S22	EPI0S3	I2S0RXMCLK	I2S0TXSD	EPI0S15	I2S0RXSCK	EPI0S11	—
6	USB0EPEN	I2S0TXSCK	EPI0S4	EPI0S29	AIN1	CCP1	I2S0RXWS	EPI0S26	EPI0S30
7	USB0PFLT	NMI	EPI0S5	I2S0TXWS	AIN0	CCP4	EPI0S31	EPI0S27	CCP0

4.19 示例 19: LM3S5B91

示例 19 使用具有表 38 中显示的模块和信号的 LM3S5B91 器件。

表 38. 示例 19 模块和信号列表

模块	信号	注释
USB OTG	USB0PFLT, USB0EPEN	USB0ID和USB0VBUS将 PB0 和 PB1 用作模拟功能；剩余的信号位置固定。
将 EPI 接口设定为主机总线模式	EPI0S[31:0]	
UART	U0Rx, U0Tx, U1Rx, U1Tx, U1CTS, U1DCD, U1DSR, U1DTR, U1RI, U1RTS	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器, 六个 CCP 输入	CCP0, CCP1, CCP2, CCP3, CCP4, CCP5	
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: EPI0S23(PB4), EPI0S22(PB5), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 D: EPI0S20(PD2), EPI0S21(PD3)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1), EPI0S24(PE2), EPI0S25(PE3)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0),
EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11

(PH5), EPI0S26(PH6), EPI0S27(PH7)

- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 D: EPI0S28(PD5), EPI0S29(PD6)
- 端口 F: U1DSR(PF0), EPI0S12(PF4), EPI0S15 (PF5)
- 端口 J: EPI0S19(PJ3), EPI0S30(PJ6)

步骤 3: 分配具有三个可用引脚分配的信号:

- 端口 D: U1RI(PD4), U1DTR(PD7)
- 端口 F: U1RTS(PF1)

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 A: U1CTS(PA6), U1DCD(PA7)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 B: USB0EPEN(PB2)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 D: U1Rx(PD0), U1Tx(PD1)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 B: USB0PFLT(PB3)
- 端口 F: CCP4(PF7)
- 端口 G: CCP5(PG5)

步骤 8: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 8 个可能引脚分配的引脚:

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 F: CCP1(PF6)
- 端口 G: CCP3(PG4)

步骤 10: 分配具有 10 个可用引脚分配的信号:

- 端口 J: CCP2(PJ5), CCP0(PJ7)

表 39 显示了示例 19 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示**NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示—。

表 39. 针对示例 19 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	USB0ID	TCK/SWCLK	U1Rx	EPI0S8	U1SDR	EPI0S13	EPI0S6	EPI0S16
1	U0Tx	USB0VBUS	TMS/SWDIO	U1Tx	EPI0S9	U1RTS	EPI0S14	EPI0S7	EPI0S17
2	SSI0C1k	USB0EPEN	TDI	EPI0S20	EPI0S24	—	—	EPI0S1	EPI0S18
3	SSI0Fss	USB0PFLT	TDO/SWO	EPI0S21	EPI0S25	—	—	EPI0S0	EPI0S19
4	SSI0Rx	EPI0S23	EPI0S2	U1R1	AIN3	EPI0S12	CCP3	EPI0S10	—
5	SSI0Tx	EPI0S22	EPI0S3	EPI0S28	AIN2	EPI0S15	CCP5	EPI0S11	CCP2
6	U1CTS	VREFA	EPI0S4	EPI0S29	AIN1	CCP1	—	EPI0S26	EPI0S30
7	U1DCD	NMI	EPI0S5	U1DTR	AIN0	CCP4	EPI0S31	EPI0S27	CCP0

4.20 示例 20: LM3S5B91

示例 20 使用具有表 40 中显示的模块和信号的 LM3S5B91 器件。

表 40. 示例 20 模块和信号列表

模块	信号	注释
USB OTG	USB0PFLT, USB0EPEN	USB0ID和USB0VBUS将 PB0 和 PB1 用作模拟功能; 剩余的信号位置固定。
将 EPI 接口设定为主机-总线模式	EPI0S[31:0]	
PWM	PWM0, PWM1, PWM2, PWM3, Fault0, Fault1	
QEI	PhA0, PhB0, IDX0	
CAN	CAN0Rx, CAN0Tx	
UART	U0Rx, U0Tx	
I ² C	I2C0SCL, I2C0SDA	
SSI	SSI0Clk, SSI0Fss, SSI0Rx, SSI0Tx	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。
四个定时器		无信号。
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1), SSI0Clk (PA2), SSI0Fss(PA3), SSI0Rx(PA4), SSI0Tx(PA5)
- 端口 B: I2C0SCL(PB2), I2C0SDA(PB3), EPI0S23(PB4), EPI0S22(PB5), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 D: EPI0S20(PD2), EPI0S21(PD3)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1), EPI0S24(PE2), EPI0S25(PE3)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0),
EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11 (PH5), EPI0S26(PH6), EPI0S27(PH7)
- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 D: EPI0S19(PD4), EPI0S28(PD5)
- 端口 F: EPI0S12(PF4), EPI0S15(PF5)
- 端口 J: EPI0S29(PJ5), EPI0S30(PJ6)

步骤 3: 分配具有三个可用引脚分配的信号:

这个配置不使用任何具有三个可能引脚分配的引脚:

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 D: CAN0Rx(PD0), CAN0Tx(PD1)
- 端口 F: PWM2(PF2), PWM3(PF3), PhA0(PF6)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 A: USB0EPEN(PA6)
- 端口 F: Fault1 (PF7)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 D: IDX0(PD7)
- 端口 F: PhB0(PF0)
- 端口 G: PWM0(PG2), PWM1(PG3)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 A: USB0PFLT(PA7)

步骤 8: 分配具有 8 个可用引脚分配的信号:

这个配置不使用任何具有 8 个可能引脚分配的引脚:

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 D: Fault0(PD6)

步骤 10: 分配具有 10 个可用引脚分配的信号:

这个配置不使用任何具有 10 个可能引脚分配的引脚:

表 41 显示了示例 20 最终的引脚分配。当一个引脚不可用于微控制器时，在一个列中显示**NA**。当一个引脚不用于一个模拟或交替数字功能时，在一个列中显示—。

表 41. 针对示例 20 的最终引脚分配

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	USB0ID	TCK/SWCLK	CAN0Rx	EPI0S8	PhB0	EPI0S13	EPI0S6	EPI0S16
1	U0Tx	USB0VBUS	TMS/SWDIO	CAN0Tx	EPI0S9	—	EPI0S14	EPI0S7	EPI0S17
2	SSI0Clk	I2C0SCL	TDI	EPI0S20	EPI0S24	PWM2	PWM0	EPI0S1	EPI0S18
3	SSI0Fss	I2C0SDA	TDO/SWO	EPI0S21	EPI0S25	PWM3	PWM1	EPI0S0	—
4	SSI0Rx	EPI0S23	EPI0S2	EPI0S19	AIN3	EPI0S12	—	EPI0S10	—
5	SSI0Tx	EPI0S22	EPI0S3	EPI0S28	AIN2	EPI0S15	—	EPI0S11	EPI0S29
6	USB0EPEN	VREFA	EPI0S4	Fault0	AIN1	PhA0	—	EPI0S26	EPI0S30
7	USB0PFLT	NMI	EPI0S5	IDX0	AIN0	Fault1	EPI0S31	EPI0S27	—

4.21 示例 21: LM3S5B91

示例 21 使用具有表 42 中显示的模块和信号的 LM3S5B91 器件。

表 42. 示例 21 模块和信号列表

模块	信号	注释
USB OTG	USB0PFLT, USB0EPEN	USB0ID 和 USB0VBUS 将 PB0 和 PB1 用作模拟功能；其余的信号位置固定。
将 EPI 接口设定为通用模式	EPI0S[31:0]	
PWM	PWM0, PWM1, PWM2, PWM3, PWM4, PWM5, PWM6, PWM7 Fault0	
QEI	PhA0, PhB0, IDX0	
CAN	CAN0Rx, CAN0Tx	
ADC	AIN[3:0], VREFA	PE[7:4] 和 PB6 被用作模拟功能。

表 42. 示例 21 模块和信号列表 (continued)

模块	信号	注释
四个定时器		无信号。
系统控制	NMI	
JTAG/SWD	TCK/SWCLK, TMS/SWDIO, TDI, TDO/SWO	

步骤 1: 分配只具有一个可用引脚的信号:

- 端口 A: U0Rx(PA0), U0Tx(PA1)
- 端口 B: EPI0S23(PB4), EPI0S22(PB5), NMI(PB7)
- 端口 C: TCK/SWCLK(PC0), TMS/SWDIO(PC1), TDI (PC2), TDO/SWO (PC3), EPI0S2 (PC4), EPI0S3 (PC5), EPI0S4 (PC6), EPI0S5 (PC7)
- 端口 D: EPI0S20(PD2), EPI0S21(PD3)
- 端口 E: EPI0S8(PE0), EPI0S9(PE1), EPI0S24(PE2), EPI0S25(PE3)
- 端口 G: EPI0S13(PG0),
EPI0S14(PG1), EPI0S31(PG7)
- 端口 H: EPI0S6(PH0),
EPI0S7(PH1), EPI0S1 (PH2), EPI0S0(PH3), EPI0S10(PH4), EPI0S11 (PH5), EPI0S26(PH6), EPI0S27(PH7)
- 端口 J: EPI0S16(PJ0), EPI0S17(PJ1), EPI0S18(PJ2)

步骤 2: 分配具有两个可用引脚的信号:

- 端口 D: EPI0S19(PD4), EPI0S28(PD5), EPI0S29(PD6), EPI0S30(PD7)
- 端口 F: EPI0S12(PF4), EPI0S15(PF5)

步骤 3: 分配具有三个可用引脚分配的信号:

这个配置不使用任何具有三个可能引脚分配的引脚:

步骤 4: 分配具有四个可用引脚分配的信号:

- 端口 D: CAN0Rx(PD0), CAN0Tx(PD1)
- 端口 F: PWM2(PF2), PWM3(PF3), PhA0(PF6)

步骤 5: 分配具有 5 个可用引脚分配的信号:

- 端口 A: USB0EPEN(PA6)

步骤 6: 分配具有 6 个引脚分配的信号:

- 端口 B: IDX0(PB2)
- 端口 F: PhB0(PF0)
- 端口 G: PWM0(PG2), PWM1(PG3)

步骤 7: 分配具有 7 个可用引脚分配的信号:

- 端口 A: PWM4(PA2), PWM5(PA3), USB0PFLT (PA7)

步骤 8: 分配具有 8 个可用引脚分配的信号:

- 端口 A: PWM6(PA4), PWM7(PA5)

步骤 9: 分配具有 8 个可用引脚分配的信号:

- 端口 B: Fault0(PB3)

步骤 10: 分配具有 10 个可用引脚分配的信号:

这个配置不使用任何具有 10 个可能引脚分配的引脚:

表 43 显示了示例 21 最终的引脚分配。当一个引脚不可用于微控制器时, 在一个列中显示**NA**。当一个引脚不用于一个模拟或交替数字功能时, 在一个列中显示**—**。

表 43. 针对示例 21 的最终引脚分配。

引脚	端口 A	端口 B	端口 C	端口 D	端口 E	端口 F	端口 G	端口 H	端口 J
0	U0Rx	USB0ID	TCK/SWCLK	CAN0Rx	EPI0S8	PhB0	EPI0S13	EPI0S6	EPI0S16
1	U0Tx	USB0VBUS	TMS/SWDIO	CAN0Tx	EPI0S9	—	EPI0S14	EPI0S7	EPI0S17
2	PWM4	IDX0	TDI	EPI0S20	EPI0S24	PWM2	PWM0	EPI0S1	EPI0S18
3	PWM5	Fault0	TDO/SWO	EPI0S21	EPI0S25	PWM3	PWM1	EPI0S0	—
4	PWM6	EPI0S23	EPI0S2	EPI0S19	AIN3	EPI0S12	—	EPI0S10	—
5	PWM7	EPI0S22	EPI0S3	EPI0S28	AIN2	EPI0S15	—	EPI0S11	—
6	USB0EPEN	VREFA	EPI0S4	EPI0S29	AIN1	PhA0	—	EPI0S26	—
7	USB0PFLT	NMI	EPI0S5	EPI0S30	AIN0	—	EPI0S31	EPI0S27	—

5 结论

很多 Stellaris 微控制器的引脚复用功能是十分灵活的并且容易使用 StellarisWare 外设驱动程序库提供的功能来执行。一个系统设计人员可以针对特定系统要求来选择最有效的配置。

6 参考书目

- 《Stellaris LM3S9B92 微处理器数据表》 ([SPMS180](#))
- 《Stellaris LM3S9B90 微处理器数据表》 ([SPMS179](#))
- 《Stellaris LM3S5B91 微处理器数据表》 ([SPMS098](#))
- 《Stellaris LM3S2B93 微处理器数据表》 ([SPMS063](#))
- StellarisWare 驱动程序库。可从<http://www.ti.com/tool/sw-drl>内下载。
- Stellaris 外设驱动程序库用户手册，版号 SW-DRL-UG（文献编号[SPMU019](#)）

重要声明

德州仪器(TI) 及其下属子公司有权根据 JESD46 最新标准, 对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定, 否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予的直接或隐含权作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时, 如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分, 则会失去相关 TI 组件或服务的所有明示或暗示授权, 且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意, 尽管任何应用相关信息或支持仍可能由 TI 提供, 但他们将独力负责满足与其产品及其应用中使用的 TI 产品相关的所有法律、法规和安全相关要求。客户声明并同意, 他们具备制定与实施安全措施所需的全部专业技术和知识, 可预见故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中, 为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特有的可满足适用的功能安全性标准和要求的终端产品解决方案。尽管如此, 此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备) 的授权许可, 除非各方授权官员已经达成了专门管控此类使用的特别协议。

只有那些 TI 特别注明属于军用等级或“增强型塑料”的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同意, 对并非指定面向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用, 其风险由客户单独承担, 并且由客户独力负责满足与此类使用相关的所有法律和法规要求。

TI 已明确指定符合 ISO/TS16949 要求的产品, 这些产品主要用于汽车。在任何情况下, 因使用非指定产品而无法达到 ISO/TS16949 要求, TI 不承担任何责任。

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com.cn/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com.cn/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP应用处理器	www.ti.com.cn/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity	德州仪器在线技术支持社区	www.deyisupport.com

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2013 德州仪器 半导体技术 (上海) 有限公司