

使用熱插拔控制器解決 48V AI 伺服器的保護挑戰

Avishek Pal
Power Switches

Rakesh Panguloori
Power Switches

簡介

隨著人工智慧 (AI) 和機器學習的進步，企業伺服器也因為要同時處理大量資料和儲存而變得極其耗電。每台伺服器主機板的就緒狀態額定功率提升至 5kW 或 6kW，而一般伺服器的就緒狀態額定功率僅為 1kW 或 2kW。然而，其外形尺寸卻維持不變，這也因更高的功率密度帶來了系統設計挑戰。與一般伺服器相比，AI 伺服器的負載幅度、電壓轉換速率和暫態負載頻率增加了三至四倍。

圖 1 顯示了 48V 機架式伺服器中的典型電源分配，其中輸入受熱插拔電路保護，然後分配給所有下游系統負載。

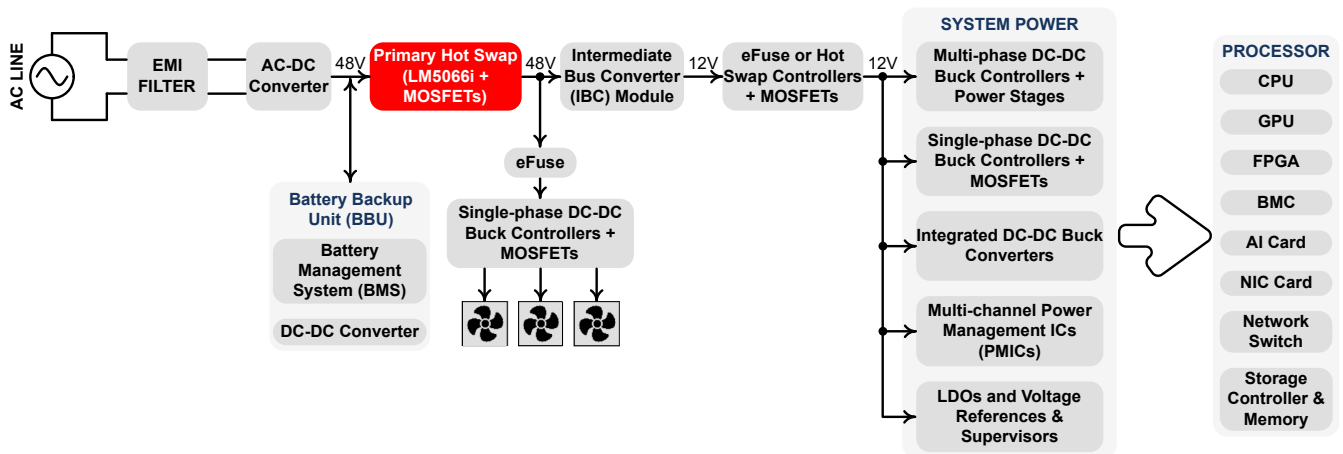


圖 1. 48V 機架式伺服器電源分配的典型配置圖。

在本文中，我們將討論以 AI 為基礎的處理器為 48V 伺服器設計帶來的各種挑戰，以及設計準則和重要的設計和佈局技巧，以實現針對表 1 中概述的系統規格的可靠熱插拔解決方案。

設計參數	值
輸入電壓範圍	40V 至 60V
輸出電容	4.2mF
就緒狀態散熱設計額定功率	6 kW
暫態功率額定值	400 μ s 時為 8kW
暫態負載曲線	15% 至 100% 暫態功率額定值，含 10% 工作週期
負載電壓轉換速率	>2A/ μ s
暫態負載的頻率	>1kHz

表 1. 典型系統規格。

為 48V AI 伺服器設計熱插拔電路時所面臨的挑戰

觀察熱插拔電路配置多年來的演進過程十分有趣。熱插拔解決方案由三個主要元件組成：用作主電源控制開關的 N 通道金屬氧化半導體場效電晶體 (MOSFET)；測量電流的感測電阻器；以及熱插拔控制器，其中包括完成迴路以控制 MOSFET 的導通電流的電流感測放大器。

如圖 2 所示，您可針對低功耗設計使用單一 MOSFET 架構的熱插拔解決方案。從根本而言，熱插拔控制器具有電流和功率限制功能，可限制突波電流和故障電流，同時確保 MOSFET 的安全工作區 (SOA)。這些功能十分實用，足以設計低功耗 (<500W) 熱插拔解決方案。

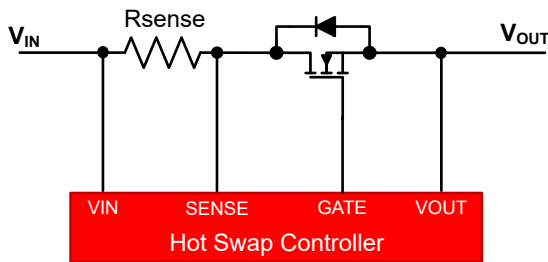


圖 2. 傳統的功率限制熱插拔電路。

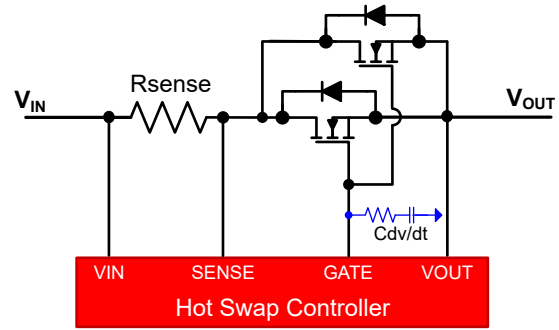


圖 3. 具有閘極電壓轉換速率控制功能的熱插拔電路。

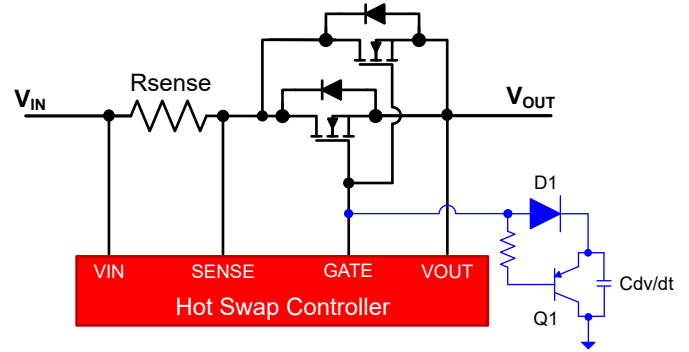


圖 4. 具有 Cdv/dt 局部放電路徑的熱插拔電路。

隨著數位負載的增加，系統需要更高的輸出電容 (>470 μ F)，需要並聯 MOSFET 來支援就緒狀態電流，並採用輸出電壓轉換速率控制 [1] 以使 MOSFET 保持在其 SOA 內。

在輸出電壓轉換速率控制方法中，位於 GATE-GND 上的電容器 $C_{dv/dt}$ (請參閱圖 3) 會限制閘極電壓轉換速率和輸出電壓，以限制突波電流。當 MOSFET 中的功率耗散減少並分散至更長的持續時間時，MOSFET 即可處理更多的能量。因此，隨著輸出電容增加，您需要更高的 $C_{dv/dt}$ 來降低啟動期間 MOSFET 的突波電流和功率耗散。

較高的 $C_{dv/dt}$ 會干擾關閉程序，然而熱插拔控制器的下拉強度卻有限。這就需要一個局部「P 通道 - N 通道 - P 通道」(PNP) 的放電電路來進行 $C_{dv/dt}$ ，如圖 4 所示。在啟動期間， $C_{dv/dt}$ 會以相同方式控制電壓轉換速率，但在關閉事件期間，Q1 PNP 電晶體會局部啟動 $C_{dv/dt}$ 並進行放電。二極體 D1 可將 $C_{dv/dt}$ 放電阻斷至閘極接腳，以減少閘極接腳上的應力，同時確保控制器正常運作。

在 AI 支援的圖形處理單元應用中，熱插拔解決方案必須支援約 150A 的電流，並且必須支援高頻、高轉換速率負載暫態，而這將帶來三個全新的挑戰。

挑戰 1：輸出短路期間的關閉延遲

隨著負載電流的增加，需要並聯更多的 MOSFET，以將最大就緒狀態 MOSFET 接點溫度限制在安全值（100°C 至 125°C）內。例如，為了在環境溫度為 70°C 時支援 150A 的就緒狀態負載電流，需要並聯八個德州儀器 (TI) CSD19536KTT MOSFET，以將就緒狀態 MOSFET 接點溫度限制在 100°C。並聯的 MOSFET 有助於散熱，但會增加熱插拔控制器閘極接腳上的有效電容並影響關閉響應。

在輸出短路期間，MOSFET 需要足夠快地關閉，以防止故障電流進一步積聚，並避免損壞 MOSFET、輸入電源或印刷電路板 (PCB)。TI LM5066I 熱插拔控制器的閘極下拉強度限制為 160mA，這不足以在短路事件期間完全關閉所有八個 MOSFET，如 圖 5 所示。

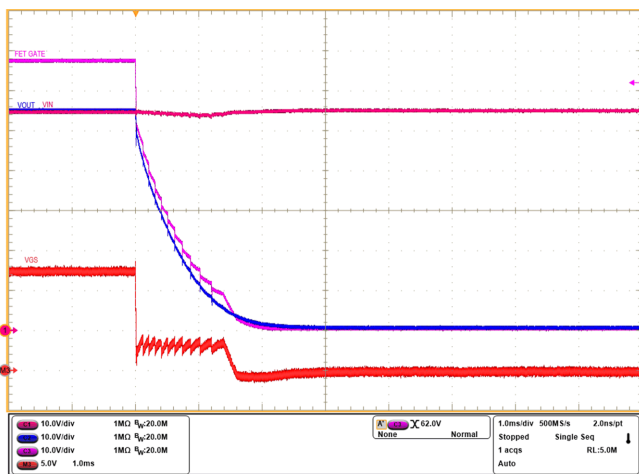


圖 5. 具有八個 MOSFET 的 LM5066I 控制器的短路響應。

挑戰 2：在負載暫態期間的誤閘極關閉問題

雖然 Cdv/dt 的局部 PNP 架構放電電路有助於在輸出短路事件期間可靠地關閉 MOSFET，但會在高頻率高電壓轉換率負載暫態的情況下造成錯誤的閘極關閉。在負載升壓期間，由於熱插拔電路的有限輸入與輸出阻抗，MOSFET 源極節點的電壓會下降。源極節點的壓降會透過 MOSFET 的 C_{GS} 電容耦合到 MOSFET 閘極節點，並導致閘極節點的電壓也下降。MOSFET 源極節點會在負載降壓期間復原。由於 LM5066I 熱插拔控制器的閘極電流有限（典型值為 20 μ A），閘極節點無法完全復原至先前的位準。結果，熱插拔控制器閘極電壓在隨後的負載暫態週期中繼續下降，產生 Q1 的基極 - 射極電壓。最後，PNP 雙極接點電

晶體 Q1 會導通，並錯誤地關閉系統。圖 6 將說明整個程序，同時 圖 7 則會顯示對應的測試結果。

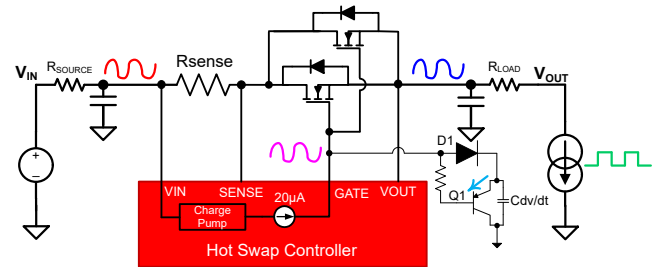


圖 6. 動態負載的熱插拔電路圖示。

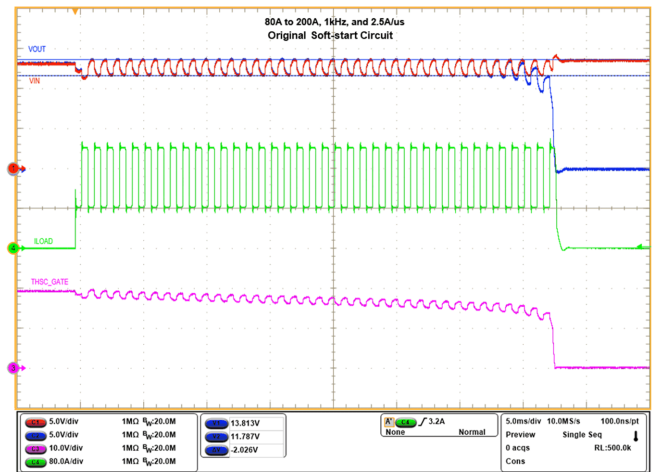


圖 7. 熱插拔電路對動態負載的響應。

挑戰 3：在受控（慢速）開啟期間產生平行共振

一般而言，並聯 MOSFET 在線性工作區域中比單一 MOSFET 更容易出現寄生振盪。這是因為汲極、源極和閘極節點上存在寄生雜散封裝電感和電容，其形成了類似 Colpitts 振盪器的諧振電路。與閘極驅動強度 >2A 的切換穩壓器不同，閘極驅動強度較低 (20 μ A) 的熱插拔控制器透過在線性區域中操作 MOSFET 來限制啟動期間的突波電流。因此，熱插拔 MOSFET 的並聯組合極易受到影響，更有可能產生持續振盪。此現象會在電源短路故障期間違反 MOSFET SOA，進而造成 MOSFET 受損。

建議的電路強化功能

現在，我們來討論電路強化功能，以協助解決這三個挑戰。

改善關閉響應

在 图 8 所示的建議解決方案中，引入使用 PNP 電晶體 (Q_{PD} 和 R_{PD}) 的外部快速下拉電路將提高關閉速度。在輸出短路事件期間，160mA 的閘極下拉電流會在 R_{PD} 電阻器上造成顯著壓降，並使 PNP 電晶體 (Q_{PD}) 快速下拉。這反過來會使所有並聯 MOSFET 的閘極 - 源極短路，立即關閉 MOSFET 以快速斷開電源路徑。图 9 顯示了具有快速下拉電路之短路事件的實驗結果。

克服動態負載的誤關閉問題

在此解決方案中，熱插拔閘極節點會在 MOSFET 閘極端子之間放置 D_{SS} 二極體，將熱插拔閘極節點與 MOSFET 閘極端子分離，同樣如 图 8 所示。這種修改有助於消除輸出電壓漣波到熱插拔控制器閘極節點的反射，並避免緩啟動 PNP 電晶體 Q_{SS} 的錯誤導通。變更二極體的位置不會影響啟動期間的控制器行為，也不會影響任何故障事件。如測試結果所示（請參見 图 10），即使在 1kHz 頻率下從 20A 到 120A 的大負載步進下，系統也能連續運作。

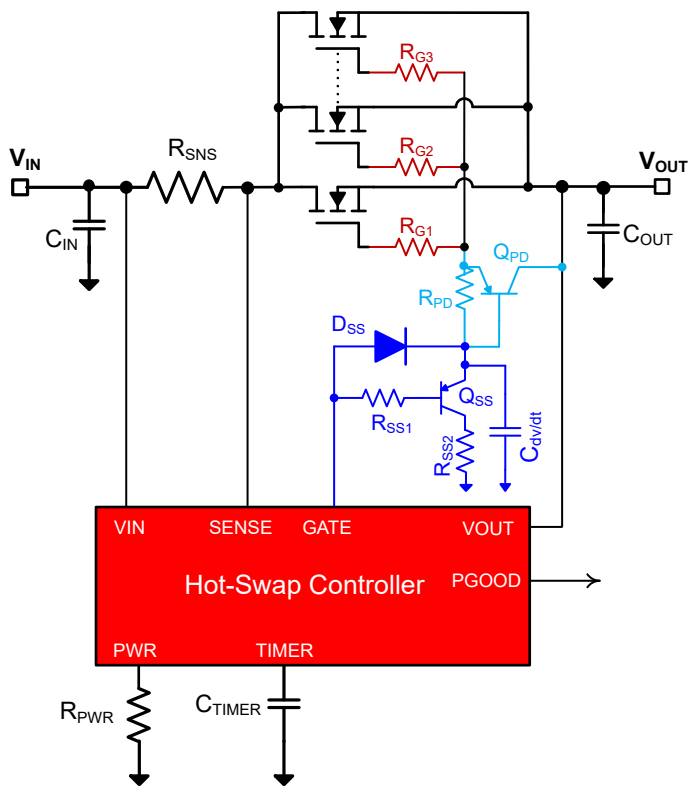


图 8. 建議的熱插拔電路配置。

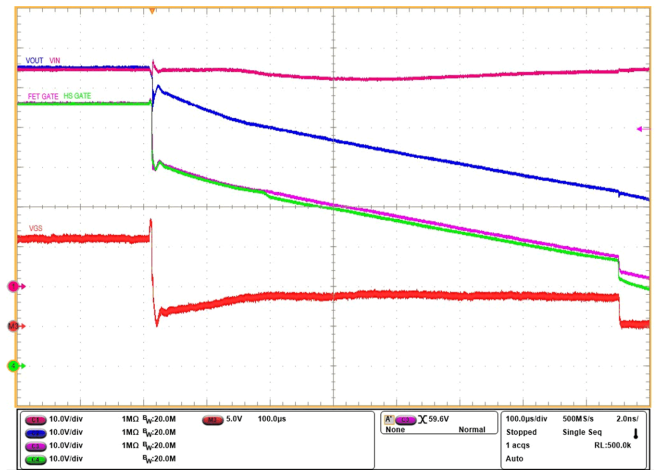


图 9. 具有快速下拉電路的輸出短路回應。

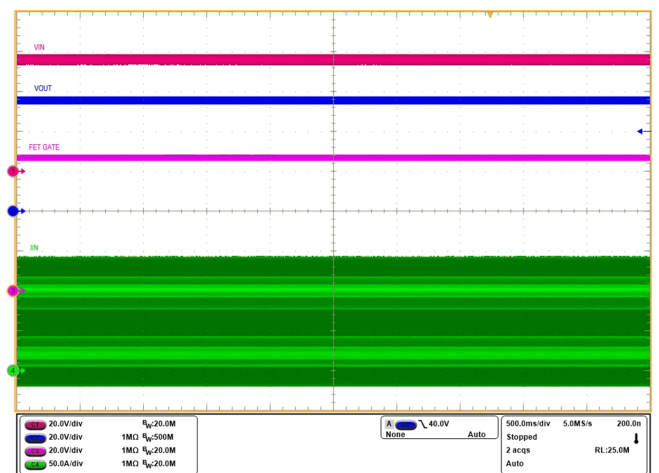


图 10. 在 1kHz 頻率下，負載暫態性能從 20A 到 120A，再回到 20A。

阻尼寄生振盪

在每個 MOSFET 的閘極串聯一個阻尼電阻 (R_{G1} 、 R_{G2} 、 R_{G3}) 可以消除系統中的寄生振盪。通常，我們建議使用 10Ω 0603 封裝電阻，但根據寄生特性，1Ω 左右的低值也可能有所幫助。我們建議在您的 PCB 上進行測試並確定阻尼電阻器的值。

設計準則和元件選擇

參考文獻 [1] 中迭代了設計熱插拔電路以保護系統和 MOSFET 的程序。我們建議查看參考文獻 [1] 以熟悉設計內容。

將表 1 所示的系統規格輸入 [LM5066I 設計計算器](#)，可獲得電流感測電阻器 (R_{SNS})、功率限制電阻器 (R_{PWR})、故障定時器電容器 (C_{TIMER})、緩啟動電容器 ($C_{dv/dt}$) 和所選

MOSFET 的並聯數量 (N) 的值。在**適用於 48V 人工智慧伺服器的 8kW 熱插拔參考設計** [2] 中， $R_{SNS} = 330\mu\Omega$ ， $R_{PWR} = 28.7k\Omega$ ， $C_{TIMER} = 10nF$ ， $C_{dv/dt} = 47nF$ 且 $N = 8$ 。

查看 **圖 8**，選擇使用 **方程式 1** 的 R_{PD} 電阻器：

$$R_{PD} > \frac{V_{BE(sat)}}{I_{GATE(CB)}} \quad (1)$$

其中 $V_{BE(sat)}$ 是 Q_{PD} PNP 電晶體的基準射極飽和電壓，而 $I_{GATE(CB)}$ 則是 LM5066I 熱插拔控制器中的開機重設斷路器汲極電流。8kW 熱插拔參考設計使用 R_{PD} 值 = 20Ω。

$C_{dv/dt}$ 放電迴路

圖 8 中針對 D_{SS} 使用 100V 訊號二極體。二極體應可處理數十毫安培的正向電流。8kW 熱插拔參考設計使用 Diodes Inc. 的 BAV16W-7-F。

您必須反覆選擇 R_{SS1} 、 R_{SS2} 和 Q_{SS} ，使這三個元件在關閉過程中不會受到應力。對於 Q_{SS} ，您可以選擇具有集極 - 射極 (V_{CEO}) 和集極 - 基極 (V_{BEO}) 電壓 $>100V_{DC}$ ，以及連續集極電流 $>200mA$ 的任何標準 PNP 電晶體。選擇 R_{SS1} 和 R_{SS2} 的值及其各自的額定功率，將流經 Q_{SS} 電晶體的電流限制為安全值。您必須為 R_{SS2} 使用特殊的高功率電阻器，以管理關閉期間的暫態峰值功率應力。8kW 熱插拔參考設計採用 onsemi MMBT5401LT1G 作為 Q_{SS} ，其中 $R_{SS1} = 100\Omega$ 且 $R_{SS2} = 499\Omega$ (Vishay RCS0805499RFKEA)。

需要輸入暫態電壓抑制 (TVS) 二極體，以在輸入熱插拔和輸出短路事件期間防止暫態過電壓。TI **TVS 二極體建議工具** 可協助您取得 TVS 二極體的零件編號（電壓和功率額定值）以及要並聯的 TVS 二極體數量。8kW 熱插拔參考設計採用三個 Littelfuse 8.0SMDJ60A TVS 二極體。如需有關 TVS 二極體選擇的更深入分析，請參閱參考文獻 [3]。

您將需要輸出肖特基二極體，以在發生輸出短路事件時，保護熱插拔控制器的輸出接腳免受負暫態影響。8kW 熱插

拔參考設計使用三個 onsemi FSV20100V Schottky 二極體。

結論

與傳統伺服器相比，新興的 48V AI 伺服器在峰值和就緒狀態下所需的電力顯著更多。高功耗以及快速暫態動態對使用熱插拔控制器和並聯 MOSFET 設計前端保護帶來了挑戰。所面臨的挑戰包括針對實際故障快速關閉並聯 MOSFET，同時避免因運算負載產生的高頻暫態誤關閉。本文中所提出的解決方案消除了傳統熱插拔控制器的局限性，並能夠為 48V AI 伺服器設計可靠的輸入保護解決方案。

參考資料

1. Artem Rogachev。「耐用的熱插拔設計」。德州儀器應用報告，文獻編號 SLVA673A，2014 年 4 月。
2. 德州儀器。「適用於 48V 人工智慧伺服器的 8kW 熱插拔參考設計」。德州儀器測試報告，文獻編號 PMP23496，2024 年 8 月。
3. Hegarty、Timothy。2011。「熱插拔電路中的 TVS 箝位」。Power Electronics Technology，2011 年 10 月。

相關網站

- [LM5066I](#)
- [PMP23496](#)

重要聲明：本文所述德州儀器及其子公司相關產品與服務經根據 TI 標準銷售條款及條件。建議客戶在開出訂單前取得 TI 產品及服務的最新完整資訊。TI 不負責應用協助、客戶的應用或產品設計、軟體效能或侵害專利等問題。其他任何公司產品或服務的相關發佈資訊不構成 TI 認可、保證或同意等表示。

所有商標均為其各自所有者的財產。

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](#) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated