

ADC 드라이버로 정밀 연산 증폭기 선택

Soufiane Bendaoud, senior business development manager
Texas Instruments

ADC(아날로그-디지털 컨버터)를 구동하기 위한 연산 증폭기를 선택하는 것은 간단한 작업이 아닙니다. 일반적으로 완제품에 의해 결정되는 ADC 선택은 여러 매개 변수의 장단점을 기반으로 합니다. 동일한 부문이나 시장 세부 부문 내에서도 ADC 요구 사항이 다를 수 있습니다. 예를 들어 테스트 및 측정에서 SAR(연속 근사 레지스터)와 델타-시그마 ADC가 사용되는 것을 볼 수 있습니다. SAR ADC는 매개 변수 측정 장치, 메모리 테스터 및 배터리 셀 포메이션 테스터에서 널리 사용되는 경향이 있습니다.

델타-시그마 ADC는 일반적으로 진동 분석, 데이터 수집 및 과학 기기에 사용됩니다. 일부 애플리케이션은 전체 시스템 요구 사항에 따라 두 가지 모두를 사용할 수 있습니다. 매우 정확한 무게 측정기는 높은 해상도를 지닌 델타-시그마 ADC의 이점을 더 많이 얻는 반면, 소비자용 및 저가형 모델은 SAR 토폴로지를 사용하여 소비 전력을 최소화합니다.

마찬가지로, 데이터 통신 광학 모듈은 SAR ADC를 사용하는 경향이 있는 반면, 통신 광학 모듈은 델타-시그마 ADC를 사용하는 경우가 많습니다. 이 두 애플리케이션은 동일한 섹터, 즉 데이터 센터에 속하더라도 말입니다.

연산 증폭기(또는 아날로그 프런트 엔드)의 DC 및 AC 사양에 주의를 기울이면 ADC 성능 열화를 방지하고 오차를 최소화하는 데 도움이 될 수 있습니다.

회로 구성 대 대역폭 및 기타 오차

반전 회로 구성은 공통 모드 변조 오차를 방지하는 이점을 제공하므로 높은 공통 모드 제거 비율이 필요하지 않습니다. 그러나 입력 임피던스를 입력 및 피드백 저항의 병렬 조합으로 낮추고, 피드백 저항 사용 시 게인 오차를 유발합니다. 비반전 구성은 일반적으로 훨씬 높은 입력 임피던스를 제공합니다. 연산 증폭기의 폐쇄형 루프 대역폭 또는 유효 대역폭은 신호 게인이 아닌 잡음 게인(또는 비반전 게인)의 함수입니다.

그림 1에서 TI의 OPA325는 10MHz의 게인 대역폭 곱을 갖습니다. 양의 유니티 게인(버퍼) 구성에서 대역폭은 18MHz입니다. 과도한 대역폭은 게인 피킹으로 인한 것이며, 이는 TINA-TI™ 매크로 모델에서 입력 커패시턴스와 개방형 루프 출력 임피던스를 통해 설명됩니다. 이 경우 신호 게인은 -1이고 잡음 게인은 1입니다.

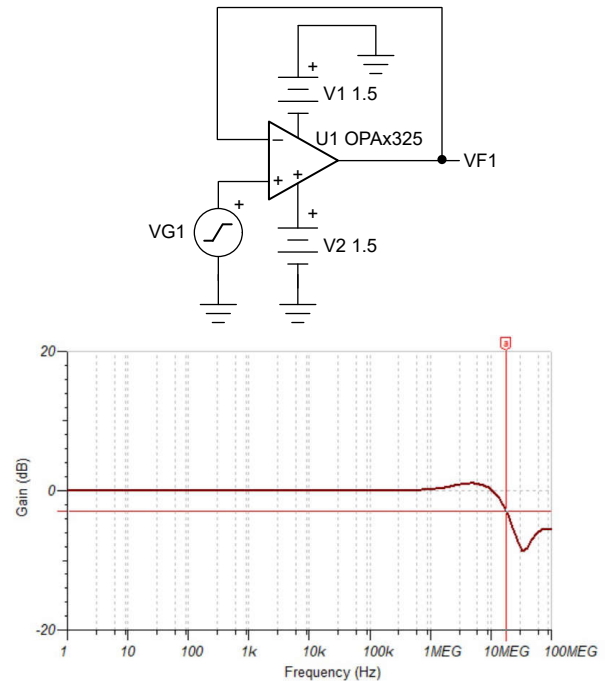


그림 1. 버퍼 구성의 OPA325

반면에, 그림 2에 표시된 회로는 그림 1에서 버퍼 대역폭의 3분의 1에 가까운 6.7MHz의 대역폭을 나타냅니다. 그림 2에서 신호 게인은 -1이지만 잡음 게인은 2입니다. 게인이 2이더라도 게인 피킹은 반전 구성에서 거의 눈에 띄지 않습니다. 게인이 높을수록 게인 피킹이 낮아집니다.

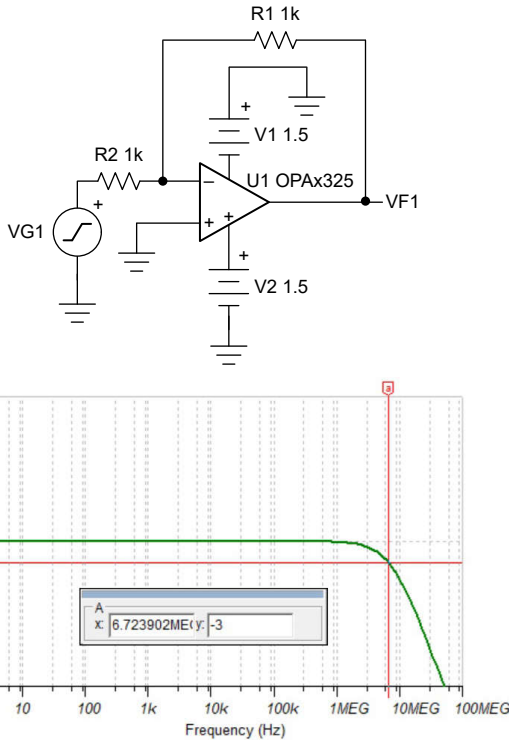


그림 2. 잡음 게인이 2인 OPA325

DC 게인 오차

개방형 루프 게인(Aol)은 DC 게인 정확도에서 중요한 역할을 합니다. 12비트 시스템의 그림 2에서 반전 회로를 고려할 경우 Aol은 최소 78dB 또는 8,192여야 합니다. 즉, 212x2입니다. 거의 모든 최신 범용 연산 증폭기는 78dB의 Aol을 달성할 수 있습니다. (잡음 게인 2에서) 16비트의 정확도가 필요한 경우 최소 Aol은 102dB이어야 하므로 대부분의 경우 정밀 장치가 필요합니다. 마지막 단계의 게인은 gm x RL의 함수이므로 Aol은 출력 부하의 함수이기도 합니다. 반전 회로의 경우 피드백 저항(그림 2의 R1)이 부하입니다.

출력 제한 및 선형성

연산 증폭기 사양 표에는 출력 스윙이 나와 있으며, 이는 일반적으로 전원 공급 장치로부터 CMOS(보조 금속 산화물 반도체) 기준 10mV~20mV 범위로, 흔히 슬램 테스트라고 합니다. 연산 증폭기가 선형 영역 내로 유지되도록 하려면 Aol 사양의 조건을 확인하여 허용 가능한 최대 전압 스윙을 파악합니다. ADC는 입력 임피던스가 높으므로 가장 높은 값의 부하 조건을 살펴보십시오.

예를 들어, OPA328은 10kΩ 부하에서 ±100mV의 전압 출력 스윙을 가집니다. 단일 전원 3.3V를 사용하여 ADS8860과 연결하면 OPA328의 선형 범위는 0.1V~3.2V인 반면, ADS8860의 입력 범위는 0V~3.3V입니다. 분명히 전체 동작 범위를 활용하지 못하므로 코드 낭비가 발생합니다. LM7705 음의 바이어스 생성기(-0.23V)를 사용하고 양의 전원 공급 장치를 3.5V로 증가시키면 이 문제를 극복할 수 있습니다. OPA328 출력 제한이 ±100mV이고 LM7705가 사용되면 유효한 출력 범위는 이제 -0.1V~3.4V가 되므로, 최대 정격 절대값(-0.3V~3.6V)을 위반하지 않고 ADS8860 입력 범위를 처리할 수 있습니다.

잡음 및 ENOB

고해상도 ADC를 구동할 때는 연산 증폭기 잡음이 중요한 역할을 합니다. 저잡음 증폭기는 전체 시스템에 대해 더 높은 ENOB(유효 비트 수)를 달성하는 데 도움이 됩니다. 즉, 연산 증폭기 잡음이 낮을수록 ENOB의 열화가 적어지고 정확도가 높아집니다. 저잡음 증폭기는 일반적으로 더 높은 정동작 전류를 필요로 하며, 이는 다시 다음과 같이 표현되는 대역폭에 비례합니다.

$$BW = \frac{gm}{2\pi Cc} \tag{1}$$

전류의 양이 동일한 경우 양극 연산 증폭기가 더 넓은 대역폭을 달성합니다(즉, 더 효율적임).

방정식 2에서는 전압 레퍼런스를 포함한 총 잡음 계산 방법을 보여줍니다.

$$V_{ntotal} = \sqrt{V_{nADC}^2 + V_{nopa}^2 + V_{nref}^2} \tag{2}$$

ADS8860부터 시작하여 5 / (2 x √2)을 사용하여 최대 눈금 범위(5V)를 RMS(평균 제곱근) 값으로 변환하면 1.76V가 도출됩니다. 방정식 3에서는 ADS8860의 rms 잡음을 계산합니다.

$$V_{nADC} = \frac{V_{FSR_rms}}{10\left(\frac{SNR_{ADC}}{20}\right)} = \frac{1.76}{10\left(\frac{93dB}{20}\right)} = 39.6\mu V_{rms} \tag{3}$$

양의 유니티 게인으로 OPA328을 시뮬레이션하면 47μVrms의 총 잡음과 2(잡음 게인)의 반전 게인에서 약 83μVrms가 도출됩니다. 그림 3 및 그림 4에서는 각 시뮬레이션 결과를 보여줍니다.

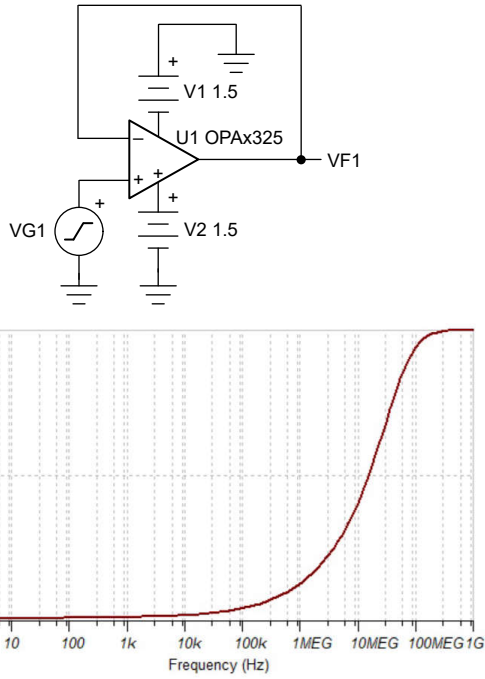


그림3. 양의 유니티 게인의 OPA328 RMS 잡음

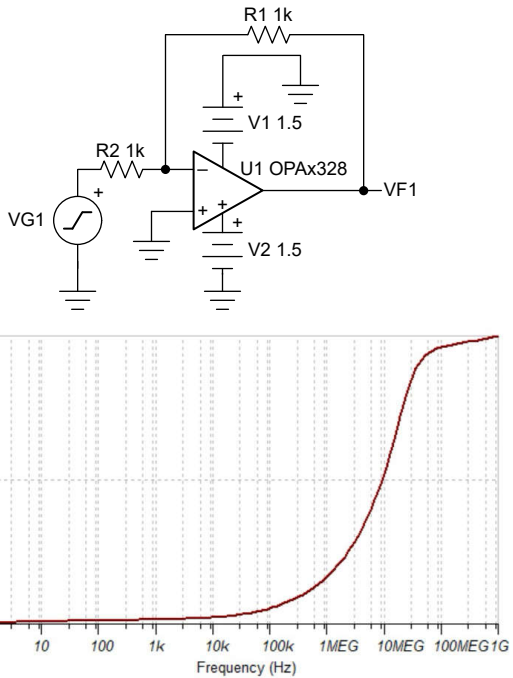


그림4. 반전 구성에서의 OPA328 RMS 잡음

동일한 회로에서 OPA325를 사용하면 각각 39 μ Vrms와 55 μ Vrms가 도출됩니다.

최저 잡음 연산 증폭기를 선택하는 것이 자연스러워 보일 수 있지만, 저잡음 증폭기는 잡음 측면에서 대역폭만큼만 좋다는 점을 명심해야 합니다. 즉, 6nV/ $\sqrt{\text{Hz}}$ 를 지원하는

OPA328은 광대역 전압 잡음 밀도가 9nV/ $\sqrt{\text{Hz}}$ 인 OPA325보다 약 20% 더 높은 잡음을 가집니다. OPA328은 OPA325의 4배에 달하는 대역폭을 가집니다.

총 잡음(RMS)을 시뮬레이션하는 것은 분석의 중요한 부분이며 시스템의 ENOB를 높이기 위한 간편한 방법입니다.

예를 들어, 그림 5의 잡음 플롯에서 ADS8660의 1/2 LSB인 39 μ V 이하로 잡음을 줄이려면 대역폭을 약 2MHz로 제한해야 합니다.

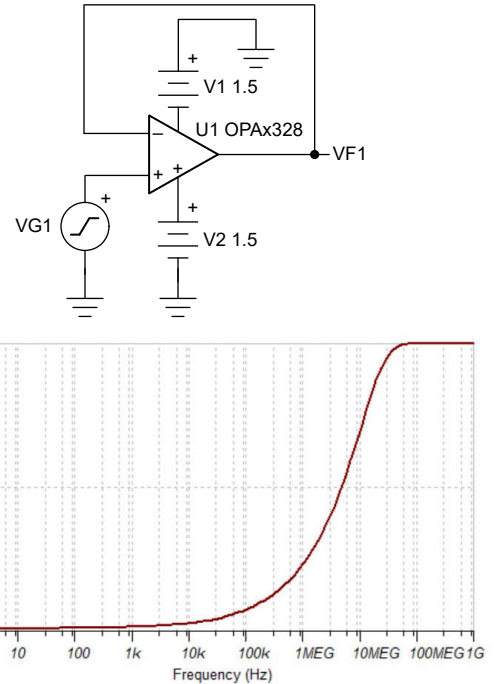
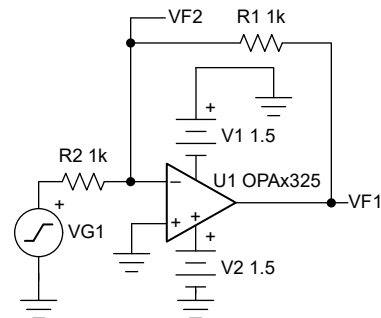


그림5. 양의 유니티 게인의 OPA325 RMS 잡음

그림 6에서는 반전 구성에서의 OPA325 rms 잡음 시뮬레이션을 보여줍니다.



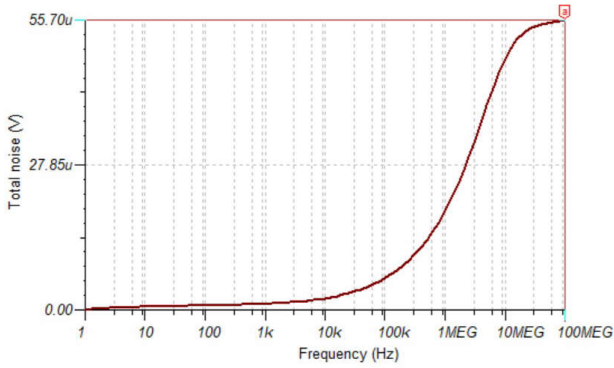


그림 6. 반전 구성에서의 OPA325 RMS 잡음

그림 7에서는 약 2.2μV의 REF7050 총 잡음(RMS)을 보여 주며 전체 시스템 잡음에 매우 작은 영향을 미칩니다. 이를 방정식 2에 포함하면 55.7μV의 총 잡음이 도출됩니다. 전압 레퍼런스 잡음을 무시하면 방정식 1에서 55.6μV가 구해 집니다. OPA325 대역폭을 2MHz로 제한하면 잡음은 약 18μV이고 총 시스템 잡음은 43μV가 되며, 이는 ADS8860 잡음이 지배적입니다.

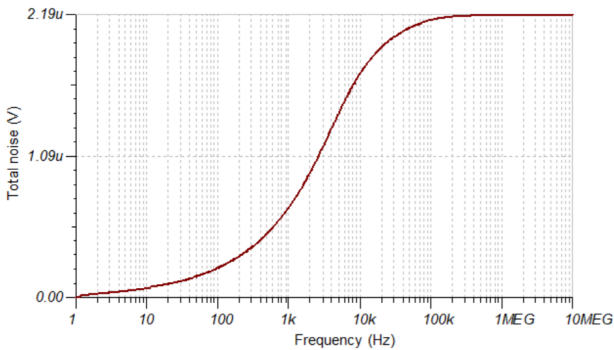
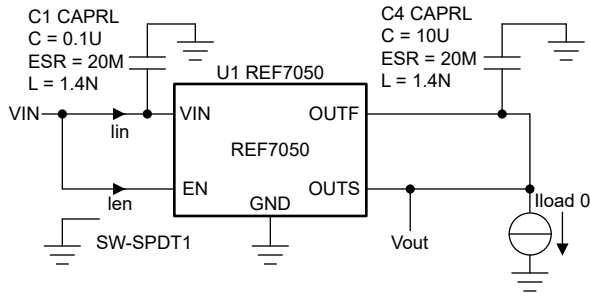


그림 7. REF7050 RMS 잡음

방정식 4에서는 시스템의 총 신호 대 잡음 비율(SNR) 계산 방법을 보여줍니다.

$$SNR_{total} = 20 \log \left(\frac{V_{FSR_{rms}}}{V_{ntotal}} \right) \quad (4)$$

총 잡음이 55.6μV인 경우 총 SNR은 90dB입니다. OPA325 대역폭이 2MHz로 필터링되면 총 SNR은 92.2dB이 되며, 이는 ADS8860의 원래 SNR(93dB) 대비 1dB 미만의 열화입니다.

입력 오프셋 전압 및 드리프트

연산 증폭기의 오프셋 전압은 오차의 원인이며 시스템 정확도에 영향을 미칩니다. 5V의 최대 눈금 전압 범위에서 ADS8860(16비트)의 양자화 오차는 $5/(2^{16} + 1) = 76\mu V$ 입니다. 양자화 오차를 방지하고 시스템 정확도를 유지하기 위해 1/2 LSB 또는 38μV를 목표로 합니다. 입력 오프셋 전압을 보정할 수 있지만, 오프셋 드리프트에는 더 복잡한 보정 방법이 수반됩니다. 자동차 및 지하 시추와 같은 분야에서는 실험실 및 현장 계측, 테스트 및 측정, 의료 기기보다 훨씬 높은 온도가 필요합니다. 제로 드리프트 또는 e-trim™과 같은 기술을 사용하는 최신 고정밀 연산 증폭기는 원하는 LSB 크기보다 훨씬 낮은 오프셋 전압 및 드리프트라는 이점을 제공하며 더 높은 시스템 정확도를 달성하는 데 도움이 됩니다.

표 1에는 다양한 기술을 사용한 TI의 몇 가지 정밀 연산 증폭기가 나와 있습니다.

장치	기술	Vs(V)	최대 Vos(μ V)	TCVos, 일반 (μ V/ $^{\circ}$ C)	대역폭(MHz)	광대역 전압 잡음 (nV/ \sqrt Hz)
OPA392	e-trim TM	1.7~5.5	10	0.18	13	4.4
OPA325	레이저 조정, 제로 크로스오버	2.2~5.5	150	2	10	9
OPA328	e-trim TM , 제로 크로스오버	2.2~5.5	50	0.15	40	6.1
OPA383	제로 드리프트	2.7~5.5	5	0.025	2.5	32
OPA192	e-trim TM , 멀티플렉서 친화적	4.5~36	25	0.1	10	5.5

표 1. 고해상도 ADC 구동을 위한 저잡음 정밀 연산 증폭기

정착 시간

고회전율, 낮은 출력 임피던스 및 높은 위상 여유를 지원하는 광대역 증폭기는 더 빠르게 정착됩니다. ADC를 구동할 때는 필요한 해상도에 도달하는 정착 시간이 ADC 수집 시간과 일치하는 연산 증폭기를 선택합니다. 수집 시간은 샘플링 시간에서 변환 시간을 뺀 값입니다. 샘플링 속도를 늦추면 연산 증폭기 정착 시간 요구 사항을 완화하는 데 도움이 됩니다.

이상적으로는 오차를 방지하기 위해 연산 증폭기가 ADC의 1/2 LSB 내에서 정착되어야 합니다. 그러나 16비트 (0.0015%)까지의 정착 시간을 명시하는 연산 증폭기 데이터시트는 거의 없습니다. 종종 간과되는 사양 중 하나는 개방형 루프 출력 임피던스입니다. 개방형 루프 출력 임피던스가 낮으면 위상 여유가 높으며, 따라서 정착 시간이 더 빠릅니다. 또한 개방형 루프 출력 임피던스의 모양은 회로 안정성에 영향을 미칩니다. 평평한(저항식) 개방형 루프 출력 임피던스 연산 증폭기가 훨씬 더 손쉽게 보상할 수 있습니다. 연산 증폭기 출력의 전하 버킷 저항-커패시터 필터는 극을 만들고 위상 여유를 열화시키지만 샘플링 시간 동안 출력 전압 강하를 최소화합니다. 극 위치에 따라 과도한 링

잉(오버슈트)이 발생할 수 있으며, 이는 정착 시간에 영향을 미칩니다.

그림 8에서는 OPA328을 사용하여 ADS8860을 구동하는 회로를 보여줍니다. 샘플링 속도는 500kSPS로 설정되어 있습니다. ADS8860의 수집 기간은 $T_{acq} = 2\mu s - 710ns = 1,290ns$ 입니다.

샘플링 속도를 500kSPS로 낮추면 회로가 1/2 LSB보다 낮은 425ns에서 훨씬 더 빠르게 정착됩니다.

그림 9에서는 ADS8860과 연결된 OPA328을 보여주며, 회로를 사용하여 정착 시간(그림 10)을 시뮬레이션합니다.

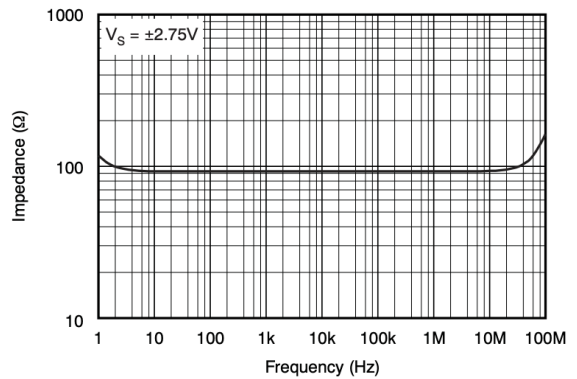


그림 8. OPA328 개방형 루프 출력 임피던스 대 주파수

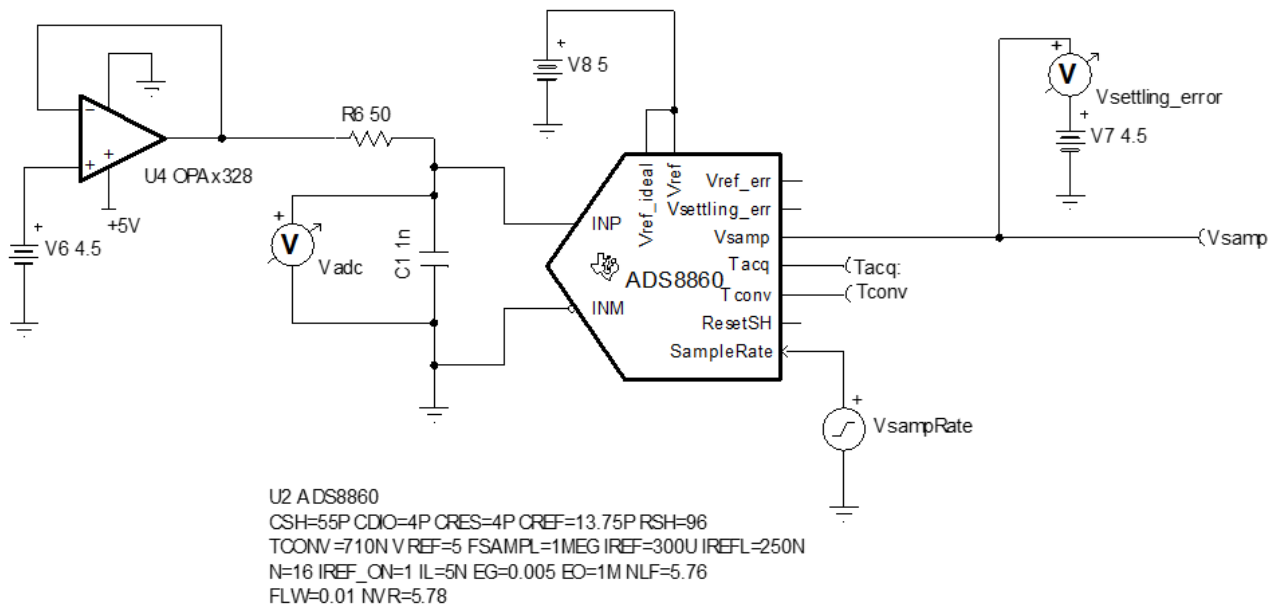


그림 9. ADS8860을 구동하는 OPA328

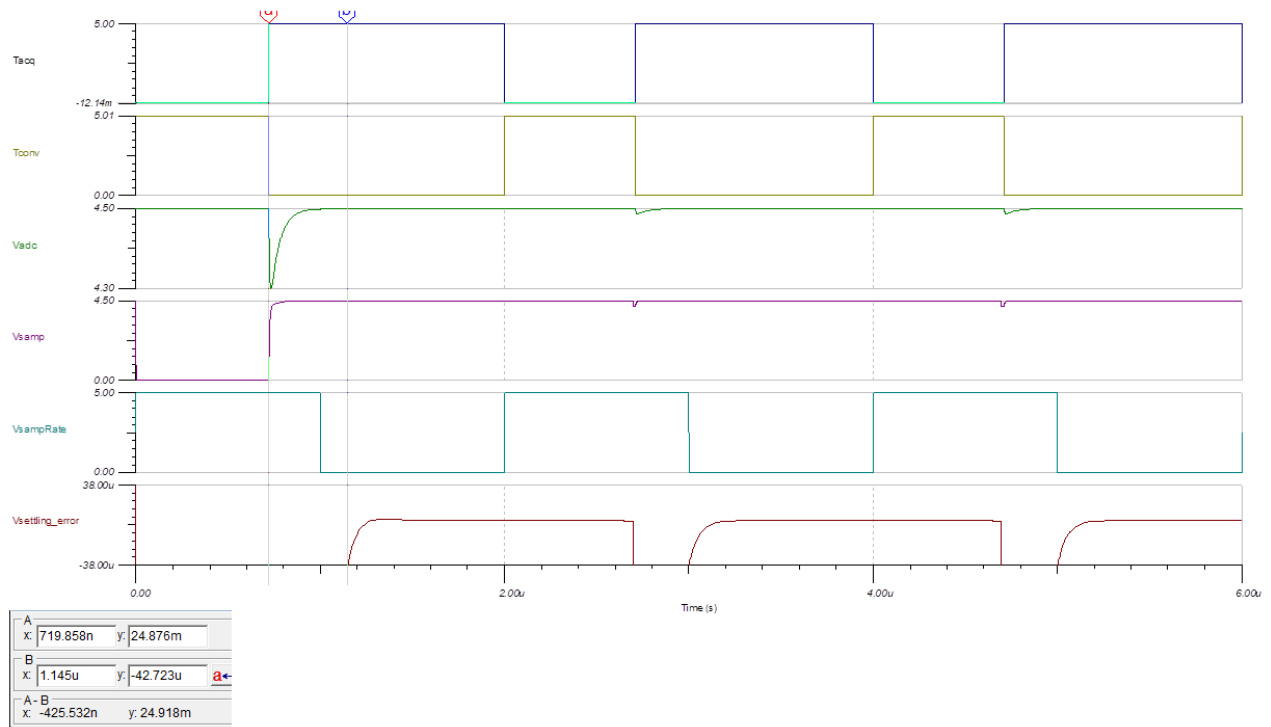


그림 10. ADS8860을 구동하는 OPA328 정착 시간

안정성

정착 시간 및 잡음 성능을 위해 회로를 최적화할 때 안정성을 희생해서는 안 됩니다. 이 문서 전체에서 설명하는 연산 증폭기는 낮고 평평한 오픈 루프 출력 임피던스를 가지며, 이는 보상을 훨씬 단순하게 만들어 줍니다.

그림 11에서는 ADS8860 구동에 사용되는 것과 동일한 50Ω의 피드백 루프 외부에 절연 저항이 있는 1nF 커패시터를 구동하는 OPA328을 보여줍니다. 위상 여유는 61도로 설계의 안정성을 보장합니다.

연산 증폭기 안정성이 무엇보다 중요합니다. 연산 증폭기가 불안정하거나 불안정해지려는 경우 심각한 링잉 및 오버슈트가 있을 때 다른 모든 것은 중요하지 않습니다.

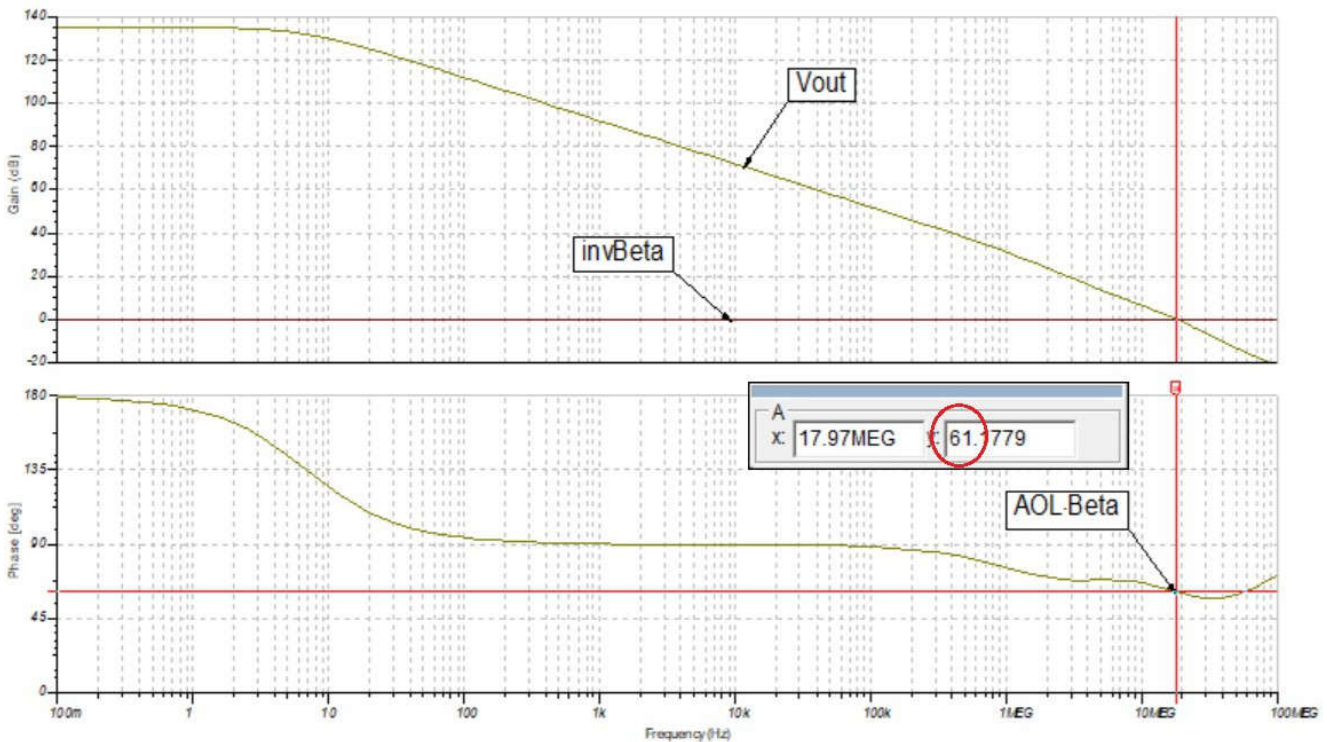
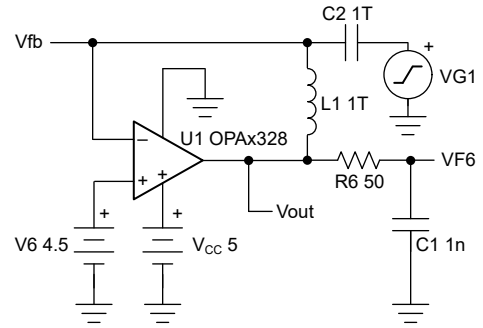


그림 11. 높은 정전식 부하의 OPA328 개방형 루프 게인 및 위상 여유

결론

ADC 드라이버로 연산 증폭기를 선택할 때는 애플리케이션부터 시작합니다. 테스트 및 측정을 위한 휴대용 장비, 의료 기기 및 바코드 스캐너는 모두 전력 소비가 낮은 반면, 가스 탐사, 변위 측정 및 반도체 테스트 장비는 더 높은 해상도를 필요로 하므로 저잡음 정밀 연산 증폭기가 필요합니다. 특정 ADC에 맞는 연산 증폭기 선택에 있어 만능 해결책은 없습니다. 다만 한 가지 측면을 다른 측면보다 우선시하는 최적화 방안이 존재할 뿐입니다.

작성자 소개

Soufiane Bendaoud는 25년 이상의 아날로그 신호 체인 전문 지식을 갖춘 텍사스 인스트루먼트의 정밀 증폭기 비즈니스 개발 매니저입니다. 60개 이상의 기술 문서, 애플리케이션 노트 및 논문을 저술했으며 정기적으로 전 세계 엔지니어들에게 기술 교육을 제공하고 있습니다.

중요 알림: 이 문서에 기술된 텍사스 인스트루먼트의 제품과 서비스는 TI의 판매 표준 약관에 의거하여 판매됩니다. TI 제품과 서비스에 대한 최신 정보를 완전히 숙지하신 후 제품을 주문해 주시기 바랍니다. TI는 애플리케이션 지원, 고객의 애플리케이션 또는 제품 설계, 소프트웨어 성능 또는 특허권 침해에 대해 책임을 지지 않습니다. 다른 모든 회사의 제품 또는 서비스에 관한 정보 공개는 TI가 승인, 보증 또는 동의한 것으로 간주되지 않습니다.

TINA-TI™ and e-trim™ are trademarks of Texas Instruments.
모든 상표는 해당 소유권자의 자산입니다.

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATASHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you fully indemnify TI and its representatives against any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#), [TI's General Quality Guidelines](#), or other applicable terms available either on ti.com or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products. Unless TI explicitly designates a product as custom or customer-specified, TI products are standard, catalog, general purpose devices.

TI objects to and rejects any additional or different terms you may propose.

Copyright © 2026, Texas Instruments Incorporated

Last updated 10/2025