

적응형 공급을 사용해 PLC 출력 전력 손실을 반으로 줄이는 방법

4~20mA 전류 루프는 제어 시스템의 일반적인 신호 체계입니다. 필드 트랜스미터가 4~20mA 신호로 센서 판독값을 보내고, PLC(프로그램머블 로직 컨트롤러) 4~20mA 출력이 많은 액추에이터를 제어합니다. PLC 모듈의 채널 수를 늘리는 것이 업계의 대표적인 추세이지만, 그 결과 PLC 모듈에 전력 손실로 인한 문제가 발생합니다.

그림 1에 표시된 PLC 전류 출력 채널의 출력 단계는 공급 전압(V_S)을 통해 전력을 공급받고, 외부 부하(R_L)에 연결됩니다. 지정된 최대 R_L이 800Ω이고 헤드룸 전압(V_H)을 4V로 가정한 경우, 20mA를 구동하려면 V_S가 20V 이상이어야 합니다.

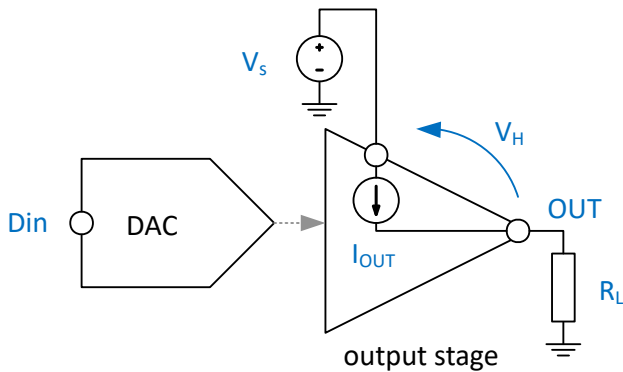


그림 1. 출력 단계의 전력 손실.

같은 모듈을 작은 부하나 단락에 연결하면 채널 내 전력 손실이 V_H × 20mA = 0.4W가 됩니다. 이것은 꽤 높은 수준입니다. 많은 모듈은 전체 전력 손실을 줄이기 위해 최대 부하를 600Ω으로 제한합니다. 모듈 출력을 디레이팅하는 것도 제조업체에서 이용하는 방식인데, 이 경우 주변 온도에 따라 사용자가 활성화할 수 있는 채널 수와, 각 채널의 최대 전류가 정해집니다.

방정식 1에서는 출력 단계의 전력 손실을 계산했습니다.

$$P_{\text{loss}} = I_{\text{OUT}}(V_S - R_L I_{\text{OUT}}) \quad (1)$$

주

적응형 전원에 접근하는 가장 편리한 방식은 본질적으로 적응형 전원을 지원하고 출력 단계를 통합하는 DAC를 사용하는 것입니다. TI의 1채널 DAC8771과 4채널 DAC8775는 채널당 하나의 벡-부스트 컨버터를 내장하고 있으며, 12V에서 36V 사이의 공급 전압(V_S)과 채널당 단일 외부 인덕터를 사용하여 양(+) 및 음(-)의 가변 전원을 모두 생성합니다(최대 스펠 36V).

적절한 DC/DC 선택

적응형 전원에 맞는 적절한 DC/DC 컨버터를 찾기는 어렵습니다. 이는 다음과 같이 서로 상충하는 요구 사항 때문입니다.

- 낮은 부하(4~20mA)에서 높은 효율성. 일반적으로 이는 PFM(펄스 주파수 변조)에서 가능하기 때문에 DC/DC가 해당 모드를 지원해야 합니다. 강제 PWM(펄스 폭 변조) 모드 대비 약 50% 효율성 개선이 이루어질 것으로 예상하십시오.
- 빠른 정착을 위한 비교적 높은 피크 전류(> 0.5A). 피크 전류를 디커플링 커패시터로 나눈 값에 따라 출력의 최대 전압 변경 비율이 결정됨.
- 입력 전압에 따라 벡 또는 부스트 컨버터를 적용하여 4V~24V 사이의 출력 전압(V_{OUT})을 구현.
- 솔루션 크기를 줄이기 위한 비교적 작은 인덕터. 높은 스위칭 주파수(> 300kHz) 필요.
- 소형 패키지로 제공.

이러한 요구 사항을 충족하는 몇 가지 부품은 다음과 같습니다.

LMR516xx: 65V 입력, 400kHz/1.1MHz PFM 버전, 0.6A/1A 출력 전류

LMR544xx: 36V 입력, 1.1MHz PFM, 0.6A/1A 출력

LMR3650x: 3V~65V 입력, 조정 가능한 200kHz~2.2MHz, 0.1A/0.15A 출력(빠른 정착이 중요하지 않은 경우)

DC/DC 출력 제어

비고정 DC/DC 컨버터는 게인이 높은 증폭기를 통해 일정한 레퍼런스 전압 수준으로 유지되는 피드백 노드를 사용합니다. 컨버터 출력 전압과 피드백 노드 사이에 저항식 전위 분배기를 연결하면 출력 전압을 제어할 수 있습니다(**그림 3** 참조).

컨버터가 VREF를 고정된 상태로 유지하기 때문에 **방정식 2**을(를) 사용해 VS를 계산할 수 있습니다.

$$V_s = V_{REF}(1 + R_b/R_t) \quad (2)$$

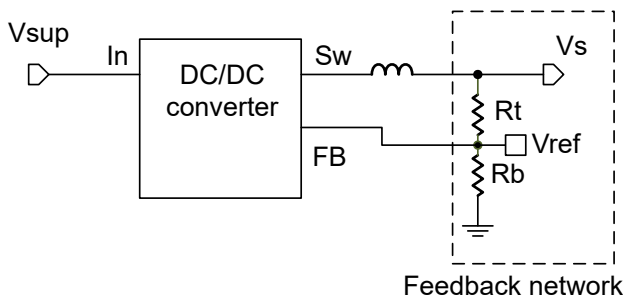


그림 2. DC/DC 컨버터의 피드백 네트워크.

출력 전압을 변경하려면 피드백 분배기를 변경해야 합니다. **그림 3**에 분배기를 변경하는 세 가지 방법을 표시했습니다. 가변 소싱 전류(a), 가변 싱킹 전류(b) 또는 가변 전압 소스 및 저항 사용(c)의 세 가지입니다. **그림 3**에 전송 기능도 표시했습니다(제어 변수, 전류 또는 전압 대비 VS).

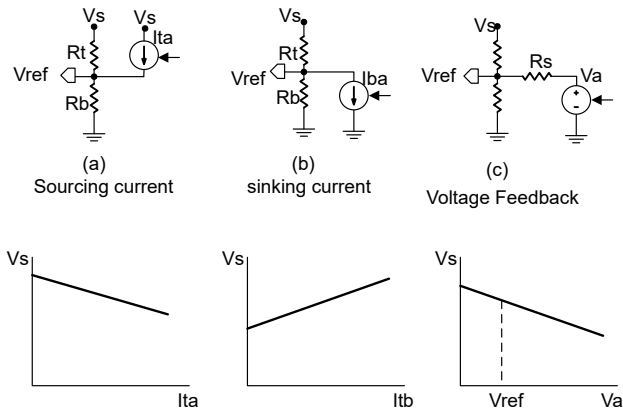


그림 3. 적응형 제어 회로 및 해당 회로의 전송 기능.

각 사례의 VREF 노드에 Kirchoff의 전류 법칙을 적용하면 각 사례의 전송 기능이 도출됩니다. 사례 a의 경우:

$$I_{ta} + (V_s - V_{REF})/R_t = V_{REF}/R_b \quad (3)$$

방정식 4에 결과 **방정식 3**개 재정렬:

$$V_s = (1 + R_t/R_b)V_{REF} - I_{ta}R_t \quad (4)$$

방정식 5에 사례 b에 대한 유사한 계산치 표시:

$$V_s = (1 + R_t/R_b)V_{REF} + I_{ba}R_t \quad (5)$$

방정식 6에서 사례 c 계산:

$$V_s = (1 + R_t/R_b + R_t/R_s)V_{REF} - R_t/R_s V_a \quad (6)$$

간단한 계산을 통해 피드백 핀에 존재하는 레퍼런스 전압 수준과 선택한 저항 값에 따라 필요한 VS 범위를 실현하는데 필요한 제어 변수의 적절한 범위를 찾을 수 있습니다.

소싱 전류를 사용한 회로 예시

그림 4에 연산 증폭기, PMOS 트랜지스터 M1, 저항을 사용한 고압측 전류 소스의 구조를 표시했습니다. 방정식 8로 생성된 전류를 다음과 같이 계산합니다.

$$I_{ta} = (V_s - V_{OUT})/R_c \quad (7)$$

연산 증폭기의 입/출력 및 전원 공급 범위와 M1의 최대 VGS(게이트-소스 전압)를 고려해야 합니다. 연산 증폭기를 제거하면 회로가 더 간소화되고, **방정식 8**에서 생성된 전류를 다음과 같이 계산합니다.

$$I_{ta} = (V_s - V_{OUT} + V_{th})/R_c \quad (8)$$

이렇게 하면 전력, 비용, 면적이 절약되고 임계 전압(Vth)의 변형으로 인해 약간의 전류 부정확성을 수반합니다.

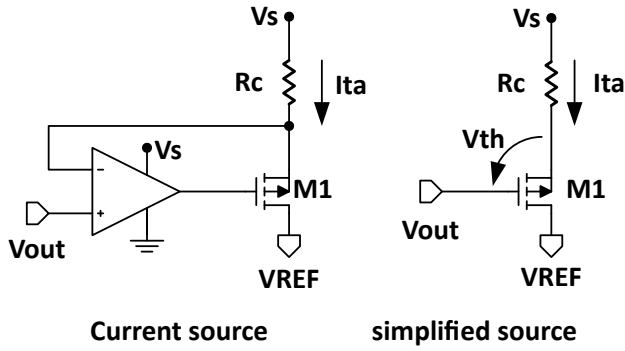


그림 4. 전류 소스 피드백 회로.

TI XTR200은 4~20mA 전류 트랜스미터로, V_S 는 8V~60V 이고 V_H 는 3V입니다. 부하가 최대 800Ω인 경우, V_{OUT} 이 전류 20mA 조건에서 16V까지 오릅니다. 이 V_S 가 출력을 추적해야 합니다. $V_{OUT} = 0V$ 에서, $V_S = 8V$ 이고 $V_{OUT} = 16V$ 에서 $V_S = 19V$ 입니다. **방정식 8** 및 **방정식 5**을(를) 사용하여 R_t, R_b, R_c 저항을 계산하십시오. 낮은 V_{OUT} 의 헤드룸을 늘리지 않으면 $V_H > 3V$ 를 유지할 수 없다는 것을 알 수 있습니다.

$R_t = 80k\Omega, R_b = 3k\Omega, R_c = 60k\Omega$ 값은 **그림 5**에 표시된 출력-공급 곡선을 도출합니다. 헤드룸은 출력에 좌우됩니다. 이 단순한 설계에서는 설계 변수로 R_c 만 사용하기 때문입니다. 더 복잡한 회로를 사용하면 이 한계를 극복할 수 있습니다. 하지만 이렇게 단순한 회로로도 비적용형 사례 대비 최대 전력 손실이 절반 이하로 떨어집니다. OPA2990과 같은 각종 저전력 레일 간 연산 증폭기라면 어떤 것이든 U2 대신 사용할 수 있습니다(**그림 6** 참조).

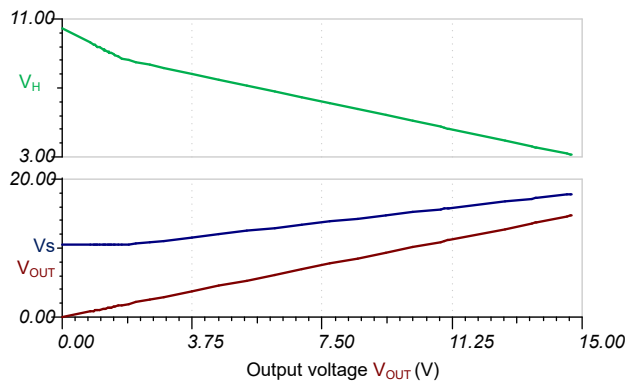


그림 5. V_S-V_{OUT}, V_H-V_{OUT} 관계.

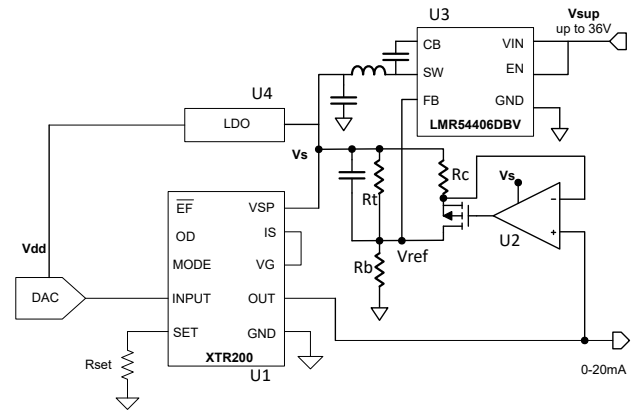


그림 6. 적응형 공급을 지원하는 XTR200을 사용한 출력 단계

주

시뮬레이션: 스위칭 레귤레이터 시뮬레이션은 아주 깁니다. DC/DC를 VREF와 입출력 범위가 비슷한 LDO(저손실 레귤레이터)로 대신하면 DC 시뮬레이션 속도를 높이고 전송 기능 그래프를 간편하게 만들 수 있습니다. LDO의 VREF가 다른 경우, 피드백 노드와 LDO의 실제 피드백 노드 사이에 VCVS(전압 제어형 전압 소스)를 삽입합니다. 예를 들어 $V_{REF} = 1.2V$ 이고 TI LMR54406 벅 컨버터($V_{REF} = 0.8V$)를 대상으로 설계하고자 하는 경우, 게인이 1.5인 VCVS를 추가하여 0.8V를 1.2V로 변환하면 됩니다.

전압 피드백을 사용한 회로 예시

낮은 V_S 애플리케이션의 경우, 제 애플리케이션 노트 "**아날로그 출력 구성 요소로서의 보호된 저잡음 결합형 V-I 출력 단계**"에 표시된 출력 단계(최저 5V까지 사용)를 사용하십시오.

그림 7에 표시된 LMR51606 DC/DC 간소화 회로에서는 입력 커패시턴스와 전자기 간섭 보호 필터를 생략했습니다. 벅 컨버터는 소형 인덕터($L_1 = 15\mu H$)와 낮은 리플을 제공하는 데 최적화된 출력 커패시턴스($22\mu F$)를 사용하여 빠른 공급 램핑을 활성화합니다.

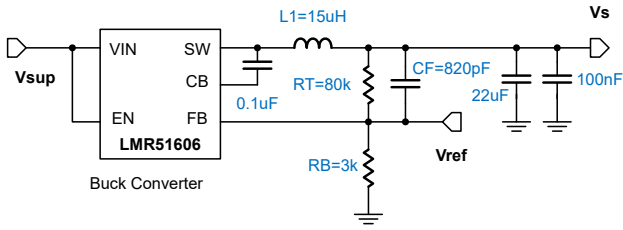


그림 7. DC/DC 회로.

방정식 2을(를) 사용해 R_t 및 R_b 값을 계산하여 피드백 노드에 전류가 주입되지 않았을 때 $V_s = 20.8V$ 이도록 하여, 이러한 값이 최대 공급 수준을 설정하게 합니다.

더 나은 효율성을 달성하기 위해 그림 8에 표시된 차동 증폭기가 출력 헤드를 감지하며, 여기에서 $V_H = V_S - V_{OUT}$ 입니다. 차동 증폭기는 게인이 $0.33V/V$ 이어서 정상 상태 헤드가 V_S 에 따라 3V에서 2.7V 사이가 되게 합니다. $1M\Omega$ 입력 임피던스가 출력 전류에서의 오차를 0.1% 미만으로 줄입니다. 보정 중에 이 오차를 보상할 수 있습니다.

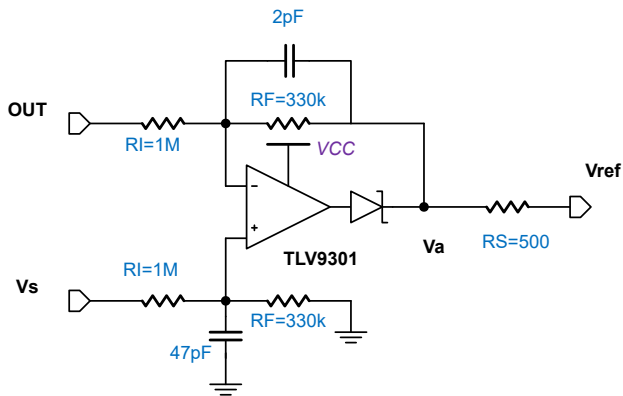


그림 8. 차동 증폭기.

연산 증폭기 출력의 다이오드가 소싱 전류를 싱킹으로 전환하지 않도록 하므로, 연산 증폭기 출력의 전압이 피드백 노드보다 낮으면 루프가 끊어집니다. 이렇게 해서 R_t 및 R_b 로 설정한 V_S 의 상한이 유지됩니다. 피드백 경로의 커패시터는 DC/DC를 포함한 더 큰 루프의 동적 안정성에 필수적입니다.

그림 9은(는) 간소화한 전체 회로입니다.

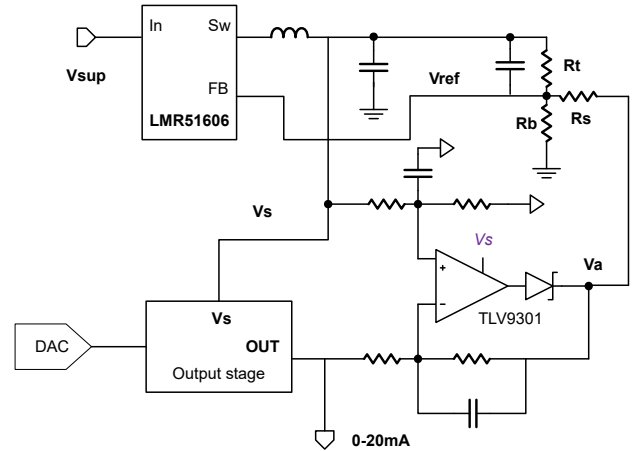


그림 9. 차동 증폭기가 있는 적응형 전원의 간소화된 회로도.

주

동적 성능: DAC 출력 변경에 대한 출력 단계 응답은 일반적으로 빠릅니다. 반대로 DC/DC는 훨씬 느리고, V_S 는 출력을 같은 속도로 따라갈 수 없습니다. 차동 증폭기 대역폭을 제한하면 이 변화를 원활히 진행하는 데 도움이 되고, 컨버터가 적절하게 램핑되게 합니다. 또한 기본적으로 회전을 제어하지 않는 경우, DAC 출력의 회전을 제한해야 합니다. 대규모 DAC 코드 변경은 장기간에 걸쳐 더 작은 변경으로 나누어야 합니다. 이렇게 해서 계단 DAC 출력을 만들어 DC/DC 컨버터가 오버슈트나 진동 없이 정착하게 하는 것입니다.

측정 및 성능

그림 10에 다양한 부하와 출력 전류에 대한 전력 손실을 표시했습니다. 전력 손실은 DC/DC 컨버터에 대한 입력 전력에서 부하에 대한 출력 전력을 뺀 값으로 계산합니다. 전력 손실은 180mW를 초과하지 않으며, 이는 50% 이상의 전력 절감 효과를 의미합니다.

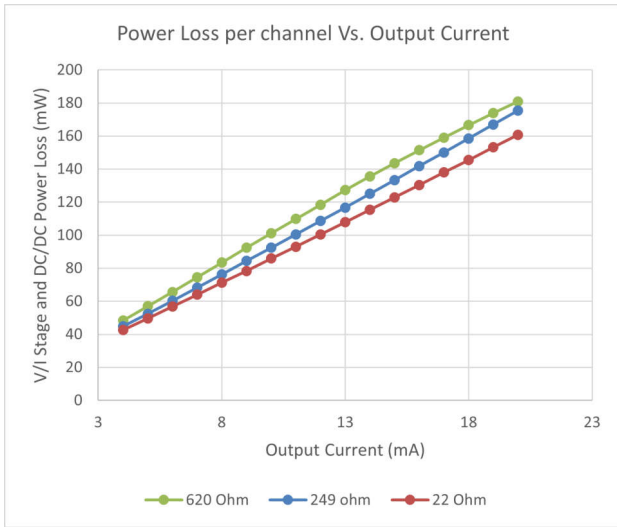


그림 10. 전력 손실 vs. 출력 전류.

그림 11에 다양한 전류 및 부하의 효율성을 표시했습니다. DC/DC 컨버터의 효율성은 컨버터의 출력 전력을 입력 전력으로 나누어서 계산합니다. 효율성은 75%~90%입니다.

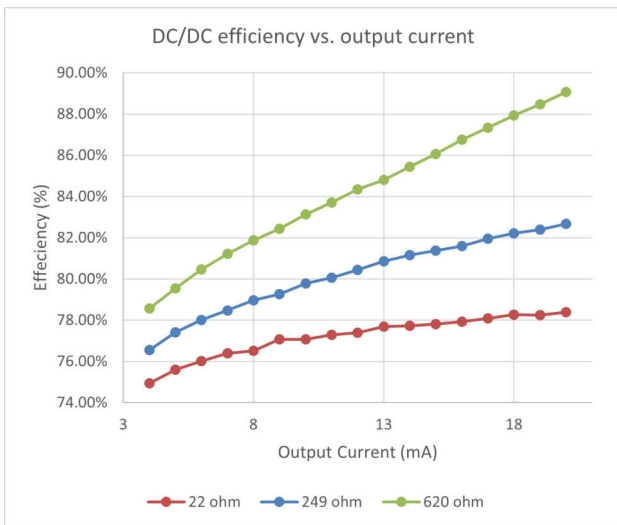


그림 11. DC/DC 효율성 vs. 출력 전류.

정밀도와 잡음

고해상도 아날로그-디지털 컨버터는 DC/DC 리플이 출력에 미치는 영향을 측정하며, 샘플 16,000개를 각각 4mA, 20mA에서 640Ω 부하로 변환합니다.

표 1에 잡음 계산 및 그에 상응하는 정밀도를 요약했습니다.

출력	4mA	20mA	단위
평균	4.019	20.17	mA
RMS(평균 제공근) 잡음	325	530	nA
피크 간 잡음	2.78	3.51	μA
RMS 해상도	18.2	17.5	비트

표 1. 적응형 회로의 잡음 성능.

결과를 보면 적응형 전원이 출력 단계 성능에 영향을 미치지 않는다는 것, 그리고 16비트 출력 해상도를 지원할 수 있다는 것을 알 수 있습니다.

정착 시간 및 동적 성능

적응형 전원 루프의 정착 시간과 안정성은 매우 중요합니다. 그림 12에서는 입력을 200μs 안에 최대 눈금까지 램핑할 때, 출력 단계 입력의 단순 스텝핑만으로도 안정된 출력이 얻어짐을 보여줍니다.

그림 12에서는 560Ω 부하에서의 10V 스텝을 보여주며, 이때 출력 단계에 대한 전체 눈금 입력 전압은 7개 스텝으로 전체 눈금 2.5V까지 램핑됩니다. 그림에서는 또한 정착 시간이 200μs 미만임을 보여줍니다.

하강 에지가 느린 것은 디커플링 및 출력 커패시터가 회로와 외부 부하를 통해 방전해야 하기 때문입니다. 이 점은 성능에 미치지 않으며 크게 중요하지 않습니다.

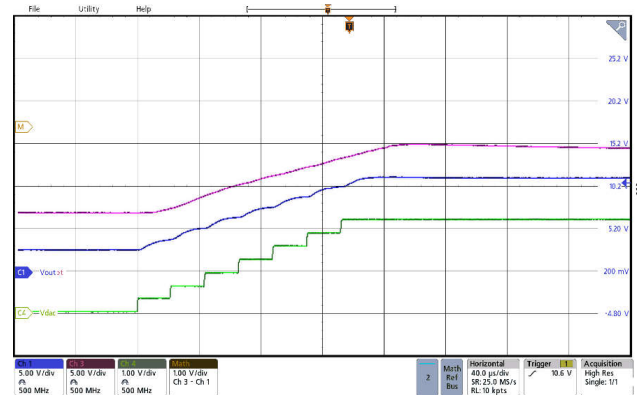


그림 12. 출력 단계 및 적응형 공급의 정착 성능.

결론

측정 결과를 보면 적응형 공급 기법이 고정형 공급 구현 대비 50% 이상 전력 절약을 실현하여 실질적인 장점을 제공하는 것을 알 수 있습니다. RMS 해상도가 17.5~18.2비트인 것을 보면 열 관리를 개선하기 위해 신호 품질을 희생하지 않아도 된다는 점이 입증됩니다. PLC 모듈이 더 작은 풋프린트에 더 많은 채널을 계속해서 집적함에 따라, 본 문서에서 제시하는 기법들은 단순한 최적화 전략에서 차세대 산업용 자동화 시스템을 위한 실질적인 필수 요소로 전환되고 있습니다.

추가 리소스

- TI 개발자 컨퍼런스 프레젠테이션 "[동적 전압 스케일링을 사용한 시스템 전력 절약](#)"을 참조하십시오.
- [적응형 전원 관리 기능을 지원하는 1W 미만, 쿼드 채널, 아날로그 출력 모듈 레퍼런스 설계를](#) 참조하십시오.
- 피드포워드 커패시터가 동적 성능 향상에 어떤 역할을 하는지 더 자세하게 알아보려면 "[피드포워드 커패시터를 사용하여 내부적으로 보상된 DC/DC 컨버터의 과도 응답 최적화](#)" 애플리케이션 보고서를 읽어보십시오.

작성자 소개

Ahmed Noeman은 텍사스 인스트루먼트의 시스템 엔지니어이며, 산업용 애플리케이션에 적합한 통합형 솔루션을 정의하는 업무를 전문으로 합니다. Ahmed는 시스템 설계, IC 설계, IC 검증 등 반도체 관련 분야에 20년 넘게 종사해 왔습니다. Ahmed는 이집트 아인샴스대학교에서 전기공학 전공으로 공학 학사 및 석사 학위를 받았습니다.

중요 알림: 이 문서에 기술된 텍사스 인스트루먼트의 제품과 서비스는 TI의 판매 표준 약관에 의거하여 판매됩니다. TI 제품과 서비스에 대한 최신 정보를 완전히 숙지하신 후 제품을 주문해 주시기 바랍니다. TI는 애플리케이션 지원, 고객의 애플리케이션 또는 제품 설계, 소프트웨어 성능 또는 특허권 침해에 대해 책임을 지지 않습니다. 다른 모든 회사의 제품 또는 서비스에 관한 정보 공개는 TI가 승인, 보증 또는 동의한 것으로 간주되지 않습니다.

모든 상표는 해당 소유권자의 자산입니다.

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATASHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you fully indemnify TI and its representatives against any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#), [TI's General Quality Guidelines](#), or other applicable terms available either on [ti.com](#) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products. Unless TI explicitly designates a product as custom or customer-specified, TI products are standard, catalog, general purpose devices.

TI objects to and rejects any additional or different terms you may propose.

Copyright © 2026, Texas Instruments Incorporated

Last updated 10/2025