

# 견고하고 안정적인 전원 경로 보호를 달성하기 위한 전원 스위치 과도 보호 설계

Rakesh Panguloori  
Applications manager

Kunal Goel  
Applications engineer

## 머리말

최신 전자 시스템의 부품 통합은 기능을 향상하여 성능을 개선합니다. 이러한 시스템은 대부분 보호를 필요로 하는 민감하고 고가인 전자 장치(필드 프로그래머블 게이트 어레이, 애플리케이션별 집적 회로 및 마이크로프로세서)를 사용합니다.

퓨즈, 정온도 계수 저항, 다이오드 및 개별 회로(퓨즈, 금속 산화 반도체 전계 효과 트랜지스터 및 다이오드 포함)와 같은 기존의 보호 솔루션은 부정확하고, 응답이 더 느리며, 구성 용이성 및 반복성이 부족합니다. 따라서 eFuse 및 핫 스왑 솔루션을 사용하는 능동 회로 보호가 여러 애플리케이션에서 개별 프론트 엔드 보호 회로를 대체하기 시작했습니다 [1], [2].

그러나 능동 회로 보호 eFuse는 과도 이벤트로부터 보호하려면 추가적인 보호가 필요한 경우가 많습니다. 가장 일반적인 과도 이벤트로는 핫 플러그, 갑작스러운 전류 중단, 전력 서지, 하드 스위칭, 역방향 전압 등이 있습니다.

이러한 과도 이벤트가 하나라도 발생하면 장치에 전기적으로 과도한 스트레스를 가하여 고장이 발생하게 됩니다. 이 문서에서는 배치 및 PCB(인쇄 회로 보드) 레이아웃 고려 사항을 포함하여, EOS(전기적 과도 스트레스)와 200A eFuse 엔터프라이즈 서버 애플리케이션의 과도 보호 부품을 위한 설계 프로세스에 대해 설명합니다.

## EOS의 이해

ESD 산업 협의회에서는 **전기적 과도 스트레스**[3]를 "장치에 걸리는 전압, 흐르는 전류, 또는 소모되는 전력의 최대 한계치를 초과하여 즉각적인 손상이나 오작동을 일으키거나, 수명의 예측 불가능한 감소를 초래하는 잠재적 손상을 유발하는 경우"로 정의합니다. 이러한 조건들 중에서, 과전압은 다이오드의 순방향 또는 역방향 항복이나 IC(집적 회로) 내의 산화물이 항복 전압에 도달하는 등 의도하지 않은 전류 경로를 열 수 있습니다. 과전압이 의도하지 않은 전류 경로를 열면, 그 결과 발생하는 전류는 실리콘의 용융, 금속 상호 연결부의 용단, 패키지 재료의 열 손상, 그리고 본드 와이어의 용단 등의 손상을 일으켜 EIPD(전기적으로 유도된 물리적 손상)로 이어질 수 있습니다.

EOS를 장치의 전압 정격에 고유한 최대 정격 절대값과 연관시킬 수 있습니다.

- 영역 A: 안전 작동 영역입니다.
- 영역 B: 장치 기능 또는 매개 변수 사양에 대한 보증이 없습니다. 물리적 손상은 예상되지 않지만 장시간 작동할 경우 안정성 문제가 발생할 수 있습니다.
- 영역 C: 최대 정격 절대값 범위를 벗어나면 장치 수명이 심각하게 저하되고 잠재적 고장이 발생할 위험이 있습니다.
- 영역 D: 즉각적인 물리적 손상이 발생할 것으로 예상됩니다.

그림 1에서 볼 수 있듯이, 장치가 최대 정격 절대값을 초과하여 작동하면 문제가 발생할 수 있습니다. 바로 이런 이유 때문에 최대 정격 절대값을 초과하는 과도 과전압을 억제하려면 보호 장치가 필요합니다.

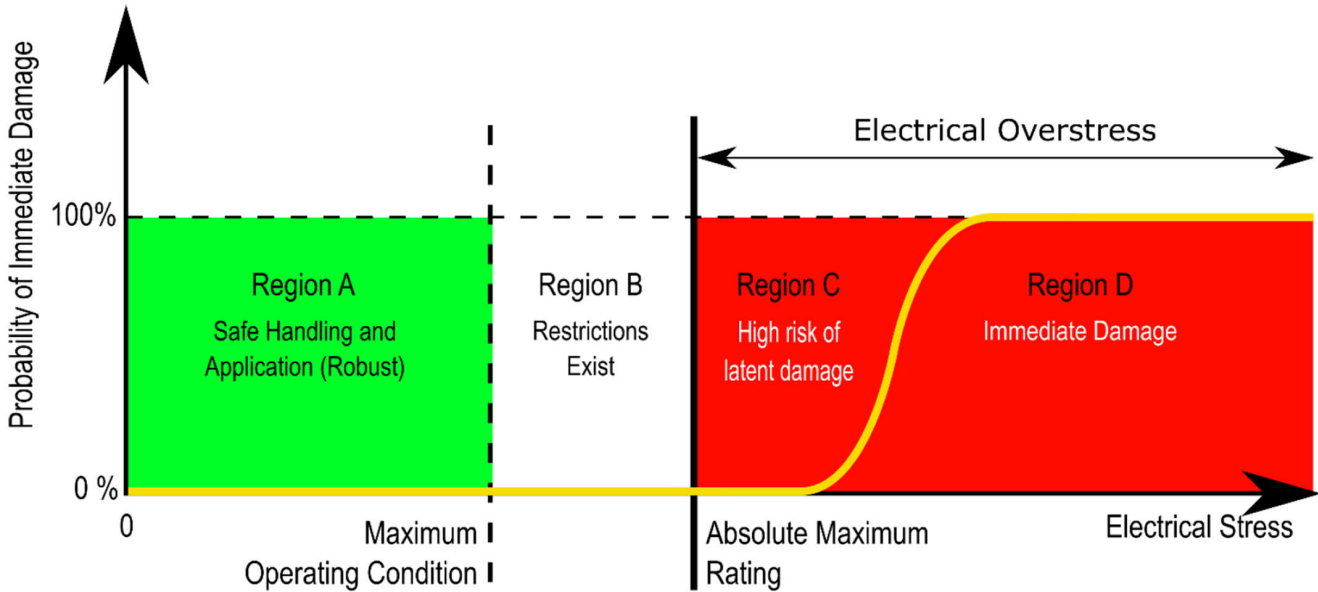


그림 1. EOS 측면에서 본 최대 정격 절대값의 의미.

### 엔터프라이즈 서버 시스템의 예시

eFuse는 입력 보호와 핫 스왑 기능을 지원하기 위한 목적으로 프런트 엔드의 랙 서버 모듈에서 널리 사용됩니다. 그림 2에서는 랙 서버의 일반적인 전력 분배 아키텍처를 보여줍니다. 여기서 입력은 12V 백플레인에서 들어왔다가 eFuse에서 모든 다운스트림 부하로 분산됩니다. 백플레인, PCB 트레이스 및 연동 커넥터와 관련된 전원 경로는 기생 인덕턴스(L)를 발생시켜 고장 이벤트 중에 의도하지 않은 과도 전압을 생성하게 합니다.

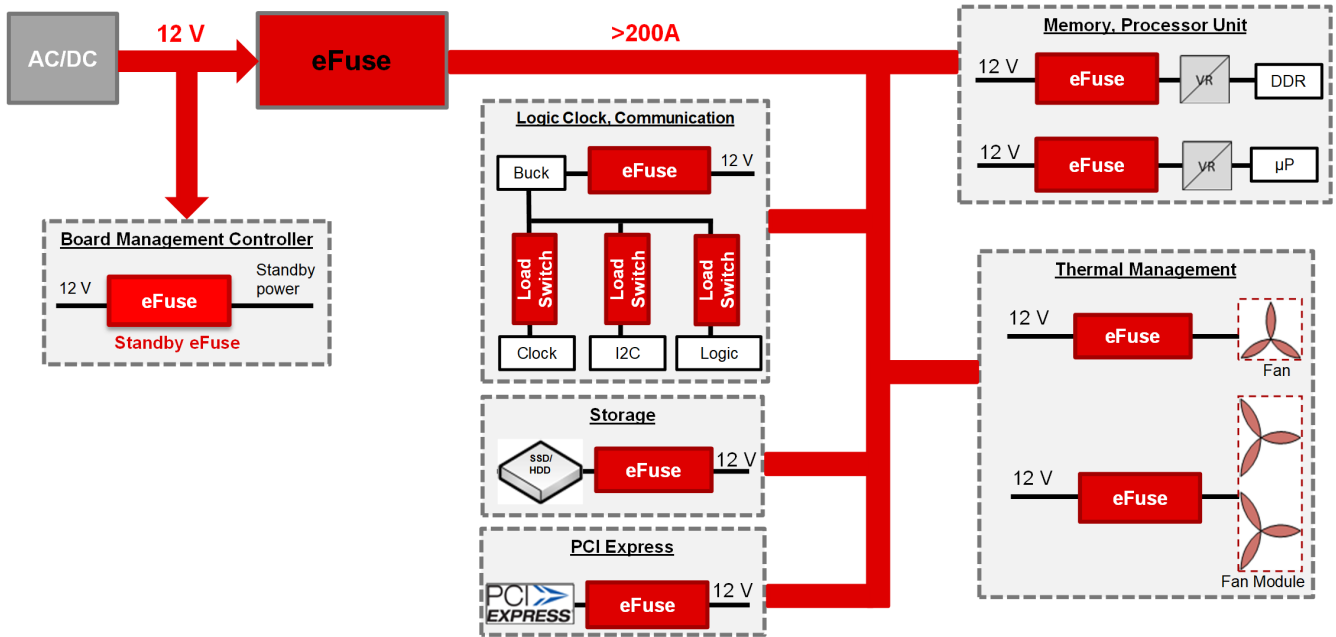


그림 2. 12V 랙 서버의 전력 분배에 대한 일반적인 블록 다이어그램.

그림 3에 설명된 바와 같이, eFuse에 대한 L의 영향을 정량적으로 분석해 보겠습니다. 출력 단락의 경우, eFuse는 1μs 이내에 약 200A(과전류)에서 0A(보호를 위한 차단)까지 즉시 대량의 전류를 인터럽트하여 큰 전류 과도 상태(di/dt)를 유발합니다(방정식 1 참조).

$$di/dt = (0A - 200A)/1\mu s = -2 \times 10^8 A/s \tag{1}$$

이 전류는 기생 인덕턴스 내에 에너지 형태로 저장되어 서지를 발생시킵니다(방정식 2 참조).

$$V_L = L \times di/dt = 100nH - 2 \times 10^8 A/s = -20V \tag{2}$$

해당 -20V 서지는 12V 입력 전원 공급 장치와 직렬로 연결되며, 실질적으로 32V의 양전압 스파이크를 생성하여 TI(텍사스 인스트루먼트) TPS25984B eFuse의 최대 정격 절대값 20V VIN을 초과합니다. 마찬가지로 출력 인덕턴스는 출력에서 음전압 스파이크를 생성합니다.

이를 방지하기 위해 TVS(과도 전압 억제기) 다이오드가 양극 측에서 전압을 클램핑하고, 낮은 순방향 전압 프리휠링 쇼트키 다이오드가 음극 측에서 전압을 클램핑합니다. 시스템을 안정적으로 보호하려면 이러한 부품을 신중하게 선택해야 합니다.

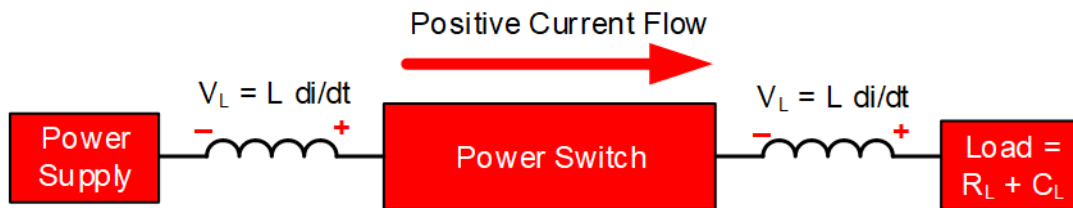


그림 3. 전원 스위치의 고장 전류를 급격히 중단하여 발생하는 유도 킥백 전압.

## TVS 다이오드 선택

TVS 다이오드는 전압 스파이크로부터 전자 부품을 보호하도록 설계되었습니다. TVS 다이오드는 다이오드의 전압이 애벌랜치 항복 전위를 초과하면 작동하기 시작합니다. **그림 4**은 TVS 다이오드의 전류-전압 곡선 그래프입니다.

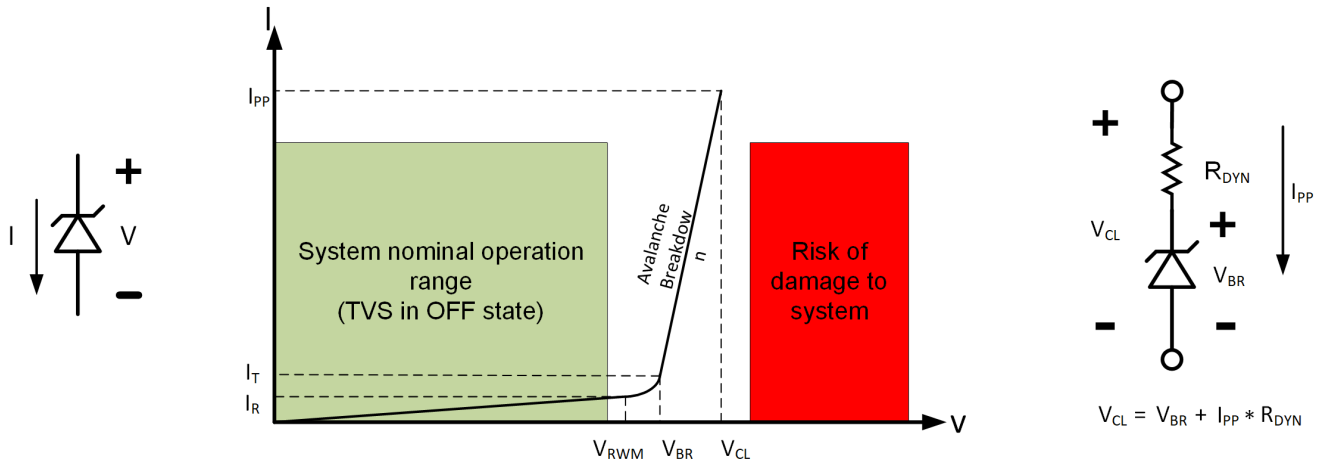


그림 4. TVS 다이오드 특성.

그림 4에서 볼 수 있듯이, 최종 클램핑 전압은 TVS 다이오드가 선포하는 전류와 TVS 다이오드의 동적 저항( $R_d$ )의 함수입니다. 다시 말씀드리지만, 동적 저항은 다이오드 패키지 크기와 TVS 다이오드가 전류를 선포하는 시간( $t_p$ )의 함수입니다.

예를 들어 SMAJ 다이오드( $13.52\text{mm}^2$ )는 SMBJ 다이오드( $19.44\text{mm}^2$ )보다  $R_d$ 가 높기 때문에 SMAJ 다이오드는 지정된 선포 전류에서 더 높은 클램핑 전압을 초래합니다.

이러한  $R_d$  값을 사용하여 클램핑 전압을 계산하는데, 이 값은 TVS 다이오드 제조업체의 데이터시트에서 확인할 수 있습니다.

$t_p \leq 20\mu\text{s}$ 의 경우:

$$R_d(t_p) = R_D(8/20\mu\text{s}) \tag{3}$$

$20\mu\text{s} < t_p < 1\text{ms}$ 의 경우:

$$R_d(t_p) = \frac{R_D(10/1,000\mu\text{s}) - R_D(8/20\mu\text{s})}{980} [t_p - 20\mu\text{s}] + R_d(8/20\mu\text{s}) \tag{4}$$

$t_p \geq 1\text{ms}$ 의 경우:

$$R_d(t_p) = R_D(10/1,000\mu\text{s}) \tag{5}$$

이 다중 매개 변수 종속적으로 인해 반복적인 설계 프로세스가 어려워집니다. TI는 손쉬운 설계를 위해 TVS 선택을 위한 온라인 툴을 출시했습니다 [5]. **그림 5**에서는 설계 방법론을 순서도로 보여 주며, **표 1**에는 랙 서버의 일반적인 사양이 나와 있습니다.

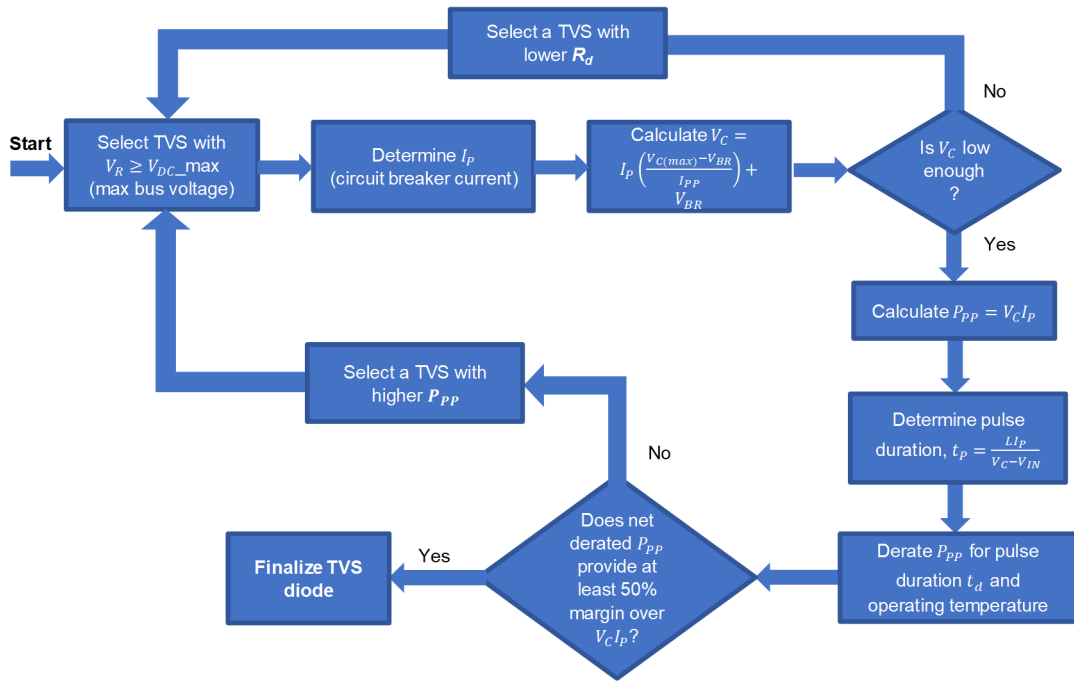


그림 5. TVS 다이오드 선택을 위한 흐름도.

매개 변수	값
정격 작동 전압(V <sub>IN</sub> )	12V
최대 작동 전압(V <sub>DC_max</sub> )	13.2V
회로 차단기 전류(I <sub>p</sub> )	200A
기생 인덕턴스(L)	100nH
최대 허용 전압(V <sub>C(max)</sub> )	20V
최대 작동 온도	75°C

표 1. 일반적인 시스템 사양.

### 설계 단계

랙 서버에 대한 입력 보호를 설계할 때 데이터 시트에서 TPS25984B eFuse에 대한 지원 부품 값을 선택한 다음, TVS 선택에 대한 다음 설계 단계를 따르십시오. 먼저, 역스탠드오프 전압이 V<sub>DC\_max</sub>보다 크거나 같은 단방향 TVS를 선택합니다. 저희는 Littelfuse SMDJ12A 다이오드 [4]를 시작점으로 선택했습니다. 다음에는 회로 차단기 전류인 I<sub>p</sub>를 확인합니다. 그런 다음, 클램핑 전압을 계산합니다. R<sub>d</sub>는 t<sub>p</sub>의 함수이므로 방정식 6를 사용하여 t<sub>p</sub>를 찾습니다.

$$t_p = \frac{L I_p}{V_{C(max)} - V_{IN}} = \frac{100nH \times 200A}{20V - 12V} = 2.5\mu s \tag{6}$$

펄스 폭이 20μs 미만인 경우, 동적 저항을 8/20μs 테스트 펄스에서의 값으로 근사할 수 있습니다. SMDJ12A 데이터 시트에서는 다음과 같이 계산합니다.

$$V_{BR(max)} = 14.7V \tag{7}$$

$$V_{C(max)atI_{pp}(8/20\mu s)} = 25.71V$$

$$I_{pp}(8/20\mu s) = 754A$$

따라서

$$R_d(8/20\mu s) = \frac{V_C(\max) - V_{BR}(\max)}{I_{PP}} = \frac{25.71 - 14.7}{754} = 14.6m\Omega \tag{8}$$

이제 14.6mΩ의 R<sub>d</sub>를 사용하여 클램핑 전압을 계산합니다.

$$V_C = V_{BR}(\max) + I_P R_d = 14.7V + 200A \times 14.6m\Omega = 17.6V \tag{9}$$

클램핑 전압이 최대 허용 가능 전압 V<sub>C(max)</sub>(TPS25984B eFuse의 20V 최대 정격 절대값)보다 작기 때문에 SMDJ12A로 더 진행할 수 있습니다. 그렇지 않을 경우, 더 낮은 R<sub>d</sub> 또는 병렬 TVS 다이오드를 갖춘 TVS 다이오드를 고려해야 합니다.

다음을 사용하여 피크 전력을 계산합니다.

$$P_{PP} = V_C I_P = 17.6V \times 200A = 3.52kW \tag{10}$$

SMDJ12A는 2.5μs에 대해 60kW의 피크 전력을 지원하므로(그림 6 참조) 더 진행할 수 있습니다.

이제 그림 6를 사용하여 온도에 따라 전력 정격을 낮춥니다. 75°에서의 최대 전력 지원:

$$P_{PP} \times \text{derating\_factor} = 0.8 \times 60kW = 48kW \tag{11}$$

48kW > 3.52kW이고 V<sub>C</sub> < 20V이기 때문에 SMDJ12A는 이 애플리케이션에 적합합니다.

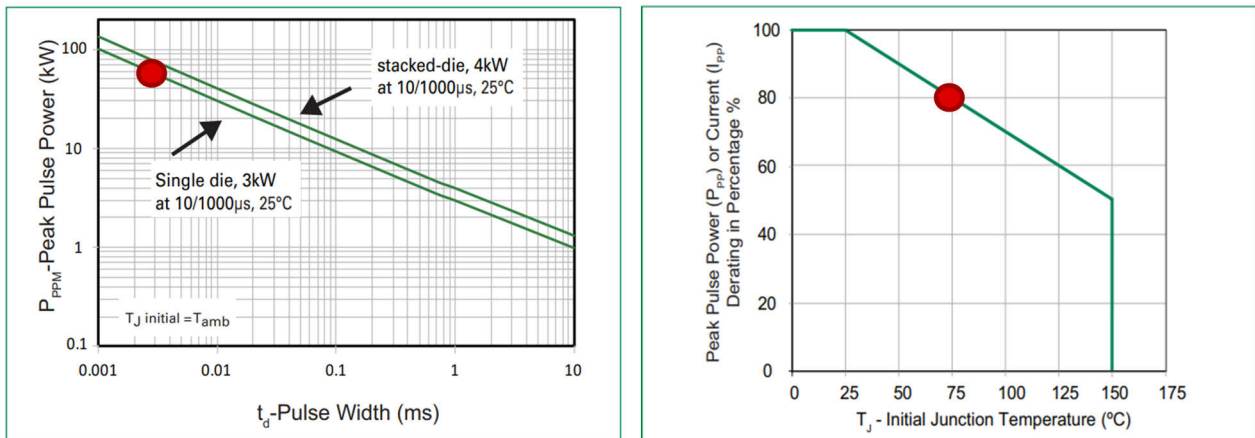


그림 6. 피크 펄스 전력 정격(왼쪽) 및 피크 펄스 전력 경감 곡선(오른쪽)

그림 7은 TPS25984B 시스템에서 SMDJ12A의 클램핑 성능을 보여줍니다.

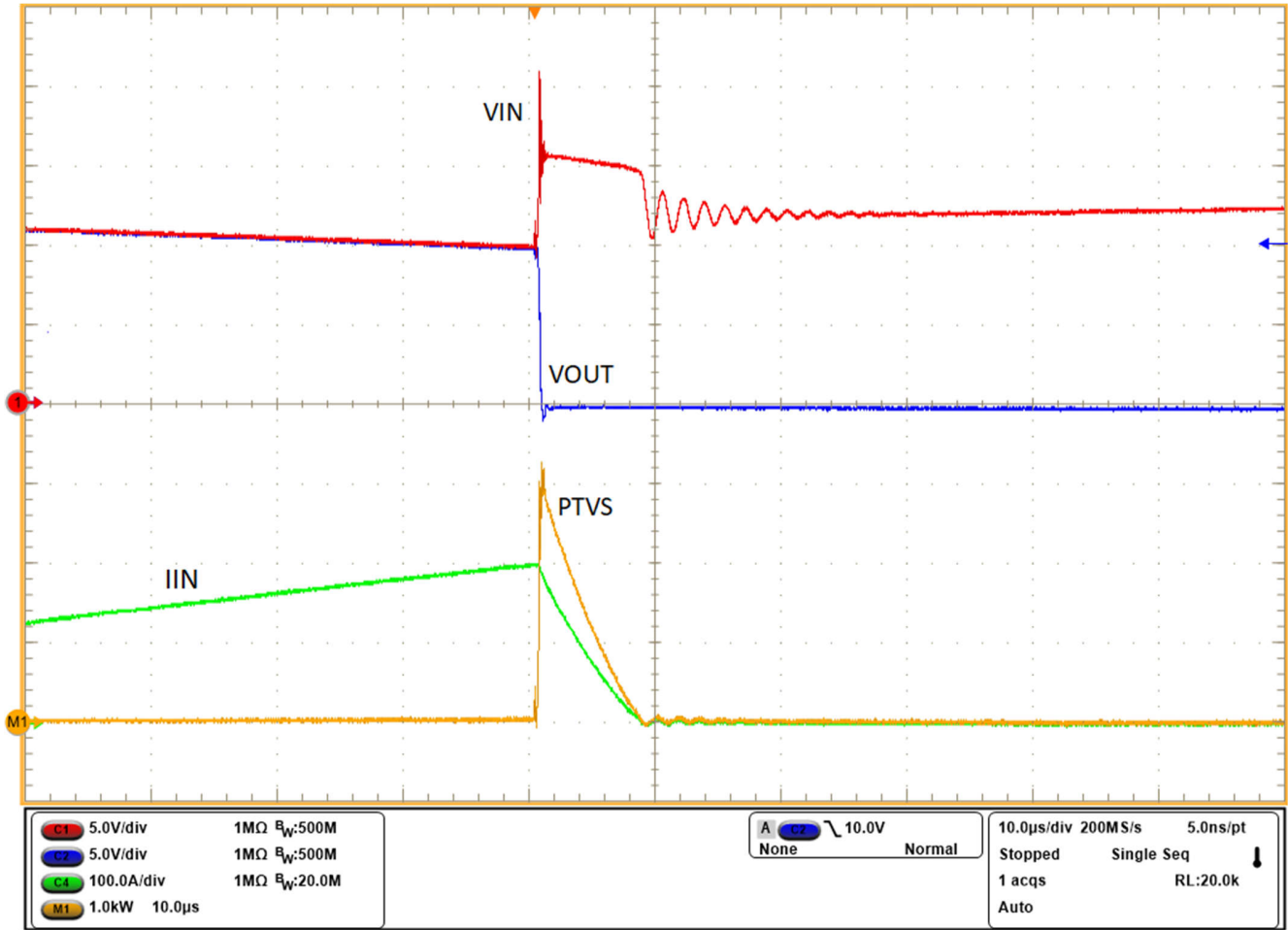


그림 7. TPS25984B eFuse의 입력에서 SMDJ12A 다이오드를 이용한 과도 보호.

### 출력 쇼트키 다이오드 선택

그림 8은 OUT 핀을 접지 미만으로 낮출 때 IC 내부에 발생할 수 있는 이벤트의 시퀀스를 보여줍니다. 기생 PN 접합 다이오드가 전도되기 시작하고 기체에 자유 전자를 주입합니다. 이러한 자유 전자는 IC를 재설정하거나 래치 업 이벤트를 유발할 수 있는 다른 제어 장치와 간섭을 일으킵니다. 기생 PN 접합 다이오드를 통한 대량의 전류 전도는 EOS를 유발하고 EIPD로 이어질 수 있습니다.

OUT 핀에서 피크 음전압을 줄이거나 OUT 핀을 통해 전류를 제한하여 이러한 문제를 예방할 수 있습니다. OUT 핀 가까이에 출력 커패시터를 추가하면 음전압 스파이크에서 일부 에너지를 흡수하고 회전율을 제어하여 피크 음전압을 제한합니다. OUT 핀에 낮은 순방향 전압 쇼트키 다이오드를 추가하면 대체 전류 경로가 제공되고 IC를 통과하는 전류를 제한합니다.

효과적인 클램핑을 위해서는 커패시터와 쇼트키 다이오드의 조합이 필요합니다. 고출력 커패시터가 유용하기는 하지만 쇼트키 다이오드를 선택할 때는 다음 지침을 활용하십시오.

- DC 차단 전압은 최대 입력 작동 전압보다 커야 합니다.
- 선택한 다이오드의 비반복 피크 순방향 서지 전류는  $I_p$ 보다 높아야 합니다.
- $I_p$ 의 순방향 전압 강하는 OUT 핀의 최대 정격 절대값(TPS25984B의 경우 -1V) 이내여야 합니다.

연이 애플리케이션에서는 Diodes Incorporated 사의 SBR10U45SP5[6] 다이오드 두 개를 병렬로 연결하여 사용했습니다.

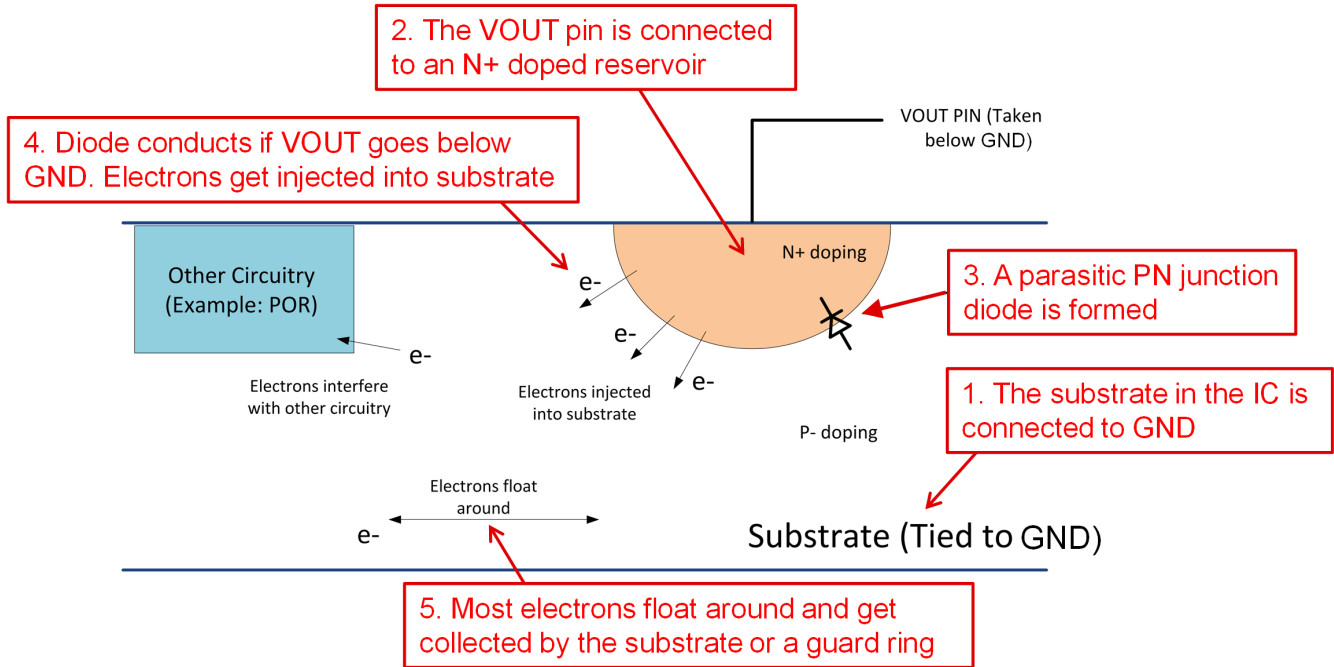


그림 8. 출력을 접지 미만으로 낮출 때 IC 내부에서 발생하는 결과를 보여주는 그래픽 도해입니다.



그림 9에서는 TPS25984B 솔루션에서 쇼트키 다이오드를 사용할 때와 사용하지 않을 때의 출력 클램핑 성능을 보여줍니다.

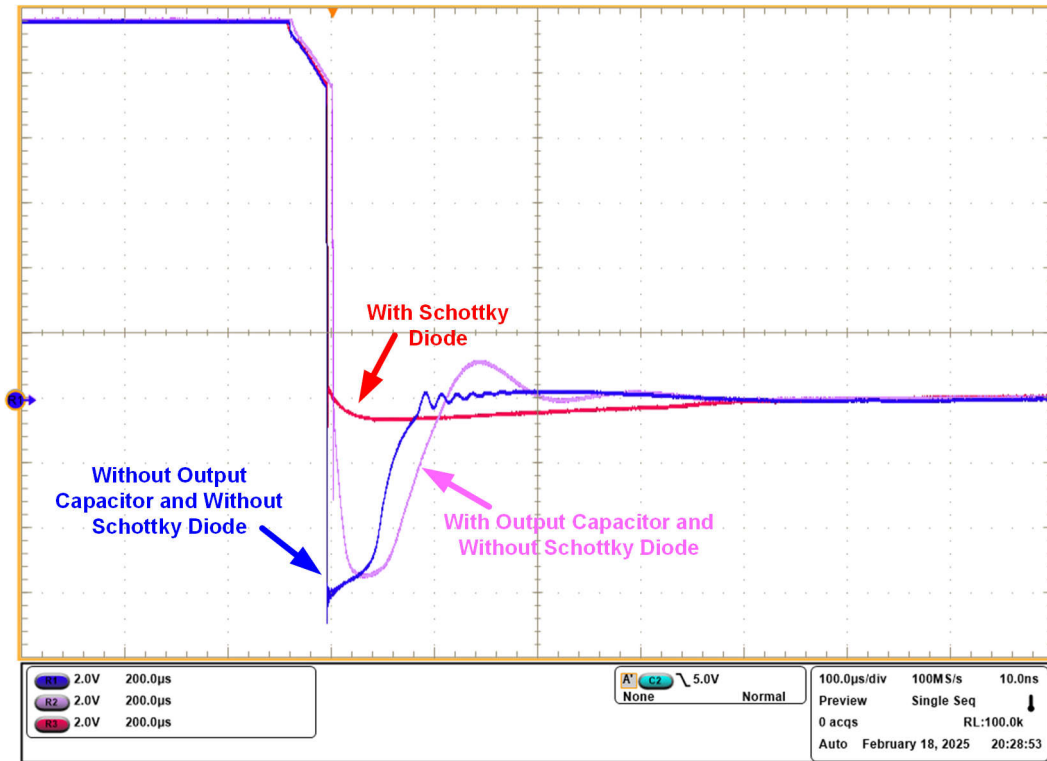


그림 9. eFuse 출력의 과도 보호.

고전류 핫 스왑 솔루션을 처리할 때 2차 보호(그림 10 참조)는 출력에서 쇼트키 다이오드 요구 사항을 최소화할 수 있습니다. 보시다시피 D1은 음전압 과도 현상으로부터 발생하는 대부분의 에너지를 흡수합니다. 47Ω과 같이 값이 작은 저항(R1)과 SS13과 같은 다이오드(D2)를 추가하면 남은 에너지가 크게 제한됩니다.

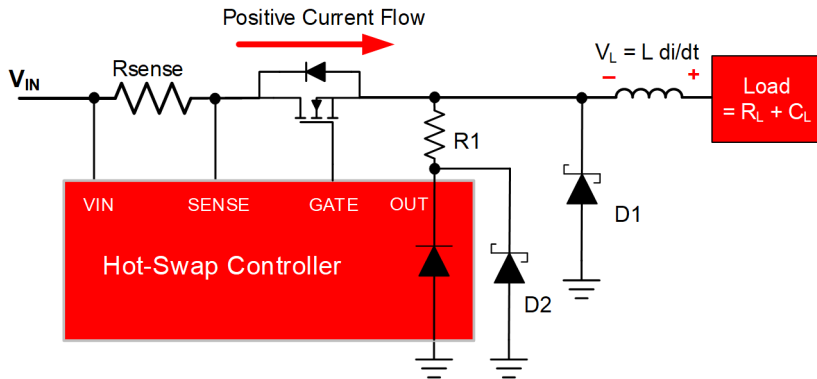


그림 10. 고전류 핫 스왑 솔루션의 2차 보호.

### 배치 및 PCB 레이아웃 고려 사항

TVS 다이오드, 디커플링 커패시터, 쇼트키 다이오드와 같은 보호 장치를 보호 대상하려는 장치에 물리적으로 가까이 배치해야 합니다. 분포 인덕턴스는 디커플링 커패시터와 TVS 다이오드와 같은 션트 요소의 효과 대역폭을 제한합니다. **그림 11**에서 볼 수 있듯이, 이는 서지 전류 흐름을 제한하고 클램핑 중에 더 큰 과도 전압 스파이크로 이어집니다. 따라서 이러한 션트 요소가 최소 직렬 임피던스를 갖도록 레이아웃해야 합니다. 라우팅할 때는 짧은 트레이스와 여러 개의 바이어스를 사용하여 인덕턴스를 낮춥니다.

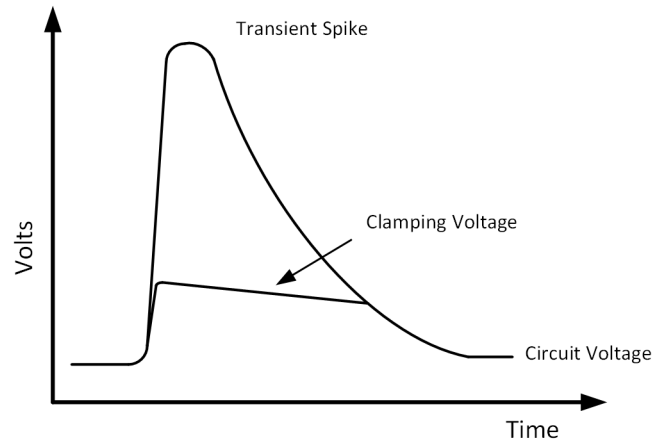
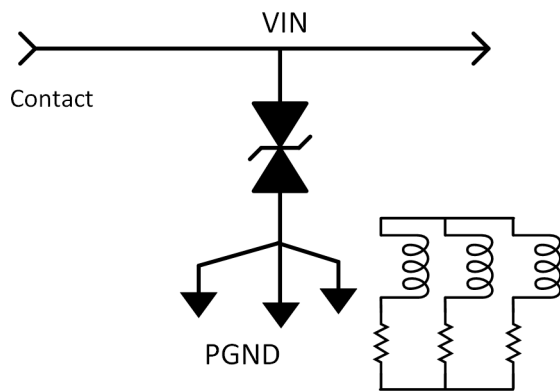
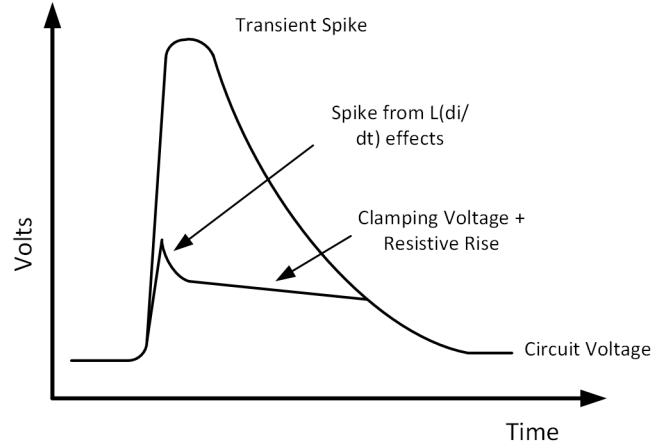
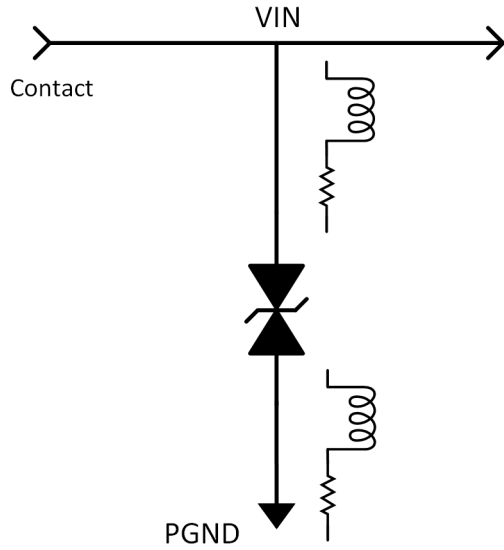


그림 11. PCB 레이아웃이 TVS 클램핑 성능에 미치는 영향.

## 결론

개별 프론트 엔드 보호 회로는 성능을 개선하기 위해 eFuse와 같은 능동 회로 보호 장치로 대체되고 있습니다. 하지만 eFuse는 절대 최대 사양 위반을 예방하기 위해 과도 보호 기능이 필요한 경우가 많습니다. 이 문서에서 설명하는 부품 선택 지침 및 레이아웃 고려 사항은 안정적인 전원 경로 보호를 보장하는 솔루션을 설계하는 데 도움이 될 수 있습니다.

## 참고 자료

1. Panguloori, Rakesh. 2016년. “**eFuse의 기초**.” 텍사스 인스트루먼트 애플리케이션 보고서, 문서 번호 SLVA862A, 2016년 12월.
2. Rogachev, Artem. 2014년. “**견고한 핫 스왑 설계**.” 텍사스 인스트루먼트 애플리케이션 보고서, 문서 번호 SLVA673A, 2014년 4월.
3. The Industry Council on ESD. “**White Paper 4: Understanding Electrical Overstress – EOS**.” 2016년 8월.
4. “**SMDJ12A TVS 3KW 12V 5%UNI DO-214AB TR13 RoHS**.” Littlefuse 데이터 시트. 2025년.
5. 텍사스 인스트루먼트, n.d. **TVS 다이오드 추천 도구**. 2023년 6월 26일.
6. “**SBR10U45SP5 10A SBR super barrier rectifier**.” Diodes Inc. 데이터 시트, 문서 정보 DS31371, 2024년 1월.

## 관련 웹사이트

- [TPS25984B](#)
- [LM5066I](#)

**중요 알림:** 이 문서에 기술된 텍사스 인스트루먼트의 제품과 서비스는 TI의 판매 표준 약관에 의거하여 판매됩니다. TI 제품과 서비스에 대한 최신 정보를 완전히 숙지하신 후 제품을 주문해 주시기 바랍니다. TI는 애플리케이션 지원, 고객의 애플리케이션 또는 제품 설계, 소프트웨어 성능 또는 특허권 침해에 대해 책임을 지지 않습니다. 다른 모든 회사의 제품 또는 서비스에 관한 정보 공개는 TI가 승인, 보증 또는 동의한 것으로 간주되지 않습니다.

모든 상표는 해당 소유권자의 자산입니다.

## 중요 알림 및 고지 사항

TI는 기술 및 신뢰성 데이터(데이터시트 포함), 디자인 리소스(레퍼런스 디자인 포함), 애플리케이션 또는 기타 디자인 조언, 웹 도구, 안전 정보 및 기타 리소스를 "있는 그대로" 제공하며 상업성, 특정 목적 적합성 또는 제3자 지적 재산권 침해에 대한 묵시적 보증을 포함하여 (그러나 이에 국한되지 않음) 모든 명시적 또는 묵시적으로 모든 보증을 부인합니다.

이러한 리소스는 TI 제품을 사용하는 숙련된 개발자에게 적합합니다. (1) 애플리케이션에 대해 적절한 TI 제품을 선택하고, (2) 애플리케이션을 설계, 검증, 테스트하고, (3) 애플리케이션이 해당 표준 및 기타 안전, 보안, 규정 또는 기타 요구 사항을 충족하도록 보장하는 것은 전적으로 귀하의 책임입니다.

이러한 리소스는 예고 없이 변경될 수 있습니다. TI는 리소스에 설명된 TI 제품을 사용하는 애플리케이션의 개발에만 이러한 리소스를 사용할 수 있는 권한을 부여합니다. 이러한 리소스의 기타 복제 및 표시는 금지됩니다. 다른 모든 TI 지적 재산권 또는 타사 지적 재산권에 대한 라이선스가 부여되지 않습니다. TI는 이러한 리소스의 사용으로 인해 발생하는 모든 청구, 손해, 비용, 손실 및 책임에 대해 책임을 지지 않으며 귀하는 TI와 그 대리인을 완전히 면책해야 합니다.

TI의 제품은 [ti.com](http://ti.com)에서 확인하거나 이러한 TI 제품과 함께 제공되는 **TI의 판매 약관** 또는 기타 해당 약관의 적용을 받습니다. TI가 이러한 리소스를 제공한다고 해서 TI 제품에 대한 TI의 해당 보증 또는 보증 부인 정보가 확장 또는 기타의 방법으로 변경되지 않습니다.

TI는 사용자가 제안했을 수 있는 추가 또는 기타 조건을 반대하거나 거부합니다.

주소: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2025, Texas Instruments Incorporated