

Design Guide: TIDA-011002

高性价比 IO-Link® 主站模块参考设计



说明

此参考设计实现了一个 8 端口 IO-Link 网关，支持高达 400 μ s 周期时间、COM3、每端口 L+ 供电达 1A，并集成额外的 DI/DO，加快了 IO-Link 控制器网关的开发。此设计依托 AM261x 集成的工业通信子系统 (ICSS)，支持多种基于以太网的工业协议，包括 EtherCAT®、PROFINET®、EtherNet/IP 和 Modbus® 传输控制协议 (TCP)。硬件设计经过测试和开发，可满足业界通用 EMI/EMC 要求。

资源

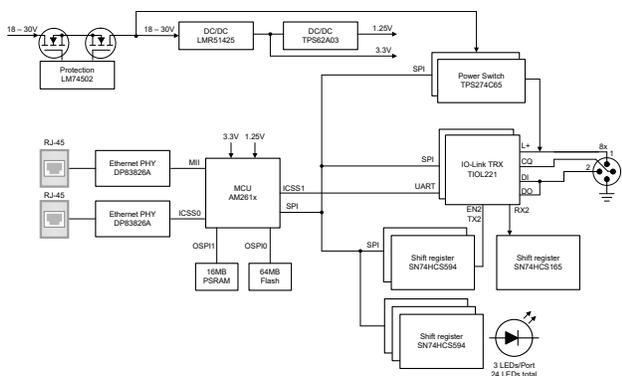
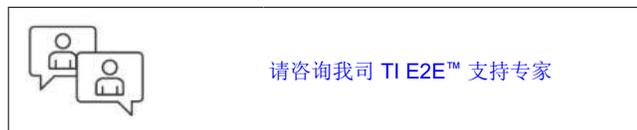
TIDA-011002	设计文件夹
AM2612	产品文件夹
DP83826AI	产品文件夹
TIOL221	产品文件夹
TPS274C65	产品文件夹
LMR51425	产品文件夹
TPS62A03	产品文件夹
LM74502	产品文件夹
SN74HCS594	产品文件夹
TSM36CA	产品文件夹
LMK3C0105	产品文件夹

特性

- 8 端口 IO-Link 控制器，每个端口支持 1A、COM3、400 μ s
- 10/100Mbit 多协议工业以太网
- 支持 EtherCAT、Profinet、Ethernet/IP、MQTT、Modbus
- 设计经过 EMI/EMC 测试

应用

- 通信模块
- 独立远程 IO



1 系统说明

传感器和执行器是最基本的自动化单元，它们向网络系统提供信息，并根据网络系统的指令采取行动。在传统设计中，这些器件都通过各种接口来连接到控制单元，而这些接口几乎不存在任何智能功能，也就很少或根本不交换配置和诊断信息。安装新设备需要在使用时手动进行配置。如果没有诊断，就无法进行及时的预防性维护。

IO-Link (国际电工委员会 [IEC] 61131-9) 是一种开放式标准协议，它可以满足对传感器、执行器等小型设备进行智能控制的需求。本标准提供了器件与通常用作现场总线和 PLC 网关的主控制器之间的低速点对点串行通信。建立的智能链路可以轻松地交换数据、配置和诊断信息。

IO-Link 连接通过一根长度不超过 20 米的非屏蔽三芯电缆建立，通常采用 M12 连接器，数据速率范围高达 230kbps，非同步最小周期时间为 400 μ s，+10%。四种工作模式支持双向输入/输出 (I/O)、数字输入、数字输出和禁用，

未指定安全机制和确定性数据传输。该协议使用名为“IO 设备描述” (IODD) 的配置文件，其中包含通信属性、器件参数、标识、过程和诊断数据，以及有关器件和制造商的详细信息。

部署 IO-Link 系统具有诸多优点，包括采用标准化布线、提高数据可用性、实现远程监控和配置、简化器件更换工作以及开展高级诊断。工厂管理者可以通过 IO-Link 接收不断更新的传感器数据，以为日后制定维护和更换计划提供重要依据。通过 IO-Link 主机，可以在无需手动设置的情况下，从 PLC 上更换传感或执行单元以及配置新器件，从而缩短停机时间。此外，还可以做到远程切换生产中所采用的配置，无需派人亲自下车间，因而能够简化定制产品的生产。工厂可以将生产线轻松升级为 IO-Link，因为 IO-Link 主站可以向后兼容现有的标准 I/O 装置和布线。这些功能降低了总体成本，提高了流程效率，并提高了机器可用性。

2 系统概述

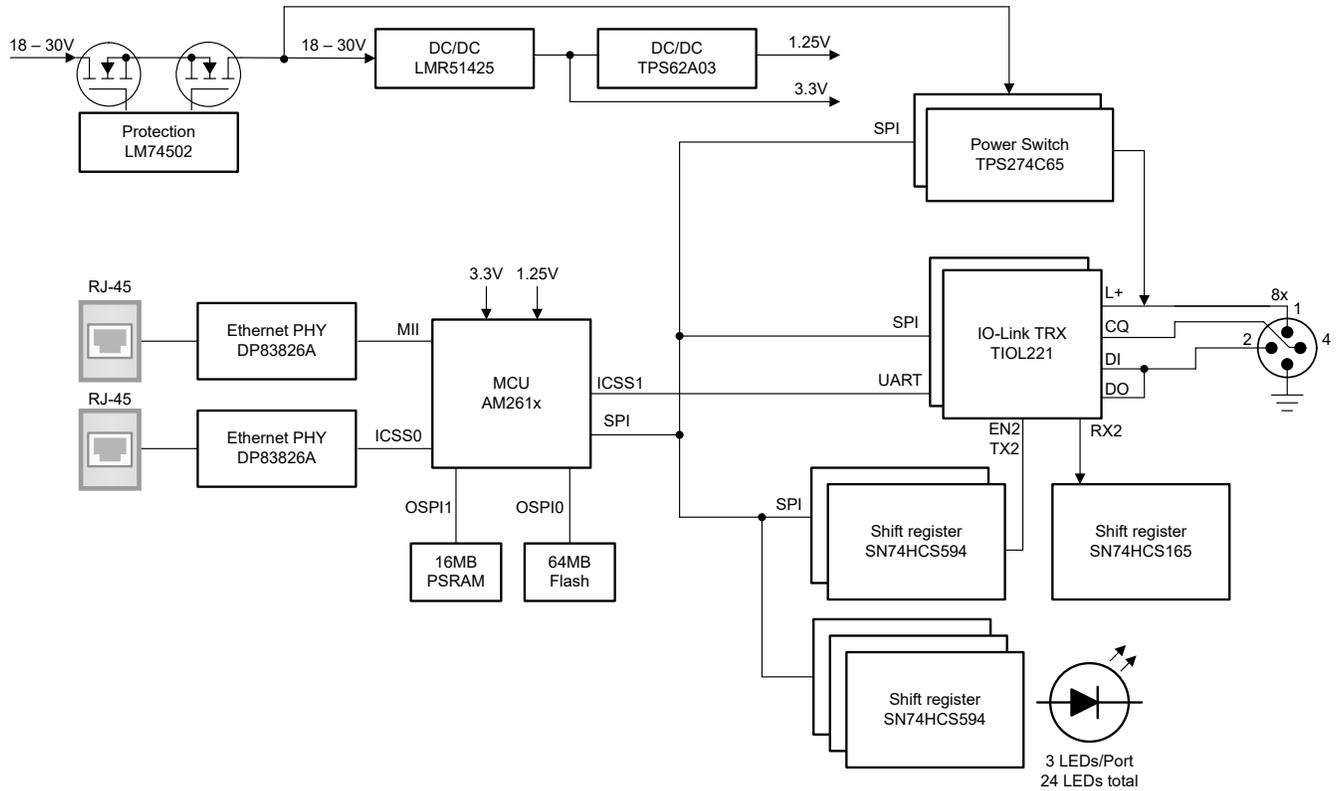


图 2-1. 方框图

2.1 设计注意事项

图 2-2 显示了此参考设计的简单方框图，它可以分为四个主要块：电源、以太网接口、IO-Link 接口及处理。

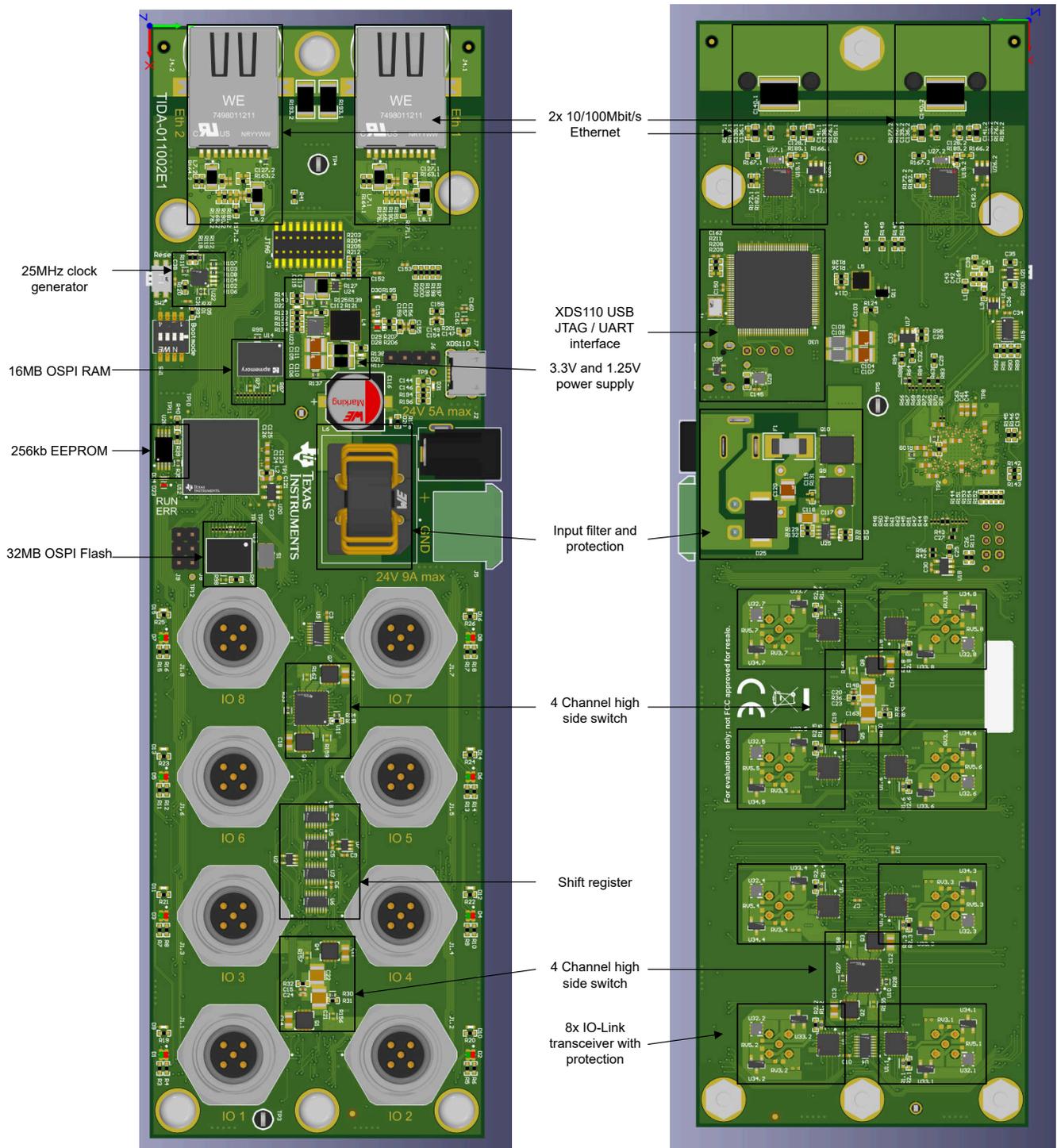


图 2-2. 参考设计的方框图

图 2-2 展示了这些块在物理板上的位置。电源由两个独立的块组成，一个通过 LM74502 实现输入保护，一个通过 LMR51425 和 TPS62A03 实现两个直流/直流转换器。保护功能需要更多布板空间来处理部分电流。具有两个直流/直流稳压器的电源占用的面积较小。

以太网接口使用 DP83826A PHY 和 RJ45 连接器实现，并集成了变压器以节省空间。两个 PHY (和 MCU) 由一个 25MHz 的通用时钟源 LMK3C0105 提供时钟。

对于 IO-Link 端口，每个端口使用一个 TIOL221，因此每个端口也可以使用数字 IO。四个端口使用一个 TPS274C65 高侧开关为 L+ 线路供电，因此 8 个端口需要两个 TPS274C65 器件。此设计在 L+ 线路上提供 1A 电流，还在每个输出上实现反向电流阻断。TPS274C65 具有 SPI，并包含一个 ADC，用于监控每个端口上的电流消耗。

AM261 MCU 用于处理。AM261 MCU 具有 16MB 的外部 RAM 及 32MB 的闪存。该处理器具有双核 Arm Cortex R5F，频率为 500MHz。AM261 的两个内部 ICSS 实现了 IO-Link 以及任何不同的工业以太网接口。

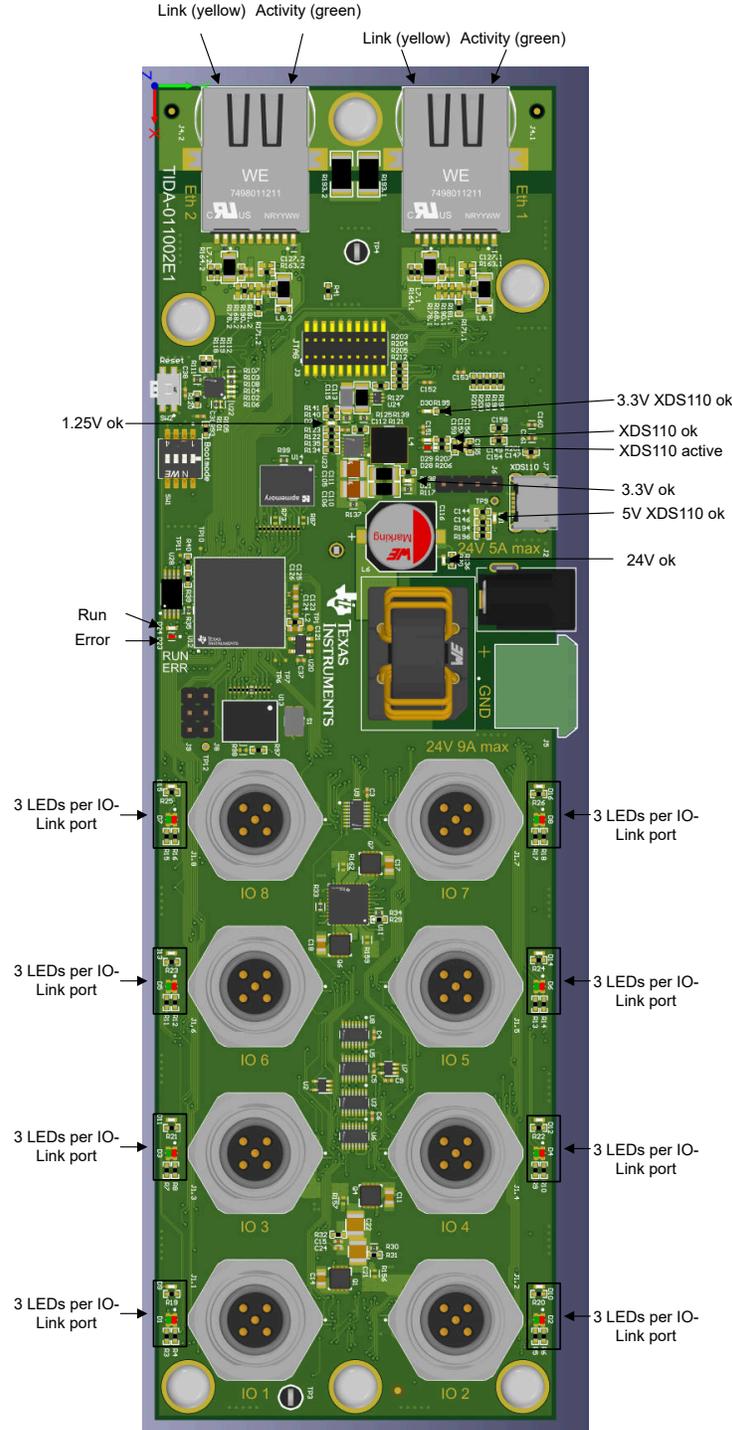


图 2-3. LED 与预期用途

此参考设计中的某些 LED 用于显示硬件状态，有些 LED 可以自由编程。

LED	功能
D20	保护存在后 24V
D21	提供 3.3V 电压
D22	提供 1.25V 电压
D23	由 AM261 GPIO 13 控制的错误 LED
D24	由 AM261 GPIO 控制的状态 LED 11
D28	XDS110 调试器的活动 LED
D29	XDS110 调试器的就绪 LED
D30	提供 3.3V 的 XDS110
D31	提供 5V 的 XDS110
D1 - D16	IO-Link 端口旁边的 LED，每个端口三个 LED，可通过移位寄存器自由编程
RJ45 连接器上的内部 LED	链路和活动 LED (可以通过以太网 PHY 的 MDIO 寄存器重复编程)

2.2 重点产品

2.2.1 AM2612

AM261x Sitara® Arm® 微控制器属于 Sitara AM26x 实时 MCU 系列，旨在满足下一代工业和汽车嵌入式产品复杂的实时处理需求。AM261x 器件具有可扩展的 Arm Cortex® R5F 性能和丰富的外设集，广泛适用于各种应用，同时提供安全特性和优化的外设以进行实时控制。

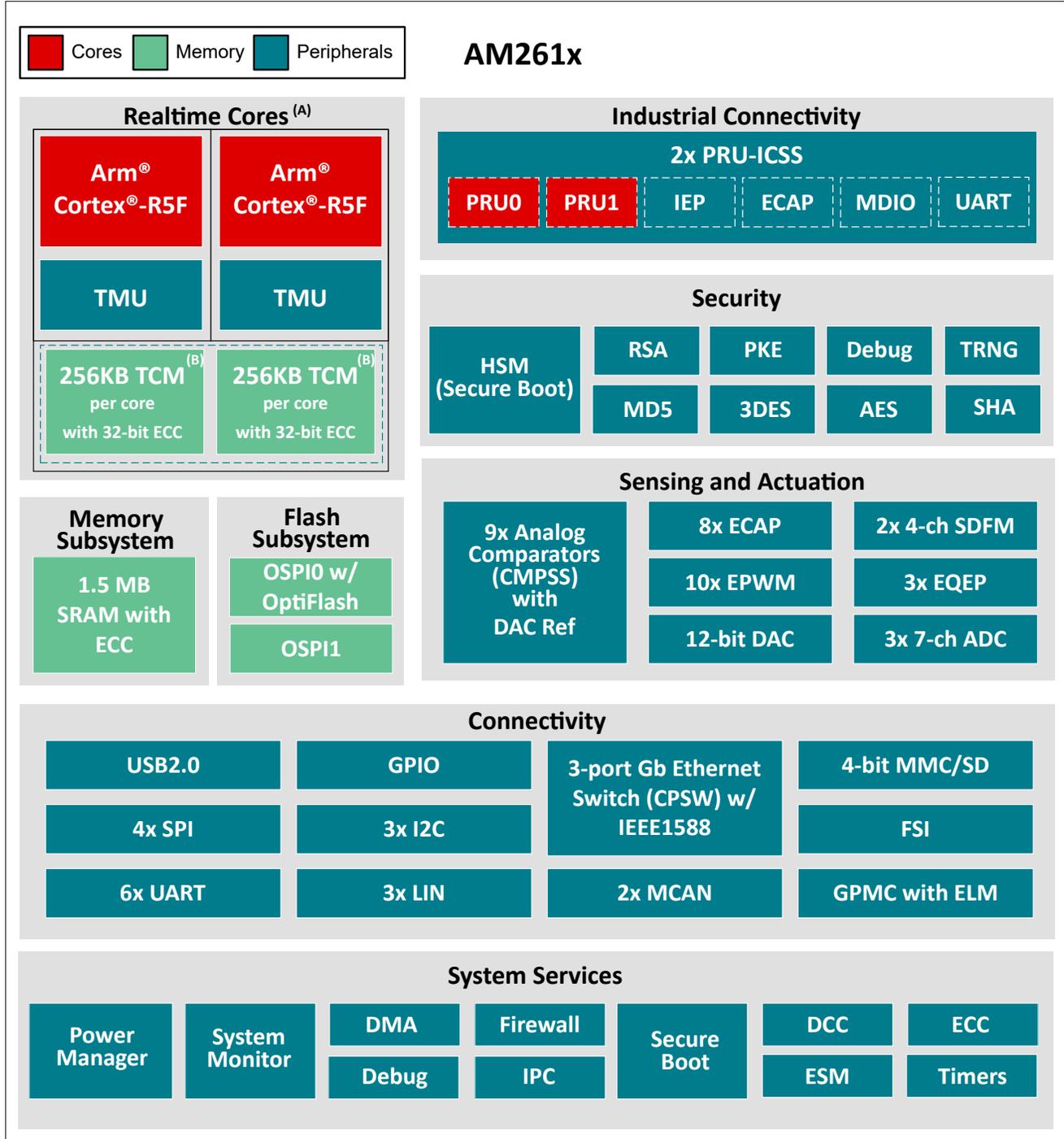


图 2-4. AM261x 功能框图

主要特性和优势：

- 外设支持系统级连接，例如千兆位以太网、USB、OSPI/QSPI、CAN、UART、SPI 和 GPIO。
- 由硬件安全管理器 (HSM) 管理的粒度防火墙支持开发人员满足严格的安全敏感型系统设计的要求。
- 多达两个 R5F 内核的集群以及每个内核 256KB 共享紧耦合存储器 (TCM) 和 1.5MB 共享 SRAM，共同显著降低了对外部存储器的需求。

2.2.2 TIOL221

TIOL221 收发器集成了具有主动反极性保护功能的两个低功耗输出驱动器。当此器件通过一个三线制接口连接至一个 IO-Link 主站时，控制器能够发起通信并与远程节点交换数据，而此时 TIOL221 则作为通信的完整物理层运行。该器件还集成了一个辅助 DI 通道。

该器件能够承受高达 1.2kV (500Ω) 的 IEC 61000-4-5 浪涌，并具有集成式的反极性保护功能。除了用于实现可配置性和扩展诊断能力的 SPI，还有一个简单的引脚可编程接口，可以方便地与控制器电路连接。可以使用外部电阻器或经由 SPI 按配置的限制来配置输出电流限制。TIOL221 可配置为驱动唤醒脉冲并用于 IO-link 主站应用。提供了故障报告和内部保护功能，可应对欠压、过流和过热条件。

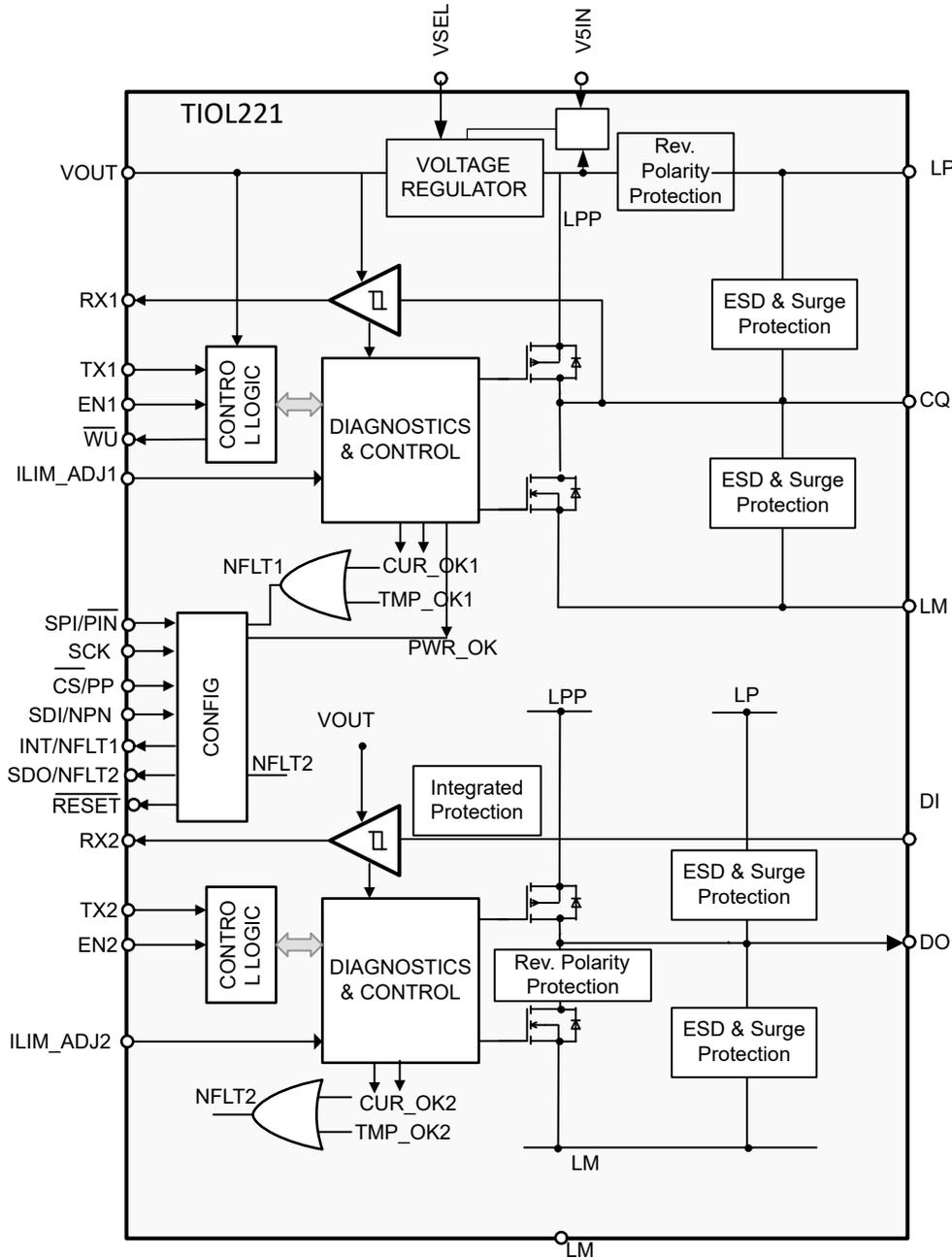


图 2-5. 方框图

2.2.3 DP83826A

DP83826Ax 能够提供很低的不确定性延迟和低功耗，并支持 10BASE-Te、100BASE-TX 以太网协议，可以满足实时工业以太网系统中的严格要求。该器件包含可实现快速链接的硬件自举、快速链路丢失检测模式以及用于对系统上的其他模块进行时钟同步的专用参考 CLKOUT。

两种可配置模式为基本模式及增强模式。BASIC 模式是用通用以太网引脚排列的标准以太网模式。增强型以太网模式支持标准以太网模式和多个工业以太网现场总线应用，并具有附加功能和硬件自举配置。

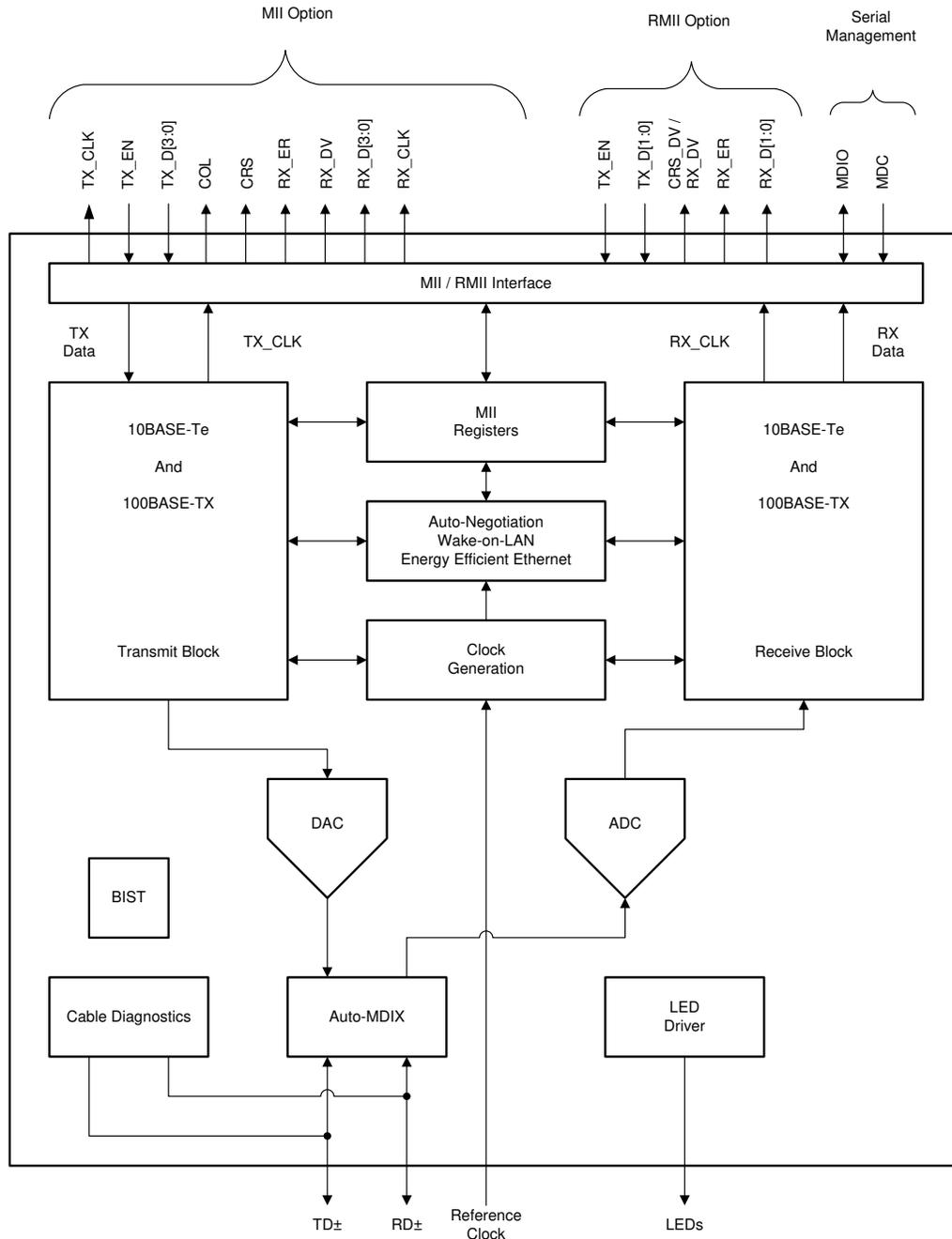


图 2-6. 功能方框图

2.2.4 TPS274C65

TPS274C65xS 器件是一款具有串行接口 (SPI) 控制功能的四通道智能高侧开关，旨在满足工业控制系统的要求。72mΩ 的低 RDSON 可更大限度减少器件功耗，即使提供大的输出负载电流时也是如此。该器件集成了保护和诊断功能，可保证即使在发生短路或负载故障等不利事件时也能提供系统保护。该器件通过可靠的电流限值提供负载保护，电流限值在 250mA 至 2.45A 范围内可调，可在任何输出负载电流下提供保护。TPS274C65xS 具有可配置的浪涌电流周期，可在高浪涌电流负载、更快速为容性负载充电或驱动白炽灯泡的条件下，在导通期间设置更高的电流限值。

TPS274C65xS 还提供精确的电流检测和集成式模数转换器 (AS)，从而改进负载诊断。通过以数字方式报告负载电流，该器件支持通过任何隔离栅进行通信，同时实现预测性维护和负载诊断，从而延长系统寿命。此外，还集成了其他诊断功能，例如导通状态或关断状态开路负载检测和电源短路检测。

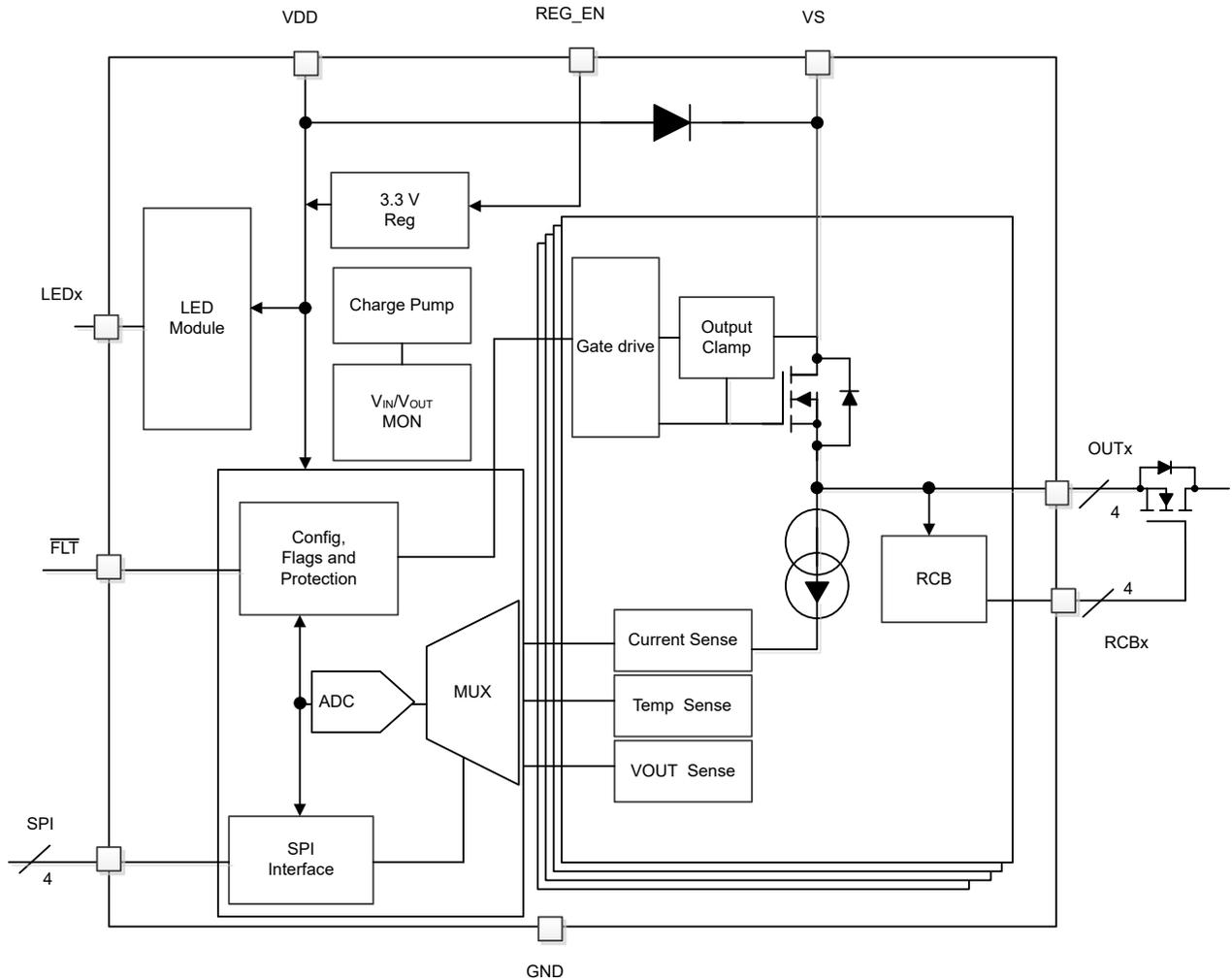


图 2-7. 功能方框图

2.2.5 LMK3C0105

LMK3C0105 是一款具有 SSC 支持的 5 输出无基准时钟发生器。该器件基于 TI 专有的体声波 (BAW) 技术，无需任何晶体或外部时钟基准即可提供 $\pm 25\text{ppm}$ 时钟输出。该器件可以同时提供 5 个 SSC 时钟、5 个非 SSC 时钟、或者混合 SSC 和非 SSC 时钟。五个输出最多可生成三种不同的输出频率。每个输出通道可选择任一 FOD 作为频率源来生成四个 LVCMOS 时钟。REF_CTRL 引脚用作第五个 LVCMOS 时钟输出，并可选择任一 FOD 作为源。

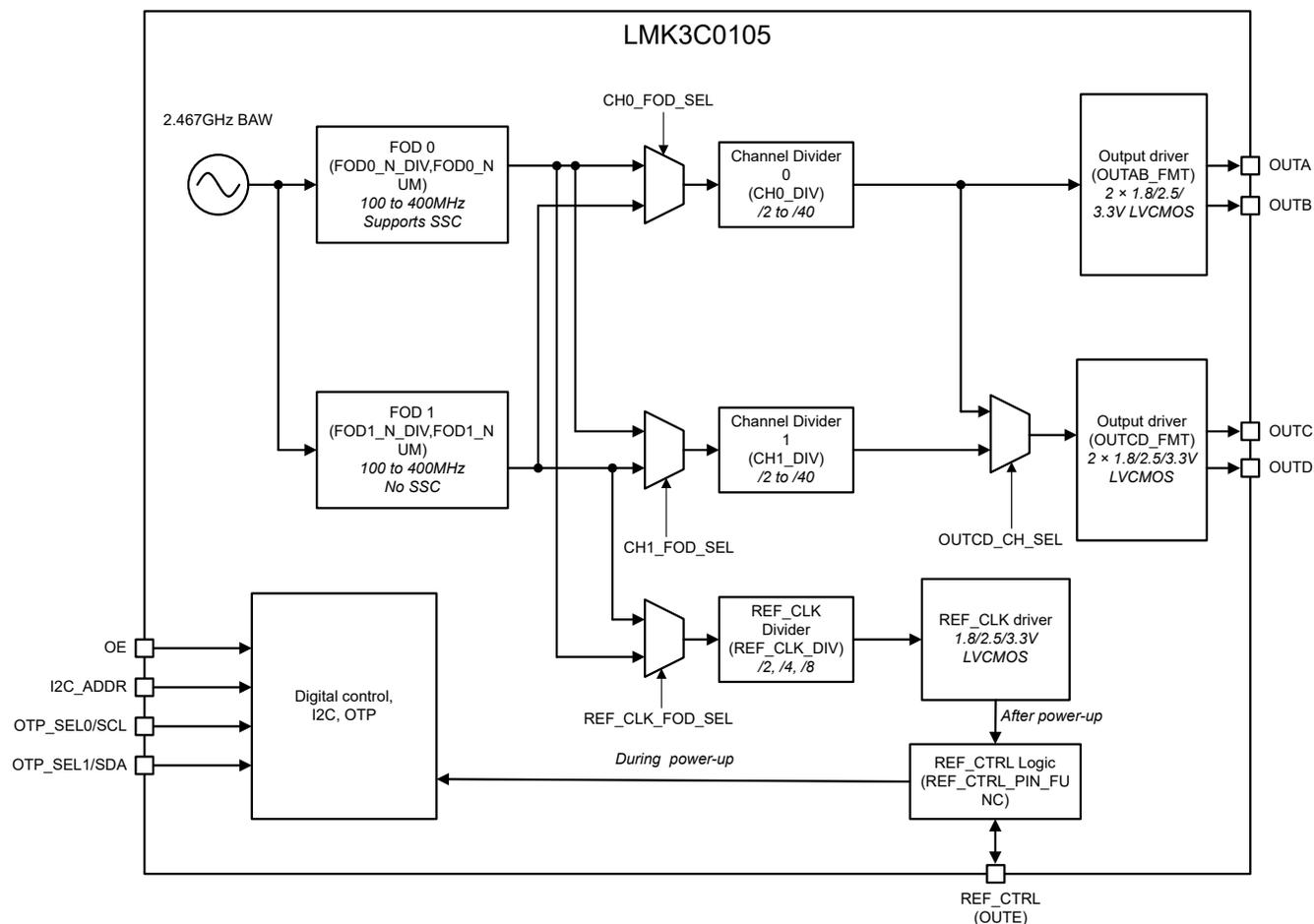


图 2-8. LMK3C0105 功能框图

2.2.6 LM74502

LM74502 和 LM74502H 控制器与外部背对背连接的 N 沟道 MOSFET 配合工作，可实现低损耗反极性保护和负载断开的器件。该器件也可以配置为具有过压保护功能的负载开关，用于驱动高侧 MOSFET。3.2V 至 65V 的宽电源输入范围可实现对众多常用直流母线电压（例如，12V、24V 和 48V 输入系统）的控制。

该器件可以承受低至 -65V 的负电源电压并保护负载免受这些电压的影响。LM74502 和 LM74502H 没有反向电流阻断功能，仅用于提供输入反极性保护。

LM74502 控制器为外部 N 沟道 MOSFET 提供电荷泵栅极驱动。当使能引脚处于低电平时，控制器关闭，消耗大约 1 μ A 的电流，从而在进入睡眠模式时提供低系统电流。LM74502 和 LM74502H 还具有可编程的过压和欠压保护功能，可在发生故障时将负载从输入源切断。这些器件采用 2.9mm \times 1.6mm 8 引脚 DDF 封装，额定工作温度范围为 -40 $^{\circ}$ C 至 +125 $^{\circ}$ C。

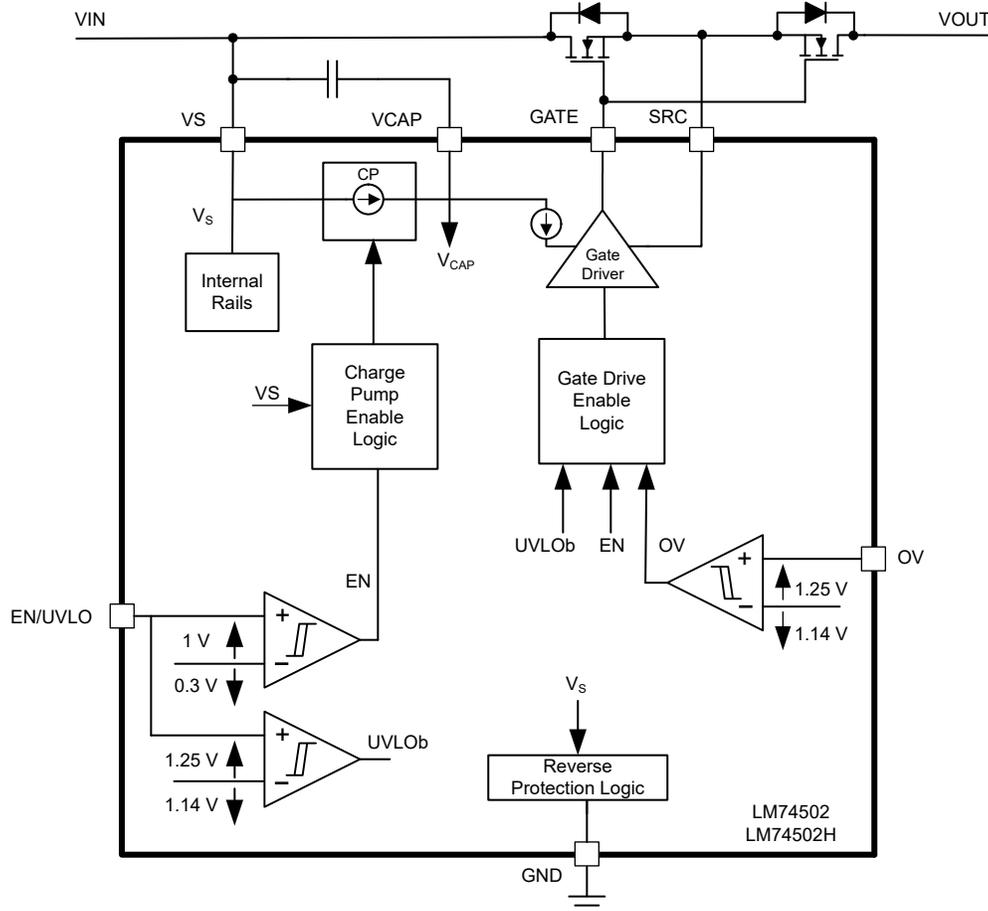


图 2-9. 功能方框图

2.2.7 LMR51425

LMR514x5 是一款简单易用的宽 VIN 同步降压转换器，能够驱动高达 2.5A 和 3.5A 的负载电流。该器件具有 4V 至 36V 的宽输入范围，适用于从非稳压源进行电源调节的各种工业应用。

LMR514x5 具有可调开关频率，该频率可以通过外部电阻在 200kHz 至 1.1MHz 范围内调节，这提供了优化效率或外部元件尺寸的灵活性。该器件具有可在轻负载时实现高效率的脉冲频率调制 (PFM 版本) 和实现恒定频率的强制脉宽调制 (FPWM 版本)，并可在整个负载范围内实现低输出电压纹波。软启动和补偿电路在内部实现，从而更大限度地减少了器件所用的外部元件。

该器件内置保护功能，例如逐周期电流限制、断续模式短路保护以及功率耗散过大情况下的热关断功能。LMR514x5 采用 WSON-12 封装。

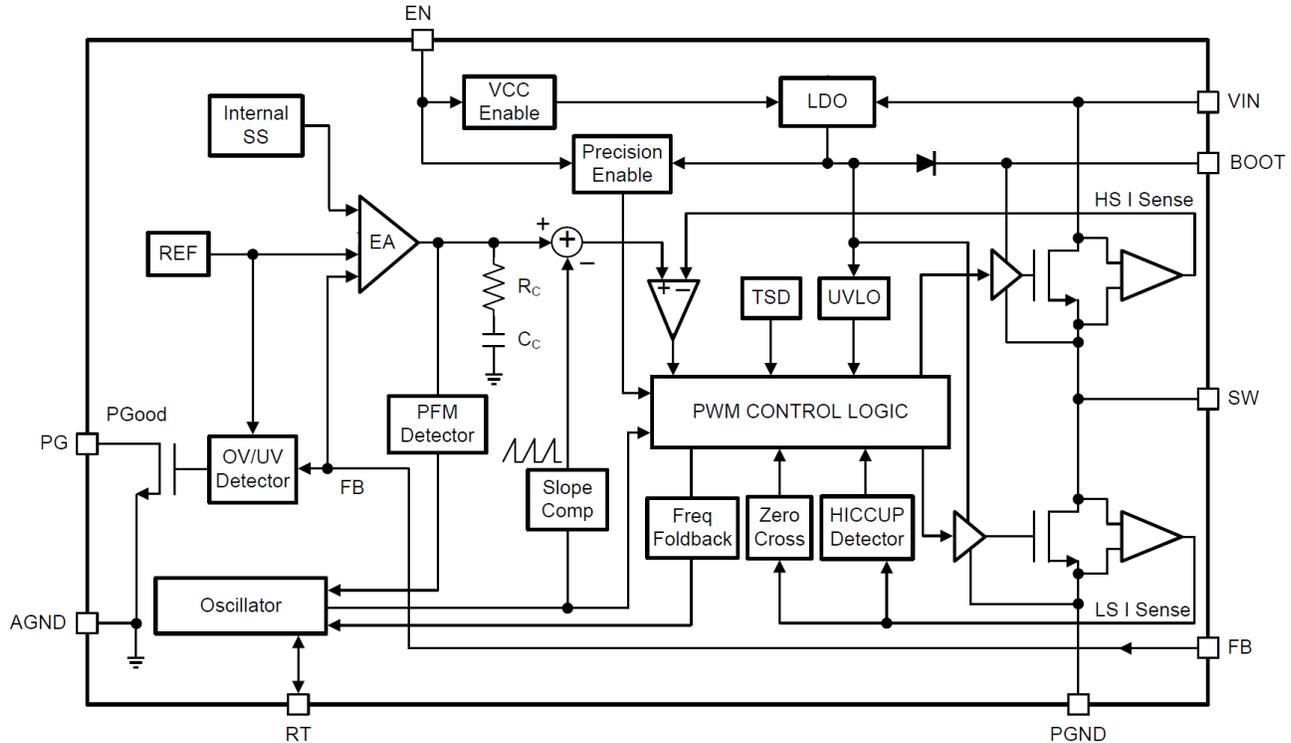


图 2-10. 功能方框图

2.2.8 TPS62A03

TPS62A03 和 TPS62A03A 是专为高效率和紧凑型设计尺寸而设计的同步降压型直流/直流转换器。此器件集成了能够传送高达 3A 输出电流的开关。在中等负载至重负载条件下，该器件在脉宽调制 (PWM) 模式下以 2.2MHz 开关频率运行。在轻载情况下，TPS62A03 会自动进入节能模式 (PSM)，从而在整个负载电流范围内保持高效率。此器件的 TPS62A03A 型号以固定开关频率在整个负载电流范围内以 PWM 模式运行。关断时，这两款器件的电流消耗量也超低。

TPS62A03 和 TPS62A03A 通过一个外部电阻分压器提供可调节输出电压。内部软启动电路可限制启动期间的浪涌电流。过流保护和热关断会在故障条件下保护器件和应用。电源正常信号指示输出电压处于正确调节中。

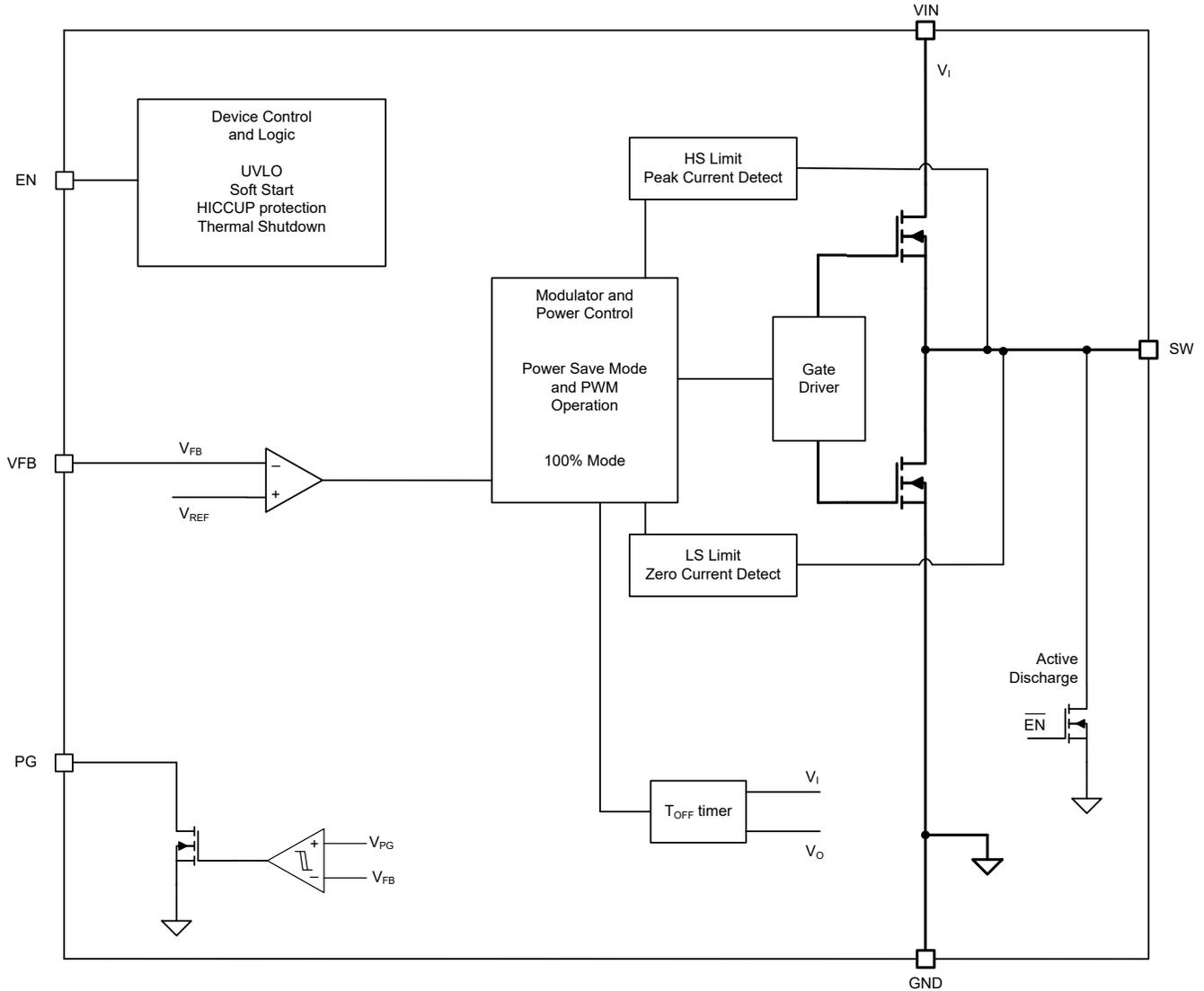


图 2-11. 功能方框图

2.2.9 TSM36CA

TSM36CA 是一款 36V、双向 TVS 保护二极管，专为钳制 ESD 和浪涌等有害瞬变而设计。TSM36CA 可将高达 20A 的 IEC 61000-4-5 故障电流进行可靠分流，以保护系统免受高功率瞬态冲击或雷击。TSM36CA 器件的额定 ESD 冲击消散值高达 $\pm 30\text{kV}$ （接触放电和空气间隙放电），这超过了 IEC 61000-4-2 国际标准中规定的最高级别（4 级）。

此外，TSM36CA 采用小型引线式 SOT-23 (DBZ) 封装，尺寸大概比业界通用 SMA 封装小 50%。器件的漏电流和电容都非常低，可以最大限度减少保护线路所受影响。

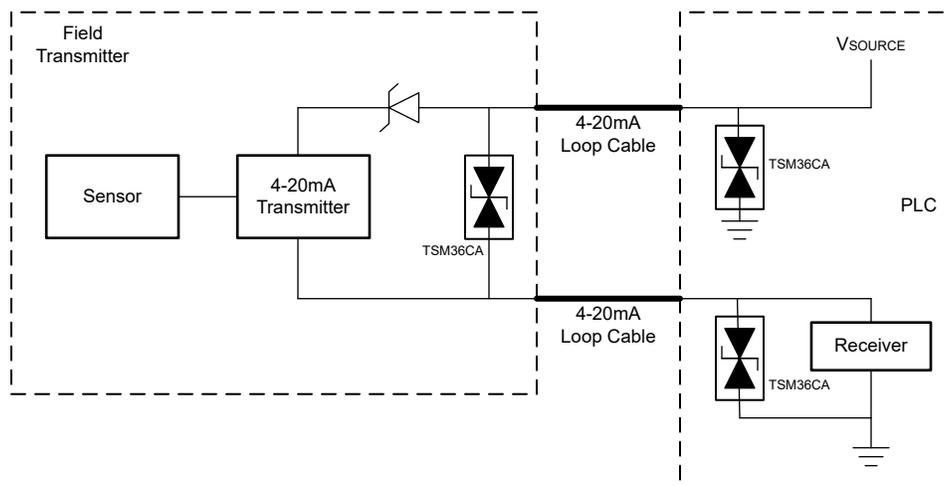


图 2-12. 典型应用图

2.2.10 TVS3300

TVS3300 可将高达 35A 的 IEC 61000-4-5 故障电流进行可靠分流，以保护系统免受高功率瞬态冲击或雷击。该器件为满足常见的工业信号线路 EMC 要求提供了备选方案，可通过 $42\ \Omega$ 电阻进行耦合的方式承受最高 $\pm 1\text{kV}$ IEC 61000-4-5 开路电压。TVS3300 使用独特的反馈机制，可在故障期间提供精确的平缓钳位，将系统承压电压稳定保持在 40V 以下。严格的电压调节使设计人员能自信地选用更低耐压的系统元件，降低系统成本与复杂度，而不会牺牲稳健性。

此外，TVS3300 采用小型 $1\text{mm} \times 1.1\text{mm}$ WCSP 和 $2\text{mm} \times 2\text{mm}$ SON 封装，专为空间受限的应用而设计，与业界通用 SMA 和 SMB 封装相比，其尺寸可减小 90%。器件的漏电流和电容都非常低，可最大限度减少保护线路所受影响。为了保证在产品的整个寿命期间提供可靠保护，TI 在高温环境下对 TVS3300 进行了 4000 次重复浪涌冲击测试，但器件性能未发生任何变化。

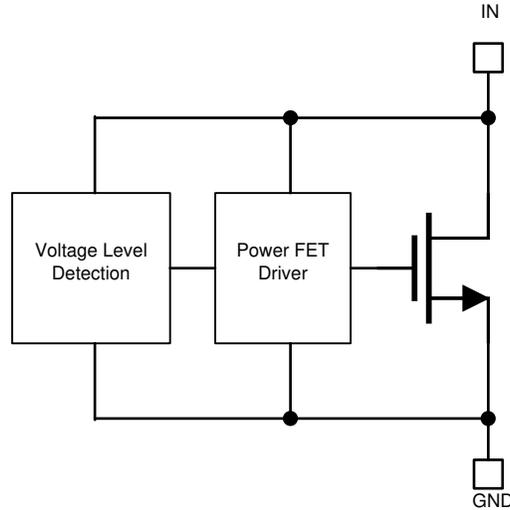


图 2-13. 功能方框图

2.2.11 SN74HCS594

SN74HCS594 器件包含一个可对 8 位 D 类存储寄存器进行馈送的 8 位串行输入、并行输出移位寄存器。所有输入均包括施密特触发架构，因此消除了由边沿变化缓慢或高噪声输入信号导致的任何错误数据输出。存储寄存器具有并行输出。移位寄存器和存储寄存器有单独的时钟和直接覆盖清零 (SRCLR、RCLR) 输入。二者还有用于级联结构的串行输出 (QH')。

移位寄存器 (SRCLK) 和存储寄存器 (RCLK) 的时钟均为正边沿触发。如果将两个时钟连接在一起，则移位寄存器比存储寄存器早一个脉冲。

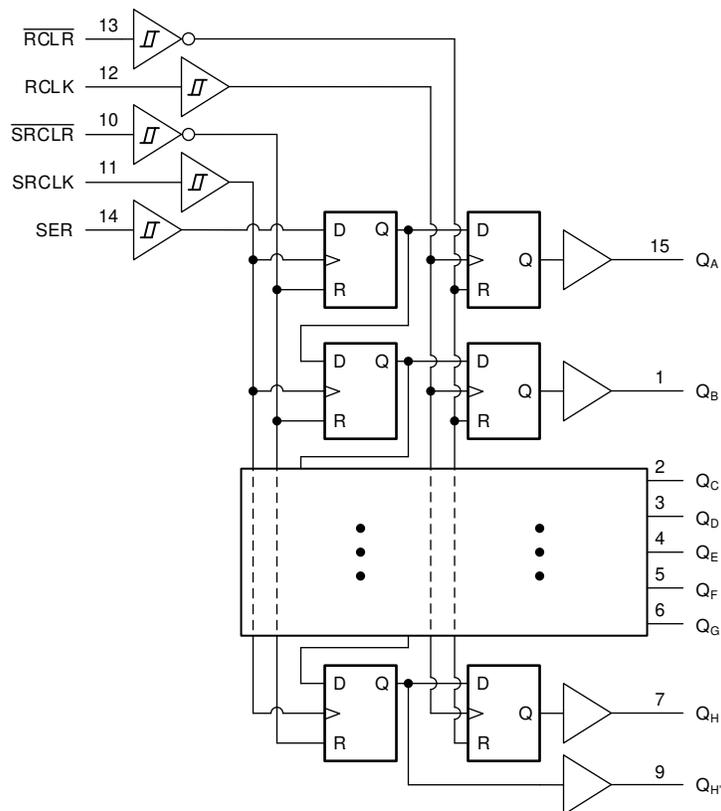


图 2-14. SN74HCS594 的逻辑图 (正逻辑)

2.2.12 SN74HCS165

SN74HCS165 是一款具有施密特触发输入的并行或串行输入/串行输出 8 位移位寄存器。

该器件具有两种运行模式：加载数据及移位数据。

当移位或负载 (SH/LD) 输入保持在低电平状态时，内部寄存器中会加载来自八个字母所表示输入 (A-H) 的数据。此操作是异步的。在此状态下，输出 (Q) 与输入 H 具有相同的状态，而反相输出 (\bar{Q}) 具有相反的状态。

当移位或负载 (SH/LD) 输入保持在高电平状态时，内部寄存器将保持当前状态，直到接收到时钟脉冲。在时钟 (CLK) 输入的上升沿，来自串行输入的数据加载到第一个寄存器中，内部寄存器中的数据移动一个位置。最后一个寄存器上的初始值被删除。输出 (Q) 始终与最后一个寄存器处于相同的状态，并且反相输出 (\bar{Q}) 具有相反的状态。时钟抑制 (CLK INH) 输入可以保持高电平，以防止检测到时钟脉冲。CLK 和 CLK INH 是可互换输入。

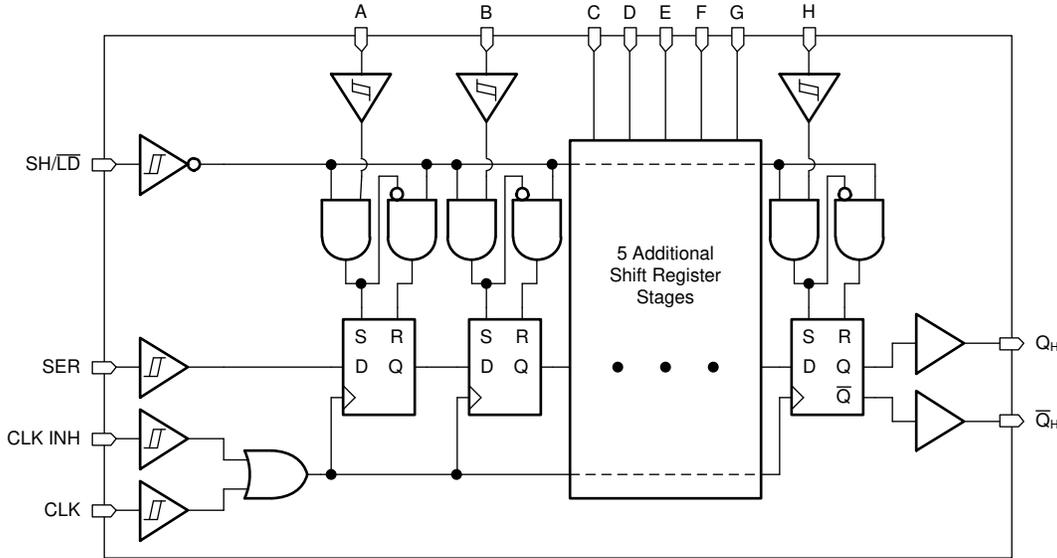


图 2-15. SN74HCS165 的逻辑图 (正逻辑)

2.2.13 ESD204

ESD204 提供的低钳位和高差分带宽使器件能够干净地传输高速信号，同时为下游器件提供强大的保护。此器件具有每通道 0.55pF 的低电容，旨在保护速率高达 6Gbps 的高速接口，例如 HDMI 2.0、HDMI 1.4、USB 3.0 和以太网 1G。低动态电阻和低箝位电压可保持系统级保护，防止瞬态事件。

ESD204 采用业界通用的 USON-10 (DQA) 封装。封装具有直通布线，其引脚间距为 0.5mm，能够简化版应用实现并缩短设计时间。

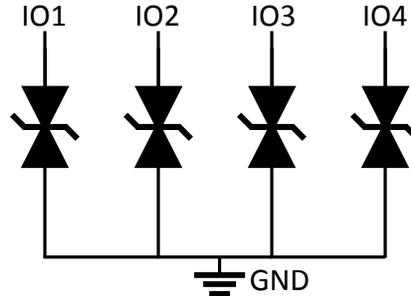


图 2-16. 功能方框图

2.2.14 ESD441

ESD441 是一款单向 ESD 保护二极管，用于保护数据线路和其他 I/O 端口。ESD441 的额定 ESD 冲击消散值高达 $\pm 30\text{kV}$ ，符合 IEC 61000-4-2 国际标准（高于 4 级）。

该器件具有 1pF（典型值）IO 电容，可为 USB 2.0 等协议提供高速接口保护。指定了极低动态电阻（0.1 Ω ）和钳位电压（16TLP 时为 7.6V），可针对瞬态事件提供系统级保护。

30kV ESD 等级和 6 A 浪涌采用微型封装，可提供强大的瞬态保护，用于保护便携式电子产品和其他空间狭小应用（如可穿戴设备）中的 5.5 V 电源轨。

ESD441 采用业界通用的 0201 和 0402 封装。



图 2-17. 功能方框图

2.2.15 TPD2E2U06

TPD2E2U06 是一款双通道、低电容 TVS 二极管 ESD 保护器件。该器件根据 IEC 61000-4-2 标准提供 $\pm 25\text{kV}$ 接触放电和 $\pm 30\text{kV}$ 空气间隙 ESD 保护。TPD2E2U06 的 1.5pF 线路电容使该器件成为各种应用的绝佳选择。

典型的应用接口为 USB 2.0、LVDS 和 I2C。

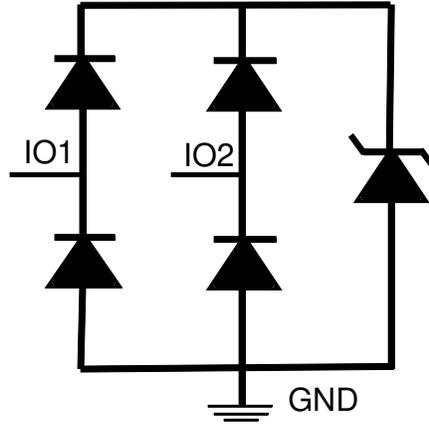


图 2-18. 功能方框图

2.2.16 TPS7A3701

TPS7A37 属于 LDO 稳压器系列，该系列使用 NMOS 传输晶体管来实现超低压降性能和反向电流保护。这些特性与使能输入结合，使得 TPS7A37 非常适合便携式应用。这个稳压器系列提供固定输出电压版本和一个可调输出版本的宽范围选择。所有版本都具有过热以及过流保护，其中包括折返电流限制。

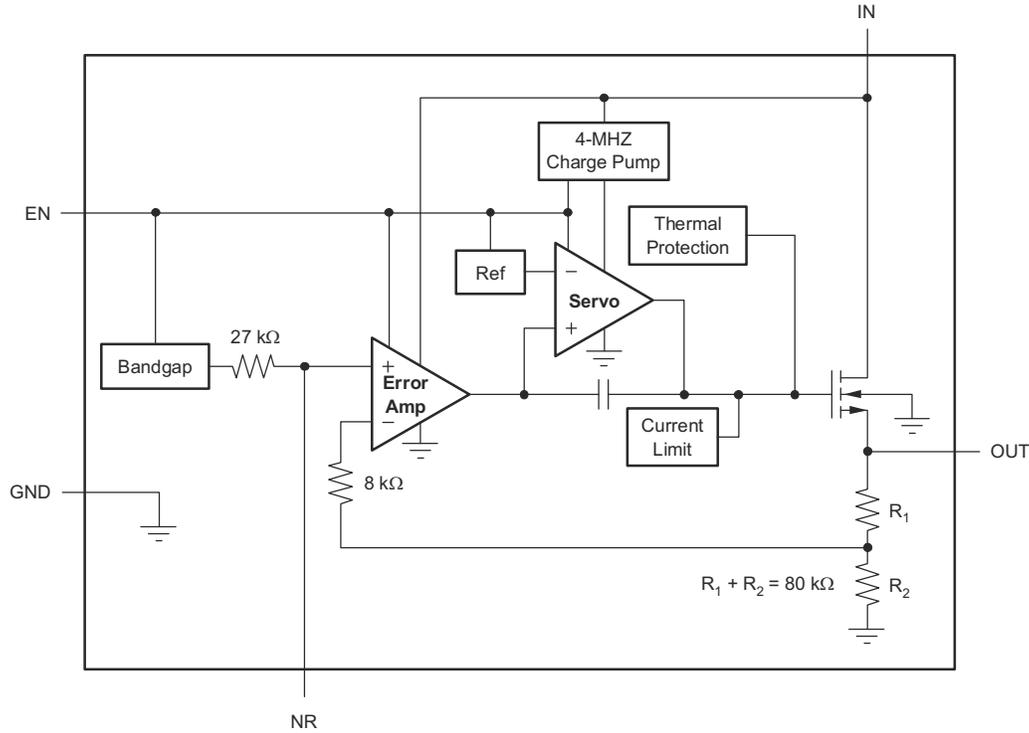


图 2-19. 固定电压版本

2.2.17 MSP432E401

SimpleLink™ MSP432E401Y Arm Cortex-M4 微控制器 (MCU) 可提供顶级性能和高级集成。MSP432E4 产品系列适用于需要大量控制处理能力和连接能力，同时要求具有成本效益的应用，例如以下所列应用：

- 工业通信设备
- 网络设备、网关和适配器
- 住宅和商业场所监测和控制
- 远程连接和监控
- 安防和门禁系统
- HMI 控制面板
- 工厂自动化控制
- 测试和测量设备
- 消防和安全系统
- 运动控制和功率反转
- 医疗仪器
- 游戏设备
- 电子销售终端 (POS) 显示器
- 智能能源和智能电网设备
- 智能照明控制
- 车辆跟踪

MSP432E401Y MCU 在高度连接的新型设计中集成了许多通信功能，可支持关键的实时控制，并在性能和功耗之间实现了平衡。MCU 具有集成式通信外设以及其他高性能的模拟和数字功能，为开发从人机界面到联网系统管理控制器在内的许多不同目标应用奠定了坚实的基础。

MSP432E401Y MCU 可以访问 Arm、片上系统 (SoC) 基础设施以及大型用户社区的开发工具。此外，该 MCU 使用 Arm 兼容 Thumb 的 Thumb-2 指令集来降低内存要求和成本。

最后，在使用 SimpleLink SDK 时，MSP432E401Y MCU 与 SimpleLink 系列的所有成员代码兼容，提供了满足精确需求的灵活性。

TI 提供以下工具来帮助快速进入市场：

- 评估和开发板
- 支持文档，例如白皮书和应用手册
- 易于使用的外设驱动程序库
- 强大的支持、销售及分销网络

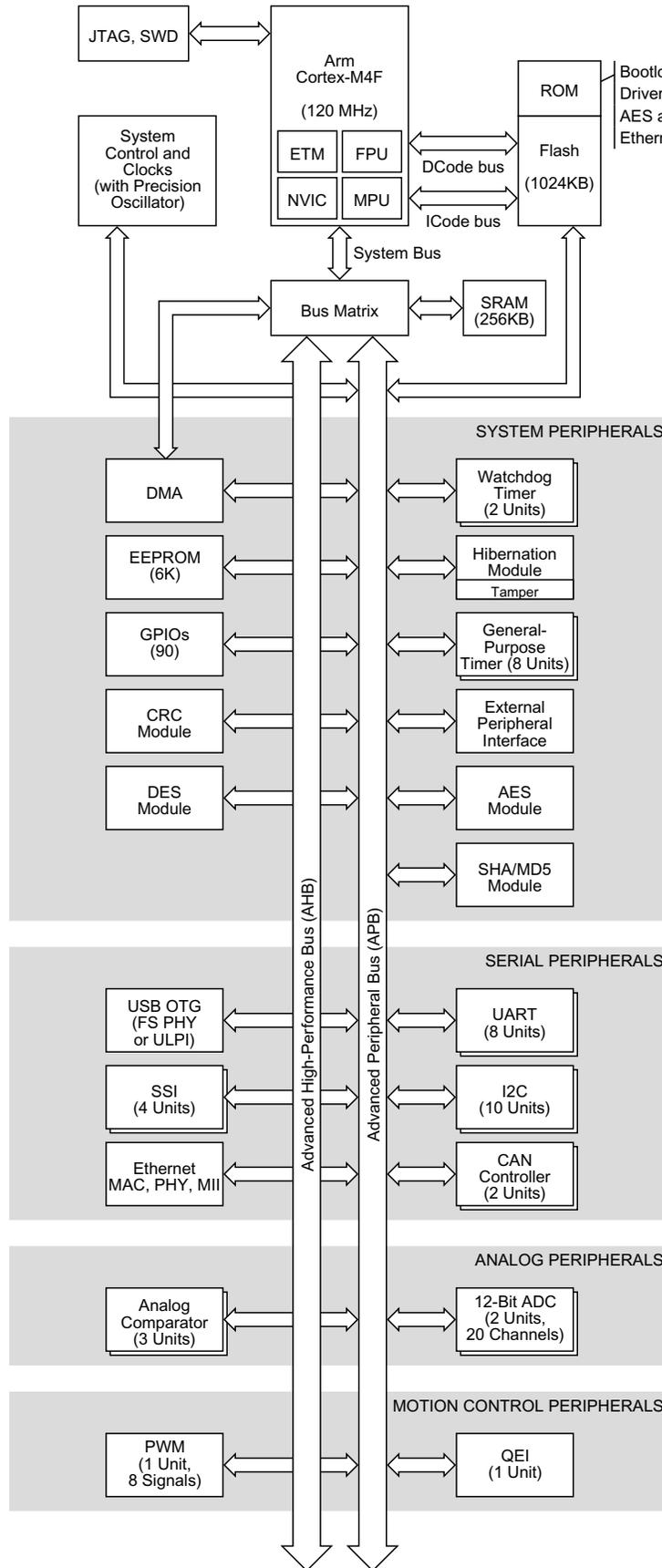


图 2-20. 简要方框图

2.2.18 CSD18540Q5B

这款 $1.8\text{m}\Omega$ 、 60V NexFET™ 功率 MOSFET 旨在通过 SON $5\text{mm}\times 6\text{mm}$ 封装最大限度地减少功率转换应用中的损耗。

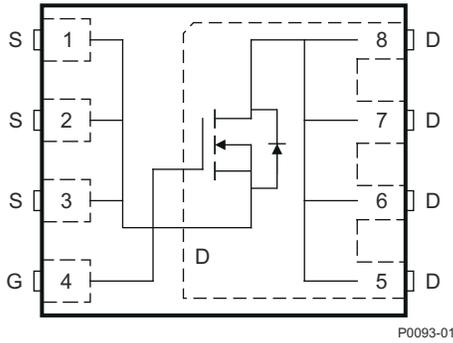


图 2-21. 顶视图

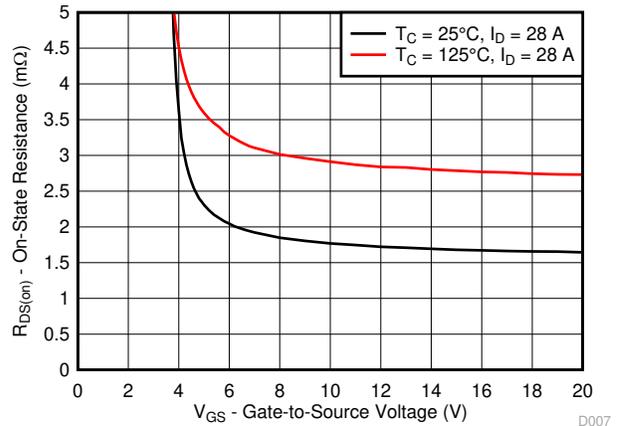


图 2-22. $R_{DS(on)}$ 与 V_{GS} 间的关系

2.2.19 CSD18543Q3A

这款 60V $8.1\text{m}\Omega$ $3.3\text{mm}\times 3.3\text{mm}$ SON NexFET™ 功率 MOSFET 专用于更大限度地降低功率转换应用中的损耗。

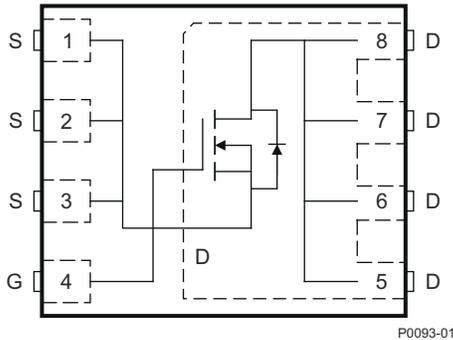


图 2-23. 顶视图

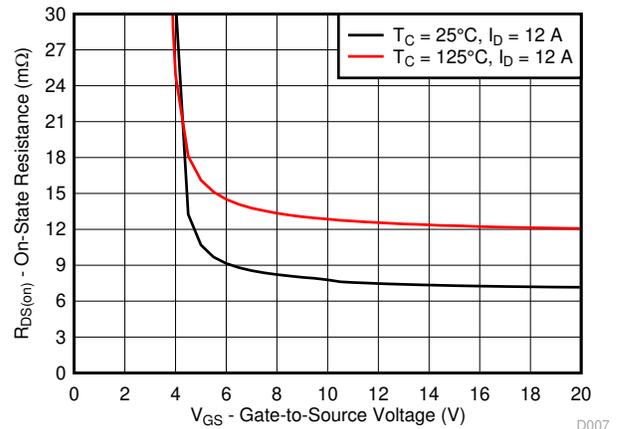


图 2-24. $R_{DS(on)}$ 与 V_{GS} 间的关系

3 系统设计原理

本部分介绍了该参考设计的硬件架构和主要实施方式，包括元件选型、布局提示和 EMC 指南。

3.1 电源和保护

为了实现设计简易性和成本效益，此设计不使用 PMIC，而是使用最少数量的电源轨。所有器件要么直接在输入电压上运行（IO-Link 收发器，高侧开关），要么在 3.3V 电源轨上运行（以太网 PHY、闪存、RAM，移位寄存器，时钟）。CPU 内核需要 1.25V 电压并且需要单独的稳压器。CPU 所需的 1.8V 由 CPU 在内部从 3.3V 生成，不需要额外的直流/直流转换器或 LDO。

这将电源树简化为如下所示方框图。在不使用 PMIC 的情况下，用户还需要处理电源序列，并在电源稳定时使 CPU 解除复位状态。图 3-1 还展示了设计的电源序列。

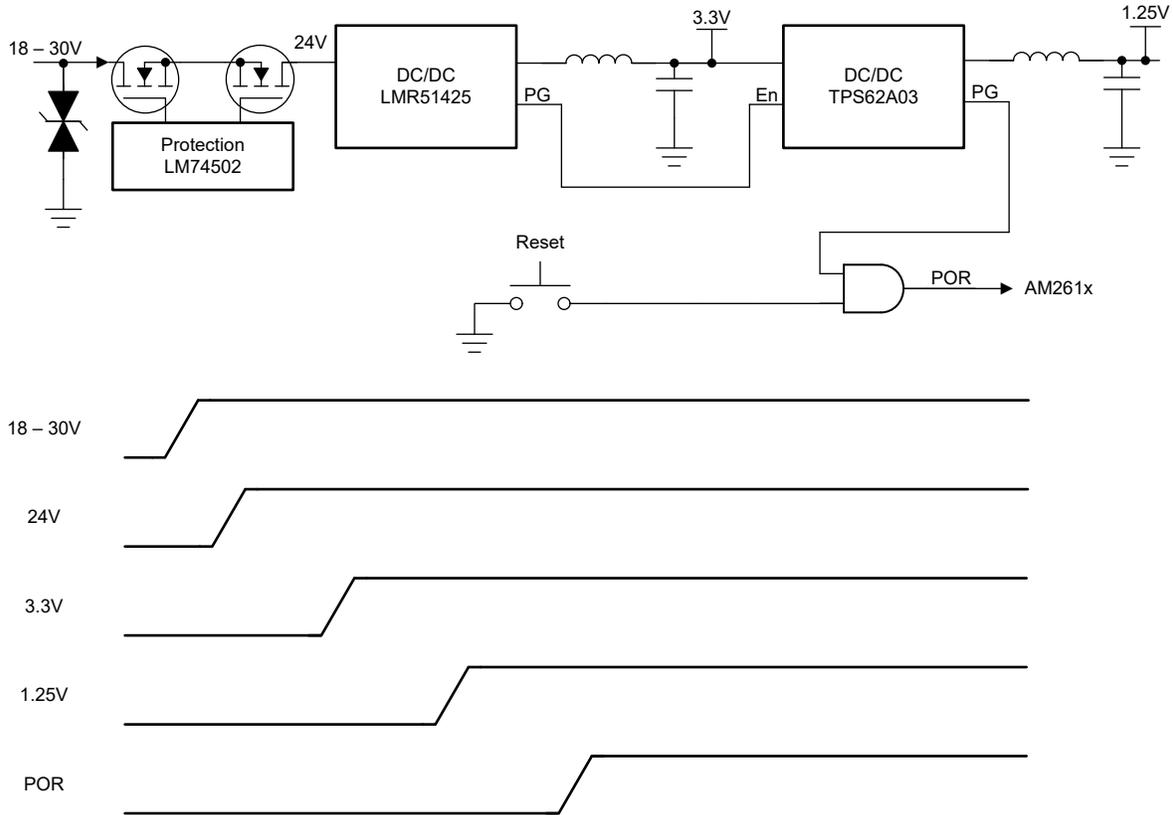


图 3-1. 电源树和复位生成

3.1.1 LM74502 输入保护

LM74502 驱动两个 FET，它们必须传递完整电流，具有 8 个端口，每个端口允许 L+ 电流为 1A，这将增加到 8A 以上。采用了 CSD18540Q5B 设计，并对 CSD18531Q5A 进行了测试，同时提供较低电流选项。

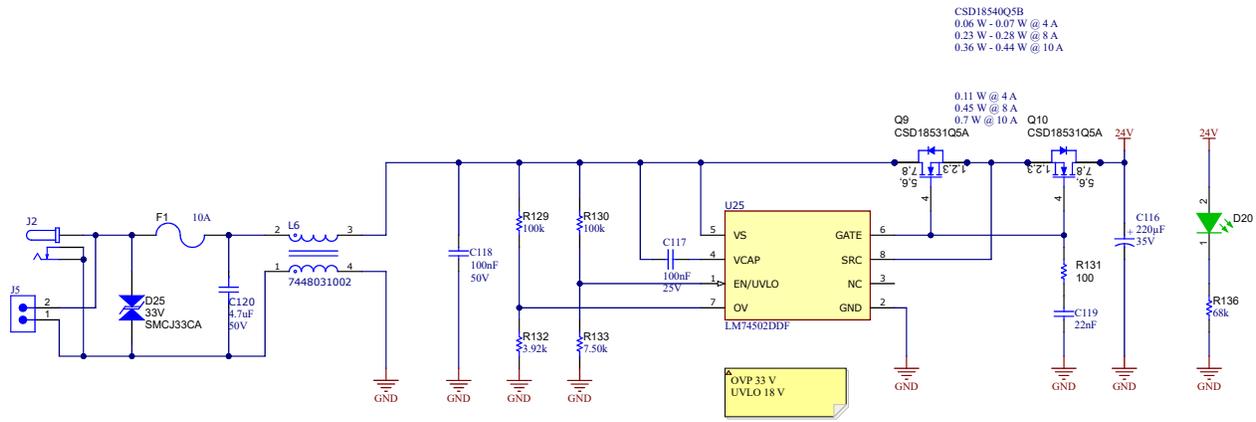


图 3-2. 利用 LM74502 提供输入保护

LM74502 被编程为在电压至少为 18V 时打开系统，并在电压升高到 33V 以上时关闭系统。当电压高于 33V 时（例如在浪涌事件或严重过压期间），TVS 二极管会钳制到安全水平，以防止损坏 LM74502 和 FET。

为了实现平稳启动，FET 栅极上的压摆率受到限制。当压摆率受到限制时，FET 会在线性区域工作一段时间。确保在 SOA 内运行 FET。但是，在系统启动时不会消耗大量电流。启动时仅需要为电容器充电，开始时剩余的系统处于 100mA 范围内。高电流运行在 CPU 初始化高侧开关并导通输出之后开始。用户可控制此操作，并可延迟操作，直到 FET 完全导通。

选择的共模滤波电感器可使第一个直流/直流转换器开关频率实现良好的衰减。第一个直流/直流转换器在 500kHz 的 FPWM 模式下运行，共模电感器具有 26dB 的额定衰减。此外，共模滤波器需要能够处理最大电流。最大额定电流为 10A 时，所选电感器非常适合该应用。

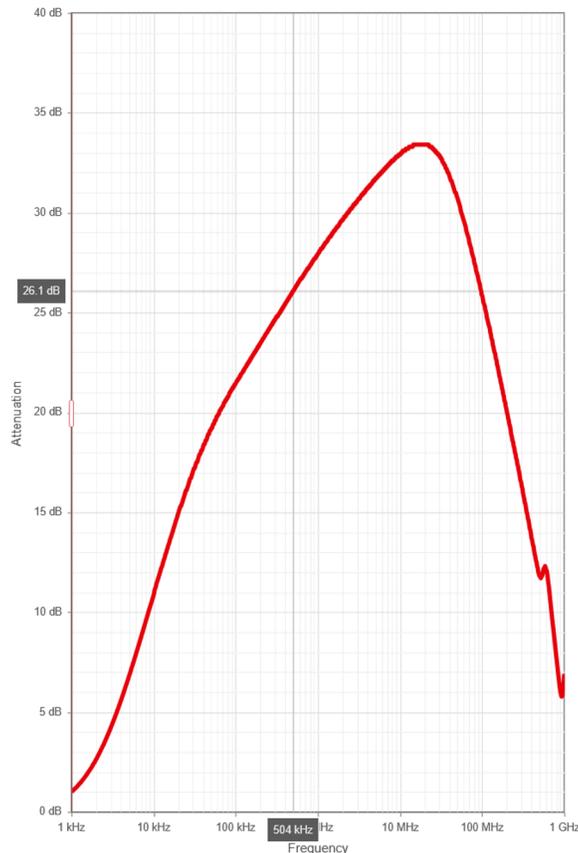


图 3-3. CMC 滤波器 7448031002 的衰减

通过将电容器也放置在共模滤波器的输入侧，差分漏电感有助于构建差模滤波器。图 4-46 和图 4-47 所示的滤波满足要求。

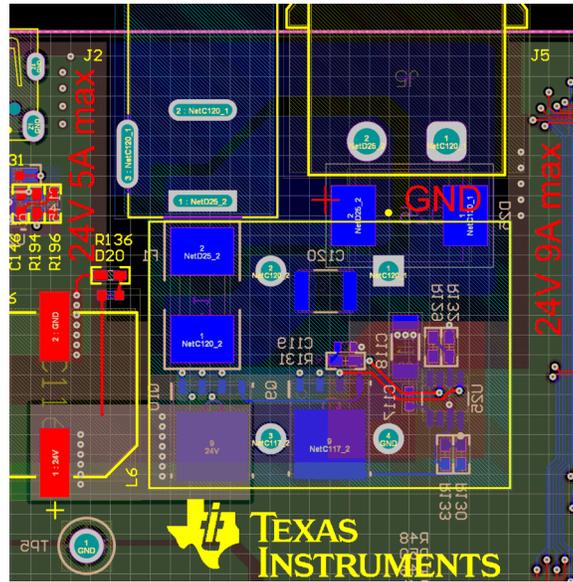


图 3-4. 输入保护的布局

图 3-4 展示了 LM74502 和输入滤波器器件的布局。共有两个并联电源连接器，以便于使用。其中一个连接器是桶形插孔，因为有许多壁式插头适配器可供使用。无需特殊电源，因此在开发过程中使用连接器很容易。桶形插孔限制为 5A，因此放置了第二个可以处理更大电流的连接器。测试期间可以使用这两个连接器。

当进入共模电感器的连接器侧时，PCB 的平面与电感器的一半交叉，没有平面与电感器重叠。此设计更最大限度地减少了内部平面和直流连接器之间的任何寄生电容，以防止 GND 或其他平面上的 HF 噪声绕过滤波器。

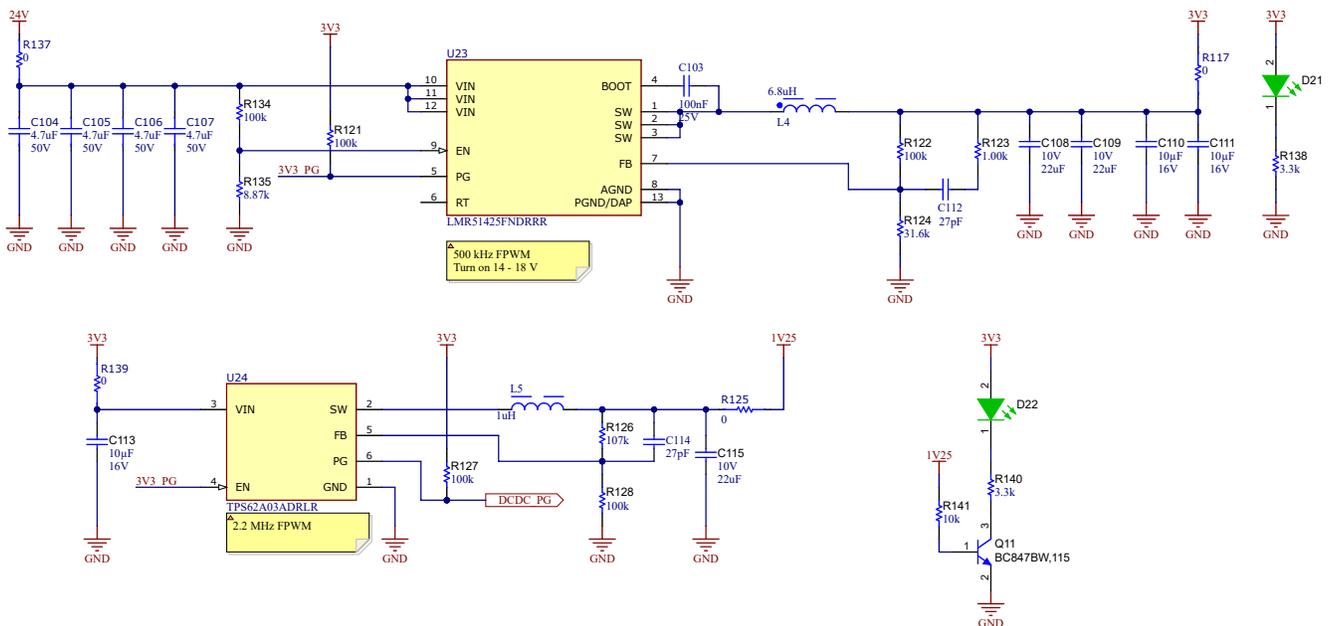


图 3-5. 具有 LMR51425 和 TPS62A03 的电源

原理图显示了两个直流/直流稳压器。在 FPWM 模式下以 500kHz 运行的 LMR51425 用于将 24V 直接降到 3.3V。该设计在反馈路径中包括一个前馈网络，可使电流阶跃响应更快一些。

选择的电容器尺寸为 1206 及 1210。该设计使用多个电容器，以使降额电容满足设计的电容需求。由于电源正常信号（开漏）用于电源时序控制并启用 1.25V 转换器 TPS62A03，因此该设计需要一个上拉电阻器才能按预期工作。

输入和输出通过 0 Ω 电阻器连接到系统以断开连接，从而可以将直流/直流转换器与系统断开并单独进行测试，并且如果需要带有铁氧体磁珠的附加滤波器，也可以提供空间。

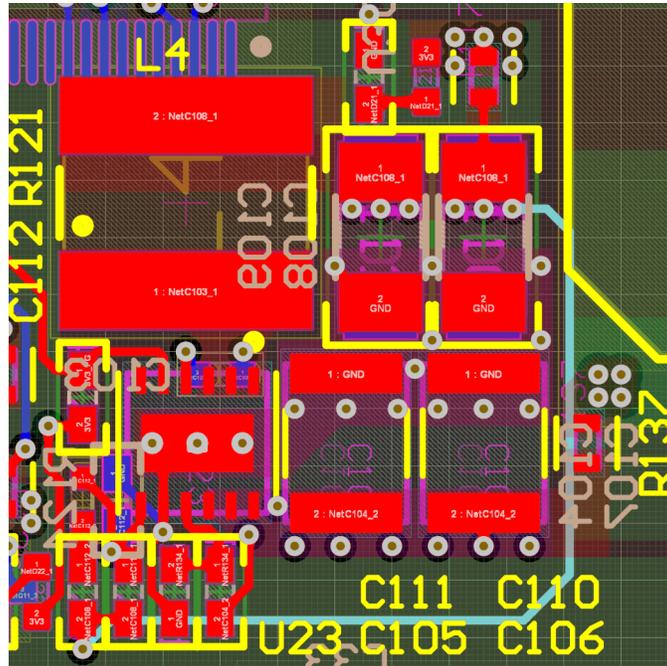


图 3-6. LMR51425 布局

图 3-6 展示了 LMR51425 直流/直流稳压器的布局。输入和输出端的电容器彼此相邻放置，并靠近直流/直流的输入引脚和电感器的输出侧。电容器及电感器的尺寸有助于使电流环路保持非常小的尺寸。PCB 两侧都有电容器，它们通过多个过孔相互连接。平面被绘制和连接，使得输入和输出侧的电流必须通过电容器。电感器在 IC 侧有一个绕组开端，因此噪声部分很小，并且绕组有助于屏蔽开关噪声。这些功能可降低直流/直流转换器的辐射 EMI。

TPS62A03 为 CPU 内核供电，因此必须满足严格的负载阶跃容差要求。1.25V 电源轨可接受 1.188V 至 1.32V，并且峰值电流为 1.5A。此处选择的 TPS62A03 型号在 FPWM 模式下运行，因为 FPWM 模式对于负载瞬态具有更好的表现。直流/直流转换器处（尤其是 CPU 处）的滤波电容器有助于保持在限制范围内。使用此器件进行的预测试表明电源轨保持在给定限制范围内。

当 3.3V 电源轨稳定且电源正常状态释放时，TPS62A03 会启用。TPS62A03 的电源正常状态指示会让 CPU 解除复位状态。

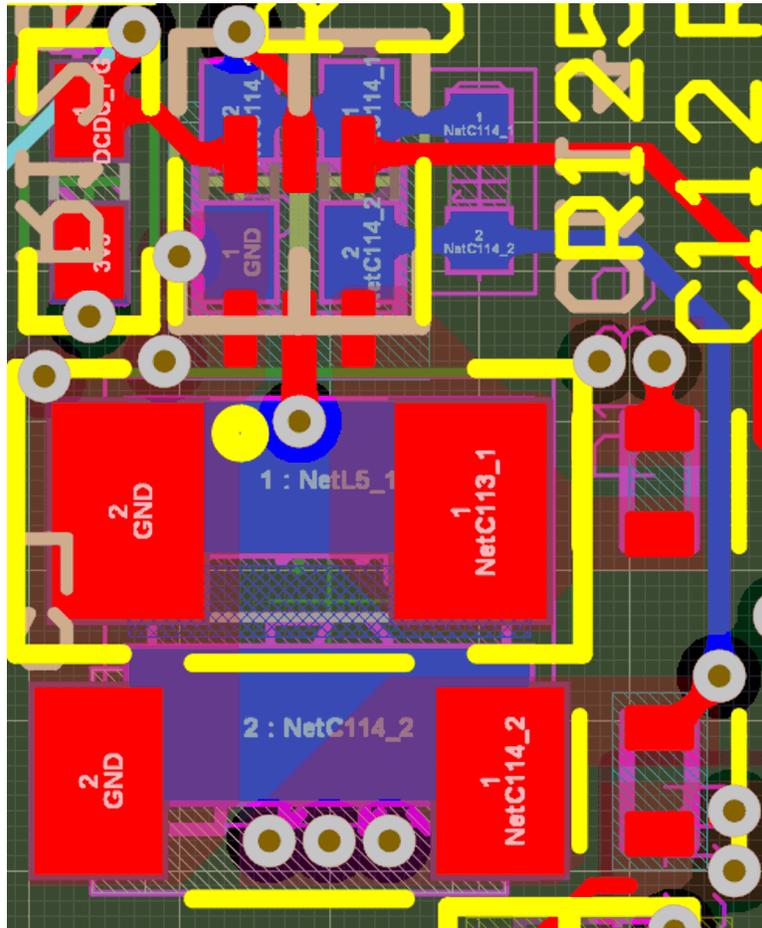


图 3-7. TPS62A03 布局

该布局遵循与任何开关稳压器一样的规则。在此设计中，电感器放置在底部，电容器位于顶部，因此电流环路的尺寸很小。

3.2 以太网

两个 DP83826A PHY 用于实现工业以太网。为了在配置方面具有更大的灵活性，器件被配置为增强模式。PHY 配置为启用快速链路断开功能，并使用 MII 模式。检查两个 PHY 在 MDIO 总线上是否具有不同地址。

几种关键机制可让电路更加稳健。图 3-8 展示了从 PHY 到网络电缆的媒体相关接口 MDI 连接。由于此连接离开电路板，因此连接必须受到保护，以免 PHY 受到外部损坏或干扰。此外，连接不会从电路板中产生噪声。

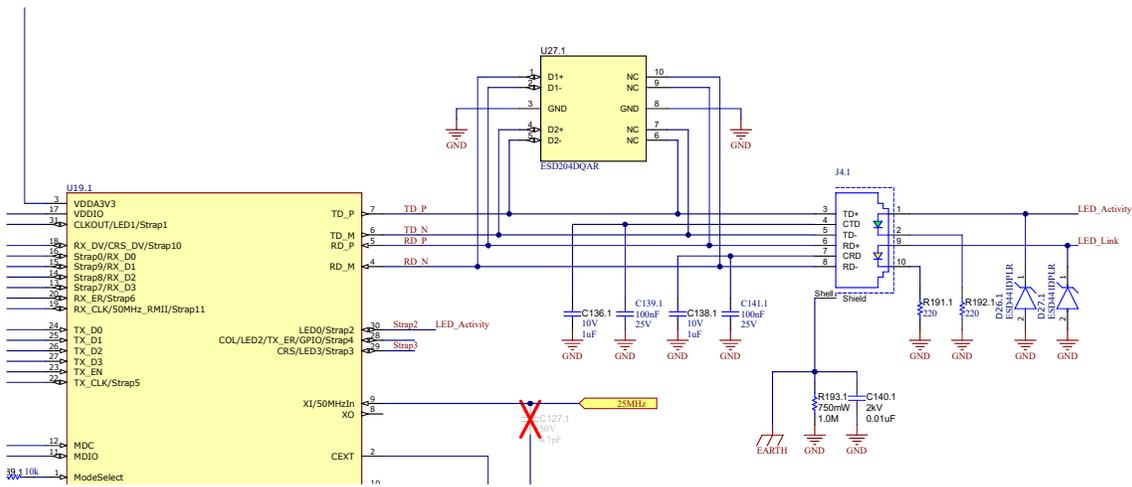


图 3-8. 以太网 MDI 保护

连接器 J4 包括一个以太网变压器以及变压器两侧的共模扼流圈，因此该连接器可提高以太网信号的信号完整性。此外，J4 连接器包括电缆侧的端接。

变压器还通过在初级侧和次级侧之间实现隔离，针对外部的共模信号（例如突发和 ESD）提供一些保护。但变压器具有寄生电容，允许这些脉冲传输到 PHY，因为这些信号的带宽非常高。突发约为 100MHz，ESD 约为 1GHz。为了钳制噪声，使用了 ESD 二极管 U27.1。该 ESD 二极管的引脚排列允许在不使用任何存根或额外过孔的情况下路由以太网信号。图 3-9 展示了路由。

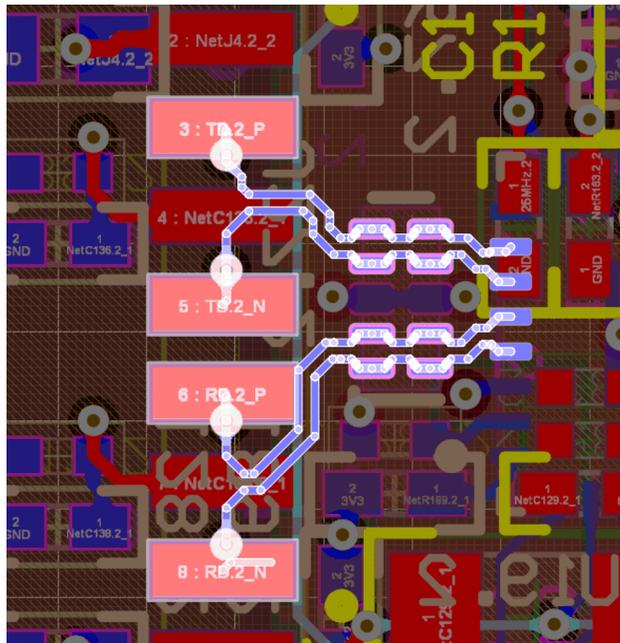


图 3-9. ESD 二极管放置和 MDI 布线

ESD 脉冲也可以通过连接器旁边的 LED 进入电路板内部，因此 LED 线路也会使用 ESD 二极管 D26.1 和 D27.1 进行钳制，从而使 PHY 不会损坏或发出复位。

C140.1 和 R192.1 对于系统 GND 与电缆屏蔽层之间的 HF 连接很重要。电容器短路隔离栅以接收高频噪声，可能会随着时间的推移而带电。R192.1 对电容器放电很重要。图 3-10 显示了电容器大小。建议使用一个大电容器，该电容器可在高频下提供非常低的阻抗短路。避免长而细的布线。要连接内部层，请使用多个过孔。电阻器的放置并不重要。电阻器和迹线间距可以管理 EFT 突发期间可能产生的高电压。

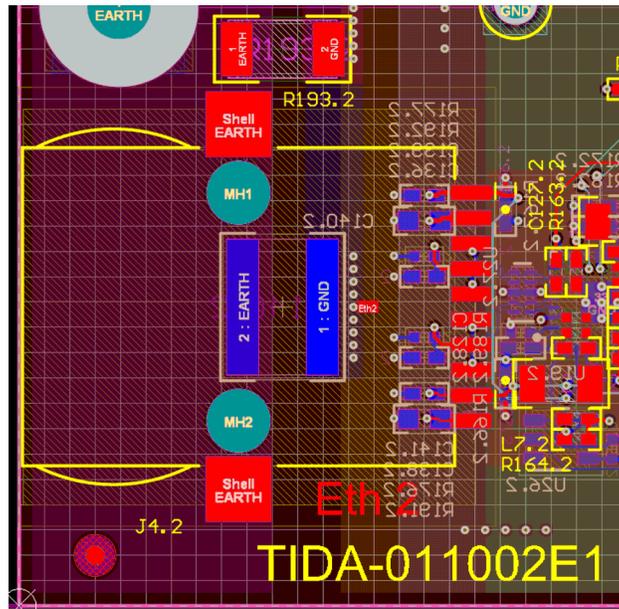


图 3-10. 以太网 EMI 电容器放置

图 3-8 显示了如何使用可选的小型电容器来加载时钟线路并在需要时降低压摆率。在这种情况下，测试表明不需要电容器。

图 3-11 显示了在以太网 PHY 的复位线路使用小型电容器的选项。根据需要组装这些电容器以提高 ESD 稳健性。电路板下方平面中的 ESD 脉冲会耦合到所有布线中，并会干扰信号。具有弱驱动器的长布线（如此小的电容器）有助于使电平保持稳定并且防止复位。将电容器靠近器件输入端放置。

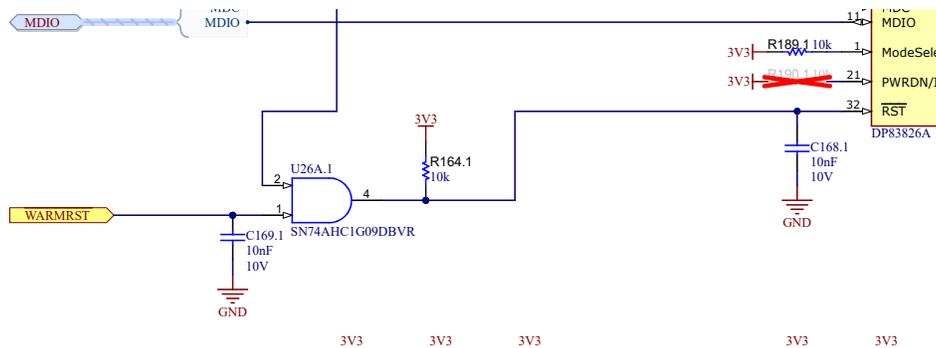


图 3-11. 复位上的电容器可提高 ESD 稳健性

有关以太网 PHY 的电源滤波的信息，请参见图 3-12。考虑使用一组不同大小的电容器和一个铁氧体磁珠。根据电容器的阻抗随频率变化的情况，单个电容器就已足够。

备注

如有必要，可以在 EMC 测试期间测试铁氧体磁珠，但铁氧体磁珠可降低自 PHY 进入系统电源树的噪声。

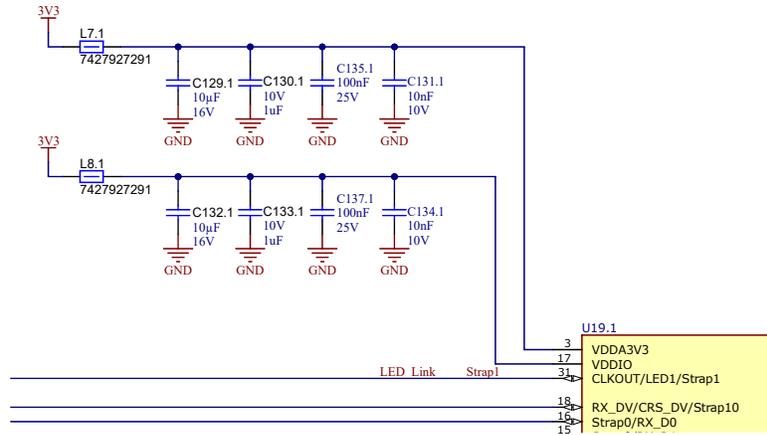


图 3-12. 以太网 PHY 电源的滤波

电源布线应穿过电容器，以便所有电流都必须绕过电容器。该布线可让寄生效应保持尽可能小。

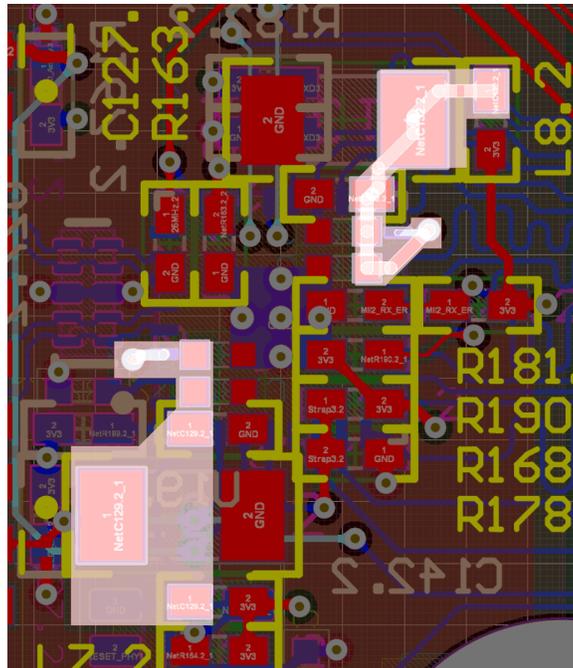


图 3-13. 通过电容器对电力线进行布线

3.3 IO-Link HSS

为了控制所连接 IO-Link 器件的 L+ 线，使用了两个 TPS274C65。高侧开关配置为在寻址的 SPI 模式下运行，因此可以使用一个 CS 访问两个器件，只有通过 SPI 发送的地址不同。

图 3-14 展示了器件的连接方式，两个器件的连接方式相同，只有电阻器 R38 和 R131 不同，用于设置不同的地址。高侧开关提供通过外部 FET 阻断反向电流的选项。此处为用于该函数的 CSD18543Q3A。如果不需要这样，可以移除并短接 FET。

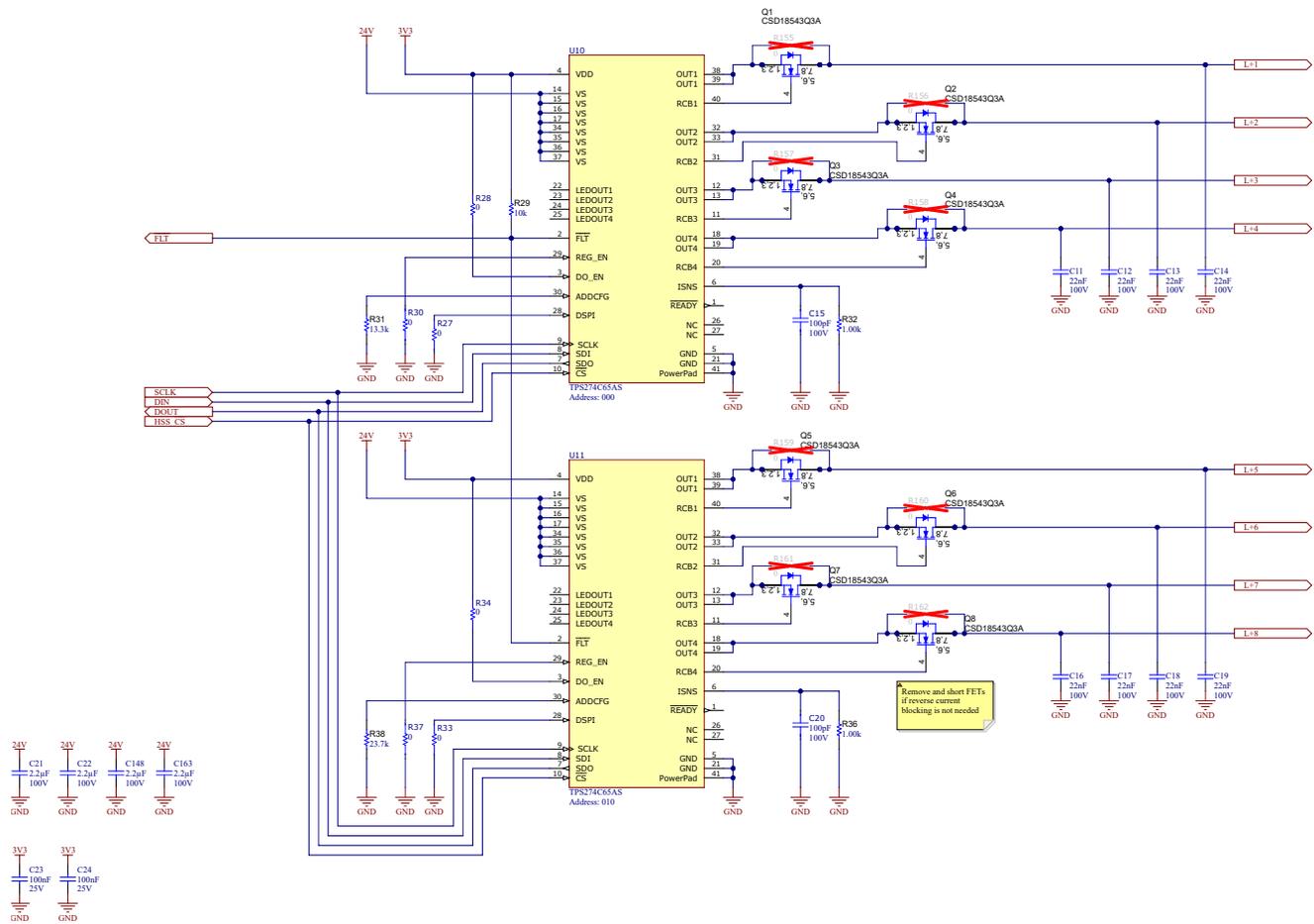


图 3-14. 高侧开关

3.4 用于 LED 和数字 IO 的移位寄存器

为了节省处理器上的 GPIO，通过移位寄存器链控制数字 IO 和 IO-Link 端口的 LED。尽管可以通过 TIOL221 的 SPI 读取和设置数字 IO，但与使用一个 SPI 传输相比，这样做需要更多的软件开销，因为每个 TIOL221 SPI 都有单独的芯片选择引脚。

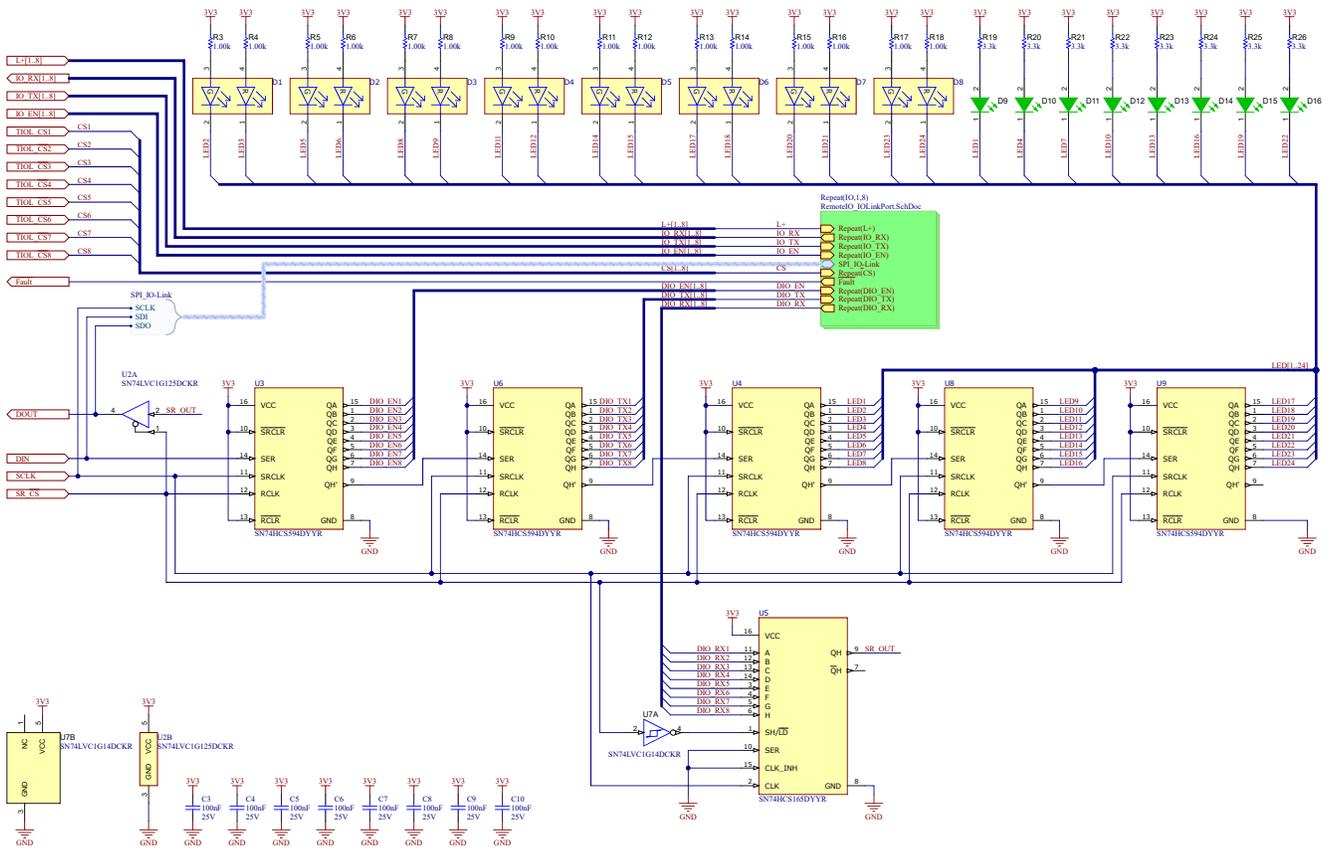


图 3-15. 移位寄存器用于控制所有 LED 及 DIO

图 3-15 展示了移位寄存器链。连接五个 SN74HCS594 以构建一个 40 位寄存器，提供 24 个 LED、数字 IO 使能信号和 DIO 输出信号。为了读回 DIO 线路的电平，所有 TIOL221 的 RX 信号均连接到 SN74HCS165 移位寄存器。当 CS 变为低电平时（需要 U7 具有正确的逻辑），DIO 输入的电平被锁存，并在 SPI 传输期间保持稳定。由于该 SPI 与电路板上的其他 SPI 外设共享 DIN 和 DOUT 信号，因此 DOUT 必须处于三态，这是在 CS 为高电平时使用 U2 实现的。

3.5 IO-Link 保护

IO-Link 端口不需要太多的保护，但 CQ 和 DI/DO 线路上 1nF 接 GND 的小型电容器有助于提高噪声灵敏度。为了保护端口免受浪涌影响，请根据需要使用额外的二极管。本设计中使用并测试了 TVS3300 及 TSM36 的组合。还提供了用于添加 MOV 的封装。

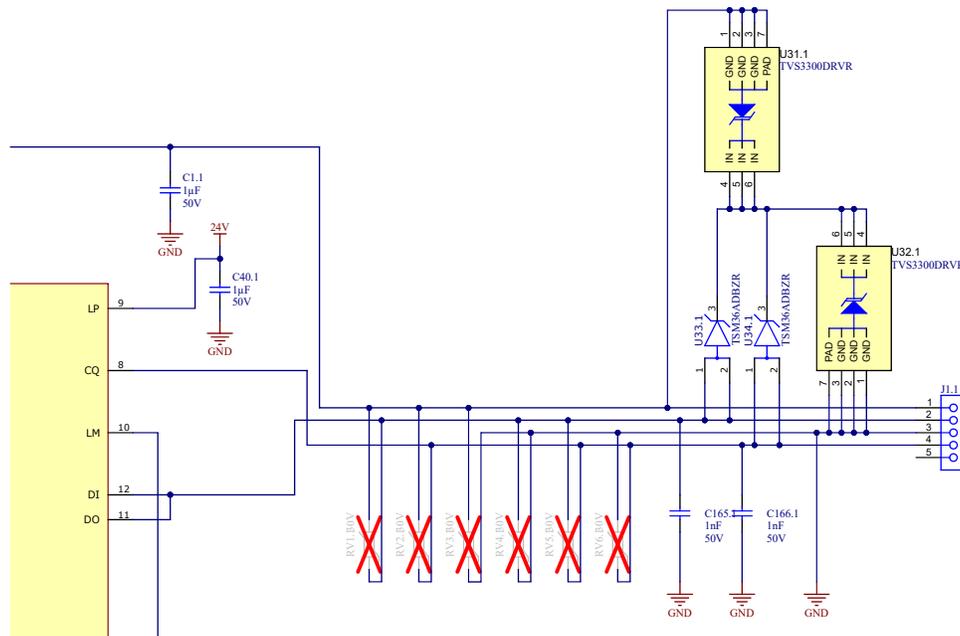


图 3-16. IO-Link 端口上用于保护的二极管及电容器

3.6 CPU 和引导

若要启动处理器，SOP 引脚需要根据从哪里启动而正确设置。开关 SW1 在复位时通过 U15 连接，并为处理器提供相关配置。

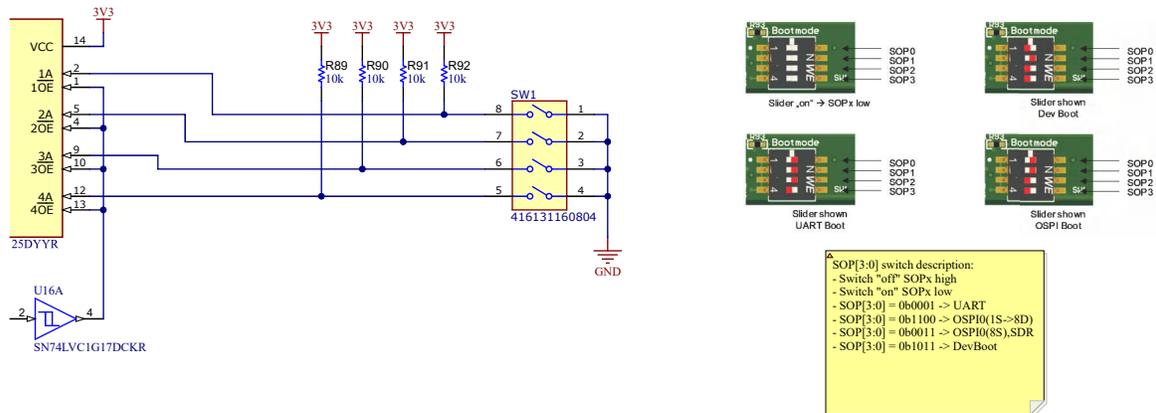


图 3-17. 引导模式开关

引导器件	SW1 (1 = 开启, 0 = 关闭)
UART	1110
开发引导	0100
OSPI	1100

由于该参考设计使用的闪存比 AM261 EVM 和所有软件示例更大，因此需要修改 SDK 中的引导加载程序相关文件，以便 syscfg 生成的 ti_board_open_close.c 文件如下所示。该配置允许以高达 133MHz 的速度在高速 OSPI 模式下引导。

```

/* FLASH Attrs */
Flash_Attrs gFlashAttrs_MX25LM51245GXDI00 =
{

```

```

.flashName = "MX25LM51245GXDI00",
.deviceId = 0x853A,
.manufacturerId = 0xC2,
.flashSize = 67108864,
.blockCount = 1024,
.blockSize = 65536,
.pageCount = 256,
.pageSize = 256,
.sectorCount = 16384,
.sectorSize = 4096,
.phyTuningOffset = 0x80000,
};

/* FLASH DevConfig */
Flash_DevConfig gFlashDevCfg_MX25LM51245GXDI00 =
{
    .cmdExtType = OSPI_CMD_EXT_TYPE_INVERSE,
    .enable4BAddr = TRUE,
    .addrByteSupport = 2,
    .fourByteAddrEnSeq = 0x20,
    .cmdWren = 0x06,
    .cmdRdsr = 0x05,
    .srwip = (1 << 0),
    .srwel = (1 << 1),
    .xspiwipRdCmd = 0x05,
    .xspiwipReg = 0x00000000,
    .xspiwipBit = (1 << 0),
    .resetType = 0x10,
    .eraseCfg = {
        .blockSize = 65536,
        .sectorSize = 4096,
        .cmdBlockErase3B = 0xD8,
        .cmdBlockErase4B = 0xDC,
        .cmdSectorErase3B = 0x20,
        .cmdSectorErase4B = 0x21,
        .cmdChipErase = 0xC7,
    },
    .idCfg = {
        .cmd = 0x9F, /* Constant */
        .numBytes = 3,
        .dummy4 = 0,
        .dummy8 = 20,
        .addrSize = 0
    },
    .protocolCfg = {
        .protocol = FLASH_CFG_PROTO_8D_8D_8D,
        .isDtr = TRUE,
        .cmdRd = 0xEE,
        .cmdWr = 0x12,
        .modeClksCmd = 0,
        .modeClksRd = 0,
        .dummyClksCmd = 20,
        .dummyClksRd = 20,
        .enableType = 0,
        .enableSeq = 0x04,
        .protoCfg = {
            .isAddrReg = TRUE,
            .cmdRegRd = 0x71,
            .cmdRegWr = 0x72,
            .cfgReg = 0x00000000,
            .shift = 0,
            .mask = 0x00,
            .cfgRegBitP = 0,
        },
        .strDtrCfg = {
            .isAddrReg = TRUE,
            .cmdRegRd = 0x71,
            .cmdRegWr = 0x72,
            .cfgReg = 0x00000000,
            .shift = 1,
            .mask = 0x00,
            .cfgRegBitP = 1,
        },
        .dummyCfg = {
            .isAddrReg = TRUE,
            .cmdRegRd = 0x71,
            .cmdRegWr = 0x72,
            .cfgReg = 0x00000003,
        }
    }
};

```

```
.shift = 0,  
.mask = 0x01,  
.cfgRegBitP = 3,  
},  
},  
.flashwriteTimeout = 152,  
.flashBusyTimeout = 76000000,  
};
```

该处理器包含两个实现 IO-Link 及工业以太网的 ICSS。所有八个 IO-Link 端口都由一个 ICSS 处理。该以太网与第二个处理器接合。有关 AM261 可用堆栈的详细信息，请参阅[工业通信 SDK 发行说明](#)。

4 硬件、软件、测试要求和测试结果

4.1 硬件要求

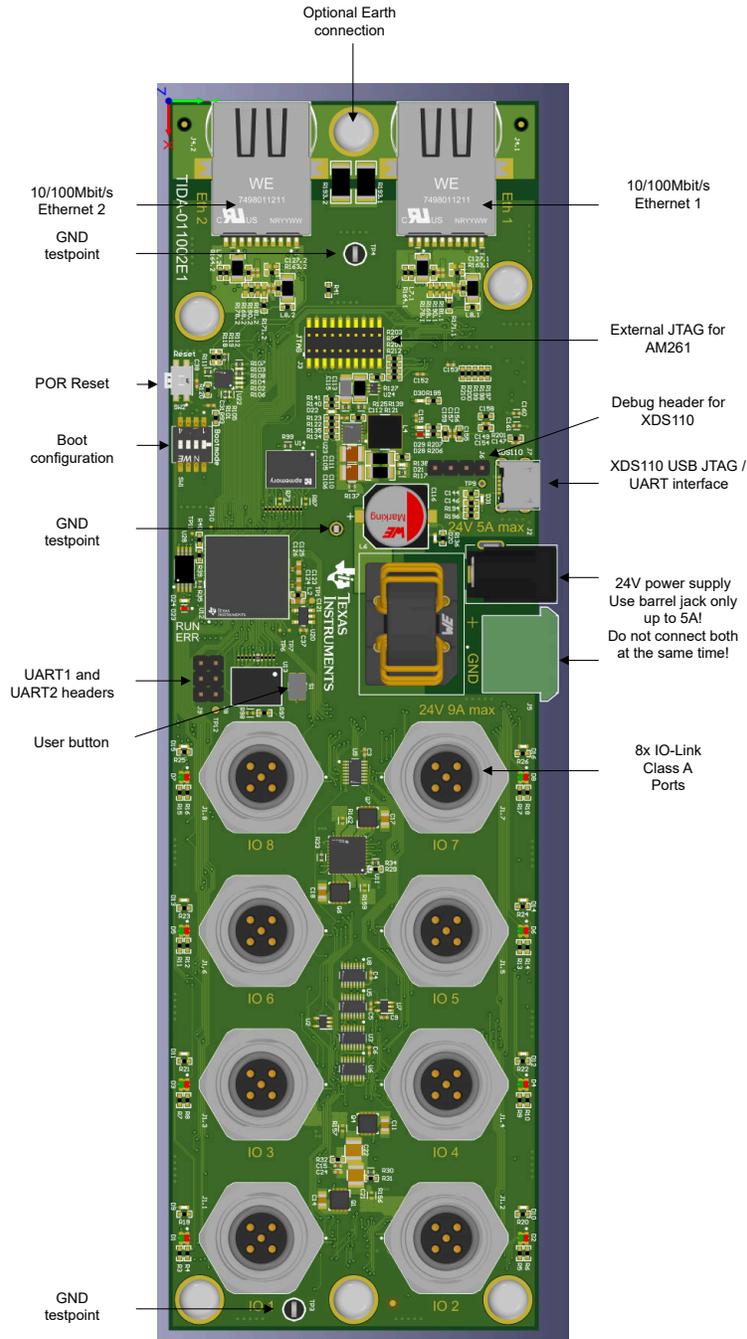


图 4-1. 参考设计的接口和连接器

图 4-1 示出了用于测试参考设计的硬件。软件使用集成式 XDS110 通过 USB 加载至设计中。借助该 XDS110，可以通过 JTAG 访问来加载和调试 CPU，还可以访问其中一个 UART。该 UART 可用于对集成式 OSPI 闪存进行编程。当引导配置设置为 UART 引导时，`uart_uniflash.py`（是 AM261 的 `mcu_plus_sdk` 的一部分）可用于对闪存进行编程。之后，无需任何额外的用户交互，即可从 OSPI 闪存启动编程。

对于某些测试，IO-Link 器件连接到 8 个 IO-Link 端口中的任何一个，并且 PC 连接到 RJ45 连接器，以从参考设计获取数据。

4.2 软件要求

该参考设计使用工业通信 SDK 的 IO-Link 主站演示，只需稍作修改，即可打开高侧开关。在某些测试中，实施了其他固件功能以从高侧开关读回 ADC 值。

4.3 测试设置

测试结果部分介绍了不同测试的具体连接及设置。

4.4 测试结果

4.4.1 高侧开关 TPS274C65

负责驱动 IO-Link 端口 L+ 线路的高侧开关的导通行为在不同负载下进行了测试。此处使用设置为 1A 的电子负载、150 Ω 和 1000 μF 的 RC 并联连接、一个短的及典型的 IO-Link 器件 (SICK OD1000 距离传感器) 进行测试。所有这些测试均在 20V 及 30V 电源电压下重复。在所有测试中，高侧开关配置为电流限值 1A (ILIM_REG = 0x8)，浪涌电流限值设置为相同电平 (INRUSH_LIMIT = 0)，浪涌电流延迟设置为 10ms (ILIM_DURATION = 0x5)。该延迟不应在电流测量中可见。某些测试在有与没有自动重试 (AUTO_RETRY_DIS) 的情况下完成。

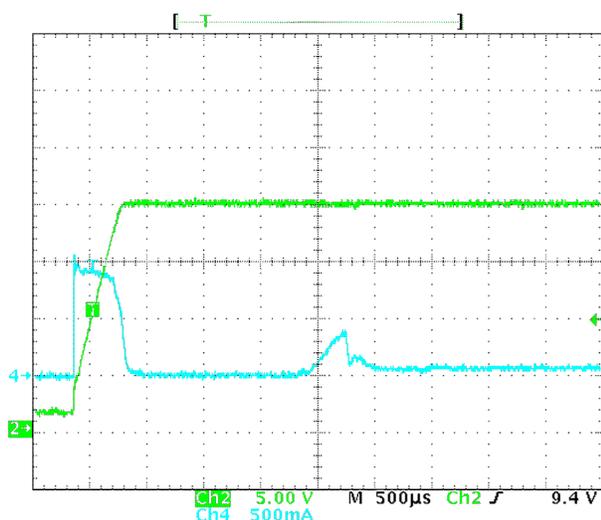


图 4-2. 在 20V 电压下连接 SICK OD1000 传感器时的导通行为

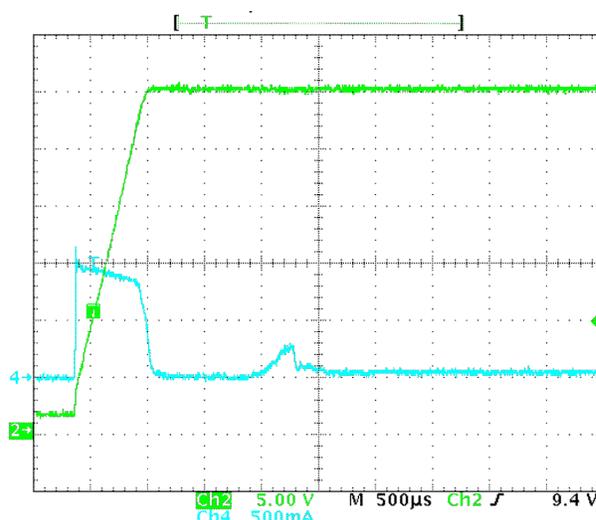


图 4-3. 在 30V 电压下连接 SICK OD1000 传感器时的导通行为

图 4-2 和图 4-3 显示了已连接传感器的启动情况：大约 500 μs 达到电流限值，电压分别以线性方式上升至 20V 和 30V。在此期间，传感器内部电容器很可能被充电，之后传感器开始工作。TPS274C65 可以在没有任何中断或重新启动的情况下驱动电流。

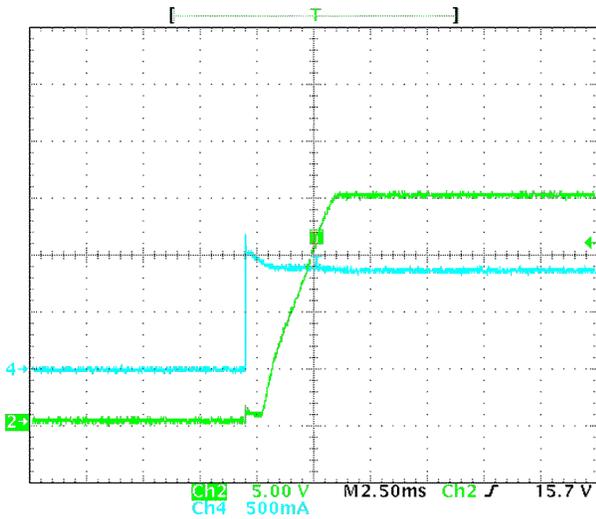


图 4-4. 20V 时，导通至电子负载中的行为

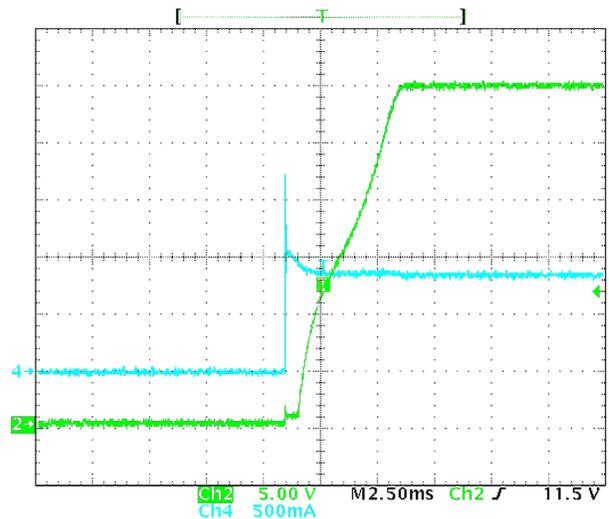


图 4-5. 30V 时，导通至电子负载中的行为

图 4-4 和图 4-5 显示了使用电子负载进行测试时，输出电压在相对于标称值的 2.5ms 到 4ms 内上升。电子负载在电压非常低且上升时间很短的情况下开始工作。电子负载的内部电容会限制压摆率。

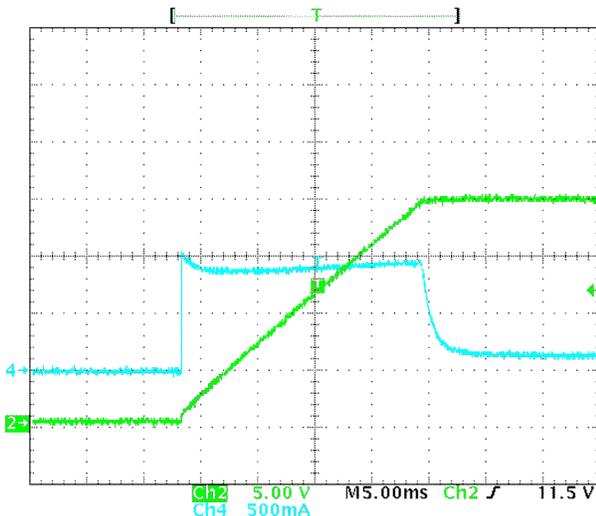


图 4-6. 20V 下 RC 导通至并行网络中的行为

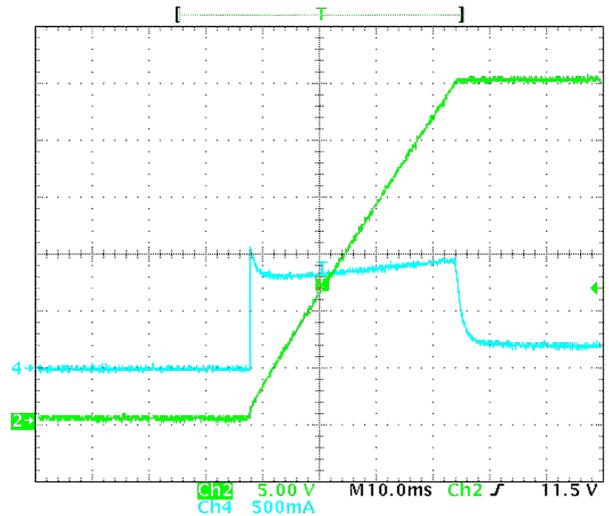


图 4-7. 30V 下 RC 导通至并行网络中的行为

此测试探讨了高侧开关在高浪涌电流下的行为，以及器件是否提供至少 20mA 电流。测试了具有 1000 μ F 和 150 Ω 的 RC 网络。图 4-6 和图 4-7 显示了比较结果。高侧开关在大约 22ms 至 40ms 的时间内达到电流限值，在此期间提供超过 20mA 的电流，而不会中断电流。

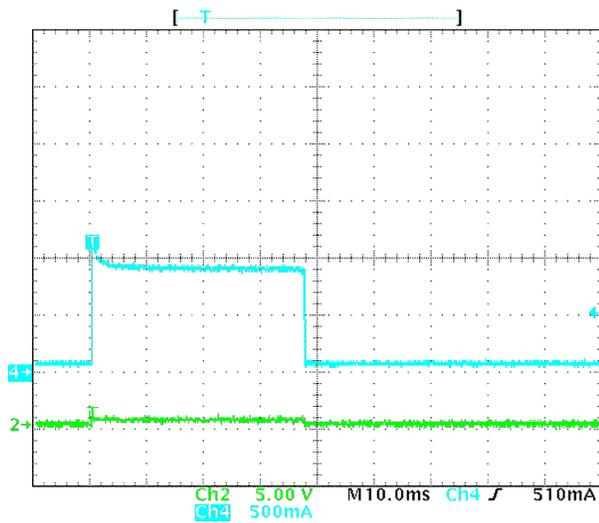


图 4-8. 在 20V 条件下禁用自动重试时导通至短路

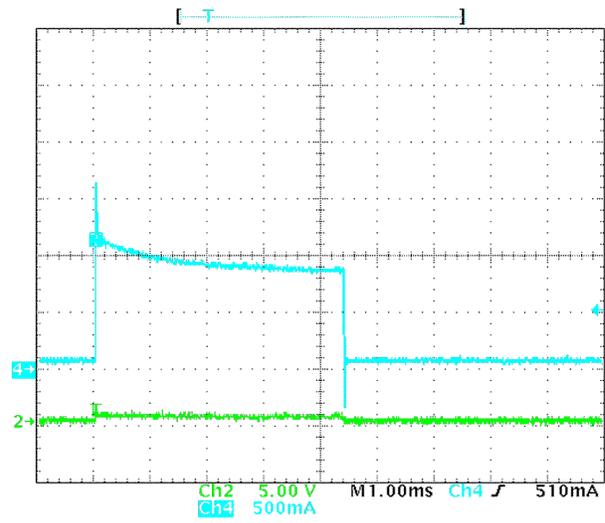


图 4-9. 在 30V 条件下禁用自动重试时导通至短路

图 4-8 和图 4-9 展示了高侧开关在导通至短路状态时的行为。该开关在 20V 时驱动 1A 并持续 37ms，在 30V 时持续驱动 4.4ms。由于万用表的接线和分流器串联，因此输出电压略有增加。

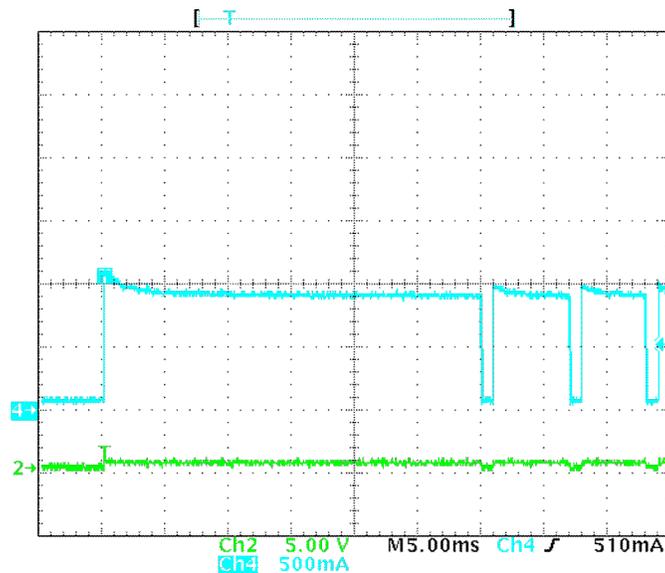


图 4-10. 在 20V 时通过自动重试导通进入短路状态

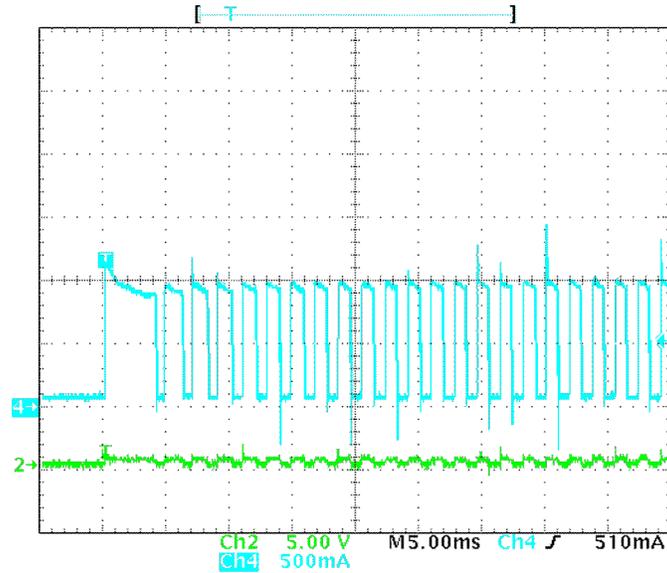


图 4-11. 在 30V 时通过自动重试导通进入短路状态

图 4-10 和图 4-11 展示了启用自动重试并导通至短路时器件的行为。与之前一样，器件会在特定时间内驱动恒定电流，然后开始在导通和关断之间切换。两种情况下的关断时间是相同的，因为器件需要冷却。导通时间取决于电源电压。当使用 30V 时，该器件需要处理比 20V 时高得多的功率耗散，因此器件能更快地达到临界温度并更快地关断。

接下来的测试显示了高侧开关在正常工作期间的作用，当突然短路时，电流为 1A。

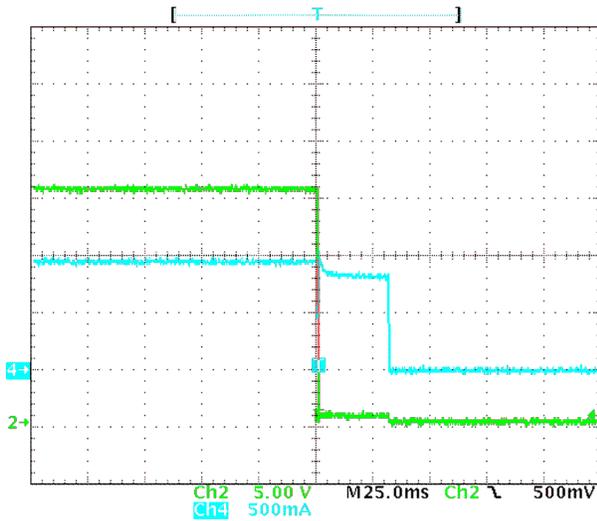


图 4-12. 20V 时短路，无自动重试

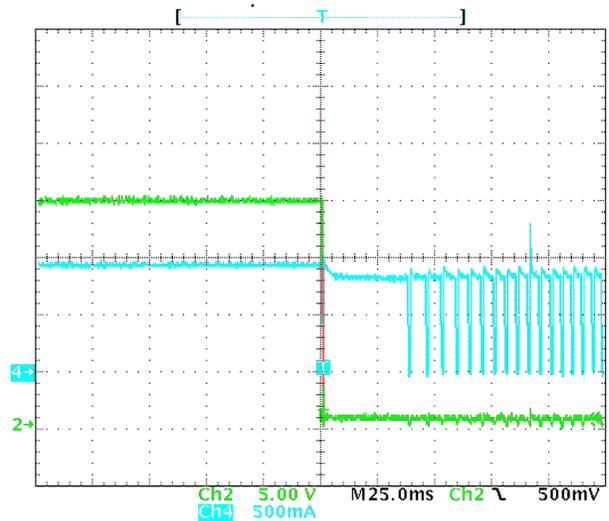


图 4-13. 20V 时短路，带自动重试

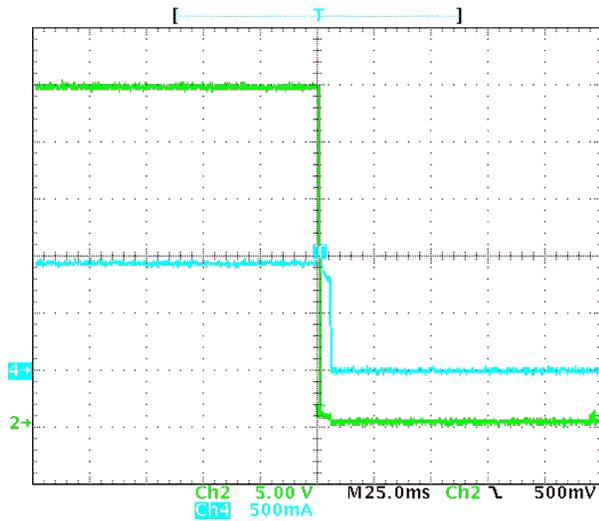


图 4-14. 30V 时短路，无自动重试

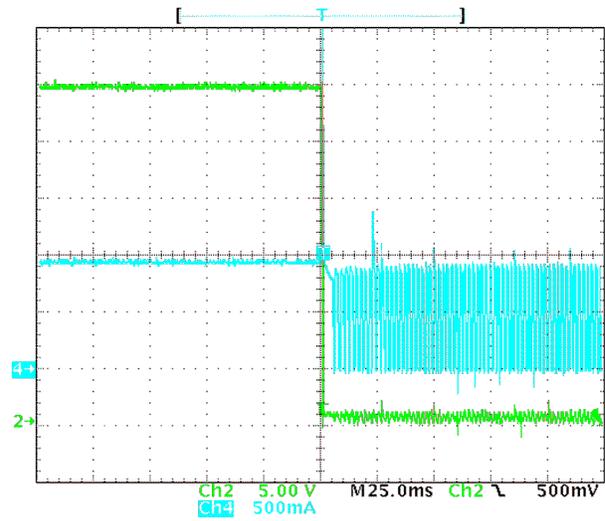


图 4-15. 30V 时短路，带自动重试

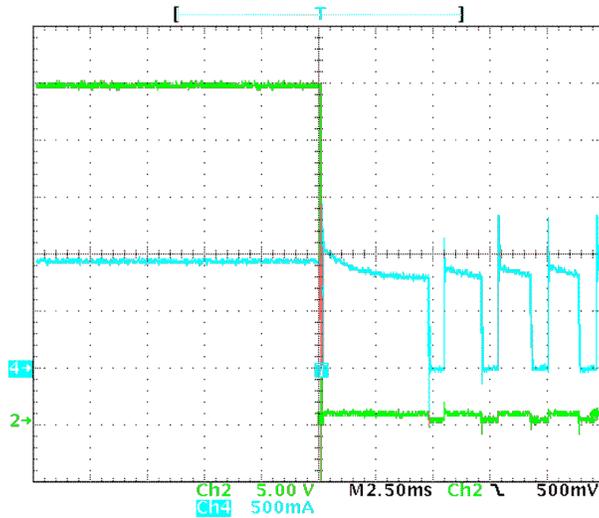


图 4-16. 30V 时短路，带自动重试，更快速时基

高侧开关将电流限制在大约 1A，并使电流保持一定时间，直到开关关断。正如预期的那样，电流限制和重试的时序取决于电源电压。电源电压越高，电流限制期间的功率耗散越高，时间越短。

图 4-17 和图 4-18 展示了接下来的两个测试。这些测试通过在没有初始电流的情况下施加短路来完成。有趣的是，当施加短路时，该器件几乎立即关断，并在器件将电流调节到设定的电平之前大约处于 100 μ s 状态。

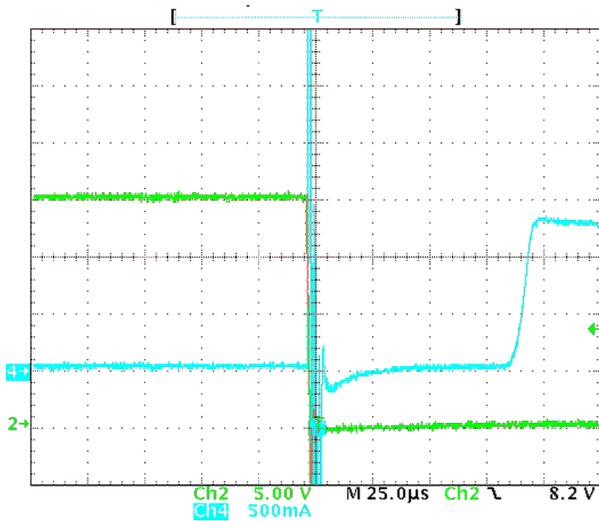


图 4-17. 20V 时短路

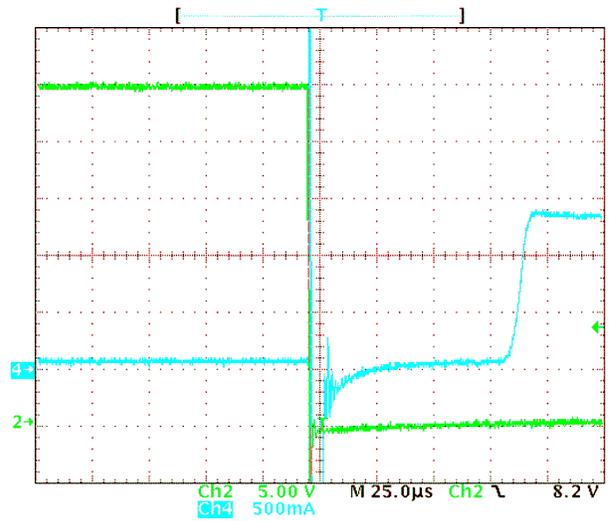


图 4-18. 30V 时短路

此外，还测试了所有通道加载 1A 负载时高侧开关的热行为。对于该测试，所有四个通道加载了电子负载并静置，直到达到热稳定性。在这两种配置中，器件都会升温至大约 42°C。所有测试均在室温且无外壳的情况下进行。

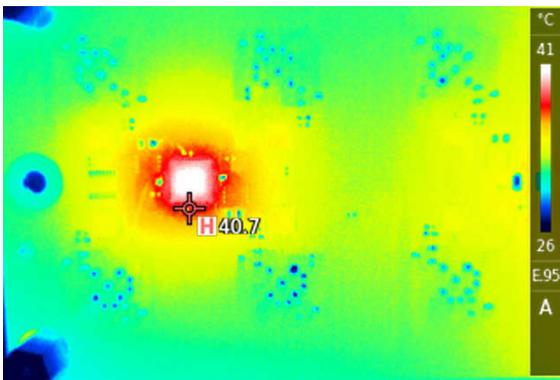


图 4-19. 20V 下输出电流为 4x 1A 时的热像图

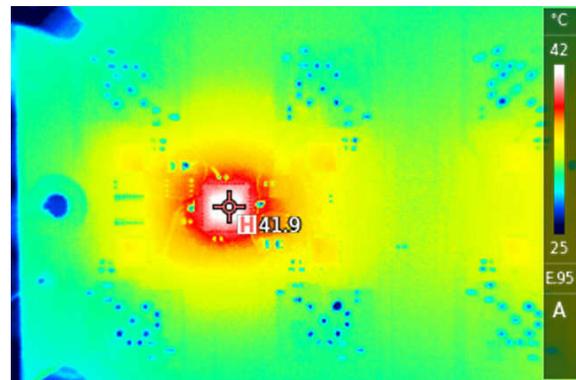


图 4-20. 30V 下输出电流为 4x 1A 时的热像图

图 4-21 展示了高侧开关的电流测量功能。x 轴显示从器件汲取的电流，y 轴显示器件报告的电流和偏移。

使用电压测量功能进行了类似测试。图 4-22 展示了导致曲线失真的有限内部电压检测。

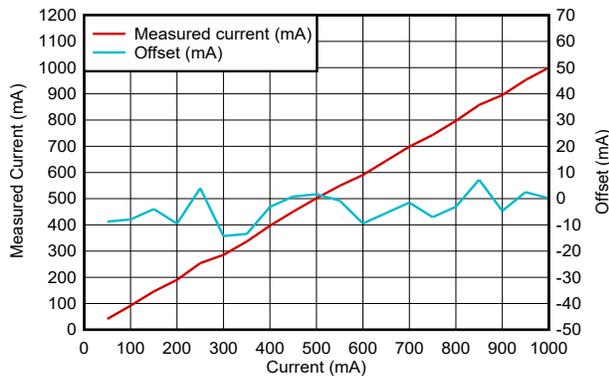


图 4-21. 电流测量

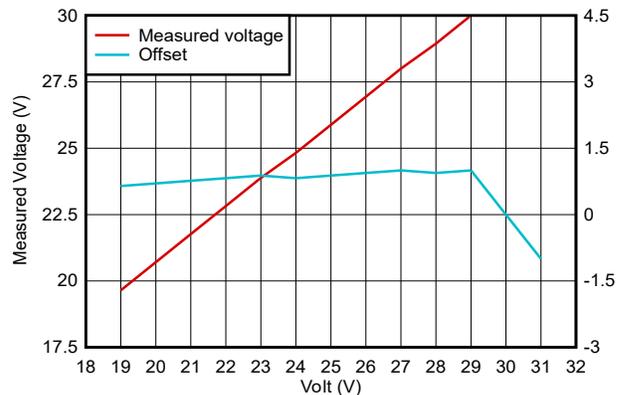


图 4-22. 电压测量

4.4.2 TIOL221

为了能够启动 IO-Link 通信，必须至少使用 500mA 驱动 CQ 线路，以便向连接的 IO-Link 器件发出唤醒信号。通过在 CQ 和 L-之间连接 22Ω 电阻器来测试此功能（CQ 和 L+ 用于测试低侧驱动器）。此配置使 TIOL221 输出驱动器处于电流限值（包括容差）状态。还会观察到最大电流。图 4-23 和图 4-24 显示电流驱动能力超过了 500mA，这是驱动正确唤醒所需的。脉冲长度在容差范围内。

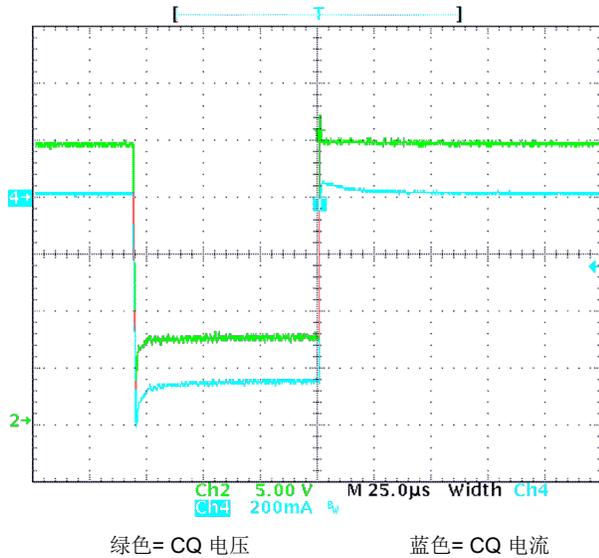


图 4-23. CQ 线路低侧驱动器唤醒脉冲

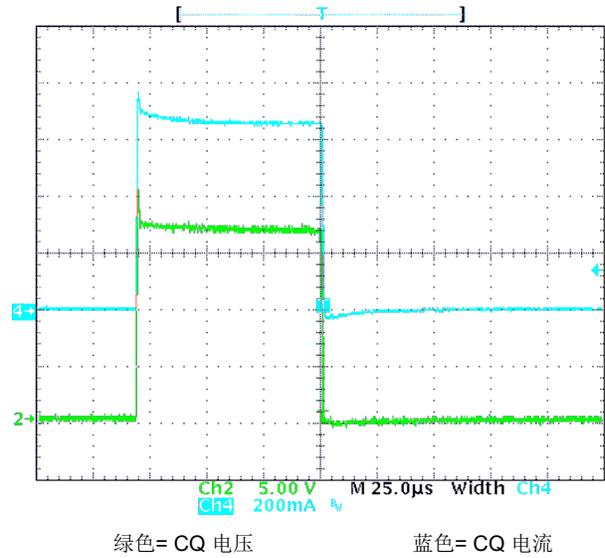


图 4-24. CQ 线路高侧驱动器唤醒脉冲

TIOL221 还在输入端 CQ 及 DI（具有 50μA 强度）上包含弱上拉和下拉电流源。图 4-25 显示了其中一个电流阱的示例。此示例显示 CQ 线路上的弱下拉电流源，与图 4-26 中测试的 5mA IO-Link 下拉电流阱不同。该灌电流被指定为以最小值下拉 5mA，通常为 8.5mA。在 8.45mA 下，测试非常接近典型值。

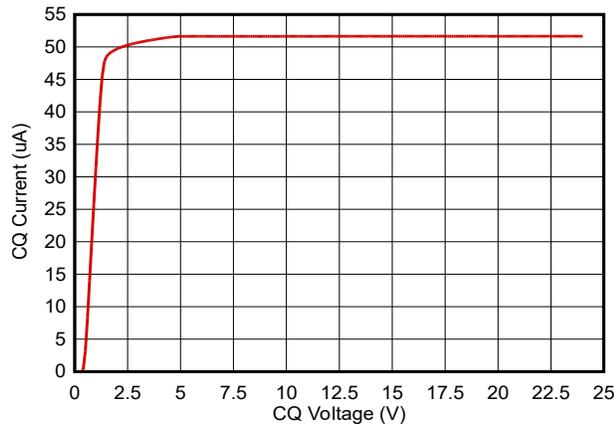


图 4-25. CQ 50μA 弱下拉

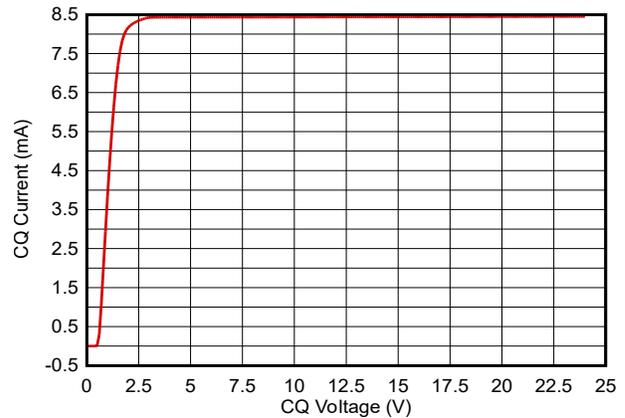


图 4-26. CQ IO-Link 下拉

图 4-27 至图 4-30 显示了对具有不同电流限制的 digital 输出通道行为的测试。DO 线路加载电子负载，电流会增加，直到电压下降。正如预期的那样，当电流低于设定的电流限值时，该器件会将电压保持在 24V。在某个时刻，电压会急剧下降，电流不会进一步增大。

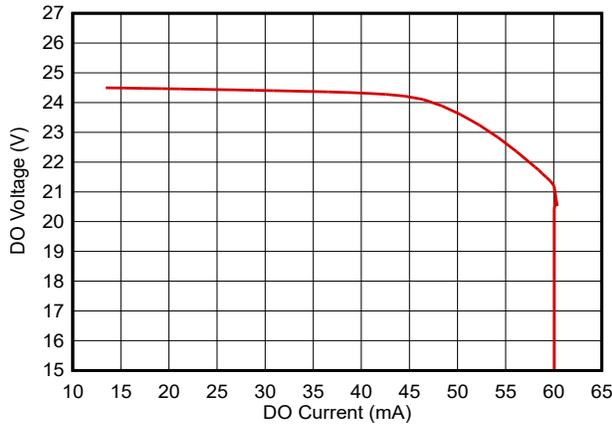


图 4-27. 35mA 设置下的 DO 驱动器电流限制

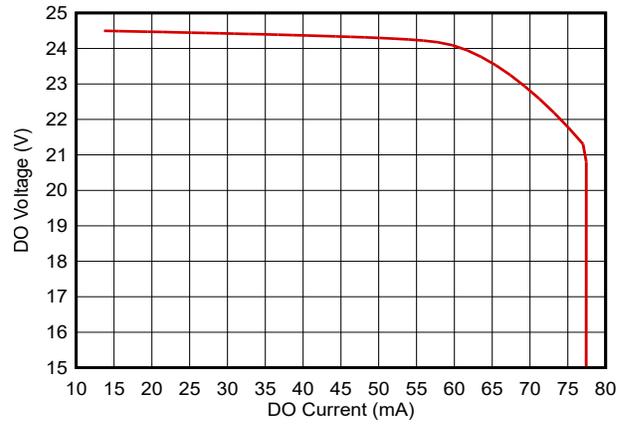


图 4-28. 50mA 设置下的 DO 驱动器电流限制

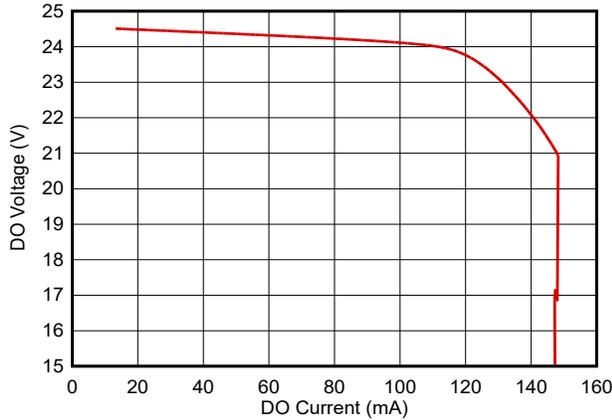


图 4-29. 100mA 设置下的 DO 驱动器电流限制

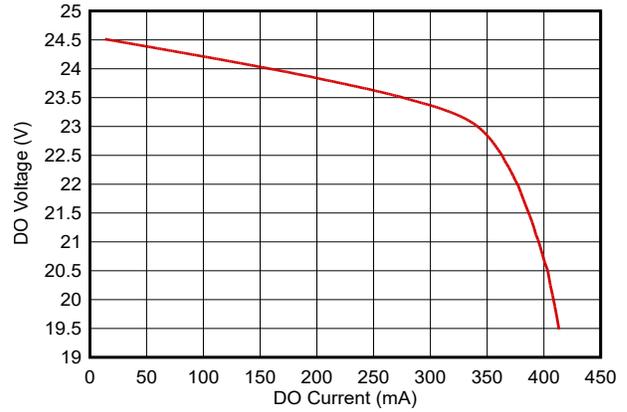


图 4-30. 300mA 设置下的 DO 驱动器电流限制

4.4.3 输入保护和启动

此参考设计包括反向电压、过压及欠压保护。这种保护功能还提供浪涌电流限制及 EMI 滤波功能。

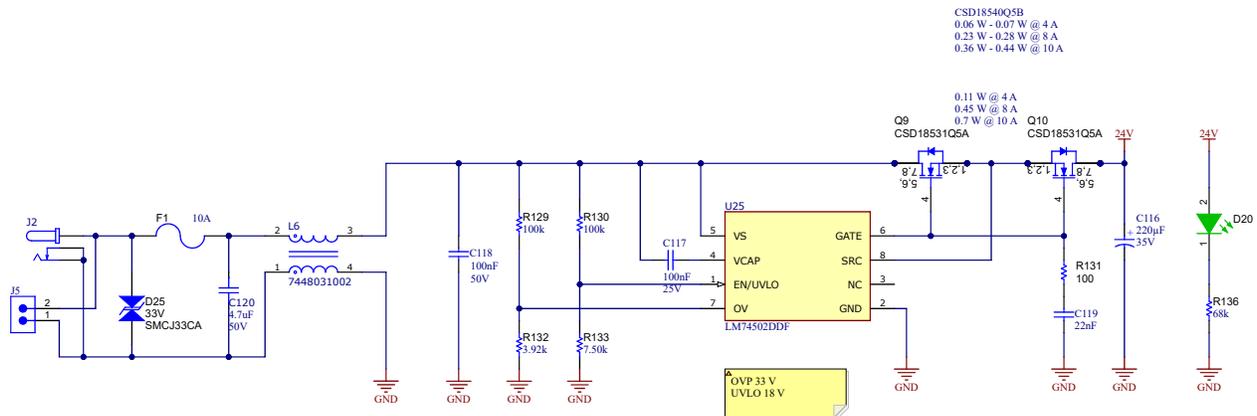
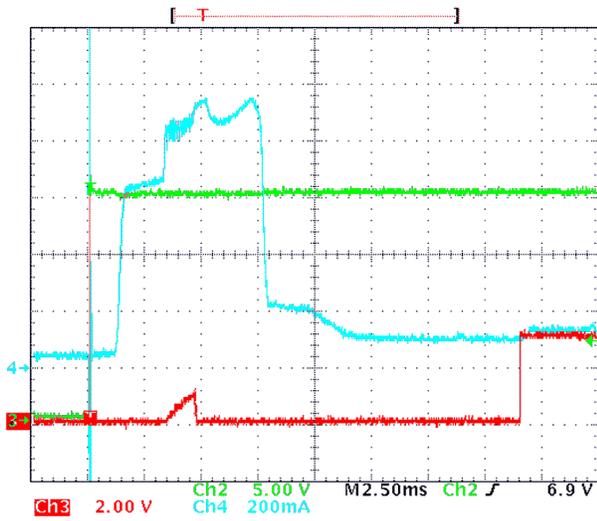


图 4-31. 输入保护

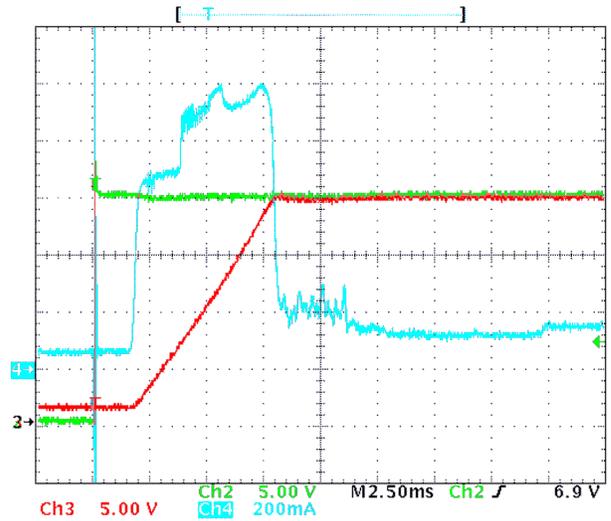
所有测试仅包括图 4-31 中所示的示意图片段。

通过观察浪涌行为，图 4-32 至图 4-37 显示了施加电压后内部 24V 电压轨的上升情况、浪涌电流以及在不同的输入电压下释放 CPU 的复位时的上升情况。因此，以快速上升时间（热插拔）在 J5 处施加输入电压，使用电流钳位测量电流，在电路中检测其他电压。



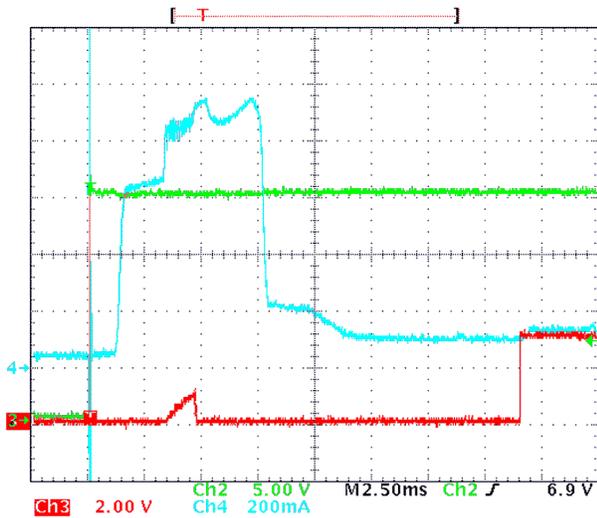
绿色 = 输入电压 J5
蓝色 = 输入电流
红色 = 24V 网络上电压

图 4-32. 在 20V 时上电，直到释放 CPU 复位



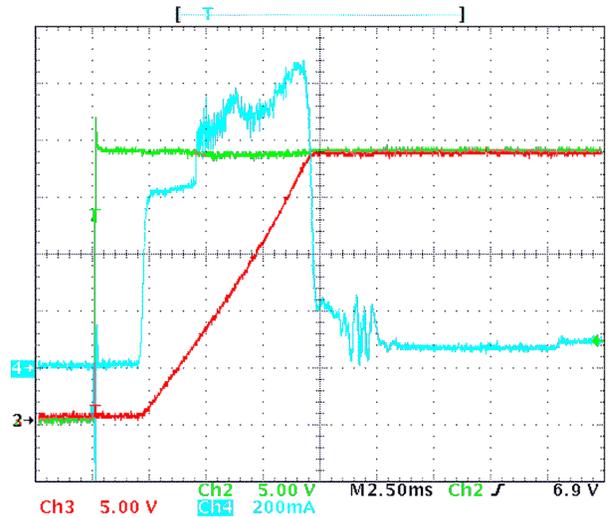
绿色 = 输入电压 J5
蓝色 = 输入电流
红色 = 24V 网络上电压

图 4-33. 20V 时浪涌



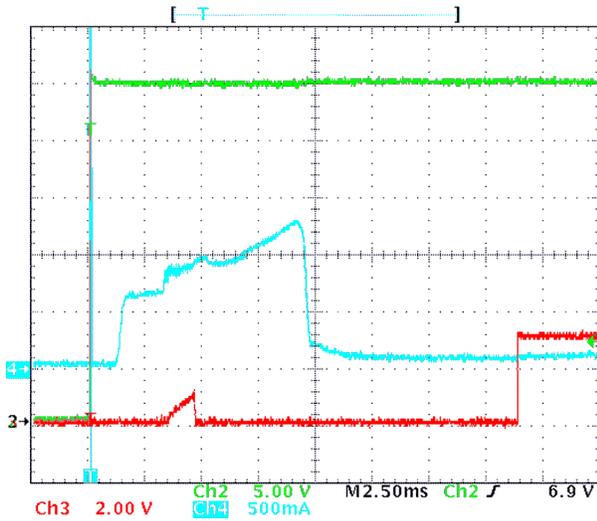
绿色 = 输入电压 J5
蓝色 = 输入电流
红色 = 复位信号

图 4-34. 以 24V 上电，直到释放 CPU 复位



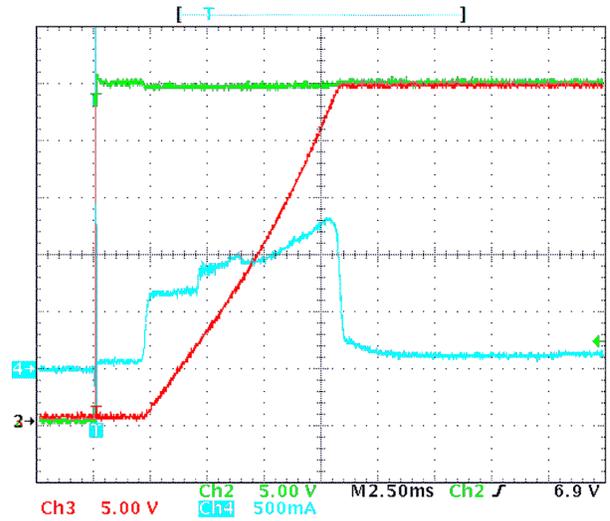
绿色 = 输入电压 J5
蓝色 = 输入电流
红色 = 24V 网络上电压

图 4-35. 24V 时浪涌



绿色 = 输入电压 J5
蓝色 = 输入电流
红色 = 复位信号

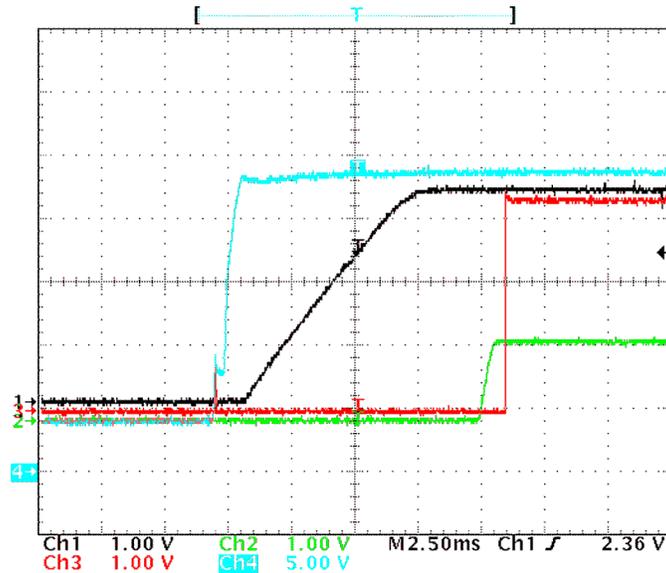
图 4-36. 以 30V 电压上电，直到 CPU 复位释放



绿色 = 输入电压 J5
蓝色 = 输入电流
红色 = 24V 网络上电压

图 4-37. 30V 时浪涌

在上图中，与 C120 一起热插拔会导致触发点处的电流尖峰。之后，输入电容器 C116 (以及靠近第一个直流/直流转换器的电容器) 充电，从而产生浪涌电流。仔细观察电流，当复位被释放时也可以看到，因为它会增加输入电流。浪涌完成且内部 24V 电源轨达到 18V 后，内部直流/直流转换器依次启动，如图 4-38 所示。



绿色 = 1.25V 电源轨 黑色 = 3.3V 电源轨 蓝色 = 输入电流 红色 = 复位信号

图 4-38. 在复位释放之前启动直流/直流转换器

下表总结了在 CPU 启动之前得到的压摆率、浪涌峰值电流及时序。

电源电压	内部上升时间 24V	CPU 启动时间	峰值电流
20V	5ms	18ms	900mA
24V	7.5ms	18ms	1.1A

电源电压	内部上升时间 24V	CPU 启动时间	峰值电流
30V	8ms	18ms	1.3A

除了时序之外，下表还验证了欠压和过压保护的电压。电压电平处于设计范围内，磁滞在给定容差内也符合预期。

UVLO 标称 90mV 磁滞，分压器 R130/R133，100k/7.5k， $0.09V / (7.5k / (100k + 7.5k)) = 1.29V$

OVLO 标称 100mV 磁滞，分压器 R129/R132，100k/3.92k， $0.1V / (3.92k / (100k + 3.92k)) = 2.65V$

测试用例	电压电平
欠压下降	16.3V
欠压上升	17.5V
欠压磁滞	1.2V
过压上升	33.2V
过压下降	30.7V
过压磁滞	2.5V

两个导通 FET Q9 及 Q10 需要承载电路板的整个电流。如果所有端口加载 1A 电流，则该电流会相加，增加到略大于 8A，从而导致一定的功率耗散。下面的热感图像显示了当加载 9A 电流时，FET 在室温下升温至 70°C。根据应用和环境/外壳，该量可能过大。

如果系统仅加载 5A 电流，则 FET 温度会低于 50°C。根据设计的同时性因素，这仍然是一种方法。否则，可以使用 CSD18540Q5B 等不同的 FET 来降低功率耗散。

还要注意保险丝的功率耗散。此处的 10A 保险丝指定为 $7.3m\Omega$ ，典型压降为 110mV。这会导致另一个 730mW 至 1.1W。该电压大于 CSD18531Q5A FET。

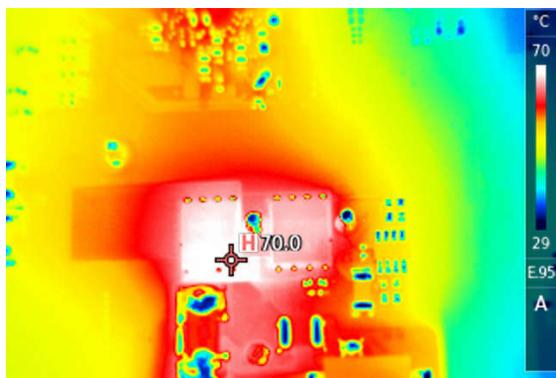


图 4-39. CSD18531Q5A 加载了 9A 电流

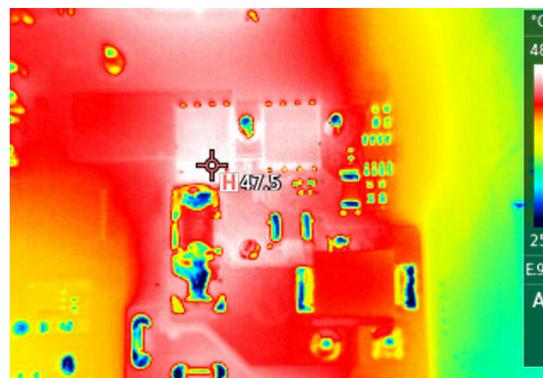


图 4-40. CSD18531Q5A 加载了 5A 电流

图 4-41 展示了当加载 9A 电流时，CSD18540Q5B 的温度比 CSD18531Q5A 低约 20K，这是预期情况。对于 5A 负载，差异并不那么显著。

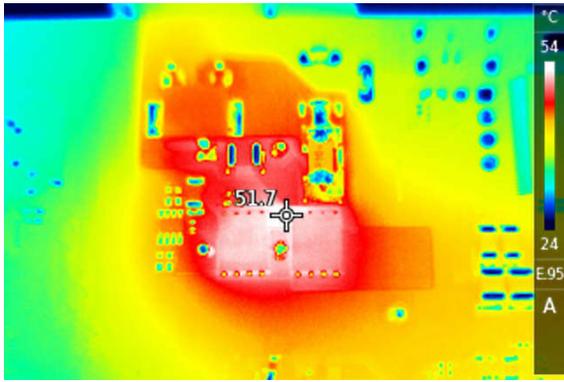


图 4-41. CSD18540Q5B 加载了 9A 电流

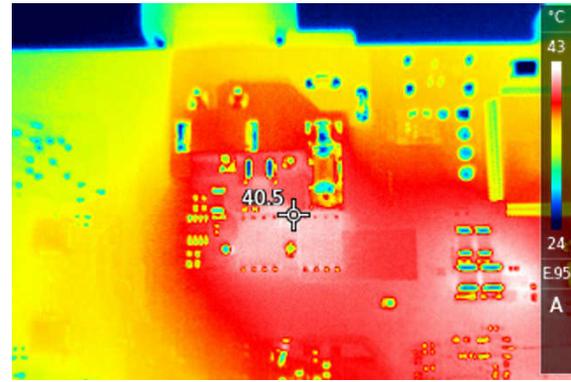


图 4-42. CSD18540Q5B 加载了 5A 电流

4.4.4 EMC/EMI 合规性

此参考设计经过测试，可满足 IO-Link 主站产品的 EMI 和 EMC 要求。本部分介绍测试详细信息。

规格	测试	类别	限制	结果	详细信息
CISPR 32	辐射 EMI		B 类	通过	指向 CISPR 32 部分的链接 — 辐射发射
EN61000-6-3	DC-IN		EN61000-6-3 EMCL AC	通过	EN61000-6-3 — 传导发射
EN61000-6-3	以太网		EN61000-6-3 EMCL AC	通过	EN61000-6-3 — 传导发射
IEC 61000-4-2	ESD	A	6kV CD, 15kV HCP, 1Hz 时	通过	IEC 61000-4-2 — 静电放电 (ESD)
EN 61000-4-3	辐射抗扰度	A	80MHz-1GHz 20V/m 1GHz - 6GHz 10V/m	通过	EN 61000-4-3 — 辐射抗扰度
IEC 61000-4-4	DC-IN	A	2kV	通过	IEC 61000-4-4 突发 / EFT
IEC 61000-4-4	以太网	A	2kV crit.A / 3kV crit.B	通过	IEC 61000-4-4 突发 / EFT
IEC 61000-4-4	IO-Link	A	2kV	通过	IEC 61000-4-4 突发 / EFT
IEC 61000-4-5	屏蔽以太网	A	500/1000/2000 V	通过	IEC 61000-4-5 浪涌
IEC 61000-4-5	IO-Link		500V 线路到线路, 2kV 线路到接地, 42 Ω	通过	IEC 61000-4-5 浪涌
IEC 61000-4-6	DC-IN	A	150kHz - 80MHz 20V/m	通过	IEC 61000-4-6 传导抗扰度
IEC 61000-4-6	IO-Link	A	150kHz - 80MHz 20V/m	通过	IEC 61000-4-6 传导抗扰度
IEC 61000-4-6	以太网	A	150kHz - 80MHz 20V/m	通过	IEC 61000-4-6 传导抗扰度

4.4.5 CISPR 32 辐射发射

为了测试 TIDA-011002 参考设计的发射，将该电路板和其他 IO-Link 传感器放置在暗室中。两个以太网端口均使用两个介质转换器转换为光纤。以太网信号从室中发出。由外部 24V 电源供电。建立与传感器的 IO-Link 通信，过程数据通过以太网传输到外部 PC。此外，使用 iperf3 生成以太网流量，因为两个以太网端口都用作交换机，所以这两个端口都以这种方式满载。

图 4-44 显示了室内的设置。

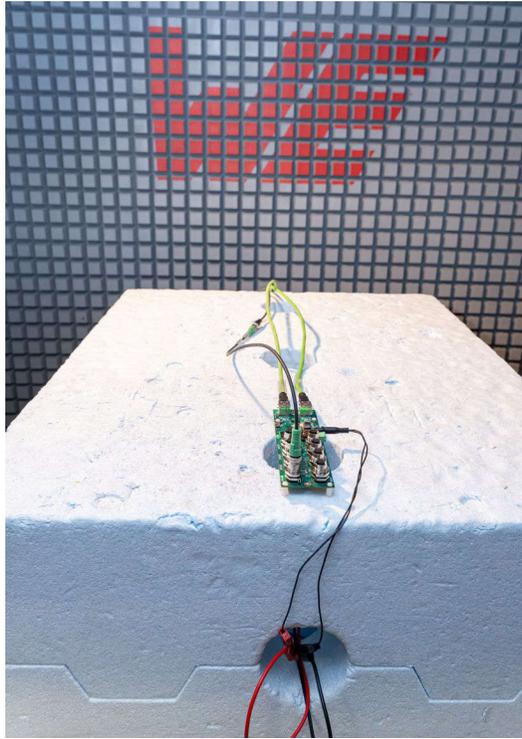


图 4-43. 辐射发射结果

现在，完整的设置正在运行，进行了这些测量。

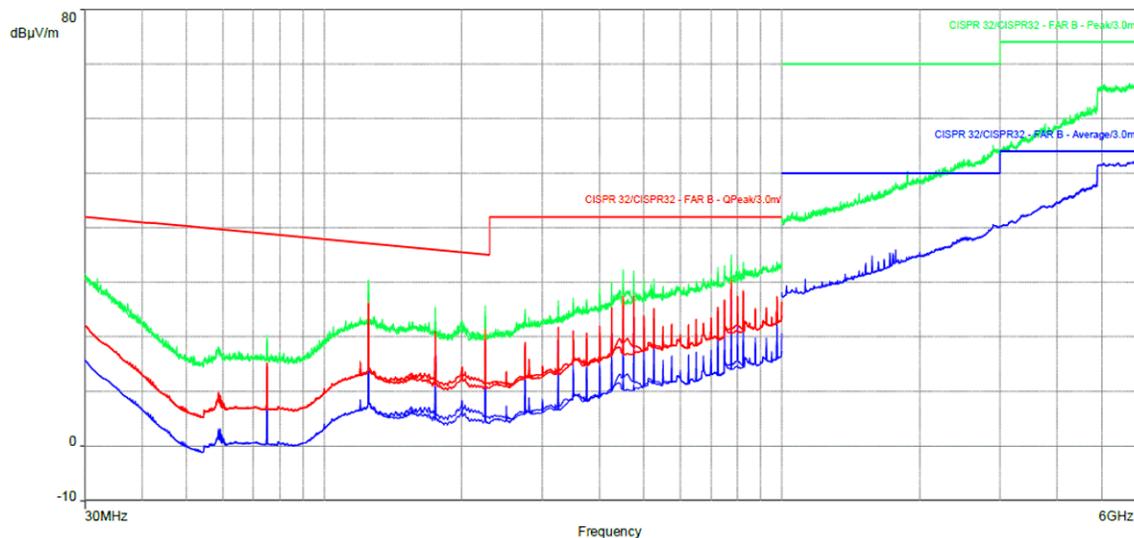


图 4-44. 测试室中的辐射发射设置

该参考设计远低于 CISPR32 B 类限制并满足这些要求。其余的可见频率是 25MHz 的倍数，很可能由从振荡器到处理器和两个以太网 PHY 的布线引起。屏蔽内层的布线可以进一步减少发射。

4.4.6 EN61000-6-3 - 传导发射

在此测试期间，测量 DUT 在端口向外部发射的能量。为了测量能量，通过耦合网络连接以太网端口和直流输入。此参考设计配置为建立 IO-Link 通信，并且以太网端口通过 iperf3 满载。图 4-45 显示了测试设置。用于以太网端口的两个 CDN 在前台，连接到直流端口的 LISN 在后端。IO-Link 传感器连接到其中一个端口。该测试在以太网端口和电源上进行。测试设置保持不变，未用于测量的 CDN 输出会进行 50 Ω 端接。

对于此类设备，未给出电源发射限制，因此对测量采用了相当严格的限制。

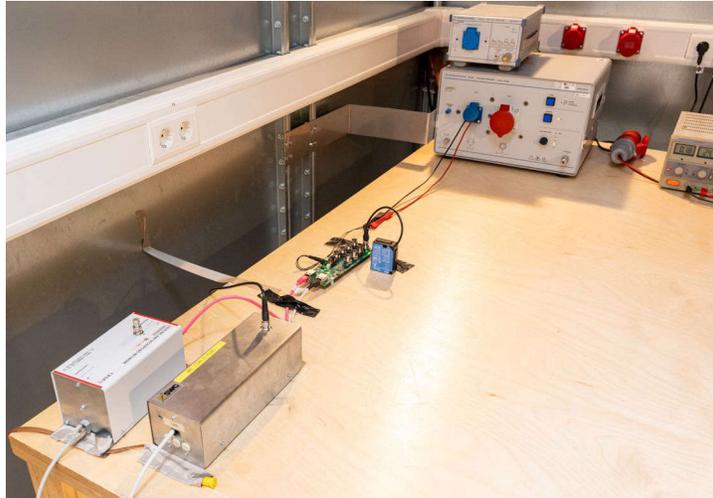


图 4-45. 传导发射设置

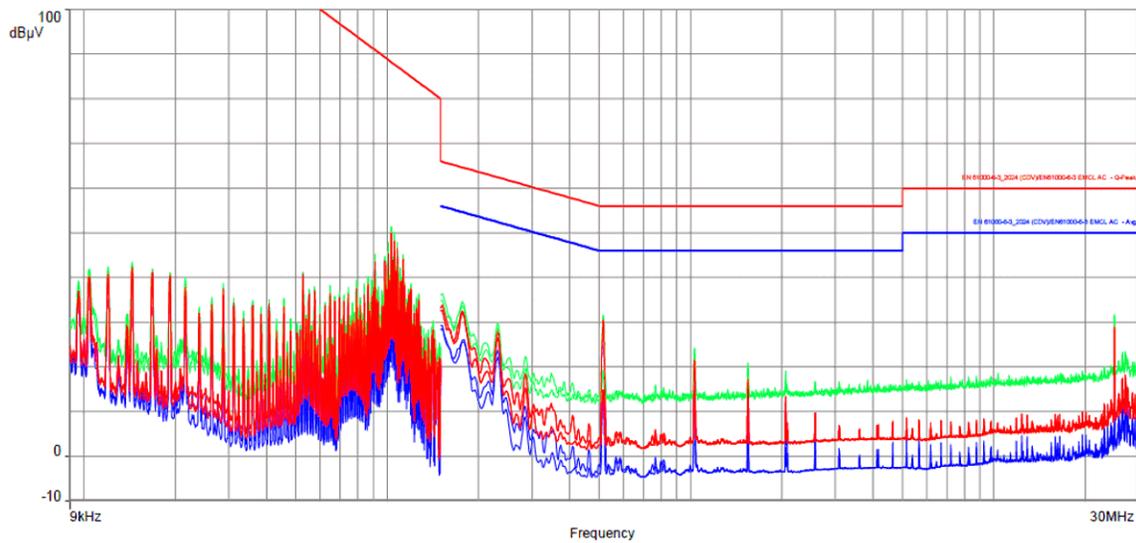


图 4-46. 无接地连接的传导发射直流端口

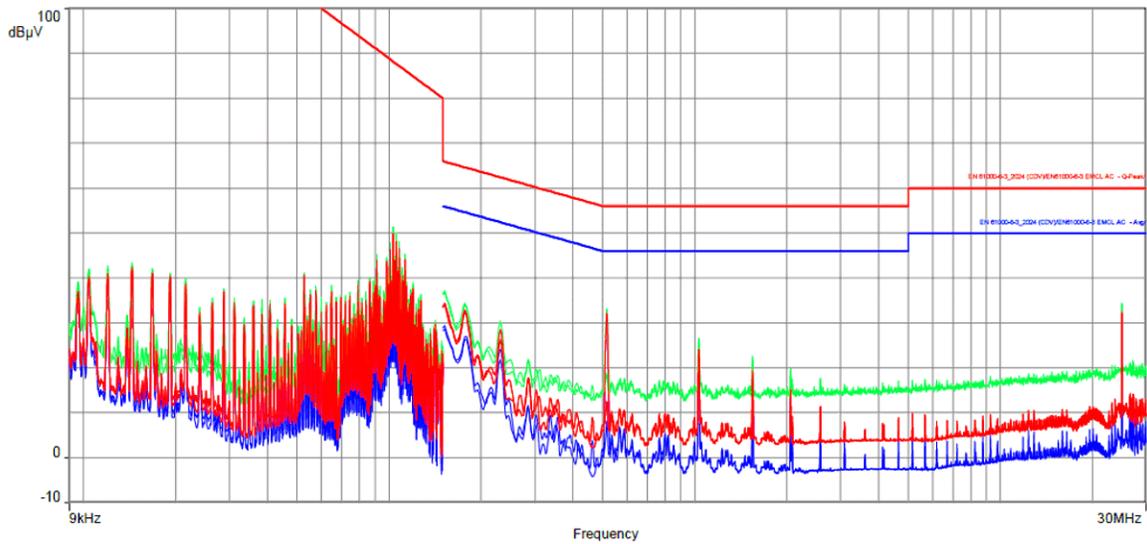


图 4-47. 接地的传导发射直流端口

图 4-46 和图 4-47 展示了连接功能接地和未连接功能接地时直流端口两条线路 (24V 和 GND) 上的传导发射。两次测量之间没有显著差异。在接地连接的情况下，25MHz 处的峰值大约高 5dB，但仍比限值低近 30dB。

噪声低于 150kHz，峰值每 2.5kHz 出现一次，等于过程数据交换的频率。系统配置为每隔 400µs --> 2.5kHz 交换过程数据。

第一个 500kHz 直流/直流转换器的开关频率是可见的，但得到良好抑制。

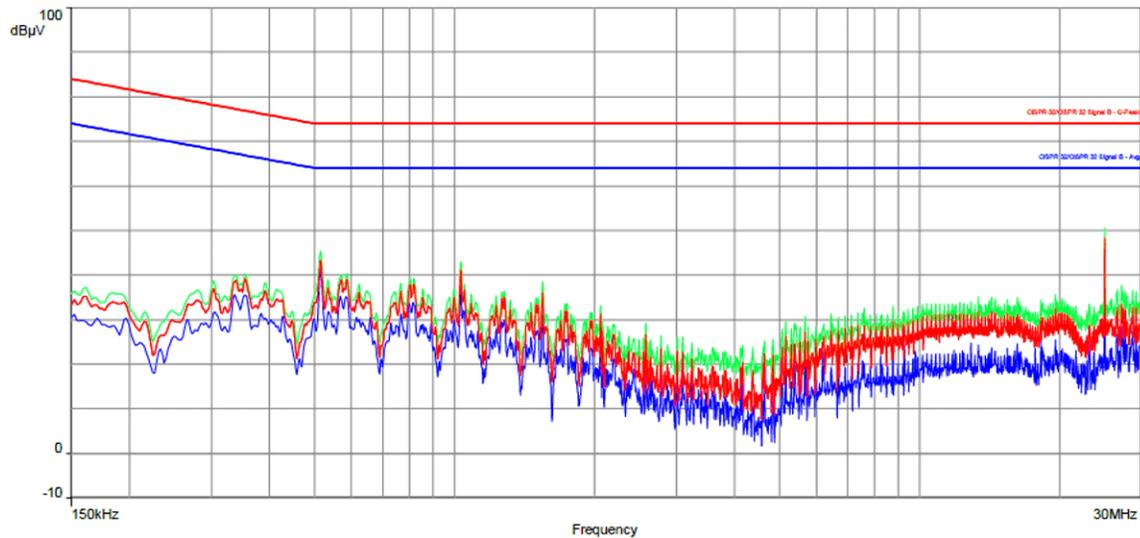


图 4-48. 以太网端口上的传导发射

图 4-48 显示以太网端口上的发射电压，该电压在两个以太网端口的屏蔽层上是相同的。屏蔽层也没有出现问题。25MHz 时钟是可见的，但比限值低 20dB 以上。

4.4.7 IEC 61000-4-2 - 接触放电 (ESD)

对于此测试，以太网和 IO-Link 上的通信都处于活动状态，并监测故障率。该参考设计由电池供电。图 4-49 和图 4-50 显示了设置。

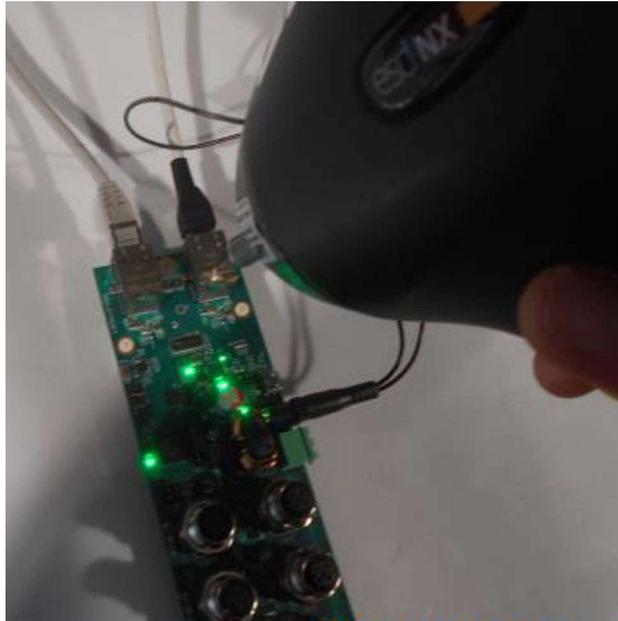


图 4-49. ESD 接触放电到以太网端口

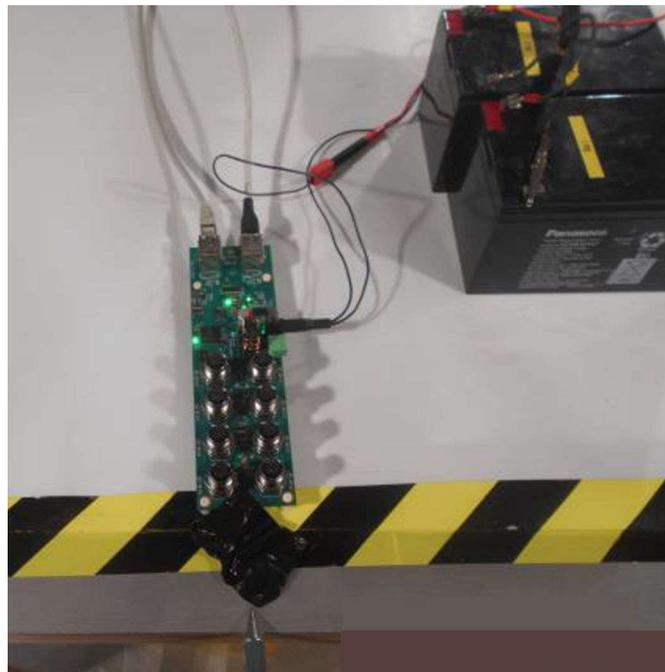


图 4-50. ESD 放电至水平耦合平面 (HCP)

该参考设计应在不丢失链路或任何数据的情况下，以 1Hz 的重复速率处理到以太网端口中的 $\pm 6\text{kV}$ 。借助 HCP，设计可以处理 $\pm 15\text{kV}$ ，而不会出现数据或链路损耗。在这两种情况下，都满足 A 类性能，并超出 IO-Link 标准中给出的要求。

在靠近 PHY 的复位线路上，4.7nF 的小电容器在满足这些要求方面发挥了重要作用。

4.4.8 EN 61000-4-3 辐射抗扰度

为了测试辐射抗扰度，该设置与辐射发射测试设置非常相似。此时天线用于向参考设计发射 HF。观察到以太网连接和 IO-Link 连接，但未发现错误。在测试中，在 80MHz 至 1GHz 范围内使用了 20V/m，在 1GHz 至 6GHz 范围内使用了 10V/m。这些水平超过 IO-Link 规范给出的水平。

4.4.9 IEC 61000-4-4 突发 / EFT

对于所有突发测试，整体设置看起来相似，IO-Link 和以太网处于活动状态并监控是否存在错误。区别就是施加脉冲的位置。此测试使用了 5kHz 和 100kHz 脉冲。

4.4.9.1 直流端口

第一个测试在直流端口上完成。使用发生器的内部耦合网络来施加突发。在某些情况下，耦合网络的电感会阻止参考设计中的内部电源启动。欠压保护、大浪涌电流和电感会导致一些振荡。通过在耦合网络的输出端施加 1000 μ F 电容器电容来防止振荡，如图 4-52 所示

连接到笔记本电脑进行数据测试和监控的以太网线路通过铁氧体钳位进行去耦，以降低笔记本电脑上的电压并减少此设备的影响。



图 4-51. 直流端口上的突发测试



图 4-52. 耦合网络上的额外电容

如果没有接地连接以及将脉冲作为共模信号施加到两条电源线，IO-Link 和以太网上的通信就可以在 2kV 时稳定并满足 A 类性能要求。

使用接地连接时，IO-Link 通信使用的是符合 A 类要求的 1kV，但在 2kV 时会中断，从而产生 B 类性能。通过使用 1nF 电容器将收发器的 CQ 线路去耦至 GND 来提高性能。该设置还可实现 2kV 下 A 类性能。

4.4.9.2 以太网

突发测试也在以太网端口上完成，如图 4-53 所示。突发现在使用电容钳位耦合到系统中。同样，使用铁氧体对笔记本电脑进行了去耦。

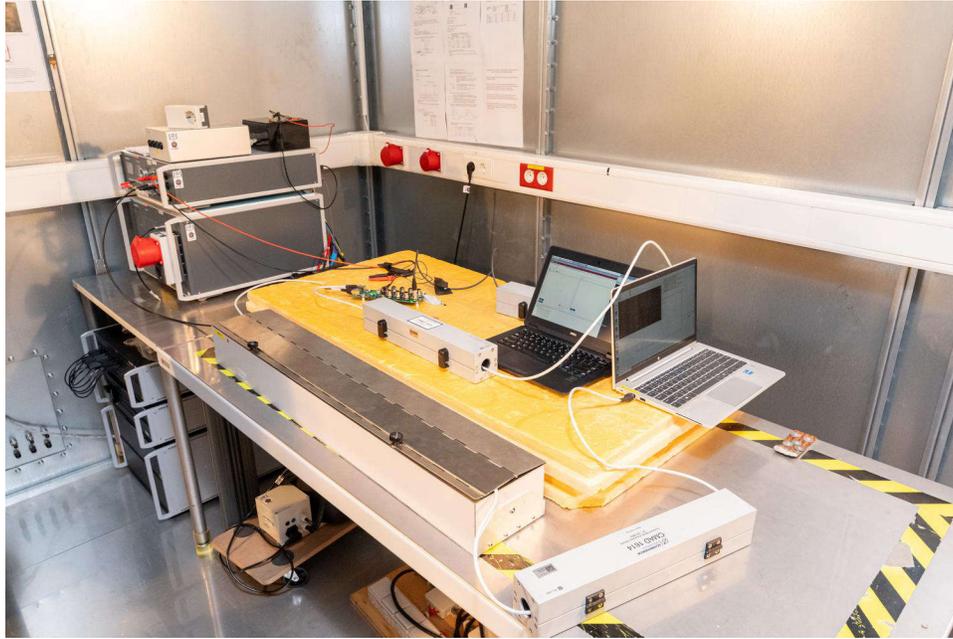


图 4-53. 以太网端口上的突发测试

以太网通信无误差，电压为 2kV，满足 A 类性能要求。在 3kV 下，会观察到损坏的数据包，从而导致较低的数据速率。根据所使用的应用协议（如果周期时间允许，则重新传输），这些结果可以归类为 A 类性能，但我们将这些结果定义为 B 类性能。在此电压下未发现链路中断。在此电压下，笔记本电脑等辅助设备可能会导致数据丢失。

4.4.9.3 IO-Link

为了在 IO-Link 线路上注入突发脉冲，使用了电容钳位并馈送电缆。图 4-54 显示了测试设置

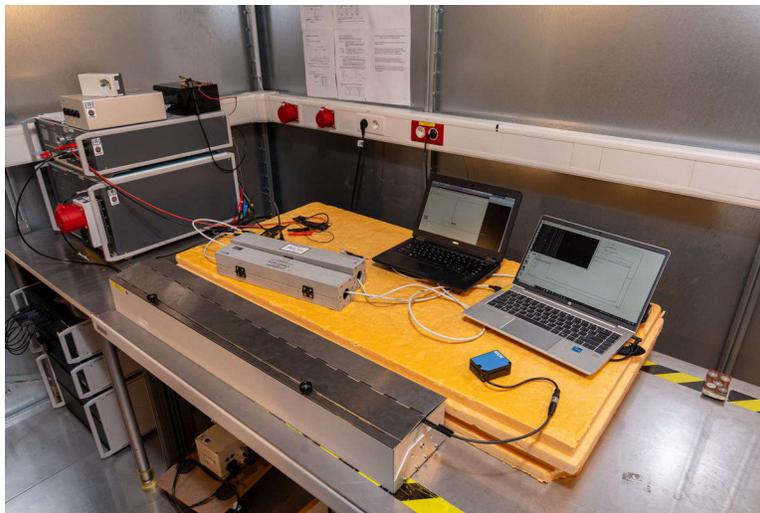


图 4-54. IO-Link 端口上的突发测试

没有接地连接，A 类性能可在 2kV 时实现。

通过接地连接，A 类可达到 1kV。在直流端口上进行测试时，CQ 线上一个 1nF 的小电容器也可以提高性能，从而也在 2kV 时符合 A 类要求。

4.4.9.4 总结

所有测试都符合 IO-Link 的要求，并且**可超出要求**。下表概述了测试。TI 建议在 TIOL221 的 CQ 线路上添加一个小电容器，因为这样做会提高稳健性。未记录损坏的 M 序列的数量，但报告了是否需要重新启动 IO-Link 通信。

测试	电压	结果	注释
未接地的直流端口	2kV	A 类	
接地的直流端口	1kV	A 类	
接地的直流端口	2kV	B 类	IO-Link 会重新启动通信
接地的直流端口，CQ 线为 1nF	2kV	A 类	
以太网端口	2kV	A 类	
以太网端口	3kV	B 类	以太网上可能会丢失数据包，具体取决于 A 类协议
未接地的 IO-Link 端口	2kV	A 类	
接地的 IO-Link 端口	1kV	A 类	
接地的 IO-Link 端口	2kV	B 类	IO-Link 会重新启动通信
接地的 IO-Link 端口，CQ 线为 1nF	2kV	A 类	

4.4.10 IEC 61000-4-5 浪涌

为了测试以太网电缆上的浪涌，设置与之前类似，只是一根电缆用长电缆更换，并且电缆的屏蔽层连接到浪涌发生器。参考设计的接地端连接到地。图 4-55 展示了对应设置。

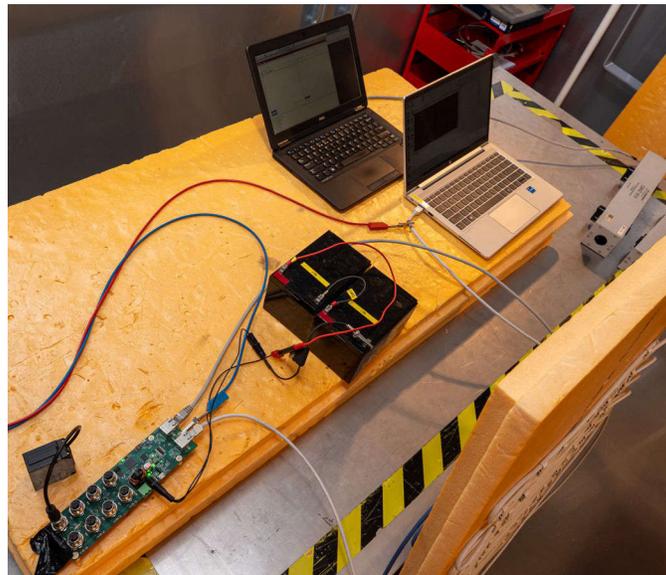


图 4-55. 以太网端口上的浪涌测试

该测试使用 $2\ \Omega$ 源阻抗和高达 2kV 的电压进行。该参考设计展示了不存在干扰且通信持续运行的情况，符合 A 类标准。

在此设置中，无法在通信正在运行时在 IO-Link 端口上进行测试。电缆是非屏蔽的，因此需要通过耦合网络将浪涌施加到不同配置（如线对线和线对地）的线路中。阻抗为 $42\ \Omega$ ，会导致电流减小。但是，在 COM2 或 COM3 中无法通过耦合网络进行通信。因此，施加了浪涌脉冲，并检查了 IO-Link 的功能。在所有配置中，测试完成后，IO-Link 端口仍然正常工作。

4.4.11 IEC 61000-4-6 传导抗扰度

为了测试传导 RF 抗扰度，建立了 IO-Link 通信和以太网通信。Iperf3 正在运行以加载以太网并且观察数据包是否丢失。RF 噪声耦合到直流端口、IO-Link 和以太网，不会干扰通信。图 4-56 显示了测试设置。耦合网络 (CDN) 用于在 RF 噪声中耦合。若要通过 CDNm 进行通信，需要将 IO-Link 配置为使用 COM2 而不是 COM3。



图 4-56. 传导抗扰度设置

20V 的 RF 电压不会干扰任何端口上的通信，以便测试设置超出 IO-Link 的要求。

4.5 以太网合规性

这两个以太网端口经过测试，符合 100 BASE-TX 标准。由于这些端口支持自动 MDI-X，因此可以交换 RX 和 TX，所以还测试了这种替代配置。结果汇总如下表所示。

测试	测量	值 Eth 1	值 Eth 1 MDI-X	值 Eth 2	值 Eth 2 MDI-X	结果
屏蔽测试	双绞线有源输出接口模板	通过	通过	通过	通过	通过
ANSI 9.1.9	抖动基值到上限	401ps	389ps	352ps	397ps	通过
ANSI 9.1.9	抖动基值到下限	448ps	452ps	475ps	493ps	通过
ANSI 9.1.2.2	UTP DOV 基值到上限	958.7mV	956mV	957.1mV	954mV	通过
ANSI 9.1.2.2	UTP DOV 基值到下限	968.1mV	967.8mV	967.5mV	961.9mV	通过
ANSI 9.1.4	信号幅度对称性	0.998	0.996	0.997	0.999	通过
ANSI 9.1.3	过冲为正	2.2%	2.7%	2.5%	2.7%	通过
ANSI 9.1.3	过冲为负	2.6%	2.5%	2.4%	2.1%	通过
ANSI 9.1.6	上升基值到上限	3.189ns	3.237ns	3.003ns	3.030ns	通过
ANSI 9.1.6	下降上限到基值	3.421ns	3.434ns	3.330ns	3.440ns	通过
ANSI 9.1.6	上升下限到基值	3.492ns	3.598ns	3.383ns	3.429ns	通过
ANSI 9.1.6	下降基值到下限	3.201ns	3.243ns	3.118ns	3.203ns	通过
ANSI 9.1.6	上升/下降对称性	303ps	361ps	379ps	410ps	通过
ANSI 9.1.8	占空比失真	25.1ps	27.8ps	26.9ps	27.1ps	通过

5 设计和文档支持

5.1 设计文件

5.1.1 原理图

要下载原理图，请参阅 [TIDA-011002](#) 中的设计文件。

5.1.2 BOM

要下载物料清单 (BOM)，请参阅 [TIDA-011002](#) 中的设计文件。

5.1.3 PCB 布局建议

5.1.3.1 布局图

要下载板层图，请参阅 [TIDA-011002](#) 中的设计文件。

5.2 软件

[IND-COMMS-SDK](#)

工业实时通信软件开发套件

5.3 文档支持

- 德州仪器 (TI), [LMR436x0-Q1 在 150°C TJMAX 下 IQ < 2.5 μA 且采用 4mm2 HotRod™ QFN 封装的 36V、1A/2A 汽车级降压转换器数据表](#)
- 德州仪器 (TI), [TPS62850x-Q1 采用 SOT583 封装的 2.7V 至 6V、1A、2A、3A 汽车级降压转换器数据表](#)
- 德州仪器 (TI), [TLIN1021A-Q1 具有抑制和唤醒功能的故障保护 LIN 收发器数据表](#)

5.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

5.5 商标

TI E2E™, SimpleLink™, and NexFET™ are trademarks of Texas Instruments.

EtherCAT® is a registered trademark of Beckhoff Automation GmbH.

PROFINET® is a registered trademark of PROFIBUS Nutzerorganisation e.V. (PNO).

Modbus® is a registered trademark of Schneider Electric USA, Inc.

Sitara® is a registered trademark of Texas Instruments.

Arm® and Cortex® are registered trademarks of Arm Limited.

所有商标均为其各自所有者的财产。

6 作者简介

STEFFEN GRAF 在德国弗莱辛欧洲、中东和非洲地区总部的德州仪器 (TI) 担任系统工程师。在这里，他是系统工程团队的一员，非常专注于为全球客户提供支持的工业系统。

九年多来，**Steffen** 在多种以太网技术 (包括 SPE、PoDL 和 APL) 以及其他工业通信协议 (如 IO-Link) 领域拥有丰富的经验，专注于硬件级设计、固件验证和 EMI/EMC 测试。

Steffen 拥有达姆施塔特应用科学大学的电气工程理学硕士学位，专注于微电子学，并于 2017 年毕业。

7 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (March 2026) to Revision A (May 2026)	Page
• 添加了 1 至 7 部分.....	2

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月