Application Note

USB2.0 高速主机发送电气合规性指南

Shreyas Rao

摘要

本应用手册介绍了如何使用 Linux™ 命令在 Jacinto™ SoC (TDA4VEN/ J722S/ TDA4AEN) 上执行 USB 2.0 高速（HS，480Mbps）主机发射电气合规性测试。该程序涵盖写入 xHCI 端口状态和控制 (PORTSC) 寄存器，将 USB2.0 端口置于合规性模式以生成高速测试数据包，在高速示波器上捕获差分 D+/D−眼图，并使用 USB-IF 电气分析工具对捕获的波形进行后处理，以验证是否符合 USB 2.0 规范眼模板。此外，本应用手册还介绍如何使用 USB2 PHY TX 模拟前端寄存器来微调差分 TX 输出振幅。

内容

1 简介....2
2 首字母缩写词及定义....3
3 USB 2.0 高速 TX 合规性：工作原理....4
3.1 USB 2.0 高速信号概述....4
3.2 xHCI 端口测试控制和合规性模式进入....4
3.3 眼图合规性....4
4 寄存器参考....5
4.1 xHCI PORTSC — 端口状态和控制寄存器....5
4.2 PORTPMSC 位字段说明（USB 2.0 — xHCI 规范）....5
4.3 合规性写入值解码：0x40000000....5
4.4 USB2 PHY TX 振幅寄存器 — USB2SS_PHY2_AFE_TX_REG1....5
5 合规性程序：TDA4VEN/J722S/TDA4AEN....6
5.1 硬件要求....6
5.2 软件要求....6
5.3 硬件设置....6
5.4 物理连接....6
5.5 USB0 的器件树源 (DTS) 修改....7
5.6 第 1 步：验证 EVM 引导和控制台....9
5.7 第 2 步：写入 xHCI 寄存器以使能 HS 测试数据包模式....9
5.8 第 3 步：在示波器上捕获 HS 测试数据包波形....9
6 USB-IF 电气分析工具：后处理程序....10
7 调整 HS TX 振幅....12
7.1 TX 振幅调整程序....12
8 合规性程序：J7200/J784S4/J721S2/J742S2....14
9 故障排查....14
10 总结....14
11 参考资料....14

商标

Linux™ is a trademark of Linus Torvalds.
Jacinto™ is a trademark of Texas Instruments.
USB Type-C™ is a trademark of USB Implementers Forum.
Tektronix® is a registered trademark of Tektronix, Inc.
所有商标均为其各自所有者的财产。

English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

1 简介

USB 2.0 高速 (HS) 电气合规性测试验证设备是否满足 USB 2.0 规范（第 7.1.20 节）和 USB-IF 合规性测试规范 (CTS) 中定义的眼图、输出振幅和数据速率要求。该测试评估主机端口处差分发射信号 (TX) 的质量，以眼开度对照内模板和外模板规范进行测量。

本应用手册重点介绍了 Jacinto SoC 实现 xHCI 主机控制器（采用 USB 2.0 UTMI+ PHY）的主机发送 (TX) 合规性路径。该程序适用于 TDA4VEN、J722S 和 TDA4AEN 器件。与 USB 3.0 主机合规性（在《*USB3.1 Gen1 SuperSpeed 主机发送端电气合规性指南*》应用手册中描述）需要 SERDES 链路训练状态机 (LTSSM) 不同，USB 2.0 合规性模式通过编程 xHCI PORTSC 寄存器中的*端口测试控制*字段进入，并可选择调整 PHY 模拟前端寄存器以优化 TX 振幅。

对 TDA4VEN 的一个实际考虑 [1] 是 EVM 板上存在的 USB 多路复用器和 Type-C IC 对信号完整性的影响。信号路径中额外的无源和有源组件会降低眼图质量，导致示波器输入端出现内眼模板违规。为获得最佳合规性结果，建议将 USB2.0 HS 信号布线到 Type-A 连接器，而不经过中间 IC 或 Type-C 连接器。

[1] 本应用手册通篇使用 TDA4VEN，但同样适用于 TDA4AEN

English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

2 首字母缩写词及定义

表 2-1. 首字母缩写词及定义

首字母缩写词	定义
CTS	USB-IF 合规性测试规范
DFP	下行端口
DTS/DTB	器件树源/器件树 Blob（编译的二进制文件）
EVM	评估模块（TI 参考硬件平台）
HS	高速（USB 2.0，480Mbps）
HSFE	高速远端
HSNE	高速近端
PHY	物理层收发器
PTC	端口测试控制（xHCI PORTPMSC 字段）
PORTSC	端口状态和控制寄存器
SDK	软件开发套件
xHCI	可扩展主机控制器接口（USB 主机控制器）
USB	通用串行总线
UTMI	USB 收发器宏单元接口

Copyright © 2026 Texas Instruments Incorporated

3 USB 2.0 高速 TX 合规性：工作原理

3.1 USB 2.0 高速信号概述

USB 2.0 高速 (HS) 在单个差分对（D+、D−）上以 480Mbps 的速率运行。数据使用不归零反转 (NRZI) 和位填充进行编码。HS 信号使用约 400mV 峰峰值的差分摆幅（单端以 0V 为中心（SE0 = 两条线均为 0V，用于 EOP、SOP 或复位信号）。主机端口输出端的发送眼图必须满足 USB 2.0 规范表 7-8 中规定的规范内眼和外眼模板边界。

合规性测试使用标准化测试数据包序列（USB 2.0 第 7.1.20 节中定义的高速测试数据包）评估最坏情况下的眼开度。这种固定长度的位模式旨在涵盖广泛的跳变密度，最大化符号间干扰 (ISI)，从而产生用于模板测试的最坏情况眼图。该模式长度为 53 字节。

3.2 xHCI 端口测试控制和合规性模式进入

xHCI 规范在端口电源管理状态和控制 (PORTPMSC) 寄存器的 [31:28] 位中定义了一个端口测试控制 (PTC) 字段。将 PTC = 4 (TEST_PACKET) 写入 USB 2.0 HS 端口会使 UTMI+ PHY 连续发送 HS 测试数据包。这是所有基于 xHCI 的 USB 2.0 主机控制器进入合规性模式所使用的标准机制。

Jacinto xHCI 实现需要三次顺序寄存器写入，才能使 USB2 端口进入连续测试数据包传输：

- 写入 USB2 HS 端口的 xHCI 端口状态和控制寄存器，以初始化端口状态
- 写入 xHCI USB 命令寄存器，以准备主机控制器
- 将 PTC = 4 (TEST_PACKET) 写入 USB2 HS PORTPMSC 寄存器（高半字节 = 0x4，位 [31:28] = 0100）

测试数据包处于活动状态后，PHY 将以 480Mbps 的速率持续传输 HS 测试数据包。通过 USB 主机测试夹具 SMA 抽头，在示波器上捕获差分输出。

3.3 眼图合规性

示波器在通道 1 和 2（分别为 D+ 和 D−）上捕获测试数据包的多次重复。数学迹线（通道 1 − 通道 2）表示差分电压波形。该差分迹线导出为 csv 文件并加载到 USB-IF 电气分析工具中，该工具应用规范性眼模板并报告通过/失败结果。

USB-IF 定义的两种测试夹具模式：

- HSNE（高速近端）：DUT 和夹具之间没有固定的 1 米电缆。HSNE 的内眼模板比 HSFE 更严格。当 DUT 直接连接到夹具且没有固定电缆时，使用 HSNE。
- HSFE（高速远端）：DUT 和夹具之间包含 1 米固定电缆。与 HSNE 相比，HSFE 的内眼模板有所放宽。仅当测试路径中存在固定电缆时，才使用 HSFE。

English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

4 寄存器参考

4.1 xHCI PORTSC — 端口状态和控制寄存器

对于 TDA4VEN，USB0 xHCI 控制器 MMIO 基地址为 0x31000000。USB2p0 PORTSC 位于操作基地址 + 0x400。

表 4-1. xHCI 寄存器地址 (TDA4VEN USB0)

寄存器	地址 (USB0)	说明
xHCI 操作基地址	0x31000020	xHCI USB 命令 (USBCMD)；
PORTSC — (USB2 HS)	0x31000420	USB 2.0 高速端口的端口状态和控制
PORTPMSC — (USB2 HS)	0x31000424	USB 2.0 HS 端口的端口电源管理状态和控制
USB2SS_PHY2_AFE_TX_REG1 (USB0)	0x0F908004	USB2 PHY TX 模拟前端寄存器；控制 HS TX 差分振幅

4.2 PORTPMSC 位字段说明（USB 2.0 — xHCI 规范）

表 4-2. 关键 PORTPMSC 位字段说明（USB 2.0 HS 端口）

位	字段名称	说明
[31:28]	PTC — 端口测试控制	选择测试模式。0x0 = 正常运行。0x4 = TEST_PACKET（连续 HS 测试数据包传输）。

4.3 合规性写入值解码：0x40000000

将以下 32 位值写入 PORTPMSC (0x31000424)，以使能连续 HS 测试数据包传输：

写入值：0x40000000

Binary： 0100_0000_0000_0000_0000_0000_0000_0000

位 [31:28] = 0100 = PTC = 4 = TEST_PACKET

=> xHCI 指示 UTMI+ PHY 持续发送 HS 测试数据包

所有其他位 = 0 => 保留默认端口状态

4.4 USB2 PHY TX 振幅寄存器 — USB2SS_PHY2_AFE_TX_REG1

USB2 PHY 模拟前端 TX 寄存器控制差分输出振幅升压。默认升压值为 0x08（十进制 8）。对于 TDA4VEN 上的 USB0，该寄存器位于 0x0F908004 位置。

表 4-3. USB2SS_PHY2_AFE_TX_REG1 寄存器 (USB0 = 0x0F908004)

字段	位	说明	默认
BOOST_EN	[0]	升压使能；升压代码可由位 [6:1] 控制	0x0（升压代码= 0x8）
升压	[6:1]	TX 振幅升压控制。值越高，差分振幅就越高。值越低，差分振幅就越低。有效范围：0x00 至 0x3F。	0x08

表 4-4. 升压值与 TX 振幅行为间的关系

升压值（十六进制）	TX 振幅影响
0x00	最小振幅：如果眼图超过外模板（过驱），则使用
0x08	默认（SDK 默认）；标称振幅
0x3F	最大振幅：如果内模板违规持续存在，则用于最大输出

English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

5 合规性程序：TDA4VEN/J722S/TDA4AEN

5.1 硬件要求

表 5-1. 硬件要求

条目	描述/部件
TDA4VEN EVM	由于信号路径组件，Type-C 连接器可能会显示眼振幅降低 — 请使用 Type-A 连接器。
USB 2.0 主机测试夹具	带有 D+ 和 D− SMA 抽头连接器的 USB-IF 主机测试夹具
高速示波器	≥ 4GHz 带宽，≥ 10GSa/s 采样率（例如 Tektronix® DPO/MSO70000）
匹配的 SMA 电缆对	用于 D+（通道 1）和 D−（通道 2）连接的相位匹配 SMA 电缆
USB-C 转 USB-A 适配器	仅在需要时使用，取决于所使用的板卡。

5.2 软件要求

表 5-2. 软件要求

条目	版本	注释
TI Processor SDK Linux (ADAS)	11.02 或更高版本	用于 TDA4VEN 的 ADAS 变体；根据 SDK 文档安装到 SD 卡
USB-IF 电气分析工具	USB-IF 的最新版本	后处理示波器 CSV 数据；可在 usb.org 获取

5.3 硬件设置

5.4 物理连接

- 在 TDA4VEN EVM（USB0 端口）上，使用 Type-C 转 Type-A 适配器将 USB 2.0 主机测试夹具的 Type-A 插头连接器插入 USB Type-C™ 端口；如果不使用 Type-C，则直接连接到 Type-A 端口
- 将一对匹配的 SMA 电缆从测试夹具的 D+ 抽头连接到示波器的通道 1，将 D− 抽头连接到通道 2
- 将 EVM 的主 UART 端口连接到 PC。打开 TeraTerm，并将串口配置为 115200 波特率。对于 TDA4VEN，使用四个可用 COM 端口中的第三个。
- 插入准备好的带有 TI Processor SDK Linux 镜像的 SD 卡。将 EVM DIP 开关设置为 SD 卡启动模式。
- 验证 DIP 开关设置为 DFP 模式以进行 USB 主机操作。

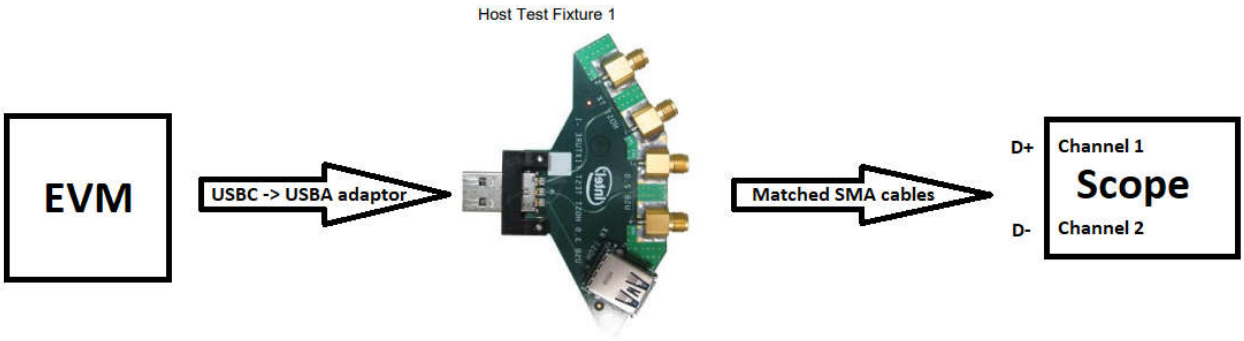


图 5-1. TDA4VEN EVM USB2.0 主机 TX 测试设置

English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

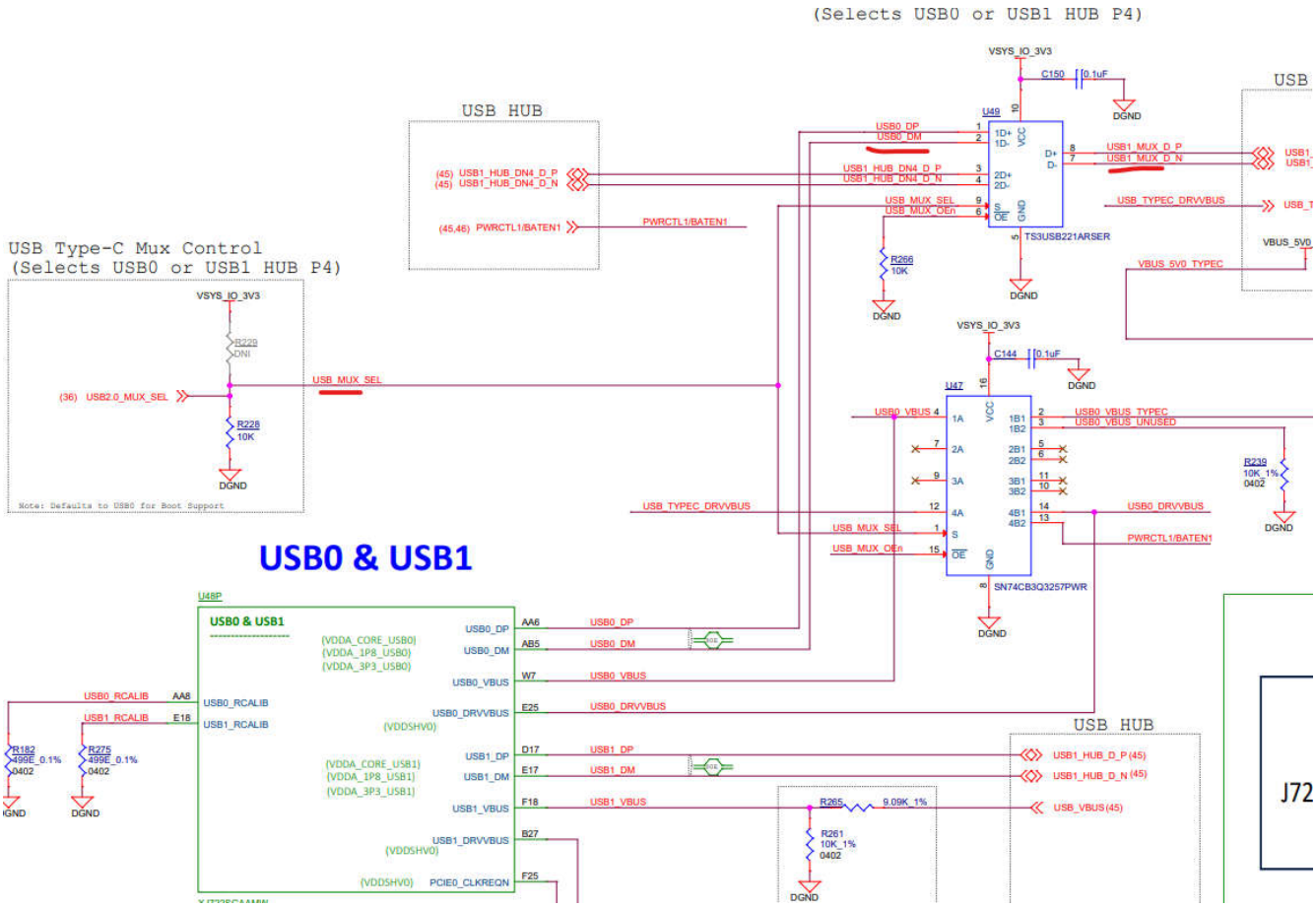


图 5-2. J722SEVM 上的 USB 多路复用器和 Type-C 路径

5.5 USB0 的器件树源 (DTS) 修改

将 TI 处理器 SDK Linux 安装到 SD 卡上。在 Linux 终端中使用 *wget* 命令下载 ADAS SDK 安装程序，然后使用 chmod +x 使 SDK 可执行并运行安装程序。按照 SDK 文档，创建 SD 卡映像。

默认情况下，TI Processor SDK DTS 可以使能 USB1 并禁用 USB0，或者将 USB 多路复用器配置为 USB1 输出。要在 EVM 上路由 USB0 输出，请修改 DTS 文件以使能 USB0 并相应地配置 USB 多路复用器选择信号。

转到 <SDK_INSTALL_DIR>/board-support/ti-linux-kernel-<version>/arch/arm64/boot/dts/ti/ 并打开 J722S 的相关板级 .dts 文件。根据板变体，适当使能 USB0 节点并禁用 USB1。有关 USB 多路复用器选择信号映射，请参阅 TDA4VEN EVM 原理图。

English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

```
};

&usbss0 {
        ti,vbus-divider;
        status = "okay";
};

&usb0 {
        dr_mode = "host";
        /*usb-role-switch;*/
        status = "okay";

};

&usb0_phy_ctrl {
        bootph-all;
};

&usbss1 {
        pinctrl-names = "default";
        pinctrl-0 = <&main_usb1_pins_default>;
        ti,vbus-divider;
        status = "disabled";
};

&usb1 {
        dr_mode = "host";
        maximum-speed = "super-speed";
        phys = <&serdes0_usb_link>;
        phy-names = "cdns3,usb3-phy";
        status = "disabled";          /* explicitly enable */
        ti,force_host = "true";    /* prevent OTG/device mode flip */
```

图 5-3. 使能 USB0 并禁用 USB1 的 DTS

```
    exp1: gpio@23 {
            compatible = "ti,tca6424";
            reg = <0x23>;
            gpio-controller;
            #gpio-cells = <2>;
            gpio-line-names = "TRC_MUX_SEL", "OSPI/ONAND_MUX_SEL",
                              "MCASP1_FET_SEL", "CTRL_PM_I2C_OE#",
                              "CSI_VIO_SEL", "USB2.0_MUX_SEL",
                              "CSI01_MUX_SEL_2", "CSI23_MUX_SEL_2",
                              "LMK1_OE1", "LMK1_OE0",
                              "LMK2_OE0", "LMK2_OE1",
                              "GPIO_RGMII1_RST#", "GPIO_AUD_RSTn",
                              "GPIO_eMMC_RSTn", "GPIO_uSD_PWR_EN",
                              "USER_LED2", "MCAN0_STB",
                              "PCIe0_1L_RC_RSTz", "PCIe0_1L_PRSNT#",
                              "ENET1_EXP_SPARE2", "ENET1_EXP_PWRDN",
                              "PD_I2ENET1_I2CMUX_SELC_IRQ", "ENET1_EXP_RESETZ";
            bootph-all;

            p05-hog {
                    /* P05 - USB2.0_MUX_SEL */
                    gpio-hog;
                    gpios = <5 GPIO_ACTIVE_LOW>;
                    output-high;
                    line-name = "USB2.0_MUX_SEL";
            };
```

图 5-4. 选择 USB0 D+/D− 的 USB 多路复用器 DTS 配置

编译 DTS 文件以生成 .dtb 文件：

```
$ cd /<sdk-install-dir>/board-support/ti-linux-kernel-<version>
$ export CROSS_COMPILE=/<sdk-install-dir>/linux-devkit/sysroots/x86_64-arago-linux/usr/bin/aarch64-
oe-linux/aarch64-oe-linux-
$ export ARCH=arm64
$ make dtbs
```


English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

将编译后的 .dtb 文件复制到 SD 卡中：

```
$ sudo cp arch/arm64/boot/dts/ti/k3-j722s-evm.dtb /media/<username>/root/boot/dtb/ti/
$ sudo eject /media/<username>/root/
```

将 EVM 设置为 SD 卡引导模式。打开 EVM 电源并等待 Linux 启动。在 TeraTerm 控制台上以 root 身份登录。

5.6 第 1 步：验证 EVM 引导和控制台

连接到 EVM 控制台（第三个 COM 端口、波特率为 115200）。引导后，以 root 登录：

```
root@j722s-evm:~#
```

5.7 第 2 步：写入 xHCI 寄存器以使能 HS 测试数据包模式

以下三次顺序寄存器写入将 USB0 端口置于连续 HS 测试数据包传输状态。请勿将 USB 测试夹具连接到该端口。

```
# Step 2a: Initialize USB2 HS PORTSC (Port 1)
devmem2 0x31000420 w 0xA0
# Step 2b: Write xHCI USB Command register
devmem2 0x31000020 w 0x4
# Step 2c: Write PTC = 4 (TEST_PACKET) to PORTPMSC
devmem2 0x31000424 w 0x40000000
```

5.8 第 3 步：在示波器上捕获 HS 测试数据包波形

寄存器写入后，USB0 端口在 D+ 和 D− 上连续发送 HS 测试数据包。在示波器上：

- 获取测试数据包的单次捕获，以构建可重复的眼图
- 将 Math1 (Ch1-Ch2) 迹线（差分波形）作为 CSV 文件保存到外部 USB 驱动器

Copyright © 2026 Texas Instruments Incorporated

6 USB-IF 电气分析工具：后处理程序

USB-IF 电气分析工具处理示波器 CSV 输出，并应用 USB 2.0 合规性测试规范中的规范眼模板，以生成通过/失败报告。

- 在 PC 上打开 USB 电气分析工具
- 在应用程序窗口顶部选择 Host SQ 选项卡
- 单击文件浏览器，并导航到从示波器保存的 Math1 CSV 文件
- 选择 HSNE（高速近端）
- 选中 *Summary File* 复选框以生成 HTML 摘要报告
- 单击 *Test* 以分析波形。该工具应用眼模板，检查上升和下降时间、振幅及其他 HS 信号质量参数，并生成 HTML 合规性报告

备注

仅当 DUT 端口和测试夹具输入之间存在固定的 1 米 USB 电缆时，才选择 HSFE（高速远端）。相对于 HSNE，HSFE 内模板有所放宽，以考虑电缆损耗。

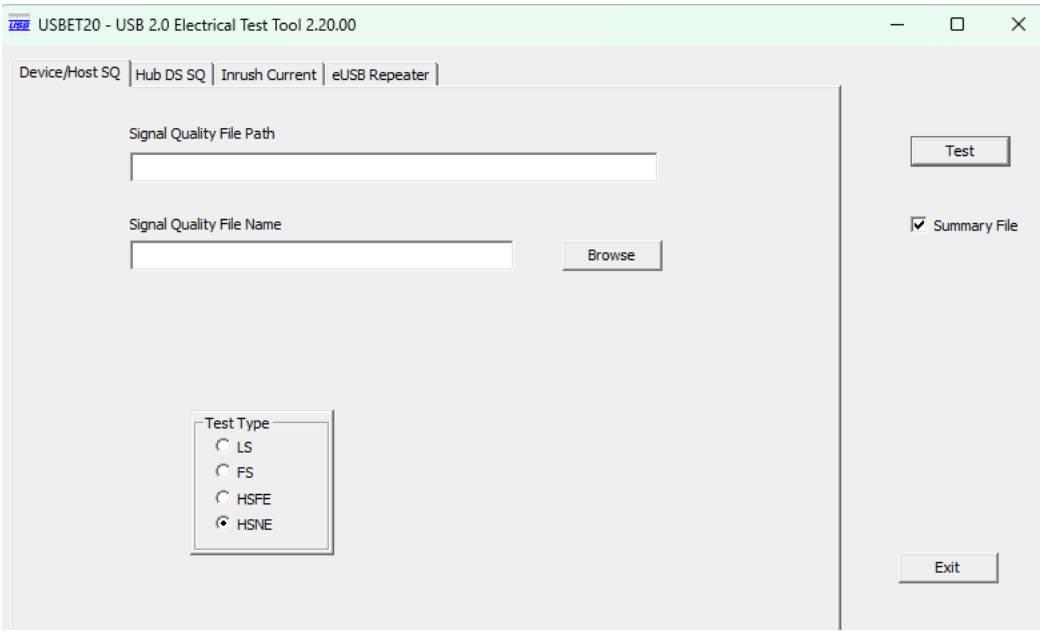


图 6-1. USB-IF 电气分析工具：Host SQ 选项卡配置

English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

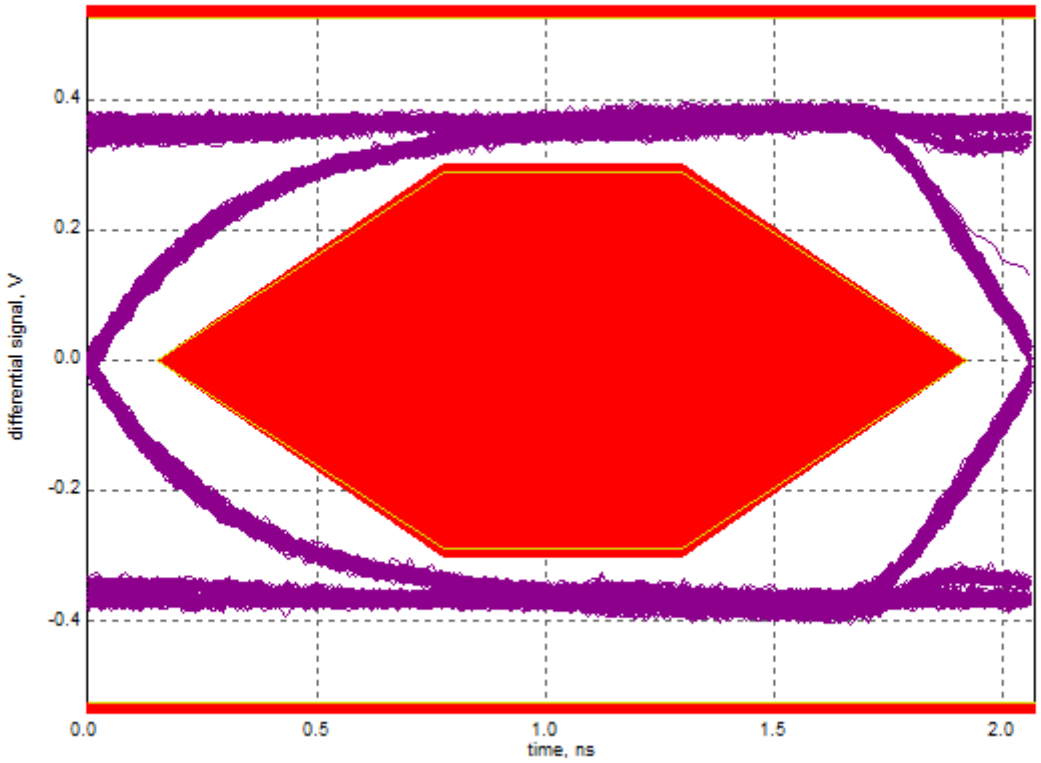


图 6-2. USB2.0 HS TX 眼图：通过示例

Copyright © 2026 Texas Instruments Incorporated

7 调整 HS TX 振幅

根据默认升压设置、电路板布线、布局寄生效应和信号路径中的外部元件，HS TX 眼图可能削到内部眼模板（振幅过低）或超过外部眼模板（振幅过高）。USB2 PHY TX 模拟前端寄存器 (USB2SS_PHY2_AFE_TX_REG1) 提供一个数字升压控制字段，用于调整差分 TX 振幅。

SDK 默认升压增值为 0x08（十进制 8）。要增加振幅，请写入较高的升压值；要减小振幅，请写入较低的值。该字段为 6 位宽，有效范围为 0x00 至 0x3F，并在位 0 字段中有一个使能位。

7.1 TX 振幅调整程序

- 运行合规性程序，以默认 BOOST CODE= 0x8 捕获基线眼图
- 如果眼图削到内模板（太小），请增大升压值。如果眼图超过外模板（过驱），请减小升压值。
- 将新的升压值写入寄存器 0x0F908004 (USB2SS_PHY2_AFE_TX_REG1)：

```
# Low amplitude
devmem2 0x0F908004 w 0x01
# Max amplitude
devmem2 0x0F908004 w 0x7F
```

- 写入新的升压值后，重新捕获示波器波形（测试数据包继续传输）并重新运行 USB-IF 工具
- 迭代直到眼图在所有 HSNE 条件下同时通过内模板和外模板

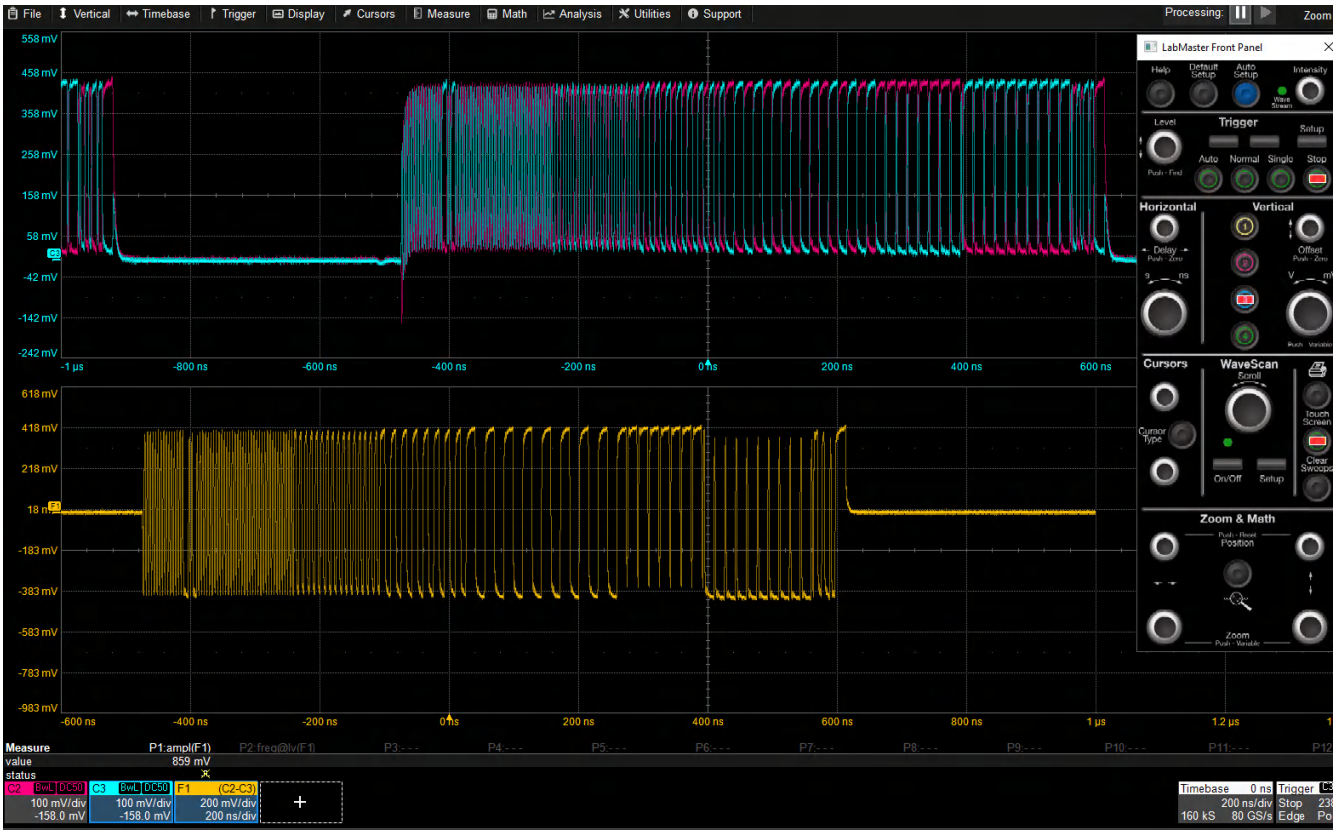


图 7-1. USB2.0 HS TX 眼图：升压 = 0x01（低振幅）

English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

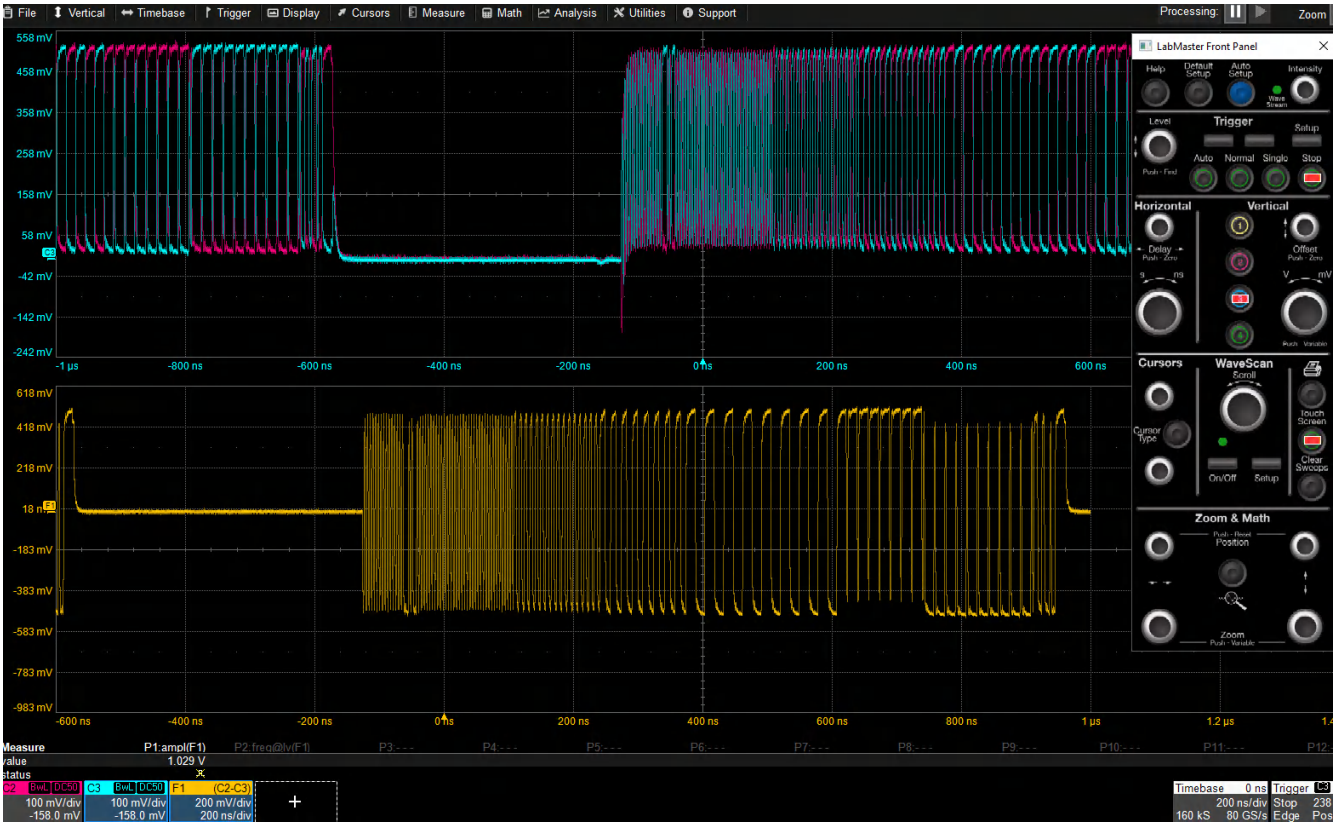


图 7-2. USB2.0 HS TX 眼图：升压 = 0x7F（最大振幅）

English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

8 合规性程序：J7200/J784S4/J721S2/J742S2

J7200、J784S4、J742S2 和 J721S2 SoC 具有单个 USB0 实例，xHCI 实现类似，但偏移量 (0x80) 和 MMIO 基地址结构 (0x06010000) 与 TDA4VEN 不同。TDA4VEN 合规性部分中描述的所有写入值和合规性程序步骤同样适用。有关更多信息，请参阅相应器件的 USB0 寄存器表。TX 调整程序与 TDA4VEN TX 调整相同。

9 故障排查

表 9-1. 疑难解答指南

症状	可能的原因	纠正措施
寄存器写入后示波器无信号	寄存器写入未生效；选择了错误端口；DTS 中未使能 USB0	验证 DTS 已使能 USB0。检查是否没有 USB 设备连接到该端口。按顺序重新执行所有三次 devmem2 写入。
眼图削到夹内模板（振幅过低）	默认升压设置过低；信号路径中存在 USB 多路复用器或 Type-C IC	使用短 SMA 电缆。通过 0x0F908004 寄存器写入增加升压。
眼图超过外模板（振幅过高）	升压值设置过高；	通过寄存器写入降低升压值。
USB-IF 工具报告上升和下降时间故障	D+/D− 走线上寄生电容过大；电缆或连接器不连续	检查 SMA 电缆完整性。验证匹配的 SMA 电缆对。对示波器通道去偏斜。检查测试夹具连接。
上电后串行控制台无响应	选择了错误 COM 端口；波特率不匹配	对于 TDA4VEN，使用四个可用 COM 端口中的第三个。将波特率设置为 115200。
HSNE 测试失败但 HSFE 测试通过	信号路径中有固定电缆	确认没有固定电缆。选择 HSNE。如果存在固定电缆，选择 HSFE。

10 总结

本文介绍了 Jacinto SoC（TDA4VEN、J722S 和 TDA4AEN）上 USB 2.0 主机 TX 高速信号质量电气合规性的全面指南。所述方法使用原生 Linux devmem2 实用程序和 TI Processor SDK，将 xHCI 主机控制器置于连续 HS 测试数据包传输状态。

该程序涵盖：使用 EVM 进行硬件设置；修改设备树以使能 USB0；三次顺序 xHCI 寄存器写入以激活连续测试数据包传输；示波器差分 TX 捕获；以及使用 USB-IF 电气分析工具进行后处理，以对照 HSNE 模板评估眼图。

此外，还描述了使用 USB2SS_PHY2_AFE_TX_REG1 BOOST 寄存器字段 (0x0F908004) 的 USB2 PHY TX 振幅调整程序，使验证工程师能够迭代微调差分输出振幅，直到眼图满足内模板和外模板要求。这种方法为定制电路板和生产鉴定提供了低成本、可重复的 USB 2.0 合规性验证路径。

11 参考资料

1. USB-Implementers Forum，*USB 2.0 规范，修订版 2.0*，网页
2. USB-IF，*USB-IF 合规性测试规范 (CTS)*，网页
3. Intel，*通用串行总线可扩展主机控制器接口*，需求规范
4. 德州仪器 (TI)，*USB3.1 Gen1 SuperSpeed 主机发送端电气合规性指南*，应用手册
5. 德州仪器 (TI)，*J722S / TDA4VEN / TDA4AEN Jacinto™ SoC 处理器技术参考手册*，技术参考手册
6. 德州仪器 (TI)，*用于 Jacinto ADAS 的 TI Processor SDK Linux*，软件开发套件
7. USB-IF，*USB-IF USB2.0 论坛*，网页

English Document: SDAA519
Copyright © 2026 Texas Instruments Incorporated

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月