

Application Note

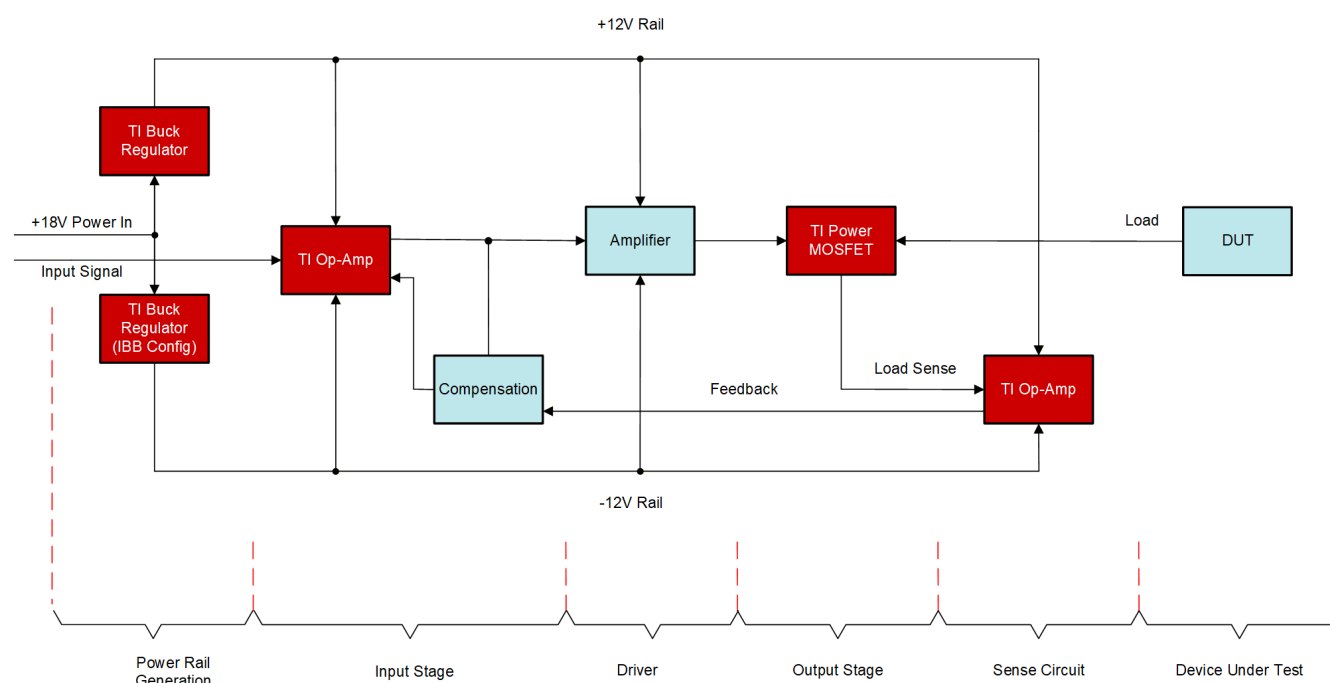
设计闭环负载瞬态电路板



Abdallah Obidat

摘要

本应用手册介绍了闭环负载瞬态电路板的设计过程并分析了其性能。许多电子系统会在常规运行期间引起负载瞬态事件，例如微控制器 (MCU) 从睡眠或低功耗模式进入工作模式。因为需要更大的电流才能满足突然增加的负载，因此这些事件会影响电源轨。电源稳压器（例如降压或升压稳压器）最终会适应增加的负载，并通过稳压器的响应实现稳定。从电源转换器的角度来看，瞬态事件的持续时间和严重程度特别重要，因为这有助于表征电源转换器的环路响应。本文档介绍如何设计闭环负载瞬态电路板来模拟此类事件，从而提供表征电力电子产品性能的有用方法。



系统方框图

内容

1 简介.....	3
2 设计概述.....	4
2.1 输入级.....	4
2.2 驱动器级.....	4
2.3 输出级.....	6
2.4 检测级.....	7
2.5 电源.....	7
3 系统设计.....	9
4 稳定性.....	12
5 结果.....	17
6 总结.....	19
7 附录.....	20
8 参考资料.....	31

插图清单

图 1-1. 简单的 V2I 电路.....	3
图 2-1. 输入级原理图.....	4
图 2-2. 驱动器偏置.....	5
图 2-3. 驱动器原理图.....	6
图 2-4. 输出级原理图.....	7
图 2-5. 检测级原理图.....	7
图 2-6. 组装的 PCB.....	8
图 3-1. 负载降额与 DUT 电压的关系.....	9
图 4-1. 波德图经验法则.....	12
图 4-2. 负反馈控制环路图.....	13
图 4-3. 一般交流环路分析.....	13
图 4-4. 闭环负载瞬态电路板的环路分析.....	14
图 4-5. 闭环负载瞬态电路板波特图 ($I_{load} : 10A$, 直流)	15
图 4-6. 瞬态脉冲性能 ($I_{load} : 10A$, $0.5ms$)	16
图 5-1. 闭环负载瞬态电路板基准测试结果.....	17
图 5-2. 正弦波跟踪.....	18
图 5-3. 斜坡跟踪.....	18
图 7-1. 电路板渲染图 (顶部)	20
图 7-2. 电路板渲染图 (底部)	21
图 7-3. 布局 - 顶层.....	22
图 7-4. 布局 - 中间层 1.....	23
图 7-5. 布局 - 中间层 2.....	24
图 7-6. 布局 - 底层.....	25
图 7-7. 主原理图.....	26
图 7-8. 电源子原理图.....	27

商标

所有商标均为其各自所有者的财产。

1 简介

本文所探讨设计的总体概念是对基本电压至电流 (V2I) 电路的扩展，如 图 1-1 所示。负载瞬态电路在运算放大器的正输入终端接收输入。由于负极终端通过电阻 R 连接到 GND，因此运算放大器会产生的输出与其输入终端之间的差值成正比。这会导致晶体管导通，电流会流过 R ，直到 R 上产生电压。 R 上的电压继续上升，直到输入终端之间的差值为零伏。运算放大器终端之间的电位相等时会产生与 V_{in}/R 相等的基准电流。此类电路在模拟 IC 设计中很常见。

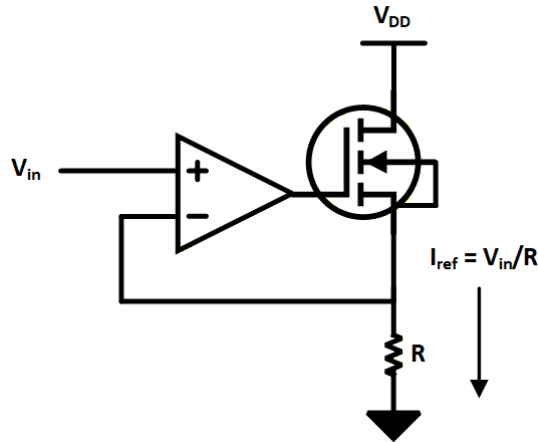


图 1-1. 简单的 V2I 电路

然而，在此设计中，在负载晶体管前面添加的驱动器/缓冲器允许电路驱动具有较低导通电阻的较大晶体管中更大的栅极电容，从而实现更高的负载电流。添加一个差分放大器来检测感测电阻器 R 上的电压，这可验证电压/电流比是否正确，并允许通过差分放大器的增益配置该比率。

2 设计概述

本设计由多个级组成。每一级在实现整体设计目标中都发挥着独特的作用。以下章节将简要概述每一个级。

2.1 输入级

该设计的目的是创建一个电路板，该电路板可以通过施加已知的输入电压来模拟系统负载瞬态事件，而无需表征负载场效应晶体管 (FET)。输入级 (其关键组件是运算放大器) 采用负反馈配置连接。负反馈可在输入电压和输出电流之间实现固定增益。输入信号通过任意一个输入连接器传播到运算放大器的正输入终端。作为响应，运算放大器将其输出驱动为高电平，以强制其输入终端变为电势相等。为方便起见，多个输入连接器并联连接；SMB、BNC 或鳄鱼夹可用于连接电路。

输入级包括运算放大器正输入终端与负输入终端之间的串联高频旁路 RC 网络。该 RC 设计为在直流和低频下呈高阻抗 (Hi-Z) 连接，但在较高频率时为低阻抗 (Lo-Z) 连接。这可以旁路掉施加急剧阶跃输入时可能出现在输入终端的高频响铃。最后，输入级的输出终端和反馈终端有多个无源元件可以确保稳定性。输入级如 图 2-1 所示。

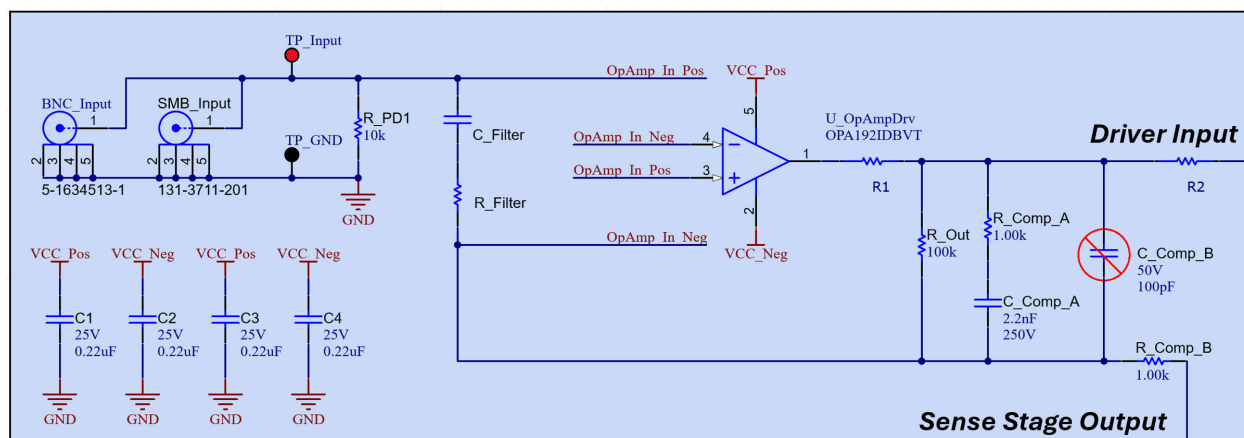


图 2-1. 输入级原理图

2.2 驱动器级

输入级为驱动器级生成控制信号。负载瞬态事件最终由一个或多个用作负载的功率 FET 生成。金属氧化物半导体场效应晶体管 (MOSFET) 栅极具有性，因此必须适当缓冲信号才能驱动容性负载 [1]。让输入级直接驱动容性负载并不理想。需要更大的电流，并且稳定性问题更加突出，因为运算放大器通常很难直接驱动大容性负载，尝试这样做可能会导致环路振荡 [2]。该设计支持多种补偿选项，并提供了安装隔离电阻器的选项。R2 (驱动电路前的 0 Ω 电阻器) 可以替换为 10 Ω 隔离电阻器，或替换为针对其他补偿或驱动配置而调整的值。前一级的电流驱动能力决定了可驱动的 FET 大小。若要驱动更大的容性负载 (例如多个更大的 FET 栅极)，通常需要驱动器级。驱动器会缓冲输入级的输出以驱动更高的负载。

该电路板中使用的驱动器级是 AB 类推挽放大器，但其偏置更接近 B 类。AB 类放大器具有效率高和交越失真超小的特点。该设计的放大器由两个偏置电阻器、两个偏置二极管和两个达林顿对组成，可代替单个双极性结型晶体管 (BJT)。在 AB 类配置中，偏置电阻器和二极管可确保 BJT 基极被偏置到刚好处于导通的边缘，此时输入为 0V [3]。二极管可以堆叠，这样从输入节点到各晶体管基极之间的正向电压之和大约等于相应晶体管的 V_{BE} ，从而实现真正的 AB 类运行。在电路上半部分或下半部分应用基尔霍夫电压定律 (KVL) 表明，如果二极管压降与总基极至发射极电压相匹配，则电路的输出电压将与输入相匹配 (具有更大的电流驱动能力)。只需考虑电路的一半，因为根据输入信号是正还是负，达林顿对中只有一个会导通。图 2-2 中的右图展示了这一概念，此时 $V_{in} > 0$ 。

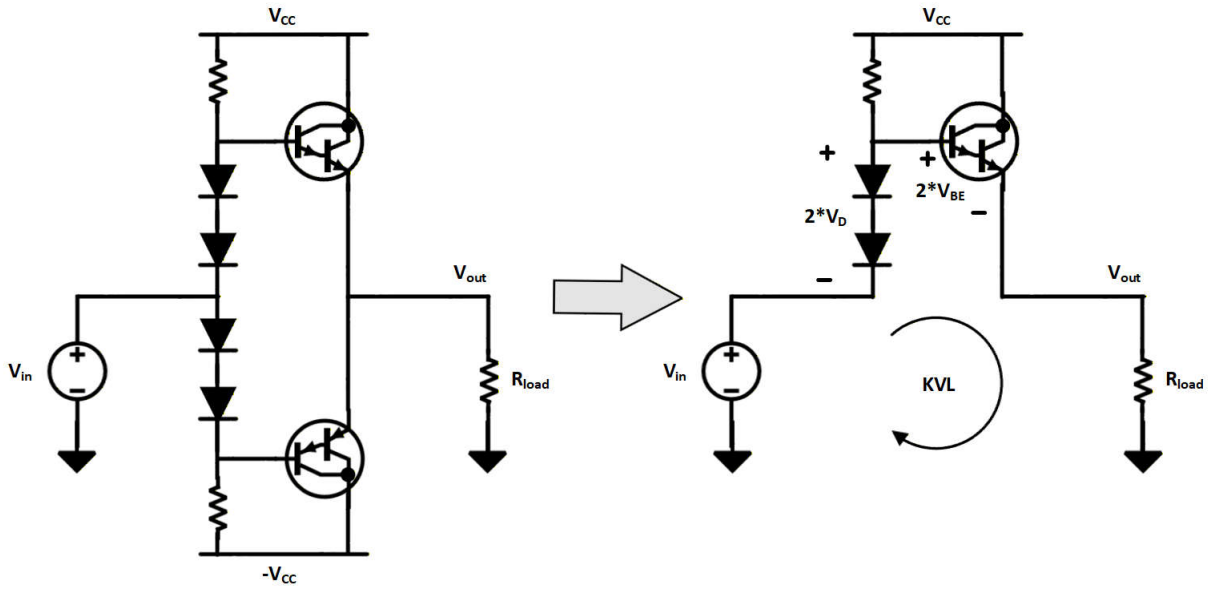


图 2-2. 驱动器偏置

此设计选择将每个达林顿对的基极偏置在低于其 V_{BE} 的电压，以避免“始终导通”的 A 类放大器运行的风险，并确保电路板无输入时达林顿对保持低温。这种设计选择会导致实际瞬态响应出现一定的延迟，并且需要进行权衡，可以通过更改 BJT 基极之间的堆叠二极管数量（在本例中为达林顿对）来调整堆叠二极管的数量。在集成电路 (IC) 中，二极管的正向电压可以与晶体管在整个温度范围内的 V_{BE} 匹配，从而实现热稳定性并更大幅度地减少任何交越失真，而分立式元件很难实现这一点。

达林顿对由两个堆叠 BJT 组成，第一个 BJT 的发射极驱动第二个 BJT 的基极。这会导致最终的总发射极电流远高于常规 BJT 的电流。常规 BJT 的发射极电流为：

$$I_e = (h_{fe} + 1) * I_b \quad (1)$$

对于达林顿对，发射极电流为：

$$I_e = (h_{fe} + 1)^2 * I_b \quad (2)$$

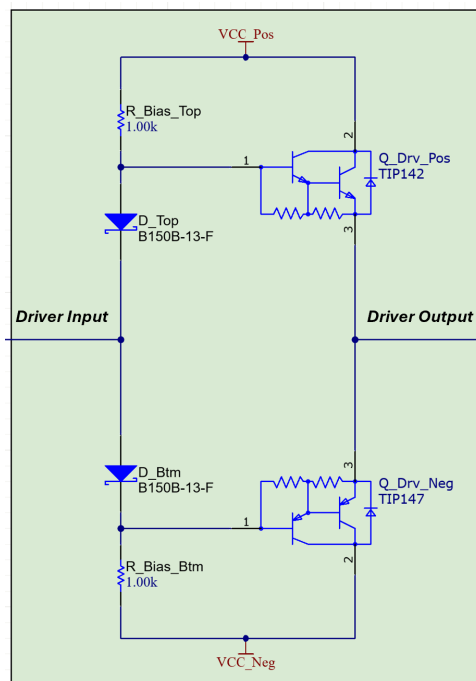


图 2-3. 驱动器原理图

请注意，仅当负载晶体管的栅极电容大于输入级运算放大器能够驱动的栅极电容时，才需要驱动器/缓冲级。移除或绕过该级可以简化设计，并有助于实现更快的负载瞬态，这是因为驱动器带宽是有限的，并且会影响系统的整体响应。

2.3 输出级

输出级由负载瞬态 FET、串联栅极电阻器和 $1\text{m}\Omega$ 镇流电阻器组成。原理图如图 2-4 所示。输入级将控制信号传递到驱动器级，在此进行缓冲后用于驱动负载 FET。输入信号 V_{in} 的波形决定了负载瞬态事件的波形。FET 栅极上的串联电阻器限制了栅极电压的转换率并提高了电路稳定性 [4]。当多个 FET 并联使用时，镇流电阻器可确保电流共享大致相等。例如，如果一个 FET 的 V_{th} 低于其他 FET，它将传导更多电流。镇流电阻器上产生的电压会降低该 FET 的栅极过驱电压，从而减少其电流并改善并联 FET 之间的电流共享。该电路板支持通过电路板右侧的直角连接器并联输出级。每个输出级将包括其各自的栅极电阻器、负载晶体管和镇流电阻器。

电路板布局是将电路板本身焊接到电源转换器的输出电容器组上，以尽可能减小电感（PCB 顶层为 DUT 输出、底层为 GND）。这种短连接可降低接口阻抗，并允许更快的瞬态响应。

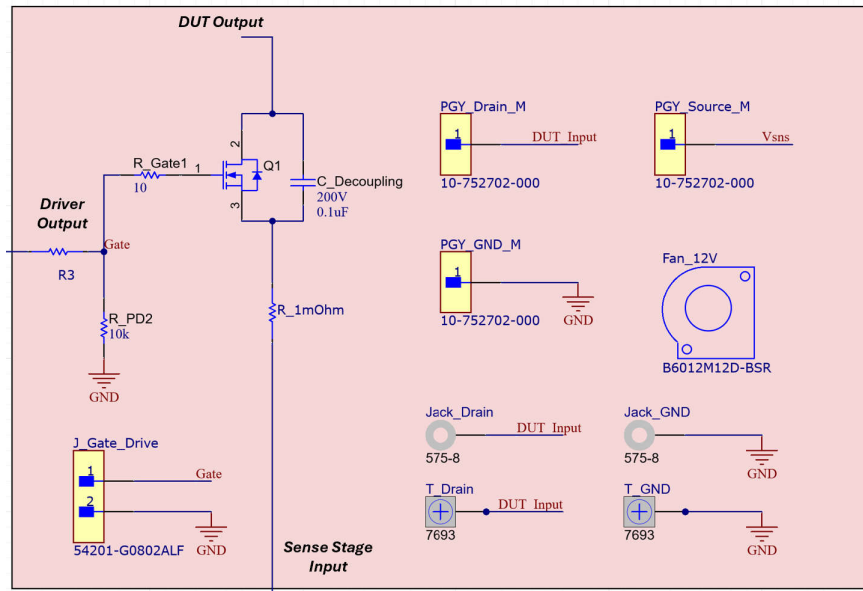


图 2-4. 输出级原理图

2.4 检测级

要控制负载电流，必须对其进行测量。检测级包含一个 4 端子电流感应电阻器（用于开尔文检测）、一个滤波器和一个配置为差分放大器的运算放大器。这样就可以对非常小的电压进行模拟检测，然后将这些电压放大并反馈回输入级的负输入节点，以闭合负反馈环路。该级设置电压至电流增益。例如，如果在输入端施加 500mV，则在假设差分放大器增益设置为 1 的情况下，反馈环路将确保在 50mΩ 感应电阻器上施加 500mV。这意味着向电路板输入 500mV 的电压会产生 10A 的负载电流。如果差分放大器的增益大于 1，则电压至电流的增益将除以该系数。例如，在本设计中，增益设置为 2，这意味着 500mV 输入将产生 5A 的负载电流 ($I_{load}/V_{in} = 1A/100mV$)。这是因为运算放大器会驱动输出以使其输入端相等，因此，只有当感应电阻器两端的电压等于 500mV 除以检测级的增益 (2) 时，负输入端才会达到 500mV。可以调整滤波器，以确保其不会使感应信号大幅减慢，同时保持感应信号没有噪声以及超出运算放大器带宽的高频成分。

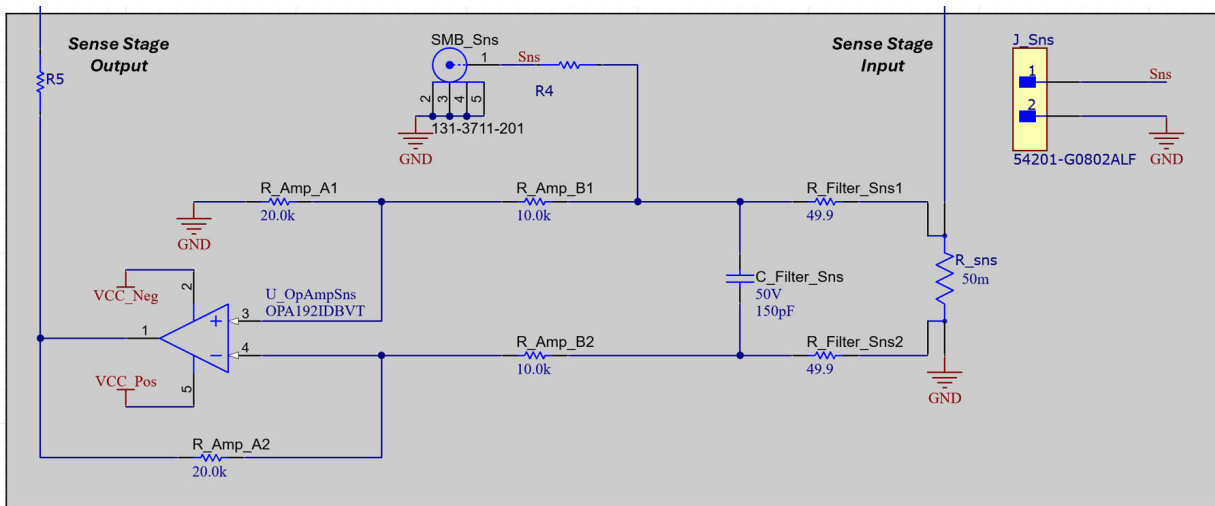


图 2-5. 检测级原理图

2.5 电源

此设计包含多种消耗功率的有源器件。运算放大器通常需要正电源轨来拉取电流，需要负电源轨来灌入电流。该设计使用两个相同的运算放大器，还有一个需要正电源轨和负电源轨的驱动器。这些器件上的宽电压轨选项允许

使用 $\pm 12V$ 电源轨。12V 电源轨也用来为用于冷却驱动器和输出级的风扇供电。为了生成这些电源轨，标准配置和反相降压/升压 (IBB) 配置中使用了 LM67680。大多数降压转换器都可以转换为 IBB 配置，方法是将输出接地并将器件的 GND 用作负电源轨 [5]。这种设置会带来一些复杂问题，因为内部逻辑变为以负电源轨为参考，而对于像 EN 这类以 GND 为参考的信号，通常需要使用电平转换器。此设计将 EN 连接到 V_{in} 引脚。该电路板的建议输入电压为 18V，即 EN 电压为 $18 - (-12) = 30V$ ，这处于 LM67680 的 EN 引脚额定电压范围内。该设计不需使用集成式电平转换器。LM67680 电流限制足以满足驱动器级的电流要求。此降压转换器具有宽输入电压额定值，可以轻松支持 18V 至 24V 输入，这也是此设计的建议输入电压范围。此闭环瞬态电路板的建议输入电流为 2A (包括余量)。

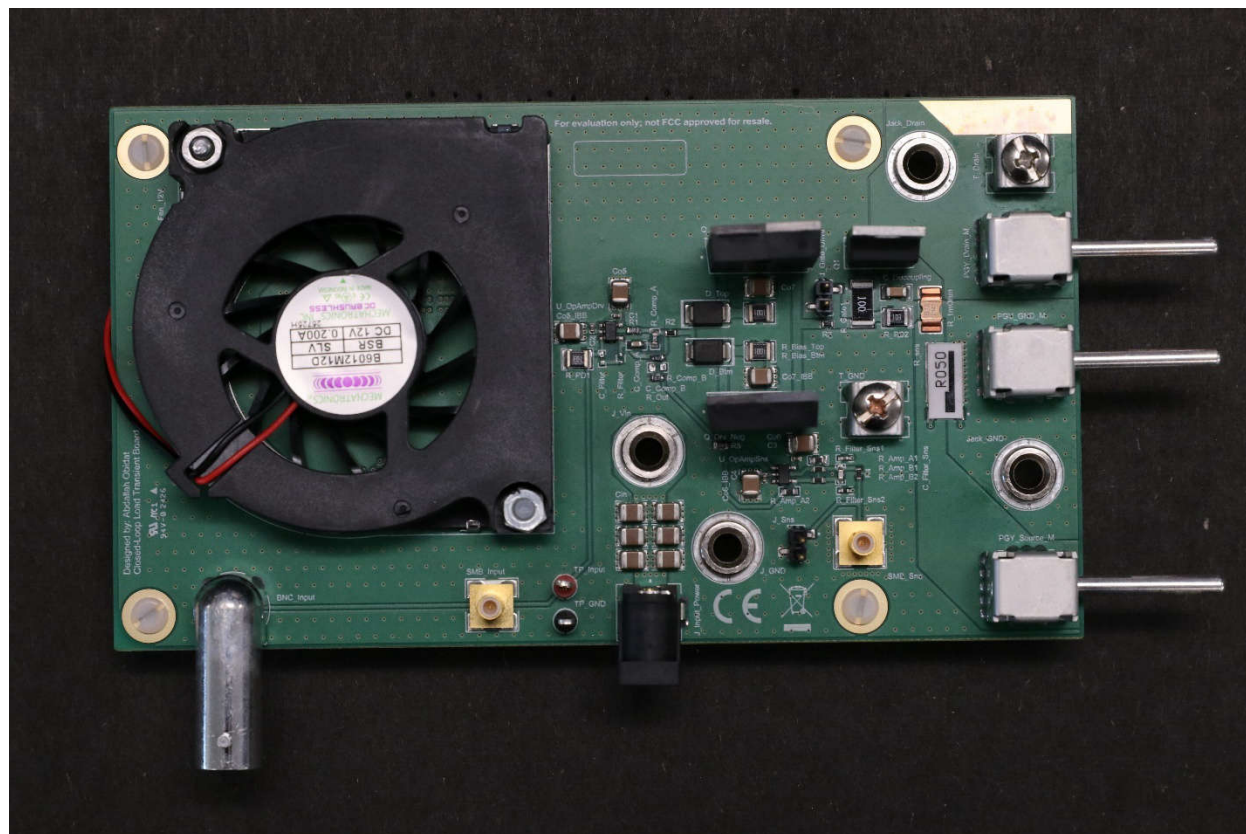


图 2-6. 组装的 PCB

3 系统设计

系统设计通常从规范开始。这些规范通过施加各种限制来指导设计的其余部分。

表 3-1. 设计规格

规范名称	规格值
最大负载	30A @ 5V
目标转换率	1A/μs @ 10A
支持的最大 DUT 电压	80V
支持的最小电压	取决于负载

最大负载根据被测器件 (DUT) 的输出电压降低, 该电压即施加到负载 FET 漏极的电压, 如 图 3-1 所示。这种降额是欧姆定律的结果; 负载电流会导致晶体管 $R_{ds(on)}$ (热态时约 $4m\Omega$)、镇流电阻器 ($1m\Omega$) 和电流检测电阻器 ($50m\Omega$) 上出现 IR 压降。最小 DUT 电压与适用的最大负载电流之间的关系公式为:

$$V_{DUT_Min} = Load * (R_{ds(on)} + R_{Ballast} + R_{Current_Sense}) \quad (3)$$

前面的公式不考虑电路板和 DUT 之间任何互连的电阻, 也不考虑 PCB 迹线的电阻。请注意, 应用的条件必须符合 FET 安全工作区 (SOA)。

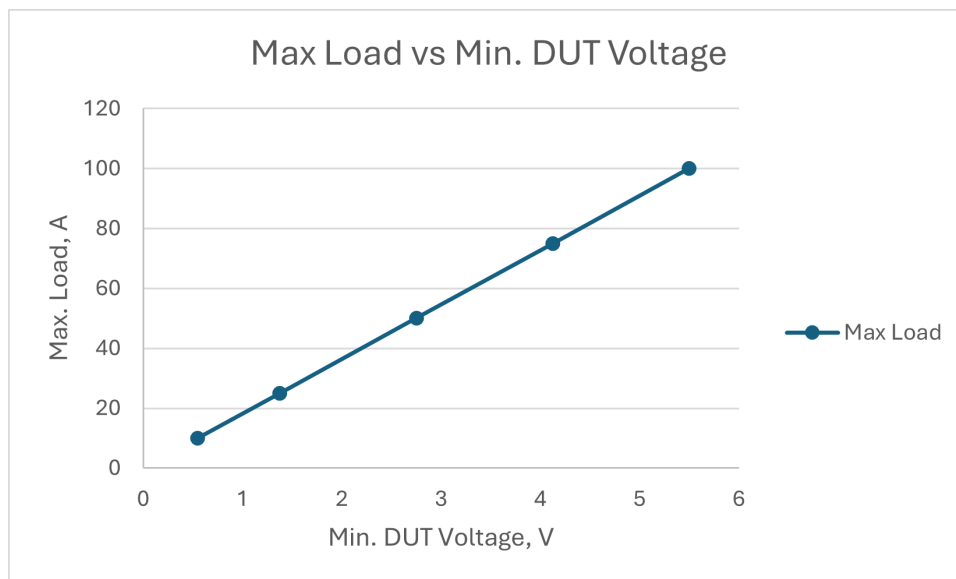


图 3-1. 负载降额与 DUT 电压的关系

MOSFET 可仿真瞬态负载, 可以说是系统中最重要元件。CSD19536KCS 是一款额定电压为 100V 的 MOSFET, 能够承受 150A 的连续电流并具有充分的冷却能力 [6]。此 MOSFET 具有低 Q_g , 因此更易于驱动, 其较大的封装便于安装散热器。接下来, $1m\Omega$ 电阻器充当镇流电阻器, 并确保在并联使用多个 FET 以实现更高的负载的情况下, FET 的负载共享表现更佳。该电路板的连接器支持通过具有对接连接的辅助 PCB 来实现该目的。最后, 使用 $50m\Omega$ 电阻器作为电流分流器, 以便对表示负载电流的电压进行开尔文测量。

通过选择 MOSFET, 可以利用其总栅极电荷和目标上升时间来确定驱动器必须提供的平均栅极电流:

$$I_{gate_avg} = \frac{Q_{gate}}{t_{rise}} \rightarrow \frac{118nC}{1\mu s} \rightarrow 0.118A \quad (4)$$

通常安装一个栅极电阻器来限制振荡。在 10V 驱动电压下:

$$I_{peak} = \frac{V_{drive}}{(R_{gate} + R_{drive})} \rightarrow \sim \frac{V_{drive}}{R_{gate}} \rightarrow \frac{10V}{(10\Omega)} = 1A \quad (5)$$

因此，驱动器的总电流峰值要求为每个负载级 $\sim 1.2A$ ，包括余量和裕度。较低的栅极驱动电压会降低 I_{peak} ，但会增加上升时间。反馈环路将生成适当的驱动，以验证负载分布是否与输入电压曲线匹配。实际上，实现的上升时间取决于闭环带宽、与 DUT 的连接电感以及由 $sub-V_{be}$ 驱动器偏置引入的死区。

这些值设置输出级之前的驱动器级要求。驱动器必须提供 $10V$ 驱动并为每个功率级提供至少 $1.2A$ 的峰值电流。利用驱动器级的晶体管以及目标输出电流，可以计算所需的输入基极电流。可以根据预期的发射极电流反算基极电流。

$$I_b = \frac{I_e}{(h_{fe} + 1)} \rightarrow \frac{1.2A}{1001} \approx 1.2mA \quad (6)$$

驱动器级会缓冲其输入信号，并提高其电流驱动能力。要将后续功率级的栅极驱动至 $10V$ ，驱动器级的电源轨需要高于该电压，以便为驱动器提供所需的余量。此设计使用 $\pm 12V$ 电源轨来验证是否始终存在至少 $2V$ 的余量（即 20% 的裕量）。输出级通常包括具有高 h_{fe} （电流增益）的 BJT。在给定简单负载脉冲的情况下，瞬时功率等于 BJT 消耗的峰值功率。可以通过以下公式来计算该功率：

$$P_{peak} = (V_{CE} * I_C) + (V_{BE} * I_B) \rightarrow at I_B = 1.2mA \quad (7)$$

$$P_{peak} = (V_{rail} - V_{gate_target}) * I_{peak} + (V_{BE} * I_B) \quad (8)$$

$$P_{peak} = (12 - 10) * (1.2) + (3 * 0.0012) \approx 2.4W \quad (9)$$

请注意，尽管达林顿对的最大 V_{BE} 较大，但由于基极电流而导致的功耗微不足道。

如果所需负载为周期性负载，则可以根据以下公式来计算平均功率：

$$P_{avg} = Q_g * V_{rail} * f_{max_rep_rate} \quad (10)$$

$$P_{avg} = 118nC * 12V * 10kHz = 14.2mW \quad (11)$$

该平均功率包括 BJT 中的损耗和 R_{gate} 中作为热量消耗的能量。该值与 R_{gate} 的实际值无关；如果 R_{gate} 值较低，则在较短时间内具有较高功耗；同样，如果 R_{gate} 值较高，则在较长时间内具有较低功耗。 R_{gate} 的值会影响驱动速度和稳定性。

所选的 NPN 和 PNP 晶体管需要能够驱动电源轨电压下的峰值电流。许多晶体管数据表都包含安全工作区图，可查阅该图来验证晶体管是否能够在给定的电源轨电压 (V_{CE}) 下驱动所需的电流。TIP142、TIP147 器件是互补的 NPN 和 PNP 达林顿对。它们具有大于 1000 的高 h_{fe} ，可以较小的基极电流实现较大的驱动电流。在 T_{case} 为 $25^\circ C$ 时，这两款器件的额定功率均为 $125W$ 、最高达 $10A$ ，并且击穿电压为 $100V$ ，因此它们是输出级的可靠选择。大尺寸和低 $1^\circ C/W$ 热阻（结至外壳）可简化冷却和热管理。

为了偏置驱动器级，使用了两个电阻器和两个二极管。其中每个二极管都具有大约 $0.5V$ 的正向压降。理想情况下，偏置电流远大于驱动晶体管所需的实际基极电流。电路偏置支路周围的 KVL 展示了偏置电阻器与偏置电流之间的关系：

$$I_{bias} \approx 10 * I_{base} = 12mA \quad (12)$$

$$KVL \rightarrow -V_{CC} + (R_{bias} * I_{bias}) + V_D + V_D + (R_{bias} * I_{bias}) + V_{EE} = 0 \quad (13)$$

$$R_{bias} = \frac{(V_{CC} - V_{EE} - 2V_D)}{2I_{bias}} \quad (14)$$

$$R_{bias} = \frac{(12 - (-12) - (2 * 0.5))}{2 * 0.012} \approx 1k\Omega \quad (15)$$

输入级必须能够驱动驱动器级的偏置电流和晶体管基极电流。当驱动器处于最大电压时，流经每个 R_{bias} 电阻器的偏置电流会显著下降，运算放大器必须提供差值。这会限制运算放大器驱动电流和电阻器值。在以下条件下：

$$I_{bias} = \frac{(V_{rail} - V_{drive})}{R_{bias}} = 2mA \quad (16)$$

在这些最大驱动条件下，运算放大器现在必须为晶体管提供满偏置电流和基极电流，而 OPA192 的 65mA 驱动能力相对较高，可以提供这些电流。此外，它还必须满足所需的电压轨和输入/输出要求。OPA192 是一款 36V 轨到轨运算放大器，它可以支持 $\pm 12V$ 电源轨和 10V 输入。它的偏移电压低至 $\pm 5\mu V$ [7]。该运算放大器具有 10MHz 的增益带宽积和 20V/ μs 的转换率，两者都足以支持 1A/ μs 瞬态规范。

为了消除整个环路输出中的高频振荡，高频旁路 RC 网络可降低输入级运算放大器正输入终端与负输入终端之间的阻抗。在直流和较低频率下，该电容器具有较大阻抗，不会干扰正常运行。但如果发生高频振荡，电容器的阻抗会低很多，从而在运算放大器输入端之间有效地形成一条低阻抗路径，阻止振荡放大，达到抑制振荡的目的。该最小阻抗值由设置为 1k Ω 的电阻器 R 控制。例如，在 5MHz 这样的高频下，220pF 电容器的电抗将等效为 145 Ω ，因此整个网络的阻抗为 1.01k Ω 。

$$Z_{filter} = \sqrt{\left(R^2 + \frac{1}{2*\pi*f*C}\right)^2} \quad (17)$$

$$Z_{filter} = \sqrt{\left(1000^2 + \frac{1}{2*\pi*(5*10^6)*(220*10^{-12})}\right)^2} = 1.01k\Omega \quad (18)$$

4 稳定性

本设计采用负反馈，因此在未加补偿的情况下，不能确认其稳定性。稳定性意味着有足够的增益裕度和相位裕度。相位裕度是相位与 -180° 的距离，在增益等于 0dB 时通过测量相位来确定。如果相移等于或大于 180° ，则信号相位已反相，正反馈将导致不稳定。速度与稳定性之间需要权衡，环路越快，越容易趋于不稳定。增益裕度是在相位为 -180° 时增益与 0dB 的距离，通过在相位滞后达到 180° 时测量环路增益幅度来确定。如果增益高于 0dB，则增益裕度为负，并且环路中存在正反馈，环路会不稳定。在相移为 180° 时，如果增益裕度为正值且增益小于 0dB，则环路在理论上是稳定的。

输入运算放大器后面使用了多个电阻器和电容器来补偿控制环路并验证系统稳定性。输出端到负输入端之间有一个较大的电阻器，可验证在正输入端施加直流电压时，直流端电路的行为是否类似于电压输出器。高频电容器将高频成分滤除到负输入终端，从而使环路不会试图响应超出带宽的信号。最后，串联 RC 通过生成极点和零点来提供补偿。为了确定总体传递函数，可以计算阻抗，然后将其化为标准形式。可以根据所需的极点和零点来选择所选的 R 和 C 值，以验证是否具有足够的交越频率和相位裕度。

虑极点和零点配置时的一般经验法则如 图 4-1 和以下要点所示 [8]：

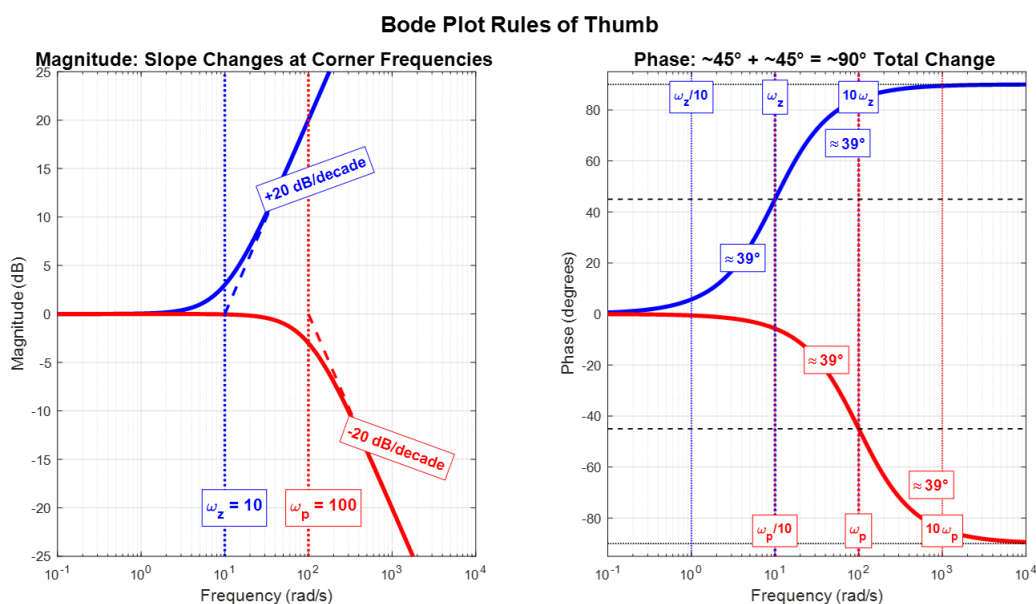


图 4-1. 波德图经验法则

- 在零点频率处，幅值开始以 20dB/十倍频程的速率上升
- 在零点频率的十分之一与零点频率之间，相位将增加大约 45°
- 在零点频率与十倍零点频率之间，相位将进一步增加约 45°
- 在极点频率处，幅值开始以 20dB/十倍频程的速率下降
- 在极点频率的十分之一与极点频率之间，相位将减小约 45°
- 在极点频率与十倍极点频率之间，相位将进一步减小约 45°

补偿环路会引入极点和零点，以验证系统是否具有足够的相位裕度和增益裕度。为确定如何补偿系统，需要一个表达式来表示其传递函数。图 4-2 中所示为一个简单的负反馈环路图：

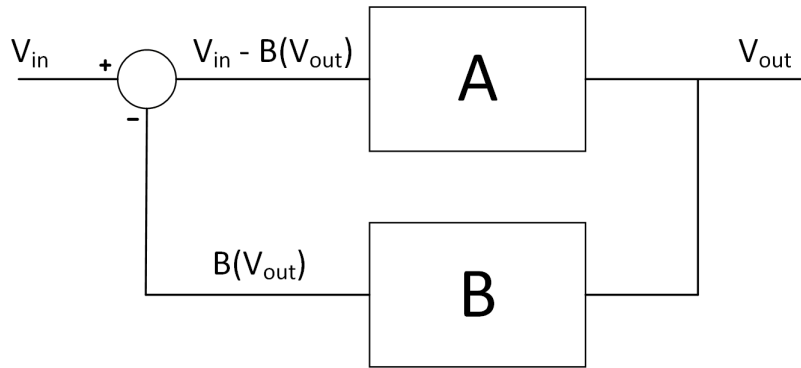


图 4-2. 负反馈控制环路图

在上图中，开环增益 A 和反馈因数 B 用于调节 V_{out} 。

$$V_{out} = A*(V_{in} - B*V_{out}) \quad (19)$$

$$V_{out} = (AV_{in} - ABV_{out}) \quad (20)$$

$$AV_{in} = V_{out} + ABV_{out} \quad (21)$$

$$AV_{in} = V_{out}*(1 + AB) \quad (22)$$

$$\frac{V_{out}}{V_{in}} = \frac{A}{(1 + AB)} \rightarrow \text{Transfer Function} \quad (23)$$

V_{out} 和 V_{in} 之间的关系称为传递函数，其中 AB 为环路增益。从该公式可以清楚地看出，当应用负反馈时，系统增益会显著降低。通过在输出端断开连接处的环路（其中一个方向具有低阻抗，另一个方向具有高阻抗），我们可以使用波德图来分析环路。该注入点通常就是可以测量波德图的位置 [9]。图 4-3 显示如何断开环路并注入一个小信号以直接确定环路增益：

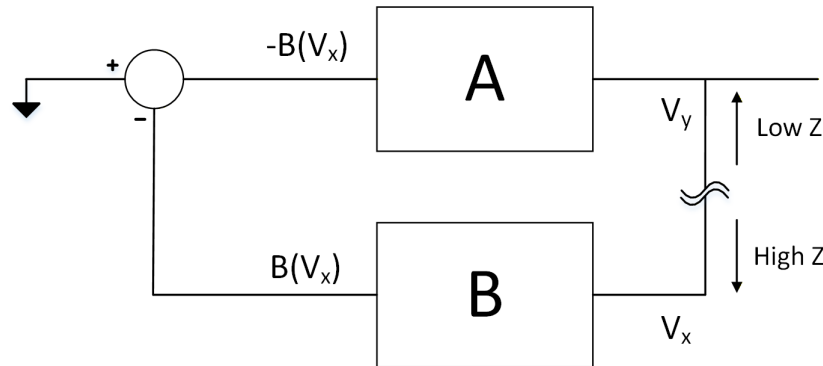


图 4-3. 一般交流环路分析

从 V_x 开始，沿着 V_x 的路径直到 V_y ，即可确定环路增益，比值 V_y/V_x 等于环路增益。请注意，在任何交流分析中，理想电压源（例如 V_{in} ）均为低阻抗并短接至 GND。

$$V_y = A*(0 - B*V_x) \quad (24)$$

$$AB = -\left(\frac{V_y}{V_x}\right) \quad (25)$$

上述结果符合具有负反馈的简单闭环的传递函数推导。使用类似的方法，可以推算出负载瞬态电路板的传递函数：

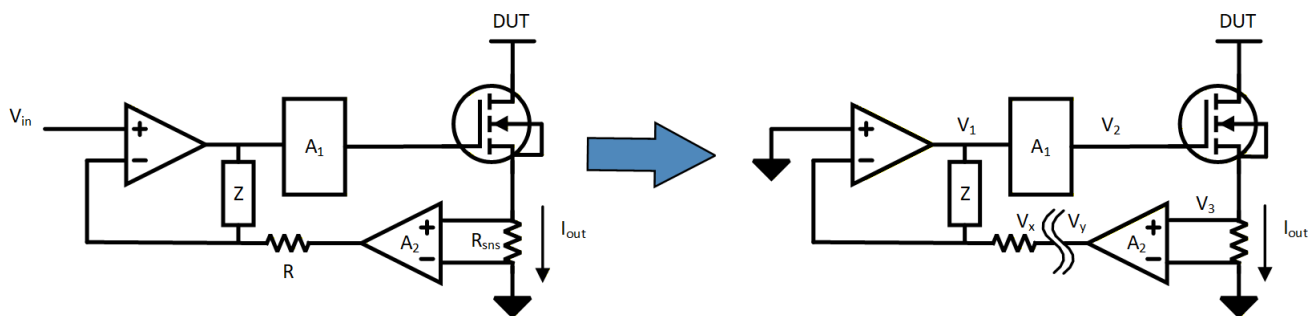


图 4-4. 闭环负载瞬态电路板的环路分析

断开环路并将 V_{in} 短接至 GND (交流分析) 后, V_x 作为第一个运算放大器的输入, 显示为反相放大器的输入。 A_1 是缓冲器, 增益为 1, 因此 $V_1 = V_2$ 。该晶体管从栅极到源极采用源极跟随器配置连接, 因此增益为 $g_m(R_{sns})/((g_m R_{sns})+1)$ with $g_m R_{sns} \gg 1$ 。跨导 g_m 或 g_{fs} 可以使用数据表中的 I_{DS} 与 V_{gs} 曲线并应用公式 $\Delta I_D / \Delta V_{gs}$ 来确定, 但对于 CSD19536KCS FET, 数据表特性表中明确提供了该参数: 307 S。由于 $g_m R_{sns} \gg 1$, 晶体管的交流增益也为 ≈ 1 , $V_3 = V_2 = V_1$ 。最后, 将 A_2 的增益设置为 2。环路增益为:

$$V_1 = -V_x \left(\frac{Z}{R} \right) \quad (26)$$

$$V_2 = V_1 A_1 \quad (27)$$

$$V_3 = V_2 \frac{(g_m R_{sns})}{(g_m R_{sns} + 1)} \quad (28)$$

$$V_y = V_3 A_2 \quad (29)$$

$$\frac{V_y}{V_x} = - \left(\frac{Z}{R} \right) A_1 \left(\frac{g_m R_{sns}}{g_m R_{sns} + 1} \right) A_2 \quad (30)$$

$$- \left(\frac{V_y}{V_x} \right) = 2 \left(\frac{Z}{R} \right) \quad (31)$$

$$\text{The Overall Transfer Function} \rightarrow \frac{\left(\frac{2Z}{R} \right)}{1 + \left(\frac{2Z}{R} \right)} \quad (32)$$

此传递函数是 Z 和 R 的函数。在此设计中, R 固定为 $1k\Omega$ 。此设计中的阻抗网络 Z 允许电阻器与同时与串联 RC 并联的电容器并联。整体补偿网络拓扑 Z 如下:

$$Z = R_{out} \parallel C_{HF} \parallel (R_{comp} + C_{comp}) \quad (33)$$

当所有元件都存在时, 该函数最为复杂。假设 $R_{out} \gg R_{comp}$ (比率 100x), 并且此设计中未使用 C_{HF} , 则可按表 4-1 所示近似计算极点位置 (请注意, 零点是准确的, 并非近似计算得出):

表 4-1. 极点和零点计算

根目录	类型	表达式	值
f_z	零	$1/(2\pi R_{comp} C_{comp})$	$\sim 72kHz$
f_p	极	$1/(2\pi (R_{out} + R_{comp}) C_{comp})$	$\sim 720Hz$

直观地说, R_{out} 在直流和低频率条件下呈现有限阻抗, 如果没有它, 电路将出现无限阻抗, 并且在未连接 DUT 时, 输入级的运算放大器将饱和。串联 RC 提供一个低频极点, 其滚降在较高频率下被零点抑制。零点有助于使环路稳定。全局 R ($R_{Comp_B} = 1k\Omega$) 是一个比例因数, 会影响闭环增益的整个幅度曲线, 因此允许调整交越频率的位置。如图 4-5 中的波特图所示, 此配置的总体结果非常稳定, 相位裕度为 $\sim 80^\circ$ 。增益/相位图取自图 4-4 中在检测级输出端使用 10Ω 注入电阻器 (而非 R_5) 断开环路的同一位置。将连接的 DUT 设置为 5V, 并通过将

输入设置为 1V 将负载设置为恒定的 10A。请注意，在测量波德图的同时，需要进行主动冷却以维持恒定的直流负载，这需要几秒钟才能完成。

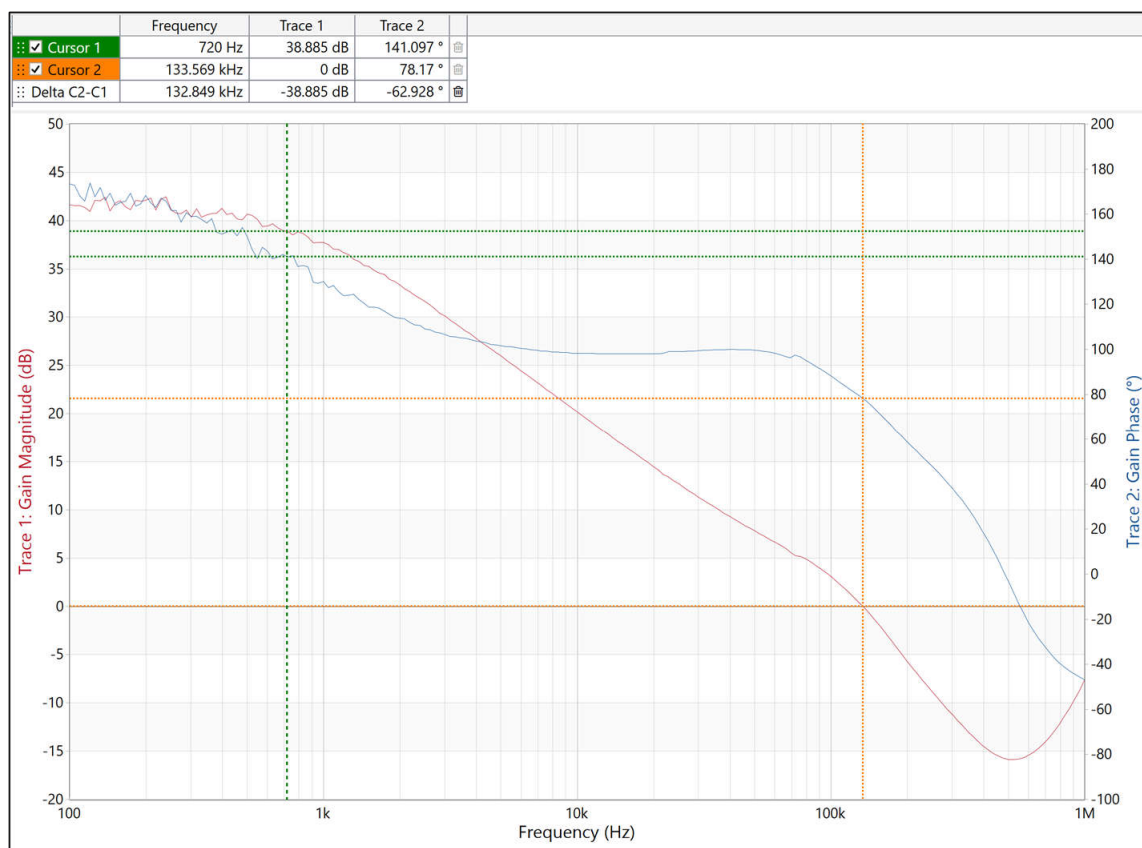


图 4-5. 闭环负载瞬态电路板波特图 (I_{load} : 10A , 直流)

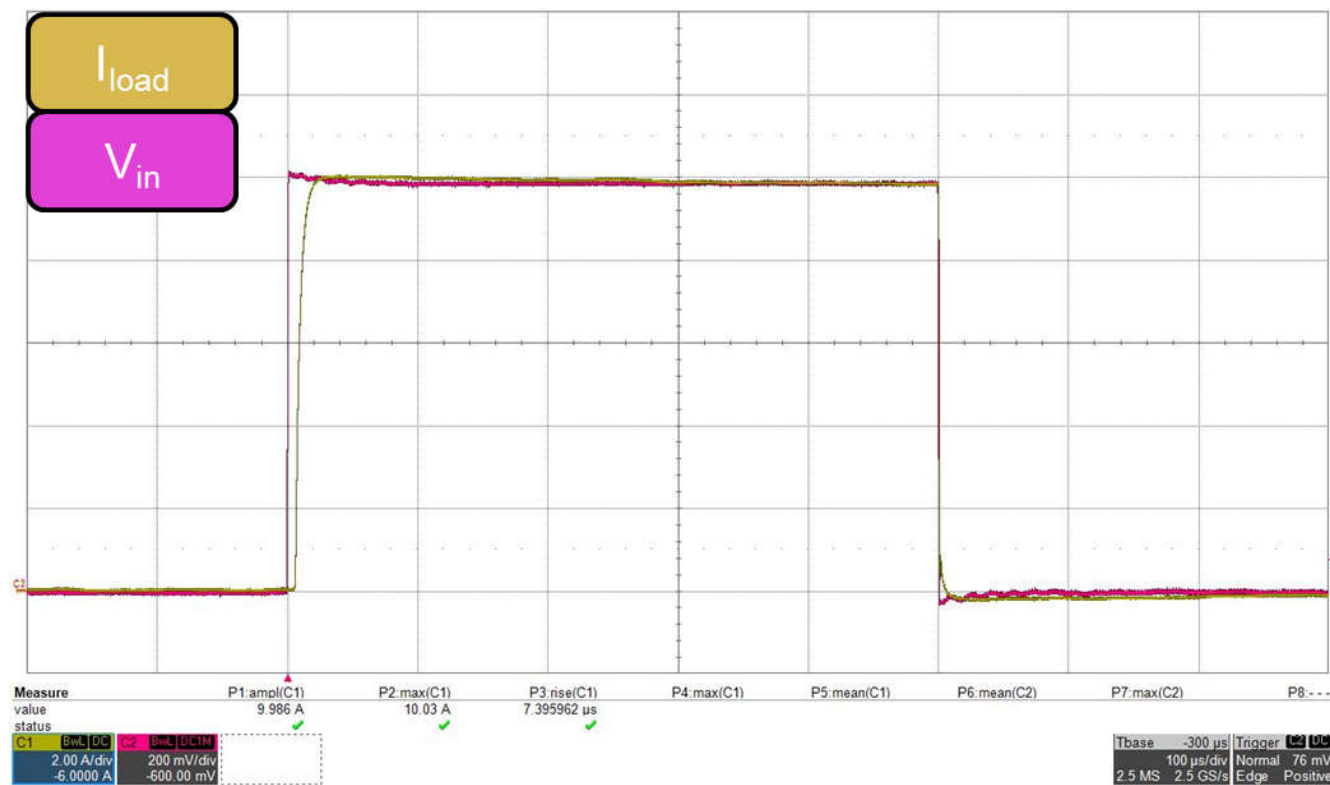


图 4-6. 瞬态脉冲性能 (I_{load} : 10A , 0.5ms)

5 结果

使用 DUT 对该器件进行基准测试后取得的结果表明，跟踪误差在较低负载下达到峰值，这点与预期相符，但在较高负载下会显著减少。导致这种情况的主要原因是 R_{out} 电阻器引入的偏移。一些电流从输入级运算放大器的输出端流经电阻器，而不是全部电流都从检测级的运算放大器流出。由于检测级运算放大器提供更大的驱动能力，因此在较高的负载电流下，该失调会减小。在未施加输入的情况下，驱动器的 B 类偏置可以降低功率耗散，但也会导致非线性软启动行为，从而增加上升时间。这种效应在较低负载电流下更加明显，此时死区时间占总切换时间的比例较大。该结果限制为 30A，因为这是标准电流探头的常见额定值，不过，该电路板能够驱动更高的电流。我们使用短电缆和香蕉插孔连接器以 5V DUT 对结果进行了基准测试。将电路板焊接到 DUT 输出电容器组可以缩短上升时间，为此，电路板的右上角会露出用于 DUT 连接（顶层）和 GND（底层）点的覆铜。以下结果是在使用 500 μ s 脉冲、1 μ s 上升和下降时间输入以及扫描振幅 (V_{in}) 的条件下获得。

表 5-1. 闭环负载瞬态电路板基准测试测量

V_{in} , V	I_{out} , A	预期 I_{out} , A	错误, %	压摆, A/ μ s	t_{rise} , 10% 至 90%
0.10	0.75	1	25.00	0.03	23.10
0.20	1.64	2	18.15	0.10	13.24
0.30	2.67	3	11.01	0.20	10.57
0.40	3.69	4	7.65	0.32	9.38
0.50	4.73	5	5.40	0.43	8.70
0.60	5.81	6	3.11	0.57	8.12
0.70	6.79	7	3.00	0.69	7.90
0.80	7.82	8	2.21	0.80	7.81
0.90	8.87	9	1.39	0.94	7.52
1.00	9.88	10	1.18	1.07	7.40
1.50	15.18	15	1.17	1.74	6.98
2.00	20.25	20	1.25	2.41	6.71
2.50	25.46	25	1.84	4.03	5.06
3.00	30.67	30	2.25	3.91	6.28

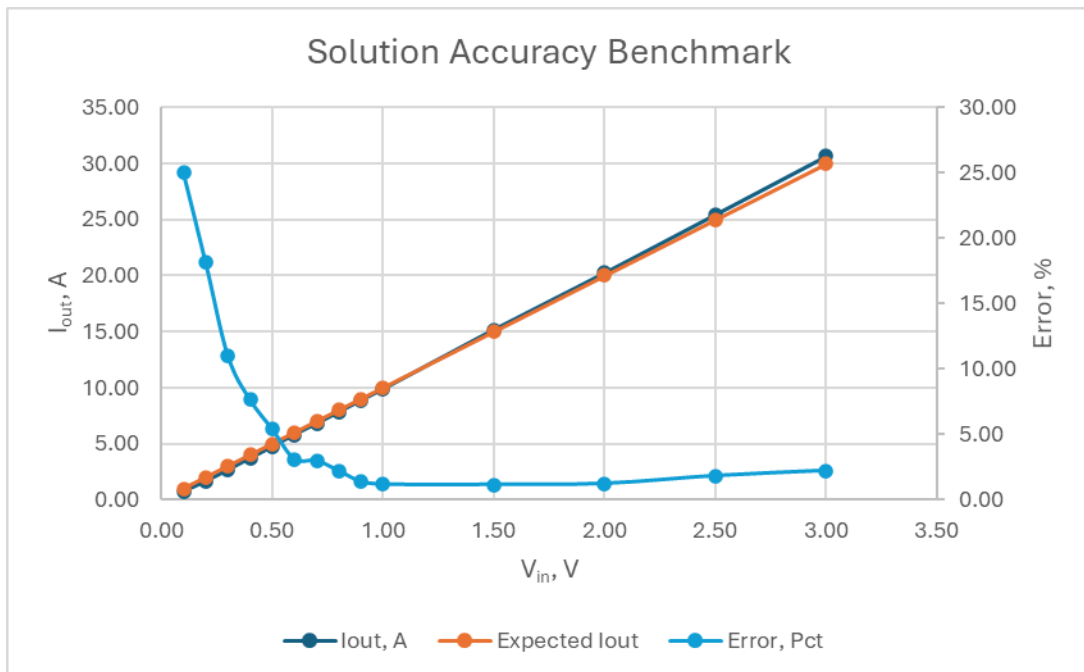


图 5-1. 闭环负载瞬态电路板基准测试结果

除对脉冲瞬态性能进行基准测试外，还施加了各种输入波形，以观察相应的负载波形。一个值得注意的方面是，由于上述驱动器偏置方案，输出电流在接近 0A 时失真。

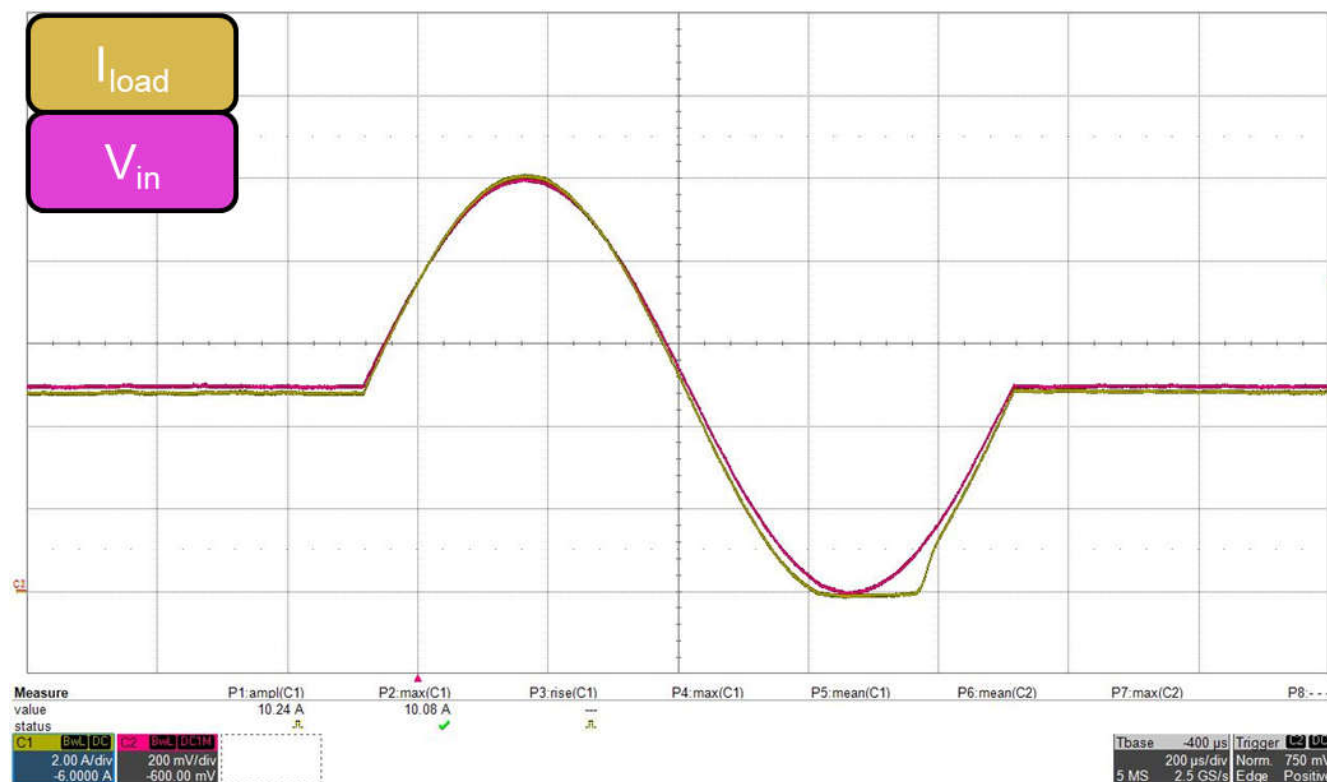


图 5-2. 正弦波跟踪

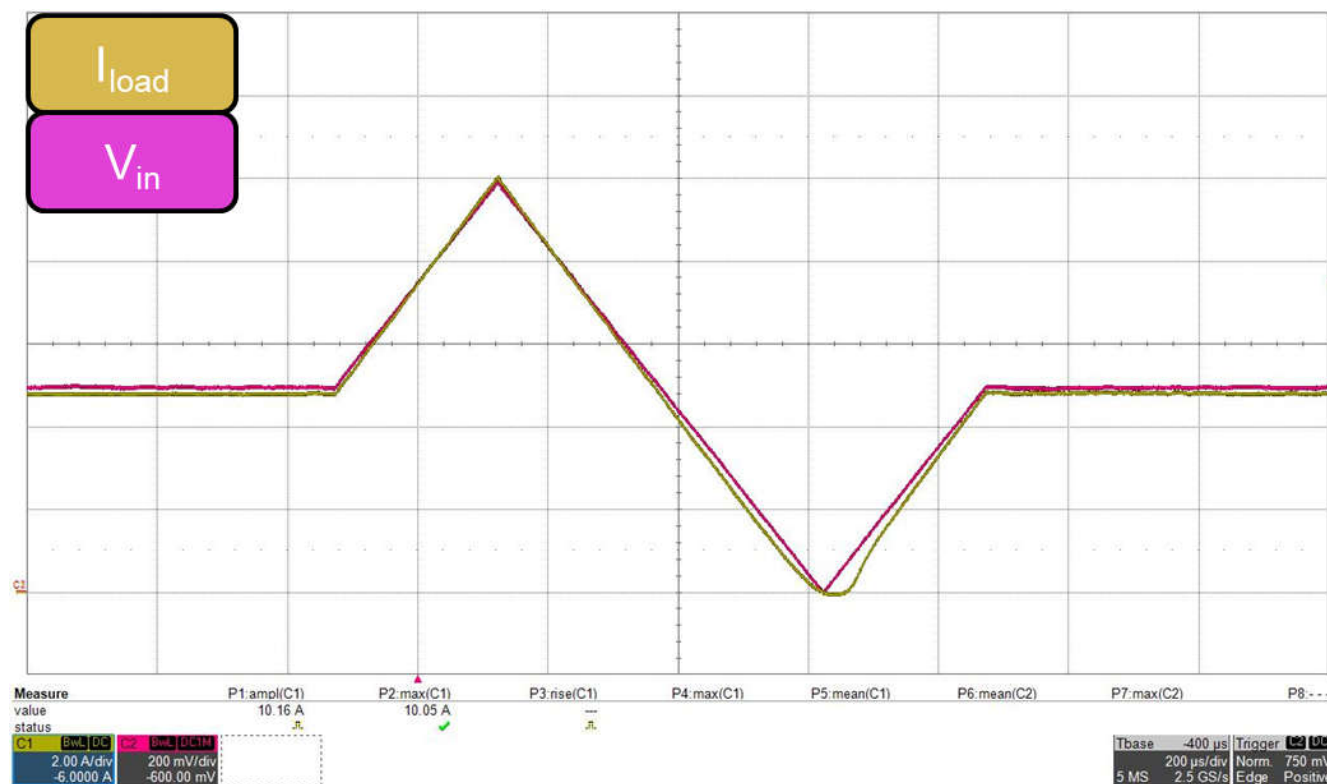


图 5-3. 斜坡跟踪

6 总结

总之，本应用手册介绍了实用闭环负载瞬态电路板的设计过程。此设计支持对电源转换器进行有效负载瞬态测试。替代解决方案（例如通过不带反馈环路的功率晶体管施加瞬态脉冲）需要在所施加的栅极电压和目标输出电流之间进行一定程度的校准，而该解决方案可直接施加目标电流，无需此类校准。对该设计稍加修改即可满足不同要求，换言之，显著降低感测电阻器的值可以获得更大的输入电压与负载电流比，或者可以更改偏置以减少或消除死区，并缩短上升时间。此解决方案让工程师可以轻松应用复杂的负载曲线，以适合自定义应用。

7 附录

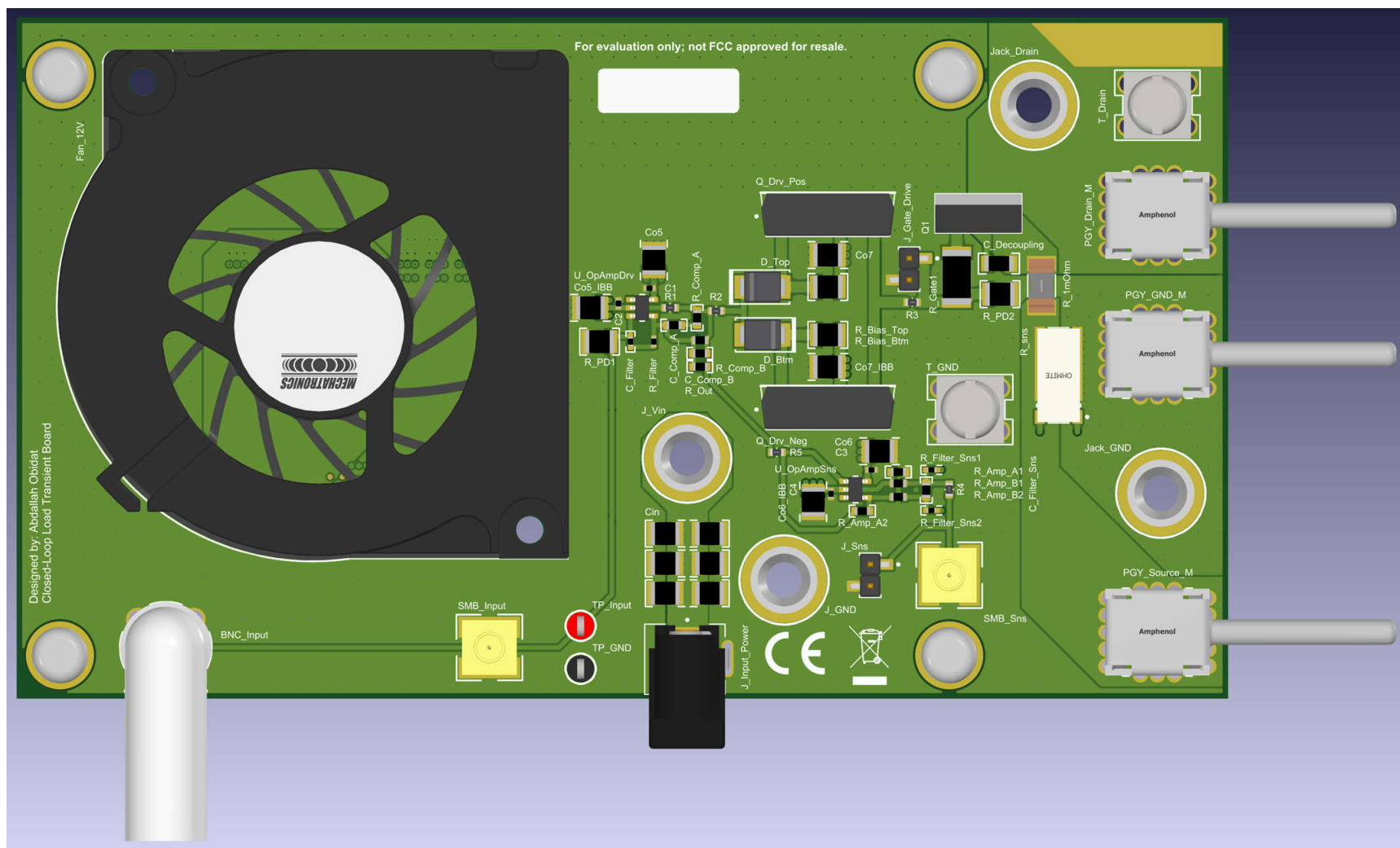


图 7-1. 电路板渲染图 (顶部)

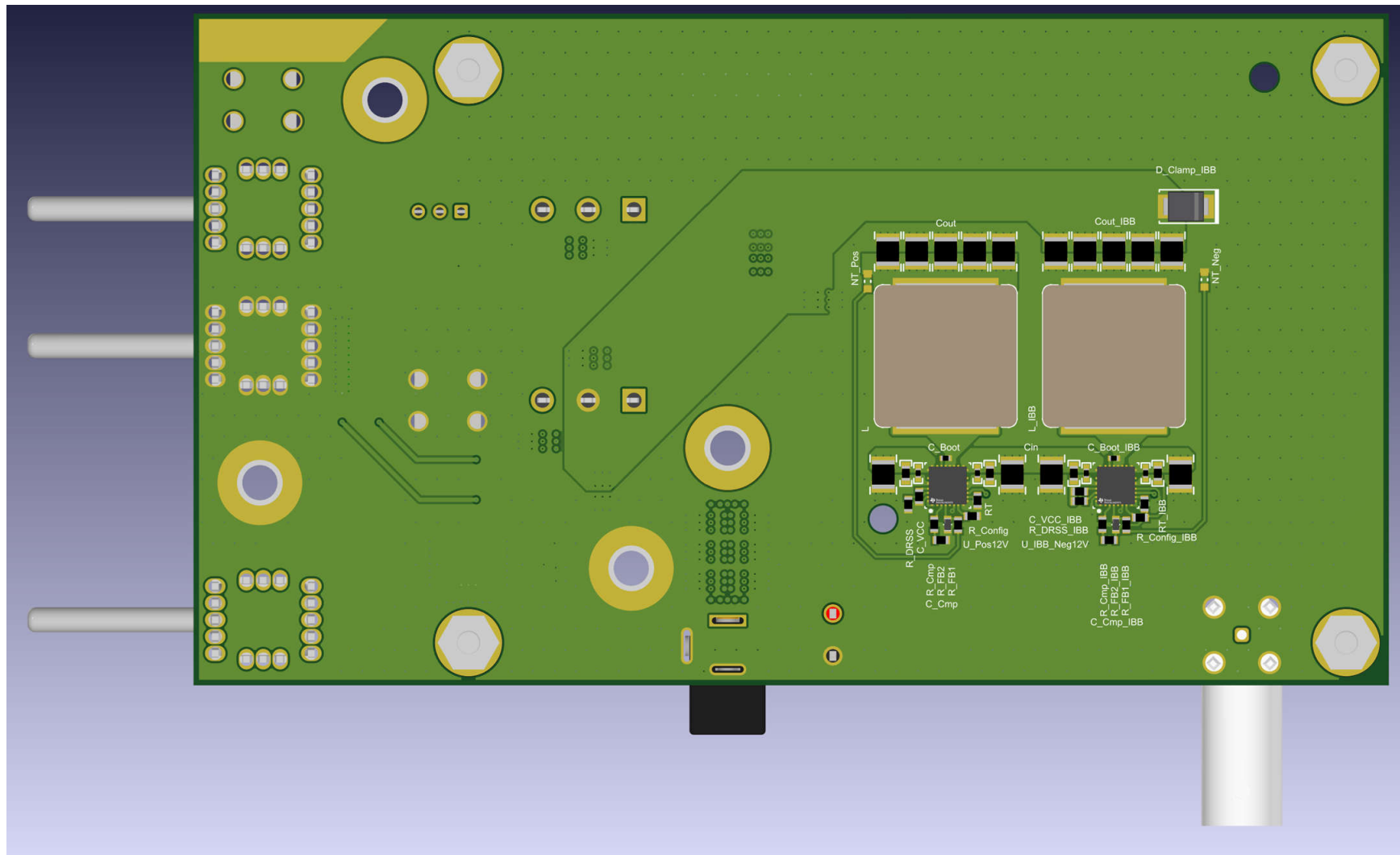


图 7-2. 电路板渲染图 (底部)

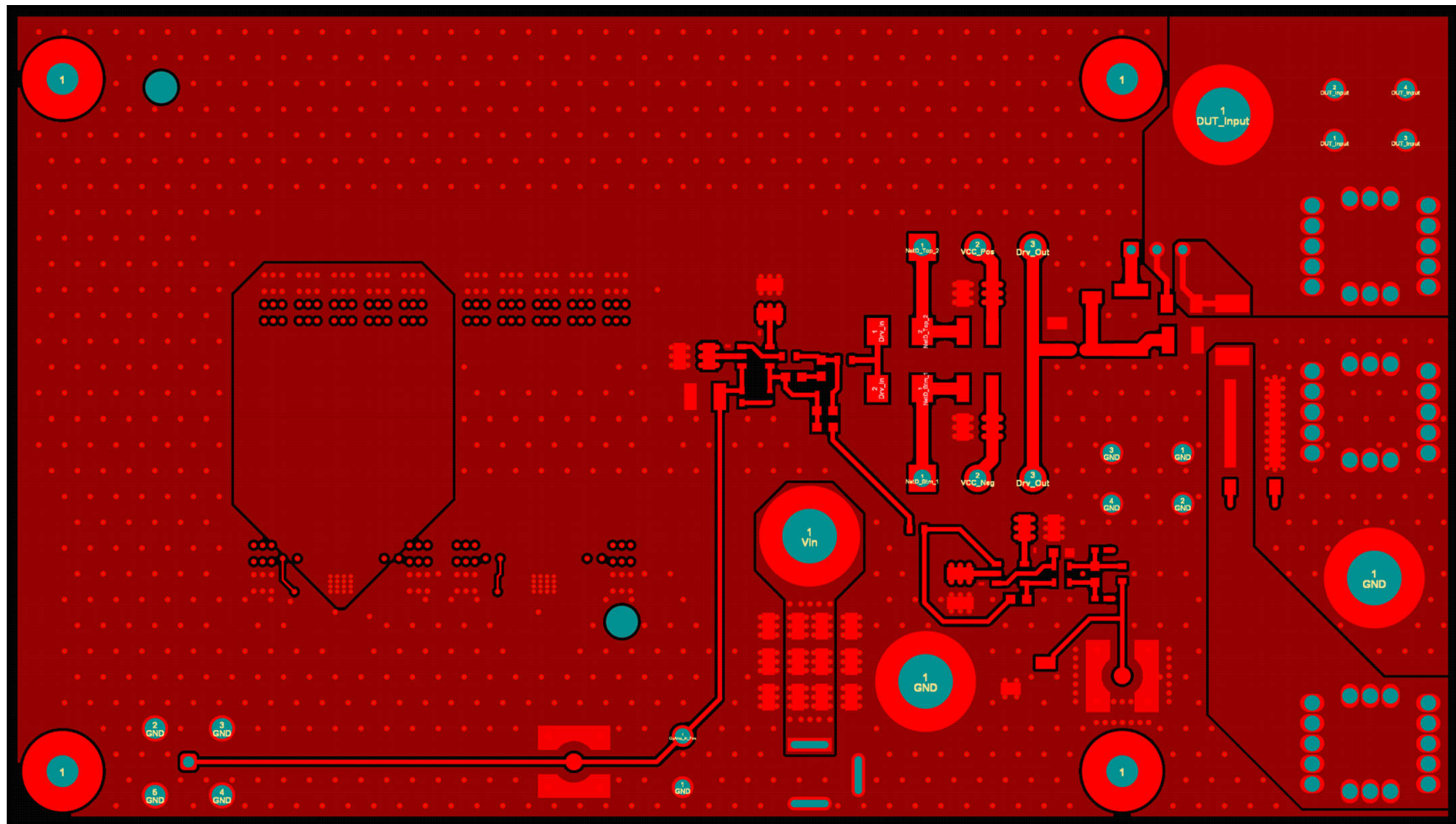


图 7-3. 布局 - 顶层

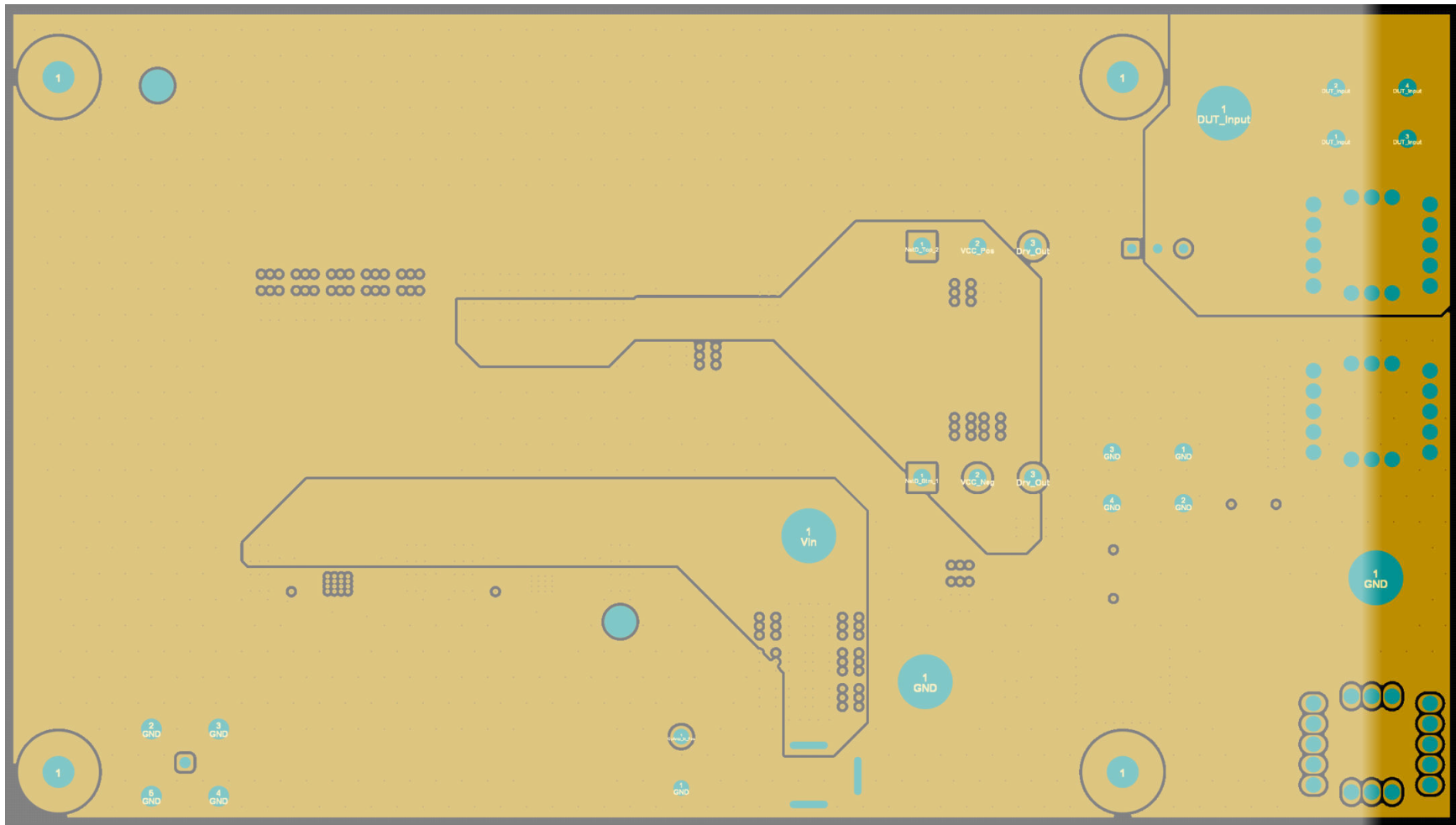


图 7-4. 布局 - 中间层 1

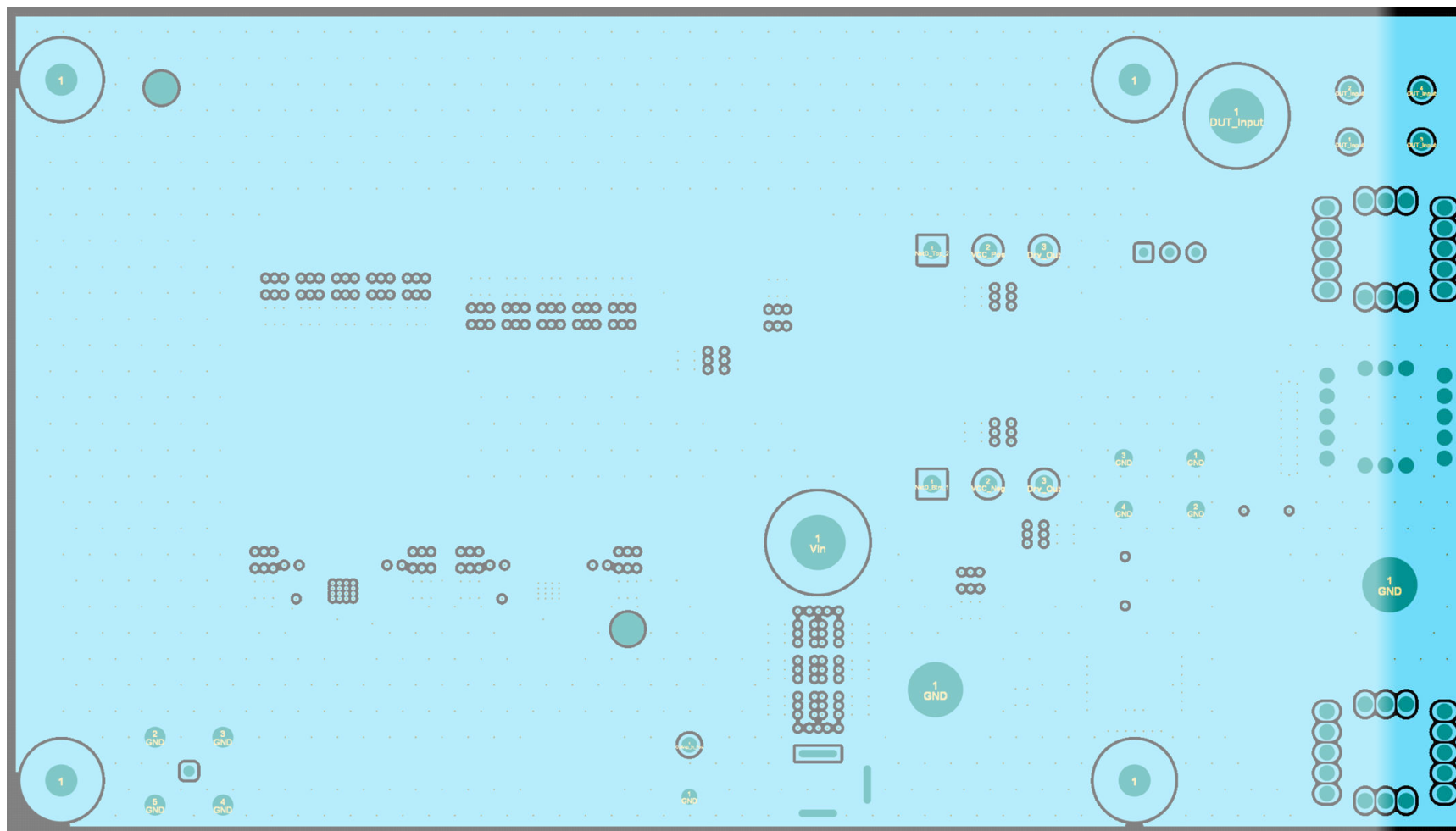


图 7-5. 布局 - 中间层 2

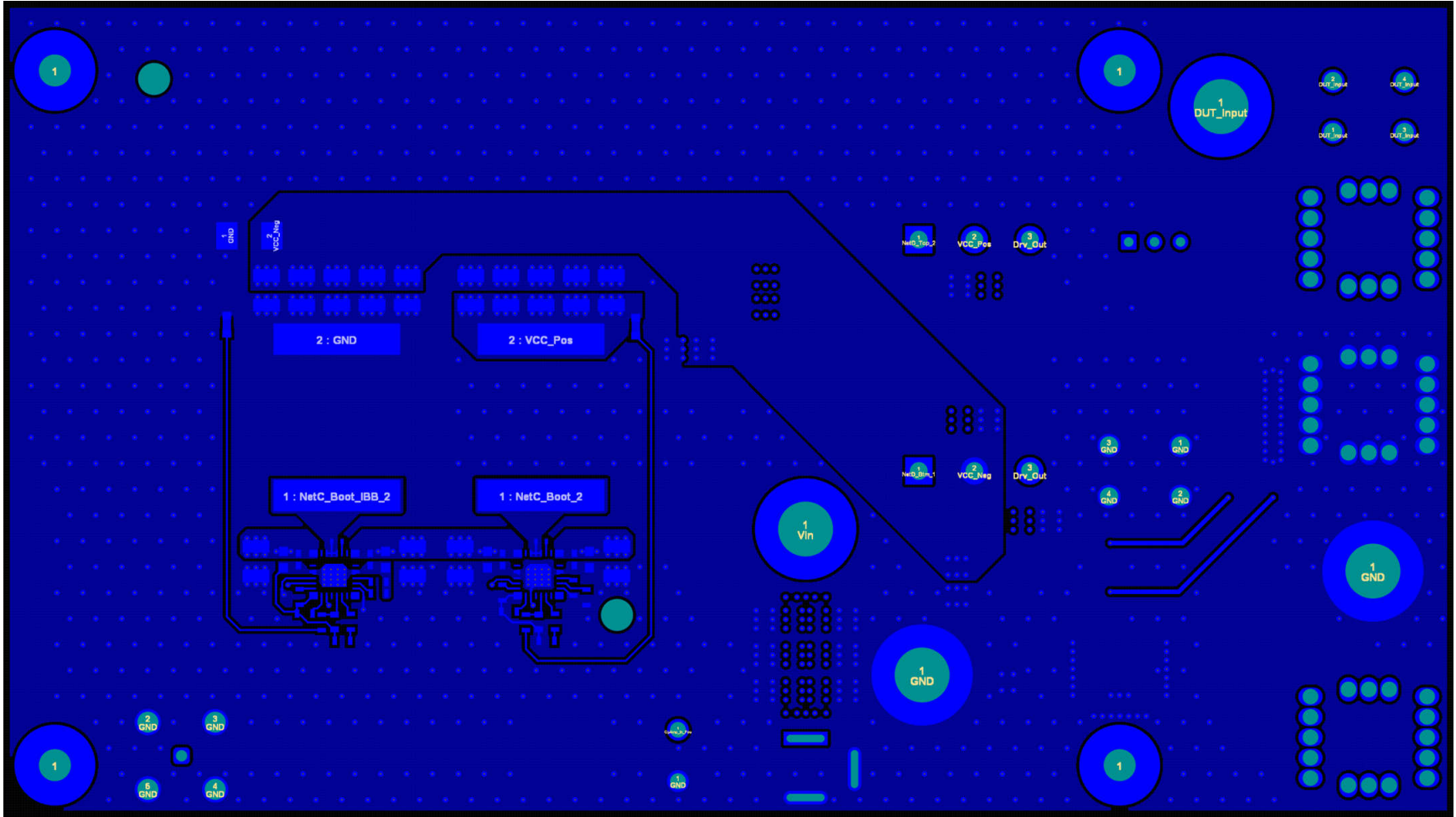


图 7-6. 布局 - 底层

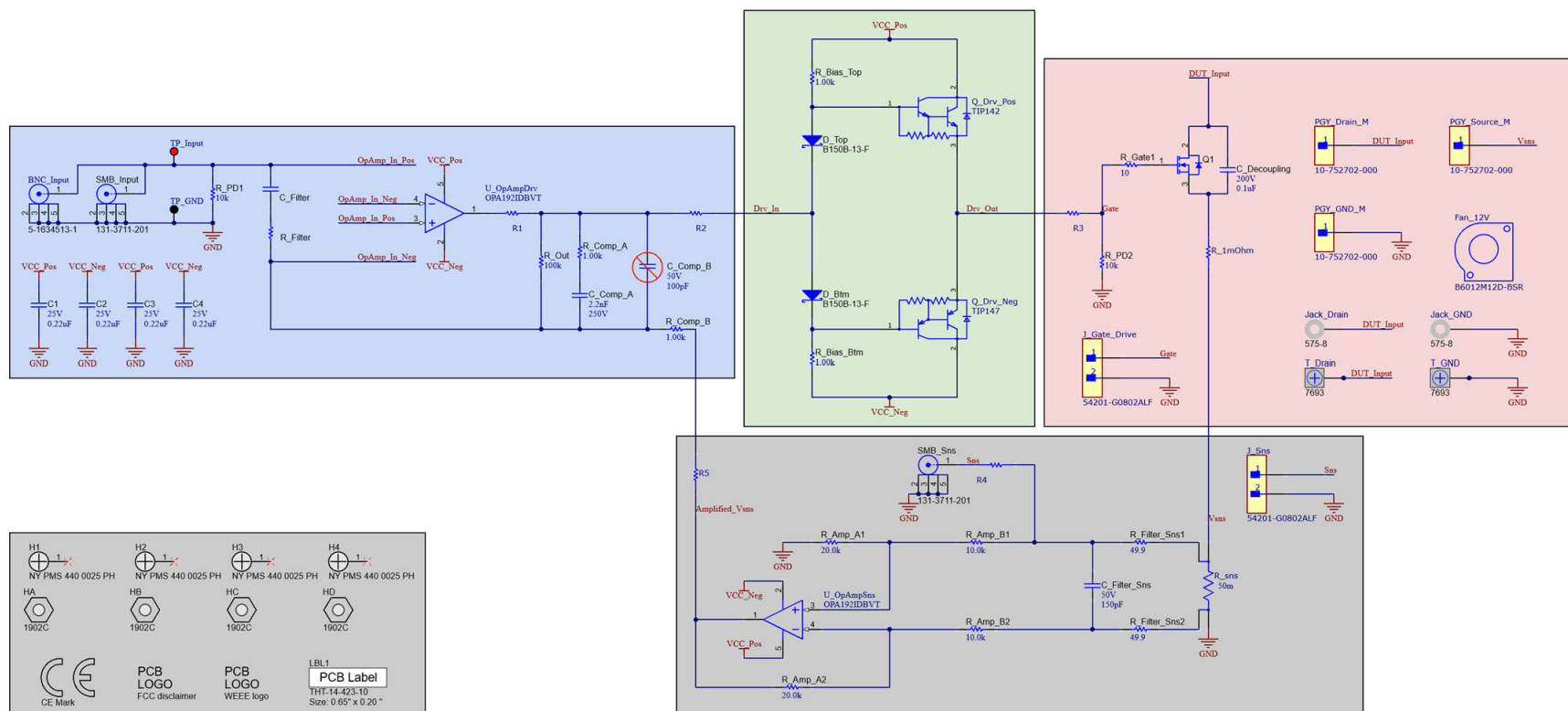


图 7-7. 主原理图

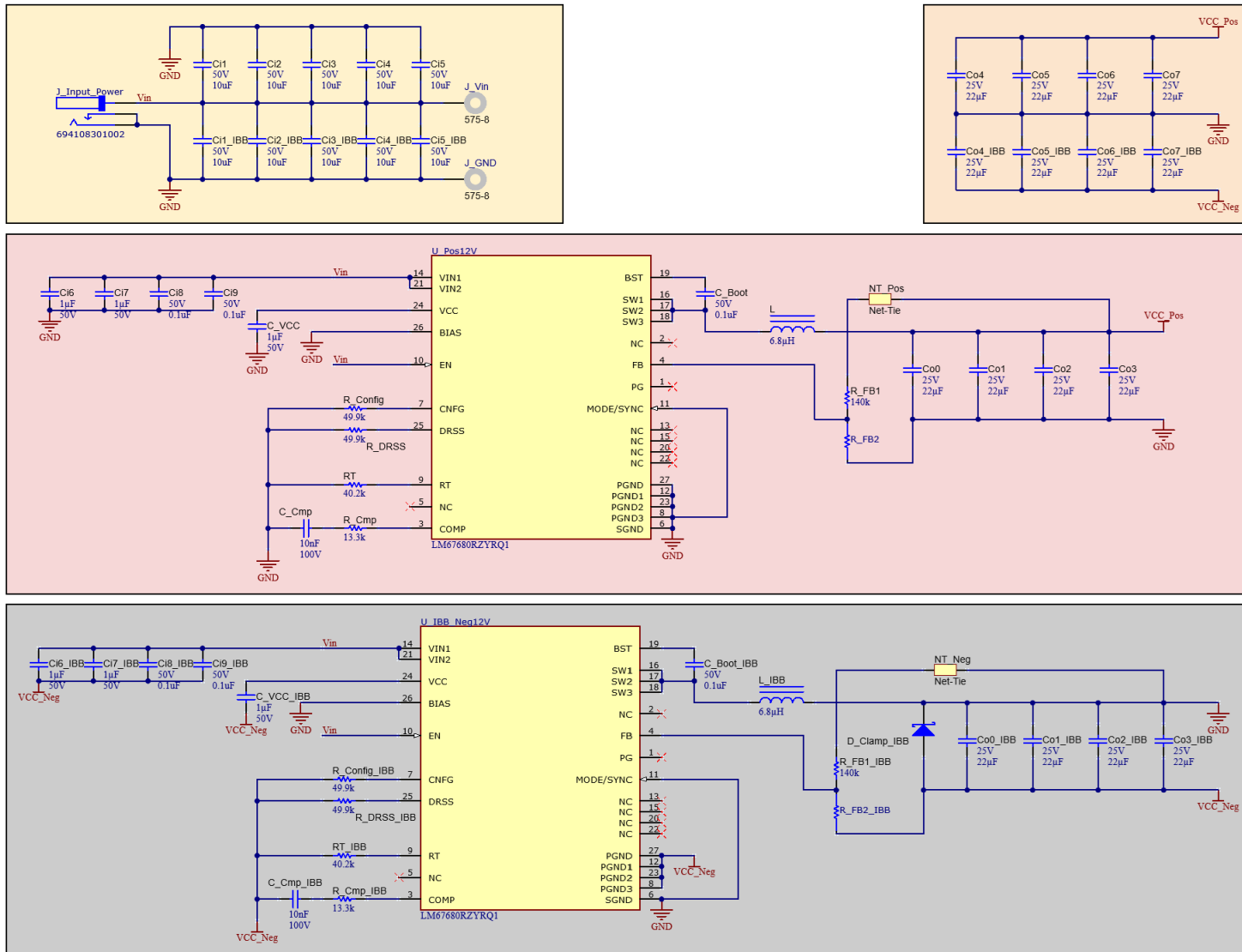


图 7-8. 电源子原理图

表 7-1. PCB 物料清单 (BOM)

条目	位号	说明	制造商	器件型号	数量
1	BNC_Input	BNC 低矮型弯式插孔, 镀金, 直角, 通孔	TE Connectivity	5-1634513-1	1
2	C1、C2、C3、C4	电容, 陶瓷, 0.22 μ F, 25V, +/-20%, X5R, 0402	TDK	C1005X5R1E224M050BC	4
3	C_Boot、C_Boot_IBB、 Ci8、Ci8_IBB、Ci9、 Ci9_IBB	电容, 陶瓷, 0.1 μ F, 50V, +/-10%, X7R, AEC-Q200 1 级, 0402	MuRata	GCM155R71H104KE02D	6
4	C_CMP、C_CMP_IBB	电容, 陶瓷, 0.01 μ F, 100V, +/-10%, X7R, AEC-Q200 1 级, 0603	TDK	CGA3E2X7R2A103K080AA	2
5	C_Comp_A	电容, 陶瓷, 2200pF, 250V, +/-10%, X7R, 0603	MuRata	GRM188R72E222KW07D	1
6	C_Comp_B	电容, 陶瓷, 100pF, 50V, +/-1%, C0G/NP0, 0603	Kemet	C0603C101F5GACTU	1
7	C_Decoupling	电容, 陶瓷, 0.1 μ F, 200V, +/-10%, X7R, 1206	Kemet	C1206C104K2RACTU	1
8	C_Filter	电容, 陶瓷, 0.01 μ F, 50V, +/-10%, X8R, AEC-Q200 0 级, 0402	TDK	CGA2B3X8R1H103K050BB	1
9	C_Filter_Sns	电容, 陶瓷, 150pF, 50V, +/-5%, C0G/NP0, 0603	Kemet	C0603C151J5GACTU	1
10	C_VCC、C_VCC_IBB、 Ci6、Ci6_IBB、Ci7、 Ci7_IBB	电容, 陶瓷, 1 μ F, 50V, +/-10%, X7R, 0603	Taiyo Yuden	UMK107AB7105KA-T	6
11	Ci1、Ci1_IBB、Ci2、 Ci2_IBB、Ci3、Ci3_IBB、 Ci4、Ci4_IBB、Ci5、 Ci5_IBB	电容, 陶瓷, 10 μ F, 50V, +/-10%, X7R, AEC-Q200 1 级, 1210	Taiyo Yuden	UMJ325KB7106KMHT	10
12	Co0、Co0_IBB、Co1、 Co1_IBB、Co2、Co2_IBB、 Co3、Co3_IBB、Co4、 Co4_IBB、Co5、Co5_IBB、 Co6、Co6_IBB、Co7、 Co7_IBB	电容, 陶瓷, 22 μ F, 25V, +/-10%, X7R, 1210	Samsung Electro-Mechanics	CL32B226KAJNFNE	16
13	D_Btm、D_Clamp_IBB、 D_top	二极管, 肖特基, 50V, 1A, SMB	Diodes Inc.	B150B-13-F	3
14	Fan_12V	直流鼓风机风扇, 60 X 60 X 12mm, 12VDC, 套管轴承, 5 CFM, 34dBA, 0.3 inH2O, 2 线导线……	机电一体化	B6012M12D-BSR	1
15	H1、H2、H3、H4	机械螺钉, 圆头, #4-40 x 1/4, 尼龙, 飞利浦盘形头	B&F Fastener Supply	NY PMS 440 0025 PH	4
16	HA, HB, HC, HD	六角螺柱, 0.5"L #4-40, 尼龙	Keystone	1902C	4
17	J_Gate_Drive, J_Sns	连接器	Amphenol ICC	54201-G0802ALF	2
18	J_GND, J_Vin, Jack_Drain, Jack_GND	标准香蕉插头, 非绝缘, 8.9mm	Keystone	575-8	4
19	J_Input_Power	连接器	Wurth	694108301002	1
20	L, L_IBB	电感器, 屏蔽, 铁粉, 6.8 μ H, 19A, 0.0092 Ω , AEC-Q200 0 级, SMD	Bourns	SRP1770TA-6R8M	2
21	LBL1	热转印打印标签, 0.650" (宽) x 0.200" (高) - 10,000/卷	Brady	THT-14-423-10	1

表 7-1. PCB 物料清单 (BOM) (续)

条目	位号	说明	制造商	器件型号	数量
22	PGY_Drain_M , PGY_GND_M , PGY_Source_M	PGY 支架, 带 3.0mm 引脚	Amphenol	10-752702-000	3
23	Q1	MOSFET, N 沟道, 100V, 150A, KCS0003B (TO-220-3)	德州仪器 (TI)	CSD19536KCS	1
24	Q_Drv_Neg	双极 (BJT) 晶体管 PNP — 达林顿 100V 10A 125W 穿孔 TO-247	STMicroelectronics	TIP147	1
25	Q_Drv_Pos	双极 (BJT) 晶体管 NPN — 达林顿 100V 10A 125W 穿孔 TO-247	STMicroelectronics	TIP142	1
26	R1、R2、R3、R4、R5	0 Ω 跳线 0.125W, 1/8W 片式电阻器 0603 (公制 1608) 汽车类 AEC-Q200 厚膜	Panasonic	ERJ-H3G0R00V	5
27	R_1mOhm	1 mOhm $\pm$ 1% 5W 片上电阻 2512 (公制 6332), 汽车 AEC-Q200, 电流检测, 金属元件	Bourns	CSS2H-2512R-1L00FE	1
28	R_Amp_A1, R_Amp_A2	电阻, 20.0k, 1%, 0.1W, AEC-Q200 0 级, 0603	Panasonic	ERJ-3EKF2002V	2
29	R_Amp_B1, R_Amp_B2	电阻, 10.0k, 1%, 0.1W, 0603	Panasonic	ERJ-3EKF1002V	2
30	R_Bias_Btm, R_Bias_Top	电阻, 1.00k, 1%, 0.5W, 1210	Yageo	RC1210FR-071KL	2
31	R_Cmp, R_Cmp_IBB	电阻, 13.3k, 0.1%, 0.1W, 0603	Yageo America	RT0603BRD0713K3L	2
32	R_Comp_A, R_Comp_B	电阻, 1.00k, 1%, 0.1W, 0603	Yageo	RC0603FR-071KL	1
33	R_Config, R_Config_IBB , R_DRSS, R_DRSS_IBB , R_Out	电阻, 49.9k, 0.5%, 0.1W, 0603	Yageo America	RT0603DRE0749K9L	5
34	R_FB1, R_FB1_IBB	电阻, 140k, 0.1%, 0.1W, 0603	Yageo America	RT0603BRD07140KL	2
35	R_FB2, R_FB2_IBB	电阻厚膜, 0603, 10000 Ω , 0.1%, 0.2W (1/5W), $\pm$ 50ppm/ $^{\circ}$ C, 焊盘 SMD, 汽车类 T/R	Panasonic	ERJ-PB3B1002V	2
36	R_Filter	厚膜电阻 0402 10 Ω 1% 0.1W(1/10W) $\pm$ 100ppm/ $^{\circ}$ C 模压 SMD 车规级 冲压 T/R	Panasonic	ERJ-2RKF10R0X	1
37	R_Filter_Sns1 , R_Filter_Sns2	电阻, 49.9, 1%, 0.1W, AEC-Q200 0 级, 0402	Panasonic	ERJ-2RKF49R9X	2
38	R_Gate1	电阻, 10, 5%, 1W, 2512	Panasonic	ERJ-1TYJ100U	1
39	R_PD1, R_PD2	电阻, 10k, 5%, 0.5W, 1210	Yageo	RC1210JR-0710KL	2
40	R_Sns	金属箔电阻, 2043, 0.05 Ω , 1%, 5W, $\pm$ 50ppm/ $^{\circ}$ C, 宽端子 SMD, T/R	Ohmite	FC4L110R050FER	1
41	RT、RT_IBB	电阻, 40.2k, 1%, 0.1W, AEC-Q200 0 级, 0603	Panasonic	ERJ-3EKF4022V	2
42	SMB_Input, SMB_Sns	连接器, SMT, SMB 插孔组合件 50 Ω	Cinch Connectivity	131-3711-201	2
43	T_Drain, T_GND	端子螺钉, 垂直, 卡入式	Keystone	7693	2
44	TP_GND	测试点, 多用途, 黑色, TH	Keystone Electronics	5011	1
45	TP_Input	测试点, 多用途, 红色, TH	Keystone	5010	1
46	U_IBB_Neg12V, U_Pos12V	针对反相或非反相输出进行优化的 65V 8A 降压转换器	德州仪器 (TI)	LM67680RZYRQ1	2

表 7-1. PCB 物料清单 (BOM) (续)

条目	位号	说明	制造商	器件型号	数量
47	U_OpAmpDrv , U_OpAmpSns	采用 E-trim 技术的轨到轨输入/输出、低失调电压、低输入偏置电流精密运算放大器	德州仪器 (TI)	OPA192IDBVT	2

8 参考资料

1. Heisener, [MOSFET 栅极驱动器：功能、选择和电路类型](#), 网页。
2. 德州仪器 (TI), [采用隔离电阻器的容性负载驱动器解决方案](#), 参考设计。
3. Electronics Tutorials, [AB 类放大器的设计和 AB 类偏置](#), 网页。
4. 德州仪器 (TI), [适用于栅极驱动器的外部栅极电阻器设计指南](#), 技术手册。
5. 德州仪器 (TI), [使用反相降压/升压转换器](#) 应用手册。
6. 德州仪器 (TI), [CSD19536KCS 100V N 通道 NexFET™ 功率 MOSFET](#), 数据表。
7. 德州仪器 (TI), [OPAx192 36V 精密轨到轨输入/输出低偏移电压带 e-trim™ 的低输入偏置电流运算放大器](#), 数据表。
8. C. K. Alexander 和 M. N. O. Sadiku, [电路基础知识](#), 第 7 版。美国纽约州纽约市：McGraw-Hill Education, 2021 年, 第 14 章, 第 14.4 节, 第 623 页, 表 14.3。
9. R.D.Middlebrook, 反馈系统中环路增益的测量, 《国际电子学杂志》, 第 38 卷, 第 4 期, 第 485-512 页, 1975 年 4 月。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月