



Luis Parga

Sitara MPU

摘要

当必须使用诸如抖动误码率测试仪 (J-BERT) 之类的复杂设备，才能进入 TX 合规测试所需的测试模式时，USB 3.1 Gen 1 发送器 (TX) 合规测试可能是一项具有挑战性的任务。幸运的是，通过手动更改必要的合规寄存器也可以进入上述测试模式，无需 J-BERT。本文利用配置为主机模式的 AM64x USB3.0 子系统，介绍了在主机模式下手动使能 USB SuperSpeed 5Gbps TX 合规测试所需不同合规测试码型的步骤，而无需 J-BERT。该方法无意取代使用 J-BERT 的官方测试程序，而旨在帮助工程师对 IP 进行抽查。

由于 SuperSpeed USB 接口的数据速率高达每秒 5Gb，并且接口用户可能使用屏蔽不良或非屏蔽的外部电缆，因此必须使用展频时钟 (SSC) 将射频 (RF) 能量分布在更宽的频率范围内，以最大程度减少电磁干扰 (EMI)。本文还重点展示了如何为 USB3.0 控制器的串行器/解串器 (SERDES) 模块的锁相环 (PLL) 使能 SSC。

内容

1 简介.....	2
2 SERDES PLL SSC - Linux SDK 配置.....	3
2.1 SSC 的 DTS 配置.....	3
2.2 DTS 编译.....	4
2.3 将器件树 Blob (DTB) 复制到 SKEVM 启动 SD 卡.....	4
3 低频周期信令 (LFPS).....	5
4 CP0 - CP1 发送码型设置.....	6
5 总结.....	7
6 参考资料.....	8

插图清单

图 1-1. 带 USB SS 测试装置和 SMA 相位匹配电缆对 (连接到示波器) 的 AM64B SKEVM.....	2
图 2-1. 采用 SSC 调制的 5Gbps 载波频率.....	3
图 2-2. 为 USBSS 使能 SERDES PLL SSC 而进行的 DTS 更改.....	4
图 3-1. LFPS 示波器波形.....	5
图 4-1. CP0 合规码型 - 示波器波形.....	6
图 4-2. CP1 合规码型 - 示波器波形.....	7

商标

所有商标均为其各自所有者的财产。

1 简介

本文的主要目的是展示如何手动发送必要的码型，而无需使用外部测试设备向 AM64x USB3.0 接收器 (RX) 线路注入 Ping.LFPS 来切换所需的合规码型。本文所述方法特别侧重于使用 Linux SDK (版本：12.00.00.07.04)，以 SD 引导模式在 AM64B 入门套件评估模块 (SK EVM) 板上进行 USB 3.0 TX 合规测试。

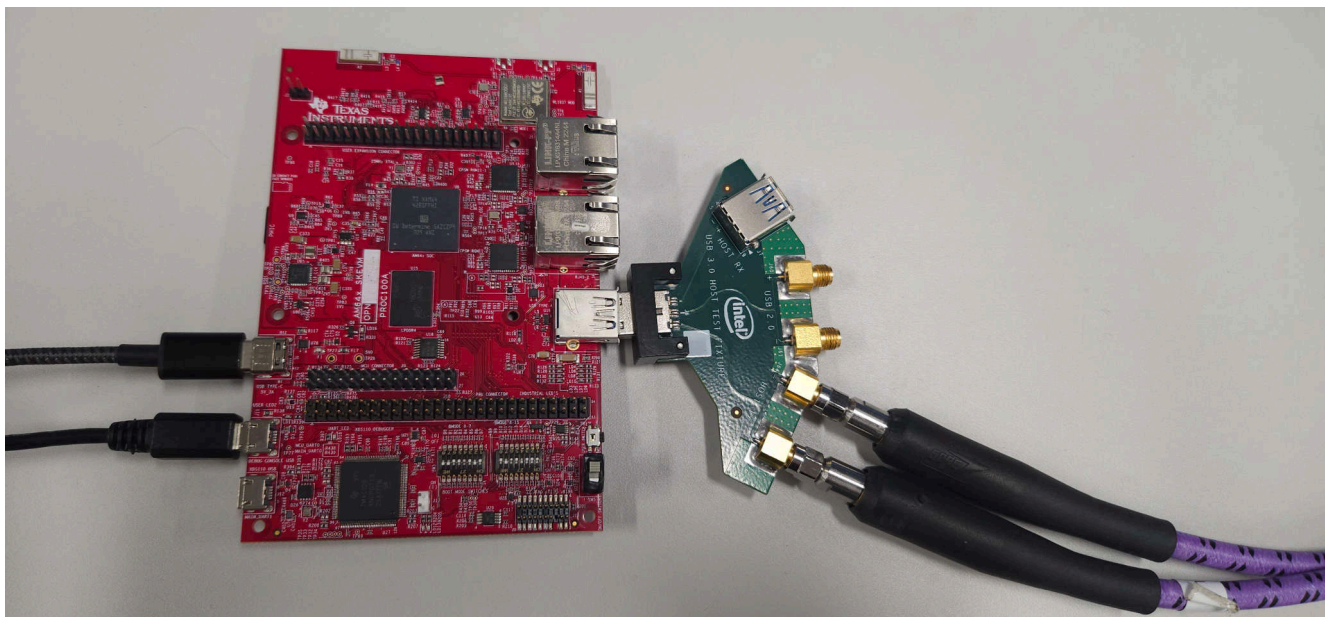


图 1-1. 带 USB SS 测试装置和 SMA 相位匹配电缆对 (连接到示波器) 的 AM64B SKEVM

本文所述方法使用以下设备：

- 焊接有 AM64x SoC 的 AM64B SKEVM
- 用于 AM64B SKEVM 的 5V、3A AC/DC 电源 (通过 USB-PD Type-C 输入)
- USB Type-C 电缆
- 2 根 50 Ω 端接/相位匹配/低损耗 SMA 电缆，带宽至少为 16GHz
- USB 3.0 USB-IF 电气测试装置：USB 主机测试装置 1 (或 USB 3.2 Gen1 主机测试测量装置)
- 具有至少 16GHz 带宽的高性能示波器
- USB2.0 标准 A 转 Micro-B 公转公电缆

2 SERDES PLL SSC - Linux SDK 配置

2.1 SSC 的 DTS 配置

AM64x USB3.0 物理接口原生支持 SSC，但 Linux SDK 版本：12.00.00.07.04 及更早版本默认未使能 SSC。这一遗漏可能是由于早期芯片调试活动需要旁路 SERDES PLL SSC。在处理器 Linux SDK 中，AM64x USB3.0 子系统的集成通过配置器件树源文件 (DTS) 来完成。要在 SK-AM64B 入门套件板上为 USB3.0 SERDES PLL 使能 SSC，需要修改以下位置的 k3-am642-sk.dts。

```
<SDK_INSTALL_DIR>/board-support/ti-linux-kernel-<version>/arch/arm64/boot/dts/ti/k3-am642-sk.dts
```

根据 USB 3.0 规范，USB 3.1 Gen 1 SSC 要求规定调制速率在 30 至 33kHz 之间，采用三角波调制，并且下展频调制深度在 0.4% 至 0.5% 之间，如下图所示。

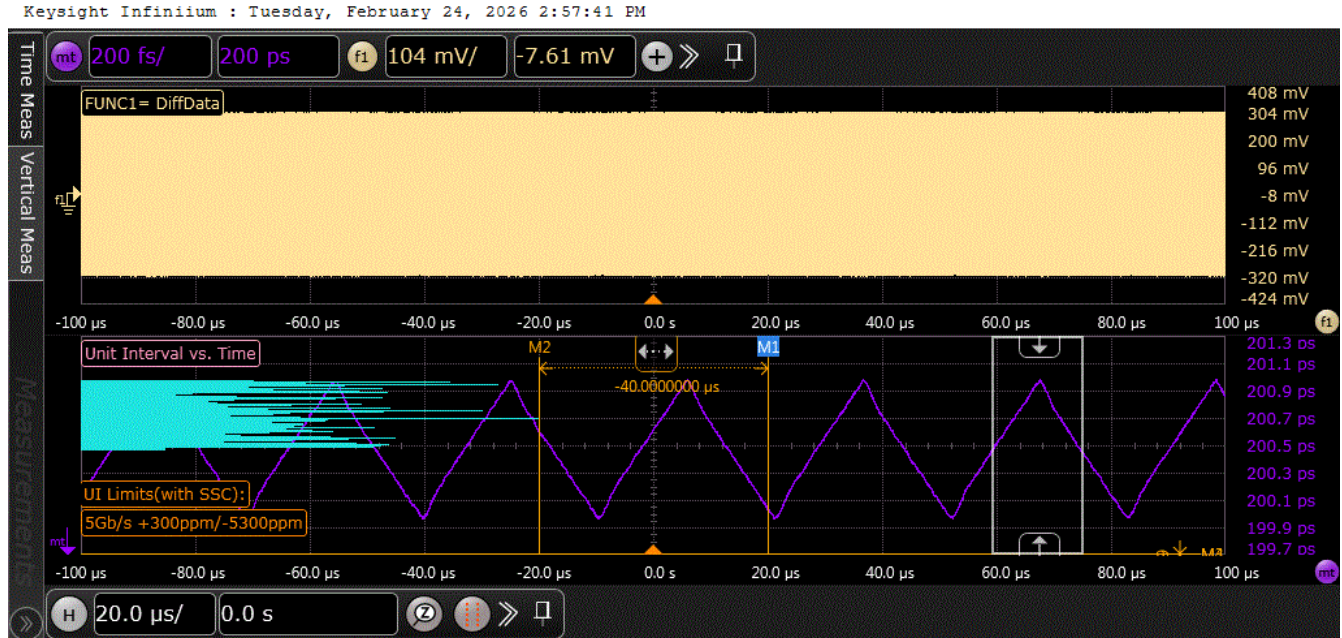


图 2-1. 采用 SSC 调制的 5Gbps 载波频率

要实现这些更改，需要在 DTS 的 SERDES 向导封装器 (WIZ) 节点 &serdes_wiz0 中添加以下代码。

```
ti,core-clk-sel = <1>; /* select internal ref clock */
ti,ssc-enable; /* Enable SSC */
ti,ssc-type = <1>; /* 1 for Downspread */
ti,ssc-frequency-hz = <33000>; /* 33kHz fmod */
ti,ssc-depth-per-mil = <5>; /* 0.5% depth */
```

还需要将以下内容添加到 serdes0_usb_link: phy@0 节点。

```
cdns,ssc-mode = <2>; /* 2 for SSC enabled (internal) */
```

下图显示了更新后的配置，该配置使用三角波 SSC 调制曲线和下展频调制输出来使能 SSC。

```

&serdes_wiz0 {
    bootph-all;

    ti,core-clk-sel = <1>; /* Select internal reference clock */
    ti,ssc-enable; /* Enable SSC */
    ti,ssc-type = <1>; /* 1 for Downspread */
    ti,ssc-frequency-hz = <33000>;
    ti,ssc-depth-per-mil = <5>; /* 0.5% depth */
};

&serdes0 {
    bootph-all;
    serdes0_usb_link: phy@0 {
        bootph-all;
        reg = <0>;
        cdns,num-lanes = <1>;
        #phy-cells = <0>;
        cdns,phy-type = <PHY_TYPE_USB3>;
        resets = <&serdes_wiz0 1>;
        cdns,ssc-mode = <2>; /* value of 2 for SSC enabled (internal) */
    };
};

```

图 2-2. 为 USBSS 使能 SERDES PLL SSC 而进行的 DTS 更改

2.2 DTS 编译

为了正确编译更新后的器件树配置，需要从 Linux 内核的内置构建系统运行以下命令，为内核配置正确的架构和交叉编译器。

```

$ cd <SDK_INSTALL_DIR>/board-support/ti-linux-kernel-<version>/
$ export CROSS_COMPILE=<SDK_INSTALL_DIR>/board-support/ti-linux-kernel-<version>/linux-devkit/
sysroots/x86_64-arago-linux/usr/bin/aarch64-oe-linux/aarch64-oe-linux-
$ export ARCH=arm64
$ make dtbs

```

2.3 将器件树 Blob (DTB) 复制到 SKEVM 启动 SD 卡

编译 .dts 更改后，将 AM64B SKEVM 的启动 SD 卡挂载到用于更改 SDK 安装程序的 Linux 机器（例如 Ubuntu）上，需要按照以下步骤将 k3-am642-sk.dtb 文件复制到 SD 卡的 /root/boot/dtb/ti/ 目录。

```

$ cd <SDK_INSTALL_DIR>/board-support/ti-linux-kernel-<version>/arch/arm64/boot/dts/ti/
$ sudo cp k3-am642-sk.dtb /media/<your_username>/root/boot/dtb/ti/k3-am642-sk.dtb
$ sudo eject /media/<your_username>/root/

```

3 低频周期信令 (LFPS)

对于 LFPS 测试 (如下所示), 当 USB3.0 接收器 (RX) 在通过 USB-IF 主机测试装置 1 连接到示波器后检测到 $50\ \Omega$ 端接电阻时, USB 链路就会启动。这会使端口状态和控制 (PORTSC) 寄存器 (0x0F410490) 的端口链路状态 (PLS Rx) 从 Rx.Detect (0x0A0002A0) 切换到轮询状态 (0x0E0002E0)。然后 TX 开始连续发送 LFPS 突发脉冲。LFPS 码型专门用于以下测试。

1. LFPS 峰值间差动输出电压
2. LFPS 周期
3. LFPS 突发脉冲宽度
4. LFPS 重复时间间隔
5. LFPS 上升时间
6. LFPS 下降时间
7. LFPS 占空比
8. LFPS 交流共模电压

大约 16.5MHz 的极低频突发脉冲大约每 $11\ \mu\text{s}$ 发生一次, 其波形如下图所示。

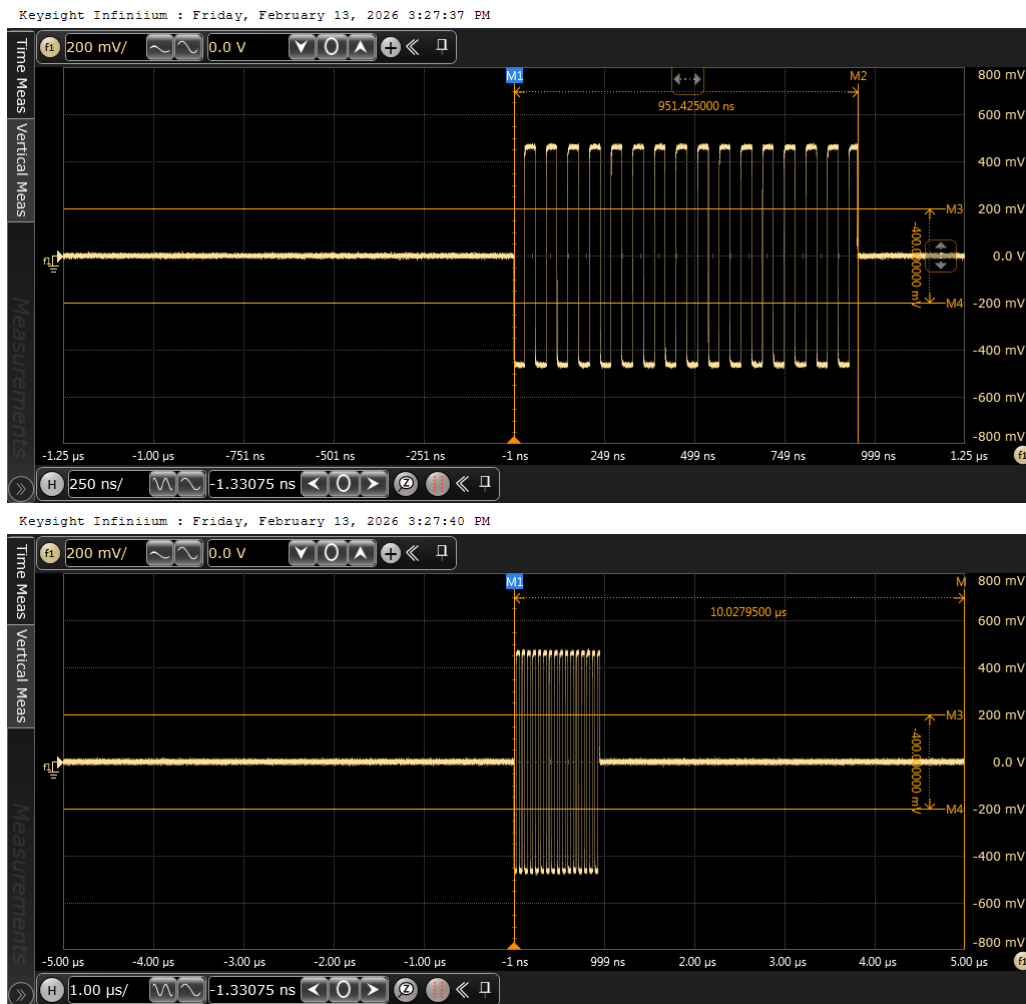


图 3-1. LFPS 示波器波形

4 CP0 - CP1 发送码型设置

对于所有后续非 LFPS 测试，USB3.0 xHCI 控制器需要处于合规模式。PORTSC 寄存器的端口链路状态写入选通 (LWS) 需要首先设置为“1”，才能写入 PORTSC 寄存器的端口链路状态 (PLS) 位字段。写入 PLS 位字段后，并且当 AM64x USB3.0 控制器接收器检测到 50 Ω 端接电阻时，可以强制链路状态从 Rx.Detect 切换到合规模式。强制 PLS 进入合规模式会使链路训练与状态状态机 (LTSSM) 自动跳转到 Polling.Compliance。以下命令需要在连接 USB 测试装置之前输入，它将 LWS 设置为“1”，并将 PLS 设置为 10，以使链路切换到合规状态。

```
~# devmem2 0x0F410490 w 0x0A010340
```

合规码型 0 (CP0) 是 8b/10b 加扰伪随机数据码型 (PRBS-16)，是 USB3.0 xHCI 控制器切换到合规模式时 PHY 发送的默认合规码型。CP0 码型如下方波形所示，用于许多眼图和抖动测试。

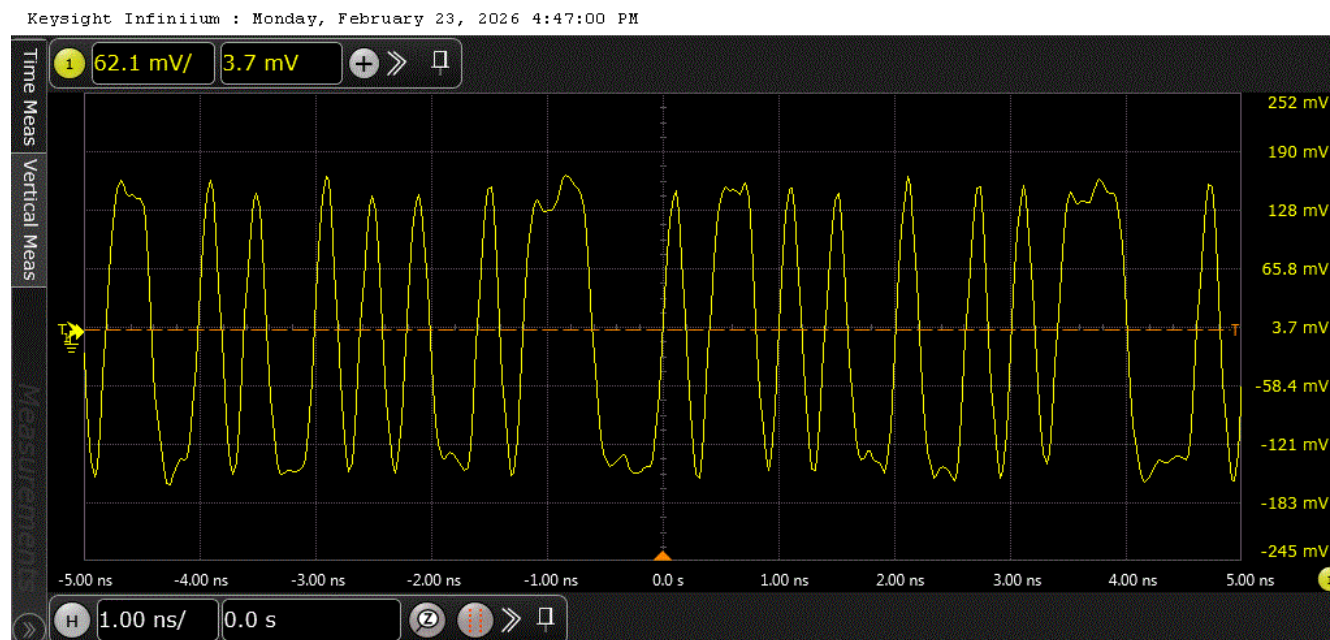


图 4-1. CP0 合规码型 - 示波器波形

CP0 码型专门用于以下测试，包括使用和不使用连续时间线性均衡 (CTLE) 的情况。

1. 5G 短通道最大确定性抖动
2. 5G 短通道模板测试
3. 5G 短通道差动输出电压

CP1 合规码型是针对 USB3.1 Gen 1 控制器的 5Gbps 数据速率的连续 2.5GHz 奈奎斯特时钟信号。该码型对于执行下面列出的 SSC 和随机抖动 PHY 合规测试尤为重要。

1. 5G TSSC - 最小频率偏差
2. 5G TSSC - 最大频率偏差
3. 5G SSC 调制速率
4. 5G SSC 转换率
5. 5G 短通道随机抖动 (RJ)

USB3.0 xHCI 主机控制器进入合规模式 (Polling.Compliance) 后默认发送 CP0。为了使 TX 流水线发送 CP1，而无需外部仪器注入 Ping.LFPS 数据包来实现 CP0 到 CP1 的切换，需要修改 xHCI 主机控制器的 SuperSpeed 端

口链路控制寄存器，将位 24:21 从 4'b0000 改为 4'b0001。在 AM64B SKEVM 上启动 Linux 后到连接 USB SS 测试装置之前，需要完成以下两个寄存器写入操作。第 2 条命令强制在进入合规模式时使用 CP1。

```
~# devmem2 0x0F410490 w 0x0A010340
~# devmem2 0x0F41812C w 0x18230C10
```

CP1 2.5GHz 时钟信号码型如下图所示。



图 4-2. CP1 合规码型 - 示波器波形

5 总结

本文的主要目标是展示手动配置主机模式 TX 合规测试所需 AM64x USB3.0 子系统合规码型的主要步骤。这些手动更改允许对 USB SS IP 进行抽查，并避免使用 J-BERT 或信号发生器等笨重的外部设备。如果用于合规测试的 Linux SDK 版本默认未为 USB3.0 SERDES PLL 使能 SSC，本文还展示了如何正确重新配置和构建器件树以加入 SSC。请注意，该方法无意取代使用 J-BERT 或任意波形发生器的官方 TX 合规测试方法。该方法仅旨在用作概要性检查。

6 参考资料

- 德州仪器 (TI) , [AM64x/AM243x 处理器芯片版本 2.0 德州仪器 \(TI\) 产品系列](#) , 技术参考手册。
- USB , [USB3.1 Specification](#) , 网页。
- USB xHCI 规范 (第 6 节) : [通用串行总线可扩展主机控制器接口 \(xHCI\)](#) , 规范。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月