

Application Note
精密数据转换器选型指南



James Steenbock

摘要

为应用场景选择合适的数模转换器 (DAC) 需综合考虑多个与器件规格相关的因素。合理选型需要了解精密 DAC 的功能参数及其对 DAC 性能和系统能力的影响。本指南介绍了关键的 DAC 规格以及如何为特定系统选择合适的 DAC。

内容

1 简介.....2

2 详细说明.....3

2.1 数据转换器架构概述.....3

2.1.1 串式 DAC.....3

2.1.2 R-2R DAC.....3

2.1.3 倍增 DAC.....4

2.2 数据转换器参数.....5

2.2.1 分辨率.....5

2.2.2 基准类型.....6

2.2.3 通道数量.....6

2.2.4 接口类型.....6

2.2.5 输出类型.....6

2.2.6 积分非线性和微分非线性.....6

2.2.7 稳定时间和更新时间.....9

2.2.8 物理特性.....9

2.2.9 显著特性.....10

3 总结.....11

3.1 示例器件.....12

3.2 其他资源.....12

4 参考资料.....13

商标

所有商标均为其各自所有者的财产。

1 简介

在选择 DAC 之前，应评估系统绝对要求：

- **关键规格有哪些？** - 输出电压范围、电流驱动能力、电流驱动和通信接口都是重要的考虑因素。
- **是否需要高分辨率？** - 某些应用在较低位分辨率下也能实现足够性能，从而降低 DAC 功耗和成本。
- **DAC 的带宽是多少？** - DAC 输出变化所需的最短时间与输出压摆率限制和稳定时间有关。
- **哪些集成特性可以降低系统复杂性？** - 集成电压基准、诊断功能（如输出监控和状态警报）或集成模数转换器 (ADC) 可以简化设计并精简物料清单 (BOM)。
- **目标行业需要什么器件等级？** - 汽车级适用 AEC-Q100 标准 (Q1)，航天应用 (SP) 则采用抗辐射规格。

2 详细说明

访问[精密 DAC 参数搜索页面](#)，查看本指南中引用的参数。

2.1 数据转换器架构概述

精密 DAC 架构主要分为三类：

- 串式
- 电阻器梯形架构 (R-2R)
- 乘法型 DAC (MDAC)

2.1.1 串式 DAC

串式 DAC 由 2^N 个串联电阻器组成，其中 N 是 DAC 的分辨率。这些电阻器连接在正 DAC 基准电压 (V_{REF}) 和负 DAC 基准电压之间。这种架构为基准电压提供了恒定的输入阻抗，并且是最适合低成本、低功耗设计的结构。由 DAC 锁存的代码会闭合相应的开关，将基准电压分压到所需的输出电平，然后直接连接到输出缓冲器。该输出缓冲器为驱动负载提供低输出阻抗，并将基准电压源与外部负载条件隔离。

串式 DAC 在更高分辨率下效率降低，因为设计中的电阻器数量增加。每个输入代码代表一个电阻器和一个开关，因此电阻器数量呈指数级增长。8 位串式 DAC 只需要 256 个电阻器，但 16 位串式 DAC 需要 65536 个电阻器。该架构具备固有单调性，这意味着正的代码阶跃永远不会产生负的输出电压变化，反之亦然。由于单个代码更改仅涉及两个有效开关，因此串式 DAC 具有较低的干扰能量。图 2-1 显示了串式 DAC 架构的简单示意图。

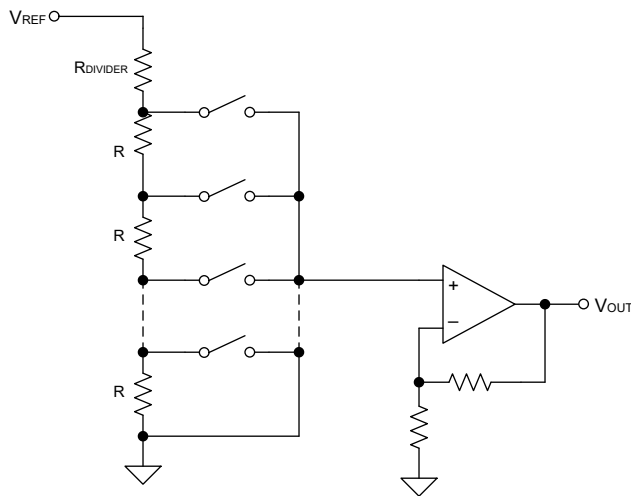


图 2-1. 串式 DAC 架构

2.1.2 R-2R DAC

R-2R DAC (或后置 DAC) 架构使用 R 和 $2R$ 两种电阻值形成重复模式，设计中的每个 $2R$ 元件均通过开关连接到 V_{REF} 或 GND 。每个开关的状态取决于锁存到 DAC 的输入代码。MSB 控制最靠近 V_{OUT} 的开关，LSB 控制最远离 V_{OUT} 的开关。R-2R 架构的基准电压输入阻抗根据数字输入代码而变化。R-2R 设计通常用于更高分辨率的器件，因为它们只需要 $2N$ 个电阻器，其中 N 是 DAC 的分辨率。R-2R DAC 提供高达 16 位或 20 位的高分辨率和更佳的噪声性能。这种类型的 DAC 并非固有单调。

图 2-2 显示了 R-2R DAC 架构的示意图。

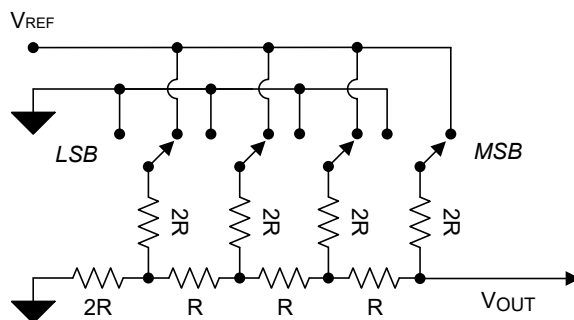


图 2-2. R-2R DAC 架构

R-2R DAC 具有更高的干扰能量，这是因为根据代码间转换，一次会切换更多开关。一个 4 位 DAC 将其输入代码从 1000'b 更改为 0111'b 时，所有四个开关都会改变其状态，这被称为“主进位跳变”。这种中间尺度代码变化通常会产生最高的干扰能量。

图 2-3 显示了主进位跳变的示例。在图中第 1 步，输出电压正从前一次代码变化中逐渐稳定。在第 2 步，由于主进位跳变，输出电压出现上升。在第 3 步，随着开关趋于稳定，出现较大的电压降。

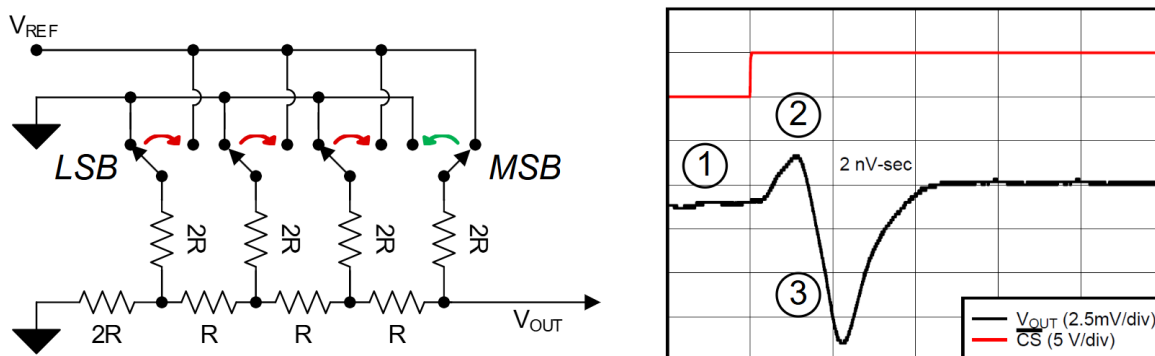


图 2-3. 主进位跳变干扰电压

2.1.3 倍增 DAC

倍增 DAC (MDAC) 与 R-2R DAC 结构相似。基准电压和输出互换位置，形成电流开关梯形架构。由于这种架构，电压基准输入阻抗恒定，从而允许基准电压动态变化。MDAC 本质上可实现基准电压与输入代码的乘法运算。MDAC 可使用高于电源电压的基准电压，满量程输出由基准电压而非电源电压决定。该电阻器架构采用电流导向方式，可进一步缩短稳定时间，实现较低的总谐波失真 (THD) 及低噪声，这些是波形生成等应用所期望的特性。

需要使用一个跨阻放大器 (TIA) 来将 MDAC 的电流输出转换为电压。由于 MDAC 的输出阻抗随输入代码变化，因此需选用失调电压低的 TIA 以免在输出端引入线性误差。最终输出电压与基准电压输入相比是反相的。

MDAC 常用于测试与测量应用，也可用于其他目的，如生成交流波形或衰减和混合信号。MDAC 还可用于从直流输入电压生成波形。图 2-4 显示了 MDAC 架构的简单示意图。

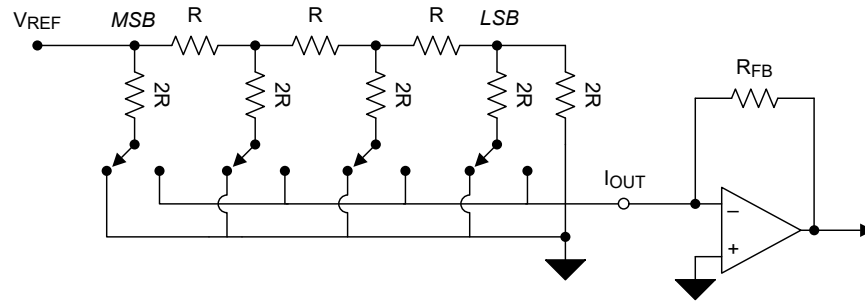


图 2-4. MDAC 架构

2.2 数据转换器参数

[精密数模转换器参数搜索页面](#)包含可帮助选择 DAC 的参数筛选器。下文概述了各个参数，以说明搜索窗口中所显示各列的主要考虑因素。

2.2.1 分辨率

分辨率是用于确定模拟输出信号的数字输入位数。“代码”是单个数字输入值。代码总数描述了 DAC 输出可产生的离散阶跃数量。结合 DAC 的分辨率，基准电压决定了 LSB (最低有效位) 权重或输出步长。以下示例公式展示了不同 DAC 分辨率下的 LSB 电压计算方式。

$$V_{LSB} = \frac{A \times V_{REF}}{2^n} \quad (1)$$

对于 $A = 1 \frac{V}{V}$, $V_{REF} = 5V$

$$8 \text{ 位 DAC : } V_{LSB} = \frac{1 \times 5V}{256} = 19.531mV$$

$$12 \text{ 位 DAC : } V_{LSB} = \frac{1 \times 5V}{4096} = 1.2207mV$$

$$16 \text{ 位 DAC : } V_{LSB} = \frac{1 \times 5V}{65,536} = 76.294\mu V$$

分辨率更高的 DAC 能够实现小步长的电压输出控制。提高分辨率会使用户可用的输入代码数量呈指数级增长。16 位 DAC 有 65,536 个代码，而 20 位 DAC 有 1,048,576 个代码。高质量音频转换或医学成像等应用依赖于分辨率更高的 DAC，以从录音室录音中精确重建原始声波，或从超声波和 MRI 机器中重建敏感的数字数据。不同分辨率下可用的输入代码总数如下所示。

$$8 \text{ 位} = 2^8 = 256 \text{ (0 至 255)}$$

$$10 \text{ 位} = 2^{10} = 1,024 \text{ (0 至 1,023)}$$

$$12 \text{ 位} = 2^{12} = 4,096 \text{ (0 至 4,095)}$$

$$16 \text{ 位} = 2^{16} = 65,536 \text{ (0 至 65,535)}$$

$$20 \text{ 位} = 2^{20} = 1,048,576 \text{ (0 至 1,048,575)}$$

2.2.2 基准类型

DAC 的基准电压可以是内部或外部的。外部基准可在多个 DAC 之间共享，以消除共模噪声并避免 DAC 器件内部开关动作产生的额外噪声耦合。外部基准通常是辐射测量应用所必需的，可实现更高的精度、更低的噪声和更好的温度稳定性。

内部基准为 DAC 输出控制提供了简单的集成设计。内部基准的优点包括减少电路板布局中的布线复杂性和提高电源效率。

2.2.3 通道数量

通道数是一个器件中集成的独立 DAC 的数量。诸如输入代码或增益等特性分别应用于每个通道或一组中的多个通道。增加 DAC 的通道数会增大其功耗，但通过将多个受控输出集成到单个 IC 中，可以降低系统设计复杂度。图 2-5 显示了一个具有两个通道的 DAC 示例。

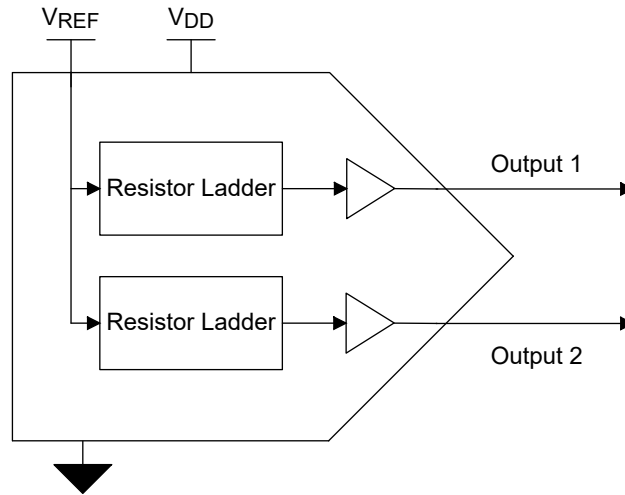


图 2-5. 具有两个通道的 DAC

2.2.4 接口类型

精密 DAC 可用的两种最常见接口类型是 SPI 和 I2C。许多 DAC 器件可同时支持 SPI 和 I2C 通信。

串行外设接口 (SPI) 是一种三线或四线协议，提供全双工通信，通过片选 (CS) 引脚实现基于硬件的器件选型。SPI 适用于有快速通信需求的应用，根据 DAC 器件的不同，其通信速率可高达 100MHz。

集成电路总线 (I2C) 是一种双线协议，提供半双工通信，通过器件特定的寄存器寻址实现基于软件的器件选型。双线结构有利于引脚数受限的设计。I2C 比 SPI 慢，其标准化速率为 100kHz 和 400kHz (不过某些系统支持以 1MHz 运行的快速+ 模式 I2C)。主机控制器必须支持起始、停止和应答命令，导致设计开销更复杂。

2.2.5 输出类型

根据 DAC 架构，输出可以是电压或电流。某些 DAC 仅提供一种输出类型，而更复杂的 DAC 包括电压和电流输出选项。

DAC 输出也可以是缓冲型或非缓冲型。某些器件保持非缓冲状态，方便用户自行选用适配其特定系统要求的运算放大器。

DAC 输出有单极性或双极性配置。单极性输出提供正输出或负输出，但不能通过单个基准电压同时提供两者。对于单极性器件，二进制输入代码是无符号的。双极性配置同时提供正输出和负输出，通常使用有符号的二进制代码来选择特定的模拟值。双极性输出需要内部放大器同时具备正负电压源。

2.2.6 积分非线性和微分非线性

积分非线性 (INL) 指模拟输出值相对 DAC 数字输入代码理想传递函数的偏差，该理想传递函数由一条从零刻度代码到满刻度代码的完美直线表示。微分非线性 (DNL) 指模拟输出预期 1LSB (最低有效位) 阶跃与实际测得阶跃

大小之间的差值。理想情况下，每个数字代码都将根据基准电压和增益的传递函数产生精确的电压输出，且相邻代码会产生一致的阶跃大小。此理想情况如图 2-6 所示。

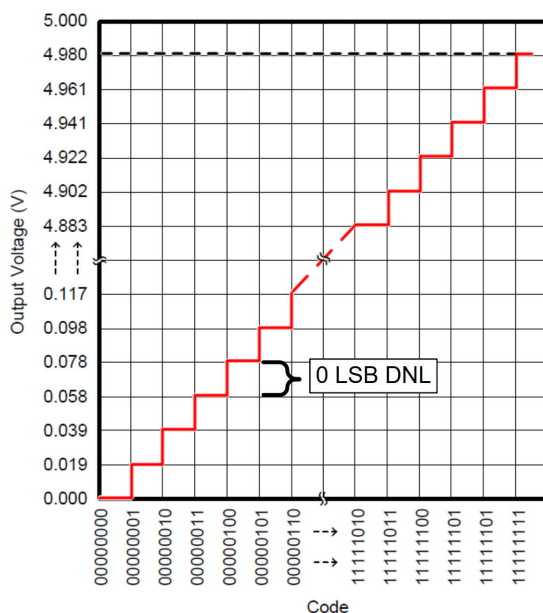
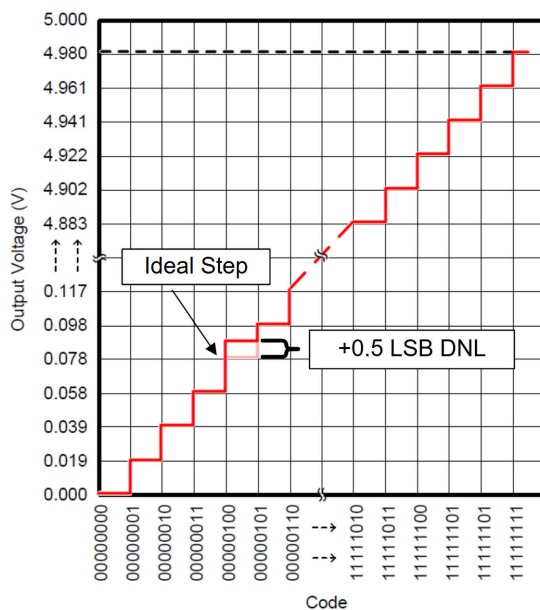


图 2-6. 理想传递函数

在实际系统中，模拟输出在整个输出范围内可能偏离传递函数的理论结果。图 2-7 显示了 DNL 为 0.5 LSB 的情况。



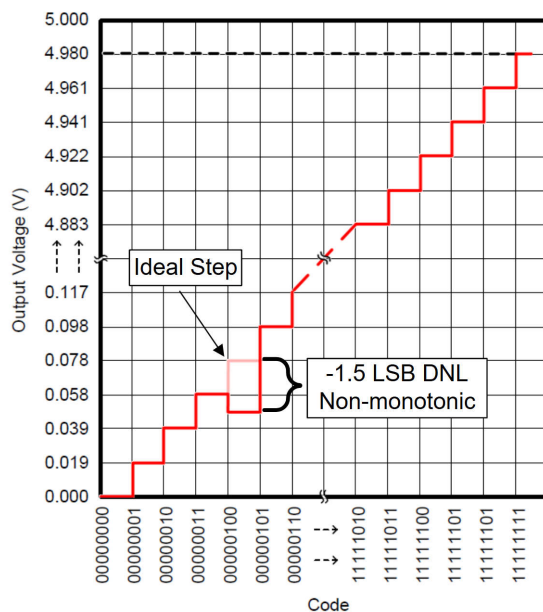


图 2-8. 非单调 DNL 阶跃

INL 与 DNL 在数学上相关，其中两个输出代码之间的 INL 等于转换过程中每个代码阶跃的 DNL 之和。图 2-9 显示了 INL 的示例。

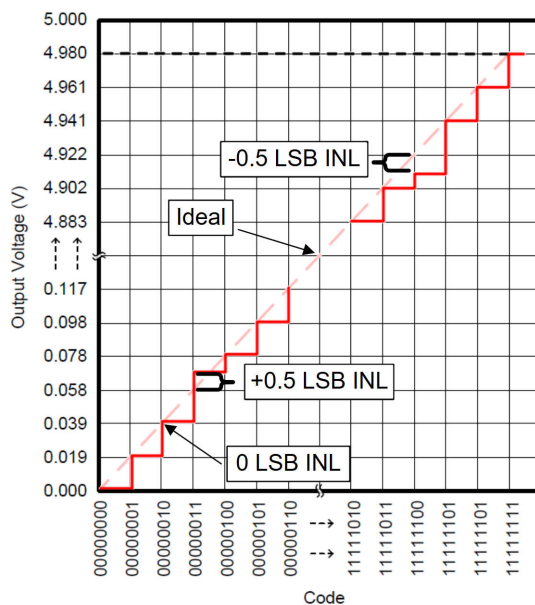


图 2-9. DAC 传递函数中的 INL

2.2.7 稳定时间和更新时间

DAC 的稳定时间是 DAC 从一个输出电压转换到新输出电压所需的总时间。最终模拟值必须在达到有效输出之前于规定的阈值范围内 (通常为 ± 1 LSB) 稳定下来。稳定时间从新输入代码首次由 DAC 锁存时开始 (例如, 通过将低电平有效 $\overline{\text{LDAC}}$ 引脚置为有效)。由于输出缓冲器的压摆率限制, 更大的代码阶跃会导致稳定时间更长。图 2-10 展示了向 DAC 发送新输入代码后稳定过程的每个部分。

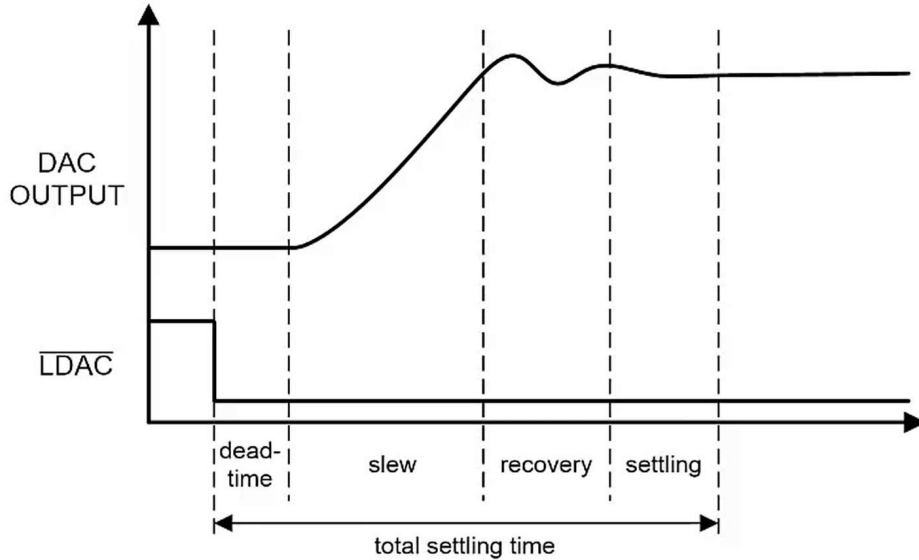


图 2-10. DAC 稳定时间

DAC 的更新时间是新代码可被锁存到 DAC 之前必须经过的最短时间。给定时间段内可能的最大更新次数代表更新速率。如果所选 DAC 具有较快的通信速度, 则稳定时间可能会限制更新速率。当 DAC 输出电压在从主机控制器接收下一个代码更改之前没有足够的时间稳定在目标电压时, 就会发生这种限制。或者, 稳定时间可能比数字通信协议的时序规格更快。在这种情况下, 单个代码更改命令完成的总时间成为最短更新时间。

DAC 的采样率由最差情况下的稳定时间或通信协议的最短更新时间的倒数决定, 具体取决于哪个指标是限制因素。

2.2.8 物理特性

DAC 有许多不同的封装尺寸。DAC 选型的物理考虑因素取决于系统要求和电路板面积。

根据行业标准, 某些应用需要额定安全或质量的封装。TI 提供多个质量等级的精密 DAC, 包括 AEC-Q100 汽车级 (Q1) 和航天级 (SP) 额定器件。

可在器件产品页面“产品详细信息”部分的封装|引脚|尺寸选项卡下找到 DAC 的封装规格。有关特定封装类型的完整列表, 请访问 TI.com 上的封装术语页面。

2.2.9 显著特性

某些 DAC 包含附加功能，以增强用户控制选项、提供额外的器件信息或启用主机控制器警报系统。

SDO - 支持回读功能的 DAC 采用四线式 SPI 接口。SDO 引脚可以将寄存器信息发送回主机，通常由 SDO-EN 位控制以切换功能的开和关。并非所有 DAC 都支持回读，某些器件仅包含用于更新 DAC 输入寄存器的 SDI 硬件引脚。

EEPROM - 带有 EEPROM 非易失性存储器的 DAC 可以存储编程设置，这些设置在电源循环后自动加载。此功能对于需要在隔离环境中进行自定义设置的系统非常有用。EEPROM 数据保留时间根据器件规格不同，从 20 年到 50 年不等，能够承受数千次通信循环。

HART - HART 增强了 4-20mA 仪表的向后兼容性，可实现与基于微处理器的智能现场器件的双向通信。具有 HART 功能的 DAC 可用于工厂自动化和控制应用。有关 HART 的更多信息，请参阅 [HART 协议基本指南](#)

集成温度传感器 - 带有集成温度传感器的器件可报告器件封装内不同点的温度。这些信息要么作为数字回读值报告，要么转换为电压并路由到外部监控引脚进行测量。这些传感器支持特定硬件引脚上的可编程警报，并提供过热关断功能。部分高端 DAC 可能每个通道有多个温度传感器来监控内部元件。

模拟监控 - 带有内部 ADC 监控系统的 DAC 具有模拟输入引脚，使器件能够用作控制监视器。这些 DAC 包括编程选项，可设置警报上限和警报下限窗口阈值。专用的警报输出引脚根据用户定义的条件向主机控制器发送信息。这种监控增强了工业控制或测试与测量系统的诊断能力。

灵活 GPIO - FlexIO 引脚可根据器件的编程寄存器设置配置为 ADC 输入、GPIO 或序列信号。其他功能包括警报输入、转换报告、转换触发或 DAC 数据清除功能。

智能 DAC - 智能 DAC 器件通过提供扩展功能和出厂可编程能力来减少系统中的资源数量。这些器件内置集成非易失性存储器、可编程状态机逻辑、脉宽调制发生器和自定义波形发生器。智能 DAC 可消除需要最少资源或简单“传感-测量-控制”反馈环路的系统对复杂软件的需求。有关智能 DAC 应用的更多信息，请参阅 [智能 DAC 产品选型指南](#)。

3 总结

精密 DAC 产品组合提供了多样化的产品特性和功能选择。理解本指南中列出的参数和特性，可有效简化器件选型过程——根据您的最高优先级和需求进行选择。

[精密数模转换器参数搜索页面](#)显示了搜索页面。该工具涵盖前面几节中提到的所有参数。通过选择表格左上角的列，可以在列表中添加或删除不同的参数列。在此处可以找到工作温度范围、封装尺寸、典型功耗和 GPIO 数量的列。一旦添加到列表中，可以通过选择列标题下方的筛选符号来筛选表格中每个参数的具体条件。或者，选择列按钮左侧的所有筛选器将显示每个可用筛选器的下拉菜单。在此处调整筛选器设置会自动将该参数添加到列列表中。可以通过点击并拖动标题对列进行重新排序。

Search

Cross-reference search

[Login / Register](#)
[English](#)
[United States](#)
[USD](#)

[Products](#)
[Applications](#)
[Design & development](#)
[Quality & reliability](#)
[Ordering resources](#)
[About TI](#)

[Home](#) / [Products](#) / [Data converters](#) / [Digital-to-analog converters \(DACs\)](#) / [Precision DACs \(≤10 MSPS\)](#)

Precision DACs (≤10 MSPS)

All filters

Hide columns

Reset table 252 of 252 total products

[Email](#)
[Download Excel](#)
[Log in to view inventory](#)
[Log in](#)

Images Description Resolution (Bits) Number of DAC channels Interface type Output type Output voltage range (V) Output current range (mA) INL (max) (±LSB) Settling time (µs) Package type Pin count Reference type Architecture Rating Features	Product number	Images	Resolution (Bits)	Number of DAC channels	Interface type	Output type	Output voltage range (V)	Output current range (mA)	INL (max) (±LSB)	Settling time (µs)	Package type	Pin count	Reference type	Architecture	Rating	Features
☒ Images																
☒ Description																
☒ Resolution (Bits)																
☒ Number of DAC channels																
☒ Interface type																
☒ Output type																
☒ Output voltage range (V)																
☒ Output current range (mA)																
☒ INL (max) (±LSB)																
☒ Settling time (µs)																
☒ Package type																
☒ Pin count																
☐ Package area (mm²)																
☐ Package size (L x W) (mm)																
☒ Reference type																
☒ Architecture																
☒ Rating																
☒ Features																
☒ Price/Quantity (USD)																
☒ Sample/update rate (MSPS)																
☐ Power consumption (typ) (mW)																
☐ Operating temperature range (°C)																
☒ Status																
☐ Product type																
☐ ADC resolution (bits)																
☐ DAC resolution (bits)																
☐ Number of OPICs																
☒ Images	☒ DAC60S16W - NEW Datasheet: PDF HTML		12	16	I2C, SPI	Buffered Voltage	0 to 5	—	1	6	DSBGA	34	Ext	R-2R	Catalog	Small Size
☒ Description	☒ TSMUR18AQ45 - NEW Datasheet: PDF HTML		18	8	SPI	Buffered Current, Buffered Voltage, Negative and Positive	-10 to 10, -15 to 15, 20 to 20, -5 to 5	-100 to 100	4	—	FBGA	144, 196	Ext	R-2R	Catalog	Integrated Temp Sens
☒ Resolution (Bits)	☒ AMC67048 - NEW Datasheet: PDF HTML		—	8	I2C, SPI	—	—	—	—	—	HTQFP	64	—	—	Catalog	Flexible GPIOs, Temp s monitoring
☒ Number of DAC channels	☒ AFE53004W - NEW Datasheet: PDF HTML		10	4	I2C, SPI	Buffered Current, Buffered Voltage	0 to 5	-0.25 to 0.25	1	10	DSBGA	16	Ext, Int	String	Catalog	Smart DAC
☒ Interface type	☒ DAC60S16 Datasheet: PDF HTML		12	16	I2C, SPI	Buffered Voltage	0 to 5	—	1	6	WQFN	28	Ext, Int	R-2R	Catalog	Small Size
☒ Output type	☒ DAC121S101-SEP Datasheet: PDF HTML		12	1	SPI	Buffered Voltage	0 to 5.5	—	8	8	VSSOP	8	Ext	String	Space	Low Power
☒ Output voltage range (V)	☒ TSMUR18AQ30 Datasheet: PDF HTML		18	8	SPI	Buffered Current, Buffered Voltage, Negative and Positive	-10 to 10, -15 to 15, -5 to 5	0 to 150	4	—	FBGA	144, 196	Ext	R-2R	Catalog	Integrated Temp Sens
☒ Output current range (mA)	☒ DAC60S16 Datasheet: PDF HTML		16	16	I2C, SPI	Buffered Voltage	0 to 5	—	2	6	WQFN	28	INT/EXT	R-2R	Catalog	Small Size
☒ INL (max) (±LSB)	☒ AMC7908 Datasheet: PDF HTML		—	8	I2C, SPI	—	-10 to 10	—	—	—	VQFN	32	Internal 2.5-V	—	Catalog	Built-in sequencing con capability, integrated A

图 3-1. 精密数模转换器参数搜索页面

3.1 示例器件

以下是我们的器件目录和具体 DAC 器件型号示例。

DAC43701 - 性价比优选、低功耗

即使是低成本器件也支持附加功能，为用户提升设计灵活性。

- 提供 8 位、10 位和 12 位版本
- 集成 EEPROM 和智能 DAC 功能。
- 串式 DAC 架构具有低脉冲干扰特性，且 VREF 输入阻抗稳定

DAC80516 - 多通道配置、小封装尺寸

DAC 器件可在保持小封装尺寸的同时支持多通道配置。

- 提供 12 位和 16 位版本
- 采用 R-2R 架构，能以明显更少的电阻器实现更高的分辨率和多通道设计。
- 稳定时间仅 6 μ s，可更快完成代码间转换。

DAC8775 - 经扩展的丰富功能集，适配工业控制场景

这类 DAC 具有丰富的拓展功能集，可满足更复杂的工厂自动化应用需求。

- 搭载自适应电源管理技术，可大幅降低芯片功耗。
- 具备丰富扩展监控功能，如 CRC/帧错误检查、看门狗计时器、热警报和开路/短路保护。
- 每个通道集成降压-升压转换器，以大幅降低功耗并实现高度系统集成。
- 内置自动学习模式，可检测负载电流并优化稳定时间。

3.2 其他资源

[精密数模转换器参数搜索页面](#)

[高精度实验室系列：数模转换器 \(DAC\)](#)

[HART 协议基本指南](#)

[智能 DAC 产品选型指南](#)

[封装术语](#)

[DAC E2E 论坛](#)

4 参考资料

1. 德州仪器 (TI), [适用于所有精密场合的 DAC](#), 模拟设计期刊。
2. 德州仪器 (TI), [精密实验室系列：数模转换器 \(DAC\)](#), 视频系列。
3. 德州仪器 (TI), [稳定时间和更新速率](#), 视频系列。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月