

Application Note

揭秘 FPD-Link III 解串器的 CSI-2 聚合带宽



Jiawei Hu, Joey Jin

摘要

ADAS FPD-Link III 解串器器件旨在从多个远程串行器获取传感器数据，并通过 MIPI CSI-2 视频格式将数据聚合后传输至处理器。在选择合适器件时，深入理解 FPD-Link III 解串器的输入与输出带宽及其准确计算方法至关重要。本应用手册将详细介绍 ADAS FPD-Link III 解串器器件的 CSI-2 聚合器，并提供有关如何在聚合多个图像传感器时考虑输入和输出带宽的指导。

1 简介

FPD-Link III 解串器器件能够使用 MIPI CSI-2 接口将来自两个或四个传入串行器的视频流聚合到处理器。CSI-2 协议以行级别对视频数据进行分包，因此每个图像传感器的行长度是决定解串器输出端聚合带宽的关键因素。在 CSI-2 端口上传输数据期间，D-PHY 输出端口将在低功耗 (LP) 和高速 (HS) 模式之间转换。在 HS 模式下，CSI-2 会传输数据包，包括长数据包（每个长数据包包含一条视频行数据）和短数据包（包含帧起始、帧结束等视频时序信息）。在 LP 模式下，接口处于空闲状态，接口上不传输任何数据。本应用手册将概述与摄像头 SerDes 相关的 MIPI CSI-2 技术，解析 FPD-Link III 解串器的 CSI-2 聚合能力细节，并提供评估 FPD-Link 解串器器件输入与输出带宽的方法指导。

2 ADAS FPD-Link III 解串器概述

ADAS CSI-2 FPD-Link III 解串器产品支持两路或四路 FPD-Link 输入，并提供单路或双路 MIPI CSI-2 输出。表 2-1 列出了 FPD-Link III 解串器产品系列所支持的数据速率。

表 2-1. ADAS FPD-LINK 解串器器件

器件型号	FPD-Link RX 端口	CSI-2 端口	额定电压 CSI-2 输出带宽	每个端口的最大 CSI-2 输入带宽
DS90UB936-Q1	2	1x4 通道	6.656Gbps	2.528Gbps
		2x2 通道		
DS90UB954-Q1	2	1x4 通道	6.656Gbps	3.328Gbps
		2x2 通道		
DS90UB964-Q1	4	2x4 通道	12.8Gbps (6.4Gbps/端口)	1.330Gbps
DS90UB962-Q1	4	1x4 通道	6.656Gbps	2.528Gbps
DS90UB662-Q1	4	1x4 通道	6.656Gbps	2.528Gbps
DS90UB960-Q1	4	2x4 通道	13.312Gbps (6.656Gbps/端口)	3.328Gbps

3 MIPI CSI-2 概述

3.1 MIPI CSI-2 帧解析

MIPI CSI-2 有两种不同的数据包类型，即长数据包和短数据包。短数据包采用 32 位帧结构，通常用于从源端传输帧开始、帧结束或其他同步信息。长数据包根据所传输数据的格式具有可变的字节数，通常用于传输单条视频行数据。每个长数据包和短数据包都有一个标头，用于存储有关数据包类型（数据 ID）以及信息来自哪个虚拟通道（VC）源的信息。

一个通过 CSI-2 传输的典型视频帧可细分为以下各项。

- 帧开始 - 32 位短数据包
- 低功耗状态 (LPS)
- 第一行有效视频数据 - 长数据包，进一步划分为：
 - 32 位数据包标头（数据包标头）
 - 有效数据，例如在 RAW12 格式下，两个像素共占 24 位
 - 16 位数据包报尾（数据包报尾）
- 低功耗状态 (LPS)
- 有效视频数据的第 2 行
- 低功耗状态 (LPS)
- 有效视频数据的第 3 行
- ...
- 帧结束 - 32 位短数据包

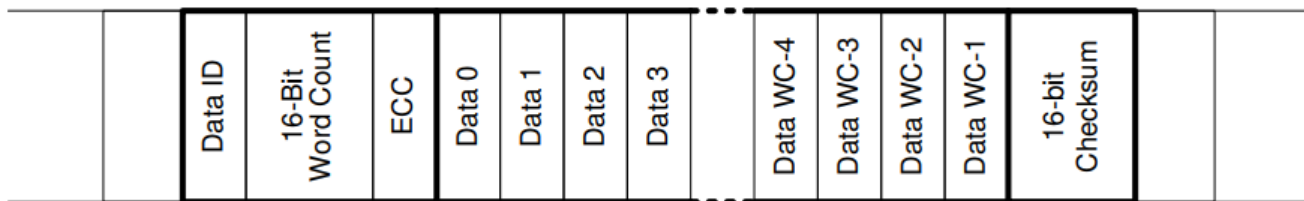


图 3-1. MIPI CSI-2 长数据包



图 3-2. MIPI CSI-2 短数据包

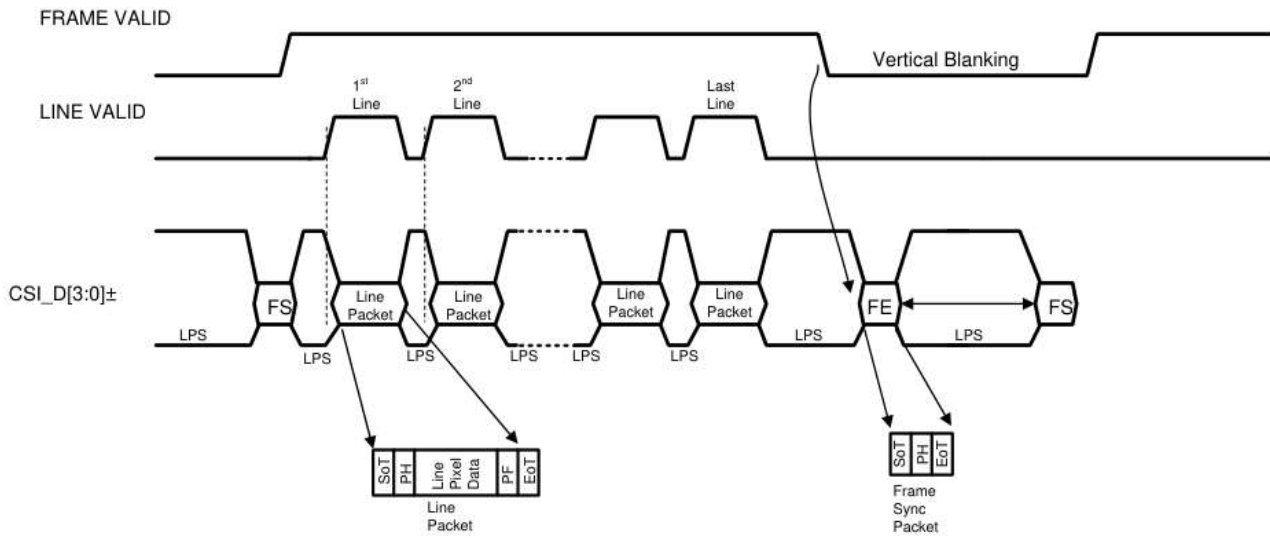


图 3-3. 长行数据包和短帧同步数据包

3.2 MIPI CSI-2 开销简介

在长数据包与短数据包之间，以及各长数据包之间，CSI-2 发送器需要切换至低功耗状态 (LPS)。发送器还需要从低功耗模式切换到高速信号模式。在 LPS 及其切换过程期间，发送器处于空闲状态，无法发送数据包，因此 CSI-2 的输出带宽会降低。

如 图 3-3 所示，CSI-2 高速数据传输的最小开销由 T_{LPX} 、 $T_{HS-PREPARE}$ 、 $T_{HS-ZERO}$ 、 $T_{HS-SYNC}$ 、 $T_{HS-TRAIL}$ 和 $T_{HS-EXIT}$ 组成。在非连续 CSI-2 时钟模式下，由于引入了更多协议开销，带宽会进一步降低；因为在时钟通道处于 LP 模式或从 LP 模式切换到 HS 模式期间，同样无法传输数据，如 图 3-4 所示。

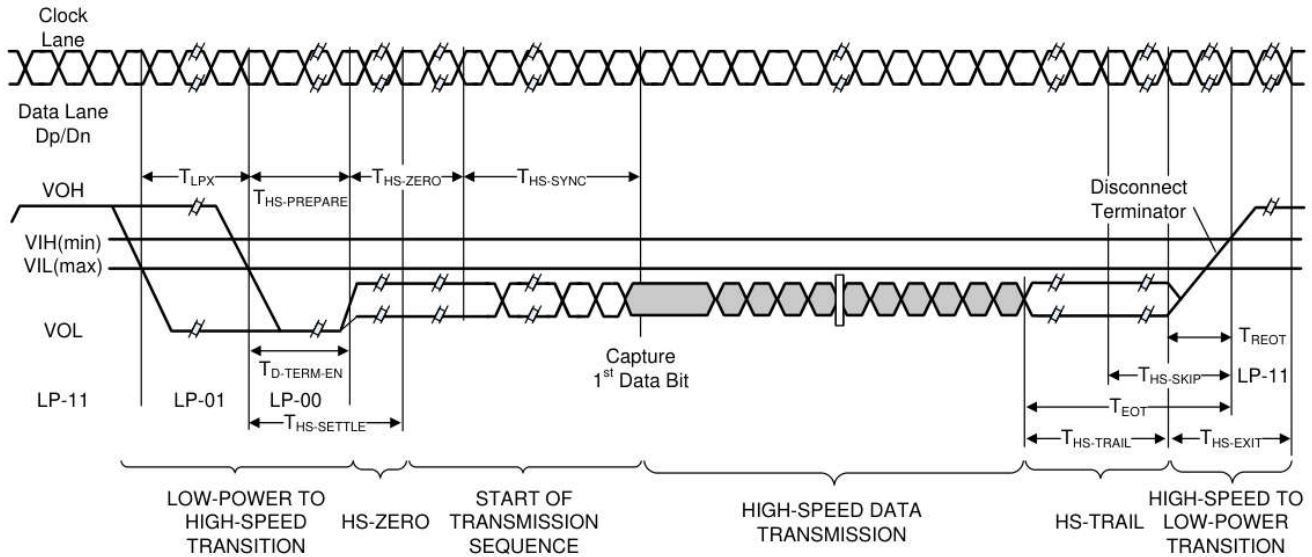


图 3-4. 在时钟传输和低功耗模式之间切换时钟通道

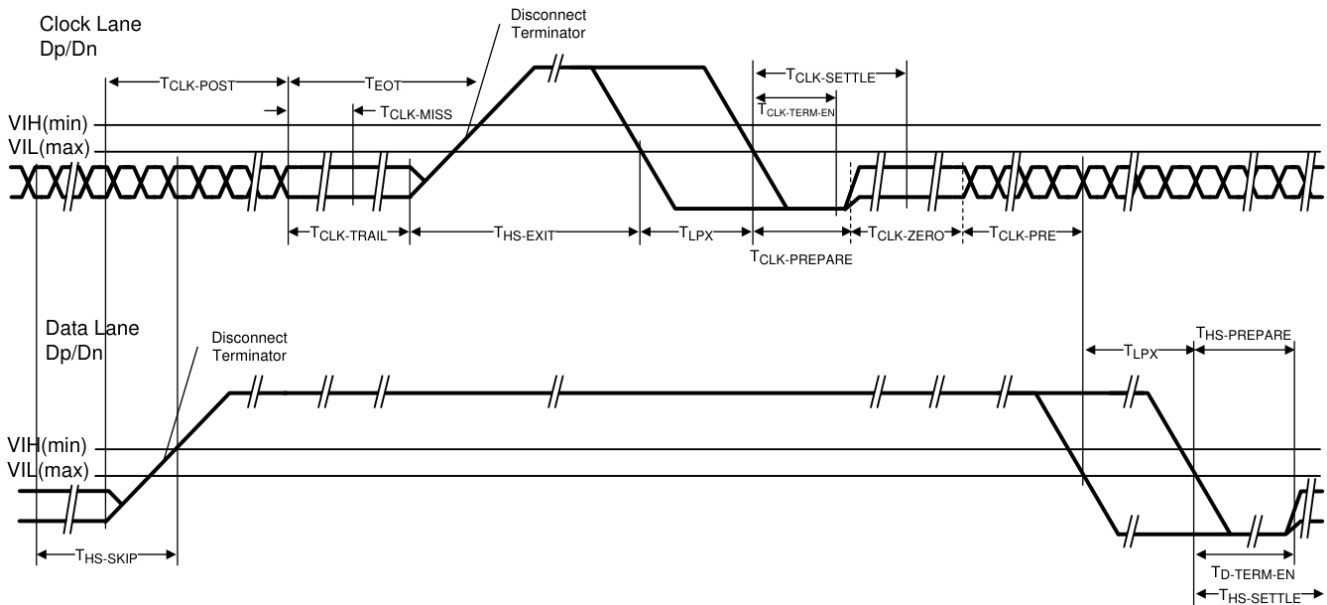


图 3-5. 高速数据传输突发

4 CSI-2 输入带宽计算

在评估用于聚合的 CSI-2 输入带宽时，需要针对每一条视频行计算所需带宽，因为 CSI-2 是以数据包为单位进行封装的，并且在 CSI-2 通道在 LP 模式之间切换时会引入额外开销。因此，[方程式 1](#) 表示平均输入带宽，但不足以确定每路输入数据流在解串器 CSI-2 输出端所占用的带宽。

$$\text{InputBW} = H_{\text{total}} * V_{\text{total}} * F_{\text{ps}} * \text{Bitsperpixel} \quad (1)$$

相反，在评估聚合应用场景时，应按如下方式计算输入带宽。

$$\text{HorizontalLineTime} = \frac{1}{F_{\text{ps}} * V_{\text{total}}} \quad (2)$$

$$\text{LineinputBW} = \frac{H_{\text{active}} * \text{Bitsperpixel}}{\text{HorizontalLineTime}} \quad (3)$$

其中，

- H_{total} 表示水平总行长度 (以像素为单位)
- V_{total} 是总行数
- bits/pxl 是每像素的位数
- F_{ps} 是帧刷新率

5 CSI-2 输出带宽计算

5.1 CSI-2 聚合概述

如 图 5-1 所示，将来自 FPD-Link 接收器输入的数据聚合到 CSI-2 输出需要经过多个步骤：

- FPD-Link 输入由各个 FPD-Link 接收器 (RX) 进行解码，并存储在对应的 RX 缓冲器中
- 如果存在有效数据，CSI 聚合器会在已启用的视频缓冲器之间轮询
- 若数据就绪，CSI 聚合器将提取数据并发送到指定的 CSI-2 端口

每个 RX 缓冲器中的数据仅会被一个 CSI 聚合器提取，提取后会自动清除。

在 CSI 聚合过程中，对于 FPD-Link Hub 器件，主要有两种 CSI-2 转发模式：尽力而为的轮循转发和同步转发。尽力而为的轮循转发是最常见且最直接的聚合方式。与尽力的轮循转发模式相比、同步转发需要同步启用的 RX 端口、并可根据不同的 CSI-2 帧结构分为以下三种转发模式。有关更多详细信息，用户可参考相应的解串器数据手册，进一步了解各类转发模式。

- 基本同步转发
- 线路交错转发
- 线路连接转发

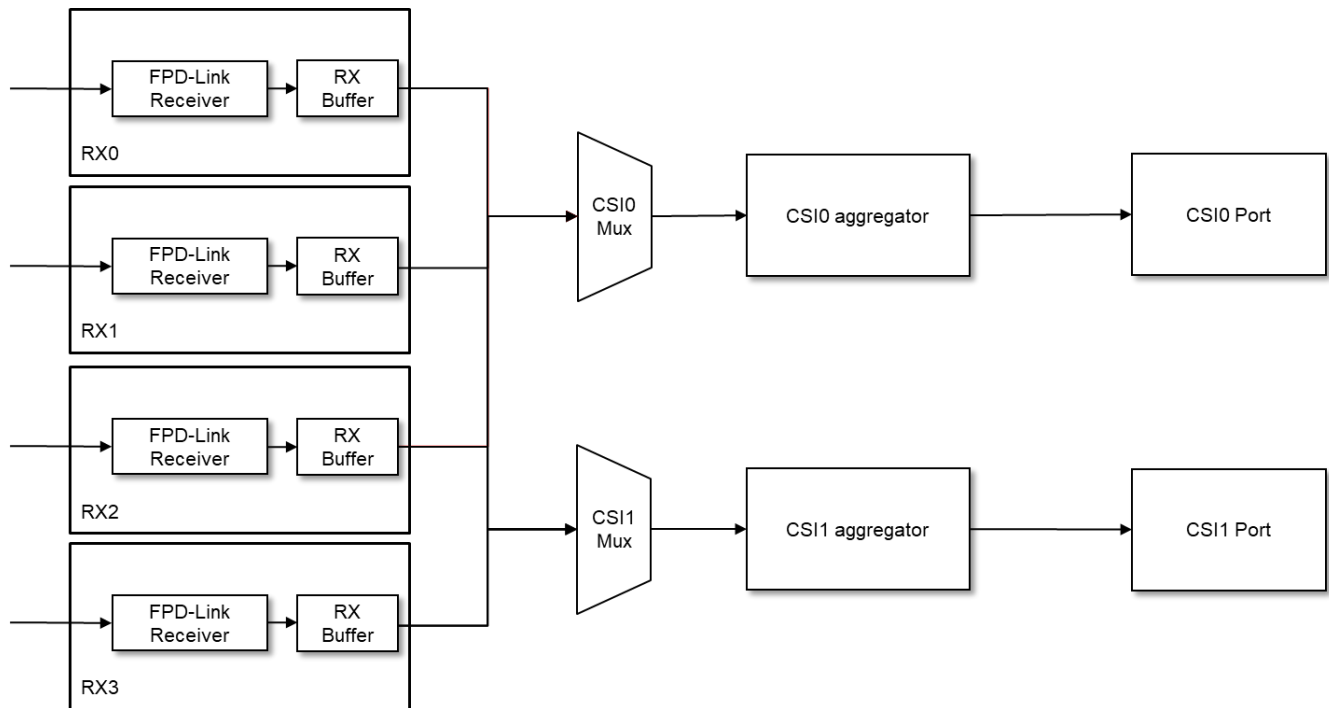


图 5-1. CSI-2 聚合细分

5.2 CSI-2 输出带宽计算

CSI-2 开销会因转发模式而异。例如，如图 图 5-2 和 图 5-3 所示，在启用四个 RX 端口的线路交错转发模式下，每个来自不同 RX 端口的长数据包之间都会插入一个 LP11 状态。相比之下，线路交错转发模式在启用四个 RX 端口时，每接收来自各 RX 端口的四个长数据包，仅插入一个 LP11 状态。这是因为四条对称的视频行会在 CSI-2 输出端被合并为一个长数据包。

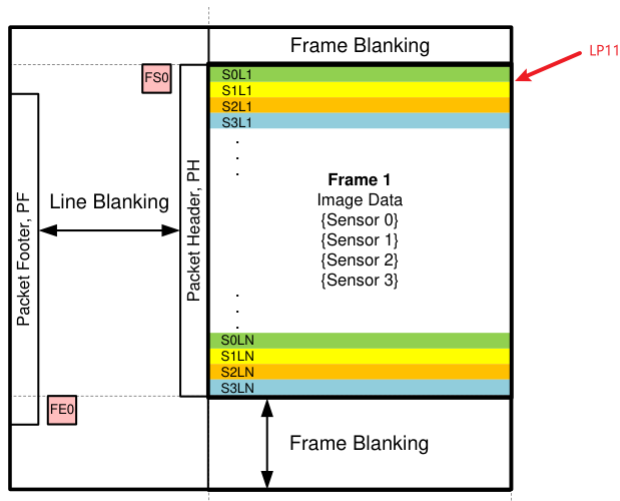


图 5-2. 线路交错 CSI-2 转发格式 (每个长数据包之间插入一个 LP11 状态)

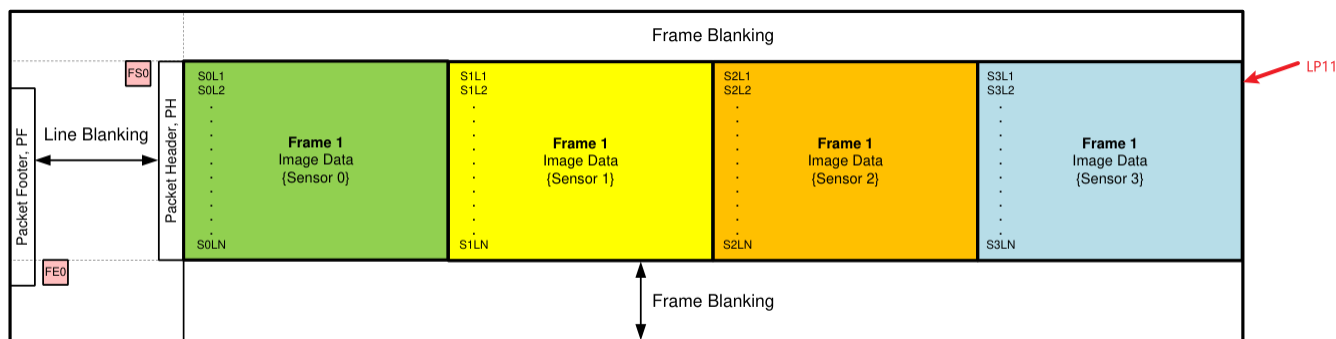


图 5-3. 线路连接 CSI-2 转发格式 (每接收四条线路后插入一个 LP11 状态)

可以使用以下公式计算线路连接转发的带宽：

$$\text{OutputBW} = \frac{N_{\text{sensor}} * H_{\text{active}} * \text{Bits/pxl}}{\frac{N_{\text{sensor}} * H_{\text{active}} * \text{Bits/pxl}}{N_{\text{CSI}} * F_{\text{csi}}} + T_{\text{csi overhead}}} \quad (4)$$

对于尽力而为的轮询 (所有 RX 端口都具有相同的 Hactive)、基本同步和线路交错转发：

$$\text{OutputBW} = \frac{H_{\text{active}} * \text{Bits/pxl}}{\frac{H_{\text{active}} * \text{Bits/pxl}}{N_{\text{CSI}} * F_{\text{csi}}} + T_{\text{csi overhead}}} \quad (5)$$

但是、如果 CSI 转发模式是尽力而为的轮询模式且每个 RX 端口具有不同的 Hactive，则计算方式不同。

$$\text{RepeatingTime} = \text{LCM}(\text{LineTime0}, \text{LineTime1}, \text{LineTime2}, \text{LineTime3}) \quad (6)$$

$$\text{SensorNLines} = \frac{\text{RepeatingTime}}{\text{SensorNLineTime}} \quad (7)$$

$$\text{TotalLines} = \text{Sensor0Lines} + \text{Sensor1Lines} + \text{Sensor2Lines} + \text{Sensor3Lines} \quad (8)$$

$$\text{TotalRepeatingBits} = \text{Sensor0Lines} * \text{BitsPerLine} + \text{Sensor1Lines} * \text{BitsPerLine} + \text{Sensor2Lines} * \text{BitsPerLine} + \text{Sensor3Lines} * \text{BitsPerLine} \quad (9)$$

$$\text{OutputBW} = \frac{\text{TotalRepeatingBits}}{\frac{\text{TotalRepeatingBits}}{\text{N}_{\text{CSI}} * \text{f}_{\text{CSI}}} + \text{TotalLines} * \text{T}_{\text{CSIoverhead}}} \quad (10)$$

其中，

- N_{sensor} 是连接到 DS90UB960-Q1 的传感器数量
- H_{active} 有效视频帧的水平长度 (以像素为单位)
- bits/pxl 是每像素的位数
- N_{CSI} 是 CSI-2 通道的数量
- f_{CSI} 是每通道 CSI-2 TX 频率 (以 Hz 为单位)
- $\text{T}_{\text{CSI_Overhead}}$ 是 CSI-2 开销

如要了解默认的 CSI 开销，请参阅 [表 5-1](#)。

表 5-1. 解串器 CSI-2 发送器默认开销与数据速率对比

CSI-2 TX 数据速率	CSI-2 TX 开销, $\text{t}_{\text{CSI_Overhead}}$ [μs]	
	连续 CSI-2 时钟 (0x33[1]=1)	非连续 CSI-2 时钟 (0x33[1]=0)
1.664 Gbps	0.73	1.68
1.6 Gbps	0.76	1.74
1.5Gbps	0.725	1.65
1.472 Gbps	0.83	1.89
1.2 Gbps	0.91	1.92
800 Mbps	0.93	2.06
400Mbps	1.30	2.65

根据该公式，除了数据速率和转发模式之外，调节 CSI-2 时序参数 T_{LPX} 、 $\text{T}_{\text{HS-PREPARE}}$ 、 $\text{T}_{\text{HS-ZERO}}$ 、 $\text{T}_{\text{HS-SYNC}}$ 、 $\text{T}_{\text{HS-TRAIL}}$ 和 $\text{T}_{\text{HS-EXIT}}$ 也可以提高 CSI-2 输出效率。针对特定 CSI-2 RX (例如 SOC CSI-2 输入) 调整每个参数、然后在调试过程中确认 SoC 未出现任何 CSI-2 错误。时序参数需针对具体端口进行配置；以下为 DS90UB960-Q1 的示例参考伪代码。

```
# Set CSI-2 timing parameters for CSIO
writeI2C(0xB0,0x02) # set auto-increment, page 0
writeI2C(0xB1,0x40) # CSI-2 Port 0
writeI2C(0xB2,0x83) # TCK Prep
writeI2C(0xB2,0x8D) # TCK Zero
writeI2C(0xB2,0x87) # TCK Trail
writeI2C(0xB2,0x87) # TCK Post
writeI2C(0xB2,0x83) # THS Prep
writeI2C(0xB2,0x86) # THS Zero
writeI2C(0xB2,0x84) # THS Trail
writeI2C(0xB2,0x86) # THS Exit
writeI2C(0xB2,0x84) # TLPX
# Set CSI-2 timing parameters for CSI1
writeI2C(0xB0,0x02) # set auto-increment, page 0
writeI2C(0xB1,0x60) # CSI-2 Port 1
writeI2C(0xB2,0x83) # TCK Prep
writeI2C(0xB2,0x8D) # TCK Zero
writeI2C(0xB2,0x87) # TCK Trail
writeI2C(0xB2,0x87) # TCK Post
writeI2C(0xB2,0x83) # THS Prep
writeI2C(0xB2,0x86) # THS Zero
writeI2C(0xB2,0x84) # THS Trail
writeI2C(0xB2,0x86) # THS Exit
writeI2C(0xB2,0x84) # TLPX
```

6 总结

在评估用于聚合的 CSI-2 输入带宽时，需要针对每一条视频行计算所需带宽，因为 CSI-2 是以数据包为单位进行封装的，并且在 CSI-2 通道在 LP 模式之间切换时会引入额外开销。从 CSI-2 输出带宽的角度来看，由于在低功耗状态以及低功耗与高速模式切换期间无法传输数据，因此实际输出带宽会低于标称数据速率。本应用手册详细介绍了 FPD-Link III 解串器内部 CSI-2 聚合器的过程，以便在使用不同的 CSI-2 转发模式时计算准确的输入和输出带宽。

7 参考资料

- 德州仪器 (TI)，[DS90UB960-Q1 具有两个 MIPI CSI-2 端口的四路 4.16Gbps FPD-Link III 解串器集线器](#)，数据表。
- 德州仪器 (TI)，[DS90UB954-Q1 适用于 2MP/60fps 摄像头和雷达且具有 MIPI CSI-2 输出的双路 4.16Gbps FPD-Link III 解串器集线器](#)数据表
- 德州仪器 (TI)，[CSI-2 聚合细分](#)，视频。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (June 2026) to Revision B (July 2026)		Page
• 更新了作者姓名.....		1
Changes from Revision * (March 2026) to Revision A (June 2026)		Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....		2

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月