

User's Guide

AM572x 工业开发套件 (IDK)

评估模块 (EVM) 硬件



1 使用前必读

1.1 关于本手册

本文档介绍了 AM572x 工业开发套件 (IDK) 评估模块 (EVM) (器件型号 TMDXIDK572x) 的硬件架构，该模块支持德州仪器 (TI) Sitara™ ARM® Cortex®-A15 AM572x 处理器系列。

1.2 德州仪器 (TI) 提供的相关文档

有关产品信息，请访问德州仪器 (TI) 网站 <http://www.ti.com>。

[SPRABY8 AM572x GP EVM 功耗仿真应用报告](#)

[SPRS953 AM572x Sitara 处理器器件版本 2.0 数据手册](#)

[SPRZ429 AM572x Sitara 处理器器件勘误表](#)。说明了针对器件功能技术规格的已知例外情况。

[SPRUHZ6 AM572x Sitara 处理器技术参考手册](#)。详述器件每个外设和子系统的集成、环境、功能说明和编程模型。



此设计采用了 HDMI® 技术。

内容

1 使用前必读	2
1.1 关于本手册	2
1.2 德州仪器 (TI) 提供的相关文档	2
2 AM5724x 工业开发套件 (IDK) 评估模块 (EVM) 硬件	5
2.1 简介	5
2.2 功能说明	10
2.3 电源	12
2.4 配置/设置	14
2.5 支持的存储器	16
2.6 以太网端口	17
2.7 USB 端口	18
2.8 PCIe	18
2.9 视频输入与输出	19
2.10 工业接口	19
2.11 用户界面	20
2.12 引脚使用说明	20
2.13 电路板连接器	22
2.14 EVM 重要声明	34
3 AM5724x IDK EVM 中已知的缺陷	35
3.1 电源解决方案不足以完全满足 PCIe 插件卡要求	35
3.2 AM572x IDK EVM 的早期版本未安装在整个工业温度范围内的 SOC 器件上	35
3.3 AM572x IDK EVM 不支持 eMMC HS200 模式	35
3.4 PCIe PERSTn 线路在启动时未处于正常状态	35
3.5 EDIO 连接器 J4 和 J7 应支持 PRU1 和 PRU2 的实时调试	35
3.6 HDQ 实施不正确	35
3.7 在电源通电期间拔下后再重新插入电源插头可能会造成损坏	35
3.8 PMIC 的软件关断不起作用	35
3.9 PMIC 实现方案不支持所需的 SOC 关断序列	35
3.10 USB 端口提供 UART 控制台和 XDS100 仿真，该端口与 EVM 电路板电源不隔离	35
3.11 摄像头接头处需要 47µf 电容器	36
3.12 去耦电容器未体现 AM572x PDN 的建议	36
3.13 CCS 系统复位失败	36
3.14 AM572x IDK EVM 设计含有两个可能不必要的钳位电路	37
3.15 连接到 osc0 的晶体需要具有 50ppm 或更高的长期精度	37
3.16 软件必须针对 0pf 负载电容对 CDCE913 进行编程	37
3.17 保护二极管 D2 的额定电压应为 5V	37
3.18 U9 和 U15 的 PHY 地址 LSB 可能会错误地锁存	37
3.19 3.3V 钳位电路需要更大裕度	37
3.20 当前 PMIC 不提供强制断电序列	37
3.21 PMIC OSC16MCAP 引脚错误接地	37
4 修订历史记录	38

插图清单

图 2-1. AM572x IDK EVM - 顶视图	6
图 2-2. AM572x IDK EVM - 底视图	7
图 2-3. AM572x IDK EVM (已连接 LCD 显示器组件) - 顶视图	8
图 2-4. AM572x IDK EVM (已连接 LCD 显示器组件) - 底视图	9
图 2-5. AM572x IDK EVM 方框图	10
图 2-6. 从 TPS6590377 PMIC 到 AM572x 处理器的连接	13

表格清单

表 2-1. I2C1/IND_I2C	14
表 2-2. I2C2/AM572X_HDMI_DDC	14
表 2-3. SEEPROM 接头	15
表 2-4. PRU-ICSS 以太网端口	17

表 2-5. GPIO 引脚映射.....	21
表 2-6. 扩展连接器 - J21.....	22
表 2-7. I/O 扩展接头连接器 - J37.....	23
表 2-8. MicroSD 连接器 - J15.....	24
表 2-9. 电源插孔连接器 - J1.....	24
表 2-10. 电源端子块连接器 - J2.....	24
表 2-11. PRU1ETH0 RJ45 连接器 - J3.....	24
表 2-12. PRU1ETH1 RJ45 连接器 - J5.....	25
表 2-13. PRU2ETH0 RJ45 连接器 - J6.....	25
表 2-14. PRU2ETH1 RJ45 连接器 - J8.....	26
表 2-15. PRU2ETH0 测试接头连接器 - J7.....	26
表 2-16. PRU2ETH1 测试接头连接器 - J4.....	26
表 2-17. 摄像头连接器 - J9.....	26
表 2-18. GigE RJ45 连接器 - J10.....	27
表 2-19. GigE RJ45 连接器 - J12.....	28
表 2-20. LCD 模块 FFC 连接器 - J16.....	29
表 2-21. 触摸屏控制器 FFC 连接器 - J17.....	29
表 2-22. HDMI 标准 A 型连接器 - J24.....	30
表 2-23. MIPI-60 JTAG 连接器 - J18.....	30
表 2-24. JTAG USB Micro-AB 连接器 - J19.....	32
表 2-25. USB 端口 1 USB3.0 标准 A 型连接器 - J23.....	32
表 2-26. USB 端口 2 USB2.1 Micro-AB 连接器 - J45.....	32
表 2-27. CAN 接头连接器 - J38.....	32
表 2-28. Profibus DB9F 连接器 - J14.....	33
表 2-29. RS-485 接头连接器 - J39.....	33
表 2-30. PCIe 连接器 - J22.....	33

商标

Sitara™, Code Composer Studio™, and SmartReflex™ are trademarks of Texas Instruments.
is a trademark of TI.

ARM® and Cortex® are registered trademarks of ARM Limited.

Windows® are registered trademarks of Microsoft Corporation.

所有商标均为其各自所有者的财产。

术语 HDMI、HDMI 高清多媒体接口、HDMI 商业外观和 HDMI 标识是 HDMI Licensing Administrator, Inc. 的商标或注册商标。

2 AM5724x 工业开发套件 (IDK) 评估模块 (EVM) 硬件

2.1 简介

本文档介绍了 AM572x 工业开发套件 (IDK) 评估模块 (EVM) (器件型号 TMDXIDK572x) 的硬件架构，该模块支持德州仪器 (TI) Sitara™ ARM® Cortex®-A15 AM572x 处理器系列。

2.1.1 说明

AM572x IDK 是一个独立的测试、开发和评估模块，支持开发人员为工业控制和工业通信应用编写软件 and 开发硬件。它已配备 TI AM5728 处理器及定义的一组特性，可让您体验使用各种串行或以太网接口的工业通信解决方案。使用标准接口，AM572x IDK 可以连接到其他处理器或系统，并充当通信网关或控制器。它还可直接用作连接工业通信网络的标准远程 I/O 系统或传感器。

AM572x IDK 包含嵌入式仿真电路，可帮助开发人员快速开始使用该 IDK。嵌入式仿真逻辑允许使用标准开发工具 (例如德州仪器 (TI) Code Composer Studio™ 集成开发环境 (IDE)) 进行仿真和调试，只需将 USB 电缆连接到基于 Windows® 的计算机。

AM572x IDK EVM 的标准配置提供以下以太网功能：

- 两个千兆位 (1000Mb) 金属端口，通过 PHY/RGMII 连接到片上以太网交换机
- 两个 100Mb 金属端口，通过 PHY/MII 连接到 PRU-ICSS 子系统

通过移除和安装电阻器进行重新配置，可提供替代的以太网连接：

- 四个 100Mb 金属端口，通过 PHY/MII 连接到 PRU-ICSS 子系统

处理器软件开发套件 (SDK) 包中提供了对于 AM572x IDK EVM 的软件支持。这包括 Linux 与 RTOS 支持。

2.1.2 系统视图

AM572x IDK EVM 的系统视图由主板和摄像头板组成。还有一个可选的 LCD 面板和触摸屏组件，可以连接到 AM572x IDK EVM。

图 2-1 和图 2-2 中分别提供了 AM572x IDK EVM 的顶视图和底视图。

图 2-3 和图 2-4 中分别提供了 AM572x IDK EVM 的顶视图和底视图 (连接了可选的 LCD 显示器组件)。

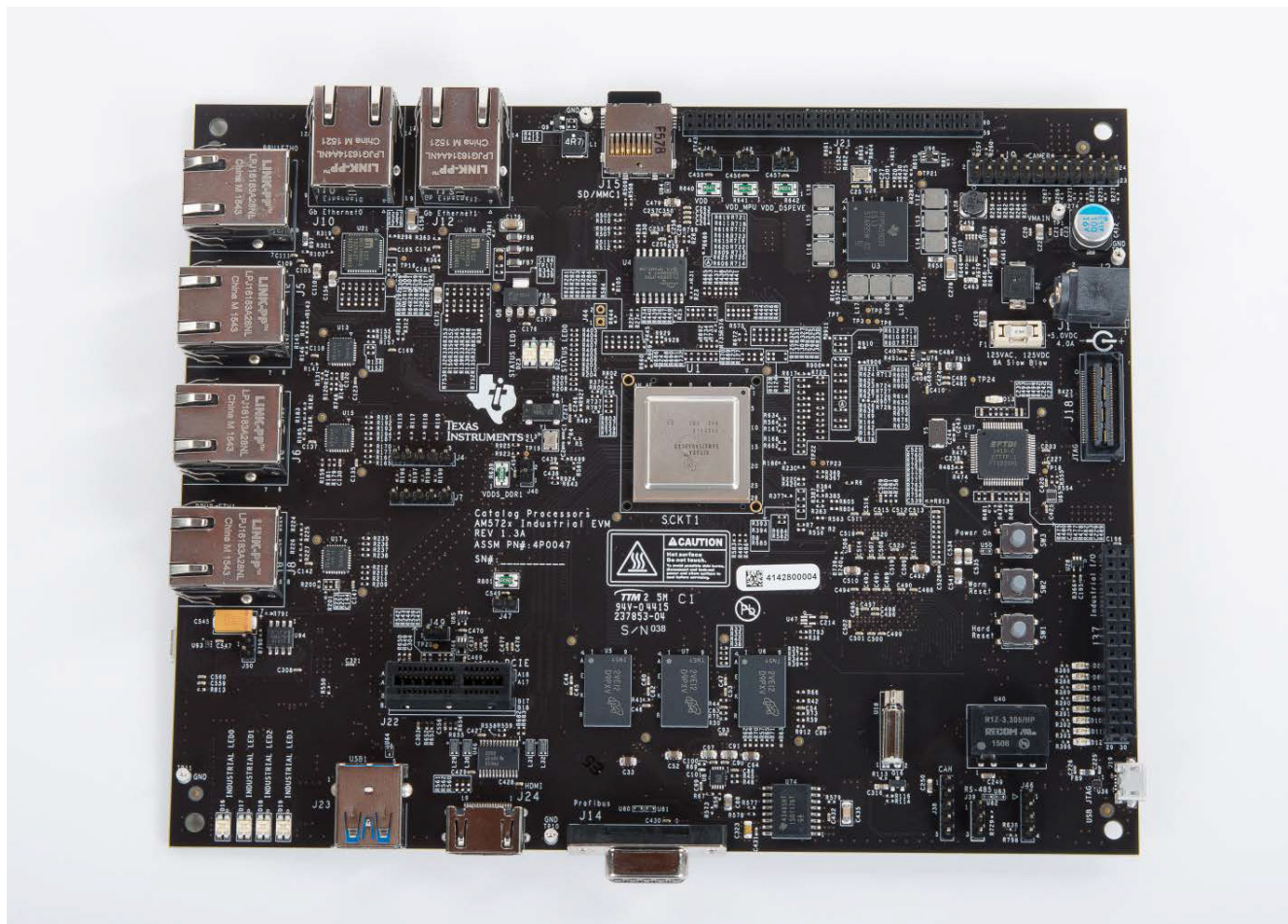


图 2-1. AM572x IDK EVM - 顶视图

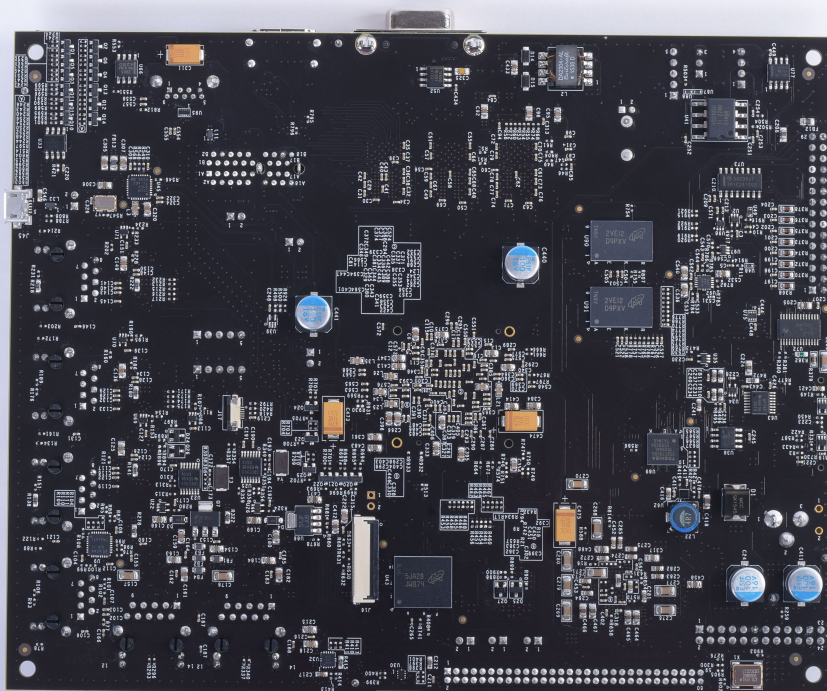


图 2-2. AM5724x IDK EVM - 底视图



图 2-3. AM572x IDK EVM (已连接 LCD 显示器组件) - 顶视图



图 2-4. AM572x IDK EVM (已连接 LCD 显示器组件) - 底视图

2.2 功能说明

AM572x IDK EVM 在具有接口电路、存储器 IC 和 AM5728 处理器周围连接器的单一电路板上实施。该电路板还包含电源转换电路，可通过单个 +5V 输入高效生成所需的电源电压。如前所述，该 EVM 随附一个插入主板的单独摄像头模块。可选的 LCD 面板和触摸屏组件可单独购买并安装在主板上。

图 2-5 展示了 AM572x IDK EVM 的功能方框图。

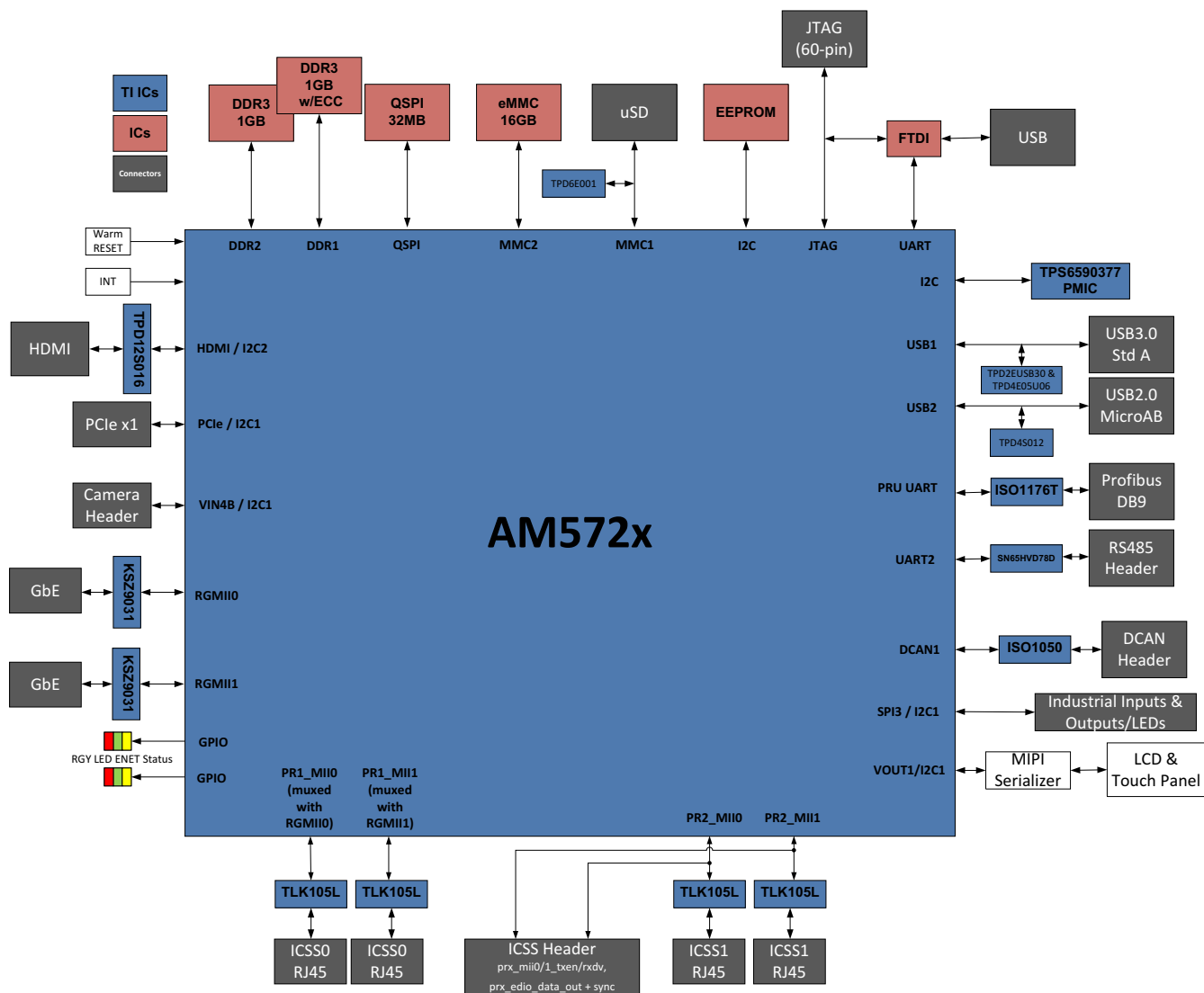


图 2-5. AM572x IDK EVM 方框图

2.2.1 处理器

AM5728 处理器是此 IDK EVM 的中央处理器。在 AM5728 处理器周围的板上实施的接口电路、存储器 IC 和连接器可为该平台上可用的许多工业通信接口提供开发支持。有关该处理器的详细信息，请参阅 [AM572x Sitara 处理器器件版本 2.0 数据手册 \(SPRS982\)](#) 和 [AM572x Sitara 处理器技术参考手册 \(SPRUHZ6\)](#)。

AM572x IDK EVM 包含用于引导模式控制输入 SYSBOOT[15..0] 的系统配置。可以使用电阻器对它们进行搭接配置。默认配置将能满足大多数开发人员的需求。支持电阻器重新配置，以便您可以探索 AM572x 处理器的其他启动配置。有关更多详细信息，请参阅 [节 2.4](#)。

2.2.2 时钟

处理器的主时钟源自 20MHz 晶体。AM572x 处理器中的板载振荡器会根据 AM572x 处理器内的需要，生成基本时钟和后续模块时钟。该电路板设计支持连接到 RTC 块的晶体，但不需要这样做，因为该器件不支持仅 RTC 模式。

2.2.3 复位信号

AM572x 处理器包含 3 个复位输入以及一个指示正在进行复位的输出。复位引脚为：

- **PORz**：PORz 是一种硬复位功能，可复位一切，包括仿真逻辑。它还将大多数输出置于三态。
- **RESETn**：RESETn 是一般通过控制逻辑或仿真驱动的器件复位。
- **RTC_PORz**：必须与 PORz 同时驱动的 RTC 模块的单独 PORz。（请注意，只要在相同电压下驱动 VDDSHV3 和 VDDSHV5，就只能直接连接 PORz 和 RTC_PORz。）
- **RSTOUTn**：SOC 的输出信号，指示器件已进入 RESET 状态。此项用于复位必须与处理器同时复位的其他电路。

有关 AM572x 处理器中这些复位引脚行为的更多详细信息，请参阅 [AM572x Sitara 处理器器件版本 2.0 数据手册 \(SPRS982\)](#)。IDK 上具有按钮可以启动 RESETn 或 PORz 输入。SW1 可以驱动 PORz 有效（低电平），SW2 可以驱动 RESETn 有效（低电平）。

所有 AM572x 器件中都有一个器件错误，导致无法独立于 PORz 使用 RESETn。应变方法是：即使器件复位来自内部启动器，只要发生器件复位，也会生成 PORz。这是通过与 IDK EVM 上的 AM572x 器件配对的 PMIC 配合来实施的。来自 AM572x 器件的 RSTOUTn 输出连接到 PMIC 的 NRESWARM 输入。这将发起重新启动，将 RESET_OUT 驱动为低电平并将所有电压复位为其初始值。由于 PMIC 的 RESET_OUT 连接到 AM572x 器件中的 PORz，因此会在 SOC 上强制进行硬复位，以满足勘误表应变方法的需求。

通过按下启动按钮 SW3 来启动 AM572x IDK EVM。在客户设计中，POWERHOLD 输入可以连接到 VRTC_OUT，以便电路板在主电源稳定后立即上电。

PMIC 的配置从 NRESWARM 输入提供 RESET_OUT，可创建常开实施。这种常开运行模式可以防止 IDK 的软件关断。客户设计应当具有电源正常监控电路（例如 TPS3808），该电路连接到与 PMIC RESET_IN 相连的 PMIC 主电源。TPS3808 可以检测到主电源电压下降，然后触发 PMIC 以执行符合 [AM572x Sitara 处理器器件版本 2.0 数据手册 \(SPRS982\)](#) 中要求的受控关断。

2.3 电源

本节介绍如何生成设计所需的电源。

2.3.1 供电方

AM572x IDK EVM 使用外部 5V 电源。5V 电源输入转换为不同的电压电平，以向 AM572x 处理器和其他电路提供电源输入。

早期版本的 AM572x IDK EVM 随 GlobTek, Inc. 外部电源提供，器件型号为 TR9CA6500LCP-N，型号为 GT-43008-3306-1.0-T3。该外部电源的额定输出电压为 +5VDC，输出电流高达 6.5A。该外部电源符合适用于全球大多数地点的区域产品监管/安全认证要求。如果您无法使用此耗材，则必须获得额定功率与您所在位置经批准的额定功率相同的电源。

请注意，由于国际关注的问题，最近出售的 IDK EVM 的包装盒中不附带电源。另请注意，上面列出的电源已停产。制造商提供了直替件。该直替件是 TR9CA8000LCPIIM (R6B)，可从 Digikey 等分销商处获得。

AM572x IDK EVM 包含一个直角安装电源连接器，该连接器接受中心引脚上的 +5VDC 电源输入，外部外壳作为公用回路。电源连接器接受内径为 2.5mm、外径为 5.5mm 的匹配插头。

在电源通电期间移除并再次插入电源插头可能会损坏 AM572x IDK EVM 和/或连接到电路板的其他器件，例如提供备用接地路径的仿真器。如果需要，从外部电源移除交流电源是一种更为安全的方法。

建议外部电源将公用回路连接到大地上。如果无法实施，可能需要在电路板接地端与大地之间提供单独的连接。

2.3.2 TPS6590377 PMIC

通过 TPS6590377 电源管理 IC (PMIC) 满足处理器的电源要求。AM572x 处理器的电源时序要求也由 TPS6590377 PMIC 来处理。图 2-6 显示了从 TPS6590377 PMIC 到 AM572x 处理器的电源连接。

有关所需电源电压和电源时序的更多信息，请参阅 [AM572x Sitara 处理器器件版本 2.0 数据手册 \(SPRS982\)](#)。另请参阅 [TPS659037 处理器电源管理单元 \(PMU\) 数据手册 \(SLIS165\)](#) 和 [TPS659037 为 AM572x 和 AM571x 供电用户指南 \(SLIU011\)](#)，了解有关其运行情况的详细信息。

请注意，AM572x IDK EVM 的量产版本使用 TPS6590377 PMIC，可提供最新器件版本 AM5728 处理器所需的电压。Beta 原型 IDK EVM 单元使用 TPS6590375 PMIC，而 Alpha 原型 IDK EVM 单元使用 TPS6590372 PMIC。

2.3.3 AVS 控制

AM572x 处理器在其内核逻辑中耗用大部分功耗。因此，尽可能减小向该内核逻辑提供的电压可以尽可能降低功耗。SmartReflex™ 技术用于提供此优化解决方案。

这个内核逻辑被分为多个段，每个段都可以单独控制。这样，一些处理块需要更高性能的应用可以通过增加电源电压来实施更高的性能水平，而其他不需要相同性能水平的处理块可以在较低电压下运行，从而进一步优化系统功耗。

TPS6590377 PMIC 连接到 AM5728 处理器上的 I2C1。这使得应用软件可以单独地控制 AVS 电源输出。它还允许应用控制 LDO1 生成的电压，该电压用于 SDIO 接口，该接口根据工作模式在 1.8V 或 3.3V 电压下运行。

2.3.4 其他电源

AM572x IDK EVM 包含 8 个其他支持接口和存储器电路的功率转换器件：

- TPS63010 降压/升压转换器：该转换器从主电源输入生成 5.0V 电压。它为工业接口电路、HDMI 接口和 USB 主端口提供此电压。
- TPS61085 升压转换器：该转换器从主电源输入生成 12.0V 电压。它为工业接口电路及 PCIe 卡连接器提供电压。
- TPS51200 DDR 终端电压 LDO (各 2)：该 LDO 提供 DDR3 存储器接口所需的推挽端接电流。每个 DDR3 EMIF 都实施一个。
- LP38693ADJ 低压降稳压器：此 LDO 可生成 3.7V LCD 偏置电压。
- TPS61081DRC LCD 背光发生器：此升压转换器可生成 LCD 背光电源。
- TPS71712 低压降稳压器：此 LDO 可生成 LCD 驱动器逻辑所需的 1.2V 电源。

- TPS76650 低压降稳压器：此 LDO 可生成 Profibus 接口所需的 5.0V 电源。
- R1Z-3.305HP 隔离式直流/直流电源：该转换器为 DCAN 接口生成与板载 3.3V 主直流电源隔离的 5.0V 电压。

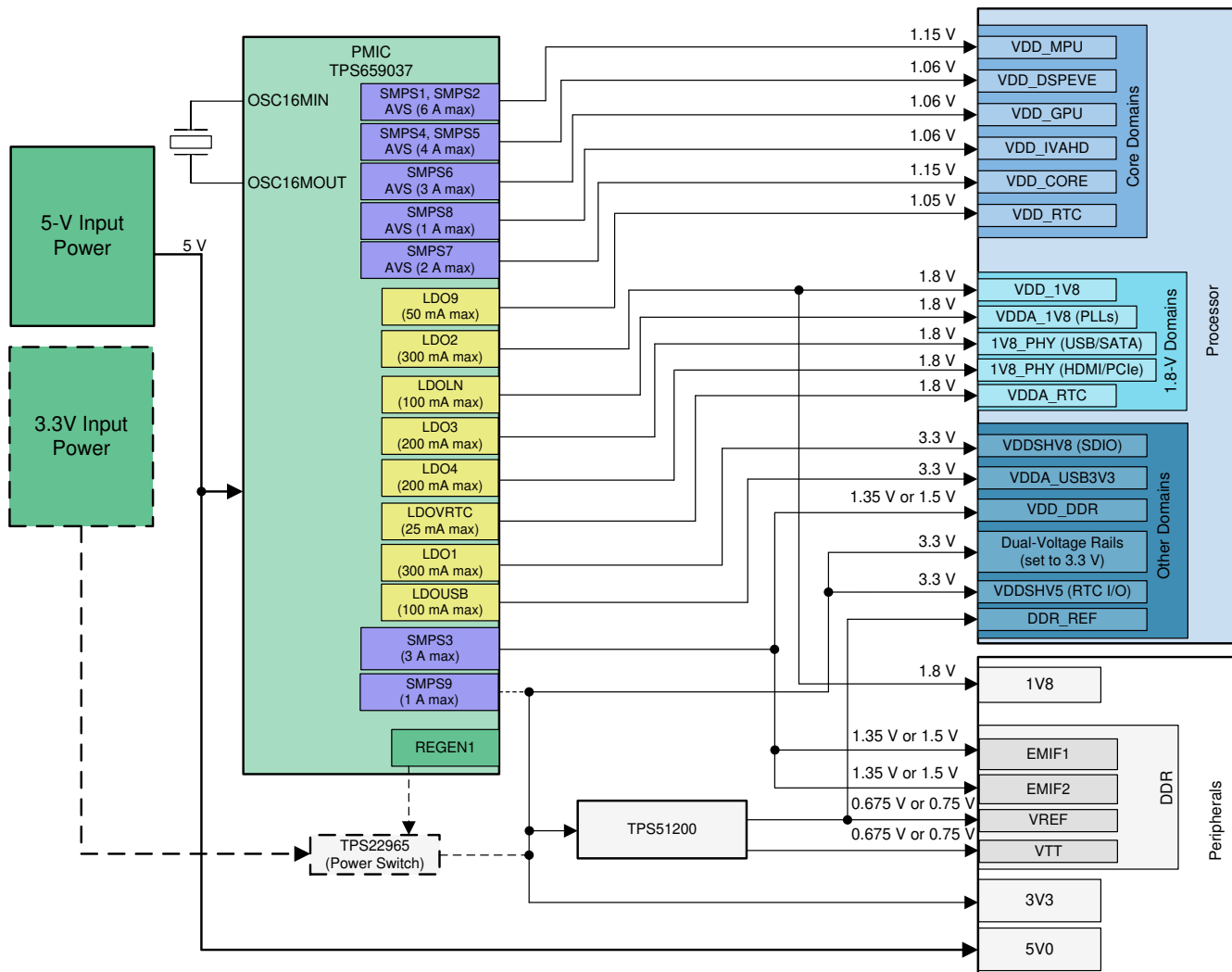


图 2-6. 从 TPS6590377 PMIC 到 AM572x 处理器的连接

2.4 配置/设置

本节讨论电路板配置。

2.4.1 启动配置

各种启动配置可以使用 SYSBOOT[15..0] 引脚上提供的上拉/下拉电阻组合进行设置。在 PORz 引脚置为无效后，会锁存引导配置引脚。有关更多详细信息，请参阅 [AM572x Sitara 处理器器件版本 2.0 数据手册 \(SPRS982\)](#)。AM572x IDK EVM 默认配置为 0x8106 以从 SDCARD 启用 UBOOT/Linux 启动。此启动模式选择的次级启动器件为 QSPI1。

2.4.2 I2C 地址分配

AM572x IDK EVM 包含多条连接到处理器上主端口的 I2C 总线。每条总线包含一个或多个 I2C 从器件，它们必须具有唯一的地址以防止争用。[表 2-1](#) 和 [表 2-2](#) 分别列出了连接到总线 I2C1 和 I2C2 的 I2C 从器件的地址。

表 2-1. I2C1/IND_I2C

I2C 从器件	地址
TPS590377 PMIC, U3	0x58、0x59、0x5A、0x5B、0x12
摄像头接头, J9	未定义
CDCE913 以太网时钟发生器 A, U23	0x65
TPIC2810 工业输出驱动器, U89	0x60
LCD 面板驱动程序 TC358778, U73	0x0E
触摸屏 FPC 连接器, J17	—
ID 存储器 SEEPROM, U33	0x50
PCIe 卡连接器, J22	未定义
扩展连接器, J21	未定义

表 2-2. I2C2/AM572X_HDMI_DDC

I2C 从器件	地址
HDMI 桥接器, U46	—
CDCE913 以太网时钟发生器 B, U25	0x65

备注

SCL/SDA 名称在 AM57xx 器件上的 HDMI DDC 端口和 I2C2 端口之间交换 - I2C2 与 U25 的原理图连接必须反向。

2.4.3 SEEPROM 接头

每个 AM572x IDK EVM 都有唯一序列号。此序列号印在 IDK 上的贴纸上，并编程到通过 I2C 总线连接到 AM5728 处理器的 SEEPROM 存储器件中。SEEPROM 还包含电路板详细信息，例如板类型、版本、配置等。此信息用应用软件可以读取的已知格式存储在 SEEPROM 开头的结构中。这些值全部通过每个字段中第一个字符存储，或通过每个字段中存储在最低可寻址位置的 MSB 存储。表 2-3 列出此接头定义中的所有字段。

表 2-3. SEEPROM 接头

名称	大小 (字节)	内容
接头	4	MSB 0xEE3355AA LSB
电路板名称	8	ASCII “AM572” = AM572x 工业开发套件 EVM 中的电路板名称。
版本	4	ASCII “1.3A” 中的电路板的硬件版本代码 = 修订版 01.3A
Serial Number	12	电路板的序列号。这是一个包含 12 个字符的字符串，即：WWYY4P47nnnn，其中 WW = 生产年份的 2 位数周数，YY = 生产的 2 位数年份，nnnn = 递增的电路板编号。
配置选项	32	显示此电路板上的配置设置的代码。保留。
以太网 MAC 地址 #0	6	分配给 AM572x IDK EVM 的以太网 MAC 地址 #0。这是可以用于工业接口端口的地址块中的第一个地址。
以太网 MAC 地址 #5	6	分配给 AM572x IDK EVM 的以太网 MAC 地址 #5。这是可以用于工业接口端口的 6 个连续地址块中的最后一个地址。
可用	32696	可以用于存储其他非易失性代码/数据的用户空间。

2.4.4 JTAG 仿真

AM572x IDK EVM 通过 USB Micro-AB 连接器 J19 和 FTDI 控制器支持嵌入式 XDS100V2 USB 仿真。该控制器不由 USB 供电，因此每当 IDK 重新上电时，仿真便会复位。

AM572x IDK EVM 还具有一个 60 引脚 MIPI 连接器，可支持高性能外部仿真器，并可选择使用仿真跟踪。默认情况下不启用此仿真跟踪功能。

2.5 支持的存储器

AM572x IDK EVM 支持板载存储器，包括 DDR3L SDRAM、SPI NOR 闪存、eMMC NAND 闪存和 I2C EEPROM。它还支持可添加存储器的 MicroSD 卡插槽。

2.5.1 DDR3L SDRAM

AM572x IDK EVM 设计支持单组 DDR3L SDRAM，该 SDRAM 连接到 AM5728 处理器上的 EMIF。每个 EMIF 最多可支持 2GB 的内存存储器，速度高达 1066MT/s。IDK EVM 上的每个 EMIF 包含两个 4Gbit (256M× 16) SDRAM，总共提供 1GB 的 DDR3L SDRAM 存储器。使用的 DDR3L SDRAM 存储器的器件型号为 MT41K256M16HA-125，包含 1600MT/s 操作时序。使用的封装为 96 焊球 TFBGA 封装。有关此存储器的存储器位置，请参阅 [AM572x Sitara 处理器技术参考手册 \(SPRUHZ6\)](#)。

第一个 EMIF 还含有连接到 ECC 字节通道的 SDRAM。目前，在 DDR3L 接口上使用 ECC 高度地受到 AM572x 器件中限制的约束。更多详细信息，请参阅 [AM574x Sitara 处理器器件勘误表 \(SPRZ447\)](#)。

2.5.2 SPI NOR 闪存

AM572x IDK EVM 支持采用 16 引脚 SOIC 封装的 Spansion 出品的 256Mb (32MB) SPI 闪存 (S25FL256S)。它连接到 AM5728 器件的 QSPI 端口。

2.5.3 板身份存储器

每个 AM572x IDK EVM 板都包含一个 256Kb (32KB) 串行 EEPROM，其中包含特定于电路板的数据。此数据允许应用软件自动检测其正在运行的电路板的类型，并确定其版本以及可能的可选功能。其他硬件特定数据也可以存储在此存储器器件上。存储器器件的器件型号是采用 SOIC-8 封装的 CAT24C256WI-G。有关该存储器中存储数据的详细信息，请参阅 [节 2.4](#)。

2.5.4 SD/MMC

AM572x IDK EVM 上的 SD/MMC 连接器是 MicroSD 连接器 (器件型号 SCHA5B0200)。这是标准 SD/MMC 卡类型连接器。它连接到 AM572x 处理器的 MMC1 端口，该端口针对该用途进行了优化。有关支持的卡类型和密度，请参阅 [AM572x Sitara 处理器器件版本 2.0 数据手册 \(SPRS982\)](#) 和 [AM572x Sitara 处理器技术参考手册 \(SPRUHZ6\)](#)。

MMC1 端口的 SDWP 输入引脚连接到一个 2 引脚接头 J44。默认状态下，该引脚被拉至高电平。如果短接接头，会将引脚拉至低电平。该输入的极性是可编程的；因此，硬件不定义高电平或低电平是否表示写入保护处于活动状态。

在 SDCARD 连接器上实施的瞬态保护是 TPD6E001。

2.5.5 eMMC NAND 闪存

AM572x 处理器上的 MMC2 端口支持 eMMC 存储器器件，因为它具有 8 条数据线。eMMC 封装符合 JEDEC/MMC 标准。电路板已经过组装并成功通过 Kingston EMMC16G-S100 和 Micron MTFC16GAKAECN-2M WT 测试。这些是符合标准版本 5.0 标准的 16GB eMMC NAND 闪存存储器。

2.6 以太网端口

AM572x IDK EVM 支持最多四个连接到 PRU-ICSS 子系统的 100Mb 工业以太网端口，以及最多两个连接到集成以太网交换机的千兆位 (1000Mb) 以太网端口。可用端口的最终数量取决于选择的配置。默认配置提供两个 100Mb 工业以太网端口和两个千兆位 (1000Mb) 以太网端口。

2.6.1 PRU-ICSS 上的 100Mb 以太网端口

AM572x IDK EVM 包含四个 100Mb 以太网端口，每个端口连接到工业 PHY/收发器 (TLK105L)，然后该端口通过集成磁性元件 J3、J5、J6 和 J8 连接到 RJ45 金属连接器。这些以太网收发器连接到 AM5728 处理器内的 PRU1 和 PRU2 子系统。表 2-4 显示了 PRU-ICSS 端口到 RJ45 连接器的映射。

没有使用 MII 接口上的 COL 功能。TLK105L 包含一项功能，必须通过软件启用该功能，从而在 COL 引脚上提供快速链路状态。因此，出于此目的，此引脚连接到 PRU-ICSS 端口的 RXLINK 输入。

测试接头 J4 和 J7 可用于支持实时代码开发。包含的信号可以用于简化探测。

收发器的复位与 AM5728 处理器的 PORz 复位同时驱动为低电平。每个收发器的复位也可以通过处理器单独的 GPIO 信号单独驱动为低电平。每个 TLK105L 工业收发器都提供 25MHz 时钟。

表 2-4. PRU-ICSS 以太网端口

连接器	PRU-ICSS 端口	MDIO 地址	注释
J3	PRU1ETH0	PRU1 上的 0x0	在默认配置中不可用。MII 引脚与 RGMII0 进行多路复用。
J5	PRU1ETH1	PRU1 上的 0x1	在默认配置中不可用。MII 引脚与 RGMII1 进行多路复用。
J6	PRU2ETH0	PRU2 上的 0x0	
J8	PRU2ETH1	PRU2 上的 0x1	

2.6.2 千兆位 (1000Mb) 以太网端口

AM572x IDK EVM 包含两个连接到连接器 J10 (RGMII0) 和 J12 (RGMII1) 的千兆位 (1000Mb) 以太网 PHY/收发器 (KSZ9031RN)。这些千兆位以太网收发器通过 RGMII0 和 RGMII1 连接到 AM5728 处理器内的以太网交换机模块。

收发器的复位与 AM5728 处理器的 PORz 复位同时驱动为低电平。每个 KSZ9031RN 千兆位收发器都提供 25MHz 时钟。

2.7 USB 端口

AM572x IDK EVM 含有三个 USB 端口。两个端口连接到 AM572x 处理器上的 USB 外设 USB1 和 USB2。第三个端口通过 USB 来提供 XDS100V2 JTAG 仿真和 UART 控制台。此端口简化了使用支持此功能的计算机 (例如基于 Windows® 的计算机) 的程序员的开发环境。

2.7.1 处理器 USB 端口 1

处理器端口 USB1 仅作为 USB 主机 (主器件) 实施。它支持 USB2.1 (高速) 和 USB3.0 (超高速) 数据速率。电路板上的连接器 J23 是 USB3.0 标准 A 型连接器。此 USB 端口上实现的 ESD 器件是用于 DP 和 DM 线路的 TPD2EUSB30, 以及用于超高速对的 TPD4E05U06。

由于处理器 USB 端口 1 支持主机模式, 因此它能够在 VBUS 引脚上驱动 5.0V 电源。TPS2065D 负载开关由 USB1_DRVVBUS 引脚控制用于该目的。

2.7.2 处理器 USB 端口 2

处理器端口 USB2 实施为 USB 主机 (主器件) 或 USB 设备 (从器件)。它仅支持 USB2.1 (较高及较低) 数据速率。板上连接器 J45 是 USB2.1 Micro-AB 连接器。在此 USB 端口上实施的 ESD 器件是 TPD4S012。

由于处理器 USB 端口 2 支持主机模式, 因此它能够在 VBUS 引脚上驱动 5.0V 电源。TPS2051 负载开关由 USB2_DRVVBUS 引脚控制用于该目的。

USB2.1 标准根据 VBUS 引脚是主机还是器件, 定义了不同的 VBUS 引脚电容范围。由于此端口可以执行其中任一操作, AM572x IDK EVM 能够满足其中任一要求。该连接器的 VBUS 引脚包含一个适用于器件模式运行的 4.7μF 电容器。在主机模式下运行时, 可短接 2 引脚接头 J50, 从而向 VBUS 引脚添加 150μF 附加电容。此接头的分流器在原理图中显示为 M2。该端口在发货时未安装在设备上, 因为我们期望该端口主要用于设备模式。

2.7.3 FTDI USB 端口

FTDI 桥接器件通过 USB 来提供 XDS100V2 JTAG 仿真和 UART 控制台。其 USB 连接器是 J19, 也是一个 USB Micro-AB 连接器, 但只能通过 FTDI 桥接器件在器件 (从器件) 模式下运行。在此连接 FTDI 桥的 USB 端口上实施的 ESD 器件是 TPD2E001。有关此功能的详细信息, 请参阅节 2.4.4。

2.8 PCIe

AM572x 处理器包含两个外设组件快速互连 (PCIe) 通道。这些可实施为单、双通道端口或两个单通道端口。PCIe 外设可配置为根复合体 (主器件) 或端点 (从器件)。AM572x IDK EVM 仅实施了一个作为根复合体的单通道端口。该 IDK EVM 在可接受标准 PCIe 端点卡的单通道母连接器中端接该通道。

一个 2 引脚接头 J49 可用于独立于主 3V3 电源提供 3V3_AUX 电源。对于某些卡和 PCIe 驱动程序配置, 需要执行此操作。由于大多数情况下都需要 3V3_AUX, 因此在收到电路板时, 原理图中显示为 M1 的分流器应在收到电路板时安装。请参阅所安装卡的文档, 以确定此分流器是否应继续安装。

连接器的 PERSTn 复位与 AM5728 处理器的 PORz 复位同时被驱动为低电平。连接器的 PERSTn 复位也可以由来自处理器的 GPIO 信号驱动为低电平。来自处理器的 GPIO 信号也能阻止此复位。

为 PCIe 外设和 PCIe 连接器单独提供一个 100MHz 时钟。这些时钟是来自同一个低抖动源的缓冲输出。

AM572x IDK EVM 与标准 PCIe 插件卡兼容, 但不完全符合 PCIe CEM 标准。该器件不支持热插拔, 也不能为所有插件卡在 3.3V 和 12V 引脚上提供足够的电流。当前, 每个电源上的电流限制为大约 0.5A。

2.9 视频输入与输出

除了工业通信功能外，AM572x 处理器系列还支持工业视频捕获和显示。AM572x IDK EVM 包含一个摄像头接头，用于连接包含摄像头传感器的模块，以及支持 LCD 面板显示和 HDMI 视频输出。

2.9.1 摄像头

AM572x IDK EVM 支持连接到 24 引脚 (2 × 24) 接头 J9 的摄像头子板。TI 定制设计的摄像头模块 (之前针对 AM437x IDK EVM 设计) 安装在此接头上。此接头连接到 AM5728 处理器上的 VIN4B。

2Mp 摄像头板包含 Darling Industrial 摄像头模块 (器件型号 DC-OVBD420AH)。摄像头模块包含 OmniVision OV2659 摄像头传感器。有关此传感器的最新文档，请联系 Omnivision。

2.9.2 HDMI

AM572x IDK EVM 支持通过 AM5728 处理器上的 HDMI 端口驱动的 HDMI 连接器。电路板上的连接器 J24 是 HDMI 标准 A 型连接器。它通过 TPD12S016 HDMI 配套芯片来实施。该配套芯片提供 I2C 电平转换缓冲器、5V 负载开关及多通道 ESD 保护。

2.9.3 LCD

AM572x IDK EVM 可提供带电容式触控覆盖层的可选 LCD 面板。AM5728 处理器为 LCD 面板驱动的视频输出位于 VOUT1 上。实施了 Toshiba 的 MIPI 桥接器件 TC358778，以将 VOUT1 引脚上的 24 位 RGB 转换为串行 MIPI RGB 流。LCD 面板随附 FPC 电缆，可插入 J16 (用于 MIPI 视频) 和 J17 (用于触摸屏控制器)。MIPI 桥接器件和触摸屏控制器均从处理器端口 I2C1 连接到 IND_I2C 链。

2.10 工业接口

AM572x IDK EVM 上实施了其他工业接口，以帮助展示 AM57xx 系列处理器的灵活性。

2.10.1 Profibus

使用 ISO1176T 隔离器件、变压器和 TPS76650 LDO 稳压器，实施了符合标准的 Profibus 接口。该电路端接至 DB9F 连接器 J14。该 Profibus 接口由来自第一个 PRU-ICSS 块 PR1 的 UART0 驱动。

2.10.2 DCAN

AM5728 处理器包含两个控制器局域网 (DCAN) 接口。DCAN 端口 1 路由至 ISO1050 隔离器件，然后连接至 5 引脚接头 J38。R1Z-3.305HP 隔离式直流/直流电源为此 DCAN 接口提供隔离式 3.3V 电源。

2.10.3 RS-485

AM572x IDK EVM 在 3 引脚接头 J39 上包含一个 RS-485 接口。这是通过 SN65HVD78D 半双工 RS-485 收发器实施的。收发器控制半双工通信，还提供高压瞬态保护。该接口连接到用于 RX 和 TX 数据的 SOC 级 UART2 端口。UART TX 数据线路由 PR2_PRU1 进行监控，以便 PRU 代码可以监控 TX 活动，然后控制进入收发器的 DE 和 REN 线路。

2.11 用户界面

AM572x IDK EVM 包含可以提供工业输入和输出以支持开发的 GPIO 扩展器。输出端包含可立即提供反馈的 LED。还有一些三色 LED 连接到 GPIO 以支持开发。

2.11.1 三色 LED

有 6 个三色 LED 连接到 SOC GPIO 引脚，可用于支持开发。对每种颜色都分配了一个单独的 GPIO：红色、绿色和黄色。通过一次打开多个 GPIO 进行混色不能提供预期的结果，因为由于 LED 成分的物理特性，不同颜色具有不同的强度。三色 LED D16、D17、D18 和 D19 被指定为工业 LED。三色 LED D22 和 D23 被指定为状态 LED。

2.11.2 工业输入

对于工业 24V 数字输入，SN65HVS882 适用于工业数字输入的数字输入串行器用于接受来自 30 引脚 (15 × 2) I/O 扩展接头 J37 的标准信号。输入值在 AM5728 处理器的 SPI3 端口时钟控制下。

2.11.3 工业输出 / LED

I2C 转 8 位 LED 驱动器 TPIC2810 用于驱动八个工业输出 LED D5 至 D12。I2C 接口与 IND_I2C 总线上的其他器件一起连接到 AM5728 处理器的 I2C1 端口。八个 LED 驱动器输出也驱动至 I/O 扩展接头 J37。所有 LED 均为绿色。

2.12 引脚使用说明

2.12.1 功能接口映射

AM5728 器件的某些信号已连接到 EVM 上的固定器件，该情况下无法进行更改。但是，AM5728 器件的某些信号会根据配置文件设置连接到 AM572x IDK EVM 上的器件。

2.12.2 GPIO 引脚映射

开发人员可以根据需要单独启用 GPIO 引脚，作为输出和/或输入。可以将当前未分配用于其他外设的大多数 LVCMOS 引脚定义为 GPIO 引脚。[表 2-5](#) 是对原理图以及引脚多路复用工具中建议设置的补充。列出了定义的每个 GPIO 引脚及相关的引脚名称、焊球编号和模式。最后一列列出了连接的可用物理上拉 (PU) 或下拉 (PD) 电阻器，或者在为 AM572x IDK EVM 提供的 pinmux 文件中定义的建议内部上拉或下拉电阻器。

表 2-5. GPIO 引脚映射

引脚名称	GPIO 编号	引脚编号	IDK 网络名称/功能	方向	上拉/ 下拉
MCASP2_AXR4	GPIO1_4	D15	AM57XX_INDETH0_LED0_YEL	输出	EXT PD
MCASP2_AXR7	GPIO1_5	A17	AM57XX_INDETH0_LED1_YEL	输出	EXT PD
MCASP2_AXR6	GPIO2_29	B17	AM57XX_INDETH0_LED1_GRN	输出	EXT PD
VIN1A_D6	GPIO3_10	AG6	AM57XX_STATUSLED1_RED	输出	EXT PD
VIN1A_D7	GPIO3_11	AH4	AM57XX_STATUSLED0_GRN	输出	EXT PD
VIN1A_D8	GPIO3_12	AG4	AM57XX_STATUSLED0_YEL	输出	EXT PD
VIN1A_D10	GPIO3_14	AG3	TOUCH_INT	输入	INT PU
VIN1A_D12	GPIO3_16	AF2	GPIO_AM572X_USB2_ID	输入/输出	EXT PU
VIN1A_D13	GPIO3_17	AF6	AM57XX_INDETH0_LED3_GRN	输出	EXT PD
VIN1A_D14	GPIO3_18	AF3	AM57XX_INDETH0_LED3_YEL	输出	EXT PD
VIN1A_D15	GPIO3_19	AF4	AM57XX_GPIO_IND_LDn	输出	EXT PU
VIN1A_D17	GPIO3_21	AE3	GPIO_VPP_PWR_EN	输出	EXT PD
VIN1A_D18	GPIO3_22	AE5	GPIO_PCIE_RSTDRVn	输出	INT PD
VIN1A_D19	GPIO3_23	AE1	GPIO_PCIE_SWRSTn	输出	INT PU
VIN1A_D22	GPIO3_26	AD2	GPIO_USB2_VBUS_DET	输入	EXT PU
VIN2A_CLK0	GPIO3_28	E1	PRU1ETH0_INTn	输入	INT PU
VIN2A_DE0	GPIO3_29	G2	PRU1ETH1_INTn	输入	INT PU
VIN2A_FLD0	GPIO3_30	H7	PRU2ETH0_INTn	输入	INT PU
VIN2A_HSYNC0	GPIO3_31	G1	PRU2ETH1_INTn	输入	INT PU
VIN1A_D5	GPIO3_9	AH5	AM57XX_INDETH0_LED0_GRN	输出	EXT PD
VIN2A_VSYNC0	GPIO4_0	G6	AM57XX_STATUSLED0_RED	输出	EXT PD
VOUT1_FLD	GPIO4_21	B11	eMMC_RSTn	输出	EXT PU
MCASP1_ACLKR	GPIO5_0	B14	GB_ETH0_INTn	输入	EXT PU
MCASP1_FSR	GPIO5_1	J14	GB_ETH1_INTn	输入	EXT PU
MCASP1_AXR2	GPIO5_4	G13	PCIE_CRDPRESENT	输入	EXT PU
MCASP1_AXR3	GPIO5_5	J11	PCIE_WAKEn	输入	EXT PU
MCASP1_AXR4	GPIO5_6	E12	GPIO_PRU1_ETH0_RESETh	输出	EXT PU
MCASP1_AXR5	GPIO5_7	F13	GPIO_PRU1_ETH1_RESETh	输出	EXT PU
MCASP1_AXR6	GPIO5_8	C12	GPIO_PRU2_ETH0_RESETh	输出	EXT PU
MCASP1_AXR7	GPIO5_9	D12	GPIO_PRU2_ETH1_RESETh	输出	EXT PU
GPIO6_14	GPIO6_14	E21	CAM_ENn	输出	摄像头板上的 PU/PD
GPIO6_15	GPIO6_15	F20	GPIO_TOUCH_RESETh	输出	EXT PU
GPIO6_16	GPIO6_16	F21	PMIC_INT	输入	INT PU
XREF_CLK2	GPIO6_19	B26	AM57XX_INDETH0_LED0_RED	输出	EXT PD
MCASP2_AXR5	GPIO6_7	B16	AM57XX_INDETH0_LED1_RED	输出	EXT PD
SPI1_CS0	GPIO7_10	A24	AM57XX_INDETH0_LED2_YEL	输出	EXT PD
SPI1_CS1	GPIO7_11	A22	AM57XX_INDETH0_LED3_RED	输出	EXT PD
UART1_RXD	GPIO7_22	B27	AM57XX_STATUSLED1_YEL	输出	EXT PD
UART1_TXD	GPIO7_23	C26	AM57XX_STATUSLED1_GRN	输出	EXT PD
SPI1_SCLK	GPIO7_7	A25	AM572X_HAPTICS_TRIG	输出	EXT PD
SPI1_D1	GPIO7_8	F16	AM57XX_INDETH0_LED2_GRN	输出	EXT PD
SPI1_D0	GPIO7_9	B25	AM57XX_INDETH0_LED2_RED	输出	EXT PD

2.13 电路板连接器

此部分显示 AM572x IDK EVM 上连接器的引脚排列。

表 2-6. 扩展连接器 - J21

引脚	信号名称	辅助信号名称
1	V3_3D	—
2	V5_0D	—
3	PR1_EDC_LATCH0	—
4	GPMC_CS0	—
5	PR1_EDC_SYNC0	—
6	GPMC_CS3	—
7	无连接	—
8	GPMC_ADV_N_ALE	—
9	无连接	AM57XX_PRU1ETH1_TXCLK
10	GPMC_OEN_REN	—
11	无连接	AM57XX_PRU1ETH1_TXD3
12	GPMC_WEN	—
13	PR2_EDC_LATCH0	AM57XX_PRU1ETH_MDCLK
14	GPMC_BEN0	—
15	PR2_EDC_LATCH1	PRU1ETH1_TXD1
16	GPMC_BEN1	—
17	PR2_EDC_SYNC0	PRU1ETH1_RXCLK
18	无连接	—
19	PR2_EDC_SYNC1	PRU1ETH1_RXD3
20	无连接	—
21	无连接	PRU1ETH1_RXD1
22	DGND	—
23	无连接	PRU1ETH1_RXERR
24	SPI2_SCLK	—
25	SYS_RESETn	—
26	SPI2_DIN	—
27	IND_I2C_SCL	—
28	SPI2_DOUT	—
29	IND_I2C_SDA	—
30	SPI2_CS0n	—
31	AM57XX_GPMC_AD0	—
32	AM57XX_GPMC_AD8	—
33	AM57XX_GPMC_AD1	—
34	AM57XX_GPMC_AD9	—
35	AM57XX_GPMC_AD2	—
36	AM57XX_GPMC_AD10	—
37	AM57XX_GPMC_AD3	—
38	AM57XX_GPMC_AD11	—
39	DGND	—
40	DGND	—
41	CAN1_RXDF	—
42	AM57XX_GPMC_AD12	—
43	CAN1_TXDF	—
44	AM57XX_GPMC_AD13	—
45	AM57XX_PR1_UART0_TXD	—

表 2-6. 扩展连接器 - J21 (续)

引脚	信号名称	辅助信号名称
46	AM57XX_GPMC_AD14	—
47	AM57XX_PR1_UART0_RXD	—
48	AM57XX_GPMC_AD15	—
49	AM57XX_PR2_PROFI_TXEN	—
50	HDQ	—
51	AM57XX_GPMC_AD4	—
52	GPMC_WAIT0	—
53	AM57XX_GPMC_AD5	—
54	PR2_UART0_RXD	—
55	AM57XX_GPMC_AD6	—
56	PR2_UART0_TXD	—
57	AM57XX_GPMC_AD7	—
58	GPMC_CLK	—
59	DGND	—
60	DGND	—

表 2-7. I/O 扩展接头连接器 - J37

引脚	信号名称
1	INDUS_INPUT0
2	V12_0D
3	INDUS_INPUT1
4	V12_0D
5	INDUS_INPUT2
6	V12_0D
7	INDUS_INPUT3
8	V12_0D
9	INDUS_INPUT4
10	V12_0D
11	INDUS_INPUT5
12	V12_0D
13	INDUS_INPUT6
14	V12_0D
15	INDUS_INPUT7
16	V12_0D
17	DGND
18	无连接
19	DRAIN0
20	DRAIN1
21	DRAIN2
22	DRAIN3
23	DRAIN4
24	DRAIN5
25	DRAIN6
26	DRAIN7
27	V5_0D
28	V5_0D
29	DGND

表 2-7. I/O 扩展接头连接器 - J37 (续)

引脚	信号名称
30	DGND

表 2-8. MicroSD 连接器 - J15

引脚	引脚名称	信号名称
1	DAT2	MMC_D2
2	DAT3	MMC_D3
3	CMD	MMC_CMD
4	VDD	V3_3D
5	时钟	MMC_CLK
6	DGND	VSS
7	DAT0	MMC_D0
8	DAT1	MMC_D1
9	GND	DGND
10	CD	MMC1_SDCD
11	GND3	DGND
12	GND4	DGND
13	GND5	DGND
14	GND6	DGND
15	GND7	DGND
16	GND8	DGND

表 2-9. 电源插孔连接器 - J1

引脚	信号名称
1	VPWRIN_JCK
2	DGND
3	DGND

表 2-10. 电源端子块连接器 - J2

引脚	信号名称
1	VPWRIN_JCK
2	DGND

表 2-11. PRU1ETH0 RJ45 连接器 - J3

引脚	引脚名称	信号名称
1	RD+	PRU1ETHER0_RDP
2	RD-	PRU1ETHER0_RDN
3	RCT	V3_3D
4	TCT	V3_3D
5	TD+	PRU1ETHER0_TDP

表 2-11. PRU1ETH0 RJ45 连接器 - J3 (续)

引脚	引脚名称	信号名称
6	TD-	PRU1ETHER0_TDN
7	N/C	无连接
8	AC GND	DGND
9	YEL LED 阳极	V3_3D
10	YEL LED 阴极	RXLINK
11	GRN LED 阳极	V3_3D
12	GRN LED 阴极	PRU1ETH0_LINKLED
SHLD1	屏蔽层	AGNDFRAME_PRU1ETH0
SHLD2	屏蔽层	AGNDFRAME_PRU1ETH0

表 2-12. PRU1ETH1 RJ45 连接器 - J5

引脚	引脚名称	信号名称
1	RD+	PRU1ETHER1_RDP
2	RD-	PRU1ETHER1_RDN
3	RCT	V3_3D
4	TCT	V3_3D
5	TD+	PRU1ETHER1_TDP
6	TD-	PRU1ETHER1_TDN
7	N/C	无连接
8	AC GND	DGND
9	YEL LED 阳极	V3_3D
10	YEL LED 阴极	RXLINK
11	GRN LED 阳极	V3_3D
12	GRN LED 阴极	PRU1ETH1_LINKLED
SHLD1	屏蔽层	AGNDFRAME_PRU1ETH1
SHLD2	屏蔽层	AGNDFRAME_PRU1ETH1

表 2-13. PRU2ETH0 RJ45 连接器 - J6

引脚	引脚名称	信号名称
1	RD+	PRU2ETHER0_RDP
2	RD-	PRU2ETHER0_RDN
3	RCT	V3_3D
4	TCT	V3_3D
5	TD+	PRU2ETHER0_TDP
6	TD-	PRU2ETHER0_TDN
7	N/C	无连接
8	AC GND	DGND
9	YEL LED 阳极	V3_3D
10	YEL LED 阴极	RXLINK
11	GRN LED 阳极	V3_3D
12	GRN LED 阴极	PRU2ETH0_LINKLED
SHLD1	屏蔽层	AGNDFRAME_PRU2ETH0

表 2-13. PRU2ETH0 RJ45 连接器 - J6 (续)

引脚	引脚名称	信号名称
SHLD2	屏蔽层	AGNDFRAME_PRU2ETH0

表 2-14. PRU2ETH1 RJ45 连接器 - J8

引脚	引脚名称	信号名称
1	RD+	PRU2ETHER1_RDP
2	RD-	PRU2ETHER1_RDN
3	RCT	V3_3D
4	TCT	V3_3D
5	TD+	PRU2ETHER1_TDP
6	TD-	PRU2ETHER1_TDN
7	N/C	无连接
8	AC GND	DGND
9	YEL LED 阳极	V3_3D
10	YEL LED 阴极	RXLINK
11	GRN LED 阳极	V3_3D
12	GRN LED 阴极	PRU2ETH1_LINKLED
SHLD1	屏蔽层	AGNDFRAME_PRU2ETH1
SHLD2	屏蔽层	AGNDFRAME_PRU2ETH1

表 2-15. PRU2ETH0 测试接头连接器 - J7

引脚	信号名称	网络名称
1	RT2_MII0_TXEN	AM57XX_PRU2ETH0_TXEN
2	RT2_MII0_RXDV	AM57XX_PRU2ETH0_RXDV
3	RT2_MII0_EDIO_DATA0	AM57XX_VIN2A_VSYNCO
4	RT2_MII0_EDIO_DATA1	AM57XX_PR1_UART0_TXD
5	DGND	—

表 2-16. PRU2ETH1 测试接头连接器 - J4

引脚	信号名称	网络名称
1	RT2_MII1_TXEN	PRU2ETH1_TXEN
2	RT2_MII1_RXDV	PRU2ETH1_RXDV
3	RT2_MII1_EDIO_DATA0	AM57XX_VIN2A_HSYNCO
4	RT2_MII1_EDIO_DATA1	AM57XX_VIN2A_DEO
5	DGND	DGND

表 2-17. 摄像头连接器 - J9

引脚	引脚名称	信号名称
1	电源	VMAIN

表 2-17. 摄像头连接器 - J9 (续)

引脚	引脚名称	信号名称
2	CAM1_VSYNC	DGND
3	CAM1_DATA0	AM572X_VIN4B_DATA0
4	CAM1_HSYNC	AM572X_VIN4B_HSYNC
5	CAM1_DATA1	AM572X_VIN4B_DATA1
6	CAM1_DATA6	AM572X_VIN4B_DATA6
7	CAM1_DATA2	AM572X_VIN4B_DATA2
8	CAM1_DATA7	AM572X_VIN4B_DATA7
9	CAM1_PCLK	AM572X_VIN4B_PCLK
10	无连接	—
11	GND	DGND
12	GND	DGND
13	CAM1_DATA3	AM572X_VIN4B_DATA3
14	无连接	—
15	CAM1_DATA4	AM572X_VIN4B_DATA4
16	CAM1_GIO0	PU 至 V3_3D
17	CAM1_WEN	AM572X_VIN4B_DATA5
18	CAM1_GIO1	CAM_ENn
19	CAM1_DATA5	AM572X_VIN4B_DE
20	CAM1_FIELD	AM572X_VIN4B_FLD
21	GND	DGND
22	I2C_SCL	IND_I2C_SCL
23	时钟	20.000MHz Osc Out
24	I2C_SDA	IND_I2C_SDA

表 2-18. GigE RJ45 连接器 - J10

引脚	引脚名称	信号名称
1	CH-GND	DGND
2	VCC	无连接
3	MX3+	ETHER0_D3P
4	MX3-	ETHER0_D3N
5	MX2+	ETHER0_D2P
6	MX2-	ETHER0_D2N
7	MX1+	ETHER0_D1P
8	MX1-	ETHER0_D1N
9	MX0+	ETHER0_D0P
10	MX0-	ETHER0_D0N
11	RT GRN 阳极	PU 至 PHY0_LED_ACTn
12	RT YEL 阳极	DGND
13	LEFT GRN 阳极	DGND
14	LEFT YEL 阳极	PU 至 PHY0_LED_LINKn
SHLD1	屏蔽层	AGND_GBETH0
SHLD2	屏蔽层	AGND_GBETH0

表 2-19. GigE RJ45 连接器 - J12

引脚	引脚名称	信号名称
1	CH-GND	DGND
2	VCC	无连接
3	MX3+	ETHER1_D3P
4	MX3-	ETHER1_D3N
5	MX2+	ETHER1_D2P
6	MX2-	ETHER1_D2N
7	MX1+	ETHER1_D1P
8	MX1-	ETHER1_D1N
9	MX0+	ETHER1_D0P
10	MX0-	ETHER1_D0N
11	RT GRN 阳极	PU 至 PHY1_LED_ACTn
12	RT YEL 阳极	DGND
13	LEFT GRN 阳极	DGND
14	LEFT YEL 阳极	PU 至 PHY1_LED_LINKn
SHLD1	屏蔽层	AGND_GBETH1
SHLD2	屏蔽层	AGND_GBETH1

表 2-20. LCD 模块 FFC 连接器 - J16

引脚	引脚名称	信号名称
1	—	无连接
2	—	无连接
3	VCC	V3_7LCD
4	VCC	V3_7LCD
5	VCC	V3_7LCD
6	—	无连接
7	GND	DGND
8	MIPI_LN3_N	LCD_MIPI3N
9	MIPI_LN3_P	LCD_MIPI3P
10	GND	DGND
11	MIPI_LN2_N	LCD_MIPI2N
12	MIPI_LN2_P	LCD_MIPI2P
13	GND	DGND
14	MIPI_LN1_N	LCD_MIPI1N
15	MIPI_LN1_P	LCD_MIPI1P
16	GND	DGND
17	MIPI_LN0_N	LCD_MIPI0N
18	MIPI_LN0_P	LCD_MIPI0P
19	GND	DGND
20	MIPI_CLK_N	LCD_CLKN
21	MIPI_CLK_P	LCD_CLKP
22	GND	DGND
23	LED_CATHODE	VLED-
24	LED_CATHODE	VLED-
25	LED_CATHODE	VLED-
26	LED_CATHODE	VLED-
27	LED_CATHODE	VLED-
28	LED_CATHODE	VLED-
29	LED 阳极电源	VLED+
30	LED 阳极电源	VLED+
31	—	无连接
32	—	无连接

表 2-21. 触摸屏控制器 FFC 连接器 - J17

引脚	引脚名称	信号名称
1	SDA	IND_I2C_SDA
2	SCL	IND_I2C_SCL
3	TSC_RESETn	GPIO_TOUCH_RESETn
4	TSC_INT	TOUCH_INT
5	V+	V3_3D
6	GND	DGND

表 2-22. HDMI 标准 A 型连接器 - J24

引脚	引脚名称	信号名称
1	DAT2+	HDMI_TX2+
2	DAT2_S	DGND
3	DAT2-	HDMI_TX2-
4	DAT1+	HDMI_TX1+
5	DAT1_S	DGND
6	DAT1-	HDMI_TX1-
7	DAT0+	HDMI_TX0+
8	DAT0_S	DGND
9	DAT0-	HDMI_TX0-
10	CLK+	HDMI_CLK+
11	CLK_S	DGND
12	CLK-	HDMI_CLK-
13	CEC	HDMICONN_CEC
14	NC	无连接
15	SCL	HDMICONN_I2CSCL
16	SDA	HDMICONN_I2CSDA
17	DDC/CEC GND	DGND
18	+5V	V5_0HDMICONN
19	HPLG	HDMICONN_HPLG
MTG1	sheild	DGND
MTG2	sheild	DGND
MTG3	sheild	DGND
MTG4	sheild	DGND

表 2-23. MIPI-60 JTAG 连接器 - J18

引脚	引脚名称	信号名称
1	VREF_DBG	PU 至 V3_3D
2	TMS	JTAG_TMS
3	TCK	JTAG_TCK
4	TDO	JTAG_TDO
5	TDI	JTAG_TDI
6	RESETn	EMU_RSTn
7	RTCK	AM57XX_RTCK
8	TRSTPD	JTAG_TRSTn
9	TRSTn	无连接
10	EXTE	无连接
11	EXTF	无连接
12	VREF_TR	PU 至 V3_3D
13	TR_CLK0	EMU2
14	TR_CLK1	无连接
15	TGT_DETECT	DGND
16	GND	DGND
17	TRD0.0	EMU3
18	TRD1.0	无连接
19	TRD0.1	JTAG_EMU0

表 2-23. MIPI-60 JTAG 连接器 - J18 (续)

引脚	引脚名称	信号名称
20	TRD1.1	无连接
21	TRD0.2	JTAG_EMU1
22	TRD1.2	无连接
23	TRD0.3	EMU4
24	TRD1.3	无连接
25	TRD0.4	EMU5
26	TRD1.4	无连接
27	TRD0.5	EMU6
28	TRD1.5	无连接
29	TRD0.6	EMU7
30	TRD1.6	无连接
31	TRD0.7	EMU8
32	TRD1.7	无连接
33	TRD0.8	EMU9
34	TRD1.8	无连接
35	TRD0.9	EMU10
36	TRD1.9	无连接
37	TRD3.0	EMU11
38	TRD2.0	无连接
39	TRD3.1	EMU12
40	TRD2.1	无连接
41	TRD3.2	EMU13
42	TRD2.2	无连接
43	TRD3.3	EMU14
44	TRD2.3	无连接
45	TRD3.4	EMU15
46	TRD2.4	无连接
47	TRD3.5	EMU16
48	TRD2.5	无连接
49	TRD3.6	EMU17
50	TRD2.6	无连接
51	TRD3.7	EMU18
52	TRD2.7	无连接
53	TRD3.8	EMU19
54	TRD2.8	无连接
55	TRD3.9	无连接
56	TRD2.9	无连接
57	GND	DGND
58	GND	DGND
59	TR_CLK3	无连接
60	TR_CLK2	无连接
61	GND	DGND
62	GND	DGND
63	GND	DGND
64	GND	DGND

表 2-24. JTAG USB Micro-AB 连接器 - J19

引脚	引脚名称	信号名称
1	VBUS	VUSB_JTAG
2	DM	EMU_USB_DM
3	DP	EMU_USB_DP
4	ID	无连接
5	GND	DGND
S1	S1	GNDUSBJ
S2	S2	GNDUSBJ
S3	S3	GNDUSBJ
S4	S4	GNDUSBJ

表 2-25. USB 端口 1 USB3.0 标准 A 型连接器 - J23

引脚	引脚名称	信号名称
1	VBUS	VUSB_VBUS1
2	DM	USB1_CONN_DM
3	DP	USB1_CONN_DP
4	GND	DGND
5	STDA_SSRX-	USB1_3_0_STDA_SSRX-
6	STDA_SSRX+	USB1_3_0_STDA_SSRX+
7	GND_DRAIN	DGND
8	STDA_SSTX-	USB1_3_0_STDA_SSTX-
9	STDA_SSTX+	USB1_3_0_STDA_SSTX+
S1	S1	GNDUSB1
S2	S2	GNDUSB1

表 2-26. USB 端口 2 USB2.1 Micro-AB 连接器 - J45

引脚	引脚名称	信号名称
1	VBUS	VUSB_VBUS2
2	DM	USB2_CONN_DM
3	DP	USB2_CONN_DP
4	ID	USB2_ID
5	GND	DGND
S1	S1	GNDUSB2
S2	S2	GNDUSB2
S3	S3	GNDUSB2
S4	S4	GNDUSB2

表 2-27. CAN 接头连接器 - J38

引脚	信号名称
1	VCAN1
2	CAN1_H
3	CAN1_L

表 2-27. CAN 接头连接器 - J38 (续)

引脚	信号名称
4	GND_CAN1
5	无连接

表 2-28. Profibus DB9F 连接器 - J14

引脚	信号名称
1	无连接
2	无连接
3	PROFIBUS_A
4	无连接
5	GND_PROFI
6	VPROFI
7	无连接
8	PROFIBUS_B
9	无连接

表 2-29. RS-485 接头连接器 - J39

引脚	信号名称
1	RS485_A
2	RS485_B
3	DGND

表 2-30. PCIe 连接器 - J22

引脚	引脚名称	信号名称
B1	+12V	V12_0D
B2	+12V	V12_0D
B3	+12V	V12_0D
B4	接地	DGND
B5	SMCLK	PCIE_SMB_CLK
B6	SMDAT	PCIE_SMB_DATA
B7	接地	DGND
B8	+3.3V	V3_3D
B9	TRST#	PCIE_TRSTn
B10	+3.3V AUX	V3_3AUX_PCIE
B11	WAKE#	PCIE_WAKEn
B12	CLKREQ#	无连接
B13	接地	DGND
B14	HSOp(0)	PCIECONN_PETp0
B15	HSOn(0)	PCIECONN_PETn0
B16	接地	DGND
B17	PRSNT2#	DGND
B18	接地	DGND

表 2-30. PCIe 连接器 - J22 (续)

引脚	引脚名称	信号名称
A1	PRSNT1#	PCIE_CRDPRESENT
A2	+12V	V12_0D
A3	+12V	V12_0D
A4	接地	DGND
A5	TCK	PD 至 DGND
A6	TDI	PU 至 V3_3D
A7	TDO	TP20
A8	TMS	PU 至 V3_3D
A9	+3.3V	V3_3D
A10	+3.3V	V3_3D
A11	PERST#	PCIE_PERSTn
A12	接地	DGND
A13	REFCLK+	PCIE_REFCLKP
A14	REFCLK-	PCIE_REFCLKN
A15	接地	DGND
A16	HSIp(0)	PCIE_PERp0
A17	HSIn(0)	PCIE_PERn0
A18	接地	DGND

2.14 EVM 重要声明

请参阅[评估模块的标准条款和条件 \(SSZZ027\)](#)。

3 AM5724x IDK EVM 中已知的缺陷

3.1 电源解决方案不足以完全满足 PCIe 插件卡要求

AM572x IDK EVM 支持与 PCIe x1 插件卡兼容。它不符合 PCIe 卡机电 (CEM) 规范。具体而言, 电路板不提供 CEM 建议的电源。它在 3.3V/3.3V_AUX 输入引脚上提供高达 0.5A 的电流, 在 12V 输入引脚上提供高达 0.5A 的电流。此外, 实施的根复合体设计不支持卡的热插拔。

3.2 AM572x IDK EVM 的早期版本未安装在整个工业温度范围内的 SOC 器件上

3.3 AM572x IDK EVM 不支持 eMMC HS200 模式

在所有运行模式下, eMMC 接口电压固定为 3.3V。这可以防止支持需要转换到 1.8V 的 HS200。AM572x IDK EVM 确实支持连接到 MMC1 端口的 SDCARD 的这种电压漂移。MMC1 端口位于 VDDSHV8 电源上, 该电源连接到 LDO1 PMIC 输出, 支持这种电压漂移以实施更高速模式。eMMC 连接到 VDDSHV11 电源, 电压固定为 3.3V。需要为 eMMC 提供 HS200 支持的电路板设计需要一种在软件控制下从 3.3V 转换到 1.8V 的解决方案。

3.4 PCIe PERSTn 线路在启动时未处于正常状态

该电路板不包含上拉或下拉电阻器, 因而不允许在启动时将该线路上拉至高电平。这样可能会导致 PCIe 链路训练失败。未来的软件版本需要正确控制 GPIO 输出引脚, 才能在启动时正确启用该功能。

3.5 EDIO 连接器 J4 和 J7 应支持 PRU1 和 PRU2 的实时调试

所选的引脚提供了对 PRU2 MII0 和 MII1 端口以及 PRU1 EDIO 端口的可见性。

3.6 HDQ 实施不正确

HDQ 旨在连接到扩展连接器。此引脚与搭配摄像头连接器使用的 XREF_CLK3/CLKOUT3 进行多路复用, 因此为摄像头连接器实施的时钟选项阻止在不增加导线的情况下使用 HDQ。这可以通过在 R905 和 R300 的开路焊盘之间添加一根导线来启用。

3.7 在电源通电期间拔下后再重新插入电源插头可能会造成损坏

在电源通电期间移除并再次插入电源插头可能会损坏 AM572x IDK EVM 和/或连接到电路板的其他器件, 例如提供备用接地路径的仿真器。如果需要, 从外部电源移除交流电源是一种更为安全的方法。还建议外部电源将公用回路接入大地。如果无法实施, 可能需要在电路板接地端与大地之间提供单独的连接。在此测试期间, 反复循环主电源开启和关闭的测试装置可能会始终将电路板接地端连接到大地上。

3.8 PMIC 的软件关断不起作用

实施 PMIC 是为了在 AM5728 SOC 中启动任何复位时支持 PORz 的生成。这通过将 PMIC BOOT1 拉至 VRTC 来实施。这种做法的副作用是同时要求将 PMIC GPIO7/POWERHOLD 拉高。这导致无法通过软件关闭的“常开”设计。需要使用类似在 X15 GP EVM 上实施的外部 PORz 脉冲发生器来启用此功能。更多信息, 请参阅勘误文档中的 i862。

3.9 PMIC 实现方案不支持所需的 SOC 关断序列

AM5728 SOC 要求其电源按正确顺序开启和关闭定序, 以保持 [AM572x Sitara 处理器器件版本 2.0 数据手册 \(SPRS982\)](#) 中所述的可靠性。如果在 PMIC 的主电源崩溃之前至少 1.1ms 将 PMIC RESET_IN 驱动为低电平, PMIC 可以强制执行这种启动及关断序列。但是, AM572x IDK EVM 设计不包含用于此用途的电路。有关所需电路的示例, 请参阅 AM571 IDK EVM 设计 (v1.3 或更高版本)。

3.10 USB 端口提供 UART 控制台和 XDS100 仿真, 该端口与 EVM 电路板电源不隔离

每当 EVM 电源循环时, 支持 UART 控制台和 XDS100 仿真的 USB 连接也会断开。由于此端口在恢复电源后需要时间进行枚举, 因此初始控制台输出可能会丢失。此外, 当 EVM 未通电时, 这会导致从 USB VBUS 返回到 EVM 的功耗泄漏。请参阅 AM571 IDK EVM 设计 (v1.3 或更高版本), 了解所需电路的示例, 该电路将允许 USB 电桥保持正确供电并与 EVM 隔离以防止这些负面影响。

3.11 摄像头接头处需要 47µF 电容器

已发现摄像头视频输入不稳定。其解决方案是在摄像头接头的电源引脚处添加一个 47µF 电容器。这已在 AM571x IDK EVM v1.3 及更高版本上实现。

3.12 去耦电容器未体现 AM572x PDN 的建议

去耦电容器未体现 [AM572x GP EVM 电源仿真应用报告 \(SPRABY8\)](#) 中所述的 AM572x PDN 建议

最新版本的 AM571x IDK EVM 中已更正了这些内容。有关所需电路的示例，请参阅 AM571 IDK EVM 设计 (v1.3 或更高版本)。

3.13 CCS 系统复位失败

热复位和配置为热复位的仿真复位事件会导致德州仪器 (TI) Code Composer Studio™ (CCS) 集成开发环境 (IDE) 发出错误消息。这是由于复位文字错误，其要求全部复位才能触发 PORz 低电平事件。由于 CCS 在启动热复位时不会这样做，因此它会失去其上下文并发出错误。较新版本的 CCS 可以更好地处理此事件，但始终会生成错误消息。

3.14 AM572x IDK EVM 设计含有两个可能不必要的钳位电路

在对断电时序的早期研究中，确定双电压 I/O 单元电源 (VDDSHVx) 的每个 3.3V 电源都需要钳位。这强制实施了 [AM572x Sitara 处理器器件修订版本 2.0 数据手册 \(SPRS982\)](#) 图 5-3 中所示的要求，也就是即使在斜升或斜降期间，3.3V 电源输入也不得超过 VDD18V 电源电压 2.0V。AM572x IDK EVM 设计在 V3_3D 上包含这些钳位电路（为几乎所有 VDDSHVx 电源供电）和 VSDMMC（为结合 MMC1 上的 SDCARD 使用的 VDDSHV8 供电）。后来确定，保持器件可靠性的唯一方法是完全执行 [AM572x Sitara 处理器器件修订版本 2.0 数据手册 \(SPRS982\)](#) 图 5-1 和 5-2 中显示的电源序列要求。配套 PMIC TPS6590377 经过增强，可提供缩短的关断序列，从而在 PMIC 输入可保持电源的时间段（约 1ms）内强制执行 DM 要求。PMIC 还具有电源放电电阻器，可在电源关闭时快速下拉电源。配套 PMIC 中的这两项功能使得钳位电路变得多余。然而，使用 REGEN1 通过电源开关为 VDDSHVx 电源供电的设计仍需要钳位电路。可用的电源开关不能足够快地对电源放电。

3.15 连接到 osc0 的晶体需要具有 50ppm 或更高的长期精度

连接到 osc0 的晶体需要具有 50ppm 或更高的长期精度，因为它会生成用于以太网接口的时钟。电流晶体具有 30ppm 精度和 50ppm 温度变化，并具有 80ppm 的组合容差。此外，该器件的老化率为每年 2ppm。

3.16 软件必须针对 0pf 负载电容对 CDCE913 进行编程

软件必须对 CDCE913 进行编程以适应 0pf 负载电容，使晶体能够以其目标频率工作。可以将晶体负载电容器添加到振荡器电路，以允许生成的时钟以所需的标称频率输出，从而无需进行这个编程。CDCE913 内的默认电容为 10pF，因此电容器 C172、C173、C193 和 C194 应该为 8pF。请参阅 [CDCE \(L\) 913：“支持 SSC 以降低 EMI 的灵活低功耗 LVC MOS 时钟发生器”数据手册 \(SCAS849\)](#)，了解更多信息。另请注意，这些时钟发生器用于驱动以太网电路，因此节 3.15 中的相同晶体精度要求也适用于这些晶体。

3.17 保护二极管 D2 的额定电压应为 5V

保护二极管 D2 的值错误。它用于在 IDK 所连接电压过大时传导电流。这种电流浪涌应在 IC 损坏之前将保险丝熔断。当前器件 SMCJ26CA 的额定电压为 26V。应将其替换为 SMCJ5.0A，以保护 5V 输入电源电路。

3.18 U9 和 U15 的 PHY 地址 LSB 可能会错误地锁存

U9 和 U15 的 PHY 地址 LSB 由 PHY COL 引脚在复位释放期间的信号电平决定。PHY 在该引脚上连接了一个下拉电阻器，用于锁存值 0。遗憾的是，此引脚也连接到某个 RJ-45 连接器 LED，该 LED 在复位期间将信号拉至大约 1.4V 的未定义电压。因此，PHY 地址可能会错误地锁存值 1。LED 电路应配置为高电平有效指示，与 LED 的连接通过接地阴极反向。这样就可正确锁存地址的 LSB。有关更多信息，请参阅 [TLK1XX 设计和布局指南应用报告 \(SLVA531\)](#) 的第 6 节。当前软件应变方法使用下拉电阻器对 RXLINK 引脚进行编程，然后通过 GPIO 对 PHY 复位发出脉冲，从而使其正确锁存 PHY 地址。

3.19 3.3V 钳位电路需要更大裕度

3.3V 钳位电路调得过近，因此如果 1.8V 电源为 5% 低电平、3.3V 电源为 5% 高电平，则钳位开始导通。将电阻器 R897 替换为 24.3K Ω 电阻器可提供适当的容差，因此电路将在 1.75V 的增量电压而非 1.5V 的电流设置下开始导通。

3.20 当前 PMIC 不提供强制断电序列

当前 PMIC 不提供 [AM572x Sitara 处理器器件版本 2.0 数据手册 \(SPRS982\)](#) 中所示的强制断电序列。量产 IDK EVM 包含 TPS6590377 PMIC，它会在错误的时间关闭 DDR 电源。TPS6590379 PMIC 中修正了默认编程。此器件将用于将来的构建。

3.21 PMIC OSC16MCAP 引脚错误接地

TPS659037x PMIC 上的 OSC16MCAP 引脚应连接到 2.2 μ F 电容器并接地。遗憾的是，此 IDK EVM 的所有版本都将该引脚直接接地。尽管使用了许多 IDK EVM，但将 OSC16MCAP 引脚直接接地可能会损坏 TPS659037x PMIC。运行可能变得不稳定或完全失败。必须修正复制了此设计错误的的设计。

4 修订历史记录

Changes from Revision E (September 2019) to Revision F (October 2025)	Page
• 添加了 HDMI 商标信息.....	2

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月