

EVM User's Guide: TMDXIDK5718EVM

AM571x 工业开发套件 (IDK) 评估模块 (EVM)



说明

TMDXIDK5718 : AM571x 工业开发套件 (IDK) 支持搭载 Cortex® A-15 的单核 AM57x , 专为工业应用而设计。

- 支持同步 6 端口以太网 : 2 个 RGMII 和 4 个 MII
- 集成工业以太网和现场总线协议 , 可同时进行主/从、主/从或从/从运行
- PCIe 和 GPMC 扩展端口 , 用于快速并行外部接口
- 摄像头子卡 , 用于支持机器视觉应用
- 可选 10" 电容式触控显示屏 , 用于可扩展的 HMI 应用
- 支持低延迟确定性 TI-RTOS 和用于 HLOS 的 RT-Linux。还提供其他合作伙伴操作系统支持。

特性

- 同步 6 端口以太网
- 集成式工业以太网和现场总线协议
- 1GB DDR、16GB 嵌入式多媒体卡 (eMMC)、32MB 四通道串行外设接口 (QSPI) NOR 闪存
- 随附摄像头子卡



此设计采用了 HDMI® 技术。

1 评估模块概述

1.1 简介

本文档介绍了 AM571x 工业开发套件 (IDK) 评估模块 (EVM) (器件型号 TMDXIDK571x) 的硬件架构，该模块支持德州仪器 (TI) Sitara™ Arm® Cortex-A15 AM571x 处理器系列。

1.2 器件信息

AM571x IDK 是一个独立的测试、开发和评估模块，支持开发人员为工业控制和工业通信应用编写软件和开发硬件。它已配备 TI AM5718 处理器及定义的一组特性，可让您体验使用各种串行或以太网接口的工业通信解决方案。使用标准接口，AM571x IDK 可以连接到其他处理器或系统，并充当通信网关或控制器。它还可直接用作连接工业通信网络的标准远程 I/O 系统或传感器。

AM571x IDK 包含嵌入式仿真电路，可帮助开发人员快速开始使用该 IDK。嵌入式仿真逻辑允许使用标准开发工具（例如德州仪器 (TI) Code Composer Studio™ 集成开发环境 (IDE)）进行仿真和调试，只需将 USB 电缆连接到基于 Windows® 的计算机。

AM571x IDK EVM 的标准 (4 端口以太网) 配置提供以下功能：

- 两个千兆位 (1000Mb) 金属端口，通过 PHY/RGMII 连接到片上以太网交换机
- 两个 100Mb 金属端口，通过 PHY/MII 连接到 PRU-ICSS 子系统
- 显示并行接口 (DPI) 视频输出 1 的 LCD 面板输出

通过移除接头分流器进行重新配置，可提供备用 6 端口以太网配置：

- 两个千兆位 (1000Mb) 金属端口，通过 PHY/RGMII 连接到片上以太网交换机
- 四个 100Mb 金属端口，通过 PHY/MII 连接到 PRU-ICSS 子系统

处理器软件开发套件 (SDK) 包中提供了对于 AM571x IDK EVM 的软件支持。这包括 Linux 与 RTOS 支持。

2 AM571x 工业开发套件 (IDK) 评估模块 (EVM) 硬件

2.1 功能说明

AM571x IDK EVM 在具有接口电路、存储器 IC 和 AM5718 处理器周围连接器的单一电路板上实施。该电路板还包含电源转换电路，可通过单个 +5V 输入高效生成所需的电源电压。如前所述，该 EVM 随附一个插入主板的单独摄像头模块。可选的 LCD 面板和触摸屏组件可单独购买并安装在主板上。

图 2-1 展示了 AM571x IDK EVM 的功能方框图。

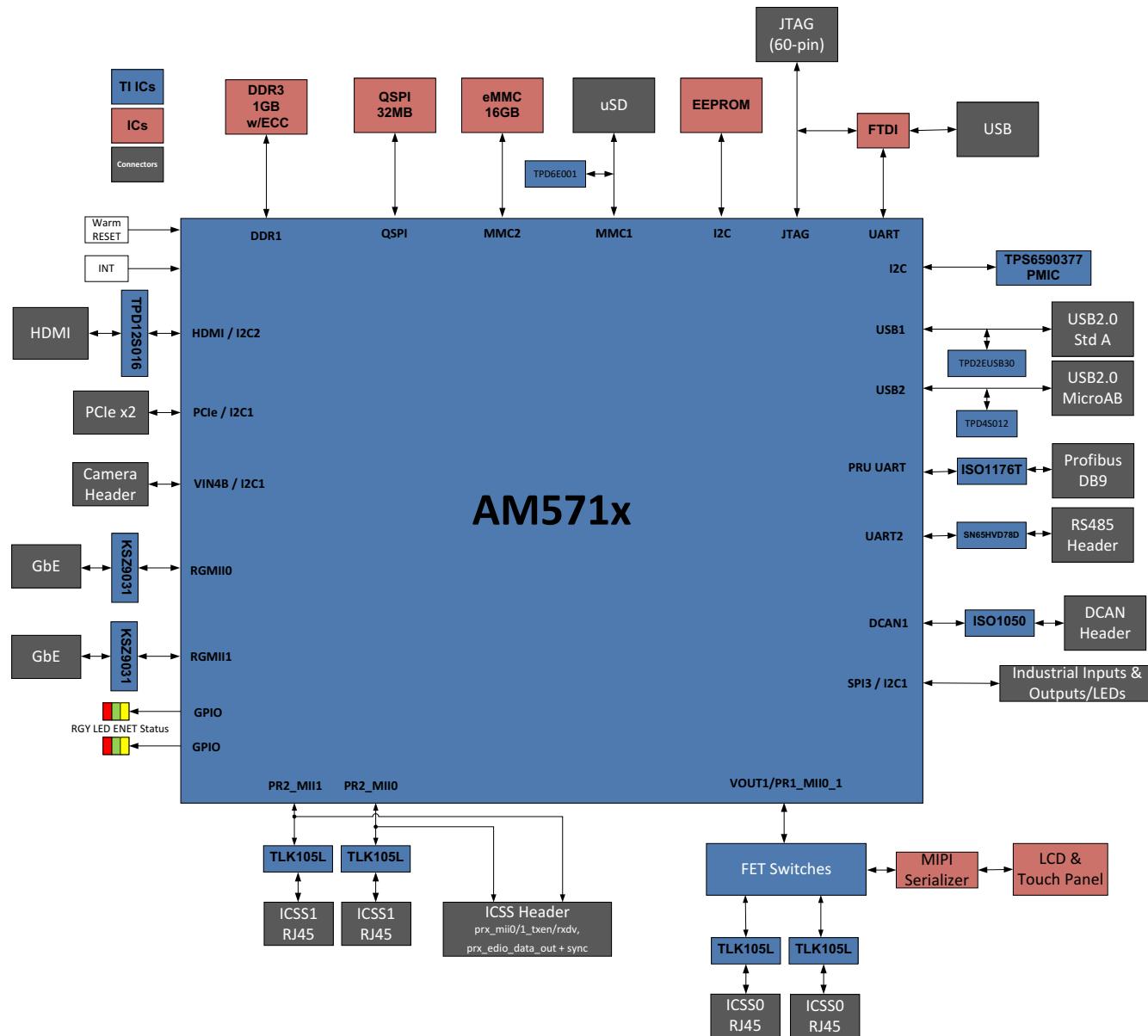


图 2-1. AM571x IDK EVM 方框图

2.1.1 处理器

AM5718 处理器是此 IDK EVM 的中央处理器。在 AM5718 处理器周围的板上实施的接口电路、存储器 IC 和连接器可为该平台上可用的许多工业通信接口提供开发支持。有关该处理器的详细信息，请参阅 [AM571x Sitara 处理器器件修订版本 2.0 数据手册 \(SPRS957\)](#) 和 [AM571x Sitara 处理器技术参考手册 \(SPRUHZ7\)](#)。

AM571x IDK EVM 包含用于引导模式控制输入 SYSBOOT[15..0] 的系统配置。可以使用电阻器对它们进行搭接配置。默认配置将能满足大多数开发人员的需求。支持电阻器重新配置，以便您可以探索 AM571x 处理器的其他启动配置。有关更多详细信息，请参阅 [节 2.3](#)。

2.1.2 时钟

处理器的主时钟源自 20MHz 晶体。AM571x 处理器中的板载振荡器会根据 AM571x 处理器内的需要，生成基本时钟和后续模块时钟。该电路板设计支持连接到 RTC 块的晶体，但不需要这样做，因为该器件不支持仅 RTC 模式。

2.1.3 复位信号

AM571x 处理器包含 3 个复位输入以及一个指示正在进行复位的输出。复位引脚为：

- PORz : PORz 是一种硬复位功能，可复位一切，包括仿真逻辑。它还将大多数输出置于三态。
- RESETn : RESETn 是一般通过控制逻辑或仿真驱动的器件复位。
- RTC_PORz: 必须与 PORz 同时驱动的 RTC 模块的单独 PORz。 (请注意，只要在相同电压下驱动 VDDSHV3 和 VDDSHV5，就只能直接连接 PORz 和 RTC_PORz。)
- RSTOUTn : SOC 的输出信号，指示器件已进入 RESET 状态。此项用于复位必须与处理器同时复位的其他电路。

有关 AM571x 处理器中这些复位引脚行为的更多详细信息，请参见 [AM571x Sitara 处理器器件版本 2.0 数据手册 \(SPRS957\)](#)。IDK 上具有按钮可以启动 RESETn 或 PORz 输入。SW1 可以驱动 PORz 有效 (低电平)，SW2 可以驱动 RESETn 有效 (低电平)。

所有 AM571x 器件中都有一个器件勘误表，可防止使用独立于 PORz 的 RESETn (请参阅 [AM571x Sitara 处理器器件勘误表 \(SPRZ436\)](#) 中的 i862 “重置应使用 PORz”)。应变方法是：即使器件复位来自内部启动器，只要发生器件复位，也会生成 PORz。这是通过与 IDK EVM 上的 AM571x 器件配对的 PMIC 配合来实施的。来自 AM571x 器件的 RSTOUTn 输出连接到 PMIC 的 NRESWARM 输入。这将发起重新启动，将 RESET_OUT 驱动为低电平并将所有电压复位为其初始值。由于 PMIC 的 RESET_OUT 连接到 AM571x 器件中的 PORz，因此会在 SOC 上强制进行硬复位，以满足勘误表应变方法的需求。

通过按下启动按钮 SW3 来启动 AM571x IDK EVM。在客户设计中，POWERHOLD 输入可以连接到 VRTC_OUT，以便电路板在主电源稳定后立即上电。

PMIC 的配置从 NRESWARM 输入提供 RESET_OUT，可创建常开实施。这种常开运行模式可以防止 IDK 的软件关断。客户设计可以具有电源正常监控电路 (例如 TPS3808)，该电路连接到与 RESET_IN 相连的 PMIC 主电源，如 AM571x IDK EVM 原理图 (v1.3) 中所示。TPS3808 可以检测到主电源电压下降，然后触发 PMIC 以执行符合 [AM571x Sitara 处理器器件版本 2.0 和 2.1 数据手册](#) 中要求的受控关断。

2.2 电源

本节介绍如何生成设计所需的电源。

2.2.1 供电方

AM571x IDK EVM 使用外部 5V 电源。5V 电源输入转换为不同的电压电平，以向 AM571x 处理器和其他电路提供电源输入。

早期版本的 AM571x IDK EVM 随 GlobTek, Inc. 外部电源提供，器件型号为 TR9CA6500LCP-N，型号为 GT-43008-3306-1.0-T3。该外部电源的额定输出电压为 +5VDC，输出电流高达 6.5A。该外部电源符合适用于全球大多数地点的区域产品监管/安全认证要求。如果您无法使用此耗材，则必须获得额定功率与您所在位置经批准的额定功率相同的电源。

请注意，由于国际关注的问题，最近出售的 IDK EVM 的包装盒中不附带电源。另请注意，上面列出的电源已停产。制造商提供了直替件。该直替件是 TR9CA8000LCPI (R6B)，可从 Digikey 等分销商处获得。

AM571x IDK EVM 包含一个直角安装电源连接器，该连接器接受中心引脚上的 +5VDC 电源输入，外部外壳作为公用回路。电源连接器接受内径为 2.5mm、外径为 5.5mm 的匹配插头。

在电源通电期间移除并再次插入电源插头可能会损坏 AM571x IDK EVM 或连接到电路板的其他器件，例如提供备用接地路径的仿真器。如果需要，从外部电源移除交流电源是一种更为安全的方法。

建议外部电源将公用回路连接到大地。如果无法实施，可能需要在电路板接地端与大地之间提供单独的连接。为此，添加了端子块 J53。

2.2.2 TPS6590377 PMIC

通过 TPS6590377 电源管理 IC (PMIC) 满足处理器的电源要求。AM571x 处理器的电源时序要求也由 TPS6590377 PMIC 来处理。[图 2-2](#) 显示了从 TPS6590377 PMIC 到 AM571x 处理器的电源连接。

有关所需电源电压和电源时序的更多信息，请参阅 [AM571x Sitara 处理器器件版本 2.0 数据手册 \(SPRS957\)](#)。另请参阅 [TPS659037 处理器电源管理单元 \(PMU\) 数据手册 \(SLIS165\)](#) 和 [TPS659037 为 AM572x 和 AM571x 供电用户指南 \(SLIU011\)](#)，了解有关其运行情况的详细信息。

请注意，AM571x IDK EVM 的量产版本使用 TPS6590377 PMIC，可提供最新器件版本 AM5718 处理器所需的电压。Beta 原型 IDK EVM 单元使用 TPS6590375 PMIC，而 Alpha 原型 IDK EVM 单元使用 TPS6590372 PMIC。

2.2.3 AVS 控制

AM571x 处理器在其内核逻辑中耗用大部分功耗。因此，尽可能减小向该内核逻辑提供的电压可以尽可能降低功耗。SmartReflex™ 技术用于提供此优化解决方案。

这个内核逻辑被分为多个段，每个段都可以单独控制。这样，一些处理块需要更高性能的应用可以通过增加电源电压来实施更高的性能水平，而其他不需要相同性能水平的处理块可以在较低电压下运行，从而进一步优化系统功耗。

TPS6590377 PMIC 连接到 AM5718 处理器上的 I2C1。这使得应用软件可以单独地控制 AVS 电源输出。它还允许应用控制 LDO1 生成的电压，该电压用于 SDIO 接口，该接口根据工作模式在 1.8V 或 3.3V 电压下运行。

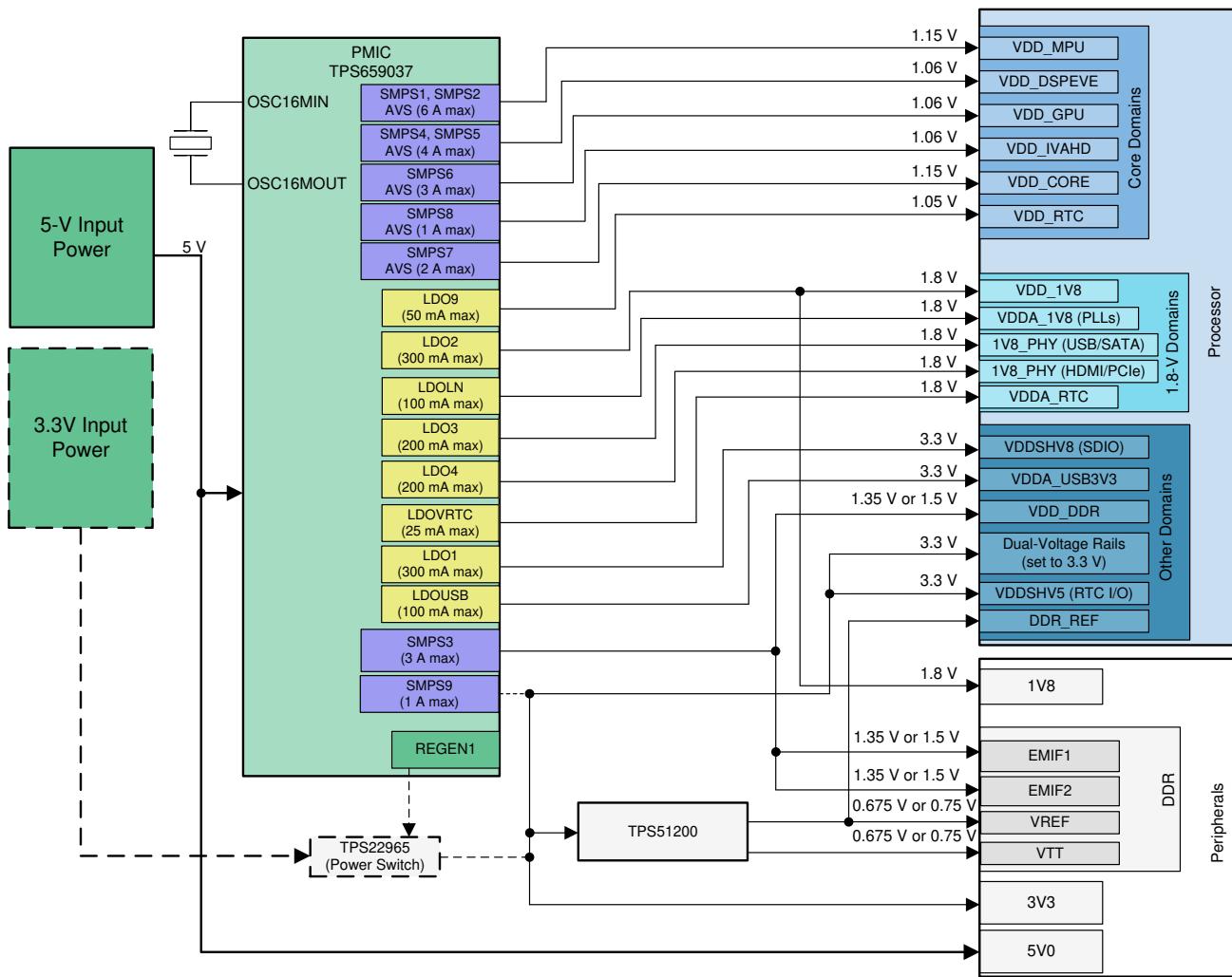


图 2-2. 从 TPS6590377 PMIC 到 AM571x 处理器的连接

2.2.4 其他电源

AM571x IDK EVM 包含 8 个其他支持接口和存储器电路的功率转换器件：

- TPS63010 降压/升压转换器：该转换器从主电源输入生成 5.0V 电压。它为工业接口电路、HDMI 接口和 USB 主端口提供此电压。
- TPS61085 升压转换器：该转换器从主电源输入生成 12.0V 电压。它为工业接口电路及 PCIe 卡连接器提供电压。
- TPS51200 DDR 终端电压 LDO (各 2)：该 LDO 提供 DDR3 存储器接口所需的推挽端接电流。每个 DDR3 EMIF 都实施一个。
- LP38693ADJ 低压降稳压器：此 LDO 可生成 3.7V LCD 偏置电压。
- TPS61081DRC LCD 背光发生器：此升压转换器可生成 LCD 背光源电源。
- TPS71712 低压降稳压器：此 LDO 可生成 LCD 驱动器逻辑所需的 1.2V 电源。
- TPS76650 低压降稳压器：此 LDO 可生成 Profibus 接口所需的 5.0V 电源。
- R1Z-3.305HP 隔离式直流/直流电源：该转换器为 DCAN 接口生成与板载 3.3V 主直流电源隔离的 5.0V 电压。

2.3 配置/设置

本节讨论电路板配置。

2.3.1 启动配置

各种启动配置可以使用 SYSBOOT[15..0] 引脚上提供的上拉/下拉电阻组合进行设置。在 PORz 引脚置为无效后，会锁存引导配置引脚。有关更多详细信息，请参阅 [AM571x Sitara 处理器器件修订版本 2.0 数据手册 \(SPRS957\)](#)。AM571x IDK EVM 默认配置为 0x8106 以从 SDCARD 启用 UBOOT/Linux 启动。此启动模式选择的次级启动器件为 QSPI1。

2.3.2 I₂C 地址分配

AM571x IDK EVM 包含多条连接到处理器上主端口的内部集成电路 (I₂C) 总线。每条总线包含一个或多个 I₂C 从器件，它们必须具有唯一的地址以防止争用。[表 2-1](#) 和 [表 2-2](#) 分别列出了连接到总线 I₂C1 和 I₂C2 的 I₂C 从器件的地址。

表 2-1. I₂C1/IND_I₂C

I ₂ C 从器件	地址
TPS590377 PMIC , U3	0x58、0x59、0x5A、0x5B、0x12
摄像头接头 , J9	未定义
CDCE913 以太网时钟发生器 A , U23	0x65
TPIC2810 工业输出驱动器 , U89	0x60
LCD 面板驱动程序 TC358778 , U73	0x0E
触摸屏 FPC 连接器 , J17	—
ID 存储器 EEPROM , U33	0x50
PCIe 卡连接器 , J52	未定义
扩展连接器 , J21	未定义

表 2-2. I₂C2/AM571X_HDMI_DDC

I ₂ C 从器件	地址
HDMI 桥接器 , U46	—
CDCE913 以太网时钟发生器 B , U25	0x65

备注

SCL/SDA 名称在 AM57xx 器件上的 HDMI DDC 端口和 I₂C2 端口之间交换 – I₂C2 与 U25 的原理图连接必须反向。

2.3.3 EEPROM 接头

每个 AM571x IDK EVM 都有唯一序列号。此序列号印在 IDK 上的贴纸上，并编程到通过 I₂C 总线连接到 AM5718 处理器的 EEPROM 存储器件中。EEPROM 还包含电路板详细信息，例如板类型、版本、配置等。此信息用应用软件可以读取的已知格式存储在 EEPROM 开头的结构中。这些值全部通过每个字段中第一个字符存储，或通过每个字段中存储在最低可寻址位置的 MSB 存储。[表 2-3](#) 列出此接头定义中的所有字段。

表 2-3. EEPROM 接头

名称	大小 (字节)	内容
接头	4	MSB 0xEE3355AA LSB
电路板名称	8	ASCII “AM571IDK” 中的电路板名称 = AM571x 工业开发套件 EVM。
版本	4	ASCII “1.3A” 中的电路板的硬件版本代码 = 修订版 01.3A
Serial Number	12	电路板的序列号。这是一个包含 12 个字符的字符串，即：WWYY4P52nnnn，其中 WW = 生产年份的 2 位数周数，YY = 生产的 2 位数年份，nnnn = 递增的电路板编号。
配置选项	32	显示此电路板上的配置设置的代码。保留。

表 2-3. EEPROM 接头 (续)

名称	大小 (字节)	内容
以太网 MAC 地址 #0	6	分配给 AM571x IDK EVM 的以太网 MAC 地址 #0。这是可以用于工业接口端口的地址块中的第一个地址。
以太网 MAC 地址 #5	6	分配给 AM571x IDK EVM 的以太网 MAC 地址 #5。这是可以用于工业接口端口的 6 个连续地址块中的最后一个地址。
可用	32696	可以用于存储其他非易失性代码/数据的用户空间。

2.3.4 JTAG 仿真

AM571x IDK EVM 通过 USB Micro-AB 连接器 J19 和 FTDI 控制器支持嵌入式 XDS100V2 USB 仿真。该控制器由 USB VBUS 供电，因此只要 IDK 进行下电上电，就会保留与 PC 的仿真器连接。

AM571x IDK EVM 还具有 20 引脚 CTI JTAG 连接器 J18，可支持运行效率高于嵌入式 XDS100V2 仿真的标准外部仿真器。AM571x IDK EVM 不支持仿真跟踪功能。

2.4 支持的存储器

AM571x IDK EVM 支持板载存储器，包括 DDR3L SDRAM、SPI NOR 闪存、eMMC NAND 闪存和 I2C EEPROM。它还支持可添加存储器的 MicroSD 卡插槽。

2.4.1 DDR3L SDRAM

AM571x IDK EVM 设计支持单组 DDR3L SDRAM，该 SDRAM 连接到 AM5718 处理器上的 EMIF。EMIF 最多可支持 2GB 的 DDR3L SDRAM 内存，速度高达 1333MT/s。在 IDK EVM 上的 EMIF 上实施的 SDRAM 包含两个 4Gbit (256Mx 16) SDRAM，总共提供 1GB 的 DDR3L SDRAM 存储器。使用的 DDR3L SDRAM 存储器的器件型号为 MT41K256M16HA-125，包含 1600MT/s 操作时序。使用的封装为 96 焊球 TFBGA 封装。有关此存储器的存储器位置，请参阅 [AM571x Sitara 处理器技术参考手册 \(SPRUHZ7\)](#)。

EMIF 还含有连接到 ECC 字节通道的 SDRAM。目前，在 DDR3L 接口上使用 ECC 高度地受到 AM571x 器件中限制的约束。更多详细信息，请参阅 [AM571x Sitara 处理器器件勘误表 \(SPRZ436\)](#)。

2.4.2 SPI NOR 闪存

AM571x IDK EVM 支持采用 16 引脚 SOIC 封装的 Spansion 出品的 256Mb (32MB) SPI 闪存 (S25FL256S)。它连接到 AM5718 器件的 QSPI 端口。

2.4.3 板身份存储器

每个 AM571x IDK EVM 板都包含一个 256KB (32KB) 串行 EEPROM，其中包含特定于电路板的数据。此数据允许应用程序自动检测其正在运行的电路板的类型，并确定其版本以及可能的可选功能。其他硬件特定数据也可以存储在此存储器器件上。存储器器件的器件型号是采用 SOIC-8 封装的 CAT24C256WI-G。有关该存储器中存储数据的详细信息，请参阅 [节 2.3](#)。

2.4.4 SD/MMC

AM571x IDK EVM 上的 SD/MMC 连接器是 MicroSD 连接器 (器件型号 SCHA5B0200)。这是标准 SD/MMC 卡类型连接器。它连接到 AM571x 处理器的 MMC1 端口，该端口针对该用途进行了优化。有关支持的卡类型和密度，请参阅 [AM571x Sitara 处理器器件修订版本 2.0 数据手册 \(SPRS957\)](#) 和 [AM571x Sitara 处理器技术参考手册 \(SPRUHZ7\)](#)。

MMC1 端口的 SDWP 输入引脚连接到一个 2 引脚接头 J44。默认状态下，该引脚被拉至高电平。如果短接接头，会将引脚拉至低电平。该输入的极性是可编程的；因此，硬件不定义高电平或低电平是否表示写入保护处于活动状态。

在 SDCARD 连接器上实施的瞬态保护是 TPD6E001。

2.4.5 eMMC NAND 闪存

AM571x 处理器上的 MMC2 端口支持 eMMC 存储器器件，因为它具有 8 条数据线。eMMC 封装符合 JEDEC/MMC 标准。电路板已经过组装并成功通过 Kingston EMMC16G-S100 和 Micron MTFC16GAKAECN-2M WT 测试。这些是符合标准版本 5.0 标准的 16GB eMMC NAND 闪存存储器。

2.5 以太网端口

AM571x IDK EVM 支持最多四个连接到 PRU-ICSS 子系统的 100Mb 工业以太网端口，以及最多两个连接到集成以太网交换机的千兆位 (1000Mb) 以太网端口。可用端口的最终数量取决于选择的配置：

- 4 端口以太网模式：提供两个 100Mb 工业以太网端口和两个千兆位 (1000Mb) 以太网端口。
- 6 端口以太网模式：提供四个 100Mb 工业以太网端口和两个千兆位 (1000Mb) 以太网端口。

这些以太网模式之间的选择由接头 J51 控制。在接头 J51 上安装分流器将这些引脚短接在一起可启用 4 端口以太网模式。从这些引脚上移除分流器可实施 6 端口以太网模式。LCD 输出仅在选择 4 端口以太网模式时可用。

2.5.1 PRU-ICSS 上的 100Mb 以太网端口

AM571x IDK EVM 包含四个 100Mb 以太网端口，每个端口连接到工业 PHY/收发器 (TLK105L)，然后该端口通过集成磁性元件 J3、J5、J6 和 J8 连接到 RJ45 金属连接器。这些以太网收发器连接到 AM5718 处理器内的 PRU1 和 PRU2 子系统。表 2-4 显示了 PRU-ICSS 端口到 RJ45 连接器的映射。

没有使用 MII 接口上的 COL 功能。TLK105L 包含一项功能，必须通过软件启用该功能，从而在 COL 引脚上提供快速链路状态。因此，出于此目的，此引脚连接到 PRU-ICSS 端口的 RXLINK 输入。

测试接头 J4 和 J7 可用于支持实时代码开发。包含的信号可以用于简化探测。

收发器的复位与 AM5718 处理器的 PORz 复位同时驱动为低电平。每个收发器的复位也可以通过处理器单独的通用输入/输出 (GPIO) 信号单独驱动为低电平。每个 TLK105L 工业收发器中都提供了 25MHz 时钟。

表 2-4. PRU-ICSS 以太网端口

连接器	PRU-ICSS 端口	MDIO 地址	注释
J3	PRU1ETH0	PRU1 上的 0x0	并非在所有配置选择中都可供使用。MII 引脚与 VOUT1 多路复用到 LCD 桥接器。
J5	PRU1ETH1	PRU1 上的 0x1	并非在所有配置选择中都可供使用。MII 引脚与 VOUT1 多路复用到 LCD 桥接器。
J6	PRU2ETH0	PRU2 上的 0x0	
J8	PRU2ETH1	PRU2 上的 0x1	

2.5.2 千兆位 (1000Mb) 以太网端口

AM571x IDK EVM 包含两个连接到连接器 J10 (RGMII0) 和 J12 (RGMII1) 的千兆位 (1000Mb) 以太网 PHY/收发器 (KSZ9031RN)。这些千兆位以太网收发器通过 RGMII0 和 RGMII1 连接到 AM5718 处理器内的以太网交换机模块。

收发器的复位与 AM5718 处理器的 PORz 复位同时驱动为低电平。每个 KSZ9031RN 千兆位收发器都提供 25MHz 时钟。

2.6 USB 端口

AM571x IDK EVM 含有三个 USB 端口。两个端口连接到 AM5718 处理器上的 USB 外设 USB1 和 USB2。第三个端口通过 USB 来提供 XDS100V2 JTAG 仿真和 UART 控制台。此端口简化了使用支持此功能的计算机（例如基于 Windows 的计算机）的程序员的开发环境。

2.6.1 处理器 USB 端口 1

处理器端口 USB1 仅作为 USB 主机（主器件）实施。它仅支持 USB2.1（较高及较低）数据速率。电路板上的连接器 J23 是 USB2.1 标准 A 型连接器。此 USB 端口上实施的 ESD 器件是用于 DP 及 DM 线路的 TPD2EUSB30。

由于处理器 USB 端口 1 支持主机模式，因此它能够在 VBUS 引脚上驱动 5.0V 电源。TPS2065D 负载开关由 USB1_DRVVBUS 引脚控制用于该目的。

2.6.2 处理器 USB 端口 2

处理器端口 USB2 实施为 USB 主机 (主器件) 或 USB 设备 (从器件) 。它仅支持 USB2.1 (较高及较低) 数据速率。板上连接器 J45 是 USB2.1 Micro-AB 连接器。在此 USB 端口上实施的 ESD 器件是 TPD4S012 。

由于处理器 USB 端口 2 支持主机模式 , 因此它能够在 VBUS 引脚上驱动 5.0V 电源。TPS2051 负载开关由 USB2_DRVVBUS 引脚控制用于该目的。

USB2.1 标准根据 VBUS 引脚是主机还是器件 , 定义了不同的 VBUS 引脚电容范围。由于此端口可以执行其中任一操作 , AM571x IDK EVM 能够满足其中任一要求。该连接器的 VBUS 引脚包含一个适用于器件模式运行的 $4.7\mu F$ 电容器。在主机模式下运行时 , 可短接 2 引脚接头 J50 , 从而向 VBUS 引脚添加 $150\mu F$ 附加电容。此接头的分流器在原理图中显示为 M2 。该端口在发货时未安装在设备上 , 因为我们期望该端口主要用于设备模式。

2.6.3 FTDI USB 端口

FTDI 桥接器件通过 USB 来提供 XDS100V2 JTAG 仿真和 UART 控制台。电路板上的连接器 J19 是一个 USB Micro-AB 连接器 , 但只能通过 FTDI 桥接器件在器件 (从器件) 模式下运行。在此连接 FTDI 桥的 USB 端口上实施的 ESD 器件是 TPD2E001 。有关此功能的详细信息 , 请参阅 [节 2.3.4](#) 。

FTDI USB 器件的实施方式使其由通过 USB 电缆提供的 VBUS 电源供电。这允许 FTDI 器件在 AM571x IDK EVM 下上电期间保持完全正常运行。进而允许连接到 PC 的控制台端口保持活动状态 , 以允许在 AM5718 器件启动时立即从串行端口进行日志记录。此外 , 还能为 XDS100V2 JTAG 仿真器更快地重新连接。

2.7 PCIe

AM571x 处理器包含两个外设组件快速互连 (PCIe) 通道。这些可实施为单、双通道端口或两个单通道端口。PCIe 外设可配置为根复合体 (主器件) 或端点 (从器件) 。AM571x IDK EVM 实施了一个作为根复合体的单双通道端口。AM571x IDK EVM 在可接受标准 PCIe 端点卡的 $\times 4$ PCIe 母连接器中端接该双通道端口。

一个 2 引脚接头 J49 可用于独立于主 3V3 电源提供 3V3_AUX 电源。对于某些卡和 PCIe 驱动程序配置 , 需要执行此操作。由于大多数情况下都需要 3V3_AUX , 因此在收到电路板时 , 原理图中显示为 M1 的分流器应在收到电路板时安装。对于正在安装的卡 , 要确定此分流器是否仍然应安装 , 请参阅特定于设备的文档。

连接器的 PERSTn 复位与 AM5718 处理器的 PORz 复位同时被驱动为低电平。连接器的 PERSTn 复位也可以由来自处理器的 GPIO 信号驱动为低电平。来自处理器的 GPIO 信号也能阻止此复位。

为 PCIe 外设和 PCIe 连接器单独提供一个 100MHz 时钟。这些时钟是来自同一个低抖动源的缓冲输出。

AM571x IDK EVM 与标准 PCIe 插件卡兼容 , 但不完全符合 PCIe CEM 标准。该器件不支持热插拔 , 也不能为所有插件卡在 3.3V 和 12V 引脚上提供足够的电流。当前 , 每个电源上的电流限制为大约 0.5A 。

2.8 视频输入与输出

除了工业通信功能外 , AM571x 处理器系列还支持工业视频捕获和显示。AM571x IDK EVM 包含一个摄像头接头 , 用于连接包含摄像头传感器的模块 , 以及支持 LCD 面板显示和 HDMI 视频输出。

2.8.1 摄像头

AM571x IDK EVM 支持连接到 24 引脚 (2×12) 接头 J9 的摄像头子板。TI 定制设计的摄像头模块 (之前针对 AM437x IDK EVM 设计) 安装在此接头上。此接头连接到 AM5718 处理器上的 VIN4B 。

2Mp 摄像头板包含 Darling Industrial 摄像头模块 (器件型号 DC-OVBD420AH) 。摄像头模块包含 OmniVision OV2659 摄像头传感器。有关此传感器的最新文档 , 请联系 OmniVision 。

2.8.2 HDMI

AM571x IDK EVM 支持通过 AM5718 处理器上的 HDMI 端口驱动的 HDMI 连接器。电路板上的连接器 J24 是 HDMI 标准 A 型连接器。它通过 TPD12S016 HDMI 配套芯片来实施。该配套芯片提供 I₂C 电平转换缓冲器、5V 负载开关及多通道 ESD 保护。

2.8.3 LCD

AM571x IDK EVM 可提供带电容式触控覆盖层的可选 LCD 面板。AM5718 处理器为 LCD 面板驱动的视频输出位于 VOUT1 上。实施了 Toshiba 的 MIPI 桥接器件 TC358778，以将 VOUT1 引脚上的 24 位 RGB 转换为串行 MIPI RGB 流。LCD 面板随附 FPC 电缆，可插入 J16 (用于 MIPI 视频) 和 J17 (用于触摸屏控制器)。MIPI 桥接器件和触摸屏控制器均从处理器端口 I2C1 连接到 IND_I2C 链。

LCD 输出功能仅在 AM571x IDK EVM 配置为 4 端口以太网模式时可用。当 AM571x IDK EVM 配置为 6 端口以太网模式时，LCD 输出不再可用，因为 AM5718 器件上有相同引脚用于这两种功能。

备注

在接头 J51 上安装分流器将这些引脚短接在一起可启用 4 端口以太网模式。从这些引脚上移除分流器可实施 6 端口以太网模式。

2.9 工业接口

AM571x IDK EVM 上实施了其他工业接口，以帮助展示 AM57xx 系列处理器的灵活性。

2.9.1 Profibus

使用 ISO1176T 隔离器件、变压器和 TPS76650 LDO 稳压器，实施了符合标准的 Profibus 接口。该电路端接至 DB9F 连接器 J14。该 Profibus 接口由来自第一个 PRU-ICSS 块 PR1 的 UART0 驱动。

2.9.2 DCAN

AM5718 处理器包含两个控制器局域网 (DCAN) 接口。DCAN 端口 1 路由至 ISO1050 隔离器件，然后连接至 5 引脚接头 J38。R1Z-3.305HP 隔离式直流/直流电源为此 DCAN 接口提供隔离式 3.3V 电源。

2.9.3 RS-485

AM571x IDK EVM 在 3 引脚接头 J39 上包含一个 RS-485 接口。这是通过 SN65HVD78D 半双工 RS-485 收发器实施的。收发器控制半双工通信，还提供高压瞬态保护。该接口连接到用于 RX 和 TX 数据的 SOC 级 UART2 端口。UART TX 数据线路由 PR2_PRU1 进行监控，以便 PRU 代码可以监控 TX 活动，然后控制进入收发器的 DE 和 REN 线路。

2.10 用户界面

AM571x IDK EVM 包含可以提供工业输入和输出以支持开发的 GPIO 扩展器。输出端包含可立即提供反馈的 LED。还有一些三色 LED 连接到 GPIO 以支持开发。

2.10.1 三色 LED

有 6 个三色 LED 连接到 SOC GPIO 引脚，可用于支持开发。对每种颜色都分配了一个单独的 GPIO：红色、绿色和黄色。通过一次打开多个 GPIO 进行混色不能提供预期的结果，因为由于 LED 成分的物理特性，不同颜色具有不同的强度。三色 LED D16、D17、D18 和 D19 被指定为工业 LED。三色 LED D22 和 D23 被指定为状态 LED。

2.10.2 工业输入

对于工业 24V 数字输入，SN65HVS882 适用于工业数字输入的数字输入串行器用于接受来自 30 引脚 (15×2) I/O 扩展接头 J37 的标准信号。输入值在 AM5718 处理器的 SPI3 端口时钟控制下。

2.10.3 工业输出 / LED

I2C 转 8 位 LED 驱动器 TPIC2810 用于驱动八个工业输出 LED D5 至 D12。I2C 接口与 IND_I2C 总线上的其他器件一起连接到 AM5718 处理器的 I2C1 端口。八个 LED 驱动器输出也驱动至 I/O 扩展接头 J37。所有 LED 均为绿色。

2.11 引脚使用说明

2.11.1 功能接口映射

AM5718 器件的某些信号已连接到 EVM 上的固定器件，该情况下无法进行更改。但是，AM5718 器件的某些信号会根据配置文件设置连接到 AM571x IDK EVM 上的器件。

2.11.2 GPIO 引脚映射

开发人员可以根据需要单独启用 GPIO 引脚，作为输出和/或输入。可以将当前未分配用于其他外设的大多数 LVCMS 引脚定义为 GPIO 引脚。表 2-5 是对原理图以及引脚多路复用工具中建议设置的补充。列出了定义的每个 GPIO 引脚及相关的引脚名称、焊球编号和模式。最后一列列出了连接的可用物理上拉 (PU) 或下拉 (PD) 电阻器，或者在为 AM571x IDK EVM 提供的 pinmux 文件中定义的建议内部上拉或下拉电阻器。

表 2-5. GPIO 引脚映射

引脚名称	GPIO 编号	引脚编号	IDK 网络名称/功能	方向	上拉/ 下拉
MCASP2_AXR4	GPIO1_4	D15	AM57XX_INDEETHER_LED0_YEL	输出	EXT PD
MCASP2_AXR7	GPIO1_5	A17	AM57XX_INDEETHER_LED1_YEL	输出	EXT PD
GPMC_CS0	GPIO2_19	T1	AM57XX_STATUSLED1_YEL	输出	EXT PD
GPMC_CS3	GPIO2_21	P1	AM57XX_STATUSLED1_GRN	输出	EXT PD
GPMC_CLK	GPIO2_22	P7	6PORT_LCDn	输入	EXT PU
GPMC_ADVN_ALE	GPIO2_23	N1	GPIO_IND_LDn	输出	EXT PU
GPMC_OEN_REN	GPIO2_24	M5	GPIO_VPP_PWR_EN	输出	EXT PD
GPMC_WEN	GPIO2_25	M3	AM57XX_STATUSLED0_RED	输出	EXT PD
GPMC_BEN0	GPIO2_26	N6	AM57XX_STATUSLED0_GRN	输出	EXT PD
GPMC_BEN1	GPIO2_27	M4	AM57XX_STATUSLED0_YEL	输出	EXT PD
GPMC_WAIT0	GPIO2_28	N2	AM57XX_STATUSLED1_RED	输出	EXT PD
MCASP2_AXR6	GPIO2_29	B17	AM57XX_INDEETHER_LED1_GRN	输出	EXT PD
VIN2A_CLK0	GPIO3_28	E1	PRU1ETH0_INTn	输入	INT PU
VIN2A_DE0	GPIO3_29	G2	PRU1ETH1_INTn	输入	INT PU
VIN2A_FLD0	GPIO3_30	H7	PRU2ETH0_INTn	输入	INT PU
VIN2A_HSYNC0	GPIO3_31	G1	PRU2ETH1_INTn	输入	INT PU
VIN2A_VSYNC0	GPIO4_0	G6	AM57XX_INDEETHER_LED0_GRN	输出	EXT PD
VOUT1_FLD	GPIO4_21	B11	eMMC_RSTn	输出	EXT PU
MCASP1_ACLKR	GPIO5_0	B14	GB_ETH0_INTn	输入	EXT PU
MCASP1_FSR	GPIO5_1	J14	GB_ETH1_INTn	输入	EXT PU
MCASP1_AXR2	GPIO5_4	G13	PCIE_CRDPRESENT	输入	EXT PU
MCASP1_AXR3	GPIO5_5	J11	PCIE_WAKEn	输入	EXT PU
MCASP1_AXR4	GPIO5_6	E12	TOUCH_INT	输入	INT PU
MCASP1_AXR5	GPIO5_7	F13	GPIO_AM571X_USB2_ID	I/O	EXT PU
MCASP1_AXR6	GPIO5_8	C12	GPIO_PRU1_ETH_RESETn	输出	EXT PU
MCASP1_AXR7	GPIO5_9	D12	GPIO_PRU2_ETH_RESETn	输出	EXT PU
UART3_RXD	GPIO5_18	V2	GPIO_PCIE_SWRSTn	输出	INT PU
UART3_TXD	GPIO5_19	Y1	GPIO_PCIE_RSTDRVn	输出	INT PU
MCASP2_AXR5	GPIO6_7	B16	AM57XX_INDEETHER_LED1_RED	输出	EXT PD
GPIO6_14	GPIO6_14	E21	CAM_ENn	输出	摄像头板上的 PU/PD
GPIO6_15	GPIO6_15	F20	GPIO_TOUCH_RESETn	输出	EXT PU
GPIO6_16	GPIO6_16	F21	PMIC_INT	输入	INT PU
XREF_CLK2	GPIO6_19	B26	AM57XX_INDEETHER_LED0_RED	输出	EXT PD
SPI1_SCLK	GPIO7_7	A25	AM57XX_AUDIOBUZZER_TRIG	输出	EXT PD
SPI1_D1	GPIO7_8	F16	AM57XX_INDEETHER_LED2_GRN	输出	EXT PD

表 2-5. GPIO 引脚映射 (续)

引脚名称	GPIO 编号	引脚编号	IDK 网络名称/功能	方向	上拉/ 下拉
SPI1_D0	GPIO7_9	B25	AM57XX_INDEther_LED2_RED	输出	EXT PD
SPI1_CS0	GPIO7_10	A24	AM57XX_INDEther_LED2_YEL	输出	EXT PD
SPI1_CS1	GPIO7_11	A22	AM57XX_INDEther_LED3_RED	输出	EXT PD
UART1_RXD	GPIO7_22	B27	GPIO_USB2_VBUS_DET	输入	EXT PU
UART1_CTSN	GPIO7_24	E25	AM57XX_INDEther_LED3_YEL	输出	EXT PD
UART1_RTSN	GPIO7_25	C27	AM57XX_INDEther_LED3_GRN	输出	EXT PD

2.12 电路板连接器

此部分显示 AM571x IDK EVM 上连接器的引脚排列。

表 2-6. 扩展连接器 - J21

引脚	信号名称	辅助信号名称
1	V3_3D	—
2	V5_0D	—
3	AM571X_PRU1ETH1_COL	PR1_EDC_LATCH0
4	GPMC_CS0	ETH_MDIO_CLK
5	PR1_MII1_CRS	—
6	GPMC_CS3	ETH_MDIO_DATA
7	PR1_MII1_MR1_CLK	—
8	GPMC_ADVN_ALE	UART1_TXD
9	PR1_MII1_RXDV	—
10	GPMC_OEN_REN	UART1_TXD
11	PR1_MII1_RXD3	—
12	GPMC_WEN	PR1_MII0_RXER
13	PR1_MII1_RXD2	PR2_EDC_LATCH0
14	GPMC_BEN0	PR1_MII0_RXLINK
15	PR1_MII1_RXD1	PR2_EDC_LATCH1
16	GPMC_BEN1	PR1_MII0_COL
17	PR1_MII1_RXD0	PR2_EDC_SYNC0
18	AM57XX_PRU2ETH1_CRS	AM571X_RGMII0_TXCLK
19	PR1_MII_MT0_CLK	PR2_EDC_SYNC1
20	AM57XX_PRU2ETH1_COL	AM571X_RGMII0_TXCTL
21	PR1_MII0_RXD3	—
22	DGND	—
23	PR1_MII0_RXD2	—
24	SPI2_SCLK	AM571X_RGMII0_TD0
25	SYS_RESETn	—
26	SPI2_DIN	AM571X_RGMII0_TD1
27	IND_I2C_SCL	—
28	SPI2_DOUT	AM571X_RGMII0_TD2
29	IND_I2C_SDA	—
30	SPI2_CS0n	AM571X_RGMII0_TD3
31	AM57XX_GPMC_AD0	PR1_MII0_TXEN
32	AM57XX_GPMC_AD8	AM571X_VIN2A_CLK0
33	AM57XX_GPMC_AD1	PR1_MII0_RXD1
34	AM57XX_GPMC_AD9	AM571X_VIN2A_DE0
35	AM57XX_GPMC_AD2	PR1_MII0_RXD0
36	AM57XX_GPMC_AD10	AM571X_VIN2A_FLD0
37	AM57XX_GPMC_AD3	PR1_MII_MR0_CLK
38	AM57XX_GPMC_AD11	AM571X_VIN2A_HSYNC0
39	DGND	—
40	DGND	—
41	CAN1_RXDF	—
42	AM57XX_GPMC_AD12	AM571X_VIN2A_VSYNC0
43	CAN1_TXDF	—

表 2-6. 扩展连接器 - J21 (续)

引脚	信号名称	辅助信号名称
44	AM57XX_GPMC_AD13	AM57XX_PR1_UART0_RXD
45	PR1_MII0_RXDV	—
46	AM57XX_GPMC_AD14	AM57XX_PR1_UART0_TXD
47	PR1_MII0_RXD3	—
48	AM57XX_GPMC_AD15	AM571X_VIN2A_D2
49	AM57XX_PR2_PROFI_TXEN	—
50	HDQ	AM571X_RGMII0_RXCLK
51	AM57XX_GPMC_AD4	PR1_MII0_RXD2
52	GPMC_WAIT0	—
53	AM57XX_GPMC_AD5	PR1_MII0_RXD1
54	AM571X_PRU1ETH1_RXD1	AM57XX_PRU2ETH0_CRS
55	AM57XX_GPMC_AD6	PR1_MII0_RXD0
56	AM571X_PRU1ETH1_RXD0	AM57XX_PRU2ETH0_COL
57	AM57XX_GPMC_AD7	—
58	GPMC_CLK	—
59	DGND	—
60	DGND	—

表 2-7. I/O 扩展接头连接器 - J37

引脚	信号名称
1	INDUS_INPUT0
2	V12_0D
3	INDUS_INPUT1
4	V12_0D
5	INDUS_INPUT2
6	V12_0D
7	INDUS_INPUT3
8	V12_0D
9	INDUS_INPUT4
10	V12_0D
11	INDUS_INPUT5
12	V12_0D
13	INDUS_INPUT6
14	V12_0D
15	INDUS_INPUT7
16	V12_0D
17	DGND
18	无连接
19	DRAIN0
20	DRAIN1
21	DRAIN2
22	DRAIN3
23	DRAIN4
24	DRAIN5
25	DRAIN6
26	DRAIN7
27	V5_0D

表 2-7. I/O 扩展接头连接器 - J37 (续)

引脚	信号名称
28	V5_0D
29	DGND
30	DGND

表 2-8. MicroSD 连接器 - J15

引脚	引脚名称	信号名称
1	DAT2	MMC_D2
2	DAT3	MMC_D3
3	CMD	MMC_CMD
4	VDD	V3_3D
5	时钟	MMC_CLK
6	DGND	VSS
7	DAT0	MMC_D0
8	DAT1	MMC_D1
9	GND	DGND
10	CD	MMC1_SD_CD
11	GND3	DGND
12	GND4	DGND
13	GND5	DGND
14	GND6	DGND
15	GND7	DGND
16	GND8	DGND

表 2-9. 电源插孔连接器 - J1

引脚	信号名称
1	VPWRIN_JCK
2	DGND
3	DGND

表 2-10. 电源端子块连接器 - J2

引脚	信号名称
1	VPWRIN_JCK
2	DGND

表 2-11. PRU1ETH0 RJ45 连接器 - J3

引脚	引脚名称	信号名称
1	RD+	PRU1ETHER0_RDP
2	RD-	PRU1ETHER0_RDN
3	RCT	V3_3D

表 2-11. PRU1ETH0 RJ45 连接器 - J3 (续)

引脚	引脚名称	信号名称
4	TCT	V3_3D
5	TD+	PRU1ETHER0_TDP
6	TD-	PRU1ETHER0_TDNN
7	N/C	无连接
8	AC GND	DGND
9	YEL LED 阳极	V3_3D
10	YEL LED 阴极	RXLINK
11	GRN LED 阳极	V3_3D
12	GRN LED 阴极	PRU1ETH0_LINKLED
SHLD1	屏蔽层	AGNDFRAME_PRU1ETH0
SHLD2	屏蔽层	AGNDFRAME_PRU1ETH0

表 2-12. PRU1ETH1 RJ45 连接器 - J5

引脚	引脚名称	信号名称
1	RD+	PRU1ETHER1_RDP
2	RD-	PRU1ETHER1_RDNN
3	RCT	V3_3D
4	TCT	V3_3D
5	TD+	PRU1ETHER1_TDP
6	TD-	PRU1ETHER1_TDNN
7	N/C	无连接
8	AC GND	DGND
9	YEL LED 阳极	V3_3D
10	YEL LED 阴极	RXLINK
11	GRN LED 阳极	V3_3D
12	GRN LED 阴极	PRU1ETH1_LINKLED
SHLD1	屏蔽层	AGNDFRAME_PRU1ETH1
SHLD2	屏蔽层	AGNDFRAME_PRU1ETH1

表 2-13. PRU2ETH0 RJ45 连接器 - J6

引脚	引脚名称	信号名称
1	RD+	PRU2ETHER0_RDP
2	RD-	PRU2ETHER0_RDNN
3	RCT	V3_3D
4	TCT	V3_3D
5	TD+	PRU2ETHER0_TDP
6	TD-	PRU2ETHER0_TDNN
7	N/C	无连接
8	AC GND	DGND
9	YEL LED 阳极	V3_3D
10	YEL LED 阴极	RXLINK
11	GRN LED 阳极	V3_3D

表 2-13. PRU2ETH0 RJ45 连接器 - J6 (续)

引脚	引脚名称	信号名称
12	GRN LED 阴极	PRU2ETH0_LINKLED
SHLD1	屏蔽层	AGNDFRAME_PRU2ETH0
SHLD2	屏蔽层	AGNDFRAME_PRU2ETH0

表 2-14. PRU2ETH1 RJ45 连接器 - J8

引脚	引脚名称	信号名称
1	RD+	PRU2ETHER1_RDP
2	RD-	PRU2ETHER1_RDN
3	RCT	V3_3D
4	TCT	V3_3D
5	TD+	PRU2ETHER1_TDP
6	TD-	PRU2ETHER1_TDN
7	N/C	无连接
8	AC GND	DGND
9	YEL LED 阳极	V3_3D
10	YEL LED 阴极	RXLINK
11	GRN LED 阳极	V3_3D
12	GRN LED 阴极	PRU2ETH1_LINKLED
SHLD1	屏蔽层	AGNDFRAME_PRU2ETH1
SHLD2	屏蔽层	AGNDFRAME_PRU2ETH1

表 2-15. PRU2ETH0 测试接头连接器 - J7

引脚	信号名称	网络名称
1	RT2_MII0_TXEN	AM57XX_PRU2ETH0_TXEN
2	RT2_MII0_RXDV	AM57XX_PRU2ETH0_RXDV
3	RT2_MII0_EDIO_DATA0	AM571X_VIN2A_VSYNC0
4	RT2_MII0_EDIO_DATA1	AM57XX_PR1_UART0_TXD
5	DGND	—

表 2-16. PRU2ETH1 测试接头连接器 - J4

引脚	信号名称	网络名称
1	RT2_MII1_TXEN	PRU2ETH1_TXEN
2	RT2_MII1_RXDV	PRU2ETH1_RXDV
3	RT2_MII1_EDIO_DATA0	AM57XX_VIN2A_HSYNC0
4	RT2_MII1_EDIO_DATA1	AM57XX_VIN2A_DE0
5	DGND	DGND

表 2-17. 摄像头连接器 - J9

引脚	引脚名称	信号名称
1	电源	VMAIN
2	CAM1_VSYNC	DGND
3	CAM1_DATA0	AM571X_VIN4B_DATA0
4	CAM1_HSYNC	—
5	CAM1_DATA1	AM571X_VIN4B_DATA1
6	CAM1_DATA6	AM571X_VIN4B_DATA6
7	CAM1_DATA2	AM571X_VIN4B_DATA2
8	CAM1_DATA7	AM571X_VIN4B_DATA7
9	CAM1_PCLK	AM571X_VIN4B_PCLK
10	无连接	—
11	GND	DGND
12	GND	DGND
13	CAM1_DATA3	AM571X_VIN4B_DATA3
14	无连接	—
15	CAM1_DATA4	AM571X_VIN4B_DATA4
16	CAM1_GIO0	PU 至 V3_3D
17	CAM1_WEN	AM571X_VIN4B_DATA5
18	CAM1_GIO1	CAM_ENn
19	CAM1_DATA5	AM571X_VIN4B_DE
20	CAM1_FIELD	AM571X_VIN4B_FLD
21	GND	DGND
22	I2C_SCL	IND_I2C_SCL
23	时钟	20.000MHz Osc Out
24	I2C_SDA	IND_I2C_SDA

表 2-18. GigE RJ45 连接器 - J10

引脚	引脚名称	信号名称
1	CH-GND	DGND
2	VCC	无连接
3	MX3+	ETHER0_D3P
4	MX3-	ETHER0_D3N
5	MX2+	ETHER0_D2P
6	MX2-	ETHER0_D2N
7	MX1+	ETHER0_D1P
8	MX1-	ETHER0_D1N
9	MX0+	ETHER0_D0P
10	MX0-	ETHER0_D0N
11	RT GRN 阳极	PU 至 PHY0_LED_ACTn
12	RT YEL 阳极	DGND
13	LEFT GRN 阳极	DGND
14	LEFT YEL 阳极	PU 至 PHY0_LED_LINKn
SHLD1	屏蔽层	AGND_GBETH0
SHLD2	屏蔽层	AGND_GBETH0

表 2-19. GigE RJ45 连接器 - J12

引脚	引脚名称	信号名称
1	CH-GND	DGND
2	VCC	无连接
3	MX3+	ETHER1_D3P
4	MX3-	ETHER1_D3N
5	MX2+	ETHER1_D2P
6	MX2-	ETHER1_D2N
7	MX1+	ETHER1_D1P
8	MX1-	ETHER1_D1N
9	MX0+	ETHER1_D0P
10	MX0-	ETHER1_D0N
11	RT GRN 阳极	PU 至 PHY1_LED_ACTn
12	RT YEL 阳极	DGND
13	LEFT GRN 阳极	DGND
14	LEFT YEL 阳极	PU 至 PHY1_LED_LINKn
SHLD1	屏蔽层	AGND_GBETH1
SHLD2	屏蔽层	AGND_GBETH1

表 2-20. LCD 模块 FFC 连接器 - J16

引脚	引脚名称	信号名称
1	—	无连接
2	—	无连接
3	VCC	V3_7LCD
4	VCC	V3_7LCD
5	VCC	V3_7LCD
6	—	无连接
7	GND	DGND
8	MIPI_LN3_N	LCD_MIPI3N
9	MIPI_LN3_P	LCD_MIPI3P
10	GND	DGND
11	MIPI_LN2_N	LCD_MIPI2N
12	MIPI_LN2_P	LCD_MIPI2P
13	GND	DGND
14	MIPI_LN1_N	LCD_MIPI1N
15	MIPI_LN1_P	LCD_MIPI1P
16	GND	DGND
17	MIPI_LN0_N	LCD_MIPI0N
18	MIPI_LN0_P	LCD_MIPI0P
19	GND	DGND
20	MIPI_CLK_N	LCD_CLKN
21	MIPI_CLK_P	LCD_CLKP
22	GND	DGND
23	LED_CATHODE	VLED-
24	LED_CATHODE	VLED-
25	LED_CATHODE	VLED-
26	LED_CATHODE	VLED-

表 2-20. LCD 模块 FFC 连接器 - J16 (续)

引脚	引脚名称	信号名称
27	LED_CATHODE	VLED-
28	LED_CATHODE	VLED-
29	LED 阳极电源	VLED+
30	LED 阳极电源	VLED+
31	—	无连接
32	—	无连接

表 2-21. 触摸屏控制器 FFC 连接器 - J17

引脚	引脚名称	信号名称
1	SDA	IND_I2C_SDA
2	SCL	IND_I2C_SCL
3	TSC_RESETn	GPIO_TOUCH_RESETn
4	TSC_INT	TOUCH_INT
5	V+	V3_3D
6	GND	DGND

表 2-22. HDMI 标准 A 型连接器 - J24

引脚	引脚名称	信号名称
1	DAT2+	HDMI_TX2+
2	DAT2_S	DGND
3	DAT2-	HDMI_TX2-
4	DAT1+	HDMI_TX1+
5	DAT1_S	DGND
6	DAT1-	HDMI_TX1-
7	DAT0+	HDMI_TX0+
8	DAT0_S	DGND
9	DAT0-	HDMI_TX0-
10	CLK+	HDMI_CLK+
11	CLK_S	DGND
12	CLK-	HDMI_CLK-
13	CEC	HDMICONN_CEC
14	N/C	无连接
15	SCL	HDMICONN_I2CSCL
16	SDA	HDMICONN_I2CSDA
17	DDC/CEC GND	DGND
18	+5V	V5_0HDMICONN
19	HPLG	HDMICONN_HPLG
MTG1	屏蔽层	DGND
MTG2	屏蔽层	DGND
MTG3	屏蔽层	DGND
MTG4	屏蔽层	DGND

表 2-23. CTI-20 JTAG 连接器 - J18

引脚	引脚名称	信号名称
1	TMS	JTAG_TMS
2	TRSTn	JTAG_TRSTn
3	TDI	JTAG_TDI
4	TDIS	PD 至 GND
5	TVDD	PU 至 V3_3D
6	PU 至 V3_3D	—
7	TDO	JTAG_TDO
8	DGND	—
9	TCKRTN	RTCK
10	DGND	EMU_DET
11	TCK	JTAG_TCK
12	DGND	—
13	EMU0	JTAG_EMU0
14	EMU1	JTAG_EMU1
15	SRST	EMU_RSTn
16	DGND	—
17	EMU2	无连接
18	EMU3	无连接
19	EMU4	无连接
20	DGND	—

表 2-24. JTAG USB Micro-AB 连接器 - J19

引脚	引脚名称	信号名称
1	VBUS	VUSB_JTAG
2	DM	EMU_USB_DM
3	DP	EMU_USB_DP
4	ID	无连接
5	GND	DGND
S1	S1	GNDUSBJ
S2	S2	GNDUSBJ
S3	S3	GNDUSBJ
S4	S4	GNDUSBJ

表 2-25. USB 端口 1 USB2.1 标准 A 型连接器 - J23

引脚	引脚名称	信号名称
1	VBUS	VUSB_VBUS1
2	DM	USB1_CONN_DM
3	DP	USB1_CONN_DP
4	GND	DGND
S1	S1	GNDUSB1
S2	S2	GNDUSB1

表 2-26. USB 端口 2 USB2.1 Micro-AB 连接器 - J45

引脚	引脚名称	信号名称
1	VBUS	VUSB_VBUS2
2	DM	USB2_CONN_DM
3	DP	USB2_CONN_DP
4	ID	USB2_ID
5	GND	DGND
S1	S1	GNDUSB2
S2	S2	GNDUSB2
S3	S3	GNDUSB2
S4	S4	GNDUSB2

表 2-27. CAN 接头连接器 - J38

引脚	信号名称
1	VCAN1
2	CAN1_H
3	CAN1_L
4	GND_CAN1
5	无连接

表 2-28. Profibus DB9F 连接器 - J14

引脚	信号名称
1	无连接
2	无连接
3	PROFIBUS_A
4	无连接
5	GND_PROFI
6	VPROFI
7	无连接
8	PROFIBUS_B
9	无连接

表 2-29. RS-485 接头连接器 - J39

引脚	信号名称
1	RS485_A
2	RS485_B
3	DGND

表 2-30. PCIe 连接器 - J52

引脚	引脚名称	信号名称
B1	+12V	V12_0D
B2	+12V	V12_0D
B3	+12V	V12_0D
B4	接地	DGND
B5	SMCLK	PCIE_SMB_CLK
B6	SMDAT	PCIE_SMB_DATA
B7	接地	DGND
B8	+3.3V	V3_3D
B9	TRST#	PCIE_TRSTn
B10	+3.3V AUX	V3_3AUX_PCIE
B11	WAKE#	PCIE_WAKEn
B12	CLKREQ#	无连接
B13	接地	DGND
B14	HSOp(0)	PCIECONN_PETp0
B15	HSOn(0)	PCIECONN_PETn0
B16	接地	DGND
B17	PRSN2#	DGND
B18	接地	DGND
B19	HSOp(1)	PCIECONN_PETp1
B20	HSOn(1)	PCIECONN_PETn1
B21	接地	DGND
B22	接地	DGND
B23	HSOp(2)	无连接
B24	HSOn(2)	无连接
B25	接地	DGND
B26	接地	DGND
B27	HSOp(3)	无连接
B28	HSOn(3)	无连接
B29	接地	DGND
B30	保留	无连接
B31	PRSN2#	DGND
B32	接地	DGND
A1	PRSN1#	PCIE_CRDPRESENT
A2	+12V	V12_0D
A3	+12V	V12_0D
A4	接地	DGND
A5	TCK	PD 至 DGND
A6	TDI	PU 至 V3_3D
A7	TDO	TP20
A8	TMS	PU 至 V3_3D
A9	+3.3V	V3_3D
A10	+3.3V	V3_3D
A11	PERST#	PCIE_PERSTn
A12	接地	DGND
A13	REFCLK+	PCIE_REFCLKP
A14	REFCLK-	PCIE_REFCLKN

表 2-30. PCIe 连接器 - J52 (续)

引脚	引脚名称	信号名称
A15	接地	DGND
A16	HSlp(0)	PCIE_PERp0
A17	HSIn(0)	PCIE_PERn0
A18	接地	DGND
A19	保留	无连接
A20	接地	DGND
A21	HSlp(1)	AM57XX_PCIE_PERp1
A22	HSIn(1)	AM57XX_PCIE_PERn1
A23	接地	DGND
A24	接地	DGND
A25	HSlp(2)	无连接
A26	HSIn(2)	无连接
A27	接地	DGND
A28	接地	DGND
A29	HSlp(3)	无连接
A30	HSIn(3)	无连接
A31	接地	DGND
A32	保留	无连接

3 其他信息

3.1 AM571x IDK EVM 中已知的缺陷

3.1.1 电源解决方案不足以完全满足 PCIe 插件卡要求

AM571x IDK EVM 支持与 PCIe x4 插件卡兼容。它不符合 PCIe 卡机电 (CEM) 规范。具体而言，电路板不提供 CEM 建议的电源。它在 3.3V/3.3V_AUX 输入引脚上提供高达 0.5A 的电流，在 12V 输入引脚上提供高达 0.5A 的电流。此外，实施的根复合体设计不支持卡的热插拔。

3.1.2 AM571x IDK EVM 的早期版本未安装在整个工业温度范围内的 SOC 器件上

3.1.3 AM571x IDK EVM 不支持 eMMC HS200 模式

在所有运行模式下，eMMC 接口电压固定为 3.3V。这可以防止支持需要转换到 1.8V 的 HS200。AM571x IDK EVM 确实支持连接到 MMC1 端口的 SDCARD 的这种电压漂移。MMC1 端口位于 VDDSHV8 电源上，该电源连接到 LDO1 PMIC 输出，支持这种电压漂移以实施更高速模式。eMMC 连接到 VDDSHV11 电源，电压固定为 3.3V。需要为 eMMC 提供 HS200 支持的电路板设计需要一种在软件控制下从 3.3V 转换到 1.8V 的解决方案。

3.1.4 PCIe PERSTn 线路在启动时未处于正常状态

该电路板不包含上拉或下拉电阻器，因而不允许在启动时将该线路上拉至高电平。这样可能会导致 PCIe 链路训练失败。未来的软件版本需要正确控制 GPIO 输出引脚，才能在启动时正确启用该功能。

3.1.5 EDIO 连接器 J4 和 J7 应支持 PRU1 和 PRU2 的实时调试

所选的引脚提供了对 PRU2 MII0 和 MII1 端口以及 PRU1 EDIO 端口的可见性。

3.1.6 HDQ 实施不正确

HDQ 旨在连接到扩展连接器。此引脚与搭配摄像头连接器使用的 XREF_CLK3/CLKOUT3 进行多路复用，因此为摄像头连接器实施的时钟选项阻止在不增加导线的情况下使用 HDQ。这可以通过在 R905 和 R300 的开路焊盘之间添加一根导线来启用。

3.1.7 在电源通电期间拔下后再重新插入电源插头可能会造成损坏

在电源通电期间移除并再次插入电源插头可能会损坏 AM571x IDK EVM 和/或连接到电路板的其他器件，例如提供备用接地路径的仿真器。如果需要，从外部电源移除交流电源是一种更为安全的方法。还建议外部电源将公用回路接入大地。如果无法实施，则需要在电路板接地端与大地之间提供单独的连接。为此，提供了端子块 J53。在此测试期间，反复循环主电源开启和关闭的测试装置可能会始终将电路板接地端连接到大地。

3.1.8 PMIC 的软件关断不起作用

实施 PMIC 是为了在 AM5718 SOC 中启动任何复位时支持 PORz 的生成。这通过将 PMIC BOOT1 拉至 VRTC 来实施。这种做法的副作用是同时要求将 PMIC GPIO7/POWERHOLD 拉高。这导致无法通过软件关闭的“常开”设计。需要使用类似在 X15 GP EVM 上实施的外部 PORz 脉冲发生器来启用此功能。更多信息，请参阅勘误文档中的 i862。

3.1.9 CCS 系统复位失败

热复位和配置为热复位的仿真复位事件会导致德州仪器 (TI) Code Composer Studio (CCS) 集成开发环境 (IDE) 发出错误消息。这是由于复位文字错误，其要求全部复位才能触发 PORz 低电平事件。由于 CCS 在启动热复位时不会这样做，因此它会失去其上下文并发出错误。较新版本的 CCS 可以更好地处理此事件，但始终会生成错误消息。

3.1.10 AM571x IDK EVM 设计含有两个可能不必要的钳位电路

在对断电时序的早期研究中，确定双电压 I/O 单元电源 (VDDSHVx) 的每个 3.3V 电源都需要钳位。这强制实施了 [AM571x Sitara 处理器器件修订版本 2.0 数据手册 \(SPRS957\)](#) 图 5-3 中所示的要求，也就是即使在斜升或斜降期间，3.3V 电源输入也不得超过 VDDSHV8 电源电压 2.0V。AM571x IDK EVM 设计在 V3_3D 上包含这些钳位电路（为几乎所有 VDDSHVx 电源供电）和 VSDMMC（为结合 MMC1 上的 SDCARD 使用的 VDDSHV8 供电）。后来确定，保持器件可靠性的唯一方法是完全执行 [AM571x Sitara 处理器器件修订版本 2.0 数据手册 \(SPRS957\)](#) 图 5-1 和 5-2 中显示的电源序列要求。配套 PMIC TPS6590377 经过增强，可提供缩短的关断序列，从而在 PMIC

输入可保持电源的时间段（约 1ms）内强制执行 DM 要求。PMIC 还具有电源放电电阻器，可在电源关闭时快速下拉电源。配套 PMIC 中的这两项功能使得钳位电路变得多余。然而，使用 REGEN1 通过电源开关为 VDDSHVx 电源供电的设计仍需要钳位电路。可用的电源开关不能足够快地对电源放电。

3.1.11 连接到 osc0 的晶体需要具有 50ppm 或更高的长期精度

连接到 osc0 的晶体需要具有 50ppm 或更高的长期精度，因为它会生成用于以太网接口的时钟。电流晶体具有 30ppm 精度和 50ppm 温度变化，并具有 80ppm 的组合容差。此外，该器件的老化率为每年 2ppm。

3.1.12 软件必须针对 0pf 负载电容对 CDCE913 进行编程

软件必须对 CDCE913 进行编程以适应 0pf 负载电容，使晶体能够以其目标频率工作。可以将晶体负载电容器添加到振荡器电路，以允许生成的时钟以所需的标称频率输出，从而无需进行这个编程。CDCE913 内的默认电容为 10pF，因此电容器 C172、C173、C193 和 C194 应该为 8pF。如需更多信息，请参阅 [CDCE\(L\)913：支持 SSC 以降低 EMI 的灵活低功耗 LVC MOS 时钟发生器数据手册](#)。另请注意，这些时钟发生器用于驱动以太网电路，因此节 3.1.11 中的相同晶体精度要求也适用于这些晶体。

3.1.13 保护二极管 D2 的额定电压应为 5V

保护二极管 D2 的值错误。它用于在 IDK 所连接电压过大时传导电流。这种电流浪涌会在 IC 损坏之前将保险丝熔断。当前器件 SMCJ26CA 的额定电压为 26V。它应替换为 SMCJ5.0A，其额定值可保护 5V 输入电源电路。

3.1.14 U9 和 U15 的 PHY 地址 LSB 可能会错误地锁存

U9 和 U15 的 PHY 地址 LSB 由 PHY COL 引脚在复位释放期间的信号电平决定。PHY 在该引脚上连接了一个下拉电阻器，用于锁存值 0。遗憾的是，此引脚也连接到某个 RJ-45 连接器 LED，该 LED 在复位期间将信号拉至大约 1.4V 的未定义电压。因此，PHY 地址可能会错误地锁存值 1。LED 电路应配置为高电平有效指示，与 LED 的连接通过接地阴极反向。这样就可正确锁存地址的 LSB。有关更多信息，请参阅 [TLK1XX 设计和布局指南应用报告 \(SLVA531\)](#) 的第 6 节。当前软件应变方法使用下拉电阻器对 RXLINK 引脚进行编程，然后通过 GPIO 对 PHY 复位发出脉冲，从而使其正确锁存 PHY 地址。

3.1.15 3.3V 钳位电路需要更大裕度

3.3V 钳位电路调得过近，因此如果 1.8V 电源为 5% 低电平、3.3V 电源为 5% 高电平，则钳位开始导通。将电阻器 R897 和 R801 替换为 24.3k Ω 电阻器可提供适当的容差，因此电路将在 1.75V 的增量电压而非 1.5V 的电流设置下开始导通。

3.1.16 当前 PMIC 不提供强制断电序列

当前 PMIC 不提供 [AM571x Sitara 处理器器件版本 2.0 数据手册 \(SPRS957\)](#) 中所示的强制断电序列。量产 IDK EVM 包含 TPS6590377 PMIC，它会在错误的时间关闭 DDR 电源。TPS6590379 PMIC 中修正了默认编程。此器件将用于将来的构建。

3.1.17 电源压降有可能会导致电路板复位

TPS3808G50 电压监控器电路 U105 监控主电源输入，并在主输入电压降至 4.65V 以下时启动断电序列。某些外部电源在负载电流快速变化期间可能会下降，因此这可能会触发意外的关断和重启序列，从而复位 SOC。U105 可替换为 TPS3808G33 电压监控器器件，该器件会在 3.07V 时触发。该电压仍然高于 PMIC 的最小输入电压。但是，这个较低的阈值电压可能需要在 PMIC 的输入端添加额外的电容，以允许在输入电压崩溃之前完成断电序列。

3.1.18 AM5718 引脚 N21 必须连接到 1.8V，因为它是 VDDS18V_DDR1 而不是 N/C

AM5718 引脚 N21 必须连接到 1.8V，因为它是 VDDS18V_DDR1 而不是 N/C。原理图符号对此的标记不正确。

3.1.19 VOUT1 在 3.3V 下使用，这违反了勘误表 i920

VOUT1 在 3.3V 下使用，这违反了勘误表 i920。根据器件勘误表，AM571x 器件上的所有 VOUT 端口只能在 1.8V 下运行。在 3.3V 下运行可能会影响长期可靠性。如果这些信号连接到需要 3.3V 信号电平的电路，则必须使用电压电平转换器。

3.1.20 PMIC OSC16MCAP 引脚错误接地

TPS659037x PMIC 上的 OSC16MCAP 引脚应连接到 $2.2 \mu F$ 电容器并接地。遗憾的是，此 IDK EVM 的所有版本都将该引脚直接接地。尽管使用了许多 IDK EVM，但将 OSC16MCAP 引脚直接接地可能会损坏 TPS659037x PMIC。运行可能变得不稳定或完全失败。必须修正复制了此设计错误的设计。

3.2 商标

Sitara™ and SmartReflex™ are trademarks of Texas Instruments.

Code Composer Studio™ is a trademark of Texas Instruments.

Cortex® and Arm® are registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere.

Windows® is a registered trademark of Microsoft Corporation in the United States and other countries.

所有商标均为其各自所有者的财产。

术语 HDMI、HDMI 高清多媒体接口、HDMI 商业外观和 HDMI 标识是 HDMI Licensing Administrator, Inc. 的商标或注册商标。

4 修订历史记录

Changes from Revision D (September 2019) to Revision E (September 2025)	Page
• 添加了 HDMI 商标信息。	1

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#))、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025 , 德州仪器 (TI) 公司

最后更新日期 : 2025 年 10 月