

EVM User's Guide: LP-AM261

AM261x LaunchPad 用户指南



说明

AM261x LaunchPad™ 开发套件是一款适用于德州仪器 (TI)™ Sitara™ AM261x 系列微控制器 (MCU) 的简单、低成本硬件评估模块 (EVM)。此 EVM 具有用于编程和调试的板载仿真功能以及用于简化用户界面的用户控制按钮和 LED，可让您在 AM261x MCU 上轻松开始开发。

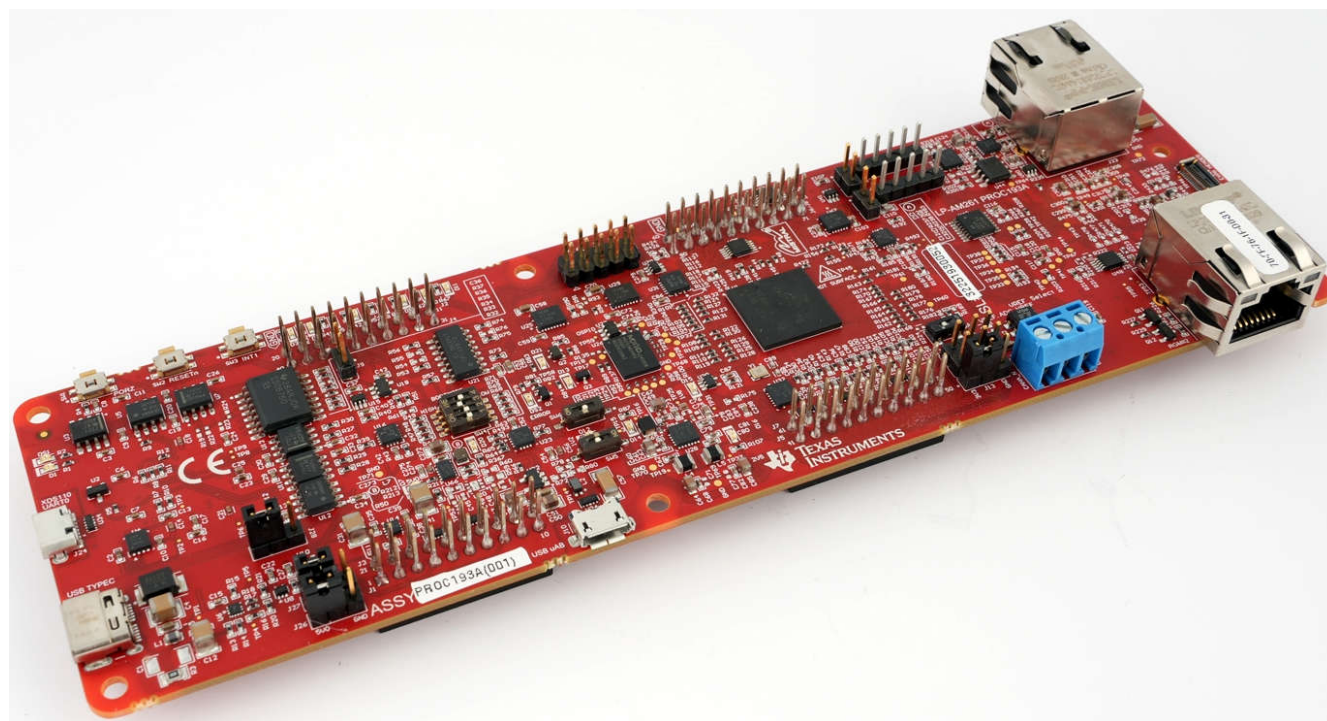
开始使用

1. 订购 AM261x LaunchPad 评估板 (EVM)
2. 下载最新的 [Code Composer Studio™ 集成开发环境 \(IDE\)](#) 和 [AM261x MCU PLUS 软件开发套件](#)

特性

AM261x LaunchPad 具有以下特性：

- AM2612 双核 ARM® Cortex®-R5F MCU
- 2 个独立的 BoosterPack XL 连接器站点 (总共 80 个引脚)，用于快速原型设计并与支持的 TI BoosterPack 硬件配合使用
- 通过可编程实时单元 (PRU)、模块化控制器局域网 (MCAN)、本地互连网络 (LIN)、RGMII 和 MII 接口支持多种工业和汽车网络协议
- 板载 XDS110 调试探针
- 板载 64Mb Macronix OSPI 闪存和 128Mb AP 存储器 OSPI PSRAM



1 评估模块概述

1.1 简介

LP-AM261 LaunchPad 评估模块是一个单板开发平台，可用于评估 AM261x 微控制器的性能。LaunchPad 架构包括运行 AM261x 器件所需的所有必要的电源、复位和时钟逻辑。

80 引脚 AM261x LaunchPad 旨在提供滤波良好的稳健设计，能够在大多数环境中工作。本文档介绍了 AM261x LaunchPad 的硬件详细信息，说明了板载外设的功能，跳线和连接器的位置，以及 PCB 上的开关和多路复用器配置。

1.1.1 前言：使用前必读

1.1.1.1 Sitara MCU+ Academy

德州仪器 (TI) 提供了 [MCU+ Academy](#)，作为在配套器件上使用 MCU+ 软件和工具进行设计的资源。MCU+ Academy 具有易于使用的培训模块，涵盖入门基础知识和高级开发主题。

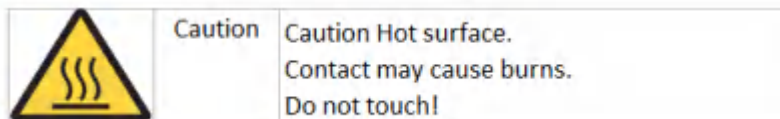
1.1.1.2 重要使用说明

备注

AM261x LaunchPad 需要一个 5V、3A 的电源才能正常工作。该套件不包括 5V、3A 的电源，必须单独订购。据了解，[Belkin USB-C 墙壁充电器](#) 能够与该 LaunchPad 和随附的 Type-C 电缆搭配使用。有关电源要求的更多信息，请参阅 [节 2.2](#)。

备注

根据内部测试，在高功耗用例期间，LaunchPad 上的 AM261x SoC (U1) 温度可达到甚至超过 55°C。本用户指南声明旨在提醒用户注意这种温度情况。



备注

外部电源或电源配件要求：

- 标称输出电压：5VDC
- 最大输出电流：3000mA
- 电力输送

备注

TI 建议使用符合适用地区安全标准（如 UL、CSA、VDE、CCC 和 PSE 等）的外部电源或电源配件。

1.2 套件内容

Sitara AM261x LaunchPad 开发套件包含以下物品：

- LP-AM261 开发板
- USB Micro-B 电缆
- USB Type-C 电缆

该套件不包括：

- USB Type-C 5V/3A 交流/直流电源
- DP83826-EVM-AM2 以太网附加电路板

1.3 器件信息

1.3.1 系统架构概述

下图展示了 AM261x LaunchPad 的总体顶层架构。

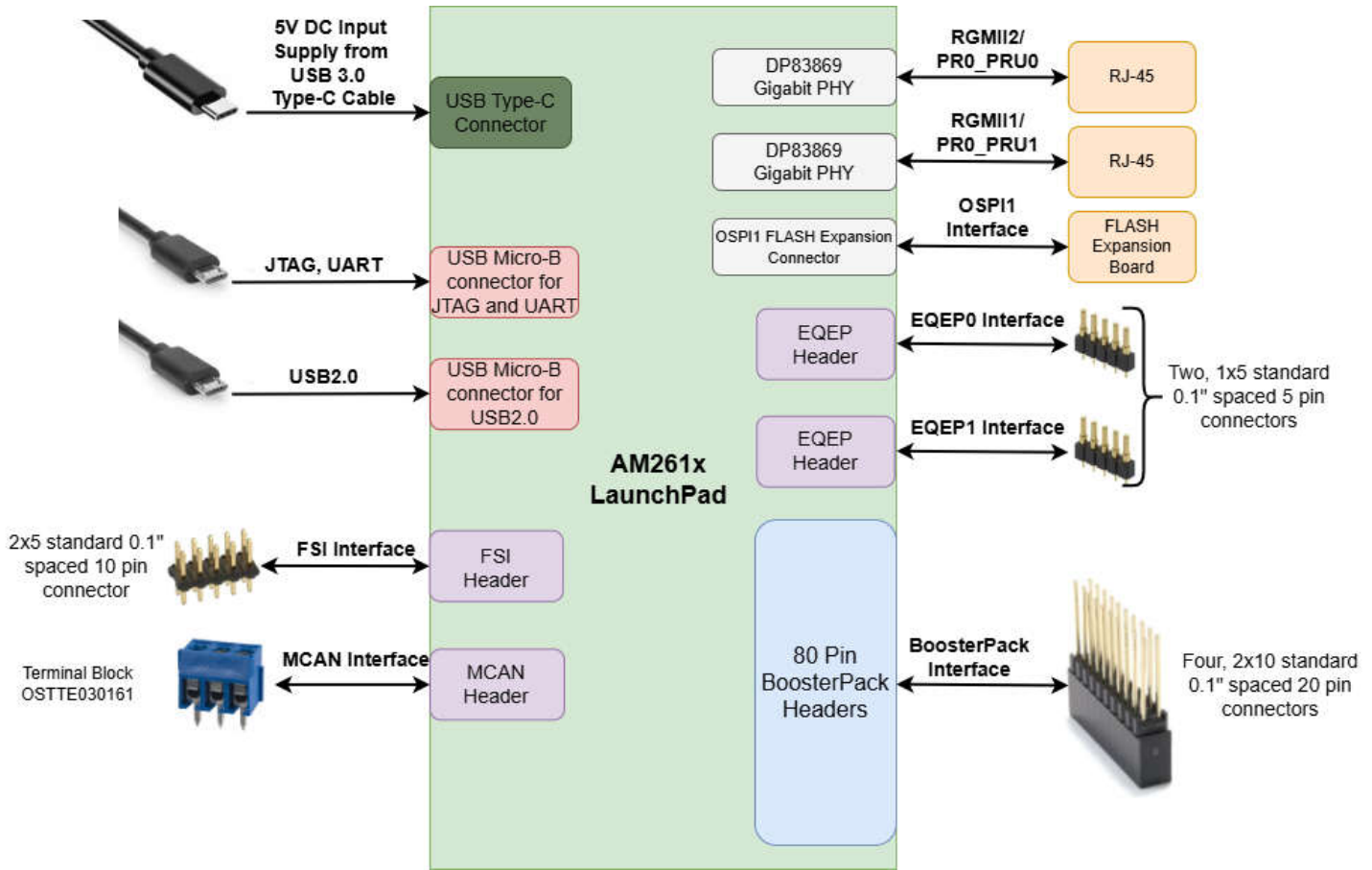


图 1-1. 系统架构

1.3.2 元件标识

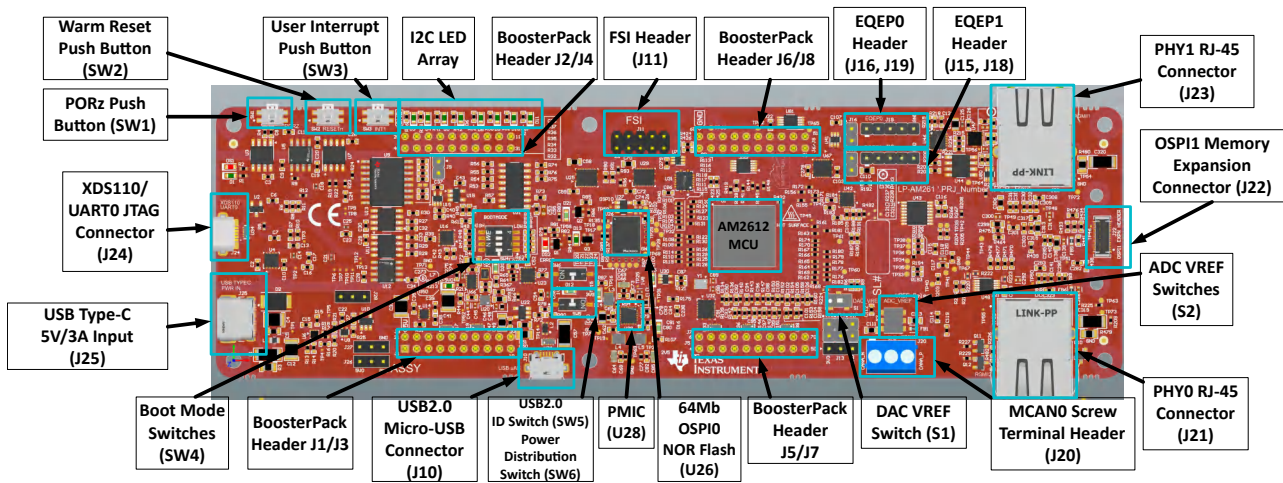


图 1-2. AM261x LaunchPad 顶部元件标识

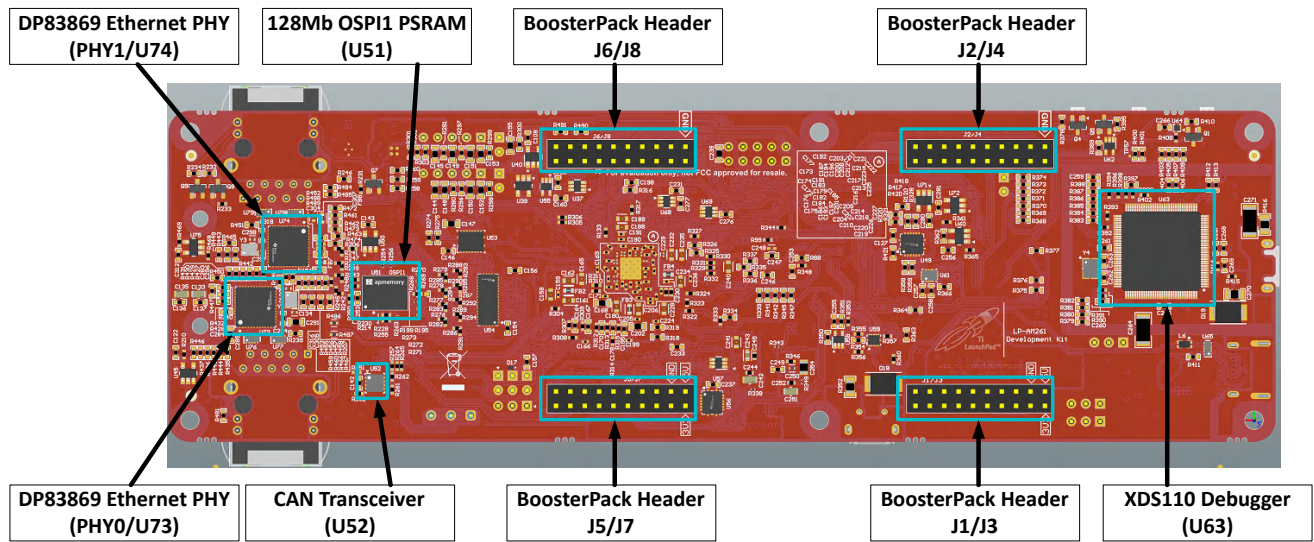


图 1-3. AM261x LaunchPad 底部元件标识

1.3.3 功能方框图

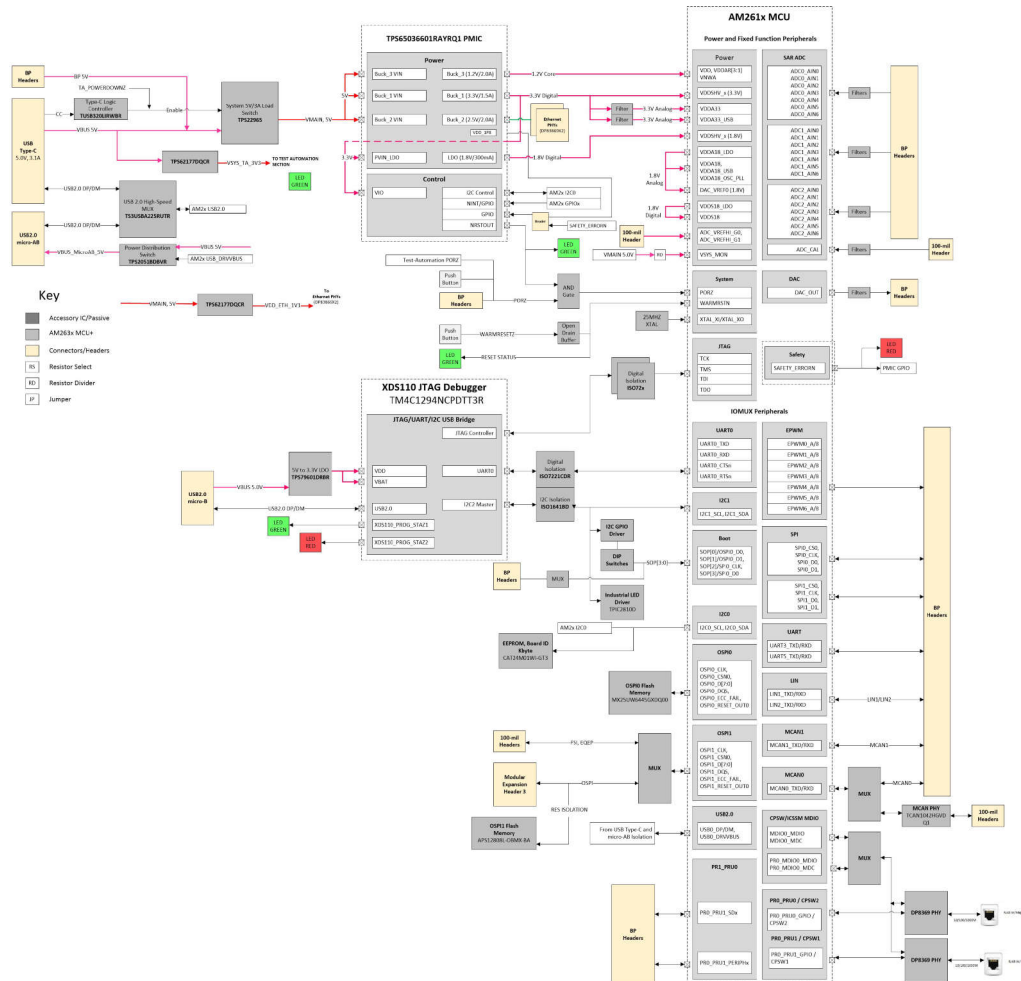


图 1-4. AM261x LaunchPad 功能方框图

1.3.4 BoosterPack

AM261x LaunchPad 开发套件提供了一种使用 AM261x 系列微控制器开发应用的简单、低成本的方法。BoosterPack 是可插拔附加板，符合德州仪器 (TI) 制定的引脚排列标准。TI 和第三方 BoosterPack 生态系统极大地扩展了外设和潜在应用，让您可轻松使用 AM261x LaunchPad 进行探索。有关 AM261x LaunchPad BoosterPack 接头引脚排列的详细外观，请参阅[节 2.12](#)。

您还可以按照 TI 网站上的设计指南来构建自己的 BoosterPack。德州仪器 (TI) 甚至可以帮助您向社区的其他成员推广您的 BoosterPack。TI 提供了多种途径，让您可以向潜在客户推广您的解决方案。

1.3.5 器件信息

AM261x Sitara Arm® 微控制器属于 Sitara AM26x 实时 MCU 系列，旨在满足下一代工业和汽车嵌入式产品复杂的实时处理需求。AM261x 器件具有可扩展的 Arm® Cortex®-R5F 性能和丰富的外设集，广泛适用于各种应用，同时提供安全特性和优化的外设以进行实时控制。

主要特性和优势：

- 外设支持系统级连接，例如千兆位以太网、USB、OSPI/QSPI、CAN、UART、SPI 和 GPIO。
- 由硬件安全管理器 (HSM) 管理的粒度防火墙支持开发人员满足严格的安全敏感型系统设计的要求。
- 多达两个 R5F 内核的集群以及每个内核 256KB 共享紧耦合存储器 (TCM) 和 1.5MB 共享 SRAM，共同显著降低了对外部存储器的需求。

1.3.5.1 安全性

AM261x LaunchPad 具有高安全性 - 现场安全 (HS-FS) 器件。HS-FS 器件能够使用一次性编程将器件从 HS-FS 型转换为高安全性 - 强制安全 (HS-SE) 器件。

AM261x 器件在离开 TI 工厂时处于 HS-FS 状态，在这种状态下，客户密钥未进行编程且具有以下属性：

- 不强制执行安全启动过程
- M4 JTAG 端口已关闭
- R5 JTAG 端口已打开
- 安全子系统防火墙已关闭
- SoC 防火墙已打开
- ROM 引导需要 TI 签名的二进制文件 (加密是可选的)
- TIFS-MCU 二进制文件由 TI 私钥签名

一次性可编程 (OTP) Keywriter 可将安全器件从 HS-FS 转换为 HS-SE。OTP Keywriter 会将客户密钥编程到器件电子保险丝中，以强制安全启动并建立信任根。安全启动需要使用客户密钥对映像进行加密 (可选) 和签名，这将由 SoC 进行验证。处于 HS-SE 状态的安全器件具有以下属性：

- M4、R5 JTAG 端口都已关闭
- 安全子系统和 SoC 防火墙均已关闭
- TIFS-MCU 和 SBL 需要使用有效的客户密钥进行签名

2 硬件

2.1 设置

备注

在高压环境中使用 LaunchPad 时，用户有责任在对电路板通电或进行模拟之前确认已阅读和理解电压和隔离要求。通电后，不得触碰 LaunchPad 或与 LaunchPad 相连的元件。

2.1.1 独立配置

备注

独立配置可用于大多数不需要使用外部以太网 BoosterPack 的软件开发用例。BoosterPack 设置将根据所需的硬件而有所不同。

在该配置中，Code Composer Studio™ 通过 JTAG 连接至 LaunchPad 并支持软件开发。板载 XDS110 调试探针会枚举一个虚拟 COM 端口 (VCP)，用于通过 UART 与 AM261x MCU 通信。

按照以下步骤设置 AM261x LaunchPad 的默认配置：

- 收集所需的设备
 - AM261x LaunchPad (LP-AM261)
 - 5V/3A USB Type-C 电力输送
 - Micro-USB 电缆
- 验证 LaunchPad 上的开关设置是否正确
 - 使用 SW4 选择所需的引导模式 ([引导模式选择](#))
 - 使用 S1 和 S2 选择所需的 ADC 电压基准模式 (如果适用于应用) ([ADC 和 DAC](#))
- 将 5V/3A USB Type-C 电源连接至 LaunchPad 的连接器 J25
- 将 micro-USB 电缆连接至 LaunchPad 的连接器 J24
- 确认 LaunchPad 上的电源状态 LED (D7、D12、D14、D15 和 D16) 亮起
- LaunchPad 已可供使用。按照软件中的步骤开始开发软件

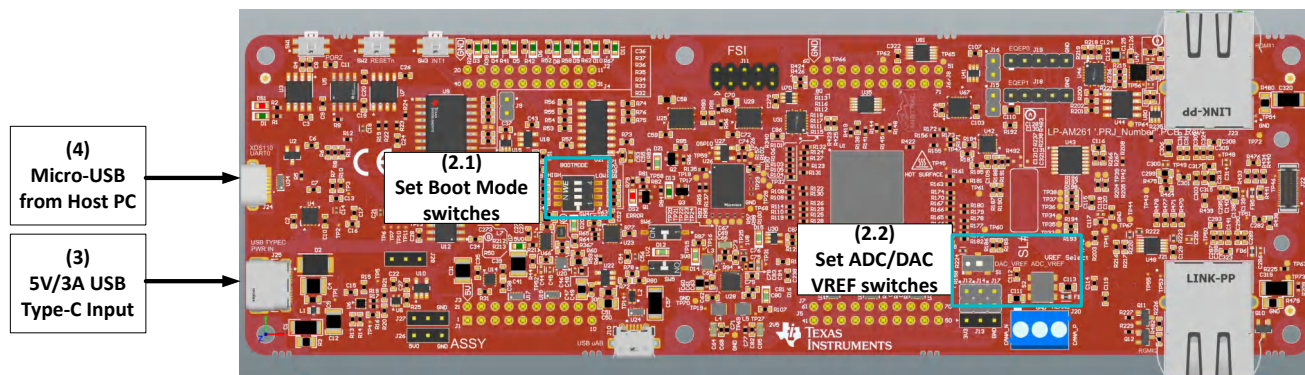


图 2-1. LP-AM261 独立配置

2.2 电源要求

AM261x LaunchPad 采用 5V、3A USB Type-C 输入供电。以下各节介绍了为 AM261x LaunchPad 供电的配电网络拓扑，该拓扑支持组件和基准电压。

与 AM261x LaunchPad 兼容的电源解决方案：

- 使用 USB Type-C 输入时：
 - 具有 USB-C 插座的 5V、3A 电源适配器

- 具有固定 USB-C 电缆的 5V、3A 电源适配器
- 具有电力输送分类的 PC USB Type-C 端口
 - Thunderbolt
 - USB 标识后面的电池

	USB 2.0 High Speeds 480 MBit/s	USB 3.0 (USB 3.1 Gen 1) Super Speed 5 GBit/s	USB 3.1 Gen 2 Super Speed Plus 10 GBit/s
Does NOT support Power Delivery			
Does support Power Delivery			
Thunderbolt			
Does support Power Delivery			

图 2-2. USB Type-C 电力输送分级

与 AM261x LaunchPad 不兼容的电源解决方案：

- 使用 USB Type-C 输入时：
 - 任何 USB 适配器电缆，例如：
 - Type-A 转 Type-C
 - micro-B 转 type-C
 - 直流桶形插孔转 Type-C
 - 具有 USB-C 固定电缆或插座的 5V、1.5A 电源适配器
 - PC USB Type-C 端口无法提供 3A 电流

2.2.1 使用 USB Type-C 连接器的电源输入

AM261x LaunchPad 通过 USB Type-C 连接供电。USB Type-C 电源必须能够在 5V 时提供 3A 电流，而且能通过 CC1 和 CC2 信号广播拉电流能力。在 AM261x LaunchPad 上，USB Type-C 连接器上的 CC1 和 CC2 网络与端口控制器 IC (TUSB320) 相连。此器件使用 CC 引脚来确定端口连接和分离、电缆方向、角色检测以及对 Type-C 电流模式的端口控制。CC 逻辑检测 Type-C 电流模式，确定其为默认模式、中等模式还是高级模式。

引脚 PORT 通过电阻下拉接地，可将其配置为 UFP (面向上游的端口) 模式。实施 VBUS 检测来确定 UFP 模式下是否连接成功。OUT1 和 OUT2 引脚连接到或非门。OUT1 和 OUT2 引脚上均为低电平有效时，会广播连接状态下的高电流 (3A)，使 VUSB_5V0 电源开关提供 VSYS_5V0 电源，从而为 PMIC 和 LDO 供电。

在 UFP 模式下，该端口控制器 IC 在两个 CC 引脚上始终存在下拉电阻器。该端口控制器 IC 还会监控 CC 引脚上与由所连 DFP 表明的 Type-C 模式电流相对应的电压电平。该端口控制器 IC 会去除 CC 引脚的抖动，并等待 VBUS 检测后成功连接。作为 UFP，该端口控制器器件通过 OUT1 和 OUT2 GPIO 检测并将 DFP 广播的电流电平通信到系统中。

AM261x LaunchPad 电源要求为 5V、3A。如果电源不能提供所需功率，或非门的输出会变为低电平，并禁用 VUSB_5V0 电源开关。因此，如果不满足电源要求，除 VCC3V3_TA 以外的所有电源都将保持关闭状态。只有电源能够提供 5V、3A，此电路板才能完全通电。

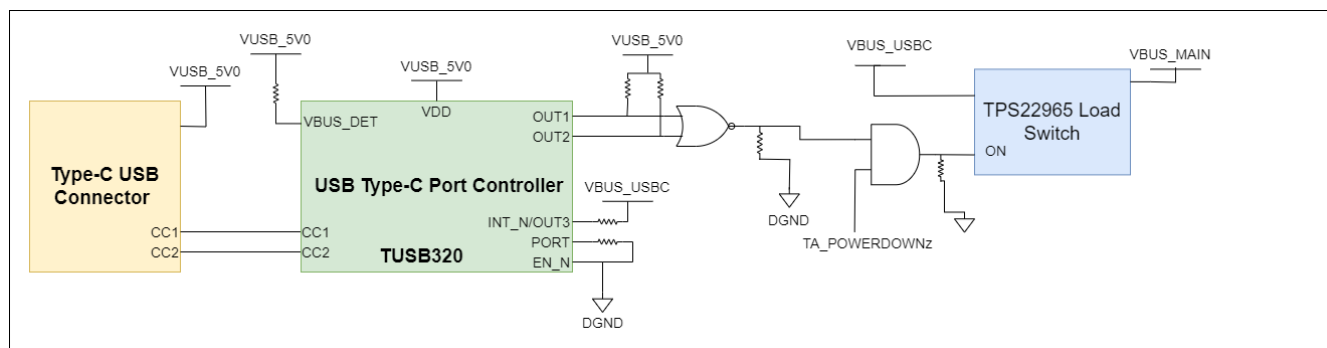


图 2-3. Type-C CC 配置

表 2-1. USB Type C 电缆的拉电流能力和状态

OUT1	OUT2	广播
H	H	未连接状态下的默认电流
H	L	连接状态下的默认电流
L	H	连接状态下的中等电流 (1.5A)
L	L	连接状态下的高电流 (3.0A)

AM261x LaunchPad 系统电源解决方案基于 PMIC。板载 PMIC 提供其三个降压转换器的输出，以及每个电源轨一个 LDO 稳压器。PMIC 生成 AM261x 微控制器和所有其他 EVM 外设所需的电源。在电源的初始阶段，由 Type-C USB 连接器提供的 5V 电压用于生成 LaunchPad 所需的所有必要电压。

表 2-2. 电压轨生成

元件	参考指示符	功能	电压输入	电压输出
TPS650360	U28	- 内核数字电源 1.25V - 系统 3.3V - 系统 1.8V - 以太网端口 2.5V	- Buck_1 VIN - 5.0V - Buck_2 VIN - 5.0V - LDO VIN - 3.3V - Buck_3 VIN - 5.0V	- Buck_1 VOUT - 3.3V - Buck_2 VOUT - 2.5V - LDO VOUT - 1.8V - Buck_3 VOUT - 1.25V

2.2.2 电源树

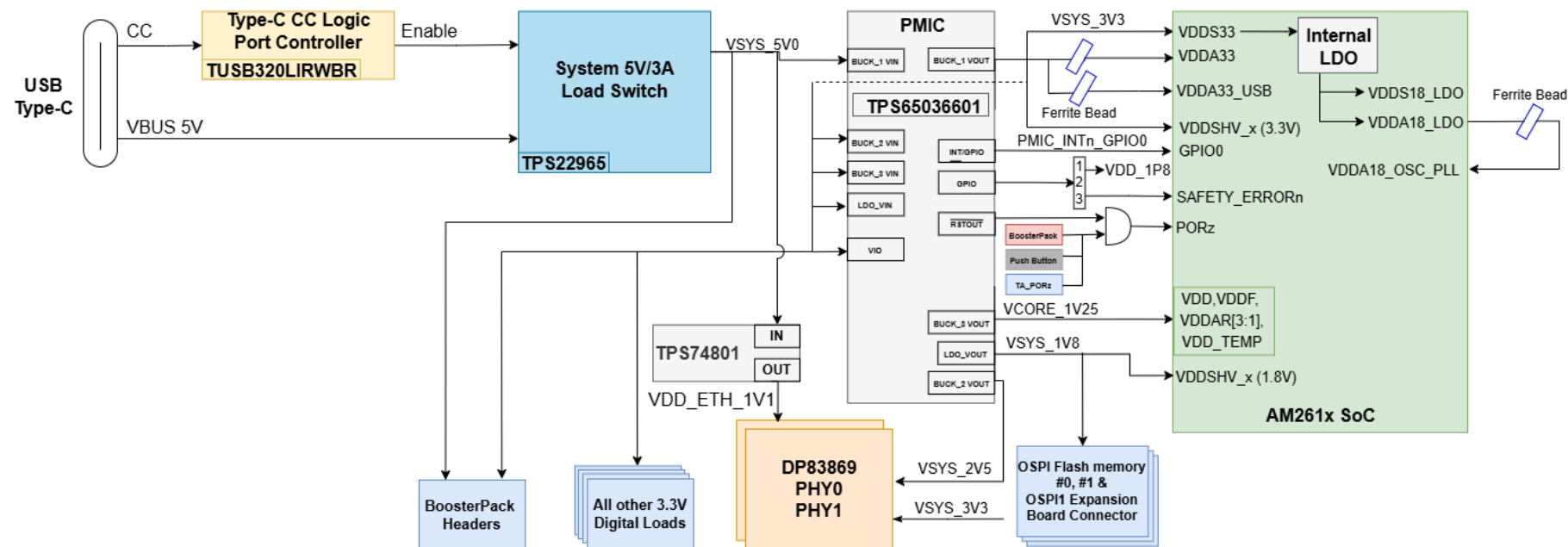


图 2-4. AM261x LaunchPad 的电源树图

2.2.3 电源状态 LED

板上提供了多个电源指示 LED，用于向用户指示主要电源的输出状态。这些 LED 指示各个域中的电源。

表 2-3. 电源状态 LED

名称	默认状态	运行	功能
D7	打开	VSYS_5V0	5V 电源电压的电源指示器
D14	打开	VSYS_3V3	生成的 3.3V 电压的电源指示器
D16	打开	VSYS_2V5	生成的 2.5V 电压的电源指示器
D12	打开	VDD_1V25	生成的 1.25V 电源正常电压的电源指示器
D15	打开	VSYS_1V8	生成的 1.8V 电压的电源指示器
D13	关闭	WARMRSTN	WARMRSTN 电源指示
DS2	关闭	SAFETY_ERROR	SAFETY_ERROR 电源错误指示
D1	关闭	XDS_PROGSTAZ1	LED 将在 Micro-B 连接建立后亮起
DS1	关闭	XDS_PROGSTAZ2	LED 将亮起，以指示正在通过 JTAG 进行通信

备注

对应于 SAFETY_ERROR 的 DS2 LED 始终开启。

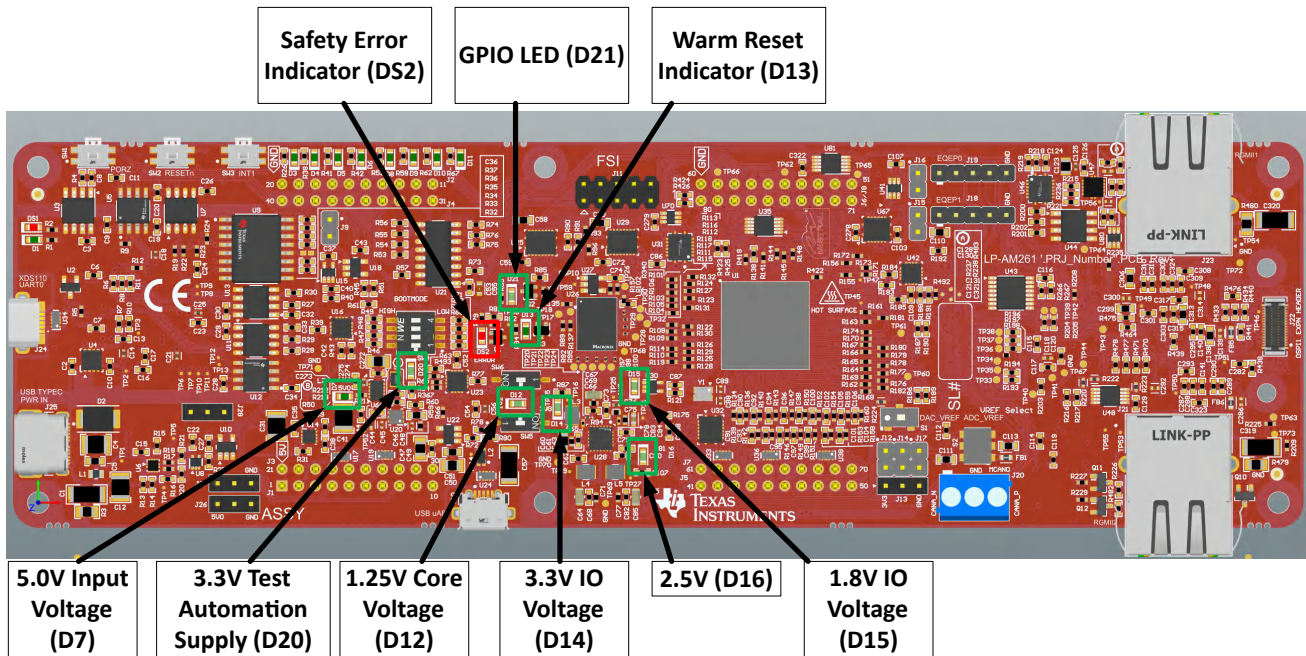


图 2-5. 电源状态 LED

2.3 接头信息

AM261x LaunchPad 可通过各种板载接头与外部硬件相连。这些接头可用于访问 AM261x 器件上的多个引脚和 LP-AM261 板上的其他信号。

2.3.1 OSPI 扩展连接器

LP-AM261 具有 30 引脚高密度连接器，用于将外部 OSPI 存储器连接至 AM261x MCU 上的 OSPI1 外设。下面的表 2-4 详细展示了它的引脚排列：

表 2-4. OSPI 扩展连接器 (J22)

EVM 连接	引脚	引脚	EVM 连接
GND	1	2	VSYS_1V8
VSYS_1V8	3	4	GND
OSPI1_RESET_OUT0	5	6	OSPI1_ECC_FAIL
OSPI1_CSn0	7	8	OSPI1_CSn1
GND	9	10	OSPI1_CLK
GND	11	12	OSPI1_DQS
GND	13	14	OSPI1_D0
OSPI1_D1	15	16	OSPI1_D2
OSPI1_D3	17	18	GND
OSPI1_D4	19	20	OSPI1_D5
OSPI1_D6	21	22	OSPI1_D7
GND	23	24	-
-	25	26	-
-	27	28	-
-	29	30	-

有关更多信息，请参阅 节 2.10.1.1。

2.3.2 ADC/DAC 外部 VREF 接头

AM261x LaunchPad 具有用于将外部电压基准连接到 ADC 和 DAC 外设的接头。以下表格详细展示了接头引脚排列：

表 2-5. DAC 外部 VREF 接头 (J12)

引脚	EVM 连接
1	DAC_EXT_VREF
2	GND

表 2-6. ADC 外部 VREF 接头 (J17)

引脚	EVM 连接
1	ADC_EXT_VREF
2	GND

表 2-7. ADC 校准接头 (J14)

引脚	EVM 连接
1	ADC_CAL0

表 2-7. ADC 校准接头 (J14) (续)

引脚	EVM 连接
2	GND

有关更多信息，请参阅 [节 2.10.12](#)。

2.3.3 FSI 接头

LP-AM261 具有 10 引脚快速串行接口 (FSI) 接头，用于连接 AM261x FSI 外设。下面的 [表 2-8](#) 展示了引脚排列。

表 2-8. FSI 接头 (J11) 引脚排列

EVM 连接	引脚	引脚	EVM 连接
FSIRX0_CLK	1	2	FSITX0_CLK
GND	3	4	GND
FSIRX0_D0	5	6	FSITX0_D0
FSIRX0_D1	7	8	FSITX0_D1
GND	9	10	VSYS_3V3

有关 FSI 实现的更多信息，请参阅 [节 2.10.8](#)。

2.3.4 EQEP 接头

LP-AM261 将 EQEP0 和 EQEP1 外设信号端接至一组分线接头，以便与外部编码器硬件配合使用。

表 2-9. EQEP0 接头 - J19 和 J16

引脚	EVM 连接
J19.1	EQEP0_A
J19.2	EQEP0_B
J19.3	EQEP0_INDEX
J19.4	VSYS_5V0
J19.5	GND
J16.1	EQEP0_STROBE
J16.2	GND

表 2-10. EQEP1 接头 - J18 和 J15

引脚	EVM 连接
J18.1	EQEP1_A
J18.2	EQEP1_B
J18.3	EQEP1_INDEX
J18.4	VSYS_5V0
J18.5	GND
J15.1	EQEP1_STROBE
J15.2	GND

有关 EQEP 的更多信息，请参阅 [节 2.10.13](#)。

2.4 按钮

该 LaunchPad 支持多个用户按钮，用于向 AM261x SoC 提供复位输入和用户中断。

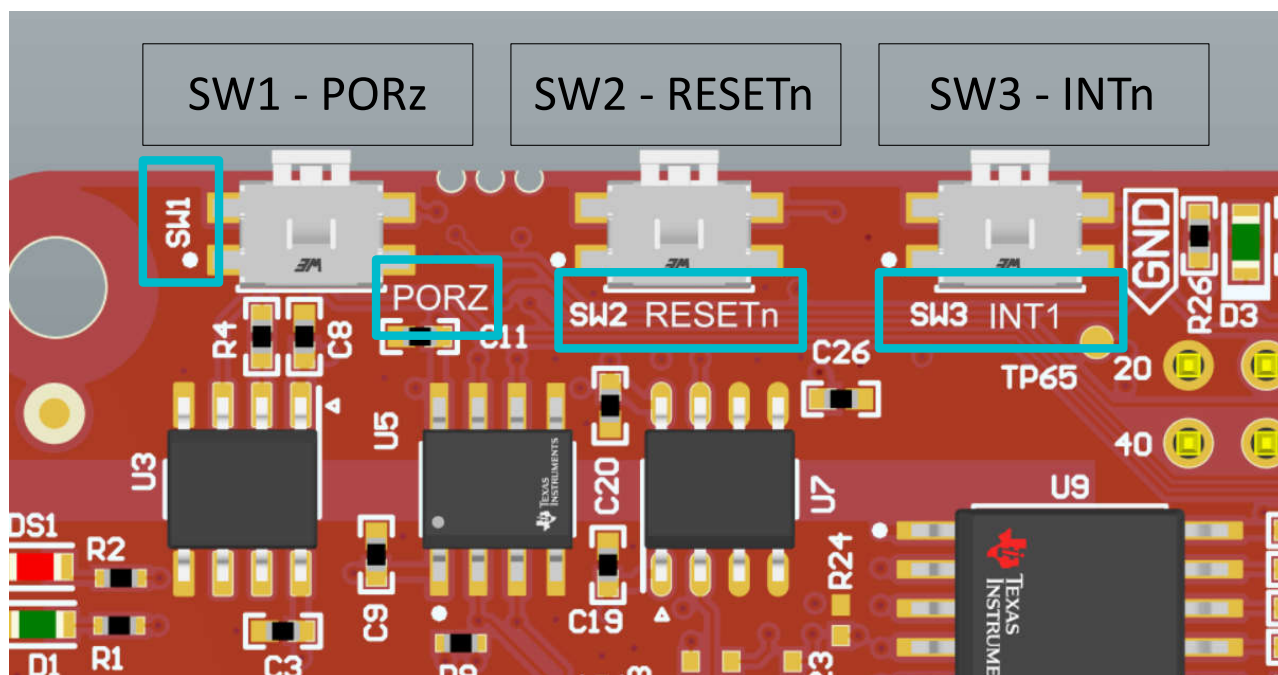


图 2-6. 按钮

表 2-11 列出了位于 AM261x LaunchPad 顶部的按钮。

表 2-11. LaunchPad 按钮

按钮	信号	功能
SW1	PORz	SoC PORz 复位输入
SW2	RESETz	SoC 热复位输入
SW3	INT1	用户中断信号

2.5 复位

图 2-7 展示了 AM261x LaunchPad 的复位架构

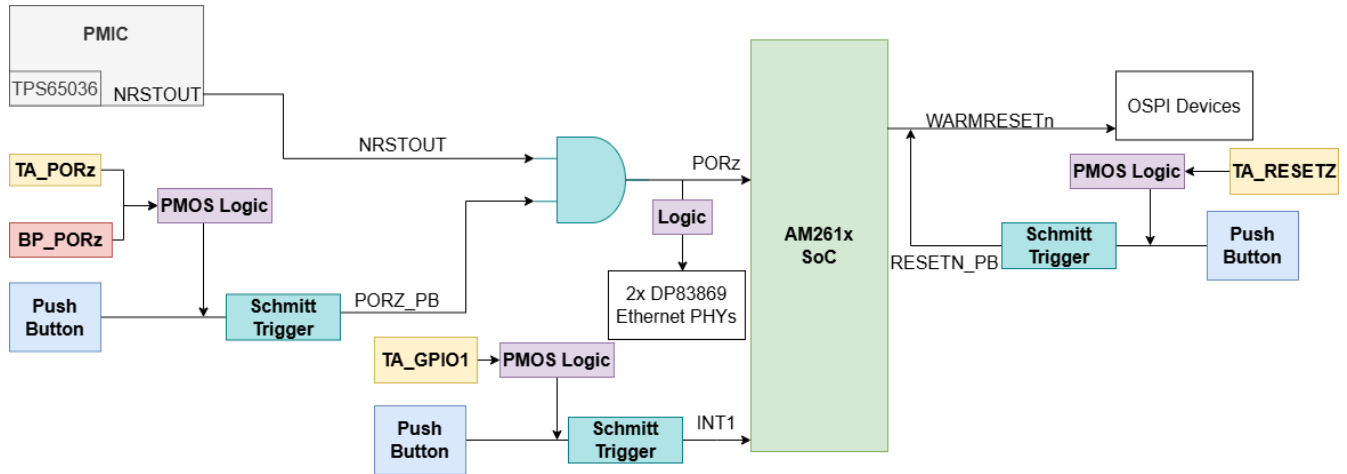


图 2-7. 复位架构

AM261x LaunchPad 具有以下复位：

- PORz (上电复位)
- WARMRESETn (热复位)

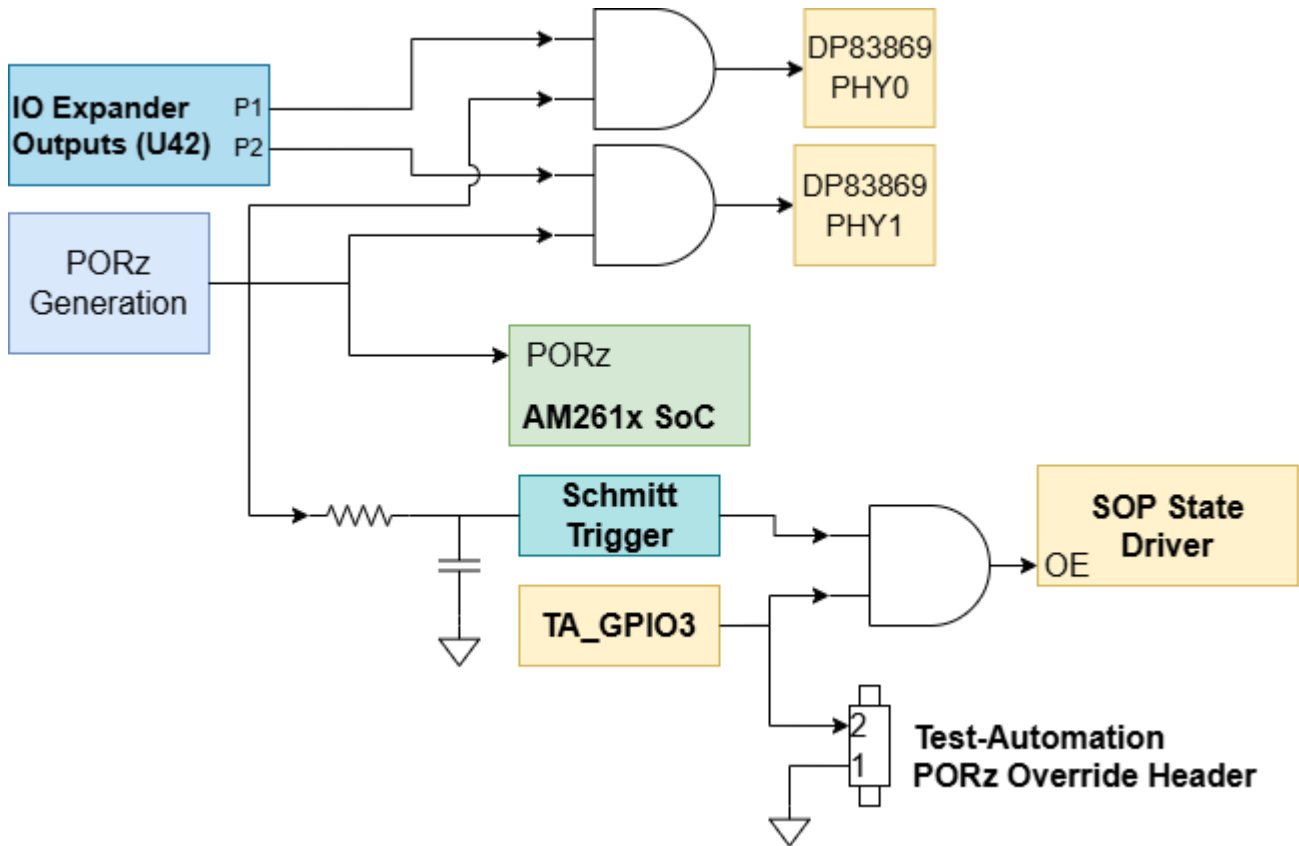


图 2-8. PORz 复位信号树

PORz

PORz 信号由 2 路输入与门驱动，后者会在以下情况下生成主域上电复位：

- PMIC 的 (TPS650360) NRSTOUT 被驱动为低电平
- 按下用户按钮 (SW1) 时。
- P 沟道 MOSFET 栅极的信号为逻辑低电平，这会导致 PMOS 的 V_{GS} 小于零。PORz 信号连接至直接接地的 PMOS 漏极。可为 PMOS 栅极生成逻辑低电平输入的信号包括：
 - 来自测试自动化接头的 TA_PORZ 输出
 - 来自任一 BoosterPack 站点的 BP_PORZ 输出。

PORz 信号连接到：

- AM261x SoC PORz 输入
- 两个以太网附加电路板连接器复位逻辑
- 引导模式状态驱动器 (U61) 的输出使能输入
 - RC 滤波器在 GND 与 3.0V 电源之间产生 1ms 的延迟，以便 SOP 状态驱动器的输出使能输入保持低电平的时间超过 PORz 取消置位后所需的 SOP 保持时间。

WARMRESETn

WARMRESETn 信号会在以下情况下生成主域热复位：

- 按下用户按钮 (SW2) 时。

WARMRESETn 信号连接到：

- AM261x SoC WARMRESETN 输出
- 按下按钮+ PMOS 逻辑生成的 RESETN_PB 信号
- OSPI0 和 OSPI1 器件复位逻辑

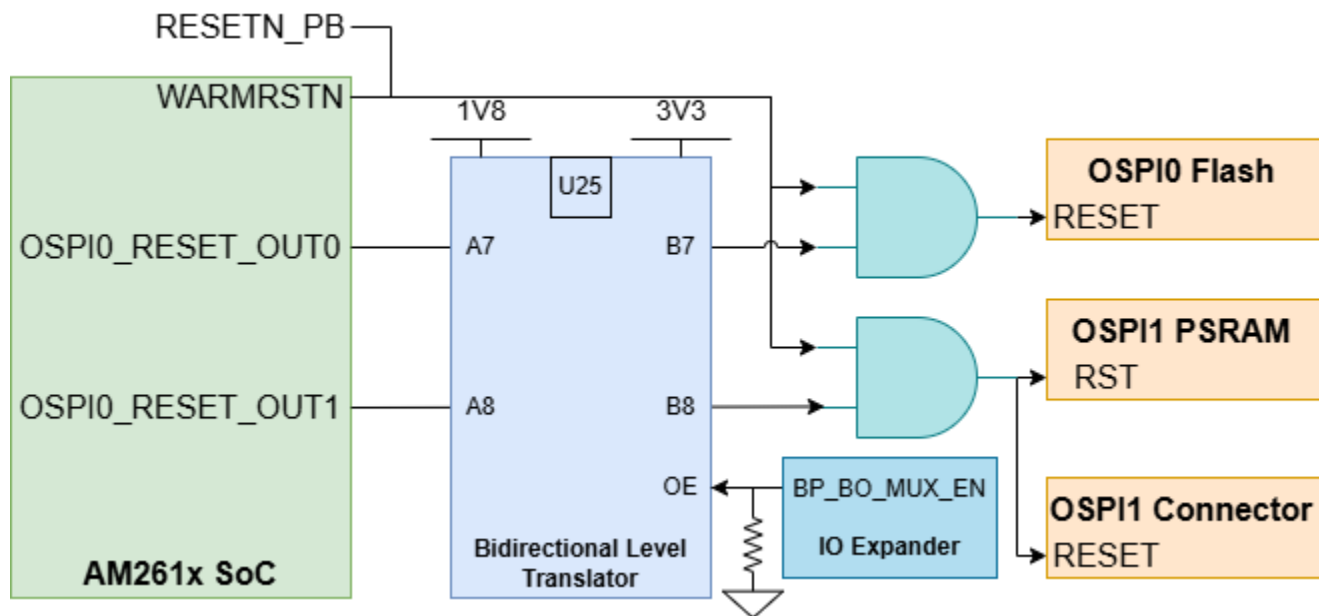


图 2-9. WARMRESETn 复位信号树

备注

OSPI0_RESET_OUT0 由 GPIO61 通过引脚多路复用产生，而 GPIO61 存在一个与 AM261x 引导 ROM 关联的已知问题。在引导时，ROM 代码将 GPIO61 设置为 OSPI0_RESET_OUT0 并将引脚驱动为低电平，以复位外部闪存器件。但是，由于 OSPI 控制器配置中的错误，闪存器件复位后，该引脚不会驱动为高电平，从而使闪存器件保持在复位状态并阻止正常引导。默认情况下，通过连接到输出使能引脚的拉电阻器来禁用双向电平转换器 (U25)。这样可以防止 (GPIO61 上的) OSPI0_RESET_OUT0 在器件从 OSPI0 闪存引导之前将输入拉至与门低电平。OSPI0_RESET_OUT0 网络在与门处被上拉至高电平。器件引导后，可在软件中将 OSPI0_RESET_OUT0 配置为 OSPI 复位，并可从 I2C 控制的 IO 扩展器 (U23) 启用电平转换器 (U25)。有关此引导 ROM 问题的更多信息，请参阅 [AM261x 勘误文档](#)。

INTn

AM261x LaunchPad 还具有 SoC 的外部中断 INT1，以下情况下会发生该中断：

- 按下用户按钮 (SW3) 时

2.6 时钟

AM261x SoC 需要 XTAL_XI 具有 25MHz 的时钟输入。AM261x LaunchPad 采用 25MHz 晶体作为 SoC 时钟源。该 LaunchPad 还具有两个板载 25MHz 晶体来提供以太网 PHY 时钟信号，这些晶体可以使用以太网附加电路板连接到板上的以太网端口连接器。SoC 时钟信号输出 CLKOUT1 可用作所连接的以太网附加电路板上以太网 PHY 的时钟源。必须从将 25MHz 晶体连接到以太网连接器 0 和以太网连接器 1 的布线上移除电阻器 (R211 和 R214)。为 CLKOUT1 安装适当的电阻器 (R212 和 R213)，以便将其连接到以太网附加电路板的两个连接器，从而将 CLKOUT1 网络连接到附加电路板上以太网 PHY 的 XI 引脚。

LaunchPad 还有一个频率为 16MHz 的板载晶体 (Y4)，它是 XDS110 的时钟源，用于支持 UART-USB JTAG。

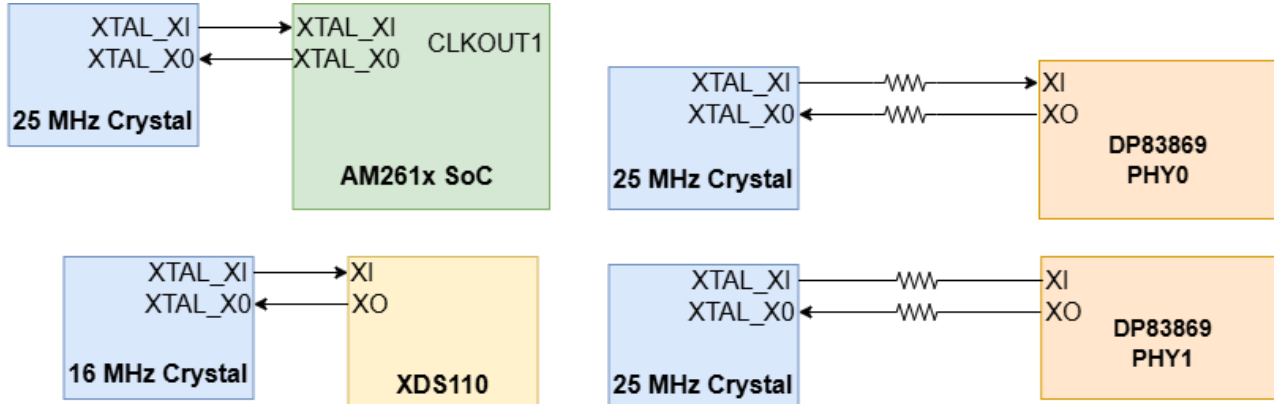


图 2-10. AM261x LaunchPad 时钟树

2.7 引导模式选择

AM261x 的引导模式由 DIP (双列直插式封装) 开关 (SW4) 或测试自动化接头选择。当 PORz 切换时，测试自动化接头使用 I2C 扩展缓冲器来驱动引导模式。表 2-12 展示了支持的引导模式。表 2-13 展示了每种引导模式的 DIP 开关配置。

备注

LP-AM261 上的引导模式 DIP 开关位置与 SOPx 设置相反。例如，如果引导模式设置要求调用 SOP3=0，则 SW4.4=1。

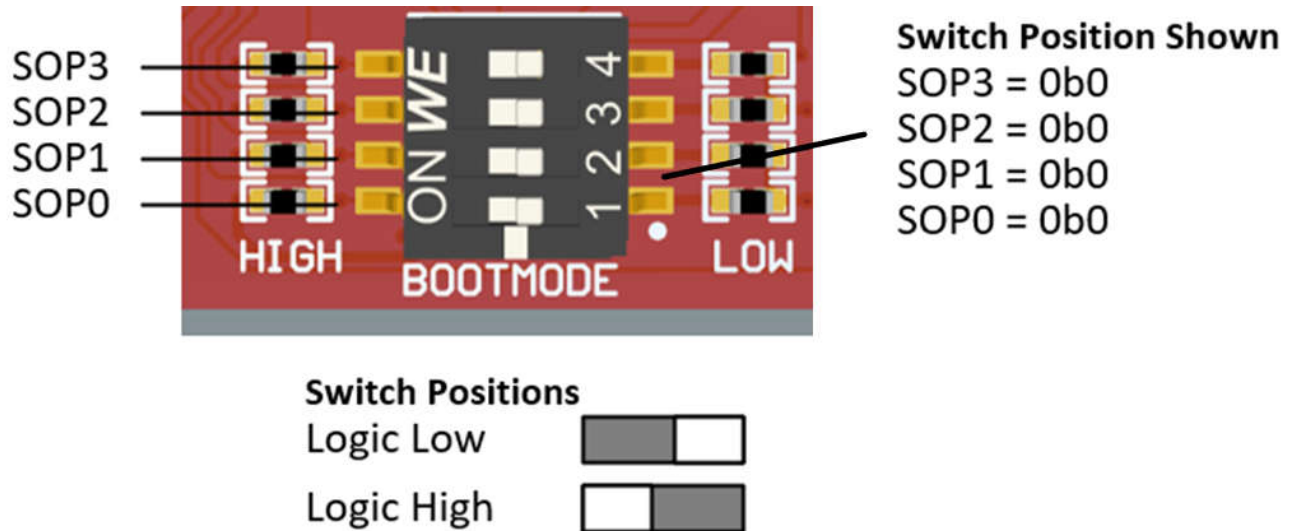


图 2-11. 引导模式 DIP 开关位置 - LP AM261x E2 SW1 SOP 开关

表 2-12. 受支持的引导模式

引导模式或外设	引导介质或主机	ROM 活动/注释
OSPI-OSPI (4S)、50MHz、SDR、0x6B	闪存存储器	ROM 将 OSPI 控制器配置为 OSPI 4S 模式，并从外部闪存下载映像，在出现任何故障时支持 UART 回退引导模式
UART、XMODEM、115200bps	外部主机	ROM 将 UART0 配置为 115200bps 的波特率，并使用 x-modem 协议从外部 PC 终端下载映像
OSPI-OSPI (1S)、50MHz、SDR、0x0B	闪存存储器	ROM 将 OSPI 控制器配置为 OSPI 1S 模式，并从外部闪存下载映像，在出现任何故障时支持 UART 回退引导模式
OSPI (8S)、SDR、33MHz、0x8B	闪存存储器	ROM 将 OSPI 控制器配置为 8S 模式，并从外部闪存下载映像，在出现任何故障时支持 UART 回退引导模式
DevBoot	不适用	为支持 SBL 开发，R5 将启动 ROM，初始化 PLL，无 L2，执行 TCMA 和 TCMB PBIST，无 L2 和 TCM memInit。仅在 FS 器件上受支持
xSPI (1S->8D)，20MHz，SFDP	闪存存储器、外部主机	ROM 将 OSPI 控制器配置为 xSPI 8D 模式，读取 SFDP 表以获取读取命令并从外部闪存下载映像，具有 SFDP 的闪存仅支持 JEDEC 标准修订版 D。如果发生任何故障，器件会返回 UART 引导模式

表 2-12. 受支持的引导模式 (续)

引导模式或外设	引导介质或主机	ROM 活动/注释
USB DFU	外部主机	ROM 将 USB 控制器配置为在器件模式下工作，并将映像下载到 L2 存储器中进行处理。如果发生任何故障，器件会返回 UART 引导模式。支持高速 (HS、480Mbps) 下的 USB 2.0 器件模式

表 2-13. 引导模式选择

引导模式	AM261x SOP[3:0]	SW4.4 (SOP3 反转)	SW4.3 (SOP2 反转)	SW4.2 (SOP1 反转)	SW4.1 (SOP0 反转)
OSPI-OSPI (4S)、50MHz、SDR、0x6B	0000	1	1	1	1
UART、XMODEM、115200bps	0001	1	1	1	0
OSPI-OSPI (1S)、50MHz、SDR、0x0B	0010	1	1	0	1
OSPI (8S)、SDR、33MHz、0x8B	0011	1	1	0	0
DevBoot	1011	0	1	0	0
xSPI (1S->8D) , 20MHz , SFDP	1100	0	0	1	1
USB DFU	1110	0	0	0	1

2.8 GPIO 映射

表 2-14. GPIO 映射表

GPIO 说明	GPIO	功能	网络名称	活跃状态
GPIO LED	GPIO84	GPIO	AM261_LED_GPIO84	低电平
SoC 中断	GPIO124	中断	AM261_INT_PB_GPIO124	低电平

2.9 IO 扩展器

AM261x LaunchPad 具有两个 TCA6408ARGTR IO 扩展器，可通过 I2C 通信为处理器提供通用 I/O 扩展和双向电压转换。

TCA6408A 包括 1 个 8 位配置（输入或输出选择）、输入、输出和极性反转（高电平有效）寄存器。在加电时，I/O 被配置为输入。系统控制器可通过写入 I/O 配置位将 I/O 启用为输入或输出。每一个输入或者输出的数据被保存在相应的输入或者输出寄存器内。输入端口寄存器的极性可借助极性反转寄存器进行转换。所有寄存器都可由系统控制器读取。AM261x MCU 通过 I2C0 总线与 IO 扩展器通信。从 IO 扩展器发出的信号如图 2-12 所示。有关 TCA6408ARGTR 的编程指南，请参阅 [TCA6408ARGTR 数据表](#)。

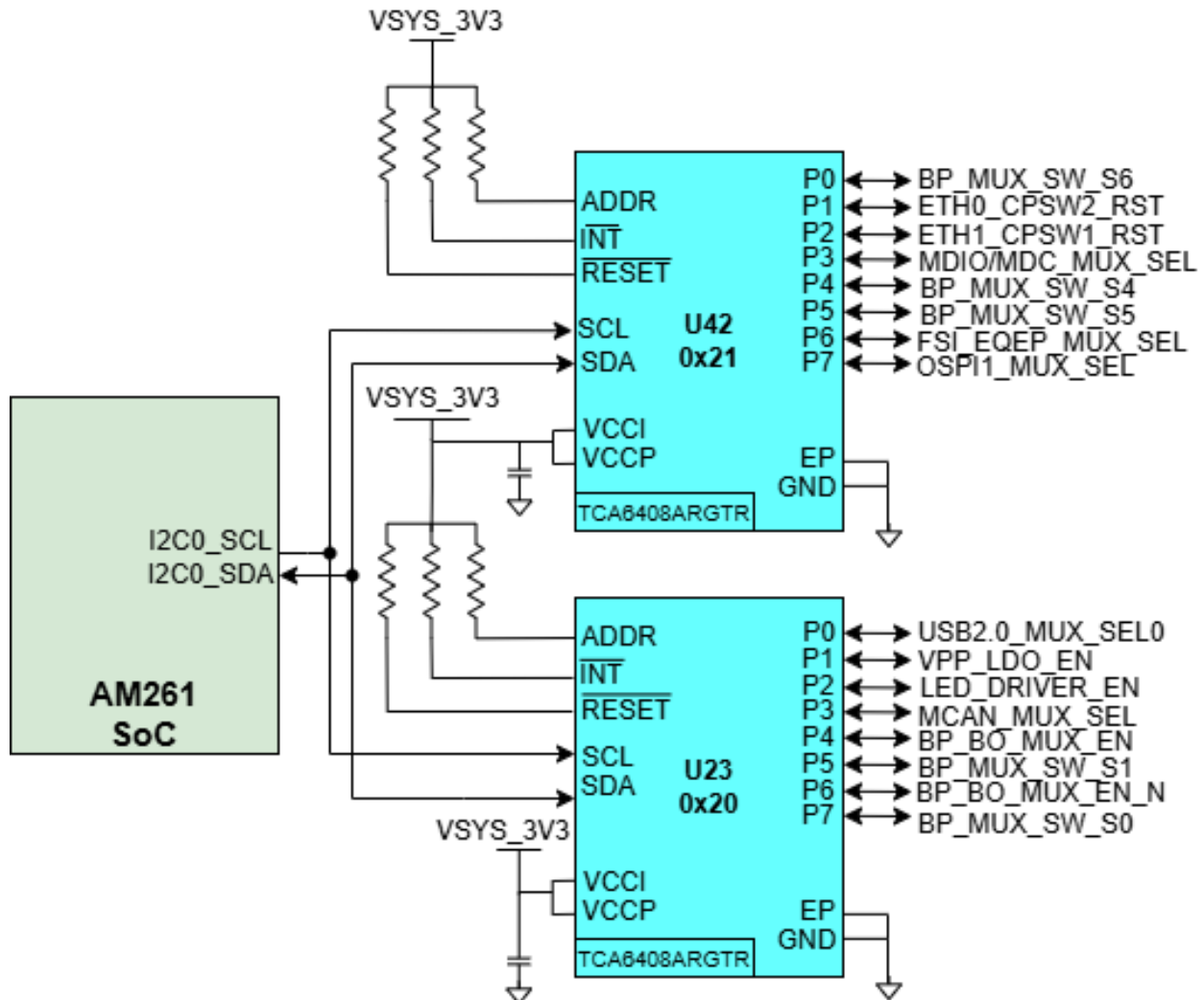


图 2-12. IO 扩展器

表 2-15. IO 扩展器 1 GPIO 映射 (U42)

IO 编号	网络名称	GPIO 说明	活跃状态
P0	BP_MUX_SW_S6	U81 备选 BoosterPack 功能多路复用选择	可选
P1	ETH0_CPSW2_RST	DP83869 PHY (U73) 复位	低电平
P2	ETH1_CPSW1_RST	DP83869 PHY (U74) 复位	低电平
P3	MDIO/MDC_MUX_SEL	MDIO/MDC 多路复用器选择	可选
P4	BP_MUX_SW_S4	U46 备选 BoosterPack 功能多路复用选择	可选
P5	BP_MUX_SW_S5	U80 备选 BoosterPack 功能多路复用选择	可选
P6	FSI_EQEP_MUX_SEL	FSI/EQEP 多路复用器选择	可选
P7	OSPI1_MUX_SEL	OSPI1 多路复用器选择	可选

表 2-16. IO 扩展器 2 GPIO 映射 (U23)

IO 编号	网络名称	GPIO 说明	活跃状态
P0	USB2.0_MUX_SEL0	USB 多路复用器选择	可选
P1	VPP_LDO_EN	1.7V LDO 使能	高电平
P2	LED_DRIVER_EN	LED 驱动器使能	低电平
P3	MCAN_MUX_SEL	MCAN 多路复用器选择	可选
P4	BP_BO_MUX_EN	EPWM 双向电平转换器使能	高电平
P5	BP_MUX_SW_S1	向控制备用 BoosterPack 功能多路复用器的异或门输入 1	可选
P6	BP_BO_MUX_EN_N	备选 BoosterPack 功能多路复用器输出使能	低电平
P7	BP_MUX_SW_S0	向控制备用 BoosterPack 功能多路复用器的异或门输入 0	可选

2.10 接口

2.10.1 存储器接口

2.10.1.1 OSPI

OSPI 闪存

LP-AM261 具有一个 64Mb、1.8V OSPI 闪存存储器器件 (MX25UW6445GXDQ00)，该器件连接至 AM261x MCU 的 OSPI0 接口。OSPI 闪存器件由 PMIC 的 1.8V LDO 输出供电。AM261x 可从闪存到这个与 OSPI0 相连的存储器器件上的二进制映像引导。

备注

OSPI0 闪存复位存在已知限制，已在 LP-AM261 上实施了解决方法。如需了解更多详情，请参阅[节 6.2.2](#)。

OSPI PSRAM

LP-AM261 具有一个 128Mb、1.8V PSRAM 存储器器件 (APS12808L-OBMX-BA)，该器件连接至 AM261x MCU 的 OSPI1 接口。OSPI PSRAM 由 PMIC 的 1.8V LDO 输出供电。AM261x 可以利用接口连接外部存储器。

备注

AM261x 无法从连接到 OSPI1 的 PSRAM 器件引导。

OSPI 扩展连接器

AM261x OSPI1 信号布线可以选择路由至 30 引脚高密度连接器，以连接兼容的 OSPI 存储器附加电路板。[表 2-17](#) 详细说明了为了实现连接到扩展连接器的 OSPI1 布线路径，需要对电阻器进行的修改。

表 2-17. OSPI 扩展连接器电阻器修改

LP-AM261 Net	DNI 电阻器	组装电阻器
EX_OSPI1_CLK	R242	R245
EX_OSPI1_D0	R291	R286
EX_OSPI1_D1	R282	R276
EX_OSPI1_D2	R294	R289
EX_OSPI1_D3	R283	R277
EX_OSPI1_D4	R292	R287
EX_OSPI1_D5	R284	R278
EX_OSPI1_D6	R295	R290
EX_OSPI1_D7	R285	R279
EX_OSPI1_DQS	R293	R288
EX_OSPI1_CSn0	R248	R243
EX_OSPI1_ECC_FAIL	R249	R244
EX_OSPI1_RSTn	R247	R241

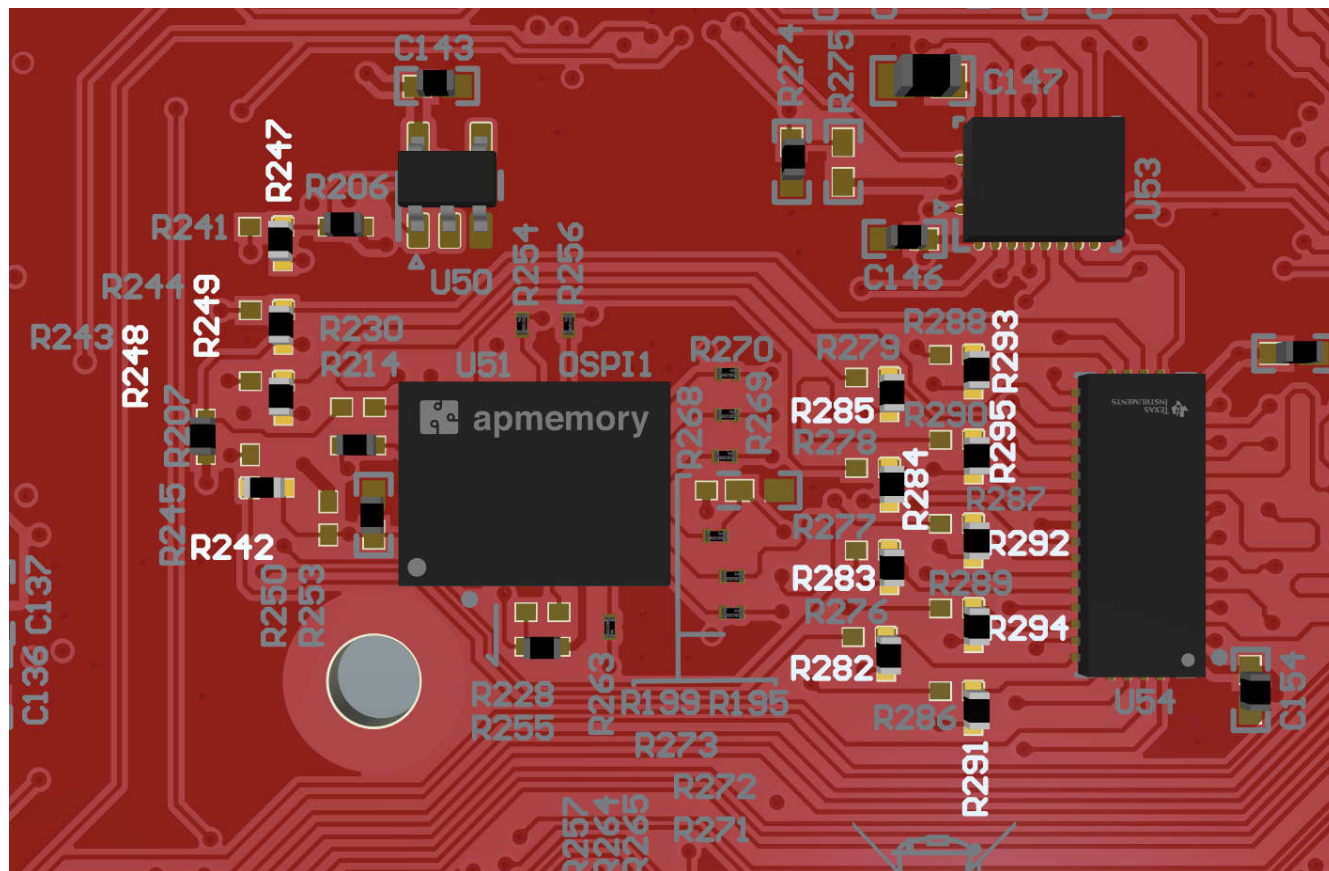


图 2-13. OSPI1 扩展连接器 - 电阻器

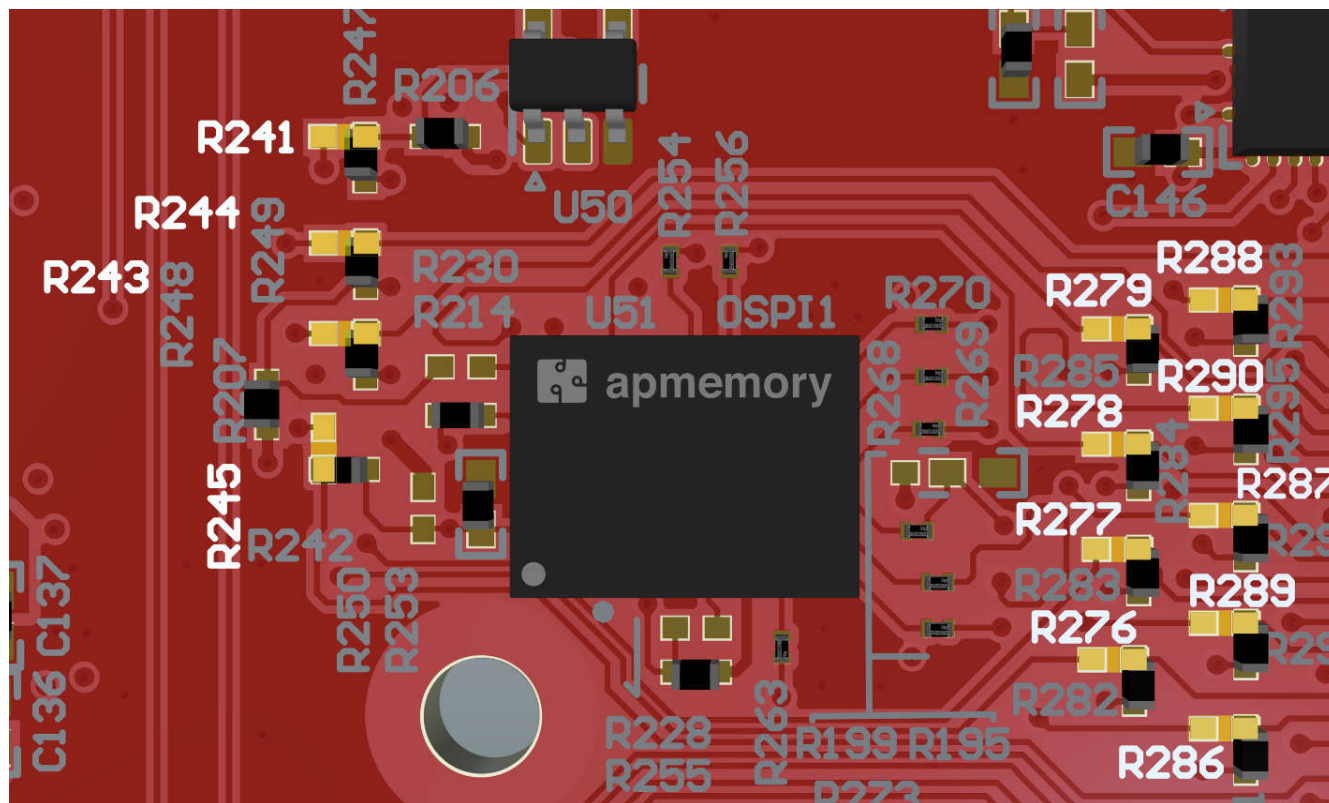


图 2-14. OSPI1 扩展连接器 - 组装电阻器

OSPI 扩展连接器的引脚排列可在 [节 2.3.1 OSPI 扩展连接器](#) 中找到。

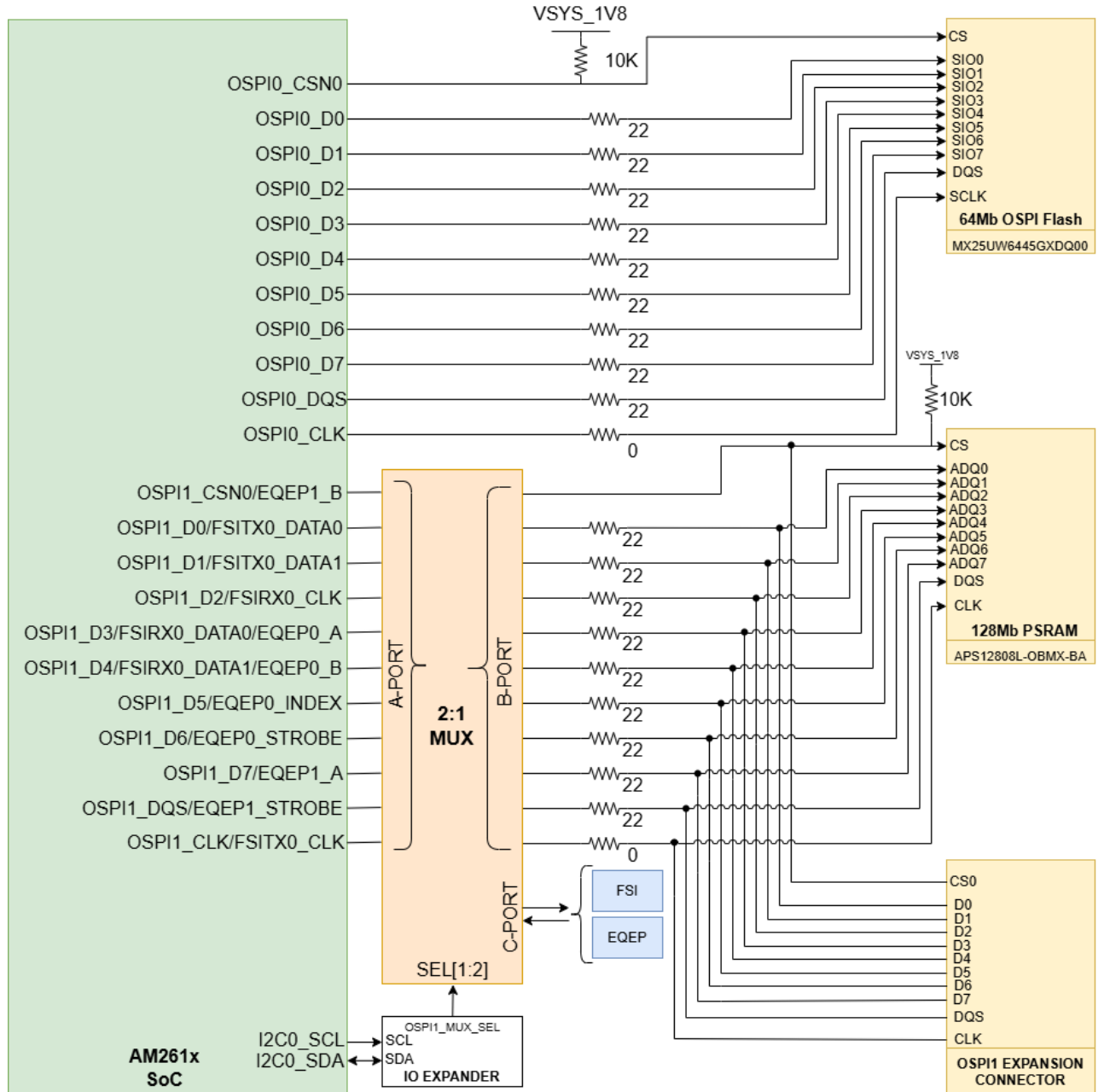


图 2-15. LP-AM261 OSPI 接口

2.10.1.2 电路板 ID EEPROM

AM261x LaunchPad 具有一个基于 I2C 的 1Mbit EEPROM (CAT24M01WI-GT3)，用于存储电路板配置详情。电路板 ID EEPROM 连接至 AM261x MCU 的 I2C1 接口。EEPROM 通过将地址引脚 A0 上拉至 3.3V 并将地址引脚 A1 和 A2 下拉至地，将默认 I2C 地址设为 0x51。EEPROM 的写保护引脚默认为下拉至地。因此，写保护被禁用。

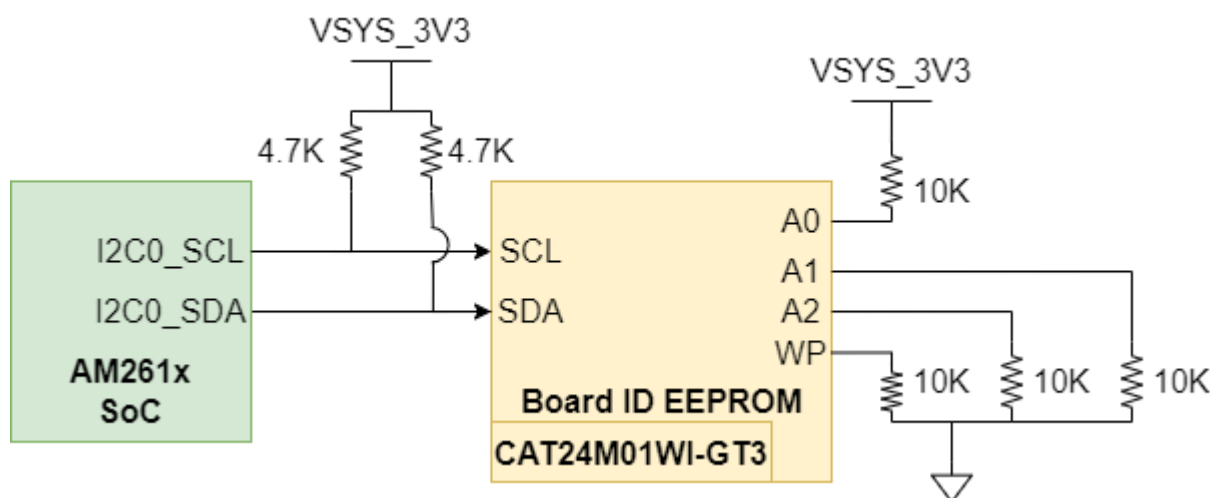


图 2-16. 电路板 ID EEPROM

2.10.2 以太网接口

LP-AM261 具有两个 DP83869 千兆位以太网 PHY，附带 RJ-45 连接器，支持 RGMII 或 MII 以太网评估和开发。下表详细描述了以太网外设与 PHY 的连接：

表 2-18. 以太网外设与 PHY 的连接

以太网信号	PHY 0 (U73)	PHY 1 (U74)
RGMII1		✓
RGMII2	✓	
CPSW MDIO	✓ (通过多路复用器)	✓ (通过多路复用器)
PR0_PRU0	✓	
PR0_PRU1		✓
PRU MDIO	✓ (通过多路复用器)	✓ (通过多路复用器)

2.10.2.1 以太网 PHY 0 — RGMII2/PR0_PRU0

AM261x LaunchPad 采用一个 48 引脚以太网 PHY (DP83869HMRGZT)，该 PHY 连接到 RGMII2 或片上可编程实时单元和工业通信子系统 (PRU-ICSS) 的 PR0_PRU0 实例。RGMII2 和 PR0_PRU0 信号在 AM261x MCU 上进行内部引脚多路复用，并且可以根据应用程序通过软件控制。

该 PHY 配置为广播 1Gb 操作。该 PHY 的以太网数据信号端接至 RJ45 连接器。电路板使用 RJ45 连接器来提供以太网 10/100/1000Mbps 连接，并集成电磁元件和 LED 来提供链路和活动指示。

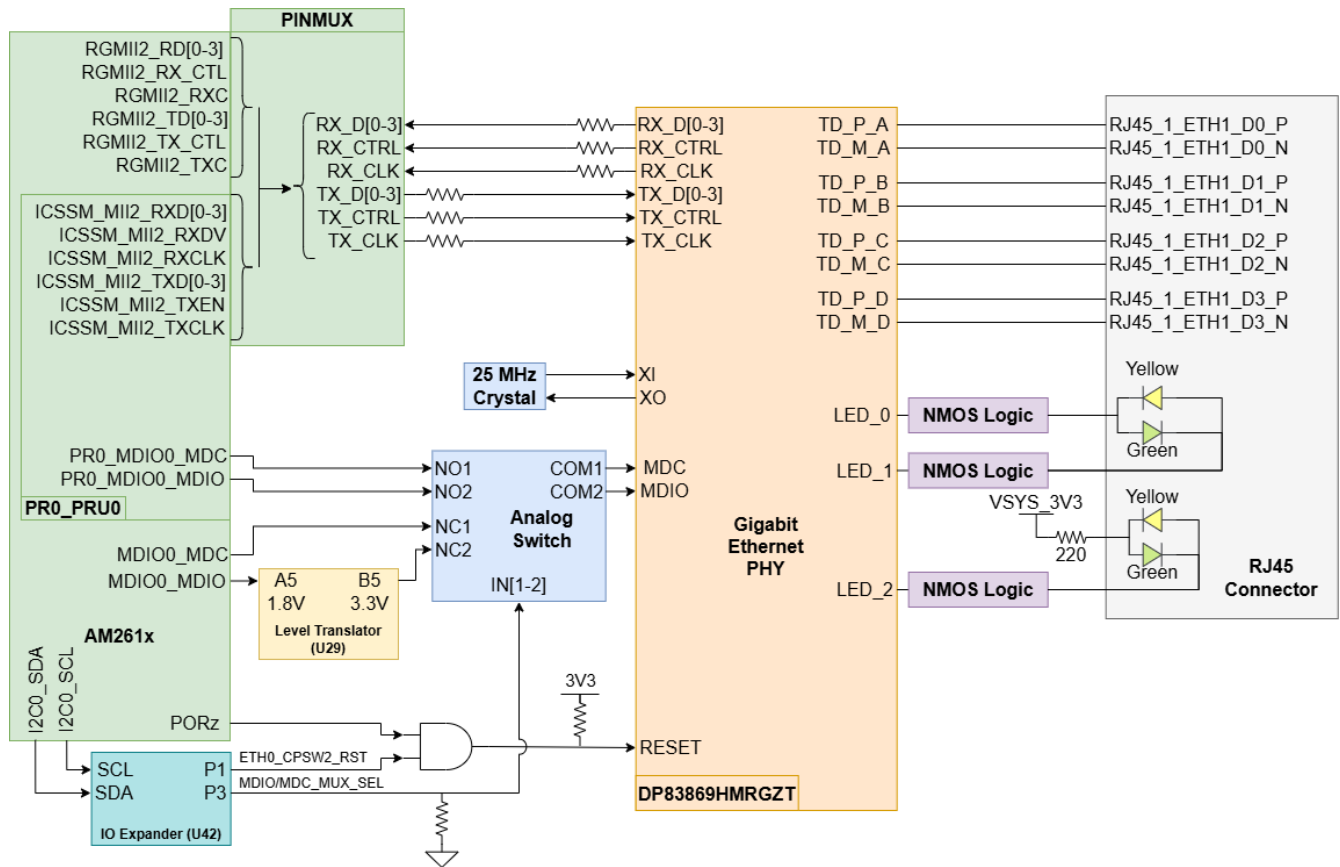


图 2-17. 以太网 PHY 0

该以太网 PHY 需要三个单独的电源。VDDIO 是系统生成的 3.3V 电源。以太网 PHY 的 1.1V 和 2.5V 电源各有一个专用 LDO。

靠近 SoC 的发送时钟和数据信号上存在串联终端电阻器。靠近以太网 PHY 的接收时钟和数据信号上存在串联终端电阻器。

从 AM261x MCU 到 PHY 的 CPSW MDIO 数据信号通过双向电平转换器传递，以便将 IO 电平从 1.8V 转换为 3.3V，以实现与 DP83869 PHY 的兼容性。CPSW MDIO 时钟信号源自 AM261x MCU 的 3.3V IO 引脚，因此不需要电平位移。由于 CPSW 以太网和 PRU 以太网具备单独的 MDIO 信号，因此模拟开关 (TS5A23159DGSR/U48) 负责在 CPSW MDIO/MDC 和 PRU MDIO/MDC 信号之间进行选择并将所选信号路由至以太网 PHY。该模拟开关由受 I2C 控制的 IO 扩展器 (U42) 的 GPIO 信号进行控制。

表 2-19. CPSW/PRU-ICSS MDIO 开关 (U48)

MDIO/MDC_MUX_SEL	条件	开关功能
LOW (默认值)	CPSW MDIO	NC 至 COM, COM 至 NC
高电平	PRU MDIO	NO 至 COM, COM 至 NO

以太网 PHY 的复位输入由 PORz AM261x MCU 输出信号 ANDed 与受 I2C 控制的 IO 扩展器 (U42) ETH0_CPSW2_RST 的输出进行控制。

以太网 PHY 使用很多功能引脚用作 Strap 配置选项，以便将器件置于特定的运行模式。

表 2-20. 以太网 PHY 0 捆扎电阻器

功能引脚	默认模式	LaunchPad 中的模式	功能
RX_D0	0	3	PHY 地址：0011
RX_D1	0	0	
JTAG_TDO/GPIO_1	0	0	RGMII 至铜线
RX_D3	0	0	
RX_D2	0	0	
LED_0	0	0	自动协商，广播 10/100/1000，自动 MDI-X
RX_ER	0	0	
LED_2	0	0	
RX_DV	0	0	端口镜像已禁用

备注

每个配置 (strap) 引脚都具有一个 2.49k Ω 的内部下拉电阻

备注

RX_D0 和 RX_D1 都采用 4 级配置 (strap) 电阻器模式方案。所有其他信号都采用 2 级配置 (strap) 电阻模式。

2.10.2.2 以太网 PHY 1 — RGMII1/PR0_PRU1

AM261x LaunchPad 采用一个 48 引脚以太网 PHY (DP83869HMRGZT)，该 PHY 连接到 RGMII1 或片上可编程实时单元和工业通信子系统 (PRU-ICSS) 的 PR0_PRU1 实例。RGMII1 和 PR0_PRU1 信号在 AM261x MCU 上进行内部引脚多路复用，并且可以根据应用程序通过软件控制。

该 PHY 配置为广播 1Gb 操作。该 PHY 的以太网数据信号端接至 RJ45 连接器。电路板使用 RJ45 连接器来提供以太网 10/100/1000Mbps 连接，并集成电磁元件和 LED 来提供链路和活动指示。

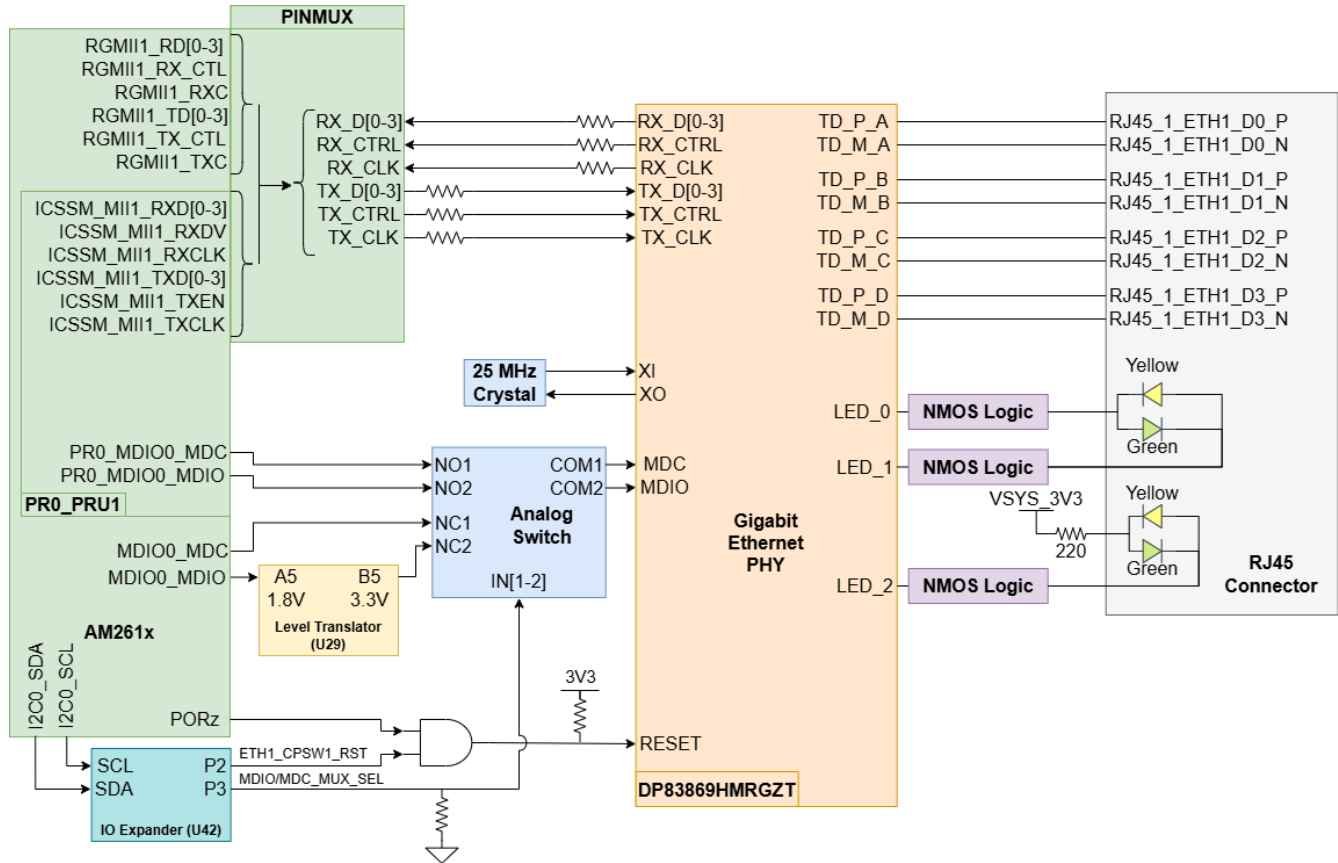


图 2-18. 以太网 PHY 1

该以太网 PHY 需要三个单独的电源。VDDIO 是系统生成的 3.3V 电源。以太网 PHY 的 1.1V 和 2.5V 电源各有一个专用 LDO。

靠近 SoC 的发送时钟和数据信号上存在串联终端电阻器。靠近以太网 PHY 的接收时钟和数据信号上存在串联终端电阻器。

从 AM261x MCU 到 PHY 的 CPSW MDIO 数据信号通过双向电平转换器传递，以便将 IO 电平从 1.8V 转换为 3.3V，以实现与 DP83869 PHY 的兼容性。CPSW MDIO 时钟信号源自 AM261x MCU 的 3.3V IO 引脚，因此不需要电平位移。由于 CPSW 以太网和 PRU 以太网具备单独的 MDIO 信号，因此模拟开关 (TS5A23159DGSR/U48) 负责在 CPSW MDIO/MDC 和 PRU MDIO/MDC 信号之间进行选择并将所选信号路由至以太网 PHY。该模拟开关由受 I2C 控制的 IO 扩展器 (U42) 的 GPIO 信号进行控制。

表 2-21. CPSW/PRU-ICSS MDIO 开关 (U48)

MDIO/MDC_MUX_SEL	条件	开关功能
LOW (默认值)	CPSW MDIO	NC 至 COM, COM 至 NC
高电平	PRU MDIO	NO 至 COM, COM 至 NO

以太网 PHY 的复位输入由 PORz AM261x MCU 输出信号 ANDed 与受 I2C 控制的 IO 扩展器 (U42) ETH1_CPSW1_RST 的输出进行控制。

以太网 PHY 使用很多功能引脚用作 Strap 配置选项，以便将器件置于特定的运行模式。

表 2-22. 以太网 PHY 1 捆扎电阻器

功能引脚	默认模式	LP 中的模式	功能
RX_D0	0	0	PHY 地址：1100
RX_D1	0	3	
JTAG_TDO/GPIO_1	0	0	
RX_D3	0	0	RGMII 至铜线
RX_D2	0	0	
LED_0	0	0	
RX_ER	0	0	自动协商，广播 1000/100/10，自动 MDI-X
LED_2	0	0	
RX_DV	0	0	
			端口镜像已禁用

备注

每个配置 (strap) 引脚都具有一个 2.49k Ω 的内部下拉电阻

备注

RX_D0 和 RX_D1 都采用 4 级配置 (strap) 电阻器模式方案。所有其他信号都采用 2 级配置 (strap) 电阻模式。

2.10.3 I2C

AM261x LaunchPad 采用两个 AM261x SoC 集成电路总线 (I2C) 实例来用作各种目标的控制器。I2C 数据和时钟线路被上拉至 3.3V 系统电压电源。

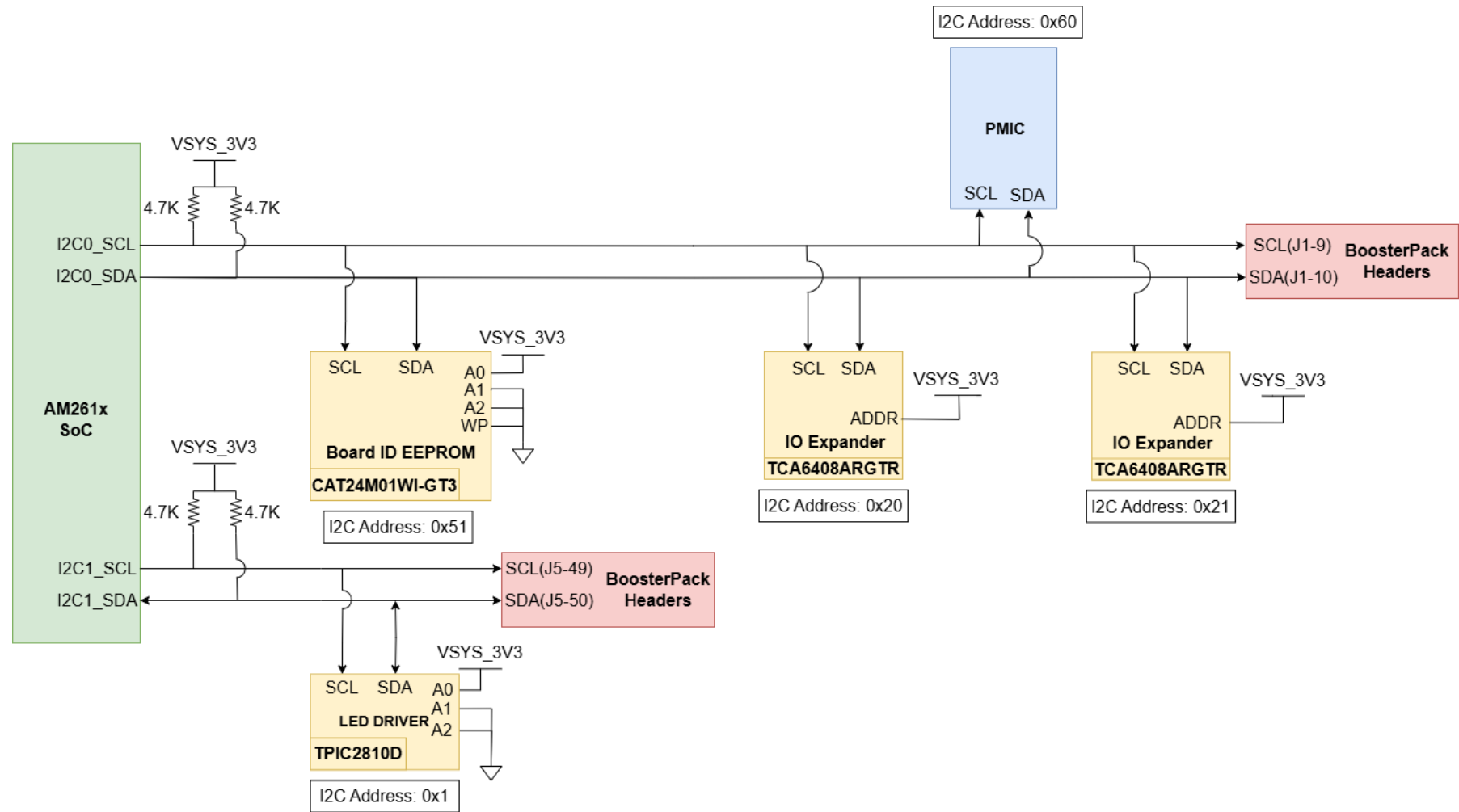


图 2-19. LP-AM261 I2C 接口

表 2-23. I2C 寻址

目标	I2C 实例	I2C 地址位说明	器件寻址	LaunchPad 配置	I2C 地址
电路板 ID EEPROM	I2C0	器件地址的前 4 位设为 1010, 接下来的两位由 A2 和 A1 引脚设置, 而第七位 a16 是最高有效内部地址位	0b10110[A2][A1][a16] A1 和 A2 连接至地	0b1010001	0x51

表 2-23. I2C 寻址 (续)

目标	I2C 实例	I2C 地址位说明	器件寻址	LaunchPad 配置	I2C 地址
LED 驱动器	I2C1	目标地址的前四位为 0000，接下来的三个位由 A2、A1 和 A0 决定	0b0000[A2][A1][A0] A2 和 A1 连接到地 A0 连接到 3.3V 电源	0b0000001	0x01
BoosterPack 接头	I2C0， I2C1	取决于目标			
IO 扩展器 #1	I2C0	目标地址的前 6 位设为 010000，接下来的一位由 IO 扩展器的地址引脚决定	IO_ADDR 引脚连接到 3.3V 电源	0b0100001	0x21
IO 扩展器 #2	I2C0	目标地址的前 6 位设为 010000，接下来的一位由 IO 扩展器的地址引脚决定	IO_ADDR 引脚连接到 3.3V 电源	0b0100000	0x20
PMIC	I2C0	PMIC 的 7 位器件地址为 1100000	0b1100000	0b1100000	0x60

备注

基于器件寻址固定带有下列划线的地址位，且无法配置该地址。

2.10.3.1 工业应用 LED

AM261x LaunchPad 具有一个 LED 驱动器 (TPIC2810D)，用于控制工业通信 LED 阵列。该驱动器连接到八个绿色 LED 并且其 I2C 地址为 0x01。

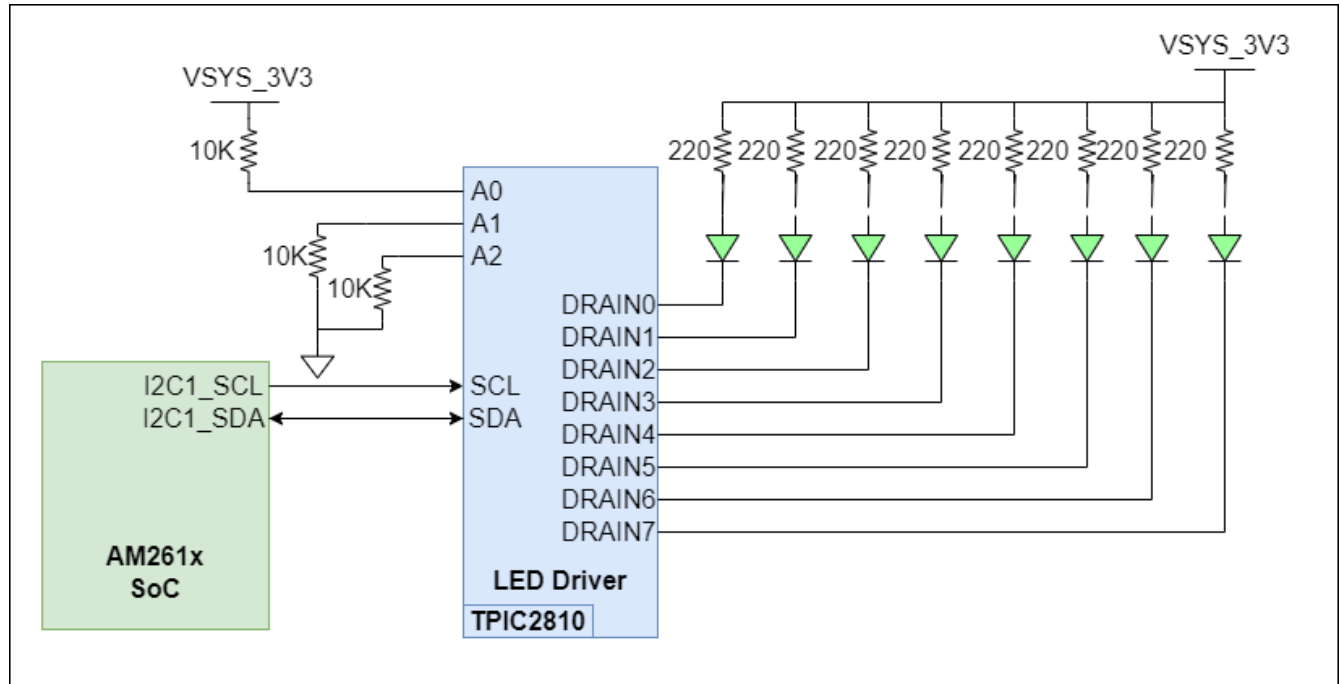


图 2-20. 工业应用 I2C LED 阵列

2.10.4 SPI

AM261x LaunchPad 会将两个 SPI 实例 (SPI0、SPI2) 从 AM261x MCU 映射到 BoosterPack 接头。串联终端电阻器靠近每个 SPI 时钟和 SPI D0 信号的 SoC 放置。有一系列多路复用器可根据所选的 BoosterPack 模式将 SPI0 信号路由至 BoosterPack 接头。以下各表详细介绍了用于将 SPI0 信号路由至 BoosterPack 接头的多路复用器选择信号：

表 2-24. U68 多路复用器选择

BP_MUX_SW_S3 (GPIO43)	多路复用器输出 (COM)
0	SPI0_D1
1	PR1_PRU1_GPIO15

表 2-25. U56 多路复用器选择

BP_MUX_SW_S0	BP_MUX_SW_S1	多路复用器输出 (4A)
0	0	SPI0_CLK
0	1	PR1_PRU1_GPIO2
1	0	SPI0_CLK
1	1	SPI0_CLK

表 2-26. U67 多路复用器选择

BP_MUX_SW_S0	BP_MUX_SW_S1	多路复用器输出 (4A)
0	0	SPI0_CS0
0	1	SDFM0_D2
1	0	PR1_PRU1_GPIO1
1	1	SPI0_CS0

表 2-27. U31 多路复用器选择

BP_MUX_SW_S0	BP_MUX_SW_S1	多路复用器输出 (1A)
0	0	SPI0_D0
0	1	SDFM1_D1
1	0	SDFM1_D1
1	1	SPI0_D0

所有 SPI2 信号都直接路由至 BoosterPack。



2.10.5 UART

AM261x LaunchPad 使用 XDS110 作为 USB2.0 转 UART 桥接器来实现终端访问。AM261x SoC 的 UART0 发送和接收信号通过双通道隔离缓冲器 (ISO7721DR) 映射到 XDS110，用于从 3.3V IO 电压电源转换为 3.3V XDS 电源。XDS110 连接到 Micro-B USB 连接器来传输 USB 2.0 信号。瞬态电压抑制器件 (TPD4E02B04DQAR) 为 USB 2.0 信号提供 ESD 保护。Micro-B USB 连接器的 VBUS 5V 电源会映射到低压降稳压器 (TPS79601DRBR) 来产生 3.3V XDS110 电源。由于为 XDS110 采用单独的 3.3V 电源，仿真器可以在 LaunchPad 断电时保持连接。

两个 UART3 实例引出至 BoosterPack 接头。如果 AM261x 引脚 C19 和 C18 上的引脚多路复用配置为 UART3 TXD/RXD，则可在接头 J1 上访问信号。如果 AM261x 引脚 A14 和 B14 上的引脚多路复用配置为 UART，则可在接头 J5 上访问信号。从 AM261x MCU 到 BoosterPack 接头的路径中包含多路复用器，用于启用其他 BoosterPack 模式。这些多路复用的逻辑表如下所示：

表 2-28. U46 多路复用器选择

BP_MUX_SW_S4	BP_BO_MUX_EN_N	多路复用器输出 (1A)
0	0	高阻态
0	1	UART3_RXD
1	0	高阻态
1	1	SDFM1_D0

表 2-29. U80 多路复用器选择

BP_MUX_SW_S5	COM
0	UART3_TXD
1	PR1_PRU1_GPIO3

表 2-30. U37 多路复用器选择

BP_MUX_SW_S1	COM
0	UART3_RXD
1	PR1_PRU0_GPIO19

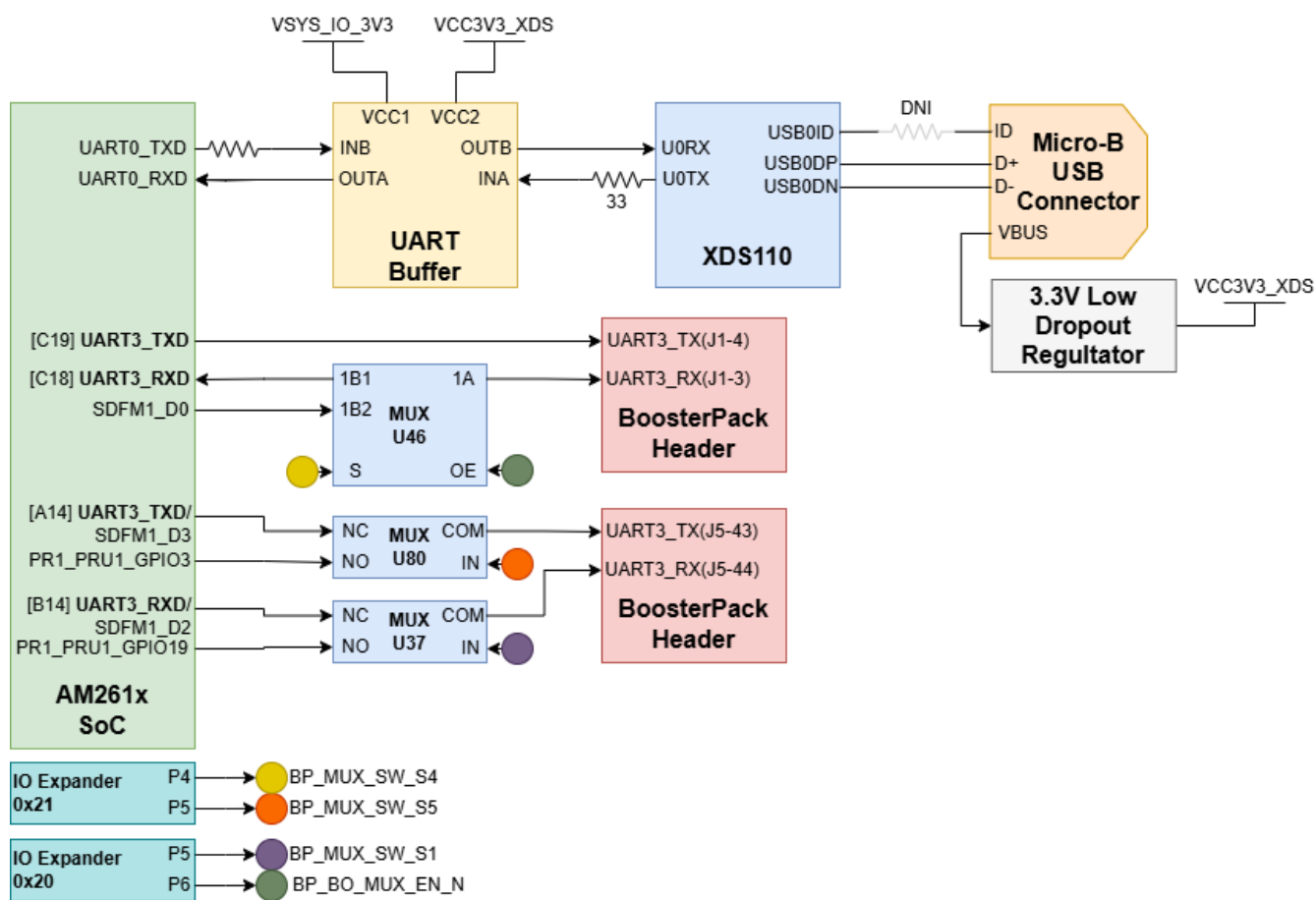


图 2-22. LP-AM261 UART 接口

2.10.6 MCAN

AM261x LaunchPad 具有一个单通道 MCAN 收发器 (TCAN1044VDRBTQ1)，后者连接到 AM261x MCU 的 MCAN0 接口。该 MCAN 收发器具有两个电源输入：VIO 是收发器 3.3V 系统电平转换电源电压，VCC 是收发器 5V 电源电压。AM261x MCU CAN 发送数据输入映射到收发器的 TXD，而收发器的 CAN 接收数据输出映射到 MCU 的 MCAN RX 信号。

该系统在 CANH 和 CANL 信号上具有 120 Ω 拆分端接，用于改进 EMI 性能。分裂端接可消除开始和结束消息传输时出现的总线共模电压波动，从而改善网络的电磁辐射性能。

低电平和高电平 CAN 总线输入输出线路都端接至一个三引脚螺纹端接头。

待机控制信号为 AM261x GPIO 信号。STB 控制输入具有一个上拉电阻器，用于将收发器置于低功耗待机模式，以防系统功耗过大。下表展示了 MCAN 收发器工作模式与 STB 控制输入逻辑之间的关系。

表 2-31. MCAN 收发器工作模式

STB	器件模式	驱动器	接收器	RXD 引脚
高	低电流待机模式且总线处于唤醒状态	禁用	低功耗接收器且总线监视器启用	高电平（隐性），直到接收到有效的 WUP
低	正常模式	启用	启用	镜像总线状态

MCAN0 和 MCAN1 通过一系列多路复用器路由至 BoosterPack 接头。下表详细展示了用于将 MCAN1 信号路由到 BoosterPack 接头的多路复用器选择信号。

表 2-32. U35 多路复用器选择

MCAN_MUX_SEL	多路复用器输出
0	MCAN0_RX/TX 至 BoosterPack 接头
1	MCAN0_RX/TX 至 MCAN 收发器

表 2-33. U31 多路复用器选择

BP_MUX_SW_S0	BP_MUX_SW_S1	多路复用器输出 (3A)	多路复用器输出 (2A)
0	0	MCAN0_TX	MCAN1_RX
0	1	SDFM0_D0	PR1_PRU0_GPIO9
1	0	SDFM0_D0	PR1_PRU0_GPIO9
1	1	MCAN0_TX	MCAN1_RX

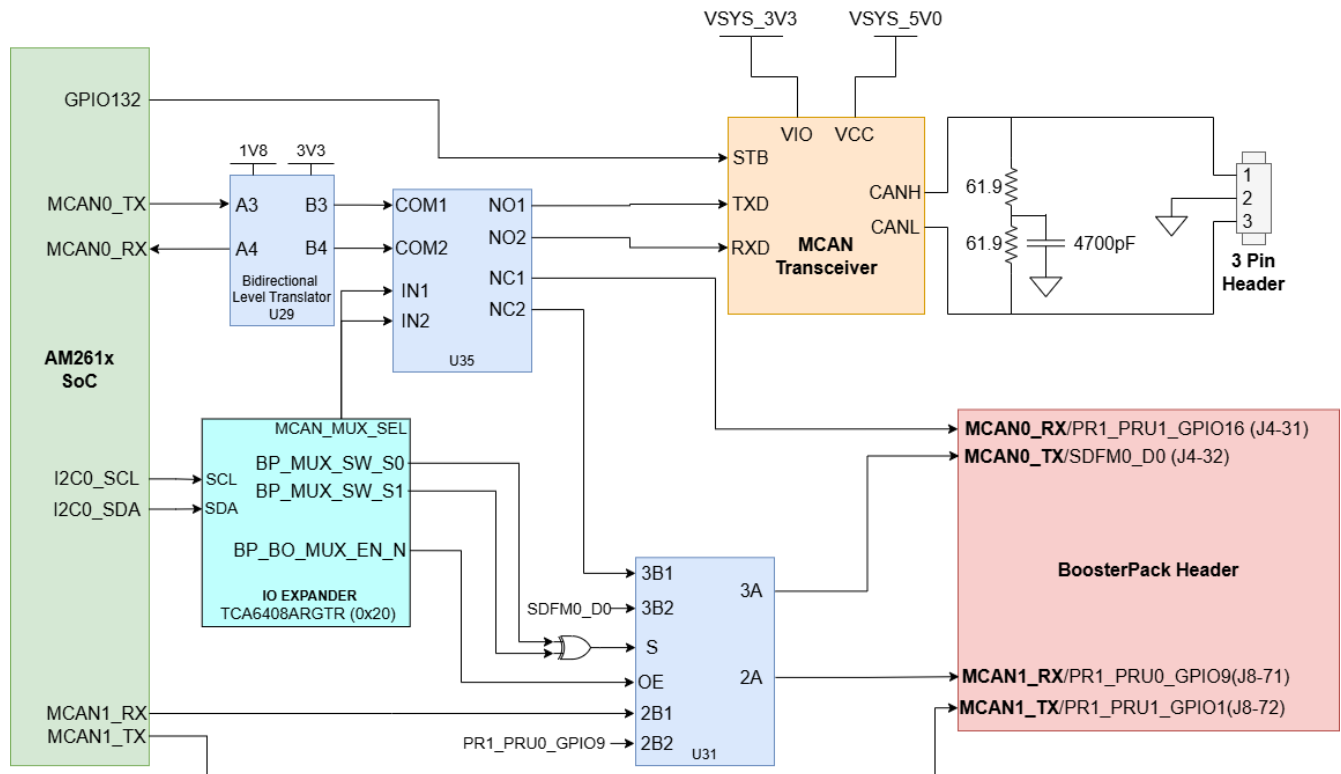


图 2-23. LP-AM261 MCAN 接口

2.10.7 SDFM

Σ - Δ 滤波器模块 (SDFM) 外设的两个实例从 AM261x MCU 路由到 BoosterPack 接头。SDFM 信号路径上存在一系列多路复用，可启用多种 BoosterPack 接头模式。多路复用逻辑和方框图如下所示：

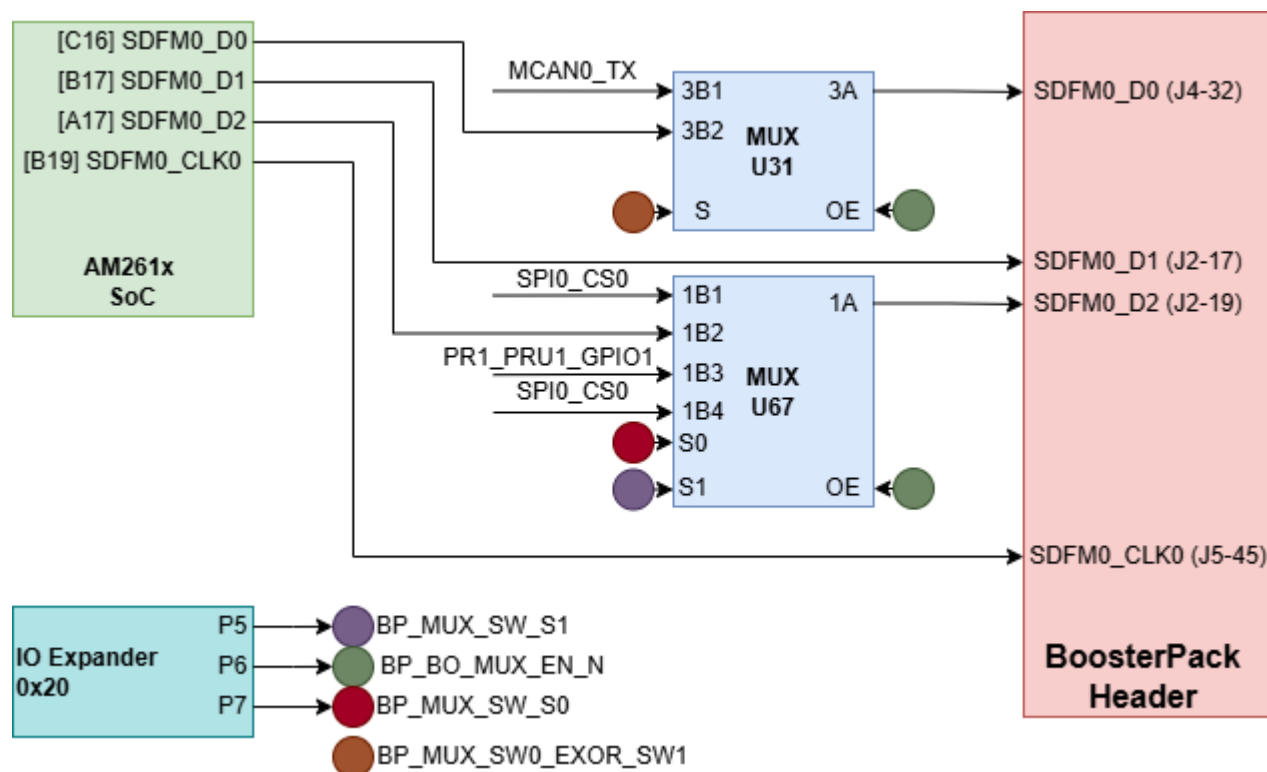


图 2-24. SDFM0

备注

BP_MUX_SW0_EXOR_SW1 是 BP_MUX_SW_S0 和 BP_MUX_SW_S1 之间的逻辑 XOR 的输出

表 2-34. U31 多路复用器选择

BP_MUX_SW_S0	BP_MUX_SW_S1	BP_MUX_SW0_EXOR_SW1	多路复用器输出 (3A)
0	0	0	MCAN0_TX
0	1	1	SDFM0_D0
1	0	1	SDFM0_D0
1	1	0	MCAN0_TX

表 2-35. U67 多路复用器选择

BP_MUX_SW_S0	BP_MUX_SW_S1	多路复用器输出 (1A)
0	0	SPI0_CS0
0	1	PR1_PRU1_GPIO1
1	0	SDFM0_D2
1	1	SPI0_CS0

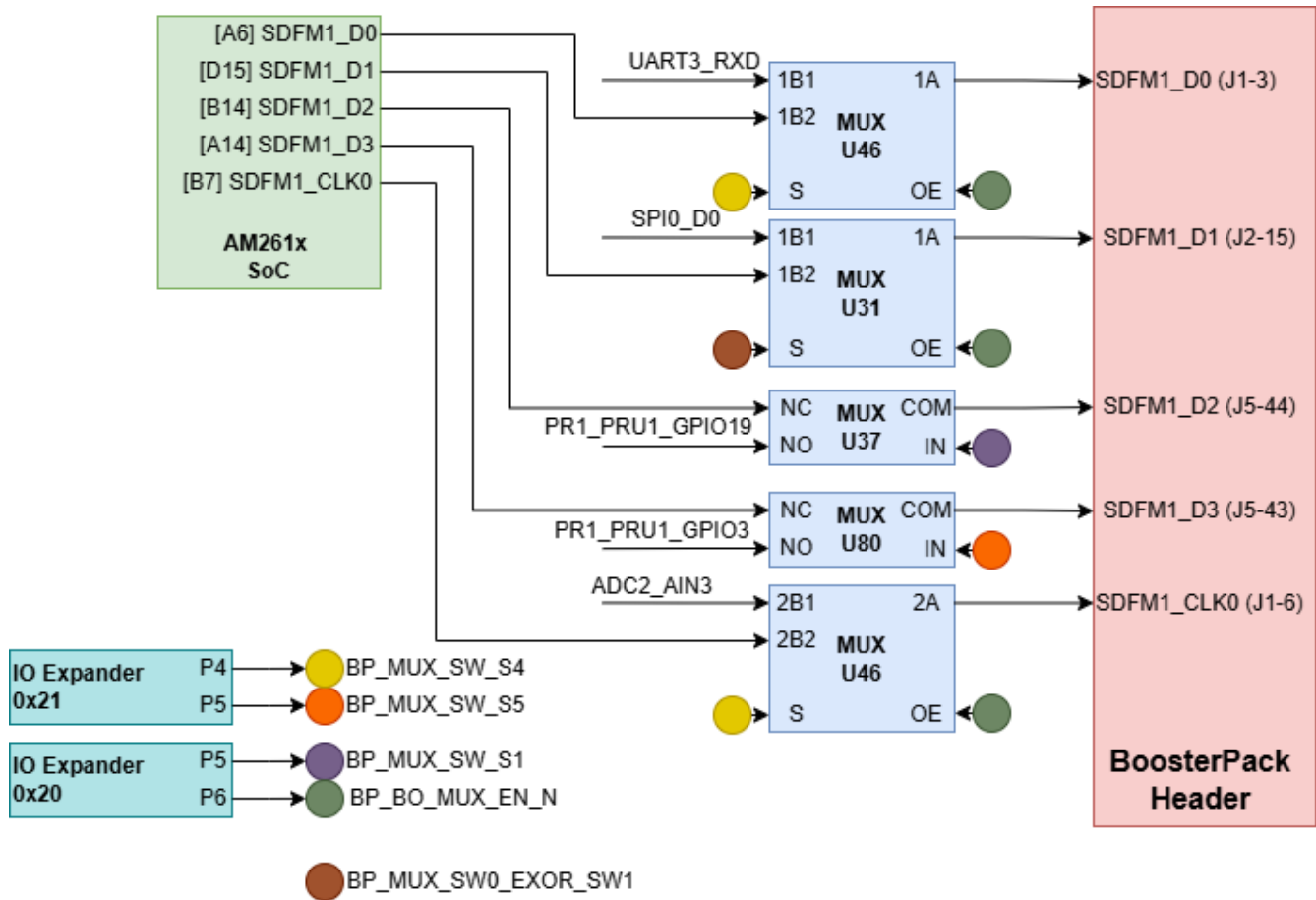


图 2-25. SDFM1

表 2-36. U46 多路复用器选择

BP_MUX_SW_S4	多路复用器输出 (1A)
0	UART3_RXD
1	SDFM1_D0

表 2-37. U31 多路复用器选择

BP_MUX_SW_S0	BP_MUX_SW_S1	BP_MUX_SW0_EXOR_SW1	多路复用器输出 (3A)
0	0	0	SPI0_D0
0	1	1	SDFM1_D1
1	0	1	SDFM1_D1
1	1	0	SPI0_D0

表 2-38. U37 多路复用器选择

BP_MUX_SW_S1	多路复用器输出 (COM)
0	SDFM1_D2
1	PR1_PRU1_GPIO19

表 2-39. U80 多路复用器选择

BP_MUX_SW_S5	多路复用器输出 (COM)
0	SDFM1_D3
1	PR1_PRU1_GPIO3

表 2-40. U46 多路复用器选择

BP_MUX_SW_S4	多路复用器输出 (2A)
0	ADC2_AIN3
1	SDFM1_CLK0

2.10.8 FSI

AM261x LaunchPad 通过将 AM261x FSI RX 和 TX 信号端接至 10 引脚接头来支持快速串行接口外设。该接口具有两条数据线路和一条时钟线路来用于接收和发送信号。该 10 引脚接头连接到 3.3V 系统电压电源。AM261x 内部引脚多路复用可用于在 FSI 信号和相关引脚的其他功能之间进行选择。一个 2:1 多路复用器可以在 FSI 和 OSPI1 信号之间进行选择，并将所选信号路由至 PCB 上的合适硬件。

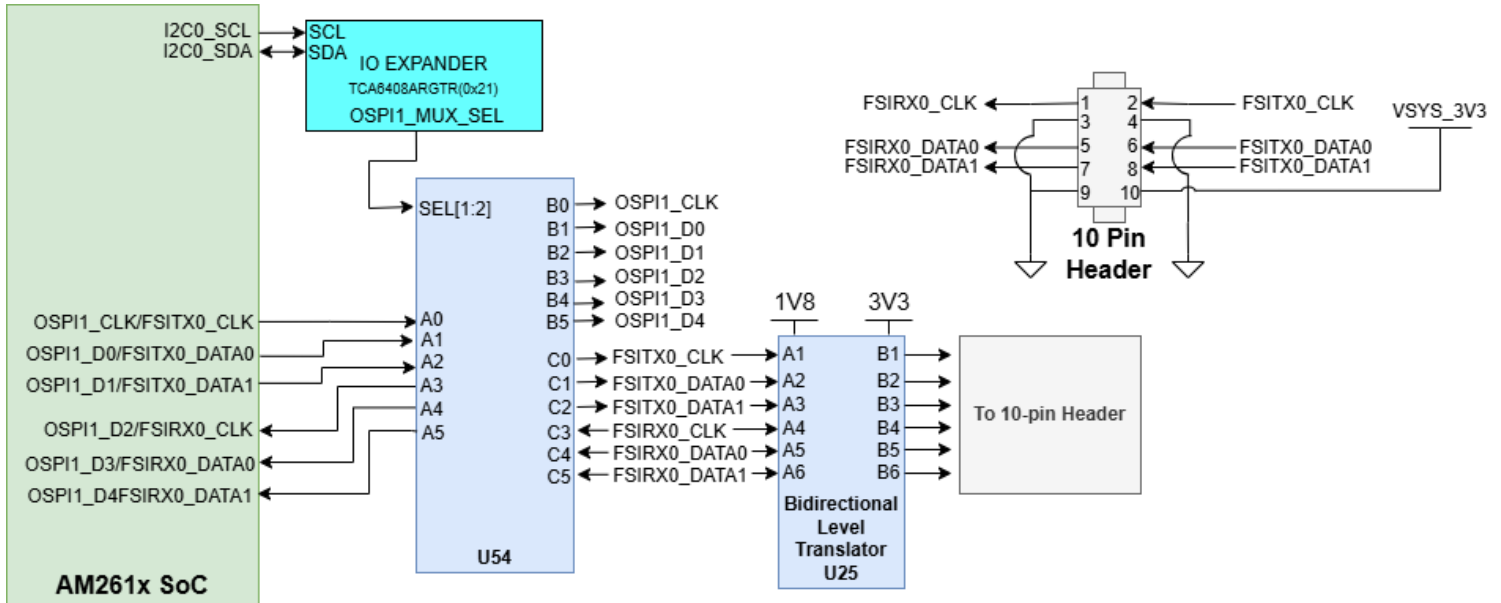


图 2-26. LP-AM261 FSI 接口

表 2-41. U54 多路复用器选择

OSPI1_MUX_SEL	输出
0	OSPI1 信号
1	FSI 信号

2.10.9 JTAG

AM261x LaunchPad 包含一个 XDS110 类板载仿真器。该 LaunchPad 包含 XDS110 仿真所需的全部电路。仿真器采用 USB 2.0 Micro-B 连接器以连接 UART-USB 电桥产生的 USB 2.0 信号。来自该连接器的 VBUS 电源用于为仿真器电路供电，这样即使在断开 LaunchPad 电源时，与仿真器的连接也不会断开。

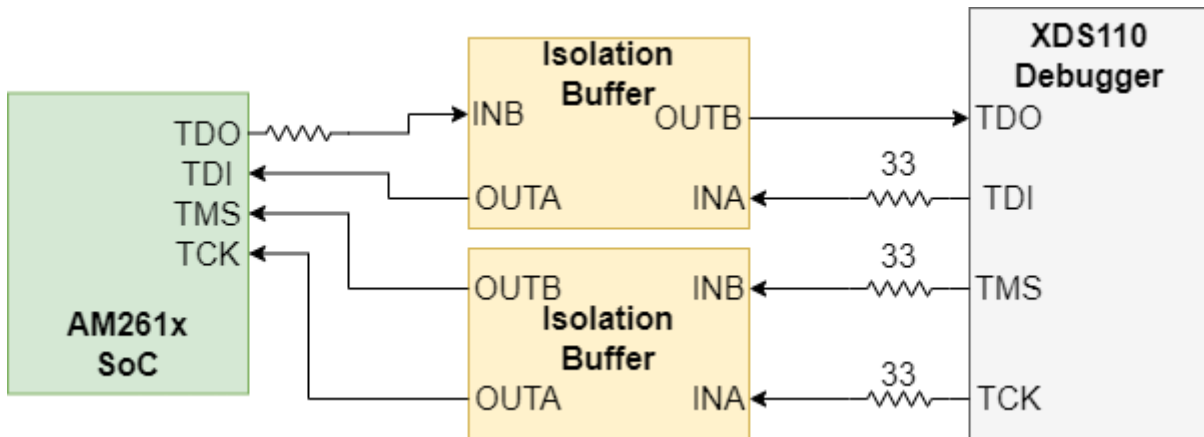


图 2-27. JTAG 与 XDS110 的接口

2.10.10 测试自动化引脚映射

下表详细展示了测试自动化 GPIO 映射。

表 2-42. 测试自动化 GPIO 和 I2C 映射

信号名称	说明	方向
TA_POWERDOWNZ	为逻辑低电平时，禁用 5V 电源	输出
TA_PORZ	为逻辑低电平时，由于 PMOS V_{GS} 小于零，因此将 PORz 信号连接到接地，从而对主域进行上电复位	输出
TA_RESETZ	为逻辑低电平时，由于 PMOS V_{GS} 小于零，因此将 WARM RESETn 信号连接到接地，从而对主域进行热复位	输出
TA_GPIO1	为逻辑低电平时，由于 PMOS V_{GS} 小于零，因此将 INTn 信号连接到接地，从而对 SoC 产生中断	输出
TA_GPIO3	为逻辑低电平时，禁用引导模式缓冲器输出使能	输出
TA_GPIO4	引导模式 IO 扩展器的复位信号	输出
TA_I2C_SCL	I2C 时钟信号用于与引导模式 IO 扩展器进行通信，以更改引导模式。	输出
TA_I2C_SDA	I2C 数据信号用于与引导模式 IO 扩展器进行通信，以更改引导模式。	输出

2.10.11 LIN

AM261x LaunchPad 通过两个映射到 BoosterPack 接头的 LIN 实例支持局域互连网络通信。

备注

AM261x 没有板载 LIN 收发器

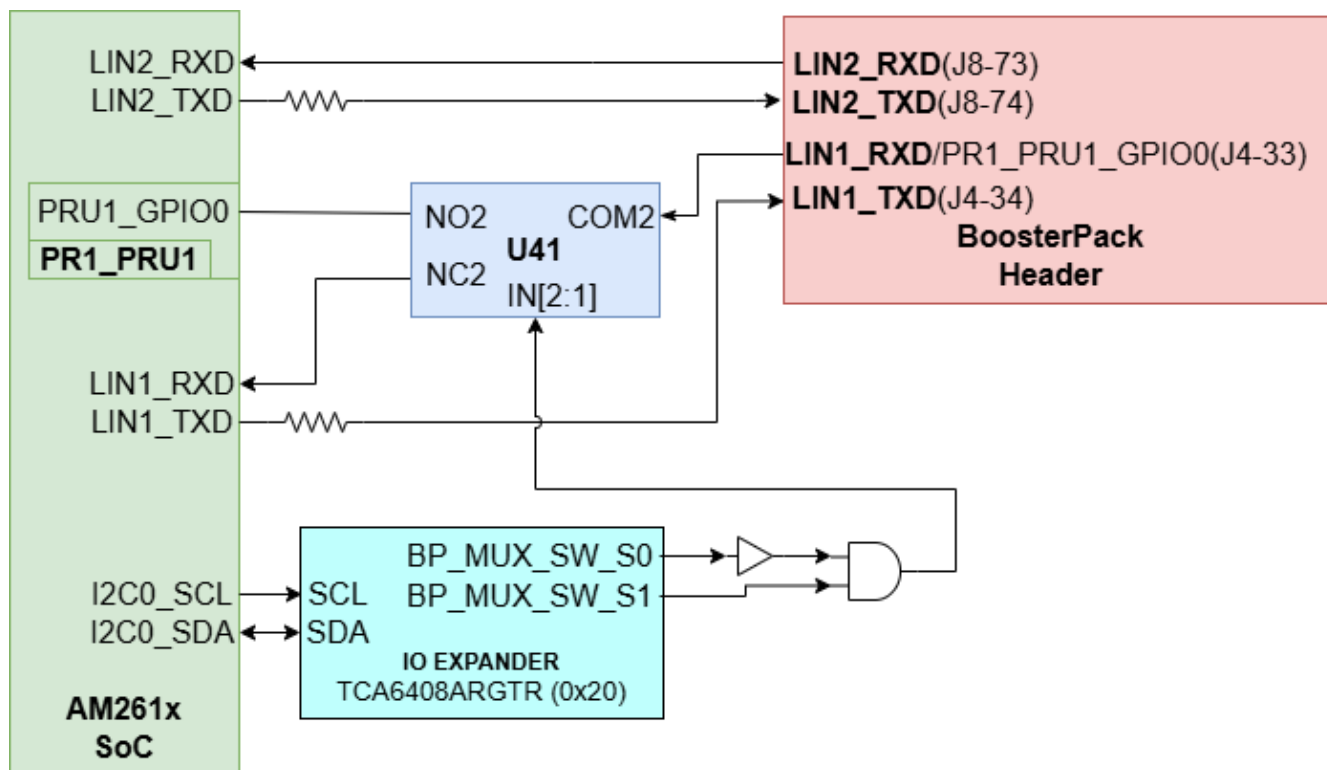


图 2-28. LIN 实例到 BoosterPack 接头

LIN2_TXD、LIN2_RXD 和 LIN1_TXD 信号直接路由至 BoosterPack 连接器。LIN1_RXD 通过多路复用器路由。下面给出了多路复用器选择表。

表 2-43. U41 多路复用器选择

BP_MUX_SW_S0	BP_MUX_SW_S1	多路复用器输出 (COM2)
0	0	LIN1_RXD
0	1	PR1_PRU1_GPIO0
1	0	LIN1_RXD
1	1	LIN1_RXD

2.10.12 ADC 和 DAC

AM261x LaunchPad 会将 20 路 ADC 输入映射到 BoosterPack 接头。该 LaunchPad 中使用的所有 ADC 输入都受到 ESD 保护。

有多个多路复用器根据所选的 BoosterPack 模式决定 ADC 输入信号的路径。下表显示了 BoosterPack 模式多路复用器中使用的多路复用器选择信号逻辑。

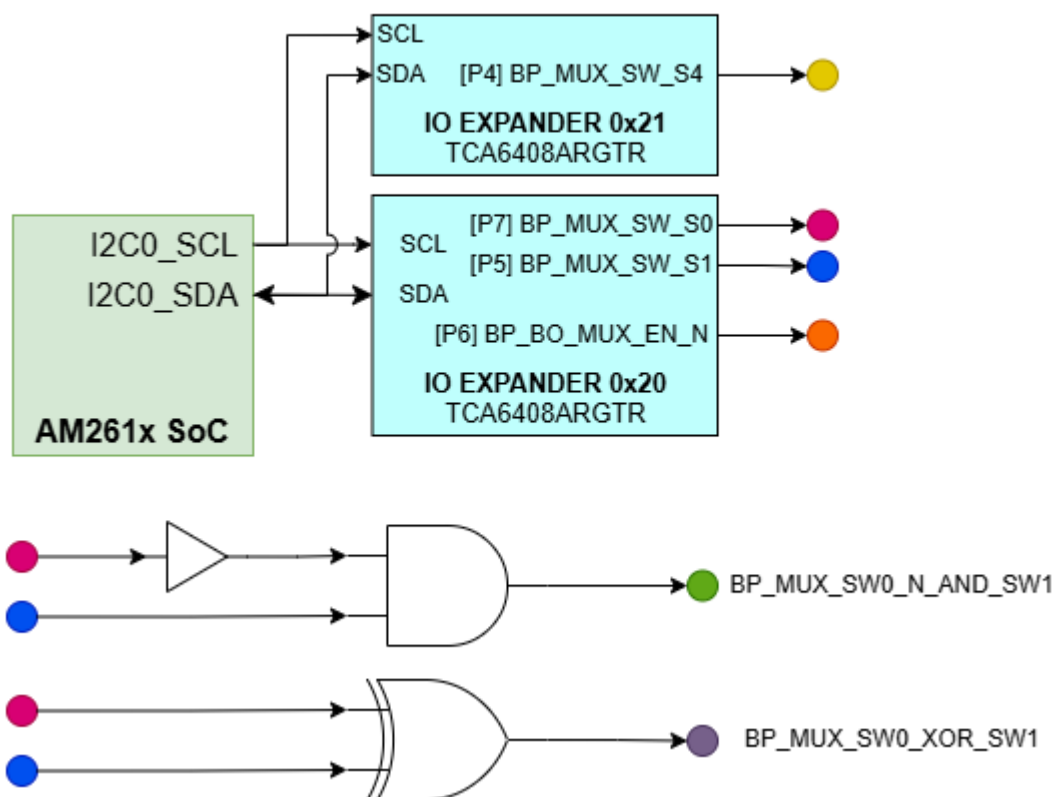


图 2-29. BoosterPack 模式多路复用器选择逻辑

表 2-44. 多路复用器选择逻辑输出

BP_MUX_SW_S0	BP_MUX_SW_S1	BP_MUX_SW0_N_AND_SW1	BP_MUX_SW0_XOR_SW1
0	0	0	0
0	1	1	1
1	0	0	1
1	1	0	0

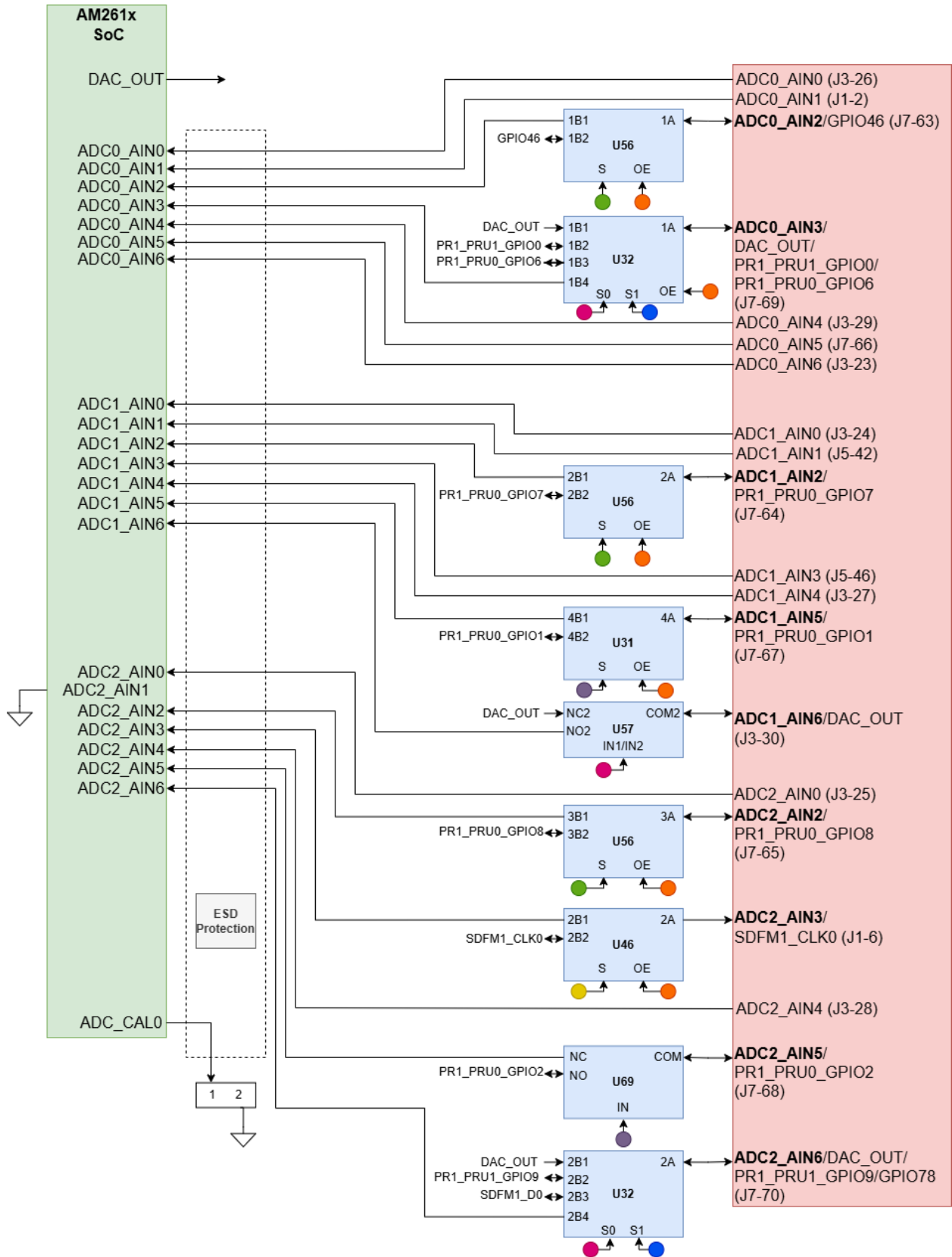


图 2-30. ADC/DAC 接口

ADC 和 DAC 需要电压基准。AM261x LaunchPad 具有两个开关，让用户可以在 ADC 和 DAC 电压基准之间进行选择。

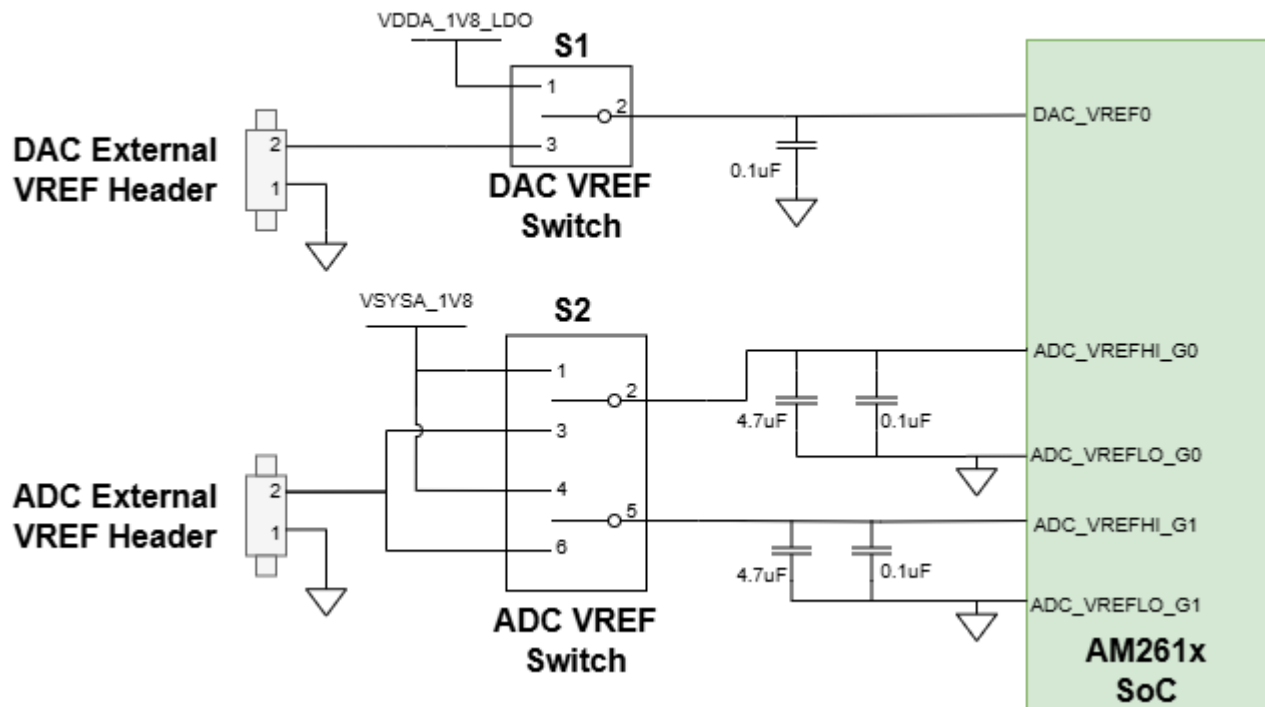


图 2-31. ADC 和 DAC VREF 开关

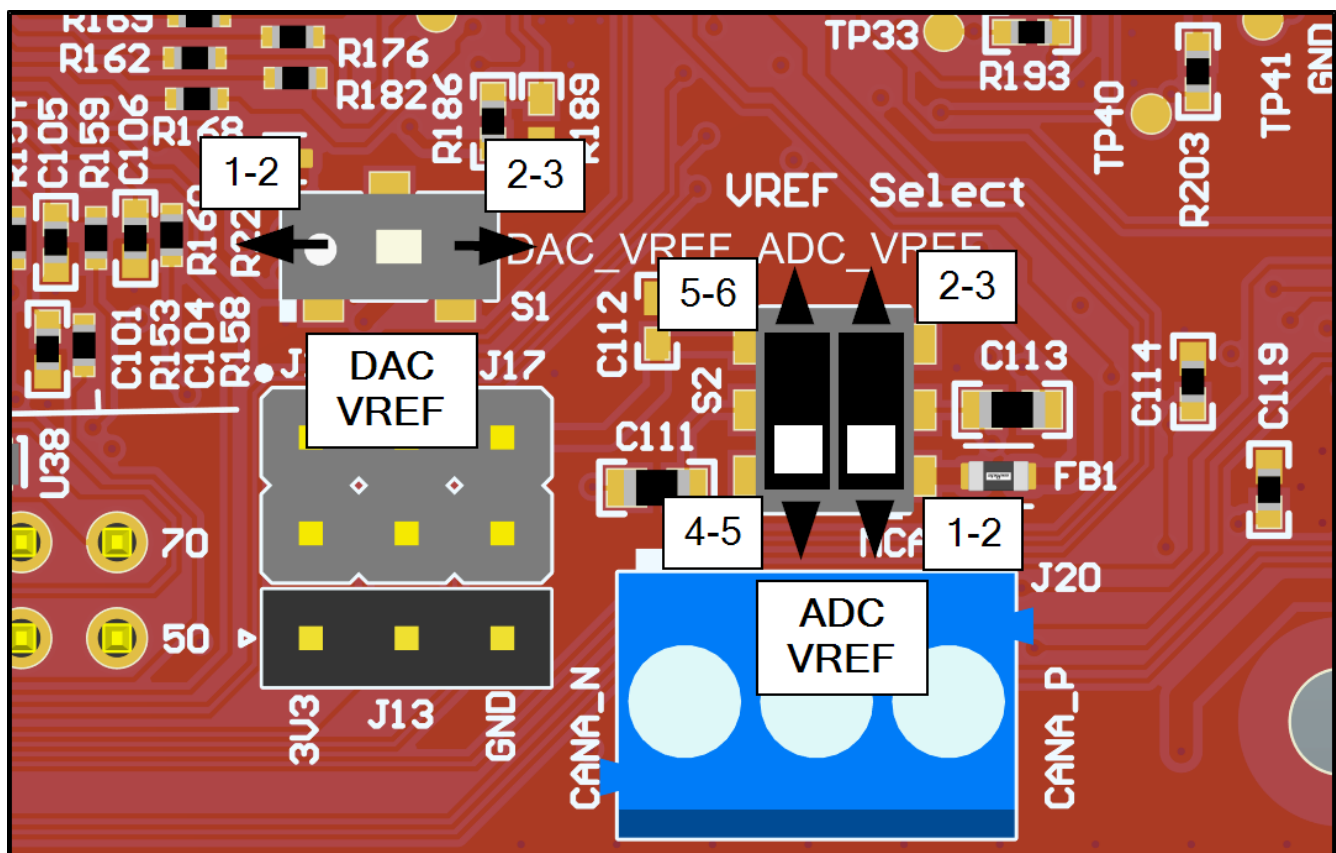


图 2-32. LP-AM261x ADC/DAC VREF 开关

DAC VREF 开关 (S1) 是一个单极双掷开关，用于控制 AM261x SoC 的 ADC VREF 输入。

备注

DAC VREF 开关必须位于**引脚 1-2** 位置，SDK 示例才能正常工作。

表 2-45. DAC VREF 开关

DAC VREF 开关位置	基准选择
引脚 1-2 (左侧)	AM261x 片上 LDO
引脚 2-3 (右侧)	外部 DAC VREF 接头

ADC VREF 开关 (S2) 包含两个单极双掷开关，用于控制 AM261x SoC 的 ADC VREF 输入。

备注

ADC VREF 开关必须位于 **1-2** 和 **4-5** 位置，SDK 示例才能正常工作。

表 2-46. ADC VREF 开关

ADC VREF 开关位置	基准选择
引脚 1-2 (下方)	板载 PMIC 1.8V 输出
引脚 2-3 (上方)	外部 ADC VREF 接头
引脚 4-5 (下方)	板载 PMIC 1.8V 输出
引脚 5-6 (上方)	外部 ADC VREF 接头

2.10.13 EQEP

AM261x LaunchPad 在内部对 eQEP、FSI 和 OSPI1 信号进行多路复用。AM261x 的 eQEP0 实例端接至两个接头 (J19、J16)。AM261x 的 eQEP1 实例端接至两个接头 (J18、J15)。

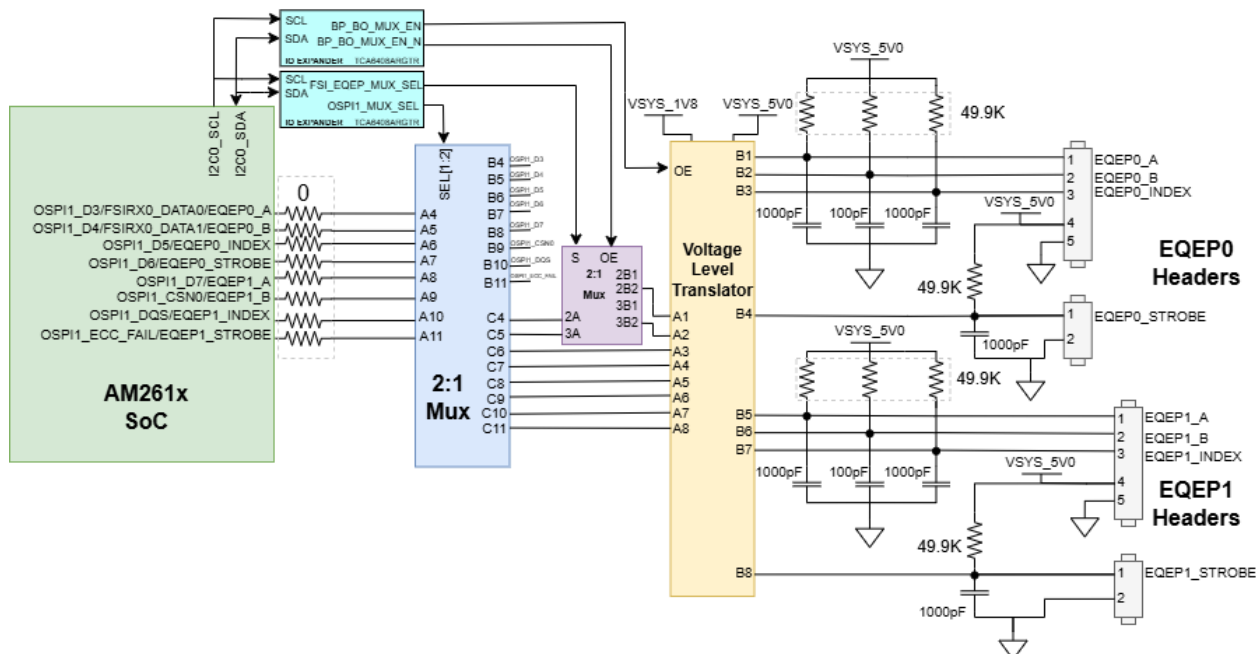


图 2-33. EQEP 信号映射

所有 eQEP 信号都在 AM261x SoC 和电压电平转换器 (TXB0108RGYR) 之间具有串联终端电阻器。电压电平转换器负责将 1.8V 转换为 5V。

2.10.14 EPWM

AM261x LaunchPad 会将 12 个 PWM 通道 (6 个 PWM_A/B 对) 映射到 BoosterPack 接头。每个 EPWM 信号都具有一个串联终端电阻器。有关每个 EPWM 信号的映射, 请参阅 [节 2.11](#)。

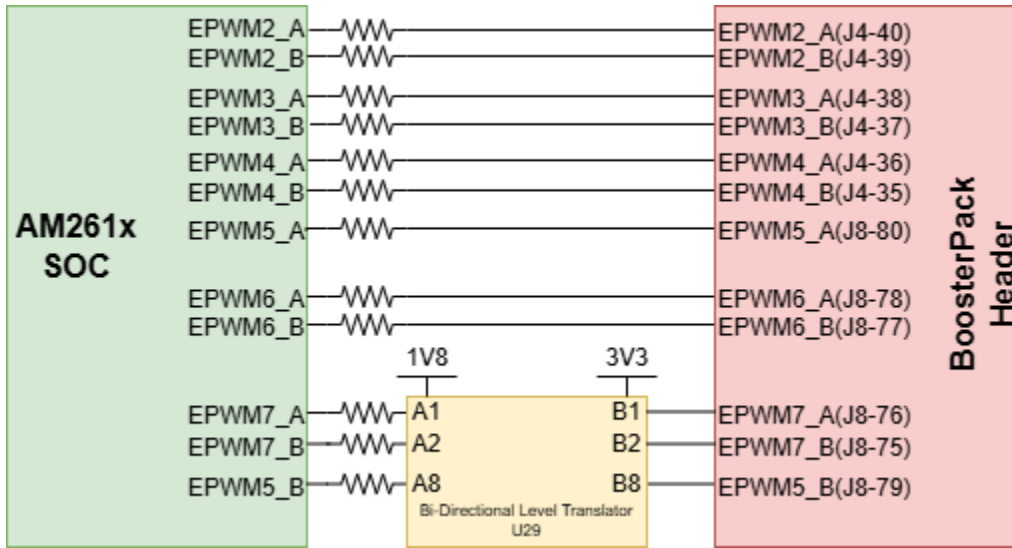


图 2-34. EPWM 信号到 BoosterPack 接头的映射

2.10.15 USB

LP-AM261 具有一个 USB2.0 接口连接至 AM261x MCU 上的 USB0 外设。

AM261x 支持 USB DFU 引导模式。有关引导模式选择和详细信息, 请参阅[引导模式](#)

在该 LaunchPad 上, USB0_DM 和 USB0_DP 网络通过 2:1 多路复用器路由至 Micro-USB 插座 (J10) 或 USB Type-C 连接器 (J25)。然后, 每个 USB 接口信号路由至共模扼流圈, 以减少高速 USB 信号总线上的噪声。这些网络穿过 TPD4E02B04 ESD 保护二极管, 并端接在各自的连接器上。图 2-35 详细介绍了 LP-AM261 上的 USB 实现。



路由至 Micro-USB 连接器 (J10) 的 USB0 接口路由是 LP-AM261 上默认的多路复用器选择。使用 Micro-USB 接口的 USB 运行模式由一组 DIP 开关 (SW5 和 SW6) 控制。USB 模式开关设置详情如下：

表 2-47. Micro-USB 接口 USB 模式开关设置

SW6 (USB0_DRVVBUS)	SW5 (USBMICROAB_ID)	USB 模式
关/右侧	关/左侧	器件模式
开/左侧	开/右侧	主机模式

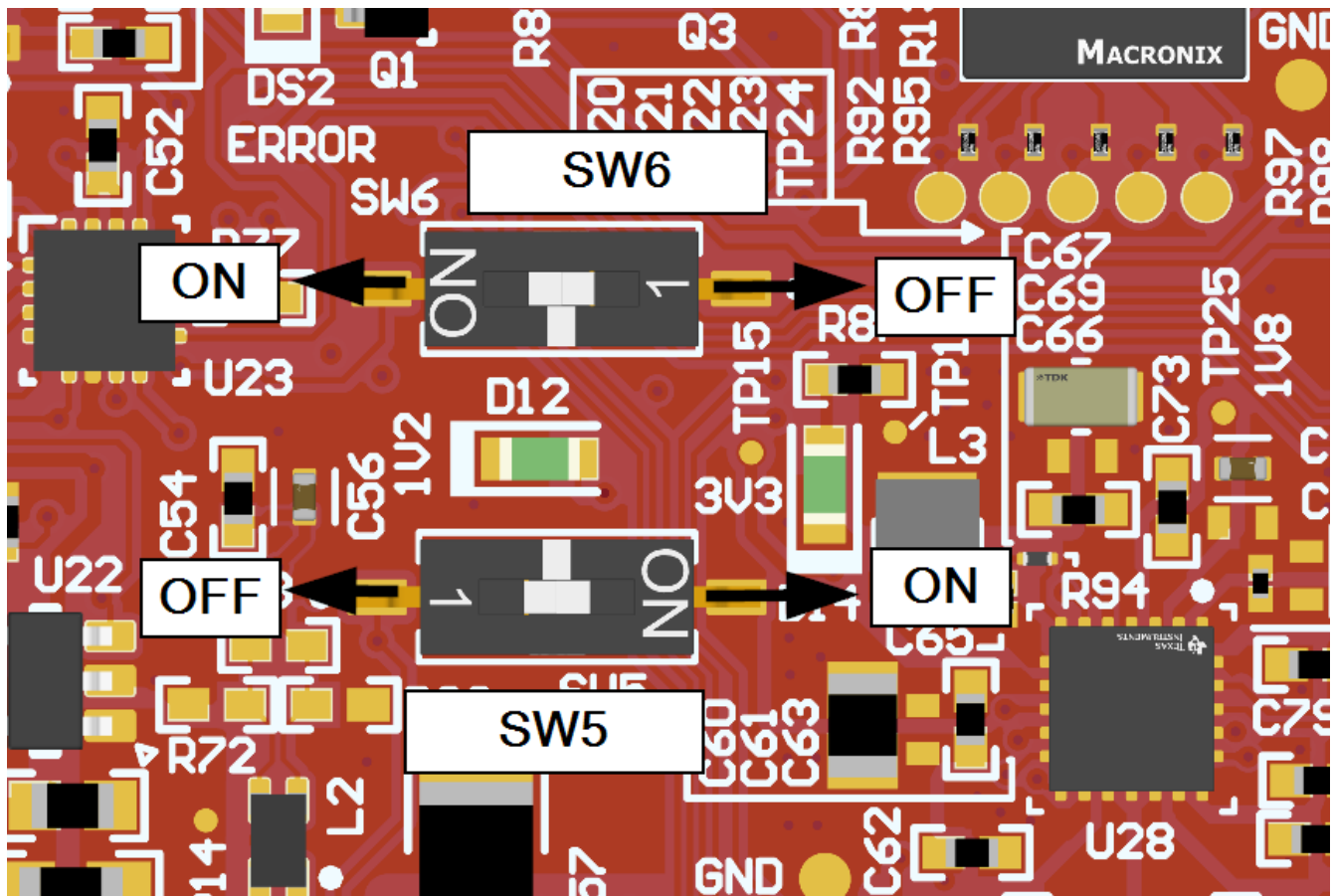


图 2-36. USB 模式开关

USB 器件模式

当在 USB 设备模式下使用 AM261x 器件时，Micro-USB 插座的 VBUS 引脚用于检测 USB 连接器是否施加或移除了电压。AM261x 上运行的软件根据 VBUS 引脚上存在 5V 还是 0V 来管理内部 USB PHY。

USB 主机模式

在 USB 主机模式下使用 AM261x 器件时，需要在 Micro-USB 插座的 VBUS 引脚上提供 5V 电压。在 LP-AM261x 上，该电源是使用 TPS2051B USB 配电开关生成的，该开关为主 5V 系统输入供电并为 USB 总线提供单独的 5V 输入。如上面的表 2-47 中所示，必须将 SW6 设置为 ON 以启用 TPS2051B USB 配电开关，而且 SW5 必须导通以指示器件设置为 USB 主机模式。SW6 控制 USB0_DRVVBUS 网络的状态，该网络连接至 AM261x MCU 上的专用 USB0_DRVVBUS 引脚并驱动 TPS2051B 上的使能引脚。TPS2051B 的 OC 引脚是低电平有效的漏极开路输出，在检测到过流或过热关断条件时才会输出。USB0_VBUS_OC 网络连接至 AM261x MCU 上的 GPIO64。

2.11 BoosterPack 接头

备注

此 BoosterPack 引脚排列仅适用于 LP-AM261 的修订版 A。

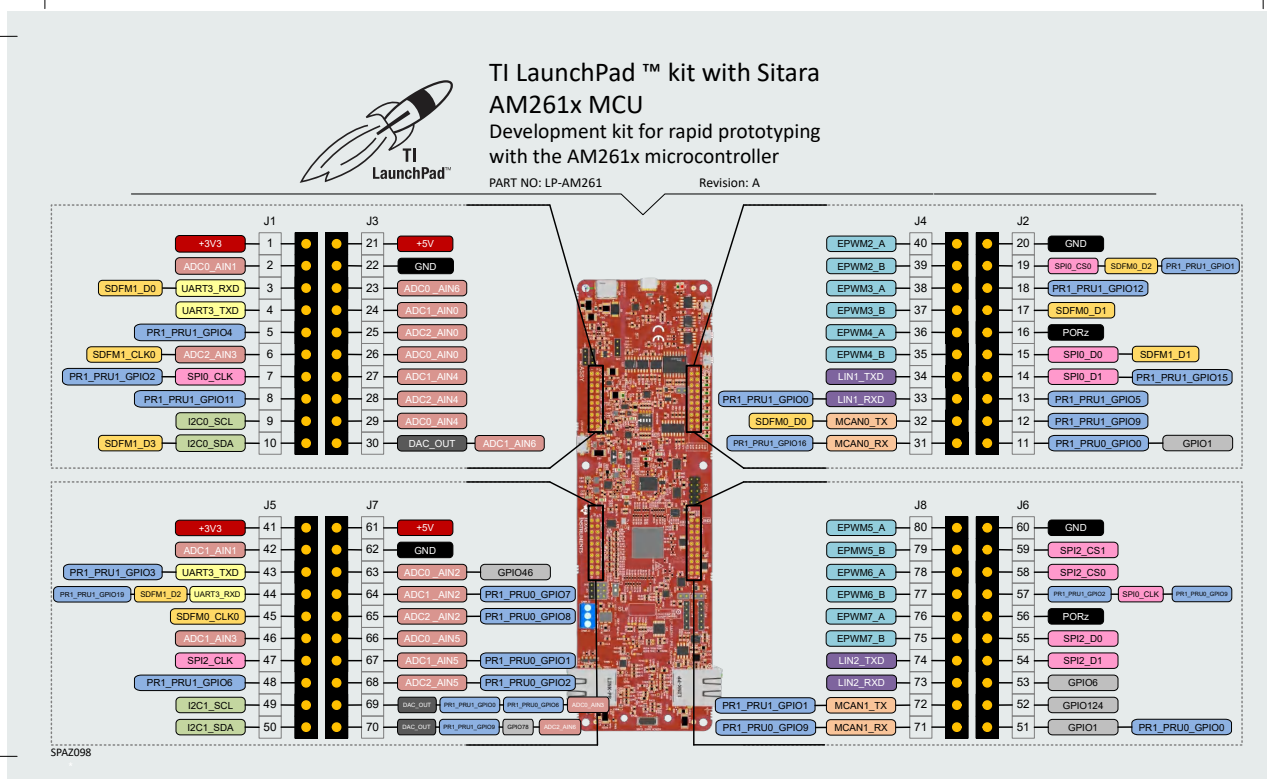


图 2-37. AM261x LaunchPad BoosterPack 引脚排列

备注

此引脚排列展示了映射到 BoosterPack 接头的默认信号。节 2.12 中详细介绍了针对每个接头的额外信号选项。

AM261x LaunchPad 支持两个完全独立的 BoosterPack XL 连接器。BoosterPack 站点 #1 (J1/J3、J2/J4) 位于 OSPI0 闪存和 Micro-B USB 连接器之间。BoosterPack 站点 #2 (J5/J7、J6/J8) 位于 OSPI0 闪存和以太网附加电路板连接器之间。每个 GPIO 都通过 GPIO 多路复用器提供多项功能。从 SoC 连接到 BoosterPack 接头的信号包括：

- 各种 ADC 输入
- DAC 输出
- UART0 和 UART3
- 各种 GPIO 信号
- SPI0 和 SPI2
- I2C0 和 I2C1
- 各种 EPWM 通道
- LIN1 和 LIN2
- MCAN0 和 MCAN1
- SDFM0 和 SDFM1

BoosterPack 模式

AM261x LaunchPad 旨在与四个具有不同引脚排列的 Booster Pack 完全兼容。

- <https://www.ti.com/cn/lit/ml/slat157/slat157.pdf> 提供的标准 LaunchPad Booster Pack
- 伺服电机控制 BoosterPack，例如 BOOSTXL-LMG2100-MD 和 BP-AMC0106-LMG-MD
- BOOSTXL-IOLINKM-8
- 标准 C2000 DRVx Booster Pack

LP-AM261 利用 AM261x MCU 引脚多路复用器和板载信号多路复用器，根据预期的 BoosterPack 模式，选择并路由要通过 BoosterPack 接头输出的不同 AM261x 网络。

根据原理图，BoosterPack 的模式由带有 BP_MUX_SW_S1 和 BP_MUX_SW_S0 网络的选择线路控制。
BoosterPack 模式对应于以下选择线路组合：

表 2-48. LP-AM261 BoosterPack 模式

BP_MUX_SW_S1	BP_MUX_SW_S0	BoosterPack 模式
0	0	标准 LaunchPad/BoosterPack
0	1	伺服电机控制 BoosterPack
1	0	IO-LINK
1	1	C2000 DRVx BoosterPack

- BP_MUX_SW_S0 利用 I2C 控制的 IO 扩展器 U23 (地址 0x20) 进行控制，并连接至输出 P7。
- BP_MUX_SW_S1 利用 I2C 控制的 IO 扩展器 U23 (地址 0x20) 进行控制，并连接至输出 P5。

在以下引脚排列表中，空白的“所选网络”单元格表示 BoosterPack 引脚没有外部多路复用器，并且始终选择“BoosterPack 网络名称”中指示的网络。

2.11.1 BoosterPack 模式 00：标准 LaunchPad/BoosterPack 引脚排列

模式 00 支持标准 LaunchPad/BoosterPack 引脚排列。以下表格展示了各种连接及详细信息：

表 2-49. LP-AM261 BoosterPack 模式 00 多路复用设置

BoosterPack 多路复用选择网络	状态
BP_MUX_SW_S0	0
BP_MUX_SW_S1	0

表 2-50. 模式 00：标准 LaunchPad BoosterPack (J1/J3)

所选网络	BoosterPack 网络名称	J1	J3	BoosterPack 网络名称	所选网络
	VSYS_3V3_BP	1	21	VSYS_5V0_BP_1	
	ADC0_AIN1	2	22	GND	
UART3_RXD	UART3_RXD/SDFM1_D0	3	23	ADC0_AIN6	
	UART3_TXD	4	24	ADC1_AIN0	
	PR1_PRU1_GPIO4	5	25	ADC2_AIN0	
ADC2_AIN3	ADC2_AIN3/SDFM1_CLK0	6	26	ADC0_AIN0	
SPI0_CLK	SPI0_CLK/PR1_PRU1_GPIO2	7	27	ADC1_AIN4	
	PR1_PRU1_GPIO11	8	28	ADC2_AIN4	
	I2C0_SCL	9	29	ADC0_AIN4	
	I2C0_SDA	10	30	DAC_OUT/ADC1_AIN6	DAC_OUT

表 2-51. 模式 00 : 标准 LaunchPad BoosterPack (J2/J4)

所选网络	BoosterPack 网络名称	J4	J2	BoosterPack 网络名称	所选网络
	EPWM2_A	40	20	GND	
	EPWM2_B	39	19	SPI0_CS0/SDFM0_D2/ PR1_PRU1_GPIO1	SPI0_CS0
	EPWM3_A	38	18	PR1_PRU1_GPIO12	
	EPWM3_B	37	17	SDFM0_D1	
	EPWM4_A	36	16	PORz	
	EPWM4_B	35	15	SPI0_D0/SDFM1_D1	SPI0_D0
	LIN1_TXD	34	14	SPI0_D1/PR1_PRU1_GPIO15	SPI0_D1
LIN1_RXD	LIN1_RXD/PR1_PRU1_GPIO0	33	13	PR1_PRU1_GPIO5	
MCAN0_TX	MCAN0_TX/SDFM0_D0	32	12	PR1_PRU1_GPIO9	
MCAN0_RX	MCAN0_RX/PR1_PRU1_GPIO16	31	11	PR1_PRU0_GPIO0/GPIO1	PR1_PRU0_GPIO0

表 2-52. 模式 00 : 标准 LaunchPad BoosterPack (J5/J7)

所选网络	BoosterPack 网络名称	J5	J7	BoosterPack 网络名称	所选网络
	VSYS_3V3_BP	41	61	VSYS_5V0_BP_2	
	ADC1_AIN1	42	62	GND	GND
UART3_TXD	UART3_TXD/PR1_PRU1_GPIO3	43	63	ADC0_AIN2/GPIO46	ADC0_AIN2
UART3_RXD	UART3_RXD/SDFM1_D2/ PR1_PRU1_GPIO19	44	64	ADC1_AIN2/PR1_PRU0_GPIO7	ADC1_AIN2
	SDFM0_CLK0	45	65	ADC2_AIN2/PR1_PRU0_GPIO8	ADC2_AIN2
	ADC1_AIN3	46	66	ADC0_AIN5	
	SPI2_CLK	47	67	ADC1_AIN5/PR1_PRU0_GPIO1	ADC1_AIN5
	PR1_PRU1_GPIO6	48	68	ADC2_AIN5/PR1_PRU0_GPIO2	ADC2_AIN5
	I2C1_SCL	49	69	DAC_OUT/PR1_PRU1_GPIO0/ PR1_PRU0_GPIO6/ADC0_AIN3	DAC_OUT
	I2C1_SDA	50	70	DAC_OUT/PR1_PRU1_GPIO9/ GPIO78/ADC2_AIN6	DAC_OUT

表 2-53. 模式 00 : 标准 LaunchPad BoosterPack (J6/J8)

所选网络	BoosterPack 网络名称	J8	J6	BoosterPack 网络名称	所选网络
	EPWM5_A	80	60	GND	
	EPWM5_B	79	59	SPI2_CS1	
	EPWM6_A	78	58	SPI2_CS0	
	EPWM6_B	77	57	PR1_PRU1_GPIO2/SPI0_CLK/ PR1_PRU0_GPIO9	PR1_PRU1_GPIO2
	EPWM7_A	76	56	PORz	
	EPWM7_B	75	55	SPI2_D0	
	LIN2_TXD	74	54	SPI2_D1	
	LIN2_RXD	73	53	GPIO6	
MCAN1_TX	MCAN1_TX/PR1_PRU1_GPIO1	72	52	GPIO124	
MCAN1_RX	MCAN1_RX/PR1_PRU0_GPIO9	71	51	GPIO1/PR1_PRU0_GPIO0	GPIO1

2.11.2 BoosterPack 模式 01：伺服电机控制 BoosterPack 模式

模式 01 可启用伺服电机控制 BoosterPack 的连接。以下表格展示了各种连接及详细信息：

备注

与 [BP-AMC0106-LMG-MD](#) 配合使用时需要进行额外修改。有关详细信息，请参阅 [节 6.3.2](#)。

表 2-54. LP-AM261 BoosterPack 模式 01 多路复用设置

BoosterPack 多路复用选择网络	状态
BP_MUX_SW_S0	1
BP_MUX_SW_S1	0

表 2-55. 模式 01：伺服电机控制 BoosterPack (J1/J3)

所选网络	BoosterPack 网络名称	J1	J3	BoosterPack 网络名称	所选网络
	VSYS_3V3_BP	1	21	VSYS_5V0_BP_1	
	ADC0_AIN1	2	22	GND	
SDFM1_D0	UART3_RXD/SDFM1_D0	3	23	ADC0_AIN6	
	UART3_TXD	4	24	ADC1_AIN0	
	PR1_PRU1_GPIO4	5	25	ADC2_AIN0	
SDFM1_CLK0	ADC2_AIN3/SDFM1_CLK0	6	26	ADC0_AIN0	
SPI0_CLK	SPI0_CLK/PR1_PRU1_GPIO2	7	27	ADC1_AIN4	
	PR1_PRU1_GPIO11	8	28	ADC2_AIN4	
	I2C0_SCL	9	29	ADC0_AIN4	
	I2C0_SDA	10	30	DAC_OUT/ADC1_AIN6	ADC1_AIN6

表 2-56. 模式 01：伺服电机控制 BoosterPack (J2/J4)

所选网络	BoosterPack 网络名称	J4	J2	BoosterPack 网络名称	所选网络
	EPWM2_A	40	20	GND	
	EPWM2_B	39	19	SPI0_CS0/SDFM0_D2/ PR1_PRU1_GPIO1	SDFM0_D2
	EPWM3_A	38	18	PR1_PRU1_GPIO12	
	EPWM3_B	37	17	SDFM0_D1	
	EPWM4_A	36	16	PORz	
	EPWM4_B	35	15	SPI0_D0/SDFM1_D1	SDFM1_D1
	LIN1_TXD	34	14	SPI0_D1/PR1_PRU1_GPIO15	SPI0_D1
LIN1_RXD	LIN1_RXD/PR1_PRU1_GPIO0	33	13	PR1_PRU1_GPIO5	
SDFM0_D0	MCAN0_TX/SDFM0_D0	32	12	PR1_PRU1_GPIO9	
PR1_PRU1_GPIO16	MCAN0_RX/PR1_PRU1_GPIO16	31	11	PR1_PRU0_GPIO0/GPIO1	PR1_PRU0_GPIO0

表 2-57. 模式 01：伺服电机控制 BoosterPack (J5/J7)

所选网络	BoosterPack 网络名称	J5	J7	BoosterPack 网络名称	所选网络
	VSYS_3V3_BP	41	61	VSYS_5V0_BP_2	
	ADC1_AIN1	42	62	GND	
UART3_TXD	UART3_TXD/PR1_PRU1_GPIO3	43	63	ADC0_AIN2/GPIO46	ADC0_AIN2

表 2-57. 模式 01：伺服电机控制 BoosterPack (J5/J7) (续)

所选网络	BoosterPack 网络名称	J5	J7	BoosterPack 网络名称	所选网络
UART3_RXD	UART3_RXD/SDFM1_D2/ PR1_PRU1_GPIO19	44	64	ADC1_AIN2/PR1_PRU0_GPIO7	ADC1_AIN2
	SDFM0_CLK0	45	65	ADC2_AIN2/PR1_PRU0_GPIO8	ADC2_AIN2
	ADC1_AIN3	46	66	ADC0_AIN5	
	SPI2_CLK	47	67	ADC1_AIN5/PR1_PRU0_GPIO1	PR1_PRU0_GPIO1
	PR1_PRU1_GPIO6	48	68	ADC2_AIN5/PR1_PRU0_GPIO2	PR1_PRU0_GPIO2
	I2C1_SCL	49	69	DAC_OUT/PR1_PRU1_GPIO0/ PR1_PRU0_GPIO6/ADC0_AIN3	PR1_PRU1_GPIO0
	I2C1_SDA	50	70	DAC_OUT/PR1_PRU1_GPIO9/ GPIO78/ADC2_AIN6	PR1_PRU1_GPIO9

表 2-58. 模式 01：伺服电机控制 BoosterPack (J6/J8)

所选网络	BoosterPack 网络名称	J8	J6	BoosterPack 网络名称	所选网络
	EPWM5_A	80	60	GND	
	EPWM5_B	79	59	SPI2_CS1	
	EPWM6_A	78	58	SPI2_CS0	
	EPWM6_B	77	57	PR1_PRU1_GPIO2/SPI0_CLK/ PR1_PRU0_GPIO9	PR1_PRU1_GPIO2
	EPWM7_A	76	56	PORz	
	EPWM7_B	75	55	SPI2_D0	
	LIN2_TXD	74	54	SPI2_D1	
	LIN2_RXD	73	53	GPIO6	
PR1_PRU1_GPIO1	MCAN1_TX/PR1_PRU1_GPIO1	72	52	GPIO5	
PR1_PRU0_GPIO9	MCAN1_RX/PR1_PRU0_GPIO9	71	51	GPIO1/PR1_PRU0_GPIO0	GPIO1

2.11.3 BoosterPack 模式 10：BOOSTXL-IOLINKM-8 模式

模式 10 启用 [BOOSTXL-IOLINKM-8](#) BoosterPack 连接。以下表格展示了各种连接及详细信息：

表 2-59. LP-AM261 BoosterPack 模式 10 多路复用设置

BoosterPack 多路复用选择网络	状态
BP_MUX_SW_S0	0
BP_MUX_SW_S1	1

表 2-60. 模式 10：BOOSTXL-IOLINKM-8 BoosterPack (J1/J3)

所选网络	BoosterPack 网络名称	J1	J3	BoosterPack 网络名称	所选网络
	VSYS_3V3_BP	1	21	VSYS_5V0_BP_1	
	ADC0_AIN1	2	22	GND	
UART3_RXD	UART3_RXD/SDFM1_D0	3	23	ADC0_AIN6	
	UART3_TXD	4	24	ADC1_AIN0	
	PR1_PRU1_GPIO4	5	25	ADC2_AIN0	
ADC2_AIN3	ADC2_AIN3/SDFM1_CLK0	6	26	ADC0_AIN0	
PR1_PRU1_GPIO2	SPI0_CLK/PR1_PRU1_GPIO2	7	27	ADC1_AIN4	

表 2-60. 模式 10 : BOOSTXL-IOLINKM-8 BoosterPack (J1/J3) (续)

所选网络	BoosterPack 网络名称	J1	J3	BoosterPack 网络名称	所选网络
	PR1_PRU1_GPIO11	8	28	ADC2_AIN4	
	I2C0_SCL	9	29	ADC0_AIN4	
	I2C0_SDA	10	30	DAC_OUT/ADC1_AIN6	DAC_OUT

表 2-61. 模式 10 : BOOSTXL-IOLINKM-8 BoosterPack (J2/J4)

所选网络	BoosterPack 网络名称	J4	J2	BoosterPack 网络名称	所选网络
	EPWM2_A	40	20	GND	
	EPWM2_B	39	19	SPI0_CS0/SDFM0_D2/ PR1_PRU1_GPIO1	PR1_PRU1_GPIO1
	EPWM3_A	38	18	PR1_PRU1_GPIO12	
	EPWM3_B	37	17	SDFM0_D1	
	EPWM4_A	36	16	PORz	
	EPWM4_B	35	15	SPI0_D0/SDFM1_D1	SDFM1_D1 → PR1_PRU1_GPIO7 (通过引脚多路复用器)
	LIN1_TXD	34	14	SPI0_D1/PR1_PRU1_GPIO15	PR1_PRU1_GPIO15
PR1_PRU1_GPIO0	LIN1_RXD/PR1_PRU1_GPIO0	33	13	PR1_PRU1_GPIO5	
SDFM0_D0 → PR1_PRU1_GPIO10 (通过引脚多路复用器)	MCAN0_TX/SDFM0_D0	32	12	PR1_PRU1_GPIO9	
MCAN0_RX → PR1_PRU1_GPIO16 (通过引脚多路复用器)	MCAN0_RX/PR1_PRU1_GPIO16	31	11	PR1_PRU0_GPIO0/GPIO1	PR1_PRU0_GPIO0

表 2-62. 模式 10 : BOOSTXL-IOLINKM-8 BoosterPack (J5/J7)

所选网络	BoosterPack 网络名称	J5	J7	BoosterPack 网络名称	所选网络
	VSYS_3V3_BP	41	61	VSYS_5V0_BP_2	
	ADC1_AIN1	42	62	GND	GND
PR1_PRU1_GPIO3	UART3_TXD/PR1_PRU1_GPIO3	43	63	ADC0_AIN2/GPIO46	GPIO46
PR1_PRU1_GPIO19	UART3_RXD/SDFM1_D2/ PR1_PRU1_GPIO19	44	64	ADC1_AIN2/PR1_PRU0_GPIO7	PR1_PRU0_GPIO7
	SDFM0_CLK0	45	65	ADC2_AIN2/PR1_PRU0_GPIO8	PR1_PRU0_GPIO8
	ADC1_AIN3	46	66	ADC0_AIN5	
	SPI2_CLK	47	67	ADC1_AIN5/PR1_PRU0_GPIO1	PR1_PRU0_GPIO1
	PR1_PRU1_GPIO6	48	68	ADC2_AIN5/PR1_PRU0_GPIO2	PR1_PRU0_GPIO2
	I2C1_SCL	49	69	DAC_OUT/PR1_PRU1_GPIO0/ PR1_PRU0_GPIO6/ADC0_AIN3	PR1_PRU0_GPIO6
	I2C1_SDA	50	70	DAC_OUT/PR1_PRU1_GPIO9/ GPIO78/ADC2_AIN6	GPIO78

表 2-63. 模式 10 : BOOSTXL-IOLINKM-8 BoosterPack (J6/J8)

所选网络	BoosterPack 网络名称	J8	J6	BoosterPack 网络名称	所选网络
	EPWM5_A	80	60	GND	
	EPWM5_B	79	59	SPI2_CS1	
	EPWM6_A	78	58	SPI2_CS0	
	EPWM6_B	77	57	PR1_PRU1_GPIO2/SPI0_CLK/ PR1_PRU0_GPIO9	SPI0_CLK → GPIO12 (通过引脚多路复用器)
	EPWM7_A	76	56	PORz	
	EPWM7_B	75	55	SPI2_D0	
	LIN2_TXD	74	54	SPI2_D1	
	LIN2_RXD	73	53	GPIO6	
MCAN1_TX	MCAN1_TX/PR1_PRU1_GPIO1	72	52	GPIO124	
PR1_PRU0_GPIO9	MCAN1_RX/PR1_PRU0_GPIO9	71	51	GPIO1/PR1_PRU0_GPIO0	GPIO1

2.11.4 BoosterPack 模式 11 : C2000 DRVx BoosterPack 模式

模式 11 支持信号路由，以便与 C2000™ DRVx BoosterPack 配合使用。以下表格展示了各种连接及详细信息：

表 2-64. LP-AM261 BoosterPack 模式 10 多路复用设置

BoosterPack 多路复用选择网络	状态
BP_MUX_SW_S0	1
BP_MUX_SW_S1	1

表 2-65. 模式 11 : C2000 DRVx BoosterPack (J1/J3)

所选网络	BoosterPack 网络名称	J1	J3	BoosterPack 网络名称	所选网络
	VSYS_3V3_BP	1	21	VSYS_5V0_BP_1	
	ADC0_AIN1	2	22	GND	
UART3_RXD	UART3_RXD/SDFM1_D0	3	23	ADC0_AIN6	
	UART3_TXD	4	24	ADC1_AIN0	
	PR1_PRU1_GPIO4	5	25	ADC2_AIN0	
ADC2_AIN3	ADC2_AIN3/SDFM1_CLK0	6	26	ADC0_AIN0	
SPI0_CLK	SPI0_CLK/PR1_PRU1_GPIO2	7	27	ADC1_AIN4	
	PR1_PRU1_GPIO11	8	28	ADC2_AIN4	
	I2C0_SCL	9	29	ADC0_AIN4	
	I2C0_SDA	10	30	DAC_OUT/ADC1_AIN6	DAC_OUT

表 2-66. 模式 11 : C2000 DRVx BoosterPack (J2/J4)

所选网络	BoosterPack 网络名称	J4	J2	BoosterPack 网络名称	所选网络
	EPWM2_A	40	20	GND	
	EPWM2_B	39	19	SPI0_CS0/SDFM0_D2/ PR1_PRU1_GPIO1	SPI0_CS0
	EPWM3_A	38	18	PR1_PRU1_GPIO12	
	EPWM3_B	37	17	SDFM0_D1	

表 2-66. 模式 11 : C2000 DRVx BoosterPack (J2/J4) (续)

所选网络	BoosterPack 网络名称	J4	J2	BoosterPack 网络名称	所选网络
	EPWM4_A	36	16	PORz	
	EPWM4_B	35	15	SPI0_D0/SDFM1_D1	SPI0_D0
	LIN1_TXD	34	14	SPI0_D1/PR1_PRU1_GPIO15	SPI0_D1
LIN1_RXD	LIN1_RXD/PR1_PRU1_GPIO0	33	13	PR1_PRU1_GPIO5	
MCAN0_TX	MCAN0_TX/SDFM0_D0	32	12	PR1_PRU1_GPIO9	
MCAN0_RX	MCAN0_RX/PR1_PRU1_GPIO16	31	11	PR1_PRU0_GPIO0/GPIO1	PR1_PRU0_GPIO0

表 2-67. 模式 11 : C2000 DRVx BoosterPack (J5/J7)

所选网络	BoosterPack 网络名称	J5	J7	BoosterPack 网络名称	所选网络
	VSYS_3V3_BP	41	61	VSYS_5V0_BP_2	
	ADC1_AIN1	42	62	GND	GND
PR1_PRU1_GPIO3	UART3_TXD/PR1_PRU1_GPIO3	43	63	ADC0_AIN2/GPIO46	GPIO46
PR1_PRU1_GPIO19	UART3_RXD/SDFM1_D2/ PR1_PRU1_GPIO19	44	64	ADC1_AIN2/PR1_PRU0_GPIO7	ADC1_AIN2
	SDFM0_CLK0	45	65	ADC2_AIN2/PR1_PRU0_GPIO8	ADC2_AIN2
	ADC1_AIN3	46	66	ADC0_AIN5	
	SPI2_CLK	47	67	ADC1_AIN5/PR1_PRU0_GPIO1	ADC1_AIN5
	PR1_PRU1_GPIO6	48	68	ADC2_AIN5/PR1_PRU0_GPIO2	ADC2_AIN5
	I2C1_SCL	49	69	DAC_OUT/PR1_PRU1_GPIO0/ PR1_PRU0_GPIO6/ADC0_AIN3	ADC0_AIN3
	I2C1_SDA	50	70	DAC_OUT/PR1_PRU1_GPIO9/ GPIO78/ADC2_AIN6	ADC2_AIN6

表 2-68. 模式 11 : C2000 DRVx BoosterPack (J6/J8)

所选网络	BoosterPack 网络名称	J8	J6	BoosterPack 网络名称	所选网络
	EPWM5_A	80	60	GND	
	EPWM5_B	79	59	SPI2_CS1	
	EPWM6_A	78	58	SPI2_CS0	
	EPWM6_B	77	57	PR1_PRU1_GPIO2/SPI0_CLK/ PR1_PRU0_GPIO9	PR1_PRU1_GPIO2
	EPWM7_A	76	56	PORz	
	EPWM7_B	75	55	SPI2_D0	
	LIN2_TXD	74	54	SPI2_D1	
	LIN2_RXD	73	53	GPIO6	
MCAN1_TX	MCAN1_TX/PR1_PRU1_GPIO1	72	52	GPIO124	
MCAN1_RX	MCAN1_RX/PR1_PRU0_GPIO9	71	51	GPIO1/PR1_PRU0_GPIO0	GPIO1

2.12 引脚多路复用映射

下面列出了 BoosterPack 连接器引脚的各种引脚多路复用选项。

表 2-69. 引脚多路复用图例

BP 接头的默认信号	多路复用的备选信号	用于备选信号选项的外部多路复用器
------------	-----------	------------------

表 2-70. J1 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	模式 10
J1.1	3V3										
J1.2	ADC0_AIN1										
J1.3	PR0_PRU1_GPIO19		UART3_RXD	PR0_IEP0_EDC_SYNC_OUT0			GPMC0_A19	GPIO119	TRC_CLK	EQEP1_A	XBAROUT13
	MMC0_CMD	UART0_TXD	LIN0_TXD	MCAN0_TX	PR1_MDIO0_MD C			GPIO78	SDFM1_D0		
J1.4	PR0_PRU1_GPIO18		UART3_TXD	PR0_IEP0_EDIO_DATA_IN_OUT31			GPMC0_A17	GPIO120	TRC_CTL	EQEP1_B	XBAROUT14
J1.5	SPI1_CS0	EPWM7_A	MMC0_D2	UART4_TXD		PR1_PRU1_GPIO4		GPIO15	GPMC0_WAIT0		ADC_ETCH_XBAROUT4
J1.6	ADC2_AIN3										
	MMC0_CLK	UART0_RXD	LIN0_RXD	MCAN0_RX	PR1_MDIO0_MDI O			GPIO77	SDFM1_CLK0		
J1.7	SPI0_CLK	PR1_PRU0_GPIO9	MMC0_CMD	UART3_TXD		FSITX0_CLK	GPMC0_A7	GPIO12		ADC_ETCH_XBAROUT1	XBAROUT1
	PR1_PRU1_GPIO2		MII1_COL	UART5_TXD			GPMC0_AD2	GPIO73		ADC_ETCH_XBAROUT4	
J1.8	OSPI0_D0	EPWM9_A	PR1_PRU1_GPIO11	UART1_DCDn			GPMC0_AD11	GPIO3			
J1.9	I2C0_SCL							GPIO135		SDFM1_CLK3	
J1.10	I2C0_SDA							GPIO134		SDFM1_CLK2	
	UART2_RTSn	EQEP1_INDEX	LIN0_TXD	UART3_TXD				GPIO137		SDFM1_D3	

表 2-71. J2 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J2.11	MMC0_D2	UART2_TXD	I2C1_SDA		PR1_PRU0_GPIO0			GPIO81	SDFM1_CLK2		
	OSPI0_CSn0	SPI0_CLK	UART3_TXD			UART2_RTSn		GPIO1			XBAROUT0
J2.12	PR1_PRU1_GPIO9		MII1_CRS	UART5_RXD			GPMC0_AD9	GPIO74		ADC_ETCH_XBAROUT5	
J2.13	EPWM5_B		PR1_PRU1_GPIO5	OSPI0_RESET_OUT0			GPMC0_AD5	GPIO54			EPWM8_B
J2.14	SPI0_D1	PR1_PRU0_GPIO1	MMC0_D1	UART3_RTSn		FSITX0_DATA1	GPMC0_BE1n	GPIO14		ADC_ETCH_XBAROUT3	XBAROUT3
	SPI1_D1	EPWM8_B	MMC0_CD	UART5_RXD	OSPI0_RESET_OUT0	PR1_PRU1_GPIO15	FSIRX0_DATA1	GPIO18	GPMC0_WPn	ADC_ETCH_XBAROUT7	XBAROUT4
J2.15	SPI0_D0	PR1_PRU0_GPIO0	MMC0_D0	UART3_CTSn		FSITX0_DATA0	GPMC0_A16	GPIO13		ADC_ETCH_XBAROUT2	XBAROUT2
	I2C2_SCL	PR1_PRU1_GPIO7	UART4_RXD				GPMC0_AD7	GPIO133	EQEP0_IDEX	SDFM1_D1	ADC_ETCH_XBAROUT3
J2.16	PORz										
J2.17	PR0_PRU1_GPIO17	PR1_PRU1_GPIO13	UART2_RXD	PR0_IEP0_EDIO_DATA_IN_OUT30	PR1_UART0_TXD	UART5_CTSn	GPMC0_AD13	GPIO125	SDFM0_D1		
J2.18	OSPI0_D1	EPWM9_B	PR1_PRU1_GPIO12	UART1_Rln			GPMC0_AD12	GPIO4			
J2.19	SPI0_CS0	PR1_PRU0_GPIO2	MMC0_CLK	UART3_RXD			GPMC0_A0	GPIO11		ADC_ETCH_XBAROUT0	XBAROUT0
	UART2_CTSn	PR1_MDIO0_MDC	SPI3_CS1			UART5_RXD	GPMC0_BE0n_CLE	GPIO127	SDFM0_D2		ADC_ETCH_XBAROUT0
	PR1_PRU1_GPIO1	UART1_DSRn		UART4_CTSn			GPMC0_AD1	GPIO72			
J2.20	GND										

表 2-72. J3 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J3.21	5V									
J3.22	GND									
J3.23	ADC0_AIN6									
J3.24	ADC1_AIN0									

表 2-72. J3 的引脚多路复用选项（续）

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J3.25	ADC2_AIN0									
J3.26	ADC0_AIN0									
J3.27	ADC1_AIN4									
J3.28	ADC2_AIN4									
J3.29	ADC0_AIN4									
J3.30	DAC_OUT									
	ADC1_AIN6									

表 2-73. J4 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10	Mode11
J4.31	EPWM8_A	PR1_PRU1_GPIO16	OSPI1_D0	MCAN0_RX	PR0_PRU1_GPIO7	OSPI0_D0	GPMC0_CSn1	GPIO59	UART4_TXD		EPWM8_A	
J4.32	EPWM8_B	PR1_PRU1_GPIO15	OSPI1_CLK	MCAN0_TX		OSPI0_CLK	GPMC0_AD15	GPIO60	UART4_RXD		EPWM9_B	
	PR0_ECAP0_APWM_OUT	PR1_PRU1_GPIO10	UART2_CTSn	PR1_ECAP0_APWM_OUT	OR1_UART0_RT Sn		GPMC0_AD10	GPIO123	SDFM0_D0			
J4.33	UART1_RXD	OSPI0_LBCLKO			LIN1_RXD	OSPI1_LBCLKO	GPMC0_CLK	GPIO75				
	PR1_PRU1_GPIO0	UART1_DSRn		UART4_RT Sn			GPMC0_AD0	GPIO71				
J4.34	LIN1_TXD	OSPI0_RESET_OUT0	SPI2_CLK	PR1_PRU1_GPIO8	OSPI1_RESET_OUT0	UART1_TXD	GPMC0_AD8	GPIO20			XBAROUT6	EPWM6_A
J4.35	EPWM4_B		PR1_PRU0_GPIO13				GPMC0_A11	GPIO52			EPWM1_B	
J4.36	EPWM4_A		PR1_PRU0_GPIO12				GPMC0_A10	GPIO51			EPWM4_A	
J4.37	EPWM3_B		PR1_PRU0_GPIO11				GPMC0_A9	GPIO50			EPWM6_A	
J4.38	EPWM3_A		PR1_PRU0_GPIO15				GPMC0_A13	GPIO49			EPWM3_A	
J4.39	EPWM2_B		PR1_PRU0_GPIO16		PR1_PRU0_GPIO7		GPMC0_A14	GPIO48			EPWM2_B	

表 2-73. J4 的引脚多路复用选项 (续)

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10	Mode11
J4.40	EPWM2_A		PR1_PRU0_GPIO3				GPMC0_A1	GPIO47			EPWM2_A	

表 2-74. J5 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J5.41	3V3										
J5.42	ADC1_AIN1										
J5.43	UART2_RTSn	EQEP1_INDEX	LIN0_TXD	UART3_TXD				GPIO137		SDFM1_D3	
	SPI1_CLK	EPWM7_B	MMC0_D3	UART4_RXD		PR1_PRU1_GPIO3	FSIRX0_CLK	GPIO16	GPMC0_OEn_REn	ADC_ETCH_XBAROUT5	XBAROUT2
J5.44	UART1_RTSn	SPI0_CS1	LIN0_RXD	UART3_RXD				GPIO136		SDFM1_D2	
	UART0_RTSn	I2C2_SCL	SPI3_D0	PR1_PRU1_GPIO19	PR1_PRU0_GPIO17	UART3_RXD	GPMC0_WAIT1	GPIO25			XBAROUT9
J5.45	CLKOUT1	PR1_PRU0_GPIO7	UART2_RTSn		PR1_UART0_CTSn		GPMC0_A5	GPIO122	SDFM0_CLK0	EQEP1_STROBE	
J5.46	ADC1_AIN3										
J5.47	SPI2_CLK	PR1_PRU1_GPIO17				UART5_TXD	GPMC0_WEn	GPIO129	SDFM0_D3		ADC_ETCH_XBAROUT1
J5.48	LIN1_RXD	OSPI0_ECC_FAIL	SPI2_CS0	PR1_PRU1_GPIO6	OSPI1_ECC_FAIL	UART1_RXD	GPMC0_AD6	GPIO19	OSPI0_RESET_OUT1	XBAROUT5	EPWM6_B
J5.49	I2C1_SCL		SPI1_CS0	PR1_PRU0_GPIO17			GPMC0_WEn	GPIO23			XBAROUT7
J5.50	I2C1_SDA		SPI3_CLK	PR1_PRU0_GPIO18			GPMC0_OEn_REn	GPIO24			XBAROUT8

表 2-75. J6 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10	Mode11
J6.51	OSPI0_CSn0	SPI0_CLK	UART3_TXD			UART2_RTSn		GPIO1			XBAROUT0	
	MMC0_D2	UART2_TXD	I2C1_SDA		PR1_PRU0_GPIO0			GPIO81	SDFM1_CLK2			

表 2-75. J6 的引脚多路复用选项（续）

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10	Mode11
J6.52	PR0_PRU1_GPIO7	CPTS0_TS_SYNC	PR1_PRU0_GPIO10	PR0_IEP0_EDC_SYNC_OUT1	PR1_UART0_RXD		GPMC0_A8	GPIO124	SDFM0_CLK1	SDFM1_D0	UART2_TXD	UART5_RTSSn
J6.53	OSPI0_D3	SPI0_D1	OSPI0_D4					GPIO6				
J6.54	SPI2_D1	PR1_PRU1_GPIO14				UART5_RXD	GPMC0_AD14	GPIO128	SDFM0_CLK3	SDFM1_D2	ADC_ETCH_XBAROUT9	
J6.55	SPI2_D0	PR1_PRU1_GPIO18	UART4_RTSSn	PR1_IEP0_ED_SYNC_OUT0	I2C1_SDA	MCAN1_RX	GPMC0_OEn_REn	GPIO130		SDFM1_CLK0		
J6.56	PORZ											
J6.57	PR1_PRU1_GPIO2		MII1_COL	UART5_TXD			GPMC0_AD2	GPIO73		ADC_ETCH_XBAROUT4		
	SPI0_CLK	PR1_PRU0_GPIO9	MMC0_CMD	UART3_TXD		FSITX0_CLK	GPMC0_A7	GPIO12		ADC_ETCH_XBAROUT1	XBAROUT1	
J6.58	CLKOUT0	LIN1_RXD	OSPI0_ECC_FAIL	UART1_RXD	SPI2_CS0	OSPI1_ECC_FAIL	USB0_DRVVBUS	GPIO138	SAFETY_ERRORn			
J6.59	UART1_CTSn	PR1_MDIO0_MDIO	SPI2_CS1	PR1_IEP0_EDC_SYNC_OUT1	UART5_CTSn	UART5_TXD	GPMC0_CLKLB	GPIO126	SDFM0_CLK2	SDFM1_D1		
J6.60	GND											

表 2-76. J7 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J7.61	5V										
J7.62	GND										
J7.63	ADC0_AIN2										
	EPWM1_B		PR1_PRU0_GPIO4				GPMC0_A4	GPIO46			EPWM4_B
J7.64	ADC1_AIN2										
	UART0_CTSn	I2C2_SDA	SPI3_D1	SPI0_CS1	PR1_PRU0_GPIO7	UART3_TXD		GPIO26			XBAROUT10
J7.65	ADC2_AIN2										
	EPWM0_B		PR1_PRU0_GPIO8				GPMC0_A6	GPIO44			EPWM0_B
J7.66	ADC0_AIN5										

表 2-76. J7 的引脚多路复用选项（续）

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J7.67	ADC1_AIN5										
	MMC0_D3	UART3_RTSn			PR1_PRU0_GPIO1			GPIO82	SDFM1_D2		
J7.68	ADC2_AIN5										
	MMC0_WP	UART0_RTSn	I2C2_SCL		PR1_PRU0_GPIO2			GPIO83	SDFM1_CLK3		
J7.69	DAC_OUT										
	PR1_PRU1_GPIO0	UART1_DSRn		UART4_RTSn			GPMC0_AD0	GPIO71			
	EPWM1_A		PR1_PRU0_GPIO6				GPMC0_A4	GPIO45			EPWM1_A
	ADC0_AIN3										
J7.70	DAC_OUT										
	PR1_PRU1_GPIO9		MII1_CRS	UART5_RXD			GPMC0_AD9	GPIO74		ADC_ETCH_XBAR OUT5	
	MMC0_CMD	UART0_TXD	LIN0_TXD	MCAN0_TX	PR1_MDIO0_MDC			GPIO78	SDFM1_D0		
	ADC2_AIN6										

表 2-77. J8 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J8.71	MMC0_D0	UART2_RXD	I2C1_SCL	MCAN1_RX	PR1_PRU0_GPIO10			GPIO79	SDFM1_CLK1		
	MMC0_D1			MCAN1_TX	PR1_PRU0_GPIO9			GPIO80	SDFM1_D1		
J8.72	SPI2_CS0	PR1_PRU0_GPIO19	UART4_CTSn	PR1_IEP0_EDIO_DATA_IN_0 UT31	I2C1_SCL	MCAN1_TX	GPMC0_CS0	GPIO131	EQEP0_B	SDFM1_D0	
	PR1_PRU1_GPIO1		MII1_RX_ER	UART4_CTSn			GPMC0_AD1	GPIO72			
J8.73	LIN2_RXD	UART2_RXD	SPI2_D0	USB0_DRVBUS	OSPI1_RESE T_OUT1	OSPI0_RESET_ OUT1		GPIO21	GPMC0_CS0		
J8.74	LIN2_TXD	UART2_TXD	SPI2_D1					GPIO22	GPMC0_ADVn_ALE		
J8.75	LIN0_RXD	UART1_CTSn		I2C0_SDA	UART2_TXD			GPIO63			EPWM7_B
J8.76	EPWM7_A	PR1_PRU1_GPIO4	OSPI0_CS0			OSPI1_CS0	GPMC0_AD4	GPIO57			EPWM7_A
J8.77	EPWM6_B	PR1_PRU1_GPIO6		UART2_RTSn			GPMC0_A20	GPIO56			EPWM6_B

表 2-77. J8 的引脚多路复用选项（续）

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J8.78	EPWM6_A	PR1_PRU1_GPIO8	CLKOUT0				GPMC0_AD8	GPIO55			EPWM3_B
J8.79	EPWM7_B	PR1_PRU1_GPIO3	OSPI1_D1			OSPI0_D1	GPMC0_AD3	GPIO58			EPWM5_B
J8.80	EPWM5_A		PR1_PRU0_GPIO13				GPMC0_A11	GPIO52			EPWM51_B

表 2-78. 引脚多路复用图例

BP 接头的默认信号	多路复用的备选信号	用于备选信号选项的外部多路复用器
------------	-----------	------------------

2.13 测试点

AM261x LaunchPad 包含多个测试点，以协助进行硬件调试。表 2-79 列出了该 LaunchPad 上提供的测试点。

表 2-79. LP-AM261 测试点

测试点指示符	测试点网络名称	说明
TP1	VUSB_5V0	USB Type-C 5V 输入
TP2	VDD_XDS3V3	XDS110 3.3V 电源
TP3	GND_XDS	XDS110 隔离式 GND
TP4	TUSB_ADDR	USB Type-C 逻辑控制器 (U6) ADDR 输入
TP5	TUSB_ID	USB Type-C 逻辑控制器 (U6) ID 引脚
TP6	TM4C129_TCK	XDS110 TCK 引脚
TP7	TM4C129_TMS	XDS110 TMS 引脚
TP8	TA_RESETz_XDS	发至 XDS110 的测试自动化复位信号
TP9	-	XDS110 PM3 引脚
TP10	TM4C129_TDI	XDS110 TDI 引脚
TP11	TM4C129_TDO	XDS110 TDO 引脚
TP12	VBUS_XDS_5V0	XDS110 5.0V 电源
TP13	GND_XDS	XDS110 隔离式 GND
TP14	VBUS_MICRO_AB_5V0	USB2.0 micro-AB 端口 5.0V VBUS 电源
TP15	VREG	PMIC (U28) VREG 输出
TP16	VSYS_3V3	PMIC (U28) BUCK1 3.3V 输出 -系统 IO 电源轨
TP17	OSPI0_CSN0	OSPI0 芯片选择 0
TP18	OSPI0_CLK	OSPI0 时钟
TP19	VCORE_1V25	PMIC (U28) BUCK3 1.25V 输出 - AM261x 内核电压
TP20	OSPI0_D7	OSPI0 数据位 7
TP21	OSPI0_D6	OSPI0 数据位 6
TP22	OSPI0_D1	OSPI0 数据位 1
TP23	OSPI0_D5	OSPI0 数据位 5
TP24	OSPI0_D0	OSPI0 数据位 0
TP25	VDD_1P8	PMIC (U28) VDD_1P8 引脚
TP26	OSPI0_ECC_FAIL	OSPI0 ECC 失败
TP27	VSYS_2V5	PMIC (U28) BUCK2 2.5V 输出
TP28	OSPI0_D3	OSPI0 数据位 3
TP29	OSPI0_D2	OSPI0 数据位 2
TP30	AM261_OSPI0_DQS	OSPI0 DQS
TP31	VSYS_1V8	PMIC (U28) 1.8V LDO 输出
TP32	OSPI0_D4	OSPI0 数据位 4
TP33	OSPI1_D7	OSPI1 数据位 7
TP34	OSPI1_DQS	OSPI1 DQS
TP35	OSPI1_D6	OSPI1 数据位 6
TP36	OSPI1_D5	OSPI1 数据位 5
TP37	OSPI1_D0	OSPI1 数据位 0
TP38	OSPI1_D3	OSPI1 数据位 3
TP39	OSPI1_D4	OSPI1 数据位 4
TP40	OSPI1_D1	OSPI1 数据位 1

表 2-79. LP-AM261 测试点 (续)

测试点指示符	测试点网络名称	说明
TP41	OSPI1_CSN0	OSPI1 芯片选择 0
TP42	OSPI1_D2	OSPI1 数据位 2
TP43	OSPI1_ECC_FAIL	OSPI1 ECC 失败
TP44	OSPI1_CLK	OSPI1 时钟
TP45	EXT1_VMON2	以太网连接器 0 电压监测
TP46	AM261_PORZ	PORZ
TP47	MII1_CRS	MII1 载波检测
TP48	VDDA_ETH1_1V8	PHY1 1.8V 电源输入
TP49	ETH1_CLKOUT	PHY1 CLK_OUT 引脚
TP50	VDDA_ETH0_1V8	PHY0 1.8V 电源输入
TP51	ETH0_CLKOUT	PHY0 CLK_OUT 引脚
TP52	VSYS_5V0	USB 5.0V 输入电源负载开关 (U14) 输出
TP53	RJ45_0_VCC	PHY0 RJ-45 VCC 输入
TP54	RJ45_1_VCC	PHY1 RJ-45 VCC 输入
TP55	GND	GND
TP56	GND	GND
TP57	TA_GPIO2	测试自动化 GPIO2
TP58	AM261_SAFETY_ERRORN	安全错误输出信号
TP59	AM261_WARMRSTN	热复位
TP60	AM261_GPIO33	GPIO33
TP61	AM261_GPIO40	GPIO40
TP62	AM261_SPI2_D0	SPI2 数据位 0
TP63	AM261_MII2_COL	MII2 碰撞检测
TP64	AM261_UART3_RXD	UART3 接收
TP65	AM261_INT_PB_GPIO124	用户中断按钮输入
TP66	AM261_SPI2_CS1	SPI2 芯片选择 1
TP67	GND	GND
TP68	GND	GND
TP69	GND	GND
TP70	GND	GND
TP71	GND	GND
TP72	GND	GND
TP73	GND	GND

2.14 最佳实践

静电放电 (ESD) 合格性

安装在产品上的元件对静电放电 (ESD) 很敏感。TI 建议在 ESD 受控环境中使用此产品。这包括温度或湿度受控环境，以限制 ESD 的积累。与产品连接时，TI 建议采用 ESD 保护措施，例如腕带和 ESD 垫。

假定的运行条件

此套件假定在标准室内条件下运行。假定湿度为适度至低度的标准环境温度和压力 (SATP)。

3 软件

AM261x MCU+ 软件开发套件 [MCU-PLUS-SDK-AM261X](#) 是一个面向嵌入式处理器的统一软件平台，此平台设置简单，可快速提供开箱即用的示例、基准测试和演示。此软件无需从头开始创建基本系统软件功能，可加快应用程序开发进程。

[AM261x MCU+ Academy](#) 提供了使用 LP-AM261 进行首次软件开发的[入门指南](#)。按照本指南中的步骤即可开始开发。

4 硬件设计文件

LP-AM261 硬件设计文件可以从 [EVM 工具页面](#) 下载，也可以单击此[链接](#)获取。

5 合规性

选择的所有元件均符合 RoHS 标准。

6 其他信息

6.1 修订版 E1 附录

在 LP-AM261 RevE1 中确定了以下问题。还介绍了所有这些问题所需修改的详细信息。从 TI.com 订购的所有 LP-AM261 RevE1 板均已进行所有这些修改。

6.1.1 TA_POWERDOWNz 由 VSYS_TA_3V3 上拉，由 VSYS_3V3 供电

通过 VSYS_3V3 上拉 TA_POWERDOWNz，使输入电源负载开关能够启用系统 VSYS_5V0 电源。由于 VSYS_3V3 本身源自 VSYS_5V0，因此 LP-AM261 RevE1 在默认配置下不上电。

修改：VSYS_TA_3V3 需要由 PMIC 以外的电源供电。因此，焊接了一个 LDO，该 LDO 从 VSYS_5V0 生成 3.3V 电压并将 TA_POWERDOWNz 上拉至 3.3V。

6.1.2 R355 上拉 USB2.0_MUX_SEL0

USB2.0_MUX_SEL0 网络由 R355 上拉，这使来自 AM261x 的 USB 信号默认路由到 USB-C 连接器，而不是路由到 USB Micro-AB。

修改：电阻器 R355 拆除或制成 DNI。

6.1.3 PRU0-ICSS0 的 MDIO 和 MDC 需要路由到这两个以太网 PHY

网络 AM261_PR0_MDIO0_MDIO 和 AM261_PR0_MDIO0_MDC 需要连接到这两个以太网 PHY。在当前配置中

- 以太网 PHY 0 将 AM261_MDIO0_MDC、AM261_MDIO0_MDIO 与 AM261_PR0_MDIO0_MDC、AM261_PR0_MDIO0_MDIO 进行多路复用。
- 以太网 PHY 1 将 AM261_MDIO0_MDC、AM261_MDIO0_MDIO 与 AM261_PR1_MDIO0_MDC、AM261_PR1_MDIO0_MDIO 进行多路复用。

但所需配置是

- 以太网 Phy 0 和 Phy 1 均应将 AM261_MDIO0_MDC、AM261_MDIO0_MDIO 与 AM261_PR0_MDIO0_MDC、M261_PR0_MDIO0_MDIO 网络进行多路复用。

修改：对于上述更改，

- R135 与 AM261_PR1_MDIO0_MDIO 串联 - 卸载 (DNP) R135
- R137 与 AM261_PR1_MDIO0_MDC 串联 - 卸载 (DNP) R137
- 应将蓝线从 R167 引脚 1 连接到 R137 引脚 1。
- 应将蓝线从 R180 引脚 1 连接到 R135 引脚 1。

6.1.4 要连接到 GPIO 的 AM261_RGMII1_RXLINK 和 AM261_RGMII2_RXLINK

这两个以太网接头的第 43 个引脚引出 AM261_RGMII1_RXLINK 和 AM261_RGMII2_RXLINK，在 LP-AM261x RevE1 的当前实现中，这只是一个测试点。但这些引脚需要连接到 AM261x 各个 PRU 的 RX_LINK 引脚。

修改：对于上述更改，

- PR0_PRU0_GPIO8(GPIO90) - pr0_mii0_rxlink - 应连接到以太网连接器 0 (TP52) 的 RX_LINK。
- PR0_PRU1_GPIO8(GPIO106) - pr0_mii1_rxlink - 应连接到以太网连接器 1 (TP46) 的 RX_LINK。

6.2 修订版 E2 附录

以下各节详细介绍了 LP-AM261 从修订版 E1 到 E2 所做的更改，并确定了修订版 E2 的限制。

有关此器件勘误表的更多详情，请参阅 [AM261x 勘误表文档](#)。

有关此问题的硬件解决方法的更多详情，请参阅 [AM26x 硬件设计指南](#) 文档中的 [AM261x OSPI/QSPI 引导引脚要求](#) 一节。

RMII 以太网

在 LP-AM261 修订版本 E2 (和 E1) 上运行 RMII 以太网时，由于在 PCB 上违反了 RMII 的信号布线长度匹配规则，10% 的数据包会出现 RX CRC 或 RX 对齐代码错误。此问题将在 EVM 的下一个修订版本中修复，以使数据和时钟布线长度正确匹配。

所有其他以太网模式和协议都不会遇到此问题，预计能够正常工作，不会出错。

6.3 修订版 A 附录

以下部分详细介绍了从版本 E2 到修订版 A 对 LP-AM261 所做的更改。

6.3.1 修订版 A 相较于 E2 的更改

对 LP-AM261 修订版 A 进行了以下 EVM 更新。

- 以太网
 - **板载 DP83869 千兆位 PHY** : LP-AM261 修订版 A 删除了以太网附加电路板生态系统支持，现在装配了 2 个板载 DP83869 千兆位以太网 PHY，各自配备一个 RJ-45 连接器。
- PMIC
 - **禁用看门狗** : TPS65036601 PMIC 上的 OTP 配置会默认启用看门狗计时器。如果该计时器处于空闲状态超过 12 分钟，会向 AM261x 器件触发复位信号。在修订版 A 上，通过 J1 引脚 1-2 上的跳线 SH-J1 (该跳线默认在 EVM 上组装) 将 PMIC 的 GPIO 引脚 (13) 连接到内部电压基准 VDD_1P8 引脚 (3)，可在上电时禁用看门狗计时器。该连接会在 PMIC 上设置一个内部位，以在 PMIC 斜升之前禁用看门狗计时器。要在接通电源时启用看门狗，只需移除 J1 引脚 1-2 上的跳线，然后再向 LP-AM261 应用 5V/3A。
 - **nINT 和 GPIO 引脚分配** : 修订版 A 中 PMIC 引脚 13 (GPIO) 和 21 (nINT) 的网络分配已更正为其预期的用例网络。当 SH-J1 安装在 J1 引脚 2-3 上，并且 nINT 引脚 (21) 分配给 PMIC_INTn_GPIO0 (连接到 AM261x MCU 上的 GPIO0) 时，GPIO 引脚 (13) 会连接到 AM261x MCU 上的 SAFETY_ERRORn 引脚。在之前的 LP-AM261 修订版中，这些网络进行了交换。
- **BoosterPack 引脚排列更改**
 - **伺服电机控制 BoosterPack** : 修订版 A 现在支持更大范围的伺服电机控制 BoosterPack。节 2.11.2 中显示了这些引脚排列变更。
 - **BoosterPack 电源引脚** : 默认情况下，现在会通过安装在 PCB 组件上 J13、J26 和 J27 的引脚 1-2 上的跳线启用引脚 J1-1 和 J5-41 上的 3V3 电源以及引脚 J3-21 和 J7-61 上的 5V0 电源。
 - 将 GPIO124 路由至 J6-52，以便在接头上访问 CPTS0_TS_SYNC 信号。
- 通用
 - GPIO 中断按钮连接到 GPIO5 (从 GPIO124 更改)。
 - IO 扩展器现在可以使用 PORz 进行复位。

6.3.2 修订版 A 勘误表

具有 SDFM 电流反馈的 BP-AMC0106-LMG-MD 伺服电机控制演示

以下部分详细介绍了与 LP-AM261 修订版 A 相关的已知勘误表。

此演示需要对 LP-AM261 进行硬件修改：

1. 弯曲或删除移除 LaunchPad 上的以下引脚：J1-3、J1-9、J3-27、J4-33、J2-14
2. 在 J1-6 和 J1-7 之间添加分流器
3. 移除 R219 并组装 R218
4. 将 ADC VREF 开关设置为内部 VREF (请参阅 [图 2-32](#))

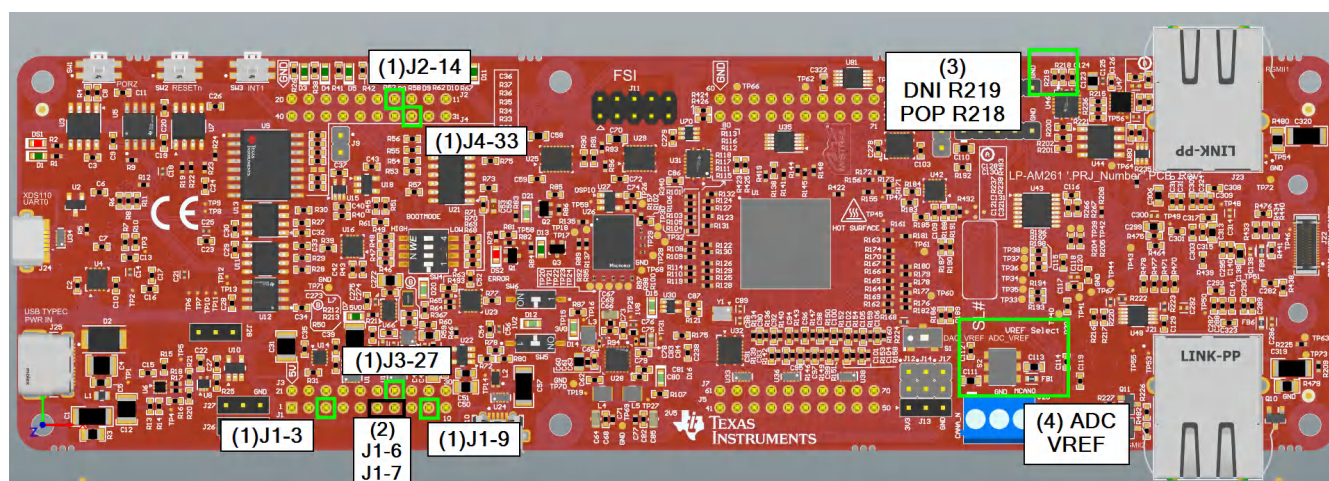


图 6-2. BP-AMC0106-LMG-MD 演示的 LP-AM261 修改

商标

LaunchPad™, 德州仪器 (TI)™, and Sitara™ are trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

7 参考资料

7.1 参考文档

除了本文档外，还可以从 www.ti.com 下载以下参考资料。

- 德州仪器 (TI), [AM2612 微控制器](#), 网页
- 德州仪器 (TI), [AM261x Sitara™ 微处理器](#), 数据表
- 德州仪器 (TI), [AM261x 技术参考手册](#)
- 德州仪器 (TI), [AM261x 寄存器附录](#), 技术参考手册
- [德州仪器 \(TI\) Code Composer Studio](#)
- [更新 XDS110 固件](#)
 - 为了查找序列号，只需按照更新 XDS110 固件的步骤 1 和步骤 2 步

7.2 此设计中使用的其他 TI 元件

此 LaunchPad 使用各种其他 TI 组件来实现各种功能。下面展示了这些组件的汇总清单及其 TI 数据表链接。

- [TUSB320USB Type-C 配置通道逻辑和端口控制器](#)
- [适用于 USB Type-C 的 TPD4E02B04 4 通道 ESD 保护二极管](#)
- [TPS22965x-Q1 5.5V、4A、导通电阻为 16mΩ 的负载开关](#)
- [TPS6291x 3V 至 17V、2A/3A 低噪声和低波纹降压转换器](#)
- [TPS748 1.5A 低压降线性稳压器](#)
- [TCA6408A 低压 8 位 I2C 和 SMBus I/O 扩展器](#)
- [SN74AVC4T245 具有可配置电压转换的双比特总线收发器](#)
- [TPS22918-Q1 5.5V、2A、导通电阻为 52mΩ 的负载开关](#)
- [TPD6E001 适用于高速数据接口的低电容 6 通道 ESD 保护](#)
- [XDS110 JTAG 调试探针](#)
- [TS5A23159 1Ω 2 通道单刀双掷模拟开关](#)
- [TCAN1044V-Q1 汽车故障保护 CAN FD 收发器](#)
- [DP83869HM 高抗扰性 10/100/1000 以太网物理层收发器](#)
- [TS3DDR3812 用于 DDR3 应用的 12 通道、1:2 多路复用器/多路信号分离器开关](#)
- [TCA9617B 电平转换 I2C 总线中继器](#)
- [SN74CB3Q3257 4 位、2 选 1 FET 多路复用器/信号分离器](#)
- [TPIC2810 具有 I2C 接口的 8 位 LED 驱动器](#)
- [TPS796xx 1A 低压降线性稳压器](#)
- [TXB0108 带自动方向传感的 8 位双向电压电平转换器](#)
- [TCA6408ARGTR 8 位转换 1.65V 至 5.5V I2C/SMBus I/O 扩展器](#)

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from MAY 30, 2025 to NOVEMBER 5, 2025 (from Revision A (May 2025) to Revision B (November 2025))

	Page
针对修订版 A 更新了特性列表.....	1
更新了功能方框图以反映修订版 A.....	4
修订了设置主题以删除有关以太网附加电路板的信息。.....	6
更新了图表和表，以显示修订版 A 增加的 U42 P0 引脚信号。.....	21
[UART] 更新了修订版 A，即两个 UART3 引脚输出。.....	36
为修订版 A 更新了图表和表。.....	46

Changes from AUGUST 31, 2024 to MAY 30, 2025 (from Revision * (August 2024) to Revision A (May 2025))

Page

• 针对修订版本 E2 更新了特性列表.....	1
• 更新了套件内容列表以包含 USB Type-C 电缆.....	2
• 更新了系统架构图以包含 USB2.0 接口.....	3
• 将元件 ID 图更新为修订版本 E2 PCB 图。.....	3
• 更新了功能方框图以反映修订版 E2.....	4
• 初次创建.....	4
• 更新了 BoosterPack Pinmux 一节的链接。.....	5
• 修订了设置主题，以包含两种 EVM 设置配置的信息.....	6
• 将电源树图中的内核电压更新为 1.25V.....	10
• 添加了电源状态 LED 图.....	11
• 初次创建.....	11
• 更新了按钮图以反映 LP-AM261。.....	13
• 更新了修订版本 E2 的方框图，并更正了 PORz 和热复位的复位信号关联.....	15
• 更新了引导模式表，以清晰地展示 SOP 引脚与板载开关设置之间的区别。.....	19
• 向“IO 扩展器”主题添加了 GPIO 表，以显示有效状态和 IO 使用情况。更新了方框图以显示引用指示符和 I2C 地址。.....	21
• 更新了 OSPI 接口以反映修订版本 E2 的更改 - OSPI0 是 Macronix 闪存、OSPI1 是 AP 存储器 PSRAM。更新了方框图以反映器件型号和引脚命名。添加了用于启用 OSPI1 扩展连接器的电阻器修改表。添加了 PCB 图以显示电阻器修改情况。.....	23
• 添加了多路复用器表并更新了 SPI 图。.....	34
• 为 MCAN 添加了多路复用器表和新图。.....	38
• 更新了 FSI 图并添加了多路复用器选择表。.....	43
• 更新了多路复用器表并修订了 LIN 图。.....	45
• 更新了 ADC 接口方框图。添加了 ADC/DAC VREF 开关的 PCB 图。.....	46
• 更新了 EQEP 图.....	50
• 更新了 USB 方框图。添加了 micro-USB 模式开关设置和 PCB 图。添加了 USB 主机和器件模式的信息。...	51
• 更新了修订版本 E2 的 BoosterPack 引脚排列图.....	54
• 更新了“参考文档”一节，以匹配其他 AM261 EVM.....	78

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月