User's Guide

LMK5B33216 编程人员指南

摘要

本编程指南列出了 LMK5B33216 的器件寄存器。

商标

所有商标均为其各自所有者的财产。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1 器件寄存器

表 1-1 列出了器件寄存器的存储器映射寄存器。表 1-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 1-1. 器件寄存器

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x0	R0	VNDRID_15:8							
0x1	R1	VNDRID							
0x2	R2	PRODID							
0x3	R3	REVID							
0x4	R4	PRTID_47:40							
0x5	R5	PRTID_39:32							
0x6	R6	PRTID_31:24							
0x7	R7	PRTID_23:16							
0x8	R8	PRTID_15:8							
0x9	R9	PRTID							
0x10	R16	NVMCNT							
0x12	R18	RESERVED			TARGET_ADR_MSB				
0x13	R19	EEREV							
0x14	R20	ROM_PLUS_EE	EE_ROM_PAGE_SEL				RESERVED		
0x15	R21	SPI_3WIRE_DIS	SYNC_SW	RESERVED					
0x16	R22	RESERVED		DPLL3_EN	APLL3_EN	DPLL2_EN	APLL2_EN	DPLL1_EN	APLL1_EN
0x17	R23	RESERVED	SWRST	DPLL3_SWRST	DPLL2_SWRST	DPLL1_SWRST	APLL3_SWRST	APLL2_SWRST	APLL1_SWRST
0x18	R24	RESERVED		APLL3_STRT_PRTY		APLL2_STRT_PRTY		APLL1_STRT_PRTY	
0x19	R25	RESERVED							SYNC_EN
0x1A	R26	RESERVED		SYSREF_REQ_MODE		SYSREF_REQ_SEL			SYSREF_REQ_SW
0x1B	R27	TEC_CNTR_39:32							
0x1C	R28	TEC_CNTR_31:24							
0x1D	R29	TEC_CNTR_23:16							
0x1E	R30	TEC_CNTR_15:8							
0x1F	R31	TEC_CNTR							
0x20	R32	RESERVED						TEC_CNTR_TRIG_SEL	TEC_CNTR_EN
0x21	R33	RESERVED				LOL_PLL1	LOL_PLL2	RESERVED	LOS_FDET_XO
0x22	R34	LOPL_DPLL1	LOFL_DPLL1	RESERVED	HLDOVR1	RESERVED			
0x23	R35	LOPL_DPLL2	LOFL_DPLL2	RESERVED	HLDOVR2	RESERVED			

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x24	R36	LOPL_DPLL3	LOFL_DPLL3	RESERVED	HLDOVR3	RESERVED			
0x25	R37	RESERVED				LOL_PLL1_MASK	LOL_PLL2_MASK	RESERVED	LOS_FDET_XO_MASK
0x26	R38	LOPL_DPLL1_MASK	LOFL_DPLL1_MASK	HIST1_MASK	HLDOVR1_MASK	REFSWITCH1_MASK	LOR_MISSCLK1_MASK	LOR_FREQ1_MASK	LOR_PH1_MASK
0x27	R39	LOPL_DPLL2_MASK	LOFL_DPLL2_MASK	HIST2_MASK	HLDOVR2_MASK	REFSWITCH2_MASK	LOR_MISSCLK2_MASK	LOR_FREQ2_MASK	LOR_PH2_MASK
0x28	R40	LOPL_DPLL3_MASK	LOFL_DPLL3_MASK	HIST3_MASK	HLDOVR3_MASK	REFSWITCH3_MASK	LOR_MISSCLK3_MASK	LOR_FREQ3_MASK	LOR_PH3_MASK
0x29	R41	RESERVED				LOL_PLL1_POL	LOL_PLL2_POL	RESERVED	LOS_FDET_XO_POL
0x2A	R42	LOPL_DPLL1_POL	LOFL_DPLL1_POL	HIST1_POL	HLDOVR1_POL	REFSWITCH1_POL	LOR_MISSCLK1_POL	LOR_FREQ1_POL	LOR_PH1_POL
0x2B	R43	LOPL_DPLL2_POL	LOFL_DPLL2_POL	HIST2_POL	HLDOVR2_POL	REFSWITCH2_POL	LOR_MISSCLK2_POL	LOR_FREQ2_POL	LOR_PH2_POL
0x2C	R44	LOPL_DPLL3_POL	LOFL_DPLL3_POL	HIST3_POL	HLDOVR3_POL	REFSWITCH3_POL	LOR_MISSCLK3_POL	LOR_FREQ3_POL	LOR_PH3_POL
0x2D	R45	RESERVED				LOL_PLL1_INTR	LOL_PLL2_INTR	RESERVED	LOS_FDET_XO_INTR
0x2E	R46	LOPL_DPLL1_INTR	LOFL_DPLL1_INTR	HIST1_INTR	HLDOVR1_INTR	REFSWITCH1_INTR	LOR_MISSCLK1_INTR	LOR_FREQ1_INTR	LOR_PH1_INTR
0x2F	R47	LOPL_DPLL2_INTR	LOFL_DPLL2_INTR	HIST2_INTR	HLDOVR2_INTR	REFSWITCH2_INTR	LOR_MISSCLK2_INTR	LOR_FREQ2_INTR	LOR_PH2_INTR
0x30	R48	LOPL_DPLL3_INTR	LOFL_DPLL3_INTR	HIST3_INTR	HLDOVR3_INTR	REFSWITCH3_INTR	LOR_MISSCLK3_INTR	LOR_FREQ3_INTR	LOR_PH3_INTR
0x31	R49	RESERVED				INT_LATCH_OR_LIVE	INT_AND_OR	INT_EN	INT_CLR
0x32	R50	RESERVED						REF1_VALID_STATUS	REF0_VALID_STATUS
0x34	R52	RESERVED		REF1_PH_STATUS	RESERVED	REF1_FDET_STATUS	REF0_PH_STATUS	RESERVED	REF0_FDET_STATUS
0x35	R53	RESERVED			TEC_CNTR_HELD	RESERVED			
0x36	R54	RESERVED	GPIO0_IN_FLT_EN	GPIO0_MODE					
0x37	R55	RESERVED	GPIO1_IN_FLT_EN	GPIO1_MODE					
0x38	R56	RESERVED	GPIO2_IN_FLT_EN	GPIO2_MODE					

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x39	R57	RESERVED	GPIO0_SEL						
0x3A	R58	RESERVED	GPIO1_SEL						
0x3B	R59	RESERVED	GPIO2_SEL						
0x3C	R60	RESERVED		GPIO0_OPEND	GPIO1_OPEND	GPIO2_OPEND	GPIO0_POL	GPIO1_POL	GPIO2_POL
0x3D	R61	RESERVED			GPIO_SYSREF_SEL			MUTE_DPLL3_PHLOCK	MUTE_DPLL3_FRLOCK
0x3E	R62	RESERVED		MUTE_DPLL2_PHLOCK	MUTE_DPLL2_FRLOCK	MUTE_APLL2_LOCK	MUTE_DPLL1_PHLOCK	MUTE_DPLL1_FRLOCK	MUTE_APLL1_LOCK
0x3F	R63	RESERVED			XO_FDET_BYP	XO_ITYPE			
0x40	R64	RESERVED			XO_OUT_BUF_EN				
0x43	R67	RESERVED		REF1_ITYPE					
0x44	R68	RESERVED		REF0_ITYPE					
0x46	R70	RESERVED							STATUS_MUX_DIV2_EN
0x4B	R75	RESERVED	TDC3_ZDM_BYPASS_FB_DIV	TDC3_ZDM_FB_PRE_BYP	TDC3_IN_SEL		TDC3_IN_DRV_SEL		
0x4C	R76	RESERVED	TDC2_ZDM_BYPASS_FB_DIV	TDC2_ZDM_FB_PRE_BYP	TDC2_IN_SEL		TDC2_IN_DRV_SEL		
0x4D	R77	RESERVED	TDC1_ZDM_BYPASS_FB_DIV	TDC1_ZDM_FB_PRE_BYP	TDC1_IN_SEL		TDC1_IN_DRV_SEL		
0x4E	R78	RESERVED		REF_OUT01_EN	REF_OUT01_SEL				
0x4F	R79	RESERVED		REF0_EARLY_DET_EN	REF0_PH_VALID_EN	REF0_VALTMR_EN	REF0_PPM_EN	REF0_MISSCLK_EN	RESERVED
0x50	R80	RESERVED		REF1_EARLY_DET_EN	REF1_PH_VALID_EN	REF1_VALTMR_EN	REF1_PPM_EN	REF1_MISSCLK_EN	RESERVED
0x53	R83	RESERVED				REF1_DET_CLK_DIV		REF0_DET_CLK_DIV	
0x54	R84	RESERVED		REF0_MISSCLK_DIV_21:16					
0x55	R85	REF0_MISSCLK_DIV_15:8							
0x56	R86	REF0_MISSCLK_DIV							
0x57	R87	RESERVED		REF1_MISSCLK_DIV_21:16					
0x58	R88	REF1_MISSCLK_DIV_15:8							
0x59	R89	REF1_MISSCLK_DIV							
0x60	R96	RESERVED							REF0_MISSCLK_VCOSEL
0x61	R97	RESERVED		REF0_EARLY_CLK_DIV_21:16					
0x62	R98	REF0_EARLY_CLK_DIV_15:8							

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x63	R99	REF0_EARLY_CLK_DIV							
0x64	R100	RESERVED		REF1_EARLY_CLK_DIV_21:16					
0x65	R101	REF1_EARLY_CLK_DIV_15:8							
0x66	R102	REF1_EARLY_CLK_DIV							
0x6D	R109	RESERVED	REF0_PPM_MIN_14:8						
0x6E	R110	REF0_PPM_MIN							
0x6F	R111	RESERVED	REF0_PPM_MAX_14:8						
0x70	R112	REF0_PPM_MAX							
0x71	R113	RESERVED	REF1_PPM_MIN_14:8						
0x72	R114	REF1_PPM_MIN							
0x73	R115	RESERVED	REF1_PPM_MAX_14:8						
0x74	R116	REF1_PPM_MAX							
0x7D	R125	RESERVED				REF0_CNTSTRT_27:24			
0x7E	R126	REF0_CNTSTRT_23:16							
0x7F	R127	REF0_CNTSTRT_15:8							
0x80	R128	REF0_CNTSTRT							
0x81	R129	RESERVED				REF0_HOLD_CNTSTRT_27:24			
0x82	R130	REF0_HOLD_CNTSTRT_23:16							
0x83	R131	REF0_HOLD_CNTSTRT_15:8							
0x84	R132	REF0_HOLD_CNTSTRT							
0x85	R133	RESERVED				REF1_CNTSTRT_27:24			
0x86	R134	REF1_CNTSTRT_23:16							
0x87	R135	REF1_CNTSTRT_15:8							
0x88	R136	REF1_CNTSTRT							
0x89	R137	RESERVED				REF1_HOLD_CNTSTRT_27:24			
0x8A	R138	REF1_HOLD_CNTSTRT_23:16							
0x8B	R139	REF1_HOLD_CNTSTRT_15:8							
0x8C	R140	REF1_HOLD_CNTSTRT							
0x9D	R157	RESERVED			REF0VLDTMR				
0x9E	R158	RESERVED			REF1VLDTMR				
0xA1	R161	RESERVED		REF0_PH_VALID_THR_13:8					
0xA2	R162	REF0_PH_VALID_THR							
0xA3	R163	RESERVED		REF1_PH_VALID_THR_13:8					
0xA4	R164	REF1_PH_VALID_THR							

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0xAA	R170	NVMSCRC							
0xAB	R171	RESERVED	REGCOMMIT	NVMCRCERR	RESERVED		NVMBUSY	NVMERASE	NVMPROG
0xAC	R172	NVMLCRC							
0xAD	R173	RESERVED			MEMADR_12:8				
0xAE	R174	MEMADR							
0xAF	R175	NVMDAT							
0xB0	R176	RAMDAT							
0xB4	R180	NVMUNLK							
0xDF	R223	RESERVED		DPLL1_REF0_AUTO_PRTY			DPLL1_REF1_AUTO_PRTY		
0xE1	R225	RESERVED		DPLL1_REF4_AUTO_PRTY			DPLL1_REF5_AUTO_PRTY		
0xE2	R226	RESERVED		DPLL1_MAN_REFSEL			DPLL1_MAN_SWITCH_PIN_MODE	DPLL1_SWITCH_MODE	
0xE3	R227	RESERVED		DPLL1_REFSEL_STAT					
0xE4	R228	DPLL1_LOCKDET_PPM_EN	DPLL1_LOCKDET_PPM_MAX_14:8						
0xE5	R229	DPLL1_LOCKDET_PPM_MAX							
0xE6	R230	RESERVED	DPLL1_UNLOCKDET_PPM_MAX_14:8						
0xE7	R231	DPLL1_UNLOCKDET_PPM_MAX							
0xE8	R232	RESERVED		DPLL1_LOCKDET2_PPM_CNTSTRT_29:24					
0xE9	R233	DPLL1_LOCKDET2_PPM_CNTSTRT_23:16							
0xEA	R234	DPLL1_LOCKDET2_PPM_CNTSTRT_15:8							
0xEB	R235	DPLL1_LOCKDET2_PPM_CNTSTRT							
0xEC	R236	RESERVED		DPLL1_LOCKDET_PPM_CNTSTRT_29:24					
0xED	R237	DPLL1_LOCKDET_PPM_CNTSTRT_23:16							
0xEE	R238	DPLL1_LOCKDET_PPM_CNTSTRT_15:8							
0xEF	R239	DPLL1_LOCKDET_PPM_CNTSTRT							
0xF0	R240	RESERVED		DPLL1_LOCKDET_VCO_PPM_CNTSTRT_29:24					
0xF1	R241	DPLL1_LOCKDET_VCO_PPM_CNTSTRT_23:16							
0xF2	R242	DPLL1_LOCKDET_VCO_PPM_CNTSTRT_15:8							
0xF3	R243	DPLL1_LOCKDET_VCO_PPM_CNTSTRT							
0xF4	R244	RESERVED							DPLL1_STATUS_PPM_LOCK

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0xF7	R247	DPLL1_LOOP_EN	DPLL1_PHASE_CANCEL_EN	DPLL1_FASTLOCK_ALWAYS	DPLL1_PHS1_EN	DPLL1_ZDM_EN	DPLL1_HIST_EN	DPLL1_PHASE_CANCEL_ALWAYS	RESERVED
0xF8	R248	DPLL1_HOLD_SLEW_LIM_EN	RESERVED				DPLL1_CLK_DIV_SRC_SEL	RESERVED	
0xFA	R250	RESERVED			DPLL1_PH_OFFSET_44:40				
0xFB	R251	DPLL1_PH_OFFSET_39:32							
0xFC	R252	DPLL1_PH_OFFSET_31:24							
0xFD	R253	DPLL1_PH_OFFSET_23:16							
0xFE	R254	DPLL1_PH_OFFSET_15:8							
0xFF	R255	DPLL1_PH_OFFSET							
0x100	R256	DPLL1_FREE_RUN_39:32							
0x101	R257	DPLL1_FREE_RUN_31:24							
0x102	R258	DPLL1_FREE_RUN_23:16							
0x103	R259	DPLL1_FREE_RUN_15:8							
0x104	R260	DPLL1_FREE_RUN							
0x105	R261	RESERVED	DPLL1_1PPS_MODE	DPLL1_1PPS_EN	RESERVED				
0x122	R290	RESERVED						DPLL1_LCK_TIMER_9:8	
0x123	R291	DPLL1_LCK_TIMER							
0x124	R292	RESERVED						DPLL1_HIST_TIMER_9:8	
0x125	R293	DPLL1_HIST_TIMER							
0x126	R294	RESERVED						DPLL1_HOLD_TIMER_9:8	
0x127	R295	DPLL1_HOLD_TIMER							
0x128	R296	RESERVED						DPLL1_PHS1_TIMER_9:8	
0x129	R297	DPLL1_PHS1_TIMER							
0x12E	R302	RESERVED			DPLL1_HIST_GAIN				
0x12F	R303	RESERVED		DPLL1_PL_THRESH					
0x130	R304	RESERVED		DPLL1_PL_UNLK_THRESH					
0x131	R305	RESERVED		DPLL1_PHS1_THRESH					
0x134	R308	RESERVED		DPLL1_HOLD_SLEW_STEP					
0x136	R310	RESERVED		DPLL1_STATUS_PL	RESERVED				
0x137	R311	RESERVED			DPLL1_DCO_SLEW_ACTIVE	RESERVED			

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x13A	R314	RESERVED							DPLL1_FB_DIV_32:32
0x13B	R315	DPLL1_FB_DIV_31:24							
0x13C	R316	DPLL1_FB_DIV_23:16							
0x13D	R317	DPLL1_FB_DIV_15:8							
0x13E	R318	DPLL1_FB_DIV							
0x13F	R319	DPLL1_FB_NUM_39:32							
0x140	R320	DPLL1_FB_NUM_31:24							
0x141	R321	DPLL1_FB_NUM_23:16							
0x142	R322	DPLL1_FB_NUM_15:8							
0x143	R323	DPLL1_FB_NUM							
0x144	R324	DPLL1_FB_DEN_39:32							
0x145	R325	DPLL1_FB_DEN_31:24							
0x146	R326	DPLL1_FB_DEN_23:16							
0x147	R327	DPLL1_FB_DEN_15:8							
0x148	R328	DPLL1_FB_DEN							
0x149	R329	RESERVED							DPLL1_FB2_DIV_32:32
0x14A	R330	DPLL1_FB2_DIV_31:24							
0x14B	R331	DPLL1_FB2_DIV_23:16							
0x14C	R332	DPLL1_FB2_DIV_15:8							
0x14D	R333	DPLL1_FB2_DIV							
0x14E	R334	DPLL1_FB2_NUM_39:32							
0x14F	R335	DPLL1_FB2_NUM_31:24							
0x150	R336	DPLL1_FB2_NUM_23:16							
0x151	R337	DPLL1_FB2_NUM_15:8							
0x152	R338	DPLL1_FB2_NUM							
0x153	R339	DPLL1_FB2_DEN_39:32							
0x154	R340	DPLL1_FB2_DEN_31:24							
0x155	R341	DPLL1_FB2_DEN_23:16							
0x156	R342	DPLL1_FB2_DEN_15:8							
0x157	R343	DPLL1_FB2_DEN							
0x158	R344	RESERVED		DPLL1_REF5_FB_SEL	DPLL1_REF4_FB_SEL	RESERVED		DPLL1_REF1_FB_SEL	DPLL1_REF0_FB_SEL

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x159	R345	RESERVED					DPLL1_FB_MASH_ORDER		
0x15A	R346	RESERVED		DPLL1_FB_FDEV_37:32					
0x15B	R347	DPLL1_FB_FDEV_31:24							
0x15C	R348	DPLL1_FB_FDEV_23:16							
0x15D	R349	DPLL1_FB_FDEV_15:8							
0x15E	R350	DPLL1_FB_FDEV							
0x15F	R351	RESERVED							DPLL1_FB_FDEV_UPDATE
0x160	R352	RESERVED							DPLL1_FB_FDEV_EN
0x161	R353	DPLL1_FB_NUM_STAT_39:32							
0x162	R354	DPLL1_FB_NUM_STAT_31:24							
0x163	R355	DPLL1_FB_NUM_STAT_23:16							
0x164	R356	DPLL1_FB_NUM_STAT_15:8							
0x165	R357	DPLL1_FB_NUM_STAT							
0x166	R358	RESERVED				DPLL1_REF0_DBLR_EN	DPLL1_REF1_DBLR_EN	RESERVED	
0x167	R359	DPLL1_REF0_RDIV_15:8							
0x168	R360	DPLL1_REF0_RDIV							
0x169	R361	DPLL1_REF1_RDIV_15:8							
0x16A	R362	DPLL1_REF1_RDIV							
0x16F	R367	DPLL1_REF4_RDIV_15:8							
0x170	R368	DPLL1_REF4_RDIV							
0x171	R369	DPLL1_REF5_RDIV_15:8							
0x172	R370	DPLL1_REF5_RDIV							
0x175	R373	RESERVED		DPLL2_REF0_AUTO_PRTY			DPLL2_REF1_AUTO_PRTY		
0x177	R375	RESERVED		DPLL2_REF4_AUTO_PRTY			DPLL2_REF5_AUTO_PRTY		
0x178	R376	RESERVED		DPLL2_MAN_REFSEL			DPLL2_MAN_SWITCH_PIN_MODE	DPLL2_SWITCH_MODE	
0x179	R377	RESERVED		DPLL2_REFSEL_STAT					
0x17A	R378	DPLL2_LOCKDET_PPM_EN	DPLL2_LOCKDET_PPM_MAX_14:8						
0x17B	R379	DPLL2_LOCKDET_PPM_MAX							
0x17C	R380	RESERVED	DPLL2_UNLOCKDET_PPM_MAX_14:8						

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x17D	R381	DPLL2_UNLOCKDET_PPM_MAX							
0x17E	R382	RESERVED		DPLL2_LOCKDET2_PPM_CNTSTRT_29:24					
0x17F	R383	DPLL2_LOCKDET2_PPM_CNTSTRT_23:16							
0x180	R384	DPLL2_LOCKDET2_PPM_CNTSTRT_15:8							
0x181	R385	DPLL2_LOCKDET2_PPM_CNTSTRT							
0x182	R386	RESERVED		DPLL2_LOCKDET_PPM_CNTSTRT_29:24					
0x183	R387	DPLL2_LOCKDET_PPM_CNTSTRT_23:16							
0x184	R388	DPLL2_LOCKDET_PPM_CNTSTRT_15:8							
0x185	R389	DPLL2_LOCKDET_PPM_CNTSTRT							
0x186	R390	RESERVED		DPLL2_LOCKDET_VCO_PPM_CNTSTRT_29:24					
0x187	R391	DPLL2_LOCKDET_VCO_PPM_CNTSTRT_23:16							
0x188	R392	DPLL2_LOCKDET_VCO_PPM_CNTSTRT_15:8							
0x189	R393	DPLL2_LOCKDET_VCO_PPM_CNTSTRT							
0x18A	R394	RESERVED							DPLL2_STATUS_PPM_LOCK
0x18D	R397	DPLL2_LOOP_EN	DPLL2_PHASE_CANCEL_EN	DPLL2_FASTLOCK_ALWAYS	DPLL2_PHS1_EN	DPLL2_ZDM_EN	DPLL2_HIST_EN	DPLL2_PHASE_CANCEL_ALWAYS	RESERVED
0x18E	R398	DPLL2_HOLD_SLEW_LIM_EN	RESERVED						
0x190	R400	RESERVED			DPLL2_PH_OFFSET_44:40				
0x191	R401	DPLL2_PH_OFFSET_39:32							
0x192	R402	DPLL2_PH_OFFSET_31:24							
0x193	R403	DPLL2_PH_OFFSET_23:16							
0x194	R404	DPLL2_PH_OFFSET_15:8							
0x195	R405	DPLL2_PH_OFFSET							
0x196	R406	DPLL2_FREE_RUN_39:32							
0x197	R407	DPLL2_FREE_RUN_31:24							
0x198	R408	DPLL2_FREE_RUN_23:16							
0x199	R409	DPLL2_FREE_RUN_15:8							
0x19A	R410	DPLL2_FREE_RUN							
0x19B	R411	RESERVED	DPLL2_1PPS_MODE	DPLL2_1PPS_EN	RESERVED				
0x1B8	R440	RESERVED						DPLL2_LCK_TIMER_9:8	
0x1B9	R441	DPLL2_LCK_TIMER							

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x1BA	R442	RESERVED						DPLL2_HIST_TIMER_9:8	
0x1BB	R443	DPLL2_HIST_TIMER							
0x1BC	R444	RESERVED						DPLL2_HOLD_TIMER_9:8	
0x1BD	R445	DPLL2_HOLD_TIMER							
0x1BE	R446	RESERVED						DPLL2_PHS1_TIMER_9:8	
0x1BF	R447	DPLL2_PHS1_TIMER							
0x1C4	R452	RESERVED			DPLL2_HIST_GAIN				
0x1C5	R453	RESERVED		DPLL2_PL_THRESH					
0x1C6	R454	RESERVED		DPLL2_PL_UNLK_THRESH					
0x1C7	R455	RESERVED		DPLL2_PHS1_THRESH					
0x1CA	R458	RESERVED		DPLL2_HOLD_SLEW_STEP					
0x1CC	R460	RESERVED		DPLL2_STATUS_PL	RESERVED				
0x1CD	R461	RESERVED			DPLL2_DCO_SLEW_ACTIVE	RESERVED			
0x1D0	R464	RESERVED							DPLL2_FB_DIV_32:32
0x1D1	R465	DPLL2_FB_DIV_31:24							
0x1D2	R466	DPLL2_FB_DIV_23:16							
0x1D3	R467	DPLL2_FB_DIV_15:8							
0x1D4	R468	DPLL2_FB_DIV							
0x1D5	R469	DPLL2_FB_NUM_39:32							
0x1D6	R470	DPLL2_FB_NUM_31:24							
0x1D7	R471	DPLL2_FB_NUM_23:16							
0x1D8	R472	DPLL2_FB_NUM_15:8							
0x1D9	R473	DPLL2_FB_NUM							
0x1DA	R474	DPLL2_FB_DEN_39:32							
0x1DB	R475	DPLL2_FB_DEN_31:24							
0x1DC	R476	DPLL2_FB_DEN_23:16							
0x1DD	R477	DPLL2_FB_DEN_15:8							
0x1DE	R478	DPLL2_FB_DEN							
0x1DF	R479	RESERVED							DPLL2_FB2_DIV_32:32
0x1E0	R480	DPLL2_FB2_DIV_31:24							
0x1E1	R481	DPLL2_FB2_DIV_23:16							

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x1E2	R482	DPLL2_FB2_DIV_15:8							
0x1E3	R483	DPLL2_FB2_DIV							
0x1E4	R484	DPLL2_FB2_NUM_39:32							
0x1E5	R485	DPLL2_FB2_NUM_31:24							
0x1E6	R486	DPLL2_FB2_NUM_23:16							
0x1E7	R487	DPLL2_FB2_NUM_15:8							
0x1E8	R488	DPLL2_FB2_NUM							
0x1E9	R489	DPLL2_FB2_DEN_39:32							
0x1EA	R490	DPLL2_FB2_DEN_31:24							
0x1EB	R491	DPLL2_FB2_DEN_23:16							
0x1EC	R492	DPLL2_FB2_DEN_15:8							
0x1ED	R493	DPLL2_FB2_DEN							
0x1EE	R494	RESERVED		DPLL2_REF5_FB_SEL	DPLL2_REF4_FB_SEL	RESERVED		DPLL2_REF1_FB_SEL	DPLL2_REF0_FB_SEL
0x1EF	R495	RESERVED					DPLL2_FB_MASH_ORDER		
0x1F0	R496	RESERVED		DPLL2_FB_FDEV_37:32					
0x1F1	R497	DPLL2_FB_FDEV_31:24							
0x1F2	R498	DPLL2_FB_FDEV_23:16							
0x1F3	R499	DPLL2_FB_FDEV_15:8							
0x1F4	R500	DPLL2_FB_FDEV							
0x1F5	R501	RESERVED							DPLL2_FB_FDEV_UPDATE
0x1F6	R502	RESERVED							DPLL2_FB_FDEV_EN
0x1F7	R503	DPLL2_FB_NUM_STAT_39:32							
0x1F8	R504	DPLL2_FB_NUM_STAT_31:24							
0x1F9	R505	DPLL2_FB_NUM_STAT_23:16							
0x1FA	R506	DPLL2_FB_NUM_STAT_15:8							
0x1FB	R507	DPLL2_FB_NUM_STAT							
0x1FC	R508	RESERVED				DPLL2_REF0_DBLR_EN	DPLL2_REF1_DBLR_EN	RESERVED	
0x1FD	R509	DPLL2_REF0_RDIV_15:8							
0x1FE	R510	DPLL2_REF0_RDIV							
0x1FF	R511	DPLL2_REF1_RDIV_15:8							
0x200	R512	DPLL2_REF1_RDIV							

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x205	R517	DPLL2_REF4_RDIV_15:8							
0x206	R518	DPLL2_REF4_RDIV							
0x207	R519	DPLL2_REF5_RDIV_15:8							
0x208	R520	DPLL2_REF5_RDIV							
0x20B	R523	RESERVED		DPLL3_REF0_AUTO_PRTY			DPLL3_REF1_AUTO_PRTY		
0x20D	R525	RESERVED		DPLL3_REF4_AUTO_PRTY			DPLL3_REF5_AUTO_PRTY		
0x20E	R526	RESERVED		DPLL3_MAN_REFSEL			DPLL3_MAN_SWITCH_PIN_MODE	DPLL3_SWITCH_MODE	
0x20F	R527	RESERVED		DPLL3_REFSEL_STAT					
0x210	R528	DPLL3_LOCKDET_PPM_EN	DPLL3_LOCKDET_PPM_MAX_14:8						
0x211	R529	DPLL3_LOCKDET_PPM_MAX							
0x212	R530	RESERVED	DPLL3_UNLOCKDET_PPM_MAX_14:8						
0x213	R531	DPLL3_UNLOCKDET_PPM_MAX							
0x214	R532	RESERVED		DPLL3_LOCKDET2_PPM_CNTSTRT_29:24					
0x215	R533	DPLL3_LOCKDET2_PPM_CNTSTRT_23:16							
0x216	R534	DPLL3_LOCKDET2_PPM_CNTSTRT_15:8							
0x217	R535	DPLL3_LOCKDET2_PPM_CNTSTRT							
0x218	R536	RESERVED		DPLL3_LOCKDET_PPM_CNTSTRT_29:24					
0x219	R537	DPLL3_LOCKDET_PPM_CNTSTRT_23:16							
0x21A	R538	DPLL3_LOCKDET_PPM_CNTSTRT_15:8							
0x21B	R539	DPLL3_LOCKDET_PPM_CNTSTRT							
0x21C	R540	RESERVED		DPLL3_LOCKDET_VCO_PPM_CNTSTRT_29:24					
0x21D	R541	DPLL3_LOCKDET_VCO_PPM_CNTSTRT_23:16							
0x21E	R542	DPLL3_LOCKDET_VCO_PPM_CNTSTRT_15:8							
0x21F	R543	DPLL3_LOCKDET_VCO_PPM_CNTSTRT							
0x220	R544	RESERVED							DPLL3_STATUS_PPM_LOCK
0x223	R547	DPLL3_LOOP_EN	DPLL3_PHASE_CANCEL_EN	DPLL3_FASTLOCK_ALWAYS	DPLL3_PHS1_EN	DPLL3_ZDM_EN	DPLL3_HIST_EN	DPLL3_PHASE_CANCEL_ALWAYS	RESERVED
0x224	R548	DPLL3_HOLD_SLEW_LIM_EN	RESERVED						
0x226	R550	RESERVED			DPLL3_PH_OFFSET_44:40				
0x227	R551	DPLL3_PH_OFFSET_39:32							

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x228	R552	DPLL3_PH_OFFSET_31:24							
0x229	R553	DPLL3_PH_OFFSET_23:16							
0x22A	R554	DPLL3_PH_OFFSET_15:8							
0x22B	R555	DPLL3_PH_OFFSET							
0x22C	R556	DPLL3_FREE_RUN_39:32							
0x22D	R557	DPLL3_FREE_RUN_31:24							
0x22E	R558	DPLL3_FREE_RUN_23:16							
0x22F	R559	DPLL3_FREE_RUN_15:8							
0x230	R560	DPLL3_FREE_RUN							
0x231	R561	DPLL3_PPM_REF_SEL	DPLL3_1PPS_MODE	DPLL3_1PPS_EN	RESERVED				
0x24E	R590	RESERVED						DPLL3_LCK_TIMER_9:8	
0x24F	R591	DPLL3_LCK_TIMER							
0x250	R592	RESERVED						DPLL3_HIST_TIMER_9:8	
0x251	R593	DPLL3_HIST_TIMER							
0x252	R594	RESERVED						DPLL3_HOLD_TIMER_9:8	
0x253	R595	DPLL3_HOLD_TIMER							
0x254	R596	RESERVED						DPLL3_PHS1_TIMER_9:8	
0x255	R597	DPLL3_PHS1_TIMER							
0x25A	R602	RESERVED			DPLL3_HIST_GAIN				
0x25B	R603	RESERVED		DPLL3_PL_THRESH					
0x25C	R604	RESERVED		DPLL3_PL_UNLK_THRESH					
0x25D	R605	RESERVED		DPLL3_PHS1_THRESH					
0x262	R610	RESERVED		DPLL3_STATUS_PL	RESERVED				
0x263	R611	RESERVED			DPLL3_DCO_SLEW_ACTIVE	RESERVED			
0x266	R614	RESERVED							DPLL3_FB_DIV_32:32
0x267	R615	DPLL3_FB_DIV_31:24							
0x268	R616	DPLL3_FB_DIV_23:16							
0x269	R617	DPLL3_FB_DIV_15:8							
0x26A	R618	DPLL3_FB_DIV							
0x26B	R619	DPLL3_FB_NUM_39:32							
0x26C	R620	DPLL3_FB_NUM_31:24							

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x26D	R621	DPLL3_FB_NUM_23:16							
0x26E	R622	DPLL3_FB_NUM_15:8							
0x26F	R623	DPLL3_FB_NUM							
0x270	R624	DPLL3_FB_DEN_39:32							
0x271	R625	DPLL3_FB_DEN_31:24							
0x272	R626	DPLL3_FB_DEN_23:16							
0x273	R627	DPLL3_FB_DEN_15:8							
0x274	R628	DPLL3_FB_DEN							
0x275	R629	RESERVED							DPLL3_FB2_DIV_32:32
0x276	R630	DPLL3_FB2_DIV_31:24							
0x277	R631	DPLL3_FB2_DIV_23:16							
0x278	R632	DPLL3_FB2_DIV_15:8							
0x279	R633	DPLL3_FB2_DIV							
0x27A	R634	DPLL3_FB2_NUM_39:32							
0x27B	R635	DPLL3_FB2_NUM_31:24							
0x27C	R636	DPLL3_FB2_NUM_23:16							
0x27D	R637	DPLL3_FB2_NUM_15:8							
0x27E	R638	DPLL3_FB2_NUM							
0x27F	R639	DPLL3_FB2_DEN_39:32							
0x280	R640	DPLL3_FB2_DEN_31:24							
0x281	R641	DPLL3_FB2_DEN_23:16							
0x282	R642	DPLL3_FB2_DEN_15:8							
0x283	R643	DPLL3_FB2_DEN							
0x284	R644	RESERVED		DPLL3_REF5_FB_SEL	DPLL3_REF4_FB_SEL	RESERVED		DPLL3_REF1_FB_SEL	DPLL3_REF0_FB_SEL
0x285	R645	RESERVED					DPLL3_FB_MASH_ORDER		
0x286	R646	RESERVED	DPLL3_FB_FDEV_37:32						
0x287	R647	DPLL3_FB_FDEV_31:24							
0x288	R648	DPLL3_FB_FDEV_23:16							
0x289	R649	DPLL3_FB_FDEV_15:8							
0x28A	R650	DPLL3_FB_FDEV							
0x28B	R651	RESERVED							DPLL3_FB_FDEV_UPDATE

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x28C	R652	RESERVED							DPLL3_FB_FDEV_EN
0x28D	R653	DPLL3_FB_NUM_STAT_39:32							
0x28E	R654	DPLL3_FB_NUM_STAT_31:24							
0x28F	R655	DPLL3_FB_NUM_STAT_23:16							
0x290	R656	DPLL3_FB_NUM_STAT_15:8							
0x291	R657	DPLL3_FB_NUM_STAT							
0x292	R658	RESERVED				DPLL3_REF0_DBLR_EN	DPLL3_REF1_DBLR_EN	RESERVED	
0x293	R659	DPLL3_REF0_RDIV_15:8							
0x294	R660	DPLL3_REF0_RDIV							
0x295	R661	DPLL3_REF1_RDIV_15:8							
0x296	R662	DPLL3_REF1_RDIV							
0x29B	R667	DPLL3_REF4_RDIV_15:8							
0x29C	R668	DPLL3_REF4_RDIV							
0x29D	R669	DPLL3_REF5_RDIV_15:8							
0x29E	R670	DPLL3_REF5_RDIV							
0x2C3	R707	PLL1_CP_PU_R							
0x2C4	R708	RESERVED						PLL1_CPG	
0x2C5	R709	RESERVED		PLL1_LF_R2					
0x2C6	R710	RESERVED		PLL1_LF_R3					
0x2C7	R711	RESERVED		PLL1_LF_R4					
0x2C8	R712	PLL1_DISABLE_3RD4TH		PLL1_LF_C3			PLL1_LF_C4		
0x2C9	R713	RESERVED							PLL1_RDIV_8:8
0x2CA	R714	PLL1_RDIV							
0x2CB	R715	RESERVED			PLL1_RDIV_XO_EN	PLL1_RDIV_XO_DBLR_EN	PLL1_RDIV_BYPASS_EN	PLL1_RDIV_MUX_SEL	
0x2CC	R716	RESERVED							PLL1_NDIV_8:8
0x2CD	R717	PLL1_NDIV							
0x2CE	R718	PLL1_NUM_MSB							
0x2CF	R719	PLL1_NUM_39:32							
0x2D0	R720	PLL1_NUM_31:24							
0x2D1	R721	PLL1_NUM_23:16							
0x2D2	R722	PLL1_NUM_15:8							

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x2D3	R723	PLL1_NUM							
0x2D4	R724	RESERVED		PLL1_DTHRMODE		PLL1_ORDER			PLL1_MODE
0x2D5	R725	APLL1_NUM_STAT_39:32							
0x2D6	R726	APLL1_NUM_STAT_31:24							
0x2D7	R727	APLL1_NUM_STAT_23:16							
0x2D8	R728	APLL1_NUM_STAT_15:8							
0x2D9	R729	APLL1_NUM_STAT							
0x2DB	R731	PLL1_PRI_DIV_SYNC_EN	PLL1_PRI_DIV_EN	PLL1_PRI_DIV			PLL1_P1_DIV_OUT0_1_EN	PLL1_P1_DIV_OUT2_3_EN	PLL1_P1_DIV_OUT14_15_EN
0x2DC	R732	PLL1_SEC_DIV_SYNC_EN	PLL1_SEC_DIV_EN	PLL1_SEC_DIV			PLL1_P2_DIV_OUT0_1_EN	RESERVED	
0x2DD	R733	PLL1_VCO_BUF_EN	PLL1_VCO_BUF_2REF_EN		PLL1_VCO_BUF_2DPLL_EN	RESERVED	PLL1_VCO_BUF_PPM_CHECK_EN	PLL1_VCO_BUF_FB_TDC_EN	
0x2E0	R736	PLL1_NCLK_TEST_EN	RESERVED			PLL1_RDIV_OUTPUT_EN	RESERVED		
0x2E5	R741	RESERVED		PLL1_VM_INSIDE	PLL1_VM_HI	RESERVED			
0x2E9	R745	RESERVED		PLL1_NDIV_OUTPUT_EN	RESERVED				
0x2EA	R746	RESERVED							PLL1_VCO_PREBUF_EN
0x305	R773	RESERVED							
0x309	R777	PLL2_CP_PU_R							
0x30A	R778	RESERVED			PLL2_CP_PU_DIS	PLL2_CPG			
0x30B	R779	PLL2_LF_R2							
0x30C	R780	RESERVED		PLL2_LF_R3					
0x30D	R781	RESERVED		PLL2_LF_R4					
0x30E	R782	PLL2_DISABLE_3RD4TH		PLL2_LF_C3			PLL2_LF_C4		
0x30F	R783	RESERVED							PLL2_RDIV_8:8
0x310	R784	PLL2_RDIV							
0x311	R785	RESERVED			PLL2_RDIV_XO_EN	PLL2_RDIV_XO_DBLR_EN	PLL2_RDIV_BYPASS_EN	PLL2_RDIV_MUX_SEL	
0x312	R786	RESERVED							PLL2_NDIV_8:8
0x313	R787	PLL2_NDIV							
0x314	R788	PLL2_NUM_MSB							

Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x315	R789	PLL2_NUM_39:32							
0x316	R790	PLL2_NUM_31:24							
0x317	R791	PLL2_NUM_23:16							
0x318	R792	PLL2_NUM_15:8							
0x319	R793	PLL2_NUM							
0x31A	R794	RESERVED		PLL2_DTHRMODE		PLL2_ORDER			PLL2_MODE
0x31B	R795	APLL2_NUM_STAT_39:32							
0x31C	R796	APLL2_NUM_STAT_31:24							
0x31D	R797	APLL2_NUM_STAT_23:16							
0x31E	R798	APLL2_NUM_STAT_15:8							
0x31F	R799	APLL2_NUM_STAT							
0x323	R803	RESERVED			PLL2_VCO_BUF_EN	PLL2_VCO_BUF_2REF_EN		PLL2_VCO_BUF_2DPLL_EN	PLL2_VCO_BUF_2WNDDET_EN
0x324	R804	RESERVED		PLL2_VCO_DIV_SYNC_EN	PLL2_VCO_DIV_EN	PLL2_VCO_DIV			
0x325	R805	RESERVED	PLL2_VCO_BUF_FB_TDC_EN		PLL2_P1_OUT14_15_EN	PLL2_P1_OUT8_13_EN	PLL2_P1_OUT4_7_EN	PLL2_P1_OUT2_3_EN	PLL2_P1_OUT0_1_EN
0x328	R808	RESERVED				PLL2_RDIV_OUTPUT_EN	RESERVED		
0x32D	R813	RESERVED		PLL2_VM_INSIDE	PLL2_VM_HI	RESERVED			
0x332	R818	RESERVED		PLL2_NDIV_OUTPUT_EN	RESERVED				
0x333	R819	RESERVED							PLL2_VCO_PREBUF_EN
0x348	R840	PLL3_CPBAW_BLEED							
0x349	R841	RESERVED			PLL3_CP_PU_DIS	PLL3_CPG			
0x34A	R842	RESERVED		PLL3_LF_R2					
0x34B	R843	RESERVED		PLL3_LF_R3					
0x34C	R844	RESERVED		PLL3_LF_R4					
0x34D	R845	RESERVED		PLL3_LF_C3			PLL3_LF_C4		
0x34E	R846	RESERVED							PLL3_RDIV_8:8
0x34F	R847	PLL3_RDIV							
0x350	R848	RESERVED			PLL3_RDIV_XO_EN	PLL3_RDIV_XO_DBLR_EN	PLL3_RDIV_BYPASS_EN	PLL3_RDIV_MUX_SEL	

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x351	R849	RESERVED							PLL3_NDIV_8:8
0x352	R850	PLL3_NDIV							
0x353	R851	PLL3_NUM_MSB							
0x354	R852	PLL3_NUM_39:32							
0x355	R853	PLL3_NUM_31:24							
0x356	R854	PLL3_NUM_23:16							
0x357	R855	PLL3_NUM_15:8							
0x358	R856	PLL3_NUM							
0x359	R857	RESERVED		PLL3_DTHRMODE		PLL3_ORDER			PLL3_MODE
0x35A	R858	APLL3_NUM_STAT_39:32							
0x35B	R859	APLL3_NUM_STAT_31:24							
0x35C	R860	APLL3_NUM_STAT_23:16							
0x35D	R861	APLL3_NUM_STAT_15:8							
0x35E	R862	APLL3_NUM_STAT							
0x360	R864	PLL3_VCO_BUF_OUT_EN				PLL3_VCO_DIV_SYNC_EN	PLL3_PRI_DIV		
0x361	R865	PLL3_VCO_DIV_SEL		PLL3_VCO_CHAN_DRVR_IN_EN	PLL3_P1_OUT14_15_EN	PLL3_P1_OUT8_13_EN	PLL3_P1_OUT4_7_EN	PLL3_P1_OUT2_3_EN	PLL3_P1_OUT0_1_EN
0x362	R866	RESERVED			PLL3_VCO_BUF_2REF_EN		PLL3_WIN_DET_DRVR_EN	PLL3_VCO_BUF_FB_TDC_EN	
0x368	R872	RESERVED				PLL3_RDIV_OUTPUT_EN	RESERVED		
0x372	R882	RESERVED		PLL3_NDIV_OUTPUT_EN	RESERVED				
0x3C1	R961	RESERVED	OUT_0_EN	OUT_0_FMT					
0x3C2	R962	OUT_0_CAP_EN	OUT_0_STATIC_LOW	OUT_0_P_CMOS_EN	OUT_0_N_CMOS_EN	OUT_0_P_INVERT_POLARITY	OUT_0_N_INVERT_POLARITY	OUT_0_P_FORCELOW	OUT_0_N_FORCELOW
0x3C3	R963	OUT_0_CONFIGURATION							
0x3C4	R964	RESERVED	OUT_1_EN	OUT_1_FMT					
0x3C5	R965	OUT_1_CAP_EN	OUT_1_STATIC_LOW	OUT_1_P_CMOS_EN	OUT_1_N_CMOS_EN	OUT_1_P_INVERT_POLARITY	OUT_1_N_INVERT_POLARITY	OUT_1_P_FORCELOW	OUT_1_N_FORCELOW
0x3C6	R966	OUT_1_CONFIGURATION							
0x3C7	R967	RESERVED						OUT_0_1_CMOS_OUT_VOLTAGE_SEL	OUT_0_1_CMOS_OUT_LDO_EN
0x3C8	R968	RESERVED				OUT_0_1_ZDM_TDC_SEL			OUT_0_1_ZDM_EN

Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x3C9	R969	RESERVED	OUT_0_1_DIV_MUTE_EN	OUT_0_1_DIV_SYNC_EN	OUT_0_1_SR_DIV_SYNC_EN	OUT_0_1_CH0_CHAN_POL_SEL	OUT_0_1_CH1_CHAN_POL_SEL	OUT_0_1_CH0_DIV_EN	OUT_0_1_CH1_DIV_EN
0x3CB	R971	OUT_0_1_CLK_IN_SEL							
0x3CC	R972	RESERVED						OUT_0_1_CH0_CH_DIV_SR_MUX_CLK_SEL	RESERVED
0x3CD	R973	OUT_0_1_CLK_IN_FANOUT						OUT_0_1_CLK_IN_SEL_9:8	
0x3CE	R974	RESERVED				OUT_0_1_CH0_CH_STATIC_OFFSET_11:8			
0x3CF	R975	OUT_0_1_CH0_CH_STATIC_OFFSET							
0x3D0	R976	RESERVED				OUT_0_1_CH1_CH_STATIC_OFFSET_11:8			
0x3D1	R977	OUT_0_1_CH1_CH_STATIC_OFFSET							
0x3D2	R978	RESERVED				OUT_0_1_CH0_CH_DIV_11:8			
0x3D3	R979	OUT_0_1_CH0_CH_DIV							
0x3D4	R980	RESERVED				OUT_0_1_CH1_CH_DIV_11:8			
0x3D5	R981	OUT_0_1_CH1_CH_DIV							
0x3D6	R982	RESERVED			OUT_0_1_SR_ANA_DELAY				
0x3D7	R983	RESERVED		OUT_0_1_SR_ANA_DELAY_DIV2_SEL	OUT_0_1_SR_ANA_DELAY_EN	OUT_0_1_SR_ANA_DELAY_SMALL_STEP_EN	OUT_0_1_SR_ANA_DELAY_RANGE		
0x3D8	R984	RESERVED			OUT_0_1_SR_DDLY				
0x3D9	R985	RESERVED				OUT_0_1_SR_DIV_19:16			
0x3DA	R986	OUT_0_1_SR_DIV_15:8							
0x3DB	R987	OUT_0_1_SR_DIV							
0x3DC	R988	RESERVED	OUT_0_1_SR_DIV_STATIC_OFFSET_14:8						
0x3DD	R989	OUT_0_1_SR_DIV_STATIC_OFFSET							
0x3DE	R990	OUT_0_1_SR_REQ_MODE	OUT_0_1_SR_GPIO_EN	RESERVED	OUT_0_1_PULSE_COUNT			OUT_0_1_SR_MODE	
0x3DF	R991	RESERVED		OUT_0_1_SR_CH0_DIV_BYPASS	RESERVED				
0x400	R1024	RESERVED	OUT_2_EN	OUT_2_FMT					
0x401	R1025	RESERVED				OUT_2_CAP_EN	OUT_2_CONFIGURATION		
0x402	R1026	OUT_2_CHAN_POL_SEL	OUT_2_CLK_MUX		RESERVED	OUT_2_DIV_EN	OUT_2_CH_MUX_SEL		
0x403	R1027	RESERVED			OUT_2_MUTE_EN	OUT_2_SYNC_EN	RESERVED		
0x404	R1028	RESERVED				OUT_2_CH_STATIC_OFFSET_11:8			

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x405	R1029	OUT_2_CH_STATIC_OFFSET							
0x406	R1030	RESERVED				OUT_2_CH_DIV_11:8			
0x407	R1031	OUT_2_CH_DIV							
0x420	R1056	RESERVED	OUT_3_EN	OUT_3_FMT					
0x421	R1057	RESERVED				OUT_3_CAP_EN	OUT_3_CONFIGURATION		
0x422	R1058	OUT_3_CHAN_POL_SEL	OUT_3_CLK_MUX		RESERVED	OUT_3_DIV_EN	OUT_3_CH_MUX_SEL		
0x423	R1059	RESERVED			OUT_3_MUTE_EN	OUT_3_SYNC_EN	RESERVED		
0x424	R1060	RESERVED				OUT_3_CH_STATIC_OFFSET_11:8			
0x425	R1061	OUT_3_CH_STATIC_OFFSET							
0x426	R1062	RESERVED				OUT_3_CH_DIV_11:8			
0x427	R1063	OUT_3_CH_DIV							
0x440	R1088	RESERVED					OUT_4_5_SR_ANA_DLY_BIASTRIM		
0x441	R1089	RESERVED	OUT_4_EN	OUT_4_FMT					
0x442	R1090	RESERVED	OUT_4_CAP_EN	RESERVED	OUT_4_CONFIGURATION				
0x443	R1091	RESERVED	OUT_5_EN	OUT_5_FMT					
0x444	R1092	RESERVED	OUT_5_CAP_EN	RESERVED	OUT_5_CONFIGURATION				
0x445	R1093	RESERVED		OUT_4_5_DIV_SYNC_EN	OUT_4_5_SR_DIV_SYNC_EN	RESERVED		OUT_4_5_CHAN_POL_SEL	OUT_4_5_DIV_EN
0x446	R1094	OUT_4_5_MUTE_EN	OUT_4_5_ZDM_EN	OUT_4_5_CLK_IN_SEL	OUT_4_5_CH_DIV_SR_MUX_CLK_SEL	OUT_4_5_CH_MUX_SEL			
0x447	R1095	RESERVED				OUT_4_5_CH_STATIC_OFFSET_11:8			
0x448	R1096	OUT_4_5_CH_STATIC_OFFSET							
0x449	R1097	RESERVED				OUT_4_5_CH_DIV_11:8			
0x44A	R1098	OUT_4_5_CH_DIV							
0x44B	R1099	RESERVED			OUT_4_5_SR_ANA_DELAY				
0x44C	R1100	RESERVED		OUT_4_5_SR_ANA_DELAY_DIV2_SEL	OUT_4_5_SR_ANA_DELAY_EN	OUT_4_5_SR_ANA_DELAY_SMALL_STEP_EN	OUT_4_5_SR_ANA_DELAY_RANGE		
0x44D	R1101	RESERVED			OUT_4_5_SR_DDLY				
0x44E	R1102	RESERVED				OUT_4_5_SR_DIV_19:16			
0x44F	R1103	OUT_4_5_SR_DIV_15:8							
0x450	R1104	OUT_4_5_SR_DIV							
0x451	R1105	RESERVED	OUT_4_5_SR_DIV_STATIC_OFFSET_14:8						

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x452	R1106	OUT_4_5_SR_DIV_STATIC_OFFSET							
0x453	R1107	RESERVED	OUT_4_5_SR_REQ_MODE	OUT_4_5_PULSE_COUNT			OUT_4_5_SR_GPIO_EN	OUT_4_5_SR_MODE	
0x454	R1108	RESERVED			OUT_4_5_SR_CH_DIV_BYPASS	RESERVED			
0x461	R1121	RESERVED	OUT_6_EN	OUT_6_FMT					
0x462	R1122	RESERVED	OUT_6_CAP_EN	RESERVED	OUT_6_CONFIGURATION				
0x463	R1123	RESERVED	OUT_7_EN	OUT_7_FMT					
0x464	R1124	RESERVED	OUT_7_CAP_EN	RESERVED	OUT_7_CONFIGURATION				
0x465	R1125	RESERVED		OUT_6_7_DIV_SYNC_EN	OUT_6_7_SR_DIV_SYNC_EN	RESERVED		OUT_6_7_CHAN_POL_SEL	OUT_6_7_DIV_EN
0x466	R1126	OUT_6_7_MUTE_EN	RESERVED	OUT_6_7_CLK_IN_SEL	OUT_6_7_CH_DIV_SR_MUX_CLK_SEL	OUT_6_7_CH_MUX_SEL			
0x467	R1127	RESERVED				OUT_6_7_CH_STATIC_OFFSET_11:8			
0x468	R1128	OUT_6_7_CH_STATIC_OFFSET							
0x469	R1129	RESERVED				OUT_6_7_CH_DIV_11:8			
0x46A	R1130	OUT_6_7_CH_DIV							
0x46B	R1131	RESERVED			OUT_6_7_SR_ANA_DELAY				
0x46C	R1132	RESERVED		OUT_6_7_SR_ANA_DELAY_DIV2_SEL	OUT_6_7_SR_ANA_DELAY_EN	OUT_6_7_SR_ANA_DELAY_SMALL_STEP_EN	OUT_6_7_SR_ANA_DELAY_RANGE		
0x46D	R1133	RESERVED			OUT_6_7_SR_DDLY				
0x46E	R1134	RESERVED				OUT_6_7_SR_DIV_19:16			
0x46F	R1135	OUT_6_7_SR_DIV_15:8							
0x470	R1136	OUT_6_7_SR_DIV							
0x471	R1137	RESERVED	OUT_6_7_SR_DIV_STATIC_OFFSET_14:8						
0x472	R1138	OUT_6_7_SR_DIV_STATIC_OFFSET							
0x473	R1139	RESERVED	OUT_6_7_SR_REQ_MODE	OUT_6_7_PULSE_COUNT			OUT_6_7_SR_GPIO_EN	OUT_6_7_SR_MODE	
0x474	R1140	RESERVED			OUT_6_7_SR_CH_DIV_BYPASS	RESERVED			
0x481	R1153	RESERVED	OUT_8_EN	OUT_8_FMT					
0x482	R1154	RESERVED	OUT_8_CAP_EN	RESERVED	OUT_8_CONFIGURATION				
0x483	R1155	RESERVED	OUT_9_EN	OUT_9_FMT					
0x484	R1156	RESERVED	OUT_9_CAP_EN	RESERVED	OUT_9_CONFIGURATION				

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器 （续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x485	R1157	RESERVED		OUT_8_9_DIV_SYNC_EN	OUT_8_9_SR_DIV_SYNC_EN	RESERVED		OUT_8_9_CHAN_POL_SEL	OUT_8_9_DIV_EN
0x486	R1158	OUT_8_9_MUTE_EN	RESERVED	OUT_8_9_CLK_IN_SEL	OUT_8_9_CH_DIV_SR_MUX_CLK_SEL	OUT_8_9_CH_MUX_SEL			
0x487	R1159	RESERVED				OUT_8_9_CH_STATIC_OFFSET_11:8			
0x488	R1160	OUT_8_9_CH_STATIC_OFFSET							
0x489	R1161	RESERVED				OUT_8_9_CH_DIV_11:8			
0x48A	R1162	OUT_8_9_CH_DIV							
0x48B	R1163	RESERVED			OUT_8_9_SR_ANA_DELAY				
0x48C	R1164	RESERVED		OUT_8_9_SR_ANA_DELAY_DIV2_SEL	OUT_8_9_SR_ANA_DELAY_EN	OUT_8_9_SR_ANA_DELAY_SMALL_STEP_EN	OUT_8_9_SR_ANA_DELAY_RANGE		
0x48D	R1165	RESERVED			OUT_8_9_SR_DDLY				
0x48E	R1166	RESERVED				OUT_8_9_SR_DIV_19:16			
0x48F	R1167	OUT_8_9_SR_DIV_15:8							
0x490	R1168	OUT_8_9_SR_DIV							
0x491	R1169	RESERVED	OUT_8_9_SR_DIV_STATIC_OFFSET_14:8						
0x492	R1170	OUT_8_9_SR_DIV_STATIC_OFFSET							
0x493	R1171	RESERVED	OUT_8_9_SR_REQ_MODE	OUT_8_9_PULSE_COUNT			OUT_8_9_SR_GPIO_EN	OUT_8_9_SR_MODE	
0x4A1	R1185	RESERVED	OUT_10_EN	OUT_10_FMT					
0x4A2	R1186	RESERVED	OUT_10_CAP_EN	RESERVED	OUT_10_CONFIGURATION				
0x4A3	R1187	RESERVED	OUT_11_EN	OUT_11_FMT					
0x4A4	R1188	RESERVED	OUT_11_CAP_EN	RESERVED	OUT_11_CONFIGURATION				
0x4A5	R1189	RESERVED		OUT_10_11_DIV_SYNC_EN	OUT_10_11_SR_DIV_SYNC_EN	RESERVED		OUT_10_11_CHAN_POL_SEL	OUT_10_11_DIV_EN
0x4A6	R1190	OUT_10_11_MUTE_EN	OUT_10_11_ZDM_EN	OUT_10_11_CLK_IN_SEL	OUT_10_11_CH_DIV_SR_MUX_CLK_SEL	OUT_10_11_CH_MUX_SEL			
0x4A7	R1191	RESERVED				OUT_10_11_CH_STATIC_OFFSET_11:8			
0x4A8	R1192	OUT_10_11_CH_STATIC_OFFSET							
0x4A9	R1193	RESERVED				OUT_10_11_CH_DIV_11:8			
0x4AA	R1194	OUT_10_11_CH_DIV							
0x4AB	R1195	RESERVED			OUT_10_11_SR_ANA_DELAY				

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x4AC	R1196	RESERVED		OUT_10_11_SR_ANA_DELAY_DIV2_SEL	OUT_10_11_SR_ANA_DELAY_EN	OUT_10_11_SR_ANA_DELAY_SMALL_STEP_EN	OUT_10_11_SR_ANA_DELAY_RANGE		
0x4AD	R1197	RESERVED			OUT_10_11_SR_DDLY				
0x4AE	R1198	RESERVED				OUT_10_11_SR_DIV_19:16			
0x4AF	R1199	OUT_10_11_SR_DIV_15:8							
0x4B0	R1200	OUT_10_11_SR_DIV							
0x4B1	R1201	RESERVED	OUT_10_11_SR_DIV_STATIC_OFFSET_14:8						
0x4B2	R1202	OUT_10_11_SR_DIV_STATIC_OFFSET							
0x4B3	R1203	RESERVED	OUT_10_11_SR_REQ_MODE	OUT_10_11_PULSE_COUNT			OUT_10_11_SR_GPIO_EN	OUT_10_11_SR_MODE	
0x4B4	R1204	RESERVED			OUT_10_11_SR_CH_DIV_BYPASS	RESERVED			
0x4C1	R1217	RESERVED	OUT_12_EN	OUT_12_FMT					
0x4C2	R1218	RESERVED	OUT_12_CAP_EN	RESERVED	OUT_12_CONFIGURATION				
0x4C3	R1219	RESERVED	OUT_13_EN	OUT_13_FMT					
0x4C4	R1220	RESERVED	OUT_13_CAP_EN	RESERVED	OUT_13_CONFIGURATION				
0x4C5	R1221	RESERVED		OUT_12_13_DIV_SYNC_EN	OUT_12_13_SR_DIV_SYNC_EN	RESERVED		OUT_12_13_CHAN_POL_SEL	OUT_12_13_DIV_EN
0x4C6	R1222	OUT_12_13_MUTE_EN	RESERVED	OUT_12_13_CLK_IN_SEL	OUT_12_13_CH_DIV_SR_MUX_CLK_SEL	OUT_12_13_CH_MUX_SEL			
0x4C7	R1223	RESERVED				OUT_12_13_CH_STATIC_OFFSET_11:8			
0x4C8	R1224	OUT_12_13_CH_STATIC_OFFSET							
0x4C9	R1225	RESERVED				OUT_12_13_CH_DIV_11:8			
0x4CA	R1226	OUT_12_13_CH_DIV							
0x4CB	R1227	RESERVED			OUT_12_13_SR_ANA_DELAY				
0x4CC	R1228	RESERVED		OUT_12_13_SR_ANA_DELAY_DIV2_SEL	OUT_12_13_SR_ANA_DELAY_EN	OUT_12_13_SR_ANA_DELAY_SMALL_STEP_EN	OUT_12_13_SR_ANA_DELAY_RANGE		
0x4CD	R1229	RESERVED			OUT_12_13_SR_DDLY				
0x4CE	R1230	RESERVED				OUT_12_13_SR_DIV_19:16			
0x4CF	R1231	OUT_12_13_SR_DIV_15:8							
0x4D0	R1232	OUT_12_13_SR_DIV							

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-1. 器件寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x4D1	R1233	RESERVED	OUT_12_13_SR_DIV_STATIC_OFFSET_14:8						
0x4D2	R1234	OUT_12_13_SR_DIV_STATIC_OFFSET							
0x4D3	R1235	RESERVED	OUT_12_13_SR_REQ_MODE	OUT_12_13_PULSE_COUNT			OUT_12_13_SR_GPIO_EN	OUT_12_13_SR_MODE	
0x4D4	R1236	RESERVED			OUT_12_13_SR_CH_DIV_BYPASS	RESERVED			
0x4E0	R1248	RESERVED	OUT_14_EN	OUT_14_FMT					
0x4E1	R1249	RESERVED				OUT_14_CAP_EN	OUT_14_CONFIGURATION		
0x4E2	R1250	OUT_14_CHAN_POL_SEL	OUT_14_CLK_MUX		RESERVED	OUT_14_DIV_EN	OUT_14_CH_MUX_SEL		
0x4E3	R1251	RESERVED			OUT_14_MUTE_EN	OUT_14_SYNC_EN	RESERVED		
0x4E4	R1252	RESERVED				OUT_14_CH_STATIC_OFFSET_11:8			
0x4E5	R1253	OUT_14_CH_STATIC_OFFSET							
0x4E6	R1254	RESERVED				OUT_14_CH_DIV_11:8			
0x4E7	R1255	OUT_14_CH_DIV							
0x500	R1280	RESERVED	OUT_15_EN	OUT_15_FMT					
0x501	R1281	RESERVED				OUT_15_CAP_EN	OUT_15_CONFIGURATION		
0x502	R1282	OUT_15_CHAN_POL_SEL	OUT_15_CLK_MUX		RESERVED	OUT_15_DIV_EN	OUT_15_CH_MUX_SEL		
0x503	R1283	RESERVED			OUT_15_MUTE_EN	OUT_15_SYNC_EN	RESERVED		
0x504	R1284	RESERVED				OUT_15_CH_STATIC_OFFSET_11:8			
0x505	R1285	OUT_15_CH_STATIC_OFFSET							
0x506	R1286	RESERVED				OUT_15_CH_DIV_11:8			
0x507	R1287	OUT_15_CH_DIV							

复杂的位访问类型经过编码可适应小型表单元。表 1-2 展示了适用于此部分中访问类型的代码。

表 1-2. 器件访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-2. 器件访问类型代码（续）

访问类型	代码	说明
R-0	R -0	读取 返回 0
写入类型		
W	W	写入
W1S	W 1S	写入 1 以进行设置
WSC	W	写入
复位或默认值		
-n		复位后的值或默认值

1.1 R0（偏移 = 0x0）

返回到汇总表。

表 1-3. R0 字段说明

位	字段	类型	复位	说明
7:0	VNDRID_15:8	R	0x10	请参阅寄存器 1

1.2 R1（偏移 = 0x1）

返回到汇总表。

表 1-4. R1 字段说明

位	字段	类型	复位	说明
7:0	VNDRID	R	0xB	供应商标识号。供应商标识号是分配给 I2C/SMBus 供应商的唯一 16 位标识号。 ROM=N、EEPROM=N

1.3 R2（偏移 = 0x2）

返回到汇总表。

表 1-5. R2 字段说明

位	字段	类型	复位	说明
7:0	PRODID	R	0x41	产品 ID。 ROM=N、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.4 R3（偏移 = 0x3）

返回到汇总表。

表 1-6. R3 字段说明

位	字段	类型	复位	说明
7:0	REVID	R	0x1	修订 ID。 ROM=N、EEPROM=N

1.5 R4（偏移 = 0x4）

返回到汇总表。

表 1-7. R4 字段说明

位	字段	类型	复位	说明
7:0	PRTID_47:40	R	0x0	器件 ID。用于制造 ROM=N、EEPROM=Y

1.6 R5（偏移 = 0x5）

返回到汇总表。

表 1-8. R5 字段说明

位	字段	类型	复位	说明
7:0	PRTID_39:32	R	0x0	器件 ID。用于制造 ROM=N、EEPROM=Y

1.7 R6（偏移 = 0x6）

返回到汇总表。

表 1-9. R6 字段说明

位	字段	类型	复位	说明
7:0	PRTID_31:24	R	0x0	器件 ID。用于制造 ROM=N、EEPROM=Y

1.8 R7（偏移 = 0x7）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-10. R7 字段说明

位	字段	类型	复位	说明
7:0	PRTID_23:16	R	0x0	器件 ID。用于制造 ROM=N、EEPROM=Y

1.9 R8（偏移 = 0x8）

返回到汇总表。

表 1-11. R8 字段说明

位	字段	类型	复位	说明
7:0	PRTID_15:8	R	0x0	器件 ID。用于制造 ROM=N、EEPROM=Y

1.10 R9（偏移 = 0x9）

返回到汇总表。

表 1-12. R9 字段说明

位	字段	类型	复位	说明
7:0	PRTID	R	0x0	器件 ID。用于制造 ROM=N、EEPROM=Y

1.11 R16（偏移 = 0x10）

返回到汇总表。

表 1-13. R16 字段说明

位	字段	类型	复位	说明
7:0	NVMCNT	R	0x0	NVM 程序计数。NVMCNT 在每个 EEPROM 擦除/编程周期后自动递增。在复位后、在 NVM 提交操作后或在擦除/编程周期后自动检索 NVMCNT 值。NVMCNT 寄存器将递增，直至达到 255 的最大值，之后便不再进一步递增。 ROM=N、EEPROM=Y

1.12 R18（偏移 = 0x12）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-14. R18 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	TARGET_ADR_MSB	R	0x19	I2C/SMBus 目标地址。该字段保存了目标地址的 5 个 MSB 位，用于在 I2C/SMBus 事务期间识别该器件。上电时，目标地址的两个最低有效位由 CSC/ADD/TEC 引脚定义。这只能由用户通过 SRAM 寄存器地址 12 写入 EEPROM 中。 ROM=N、EEPROM=Y

1.13 R19（偏移 = 0x13）

返回到汇总表。

表 1-15. R19 字段说明

位	字段	类型	复位	说明
7:0	EEREV	R/W	0x0	EEPROM 映像修订 ID。在复位或 NVM 提交操作后，将自动从 EEPROM 中检索 EEPROM 映像版本并将其存储在 EEREV 寄存器中。这只能由用户通过 SRAM 寄存器地址 13 写入 EEPROM 中。 ROM=N、EEPROM=Y

1.14 R20（偏移 = 0x14）

返回到汇总表。

表 1-16. R20 字段说明

位	字段	类型	复位	说明
7	ROM_PLUS_EE	R/W	0x0	设置后，将加载精简 EEPROM 设置。这只能由用户通过 SRAM 寄存器地址 14 写入 EEPROM 中。 ROM=N、EEPROM=Y
6:3	EE_ROM_PAGE_SEL	R/W	0x0	EE_ROM_PAGE_SEL 值被添加到 GPIO 引脚值中，以选择启动 ROM。 ROM=N、EEPROM=Y
2:0	RESERVED	R	0x0	保留

1.15 R21（偏移 = 0x15）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-17. R21 字段说明

位	字段	类型	复位	说明
7	SPI_3WIRE_DIS	R/W	0x1	禁用 SPI 3 线读回。SDIO 引脚将始终保持输入状态。 ROM=Y、EEPROM=N 0x0 = 3 线 SPI 读回已启用 0x1 = 3 线 SPI 读回已禁用
6	SYNC_SW	R/W	0x0	软件 SYNC 置为有效。向该位写入“1”等同于将 SYNC 引脚置为有效。SYNC_EN 也必须设置为 1。 ROM=Y、EEPROM=Y
5:0	RESERVED	R	0x0	保留

1.16 R22（偏移 = 0x16）

返回到汇总表。

表 1-18. R22 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	DPLL3_EN	R/W	0x1	启用 DPLL3。 ROM=Y、EEPROM=N
4	APLL3_EN	R/W	0x1	启用 APLL3。 ROM=Y、EEPROM=Y
3	DPLL2_EN	R/W	0x0	启用 DPLL2。 ROM=Y、EEPROM=N
2	APLL2_EN	R/W	0x1	启用 APLL2。 ROM=Y、EEPROM=Y
1	DPLL1_EN	R/W	0x0	启用 DPLL1。 ROM=Y、EEPROM=N
0	APLL1_EN	R/W	0x1	启用 APLL1。 ROM=Y、EEPROM=Y

1.17 R23（偏移 = 0x17）

返回到汇总表。

表 1-19. R23 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-19. R23 字段说明（续）

位	字段	类型	复位	说明
6	SWRST	R/W	0x0	软件复位所有功能（低电平有效）。写入“0”将使器件返回除编程寄存器和配置控制器之外的上电状态。将配置控制器排除在外，以防 EEPROM 数据重新传输到片上寄存器。并非自行清除字段。 ROM=N、EEPROM=N
5	DPLL3_SWRST	R-0/W1S	0x0	软件复位 DPLL3。设置为“1”会复位 DPLL 环路滤波器。该位自动清零。 ROM=N、EEPROM=N
4	DPLL2_SWRST	R-0/W1S	0x0	软件复位 DPLL2。设置为“1”会复位 DPLL 环路滤波器。该位自动清零。 ROM=N、EEPROM=N
3	DPLL1_SWRST	R-0/W1S	0x0	软件复位 DPLL1。设置为“1”会复位 DPLL 环路滤波器。该位自动清零。 ROM=N、EEPROM=N
2	APLL3_SWRST	R-0/W1S	0x0	软件复位 PLL3。设置为“1”会复位 PLL 校准器、PLL N 分频器、R 分频器和 VCO 分频器。然后，PLL 校准器将接管 N 分频器的复位。该位自动清零。它不会复位驱动 CMOS 输出的分频器。 ROM=N、EEPROM=N
1	APLL2_SWRST	R-0/W1S	0x0	软件复位 PLL2。设置为“1”会复位 PLL 校准器、PLL N 分频器、R 分频器和 VCO 分频器。然后，PLL 校准器将接管 N 分频器的复位。该位自动清零。它不会复位驱动 CMOS 输出的分频器。 ROM=N、EEPROM=N
0	APLL1_SWRST	R-0/W1S	0x0	软件复位 PLL1。设置为“1”会复位 PLL 校准器、PLL N 分频器、R 分频器和 VCO 分频器。然后，PLL 校准器将接管 N 分频器的复位。该位自动清零。它不会复位驱动 CMOS 输出的分频器。 ROM=N、EEPROM=N

1.18 R24（偏移 = 0x18）

返回到汇总表。

表 1-20. R24 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:4	APLL3_STRT_PRTY	R/W	0x0	APLL3 启动优先级。0 表示最高优先级。具有相同优先级的 APLL 将同时启动。 ROM=Y、EEPROM=Y
3:2	APLL2_STRT_PRTY	R/W	0x1	APLL2 启动优先级。0 表示最高优先级。具有相同优先级的 APLL 将同时启动。 ROM=Y、EEPROM=Y
1:0	APLL1_STRT_PRTY	R/W	0x2	APLL1 启动优先级。0 表示最高优先级。具有相同优先级的 APLL 将同时启动。 ROM=Y、EEPROM=Y

Copyright © 2025 Texas Instruments Incorporated

1.19 R25（偏移 = 0x19）

返回到汇总表。

表 1-21. R25 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:1	RESERVED	R	0x0	保留
0	SYNC_EN	R/W	0x1	允许从 SYNC_SW 和 GPIO 引脚进行 SYNC。对于 GPIO SYNC，必须与 GPIOx_MODE 的 SYNC 输入一起设置。 ROM=Y、EEPROM=Y

1.20 R26（偏移 = 0x1A）

返回到汇总表。

表 1-22. R26 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:4	SYSREF_REQ_MODE	R/W	0x0	SYSREF 请求模式。确定如何同步 GPIO 输入以生成 SYSREF 请求。 ROM=Y、EEPROM=N 0x0 = 直接 SYSREF 请求 0x1 = 保留 0x2 = 保留 0x3 = 经重新采样的 SYSREF 请求
3:1	SYSREF_REQ_SEL	R/W	0x0	SYSREF 请求选择。用于驱动 SYSREF 反馈时钟的输出。 ROM=Y、EEPROM=N 0x0 = SYSREF0_1_CLK 0x1 = SYSREF4_5_CLK 0x2 = SYSREF6_7_CLK 0x3 = SYSREF8_9_CLK 0x4 = SYSREF10_11_CLK 0x5 = SYSREF12_13_CLK 0x6 = 保留
0	SYSREF_REQ_SW	R/WSC	0x0	软件 SYSREF 请求触发器 ROM=N、EEPROM=N

1.21 R27（偏移 = 0x1B）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-23. R27 字段说明

位	字段	类型	复位	说明
7:0	TEC_CNTR_39:32	R	0x0	历时计数器读回 ROM=N、EEPROM=N

1.22 R28（偏移 = 0x1C）

返回到汇总表。

表 1-24. R28 字段说明

位	字段	类型	复位	说明
7:0	TEC_CNTR_31:24	R	0x0	历时计数器读回 ROM=N、EEPROM=N

1.23 R29（偏移 = 0x1D）

返回到汇总表。

表 1-25. R29 字段说明

位	字段	类型	复位	说明
7:0	TEC_CNTR_23:16	R	0x0	历时计数器读回 ROM=N、EEPROM=N

1.24 R30（偏移 = 0x1E）

返回到汇总表。

表 1-26. R30 字段说明

位	字段	类型	复位	说明
7:0	TEC_CNTR_15:8	R	0x0	历时计数器读回 ROM=N、EEPROM=N

1.25 R31（偏移 = 0x1F）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-27. R31 字段说明

位	字段	类型	复位	说明
7:0	TEC_CNTR	R	0x0	历时计数器读回 ROM=N、EEPROM=N

1.26 R32（偏移 = 0x20）

返回到汇总表。

表 1-28. R32 字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	TEC_CNTR_TRIG_SEL	R/W	0x0	历时计数器触发选择。如果使用 GPIO，还必须设置 GPIOx_MODE 以提供 TEC 触发器。 ROM=Y、EEPROM=N 0x0 = SPI 0x1 = GPIO
0	TEC_CNTR_EN	R/W	0x0	历时计数器使能。如果是从 0 转换到 1，TEC 计数器将从 0 开始。 ROM=Y、EEPROM=N

1.27 R33（偏移 = 0x21）

返回到汇总表。

表 1-29. R33 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	LOL_PLL1	R	0x0	失锁 — APLL1 ROM=N、EEPROM=N
2	LOL_PLL2	R	0x0	失锁 — APLL2 ROM=N、EEPROM=N
1	RESERVED	R	0x0	保留
0	LOS_FDET_XO	R	0x0	源频率检测丢失 — XO ROM=N、EEPROM=N

1.28 R34（偏移 = 0x22）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-30. R34 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL1	R	0x0	锁相丢失 - DPLL1 ROM=N、EEPROM=N
6	LOFL_DPLL1	R	0x0	频锁丢失 - DPLL1 ROM=N、EEPROM=N
5	RESERVED	R	0x0	保留
4	HLDOVR1	R	0x0	保持事件 - DPLL1 ROM=N、EEPROM=N
3:0	RESERVED	R	0x0	保留

1.29 R35（偏移 = 0x23）

返回到汇总表。

表 1-31. R35 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL2	R	0x0	锁相丢失 - DPLL2 ROM=N、EEPROM=N
6	LOFL_DPLL2	R	0x0	频锁丢失 - DPLL2 ROM=N、EEPROM=N
5	RESERVED	R	0x0	保留
4	HLDOVR2	R	0x0	保持事件 - DPLL2 ROM=N、EEPROM=N
3:0	RESERVED	R	0x0	保留

1.30 R36（偏移 = 0x24）

返回到汇总表。

表 1-32. R36 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL3	R	0x0	锁相丢失 - DPLL3 ROM=N、EEPROM=N
6	LOFL_DPLL3	R	0x0	频锁丢失 - DPLL3 ROM=N、EEPROM=N
5	RESERVED	R	0x0	保留
4	HLDOVR3	R	0x0	保持事件 - DPLL3 ROM=N、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-32. R36 字段说明（续）

位	字段	类型	复位	说明
3:0	RESERVED	R	0x0	保留

1.31 R37（偏移 = 0x25）

返回到汇总表。

表 1-33. R37 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	LOL_PLL1_MASK	R/W	0x0	屏蔽失锁 — APLL1。当 LOL_PLL1_MASK 为 1 时，LOL_PLL1 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
2	LOL_PLL2_MASK	R/W	0x0	屏蔽失锁 — APLL2。当 LOL_PLL2_MASK 为 1 时，LOL_PLL2 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
1	RESERVED	R	0x0	保留
0	LOS_FDET_XO_MASK	R/W	0x0	屏蔽源频率丢失检测 - XO。当 LOS_FDET_XO_MASK 为 1 时，LOS_FDET_XO 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N

1.32 R38（偏移 = 0x26）

返回到汇总表。

表 1-34. R38 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL1_MASK	R/W	0x1	屏蔽锁相丢失 — DPLL1。当 LOPL_DPLL1_MASK 为 1 时，LOPL_DPLL1 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
6	LOFL_DPLL1_MASK	R/W	0x1	屏蔽频锁丢失 — DPLL1。当 LOFL_DPLL1_MASK 为 1 时，LOFL_DPLL1 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
5	HIST1_MASK	R/W	0x1	屏蔽调优字历史记录更新 — DPLL1。当 HIST1_MASK 为 1 时，HIST1 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
4	HLDOVR1_MASK	R/W	0x1	屏蔽保持事件 - DPLL1。当 HLDOVR1_MASK 为 1 时，HLDOVR1 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-34. R38 字段说明（续）

位	字段	类型	复位	说明
3	REFSWITCH1_MASK	R/W	0x1	屏蔽基准切换 - DPLL1。当 REFSWITCH1_MASK 为 1 时，REFSWITCH1 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
2	LOR_MISSCLK1_MASK	R/W	0x1	屏蔽有效基准丢失 — 缺失时钟 — DPLL1。当 LOR_MISSCLK1_MASK 为 1 时，LOR_MISSCLK1 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
1	LOR_FREQ1_MASK	R/W	0x1	屏蔽有效基准丢失 - 频率 - DPLL1。当 LOR_FREQ1_MASK 为 1 时，LOR_FREQ1 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
0	LOR_PH1_MASK	R/W	0x1	屏蔽有效基准丢失 - 相位 - DPLL1。当 LOR_PH1_MASK 为 1 时，LOR_PH1 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N

1.33 R39（偏移 = 0x27）

返回到汇总表。

表 1-35. R39 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL2_MASK	R/W	0x1	屏蔽锁相丢失 — DPLL2。当 LOPL_DPLL2_MASK 为 1 时，LOPL_DPLL2 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
6	LOFL_DPLL2_MASK	R/W	0x1	屏蔽频锁丢失 — DPLL2。当 LOFL_DPLL2_MASK 为 1 时，LOFL_DPLL2 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
5	HIST2_MASK	R/W	0x1	屏蔽调优字历史记录更新 — DPLL2。当 HIST2_MASK 为 1 时，HIST2 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
4	HLDOVR2_MASK	R/W	0x1	屏蔽保持事件 - DPLL2。当 HLDOVR2_MASK 为 1 时，HLDOVR2 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
3	REFSWITCH2_MASK	R/W	0x1	屏蔽基准切换 - DPLL2。当 REFSWITCH2_MASK 为 1 时，REFSWITCH2 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
2	LOR_MISSCLK2_MASK	R/W	0x1	屏蔽有效基准丢失 — 缺失时钟 — DPLL2。当 LOR_MISSCLK2_MASK 为 1 时，LOR_MISSCLK2 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
1	LOR_FREQ2_MASK	R/W	0x1	屏蔽有效基准丢失 - 频率 - DPLL2。当 LOR_FREQ2_MASK 为 1 时，LOR_FREQ2 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-35. R39 字段说明（续）

位	字段	类型	复位	说明
0	LOR_PH2_MASK	R/W	0x1	屏蔽有效基准丢失 - 相位 - DPLL2。当 LOR_PH2_MASK 为 1 时，LOR_PH2 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N

1.34 R40（偏移 = 0x28）

返回到汇总表。

表 1-36. R40 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL3_MASK	R/W	0x0	屏蔽锁相丢失 — DPLL3。当 LOPL_DPLL3_MASK 为 1 时，LOPL_DPLL3 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
6	LOFL_DPLL3_MASK	R/W	0x0	屏蔽频锁丢失 — DPLL3。当 LOFL_DPLL3_MASK 为 1 时，LOFL_DPLL3 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
5	HIST3_MASK	R/W	0x1	屏蔽调优字历史记录更新 — DPLL3。当 HIST3_MASK 为 1 时，HIST3 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
4	HLDOVR3_MASK	R/W	0x0	屏蔽保持事件 - DPLL3。当 HLDOVR3_MASK 为 1 时，HLDOVR3 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
3	REFSWITCH3_MASK	R/W	0x0	屏蔽基准切换 - DPLL3。当 REFSWITCH3_MASK 为 1 时，REFSWITCH3 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
2	LOR_MISSCLK3_MASK	R/W	0x0	屏蔽有效基准丢失 — 缺失时钟 — DPLL3。当 LOR_MISSCLK3_MASK 为 1 时，LOR_MISSCLK3 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
1	LOR_FREQ3_MASK	R/W	0x0	屏蔽有效基准丢失 - 频率 - DPLL3。当 LOR_FREQ3_MASK 为 1 时，LOR_FREQ3 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N
0	LOR_PH3_MASK	R/W	0x0	屏蔽有效基准丢失 - 相位 - DPLL3。当 LOR_PH3_MASK 为 1 时，LOR_PH3 中断源被屏蔽，但不会导致中断信号激活。 ROM=Y、EEPROM=N

1.35 R41（偏移 = 0x29）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-37. R41 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	LOL_PLL1_POL	R/W	0x0	LOL_PLL1 标志极性。当 LOL_PLL1_POL = 1 时，LOL_PLL1 = 0 会导致 LOL_PLL1_INTR = 1。当 LOL_PLL1_POL = 0 时，LOL_PLL1 = 1 会导致 LOL_PLL1_INTR = 1。 ROM=Y、EEPROM=N
2	LOL_PLL2_POL	R/W	0x0	LOL_PLL2 标志极性。当 LOL_PLL2_POL = 1 时，LOL_PLL2 = 0 会导致 LOL_PLL2_INTR = 1。当 LOL_PLL2_POL = 0 时，LOL_PLL2 = 1 会导致 LOL_PLL2_INTR = 1。 ROM=Y、EEPROM=N
1	RESERVED	R	0x0	保留
0	LOS_FDET_XO_POL	R/W	0x0	LOS_FDET_XO 标志极性。当 LOS_FDET_XO_POL = 1 时，LOS_FDET_XO = 0 会导致 LOS_FDET_XO_INTR = 1。当 LOS_FDET_XO_POL = 0 时，LOS_FDET_XO = 1 会导致 LOS_FDET_XO_INTR = 1。 ROM=Y、EEPROM=N

1.36 R42（偏移 = 0x2A）

返回到汇总表。

表 1-38. R42 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL1_POL	R/W	0x0	LOPL_DPLL1 标志极性。当 LOPL_DPLL1_POL = 1 时，LOPL_DPLL1 = 0 会导致 LOPL_DPLL1_INTR = 1。当 LOPL_DPLL1_POL = 0 时，LOPL_DPLL1 = 1 会导致 LOPL_DPLL1_INTR = 1。 ROM=Y、EEPROM=N
6	LOFL_DPLL1_POL	R/W	0x0	LOFL_DPLL1 标志极性。当 LOFL_DPLL1_POL = 1 时，LOFL_DPLL1 = 0 会导致 LOFL_DPLL1_INTR = 1。当 LOFL_DPLL1_POL = 0 时，LOFL_DPLL1 = 1 会导致 LOFL_DPLL1_INTR = 1。 ROM=Y、EEPROM=N
5	HIST1_POL	R/W	0x0	HIST1 标志极性。当 HIST1_POL = 1 时，HIST1 = 0 会导致 HIST1_INTR = 1。当 HIST1_POL = 0 时，HIST1 = 1 会导致 HIST1_INTR = 1。 ROM=Y、EEPROM=N
4	HLDOVR1_POL	R/W	0x0	HLDOVR1 标志极性。当 HLDOVR1_POL = 1 时，HLDOVR1 = 0 会导致 HLDOVR1_INTR = 1。当 HLDOVR1_POL = 0 时，HLDOVR1 = 1 会导致 HLDOVR1_INTR = 1。 ROM=Y、EEPROM=N
3	REFSWITCH1_POL	R/W	0x0	REFSWITCH1 标志极性。当 REFSWITCH1_POL = 1 时，REFSWITCH1 = 0 会导致 REFSWITCH1_INTR = 1。当 REFSWITCH1_POL = 0 时，REFSWITCH1 = 1 会导致 REFSWITCH1_INTR = 1。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-38. R42 字段说明（续）

位	字段	类型	复位	说明
2	LOR_MISSCLK1_POL	R/W	0x0	LOR_MISSCLK1 标志极性。当 LOR_MISSCLK1_POL = 1 时，LOR_MISSCLK1 = 0 会导致 LOR_MISSCLK1_INTR = 1。当 LOR_MISSCLK1_POL = 0 时，LOR_MISSCLK1 = 1 会导致 LOR_MISSCLK1_INTR = 1。 ROM=Y、EEPROM=N
1	LOR_FREQ1_POL	R/W	0x0	LOR_FREQ1 标志极性。当 LOR_FREQ1_POL = 1 时，LOR_FREQ1 = 0 会导致 LOR_FREQ1_INTR = 1。当 LOR_FREQ1_POL = 0 时，LOR_FREQ1 = 1 会导致 LOR_FREQ1_INTR = 1。 ROM=Y、EEPROM=N
0	LOR_PH1_POL	R/W	0x0	LOR_PH1 标志极性。当 LOR_PH1_POL = 1 时，LOR_PH1 = 0 会导致 LOR_PH1_INTR = 1。当 LOR_PH1_POL = 0 时，LOR_PH1 = 1 会导致 LOR_PH1_INTR = 1。 ROM=Y、EEPROM=N

1.37 R43（偏移 = 0x2B）

返回到汇总表。

表 1-39. R43 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL2_POL	R/W	0x0	LOPL_DPLL2 标志极性。当 LOPL_DPLL2_POL = 1 时，LOPL_DPLL2 = 0 会导致 LOPL_DPLL2_INTR = 1。当 LOPL_DPLL2_POL = 0 时，LOPL_DPLL2 = 1 会导致 LOPL_DPLL2_INTR = 1。 ROM=Y、EEPROM=N
6	LOFL_DPLL2_POL	R/W	0x0	LOFL_DPLL2 标志极性。当 LOFL_DPLL2_POL = 1 时，LOFL_DPLL2 = 0 会导致 LOFL_DPLL2_INTR = 1。当 LOFL_DPLL2_POL = 0 时，LOFL_DPLL2 = 1 会导致 LOFL_DPLL2_INTR = 1。 ROM=Y、EEPROM=N
5	HIST2_POL	R/W	0x0	HIST2 标志极性。当 HIST2_POL = 1 时，HIST2 = 0 会导致 HIST2_INTR = 1。当 HIST2_POL = 0 时，HIST2 = 1 会导致 HIST2_INTR = 1。 ROM=Y、EEPROM=N
4	HLDOVR2_POL	R/W	0x0	HLDOVR2 标志极性。当 HLDOVR2_POL = 1 时，HLDOVR2 = 0 会导致 HLDOVR2_INTR = 1。当 HLDOVR2_POL = 0 时，HLDOVR2 = 1 会导致 HLDOVR2_INTR = 1。 ROM=Y、EEPROM=N
3	REFSWITCH2_POL	R/W	0x0	REFSWITCH2 标志极性。当 REFSWITCH2_POL = 1 时，REFSWITCH2 = 0 会导致 REFSWITCH2_INTR = 1。当 REFSWITCH2_POL = 0 时，REFSWITCH2 = 1 会导致 REFSWITCH2_INTR = 1。 ROM=Y、EEPROM=N
2	LOR_MISSCLK2_POL	R/W	0x0	LOR_MISSCLK2 标志极性。当 LOR_MISSCLK2_POL = 1 时，LOR_MISSCLK2 = 0 会导致 LOR_MISSCLK2_INTR = 1。当 LOR_MISSCLK2_POL = 0 时，LOR_MISSCLK2 = 1 会导致 LOR_MISSCLK2_INTR = 1。 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-39. R43 字段说明（续）

位	字段	类型	复位	说明
1	LOR_FREQ2_POL	R/W	0x0	LOR_FREQ2 标志极性。当 LOR_FREQ2_POL = 1 时，LOR_FREQ2 = 0 会导致 LOR_FREQ2_INTR = 1。当 LOR_FREQ2_POL = 0 时，LOR_FREQ2 = 1 会导致 LOR_FREQ2_INTR = 1。 ROM=Y、EEPROM=N
0	LOR_PH2_POL	R/W	0x0	LOR_PH2 标志极性。当 LOR_PH2_POL = 1 时，LOR_PH2 = 0 会导致 LOR_PH2_INTR = 1。当 LOR_PH2_POL = 0 时，LOR_PH2 = 1 会导致 LOR_PH2_INTR = 1。 ROM=Y、EEPROM=N

1.38 R44（偏移 = 0x2C）

返回到汇总表。

表 1-40. R44 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL3_POL	R/W	0x0	LOPL_DPLL3 标志极性。当 LOPL_DPLL3_POL = 1 时，LOPL_DPLL3 = 0 会导致 LOPL_DPLL3_INTR = 1。当 LOPL_DPLL3_POL = 0 时，LOPL_DPLL3 = 1 会导致 LOPL_DPLL3_INTR = 1。 ROM=Y、EEPROM=N
6	LOFL_DPLL3_POL	R/W	0x0	LOFL_DPLL3 标志极性。当 LOFL_DPLL3_POL = 1 时，LOFL_DPLL3 = 0 会导致 LOFL_DPLL3_INTR = 1。当 LOFL_DPLL3_POL = 0 时，LOFL_DPLL3 = 1 会导致 LOFL_DPLL3_INTR = 1。 ROM=Y、EEPROM=N
5	HIST3_POL	R/W	0x0	HIST3 标志极性。当 HIST3_POL = 1 时，HIST3 = 0 会导致 HIST3_INTR = 1。当 HIST3_POL = 0 时，HIST3 = 1 会导致 HIST3_INTR = 1 ROM=Y、EEPROM=N
4	HLDOVR3_POL	R/W	0x0	HLDOVR3 标志极性。当 HLDOVR3_POL = 1 时，HLDOVR3 = 0 会导致 HLDOVR3_INTR = 1。当 HLDOVR3_POL = 0 时，HLDOVR3 = 1 会导致 HLDOVR3_INTR = 1。 ROM=Y、EEPROM=N
3	REFSWITCH3_POL	R/W	0x0	REFSWITCH3 标志极性。当 REFSWITCH3_POL = 1 时，REFSWITCH3 = 0 会导致 REFSWITCH3_INTR = 1。当 REFSWITCH3_POL = 0 时，REFSWITCH3 = 1 会导致 REFSWITCH3_INTR = 1。 ROM=Y、EEPROM=N
2	LOR_MISSCLK3_POL	R/W	0x0	LOR_MISSCLK3 标志极性。当 LOR_MISSCLK3_POL = 1 时，LOR_MISSCLK3 = 0 会导致 LOR_MISSCLK3_INTR = 1。当 LOR_MISSCLK3_POL = 0 时，LOR_MISSCLK3 = 1 会导致 LOR_MISSCLK3_INTR = 1。 ROM=Y、EEPROM=N
1	LOR_FREQ3_POL	R/W	0x0	LOR_FREQ3 标志极性。当 LOR_FREQ3_POL = 1 时，LOR_FREQ3 = 0 会导致 LOR_FREQ3_INTR = 1。当 LOR_FREQ3_POL = 0 时，LOR_FREQ3 = 1 会导致 LOR_FREQ3_INTR = 1。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-40. R44 字段说明（续）

位	字段	类型	复位	说明
0	LOR_PH3_POL	R/W	0x0	LOR_PH3 标志极性。当 LOR_PH3_POL = 1 时，LOR_PH3 = 0 会导致 LOR_PH3_INTR = 1。当 LOR_PH3_POL = 0 时，LOR_PH3 = 1 会导致 LOR_PH3_INTR = 1。 ROM=Y、EEPROM=N

1.39 R45（偏移 = 0x2D）

返回到汇总表。

表 1-41. R45 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	LOL_PLL1_INTR	R	0x0	LOL_PLL1 中断。在 LOL_PLL1 中断源上检测到正确极性的电平时，设置 LOL_PLL1_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOL_PLL1_INTR 位。 ROM=N、EEPROM=N
2	LOL_PLL2_INTR	R	0x0	LOL_PLL2 中断。在 LOL_PLL2 中断源上检测到正确极性的电平时，设置 LOL_PLL2_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOL_PLL2_INTR 位。 ROM=N、EEPROM=N
1	RESERVED	R	0x0	保留
0	LOS_FDET_XO_INTR	R	0x0	LOL_FDET_XO 中断。在 LOL_FDET_XO 中断源上检测到正确极性的电平时，设置 LOL_FDET_XO_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOL_FDET_XO_INTR 位。 ROM=N、EEPROM=N

1.40 R46（偏移 = 0x2E）

返回到汇总表。

表 1-42. R46 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL1_INTR	R	0x0	LOPL_DPLL1 中断。在 LOPL_DPLL1 中断源上检测到正确极性的电平时，设置 LOPL_DPLL1_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOPL_DPLL1_INTR 位。 ROM=N、EEPROM=N
6	LOFL_DPLL1_INTR	R	0x0	LOFL_DPLL1 中断。在 LOFL_DPLL1 中断源上检测到正确极性的电平时，设置 LOFL_DPLL1_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOFL_DPLL1_INTR 位。 ROM=N、EEPROM=N
5	HIST1_INTR	R	0x0	HIST1 中断。在 HIST1 中断源上检测到正确极性的电平时，设置 HIST1_INTR 位。可以通过写入 1 到 INT_CLR 来清除 HIST1_INTR 位。 ROM=N、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-42. R46 字段说明（续）

位	字段	类型	复位	说明
4	HLDOVR1_INTR	R	0x0	HLDOVR1 中断。在 HLDOVR1 中断源上检测到正确极性的电平时，设置 HLDOVR1_INTR 位。可以通过写入 1 到 INT_CLR 来清除 HLDOVR1_INTR 位。 ROM=N、EEPROM=N
3	REFSWITCH1_INTR	R	0x0	REFSWITCH1 中断。在 REFSWITCH1 中断源上检测到正确极性的电平时，设置 REFSWITCH1_INTR 位。可以通过写入 1 到 INT_CLR 来清除 REFSWITCH1_INTR 位。 ROM=N、EEPROM=N
2	LOR_MISSCLK1_INTR	R	0x0	LOR_MISSCLK1 中断。在 LOR_MISSCLK1 中断源上检测到正确极性的电平时，设置 LOR_MISSCLK1_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOR_MISSCLK1_INTR 位。 ROM=N、EEPROM=N
1	LOR_FREQ1_INTR	R	0x0	LOR_FREQ1 中断。在 LOR_FREQ1 中断源上检测到正确极性的电平时，设置 LOR_FREQ1_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOR_FREQ1_INTR 位。 ROM=N、EEPROM=N
0	LOR_PH1_INTR	R	0x0	LOR_PH1 中断。在 LOR_PH1 中断源上检测到正确极性的电平时，设置 LOR_PH1_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOR_PH1_INTR 位。 ROM=N、EEPROM=N

1.41 R47（偏移 = 0x2F）

返回到汇总表。

表 1-43. R47 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL2_INTR	R	0x0	LOPL_DPLL2 中断。在 LOPL_DPLL2 中断源上检测到正确极性的电平时，设置 LOPL_DPLL2_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOPL_DPLL2_INTR 位。 ROM=N、EEPROM=N
6	LOFL_DPLL2_INTR	R	0x0	LOFL_DPLL2 中断。在 LOFL_DPLL2 中断源上检测到正确极性的电平时，设置 LOFL_DPLL2_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOFL_DPLL2_INTR 位。 ROM=N、EEPROM=N
5	HIST2_INTR	R	0x0	HIST2 中断。在 HIST2 中断源上检测到正确极性的电平时，设置 HIST2_INTR 位。可以通过写入 1 到 INT_CLR 来清除 HIST2_INTR 位。 ROM=N、EEPROM=N
4	HLDOVR2_INTR	R	0x0	HLDOVR2 中断。在 HLDOVR2 中断源上检测到正确极性的电平时，设置 HLDOVR2_INTR 位。可以通过写入 1 到 INT_CLR 来清除 HLDOVR2_INTR 位。 ROM=N、EEPROM=N
3	REFSWITCH2_INTR	R	0x0	REFSWITCH2 中断。在 REFSWITCH2 中断源上检测到正确极性的电平时，设置 REFSWITCH2_INTR 位。可以通过写入 1 到 INT_CLR 来清除 REFSWITCH2_INTR 位。 ROM=N、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-43. R47 字段说明（续）

位	字段	类型	复位	说明
2	LOR_MISSCLK2_INTR	R	0x0	LOR_MISSCLK2 中断。在 LOR_MISSCLK2 中断源上检测到正确极性的电平时，设置 LOR_MISSCLK2_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOR_MISSCLK2_INTR 位。 ROM=N、EEPROM=N
1	LOR_FREQ2_INTR	R	0x0	LOR_FREQ2 中断。在 LOR_FREQ2 中断源上检测到正确极性的电平时，设置 LOR_FREQ2_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOR_FREQ2_INTR 位。 ROM=N、EEPROM=N
0	LOR_PH2_INTR	R	0x0	LOR_PH2 中断。在 LOR_PH2 中断源上检测到正确极性的电平时，设置 LOR_PH2_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOR_PH2_INTR 位。 ROM=N、EEPROM=N

1.42 R48（偏移 = 0x30）

返回到汇总表。

表 1-44. R48 字段说明

位	字段	类型	复位	说明
7	LOPL_DPLL3_INTR	R	0x0	LOPL_DPLL3 中断。在 LOPL_DPLL3 中断源上检测到正确极性的电平时，设置 LOPL_DPLL3_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOPL_DPLL3_INTR 位。 ROM=N、EEPROM=N
6	LOFL_DPLL3_INTR	R	0x0	LOFL_DPLL3 中断。在 LOFL_DPLL3 中断源上检测到正确极性的电平时，设置 LOFL_DPLL3_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOFL_DPLL3_INTR 位。 ROM=N、EEPROM=N
5	HIST3_INTR	R	0x0	HIST3 中断。在 HIST3 中断源上检测到正确极性的电平时，设置 HIST3_INTR 位。可以通过写入 1 到 INT_CLR 来清除 HIST3_INTR 位。 ROM=N、EEPROM=N
4	HLDOVR3_INTR	R	0x0	HLDOVR3 中断。在 HLDOVR3 中断源上检测到正确极性的电平时，设置 HLDOVR3_INTR 位。可以通过写入 1 到 INT_CLR 来清除 HLDOVR3_INTR 位。 ROM=N、EEPROM=N
3	REFSWITCH3_INTR	R	0x0	REFSWITCH3 中断。在 REFSWITCH3 中断源上检测到正确极性的电平时，设置 REFSWITCH3_INTR 位。可以通过写入 1 到 INT_CLR 来清除 REFSWITCH3_INTR 位。 ROM=N、EEPROM=N
2	LOR_MISSCLK3_INTR	R	0x0	LOR_MISSCLK3 中断。在 LOR_MISSCLK3 中断源上检测到正确极性的电平时，设置 LOR_MISSCLK3_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOR_MISSCLK3_INTR 位。 ROM=N、EEPROM=N
1	LOR_FREQ3_INTR	R	0x0	LOR_FREQ3 中断。在 LOR_FREQ3 中断源上检测到正确极性的电平时，设置 LOR_FREQ3_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOR_FREQ3_INTR 位。 ROM=N、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-44. R48 字段说明（续）

位	字段	类型	复位	说明
0	LOR_PH3_INTR	R	0x0	LOR_PH3 中断。在 LOR_PH3 中断源上检测到正确极性的电平时，设置 LOR_PH3_INTR 位。可以通过写入 1 到 INT_CLR 来清除 LOR_PH3_INTR 位。 ROM=N、EEPROM=N

1.43 R49（偏移 = 0x31）

返回到汇总表。

表 1-45. R49 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	INT_LATCH_OR_LIVE	R/W	0x0	ROM=Y、EEPROM=N 0x0 = 锁存模式 0x1 = 实时模式
2	INT_AND_OR	R/W	0x0	中断 AND/OR 组合。如果 INT_AND_OR 为 1，则中断组合为 AND 结构；在这种情况下，所有未屏蔽的中断标志必须处于活动状态才能生成中断。如果 INT_AND_OR 为 0，则中断组合为 OR 结构；在这种情况下，任何未屏蔽的中断标志都可以生成中断。 ROM=Y、EEPROM=N 0x0 = 或 0x1 = 与
1	INT_EN	R/W	0x1	中断启用。如果 INT_EN 为 1，则启用中断电路。如果 INT_EN 为 0，则禁用中断电路。当 INT_EN 为 0 时，不能在 GPIOx 引脚上发出中断信号，并且标志寄存器 (*_INTR) 将不会更新；但是，实时状态寄存器仍将反映内部中断源信号的当前状态。要在引脚上提供中断，还必须将 GPIOx 引脚配置为中断输出。可以在不提供 GPIOx 输出的情况下启用中断，以允许设置粘滞位。 ROM=Y、EEPROM=N
0	INT_CLR	R/WSC	0x0	清除所有中断标志 (*_INTR) 寄存器 ROM=N、EEPROM=N

1.44 R50（偏移 = 0x32）

返回到汇总表。

表 1-46. R50 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:2	RESERVED	R	0x0	保留
1	REF1_VALID_STATUS	R	0x0	IN1 的基准输入验证状态 ROM=N、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-46. R50 字段说明（续）

位	字段	类型	复位	说明
0	REF0_VALID_STATUS	R	0x0	IN0 的基准输入验证状态 ROM=N、EEPROM=N

1.45 R52（偏移 = 0x34）

返回到汇总表。

表 1-47. R52 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	REF1_PH_STATUS	R	0x0	基准 1 相验证的状态 ROM=N、EEPROM=N
4	RESERVED	R	0x0	保留
3	REF1_FDET_STATUS	R	0x0	基准 1 频率验证状态 ROM=N、EEPROM=N
2	REF0_PH_STATUS	R	0x0	基准 0 相验证的状态 ROM=N、EEPROM=N
1	RESERVED	R	0x0	保留
0	REF0_FDET_STATUS	R	0x0	基准 0 频率验证状态 ROM=N、EEPROM=N

1.46 R53（偏移 = 0x35）

返回到汇总表。

表 1-48. R53 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	TEC_CNTR_HELD	R	0x0	TEC 保持。读回 1 表示 GPIO 或 SPI 事件已锁存保持值。在读取 TEC CNTR LSB 后将清零。 ROM=N、EEPROM=N
3:0	RESERVED	R	0x0	保留

1.47 R54（偏移 = 0x36）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-49. R54 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	GPIO0_IN_FLT_EN	R/W	0x0	启用 GPIO0 输入引脚抗尖峰脉冲滤波器 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-49. R54 字段说明（续）

位	字段	类型	复位	说明
5:0	GPIO0_MODE	R/W	0x0	选择 GPIO0 引脚工作模式。 ROM=Y、EEPROM=N 0x0 = STATUS 或 INT，用作状态或中断输出（请参阅有关状态/中断的部分） 0x1 = INSEL01_DPLL1，为 DPLL1 选择输入 0 或输入 1 0x2 = INSEL01_DPLL2，为 DPLL2 选择输入 0 或输入 1 0x3 = INSEL01_DPLL3，为 DPLL3 选择输入 0 或输入 1 0x4 = 保留 0x5 = 保留 0x6 = 保留 0x7 = 保留 0x8 = 保留 0x9 = 保留 0xA = 保留 0xB = 保留 0xC = 保留 0xD = 保留 0xE = 保留 0xF = 保留 0x10 = 保留 0x11 = 保留 0x12 = 保留 0x13 = 保留 0x14 = 保留 0x15 = 保留 0x16 = 保留 0x17 = 保留 0x18 = 保留 0x19 = 保留 0x1A = 保留 0x1B = 保留 0x1C = 保留 0x1D = 保留 0x1E = 保留 0x1F = SYNC，在低至高脉冲上同步所选输出。“1”是正常的输出状态。“0”表示输出设置为 SYNC 状态。 0x20 = SYSREF_REQ，通过在低至高脉冲在适当的输出通道上，请求 SYSREF 脉冲。 0x21 = FDEV_TRIG_DPLL1，上升沿将根据 FDEV_DIR_DPLL1 触发频率变化 0x22 = FDEV_TRIG_DPLL2，上升沿将根据 FDEV_DIR_DPLL2 触发频率变化 0x23 = FDEV_TRIG_DPLL3，上升沿将根据 FDEV_DIR_DPLL3 触发频率变化 0x24 = FDEV_DIR_DPLL1，FDEV_DIR_DPLL1 将确定 FDEV 触发器的方向。0 = 负，1 = 正 0x25 = FDEV_DIR_DPLL2，FDEV_DIR_DPLL2 将确定 FDEV 触发器的方向。0 = 负，1 = 正 0x26 = FDEV_DIR_DPLL3，FDEV_DIR_DPLL3 将确定 FDEV 触发器的方向。0 = 负，1 = 正 0x27 = TEC_TRIG_SEL

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.48 R55（偏移 = 0x37）

返回到汇总表。

表 1-50. R55 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	GPIO1_IN_FLT_EN	R/W	0x0	启用 GPIO1 输入引脚抗尖峰脉冲滤波器 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-50. R55 字段说明（续）

位	字段	类型	复位	说明
5:0	GPIO1_MODE	R/W	0x0	选择 GPIO1 引脚工作模式。 ROM=Y、EEPROM=N 0x0 = STATUS 或 INT，用作状态或中断输出（请参阅有关状态/中断的部分） 0x1 = INSEL01_DPLL1，为 DPLL1 选择输入 0 或输入 1 0x2 = INSEL01_DPLL2，为 DPLL2 选择输入 0 或输入 1 0x3 = INSEL01_DPLL3，为 DPLL3 选择输入 0 或输入 1 0x4 = 保留 0x5 = 保留 0x6 = 保留 0x7 = 保留 0x8 = 保留 0x9 = 保留 0xA = 保留 0xB = 保留 0xC = 保留 0xD = 保留 0xE = 保留 0xF = 保留 0x10 = 保留 0x11 = 保留 0x12 = 保留 0x13 = 保留 0x14 = 保留 0x15 = 保留 0x16 = 保留 0x17 = 保留 0x18 = 保留 0x19 = 保留 0x1A = 保留 0x1B = 保留 0x1C = 保留 0x1D = 保留 0x1E = 保留 0x1F = SYNC，在低至高脉冲上同步所选输出。“1”是正常的输出状态。“0”表示输出设置为 SYNC 状态。 0x20 = SYSREF_REQ，通过在低至高脉冲在适当的输出通道上，请求 SYSREF 脉冲。 0x21 = FDEV_TRIG_DPLL1，上升沿将根据 FDEV_DIR_DPLL1 触发频率变化 0x22 = FDEV_TRIG_DPLL2，上升沿将根据 FDEV_DIR_DPLL2 触发频率变化 0x23 = FDEV_TRIG_DPLL3，上升沿将根据 FDEV_DIR_DPLL3 触发频率变化 0x24 = FDEV_DIR_DPLL1，FDEV_DIR_DPLL1 将确定 FDEV 触发器的方向。0 = 负，1 = 正 0x25 = FDEV_DIR_DPLL2，FDEV_DIR_DPLL2 将确定 FDEV 触发器的方向。0 = 负，1 = 正 0x26 = FDEV_DIR_DPLL3，FDEV_DIR_DPLL3 将确定 FDEV 触发器的方向。0 = 负，1 = 正 0x27 = TEC_TRIG_SEL

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.49 R56（偏移 = 0x38）

返回到汇总表。

表 1-51. R56 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	GPIO2_IN_FLT_EN	R/W	0x0	启用 GPIO2 输入引脚抗尖峰脉冲滤波器 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-51. R56 字段说明（续）

位	字段	类型	复位	说明
5:0	GPIO2_MODE	R/W	0x0	选择 GPIO2 引脚工作模式。 ROM=Y、EEPROM=N 0x0 = STATUS 或 INT，用作状态或中断输出（请参阅有关状态/中断的部分） 0x1 = INSEL01_DPLL1，为 DPLL1 选择输入 0 或输入 1 0x2 = INSEL01_DPLL2，为 DPLL2 选择输入 0 或输入 1 0x3 = INSEL01_DPLL3，为 DPLL3 选择输入 0 或输入 1 0x4 = 保留 0x5 = 保留 0x6 = 保留 0x7 = 保留 0x8 = 保留 0x9 = 保留 0xA = 保留 0xB = 保留 0xC = 保留 0xD = 保留 0xE = 保留 0xF = 保留 0x10 = 保留 0x11 = 保留 0x12 = 保留 0x13 = 保留 0x14 = 保留 0x15 = 保留 0x16 = 保留 0x17 = 保留 0x18 = 保留 0x19 = 保留 0x1A = 保留 0x1B = 保留 0x1C = 保留 0x1D = 保留 0x1E = 保留 0x1F = SYNC，在低至高脉冲上同步所选输出。“1”是正常的输出状态。“0”表示输出设置为 SYNC 状态。 0x20 = SYSREF_REQ，通过在低至高脉冲在适当的输出通道上，请求 SYSREF 脉冲。 0x21 = FDEV_TRIG_DPLL1，上升沿将根据 FDEV_DIR_DPLL1 触发频率变化 0x22 = FDEV_TRIG_DPLL2，上升沿将根据 FDEV_DIR_DPLL2 触发频率变化 0x23 = FDEV_TRIG_DPLL3，上升沿将根据 FDEV_DIR_DPLL3 触发频率变化 0x24 = FDEV_DIR_DPLL1，FDEV_DIR_DPLL1 将确定 FDEV 触发器的方向。0 = 负，1 = 正 0x25 = FDEV_DIR_DPLL2，FDEV_DIR_DPLL2 将确定 FDEV 触发器的方向。0 = 负，1 = 正 0x26 = FDEV_DIR_DPLL3，FDEV_DIR_DPLL3 将确定 FDEV 触发器的方向。0 = 负，1 = 正 0x27 = TEC_TRIG_SEL

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.50 R57（偏移 = 0x39）

返回到汇总表。

表 1-52. R57 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-52. R57 字段说明（续）

位	字段	类型	复位	说明
6:0	GPIO0_SEL	R/W	0xC	GPIO0 状态信号选择。 ROM=Y、EEPROM=N 0x0 = XO 信号丢失 (LOS) 0x1 = APLL1 锁丢失 (LOL) 0x2 = APLL2 锁丢失 (LOL) 0x3 = APLL3 锁丢失 (LOL) 0x4 = DPLL1 锁相丢失 (LOPL) 0x5 = DPLL1 频锁丢失 (LOFL) 0x6 = PLL1 LOL | DPLL1 LOPL | DPLL1 LOFL 0x7 = DPLL2 锁相丢失 (LOPL) 0x8 = DPLL2 频锁丢失 (LOFL) 0x9 = PLL2 LOL | DPLL2 LOPL | DPLL2 LOFL 0xA = DPLL3 锁相丢失 (LOPL) 0xB = DPLL3 频锁丢失 (LOFL) 0xC = PLL3 LOL | DPLL3 LOPL | DPLL3 LOFL 0xD = DPLL1 | DPLL2 | DPLL3 LOL 0xE = 中断 (INTR)。源自 INT_FLAG 寄存器位。 0xF = SPI 读回数据 (SDO) 0x10 = 保留 0x11 = 保留 0x12 = 保留 0x13 = 保留 0x14 = 保留 0x15 = DPLL1 REF0 已选择 0x16 = DPLL1 REF1 已选择 0x17 = 保留 0x18 = 保留 0x19 = 保留 0x1A = DPLL1 保持有效 0x1B = DPLL2 REF0 已选择 0x1C = DPLL2 REF1 已选择 0x1D = 保留 0x1E = 保留 0x1F = 保留 0x20 = DPLL2 保持有效 0x21 = DPLL3 REF0 已选择 0x22 = DPLL3 REF1 已选择 0x23 = 保留 0x24 = 保留 0x25 = 保留 0x26 = DPLL3 保持有效 0x27 = REF0 频率监控器 0x28 = REF1 频率监控器 0x29 = 保留 0x2A = 保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-52. R57 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 保留 0x2C = REF0 缺失时钟监控器 0x2D = REF1 缺失时钟监控器 0x2E = 保留 0x2F = 保留 0x30 = 保留 0x31 = 保留 0x32 = 保留 0x33 = 保留 0x34 = 保留 0x35 = 保留 0x36 = 保留 0x37 = 保留 0x38 = 保留 0x39 = 保留 0x3A = 保留 0x3B = REF0 相位验证监控器 0x3C = REF1 相位验证监控器 0x3D = 保留 0x3E = 保留 0x3F = 保留 0x40 = 保留 0x41 = 保留 0x42 = 保留 0x43 = 保留 0x44 = 保留 0x45 = 保留 0x46 = 保留 0x47 = 保留 0x48 = 保留 0x49 = 保留 0x4A = 保留 0x4B = 保留 0x4C = 保留 0x4D = 保留 0x4E = 保留 0x4F = 保留 0x50 = PLL1 N 分频器 2 分频 0x51 = PLL2 N 分频器 2 分频 0x52 = PLL3 N 分频器 2 分频 0x53 = PLL1 R 分频器 2 分频 0x54 = PLL2 R 分频器 2 分频 0x55 = PLL3 R 分频器 2 分频 0x56 = 保留 0x57 = 保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-52. R57 字段说明（续）

位	字段	类型	复位	说明
				0x58 = 保留 0x59 = REF0 监控器分频器输出 2 分频/REFx_DET_CLK_DIV 0x5A = REF1 监控器分频器输出 2 分频/REFx_DET_CLK_DIV 0x5B = 保留 0x5C = 保留 0x5D = 保留 0x5E = TDC1 R 分频器 2 分频 0x5F = 保留 0x60 = TDC1 FB 分频器 2 分频 0x61 = TDC2 R 分频器 2 分频 0x62 = 保留 0x63 = TDC2 FB 分频器 2 分频 0x64 = TDC3 R 分频器 2 分频 0x65 = 保留 0x66 = TDC3 FB 分频器 2 分频 0x67 = 保留 0x68 = 保留 0x69 = 保留 0x6A = 保留 0x6B = 保留 0x6C = 保留 0x6D = 保留 0x6E = 保留 0x6F = 保留 0x70 = 保留 0x71 = 保留 0x72 = 保留

1.51 R58（偏移 = 0x3A）

返回到汇总表。

表 1-53. R58 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-53. R58 字段说明（续）

位	字段	类型	复位	说明
6:0	GPIO1_SEL	R/W	0xF	GPIO1 状态信号选择。 ROM=Y、EEPROM=N 0x0 = XO 信号丢失 (LOS) 0x1 = APLL1 锁丢失 (LOL) 0x2 = APLL2 锁丢失 (LOL) 0x3 = APLL3 锁丢失 (LOL) 0x4 = DPLL1 锁相丢失 (LOPL) 0x5 = DPLL1 频锁丢失 (LOFL) 0x6 = PLL1 LOL | DPLL1 LOPL | DPLL1 LOFL 0x7 = DPLL2 锁相丢失 (LOPL) 0x8 = DPLL2 频锁丢失 (LOFL) 0x9 = PLL2 LOL | DPLL2 LOPL | DPLL2 LOFL 0xA = DPLL3 锁相丢失 (LOPL) 0xB = DPLL3 频锁丢失 (LOFL) 0xC = PLL3 LOL | DPLL3 LOPL | DPLL3 LOFL 0xD = DPLL1 | DPLL2 | DPLL3 LOL 0xE = 中断 (INTR)。源自 INT_FLAG 寄存器位。 0xF = SPI 读回数据 (SDO) 0x10 = 保留 0x11 = 保留 0x12 = 保留 0x13 = 保留 0x14 = 保留 0x15 = DPLL1 REF0 已选择 0x16 = DPLL1 REF1 已选择 0x17 = 保留 0x18 = 保留 0x19 = 保留 0x1A = DPLL1 保持有效 0x1B = DPLL2 REF0 已选择 0x1C = DPLL2 REF1 已选择 0x1D = 保留 0x1E = 保留 0x1F = 保留 0x20 = DPLL2 保持有效 0x21 = DPLL3 REF0 已选择 0x22 = DPLL3 REF1 已选择 0x23 = 保留 0x24 = 保留 0x25 = 保留 0x26 = DPLL3 保持有效 0x27 = REF0 频率监控器 0x28 = REF1 频率监控器 0x29 = 保留 0x2A = 保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-53. R58 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 保留 0x2C = REF0 缺失时钟监控器 0x2D = REF1 缺失时钟监控器 0x2E = 保留 0x2F = 保留 0x30 = 保留 0x31 = 保留 0x32 = 保留 0x33 = 保留 0x34 = 保留 0x35 = 保留 0x36 = 保留 0x37 = 保留 0x38 = 保留 0x39 = 保留 0x3A = 保留 0x3B = REF0 相位验证监控器 0x3C = REF1 相位验证监控器 0x3D = 保留 0x3E = 保留 0x3F = 保留 0x40 = 保留 0x41 = 保留 0x42 = 保留 0x43 = 保留 0x44 = 保留 0x45 = 保留 0x46 = 保留 0x47 = 保留 0x48 = 保留 0x49 = 保留 0x4A = 保留 0x4B = 保留 0x4C = 保留 0x4D = 保留 0x4E = 保留 0x4F = 保留 0x50 = PLL1 N 分频器 2 分频 0x51 = PLL2 N 分频器 2 分频 0x52 = PLL3 N 分频器 2 分频 0x53 = PLL1 R 分频器 2 分频 0x54 = PLL2 R 分频器 2 分频 0x55 = PLL3 R 分频器 2 分频 0x56 = 保留 0x57 = 保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-53. R58 字段说明（续）

位	字段	类型	复位	说明
				0x58 = 保留 0x59 = REF0 监控器分频器输出 2 分频/REFx_DET_CLK_DIV 0x5A = REF1 监控器分频器输出 2 分频/REFx_DET_CLK_DIV 0x5B = 保留 0x5C = 保留 0x5D = 保留 0x5E = TDC1 R 分频器 2 分频 0x5F = 保留 0x60 = TDC1 FB 分频器 2 分频 0x61 = TDC2 R 分频器 2 分频 0x62 = 保留 0x63 = TDC2 FB 分频器 2 分频 0x64 = TDC3 R 分频器 2 分频 0x65 = 保留 0x66 = TDC3 FB 分频器 2 分频 0x67 = 保留 0x68 = 保留 0x69 = 保留 0x6A = 保留 0x6B = 保留 0x6C = 保留 0x6D = 保留 0x6E = 保留 0x6F = 保留 0x70 = 保留 0x71 = 保留 0x72 = 保留 0x73 = 连续 SYSREF/源自所选 SYSREF DIV 的 1PPS

1.52 R59（偏移 = 0x3B）

返回到汇总表。

表 1-54. R59 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-54. R59 字段说明（续）

位	字段	类型	复位	说明
6:0	GPIO2_SEL	R/W	0xE	GPIO2 状态信号选择。 ROM=Y、EEPROM=N 0x0 = XO 信号丢失 (LOS) 0x1 = APLL1 锁丢失 (LOL) 0x2 = APLL2 锁丢失 (LOL) 0x3 = APLL3 锁丢失 (LOL) 0x4 = DPLL1 锁相丢失 (LOPL) 0x5 = DPLL1 频锁丢失 (LOFL) 0x6 = PLL1 LOL | DPLL1 LOPL | DPLL1 LOFL 0x7 = DPLL2 锁相丢失 (LOPL) 0x8 = DPLL2 频锁丢失 (LOFL) 0x9 = PLL2 LOL | DPLL2 LOPL | DPLL2 LOFL 0xA = DPLL3 锁相丢失 (LOPL) 0xB = DPLL3 频锁丢失 (LOFL) 0xC = PLL3 LOL | DPLL3 LOPL | DPLL3 LOFL 0xD = DPLL1 | DPLL2 | DPLL3 LOL 0xE = 中断 (INTR)。源自 INT_FLAG 寄存器位。 0xF = SPI 读回数据 (SDO) 0x10 = 保留 0x11 = 保留 0x12 = 保留 0x13 = 保留 0x14 = 保留 0x15 = DPLL1 REF0 已选择 0x16 = DPLL1 REF1 已选择 0x17 = 保留 0x18 = 保留 0x19 = 保留 0x1A = DPLL1 保持有效 0x1B = DPLL2 REF0 已选择 0x1C = DPLL2 REF1 已选择 0x1D = 保留 0x1E = 保留 0x1F = 保留 0x20 = DPLL2 保持有效 0x21 = DPLL3 REF0 已选择 0x22 = DPLL3 REF1 已选择 0x23 = 保留 0x24 = 保留 0x25 = 保留 0x26 = DPLL3 保持有效 0x27 = REF0 频率监控器 0x28 = REF1 频率监控器 0x29 = 保留 0x2A = 保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-54. R59 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 保留 0x2C = REF0 缺失时钟监控器 0x2D = REF1 缺失时钟监控器 0x2E = 保留 0x2F = 保留 0x30 = 保留 0x31 = 保留 0x32 = 保留 0x33 = 保留 0x34 = 保留 0x35 = 保留 0x36 = 保留 0x37 = 保留 0x38 = 保留 0x39 = 保留 0x3A = 保留 0x3B = REF0 相位验证监控器 0x3C = REF1 相位验证监控器 0x3D = 保留 0x3E = 保留 0x3F = 保留 0x40 = 保留 0x41 = 保留 0x42 = 保留 0x43 = 保留 0x44 = 保留 0x45 = 保留 0x46 = 保留 0x47 = 保留 0x48 = 保留 0x49 = 保留 0x4A = 保留 0x4B = 保留 0x4C = 保留 0x4D = 保留 0x4E = 保留 0x4F = 保留 0x50 = PLL1 N 分频器 2 分频 0x51 = PLL2 N 分频器 2 分频 0x52 = PLL3 N 分频器 2 分频 0x53 = PLL1 R 分频器 2 分频 0x54 = PLL2 R 分频器 2 分频 0x55 = PLL3 R 分频器 2 分频 0x56 = 保留 0x57 = 保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-54. R59 字段说明（续）

位	字段	类型	复位	说明
				0x58 = 保留 0x59 = REF0 监控器分频器输出 2 分频/REFx_DET_CLK_DIV 0x5A = REF1 监控器分频器输出 2 分频/REFx_DET_CLK_DIV 0x5B = 保留 0x5C = 保留 0x5D = 保留 0x5E = TDC1 R 分频器 2 分频 0x5F = 保留 0x60 = TDC1 FB 分频器 2 分频 0x61 = TDC2 R 分频器 2 分频 0x62 = 保留 0x63 = TDC2 FB 分频器 2 分频 0x64 = TDC3 R 分频器 2 分频 0x65 = 保留 0x66 = TDC3 FB 分频器 2 分频 0x67 = 保留 0x68 = 保留 0x69 = 保留 0x6A = 保留 0x6B = 保留 0x6C = 保留 0x6D = 保留 0x6E = 保留 0x6F = 保留 0x70 = 保留 0x71 = 保留 0x72 = 保留 0x73 = 连续 SYSREF/源自所选 SYSREF DIV 的 1PPS

1.53 R60（偏移 = 0x3C）

返回到汇总表。

表 1-55. R60 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	GPIO0_OPEND	R/W	0x0	GPIO0 开漏使能 ROM=Y、EEPROM=N 0x0 = CMOS 0x1 = NMOS 开漏。需要从 1.8V 至 5.5V 电源轨进行外部上拉。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-55. R60 字段说明（续）

位	字段	类型	复位	说明
4	GPIO1_OPEND	R/W	0x1	GPIO1 开漏使能 ROM=Y、EEPROM=N 0x0 = CMOS 0x1 = NMOS 开漏。需要从 1.8V 至 5.5V 电源轨进行外部上拉。
3	GPIO2_OPEND	R/W	0x0	GPIO2 开漏使能 ROM=Y、EEPROM=N 0x0 = CMOS 0x1 = NMOS 开漏。需要从 1.8V 至 5.5V 电源轨进行外部上拉。
2	GPIO0_POL	R/W	0x1	GPIO0 状态输出极性。GPIO0_STAT_POL 位定义了出现在 GPIO0 输出上的极性信息。如果 GPIO0_STAT_POL 设置为 1，则 GPIO0 为高电平有效。如果 GPIO0_STAT_POL 为 0，则 GPIO0 为低电平有效。 ROM=Y、EEPROM=N 0x0 = 高电平有效 0x1 = 低电平有效
1	GPIO1_POL	R/W	0x0	GPIO1 状态输出极性。GPIO1_STAT_POL 位定义了出现在 GPIO1 输出上的极性信息。如果 GPIO1_STAT_POL 设置为 1，则 GPIO1 为高电平有效。如果 GPIO1_STAT_POL 为 0，则 GPIO1 为低电平有效。 ROM=Y、EEPROM=N 0x0 = 高电平有效 0x1 = 低电平有效
0	GPIO2_POL	R/W	0x0	GPIO2 状态输出极性。GPIO2_STAT_POL 位定义了出现在 GPIO2 输出上的极性信息。如果 GPIO2_STAT_POL 设置为 1，则 GPIO2 为高电平有效。如果 GPIO2_STAT_POL 为 0，则 GPIO2 为低电平有效。 ROM=Y、EEPROM=N 0x0 = 高电平有效 0x1 = 低电平有效

1.54 R61（偏移 = 0x3D）

返回到汇总表。

表 1-56. R61 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-56. R61 字段说明（续）

位	字段	类型	复位	说明
4:2	GPIO_SYSREF_SEL	R/W	0x0	选择用于 GPIO 输出的 SYSREF 分频器输出。当 GPIOx_SEL 选择 SYSREF 分频器时，这是 GPIO 上的 SYSREF 分频器输出。此信号是连续的。这可用于将 1PPS 或 8kHz 等低频输出作为 3.3V LVCMOS 信号。选择 SYSREF 分频器输出应在静态数字延迟之后，但在模拟和数字延迟和脉冲发生器之前。 ROM=Y、EEPROM=N 0x0 = OUT_0_1 0x1 = OUT_4_5 0x2 = OUT_6_7 0x3 = OUT_8_9 0x4 = OUT_10_11 0x5 = OUT_12_13 0x6 = NA 0x7 = NA
1	MUTE_DPLL3_PHLOCK	R/W	0x0	锁相期间启用 DPLL3 静音。在达到锁定状态后，静音输出将开始进行无干扰计时。即使 DPLL3_EN = 0，PLL3 输出也将被静音。 ROM=Y、EEPROM=Y
0	MUTE_DPLL3_FRLOCK	R/W	0x0	DPLL 锁定期间启用 DPLL3 静音。在达到锁定状态后，静音输出将开始进行无干扰计时。即使 DPLL3_EN = 0，PLL3 输出也将被静音。 ROM=Y、EEPROM=Y

1.55 R62（偏移 = 0x3E）

返回到汇总表。

表 1-57. R62 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	MUTE_DPLL2_PHLOCK	R/W	0x0	锁相期间启用 DPLL2 静音。在达到锁定状态后，静音输出将开始进行无干扰计时。即使 DPLL2_EN = 0，PLL2 输出也将被静音。 ROM=Y、EEPROM=Y
4	MUTE_DPLL2_FRLOCK	R/W	0x0	DPLL 锁定期间启用 DPLL2 静音。在达到锁定状态后，静音输出将开始进行无干扰计时。即使 DPLL2_EN = 0，PLL2 输出也将被静音。 ROM=Y、EEPROM=Y
3	MUTE_APLL2_LOCK	R/W	0x0	PLL 锁定期间启用 APLL2 静音。在达到锁定状态后，静音输出将开始进行无干扰计时。 ROM=Y、EEPROM=Y
2	MUTE_DPLL1_PHLOCK	R/W	0x0	锁相期间启用 DPLL1 静音。在达到锁定状态后，静音输出将开始进行无干扰计时。 ROM=Y、EEPROM=Y
1	MUTE_DPLL1_FRLOCK	R/W	0x0	DPLL 锁定期间启用 DPLL1 静音。在达到锁定状态后，静音输出将开始进行无干扰计时。 ROM=Y、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-57. R62 字段说明（续）

位	字段	类型	复位	说明
0	MUTE_APLL1_LOCK	R/W	0x0	PLL 锁定期间启用 APLL1 静音。在达到锁定状态后，静音输出将开始进行无干扰计时。 ROM=Y、EEPROM=Y

1.56 R63（偏移 = 0x3F）

返回到汇总表。

表 1-58. R63 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	XO_FDET_BYP	R/W	0x0	频率检测器旁路。当 XO_FDET_BYP 设置为 1 时，XO 频率检测器的输出将被忽略。 ROM=Y、EEPROM=N
3:0	XO_ITYPE	R/W	0x0	XO 接口类型控制。 ROM=Y、EEPROM=Y 0x0 = 直流（外部项） 0x1 = 交流（外部项） 0x3 = 交流（内部 100Ω 至 GND） 0x4 = 直流（内部 50Ω 至 GND） 0x5 = 交流（内部 50Ω 至 GND） 0x8 = LVCMOS 0xC = LVCMOS（内部 50Ω）

1.57 R64（偏移 = 0x40）

返回到汇总表。

表 1-59. R64 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	XO_OUT_BUF_EN	R/W	0x9	位位置启用 XO 输出缓冲器路径，以便： [0] XO 频率检测器 [1] APLL1 REF [2] APLL2 REF [3] APLL3 REF 和 [4] OUT0_1 ROM=Y、EEPROM=Y

Copyright © 2025 Texas Instruments Incorporated

1.58 R67（偏移 = 0x43）

返回到汇总表。

表 1-60. R67 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	REF1_ITYPE	R/W	0x0	REF1 接口类型控件。 ROM=Y、EEPROM=N 0x0 = DIFFin、外部直流、外部项 0x1 = DIFFin、外部交流、外部项 0x2 = DIFFin、外部直流、内部 100Ω 差分 0x3 = DIFFin、外部交流、内部 100Ω 差分 0x4 = DIFFin、外部直流、内部 50Ω 至 GND 0x5 = DIFFin、外部交流、内部 50Ω 至 GND 0x8 = CMOS、外部直流、内部交流耦合、70mV 裕度 0xC = S-E、外部直流、内部交流耦合、70mV 裕度、内部 50Ω 至 GND 0x18 = CMOS、外部直流、内部直流耦合、150mV 磁滞 0x23 = DIFFin、外部交流/直流、内部 100Ω 差分、210mV 裕度 0x28 = CMOS、外部直流、内部交流耦合、210mV 裕度 0x38 = CMOS、外部直流、内部直流耦合、0mV 磁滞

1.59 R68（偏移 = 0x44）

返回到汇总表。

表 1-61. R68 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	REF0_ITYPE	R/W	0x0	REF0 接口类型控件。 ROM=Y、EEPROM=N 0x0 = DIFFin、外部直流、外部项 0x1 = DIFFin、外部交流、外部项 0x2 = DIFFin、外部直流、内部 100Ω 差分 0x3 = DIFFin、外部交流、内部 100Ω 差分 0x4 = DIFFin、外部直流、内部 50Ω 至 GND 0x5 = DIFFin、外部交流、内部 50Ω 至 GND 0x8 = CMOS、外部直流、内部交流耦合、70mV 裕度 0xC = S-E、外部直流、内部交流耦合、70mV 裕度、内部 50Ω 至 GND 0x18 = CMOS、外部直流、内部直流耦合、150mV 磁滞 0x23 = DIFFin、外部交流/直流、内部 100Ω 差分、210mV 裕度 0x28 = CMOS、外部直流、内部交流耦合、210mV 裕度 0x38 = CMOS、外部直流、内部直流耦合、0mV 磁滞

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.60 R70（偏移 = 0x46）

返回到汇总表。

表 1-62. R70 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	STATUS_MUX_DIV2_EN	R/W	0x0	为状态多路复用器调试信号启用所有 DivideBy2 时钟 ROM=N、EEPROM=N

1.61 R75（偏移 = 0x4B）

返回到汇总表。

表 1-63. R75 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	TDC3_ZDM_BYPASS_FB_DIV	R/W	0x0	选择 TDC3 反馈输入源。 0 = FB_DIV（正常模式或 ZDM） 1 = 旁路 FBDIV (ZDM) ROM=Y，EEPROM=N 0x0 = 选择 FB 分频器 0x1 = 旁路 FB 分频器
5	TDC3_ZDM_FB_PRE_BYP	R/W	0x0	搭配使用 ZDM 与 DPLL3 时，绕过 TDC3 反馈分频器。 ROM=Y、EEPROM=N 0x0 = 选择 FB 预分频器 0x1 = 旁路 FB 预分频器
4:3	TDC3_IN_SEL	R/W	0x3	选择 TDC3 零延迟输入 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = OUT_10_11_ZD_FB 0x2 = OUT_0_1_ZD_FB 0x3 = VCO3 直接（ZDM 已禁用）
2:0	TDC3_IN_DRV_SEL	R/W	0x2	启用零延迟输入多路复用器输出 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = 保留 0x2 = 禁用 ZDM 0x3 = 保留 0x4 = 保留 0x5 = 启用 ZDM 0x6 = 保留 0x7 = 保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.62 R76（偏移 = 0x4C）

返回到汇总表。

表 1-64. R76 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	TDC2_ZDM_BYPASS_FB_DIV	R/W	0x0	选择 TDC2 反馈输入源。 0 = FB_DIV（正常模式或 ZDM） 1 = 旁路 FBDIV (ZDM) ROM=Y，EEPROM=N 0x0 = 选择 FB 分频器 0x1 = 旁路 FB 分频器
5	TDC2_ZDM_FB_PRE_BYP	R/W	0x0	搭配使用 ZDM 与 DPLL2 时，绕过 TDC2 反馈分频器。 ROM=Y、EEPROM=N 0x0 = 选择 FB 预分频器 0x1 = 旁路 FB 预分频器
4:3	TDC2_IN_SEL	R/W	0x3	选择零延迟输入 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = OUT_4_5_ZD_FB 0x2 = OUT_0_1_ZD_FB 0x3 = VCO2 直接（ZDM 已禁用）
2:0	TDC2_IN_DRV_SEL	R/W	0x2	启用零延迟输入多路复用器输出 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = 保留 0x2 = 禁用 ZDM 0x3 = 保留 0x4 = 保留 0x5 = 启用 ZDM 0x6 = 保留 0x7 = 保留

1.63 R77（偏移 = 0x4D）

返回到汇总表。

表 1-65. R77 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-65. R77 字段说明（续）

位	字段	类型	复位	说明
6	TDC1_ZDM_BYPASS_FB_DIV	R/W	0x0	选择 TDC1 反馈输入源。 0 = FB_DIV（正常模式或 ZDM） 1 = 旁路 FBDIV (ZDM) ROM=Y，EEPROM=N 0x0 = 选择 FB 分频器 0x1 = 旁路 FB 分频器
5	TDC1_ZDM_FB_PRE_BYP	R/W	0x0	搭配使用 ZDM 与 DPLL1 时，绕过 TDC1 反馈分频器。 ROM=Y、EEPROM=N 0x0 = 选择 FB 预分频器 0x1 = 旁路 FB 预分频器
4:3	TDC1_IN_SEL	R/W	0x3	针对零延迟模式选择要反馈的输出组。 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = 保留 0x2 = OUT_0_1_ZD_FB 0x3 = VCO1 直接（ZDM 已禁用）
2:0	TDC1_IN_DRV_SEL	R/W	0x2	启用零延迟输入多路复用器输出 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = 保留 0x2 = 禁用 ZDM 0x3 = 保留 0x4 = 保留 0x5 = 启用 ZDM 0x6 = 保留 0x7 = 保留

1.64 R78（偏移 = 0x4E）

返回到汇总表。

表 1-66. R78 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	REF_OUT01_EN	R/W	0x0	REF 至 OUT0_1 使能。启用参考时钟（由 REF_2OUT01_SEL 选择）的路径，以便可在 OUT0_1 处选择。 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-66. R78 字段说明（续）

位	字段	类型	复位	说明
4:0	REF_OUT01_SEL	R/W	0x0	REF 至 OUT0_1 选择。选择将馈送到 OUT0_1 输入的参考时钟（如果 REF_2OUT01_EN 启用了路径）。 ROM=Y、EEPROM=N 0x0 = OFF 0x1 = REF0 0x2 = REF1

1.65 R79（偏移 = 0x4F）

返回到汇总表。

表 1-67. R79 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	REF0_EARLY_DET_EN	R/W	0x1	REF0 早期时钟检测使能 ROM=Y、EEPROM=N
4	REF0_PH_VALID_EN	R/W	0x0	REF0 相位验证使能 ROM=Y、EEPROM=N
3	REF0_VALTMR_EN	R/W	0x1	REF0 验证计时器使能 ROM=Y、EEPROM=N
2	REF0_PPM_EN	R/W	0x1	REF0 频率 ppm 使能 ROM=Y、EEPROM=N
1	REF0_MISSCLK_EN	R/W	0x1	REF0 缺失时钟检测使能 ROM=Y、EEPROM=N
0	RESERVED	R	0x0	保留

1.66 R80（偏移 = 0x50）

返回到汇总表。

表 1-68. R80 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	REF1_EARLY_DET_EN	R/W	0x1	REF1 早期时钟检测使能 ROM=Y、EEPROM=N
4	REF1_PH_VALID_EN	R/W	0x0	REF1 相位验证使能 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-68. R80 字段说明（续）

位	字段	类型	复位	说明
3	REF1_VALTMR_EN	R/W	0x1	REF1 验证计时器使能 ROM=Y、EEPROM=N
2	REF1_PPM_EN	R/W	0x1	REF1 频率 ppm 使能 ROM=Y、EEPROM=N
1	REF1_MISSCLK_EN	R/W	0x1	REF1 缺失时钟检测使能 ROM=Y、EEPROM=N
0	RESERVED	R	0x0	保留

1.67 R83（偏移 = 0x53）

返回到汇总表。

表 1-69. R83 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:2	REF1_DET_CLK_DIV	R/W	0x2	REF1 时钟检测器分频器。位 0 控制分频值（0=Div4、1=Div16）。如果设置了位 1，则会绕过分频器。 ROM=Y、EEPROM=N 0x0 = 4 分频 0x1 = 16 分频 0x2 = 旁路 0x3 = 旁路（保留）
1:0	REF0_DET_CLK_DIV	R/W	0x2	REF0 时钟检测器分频器。位 0 控制分频值（0=Div4、1=Div16）。如果设置了位 1，则会绕过分频器。 ROM=Y、EEPROM=N 0x0 = 4 分频 0x1 = 16 分频 0x2 = 旁路 0x3 = 旁路（保留）

1.68 R84（偏移 = 0x54）

返回到汇总表。

表 1-70. R84 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	REF0_MISSCLK_DIV_21:16	R/W	0x0	请参阅寄存器 86

Copyright © 2025 Texas Instruments Incorporated

1.69 R85（偏移 = 0x55）

返回到汇总表。

表 1-71. R85 字段说明

位	字段	类型	复位	说明
7:0	REF0_MISSCLK_DIV_15:8	R/W	0x0	请参阅寄存器 86

1.70 R86（偏移 = 0x56）

返回到汇总表。

表 1-72. R86 字段说明

位	字段	类型	复位	说明
7:0	REF0_MISSCLK_DIV	R/W	0x36	REF0 缺失时钟检测器分频器。21 位分频值。应等于 VCO3/2 与 REF0 或 VCO2/5 与 REF0 之比（由 REF0_MISSCLK_VCOSEL 选择决定），并为上限添加一些偏移。 ROM=Y、EEPROM=N

1.71 R87（偏移 = 0x57）

返回到汇总表。

表 1-73. R87 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	REF1_MISSCLK_DIV_21:16	R/W	0x0	请参阅寄存器 89

1.72 R88（偏移 = 0x58）

返回到汇总表。

表 1-74. R88 字段说明

位	字段	类型	复位	说明
7:0	REF1_MISSCLK_DIV_15:8	R/W	0x0	请参阅寄存器 89

1.73 R89（偏移 = 0x59）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-75. R89 字段说明

位	字段	类型	复位	说明
7:0	REF1_MISSCLK_DIV	R/W	0x36	REF1 缺失时钟检测器分频器。21 位分频值。应等于 VCO3/2 与 REF1 或 VCO2/5 与 REF0 之比（由 REF1_MISSCLK_VCOSEL 选择决定），并为上限添加一些偏移。 ROM=Y、EEPROM=N

1.74 R96（偏移 = 0x60）

返回到汇总表。

表 1-76. R96 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:1	RESERVED	R	0x0	保留
0	REF0_MISSCLK_VCOSEL	R/W	0x0	为所有基准选择缺失/早期时钟检测器 VCO。还选择 TEC 时钟源。 ROM=Y、EEPROM=N 0x0 = VCO3 0x1 = VCO2

1.75 R97（偏移 = 0x61）

返回到汇总表。

表 1-77. R97 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	REF0_EARLY_CLK_DIV_21:16	R/W	0x0	请参阅寄存器 99

1.76 R98（偏移 = 0x62）

返回到汇总表。

表 1-78. R98 字段说明

位	字段	类型	复位	说明
7:0	REF0_EARLY_CLK_DIV_15:8	R/W	0x0	请参阅寄存器 99

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.77 R99（偏移 = 0x63）

返回到汇总表。

表 1-79. R99 字段说明

位	字段	类型	复位	说明
7:0	REF0_EARLY_CLK_DIV	R/W	0x2E	REF0 早期时钟检测器分频器。21 位分频值。应等于 VCO3/2 与 REF0 或 VCO2/5 与 REF0 之比（由 REF0_MISSCLK_VCOSEL 选择决定），并为下限减去一些偏移。 ROM=Y、EEPROM=N

1.78 R100（偏移 = 0x64）

返回到汇总表。

表 1-80. R100 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	REF1_EARLY_CLK_DIV_21:16	R/W	0x0	请参阅寄存器 102

1.79 R101（偏移 = 0x65）

返回到汇总表。

表 1-81. R101 字段说明

位	字段	类型	复位	说明
7:0	REF1_EARLY_CLK_DIV_15:8	R/W	0x0	请参阅寄存器 102

1.80 R102（偏移 = 0x66）

返回到汇总表。

表 1-82. R102 字段说明

位	字段	类型	复位	说明
7:0	REF1_EARLY_CLK_DIV	R/W	0x2E	REF1 早期时钟检测器分频器。21 位分频值。应等于 VCO3/2 与 REF1 或 VCO2/5 与 REF1 之比（由 REF0_MISSCLK_VCOSEL 选择决定），并为下限减去一些偏移。 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.81 R109（偏移 = 0x6D）

返回到汇总表。

表 1-83. R109 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	REF0_PPM_MIN_14:8	R/W	0x0	请参阅寄存器 110

1.82 R110（偏移 = 0x6E）

返回到汇总表。

表 1-84. R110 字段说明

位	字段	类型	复位	说明
7:0	REF0_PPM_MIN	R/W	0xE	REF0 频率 PPM 下限 ROM=Y、EEPROM=N

1.83 R111（偏移 = 0x6F）

返回到汇总表。

表 1-85. R111 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	REF0_PPM_MAX_14:8	R/W	0x0	请参阅寄存器 112

1.84 R112（偏移 = 0x70）

返回到汇总表。

表 1-86. R112 字段说明

位	字段	类型	复位	说明
7:0	REF0_PPM_MAX	R/W	0x14	REF0 频率 PPM 上限 ROM=Y、EEPROM=N

1.85 R113（偏移 = 0x71）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-87. R113 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	REF1_PPM_MIN_14:8	R/W	0x0	请参阅寄存器 114

1.86 R114（偏移 = 0x72）

返回到汇总表。

表 1-88. R114 字段说明

位	字段	类型	复位	说明
7:0	REF1_PPM_MIN	R/W	0xE	REF1 频率 PPM 下限 ROM=Y、EEPROM=N

1.87 R115（偏移 = 0x73）

返回到汇总表。

表 1-89. R115 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	REF1_PPM_MAX_14:8	R/W	0x0	请参阅寄存器 116

1.88 R116（偏移 = 0x74）

返回到汇总表。

表 1-90. R116 字段说明

位	字段	类型	复位	说明
7:0	REF1_PPM_MAX	R/W	0x14	REF1 频率 PPM 上限 ROM=Y、EEPROM=N

1.89 R125（偏移 = 0x7D）

返回到汇总表。

表 1-91. R125 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-91. R125 字段说明 （续）

位	字段	类型	复位	说明
6:4	RESERVED	R	0x0	保留
3:0	REF0_CNTSTRT_27:24	R/W	0x0	请参阅寄存器 128

1.90 R126（偏移 = 0x7E）

返回到汇总表。

表 1-92. R126 字段说明

位	字段	类型	复位	说明
7:0	REF0_CNTSTRT_23:16	R/W	0x1	请参阅寄存器 128

1.91 R127（偏移 = 0x7F）

返回到汇总表。

表 1-93. R127 字段说明

位	字段	类型	复位	说明
7:0	REF0_CNTSTRT_15:8	R/W	0x96	请参阅寄存器 128

1.92 R128（偏移 = 0x80）

返回到汇总表。

表 1-94. R128 字段说明

位	字段	类型	复位	说明
7:0	REF0_CNTSTRT	R/W	0xE7	28 位 REF0 PPM 检测计数器。REF0 按 REF0_CNTSTRT 值减少计数器复位。当这个值变为 0 时，由 REF0_HOLD_CNTSTRT 引起的计数器复位属于错误，并且该错误可用于了解频率精度。 ROM=Y、EEPROM=N

1.93 R129（偏移 = 0x81）

返回到汇总表。

表 1-95. R129 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-95. R129 字段说明 （续）

位	字段	类型	复位	说明
3:0	REF0_HOLD_CNTSTRT_27:24	R/W	0x0	请参阅寄存器 132

1.94 R130（偏移 = 0x82）

返回到汇总表。

表 1-96. R130 字段说明

位	字段	类型	复位	说明
7:0	REF0_HOLD_CNTSTRT_23:16	R/W	0x3	请参阅寄存器 132

1.95 R131（偏移 = 0x83）

返回到汇总表。

表 1-97. R131 字段说明

位	字段	类型	复位	说明
7:0	REF0_HOLD_CNTSTRT_15:8	R/W	0xD	请参阅寄存器 132

1.96 R132（偏移 = 0x84）

返回到汇总表。

表 1-98. R132 字段说明

位	字段	类型	复位	说明
7:0	REF0_HOLD_CNTSTRT	R/W	0x41	28 位 REF0 PPM 检测计数器。XO 会减少 REF0_HOLD_CNTSTRT 引起的计数器复位。当 REF0_CNTSTRT 计数器复位值变为 0 时，REF0_HOLD_CNTSTRT 计数器复位值包含可确定 PPM 误差的时间误差。 ROM=Y、EEPROM=N

1.97 R133（偏移 = 0x85）

返回到汇总表。

表 1-99. R133 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:4	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-99. R133 字段说明 （续）

位	字段	类型	复位	说明
3:0	REF1_CNTSTRT_27:24	R/W	0x0	请参阅寄存器 136

1.98 R134（偏移 = 0x86）

返回到汇总表。

表 1-100. R134 字段说明

位	字段	类型	复位	说明
7:0	REF1_CNTSTRT_23:16	R/W	0x1	请参阅寄存器 136

1.99 R135（偏移 = 0x87）

返回到汇总表。

表 1-101. R135 字段说明

位	字段	类型	复位	说明
7:0	REF1_CNTSTRT_15:8	R/W	0x96	请参阅寄存器 136

1.100 R136（偏移 = 0x88）

返回到汇总表。

表 1-102. R136 字段说明

位	字段	类型	复位	说明
7:0	REF1_CNTSTRT	R/W	0xE7	28 位 REF1 PPM 检测计数器。REF1 按 REF1_CNTSTRT 值减少计数器复位。当这个值变为 0 时，由 REF1_HOLD_CNTSTRT 引起的计数器复位属于错误，并且该错误可用于了解频率精度。 ROM=Y、EEPROM=N

1.101 R137（偏移 = 0x89）

返回到汇总表。

表 1-103. R137 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-103. R137 字段说明（续）

位	字段	类型	复位	说明
3:0	REF1_HOLD_CNTSTRT_27:24	R/W	0x0	请参阅寄存器 140

1.102 R138（偏移 = 0x8A）

返回到汇总表。

表 1-104. R138 字段说明

位	字段	类型	复位	说明
7:0	REF1_HOLD_CNTSTRT_23:16	R/W	0x3	请参阅寄存器 140

1.103 R139（偏移 = 0x8B）

返回到汇总表。

表 1-105. R139 字段说明

位	字段	类型	复位	说明
7:0	REF1_HOLD_CNTSTRT_15:8	R/W	0xD	请参阅寄存器 140

1.104 R140（偏移 = 0x8C）

返回到汇总表。

表 1-106. R140 字段说明

位	字段	类型	复位	说明
7:0	REF1_HOLD_CNTSTRT	R/W	0x41	28 位 REF1 PPM 检测计数器。XO 会减少 REF1_HOLD_CNTSTRT 引起的计数器复位。当 REF1_CNTSTRT 计数器复位值变为 0 时，REF1_HOLD_CNTSTRT 计数器复位值包含可确定 PPM 误差的时间误差。 ROM=Y、EEPROM=N

1.105 R157（偏移 = 0x9D）

返回到汇总表。

表 1-107. R157 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-107. R157 字段说明（续）

位	字段	类型	复位	说明
4:0	REF0VLDTMR	R/W	0xA	REF0 验证计时器。在 IN0/REF0 被视为有效之前，所有选定的验证都必须在所选时间段内有效。 ROM=Y、EEPROM=N 0x0 = 0.1ms 0x1 = 0.2ms 0x2 = 0.4ms 0x3 = 0.8ms 0x4 = 1.6ms 0x5 = 3.2ms 0x6 = 6.4ms 0x7 = 12.8ms 0x8 = 25.6ms 0x9 = 51.2ms 0xA = 102.4ms 0xB = 204.8ms 0xC = 409.6ms 0xD = 819.2ms 0xE = 1.6s 0xF = 3.3s 0x10 = 6.6s 0x11 = 13.1s 0x12 = 26.2s 0x13 = 52.4s 0x14 = 1.7min 0x15 = 3.5min 0x16 = 7.0min 0x17 = 14.0min 0x18 = 28.0min 0x19 = 55.9min 0x1A = 1.9hr 0x1B = 3.7hr 0x1C = 7.5hr 0x1D = 14.9hr 0x1E = 29.8hr 0x1F = 59.7hr

1.106 R158（偏移 = 0x9E）

返回到汇总表。

表 1-108. R158 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-108. R158 字段说明（续）

位	字段	类型	复位	说明
4:0	REF1VLDTMR	R/W	0xA	REF1 验证计时器。在 IN1/REF1 被视为有效之前，所有选定的验证都必须在所选时间段内有效。 ROM=Y、EEPROM=N 0x0 = 0.1ms 0x1 = 0.2ms 0x2 = 0.4ms 0x3 = 0.8ms 0x4 = 1.6ms 0x5 = 3.2ms 0x6 = 6.4ms 0x7 = 12.8ms 0x8 = 25.6ms 0x9 = 51.2ms 0xA = 102.4ms 0xB = 204.8ms 0xC = 409.6ms 0xD = 819.2ms 0xE = 1.6s 0xF = 3.3s 0x10 = 6.6s 0x11 = 13.1s 0x12 = 26.2s 0x13 = 52.4s 0x14 = 1.7min 0x15 = 3.5min 0x16 = 7.0min 0x17 = 14.0min 0x18 = 28.0min 0x19 = 55.9min 0x1A = 1.9hr 0x1B = 3.7hr 0x1C = 7.5hr 0x1D = 14.9hr 0x1E = 29.8hr 0x1F = 59.7hr

1.107 R161（偏移 = 0xA1）

返回到汇总表。

表 1-109. R161 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-109. R161 字段说明（续）

位	字段	类型	复位	说明
5:0	REF0_PH_VALID_THR_13:8	R/W	0x0	REF0 相位验证阈值 ROM=Y、EEPROM=N

1.108 R162（偏移 = 0xA2）

返回到汇总表。

表 1-110. R162 字段说明

位	字段	类型	复位	说明
7:0	REF0_PH_VALID_THR	R/W	0x0	REF0 相位验证阈值 ROM=Y、EEPROM=N

1.109 R163（偏移 = 0xA3）

返回到汇总表。

表 1-111. R163 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	REF1_PH_VALID_THR_13:8	R/W	0x0	REF1 相位验证阈值 ROM=Y、EEPROM=N

1.110 R164（偏移 = 0xA4）

返回到汇总表。

表 1-112. R164 字段说明

位	字段	类型	复位	说明
7:0	REF1_PH_VALID_THR	R/W	0x0	REF1 相位验证阈值 ROM=Y、EEPROM=N

1.111 R170（偏移 = 0xAA）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-113. R170 字段说明

位	字段	类型	复位	说明
7:0	NVMSCRC	R	0x0	NVM 存储的 CRC ROM=N、EEPROM=N

1.112 R171（偏移 = 0xAB）

返回到汇总表。

表 1-114. R171 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	REGCOMMIT	R/WSC	0x0	将 SRAM 中也存在的字段复制到 SRAM 存储器。当传输完成时，REGCOMMIT 位自动清零。接下来，可执行 EEPROM 编程操作以更新 NVM EEPROM。编程以更改 NVM 配置文件时，建议切换 PD# 以确保默认条件，更改所需字段，然后将 REGCOMMIT 位置为有效。 ROM=N、EEPROM=N
5	NVMCRCERR	R	0x0	NVM CRC 错误指示。在器件配置期间，如果从片上 EEPROM 读回时检测到 CRC 错误，则 NVMCRCERR 位会设置为 1。 ROM=N、EEPROM=N
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	NVMBUSY	R	0x0	NVM 程序繁忙指示。在片上 EEPROM 擦除/编程周期，NVMBUSY 位为 1。而当 NVMBUSY 为 1 时，片上 EEPROM 无法访问。在 NVMBUSY 置为有效期间，切换 PD# 或断电会损坏 EEPROM。 ROM=N、EEPROM=N
1	NVMERASE	R/WSC	0x0	NVM 擦除开始。NVMERASE 位用于启动片上 EEPROM 擦除周期。仅当紧接在 NVMUNLK 寄存器中填写适当代码之后的是 I2C/SMBus 事务时，才会启动擦除周期。NVMERASE 位会自动清零。
0	NVMPROG	R/WSC	0x0	NVM 程序启动。NVMPROG 位用于开启片上 EEPROM 编程周期。仅当紧接在 NVMUNLK 寄存器中填写适当代码之后的是 I2C/SMBus 事务时，才会启动编程周期。NVMPROG 位会自动清零。

1.113 R172（偏移 = 0xAC）

返回到汇总表。

表 1-115. R172 字段说明

位	字段	类型	复位	说明
7:0	NVMLCRC	R	0x0	NVM 实时 CRC ROM=N、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.114 R173（偏移 = 0xAD）

返回到汇总表。

表 1-116. R173 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	MEMADR_12:8	R/W	0x0	请参阅寄存器 174

1.115 R174（偏移 = 0xAE）

返回到汇总表。

表 1-117. R174 字段说明

位	字段	类型	复位	说明
7:0	MEMADR	R/W	0x0	存储器地址。MEMADR 值用于确定访问片上存储器的起始地址。这一相同的 MEMADR 值可用于共享相同存储器映射和 ROM 访问的 EEPROM 和 SRAM 访问。 NVMDAT 字段用于对 EEPROM 执行读写操作。 RAMDAT 字段用于对 SRAM 执行读写操作。 ROMDAT 字段用于对 ROM 执行读写操作。

1.116 R175（偏移 = 0xAF）

返回到汇总表。

表 1-118. R175 字段说明

位	字段	类型	复位	说明
7:0	NVMDAT	R/W	0x0	EEPROM 读取数据。I2C/SMBus 读取事务首次访问 NVMDAT 寄存器地址时，无论是因为该地址是明确的目标地址还是因为地址自动递增，读取事务都会返回位于 MEMADR 寄存器指定地址的 EEPROM 数据。属于同一事务的任何额外读取都会导致 EEPROM 地址递增，并且将返回下一个 EEPROM 数据字节。I2C/SMBus 地址将不再自动递增，即 I2C/SMBus 地址将在第一次访问后锁定到 NVMDAT 寄存器。对 NVMDAT 寄存器的访问将在当前 I2C/SMBus 事务结束时终止。 ROM=N、EEPROM=N

1.117 R176（偏移 = 0xB0）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-119. R176 字段说明

位	字段	类型	复位	说明
7:0	RAMDAT	R/W	0x0	RAM 读取/写入数据。当 I2C/SMBus 读取或写入事务首次访问 RAMDAT 寄存器地址时，无论是因为该地址是明确的目标地址还是因为地址自动递增，读取事务都会返回位于 MEMADR 寄存器指定地址的 RAM 数据，并且写入事务将导致当前 I2C/SMBus 数据写入 MEMADR 寄存器指定的地址。同一事务中的任何额外访问都会导致 SRAM 地址递增，并且读取或写入访问将发生在下一个 SRAM 地址。I2C/SMBus 地址将不再自动递增（即 I2C/SMBus 地址将在首次访问后锁定到 RAMDAT 寄存器）。对 RAMDAT 寄存器的访问将在当前 I2C/SMBus 事务结束时终止。 ROM=N、EEPROM=N

1.118 R180（偏移 = 0xB4）

返回到汇总表。

表 1-120. R180 字段说明

位	字段	类型	复位	说明
7:0	NVMUNLK	R/W	0x0	NVM 程序解锁。NVMUNLK 寄存器必须在设置 NVMERASE 和 NVMPROG 位之前立即写入，否则将不会触发擦除/编程周期。NVMUNLK 必须写入值 0xEA。 ROM=N、EEPROM=N

1.119 R223（偏移 = 0xDF）

返回到汇总表。

表 1-121. R223 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:3	DPLL1_REF0_AUTO_PRTY	R/W	0x0	自动切换的 REF0 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 REF0 设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-121. R223 字段说明（续）

位	字段	类型	复位	说明
2:0	DPLL1_REF1_AUTO_PRTY	R/W	0x0	自动切换的 REF1 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 REF1 设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th

1.120 R225（偏移 = 0xE1）

返回到汇总表。

表 1-122. R225 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:3	DPLL1_REF4_AUTO_PRTY	R/W	0x0	自动切换的 REF4 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 APLL2 REF4 反馈设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th
2:0	DPLL1_REF5_AUTO_PRTY	R/W	0x0	自动切换的 REF5 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 APLL3 REF5 反馈设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th

Copyright © 2025 Texas Instruments Incorporated

1.121 R226（偏移 = 0xE2）

返回到汇总表。

表 1-123. R226 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5:3	DPLL1_MAN_REFSEL	R/W	0x0	DPLL1 手动基准选择模式。确定如何选择手动选择的基准。如果设置为“1”，手动选择的基准将取自 GPIO 输入引脚。如果设置为“0”，手动选择的基准将取自 ROM=Y、EEPROM=N 0x0 = REF0 0x1 = REF1 0x2 = 保留 0x3 = 保留 0x4 = PLL2 0x5 = PLL3
2	DPLL1_MAN_SWITCH_PIN_MODE	R/W	0x0	DPLL1 手动基准选择模式。确定如何选择手动选择的基准。如果设置为“1”，手动选择的基准将取自 GPIO 输入引脚。如果设置为“0”，手动选择的基准将取自寄存器。 ROM=Y、EEPROM=N 0x0 = 寄存器 0x1 = 引脚
1:0	DPLL1_SWITCH_MODE	R/W	0x1	DPLL1 基准切换模式。在自动非还原、自动还原、带自动回退的手动选择和带自动保持的手动选择模式之间进行选择。 ROM=Y、EEPROM=N 0x0 = 自动非还原 0x1 = 自动还原 0x2 = 手动回退 0x3 = 手动保持

1.122 R227（偏移 = 0xE3）

返回到汇总表。

表 1-124. R227 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-124. R227 字段说明（续）

位	字段	类型	复位	说明
5:0	DPLL1_REFSEL_STAT	R	0x0	报告 DPLL1 的选定基准 ROM=N、EEPROM=N 0x0 = 保持 0x1 = REF0 0x2 = REF1 0x4 = 保留 0x8 = 保留 0x10 = APLL2 0x20 = APLL3

1.123 R228（偏移 = 0xE4）

返回到汇总表。

表 1-125. R228 字段说明

位	字段	类型	复位	说明
7	DPLL1_LOCKDET_PPM_EN	R/W	0x0	DPLL 频锁检测使能 ROM=Y、EEPROM=N
6:0	DPLL1_LOCKDET_PPM_MAX_14:8	R/W	0x0	请参阅寄存器 229

1.124 R229（偏移 = 0xE5）

返回到汇总表。

表 1-126. R229 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LOCKDET_PPM_MAX	R/W	0xA	DPLL 频锁检测锁定阈值 ROM=Y、EEPROM=N

1.125 R230（偏移 = 0xE6）

返回到汇总表。

表 1-127. R230 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	DPLL1_UNLOCKDET_PPM_MAX_14:8	R/W	0x0	请参阅寄存器 231

Copyright © 2025 Texas Instruments Incorporated

1.126 R231（偏移 = 0xE7）

返回到汇总表。

表 1-128. R231 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_UNLOCKDET_PPM_MAX	R/W	0x64	DPLL 频锁检测失锁阈值 ROM=Y、EEPROM=N

1.127 R232（偏移 = 0xE8）

返回到汇总表。

表 1-129. R232 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL1_LOCKDET2_PPM_CNTSTRT_29:24	R/W	0x0	请参阅寄存器 235

1.128 R233（偏移 = 0xE9）

返回到汇总表。

表 1-130. R233 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LOCKDET2_PPM_CNTSTRT_23:16	R/W	0x9	请参阅寄存器 235

1.129 R234（偏移 = 0xEA）

返回到汇总表。

表 1-131. R234 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LOCKDET2_PPM_CNTSTRT_15:8	R/W	0x27	请参阅寄存器 235

1.130 R235（偏移 = 0xEB）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-132. R235 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LOCKDET2_PPM_CNTSTRT	R/W	0xC0	与 DPLL1 反馈配置 2 搭配使用的 DPLL 频锁检测基准计数值 ROM=Y、EEPROM=N

1.131 R236（偏移 = 0xEC）

返回到汇总表。

表 1-133. R236 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL1_LOCKDET_PPM_CNTSTRT_29:24	R/W	0x0	请参阅寄存器 239

1.132 R237（偏移 = 0xED）

返回到汇总表。

表 1-134. R237 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LOCKDET_PPM_CNTSTRT_23:16	R/W	0x22	请参阅寄存器 239

1.133 R238（偏移 = 0xEE）

返回到汇总表。

表 1-135. R238 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LOCKDET_PPM_CNTSTRT_15:8	R/W	0xA0	与 DPLL1 反馈配置 1 搭配使用的 DPLL 频锁检测基准计数值 ROM=Y、EEPROM=N

1.134 R239（偏移 = 0xEF）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-136. R239 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LOCKDET_PPM_CNTSTRT	R/W	0xF3	与 DPLL1 反馈配置 1 搭配使用的 DPLL 频锁检测基准计数值 ROM=Y、EEPROM=N

1.135 R240（偏移 = 0xF0）

返回到汇总表。

表 1-137. R240 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL1_LOCKDET_VCO_PPM_CNTSTRT_29:24	R/W	0x0	请参阅寄存器 243

1.136 R241（偏移 = 0xF1）

返回到汇总表。

表 1-138. R241 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LOCKDET_VCO_PPM_CNTSTRT_23:16	R/W	0x98	请参阅寄存器 243

1.137 R242（偏移 = 0xF2）

返回到汇总表。

表 1-139. R242 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LOCKDET_VCO_PPM_CNTSTRT_15:8	R/W	0x96	请参阅寄存器 243

1.138 R243（偏移 = 0xF3）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-140. R243 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LOCKDET_VCO_PPM_CNTSTRT	R/W	0x83	DPLL 频锁检测 VCO 计数值 ROM=Y、EEPROM=N

1.139 R244（偏移 = 0xF4）

返回到汇总表。

表 1-141. R244 字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	0x0	保留
2:1	RESERVED	R	0x0	保留
0	DPLL1_STATUS_PPM_LOCK	R	0x0	读回来自 DPLL PPM 校验器的锁定指示器 ROM=N、EEPROM=N

1.140 R247（偏移 = 0xF7）

返回到汇总表。

表 1-142. R247 字段说明

位	字段	类型	复位	说明
7	DPLL1_LOOP_EN	R/W	0x0	启用 DPLL1 环路滤波器和 R 分频器 MASH 引擎 ROM=Y、EEPROM=N
6	DPLL1_PHASE_CANCEL_EN	R/W	0x1	启用相位抵消 ROM=Y、EEPROM=N
5	DPLL1_FASTLOCK_ALWAYS	R/W	0x0	始终执行快速锁定。不会进行相位抵消。 ROM=Y、EEPROM=N
4	DPLL1_PHS1_EN	R/W	0x1	启用保持退出相位转换控制。 ROM=Y、EEPROM=N
3	DPLL1_ZDM_EN	R/W	0x0	启用零延迟 ROM=Y、EEPROM=N
2	DPLL1_HIST_EN	R/W	0x1	启用要在保持期间使用的历史记录字 ROM=Y、EEPROM=N
1	DPLL1_PHASE_CANCEL_ALWAYS	R/W	0x0	当 DPLL 需要获取锁定时，始终强制进行相位抵消 ROM=Y、EEPROM=N
0	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

1.141 R248（偏移 = 0xF8）

返回到汇总表。

表 1-143. R248 字段说明

位	字段	类型	复位	说明
7	DPLL1_HOLD_SLEW_LIM_EN	R/W	0x0	进入保持模式时，启用压摆限制器。允许在当前 DPLL 值（进入保持模式之前）和历史值之间控制压摆率。要求 DPLL1_LOOP_EN=1。 ROM=Y、EEPROM=N
6	RESERVED	R	0x0	保留
5:3	RESERVED	R	0x0	保留
2	DPLL1_CLK_DIV_SRC_SEL	R/W	0x0	在 DPLL2 或 DPLL3 未运行的情况下，无法使用 DPLL1。DPLL1 时钟选择 0x0 = DPLL3 0x1 = DPLL2
1:0	RESERVED	R	0x0	保留

1.142 R250（偏移 = 0xFA）

返回到汇总表。

表 1-144. R250 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	DPLL1_PH_OFFSET_44:40	R/W	0x0	请参阅寄存器 255

1.143 R251（偏移 = 0xFB）

返回到汇总表。

表 1-145. R251 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_PH_OFFSET_39:32	R/W	0x0	请参阅寄存器 255

1.144 R252（偏移 = 0xFC）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-146. R252 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_PH_OFFSET_31:24	R/W	0x0	请参阅寄存器 255

1.145 R253（偏移 = 0xFD）

返回到汇总表。

表 1-147. R253 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_PH_OFFSET_23:16	R/W	0x0	请参阅寄存器 255

1.146 R254（偏移 = 0xFE）

返回到汇总表。

表 1-148. R254 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_PH_OFFSET_15:8	R/W	0x0	请参阅寄存器 255

1.147 R255（偏移 = 0xFF）

返回到汇总表。

表 1-149. R255 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_PH_OFFSET	R/W	0x0	相位偏移，用于调整和校准 ZDM 中输出相位的输入。这是二进制补码数。 ROM=Y、EEPROM=N

1.148 R256（偏移 = 0x100）

返回到汇总表。

表 1-150. R256 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FREE_RUN_39:32	R/W	0x0	请参阅寄存器 260

Copyright © 2025 Texas Instruments Incorporated

1.149 R257（偏移 = 0x101）

返回到汇总表。

表 1-151. R257 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FREE_RUN_31:24	R/W	0x0	请参阅寄存器 260

1.150 R258（偏移 = 0x102）

返回到汇总表。

表 1-152. R258 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FREE_RUN_23:16	R/W	0x0	请参阅寄存器 260

1.151 R259（偏移 = 0x103）

返回到汇总表。

表 1-153. R259 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FREE_RUN_15:8	R/W	0x0	请参阅寄存器 260

1.152 R260（偏移 = 0x104）

返回到汇总表。

表 1-154. R260 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FREE_RUN	R/W	0x0	DPLL1 起始字。也包括非历史记录保持字。用于 APLL DCO。 ROM=Y、EEPROM=N

1.153 R261（偏移 = 0x105）

返回到汇总表。

表 1-155. R261 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-155. R261 字段说明（续）

位	字段	类型	复位	说明
6	DPLL1_1PPS_MODE	R/W	0x0	当使用 1PPS 输入时设置 ROM=Y、EEPROM=N
5	DPLL1_1PPS_EN	R/W	0x0	当使用 1PPS 输入时设置 ROM=Y、EEPROM=N
4:0	RESERVED	R	0x0	保留

1.154 R290（偏移 = 0x122）

返回到汇总表。

表 1-156. R290 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	DPLL1_LCK_TIMER_9:8	R/W	0x3	请参阅寄存器 291

1.155 R291（偏移 = 0x123）

返回到汇总表。

表 1-157. R291 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_LCK_TIMER	R/W	0x9	在开始锁定后，DPLL1_LOPL 将被置为无效之前的最短时间。一旦器件处于有效的锁相窗口内，计时器就会开始计时。 ROM=Y、EEPROM=N

1.156 R292（偏移 = 0x124）

返回到汇总表。

表 1-158. R292 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	DPLL1_HIST_TIMER_9:8	R/W	0x1	请参阅寄存器 293

Copyright © 2025 Texas Instruments Incorporated

1.157 R293（偏移 = 0x125）

返回到汇总表。

表 1-159. R293 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_HIST_TIMER	R/W	0x92	历史记录更新事件之间的时间间隔。 ROM=Y、EEPROM=N

1.158 R294（偏移 = 0x126）

返回到汇总表。

表 1-160. R294 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:2	RESERVED	R	0x0	保留
1:0	DPLL1_HOLD_TIMER_9:8	R/W	0x1	请参阅寄存器 295

1.159 R295（偏移 = 0x127）

返回到汇总表。

表 1-161. R295 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_HOLD_TIMER	R/W	0x42	相位转换控制期间，DPLL 或 APLL 分子的变化率。请参阅 DPLLx_HOLD_SLEW_STEP。 ROM=Y、EEPROM=N

1.160 R296（偏移 = 0x128）

返回到汇总表。

表 1-162. R296 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	DPLL1_PHS1_TIMER_9:8	R/W	0x1	请参阅寄存器 297

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.161 R297（偏移 = 0x129）

返回到汇总表。

表 1-163. R297 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_PHS1_TIMER	R/W	0x40	保持退出相位转换控制。控制更新周期的计时器。 ROM=Y、EEPROM=N

1.162 R302（偏移 = 0x12E）

返回到汇总表。

表 1-164. R302 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	DPLL1_HIST_GAIN	R/W	0x8	历史记录滤波器增益 ROM=Y、EEPROM=N

1.163 R303（偏移 = 0x12F）

返回到汇总表。

表 1-165. R303 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL1_PL_THRESH	R/W	0x22	锁相锁定阈值 ROM=Y、EEPROM=N

1.164 R304（偏移 = 0x130）

返回到汇总表。

表 1-166. R304 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL1_PL_UNLK_THRESH	R/W	0x24	锁相失锁阈值 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

1.165 R305（偏移 = 0x131）

返回到汇总表。

表 1-167. R305 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL1_PHS1_THRESH	R/W	0x7	保持退出相位转换控制。每个计时器事件的变化。 ROM=Y、EEPROM=N

1.166 R308（偏移 = 0x134）

返回到汇总表。

表 1-168. R308 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL1_HOLD_SLEW_STEP	R/W	0x3F	当 DPLL 退出保持模式时，相位变化率与 DPLLx_HOLD_SLEW_STEP 除以 DPLLx_HOLD_TIMER 之比相关。当退出保持模式时，DPLLx_HOLD_SLEW_STEP 应用于 DPLL 分子；当使用 APLL 相对 DCO 时，应用于 APLL 分子。 ROM=Y、EEPROM=N

1.167 R310（偏移 = 0x136）

返回到汇总表。

表 1-169. R310 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	DPLL1_STATUS_PL	R	0x0	读回锁相状态 ROM=N、EEPROM=N
4:0	RESERVED	R	0x0	保留

1.168 R311（偏移 = 0x137）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-170. R311 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	DPLL1_DCO_SLEW_ACTIVE	R	0x0	读回 DCO 压摆状态 ROM=N、EEPROM=N
3:0	RESERVED	R	0x0	保留

1.169 R314（偏移 = 0x13A）

返回到汇总表。

表 1-171. R314 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL1_FB_DIV_32:32	R/W	0x0	请参阅寄存器 318

1.170 R315（偏移 = 0x13B）

返回到汇总表。

表 1-172. R315 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_DIV_31:24	R/W	0x0	请参阅寄存器 318

1.171 R316（偏移 = 0x13C）

返回到汇总表。

表 1-173. R316 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_DIV_23:16	R/W	0x0	请参阅寄存器 318

1.172 R317（偏移 = 0x13D）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-174. R317 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_DIV_15:8	R/W	0x0	请参阅寄存器 318

1.173 R318（偏移 = 0x13E）

返回到汇总表。

表 1-175. R318 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_DIV	R/W	0xD3	与 DPLL1 反馈配置 1 搭配使用的 DPLL 反馈分频器 N 值。分频值为编程值，但使用带 FB div 的 ZDM 模式时，实际分频值为 +1。 ROM=Y、EEPROM=N

1.174 R319（偏移 = 0x13F）

返回到汇总表。

表 1-176. R319 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_NUM_39:32	R/W	0x81	请参阅寄存器 323

1.175 R320（偏移 = 0x140）

返回到汇总表。

表 1-177. R320 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_NUM_31:24	R/W	0xD7	请参阅寄存器 323

1.176 R321（偏移 = 0x141）

返回到汇总表。

表 1-178. R321 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_NUM_23:16	R/W	0xDB	请参阅寄存器 323

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.177 R322（偏移 = 0x142）

返回到汇总表。

表 1-179. R322 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_NUM_15:8	R/W	0xF3	请参阅寄存器 323

1.178 R323（偏移 = 0x143）

返回到汇总表。

表 1-180. R323 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_NUM	R/W	0xFC	与 DPLL1 反馈配置 1 搭配使用的 DPLL 反馈分频器分子值 ROM=Y、EEPROM=N

1.179 R324（偏移 = 0x144）

返回到汇总表。

表 1-181. R324 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_DEN_39:32	R/W	0xFF	请参阅寄存器 328

1.180 R325（偏移 = 0x145）

返回到汇总表。

表 1-182. R325 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_DEN_31:24	R/W	0xFF	请参阅寄存器 328

1.181 R326（偏移 = 0x146）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-183. R326 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_DEN_23:16	R/W	0xFF	请参阅寄存器 328

1.182 R327（偏移 = 0x147）

返回到汇总表。

表 1-184. R327 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_DEN_15:8	R/W	0xFE	请参阅寄存器 328

1.183 R328（偏移 = 0x148）

返回到汇总表。

表 1-185. R328 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_DEN	R/W	0xEC	与 DPLL1 反馈配置 1 搭配使用的 DPLL 反馈分频器分母值 ROM=Y、EEPROM=N

1.184 R329（偏移 = 0x149）

返回到汇总表。

表 1-186. R329 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL1_FB2_DIV_32:32	R/W	0x0	请参阅寄存器 333

1.185 R330（偏移 = 0x14A）

返回到汇总表。

表 1-187. R330 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_DIV_31:24	R/W	0x0	请参阅寄存器 333

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.186 R331（偏移 = 0x14B）

返回到汇总表。

表 1-188. R331 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_DIV_23:16	R/W	0x0	请参阅寄存器 333

1.187 R332（偏移 = 0x14C）

返回到汇总表。

表 1-189. R332 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_DIV_15:8	R/W	0xF	请参阅寄存器 333

1.188 R333（偏移 = 0x14D）

返回到汇总表。

表 1-190. R333 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_DIV	R/W	0xA0	与 DPLL1 反馈配置 2 搭配使用的 DPLL 反馈分频器 N 值。分频值为编程值，但使用带 FB div 的 ZDM 模式时，实际分频值为 +1。 ROM=Y、EEPROM=N

1.189 R334（偏移 = 0x14E）

返回到汇总表。

表 1-191. R334 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_NUM_39:32	R/W	0x0	请参阅寄存器 338

1.190 R335（偏移 = 0x14F）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-192. R335 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_NUM_31:24	R/W	0x0	请参阅寄存器 338

1.191 R336（偏移 = 0x150）

返回到汇总表。

表 1-193. R336 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_NUM_23:16	R/W	0x0	请参阅寄存器 338

1.192 R337（偏移 = 0x151）

返回到汇总表。

表 1-194. R337 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_NUM_15:8	R/W	0x0	请参阅寄存器 338

1.193 R338（偏移 = 0x152）

返回到汇总表。

表 1-195. R338 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_NUM	R/W	0x0	与 DPLL1 反馈配置 2 搭配使用的 DPLL 反馈分频器分子值 ROM=Y、EEPROM=N

1.194 R339（偏移 = 0x153）

返回到汇总表。

表 1-196. R339 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_DEN_39:32	R/W	0x0	请参阅寄存器 343

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.195 R340（偏移 = 0x154）

返回到汇总表。

表 1-197. R340 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_DEN_31:24	R/W	0x0	请参阅寄存器 343

1.196 R341（偏移 = 0x155）

返回到汇总表。

表 1-198. R341 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_DEN_23:16	R/W	0x0	请参阅寄存器 343

1.197 R342（偏移 = 0x156）

返回到汇总表。

表 1-199. R342 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_DEN_15:8	R/W	0x0	请参阅寄存器 343

1.198 R343（偏移 = 0x157）

返回到汇总表。

表 1-200. R343 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB2_DEN	R/W	0x0	与 DPLL1 反馈配置 2 搭配使用的 DPLL 反馈分频器分母值 ROM=Y、EEPROM=N

1.199 R344（偏移 = 0x158）

返回到汇总表。

表 1-201. R344 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-201. R344 字段说明（续）

位	字段	类型	复位	说明
5	DPLL1_REF5_FB_SEL	R/W	0x0	REF3 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2
4	DPLL1_REF4_FB_SEL	R/W	0x0	REF4 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2
3:2	RESERVED	R	0x0	保留
1	DPLL1_REF1_FB_SEL	R/W	0x0	REF1 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2
0	DPLL1_REF0_FB_SEL	R/W	0x0	REF0 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2

1.200 R345（偏移 = 0x159）

返回到汇总表。

表 1-202. R345 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:3	RESERVED	R	0x0	保留
2:0	DPLL1_FB_MASH_ORDER	R/W	0x2	DPLL 反馈分频器 MASH 顺序。 ROM=Y、EEPROM=N 0x0 = 整数 0x1 = 第 1 顺序 0x2 = 第 2 顺序 0x3 = 第 3 顺序 0x4 = 第 4 顺序

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.201 R346（偏移 = 0x15A）

返回到汇总表。

表 1-203. R346 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL1_FB_FDEV_37:32	R/W	0x0	请参阅寄存器 350

1.202 R347（偏移 = 0x15B）

返回到汇总表。

表 1-204. R347 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_FDEV_31:24	R/W	0x0	请参阅寄存器 350

1.203 R348（偏移 = 0x15C）

返回到汇总表。

表 1-205. R348 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_FDEV_23:16	R/W	0x0	请参阅寄存器 350

1.204 R349（偏移 = 0x15D）

返回到汇总表。

表 1-206. R349 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_FDEV_15:8	R/W	0x0	请参阅寄存器 350

1.205 R350（偏移 = 0x15E）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-207. R350 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_FDEV	R/W	0x0	DPLL 反馈分频器 DCO 频率偏差值 ROM=Y、EEPROM=N

1.206 R351（偏移 = 0x15F）

返回到汇总表。

表 1-208. R351 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL1_FB_FDEV_UPDATE	R/W	0x0	使用 DPLL_FB_FDEV 值，使 DPLL 反馈分子值递增/递减 ROM=Y、EEPROM=N

1.207 R352（偏移 = 0x160）

返回到汇总表。

表 1-209. R352 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL1_FB_FDEV_EN	R/W	0x0	启用 DPLL DCO 模式 ROM=Y、EEPROM=N

1.208 R353（偏移 = 0x161）

返回到汇总表。

表 1-210. R353 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_NUM_STAT_39:32	R	0x0	请参阅寄存器 357

1.209 R354（偏移 = 0x162）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-211. R354 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_NUM_STAT_31:24	R	0x0	请参阅寄存器 357

1.210 R355（偏移 = 0x163）

返回到汇总表。

表 1-212. R355 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_NUM_STAT_23:16	R	0x0	请参阅寄存器 357

1.211 R356（偏移 = 0x164）

返回到汇总表。

表 1-213. R356 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_NUM_STAT_15:8	R	0x0	请参阅寄存器 357

1.212 R357（偏移 = 0x165）

返回到汇总表。

表 1-214. R357 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_FB_NUM_STAT	R	0x0	读回 DPLL 反馈分频器分子值作为 DCO 模式的结果 ROM=N、EEPROM=N

1.213 R358（偏移 = 0x166）

返回到汇总表。

表 1-215. R358 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	DPLL1_REF0_DBLR_EN	R/W	0x0	DPLL 基准 0 倍频器使能 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-215. R358 字段说明（续）

位	字段	类型	复位	说明
2	DPLL1_REF1_DBLR_EN	R/W	0x0	DPLL 基准 1 倍频器使能 ROM=Y、EEPROM=N
1:0	RESERVED	R	0x0	保留

1.214 R359（偏移 = 0x167）

返回到汇总表。

表 1-216. R359 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_REF0_RDIV_15:8	R/W	0x0	请参阅寄存器 360

1.215 R360（偏移 = 0x168）

返回到汇总表。

表 1-217. R360 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_REF0_RDIV	R/W	0x1	DPLL REF0 R 分频器值 ROM=Y、EEPROM=N

1.216 R361（偏移 = 0x169）

返回到汇总表。

表 1-218. R361 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_REF1_RDIV_15:8	R/W	0x0	请参阅寄存器 362

1.217 R362（偏移 = 0x16A）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-219. R362 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_REF1_RDIV	R/W	0x1	DPLL REF1 R 分频器值 ROM=Y、EEPROM=N

1.218 R367（偏移 = 0x16F）

返回到汇总表。

表 1-220. R367 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_REF4_RDIV_15:8	R/W	0x0	请参阅寄存器 368

1.219 R368（偏移 = 0x170）

返回到汇总表。

表 1-221. R368 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_REF4_RDIV	R/W	0x0	DPLL REF4 R 分频器值 ROM=Y、EEPROM=N

1.220 R369（偏移 = 0x171）

返回到汇总表。

表 1-222. R369 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_REF5_RDIV_15:8	R/W	0x0	DPLL REF5 R 分频器值。当 DPLL1 使用 VCO3 的输出作为基准时使用。 ROM=Y、EEPROM=N

1.221 R370（偏移 = 0x172）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-223. R370 字段说明

位	字段	类型	复位	说明
7:0	DPLL1_REF5_RDIV	R/W	0x0	DPLL REF5 R 分频器值。当 DPLL1 使用 VCO3 的输出作为基准时使用。 ROM=Y、EEPROM=N

1.222 R373（偏移 = 0x175）

返回到汇总表。

表 1-224. R373 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:3	DPLL2_REF0_AUTO_PRTY	R/W	0x0	自动切换的 REF0 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 REF0 设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th
2:0	DPLL2_REF1_AUTO_PRTY	R/W	0x0	自动切换的 REF1 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 REF1 设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th

1.223 R375（偏移 = 0x177）

返回到汇总表。

表 1-225. R375 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-225. R375 字段说明（续）

位	字段	类型	复位	说明
5:3	DPLL2_REF4_AUTO_PRTY	R/W	0x0	自动切换的 REF4 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 APLL1 REF4 反馈设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th
2:0	DPLL2_REF5_AUTO_PRTY	R/W	0x0	自动切换的 REF5 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 APLL3 REF5 反馈设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th

1.224 R376（偏移 = 0x178）

返回到汇总表。

表 1-226. R376 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5:3	DPLL2_MAN_REFSEL	R/W	0x0	DPLL2 手动基准选择 ROM=Y、EEPROM=N 0x0 = REF0 0x1 = REF1 0x2 = 保留 0x3 = 保留 0x4 = PLL1 0x5 = PLL3

Copyright © 2025 Texas Instruments Incorporated

表 1-226. R376 字段说明（续）

位	字段	类型	复位	说明
2	DPLL2_MAN_SWITCH_PIN_MODE	R/W	0x0	DPLL2 手动基准选择模式。确定如何选择手动选择的基准。如果设置为“1”，手动选择的基准将取自 GPIO 输入引脚。如果设置为“0”，手动选择的基准将取自寄存器。 ROM=Y、EEPROM=N 0x0 = 寄存器 0x1 = 引脚
1:0	DPLL2_SWITCH_MODE	R/W	0x1	DPLL2 基准切换模式。在自动非还原、自动还原、带自动回退的手动选择和带自动保持的手动选择模式之间进行选择。 ROM=Y、EEPROM=N 0x0 = 自动非还原 0x1 = 自动还原 0x2 = 手动回退 0x3 = 手动保持

1.225 R377（偏移 = 0x179）

返回到汇总表。

表 1-227. R377 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL2_REFSEL_STAT	R	0x0	读取 DPLL2 的选定基准 ROM=N、EEPROM=N 0x0 = 保持 0x1 = REF0 0x2 = REF1 0x4 = 保留 0x8 = 保留 0x10 = APLL1 0x20 = APLL3

1.226 R378（偏移 = 0x17A）

返回到汇总表。

表 1-228. R378 字段说明

位	字段	类型	复位	说明
7	DPLL2_LOCKDET_PPM_EN	R/W	0x0	DPLL 频锁检测使能 ROM=Y、EEPROM=N
6:0	DPLL2_LOCKDET_PPM_MAX_14:8	R/W	0x0	请参阅寄存器 379

Copyright © 2025 Texas Instruments Incorporated

1.227 R379（偏移 = 0x17B）

返回到汇总表。

表 1-229. R379 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LOCKDET_PPM_MAX	R/W	0xA	DPLL 频锁检测锁定阈值 ROM=Y、EEPROM=N

1.228 R380（偏移 = 0x17C）

返回到汇总表。

表 1-230. R380 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	DPLL2_UNLOCKDET_PPM_MAX_14:8	R/W	0x0	请参阅寄存器 381

1.229 R381（偏移 = 0x17D）

返回到汇总表。

表 1-231. R381 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_UNLOCKDET_PPM_MAX	R/W	0x64	DPLL 频锁检测失锁阈值 ROM=Y、EEPROM=N

1.230 R382（偏移 = 0x17E）

返回到汇总表。

表 1-232. R382 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL2_LOCKDET2_PPM_CNTSTRT_29:24	R/W	0x0	请参阅寄存器 385

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.231 R383（偏移 = 0x17F）

返回到汇总表。

表 1-233. R383 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LOCKDET2_PPM_CNTSTRT_23:16	R/W	0x0	请参阅寄存器 385

1.232 R384（偏移 = 0x180）

返回到汇总表。

表 1-234. R384 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LOCKDET2_PPM_CNTSTRT_15:8	R/W	0x9	请参阅寄存器 385

1.233 R385（偏移 = 0x181）

返回到汇总表。

表 1-235. R385 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LOCKDET2_PPM_CNTSTRT	R/W	0xC5	与 DPLL2 反馈配置 2 搭配使用的 DPLL 频锁检测基准计数值 ROM=Y、EEPROM=N

1.234 R386（偏移 = 0x182）

返回到汇总表。

表 1-236. R386 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL2_LOCKDET_PPM_CNTSTRT_29:24	R/W	0x0	请参阅寄存器 389

1.235 R387（偏移 = 0x183）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-237. R387 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LOCKDET_PPM_CNTSTRT_23:16	R/W	0x27	请参阅寄存器 389

1.236 R388（偏移 = 0x184）

返回到汇总表。

表 1-238. R388 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LOCKDET_PPM_CNTSTRT_15:8	R/W	0x75	请参阅寄存器 389

1.237 R389（偏移 = 0x185）

返回到汇总表。

表 1-239. R389 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LOCKDET_PPM_CNTSTRT	R/W	0x3	与 DPLL2 反馈配置 1 搭配使用的 DPLL 频锁检测基准计数值 ROM=Y、EEPROM=N

1.238 R390（偏移 = 0x186）

返回到汇总表。

表 1-240. R390 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL2_LOCKDET_VCO_PPM_CNTSTRT_29:24	R/W	0x0	请参阅寄存器 393

1.239 R391（偏移 = 0x187）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-241. R391 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LOCKDET_VCO_PPM_CNTSTRT_23:16	R/W	0x98	请参阅寄存器 393

1.240 R392（偏移 = 0x188）

返回到汇总表。

表 1-242. R392 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LOCKDET_VCO_PPM_CNTSTRT_15:8	R/W	0x96	请参阅寄存器 393

1.241 R393（偏移 = 0x189）

返回到汇总表。

表 1-243. R393 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LOCKDET_VCO_PPM_CNTSTRT	R/W	0x82	DPLL 频锁检测 VCO 计数值 ROM=Y、EEPROM=N

1.242 R394（偏移 = 0x18A）

返回到汇总表。

表 1-244. R394 字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	0x0	保留
2:1	RESERVED	R	0x0	保留
0	DPLL2_STATUS_PPM_LOCK	R	0x0	读回来自 DPLL PPM 校验器的锁定指示器 ROM=N、EEPROM=N

1.243 R397（偏移 = 0x18D）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-245. R397 字段说明

位	字段	类型	复位	说明
7	DPLL2_LOOP_EN	R/W	0x0	启用 DPLL2 环路滤波器和 R 分频器 MASH 引擎 ROM=Y、EEPROM=N
6	DPLL2_PHASE_CANCEL_EN	R/W	0x1	启用相位抵消 ROM=Y、EEPROM=N
5	DPLL2_FASTLOCK_ALWAYS	R/W	0x0	始终执行快速锁定。不会进行相位抵消。 ROM=Y、EEPROM=N
4	DPLL2_PHS1_EN	R/W	0x1	启用保持退出相位转换控制。 ROM=Y、EEPROM=N
3	DPLL2_ZDM_EN	R/W	0x0	启用零延迟 ROM=Y、EEPROM=N
2	DPLL2_HIST_EN	R/W	0x1	启用要在保持期间使用的历史记录字 ROM=Y、EEPROM=N
1	DPLL2_PHASE_CANCEL_ALWAYS	R/W	0x0	当 DPLL 需要获取锁定时，始终强制进行相位抵消 ROM=Y、EEPROM=N
0	RESERVED	R	0x0	保留

1.244 R398（偏移 = 0x18E）

返回到汇总表。

表 1-246. R398 字段说明

位	字段	类型	复位	说明
7	DPLL2_HOLD_SLEW_LIM_EN	R/W	0x0	进入保持模式时，启用压摆限制器 ROM=Y、EEPROM=N
6:0	RESERVED	R	0x0	保留

1.245 R400（偏移 = 0x190）

返回到汇总表。

表 1-247. R400 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	DPLL2_PH_OFFSET_44:40	R/W	0x0	请参阅寄存器 405

Copyright © 2025 Texas Instruments Incorporated

1.246 R401（偏移 = 0x191）

返回到汇总表。

表 1-248. R401 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_PH_OFFSET_39:32	R/W	0x0	请参阅寄存器 405

1.247 R402（偏移 = 0x192）

返回到汇总表。

表 1-249. R402 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_PH_OFFSET_31:24	R/W	0x0	请参阅寄存器 405

1.248 R403（偏移 = 0x193）

返回到汇总表。

表 1-250. R403 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_PH_OFFSET_23:16	R/W	0x0	请参阅寄存器 405

1.249 R404（偏移 = 0x194）

返回到汇总表。

表 1-251. R404 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_PH_OFFSET_15:8	R/W	0x0	请参阅寄存器 405

1.250 R405（偏移 = 0x195）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-252. R405 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_PH_OFFSET	R/W	0x0	相位偏移，用于调整和校准 ZDM 中输出相位的输入。这是二进制补码数。 ROM=Y、EEPROM=N

1.251 R406（偏移 = 0x196）

返回到汇总表。

表 1-253. R406 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FREE_RUN_39:32	R/W	0x0	请参阅寄存器 410

1.252 R407（偏移 = 0x197）

返回到汇总表。

表 1-254. R407 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FREE_RUN_31:24	R/W	0x0	请参阅寄存器 410

1.253 R408（偏移 = 0x198）

返回到汇总表。

表 1-255. R408 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FREE_RUN_23:16	R/W	0x0	请参阅寄存器 410

1.254 R409（偏移 = 0x199）

返回到汇总表。

表 1-256. R409 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FREE_RUN_15:8	R/W	0x0	请参阅寄存器 410

Copyright © 2025 Texas Instruments Incorporated

1.255 R410（偏移 = 0x19A）

返回到汇总表。

表 1-257. R410 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FREE_RUN	R/W	0x0	DPLL2 起始字。也包括非历史记录保持字。 ROM=Y、EEPROM=N

1.256 R411（偏移 = 0x19B）

返回到汇总表。

表 1-258. R411 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	DPLL2_1PPS_MODE	R/W	0x0	当使用 1PPS 输入时设置 ROM=Y、EEPROM=N
5	DPLL2_1PPS_EN	R/W	0x0	当使用 1PPS 输入时设置 ROM=Y、EEPROM=N
4:0	RESERVED	R	0x0	保留

1.257 R440（偏移 = 0x1B8）

返回到汇总表。

表 1-259. R440 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	DPLL2_LCK_TIMER_9:8	R/W	0x3	请参阅寄存器 441

1.258 R441（偏移 = 0x1B9）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-260. R441 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_LCK_TIMER	R/W	0x9	在开始锁定后，DPLL2_LOPL 将被置为无效之前的最短时间。一旦器件处于有效的锁相窗口内，计时器就会开始计时。 ROM=Y、EEPROM=N

1.259 R442（偏移 = 0x1BA）

返回到汇总表。

表 1-261. R442 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	DPLL2_HIST_TIMER_9:8	R/W	0x1	请参阅寄存器 443

1.260 R443（偏移 = 0x1BB）

返回到汇总表。

表 1-262. R443 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_HIST_TIMER	R/W	0x92	历史记录更新事件之间的时间间隔。 ROM=Y、EEPROM=N

1.261 R444（偏移 = 0x1BC）

返回到汇总表。

表 1-263. R444 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:2	RESERVED	R	0x0	保留
1:0	DPLL2_HOLD_TIMER_9:8	R/W	0x1	请参阅寄存器 445

1.262 R445（偏移 = 0x1BD）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-264. R445 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_HOLD_TIMER	R/W	0x42	相位转换控制期间，DPLL 或 APLL 分子的变化率。请参阅 DPLLx_HOLD_SLEW_STEP。 ROM=Y、EEPROM=N

1.263 R446（偏移 = 0x1BE）

返回到汇总表。

表 1-265. R446 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	DPLL2_PHS1_TIMER_9:8	R/W	0x1	请参阅寄存器 447

1.264 R447（偏移 = 0x1BF）

返回到汇总表。

表 1-266. R447 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_PHS1_TIMER	R/W	0x40	保持退出相位转换控制。控制更新周期的计时器。 ROM=Y、EEPROM=N

1.265 R452（偏移 = 0x1C4）

返回到汇总表。

表 1-267. R452 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	DPLL2_HIST_GAIN	R/W	0x8	历史记录滤波器增益 ROM=Y、EEPROM=N

1.266 R453（偏移 = 0x1C5）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-268. R453 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL2_PL_THRESH	R/W	0x22	锁相锁定阈值 ROM=Y、EEPROM=N

1.267 R454（偏移 = 0x1C6）

返回到汇总表。

表 1-269. R454 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL2_PL_UNLK_THRESH	R/W	0x24	锁相失锁阈值 ROM=Y、EEPROM=N

1.268 R455（偏移 = 0x1C7）

返回到汇总表。

表 1-270. R455 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL2_PHS1_THRESH	R/W	0x7	保持退出相位转换控制。每个计时器事件的变化。 ROM=Y、EEPROM=N

1.269 R458（偏移 = 0x1CA）

返回到汇总表。

表 1-271. R458 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL2_HOLD_SLEW_STEP	R/W	0x3F	当 DPLL 退出保持模式时，相位变化率与 DPLLx_HOLD_SLEW_STEP 以及 DPLLx_HOLD_TIMER 相关。当退出保持模式时，DPLLx_HOLD_SLEW_STEP 应用于 DPLL 分子；当使用 APLL 相对 DCO 时，应用于 APLL 分子。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

1.270 R460（偏移 = 0x1CC）

返回到汇总表。

表 1-272. R460 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	DPLL2_STATUS_PL	R	0x0	读回锁相状态 ROM=N、EEPROM=N
4:0	RESERVED	R	0x0	保留

1.271 R461（偏移 = 0x1CD）

返回到汇总表。

表 1-273. R461 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	DPLL2_DCO_SLEW_ACTIVE	R	0x0	读回 DCO 压摆状态 ROM=N、EEPROM=N
3:0	RESERVED	R	0x0	保留

1.272 R464（偏移 = 0x1D0）

返回到汇总表。

表 1-274. R464 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL2_FB_DIV_32:32	R/W	0x0	请参阅寄存器 468

1.273 R465（偏移 = 0x1D1）

返回到汇总表。

表 1-275. R465 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_DIV_31:24	R/W	0x0	请参阅寄存器 468

Copyright © 2025 Texas Instruments Incorporated

1.274 R466（偏移 = 0x1D2）

返回到汇总表。

表 1-276. R466 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_DIV_23:16	R/W	0x0	请参阅寄存器 468

1.275 R467（偏移 = 0x1D3）

返回到汇总表。

表 1-277. R467 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_DIV_15:8	R/W	0x0	请参阅寄存器 468

1.276 R468（偏移 = 0x1D4）

返回到汇总表。

表 1-278. R468 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_DIV	R/W	0xE8	与 DPLL2 反馈配置 1 搭配使用的 DPLL 反馈分频器 N 值。分频值为编程值，但使用带 FB div 的 ZDM 模式时，实际分频值为 +1。 ROM=Y、EEPROM=N

1.277 R469（偏移 = 0x1D5）

返回到汇总表。

表 1-279. R469 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_NUM_39:32	R/W	0x8	请参阅寄存器 473

1.278 R470（偏移 = 0x1D6）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-280. R470 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_NUM_31:24	R/W	0x0	请参阅寄存器 473

1.279 R471（偏移 = 0x1D7）

返回到汇总表。

表 1-281. R471 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_NUM_23:16	R/W	0x0	请参阅寄存器 473

1.280 R472（偏移 = 0x1D8）

返回到汇总表。

表 1-282. R472 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_NUM_15:8	R/W	0x0	请参阅寄存器 473

1.281 R473（偏移 = 0x1D9）

返回到汇总表。

表 1-283. R473 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_NUM	R/W	0x0	与 DPLL2 反馈配置 1 搭配使用的 DPLL 反馈分频器分子值 ROM=Y、EEPROM=N

1.282 R474（偏移 = 0x1DA）

返回到汇总表。

表 1-284. R474 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_DEN_39:32	R/W	0x0	请参阅寄存器 478

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.283 R475（偏移 = 0x1DB）

返回到汇总表。

表 1-285. R475 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_DEN_31:24	R/W	0x0	请参阅寄存器 478

1.284 R476（偏移 = 0x1DC）

返回到汇总表。

表 1-286. R476 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_DEN_23:16	R/W	0x0	请参阅寄存器 478

1.285 R477（偏移 = 0x1DD）

返回到汇总表。

表 1-287. R477 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_DEN_15:8	R/W	0x0	请参阅寄存器 478

1.286 R478（偏移 = 0x1DE）

返回到汇总表。

表 1-288. R478 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_DEN	R/W	0x0	与 DPLL2 反馈配置 1 搭配使用的 DPLL 反馈分频器分母值 ROM=Y、EEPROM=N

1.287 R479（偏移 = 0x1DF）

返回到汇总表。

表 1-289. R479 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-289. R479 字段说明（续）

位	字段	类型	复位	说明
0	DPLL2_FB2_DIV_32:32	R/W	0x0	请参阅寄存器 483

1.288 R480（偏移 = 0x1E0）

返回到汇总表。

表 1-290. R480 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_DIV_31:24	R/W	0x0	请参阅寄存器 483

1.289 R481（偏移 = 0x1E1）

返回到汇总表。

表 1-291. R481 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_DIV_23:16	R/W	0x0	请参阅寄存器 483

1.290 R482（偏移 = 0x1E2）

返回到汇总表。

表 1-292. R482 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_DIV_15:8	R/W	0x12	请参阅寄存器 483

1.291 R483（偏移 = 0x1E3）

返回到汇总表。

表 1-293. R483 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_DIV	R/W	0xC0	与 DPLL2 反馈配置 2 搭配使用的 DPLL 反馈分频器 N 值。分频值为编程值，但使用带 FB div 的 ZDM 模式时，实际分频值为 +1。 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.292 R484（偏移 = 0x1E4）

返回到汇总表。

表 1-294. R484 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_NUM_39:32	R/W	0x0	请参阅寄存器 488

1.293 R485（偏移 = 0x1E5）

返回到汇总表。

表 1-295. R485 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_NUM_31:24	R/W	0x0	请参阅寄存器 488

1.294 R486（偏移 = 0x1E6）

返回到汇总表。

表 1-296. R486 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_NUM_23:16	R/W	0x0	请参阅寄存器 488

1.295 R487（偏移 = 0x1E7）

返回到汇总表。

表 1-297. R487 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_NUM_15:8	R/W	0x0	请参阅寄存器 488

1.296 R488（偏移 = 0x1E8）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-298. R488 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_NUM	R/W	0x0	与 DPLL2 反馈配置 2 搭配使用的 DPLL 反馈分频器分子值 ROM=Y、EEPROM=N

1.297 R489（偏移 = 0x1E9）

返回到汇总表。

表 1-299. R489 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_DEN_39:32	R/W	0x0	请参阅寄存器 493

1.298 R490（偏移 = 0x1EA）

返回到汇总表。

表 1-300. R490 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_DEN_31:24	R/W	0x0	请参阅寄存器 493

1.299 R491（偏移 = 0x1EB）

返回到汇总表。

表 1-301. R491 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_DEN_23:16	R/W	0x0	请参阅寄存器 493

1.300 R492（偏移 = 0x1EC）

返回到汇总表。

表 1-302. R492 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_DEN_15:8	R/W	0x0	请参阅寄存器 493

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.301 R493（偏移 = 0x1ED）

返回到汇总表。

表 1-303. R493 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB2_DEN	R/W	0x0	与 DPLL2 反馈配置 2 搭配使用的 DPLL 反馈分频器分母值 ROM=Y、EEPROM=N

1.302 R494（偏移 = 0x1EE）

返回到汇总表。

表 1-304. R494 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	DPLL2_REF5_FB_SEL	R/W	0x0	REF3 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2
4	DPLL2_REF4_FB_SEL	R/W	0x0	REF4 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2
3:2	RESERVED	R	0x0	保留
1	DPLL2_REF1_FB_SEL	R/W	0x0	REF1 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2
0	DPLL2_REF0_FB_SEL	R/W	0x0	REF0 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2

1.303 R495（偏移 = 0x1EF）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-305. R495 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:3	RESERVED	R	0x0	保留
2:0	DPLL2_FB_MASH_ORDER	R/W	0x2	DPLL 反馈分频器 MASH 顺序。 ROM=Y、EEPROM=N 0x0 = 整数 0x1 = 第 1 顺序 0x2 = 第 2 顺序 0x3 = 第 3 顺序 0x4 = 第 4 顺序

1.304 R496（偏移 = 0x1F0）

返回到汇总表。

表 1-306. R496 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL2_FB_FDEV_37:32	R/W	0x0	请参阅寄存器 500

1.305 R497（偏移 = 0x1F1）

返回到汇总表。

表 1-307. R497 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_FDEV_31:24	R/W	0x9D	请参阅寄存器 500

1.306 R498（偏移 = 0x1F2）

返回到汇总表。

表 1-308. R498 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_FDEV_23:16	R/W	0xA3	请参阅寄存器 500

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.307 R499（偏移 = 0x1F3）

返回到汇总表。

表 1-309. R499 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_FDEV_15:8	R/W	0x83	请参阅寄存器 500

1.308 R500（偏移 = 0x1F4）

返回到汇总表。

表 1-310. R500 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_FDEV	R/W	0x41	DPLL 反馈分频器 DCO 频率偏差值 ROM=Y、EEPROM=N

1.309 R501（偏移 = 0x1F5）

返回到汇总表。

表 1-311. R501 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL2_FB_FDEV_UPDATE	R/W	0x1	使用 DPLL_FB_FDEV 值，使 DPLL 反馈分子值递增/递减 ROM=Y、EEPROM=N

1.310 R502（偏移 = 0x1F6）

返回到汇总表。

表 1-312. R502 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL2_FB_FDEV_EN	R/W	0x0	启用 DPLL DCO 模式 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.311 R503（偏移 = 0x1F7）

返回到汇总表。

表 1-313. R503 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_NUM_STAT_39:32	R	0x0	请参阅寄存器 507

1.312 R504（偏移 = 0x1F8）

返回到汇总表。

表 1-314. R504 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_NUM_STAT_31:24	R	0x0	请参阅寄存器 507

1.313 R505（偏移 = 0x1F9）

返回到汇总表。

表 1-315. R505 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_NUM_STAT_23:16	R	0x0	请参阅寄存器 507

1.314 R506（偏移 = 0x1FA）

返回到汇总表。

表 1-316. R506 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_NUM_STAT_15:8	R	0x0	请参阅寄存器 507

1.315 R507（偏移 = 0x1FB）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-317. R507 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_FB_NUM_STAT	R	0x0	读回 DPLL 反馈分频器分子值作为 DCO 模式的结果 ROM=N、EEPROM=N

1.316 R508（偏移 = 0x1FC）

返回到汇总表。

表 1-318. R508 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	DPLL2_REF0_DBLR_EN	R/W	0x0	DPLL 基准 0 倍频器使能 ROM=Y、EEPROM=N
2	DPLL2_REF1_DBLR_EN	R/W	0x0	DPLL 基准 1 倍频器使能 ROM=Y、EEPROM=N
1:0	RESERVED	R	0x0	保留

1.317 R509（偏移 = 0x1FD）

返回到汇总表。

表 1-319. R509 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_REF0_RDIV_15:8	R/W	0x0	请参阅寄存器 510

1.318 R510（偏移 = 0x1FE）

返回到汇总表。

表 1-320. R510 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_REF0_RDIV	R/W	0x1	DPLL 基准 0 R 分频器值 ROM=Y、EEPROM=N

1.319 R511（偏移 = 0x1FF）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-321. R511 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_REF1_RDIV_15:8	R/W	0x0	请参阅寄存器 512

1.320 R512（偏移 = 0x200）

返回到汇总表。

表 1-322. R512 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_REF1_RDIV	R/W	0x1	DPLL 基准 1 R 分频器值 ROM=Y、EEPROM=N

1.321 R517（偏移 = 0x205）

返回到汇总表。

表 1-323. R517 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_REF4_RDIV_15:8	R/W	0x0	请参阅寄存器 518

1.322 R518（偏移 = 0x206）

返回到汇总表。

表 1-324. R518 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_REF4_RDIV	R/W	0x0	DPLL REF4 R 分频器值 ROM=Y、EEPROM=N

1.323 R519（偏移 = 0x207）

返回到汇总表。

表 1-325. R519 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_REF5_RDIV_15:8	R/W	0x0	请参阅寄存器 520

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.324 R520（偏移 = 0x208）

返回到汇总表。

表 1-326. R520 字段说明

位	字段	类型	复位	说明
7:0	DPLL2_REF5_RDIV	R/W	0x0	DPLL 基准 3 R 分频器值 ROM=Y、EEPROM=N

1.325 R523（偏移 = 0x20B）

返回到汇总表。

表 1-327. R523 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:3	DPLL3_REF0_AUTO_PRTY	R/W	0x2	自动切换的 REF0 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 REF0 设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th
2:0	DPLL3_REF1_AUTO_PRTY	R/W	0x1	自动切换的 REF1 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 REF1 设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th

1.326 R525（偏移 = 0x20D）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-328. R525 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:3	DPLL3_REF4_AUTO_PRTY	R/W	0x0	自动切换的 REF4 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 APLL1 REF4 反馈设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th
2:0	DPLL3_REF5_AUTO_PRTY	R/W	0x0	自动切换的 REF5 优先级。为自动非还原、自动还原和带自动回退的手动选择切换模式中所用的 APLL2 REF5 反馈设置优先级。 ROM=Y、EEPROM=N 0x0 = 不可选择 0x1 = 1st 0x2 = 2nd 0x3 = 3rd 0x4 = 4th 0x5 = 5th 0x6 = 6th 0x7 = 7th

1.327 R526（偏移 = 0x20E）

返回到汇总表。

表 1-329. R526 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5:3	DPLL3_MAN_REFSEL	R/W	0x0	DPLL3 手动基准选择模式。确定如何选择手动选择的基准。如果设置为“1”，手动选择的基准将取自 GPIO 输入引脚。如果设置为“0”，手动选择的基准将取自寄存器。 ROM=Y、EEPROM=N 0x0 = REF0 0x1 = REF1 0x2 = 保留 0x3 = 保留 0x4 = PLL1 0x5 = PLL2

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-329. R526 字段说明（续）

位	字段	类型	复位	说明
2	DPLL3_MAN_SWITCH_PIN_MODE	R/W	0x0	DPLL3 手动基准选择模式。确定如何选择手动选择的基准。如果设置为“1”，手动选择的基准将取自 GPIO 输入引脚。如果设置为“0”，手动选择的基准将取自寄存器。 ROM=Y、EEPROM=N 0x0 = 寄存器 0x1 = 引脚
1:0	DPLL3_SWITCH_MODE	R/W	0x1	DPLL3 基准切换模式。在自动非还原、自动还原、带自动回退的手动选择和带自动保持的手动选择模式之间进行选择。 ROM=Y、EEPROM=N 0x0 = 自动非还原 0x1 = 自动还原 0x2 = 手动回退 0x3 = 手动保持

1.328 R527（偏移 = 0x20F）

返回到汇总表。

表 1-330. R527 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL3_REFSEL_STAT	R	0x1	读取 DPLL3 的选定基准 ROM=N、EEPROM=N 0x0 = 保持 0x1 = REF0 0x2 = REF1 0x4 = 保留 0x8 = 保留 0x10 = APLL1 0x20 = APLL2

1.329 R528（偏移 = 0x210）

返回到汇总表。

表 1-331. R528 字段说明

位	字段	类型	复位	说明
7	DPLL3_LOCKDET_PPM_EN	R/W	0x1	DPLL 频锁检测使能 ROM=Y、EEPROM=N
6:0	DPLL3_LOCKDET_PPM_MAX_14:8	R/W	0x0	请参阅寄存器 529

Copyright © 2025 Texas Instruments Incorporated

1.330 R529（偏移 = 0x211）

返回到汇总表。

表 1-332. R529 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LOCKDET_PPM_MAX	R/W	0xA	DPLL 频锁检测锁定阈值 ROM=Y、EEPROM=N

1.331 R530（偏移 = 0x212）

返回到汇总表。

表 1-333. R530 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	DPLL3_UNLOCKDET_PPM_MAX_14:8	R/W	0x0	请参阅寄存器 531

1.332 R531（偏移 = 0x213）

返回到汇总表。

表 1-334. R531 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_UNLOCKDET_PPM_MAX	R/W	0x64	DPLL 频锁检测失锁阈值 ROM=Y、EEPROM=N

1.333 R532（偏移 = 0x214）

返回到汇总表。

表 1-335. R532 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL3_LOCKDET2_PPM_CNTSTRT_29:24	R/W	0x0	请参阅寄存器 535

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.334 R533（偏移 = 0x215）

返回到汇总表。

表 1-336. R533 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LOCKDET2_PPM_CNTSTRT_23:16	R/W	0x3	请参阅寄存器 535

1.335 R534（偏移 = 0x216）

返回到汇总表。

表 1-337. R534 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LOCKDET2_PPM_CNTSTRT_15:8	R/W	0xD	请参阅寄存器 535

1.336 R535（偏移 = 0x217）

返回到汇总表。

表 1-338. R535 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LOCKDET2_PPM_CNTSTRT	R/W	0x40	与 DPLL1 反馈配置 2 搭配使用的 DPLL 频锁检测基准计数值 ROM=Y、EEPROM=N

1.337 R536（偏移 = 0x218）

返回到汇总表。

表 1-339. R536 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL3_LOCKDET_PPM_CNTSTRT_29:24	R/W	0x0	请参阅寄存器 539

1.338 R537（偏移 = 0x219）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-340. R537 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LOCKDET_PPM_CNTSTRT_23:16	R/W	0x24	请参阅寄存器 539

1.339 R538（偏移 = 0x21A）

返回到汇总表。

表 1-341. R538 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LOCKDET_PPM_CNTSTRT_15:8	R/W	0x9F	请参阅寄存器 539

1.340 R539（偏移 = 0x21B）

返回到汇总表。

表 1-342. R539 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LOCKDET_PPM_CNTSTRT	R/W	0x0	与 DPLL3 反馈配置 1 搭配使用的 DPLL 频锁检测基准计数值 ROM=Y、EEPROM=N

1.341 R540（偏移 = 0x21C）

返回到汇总表。

表 1-343. R540 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL3_LOCKDET_VCO_PPM_CNTSTRT_29:24	R/W	0x0	请参阅寄存器 543

1.342 R541（偏移 = 0x21D）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-344. R541 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LOCKDET_VCO_PPM_CNTSTRT_23:16	R/W	0x98	请参阅寄存器 543

1.343 R542（偏移 = 0x21E）

返回到汇总表。

表 1-345. R542 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LOCKDET_VCO_PPM_CNTSTRT_15:8	R/W	0x96	请参阅寄存器 543

1.344 R543（偏移 = 0x21F）

返回到汇总表。

表 1-346. R543 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LOCKDET_VCO_PPM_CNTSTRT	R/W	0x80	DPLL 频锁检测 VCO 计数值 ROM=Y、EEPROM=N

1.345 R544（偏移 = 0x220）

返回到汇总表。

表 1-347. R544 字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	0x0	保留
2:1	RESERVED	R	0x0	保留
0	DPLL3_STATUS_PPM_LOCK	R	0x0	读回来自 DPLL PPM 校验器的锁定指示器 ROM=N、EEPROM=N

1.346 R547（偏移 = 0x223）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-348. R547 字段说明

位	字段	类型	复位	说明
7	DPLL3_LOOP_EN	R/W	0x1	启用 DPLL3 环路滤波器和 R 分频器 MASH 引擎 ROM=Y、EEPROM=N
6	DPLL3_PHASE_CANCEL_EN	R/W	0x1	启用相位抵消 ROM=Y、EEPROM=N
5	DPLL3_FASTLOCK_ALWAYS	R/W	0x0	始终执行快速锁定。不会进行相位抵消。 ROM=Y、EEPROM=N
4	DPLL3_PHS1_EN	R/W	0x1	启用保持退出相位转换控制。 ROM=Y、EEPROM=N
3	DPLL3_ZDM_EN	R/W	0x0	启用零延迟模式 ROM=Y、EEPROM=N
2	DPLL3_HIST_EN	R/W	0x1	启用要在保持期间使用的历史记录字 ROM=Y、EEPROM=N
1	DPLL3_PHASE_CANCEL_ALWAYS	R/W	0x0	当 DPLL 需要获取锁定时，始终强制进行相位抵消。 ROM=Y、EEPROM=N
0	RESERVED	R	0x0	保留

1.347 R548（偏移 = 0x224）

返回到汇总表。

表 1-349. R548 字段说明

位	字段	类型	复位	说明
7	DPLL3_HOLD_SLEW_LIM_EN	R/W	0x0	在保持模式下，启用转换限制器 ROM=Y、EEPROM=N
6:0	RESERVED	R	0x0	保留

1.348 R550（偏移 = 0x226）

返回到汇总表。

表 1-350. R550 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	DPLL3_PH_OFFSET_44:40	R/W	0x0	请参阅寄存器 555

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.349 R551（偏移 = 0x227）

返回到汇总表。

表 1-351. R551 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_PH_OFFSET_39:32	R/W	0x0	请参阅寄存器 555

1.350 R552（偏移 = 0x228）

返回到汇总表。

表 1-352. R552 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_PH_OFFSET_31:24	R/W	0x0	请参阅寄存器 555

1.351 R553（偏移 = 0x229）

返回到汇总表。

表 1-353. R553 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_PH_OFFSET_23:16	R/W	0x0	请参阅寄存器 555

1.352 R554（偏移 = 0x22A）

返回到汇总表。

表 1-354. R554 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_PH_OFFSET_15:8	R/W	0x0	请参阅寄存器 555

1.353 R555（偏移 = 0x22B）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-355. R555 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_PH_OFFSET	R/W	0x0	相位偏移，用于调整和校准 ZDM 中输出相位的输入。这是二进制补码数。 ROM=Y、EEPROM=N

1.354 R556（偏移 = 0x22C）

返回到汇总表。

表 1-356. R556 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FREE_RUN_39:32	R/W	0x0	请参阅寄存器 560

1.355 R557（偏移 = 0x22D）

返回到汇总表。

表 1-357. R557 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FREE_RUN_31:24	R/W	0x0	请参阅寄存器 560

1.356 R558（偏移 = 0x22E）

返回到汇总表。

表 1-358. R558 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FREE_RUN_23:16	R/W	0x0	请参阅寄存器 560

1.357 R559（偏移 = 0x22F）

返回到汇总表。

表 1-359. R559 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FREE_RUN_15:8	R/W	0x0	请参阅寄存器 560

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.358 R560（偏移 = 0x230）

返回到汇总表。

表 1-360. R560 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FREE_RUN	R/W	0x0	DPLL 起始字。也包括非历史记录保持字。 ROM=Y、EEPROM=N

1.359 R561（偏移 = 0x231）

返回到汇总表。

表 1-361. R561 字段说明

位	字段	类型	复位	说明
7	DPLL3_PPM_REF_SEL	R/W	0x0	DPLL3 LOFL 的 PPM 检测器基准选择。设置为 0 时，使用选定的 DPLL 输入基准，从而按预期生成 DPLL3 LOFL。设置为 1 时，XO 用作为 APLL3 启用 LOFL 的频率，不需要使用 DPLL。该位用于启用“BAW 锁定”指示器。 ROM=Y、EEPROM=N 0x0 = LOFL_DPLL3 = DPLL3 DLD 0x1 = LOFL_DPLL3 = APLL3 DLD
6	DPLL3_1PPS_MODE	R/W	0x0	当使用 1PPS 输入时设置 ROM=Y、EEPROM=N
5	DPLL3_1PPS_EN	R/W	0x0	当使用 1PPS 输入时设置 ROM=Y、EEPROM=N
4:0	RESERVED	R	0x0	保留

1.360 R590（偏移 = 0x24E）

返回到汇总表。

表 1-362. R590 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	DPLL3_LCK_TIMER_9:8	R/W	0x3	请参阅寄存器 591

1.361 R591（偏移 = 0x24F）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-363. R591 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_LCK_TIMER	R/W	0x9	在开始锁定后，DPLL3_LOPL 将被置为无效之前的最短时间。一旦器件处于有效的锁相窗口内，计时器就会开始计时。 ROM=Y、EEPROM=N

1.362 R592（偏移 = 0x250）

返回到汇总表。

表 1-364. R592 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	DPLL3_HIST_TIMER_9:8	R/W	0x1	请参阅寄存器 593

1.363 R593（偏移 = 0x251）

返回到汇总表。

表 1-365. R593 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_HIST_TIMER	R/W	0x92	历史记录计时器 ROM=Y、EEPROM=N

1.364 R594（偏移 = 0x252）

返回到汇总表。

表 1-366. R594 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:2	RESERVED	R	0x0	保留
1:0	DPLL3_HOLD_TIMER_9:8	R/W	0x1	请参阅寄存器 595

1.365 R595（偏移 = 0x253）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-367. R595 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_HOLD_TIMER	R/W	0x42	相位转换控制期间，DPLL 或 APLL 分子的变化率。请参阅 DPLLx_HOLD_SLEW_STEP。 ROM=Y、EEPROM=N

1.366 R596（偏移 = 0x254）

返回到汇总表。

表 1-368. R596 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	DPLL3_PHS1_TIMER_9:8	R/W	0x1	请参阅寄存器 597

1.367 R597（偏移 = 0x255）

返回到汇总表。

表 1-369. R597 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_PHS1_TIMER	R/W	0x40	保持退出相位转换控制。控制更新周期的计时器。 ROM=Y、EEPROM=N

1.368 R602（偏移 = 0x25A）

返回到汇总表。

表 1-370. R602 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	DPLL3_HIST_GAIN	R/W	0x8	历史记录滤波器增益 ROM=Y、EEPROM=N

1.369 R603（偏移 = 0x25B）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-371. R603 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL3_PL_THRESH	R/W	0x22	锁相锁定阈值 ROM=Y、EEPROM=N

1.370 R604（偏移 = 0x25C）

返回到汇总表。

表 1-372. R604 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL3_PL_UNLK_THRESH	R/W	0x24	锁相失锁阈值 ROM=Y、EEPROM=N

1.371 R605（偏移 = 0x25D）

返回到汇总表。

表 1-373. R605 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL3_PHS1_THRESH	R/W	0x7	保持退出相位转换控制。每个计时器事件的变化。 ROM=Y、EEPROM=N

1.372 R610（偏移 = 0x262）

返回到汇总表。

表 1-374. R610 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	DPLL3_STATUS_PL	R	0x0	读回锁相状态 ROM=N、EEPROM=N
4:0	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.373 R611（偏移 = 0x263）

返回到汇总表。

表 1-375. R611 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	DPLL3_DCO_SLEW_ACTIVE	R	0x0	读回 DCO 压摆状态 ROM=N、EEPROM=N
3:0	RESERVED	R	0x0	保留

1.374 R614（偏移 = 0x266）

返回到汇总表。

表 1-376. R614 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL3_FB_DIV_32:32	R/W	0x0	请参阅寄存器 618

1.375 R615（偏移 = 0x267）

返回到汇总表。

表 1-377. R615 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_DIV_31:24	R/W	0x0	请参阅寄存器 618

1.376 R616（偏移 = 0x268）

返回到汇总表。

表 1-378. R616 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_DIV_23:16	R/W	0x0	请参阅寄存器 618

1.377 R617（偏移 = 0x269）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-379. R617 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_DIV_15:8	R/W	0x0	请参阅寄存器 618

1.378 R618（偏移 = 0x26A）

返回到汇总表。

表 1-380. R618 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_DIV	R/W	0x64	与 DPLL3 反馈配置 1 搭配使用的 DPLL 反馈分频器 N 值。分频值为编程值，但使用带 FB div 的 ZDM 模式时，实际分频值为 +1。 ROM=Y、EEPROM=N

1.379 R619（偏移 = 0x26B）

返回到汇总表。

表 1-381. R619 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_NUM_39:32	R/W	0x0	请参阅寄存器 623

1.380 R620（偏移 = 0x26C）

返回到汇总表。

表 1-382. R620 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_NUM_31:24	R/W	0x0	请参阅寄存器 623

1.381 R621（偏移 = 0x26D）

返回到汇总表。

表 1-383. R621 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_NUM_23:16	R/W	0x0	请参阅寄存器 623

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.382 R622（偏移 = 0x26E）

返回到汇总表。

表 1-384. R622 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_NUM_15:8	R/W	0x0	请参阅寄存器 623

1.383 R623（偏移 = 0x26F）

返回到汇总表。

表 1-385. R623 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_NUM	R/W	0x0	与 DPLL3 反馈配置 1 搭配使用的 DPLL 反馈分频器分子值 ROM=Y、EEPROM=N

1.384 R624（偏移 = 0x270）

返回到汇总表。

表 1-386. R624 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_DEN_39:32	R/W	0x0	请参阅寄存器 628

1.385 R625（偏移 = 0x271）

返回到汇总表。

表 1-387. R625 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_DEN_31:24	R/W	0x0	请参阅寄存器 628

1.386 R626（偏移 = 0x272）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-388. R626 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_DEN_23:16	R/W	0x0	请参阅寄存器 628

1.387 R627（偏移 = 0x273）

返回到汇总表。

表 1-389. R627 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_DEN_15:8	R/W	0x0	请参阅寄存器 628

1.388 R628（偏移 = 0x274）

返回到汇总表。

表 1-390. R628 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_DEN	R/W	0x0	与 DPLL3 反馈配置 1 搭配使用的 DPLL 反馈分频器分母值 ROM=Y、EEPROM=N

1.389 R629（偏移 = 0x275）

返回到汇总表。

表 1-391. R629 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL3_FB2_DIV_32:32	R/W	0x0	请参阅寄存器 633

1.390 R630（偏移 = 0x276）

返回到汇总表。

表 1-392. R630 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_DIV_31:24	R/W	0x0	请参阅寄存器 633

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.391 R631（偏移 = 0x277）

返回到汇总表。

表 1-393. R631 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_DIV_23:16	R/W	0x0	请参阅寄存器 633

1.392 R632（偏移 = 0x278）

返回到汇总表。

表 1-394. R632 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_DIV_15:8	R/W	0x7	请参阅寄存器 633

1.393 R633（偏移 = 0x279）

返回到汇总表。

表 1-395. R633 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_DIV	R/W	0xAE	与 DPLL3 反馈配置 2 搭配使用的 DPLL 反馈分频器 N 值。分频值为编程值，但使用带 FB div 的 ZDM 模式时，实际分频值为 +1。 ROM=Y、EEPROM=N

1.394 R634（偏移 = 0x27A）

返回到汇总表。

表 1-396. R634 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_NUM_39:32	R/W	0x14	请参阅寄存器 638

1.395 R635（偏移 = 0x27B）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-397. R635 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_NUM_31:24	R/W	0x7A	请参阅寄存器 638

1.396 R636（偏移 = 0x27C）

返回到汇总表。

表 1-398. R636 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_NUM_23:16	R/W	0xE1	请参阅寄存器 638

1.397 R637（偏移 = 0x27D）

返回到汇总表。

表 1-399. R637 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_NUM_15:8	R/W	0x47	请参阅寄存器 638

1.398 R638（偏移 = 0x27E）

返回到汇总表。

表 1-400. R638 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_NUM	R/W	0xAE	与 DPLL3 反馈配置 2 搭配使用的 DPLL 反馈分频器分子值 ROM=Y、EEPROM=N

1.399 R639（偏移 = 0x27F）

返回到汇总表。

表 1-401. R639 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_DEN_39:32	R/W	0xFF	请参阅寄存器 643

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.400 R640（偏移 = 0x280）

返回到汇总表。

表 1-402. R640 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_DEN_31:24	R/W	0xFF	请参阅寄存器 643

1.401 R641（偏移 = 0x281）

返回到汇总表。

表 1-403. R641 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_DEN_23:16	R/W	0xFF	请参阅寄存器 643

1.402 R642（偏移 = 0x282）

返回到汇总表。

表 1-404. R642 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_DEN_15:8	R/W	0xFF	请参阅寄存器 643

1.403 R643（偏移 = 0x283）

返回到汇总表。

表 1-405. R643 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB2_DEN	R/W	0xFF	与 DPLL3 反馈配置 2 搭配使用的 DPLL 反馈分频器分母值 ROM=Y、EEPROM=N

1.404 R644（偏移 = 0x284）

返回到汇总表。

表 1-406. R644 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-406. R644 字段说明（续）

位	字段	类型	复位	说明
5	DPLL3_REF5_FB_SEL	R/W	0x0	REF5 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2
4	DPLL3_REF4_FB_SEL	R/W	0x0	REF4 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2
3:2	RESERVED	R	0x0	保留
1	DPLL3_REF1_FB_SEL	R/W	0x0	REF1 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2
0	DPLL3_REF0_FB_SEL	R/W	0x0	REF0 的 DPLL 反馈 N、NUM、DEN 选择。当此位为 0 时，为三个参数中的每一个选择值 1。当设置为 1 时，则使用值 2。 ROM=Y、EEPROM=N 0x0 = FB 配置 1 0x1 = FB 配置 2

1.405 R645（偏移 = 0x285）

返回到汇总表。

表 1-407. R645 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:3	RESERVED	R	0x0	保留
2:0	DPLL3_FB_MASH_ORDER	R/W	0x2	DPLL 反馈分频器 MASH 顺序。 ROM=Y、EEPROM=N 0x0 = 整数 0x1 = 第 1 顺序 0x2 = 第 2 顺序 0x3 = 第 3 顺序 0x4 = 第 4 顺序

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.406 R646（偏移 = 0x286）

返回到汇总表。

表 1-408. R646 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:0	DPLL3_FB_FDEV_37:32	R/W	0x0	请参阅寄存器 650

1.407 R647（偏移 = 0x287）

返回到汇总表。

表 1-409. R647 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_FDEV_31:24	R/W	0x0	请参阅寄存器 650

1.408 R648（偏移 = 0x288）

返回到汇总表。

表 1-410. R648 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_FDEV_23:16	R/W	0x0	请参阅寄存器 650

1.409 R649（偏移 = 0x289）

返回到汇总表。

表 1-411. R649 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_FDEV_15:8	R/W	0x0	请参阅寄存器 650

1.410 R650（偏移 = 0x28A）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-412. R650 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_FDEV	R/W	0x0	DPLL 反馈分频器 DCO 频率偏差值 ROM=Y、EEPROM=N

1.411 R651（偏移 = 0x28B）

返回到汇总表。

表 1-413. R651 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL3_FB_FDEV_UPDATE	R/W	0x0	使用 DPLL_FB_FDEV 值，使 DPLL 反馈分子值递增/递减 ROM=Y、EEPROM=N

1.412 R652（偏移 = 0x28C）

返回到汇总表。

表 1-414. R652 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	DPLL3_FB_FDEV_EN	R/W	0x0	启用 DPLL DCO 模式 ROM=Y、EEPROM=N

1.413 R653（偏移 = 0x28D）

返回到汇总表。

表 1-415. R653 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_NUM_STAT_39:32	R	0x0	请参阅寄存器 657

1.414 R654（偏移 = 0x28E）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-416. R654 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_NUM_STAT_31:24	R	0x0	请参阅寄存器 657

1.415 R655（偏移 = 0x28F）

返回到汇总表。

表 1-417. R655 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_NUM_STAT_23:16	R	0x0	请参阅寄存器 657

1.416 R656（偏移 = 0x290）

返回到汇总表。

表 1-418. R656 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_NUM_STAT_15:8	R	0x0	请参阅寄存器 657

1.417 R657（偏移 = 0x291）

返回到汇总表。

表 1-419. R657 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_FB_NUM_STAT	R	0x0	读回 DPLL 反馈分频器分子值作为 DCO 模式的结果 ROM=N、EEPROM=N

1.418 R658（偏移 = 0x292）

返回到汇总表。

表 1-420. R658 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	DPLL3_REF0_DBLR_EN	R/W	0x0	DPLL 基准 0 倍频器使能 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-420. R658 字段说明（续）

位	字段	类型	复位	说明
2	DPLL3_REF1_DBLR_EN	R/W	0x0	DPLL 基准 1 倍频器使能 ROM=Y、EEPROM=N
1:0	RESERVED	R	0x0	保留

1.419 R659（偏移 = 0x293）

返回到汇总表。

表 1-421. R659 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_REF0_RDIV_15:8	R/W	0x0	请参阅寄存器 660

1.420 R660（偏移 = 0x294）

返回到汇总表。

表 1-422. R660 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_REF0_RDIV	R/W	0x1	DPLL 基准 0 R 分频器值 ROM=Y、EEPROM=N

1.421 R661（偏移 = 0x295）

返回到汇总表。

表 1-423. R661 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_REF1_RDIV_15:8	R/W	0x0	请参阅寄存器 662

1.422 R662（偏移 = 0x296）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-424. R662 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_REF1_RDIV	R/W	0x1	DPLL 基准 1 R 分频器值 ROM=Y、EEPROM=N

1.423 R667（偏移 = 0x29B）

返回到汇总表。

表 1-425. R667 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_REF4_RDIV_15:8	R/W	0x0	请参阅寄存器 668

1.424 R668（偏移 = 0x29C）

返回到汇总表。

表 1-426. R668 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_REF4_RDIV	R/W	0x0	DPLL 基准 4 R 分频器值 ROM=Y、EEPROM=N

1.425 R669（偏移 = 0x29D）

返回到汇总表。

表 1-427. R669 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_REF5_RDIV_15:8	R/W	0x1	请参阅寄存器 670

1.426 R670（偏移 = 0x29E）

返回到汇总表。

表 1-428. R670 字段说明

位	字段	类型	复位	说明
7:0	DPLL3_REF5_RDIV	R/W	0x1	DPLL 基准 5 R 分频器值 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.427 R707（偏移 = 0x2C3）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-429. R707 字段说明

位	字段	类型	复位	说明
7:0	PLL1_CP_PU_R	R/W	0x6D	PLL 电荷泵上拉电阻器选择 ROM=Y、EEPROM=N 0x0 = 禁用 0x1 = 78kΩ 0x2 = 39kΩ 0x3 = 26kΩ 0x4 = 20kΩ 0x5 = 15.9kΩ 0x6 = 13.2kΩ 0x7 = 11.3kΩ 0x8 = 9.8kΩ 0x9 = 8.71kΩ 0xA = 7.83kΩ 0xB = 7.12kΩ 0xC = 6.58kΩ 0xD = 6.07kΩ 0xE = 5.63kΩ 0xF = 5.25kΩ 0x10 = 4.9kΩ 0x11 = 4.61kΩ 0x12 = 4.35kΩ 0x13 = 4.12kΩ 0x14 = 3.94kΩ 0x15 = 3.75kΩ 0x16 = 3.57kΩ 0x17 = 3.42kΩ 0x18 = 3.27kΩ 0x19 = 3.14kΩ 0x1A = 3.01kΩ 0x1B = 2.9kΩ 0x1C = 2.81kΩ 0x1D = 2.71kΩ 0x1E = 2.62kΩ 0x1F = 2.53kΩ 0x20 = 2.4kΩ 0x21 = 2.33kΩ 0x22 = 2.26kΩ 0x23 = 2.2kΩ 0x24 = 2.14kΩ 0x25 = 2.09kΩ 0x26 = 2.03kΩ 0x27 = 1.98kΩ 0x28 = 1.93kΩ 0x29 = 1.88kΩ 0x2A = 1.84kΩ

Copyright © 2025 Texas Instruments Incorporated

表 1-429. R707 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 1.79kΩ 0x2C = 1.76kΩ 0x2D = 1.72kΩ 0x2E = 1.68kΩ 0x2F = 1.65kΩ 0x30 = 1.61kΩ 0x31 = 1.58kΩ 0x32 = 1.55kΩ 0x33 = 1.52kΩ 0x34 = 1.49kΩ 0x35 = 1.46kΩ 0x36 = 1.44kΩ 0x37 = 1.41kΩ 0x38 = 1.38kΩ 0x39 = 1.36kΩ 0x3A = 1.34kΩ 0x3B = 1.31kΩ 0x3C = 1.29kΩ 0x3D = 1.27kΩ 0x3E = 1.25kΩ 0x3F = 1.23kΩ 0x40 = 1.2kΩ 0x41 = 1.18kΩ 0x42 = 1.16kΩ 0x43 = 1.15kΩ 0x44 = 1.13kΩ 0x45 = 1.12kΩ 0x46 = 1.1kΩ 0x47 = 1.08kΩ 0x48 = 1.07kΩ 0x49 = 1.05kΩ 0x4A = 1.04kΩ 0x4B = 1.03kΩ 0x4C = 1.01kΩ 0x4D = 1kΩ 0x4E = 0.989kΩ 0x4F = 0.977kΩ 0x50 = 0.964kΩ 0x51 = 0.952kΩ 0x52 = 0.941kΩ 0x53 = 0.929kΩ 0x54 = 0.92kΩ 0x55 = 0.909kΩ 0x56 = 0.898kΩ 0x57 = 0.888kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-429. R707 字段说明（续）

位	字段	类型	复位	说明
				0x58 = 0.878kΩ 0x59 = 0.868kΩ 0x5A = 0.858kΩ 0x5B = 0.849kΩ 0x5C = 0.841kΩ 0x5D = 0.832kΩ 0x5E = 0.823kΩ 0x5F = 0.814kΩ 0x60 = 0.8kΩ 0x61 = 0.792kΩ 0x62 = 0.784kΩ 0x63 = 0.776kΩ 0x64 = 0.769kΩ 0x65 = 0.762kΩ 0x66 = 0.754kΩ 0x67 = 0.747kΩ 0x68 = 0.74kΩ 0x69 = 0.733kΩ 0x6A = 0.726kΩ 0x6B = 0.719kΩ 0x6C = 0.713kΩ 0x6D = 0.707kΩ 0x6E = 0.7kΩ 0x6F = 0.694kΩ 0x70 = 0.688kΩ 0x71 = 0.682kΩ 0x72 = 0.676kΩ 0x73 = 0.67kΩ 0x74 = 0.665kΩ 0x75 = 0.659kΩ 0x76 = 0.654kΩ 0x77 = 0.648kΩ 0x78 = 0.643kΩ 0x79 = 0.637kΩ 0x7A = 0.632kΩ 0x7B = 0.627kΩ 0x7C = 0.623kΩ 0x7D = 0.618kΩ 0x7E = 0.613kΩ 0x7F = 0.608kΩ 0x80 = 0.6kΩ 0x81 = 0.595kΩ 0x82 = 0.591kΩ 0x83 = 0.586kΩ 0x84 = 0.583kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-429. R707 字段说明（续）

位	字段	类型	复位	说明
				0x85 = 0.578kΩ 0x86 = 0.574kΩ 0x87 = 0.57kΩ 0x88 = 0.565kΩ 0x89 = 0.561kΩ 0x8A = 0.557kΩ 0x8B = 0.553kΩ 0x8C = 0.55kΩ 0x8D = 0.546kΩ 0x8E = 0.542kΩ 0x8F = 0.538kΩ 0x90 = 0.535kΩ 0x91 = 0.531kΩ 0x92 = 0.527kΩ 0x93 = 0.524kΩ 0x94 = 0.521kΩ 0x95 = 0.517kΩ 0x96 = 0.514kΩ 0x97 = 0.51kΩ 0x98 = 0.507kΩ 0x99 = 0.504kΩ 0x9A = 0.5kΩ 0x9B = 0.497kΩ 0x9C = 0.494kΩ 0x9D = 0.491kΩ 0x9E = 0.488kΩ 0x9F = 0.485kΩ 0xA0 = 0.48kΩ 0xA1 = 0.477kΩ 0xA2 = 0.474kΩ 0xA3 = 0.471kΩ 0xA4 = 0.469kΩ 0xA5 = 0.466kΩ 0xA6 = 0.463kΩ 0xA7 = 0.46kΩ 0xA8 = 0.458kΩ 0xA9 = 0.455kΩ 0xAA = 0.452kΩ 0xAB = 0.45kΩ 0xAC = 0.447kΩ 0xAD = 0.445kΩ 0xAE = 0.442kΩ 0xAF = 0.44kΩ 0xB0 = 0.437kΩ 0xB1 = 0.435kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-429. R707 字段说明（续）

位	字段	类型	复位	说明
				0xB2 = 0.432kΩ 0xB3 = 0.43kΩ 0xB4 = 0.428kΩ 0xB5 = 0.425kΩ 0xB6 = 0.423kΩ 0xB7 = 0.421kΩ 0xB8 = 0.419kΩ 0xB9 = 0.416kΩ 0xBA = 0.414kΩ 0xBB = 0.412kΩ 0xBC = 0.41kΩ 0xBD = 0.408kΩ 0xBE = 0.406kΩ 0xBF = 0.404kΩ 0xC0 = 0.4kΩ 0xC1 = 0.398kΩ 0xC2 = 0.396kΩ 0xC3 = 0.394kΩ 0xC4 = 0.392kΩ 0xC5 = 0.39kΩ 0xC6 = 0.388kΩ 0xC7 = 0.386kΩ 0xC8 = 0.384kΩ 0xC9 = 0.382kΩ 0xCA = 0.381kΩ 0xCB = 0.379kΩ 0xCC = 0.377kΩ 0xCD = 0.375kΩ 0xCE = 0.373kΩ 0xCF = 0.372kΩ 0xD0 = 0.37kΩ 0xD1 = 0.368kΩ 0xD2 = 0.366kΩ 0xD3 = 0.365kΩ 0xD4 = 0.363kΩ 0xD5 = 0.361kΩ 0xD6 = 0.36kΩ 0xD7 = 0.358kΩ 0xD8 = 0.356kΩ 0xD9 = 0.355kΩ 0xDA = 0.353kΩ 0xDB = 0.352kΩ 0xDC = 0.35kΩ 0xDD = 0.349kΩ 0xDE = 0.347kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-429. R707 字段说明（续）

位	字段	类型	复位	说明
				0xDF = 0.345kΩ 0xE0 = 0.343kΩ 0xE1 = 0.341kΩ 0xE2 = 0.34kΩ 0xE3 = 0.338kΩ 0xE4 = 0.337kΩ 0xE5 = 0.336kΩ 0xE6 = 0.334kΩ 0xE7 = 0.333kΩ 0xE8 = 0.331kΩ 0xE9 = 0.33kΩ 0xEA = 0.328kΩ 0xEB = 0.327kΩ 0xEC = 0.326kΩ 0xED = 0.325kΩ 0xEE = 0.323kΩ 0xEF = 0.322kΩ 0xF0 = 0.32kΩ 0xF1 = 0.319kΩ 0xF2 = 0.318kΩ 0xF3 = 0.317kΩ 0xF4 = 0.315kΩ 0xF5 = 0.314kΩ 0xF6 = 0.313kΩ 0xF7 = 0.312kΩ 0xF8 = 0.31kΩ 0xF9 = 0.309kΩ 0xFA = 0.308kΩ 0xFB = 0.307kΩ 0xFC = 0.306kΩ 0xFD = 0.304kΩ 0xFE = 0.303kΩ 0xFF = 0.302kΩ

1.428 R708（偏移 = 0x2C4）

返回到汇总表。

表 1-430. R708 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-430. R708 字段说明（续）

位	字段	类型	复位	说明
1:0	PLL1_CPG	R/W	0x3	PLL 电荷泵增益向上泵送/向下泵送。 ROM=Y、EEPROM=Y 0x0 = 1.6mA 0x1 = 3.2mA 0x2 = 4.8mA 0x3 = 6.4mA

1.429 R709（偏移 = 0x2C5）

返回到汇总表。

表 1-431. R709 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-431. R709 字段说明（续）

位	字段	类型	复位	说明
5:0	PLL1_LF_R2	R/W	0x9	PLL 环路滤波器 R2 设置 ROM=Y、EEPROM=N 0x0 = 0.016kΩ 0x1 = 0.262kΩ 0x2 = 0.357kΩ 0x3 = 0.166kΩ 0x4 = 0.642kΩ 0x5 = 0.199kΩ 0x6 = 0.244kΩ 0x7 = 0.142kΩ 0x8 = 1.14kΩ 0x9 = 0.222kΩ 0xA = 0.283kΩ 0xB = 0.152kΩ 0xC = 0.425kΩ 0xD = 0.177kΩ 0xE = 0.21kΩ 0xF = 0.132kΩ 0x10 = 0.847kΩ 0x11 = 1.06kΩ 0x12 = 1.16kΩ 0x13 = 0.966kΩ 0x14 = 1.44kΩ 0x15 = 0.998kΩ 0x16 = 1.04kΩ 0x17 = 0.941kΩ 0x18 = 1.94kΩ 0x19 = 1.02kΩ 0x1A = 1.08kΩ 0x1B = 0.951kΩ 0x1C = 1.22kΩ 0x1D = 0.976kΩ 0x1E = 1.01kΩ 0x1F = 0.931kΩ 0x20 = 1.66kΩ 0x21 = 1.88kΩ 0x22 = 1.97kΩ 0x23 = 1.78kΩ 0x24 = 2.26kΩ 0x25 = 1.81kΩ 0x26 = 1.86kΩ 0x27 = 1.76kΩ 0x28 = 2.75kΩ 0x29 = 1.84kΩ 0x2A = 1.9kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-431. R709 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 1.77kΩ 0x2C = 2.04kΩ 0x2D = 1.79kΩ 0x2E = 1.82kΩ 0x2F = 1.75kΩ 0x30 = 2.46kΩ 0x31 = 2.68kΩ 0x32 = 2.77kΩ 0x33 = 2.58kΩ 0x34 = 3.06kΩ 0x35 = 2.61kΩ 0x36 = 2.66kΩ 0x37 = 2.56kΩ 0x38 = 3.55kΩ 0x39 = 2.64kΩ 0x3A = 2.7kΩ 0x3B = 2.57kΩ 0x3C = 2.84kΩ 0x3D = 2.59kΩ 0x3E = 2.62kΩ 0x3F = 2.55kΩ

1.430 R710（偏移 = 0x2C6）

返回到汇总表。

表 1-432. R710 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-432. R710 字段说明（续）

位	字段	类型	复位	说明
5:0	PLL1_LF_R3	R/W	0x2	PLL 环路滤波器 R3 设置 ROM=Y、EEPROM=N 0x0 = 0.016kΩ 0x1 = 0.277kΩ 0x2 = 0.657kΩ 0x3 = 0.214kΩ 0x4 = 0.754kΩ 0x5 = 0.221kΩ 0x6 = 0.375kΩ 0x7 = 0.183kΩ 0x8 = 0.863kΩ 0x9 = 1.08kΩ 0xA = 1.46kΩ 0xB = 1.01kΩ 0xC = 1.55kΩ 0xD = 1.02kΩ 0xE = 1.17kΩ 0xF = 0.982kΩ 0x10 = 1.68kΩ 0x11 = 1.89kΩ 0x12 = 2.27kΩ 0x13 = 1.83kΩ 0x14 = 2.37kΩ 0x15 = 1.84kΩ 0x16 = 1.99kΩ 0x17 = 1.8kΩ 0x18 = 2.48kΩ 0x19 = 2.69kΩ 0x1A = 3.07kΩ 0x1B = 2.63kΩ 0x1C = 3.17kΩ 0x1D = 2.63kΩ 0x1E = 2.79kΩ 0x1F = 2.6kΩ 0x20 = 3.31kΩ 0x21 = 3.52kΩ 0x22 = 3.9kΩ 0x23 = 3.46kΩ 0x24 = 4kΩ 0x25 = 3.47kΩ 0x26 = 3.62kΩ 0x27 = 3.43kΩ 0x28 = 4.11kΩ 0x29 = 4.32kΩ 0x2A = 4.7kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-432. R710 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 4.26kΩ 0x2C = 4.8kΩ 0x2D = 4.26kΩ 0x2E = 4.42kΩ 0x2F = 4.23kΩ 0x30 = 4.92kΩ 0x31 = 5.14kΩ 0x32 = 5.52kΩ 0x33 = 5.07kΩ 0x34 = 5.61kΩ 0x35 = 5.08kΩ 0x36 = 5.23kΩ 0x37 = 5.04kΩ 0x38 = 5.72kΩ 0x39 = 5.94kΩ 0x3A = 6.32kΩ 0x3B = 5.87kΩ 0x3C = 6.41kΩ 0x3D = 5.88kΩ 0x3E = 6.03kΩ 0x3F = 5.84kΩ

1.431 R711（偏移 = 0x2C7）

返回到汇总表。

表 1-433. R711 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-433. R711 字段说明（续）

位	字段	类型	复位	说明
5:0	PLL1_LF_R4	R/W	0x2	PLL 环路滤波器 R4 设置 ROM=Y、EEPROM=N 0x0 = 0.016kΩ 0x1 = 0.277kΩ 0x2 = 0.657kΩ 0x3 = 0.214kΩ 0x4 = 0.754kΩ 0x5 = 0.221kΩ 0x6 = 0.375kΩ 0x7 = 0.183kΩ 0x8 = 0.863kΩ 0x9 = 1.08kΩ 0xA = 1.46kΩ 0xB = 1.01kΩ 0xC = 1.55kΩ 0xD = 1.02kΩ 0xE = 1.17kΩ 0xF = 0.982kΩ 0x10 = 1.68kΩ 0x11 = 1.89kΩ 0x12 = 2.27kΩ 0x13 = 1.83kΩ 0x14 = 2.37kΩ 0x15 = 1.84kΩ 0x16 = 1.99kΩ 0x17 = 1.8kΩ 0x18 = 2.48kΩ 0x19 = 2.69kΩ 0x1A = 3.07kΩ 0x1B = 2.63kΩ 0x1C = 3.17kΩ 0x1D = 2.63kΩ 0x1E = 2.79kΩ 0x1F = 2.6kΩ 0x20 = 3.31kΩ 0x21 = 3.52kΩ 0x22 = 3.9kΩ 0x23 = 3.46kΩ 0x24 = 4kΩ 0x25 = 3.47kΩ 0x26 = 3.62kΩ 0x27 = 3.43kΩ 0x28 = 4.11kΩ 0x29 = 4.32kΩ 0x2A = 4.7kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-433. R711 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 4.26kΩ 0x2C = 4.8kΩ 0x2D = 4.26kΩ 0x2E = 4.42kΩ 0x2F = 4.23kΩ 0x30 = 4.92kΩ 0x31 = 5.14kΩ 0x32 = 5.52kΩ 0x33 = 5.07kΩ 0x34 = 5.61kΩ 0x35 = 5.08kΩ 0x36 = 5.23kΩ 0x37 = 5.04kΩ 0x38 = 5.72kΩ 0x39 = 5.94kΩ 0x3A = 6.32kΩ 0x3B = 5.87kΩ 0x3C = 6.41kΩ 0x3D = 5.88kΩ 0x3E = 6.03kΩ 0x3F = 5.84kΩ

1.432 R712（偏移 = 0x2C8）

返回到汇总表。

表 1-434. R712 字段说明

位	字段	类型	复位	说明
7:6	PLL1_DISABLE_3RD4TH	R/W	0x3	PLL 环路滤波器断开 C3 和 C4 ROM=Y、EEPROM=N 0x0 = C3/C4 断开 0x1 = C3 = 启用、C4 = 断开 0x2 = C3 = 断开、C4 = 启用 0x3 = C3 = 已启用、C4 = 已启用

Copyright © 2025 Texas Instruments Incorporated

表 1-434. R712 字段说明（续）

位	字段	类型	复位	说明
5:3	PLL1_LF_C3	R/W	0x7	PLL 环路滤波器 C3 设置 ROM=Y、EEPROM=N 0x0 = 0pF 0x1 = 10pF 0x2 = 20pF 0x3 = 30pF 0x4 = 40pF 0x5 = 50pF 0x6 = 60pF 0x7 = 70pF
2:0	PLL1_LF_C4	R/W	0x7	PLL 环路滤波器 C4 设置 ROM=Y、EEPROM=N 0x0 = 0pF 0x1 = 10pF 0x2 = 20pF 0x3 = 30pF 0x4 = 40pF 0x5 = 50pF 0x6 = 60pF 0x7 = 70pF

1.433 R713（偏移 = 0x2C9）

返回到汇总表。

表 1-435. R713 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	PLL1_RDIV_8:8	R/W	0x0	请参阅寄存器 714

1.434 R714（偏移 = 0x2CA）

返回到汇总表。

表 1-436. R714 字段说明

位	字段	类型	复位	说明
7:0	PLL1_RDIV	R/W	0xA	PLL R 分频器 ROM=Y、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.435 R715（偏移 = 0x2CB）

返回到汇总表。

表 1-437. R715 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	PLL1_RDIV_XO_EN	R/W	0x0	APLL 基准源来自 XO。还必须使 XO 能够在 XO_OUT_BUF_EN[1] = 1 的情况下驱动此 APLL ROM=Y、EEPROM=Y
3	PLL1_RDIV_XO_DBLR_EN	R/W	0x0	启用 XO 倍频器 ROM=Y、EEPROM=Y
2	PLL1_RDIV_BYPASS_EN	R/W	0x0	绕过 R 分频器 ROM=Y、EEPROM=Y
1:0	PLL1_RDIV_MUX_SEL	R/W	0x2	选择 R 分频器输入。当从反馈分压器启用基准时，还必须适当地设置 APLL PLLx_VCO_BUF_2REF_EN 位。 ROM=Y、EEPROM=Y 0x0 = XO 0x1 = VCO2 反馈分频器 0x2 = VCO3 反馈分频器

1.436 R716（偏移 = 0x2CC）

返回到汇总表。

表 1-438. R716 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	PLL1_NDIV_8:8	R/W	0x0	请参阅寄存器 717

1.437 R717（偏移 = 0x2CD）

返回到汇总表。

表 1-439. R717 字段说明

位	字段	类型	复位	说明
7:0	PLL1_NDIV	R/W	0x32	PLL N 分频器 ROM=Y、EEPROM=Y

Copyright © 2025 Texas Instruments Incorporated

1.438 R718（偏移 = 0x2CE）

返回到汇总表。

表 1-440. R718 字段说明

位	字段	类型	复位	说明
7:0	PLL1_NUM_MSB	R/W	0x61	当 PLL1_MODE 设置为 24 位小数时。PLL1_NUM_MSB 是有效的 PLL1_NUM[23:16]。在可编程模式下，其他 PLL1_NUM 和 PLL1_DEN 位位于 PLL1_NUM 字段中。在 40 位固定分母 PLL 模式下，未使用 PLL1_NUM_MSB。 ROM=Y、EEPROM=Y

1.439 R719（偏移 = 0x2CF）

返回到汇总表。

表 1-441. R719 字段说明

位	字段	类型	复位	说明
7:0	PLL1_NUM_39:32	R/W	0x86	请参阅寄存器 723

1.440 R720（偏移 = 0x2D0）

返回到汇总表。

表 1-442. R720 字段说明

位	字段	类型	复位	说明
7:0	PLL1_NUM_31:24	R/W	0x4E	请参阅寄存器 723

1.441 R721（偏移 = 0x2D1）

返回到汇总表。

表 1-443. R721 字段说明

位	字段	类型	复位	说明
7:0	PLL1_NUM_23:16	R/W	0x80	请参阅寄存器 723

1.442 R722（偏移 = 0x2D2）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-444. R722 字段说明

位	字段	类型	复位	说明
7:0	PLL1_NUM_15:8	R/W	0x7	请参阅寄存器 723

1.443 R723（偏移 = 0x2D3）

返回到汇总表。

表 1-445. R723 字段说明

位	字段	类型	复位	说明
7:0	PLL1_NUM	R/W	0xE1	处于 PLL1_MODE = 1（40 位固定分母）模式时，PLL1_NUM 包含 APLL1 分子。处于 PLL1_MODE = 0（24 位可编程分母）模式时，PLL1_NUM[23:0] 会存储可编程的 PLL1 分母，PLL1_NUM[39:24] 会存储 PLL1 分子的 16 个 LSB。PLL1 分子总数是使用 PLL1_NUM_MSB 作为 8 个 MSB 计算得出的。在 24 位可编程分母模式下，PLL1_NUM[23:0] = 0 为 2^{24}。 ROM=Y、EEPROM=Y

1.444 R724（偏移 = 0x2D4）

返回到汇总表。

表 1-446. R724 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:4	PLL1_DTHRMODE	R/W	0x3	PLL MASH 抖动模式 ROM=Y、EEPROM=N 0x0 = 恒定抖动 MACC2 0x1 = 恒定抖动 MACC2 和 MACC3 0x2 = LFSR 抖动 MACC2 0x3 = 抖动已禁用
3:1	PLL1_ORDER	R/W	0x3	PLL MASH 顺序 ROM=Y、EEPROM=N 0x0 = 整数模式分频器 0x1 = 1st 0x2 = 2nd 0x3 = 3rd

Copyright © 2025 Texas Instruments Incorporated

表 1-446. R724 字段说明（续）

位	字段	类型	复位	说明
0	PLL1_MODE	R/W	0x0	在 APLL 24 位 num/den 模式下，APLL 分母是可编程的。不建议在 DPLL 模式下使用。在 24 位模式下，分母存储在 PLL1_NUM[23:0] 中，分子则存储在 (PLL1_NUM_MSB << 16) + PLL1_NUM[39:24] 中。 在 APLL 40 位模式下，APLL 分母是固定的。与 DPLL 一起使用。 ROM=Y、EEPROM=Y 0x0 = APLL 24 位 num/den 0x1 = APLL 40 位 num（DPLL 的要求）

1.445 R725（偏移 = 0x2D5）

返回到汇总表。

表 1-447. R725 字段说明

位	字段	类型	复位	说明
7:0	APLL1_NUM_STAT_39:32	R	0x0	请参阅寄存器 729

1.446 R726（偏移 = 0x2D6）

返回到汇总表。

表 1-448. R726 字段说明

位	字段	类型	复位	说明
7:0	APLL1_NUM_STAT_31:24	R	0x0	请参阅寄存器 729

1.447 R727（偏移 = 0x2D7）

返回到汇总表。

表 1-449. R727 字段说明

位	字段	类型	复位	说明
7:0	APLL1_NUM_STAT_23:16	R	0x0	请参阅寄存器 729

1.448 R728（偏移 = 0x2D8）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-450. R728 字段说明

位	字段	类型	复位	说明
7:0	APLL1_NUM_STAT_15:8	R	0x0	请参阅寄存器 729

1.449 R729（偏移 = 0x2D9）

返回到汇总表。

表 1-451. R729 字段说明

位	字段	类型	复位	说明
7:0	APLL1_NUM_STAT	R	0x0	在 FDEV 和/或 DPLL 校正之后读回电流有效 APLL1 分子 ROM=N、EEPROM=N

1.450 R731（偏移 = 0x2DB）

返回到汇总表。

表 1-452. R731 字段说明

位	字段	类型	复位	说明
7	PLL1_PRI_DIV_SYNC_EN	R/W	0x1	PLL1 P1 分频器同步使能。能够同步 PLL1 P1 后分频器。 ROM=Y、EEPROM=N
6	PLL1_PRI_DIV_EN	R/W	0x1	启用 VCO1 P1 分频器 ROM=Y、EEPROM=Y
5:3	PLL1_PRI_DIV	R/W	0x1	将 VCO 后分频器 VCO1 P1 设置为 2 至 7。 ROM=Y、EEPROM=Y 0x0 = 2（保留） 0x1 = 2 0x2 = 3 0x3 = 4 0x4 = 5 0x5 = 6 0x6 = 7
2	PLL1_P1_DIV_OUT0_1_EN	R/W	0x0	为通道输出组 OUT0_1 启用 VCO1 P1 分频器输出驱动器 ROM=Y、EEPROM=Y
1	PLL1_P1_DIV_OUT2_3_EN	R/W	0x0	为通道输出组 OUT2_3 启用 VCO1 P1 分频器输出驱动器 ROM=Y、EEPROM=Y
0	PLL1_P1_DIV_OUT14_15_EN	R/W	0x0	为通道输出组 OUT14_15 启用 VCO1 P1 分频器输出驱动器 ROM=Y、EEPROM=Y

Copyright © 2025 Texas Instruments Incorporated

1.451 R732（偏移 = 0x2DC）

返回到汇总表。

表 1-453. R732 字段说明

位	字段	类型	复位	说明
7	PLL1_SEC_DIV_SYNC_EN	R/W	0x1	PLL1 P2 分频器同步使能。能够同步 PLL1 P2 后分频器。 ROM=Y、EEPROM=N
6	PLL1_SEC_DIV_EN	R/W	0x0	启用 VCO1 P2 分频器 ROM=Y、EEPROM=Y
5:3	PLL1_SEC_DIV	R/W	0x4	将 VCO 后分频器 VCO1 P2 设置为 2 至 7。 ROM=Y、EEPROM=Y 0x0 = 2（保留） 0x1 = 2 0x2 = 3 0x3 = 4 0x4 = 5 0x5 = 6 0x6 = 7
2	PLL1_P2_DIV_OUT0_1_EN	R/W	0x0	为通道输出组 OUT0_1 启用 VCO1 P2 分频器输出驱动器 ROM=Y、EEPROM=Y
1	RESERVED	R	0x0	为通道输出组 Reserved 启用 VCO1 P2 分频器输出驱动器 ROM=Y、EEPROM=Y
0	RESERVED	R	0x0	为通道输出组 Reserved 启用 VCO1 P2 分频器输出驱动器 ROM=Y、EEPROM=Y

1.452 R733（偏移 = 0x2DD）

返回到汇总表。

表 1-454. R733 字段说明

位	字段	类型	复位	说明
7	PLL1_VCO_BUF_EN	R/W	0x0	启用 VCO1 缓冲器，该缓冲器可以在级联模式和测试模式下驱动 DPLL 反馈、参考窗口检测器和 DPLL 基准 ROM=Y、EEPROM=N
6:5	PLL1_VCO_BUF_2REF_EN	R/W	0x0	在级联模式下，为 APLL2/3 基准输入启用 APLL1 4 分频级联分频器。[0] - > APLL2, [1] -> APLL3 ROM=Y、EEPROM=Y
4	PLL1_VCO_BUF_2DPLL_EN	R/W	0x0	为 DPLL 反馈分频器启用 VCO1 缓冲器输出驱动器 ROM=Y、EEPROM=N
3	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-454. R733 字段说明（续）

位	字段	类型	复位	说明
2	PLL1_VCO_BUF_PPM_CHECK_EN	R/W	0x0	为 DPLL/PPM 频率检测器启用 APLL1 4/8 分频级联分频器 ROM=Y、EEPROM=N
1:0	PLL1_VCO_BUF_FB_TDC_EN	R/W	0x0	在级联模式（[0] = TDC2 驱动器使能，[1] = TDC3 驱动器使能）下，为 TDC2 和 TDC3 启用 APLL1 8 分频级联分频器 ROM=Y、EEPROM=N

1.453 R736（偏移 = 0x2E0）

返回到汇总表。

表 1-455. R736 字段说明

位	字段	类型	复位	说明
7	PLL1_NCLK_TEST_EN	R/W	0x0	未使用 ROM=N、EEPROM=N
6:4	RESERVED	R	0x0	保留
3	PLL1_RDIV_OUTPUT_EN	R/W	0x0	如果 GPIOx_SEL 选择 PLL1 R/2 作为输出，那么必须设置该位以及 STATUS_MUX_DIV2_EN=1。 ROM=N、EEPROM=N
2:0	RESERVED	R	0x0	保留

1.454 R741（偏移 = 0x2E5）

返回到汇总表。

表 1-456. R741 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	PLL1_VM_INSIDE	R	0x0	表示 VCO 调谐电压是否在工作范围内。 ROM=N、EEPROM=N
4	PLL1_VM_HI	R	0x0	指示电荷泵电压是否过高且超出范围。如果 PLL1_VM_INSIDE = 0 且 VM_HI = 0，则表示电荷泵电压过低。 ROM=N、EEPROM=N
3:0	RESERVED	R	0x0	保留

1.455 R745（偏移 = 0x2E9）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-457. R745 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	PLL1_NDIV_OUTPUT_EN	R/W	0x0	如果 GPIOx_SEL 选择 PLL1 N/2 作为输出，那么必须设置该位以及 STATUS_MUX_DIV2_EN=1。 ROM=N、EEPROM=N
4:0	RESERVED	R	0x0	保留

1.456 R746（偏移 = 0x2EA）

返回到汇总表。

表 1-458. R746 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	PLL1_VCO_PREBUF_EN	R/W	0x1	设置为与 APLL1_EN 相同的值。 ROM=Y、EEPROM=Y

1.457 R773（偏移 = 0x305）

返回到汇总表。

表 1-459. R773 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	RESERVED	R	0x0	保留

1.458 R777（偏移 = 0x309）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-460. R777 字段说明

位	字段	类型	复位	说明
7:0	PLL2_CP_PU_R	R/W	0x22	PLL 电荷泵上拉电阻器选择 ROM=Y、EEPROM=N 0x0 = 禁用 0x1 = 78kΩ 0x2 = 39kΩ 0x3 = 26kΩ 0x4 = 20kΩ 0x5 = 15.9kΩ 0x6 = 13.2kΩ 0x7 = 11.3kΩ 0x8 = 9.8kΩ 0x9 = 8.71kΩ 0xA = 7.83kΩ 0xB = 7.12kΩ 0xC = 6.58kΩ 0xD = 6.07kΩ 0xE = 5.63kΩ 0xF = 5.25kΩ 0x10 = 4.9kΩ 0x11 = 4.61kΩ 0x12 = 4.35kΩ 0x13 = 4.12kΩ 0x14 = 3.94kΩ 0x15 = 3.75kΩ 0x16 = 3.57kΩ 0x17 = 3.42kΩ 0x18 = 3.27kΩ 0x19 = 3.14kΩ 0x1A = 3.01kΩ 0x1B = 2.9kΩ 0x1C = 2.81kΩ 0x1D = 2.71kΩ 0x1E = 2.62kΩ 0x1F = 2.53kΩ 0x20 = 2.4kΩ 0x21 = 2.33kΩ 0x22 = 2.26kΩ 0x23 = 2.2kΩ 0x24 = 2.14kΩ 0x25 = 2.09kΩ 0x26 = 2.03kΩ 0x27 = 1.98kΩ 0x28 = 1.93kΩ 0x29 = 1.88kΩ 0x2A = 1.84kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-460. R777 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 1.79kΩ 0x2C = 1.76kΩ 0x2D = 1.72kΩ 0x2E = 1.68kΩ 0x2F = 1.65kΩ 0x30 = 1.61kΩ 0x31 = 1.58kΩ 0x32 = 1.55kΩ 0x33 = 1.52kΩ 0x34 = 1.49kΩ 0x35 = 1.46kΩ 0x36 = 1.44kΩ 0x37 = 1.41kΩ 0x38 = 1.38kΩ 0x39 = 1.36kΩ 0x3A = 1.34kΩ 0x3B = 1.31kΩ 0x3C = 1.29kΩ 0x3D = 1.27kΩ 0x3E = 1.25kΩ 0x3F = 1.23kΩ 0x40 = 1.2kΩ 0x41 = 1.18kΩ 0x42 = 1.16kΩ 0x43 = 1.15kΩ 0x44 = 1.13kΩ 0x45 = 1.12kΩ 0x46 = 1.1kΩ 0x47 = 1.08kΩ 0x48 = 1.07kΩ 0x49 = 1.05kΩ 0x4A = 1.04kΩ 0x4B = 1.03kΩ 0x4C = 1.01kΩ 0x4D = 1kΩ 0x4E = 0.989kΩ 0x4F = 0.977kΩ 0x50 = 0.964kΩ 0x51 = 0.952kΩ 0x52 = 0.941kΩ 0x53 = 0.929kΩ 0x54 = 0.92kΩ 0x55 = 0.909kΩ 0x56 = 0.898kΩ 0x57 = 0.888kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-460. R777 字段说明（续）

位	字段	类型	复位	说明
				0x58 = 0.878kΩ 0x59 = 0.868kΩ 0x5A = 0.858kΩ 0x5B = 0.849kΩ 0x5C = 0.841kΩ 0x5D = 0.832kΩ 0x5E = 0.823kΩ 0x5F = 0.814kΩ 0x60 = 0.8kΩ 0x61 = 0.792kΩ 0x62 = 0.784kΩ 0x63 = 0.776kΩ 0x64 = 0.769kΩ 0x65 = 0.762kΩ 0x66 = 0.754kΩ 0x67 = 0.747kΩ 0x68 = 0.74kΩ 0x69 = 0.733kΩ 0x6A = 0.726kΩ 0x6B = 0.719kΩ 0x6C = 0.713kΩ 0x6D = 0.707kΩ 0x6E = 0.7kΩ 0x6F = 0.694kΩ 0x70 = 0.688kΩ 0x71 = 0.682kΩ 0x72 = 0.676kΩ 0x73 = 0.67kΩ 0x74 = 0.665kΩ 0x75 = 0.659kΩ 0x76 = 0.654kΩ 0x77 = 0.648kΩ 0x78 = 0.643kΩ 0x79 = 0.637kΩ 0x7A = 0.632kΩ 0x7B = 0.627kΩ 0x7C = 0.623kΩ 0x7D = 0.618kΩ 0x7E = 0.613kΩ 0x7F = 0.608kΩ 0x80 = 0.6kΩ 0x81 = 0.595kΩ 0x82 = 0.591kΩ 0x83 = 0.586kΩ 0x84 = 0.583kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-460. R777 字段说明（续）

位	字段	类型	复位	说明
				0x85 = 0.578kΩ 0x86 = 0.574kΩ 0x87 = 0.57kΩ 0x88 = 0.565kΩ 0x89 = 0.561kΩ 0x8A = 0.557kΩ 0x8B = 0.553kΩ 0x8C = 0.55kΩ 0x8D = 0.546kΩ 0x8E = 0.542kΩ 0x8F = 0.538kΩ 0x90 = 0.535kΩ 0x91 = 0.531kΩ 0x92 = 0.527kΩ 0x93 = 0.524kΩ 0x94 = 0.521kΩ 0x95 = 0.517kΩ 0x96 = 0.514kΩ 0x97 = 0.51kΩ 0x98 = 0.507kΩ 0x99 = 0.504kΩ 0x9A = 0.5kΩ 0x9B = 0.497kΩ 0x9C = 0.494kΩ 0x9D = 0.491kΩ 0x9E = 0.488kΩ 0x9F = 0.485kΩ 0xA0 = 0.48kΩ 0xA1 = 0.477kΩ 0xA2 = 0.474kΩ 0xA3 = 0.471kΩ 0xA4 = 0.469kΩ 0xA5 = 0.466kΩ 0xA6 = 0.463kΩ 0xA7 = 0.46kΩ 0xA8 = 0.458kΩ 0xA9 = 0.455kΩ 0xAA = 0.452kΩ 0xAB = 0.45kΩ 0xAC = 0.447kΩ 0xAD = 0.445kΩ 0xAE = 0.442kΩ 0xAF = 0.44kΩ 0xB0 = 0.437kΩ 0xB1 = 0.435kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-460. R777 字段说明（续）

位	字段	类型	复位	说明
				0xB2 = 0.432kΩ 0xB3 = 0.43kΩ 0xB4 = 0.428kΩ 0xB5 = 0.425kΩ 0xB6 = 0.423kΩ 0xB7 = 0.421kΩ 0xB8 = 0.419kΩ 0xB9 = 0.416kΩ 0xBA = 0.414kΩ 0xBB = 0.412kΩ 0xBC = 0.41kΩ 0xBD = 0.408kΩ 0xBE = 0.406kΩ 0xBF = 0.404kΩ 0xC0 = 0.4kΩ 0xC1 = 0.398kΩ 0xC2 = 0.396kΩ 0xC3 = 0.394kΩ 0xC4 = 0.392kΩ 0xC5 = 0.39kΩ 0xC6 = 0.388kΩ 0xC7 = 0.386kΩ 0xC8 = 0.384kΩ 0xC9 = 0.382kΩ 0xCA = 0.381kΩ 0xCB = 0.379kΩ 0xCC = 0.377kΩ 0xCD = 0.375kΩ 0xCE = 0.373kΩ 0xCF = 0.372kΩ 0xD0 = 0.37kΩ 0xD1 = 0.368kΩ 0xD2 = 0.366kΩ 0xD3 = 0.365kΩ 0xD4 = 0.363kΩ 0xD5 = 0.361kΩ 0xD6 = 0.36kΩ 0xD7 = 0.358kΩ 0xD8 = 0.356kΩ 0xD9 = 0.355kΩ 0xDA = 0.353kΩ 0xDB = 0.352kΩ 0xDC = 0.35kΩ 0xDD = 0.349kΩ 0xDE = 0.347kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-460. R777 字段说明（续）

位	字段	类型	复位	说明
				0xDF = 0.345kΩ 0xE0 = 0.343kΩ 0xE1 = 0.341kΩ 0xE2 = 0.34kΩ 0xE3 = 0.338kΩ 0xE4 = 0.337kΩ 0xE5 = 0.336kΩ 0xE6 = 0.334kΩ 0xE7 = 0.333kΩ 0xE8 = 0.331kΩ 0xE9 = 0.33kΩ 0xEA = 0.328kΩ 0xEB = 0.327kΩ 0xEC = 0.326kΩ 0xED = 0.325kΩ 0xEE = 0.323kΩ 0xEF = 0.322kΩ 0xF0 = 0.32kΩ 0xF1 = 0.319kΩ 0xF2 = 0.318kΩ 0xF3 = 0.317kΩ 0xF4 = 0.315kΩ 0xF5 = 0.314kΩ 0xF6 = 0.313kΩ 0xF7 = 0.312kΩ 0xF8 = 0.31kΩ 0xF9 = 0.309kΩ 0xFA = 0.308kΩ 0xFB = 0.307kΩ 0xFC = 0.306kΩ 0xFD = 0.304kΩ 0xFE = 0.303kΩ 0xFF = 0.302kΩ

1.459 R778（偏移 = 0x30A）

返回到汇总表。

表 1-461. R778 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	PLL2_CP_PU_DIS	R/W	0x0	PLL 电荷泵 - 向上泵送禁用 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-461. R778 字段说明（续）

位	字段	类型	复位	说明
3:0	PLL2_CPG	R/W	0x9	PLL 电荷泵增益 ROM=Y、EEPROM=Y 0x0 = 0mA 0x1 = 0.4mA 0x2 = 0.8mA 0x3 = 1.2mA 0x4 = 1.6mA 0x5 = 2.0mA 0x6 = 2.4mA 0x7 = 2.8mA 0x8 = 3.0mA 0x9 = 3.4mA 0xA = 3.8mA 0xB = 4.2mA 0xC = 4.6mA 0xD = 5.0mA 0xE = 5.4mA 0xF = 5.8mA

1.460 R779（偏移 = 0x30B）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-462. R779 字段说明

位	字段	类型	复位	说明
7:0	PLL2_LF_R2	R/W	0x7	PLL 环路滤波器 R2 设置 ROM=Y、EEPROM=N 0x0 = 0.016kΩ 0x1 = 0.301kΩ 0x2 = 0.551kΩ 0x3 = 0.209kΩ 0x4 = 1.05kΩ 0x5 = 0.244kΩ 0x6 = 0.375kΩ 0x7 = 0.183kΩ 0x8 = 2.05kΩ 0x9 = 0.269kΩ 0xA = 0.444kΩ 0xB = 0.194kΩ 0xC = 0.709kΩ 0xD = 0.224kΩ 0xE = 0.0446kΩ 0xF = 0.0421kΩ 0x10 = 0.932kΩ 0x11 = 1.18kΩ 0x12 = 1.43kΩ 0x13 = 1.09kΩ 0x14 = 1.93kΩ 0x15 = 1.13kΩ 0x16 = 1.26kΩ 0x17 = 1.07kΩ 0x18 = 2.93kΩ 0x19 = 1.15kΩ 0x1A = 1.33kΩ 0x1B = 1.08kΩ 0x1C = 1.59kΩ 0x1D = 1.11kΩ 0x1E = 0.929kΩ 0x1F = 0.926kΩ 0x20 = 1.83kΩ 0x21 = 2.08kΩ 0x22 = 2.33kΩ 0x23 = 1.99kΩ 0x24 = 2.83kΩ 0x25 = 2.03kΩ 0x26 = 2.16kΩ 0x27 = 1.97kΩ 0x28 = 3.83kΩ 0x29 = 2.05kΩ 0x2A = 2.23kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-462. R779 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 1.98kΩ 0x2C = 2.49kΩ 0x2D = 2.01kΩ 0x2E = 1.83kΩ 0x2F = 1.83kΩ 0x30 = 2.72kΩ 0x31 = 2.97kΩ 0x32 = 3.22kΩ 0x33 = 2.88kΩ 0x34 = 3.72kΩ 0x35 = 2.91kΩ 0x36 = 3.04kΩ 0x37 = 2.85kΩ 0x38 = 4.72kΩ 0x39 = 2.94kΩ 0x3A = 3.11kΩ 0x3B = 2.86kΩ 0x3C = 3.38kΩ 0x3D = 2.89kΩ 0x3E = 2.71kΩ 0x3F = 2.71kΩ

1.461 R780（偏移 = 0x30C）

返回到汇总表。

表 1-463. R780 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-463. R780 字段说明（续）

位	字段	类型	复位	说明
5:0	PLL2_LF_R3	R/W	0x2	PLL 环路滤波器 R3 设置 ROM=Y、EEPROM=N 0x0 = 0.016kΩ 0x1 = 0.277kΩ 0x2 = 0.657kΩ 0x3 = 0.214kΩ 0x4 = 0.754kΩ 0x5 = 0.221kΩ 0x6 = 0.375kΩ 0x7 = 0.183kΩ 0x8 = 0.863kΩ 0x9 = 1.08kΩ 0xA = 1.46kΩ 0xB = 1.01kΩ 0xC = 1.55kΩ 0xD = 1.02kΩ 0xE = 1.17kΩ 0xF = 0.982kΩ 0x10 = 1.68kΩ 0x11 = 1.89kΩ 0x12 = 2.27kΩ 0x13 = 1.83kΩ 0x14 = 2.37kΩ 0x15 = 1.84kΩ 0x16 = 1.99kΩ 0x17 = 1.8kΩ 0x18 = 2.48kΩ 0x19 = 2.69kΩ 0x1A = 3.07kΩ 0x1B = 2.63kΩ 0x1C = 3.17kΩ 0x1D = 2.63kΩ 0x1E = 2.79kΩ 0x1F = 2.6kΩ 0x20 = 3.31kΩ 0x21 = 3.52kΩ 0x22 = 3.9kΩ 0x23 = 3.46kΩ 0x24 = 4kΩ 0x25 = 3.47kΩ 0x26 = 3.62kΩ 0x27 = 3.43kΩ 0x28 = 4.11kΩ 0x29 = 4.32kΩ 0x2A = 4.7kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-463. R780 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 4.26kΩ 0x2C = 4.8kΩ 0x2D = 4.26kΩ 0x2E = 4.42kΩ 0x2F = 4.23kΩ 0x30 = 4.92kΩ 0x31 = 5.14kΩ 0x32 = 5.52kΩ 0x33 = 5.07kΩ 0x34 = 5.61kΩ 0x35 = 5.08kΩ 0x36 = 5.23kΩ 0x37 = 5.04kΩ 0x38 = 5.72kΩ 0x39 = 5.94kΩ 0x3A = 6.32kΩ 0x3B = 5.87kΩ 0x3C = 6.41kΩ 0x3D = 5.88kΩ 0x3E = 6.03kΩ 0x3F = 5.84kΩ

1.462 R781（偏移 = 0x30D）

返回到汇总表。

表 1-464. R781 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-464. R781 字段说明（续）

位	字段	类型	复位	说明
5:0	PLL2_LF_R4	R/W	0x2	PLL 环路滤波器 R4 设置 ROM=Y、EEPROM=N 0x0 = 0.016kΩ 0x1 = 0.277kΩ 0x2 = 0.657kΩ 0x3 = 0.214kΩ 0x4 = 0.754kΩ 0x5 = 0.221kΩ 0x6 = 0.375kΩ 0x7 = 0.183kΩ 0x8 = 0.863kΩ 0x9 = 1.08kΩ 0xA = 1.46kΩ 0xB = 1.01kΩ 0xC = 1.55kΩ 0xD = 1.02kΩ 0xE = 1.17kΩ 0xF = 0.982kΩ 0x10 = 1.68kΩ 0x11 = 1.89kΩ 0x12 = 2.27kΩ 0x13 = 1.83kΩ 0x14 = 2.37kΩ 0x15 = 1.84kΩ 0x16 = 1.99kΩ 0x17 = 1.8kΩ 0x18 = 2.48kΩ 0x19 = 2.69kΩ 0x1A = 3.07kΩ 0x1B = 2.63kΩ 0x1C = 3.17kΩ 0x1D = 2.63kΩ 0x1E = 2.79kΩ 0x1F = 2.6kΩ 0x20 = 3.31kΩ 0x21 = 3.52kΩ 0x22 = 3.9kΩ 0x23 = 3.46kΩ 0x24 = 4kΩ 0x25 = 3.47kΩ 0x26 = 3.62kΩ 0x27 = 3.43kΩ 0x28 = 4.11kΩ 0x29 = 4.32kΩ 0x2A = 4.7kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-464. R781 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 4.26kΩ 0x2C = 4.8kΩ 0x2D = 4.26kΩ 0x2E = 4.42kΩ 0x2F = 4.23kΩ 0x30 = 4.92kΩ 0x31 = 5.14kΩ 0x32 = 5.52kΩ 0x33 = 5.07kΩ 0x34 = 5.61kΩ 0x35 = 5.08kΩ 0x36 = 5.23kΩ 0x37 = 5.04kΩ 0x38 = 5.72kΩ 0x39 = 5.94kΩ 0x3A = 6.32kΩ 0x3B = 5.87kΩ 0x3C = 6.41kΩ 0x3D = 5.88kΩ 0x3E = 6.03kΩ 0x3F = 5.84kΩ

1.463 R782（偏移 = 0x30E）

返回到汇总表。

表 1-465. R782 字段说明

位	字段	类型	复位	说明
7:6	PLL2_DISABLE_3RD4TH	R/W	0x3	PLL 环路滤波器断开 C3 和 C4 ROM=Y、EEPROM=N 0x0 = C3/C4 断开 0x1 = C3 = 启用、C4 = 断开 0x2 = C3 = 断开、C4 = 启用 0x3 = C3 = 已启用、C4 = 已启用

Copyright © 2025 Texas Instruments Incorporated

表 1-465. R782 字段说明（续）

位	字段	类型	复位	说明
5:3	PLL2_LF_C3	R/W	0x7	PLL 环路滤波器 C3 设置 ROM=Y、EEPROM=N 0x0 = 0pF 0x1 = 10pF 0x2 = 20pF 0x3 = 30pF 0x4 = 40pF 0x5 = 50pF 0x6 = 60pF 0x7 = 70pF
2:0	PLL2_LF_C4	R/W	0x7	PLL 环路滤波器 C4 设置 ROM=Y、EEPROM=N 0x0 = 0pF 0x1 = 10pF 0x2 = 20pF 0x3 = 30pF 0x4 = 40pF 0x5 = 50pF 0x6 = 60pF 0x7 = 70pF

1.464 R783（偏移 = 0x30F）

返回到汇总表。

表 1-466. R783 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	PLL2_RDIV_8:8	R/W	0x0	请参阅寄存器 784

1.465 R784（偏移 = 0x310）

返回到汇总表。

表 1-467. R784 字段说明

位	字段	类型	复位	说明
7:0	PLL2_RDIV	R/W	0xA	PLL R 分频器 ROM=Y、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.466 R785（偏移 = 0x311）

返回到汇总表。

表 1-468. R785 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	PLL2_RDIV_XO_EN	R/W	0x0	APLL 基准源来自 XO。还必须使 XO 能够在 XO_OUT_BUF_EN[2] = 1 的情况下驱动此 APLL ROM=Y、EEPROM=Y
3	PLL2_RDIV_XO_DBLR_EN	R/W	0x0	启用 XO 倍频器 ROM=Y、EEPROM=Y
2	PLL2_RDIV_BYPASS_EN	R/W	0x0	绕过 R 分频器 ROM=Y、EEPROM=Y
1:0	PLL2_RDIV_MUX_SEL	R/W	0x2	选择 R 分频器输入：0=XO、1=VCO1 反馈分频器、2=VCO3 反馈分频器 ROM=Y、EEPROM=Y 0x0 = XO 0x1 = VCO1 反馈分频器 0x2 = VCO3 反馈分频器

1.467 R786（偏移 = 0x312）

返回到汇总表。

表 1-469. R786 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	PLL2_NDIV_8:8	R/W	0x0	请参阅寄存器 787

1.468 R787（偏移 = 0x313）

返回到汇总表。

表 1-470. R787 字段说明

位	字段	类型	复位	说明
7:0	PLL2_NDIV	R/W	0x37	PLL N 分频器 ROM=Y、EEPROM=Y

1.469 R788（偏移 = 0x314）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-471. R788 字段说明

位	字段	类型	复位	说明
7:0	PLL2_NUM_MSB	R/W	0x58	当 PLL2_MODE 设置为 24 位小数时。PLL2_NUM_MSB 是有效的 PLL2_NUM[23:16]。在可编程模式下，其他 PLL2_NUM 和 PLL2_DEN 位位于 PLL2_NUM 字段中。在 40 位固定分母 PLL 模式下，未使用 PLL2_NUM_MSB。 ROM=Y、EEPROM=Y

1.470 R789（偏移 = 0x315）

返回到汇总表。

表 1-472. R789 字段说明

位	字段	类型	复位	说明
7:0	PLL2_NUM_39:32	R/W	0x0	请参阅寄存器 793

1.471 R790（偏移 = 0x316）

返回到汇总表。

表 1-473. R790 字段说明

位	字段	类型	复位	说明
7:0	PLL2_NUM_31:24	R/W	0x0	请参阅寄存器 793

1.472 R791（偏移 = 0x317）

返回到汇总表。

表 1-474. R791 字段说明

位	字段	类型	复位	说明
7:0	PLL2_NUM_23:16	R/W	0x80	请参阅寄存器 793

1.473 R792（偏移 = 0x318）

返回到汇总表。

表 1-475. R792 字段说明

位	字段	类型	复位	说明
7:0	PLL2_NUM_15:8	R/W	0x0	请参阅寄存器 793

Copyright © 2025 Texas Instruments Incorporated

1.474 R793（偏移 = 0x319）

返回到汇总表。

表 1-476. R793 字段说明

位	字段	类型	复位	说明
7:0	PLL2_NUM	R/W	0x0	处于 PLL2_MODE = 1（40 位固定分母）模式时，PLL2_NUM 包含 APLL2 分子。处于 PLL2_MODE = 0（24 位可编程分母）模式时，PLL2_NUM[23:0] 会存储可编程的 PLL2 分母，PLL2_NUM[39:24] 会存储 PLL2 分子的 16 个 LSB。PLL2 分子总数是使用 PLL2_NUM_MSB 作为 8 个 MSB 计算得出的。在 24 位可编程分母模式下，PLL2_NUM[23:0] = 0 为 2^{24}。 ROM=Y、EEPROM=Y

1.475 R794（偏移 = 0x31A）

返回到汇总表。

表 1-477. R794 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:4	PLL2_DTHRMODE	R/W	0x0	PLL MASH 抖动模式 ROM=Y、EEPROM=N 0x0 = 恒定抖动 MACC2 0x1 = 恒定抖动 MACC2 和 MACC3 0x2 = LFSR 抖动 MACC2 0x3 = 抖动已禁用
3:1	PLL2_ORDER	R/W	0x3	PLL MASH 顺序 ROM=Y、EEPROM=N 0x0 = 整数模式分频器 0x1 = 1st 0x2 = 2nd 0x3 = 3rd
0	PLL2_MODE	R/W	0x0	在 APLL 24 位 num/den 模式下，APLL 分母是可编程的。不适用于 DPLL 模式。在 24 位模式下，分母存储在 PLL2_NUM[23:0] 中，分子则存储在 (PLL2_NUM_MSB << 16) + PLL2_NUM[39:24] 中。 在 APLL 40 位模式下，APLL 分母是固定的。与 DPLL 一起使用。 ROM=Y、EEPROM=Y 0x0 = APLL 24 位 num/den 0x1 = APLL 40 位 num（DPLL 的要求）

1.476 R795（偏移 = 0x31B）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-478. R795 字段说明

位	字段	类型	复位	说明
7:0	APLL2_NUM_STAT_39:32	R	0x0	请参阅寄存器 799

1.477 R796（偏移 = 0x31C）

返回到汇总表。

表 1-479. R796 字段说明

位	字段	类型	复位	说明
7:0	APLL2_NUM_STAT_31:24	R	0x0	请参阅寄存器 799

1.478 R797（偏移 = 0x31D）

返回到汇总表。

表 1-480. R797 字段说明

位	字段	类型	复位	说明
7:0	APLL2_NUM_STAT_23:16	R	0x0	请参阅寄存器 799

1.479 R798（偏移 = 0x31E）

返回到汇总表。

表 1-481. R798 字段说明

位	字段	类型	复位	说明
7:0	APLL2_NUM_STAT_15:8	R	0x0	请参阅寄存器 799

1.480 R799（偏移 = 0x31F）

返回到汇总表。

表 1-482. R799 字段说明

位	字段	类型	复位	说明
7:0	APLL2_NUM_STAT	R	0x0	在 FDEV 和/或 DPLL 校正之后读回电流有效 APLL2 分子 ROM=N、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.481 R803（偏移 = 0x323）

返回到汇总表。

表 1-483. R803 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:5	RESERVED	R	0x0	保留
4	PLL2_VCO_BUF_EN	R/W	0x0	启用 VCO2 缓冲器，该缓冲器可以在级联模式和测试模式下驱动 DPLL 反馈、参考窗口检测器和 DPLL 基准 ROM=Y、EEPROM=N
3:2	PLL2_VCO_BUF_2REF_EN	R/W	0x0	在级联模式下，为 [0] -> APLL1 和 [1] -> APLL3 基准输入启用 APLL2 4 分频级联分频器。 ROM=Y、EEPROM=Y
1	PLL2_VCO_BUF_2DPLL_EN	R/W	0x0	为 DPLL2 反馈分频器启用 VCO2 缓冲器输出驱动器 ROM=Y、EEPROM=N
0	PLL2_VCO_BUF_2WNDDET_EN	R/W	0x0	为基准窗口检测器输入缓冲器启用 APLL2 5 分频级联分频器，并为 DPLL2 环路滤波器和 PPM/频率检测器准备预分频时钟。 ROM=Y、EEPROM=N

1.482 R804（偏移 = 0x324）

返回到汇总表。

表 1-484. R804 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	PLL2_VCO_DIV_SYNC_EN	R/W	0x1	PLL2 分频器同步启动。能够为 PLL2 同步后分频器和基准分频器。 ROM=Y、EEPROM=N
4	PLL2_VCO_DIV_EN	R/W	0x1	为 13 分频块启用 VCO2 2 分频式分频器。 ROM=Y、EEPROM=Y

Copyright © 2025 Texas Instruments Incorporated

表 1-484. R804 字段说明（续）

位	字段	类型	复位	说明
3:0	PLL2_VCO_DIV	R/W	0xC	将 VCO2 分频器分频值设置为 2 至 13 ROM=Y、EEPROM=Y 0x0 = 2（保留） 0x1 = 2（保留） 0x2 = 2 0x3 = 3 0x4 = 4 0x5 = 5 0x6 = 6 0x7 = 7 0x8 = 8 0x9 = 9 0xA = 10 0xB = 11 0xC = 12 0xD = 13

1.483 R805（偏移 = 0x325）

返回到汇总表。

表 1-485. R805 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:5	PLL2_VCO_BUF_FB_TDC_EN	R/W	0x0	在级联模式（[0] = 启用 TDC1 驱动器，[1] = 启用 TDC3 驱动器）下，为 TDC1 和 TDC3 启用 APLL2 10 分频级联分频器 ROM=Y、EEPROM=N
4	PLL2_P1_OUT14_15_EN	R/W	0x0	为通道输出组 OUT14_15 启用 VCO2 P1 分频器输出驱动器 ROM=Y、EEPROM=Y
3	PLL2_P1_OUT8_13_EN	R/W	0x0	为通道输出组 OUT8_13 启用 VCO2 P1 分频器输出驱动器 ROM=Y、EEPROM=Y
2	PLL2_P1_OUT4_7_EN	R/W	0x0	为通道输出组 OUT4_7 启用 VCO2 P1 分频器输出驱动器 ROM=Y、EEPROM=Y
1	PLL2_P1_OUT2_3_EN	R/W	0x0	为通道输出组 OUT2_3 启用 VCO2 P1 分频器输出驱动器 ROM=Y、EEPROM=Y
0	PLL2_P1_OUT0_1_EN	R/W	0x0	为通道输出组 OUT0_1 启用 VCO2 P1 分频器输出驱动器 ROM=Y、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.484 R808（偏移 = 0x328）

返回到汇总表。

表 1-486. R808 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	PLL2_RDIV_OUTPUT_EN	R/W	0x0	如果 GPIOx_SEL 选择 PLL2 R/2 作为输出，那么必须设置该位以及 STATUS_MUX_DIV2_EN=1。 ROM=N、EEPROM=N
2:0	RESERVED	R	0x0	保留

1.485 R813（偏移 = 0x32D）

返回到汇总表。

表 1-487. R813 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	PLL2_VM_INSIDE	R	0x0	表示 VCO 调谐电压是否在工作范围内。 ROM=N、EEPROM=N
4	PLL2_VM_HI	R	0x0	指示电荷泵电压是否过高且超出范围。如果 PLL2_VM_INSIDE = 0 且 VM_HI = 0，则表示电荷泵电压过低。 ROM=N、EEPROM=N
3:0	RESERVED	R	0x0	保留

1.486 R818（偏移 = 0x332）

返回到汇总表。

表 1-488. R818 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	PLL2_NDIV_OUTPUT_EN	R/W	0x0	如果 GPIOx_SEL 选择 PLL2 N/2 作为输出，那么必须设置该位以及 STATUS_MUX_DIV2_EN=1。 ROM=N、EEPROM=N
4:0	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

1.487 R819（偏移 = 0x333）

返回到汇总表。

表 1-489. R819 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	PLL2_VCO_PREBUF_EN	R/W	0x1	设置为与 APLL2_EN 相同的值。 ROM=Y、EEPROM=Y

1.488 R840（偏移 = 0x348）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-490. R840 字段说明

位	字段	类型	复位	说明
7:0	PLL3_CPBAW_BLEED	R/W	0x22	PLL 电荷泵上拉电阻器选择 ROM=Y、EEPROM=N 0x0 = 禁用 0x1 = 78kΩ 0x2 = 39kΩ 0x3 = 26kΩ 0x4 = 20kΩ 0x5 = 15.9kΩ 0x6 = 13.2kΩ 0x7 = 11.3kΩ 0x8 = 9.8kΩ 0x9 = 8.71kΩ 0xA = 7.83kΩ 0xB = 7.12kΩ 0xC = 6.58kΩ 0xD = 6.07kΩ 0xE = 5.63kΩ 0xF = 5.25kΩ 0x10 = 4.9kΩ 0x11 = 4.61kΩ 0x12 = 4.35kΩ 0x13 = 4.12kΩ 0x14 = 3.94kΩ 0x15 = 3.75kΩ 0x16 = 3.57kΩ 0x17 = 3.42kΩ 0x18 = 3.27kΩ 0x19 = 3.14kΩ 0x1A = 3.01kΩ 0x1B = 2.9kΩ 0x1C = 2.81kΩ 0x1D = 2.71kΩ 0x1E = 2.62kΩ 0x1F = 2.53kΩ 0x20 = 2.4kΩ 0x21 = 2.33kΩ 0x22 = 2.26kΩ 0x23 = 2.2kΩ 0x24 = 2.14kΩ 0x25 = 2.09kΩ 0x26 = 2.03kΩ 0x27 = 1.98kΩ 0x28 = 1.93kΩ 0x29 = 1.88kΩ 0x2A = 1.84kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-490. R840 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 1.79kΩ 0x2C = 1.76kΩ 0x2D = 1.72kΩ 0x2E = 1.68kΩ 0x2F = 1.65kΩ 0x30 = 1.61kΩ 0x31 = 1.58kΩ 0x32 = 1.55kΩ 0x33 = 1.52kΩ 0x34 = 1.49kΩ 0x35 = 1.46kΩ 0x36 = 1.44kΩ 0x37 = 1.41kΩ 0x38 = 1.38kΩ 0x39 = 1.36kΩ 0x3A = 1.34kΩ 0x3B = 1.31kΩ 0x3C = 1.29kΩ 0x3D = 1.27kΩ 0x3E = 1.25kΩ 0x3F = 1.23kΩ 0x40 = 1.2kΩ 0x41 = 1.18kΩ 0x42 = 1.16kΩ 0x43 = 1.15kΩ 0x44 = 1.13kΩ 0x45 = 1.12kΩ 0x46 = 1.1kΩ 0x47 = 1.08kΩ 0x48 = 1.07kΩ 0x49 = 1.05kΩ 0x4A = 1.04kΩ 0x4B = 1.03kΩ 0x4C = 1.01kΩ 0x4D = 1kΩ 0x4E = 0.989kΩ 0x4F = 0.977kΩ 0x50 = 0.964kΩ 0x51 = 0.952kΩ 0x52 = 0.941kΩ 0x53 = 0.929kΩ 0x54 = 0.92kΩ 0x55 = 0.909kΩ 0x56 = 0.898kΩ 0x57 = 0.888kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-490. R840 字段说明（续）

位	字段	类型	复位	说明
				0x58 = 0.878k Ω 0x59 = 0.868k Ω 0x5A = 0.858k Ω 0x5B = 0.849k Ω 0x5C = 0.841k Ω 0x5D = 0.832k Ω 0x5E = 0.823k Ω 0x5F = 0.814k Ω 0x60 = 0.8k Ω 0x61 = 0.792k Ω 0x62 = 0.784k Ω 0x63 = 0.776k Ω 0x64 = 0.769k Ω 0x65 = 0.762k Ω 0x66 = 0.754k Ω 0x67 = 0.747k Ω 0x68 = 0.74k Ω 0x69 = 0.733k Ω 0x6A = 0.726k Ω 0x6B = 0.719k Ω 0x6C = 0.713k Ω 0x6D = 0.707k Ω 0x6E = 0.7k Ω 0x6F = 0.694k Ω 0x70 = 0.688k Ω 0x71 = 0.682k Ω 0x72 = 0.676k Ω 0x73 = 0.67k Ω 0x74 = 0.665k Ω 0x75 = 0.659k Ω 0x76 = 0.654k Ω 0x77 = 0.648k Ω 0x78 = 0.643k Ω 0x79 = 0.637k Ω 0x7A = 0.632k Ω 0x7B = 0.627k Ω 0x7C = 0.623k Ω 0x7D = 0.618k Ω 0x7E = 0.613k Ω 0x7F = 0.608k Ω 0x80 = 0.6k Ω 0x81 = 0.595k Ω 0x82 = 0.591k Ω 0x83 = 0.586k Ω 0x84 = 0.583k Ω

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-490. R840 字段说明（续）

位	字段	类型	复位	说明
				0x85 = 0.578kΩ 0x86 = 0.574kΩ 0x87 = 0.57kΩ 0x88 = 0.565kΩ 0x89 = 0.561kΩ 0x8A = 0.557kΩ 0x8B = 0.553kΩ 0x8C = 0.55kΩ 0x8D = 0.546kΩ 0x8E = 0.542kΩ 0x8F = 0.538kΩ 0x90 = 0.535kΩ 0x91 = 0.531kΩ 0x92 = 0.527kΩ 0x93 = 0.524kΩ 0x94 = 0.521kΩ 0x95 = 0.517kΩ 0x96 = 0.514kΩ 0x97 = 0.51kΩ 0x98 = 0.507kΩ 0x99 = 0.504kΩ 0x9A = 0.5kΩ 0x9B = 0.497kΩ 0x9C = 0.494kΩ 0x9D = 0.491kΩ 0x9E = 0.488kΩ 0x9F = 0.485kΩ 0xA0 = 0.48kΩ 0xA1 = 0.477kΩ 0xA2 = 0.474kΩ 0xA3 = 0.471kΩ 0xA4 = 0.469kΩ 0xA5 = 0.466kΩ 0xA6 = 0.463kΩ 0xA7 = 0.46kΩ 0xA8 = 0.458kΩ 0xA9 = 0.455kΩ 0xAA = 0.452kΩ 0xAB = 0.45kΩ 0xAC = 0.447kΩ 0xAD = 0.445kΩ 0xAE = 0.442kΩ 0xAF = 0.44kΩ 0xB0 = 0.437kΩ 0xB1 = 0.435kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-490. R840 字段说明（续）

位	字段	类型	复位	说明
				0xB2 = 0.432kΩ 0xB3 = 0.43kΩ 0xB4 = 0.428kΩ 0xB5 = 0.425kΩ 0xB6 = 0.423kΩ 0xB7 = 0.421kΩ 0xB8 = 0.419kΩ 0xB9 = 0.416kΩ 0xBA = 0.414kΩ 0xBB = 0.412kΩ 0xBC = 0.41kΩ 0xBD = 0.408kΩ 0xBE = 0.406kΩ 0xBF = 0.404kΩ 0xC0 = 0.4kΩ 0xC1 = 0.398kΩ 0xC2 = 0.396kΩ 0xC3 = 0.394kΩ 0xC4 = 0.392kΩ 0xC5 = 0.39kΩ 0xC6 = 0.388kΩ 0xC7 = 0.386kΩ 0xC8 = 0.384kΩ 0xC9 = 0.382kΩ 0xCA = 0.381kΩ 0xCB = 0.379kΩ 0xCC = 0.377kΩ 0xCD = 0.375kΩ 0xCE = 0.373kΩ 0xCF = 0.372kΩ 0xD0 = 0.37kΩ 0xD1 = 0.368kΩ 0xD2 = 0.366kΩ 0xD3 = 0.365kΩ 0xD4 = 0.363kΩ 0xD5 = 0.361kΩ 0xD6 = 0.36kΩ 0xD7 = 0.358kΩ 0xD8 = 0.356kΩ 0xD9 = 0.355kΩ 0xDA = 0.353kΩ 0xDB = 0.352kΩ 0xDC = 0.35kΩ 0xDD = 0.349kΩ 0xDE = 0.347kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-490. R840 字段说明（续）

位	字段	类型	复位	说明
				0xDF = 0.345kΩ 0xE0 = 0.343kΩ 0xE1 = 0.341kΩ 0xE2 = 0.34kΩ 0xE3 = 0.338kΩ 0xE4 = 0.337kΩ 0xE5 = 0.336kΩ 0xE6 = 0.334kΩ 0xE7 = 0.333kΩ 0xE8 = 0.331kΩ 0xE9 = 0.33kΩ 0xEA = 0.328kΩ 0xEB = 0.327kΩ 0xEC = 0.326kΩ 0xED = 0.325kΩ 0xEE = 0.323kΩ 0xEF = 0.322kΩ 0xF0 = 0.32kΩ 0xF1 = 0.319kΩ 0xF2 = 0.318kΩ 0xF3 = 0.317kΩ 0xF4 = 0.315kΩ 0xF5 = 0.314kΩ 0xF6 = 0.313kΩ 0xF7 = 0.312kΩ 0xF8 = 0.31kΩ 0xF9 = 0.309kΩ 0xFA = 0.308kΩ 0xFB = 0.307kΩ 0xFC = 0.306kΩ 0xFD = 0.304kΩ 0xFE = 0.303kΩ 0xFF = 0.302kΩ

1.489 R841（偏移 = 0x349）

返回到汇总表。

表 1-491. R841 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	PLL3_CP_PU_DIS	R/W	0x1	PLL 电荷泵 - 向上泵送禁用 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-491. R841 字段说明（续）

位	字段	类型	复位	说明
3:0	PLL3_CPG	R/W	0x5	PLL 电荷泵增益 ROM=Y、EEPROM=N 0x0 = 0mA 0x1 = 0.4mA 0x2 = 0.8mA 0x3 = 1.2mA 0x4 = 1.6mA 0x5 = 2.0mA 0x6 = 2.4mA 0x7 = 2.8mA 0x8 = 3.0mA 0x9 = 3.4mA 0xA = 3.8mA 0xB = 4.2mA 0xC = 4.6mA 0xD = 5.0mA 0xE = 5.4mA 0xF = 5.8mA

1.490 R842（偏移 = 0x34A）

返回到汇总表。

表 1-492. R842 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-492. R842 字段说明（续）

位	字段	类型	复位	说明
5:0	PLL3_LF_R2	R/W	0x1	PLL 环路滤波器 R2 设置 ROM=Y、EEPROM=N 0x0 = 0.016kΩ 0x1 = 0.301kΩ 0x2 = 0.551kΩ 0x3 = 0.209kΩ 0x4 = 1.05kΩ 0x5 = 0.244kΩ 0x6 = 0.375kΩ 0x7 = 0.183kΩ 0x8 = 2.05kΩ 0x9 = 0.269kΩ 0xA = 0.444kΩ 0xB = 0.194kΩ 0xC = 0.709kΩ 0xD = 0.224kΩ 0xE = 0.0446kΩ 0xF = 0.0421kΩ 0x10 = 0.932kΩ 0x11 = 1.18kΩ 0x12 = 1.43kΩ 0x13 = 1.09kΩ 0x14 = 1.93kΩ 0x15 = 1.13kΩ 0x16 = 1.26kΩ 0x17 = 1.07kΩ 0x18 = 2.93kΩ 0x19 = 1.15kΩ 0x1A = 1.33kΩ 0x1B = 1.08kΩ 0x1C = 1.59kΩ 0x1D = 1.11kΩ 0x1E = 0.929kΩ 0x1F = 0.926kΩ 0x20 = 1.83kΩ 0x21 = 2.08kΩ 0x22 = 2.33kΩ 0x23 = 1.99kΩ 0x24 = 2.83kΩ 0x25 = 2.03kΩ 0x26 = 2.16kΩ 0x27 = 1.97kΩ 0x28 = 3.83kΩ 0x29 = 2.05kΩ 0x2A = 2.23kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-492. R842 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 1.98kΩ 0x2C = 2.49kΩ 0x2D = 2.01kΩ 0x2E = 1.83kΩ 0x2F = 1.83kΩ 0x30 = 2.72kΩ 0x31 = 2.97kΩ 0x32 = 3.22kΩ 0x33 = 2.88kΩ 0x34 = 3.72kΩ 0x35 = 2.91kΩ 0x36 = 3.04kΩ 0x37 = 2.85kΩ 0x38 = 4.72kΩ 0x39 = 2.94kΩ 0x3A = 3.11kΩ 0x3B = 2.86kΩ 0x3C = 3.38kΩ 0x3D = 2.89kΩ 0x3E = 2.71kΩ 0x3F = 2.71kΩ

1.491 R843（偏移 = 0x34B）

返回到汇总表。

表 1-493. R843 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-493. R843 字段说明（续）

位	字段	类型	复位	说明
5:0	PLL3_LF_R3	R/W	0xD	PLL 环路滤波器 R3 设置 ROM=Y、EEPROM=N 0x0 = 0.0139kΩ 0x1 = 0.51kΩ 0x2 = 0.826kΩ 0x3 = 1.23kΩ 0x4 = 1.85kΩ 0x5 = 2.26kΩ 0x6 = 2.57kΩ 0x7 = 2.97kΩ 0x8 = 3.3kΩ 0x9 = 3.75kΩ 0xA = 4.07kΩ 0xB = 4.47kΩ 0xC = 5.09kΩ 0xD = 5.5kΩ 0xE = 5.81kΩ 0xF = 6.22kΩ 0x10 = 6.57kΩ 0x11 = 7.01kΩ 0x12 = 7.33kΩ 0x13 = 7.73kΩ 0x14 = 8.36kΩ 0x15 = 8.76kΩ 0x16 = 9.08kΩ 0x17 = 9.48kΩ 0x18 = 9.81kΩ 0x19 = 10.3kΩ 0x1A = 10.6kΩ 0x1B = 11kΩ 0x1C = 11.6kΩ 0x1D = 12kΩ 0x1E = 12.3kΩ 0x1F = 12.7kΩ 0x20 = 13kΩ 0x21 = 13.5kΩ 0x22 = 13.8kΩ 0x23 = 14.2kΩ 0x24 = 14.8kΩ 0x25 = 15.2kΩ 0x26 = 15.6kΩ 0x27 = 16kΩ 0x28 = 16.3kΩ 0x29 = 16.7kΩ 0x2A = 17.1kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-493. R843 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 17.5kΩ 0x2C = 18.1kΩ 0x2D = 18.5kΩ 0x2E = 18.8kΩ 0x2F = 19.2kΩ 0x30 = 19.6kΩ 0x31 = 20kΩ 0x32 = 20.3kΩ 0x33 = 20.7kΩ 0x34 = 21.3kΩ 0x35 = 21.7kΩ 0x36 = 22.1kΩ 0x37 = 22.5kΩ 0x38 = 22.8kΩ 0x39 = 23.2kΩ 0x3A = 23.6kΩ 0x3B = 24kΩ 0x3C = 24.6kΩ 0x3D = 25kΩ 0x3E = 25.3kΩ 0x3F = 25.7kΩ

1.492 R844（偏移 = 0x34C）

返回到汇总表。

表 1-494. R844 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-494. R844 字段说明（续）

位	字段	类型	复位	说明
5:0	PLL3_LF_R4	R/W	0xD	PLL 环路滤波器 R4 设置 ROM=Y、EEPROM=N 0x0 = 0.0139kΩ 0x1 = 0.51kΩ 0x2 = 0.826kΩ 0x3 = 1.23kΩ 0x4 = 1.85kΩ 0x5 = 2.26kΩ 0x6 = 2.57kΩ 0x7 = 2.97kΩ 0x8 = 3.3kΩ 0x9 = 3.75kΩ 0xA = 4.07kΩ 0xB = 4.47kΩ 0xC = 5.09kΩ 0xD = 5.5kΩ 0xE = 5.81kΩ 0xF = 6.22kΩ 0x10 = 6.57kΩ 0x11 = 7.01kΩ 0x12 = 7.33kΩ 0x13 = 7.73kΩ 0x14 = 8.36kΩ 0x15 = 8.76kΩ 0x16 = 9.08kΩ 0x17 = 9.48kΩ 0x18 = 9.81kΩ 0x19 = 10.3kΩ 0x1A = 10.6kΩ 0x1B = 11kΩ 0x1C = 11.6kΩ 0x1D = 12kΩ 0x1E = 12.3kΩ 0x1F = 12.7kΩ 0x20 = 13kΩ 0x21 = 13.5kΩ 0x22 = 13.8kΩ 0x23 = 14.2kΩ 0x24 = 14.8kΩ 0x25 = 15.2kΩ 0x26 = 15.6kΩ 0x27 = 16kΩ 0x28 = 16.3kΩ 0x29 = 16.7kΩ 0x2A = 17.1kΩ

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-494. R844 字段说明（续）

位	字段	类型	复位	说明
				0x2B = 17.5kΩ 0x2C = 18.1kΩ 0x2D = 18.5kΩ 0x2E = 18.8kΩ 0x2F = 19.2kΩ 0x30 = 19.6kΩ 0x31 = 20kΩ 0x32 = 20.3kΩ 0x33 = 20.7kΩ 0x34 = 21.3kΩ 0x35 = 21.7kΩ 0x36 = 22.1kΩ 0x37 = 22.5kΩ 0x38 = 22.8kΩ 0x39 = 23.2kΩ 0x3A = 23.6kΩ 0x3B = 24kΩ 0x3C = 24.6kΩ 0x3D = 25kΩ 0x3E = 25.3kΩ 0x3F = 25.7kΩ

1.493 R845（偏移 = 0x34D）

返回到汇总表。

表 1-495. R845 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:3	PLL3_LF_C3	R/W	0x7	PLL 环路滤波器 C3 设置 ROM=Y、EEPROM=N 0x0 = 0pF 0x1 = 10pF 0x2 = 20pF 0x3 = 30pF 0x4 = 40pF 0x5 = 50pF 0x6 = 60pF 0x7 = 70pF

Copyright © 2025 Texas Instruments Incorporated

表 1-495. R845 字段说明（续）

位	字段	类型	复位	说明
2:0	PLL3_LF_C4	R/W	0x7	PLL 环路滤波器 C4 设置 ROM=Y、EEPROM=N 0x0 = 0pF 0x1 = 10pF 0x2 = 20pF 0x3 = 30pF 0x4 = 40pF 0x5 = 50pF 0x6 = 60pF 0x7 = 70pF

1.494 R846（偏移 = 0x34E）

返回到汇总表。

表 1-496. R846 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	PLL3_RDIV_8:8	R/W	0x0	请参阅寄存器 847

1.495 R847（偏移 = 0x34F）

返回到汇总表。

表 1-497. R847 字段说明

位	字段	类型	复位	说明
7:0	PLL3_RDIV	R/W	0xA	PLL R 分频器 ROM=Y、EEPROM=Y

1.496 R848（偏移 = 0x350）

返回到汇总表。

表 1-498. R848 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	PLL3_RDIV_XO_EN	R/W	0x1	APLL 基准源来自 XO。还必须使 XO 能够在 XO_OUT_BUF_EN[3] = 1 的情况下驱动此 APLL ROM=Y、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-498. R848 字段说明（续）

位	字段	类型	复位	说明
3	PLL3_RDIV_XO_DBLR_EN	R/W	0x1	启用 XO 倍频器 ROM=Y、EEPROM=Y
2	PLL3_RDIV_BYPASS_EN	R/W	0x1	绕过 R 分频器 ROM=Y、EEPROM=Y
1:0	PLL3_RDIV_MUX_SEL	R/W	0x0	选择 R 分频器输入：0=XO、1=VCO1 反馈分频器、2=VCO2 反馈分频器 ROM=Y、EEPROM=Y 0x0 = XO 0x1 = VCO1 反馈分频器 0x2 = VCO2 反馈分频器

1.497 R849（偏移 = 0x351）

返回到汇总表。

表 1-499. R849 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	PLL3_NDIV_8:8	R/W	0x0	请参阅寄存器 850

1.498 R850（偏移 = 0x352）

返回到汇总表。

表 1-500. R850 字段说明

位	字段	类型	复位	说明
7:0	PLL3_NDIV	R/W	0x1A	PLL N 分频器 ROM=Y、EEPROM=Y

1.499 R851（偏移 = 0x353）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-501. R851 字段说明

位	字段	类型	复位	说明
7:0	PLL3_NUM_MSB	R/W	0x4C	当 PLL3_MODE 设置为 24 位小数时。PLL3_NUM_MSB 是有效的 PLL3_NUM[23:16]。在可编程模式下，其他 PLL3_NUM 和 PLL3_DEN 位位于 PLL3_NUM 字段中。在 40 位固定分母 PLL 模式下，未使用 PLL3_NUM_MSB。 ROM=Y、EEPROM=Y

1.500 R852（偏移 = 0x354）

返回到汇总表。

表 1-502. R852 字段说明

位	字段	类型	复位	说明
7:0	PLL3_NUM_39:32	R/W	0xA	请参阅寄存器 856

1.501 R853（偏移 = 0x355）

返回到汇总表。

表 1-503. R853 字段说明

位	字段	类型	复位	说明
7:0	PLL3_NUM_31:24	R/W	0xAA	请参阅寄存器 856

1.502 R854（偏移 = 0x356）

返回到汇总表。

表 1-504. R854 字段说明

位	字段	类型	复位	说明
7:0	PLL3_NUM_23:16	R/W	0xAA	请参阅寄存器 856

1.503 R855（偏移 = 0x357）

返回到汇总表。

表 1-505. R855 字段说明

位	字段	类型	复位	说明
7:0	PLL3_NUM_15:8	R/W	0xAA	请参阅寄存器 856

Copyright © 2025 Texas Instruments Incorporated

1.504 R856（偏移 = 0x358）

返回到汇总表。

表 1-506. R856 字段说明

位	字段	类型	复位	说明
7:0	PLL3_NUM	R/W	0xAB	处于 PLL3_MODE = 1（40 位固定分母）模式时，PLL3_NUM 包含 APLL3 分子。处于 PLL3_MODE = 0（24 位可编程分母）模式时，PLL3_NUM[23:0] 会存储可编程的 PLL3 分母，PLL3_NUM[39:24] 会存储 PLL3 分子的 16 个 LSB。PLL3 分子总数是使用 PLL3_NUM_MSB 作为 8 个 MSB 计算得出的。在 24 位可编程分母模式下，PLL3_NUM[23:0] = 0 为 2^{24}。 ROM=Y、EEPROM=Y

1.505 R857（偏移 = 0x359）

返回到汇总表。

表 1-507. R857 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:4	PLL3_DTHRMODE	R/W	0x0	PLL MASH 抖动模式 ROM=Y、EEPROM=N 0x0 = 恒定抖动 MACC2 0x1 = 恒定抖动 MACC2 和 MACC3 0x2 = LFSR 抖动 MACC2 0x3 = 抖动已禁用
3:1	PLL3_ORDER	R/W	0x2	PLL MASH 顺序 ROM=Y、EEPROM=N 0x0 = 整数模式分频器 0x1 = 1st 0x2 = 2nd 0x3 = 3rd
0	PLL3_MODE	R/W	0x1	在 APLL 24 位 num/den 模式下，APLL 分母是可编程的。不建议在 DPLL 模式下使用。在 24 位模式下，分母存储在 PLL3_NUM[23:0] 中，分子则存储在 (PLL3_NUM_MSB << 16) + PLL3_NUM[39:24] 中。 在 APLL 40 位模式下，APLL 分母是固定的。与 DPLL 一起使用。 ROM=Y、EEPROM=Y 0x0 = APLL 24 位 num/den 0x1 = APLL 40 位 num（DPLL 的要求）

1.506 R858（偏移 = 0x35A）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-508. R858 字段说明

位	字段	类型	复位	说明
7:0	APLL3_NUM_STAT_39:32	R	0x0	请参阅寄存器 862

1.507 R859（偏移 = 0x35B）

返回到汇总表。

表 1-509. R859 字段说明

位	字段	类型	复位	说明
7:0	APLL3_NUM_STAT_31:24	R	0x0	请参阅寄存器 862

1.508 R860（偏移 = 0x35C）

返回到汇总表。

表 1-510. R860 字段说明

位	字段	类型	复位	说明
7:0	APLL3_NUM_STAT_23:16	R	0x0	请参阅寄存器 862

1.509 R861（偏移 = 0x35D）

返回到汇总表。

表 1-511. R861 字段说明

位	字段	类型	复位	说明
7:0	APLL3_NUM_STAT_15:8	R	0x0	请参阅寄存器 862

1.510 R862（偏移 = 0x35E）

返回到汇总表。

表 1-512. R862 字段说明

位	字段	类型	复位	说明
7:0	APLL3_NUM_STAT	R	0x0	在 FDEV 和/或 DPLL 校正之后读回电流有效 APLL3 分子 ROM=N、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.511 R864（偏移 = 0x360）

返回到汇总表。

表 1-513. R864 字段说明

位	字段	类型	复位	说明
7:4	PLL3_VCO_BUF_OUT_EN	R/W	0xF	为以下设备启用 VCO3：[0] -> VCO3 后分频器、[1] -> VCO3 辅助缓冲器（TDC1 基准时钟缓冲器、TDC2 基准时钟缓冲器、APLL1 基准时钟缓冲器、APLL2 基准时钟缓冲器、窗口监控器）、[2] -> APLL3 N 分频器、[3] -> DPLL3 N 分频器 ROM=Y、EEPROM=Y
3	PLL3_VCO_DIV_SYNC_EN	R/W	0x1	PLL3 分频器同步启动。能够为 PLL3 同步后分频器和基准分频器。 ROM=Y、EEPROM=N
2:0	PLL3_PRI_DIV	R/W	0x0	将 VCO3 主分频器分频值设置为 1 至 8（div =字段值+ 1） ROM=Y、EEPROM=Y 0x0 = 1 0x1 = 2 0x2 = 3 0x3 = 4 0x4 = 5 0x5 = 6 0x6 = 7 0x7 = 8

1.512 R865（偏移 = 0x361）

返回到汇总表。

表 1-514. R865 字段说明

位	字段	类型	复位	说明
7:6	PLL3_VCO_DIV_SEL	R/W	0x0	选择 APLL3 P1 后分频器块或 APLL3 P1，后附 2 分频块。 ROM=Y、EEPROM=Y 0x0 = PLL3 驱动关闭 0x1 = 保留 0x2 = 直接 1 分频至 8 分频 0x3 = 1 分频至 8 分频和 /2
5	PLL3_VCO_CHAN_DRVR_IN_EN	R/W	0x1	启用 VCO3 的所选时钟（div1to8 或 div2）以输出输出缓冲器。参阅 PLL3_VCO_DIV1TO8_EN 和 PLL3_VCO_DIV2_EN。优化以防止未使用的域与活动域交互。如果使用 PLL3，则始终开启。从而帮助减少 APLL3 产生的串扰。 ROM=Y、EEPROM=Y
4	PLL3_P1_OUT14_15_EN	R/W	0x0	为通道输出组 OUT14_15 启用 VCO3 P1 分频器输出驱动器 ROM=Y、EEPROM=Y
3	PLL3_P1_OUT8_13_EN	R/W	0x0	为通道输出组 OUT8_13 启用 VCO3 P1 分频器输出驱动器 ROM=Y、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-514. R865 字段说明（续）

位	字段	类型	复位	说明
2	PLL3_P1_OUT4_7_EN	R/W	0x0	为通道输出组 OUT4_7 启用 VCO3 P1 分频器输出驱动器 ROM=Y、EEPROM=Y
1	PLL3_P1_OUT2_3_EN	R/W	0x0	为通道输出组 OUT2_3 启用 VCO3 P1 分频器输出驱动器 ROM=Y、EEPROM=Y
0	PLL3_P1_OUT0_1_EN	R/W	0x0	为通道输出组 OUT0_1 启用 VCO3 P1 分频器输出驱动器 ROM=Y、EEPROM=Y

1.513 R866（偏移 = 0x362）

返回到汇总表。

表 1-515. R866 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:3	PLL3_VCO_BUF_2REF_EN	R/W	0x3	在级联模式下，为 [0] -> APLL1 and [1] -> APLL2 基准输入启用 APLL3 2 分频级联分频器。 ROM=Y、EEPROM=Y
2	PLL3_WIN_DET_DRVR_EN	R/W	0x1	为参考窗口检测器输入缓冲器启用 APLL3 2 分频级联驱动器 ROM=Y、EEPROM=N
1:0	PLL3_VCO_BUF_FB_TDC_EN	R/W	0x0	在级联模式（[0] = 启用 TDC1 驱动器，[1] = 启用 TDC2 驱动器）下，为 TDC1 和 TDC2 启用 APLL3 4 分频级联分频器。 ROM=Y、EEPROM=N

1.514 R872（偏移 = 0x368）

返回到汇总表。

表 1-516. R872 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:4	RESERVED	R	0x0	保留
3	PLL3_RDIV_OUTPUT_EN	R/W	0x0	如果 GPIOx_SEL 选择 PLL3 R/2 作为输出，那么必须设置该位以及 STATUS_MUX_DIV2_EN=1。 ROM=N、EEPROM=N
2:0	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.515 R882（偏移 = 0x372）

返回到汇总表。

表 1-517. R882 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	PLL3_NDIV_OUTPUT_EN	R/W	0x0	如果 GPIOx_SEL 选择 PLL3 N/2 作为输出，那么必须设置该位以及 STATUS_MUX_DIV2_EN=1。 ROM=N、EEPROM=N
4:0	RESERVED	R	0x0	保留

1.516 R961（偏移 = 0x3C1）

返回到汇总表。

表 1-518. R961 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_0_EN	R/W	0x1	启用 OUT0。如果使用 OUT0 上的 CMOS，则还必须设置此使能。 ROM=Y、EEPROM=Y
5:0	OUT_0_FMT	R/W	0x0	混合 OUT_0_VOD 和 OUT_0_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.517 R962（偏移 = 0x3C2）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-519. R962 字段说明

位	字段	类型	复位	说明
7	OUT_0_CAP_EN	R/W	0x0	如果启用，该输出电容器会降低输出时钟的压摆率。 ROM=Y、EEPROM=N
6	OUT_0_STATIC_LOW	R/W	0x0	当 OUT0 强制为静态输出时，该位确定输出电压是否为 0：静态低电平 1：静态高电平 ROM=Y、EEPROM=N 0x0 = L 0x1 = H
5	OUT_0_P_CMOS_EN	R/W	0x1	OUT0P CMOS 启用。覆盖 OUT_0_VOD 设置并启用 OUT_0 CMOS。设置此位可为 CMOS 输出启用 OUT0 的正极。还必须设置 OUT_0_ENABLE。 ROM=Y、EEPROM=Y
4	OUT_0_N_CMOS_EN	R/W	0x1	OUT0N CMOS 启用。设置此位可为 CMOS 输出启用 OUT0 的负极。还必须设置 OUT_0_ENABLE。 ROM=Y、EEPROM=Y
3	OUT_0_P_INVERT_POLARITY	R/W	0x0	OUT0P CMOS 反转极性。设置该位会反转 CMOS 输出的 OUT0 正极端子的极性。 ROM=Y、EEPROM=N
2	OUT_0_N_INVERT_POLARITY	R/W	0x0	OUT0N CMOS 反转极性。设置该位会反转 CMOS 输出的 OUT0 负极端子的极性。 ROM=Y、EEPROM=N
1	OUT_0_P_FORCELOW	R/W	0x0	OUT0P CMOS 强制低电平。设置该位会强制 OUT0 的正极端子处于低电平。 ROM=Y、EEPROM=N
0	OUT_0_N_FORCELOW	R/W	0x0	OUT0N CMOS 强制低电平。设置此位可强制 OUT0 的负极处于低电平。 ROM=Y、EEPROM=N

1.518 R963（偏移 = 0x3C3）

返回到汇总表。

表 1-520. R963 字段说明

位	字段	类型	复位	说明
7:0	OUT_0_CONFIGURATION	R/W	0x0	OUT0 配置。从 CH0 旁路、CH1 旁路、CHDIV0、CHDIV1、CH0/2 双路径低噪声分频（SYSREF、SYSREF + 模拟延迟或静态 DC H/L）中进行选择。 ROM=Y、EEPROM=Y 和 N 0x0 = CH0/2 0x14 = CHDIV1 0x20 = SYSREF+ADLY 0x21 = SYSREF 0x22 = 静态直流 0x28 = CHDIV0 0x40 = CH1 旁路 0x80 = CH0 旁路

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.519 R964（偏移 = 0x3C4）

返回到汇总表。

表 1-521. R964 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_1_EN	R/W	0x1	启用 OUT1。如果使用 OUT1 上的 CMOS，则还必须设置此使能。 ROM=Y、EEPROM=Y
5:0	OUT_1_FMT	R/W	0x0	混合 OUT_1_VOD 和 OUT_1_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.520 R965（偏移 = 0x3C5）

返回到汇总表。

表 1-522. R965 字段说明

位	字段	类型	复位	说明
7	OUT_1_CAP_EN	R/W	0x1	ROM=Y、EEPROM=N
6	OUT_1_STATIC_LOW	R/W	0x0	当 OUT1 被强制为静态输出时，该位确定输出电压是 0 = 静态低电平还是 1 = 静态高电平 ROM=Y、EEPROM=N 0x0 = L 0x1 = H
5	OUT_1_P_CMOS_EN	R/W	0x0	OUT1P CMOS 启用。设置此位可为 CMOS 输出启用 OUT1 的正极。 ROM=Y、EEPROM=Y
4	OUT_1_N_CMOS_EN	R/W	0x0	OUT1N CMOS 启用。设置此位可为 CMOS 输出启用 OUT1 的负极。 ROM=Y、EEPROM=Y
3	OUT_1_P_INVERT_POLARITY	R/W	0x0	OUT1P CMOS 反转极性。设置该位会反转 CMOS 输出的 OUT1 正极端子的极性。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-522. R965 字段说明（续）

位	字段	类型	复位	说明
2	OUT_1_N_INVERT_POLARITY	R/W	0x0	OUT1N CMOS 反转极性。设置该位会反转 CMOS 输出的 OUT1 负极端子的极性。 ROM=Y、EEPROM=N
1	OUT_1_P_FORCELOW	R/W	0x0	OUT1P CMOS 强制低电平。设置该位会强制 OUT1 的正极端子处于低电平。 ROM=Y、EEPROM=N
0	OUT_1_N_FORCELOW	R/W	0x0	OUT1N CMOS 强制低电平。设置此位可强制 OUT1 的负极处于低电平。 ROM=Y、EEPROM=N

1.521 R966（偏移 = 0x3C6）

返回到汇总表。

表 1-523. R966 字段说明

位	字段	类型	复位	说明
7:0	OUT_1_CONFIGURATION	R/W	0x0	OUT1 配置。从 CH0 旁路、CH1 旁路、CHDIV0、CHDIV1、CH0/2 双路径低噪声分频（SYSREF、SYSREF + 模拟延迟或静态 DC H/L）中进行选择。 ROM=Y、EEPROM=Y 和 N 0x0 = CH0/2 0x14 = CHDIV1 0x20 = SYSREF+ADLY 0x21 = SYSREF 0x22 = 静态直流 0x28 = CHDIV0 0x40 = CH1 旁路 0x80 = CH0 旁路

1.522 R967（偏移 = 0x3C7）

返回到汇总表。

表 1-524. R967 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1	OUT_0_1_CMOS_OUT_VOLTAGE_SEL	R/W	0x0	CMOS LDO 电压。选择 CMOS LDO 电压。 ROM=Y、EEPROM=Y 0x0 = 1.8V 0x1 = 2.65V
0	OUT_0_1_CMOS_OUT_LDO_EN	R/W	0x1	CMOS LDO 使能。启用用于 CMOS 输出的 LDO。在 CMOS 模式下必须启用。 ROM=Y、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.523 R968（偏移 = 0x3C8）

返回到汇总表。

表 1-525. R968 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:1	OUT_0_1_ZDM_TDC_SEL	R/W	0x0	为 TDC 选择零延迟输出 ROM=Y、EEPROM=N 0x0 = 无 0x1 = TDC1 0x2 = TDC2 0x4 = TDC3
0	OUT_0_1_ZDM_EN	R/W	0x0	启用 CH_DIV0_1 的输出作为零延迟模式的 DPLL 反馈输入， ROM=Y、EEPROM=N

1.524 R969（偏移 = 0x3C9）

返回到汇总表。

表 1-526. R969 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_0_1_DIV_MUTE_EN	R/W	0x0	静音使能。 ROM=Y、EEPROM=N
5	OUT_0_1_DIV_SYNC_EN	R/W	0x1	OUT0_1 分频器同步启动。为 OUT0_1 启用 chandiv 和 div2 分频器的同步。 ROM=Y、EEPROM=N
4	OUT_0_1_SR_DIV_SYNC_EN	R/W	0x1	OUT0_1 SYSREF 分频器同步使能。能够为 OUT0_1 同步 SYSREF 分频器。 ROM=Y、EEPROM=N
3	OUT_0_1_CH0_CHAN_POL_SEL	R/W	0x0	OUT0_1 Ch0 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。
2	OUT_0_1_CH1_CHAN_POL_SEL	R/W	0x0	OUT0_1 Ch1 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。
1	OUT_0_1_CH0_DIV_EN	R/W	0x1	OUT0_1 Ch0 ChanDiv 使能。启用 Ch0 通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y
0	OUT_0_1_CH1_DIV_EN	R/W	0x1	OUT0_1 Ch1 ChanDiv 使能。启用 Ch1 通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.525 R971（偏移 = 0x3CB）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-527. R971 字段说明

位	字段	类型	复位	说明
7:0	OUT_0_1_CLK_IN_SEL	R/W	0x0	OUT0_1 的分组时钟输入控制，用于 CH0 和 CH1。 ROM=Y、EEPROM=Y 0x0 = CH0 禁用，CH1 禁用 0x40 = CH0 禁用，PLL3 输出至 CH1 0x80 = PLL3 输出至 CH0，CH1 禁用 0xC0 = PLL3 至 CH0、PLL3 至 CH1 0x100 = CH0 禁用，REFx 输出至 CH1 0x101 = CH0 禁用，XO 输出至 CH1 0x102 = CH0 禁用，PLL1_SEC 输出至 CH1 0x103 = CH0 禁用，PLL1_PRI 输出至 CH1 0x104 = CH0 禁用，PLL2 输出至 CH1 0x180 = PLL3 输出至 CH0，REFx 输出至 CH1 0x181 = PLL3 输出至 CH0，XO 输出至 CH1 0x182 = PLL3 至 CH0、PLL1_SEC 至 CH1 0x183 = PLL3 至 CH0、PLL1_PRI 至 CH1 0x184 = PLL3 至 CH0、PLL2 至 CH1 0x200 = REFx 输出至 CH0，CH1 禁用 0x208 = XO 输出至 CH0，CH1 禁用 0x210 = PLL1_SEC 输出至 CH0，CH1 禁用 0x218 = PLL1_PRI 输出至 CH0，CH1 禁用 0x220 = PLL2 输出至 CH0，CH1 禁用 0x240 = REFx 输出至 CH0，PLL3 输出至 CH1 0x248 = XO 输出至 CH0，PLL3 输出至 CH1 0x250 = PLL1_SEC 至 CH0、PLL3 至 CH1 0x258 = PLL1_PRI 至 CH0、PLL3 至 CH1 0x260 = PLL2 至 CH0、PLL3 至 CH1 0x300 = REFx 输出至 CH0，REFx 输出至 CH1 0x301 = REFx 输出至 CH0，XO 输出至 CH1 0x302 = REFx 输出至 CH0，PLL1_SEC 输出至 CH1 0x303 = REFx 输出至 CH0，PLL1_PRI 输出至 CH1 0x304 = REFx 输出至 CH0，PLL2 输出至 CH1 0x308 = XO 输出至 CH0，REFx 输出至 CH1 0x309 = XO 输出至 CH0，XO 输出至 CH1 0x30A = XO 输出至 CH0，PLL1_SEC 输出至 CH1 0x30B = XO 输出至 CH0，PLL1_PRI 输出至 CH1 0x30C = XO 输出至 CH0，PLL2 输出至 CH1 0x310 = PLL1_SEC 输出至 CH0，REFx 输出至 CH1 0x311 = PLL1_SEC 输出至 CH0，XO 输出至 CH1 0x312 = PLL1_SEC 至 CH0、PLL1_SEC 至 CH1 0x313 = PLL1_SEC 至 CH0、PLL1_PRI 至 CH1 0x314 = PLL1_SEC 至 CH0、PLL2 至 CH1 0x318 = PLL1_PRI 输出至 CH0，REFx 输出至 CH1 0x319 = PLL1_PRI 输出至 CH0，XO 输出至 CH1 0x31A = PLL1_PRI 至 CH0、PLL1_SEC 至 CH1 0x31B = PLL1_PRI 至 CH0、PLL1_PRI 至 CH1

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-527. R971 字段说明（续）

位	字段	类型	复位	说明
				0x31C = PLL1_PRI 至 CH0、PLL2 至 CH1 0x320 = PLL2 输出至 CH0，REFx 输出至 CH1 0x321 = PLL2 输出至 CH0，XO 输出至 CH1 0x322 = PLL2 至 CH0、PLL1_SEC 至 CH1 0x323 = PLL2 至 CH0、PLL1_PRI 至 CH1 0x324 = PLL2 至 CH0、PLL2 至 CH1

1.526 R972（偏移 = 0x3CC）

返回到汇总表。

表 1-528. R972 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1	OUT_0_1_CH0_CH_DIV_SR_MUX_CLK_SEL	R/W	0x0	OUT0_1 Ch0 ChanDiv 至 SYSREF 输入时钟选择。设置后，Ch0 通道分频器输出会在馈送到 SYSREF 之前反转。 ROM=Y、EEPROM=N 0x0 = POS POL 至 SR_DIV 0x1 = NEG POL 至 SR_DIV
0	RESERVED	R	0x0	保留

1.527 R973（偏移 = 0x3CD）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-529. R973 字段说明

位	字段	类型	复位	说明
7:2	OUT_0_1_CLK_IN_FANOUT	R/W	0x0	OUT0_1 输入时钟扇出。将输入时钟分配给通道分频器和独立的 2 分频。 ROM=Y、EEPROM=Y 0x0 = 禁用 0x3 = IN1 至 CHDIV1 0x4 = IN0 至 SYSREF 0x7 = IN0 至 SYSREF、IN1 至 CHDIV1 0xC = IN0 至 CHDIV0 0xF = IN0 至 CHDIV0、IN1 至 CHDIV1 0x10 = IN0 至 CH0/2 (OUT0) 0x13 = IN0 至 CH0/2 (OUT0)、IN1 至 CHDIV1 (OUT1) 0x14 = IN0 至 CH0/2 (OUT0) 和 SYSREF (OUT1) 0x1C = IN0 至 CH0/2 (OUT0) 和 CHDIV0 (OUT1) 0x20 = IN0 至 CH0/2 (OUT1) 0x23 = IN0 至 CH0/2 (OUT1)、IN1 至 CHDIV1 (OUT0) 0x24 = IN0 至 CH0/2 (OUT1) 和 SYSREF (OUT0) 0x2C = IN0 至 CH0/2 (OUT1) 和 CHDIV0 (OUT0) 0x30 = IN0 至 CH0/2 (OUT0 和 OUT1)

Copyright © 2025 Texas Instruments Incorporated

表 1-529. R973 字段说明（续）

位	字段	类型	复位	说明
1:0	OUT_0_1_CLK_IN_SEL_9:8	R/W	0x0	OUT0_1 的分组时钟输入控制，用于 CH0 和 CH1。 ROM=Y、EEPROM=Y 0x0 = CH0 禁用，CH1 禁用 0x40 = CH0 禁用，PLL1 输出至 CH1 0x80 = PLL3 输出至 CH0，CH1 禁用 0xC0 = PLL3 至 CH0、PLL3 至 CH1 0x100 = CH0 禁用，REFx 输出至 CH1 0x101 = CH0 禁用，XO 输出至 CH1 0x102 = CH0 禁用，PLL1_SEC 输出至 CH1 0x103 = CH0 禁用，PLL1_PRI 输出至 CH1 0x104 = CH0 禁用，PLL2 输出至 CH1 0x180 = PLL3 输出至 CH0，REFx 输出至 CH1 0x181 = PLL3 输出至 CH0，XO 输出至 CH1 0x182 = PLL3 至 CH0、PLL1_SEC 至 CH1 0x183 = PLL3 至 CH0、PLL1_PRI 至 CH1 0x184 = PLL3 至 CH0、PLL2 至 CH1 0x200 = REFx 输出至 CH0，CH1 禁用 0x208 = XO 输出至 CH0，CH1 禁用 0x210 = PLL1_SEC 输出至 CH0，CH1 禁用 0x218 = PLL1_PRI 输出至 CH0，CH1 禁用 0x220 = PLL2 输出至 CH0，CH1 禁用 0x240 = REFx 输出至 CH0，PLL3 输出至 CH1 0x248 = XO 输出至 CH0，PLL3 输出至 CH1 0x250 = PLL1_SEC 至 CH0、PLL3 至 CH1 0x258 = PLL1_PRI 至 CH0、PLL3 至 CH1 0x260 = PLL2 至 CH0、PLL3 至 CH1 0x300 = REFx 输出至 CH0，REFx 输出至 CH1 0x301 = REFx 输出至 CH0，XO 输出至 CH1 0x302 = REFx 输出至 CH0，PLL1_SEC 输出至 CH1 0x303 = REFx 输出至 CH0，PLL1_PRI 输出至 CH1 0x304 = REFx 输出至 CH0，PLL2 输出至 CH1 0x308 = XO 输出至 CH0，REFx 输出至 CH1 0x309 = XO 输出至 CH0，XO 输出至 CH1 0x30A = XO 输出至 CH0，PLL1_SEC 输出至 CH1 0x30B = XO 输出至 CH0，PLL1_PRI 输出至 CH1 0x30C = XO 输出至 CH0，PLL2 输出至 CH1 0x310 = PLL1_SEC 输出至 CH0，REFx 输出至 CH1 0x311 = PLL1_SEC 输出至 CH0，XO 输出至 CH1 0x312 = PLL1_SEC 至 CH0、PLL1_SEC 至 CH1 0x313 = PLL1_SEC 至 CH0、PLL1_PRI 至 CH1 0x314 = PLL1_SEC 至 CH0、PLL2 至 CH1 0x318 = PLL1_PRI 输出至 CH0，REFx 输出至 CH1 0x319 = PLL1_PRI 输出至 CH0，XO 输出至 CH1 0x31A = PLL1_PRI 至 CH0、PLL1_SEC 至 CH1 0x31B = PLL1_PRI 至 CH0、PLL1_PRI 至 CH1

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-529. R973 字段说明（续）

位	字段	类型	复位	说明
				0x31C = PLL1_PRI 至 CH0、PLL2 至 CH1 0x320 = PLL2 输出至 CH0，REFx 输出至 CH1 0x321 = PLL2 输出至 CH0，XO 输出至 CH1 0x322 = PLL2 至 CH0、PLL1_SEC 至 CH1 0x323 = PLL2 至 CH0、PLL1_PRI 至 CH1 0x324 = PLL2 至 CH0、PLL2 至 CH1

1.528 R974（偏移 = 0x3CE）

返回到汇总表。

表 1-530. R974 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_0_1_CH0_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 975

1.529 R975（偏移 = 0x3CF）

返回到汇总表。

表 1-531. R975 字段说明

位	字段	类型	复位	说明
7:0	OUT_0_1_CH0_CH_STATIC_OFFSET	R/W	0x0	CH0_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.530 R976（偏移 = 0x3D0）

返回到汇总表。

表 1-532. R976 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_0_1_CH1_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 977

Copyright © 2025 Texas Instruments Incorporated

1.531 R977（偏移 = 0x3D1）

返回到汇总表。

表 1-533. R977 字段说明

位	字段	类型	复位	说明
7:0	OUT_0_1_CH1_CH_STATIC_OFFSET	R/W	0x0	CH1_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.532 R978（偏移 = 0x3D2）

返回到汇总表。

表 1-534. R978 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_0_1_CH0_CH_DIV_11:8	R/W	0x0	请参阅寄存器 979

1.533 R979（偏移 = 0x3D3）

返回到汇总表。

表 1-535. R979 字段说明

位	字段	类型	复位	说明
7:0	OUT_0_1_CH0_CH_DIV	R/W	0x64	OUT0_1 Ch0 通道分频器 (ChanDiv) 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

1.534 R980（偏移 = 0x3D4）

返回到汇总表。

表 1-536. R980 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_0_1_CH1_CH_DIV_11:8	R/W	0x0	请参阅寄存器 981

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.535 R981（偏移 = 0x3D5）

返回到汇总表。

表 1-537. R981 字段说明

位	字段	类型	复位	说明
7:0	OUT_0_1_CH1_CH_DIV	R/W	0x19	OUT0_1 Ch1 通道分频器 (ChanDiv) 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

1.536 R982（偏移 = 0x3D6）

返回到汇总表。

表 1-538. R982 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_0_1_SR_ANA_DELAY	R/W	0x0	OUT0_1 SYSREF 模拟延迟。在此处为一个延迟步长持续时间指定倍数。 ROM=Y、EEPROM=N

1.537 R983（偏移 = 0x3D7）

返回到汇总表。

表 1-539. R983 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_0_1_SR_ANA_DELAY_DIV2_SEL	R/W	0x0	OUT0_1 SYSREF 模拟延迟 2 分频选择。将传入时钟除以 2，使延迟步长翻倍。考虑到较高的传入时钟频率，可用于增大模拟延迟范围。 ROM=Y、EEPROM=N
4	OUT_0_1_SR_ANA_DELAY_EN	R/W	0x0	OUT0_1 SYSREF 模拟延迟使能。 ROM=Y、EEPROM=N
3	OUT_0_1_SR_ANA_DELAY_SMALL_STEP_EN	R/W	0x0	OUT0_1 SYSREF 模拟延迟小步长使能。如果设置为 1，模拟延迟发生器将利用传入时钟的上升沿和下降沿，使延迟步长减半。当使用了大的预分频器值时有用。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-539. R983 字段说明（续）

位	字段	类型	复位	说明
2:0	OUT_0_1_SR_ANA_DELAY_RANGE	R/W	0x5	根据进入 SYSREF 模拟延迟块的周期设置模拟延迟范围。周期的计算公式为 (OUT_x_y_SR_ANA_DELAY_DIV2_SEL + 1)/ (OUT_x_y_SR_ANA_DELAY_SMALL_STEP_EN + 1)/VCO 后分频器频率。计算得出的范围必须在 333ps 和 1050ps 之间。 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = 保留 0x2 = 333ps 至 450ps 0x3 = > 450ps 至 600ps 0x4 = > 600ps 至 750ps 0x5 = > 750ps 至 1050ps 0x6 = 保留 0x7 = 保留

1.538 R984（偏移 = 0x3D8）

返回到汇总表。

表 1-540. R984 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_0_1_SR_DDLY	R/W	0x0	OUT0_1 SYSREF 数字延迟值。以 VCO 半个周期测量。 ROM=Y、EEPROM=N

1.539 R985（偏移 = 0x3D9）

返回到汇总表。

表 1-541. R985 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_0_1_SR_DIV_19:16	R/W	0x0	请参阅寄存器 987

1.540 R986（偏移 = 0x3DA）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-542. R986 字段说明

位	字段	类型	复位	说明
7:0	OUT_0_1_SR_DIV_15:8	R/W	0x0	请参阅寄存器 987

1.541 R987（偏移 = 0x3DB）

返回到汇总表。

表 1-543. R987 字段说明

位	字段	类型	复位	说明
7:0	OUT_0_1_SR_DIV	R/W	0xFA	OUT0_1 SYSREF 分频值。 ROM=Y、EEPROM=N

1.542 R988（偏移 = 0x3DC）

返回到汇总表。

表 1-544. R988 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	OUT_0_1_SR_DIV_STATIC_OFFSET_14:8	R/W	0x0	请参阅寄存器 989

1.543 R989（偏移 = 0x3DD）

返回到汇总表。

表 1-545. R989 字段说明

位	字段	类型	复位	说明
7:0	OUT_0_1_SR_DIV_STATIC_OFFSET	R/W	0x0	OUT_0_1_SR_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致在分频器同步时产生指定的数字延迟 ROM=Y、EEPROM=N

1.544 R990（偏移 = 0x3DE）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-546. R990 字段说明

位	字段	类型	复位	说明
7	OUT_0_1_SR_REQ_MODE	R/W	0x0	OUT0_1 SYSREF 静音使能 ROM=Y、EEPROM=N
6	OUT_0_1_SR_GPIO_EN	R/W	0x0	为 SYSREF 请求重新采样、连续 SYSREF、1PPS GPIO 输出、1PPS 相位验证启用 SYSREF 数字延迟。每次只应启用一个 OUT_x_y_SR_GPIO_EN。 ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留
4:2	OUT_0_1_PULSE_COUNT	R/W	0x0	OUT0_1 SYSREF 脉冲计数。SYSREF 脉冲数将由 SYSREF 请求生成。 ROM=Y、EEPROM=N
1:0	OUT_0_1_SR_MODE	R/W	0x0	OUT0_1 SYSREF 模式。选择“脉冲发生器模式”、“连续模式”或“无”。 ROM=Y、EEPROM=N 0x0 = 无 0x1 = 连续 0x2 = 脉冲发生器

1.545 R991（偏移 = 0x3DF）

返回到汇总表。

表 1-547. R991 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_0_1_SR_CH0_DIV_BYPASS	R/W	0x0	OUT0_1 级联 SYSREF 旁路多路复用器。如果设置，则绕过 SYSREF 输入时钟的 CHDIV0。当需要 SYSREF 但不使用 CHDIV 时，使用 CHDIV 旁路是切实可行的。VCO 后分频频率必须 ≤ 2GHz 才能绕过 CHDIV。 ROM=Y、EEPROM=N 0x0 = CHDIV 0x1 = CHDIV 旁路
4:0	RESERVED	R	0x0	保留

1.546 R1024（偏移 = 0x400）

返回到汇总表。

表 1-548. R1024 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_2_EN	R/W	0x1	启用 OUT2。 ROM=Y、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-548. R1024 字段说明（续）

位	字段	类型	复位	说明
5:0	OUT_2_FMT	R/W	0x0	混合 OUT_2_VOD 和 OUT_2_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.547 R1025（偏移 = 0x401）

返回到汇总表。

表 1-549. R1025 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	OUT_2_CAP_EN	R/W	0x1	ROM=Y、EEPROM=N
2:0	OUT_2_CONFIGURATION	R/W	0x0	OUT2 配置。 ROM=Y、EEPROM=Y 和 N 0x2 = 静态直流 0x3 = CHDIV 0x4 = BYPASS 0x5 = BYPASS

1.548 R1026（偏移 = 0x402）

返回到汇总表。

表 1-550. R1026 字段说明

位	字段	类型	复位	说明
7	OUT_2_CHAN_POL_SEL	R/W	0x0	OUT2 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。

Copyright © 2025 Texas Instruments Incorporated

表 1-550. R1026 字段说明（续）

位	字段	类型	复位	说明
6:5	OUT_2_CLK_MUX	R/W	0x0	OUT2 输入时钟选择。选择将用于驱动输出的输入时钟。 ROM=Y、EEPROM=Y 0x0 = PLL3 0x1 = PLL2 0x2 = PLL1_PRI
4	RESERVED	R	0x0	保留
3	OUT_2_DIV_EN	R/W	0x1	OUT2 ChanDiv 使能。启用通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y
2:0	OUT_2_CH_MUX_SEL	R/W	0x7	OUT2 时钟使能。如果设置了位 2，则将选定的 VCO1 时钟（VCO1P 或 VCO1S）传递到时钟选择的第二级。位 1 和位 0 使选定的时钟能够分别驱动通道分频器和通道分频器重定时器。 ROM=Y、EEPROM=Y 0x0 = PLL2->BYPASS 0x3 = PLL2->CHDIV 0x4 = PLL1->BYPASS 0x7 = PLL1->CHDIV

1.549 R1027（偏移 = 0x403）

返回到汇总表。

表 1-551. R1027 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	OUT_2_MUTE_EN	R/W	0x0	静音使能。 ROM=Y、EEPROM=N
3	OUT_2_SYNC_EN	R/W	0x1	OUT2 ChanDiv 同步使能。能够为 OUT2 同步 chandiv 分频器。 ROM=Y、EEPROM=N
2:0	RESERVED	R	0x0	保留

1.550 R1028（偏移 = 0x404）

返回到汇总表。

表 1-552. R1028 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_2_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 1029

Copyright © 2025 Texas Instruments Incorporated

1.551 R1029（偏移 = 0x405）

返回到汇总表。

表 1-553. R1029 字段说明

位	字段	类型	复位	说明
7:0	OUT_2_CH_STATIC_OFFSET	R/W	0x0	OUT_2_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.552 R1030（偏移 = 0x406）

返回到汇总表。

表 1-554. R1030 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_2_CH_DIV_11:8	R/W	0x0	请参阅寄存器 1031

1.553 R1031（偏移 = 0x407）

返回到汇总表。

表 1-555. R1031 字段说明

位	字段	类型	复位	说明
7:0	OUT_2_CH_DIV	R/W	0x11	OUT2 ChanDiv 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

1.554 R1056（偏移 = 0x420）

返回到汇总表。

表 1-556. R1056 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_3_EN	R/W	0x1	启用 OUT3。 ROM=Y、EEPROM=Y

Copyright © 2025 Texas Instruments Incorporated

表 1-556. R1056 字段说明（续）

位	字段	类型	复位	说明
5:0	OUT_3_FMT	R/W	0x0	混合 OUT_3_VOD 和 OUT_3_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.555 R1057（偏移 = 0x421）

返回到汇总表。

表 1-557. R1057 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	OUT_3_CAP_EN	R/W	0x1	ROM=Y、EEPROM=N
2:0	OUT_3_CONFIGURATION	R/W	0x0	OUT3 配置。 ROM=Y、EEPROM=Y 和 N 0x2 = 静态直流 0x3 = CHDIV 0x4 = BYPASS 0x5 = BYPASS

1.556 R1058（偏移 = 0x422）

返回到汇总表。

表 1-558. R1058 字段说明

位	字段	类型	复位	说明
7	OUT_3_CHAN_POL_SEL	R/W	0x0	OUT3 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-558. R1058 字段说明（续）

位	字段	类型	复位	说明
6:5	OUT_3_CLK_MUX	R/W	0x0	OUT3 输入时钟选择。选择将用于驱动输出的输入时钟。 ROM=Y、EEPROM=Y 0x0 = PLL3 0x1 = PLL2 0x2 = PLL1_PRI
4	RESERVED	R	0x0	保留
3	OUT_3_DIV_EN	R/W	0x1	OUT3 ChanDiv 使能。启用通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y
2:0	OUT_3_CH_MUX_SEL	R/W	0x7	OUT3 时钟使能。如果设置了位 2，则将选定的 VCO1 时钟（VCO1P 或 VCO1S）传递到时钟选择的第二级。位 1 和位 0 使选定的时钟能够分别驱动通道分频器和通道分频器重定时器。 ROM=Y、EEPROM=Y 0x0 = PLL2->BYPASS 0x3 = PLL2->CHDIV 0x4 = PLL1->BYPASS 0x7 = PLL1->CHDIV

1.557 R1059（偏移 = 0x423）

返回到汇总表。

表 1-559. R1059 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	OUT_3_MUTE_EN	R/W	0x0	静音使能。 ROM=Y、EEPROM=N
3	OUT_3_SYNC_EN	R/W	0x1	OUT3 ChanDiv 同步使能。能够为 OUT3 同步 chandiv 分频器。 ROM=Y、EEPROM=N
2:0	RESERVED	R	0x0	保留

1.558 R1060（偏移 = 0x424）

返回到汇总表。

表 1-560. R1060 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_3_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 1061

Copyright © 2025 Texas Instruments Incorporated

1.559 R1061（偏移 = 0x425）

返回到汇总表。

表 1-561. R1061 字段说明

位	字段	类型	复位	说明
7:0	OUT_3_CH_STATIC_OFFSET	R/W	0x0	OUT_3_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.560 R1062（偏移 = 0x426）

返回到汇总表。

表 1-562. R1062 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_3_CH_DIV_11:8	R/W	0x0	请参阅寄存器 1063

1.561 R1063（偏移 = 0x427）

返回到汇总表。

表 1-563. R1063 字段说明

位	字段	类型	复位	说明
7:0	OUT_3_CH_DIV	R/W	0x11	OUT3 ChanDiv 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

1.562 R1088（偏移 = 0x440）

返回到汇总表。

表 1-564. R1088 字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	0x0	保留
2:0	OUT_4_5_SR_ANA_DLY_BIASTRIM	R/W	0x4	通道模拟延迟偏置修整 ROM=N、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.563 R1089（偏移 = 0x441）

返回到汇总表。

表 1-565. R1089 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_4_EN	R/W	0x1	启用 OUT4。 ROM=Y、EEPROM=Y
5:0	OUT_4_FMT	R/W	0x0	混合 OUT_4_VOD 和 OUT_4_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.564 R1090（偏移 = 0x442）

返回到汇总表。

表 1-566. R1090 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_4_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留
4:0	OUT_4_CONFIGURATION	R/W	0x0	OUT4 配置。 ROM=Y、EEPROM=Y 和 N 0x0 = CH/2 0x8 = SYSREF+ADLY 0x9 = SYSREF 0xA = 静态直流 0xC = CHDIV 0x10 = BYPASS

Copyright © 2025 Texas Instruments Incorporated

1.565 R1091（偏移 = 0x443）

返回到汇总表。

表 1-567. R1091 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_5_EN	R/W	0x1	启用 OUT5。 ROM=Y、EEPROM=Y
5:0	OUT_5_FMT	R/W	0x0	混合 OUT_5_VOD 和 OUT_5_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.566 R1092（偏移 = 0x444）

返回到汇总表。

表 1-568. R1092 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_5_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留
4:0	OUT_5_CONFIGURATION	R/W	0x0	OUT5 配置。 ROM=Y、EEPROM=Y 和 N 0x0 = CH/2 0x8 = SYSREF+ADLY 0x9 = SYSREF 0xA = 静态直流 0xC = CHDIV 0x10 = BYPASS

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

1.567 R1093（偏移 = 0x445）

返回到汇总表。

表 1-569. R1093 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_4_5_DIV_SYNC_EN	R/W	0x1	OUT4_5 分频器同步启动。能够为 OUT4_5 同步 chandiv 分频器。 ROM=Y、EEPROM=N
4	OUT_4_5_SR_DIV_SYNC_EN	R/W	0x1	OUT4_5 SYSREF 分频器同步使能。能够为 OUT4_5 同步 SYSREF 分频器。 ROM=Y、EEPROM=N
3:2	RESERVED	R	0x0	保留
1	OUT_4_5_CHAN_POL_SEL	R/W	0x0	OUT4_5 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。
0	OUT_4_5_DIV_EN	R/W	0x1	OUT4_5 ChanDiv 使能。启用通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y

1.568 R1094（偏移 = 0x446）

返回到汇总表。

表 1-570. R1094 字段说明

位	字段	类型	复位	说明
7	OUT_4_5_MUTE_EN	R/W	0x0	静音使能。 ROM=Y、EEPROM=N
6	OUT_4_5_ZDM_EN	R/W	0x0	OUT4_5 零延迟输出使能 ROM=Y、EEPROM=N
5	OUT_4_5_CLK_IN_SEL	R/W	0x0	OUT4_5 输入时钟选择。选择将用于驱动输出的输入时钟：0 = VCO2、1 = VCO3 ROM=Y、EEPROM=Y 0x0 = PLL2 0x1 = PLL3
4	OUT_4_5_CH_DIV_SR_MUX_CLK_SEL	R/W	0x0	OUT4_5 ChanDiv 至 SYSREF 时钟选择。设置后，通道分频器输出会在馈送到 SYSREF 之前反转。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-570. R1094 字段说明（续）

位	字段	类型	复位	说明
3:0	OUT_4_5_CH_MUX_SEL	R/W	0x3	OUT4_5 输入时钟使能。为各种输入启用所选时钟：[0]- > ChanDiv、[1] -> ChanDiv 重定时器、[2] -> Div2 至 OUT4、[3] -> Div2 至 OUT5 ROM=Y、EEPROM=Y 0x0 = OFF 0x1 = SYSREF 0x3 = CHDIV 0x4 = DIV2->OUT4 0x5 = DIV2->OUT4、SYSREF->OUT5 0x7 = DIV2->OUT4、CHDIV->OUT5 0x8 = DIV2->OUT5 0x9 = SYSREF->OUT4、DIV2->OUT5 0xB = CHDIV->OUT4、DIV2->OUT5 0xC = DIV2->OUT4、DIV2->OUT5

1.569 R1095（偏移 = 0x447）

返回到汇总表。

表 1-571. R1095 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_4_5_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 1096

1.570 R1096（偏移 = 0x448）

返回到汇总表。

表 1-572. R1096 字段说明

位	字段	类型	复位	说明
7:0	OUT_4_5_CH_STATIC_OFFSET	R/W	0x0	OUT_4_5_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.571 R1097（偏移 = 0x449）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-573. R1097 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_4_5_CH_DIV_11:8	R/W	0x0	请参阅寄存器 1098

1.572 R1098（偏移 = 0x44A）

返回到汇总表。

表 1-574. R1098 字段说明

位	字段	类型	复位	说明
7:0	OUT_4_5_CH_DIV	R/W	0x3	OUT4_5 ChanDiv 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

1.573 R1099（偏移 = 0x44B）

返回到汇总表。

表 1-575. R1099 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_4_5_SR_ANA_DELAY	R/W	0x0	OUT4_5 SYSREF 模拟延迟。在此处为一个延迟步长持续时间指定倍数。 ROM=Y、EEPROM=N

1.574 R1100（偏移 = 0x44C）

返回到汇总表。

表 1-576. R1100 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_4_5_SR_ANA_DELAY_DIV2_SEL	R/W	0x0	OUT4_5 SYSREF 模拟延迟 2 分频选择。将传入时钟除以 2，使延迟步长翻倍。考虑到较高的传入时钟频率，可用于增大模拟延迟范围。 ROM=Y、EEPROM=N
4	OUT_4_5_SR_ANA_DELAY_EN	R/W	0x0	OUT4_5 SYSREF 模拟延迟使能。启用模拟延迟发生器。如果不需要使用模拟延迟发生器，则设置为 0 以省电。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-576. R1100 字段说明（续）

位	字段	类型	复位	说明
3	OUT_4_5_SR_ANA_DELAY_SMALL_STEP_EN	R/W	0x0	OUT4_5 SYSREF 模拟延迟小步长使能。如果设置为 1，模拟延迟发生器将利用传入时钟的上升沿和下降沿，使延迟步长减半。当使用了大的预分频器值时有用。 ROM=Y、EEPROM=N
2:0	OUT_4_5_SR_ANA_DELAY_RANGE	R/W	0x5	根据进入 SYSREF 模拟延迟块的周期设置模拟延迟范围。周期的计算公式为 (OUT_x_y_SR_ANA_DELAY_DIV2_SEL + 1)/ (OUT_x_y_SR_ANA_DELAY_SMALL_STEP_EN + 1)/VCO 后分频器频率。计算得出的范围必须在 333ps 和 1050ps 之间。 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = 保留 0x2 = 333ps 至 450ps 0x3 = > 450ps 至 600ps 0x4 = > 600ps 至 750ps 0x5 = > 750ps 至 1050ps 0x6 = 保留 0x7 = 保留

1.575 R1101（偏移 = 0x44D）

返回到汇总表。

表 1-577. R1101 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_4_5_SR_DDLY	R/W	0x0	OUT4_5 SYSREF 数字延迟值。以 VCO 半个周期测量。 ROM=Y、EEPROM=N

1.576 R1102（偏移 = 0x44E）

返回到汇总表。

表 1-578. R1102 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_4_5_SR_DIV_19:16	R/W	0x0	请参阅寄存器 1104

Copyright © 2025 Texas Instruments Incorporated

1.577 R1103（偏移 = 0x44F）

返回到汇总表。

表 1-579. R1103 字段说明

位	字段	类型	复位	说明
7:0	OUT_4_5_SR_DIV_15:8	R/W	0x0	请参阅寄存器 1104

1.578 R1104（偏移 = 0x450）

返回到汇总表。

表 1-580. R1104 字段说明

位	字段	类型	复位	说明
7:0	OUT_4_5_SR_DIV	R/W	0xFA	OUT4_5 SYSREF 分频值。 ROM=Y、EEPROM=N

1.579 R1105（偏移 = 0x451）

返回到汇总表。

表 1-581. R1105 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	OUT_4_5_SR_DIV_STATIC_OFFSET_14:8	R/W	0x0	请参阅寄存器 1106

1.580 R1106（偏移 = 0x452）

返回到汇总表。

表 1-582. R1106 字段说明

位	字段	类型	复位	说明
7:0	OUT_4_5_SR_DIV_STATIC_OFFSET	R/W	0x0	OUT_4_5_SR_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致在分频器同步时产生指定的数字延迟 ROM=Y、EEPROM=N

1.581 R1107（偏移 = 0x453）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-583. R1107 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_4_5_SR_REQ_MODE	R/W	0x0	OUT4_5 SYSREF 静音使能 ROM=Y、EEPROM=N
5:3	OUT_4_5_PULSE_COUNT	R/W	0x0	OUT4_5 SYSREF 脉冲计数。SYSREF 脉冲数将由 SYSREF 请求生成。 ROM=Y、EEPROM=N
2	OUT_4_5_SR_GPIO_EN	R/W	0x0	为 SYSREF 请求重新采样、连续 SYSREF 或 1PPS GPIO 输出启用 SYSREF 数字延迟。每次只应启用一个 OUT_x_y_SR_GPIO_EN。 ROM=Y、EEPROM=N
1:0	OUT_4_5_SR_MODE	R/W	0x0	OUT4_5 SYSREF 模式。设置这些位后，SYSREF 以连续模式运行。清零后，SYSREF 以脉冲模式运行。 ROM=Y、EEPROM=N 0x0 = 无 0x1 = 连续 0x2 = 脉冲发生器

1.582 R1108（偏移 = 0x454）

返回到汇总表。

表 1-584. R1108 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:5	RESERVED	R	0x0	保留
4	OUT_4_5_SR_CH_DIV_BYPASS	R/W	0x1	OUT4_5 级联 SYSREF 旁路多路复用器。如果设置，则绕过 SYSREF 输入时钟的 OUT4_5 通道分频器。当需要 SYSREF 但不使用 CHDIV 时，使用 CHDIV 旁路是切实可行的。VCO 后分频频率必须 ≤ 2GHz 才能绕过 CHDIV。 ROM=Y、EEPROM=N 0x0 = CHDIV 0x1 = CHDIV 旁路
3:0	RESERVED	R	0x0	保留

1.583 R1121（偏移 = 0x461）

返回到汇总表。

表 1-585. R1121 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-585. R1121 字段说明（续）

位	字段	类型	复位	说明
6	OUT_6_EN	R/W	0x1	启用 OUT6。 ROM=Y、EEPROM=Y
5:0	OUT_6_FMT	R/W	0x0	混合 OUT_6_VOD 和 OUT_6_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.584 R1122（偏移 = 0x462）

返回到汇总表。

表 1-586. R1122 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_6_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留
4:0	OUT_6_CONFIGURATION	R/W	0x0	OUT6 配置。 ROM=Y、EEPROM=Y 和 N 0x0 = CH/2 0x8 = SYSREF+ADLY 0x9 = SYSREF 0xA = 静态直流 0xC = CHDIV 0x10 = BYPASS

1.585 R1123（偏移 = 0x463）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-587. R1123 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_7_EN	R/W	0x1	启用 OUT7。 ROM=Y、EEPROM=Y
5:0	OUT_7_FMT	R/W	0x0	混合 OUT_7_VOD 和 OUT_7_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.586 R1124（偏移 = 0x464）

返回到汇总表。

表 1-588. R1124 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_7_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留
4:0	OUT_7_CONFIGURATION	R/W	0x0	OUT7 配置。 ROM=Y、EEPROM=Y 和 N 0x0 = CH/2 0x8 = SYSREF+ADLY 0x9 = SYSREF 0xA = 静态直流 0xC = CHDIV 0x10 = BYPASS

1.587 R1125（偏移 = 0x465）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-589. R1125 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_6_7_DIV_SYNC_EN	R/W	0x1	OUT6_7 分频器同步启动。能够为 OUT6_7 同步 chandiv 分频器。 ROM=Y、EEPROM=N
4	OUT_6_7_SR_DIV_SYNC_EN	R/W	0x1	OUT6_7 SYSREF 分频器同步使能。能够为 OUT6_7 同步 SYSREF 分频器。 ROM=Y、EEPROM=N
3:2	RESERVED	R	0x0	保留
1	OUT_6_7_CHAN_POL_SEL	R/W	0x0	OUT6_7 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。
0	OUT_6_7_DIV_EN	R/W	0x1	OUT6_7 ChanDiv 使能。启用通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y

1.588 R1126（偏移 = 0x466）

返回到汇总表。

表 1-590. R1126 字段说明

位	字段	类型	复位	说明
7	OUT_6_7_MUTE_EN	R/W	0x0	静音使能。 ROM=Y、EEPROM=N
6	RESERVED	R	0x0	保留
5	OUT_6_7_CLK_IN_SEL	R/W	0x0	OUT6_7 输入时钟选择。选择将用于驱动输出的输入时钟：0 = VCO2、1 = VCO3 ROM=Y、EEPROM=Y 0x0 = PLL2 0x1 = PLL3
4	OUT_6_7_CH_DIV_SR_MUX_CLK_SEL	R/W	0x0	OUT6_7 ChanDiv 至 SYSREF 时钟选择。设置后，通道分频器输出会在馈送到 SYSREF 之前反转。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-590. R1126 字段说明（续）

位	字段	类型	复位	说明
3:0	OUT_6_7_CH_MUX_SEL	R/W	0x3	OUT6_7 输入时钟使能。为各种输入启用所选时钟：[0]- > ChanDiv、[1] -> ChanDiv 重定时器、[2] -> Div2 至 OUT6、[3] -> Div2 至 OUT7 ROM=Y、EEPROM=Y 0x0 = OFF 0x1 = SYSREF 0x3 = CHDIV 0x4 = DIV2->OUT6 0x5 = DIV2->OUT6、SYSREF->OUT7 0x7 = DIV2->OUT6、CHDIV->OUT7 0x8 = DIV2->OUT7 0x9 = SYSREF->OUT6、DIV2->OUT7 0xB = CHDIV->OUT6、DIV2->OUT7 0xC = DIV2->OUT6、DIV2->OUT7

1.589 R1127（偏移 = 0x467）

返回到汇总表。

表 1-591. R1127 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_6_7_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 1128

1.590 R1128（偏移 = 0x468）

返回到汇总表。

表 1-592. R1128 字段说明

位	字段	类型	复位	说明
7:0	OUT_6_7_CH_STATIC_OFFSET	R/W	0x0	OUT_6_7_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.591 R1129（偏移 = 0x469）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-593. R1129 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_6_7_CH_DIV_11:8	R/W	0x0	请参阅寄存器 1130

1.592 R1130（偏移 = 0x46A）

返回到汇总表。

表 1-594. R1130 字段说明

位	字段	类型	复位	说明
7:0	OUT_6_7_CH_DIV	R/W	0x3	OUT6_7 ChanDiv 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

1.593 R1131（偏移 = 0x46B）

返回到汇总表。

表 1-595. R1131 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_6_7_SR_ANA_DELAY	R/W	0x0	OUT6_7 SYSREF 模拟延迟。在此处为一个延迟步长持续时间指定倍数。 ROM=Y、EEPROM=N

1.594 R1132（偏移 = 0x46C）

返回到汇总表。

表 1-596. R1132 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_6_7_SR_ANA_DELAY_DIV2_SEL	R/W	0x0	OUT6_7 SYSREF 模拟延迟 2 分频选择。将传入时钟除以 2，使延迟步长翻倍。考虑到较高的传入时钟频率，可用于增大模拟延迟范围。 ROM=Y、EEPROM=N
4	OUT_6_7_SR_ANA_DELAY_EN	R/W	0x0	OUT6_7 SYSREF 模拟延迟使能。启用模拟延迟发生器。如果不需要使用模拟延迟发生器，则设置为 0 以省电。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-596. R1132 字段说明（续）

位	字段	类型	复位	说明
3	OUT_6_7_SR_ANA_DELAY_SMALL_STEP_EN	R/W	0x0	OUT6_7 SYSREF 模拟延迟小步长使能。如果设置为 1，模拟延迟发生器将利用传入时钟的上升沿和下降沿，使延迟步长减半。当使用了大的预分频器值时有用。 ROM=Y、EEPROM=N
2:0	OUT_6_7_SR_ANA_DELAY_RANGE	R/W	0x5	根据进入 SYSREF 模拟延迟块的周期设置模拟延迟范围。周期的计算公式为 (OUT_x_y_SR_ANA_DELAY_DIV2_SEL + 1)/ (OUT_x_y_SR_ANA_DELAY_SMALL_STEP_EN + 1)/VCO 后分频器频率。计算得出的范围必须在 333ps 和 1050ps 之间。 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = 保留 0x2 = 333ps 至 450ps 0x3 = > 450ps 至 600ps 0x4 = > 600ps 至 750ps 0x5 = > 750ps 至 1050ps 0x6 = 保留 0x7 = 保留

1.595 R1133（偏移 = 0x46D）

返回到汇总表。

表 1-597. R1133 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_6_7_SR_DDLY	R/W	0x0	OUT6_7 SYSREF 数字延迟值。以 VCO 半个周期测量。 ROM=Y、EEPROM=N

1.596 R1134（偏移 = 0x46E）

返回到汇总表。

表 1-598. R1134 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_6_7_SR_DIV_19:16	R/W	0x0	请参阅寄存器 1136

Copyright © 2025 Texas Instruments Incorporated

1.597 R1135（偏移 = 0x46F）

返回到汇总表。

表 1-599. R1135 字段说明

位	字段	类型	复位	说明
7:0	OUT_6_7_SR_DIV_15:8	R/W	0x0	请参阅寄存器 1136

1.598 R1136（偏移 = 0x470）

返回到汇总表。

表 1-600. R1136 字段说明

位	字段	类型	复位	说明
7:0	OUT_6_7_SR_DIV	R/W	0xFA	OUT6_7 SYSREF 分频值。 ROM=Y、EEPROM=N

1.599 R1137（偏移 = 0x471）

返回到汇总表。

表 1-601. R1137 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	OUT_6_7_SR_DIV_STATIC_OFFSET_14:8	R/W	0x0	请参阅寄存器 1138

1.600 R1138（偏移 = 0x472）

返回到汇总表。

表 1-602. R1138 字段说明

位	字段	类型	复位	说明
7:0	OUT_6_7_SR_DIV_STATIC_OFFSET	R/W	0x0	OUT_6_7_SR_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致在分频器同步时产生指定的数字延迟 ROM=Y、EEPROM=N

1.601 R1139（偏移 = 0x473）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-603. R1139 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_6_7_SR_REQ_MODE	R/W	0x0	OUT6_7 SYSREF 静音使能 ROM=Y、EEPROM=N
5:3	OUT_6_7_PULSE_COUNT	R/W	0x0	OUT6_7 SYSREF 脉冲计数。SYSREF 脉冲数将由 SYSREF 请求生成。 ROM=Y、EEPROM=N
2	OUT_6_7_SR_GPIO_EN	R/W	0x0	为 SYSREF 请求重新采样、连续 SYSREF 或 1PPS GPIO 输出启用 SYSREF 数字延迟。每次只应启用一个 OUT_x_y_SR_GPIO_EN。 ROM=Y、EEPROM=N
1:0	OUT_6_7_SR_MODE	R/W	0x0	OUT6_7 SYSREF 模式。设置这些位后，SYSREF 以连续模式运行。清零后，SYSREF 以脉冲模式运行。 ROM=Y、EEPROM=N 0x0 = 无 0x1 = 连续 0x2 = 脉冲发生器

1.602 R1140（偏移 = 0x474）

返回到汇总表。

表 1-604. R1140 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:5	RESERVED	R	0x0	保留
4	OUT_6_7_SR_CH_DIV_BYPASS	R/W	0x1	OUT6_7 级联 SYSREF 旁路多路复用器。如果设置，则绕过 SYSREF 输入时钟的 OUT6_7 通道分频器。当需要 SYSREF 但不使用 CHDIV 时，使用 CHDIV 旁路是切实可行的。VCO 后分频频率必须 ≤ 2GHz 才能绕过 CHDIV。 ROM=Y、EEPROM=N 0x0 = CHDIV 0x1 = CHDIV 旁路
3:0	RESERVED	R	0x0	保留

1.603 R1153（偏移 = 0x481）

返回到汇总表。

表 1-605. R1153 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-605. R1153 字段说明（续）

位	字段	类型	复位	说明
6	OUT_8_EN	R/W	0x1	启用 OUT8。 ROM=Y、EEPROM=Y
5:0	OUT_8_FMT	R/W	0x0	混合 OUT_8_VOD 和 OUT_8_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.604 R1154（偏移 = 0x482）

返回到汇总表。

表 1-606. R1154 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_8_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留
4:0	OUT_8_CONFIGURATION	R/W	0x0	OUT8 配置。 ROM=Y、EEPROM=Y 和 N 0x0 = CH/2 0x8 = SYSREF+ADLY 0x9 = SYSREF 0xA = 静态直流 0xC = CHDIV 0x10 = BYPASS

1.605 R1155（偏移 = 0x483）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-607. R1155 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_9_EN	R/W	0x1	启用 OUT9。 ROM=Y、EEPROM=Y
5:0	OUT_9_FMT	R/W	0x0	混合 OUT_9_VOD 和 OUT_9_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.606 R1156（偏移 = 0x484）

返回到汇总表。

表 1-608. R1156 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_9_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留
4:0	OUT_9_CONFIGURATION	R/W	0x0	OUT9 配置。 ROM=Y、EEPROM=Y 和 N 0x0 = CH/2 0x8 = SYSREF+ADLY 0x9 = SYSREF 0xA = 静态直流 0xC = CHDIV 0x10 = BYPASS

1.607 R1157（偏移 = 0x485）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-609. R1157 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_8_9_DIV_SYNC_EN	R/W	0x1	OUT8_9 分频器同步启动。能够为 OUT8_9 同步 chandiv 分频器。 ROM=Y、EEPROM=N
4	OUT_8_9_SR_DIV_SYNC_EN	R/W	0x1	OUT8_9 SYSREF 分频器同步使能。能够为 OUT8_9 同步 SYSREF 分频器。 ROM=Y、EEPROM=N
3:2	RESERVED	R	0x0	保留
1	OUT_8_9_CHAN_POL_SEL	R/W	0x0	OUT8_9 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。
0	OUT_8_9_DIV_EN	R/W	0x1	OUT8_9 ChanDiv 使能。启用通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y

1.608 R1158（偏移 = 0x486）

返回到汇总表。

表 1-610. R1158 字段说明

位	字段	类型	复位	说明
7	OUT_8_9_MUTE_EN	R/W	0x0	静音使能。 ROM=Y、EEPROM=N
6	RESERVED	R	0x0	保留
5	OUT_8_9_CLK_IN_SEL	R/W	0x1	OUT8_9 输入时钟选择。选择将用于驱动输出的输入时钟：0 = VCO2、1 = VCO3 ROM=Y、EEPROM=Y 0x0 = PLL2 0x1 = PLL3
4	OUT_8_9_CH_DIV_SR_MUX_CLK_SEL	R/W	0x0	OUT8_9 ChanDiv 至 SYSREF 时钟选择。设置后，通道分频器输出会在馈送到 SYSREF 之前反转。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-610. R1158 字段说明（续）

位	字段	类型	复位	说明
3:0	OUT_8_9_CH_MUX_SEL	R/W	0x3	OUT8_9 输入时钟使能。为各种输入启用所选时钟：[0]- > ChanDiv、[1] -> ChanDiv 重定时器、[2] -> Div2 至 OUT8、[3] -> Div2 至 OUT9 ROM=Y、EEPROM=Y 0x0 = OFF 0x1 = SYSREF 0x3 = CHDIV 0x4 = DIV2->OUT8 0x5 = DIV2->OUT8、SYSREF->OUT9 0x7 = DIV2->OUT8、CHDIV->OUT9 0x8 = DIV2->OUT9 0x9 = SYSREF->OUT8、DIV2->OUT9 0xB = CHDIV->OUT8、DIV2->OUT9 0xC = DIV2->OUT8、DIV2->OUT9

1.609 R1159（偏移 = 0x487）

返回到汇总表。

表 1-611. R1159 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_8_9_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 1160

1.610 R1160（偏移 = 0x488）

返回到汇总表。

表 1-612. R1160 字段说明

位	字段	类型	复位	说明
7:0	OUT_8_9_CH_STATIC_OFFSET	R/W	0x0	OUT_8_9_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.611 R1161（偏移 = 0x489）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-613. R1161 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_8_9_CH_DIV_11:8	R/W	0x0	请参阅寄存器 1162

1.612 R1162（偏移 = 0x48A）

返回到汇总表。

表 1-614. R1162 字段说明

位	字段	类型	复位	说明
7:0	OUT_8_9_CH_DIV	R/W	0x10	OUT8_9 ChanDiv 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

1.613 R1163（偏移 = 0x48B）

返回到汇总表。

表 1-615. R1163 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_8_9_SR_ANA_DELAY	R/W	0x0	OUT8_9 SYSREF 模拟延迟。在此处为一个延迟步长持续时间指定倍数。 ROM=Y、EEPROM=N

1.614 R1164（偏移 = 0x48C）

返回到汇总表。

表 1-616. R1164 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_8_9_SR_ANA_DELAY_DIV2_SEL	R/W	0x0	OUT8_9 SYSREF 模拟延迟 2 分频选择。将传入时钟除以 2，使延迟步长翻倍。考虑到较高的传入时钟频率，可用于增大模拟延迟范围。 ROM=Y、EEPROM=N
4	OUT_8_9_SR_ANA_DELAY_EN	R/W	0x0	OUT8_9 SYSREF 模拟延迟使能。启用模拟延迟发生器。如果不需要使用模拟延迟发生器，则设置为 0 以省电。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-616. R1164 字段说明（续）

位	字段	类型	复位	说明
3	OUT_8_9_SR_ANA_DELAY_SMALL_STEP_EN	R/W	0x0	OUT8_9 SYSREF 模拟延迟小步长使能。如果设置为 1，模拟延迟发生器将利用传入时钟的上升沿和下降沿，使延迟步长减半。当使用了大的预分频器值时有用。 ROM=Y、EEPROM=N
2:0	OUT_8_9_SR_ANA_DELAY_RANGE	R/W	0x5	根据进入 SYSREF 模拟延迟块的周期设置模拟延迟范围。周期的计算公式为 (OUT_x_y_SR_ANA_DELAY_DIV2_SEL + 1)/ (OUT_x_y_SR_ANA_DELAY_SMALL_STEP_EN + 1)/VCO 后分频器频率。计算得出的范围必须在 333ps 和 1050ps 之间。 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = 保留 0x2 = 333ps 至 450ps 0x3 = > 450ps 至 600ps 0x4 = > 600ps 至 750ps 0x5 = > 750ps 至 1050ps 0x6 = 保留 0x7 = 保留

1.615 R1165（偏移 = 0x48D）

返回到汇总表。

表 1-617. R1165 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_8_9_SR_DDLY	R/W	0x0	OUT8_9 SYSREF 数字延迟值。以 VCO 半个周期测量。 ROM=Y、EEPROM=N

1.616 R1166（偏移 = 0x48E）

返回到汇总表。

表 1-618. R1166 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_8_9_SR_DIV_19:16	R/W	0x0	请参阅寄存器 1168

Copyright © 2025 Texas Instruments Incorporated

1.617 R1167（偏移 = 0x48F）

返回到汇总表。

表 1-619. R1167 字段说明

位	字段	类型	复位	说明
7:0	OUT_8_9_SR_DIV_15:8	R/W	0x0	请参阅寄存器 1168

1.618 R1168（偏移 = 0x490）

返回到汇总表。

表 1-620. R1168 字段说明

位	字段	类型	复位	说明
7:0	OUT_8_9_SR_DIV	R/W	0xFA	OUT8_9 SYSREF 分频值。 ROM=Y、EEPROM=N

1.619 R1169（偏移 = 0x491）

返回到汇总表。

表 1-621. R1169 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	OUT_8_9_SR_DIV_STATIC_OFFSET_14:8	R/W	0x0	请参阅寄存器 1170

1.620 R1170（偏移 = 0x492）

返回到汇总表。

表 1-622. R1170 字段说明

位	字段	类型	复位	说明
7:0	OUT_8_9_SR_DIV_STATIC_OFFSET	R/W	0x0	OUT_8_9_SR_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致在分频器同步时产生指定的数字延迟 ROM=Y、EEPROM=N

1.621 R1171（偏移 = 0x493）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-623. R1171 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_8_9_SR_REQ_MODE	R/W	0x0	OUT8_9 SYSREF 静音使能 ROM=Y、EEPROM=N
5:3	OUT_8_9_PULSE_COUNT	R/W	0x0	OUT8_9 SYSREF 脉冲计数。SYSREF 脉冲数将由 SYSREF 请求生成。 ROM=Y、EEPROM=N
2	OUT_8_9_SR_GPIO_EN	R/W	0x0	为 SYSREF 请求重新采样、连续 SYSREF 或 1PPS GPIO 输出启用 SYSREF 数字延迟。每次只应启用一个 OUT_x_y_SR_GPIO_EN。 ROM=Y、EEPROM=N
1:0	OUT_8_9_SR_MODE	R/W	0x0	OUT8_9 SYSREF 模式。设置这些位后，SYSREF 以连续模式运行。清零后，SYSREF 以脉冲模式运行。 ROM=Y、EEPROM=N 0x0 = 无 0x1 = 连续 0x2 = 脉冲发生器

1.622 R1185（偏移 = 0x4A1）

返回到汇总表。

表 1-624. R1185 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_10_EN	R/W	0x1	启用 OUT10。 ROM=Y、EEPROM=Y
5:0	OUT_10_FMT	R/W	0x0	混合 OUT_10_VOD 和 OUT_10_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

Copyright © 2025 Texas Instruments Incorporated

1.623 R1186（偏移 = 0x4A2）

返回到汇总表。

表 1-625. R1186 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_10_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留
4:0	OUT_10_CONFIGURATION	R/W	0x0	OUT10 配置。 ROM=Y、EEPROM=Y 和 N 0x0 = CH/2 0x8 = SYSREF+ADLY 0x9 = SYSREF 0xA = 静态直流 0xC = CHDIV 0x10 = BYPASS

1.624 R1187（偏移 = 0x4A3）

返回到汇总表。

表 1-626. R1187 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_11_EN	R/W	0x1	启用 OUT11。 ROM=Y、EEPROM=Y
5:0	OUT_11_FMT	R/W	0x0	混合 OUT_11_VOD 和 OUT_11_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

Copyright © 2025 Texas Instruments Incorporated

1.625 R1188（偏移 = 0x4A4）

返回到汇总表。

表 1-627. R1188 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_11_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留
4:0	OUT_11_CONFIGURATION	R/W	0x0	OUT11 配置。 ROM=Y、EEPROM=Y 和 N 0x0 = CH/2 0x8 = SYSREF+ADLY 0x9 = SYSREF 0xA = 静态直流 0xC = CHDIV 0x10 = BYPASS

1.626 R1189（偏移 = 0x4A5）

返回到汇总表。

表 1-628. R1189 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_10_11_DIV_SYNC_EN	R/W	0x1	OUT10_11 分频器同步启动。能够为 OUT10_11 同步 chandiv 分频器。 ROM=Y、EEPROM=N
4	OUT_10_11_SR_DIV_SYNC_EN	R/W	0x1	OUT10_11 SYSREF 分频器同步使能。能够为 OUT10_11 同步 SYSREF 分频器。 ROM=Y、EEPROM=N
3:2	RESERVED	R	0x0	保留
1	OUT_10_11_CHAN_POL_SEL	R/W	0x0	OUT10_11 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。
0	OUT_10_11_DIV_EN	R/W	0x1	OUT10_11 ChanDiv 使能。启用通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y

1.627 R1190（偏移 = 0x4A6）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-629. R1190 字段说明

位	字段	类型	复位	说明
7	OUT_10_11_MUTE_EN	R/W	0x0	静音使能。 ROM=Y、EEPROM=N
6	OUT_10_11_ZDM_EN	R/W	0x0	OUT10_11 零延迟输出使能。 ROM=Y、EEPROM=N
5	OUT_10_11_CLK_IN_SEL	R/W	0x1	OUT10_11 输入时钟选择。选择将用于驱动输出的输入时钟：0 = VCO2、1 = VCO3 ROM=Y、EEPROM=Y 0x0 = PLL2 0x1 = PLL3
4	OUT_10_11_CH_DIV_SR_MUX_CLK_SEL	R/W	0x0	OUT10_11 ChanDiv 至 SYSREF 时钟选择。设置后，通道分频器输出会在馈送到 SYSREF 之前反转。 ROM=Y、EEPROM=N
3:0	OUT_10_11_CH_MUX_SEL	R/W	0x3	OUT10_11 输入时钟使能。为各种输入启用所选时钟：[0]- > ChanDiv、[1] -> ChanDiv 重定时器、[2] -> Div2 至 OUT10、[3] -> Div2 至 OUT11 ROM=Y、EEPROM=Y 0x0 = OFF 0x1 = SYSREF 0x3 = CHDIV 0x4 = DIV2->OUT10 0x5 = DIV2->OUT10、SYSREF->OUT11 0x7 = DIV2->OUT10、CHDIV->OUT11 0x8 = DIV2->OUT11 0x9 = SYSREF->OUT10、DIV2->OUT11 0xB = CHDIV->OUT10、DIV2->OUT11 0xC = DIV2->OUT10、DIV2->OUT11

1.628 R1191（偏移 = 0x4A7）

返回到汇总表。

表 1-630. R1191 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_10_11_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 1192

1.629 R1192（偏移 = 0x4A8）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-631. R1192 字段说明

位	字段	类型	复位	说明
7:0	OUT_10_11_CH_STATIC_OFFSET	R/W	0x0	OUT_10_11_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.630 R1193（偏移 = 0x4A9）

返回到汇总表。

表 1-632. R1193 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_10_11_CH_DIV_11:8	R/W	0x0	请参阅寄存器 1194

1.631 R1194（偏移 = 0x4AA）

返回到汇总表。

表 1-633. R1194 字段说明

位	字段	类型	复位	说明
7:0	OUT_10_11_CH_DIV	R/W	0x10	OUT10_11 ChanDiv 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

1.632 R1195（偏移 = 0x4AB）

返回到汇总表。

表 1-634. R1195 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_10_11_SR_ANA_DELAY	R/W	0x0	OUT10_11 SYSREF 模拟延迟。在此处为一个延迟步长持续时间指定倍数。 ROM=Y、EEPROM=N

1.633 R1196（偏移 = 0x4AC）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-635. R1196 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_10_11_SR_ANA_DELAY_DIV2_SEL	R/W	0x0	OUT10_11 SYSREF 模拟延迟 2 分频选择。将传入时钟除以 2，使延迟步长翻倍。考虑到较高的传入时钟频率，可用于增大模拟延迟范围。 ROM=Y、EEPROM=N
4	OUT_10_11_SR_ANA_DELAY_EN	R/W	0x0	OUT10_11 SYSREF 模拟延迟使能。启用模拟延迟发生器。如果不需要使用模拟延迟发生器，则设置为 0 以省电。 ROM=Y、EEPROM=N
3	OUT_10_11_SR_ANA_DELAY_SMALL_STEP_EN	R/W	0x0	OUT10_11 SYSREF 模拟延迟小步长使能。如果设置为 1，模拟延迟发生器将利用传入时钟的上升沿和下降沿，使延迟步长减半。当使用了大的预分频器值时有用。 ROM=Y、EEPROM=N
2:0	OUT_10_11_SR_ANA_DELAY_RANGE	R/W	0x5	根据进入 SYSREF 模拟延迟块的周期设置模拟延迟范围。周期的计算公式为 (OUT_x_y_SR_ANA_DELAY_DIV2_SEL + 1)/ (OUT_x_y_SR_ANA_DELAY_SMALL_STEP_EN + 1)/VCO 后分频器频率。计算得出的范围必须在 333ps 和 1050ps 之间。 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = 保留 0x2 = 333ps 至 450ps 0x3 = > 450ps 至 600ps 0x4 = > 600ps 至 750ps 0x5 = > 750ps 至 1050ps 0x6 = 保留 0x7 = 保留

1.634 R1197（偏移 = 0x4AD）

返回到汇总表。

表 1-636. R1197 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_10_11_SR_DDLY	R/W	0x0	OUT10_11 SYSREF 数字延迟值。以 VCO 半个周期测量。 ROM=Y、EEPROM=N

1.635 R1198（偏移 = 0x4AE）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-637. R1198 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_10_11_SR_DIV_19:16	R/W	0x0	请参阅寄存器 1200

1.636 R1199（偏移 = 0x4AF）

返回到汇总表。

表 1-638. R1199 字段说明

位	字段	类型	复位	说明
7:0	OUT_10_11_SR_DIV_15:8	R/W	0x0	请参阅寄存器 1200

1.637 R1200（偏移 = 0x4B0）

返回到汇总表。

表 1-639. R1200 字段说明

位	字段	类型	复位	说明
7:0	OUT_10_11_SR_DIV	R/W	0xFA	OUT10_11 SYSREF 分频值。 ROM=Y、EEPROM=N

1.638 R1201（偏移 = 0x4B1）

返回到汇总表。

表 1-640. R1201 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	OUT_10_11_SR_DIV_STATIC_OFFSET_14:8	R/W	0x0	请参阅寄存器 1202

1.639 R1202（偏移 = 0x4B2）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-641. R1202 字段说明

位	字段	类型	复位	说明
7:0	OUT_10_11_SR_DIV_STATIC_OFFSET	R/W	0x0	OUT_10_11_SR_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致在分频器同步时产生指定的数字延迟 ROM=Y、EEPROM=N

1.640 R1203（偏移 = 0x4B3）

返回到汇总表。

表 1-642. R1203 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_10_11_SR_REQ_MODE	R/W	0x0	OUT10_11 SYSREF 静音使能 ROM=Y、EEPROM=N
5:3	OUT_10_11_PULSE_COUNT	R/W	0x0	OUT10_11 SYSREF 脉冲计数。SYSREF 脉冲数将由 SYSREF 请求生成。 ROM=Y、EEPROM=N
2	OUT_10_11_SR_GPIO_EN	R/W	0x0	为 SYSREF 请求重新采样、连续 SYSREF 或 1PPS GPIO 输出启用 SYSREF 数字延迟。每次只应启用一个 OUT_x_y_SR_GPIO_EN。 ROM=Y、EEPROM=N
1:0	OUT_10_11_SR_MODE	R/W	0x0	OUT10_11 SYSREF 模式。设置这些位后，SYSREF 以连续模式运行。清零后，SYSREF 以脉冲模式运行。 ROM=Y、EEPROM=N 0x0 = 无 0x1 = 连续 0x2 = 脉冲发生器

1.641 R1204（偏移 = 0x4B4）

返回到汇总表。

表 1-643. R1204 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:5	RESERVED	R	0x0	保留
4	OUT_10_11_SR_CH_DIV_BYPASS	R/W	0x1	OUT10_11 级联 SYSREF 旁路多路复用器。如果设置，则绕过 SYSREF 输入时钟的 OUT10_11 通道分频器。当需要 SYSREF 但不使用 CHDIV 时，使用 CHDIV 旁路是切实可行的。VCO 后分频频率必须 ≤ 2GHz 才能绕过 CHDIV。 ROM=Y、EEPROM=N 0x0 = CHDIV 0x1 = CHDIV 旁路

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-643. R1204 字段说明（续）

位	字段	类型	复位	说明
3:0	RESERVED	R	0x0	保留

1.642 R1217（偏移 = 0x4C1）

返回到汇总表。

表 1-644. R1217 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_12_EN	R/W	0x1	启用 OUT12。 ROM=Y、EEPROM=Y
5:0	OUT_12_FMT	R/W	0x0	混合 OUT_12_VOD 和 OUT_12_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.643 R1218（偏移 = 0x4C2）

返回到汇总表。

表 1-645. R1218 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_12_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-645. R1218 字段说明（续）

位	字段	类型	复位	说明
4:0	OUT_12_CONFIGURATION	R/W	0x0	OUT12 配置。 ROM=Y、EEPROM=Y 和 N 0x0 = CH/2 0x8 = SYSREF+ADLY 0x9 = SYSREF 0xA = 静态直流 0xC = CHDIV 0x10 = BYPASS

1.644 R1219（偏移 = 0x4C3）

返回到汇总表。

表 1-646. R1219 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_13_EN	R/W	0x1	启用 OUT13。 ROM=Y、EEPROM=Y
5:0	OUT_13_FMT	R/W	0x0	混合 OUT_13_VOD 和 OUT_13_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.645 R1220（偏移 = 0x4C4）

返回到汇总表。

表 1-647. R1220 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留

Copyright © 2025 Texas Instruments Incorporated

表 1-647. R1220 字段说明（续）

位	字段	类型	复位	说明
6	OUT_13_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N
5	RESERVED	R	0x0	保留
4:0	OUT_13_CONFIGURATION	R/W	0x0	OUT13 配置。 ROM=Y、EEPROM=Y 和 N 0x0 = CH/2 0x8 = SYSREF+ADLY 0x9 = SYSREF 0xA = 静态直流 0xC = CHDIV 0x10 = BYPASS

1.646 R1221（偏移 = 0x4C5）

返回到汇总表。

表 1-648. R1221 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_12_13_DIV_SYNC_EN	R/W	0x1	OUT12_13 分频器同步启动。能够为 OUT12_13 同步 chandiv 分频器。 ROM=Y、EEPROM=N
4	OUT_12_13_SR_DIV_SYNC_EN	R/W	0x1	OUT12_13 SYSREF 分频器同步使能。能够为 OUT12_13 同步 SYSREF 分频器。 ROM=Y、EEPROM=N
3:2	RESERVED	R	0x0	保留
1	OUT_12_13_CHAN_POL_SEL	R/W	0x0	OUT12_13 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。
0	OUT_12_13_DIV_EN	R/W	0x1	OUT12_13 ChanDiv 使能。启用通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y

1.647 R1222（偏移 = 0x4C6）

返回到汇总表。

表 1-649. R1222 字段说明

位	字段	类型	复位	说明
7	OUT_12_13_MUTE_EN	R/W	0x0	静音使能。 ROM=Y、EEPROM=N
6	RESERVED	R	0x0	保留

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-649. R1222 字段说明（续）

位	字段	类型	复位	说明
5	OUT_12_13_CLK_IN_SEL	R/W	0x1	OUT12_13 输入时钟选择。选择将用于驱动输出的输入时钟。为了实现串扰性能，OUT8 至 OUT13 应选择相同的 VCO 源：0 = VCO2、1 = VCO3。 ROM=Y、EEPROM=Y 0x0 = PLL2 0x1 = PLL3
4	OUT_12_13_CH_DIV_SR_MUX_CLK_SEL	R/W	0x0	OUT12_13 ChanDiv 至 SYSREF 时钟选择。设置后，通道分频器输出会在馈送到 SYSREF 之前反转。 ROM=Y、EEPROM=N
3:0	OUT_12_13_CH_MUX_SEL	R/W	0x3	OUT12_13 输入时钟使能。为各种输入启用所选时钟：[0]- > ChanDiv、[1] -> ChanDiv 重定时器、[2] -> Div2 至 OUT12、[3] -> Div2 至 OUT13 ROM=Y、EEPROM=Y 0x0 = OFF 0x1 = SYSREF 0x3 = CHDIV 0x4 = DIV2->OUT12 0x5 = DIV2->OUT12、SYSREF->OUT13 0x7 = DIV2->OUT12、CHDIV->OUT13 0x8 = DIV2->OUT13 0x9 = SYSREF->OUT12、DIV2->OUT13 0xB = CHDIV->OUT12、DIV2->OUT13 0xC = DIV2->OUT12、DIV2->OUT13

1.648 R1223（偏移 = 0x4C7）

返回到汇总表。

表 1-650. R1223 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_12_13_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 1224

1.649 R1224（偏移 = 0x4C8）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-651. R1224 字段说明

位	字段	类型	复位	说明
7:0	OUT_12_13_CH_STATIC_OFFSET	R/W	0x0	OUT_12_13_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.650 R1225（偏移 = 0x4C9）

返回到汇总表。

表 1-652. R1225 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_12_13_CH_DIV_11:8	R/W	0x0	请参阅寄存器 1226

1.651 R1226（偏移 = 0x4CA）

返回到汇总表。

表 1-653. R1226 字段说明

位	字段	类型	复位	说明
7:0	OUT_12_13_CH_DIV	R/W	0x8	OUT12_13 ChanDiv 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

1.652 R1227（偏移 = 0x4CB）

返回到汇总表。

表 1-654. R1227 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_12_13_SR_ANA_DELAY	R/W	0x0	OUT12_13 SYSREF 模拟延迟。在此处为一个延迟步长持续时间指定倍数。 ROM=Y、EEPROM=N

1.653 R1228（偏移 = 0x4CC）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-655. R1228 字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT_12_13_SR_ANA_DELAY_DIV2_SEL	R/W	0x0	OUT12_13 SYSREF 模拟延迟 2 分频选择。将传入时钟除以 2，使延迟步长翻倍。考虑到较高的传入时钟频率，可用于增大模拟延迟范围。 ROM=Y、EEPROM=N
4	OUT_12_13_SR_ANA_DELAY_EN	R/W	0x0	OUT12_13 SYSREF 模拟延迟使能。启用模拟延迟发生器。如果不需要使用模拟延迟发生器，则设置为 0 以省电。 ROM=Y、EEPROM=N
3	OUT_12_13_SR_ANA_DELAY_SMALL_STEP_EN	R/W	0x0	OUT12_13 SYSREF 模拟延迟小步长使能。如果设置为 1，模拟延迟发生器将利用传入时钟的上升沿和下降沿，使延迟步长减半。当使用了大的预分频器值时有用。 ROM=Y、EEPROM=N
2:0	OUT_12_13_SR_ANA_DELAY_RANGE	R/W	0x5	根据进入 SYSREF 模拟延迟块的周期设置模拟延迟范围。周期的计算公式为 (OUT_x_y_SR_ANA_DELAY_DIV2_SEL + 1)/ (OUT_x_y_SR_ANA_DELAY_SMALL_STEP_EN + 1)/VCO 后分频器频率。计算得出的范围必须在 333ps 和 1050ps 之间。 ROM=Y、EEPROM=N 0x0 = 保留 0x1 = 保留 0x2 = 333ps 至 450ps 0x3 = > 450ps 至 600ps 0x4 = > 600ps 至 750ps 0x5 = > 750ps 至 1050ps 0x6 = 保留 0x7 = 保留

1.654 R1229（偏移 = 0x4CD）

返回到汇总表。

表 1-656. R1229 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	OUT_12_13_SR_DDLY	R/W	0x0	OUT12_13 SYSREF 数字延迟值。以 VCO 半个周期测量。 ROM=Y、EEPROM=N

1.655 R1230（偏移 = 0x4CE）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-657. R1230 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_12_13_SR_DIV_19:16	R/W	0x0	请参阅寄存器 1232

1.656 R1231（偏移 = 0x4CF）

返回到汇总表。

表 1-658. R1231 字段说明

位	字段	类型	复位	说明
7:0	OUT_12_13_SR_DIV_15:8	R/W	0x0	请参阅寄存器 1232

1.657 R1232（偏移 = 0x4D0）

返回到汇总表。

表 1-659. R1232 字段说明

位	字段	类型	复位	说明
7:0	OUT_12_13_SR_DIV	R/W	0xFA	OUT12_13 SYSREF 分频值。 ROM=Y、EEPROM=N

1.658 R1233（偏移 = 0x4D1）

返回到汇总表。

表 1-660. R1233 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	OUT_12_13_SR_DIV_STATIC_OFFSET_14:8	R/W	0x0	请参阅寄存器 1234

1.659 R1234（偏移 = 0x4D2）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-661. R1234 字段说明

位	字段	类型	复位	说明
7:0	OUT_12_13_SR_DIV_STATIC_OFFSET	R/W	0x0	OUT_12_13_SR_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致在分频器同步时产生指定的数字延迟 ROM=Y、EEPROM=N

1.660 R1235（偏移 = 0x4D3）

返回到汇总表。

表 1-662. R1235 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_12_13_SR_REQ_MODE	R/W	0x0	OUT12_13 SYSREF 静音使能 ROM=Y、EEPROM=N
5:3	OUT_12_13_PULSE_COUNT	R/W	0x0	OUT12_13 SYSREF 脉冲计数。SYSREF 脉冲数将由 SYSREF 请求生成。 ROM=Y、EEPROM=N
2	OUT_12_13_SR_GPIO_EN	R/W	0x0	为 SYSREF 请求重新采样、连续 SYSREF 或 1PPS GPIO 输出启用 SYSREF 数字延迟。每次只应启用一个 OUT_x_y_SR_GPIO_EN。 ROM=Y、EEPROM=N
1:0	OUT_12_13_SR_MODE	R/W	0x0	OUT12_13 SYSREF 模式。设置这些位后，SYSREF 以连续模式运行。清零后，SYSREF 以脉冲模式运行。 ROM=Y、EEPROM=N 0x0 = 无 0x1 = 连续 0x2 = 脉冲发生器

1.661 R1236（偏移 = 0x4D4）

返回到汇总表。

表 1-663. R1236 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:5	RESERVED	R	0x0	保留
4	OUT_12_13_SR_CH_DIV_BYPASS	R/W	0x1	OUT12_13 级联 SYSREF 旁路多路复用器。如果设置，则绕过 SYSREF 输入时钟的 OUT12_13 通道分频器。当需要 SYSREF 但不使用 CHDIV 时，使用 CHDIV 旁路是切实可行的。VCO 后分频频率必须 ≤ 2GHz 才能绕过 CHDIV。 ROM=Y、EEPROM=N 0x0 = CHDIV 0x1 = CHDIV 旁路

Copyright © 2025 Texas Instruments Incorporated

表 1-663. R1236 字段说明（续）

位	字段	类型	复位	说明
3:0	RESERVED	R	0x0	保留

1.662 R1248（偏移 = 0x4E0）

返回到汇总表。

表 1-664. R1248 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_14_EN	R/W	0x1	启用 OUT14。 ROM=Y、EEPROM=Y
5:0	OUT_14_FMT	R/W	0x0	混合 OUT_14_VOD 和 OUT_14_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.663 R1249（偏移 = 0x4E1）

返回到汇总表。

表 1-665. R1249 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	OUT_14_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-665. R1249 字段说明（续）

位	字段	类型	复位	说明
2:0	OUT_14_CONFIGURATION	R/W	0x0	OUT14 配置。 ROM=Y、EEPROM=Y 和 N 0x2 = 静态直流 0x3 = CHDIV 0x4 = BYPASS 0x5 = BYPASS

1.664 R1250（偏移 = 0x4E2）

返回到汇总表。

表 1-666. R1250 字段说明

位	字段	类型	复位	说明
7	OUT_14_CHAN_POL_SEL	R/W	0x0	OUT14 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。
6:5	OUT_14_CLK_MUX	R/W	0x0	OUT14 输入时钟选择。选择将用于驱动输出的输入时钟。 ROM=Y、EEPROM=Y 0x0 = VCO3 0x1 = VCO2 0x2 = VCO1_PRI
4	RESERVED	R	0x0	保留
3	OUT_14_DIV_EN	R/W	0x1	OUT14 ChanDiv 使能。启用通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y
2:0	OUT_14_CH_MUX_SEL	R/W	0x7	OUT14 时钟使能。如果设置了位 2，则将选定的时钟（VCO3 或 VCO1P）传递到时钟选择的第二级。位 1 和位 0 使选定的时钟能够分别驱动通道分频器和通道分频器重定时器。 ROM=Y、EEPROM=Y 0x0 = PLL2->BYPASS 0x3 = PLL2->CHDIV 0x4 = PLL1、3->BYPASS 0x7 = PLL1、3->CHDIV

1.665 R1251（偏移 = 0x4E3）

返回到汇总表。

表 1-667. R1251 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	OUT_14_MUTE_EN	R/W	0x0	静音使能。 ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-667. R1251 字段说明（续）

位	字段	类型	复位	说明
3	OUT_14_SYNC_EN	R/W	0x1	OUT14 ChanDiv 同步使能。能够为 OUT14 同步 chandiv 分频器。 ROM=Y、EEPROM=N
2:0	RESERVED	R	0x0	保留

1.666 R1252（偏移 = 0x4E4）

返回到汇总表。

表 1-668. R1252 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_14_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 1253

1.667 R1253（偏移 = 0x4E5）

返回到汇总表。

表 1-669. R1253 字段说明

位	字段	类型	复位	说明
7:0	OUT_14_CH_STATIC_OFFSET	R/W	0x0	OUT_14_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.668 R1254（偏移 = 0x4E6）

返回到汇总表。

表 1-670. R1254 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_14_CH_DIV_11:8	R/W	0x0	请参阅寄存器 1255

1.669 R1255（偏移 = 0x4E7）

返回到汇总表。

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-671. R1255 字段说明

位	字段	类型	复位	说明
7:0	OUT_14_CH_DIV	R/W	0x19	OUT14 ChanDiv 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

1.670 R1280（偏移 = 0x500）

返回到汇总表。

表 1-672. R1280 字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT_15_EN	R/W	0x1	启用 OUT15。 ROM=Y、EEPROM=Y
5:0	OUT_15_FMT	R/W	0x0	混合 OUT_15_VOD 和 OUT_15_VOS，以显示可供用户使用的数据表指定设置。 ROM=Y、EEPROM=Y 0x8 = HSDS 400mV、Vcm = 0.35V 0x9 = HSDS 500mV、Vcm = 0.4V 0xA = HSDS 600mV、Vcm = 0.45V 0xB = HSDS 700mV、Vcm = 0.5V 0xC = HSDS 800mV、Vcm = 0.55V 0xD = HSDS 900mV、Vcm = 0.6V 0xE = HSDS 1000mV、Vcm = 0.65V 0xF = HCSL 750mV 0x10 = HSDS 400mV、Vcm = 0.7V 0x20 = LVDS、Vcm = 1.25V 0x32 = HSDS 600mV、Vcm = 0.8V 0x33 = HSDS 700mV、Vcm = 0.9V 0x34 = HSDS 800mV、Vcm = 1V

1.671 R1281（偏移 = 0x501）

返回到汇总表。

表 1-673. R1281 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	OUT_15_CAP_EN	R/W	0x0	ROM=Y、EEPROM=N

Copyright © 2025 Texas Instruments Incorporated

表 1-673. R1281 字段说明（续）

位	字段	类型	复位	说明
2:0	OUT_15_CONFIGURATION	R/W	0x0	OUT15 配置。 ROM=Y、EEPROM=Y 和 N 0x2 = 静态直流 0x3 = CHDIV 0x4 = BYPASS 0x5 = BYPASS

1.672 R1282（偏移 = 0x502）

返回到汇总表。

表 1-674. R1282 字段说明

位	字段	类型	复位	说明
7	OUT_15_CHAN_POL_SEL	R/W	0x0	OUT15 ChanDiv 极性选择。该位将时钟的极性翻转到 SYSREF 中，并将时钟的极性翻转到通道分频器中。
6:5	OUT_15_CLK_MUX	R/W	0x0	OUT15 输入时钟选择。选择将用于驱动输出的输入时钟。 ROM=Y、EEPROM=Y 0x0 = VCO3 0x1 = VCO2 0x2 = VCO1_PRI
4	RESERVED	R	0x0	保留
3	OUT_15_DIV_EN	R/W	0x1	OUT15 ChanDiv 使能。启用通道分频器。注意：SYSREF/chandiv 模式必须单独配置。 ROM=Y、EEPROM=Y
2:0	OUT_15_CH_MUX_SEL	R/W	0x7	OUT15 时钟使能。如果设置了位 2，则将选定的 VCO1 时钟（VCO1P 或 VCO1S）传递到时钟选择的第二级。位 1 和位 0 使选定的时钟能够分别驱动通道分频器和通道分频器重定时器。 ROM=Y、EEPROM=Y 0x0 = PLL2->BYPASS 0x3 = PLL2->CHDIV 0x4 = PLL1、3->BYPASS 0x7 = PLL1、3->CHDIV

1.673 R1283（偏移 = 0x503）

返回到汇总表。

表 1-675. R1283 字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	OUT_15_MUTE_EN	R/W	0x0	静音使能。 ROM=Y、EEPROM=N

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

表 1-675. R1283 字段说明（续）

位	字段	类型	复位	说明
3	OUT_15_SYNC_EN	R/W	0x1	OUT15 ChanDiv 同步使能。能够为 OUT15 同步 chandiv 分频器。 ROM=Y、EEPROM=N
2:0	RESERVED	R	0x0	保留

1.674 R1284（偏移 = 0x504）

返回到汇总表。

表 1-676. R1284 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_15_CH_STATIC_OFFSET_11:8	R/W	0x0	请参阅寄存器 1285

1.675 R1285（偏移 = 0x505）

返回到汇总表。

表 1-677. R1285 字段说明

位	字段	类型	复位	说明
7:0	OUT_15_CH_STATIC_OFFSET	R/W	0x0	OUT_15_CH_DIV 静态数字延迟值。按指定数量的完整分频器输入时钟周期，设置分频器启动时间延迟。这会导致分频器同步时发生指定的数字延迟。低 8 位存储在 EEPROM 中。 ROM=Y、EEPROM=Y

1.676 R1286（偏移 = 0x506）

返回到汇总表。

表 1-678. R1286 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	OUT_15_CH_DIV_11:8	R/W	0x0	请参阅寄存器 1287

1.677 R1287（偏移 = 0x507）

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 1-679. R1287 字段说明

位	字段	类型	复位	说明
7:0	OUT_15_CH_DIV	R/W	0x19	OUT15 ChanDiv 分频值。对于该 12 位分频器，所有位均由 ROM 设置，但如果使能了 EEPROM 覆盖 (ROM_PLUS_EE=1)，则 EEPROM 可能会覆盖 8 个 LSB。 ROM=Y、EEPROM=Y

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

2 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from MARCH 31, 2025 to NOVEMBER 30, 2025 (from Revision B (March 2025) to Revision C (Novembe r2025))	Page
• 更新了“器件寄存器”部分	2

English Document: SNAU275
Copyright © 2025 Texas Instruments Incorporated

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月