参考文献

*EVM User's Guide: ADS1285EVM-PDK*

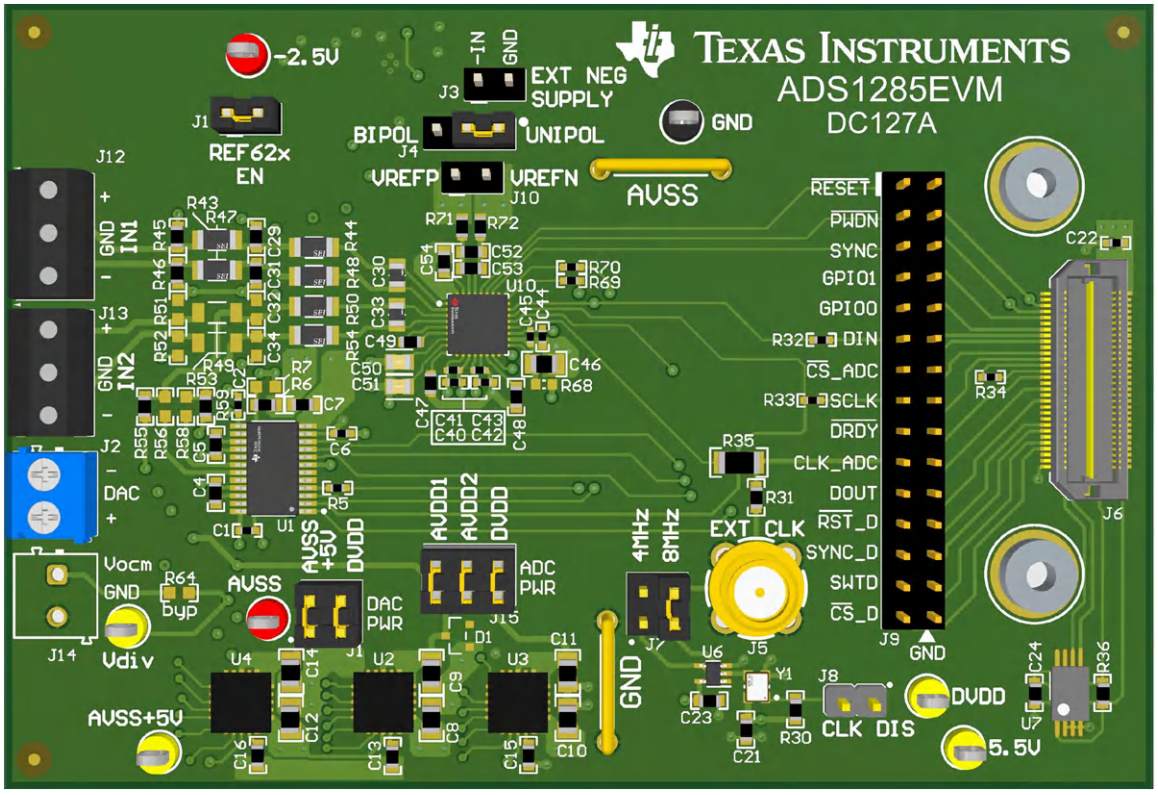
# *ADS1285EVM-PDK 评估模块*

## 说明

ADS1285 评估模块 (EVM) 性能演示套件 (PDK) 是结合了 ADS1285EVM-PDK 和精密主机接口 (PHI) 控制器板的平台。PHI 控制器板允许 ADS1285EVM 通过提供的 USB 端口与计算机相连。可下载的 GUI 可与 ADS1285EVM-PDK 连接，用于对 32 位 ADS1285 进行完整评估，这个评估对象是一款适用于能源勘探应用的 32 位 Δ-Σ 模数转换器 (ADC)。

## 特性

- 板载 DAC1282 用于生成信号和校准
- 板载 5V 和 3V 单极模拟电源，并提供外部 ±2.5V 双极模拟电源的选项
- 具有 2 分频时钟分频器选项的板载 8.192MHz 晶体振荡器
- 内置分析工具，用于绘制瞬态行为、快速傅里叶变换 (FFT) 和直方图
- USB 供电；无需外部单极电源






English Document: SBAU394

Copyright © 2025 Texas Instruments Incorporated

# 1 评估模块概述

## 1.1 简介

本用户指南介绍了 ADS1285EVM-PDK 的特性、操作和使用情况。此 EVM 可让用户评估 ADS1285 的性能，后者是一款适用于能源勘探应用的 32 位、4kSPS、2 通道 ΔΣ ADC。本文档中的*评估板*、*评估模块* 和 *EVM* 等术语指的是 ADS1285EVM-PDK。本文档还包含完整的电路描述、原理图和物料清单。

该评估套件包含 ADS1285EVM-PDK 板和精密主机接口 (PHI) 控制器板。PHI 板使随附的计算机软件能够通过通用串行总线 (USB) 与 ADC 进行通信，从而捕获数据并进行分析，因为 ADS1285EVM-PDK 板上没有微处理器。

PHI 电路板主要提供三个功能：

- 通过 USB 端口提供从 EVM 到计算机的通信接口
- 提供与 ADS1285EVM-PDK 进行通信所需的数字输入和输出信号
- 为 ADS1285EVM-PDK 电路板上的所有有源电路供电

以下相关文档可从德州仪器 (TI) 网站 (www.ti.com.cn) 上下载。

**表 1-1. 相关文档**

| 器件 | 文献编号 |
|---|---|
| ADS1285 | SBASAK6 |

## 1.2 套件内容

ADS1285EVM-PDK 包含以下特性：

- 包含 ADS1285 所需的所有支持电路
- USB 供电：无需外部电源
- 电压基准选项：外部或板载
- 时钟选项：外部时钟源或 8.192MHz 板载晶体振荡器，带有适用于 4.096MHz 频率的分频器
- 电压电源选项：具有可调 AVDD1 低压降稳压器 (LDO) 和外部供电的 –2.5V LDO 的单极或双极支持特性
- 采用通信信号接头，可使用逻辑分析仪进行简单探测
- 内置分析工具，包括示波器、直方图和使用图形用户界面 (GUI) 的 DAC 配置


Copyright © 2025 Texas Instruments Incorporated

## 1.3 规格

以下规格适用于 ADS1285EVM 电路板和 PHI 板。

**表 1-2. ADS1285EVM-PDK 规格**

| 参数 | 条件 | | 值 |
|---|---|---|---|
| 温度 | 自然通风条件下的建议工作温度范围 ($T_A$) | | 15°C ≤ $T_A$ ≤ 35°C |
| 电源输入电流范围（单极或双极） | 电源电流范围 $\|I_S\|$ | | 0.25A ≤ $\|I_s\|$ ≤ 0.5A |
| 电源输入电压范围（双极） | J3 (-IN) 与 AGND 的建议电压输入范围 | | -6.5V ≤ -Vin ≤ -5.5V |
| 输入电压范围 | 绝对输入电压与 VINPx 及 VINNx 的 AGND | 仅限缓冲器 | AVSS + 0.1V ≤ VINx ≤ AVDD1 - 0.1V |
| | | PGA 启用 | AVSS + 1.1V ≤ VINx ≤ AVDD1 - 0.85V |
| EXT 时钟 | 建议电压范围 ($V_{CLK}$) 与 DGND 间的关系，施加到 J5 的外部电源 | 逻辑高电平 ($V_{CLKh}$) | 0.8×IOVDD ≤ $V_{CLKh}$ |
| | | 逻辑低电平 ($V_{CLKl}$) | $V_{CLKl}$ ≤ 0.2×IOVDD |
| | 建议的频率范围 ($f_{CLK}$)，外部电源施加到 J5 | | 3MHz ≤ $f_{CLK}$ ≤ 8.3MHz |
| 外部数字 IO | 连接到接头 J9 的外部逻辑电平与 DGND | 逻辑高电平 ($V_{IOh}$) | 0.8×IOVDD ≤ $V_{IOh}$ |
| | | 逻辑低电平 ($V_{IOl}$) | $V_{IOl}$ ≤ 0.2×IOVDD |
| ADS1285 AVDD1 至 AVSS | 建议的电压范围，外部电源施加到 J15-2 | | 3V ≤ AVDD1 ≤ 5.25V |
| ADS1285 AVDD1 到 AGND | 建议的电压范围，外部电源施加到 J15-2 | | 2.375V ≤ AVDD1 |
| ADS1285 AVSS 到 AGND | 建议的电压范围，外部电源施加到 J3-1 | | -2.625V ≤ AVSS ≤ 0V |
| ADS1285 AVDD2 到 AGND | 建议的电压范围，外部电源施加到 J15-4 | | 2.375V ≤ AVDD2 ≤ 5.25V |
| ADS1285 AVDD2 至 AVSS | 建议的电压范围，外部电源施加到 J15-4 | | AVDD2 ≤ 5.25V |
| ADS1285 IOVDD 到 DGND | 建议的电压范围，外部电源施加到 J15-6 | IOVDD 未连接至 CAPD 引脚 | 2.7V ≤ IOVDD ≤ 3.6V |
| | | IOVDD 已连接至 CAPD 引脚 | 1.65V ≤ IOVDD ≤ 1.95V |
| ADS1285 VREFN 至 AVSS | 建议的电压范围（R42 已移除），外部电源施加到 J10-2 | | AVSS-0.05V ≤ REFN |
| ADS1285 VREFP 至 AVSS | 建议的电压范围（R38 已移除），外部电源施加到 J10-1 | | REFP ≤ AVDD1+0.1V |
| ADS1285 VREF | 建议的电压范围（移除了 R38 和 R42），向 J10 施加了外部差分源 | 基准电压 = 5V | 4.9V ≤ VREF ≤ AVDD1-AVSS+0.1V |
| | | 基准电压 = 4.096V | 4V ≤ VREF ≤ 4.2V |
| | | 基准电压 = 2.5V | 2.4V ≤ VREF ≤ 2.6V |

## 1.4 器件信息

有关完整的规格，请参阅 ADS1285 数据表。

**表 1-3. ADS1285 规格**

| 器件规格 | 值 |
|---|---|
| 封装尺寸 | 5.00mm x 5.00mm VQFN |
| 工作温度范围 | -40°C 至 85°C |
| AVDD1 至 AVSS 电源电压 | 2.375V 至 5.25V |
| AVDD2 至 AGND 电源电压 | 2.375V 至 5.25V |
| IOVDD 至 DGND 电源电压 | 2.7V 至 3.6V（IOVDD 未连接至 CAPD） |
| | 1.65V 至 1.95V（IOVDD 已连接至 CAPD） |
| 差分基准电压输入 | 支持 2.5V、4.096V 和 5V |


Copyright © 2025 Texas Instruments Incorporated

## 1.5 快速入门指南

以下说明是将 ADS1285EVM-PDK 连接到计算机和评估 ADS1285 性能的分步指南：

1. 查看节 4 中的默认跳线设置和节 3 中的 GUI 软件安装。
2. 将 ADS1285EVM 连接到 PHI。按图 1-1 中所示安装两个螺钉。
3. 将 Micro USB 连接到 PHI 板和 PC。PHI 板上的三个 LED 亮起，表示已与 PC 连接。
   a. PHI 上的 LED D5 亮起，表示 PHI 已通电。
   b. PHI 上的 LED D1 和 D2 开始闪烁，表示 PHI 已启动且正在与 PC 通信。图 1-1 展示了最终的 LED 指示灯。

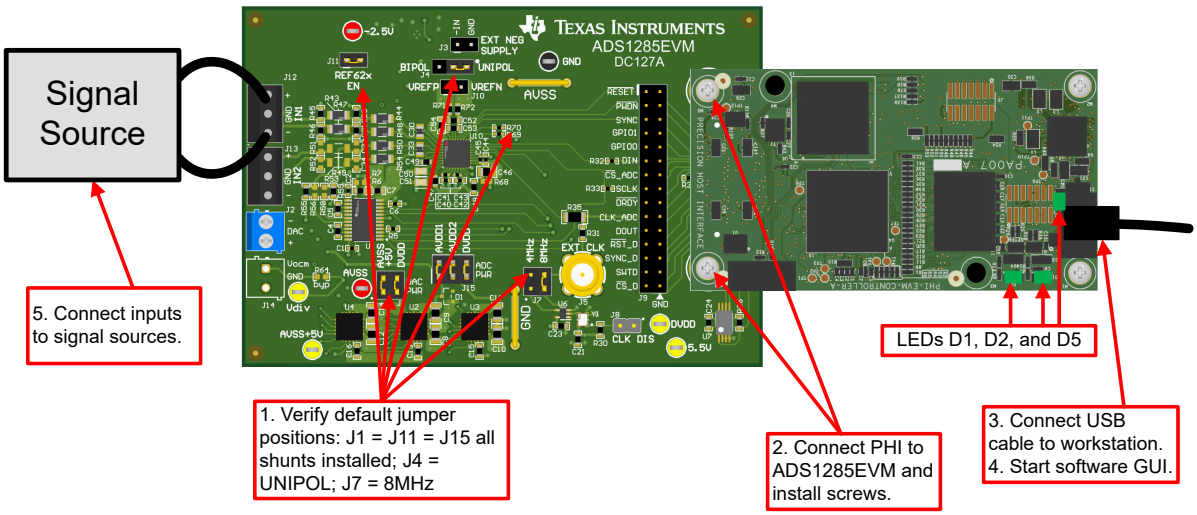



**图 1-1. ADS1285EVM-PDK 硬件设置和 LED 指示灯**

4. 启动 ADS1285EVM-PDK GUI 软件，然后可向 EVM 供电。
   a. 默认安装路径为 *C:\Program Files (x86)\Texas Instruments\ADS1285 EVM*。
5. 如图 1-2 所示，可以使用 GUI 的 *Configuration*（配置）部分来设置特定时钟输入、所需数据速率和样本数。然后，按下 **Capture**（采集）按钮收集数据。节 4.2.1 详细介绍了 EVM GUI 全局输入参数以及 GUI 中的各个页面。

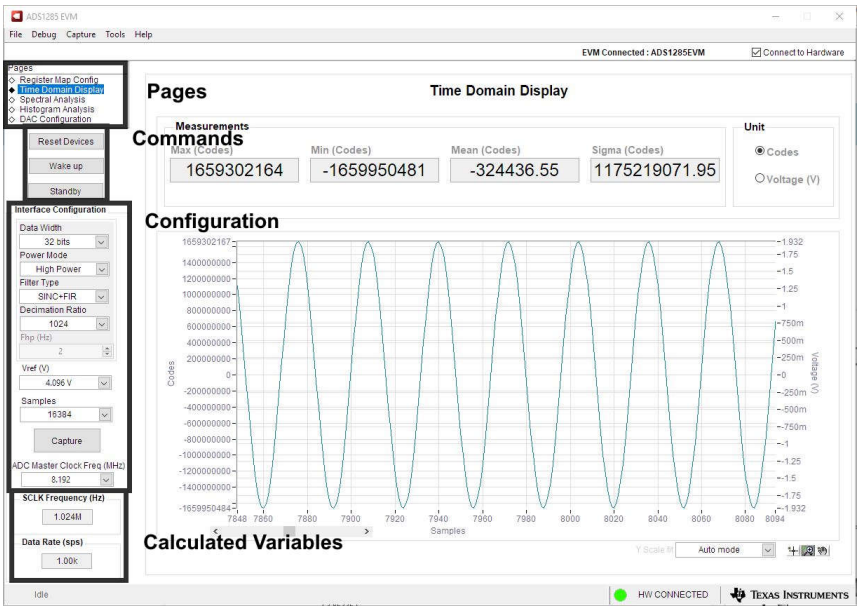



**图 1-2. EVM GUI 全局输入参数**



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

# 2 硬件

ADS1285EVM-PDK 专为轻松连接模拟源而设计。本节详细介绍了前端电路，包括不同输入测试信号的跳线配置以及信号源的板连接器。

## 2.1 ADC 模拟输入信号路径

使用与每个 ADC 通道关联的接线板将模拟输入连接到 EVM。螺钉端子块（J12 和 J13）可以直接与外部传感器输入的引线相连。图 2-1 描绘了 EVM 上每个 ADC 通道的输入路径，同时表 2-1 列出了支持的输入选项。

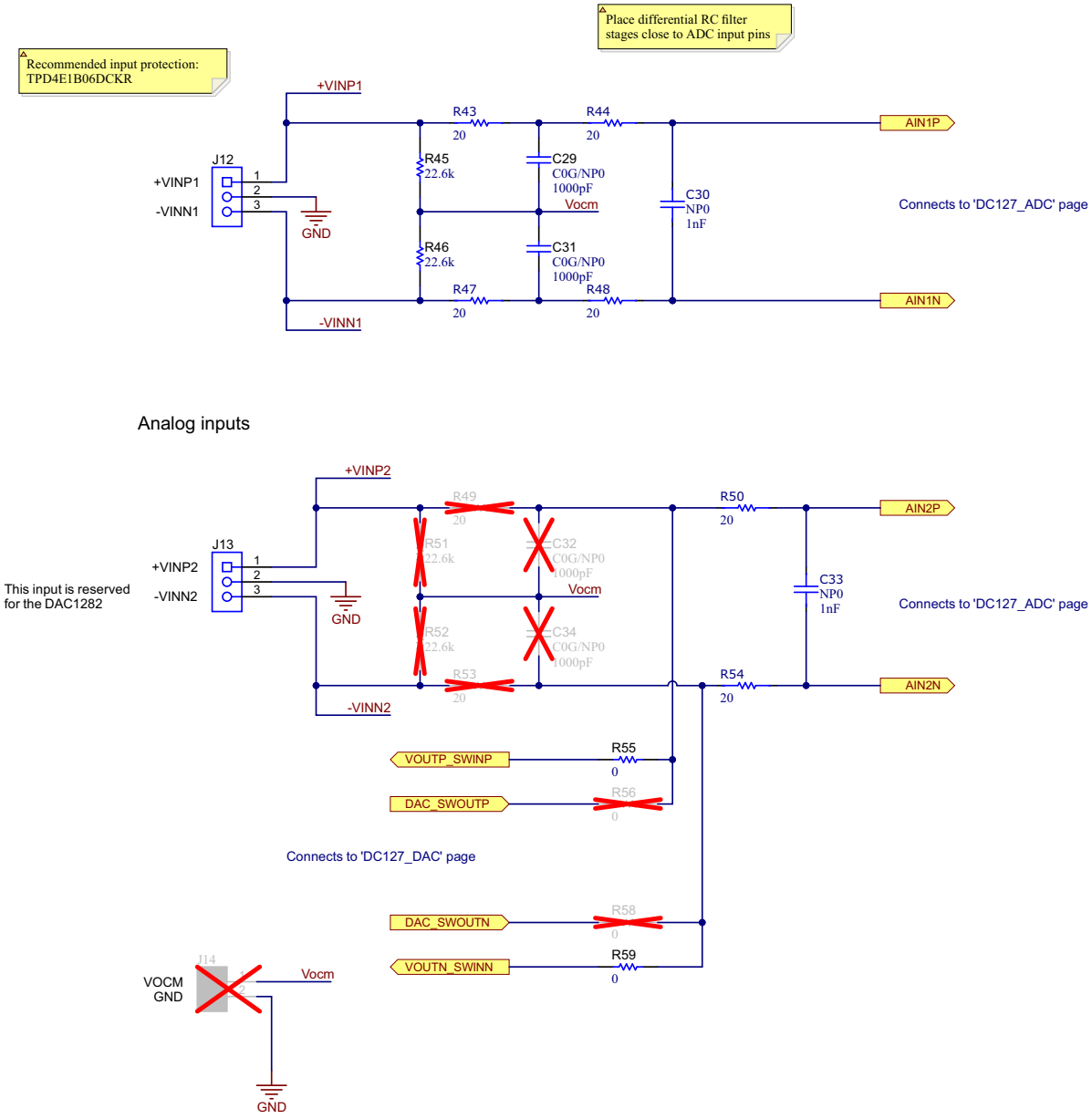



**图 2-1. 输入端子块和接头（原理图）**


Copyright © 2025 Texas Instruments Incorporated

表 2-1. 模拟输入端子块 ( J12、J13 )

| 端子块 | 引脚 | 功能 | ADS1285 输入引脚 |
|---|---|---|---|
| J12 | 1 | 通道 1 正输入 | +VINP1 ( 最终产生 AIN1P ) |
| | 2 | GND | AGND 和 DGND |
| | 3 | 通道 1 负输入 | –VINN1 ( 最终产生 AIN1N ) |
| J13 | 1 | 通道 2 正输入 | +VINP2 ( 最终产生 AIN2P ) |
| | 2 | GND | AGND 和 DGND |
| | 3 | 通道 2 负输入 | –VINN2 ( 最终产生 AIN2N ) |

施加的输入不得使 ADS1285 输入引脚的电压超过绝对最大额定值。更多详细信息，请参阅 *ADS1285 数据表*。

R45 和 R46 为通道 1 输入提供共模电压路径。有关更多信息，请参阅节 2.3。此外，R43 和 C29 ( 与 R47 和 C31 配合使用 ) 分别为正输入和负输入提供共模低通滤波器。此外，R44 和 R40 与 C30 共同提供用于抗混叠的差分低通滤波器。串联阻抗保持在相对较低的水平，以维持足够的总谐波失真 (THD) 性能。所有输入端都存在类似的差分和共模低通滤波器封装。

特别是对于通道 2，将默认配置设置为在输入端使用 DAC1282。因此，未组装此配置的共模滤波器，并且 R50、R54 和 C33 针对 DAC 的输出进行了优化。将 DAC 连接到 ADS1285 的通道 2 共有两种选择：使用 DAC1282 的直接输出或 DAC1282 的集成开关。默认情况下，通过填充 R55 和 R59 使用 DAC1282 的直接输出。因此，使用集成开关是通过取消填充 R55 和 R59、填充 R56 和 R58 以及使用 GUI 配置 DAC 来实现的，如节 2.5 所述。为了获得理想 THD 性能 ( 大约 1dB 差异 ) ，请使用直接输出。为了实现最大灵活性，请使用集成开关。

如有必要，使用 Vocm 电路将浮动输入 ( 2 线 ) 传感器偏置到适当的 ADC 输入共模电平。使用单极电源，Vocm 为 2.5V ( AVDD1 = 5V、AVSS = 0V，相对于 GND)。使用双极电源，Vocm 为 0V ( AVDD1 = 2.5V、AVSS = 2.5V，相对于 GND)。Vocm 电压和缓冲器电路默认安装在 EVM 上。EVM 上默认未安装 Vocm 输出接头。有关电路原理图，请参阅图 5-3。



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

## 2.2 ADC 连接和去耦

图 2-2 展示了 ADS1285 (U10) 的所有连接。每个电源连接都有一个 0.1 µ F 和 1 µ F 的去耦电容。确保这些电容在物理上靠近器件，并与相应接地平面有良好的连接（ GND 或 AVSS ）。电源连接通过一组跳线 (J15)。通过移除分流器并在电源和 ADC 引脚之间插入电流表来用这些跳线测量电源电流。或者，移除跳线 J15 上的分流器，并根据需要将外部电源直接施加到相应的电源引脚。有关外部电源所需电压和电流电平的更多信息，请参阅节 2.3、表 1-2 和 ADC 数据表。

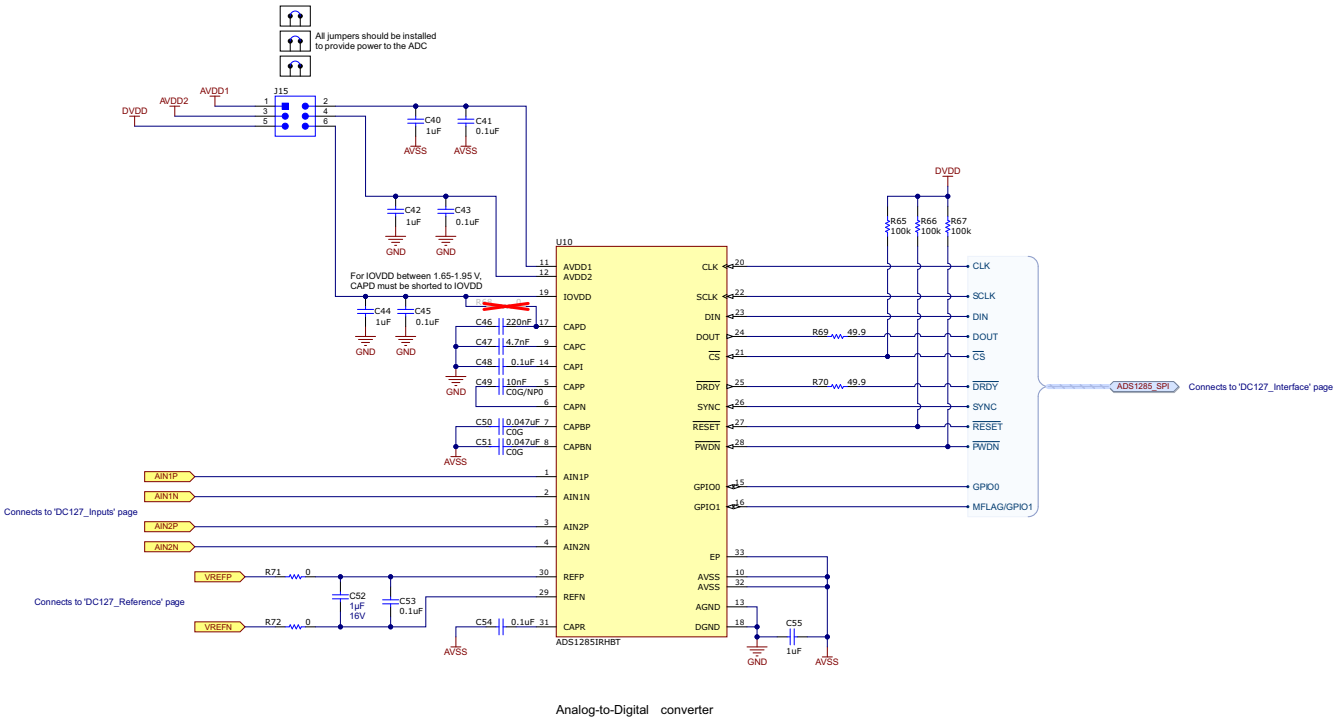



**图 2-2. ADS1285 连接和去耦**

默认情况下，EVM IOVDD 配置用于 3.3V 运行。安装电阻器 R68 以将 IOVDD 连接到 CAPD 并启用 1.8V 运行。安装 R68 时，请勿使用 PHI 板。IOVDD 绝对最大电压为 2.2V，最大工作电压为 1.95V（ 已安装 R68 ）。在安装 R68 的情况下施加 3.3V 电压会对 ADS1285 造成永久损坏。

数个数字引脚有一个 49.9Ω 的串联电阻。这些电阻会让数字信号的边沿变得平滑，从而更大限度减少过冲和振铃。$\overline{CS}$、$\overline{PWDN}$ 和 $\overline{RESET}$ 引脚各有一个 100kΩ 上拉电阻器。这些电阻器可验证 ADC 是否在已知状态下上电。



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

## 2.3 电源

PHI 为 EVM 提供了多个电源选项，这些选项源自计算机的 USB 电源，该电源被路由到电路板上 ADS1285EVM-PDK 上的 5.5V 网络。

ADS1285EVM-PDK 上的 EEPROM 使用由 PHI 直接产生的 3.3V 电源 ID_PWR。ADC 数字部分的 3.3V 电源 (3V3_IOVDD) 由 PHI 上的单独 LDO 直接提供。

图 2-3 和表 2-2 分别描述了电源生成和可编程配置。

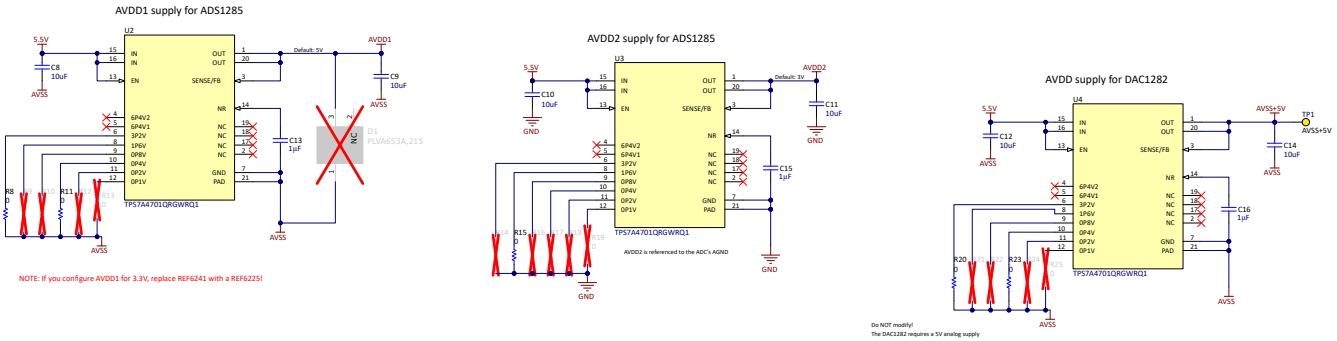



**图 2-3. ADS1285EVM-PDK AVDD1、AVDD2 和 AVSS+5V 电源生成（原理图）**

**表 2-2. 可编程 LDO 配置**

| $V_{OUT}$ (V)(2) | 3P2V | 1P6V | 0P8V | 0P4V | 0P2V | 0P1V |
|---|---|---|---|---|---|---|
| 2.5 | — | — | 已安装(1) | — | 已安装 | 已安装 |
| 3.0 | — | 已安装 | — | — | — | — |
| 3.3 | — | 已安装 | — | — | 已安装 | 已安装 |
| 4.5 | — | 已安装 | 已安装 | 已安装 | 已安装 | 已安装 |
| 5.0 | 已安装 | — | — | 已安装 | — | — |

(1) 已安装 = 将 0Ω 跳线焊接到 GND/AVSS。
(2) $V_{OUT}$ = 1.4V + Σ（所有接地引脚）。

ADC 的 PGA 正模拟电源 AVDD1 由 TPS7A4701 (U2) 供电。TPS7A4701 是一款低噪声、可配置输出的线性稳压器，默认情况下使用 PHI 5.5V 输出电压为 AVDD1 生成干净的 5V 电源。如果需要，安装或移除电阻器 R8 至 R13 以更改 LDO 输出电压。此 LDO (U2) 以 AVSS 为基准，这样 AVDD1 使用单极或双极电源时相对于 AVSS 具有相同的电平。

该 ADC 也使用 AVDD2 作为调制器模拟电源。与 AVDD1 一样，AVDD2 由另一个 TPS7A4701 (U3) 生成。默认情况下，该 LDO 使用 PHI 5.5V 输出电压为 AVDD2 生成干净的 3V 电源。如果需要，安装或移除电阻器 R14 至 R19 以更改 LDO 输出电压。但是，该 LDO (U3) 以 GND 为基准，因此与使用双极电源相比，使用单极电源时 AVDD2 相对于 AVSS 具有不同的电平。以任一模式运行 EVM 时，验证 AVDD2 电压是否在数据表规格范围内。此外，在单极模式下，增加或降低 AVDD2 电压会分别促成更高或更低的 THD 性能。

AVSS+5V 用作 DAC1282 的模拟电源。此引脚也使用 EVM 板载 TPS7A470x (U4)，该器件是一款低噪声线性稳压器，使用 PHI 上的 5.5V 电源产生更干净的 5V 输出。DAC1282 需要 5V 电源，因此不得修改 R20 至 R25。



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

用户可以将 EVM 配置为支持单极电源 (AVSS = 0V)，方法是放置一个跳线以连接 J4 (UNIPOL) 的引脚 1 和 2；也可以将 EVM 配置为支持双极电源 (AVSS = －2.5V)，方法是放置跳线以连接 J4 (BIPOL) 的引脚 2 和 3。TPS7A3001 (U5) 是一款 $V_{IN}$ 范围为 －3V 至 －36V 的 LDO，可为 AVSS 电压提供干净的 －2.5V 输出。但是，需要一个外部电压来提供 AVSS 电压，外部电压可以使用 J3 提供。图 2-4 显示了电源选择和 －2.5V 生成电路。

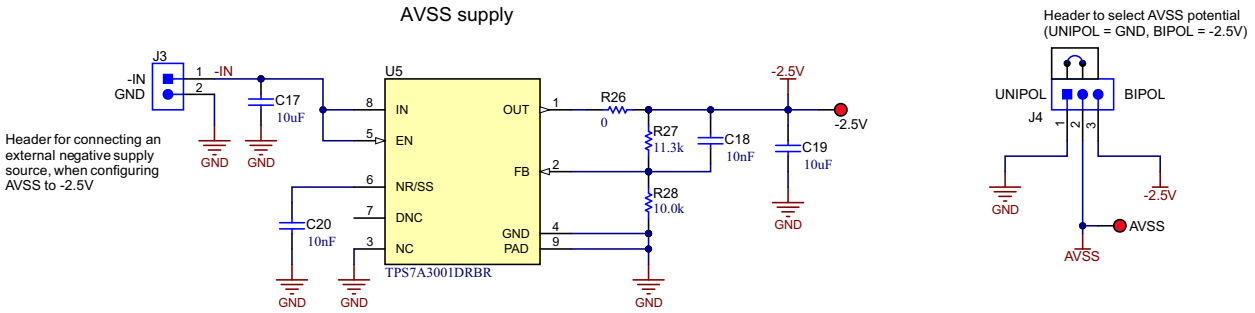



**图 2-4. ADS1285EVM-PDK 负 LDO 和单极或双极电源选择（原理图）**

AVDD1 用作 REF6241 的电源，REF6241 是一个高精度电压基准，具有以 AVSS 为基准的集成高带宽缓冲器。该电压基准使用电阻器 R38，可以为 ADC 和 DAC 提供正基准 VREFP。或者，拆下电阻器 R38 和 R42，分别使用 J10 的引脚 1 和 2 施加外部正负基准电压。

图 2-5 显示了电压基准的原理图。

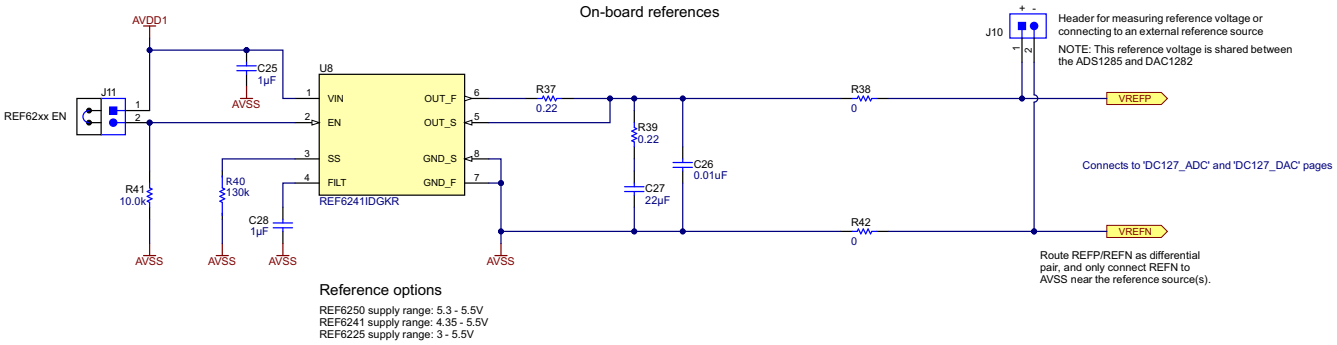



**图 2-5. 电压基准（原理图）**

EVM 上每个有源元件的电源将通过该元件旁边的陶瓷电容器进行旁路。EVM 布局使用宽迹线或大面积铺铜（尽量铺在旁路电容器与其负载之间），从而尽可能减少负载电流路径上的电感。

如前面的节 1 中所述，EVM 的电源由 PHI 通过连接器 J5 提供。有关 PHI 引脚和电源连接的信息，请参阅表 2-3。

经过修改，用户可以将外部电源用于任何电压源。利用 ADC PWR 接头 (J26)、DAC PWR 接头 (J1) 和单极或双极选择 (J4)，可以去掉分流器，从而直接连接 AVDD1、AVDD2、AVSS+5V、DVDD 和 AVSS 引脚。


English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

## 2.4 ADC 输入时钟 (CLK) 选项

主 ADC 时钟信号 (CLK) 以两种方式之一生成 ADS1285 调制器时钟 ($f_{MOD}$)：

- 晶体振荡器和配套的时钟分频器能够针对 ADC 的整个运行范围提供可选频率。
  - 板载晶体振荡器 (Y1) 提供标称 8.192MHz 的时钟频率（默认值）
  - 分频器 (U6) 将频率降至 4.096MHz
  - 用户可使用 J8 在这些频率之间进行选择，并使用分流器将频率直接发送到 CLK
- 当分流器未从晶体振荡器中选择频率时，可以向超小型 A 版 (SMA) 连接器 (J5) 或者向 J7 的引脚 4 或 2 提供外部主时钟。
  - 在这种情况下，分流器不得覆盖 J7，这样 CLK 就能连接到任何晶体振荡器信号
  - 请务必查看数据表中的有效 CLKIN 输入频率

**备注**

所有时钟源都被返回到 PHI 连接器 (J6)，使得 SCLK 与 CLK 同步。

图 2-6 显示了时钟源的原理图。

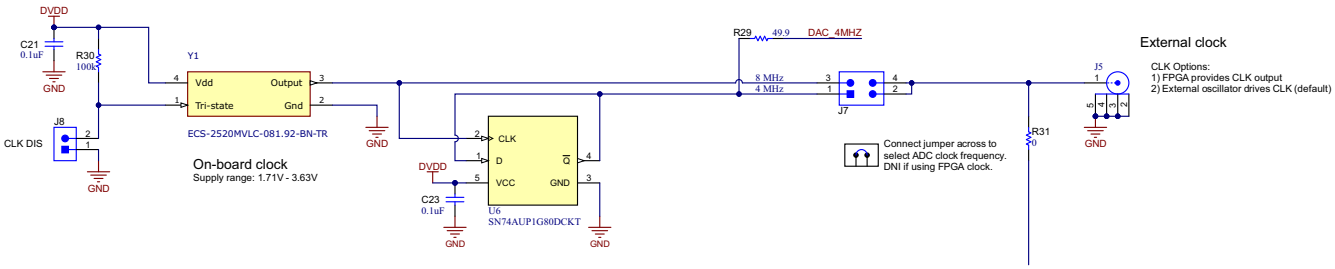



**图 2-6. CLK 源（原理图）**

## 2.5 数模转换器 (DAC)

ADS1285EVM-PDK 包含一个 DAC1282 完全集成式数模转换器 (DAC)，可提供用于测试地震监测设备和 ADS128x 系列器件的低失真、数字合成电压输出。有关更多信息，请参阅 *DAC1282 面向抗震应用的低失真数模转换器数据表*。DAC1282 可与 GUI 搭配使用，以直接提供用于测试和提高性能的输入电压。有关将输入配置为使用 DAC1282 的更多信息，请参阅节 2.1。

正弦模式下 DAC 输出频率可在 0.5 Hz 至 250 Hz 范围内进行编程，并且可通过模拟和数字控制调整其震级。模拟增益和数字增益分别可在 6dB 步长和 0.5dB 步长内进行调节。模拟增益设置与 ADS1285 的设置相匹配，可在所有增益下进行高分辨率测试。可以在 GUI 的 *DAC Configuration* 页面上控制 DAC1282 的设置，如节 4.2.6 中所述。

DAC1282 将 AVSS+5V 和 DVDD 用作其电源，并与 ADS1285 共用一个基准。这种配置尽可能减少了各个器件使用单独基准时可能导致的错误。但是，大多数 DAC1282 文档都以 5V 电源为基准，而 ADS1285EVM-PDK 默认使用 4.096V 基准。因此，DAC 输出幅度通过以下公式以 4.096V 基准为基准进行缩放：

$$V_{out_peak} = V_{FSR_peak} \times 10^{\frac{G_{DAC_Dig(dB)}}{20}} \quad (1)$$

其中：

- $V_{out_peak}$ = 正弦模式下 DAC 的输出幅度
- $V_{FSR_peak}$ = 满量程范围计算的正峰值，取决于电压基准
- $G_{DAC_Dig(dB)}$ = DAC 的数字增益由 SINEG 寄存器决定

该公式和缩放比例在 ADS1285EVM-PDK GUI 中自动计算；请参阅节 4.2.6。



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

## 2.6 数字接口

如节 1 中所述，EVM 与 PHI 进行交互并通过 USB 与计算机进行通信。EVM 上有两个 PHI 与之通信的器件：ADS1285 ADC（通过 SPI）和 EEPROM（通过 I2C）。EEPROM 经过预编程，包含配置和初始化 ADS1285EVM-PDK GUI 所需的信息。将硬件初始化后，不再使用 EEPROM。

## 2.7 连接到 PHI

ADS1285EVM-PDK 电路板通过有罩的 60 引脚连接器 J6 与 PHI 通信。J6 旁边是两个带有十字槽螺钉的圆形支架。将 PHI 连接到 EVM，请先取下螺钉，将 PHI 连接到 EVM，然后将螺钉装回到支架上。螺钉可将 EVM 固定到 PHI 并验证电路板之间的连接。

表 2-3 列出了不同的 PHI 连接及其功能。

**表 2-3. PHI 连接器引脚功能**

| PHI 连接器引脚名称 | PHI 连接器引脚 | 功能 |
|---|---|---|
| 5.5V | J6[1] | EVM 模拟部分的电源 |
| GND | J6[3] | 接地 |
| ~RESET | J6[6] | ADC 复位引脚，低电平有效 |
| ~PWDN | J6[8] | ADC 断电引脚，低电平有效 |
| SYNC | J6[10] | ADC 同步，高电平有效 |
| DIN_PHI | J6[12] | SPI：来自 ADC、PICO 或串行接口数据输入的 DIN（先前 RTM GUI 版本兼容性） |
| GPIO1 | J6[14] | 来自 ADC 的通用 I/O 1 引脚 |
| GPIO0 | J6[16] | 来自 ADC 的通用 I/O 0 引脚 |
| DIN_PHI | J6[18] | SPI：来自 ADC、PICO 或串行接口数据输入的 DIN（RTM GUI 版本兼容性） |
| ~CS_ADC | J6[22] | SPI：芯片选择 ($\overline{CS}$) 或串行接口选择，对于 ADC 为低电平有效 |
| SCLK_PHI | J6[24] | SPI：串行接口时钟 (SCLK) |
| CAPCLK_OUT | J6[26] | PHI 信号的输出路径，用于将捕获结果与来自 EVM 的任何延迟同步 |
| CAPCLK_IN | J6[28] | PHI 信号的输入路径，用于将捕获结果与来自 EVM 的任何延迟同步 |
| ~DRDY | J6[30] | SPI：ADS1285 的数据就绪信号；低电平有效 $\overline{DRDY}$ |
| ADC_CLK（输入） | J6[32] | 用于感测 CLK 的 PHI 输入 |
| ADC_CLK（输出） | J6[34] | PHI 的可能输出，用于提供 CLK（在 ADS1285EVM-PDK 上不受支持） |
| DOUT | J6[38] | SPI：ADS1285 的串行数据输出或 POCI |
| ~RST/PWDN_DAC | J6[46] | DAC1282 的复位或断电输入引脚 |
| SYNC_DAC | J6[48] | DAC1282 的同步输入引脚 |
| WP | J6[49] | EEPROM 的写保护 |
| DVDD | J6[50] | EVM 数字部分的电源 |
| SW/TD_DAC | J6[52] | DAC1282 的开关控制输入或位流输入引脚 |
| ~CS_DAC | J6[54] | SPI：DAC1282 的串行端口芯片选择 ($\overline{CS}$) |
| SDA | J6[56] | 用于识别 EVM 的 EEPROM 的 I2C 串行数据 |
| SCL | J6[58] | 用于识别 EVM 的 EEPROM 的 I2C 串行时钟 |
| ID_PWR | J6[59] | 用于识别 EVM 的 EEPROM 的电源 |
| GND | J6[60] | 接地 |


Copyright © 2025 Texas Instruments Incorporated

## 2.8 数字接头

除了 PHI 之外，EVM 还有一个连接到数字线路的接头，可用于连接逻辑分析仪或示波器。这种放置方法便于访问数字通信。接头 J9 连接到 ADS1285 和 PHI 连接器之间的数字线路。表 2-4 描述了数字接头引脚。

**表 2-4. 数字接头引脚**

| 信号名称 | 数字接头引脚 |
|---|---|
| ~RESET | J9[1] |
| ~PWDN | J9[3] |
| SYNC | J9[5] |
| GPIO1 | J9[7] |
| GPIO0 | J9[9] |
| DIN_PHI | J9[11] |
| ~CS_ADC | J9[13] |
| SCLK_PHI | J9[15] |
| ~DRDY | J9[17] |
| ADC_CLK | J9[19] |
| DOUT | J9[21] |
| ~RST/PWDN_DAC | J9[23] |
| SYNC_DAC | J9[25] |
| SW/TD_DAC | J9[27] |
| ~CS_DAC | J9[29] |



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

# 3 软件安装

从 ADS1285EVM-PDK 的 *Tools and Software* 文件夹下载最新版本的 EVM GUI 安装程序，然后运行 GUI 安装程序以在计算机上安装 EVM GUI 软件。

**小心**

在将 EVM GUI 安装程序下载到本地硬盘之前，请手动禁用计算机上运行的任何防病毒软件。根据防病毒设置的不同，安装程序可能会显示错误消息。可以删除 .exe 文件。

接受许可协议，并按照图 3-1 中显示的屏幕说明进行操作，以完成安装。

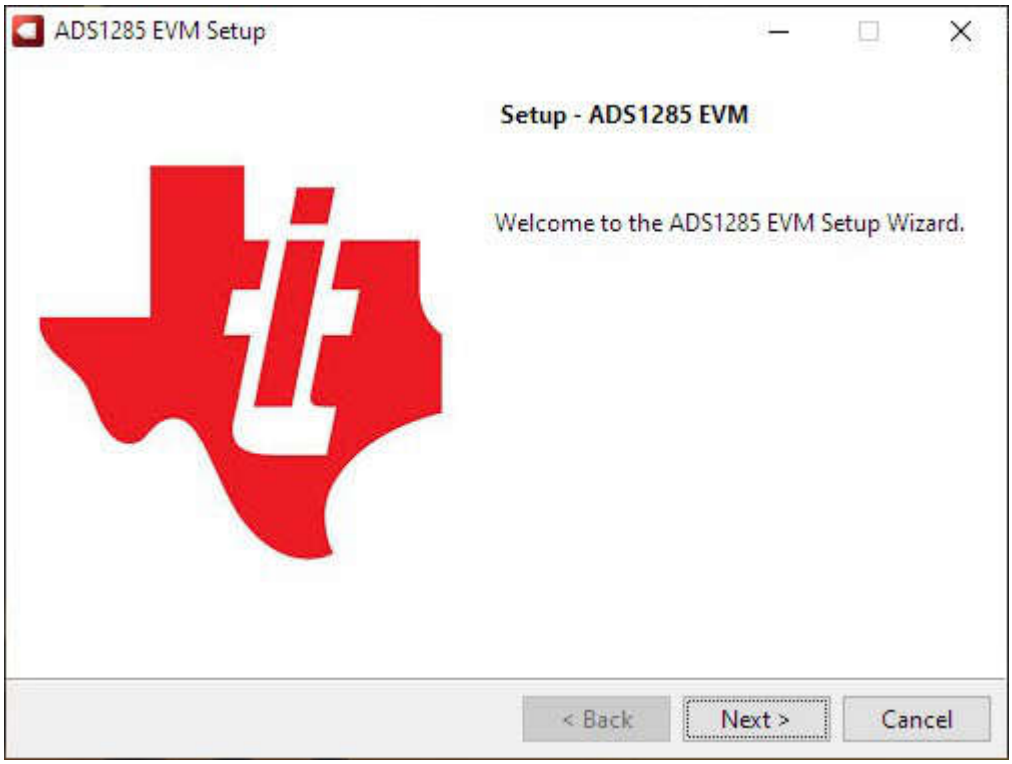



**图 3-1. ADS1285 软件安装提示**



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

在 ADS1285EVM-PDK GUI 安装过程中，屏幕上会出现器件驱动程序安装提示（如图 3-2 所示）。点击 *Next* 继续。

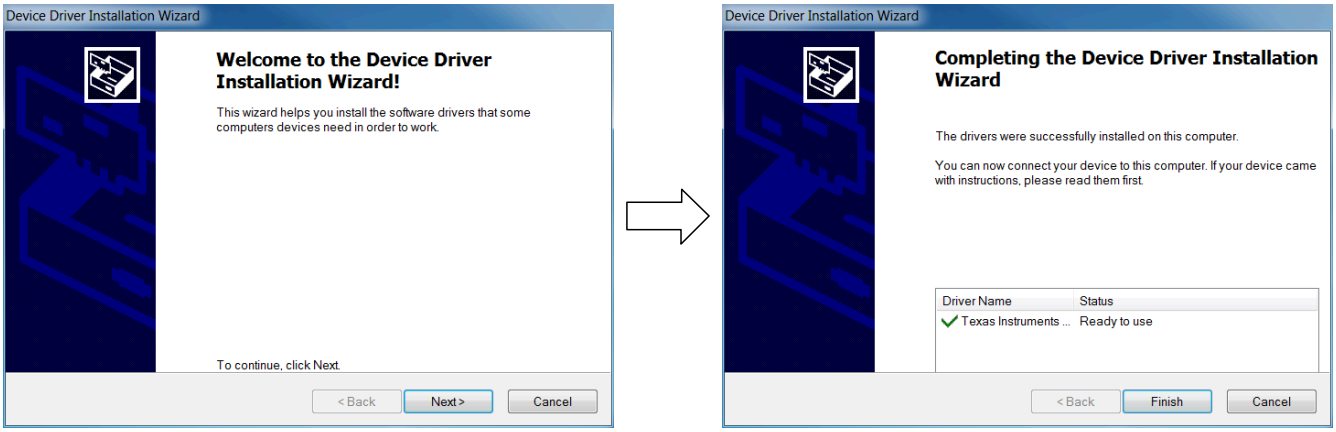



**图 3-2. 器件驱动程序安装向导提示**

**备注**

屏幕上可能会出现一条通知，表示 Windows 无法验证此驱动程序软件的发布者。选择 *Install this driver software anyway*。

ADS1285EVM-PDK 需要 LabVIEW® 运行时引擎，如果尚未安装此软件，系统可能会提示进行安装，如图 3-3 所示。

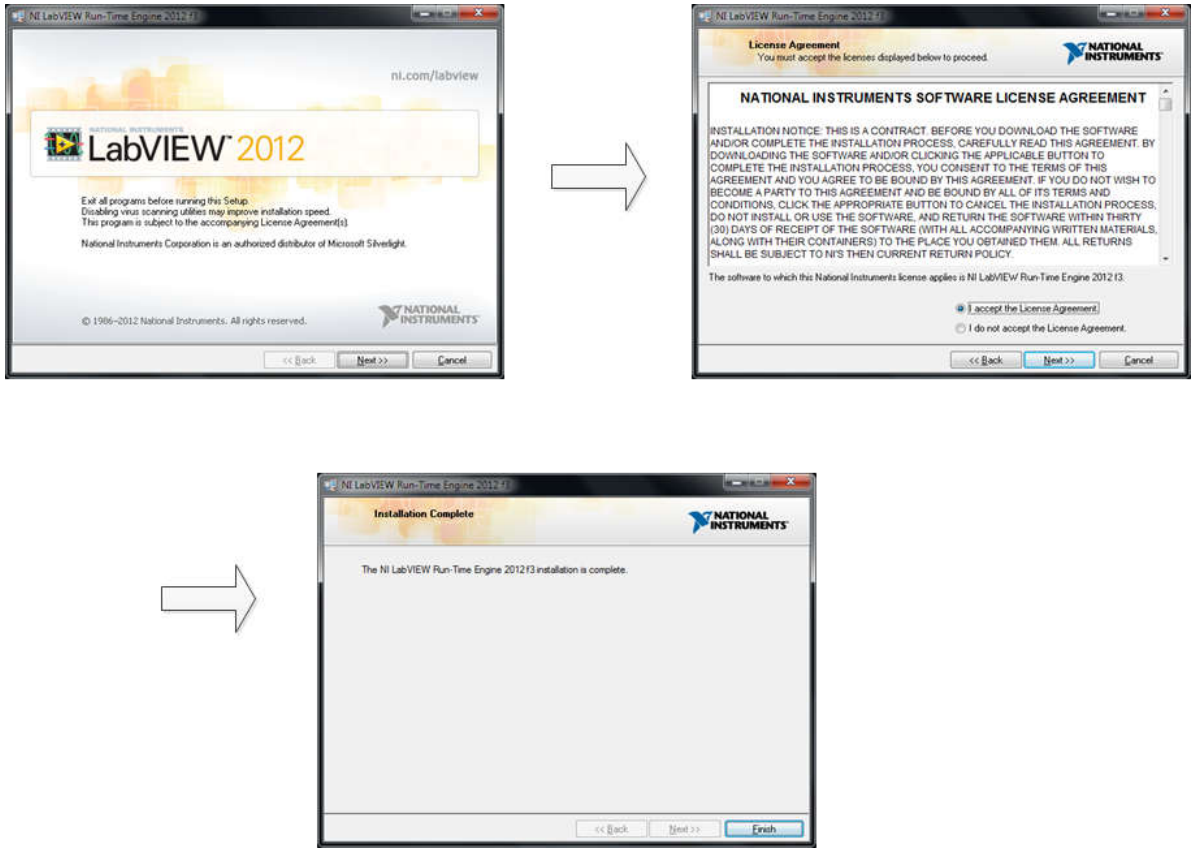



**图 3-3. LabVIEW Run-Time Engine 安装**



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

# 4 EVM 配置和 GUI 操作

本节介绍了初始硬件设置以及 GUI 行为，以便用户能够成功操作 ADS1285EVM-PDK。

## 4.1 EVM 配置

打开包装后，会发现 EVM 已配置了默认跳线设置。图 4-1 显示了默认跳线的位置，表 4-1 显示了默认分流器的功能。

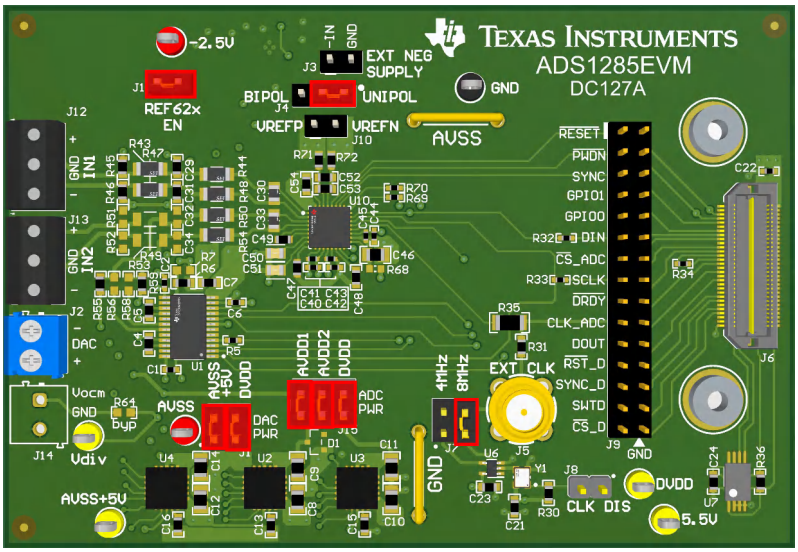



图 4-1. ADS1285EVM-PDK 跳线默认设置

表 4-1. 默认分流器设置

| 接头标识符 | 位置 | 功能 |
|---|---|---|
| J11 | [1-2] | 为 VREFP 启用 REF62x 电源 |
| J4 | [1-2] | 将 AVSS 连接到 GND 以实现单极 ADC 电源模式 |
| J7 | [3-4] | 将 CLK 连接到来自晶体振荡器的 8.192MHz 源 |
| J10 | 未安装 | 用于为 VREFN 和 VREFP 提供外部基准电压的接头 |
| J1 | [1-2] | DAC PWR：将 U4 LDO (AVSS+5V) 的输出连接到 DAC 模拟电源引脚 (AVDD) |
| J1 | [3-4] | DAC PWR：将 PHI 数字电源 (DVDD) 连接到 DAC 数字电源引脚 (DVDD) |
| J15 | [1-2] | ADC PWR：将 U2 LDO (AVDD1) 的输出连接到 ADC 模拟电源 1 (AVDD1) |
| J15 | [3-4] | ADC PWR：将 U3 LDO (AVDD2) 的输出连接到 ADC 模拟电源 2 (AVDD2) |
| J15 | [5-6] | ADC PWR：将 PHI 数字电源 (DVDD) 连接到 ADC 数字电源 (IOVDD) |
| J3 | 未安装 | 用于针对 –2.5V 电源向 U5 提供外部输入的接头 |
| J8 | 未安装 | 禁用 8.192MHz 晶体振荡器 |

表 4-2 列出了默认配置产生的标称电压。

表 4-2. 默认配置产生的标称电压

| 电源名称 | 电压（以 GND 为基准） |
|---|---|
| AVSS | GND (0V) |
| AVSS+5V | 5V |
| DVDD (IOVDD) | 3.3V |
| AVDD1 | 5V |
| AVDD2 | 3V |
| 5.5V | 5.5V |
| REFP | 4.096V |
| -2.5V | NA，产生 –2.5V 所需的外部电源 |


Copyright © 2025 Texas Instruments Incorporated

## 4.2 GUI 操作

### 4.2.1 用于 ADC 控制的 EVM GUI 全局设置

尽管 EVM GUI 不允许直接访问 ADC 数字接口的电平和时序配置，但用户确实可以通过 EVM GUI 整体控制 ADS1285 的许多其他功能，这包括：内部时钟分频器、过采样率 (OSR) 和采样数。图 4-2 标出了 GUI 的输入参数（以及它们的默认值），通过这些参数可以应用 ADS1285 的各种功能。

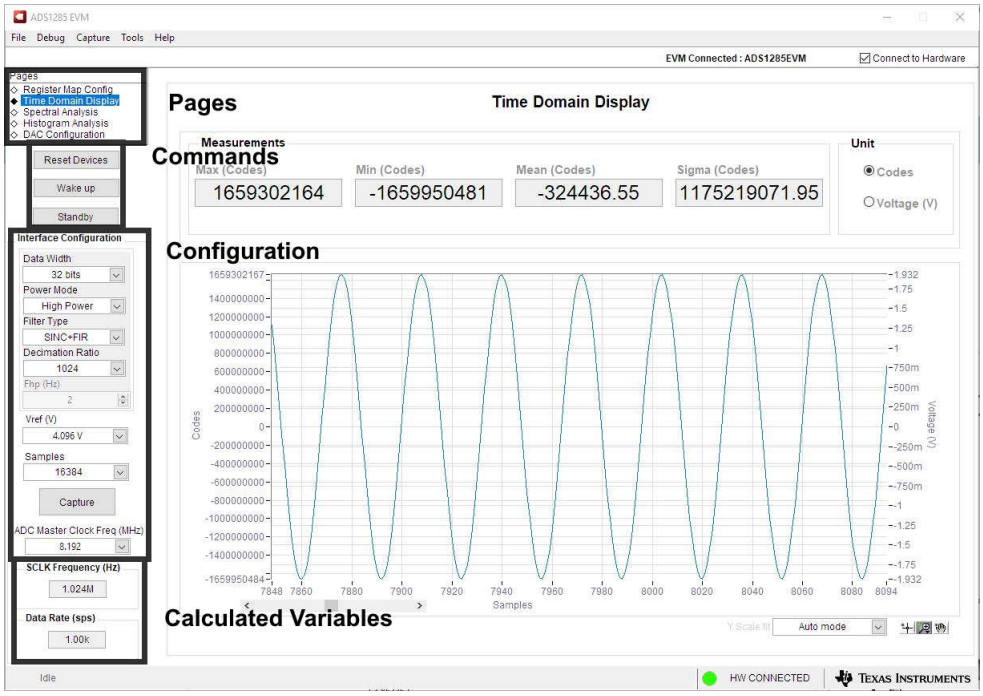



**图 4-2. EVM GUI 全局输入参数**

ADS1285EVM-PDK GUI 中有四个页面。信息区域显示了每个页面的结果。各个页面都显示了器件的不同控制或测量信息。用户可以在 *Register Map Config*（寄存器映射配置）页面读取和写入器件的寄存器。用户可以在 *Time Domain Display*（时域显示）页面收集器件的一组数据并显示结果。用户可以在 *Spectral Analysis*（频谱分析）页面计算所收集数据的 FFT，*Histogram Analysis*（直方图分析）页面会显示所收集数据的直方图，并显示结果的基本统计信息。

用户可以在 *Single Commands*（单一命令）部分直接控制器件的三个基本功能。首先，按下 **Reset**（复位）按钮会向 RESET 引脚发送信号以将器件复位。按下 **Standby**（待机）按钮会让器件进入低功耗状态，届时所有通道都被禁用，基准电路和其他不必要的电路会断电。按下 **Wakeup**（唤醒）按钮会退出待机模式。

用户还可以在 *Interface Configuration*（接口配置）部分设置数据速率，方法是设置 ADC 中的内部时钟分频器和 OSR。最后，可以在此部分设置寄存器的功耗模式。ADS1285 具有三种功耗模式（低功耗、中等功耗和高功耗），可在 CONFIG0 寄存器（位 7-6）中进行配置。此配置可与 JP8 中 CLK 引脚的跳线设置配合进行，如节 2.4 中所述。

用户可以在 *Clock and Sampling Rate* 部分指定目标 SCLK 频率（以 Hz 为单位），GUI 会尝试更改 PHI PLL 设置来尽可能匹配此频率，但可实现的频率可能与输入的目标值不同。此部分还显示了由内部时钟分频器和 OSR 控制的 ADC 采样率。

用户可以随时选中和取消选中屏幕右上角的 *Connected to Hardware*（连接硬件）框，在硬件模式和模拟模式之间切换 GUI。



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

### 4.2.2 寄存器映射配置工具

用户可以通过寄存器映射配置工具查看和修改 ADS1285 的寄存器。可以通过点击左侧窗格 *Pages* 部分的 **Register Map Config** 单选按钮来选择此工具，如图 4-3 所示。上电后，此页面上的值对应于 *Host Configuration Settings*，这些值使 ADC 能够按照为 ADC 指定的最大采样率进行采样。可以通过双击相应的值字段来编辑寄存器值。如果接口模式设置受到寄存器值更改的影响，此更改会立即反映在左侧窗格上。

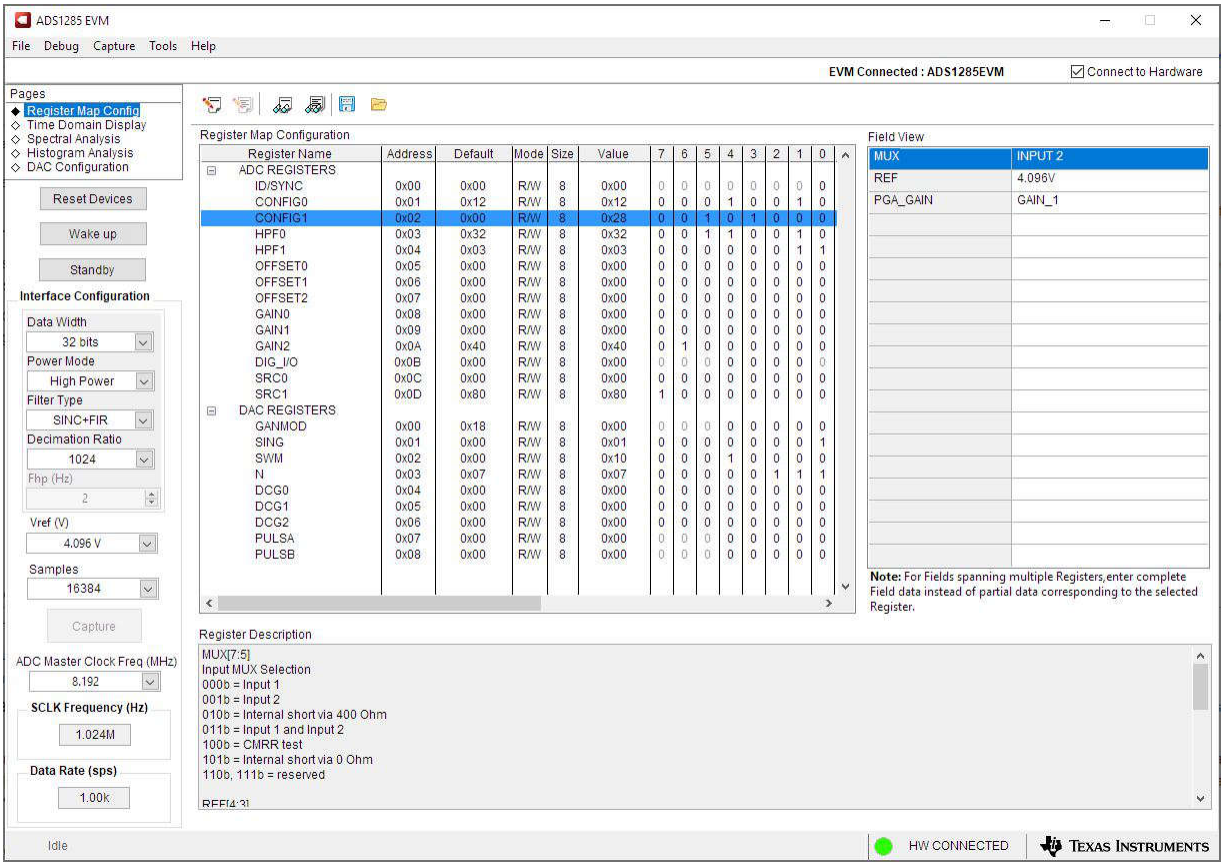



**图 4-3. 寄存器映射配置**

节 4.2.3 至节 4.2.5 介绍了 ADS1285EVM-PDK GUI 的数据收集和分析功能。


English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

### 4.2.3 时域显示工具

时域显示工具能够显示 ADC 对给定输入信号的响应。此工具用于研究 ADC 或驱动电路的行为和解决任何严重问题。

用户可以根据图 4-4 中指示的当前接口模式设置，使用 **Capture** 按钮触发从 ADS1285EVM-PDK 采集所选数量样本的数据。样本指标位于 x 轴上，有两个 y 轴显示相应的输出代码，以及基于指定参考电压的等效模拟电压。将页面切换到后续部分中描述的任何*分析*工具都会导致对同一组数据执行计算。

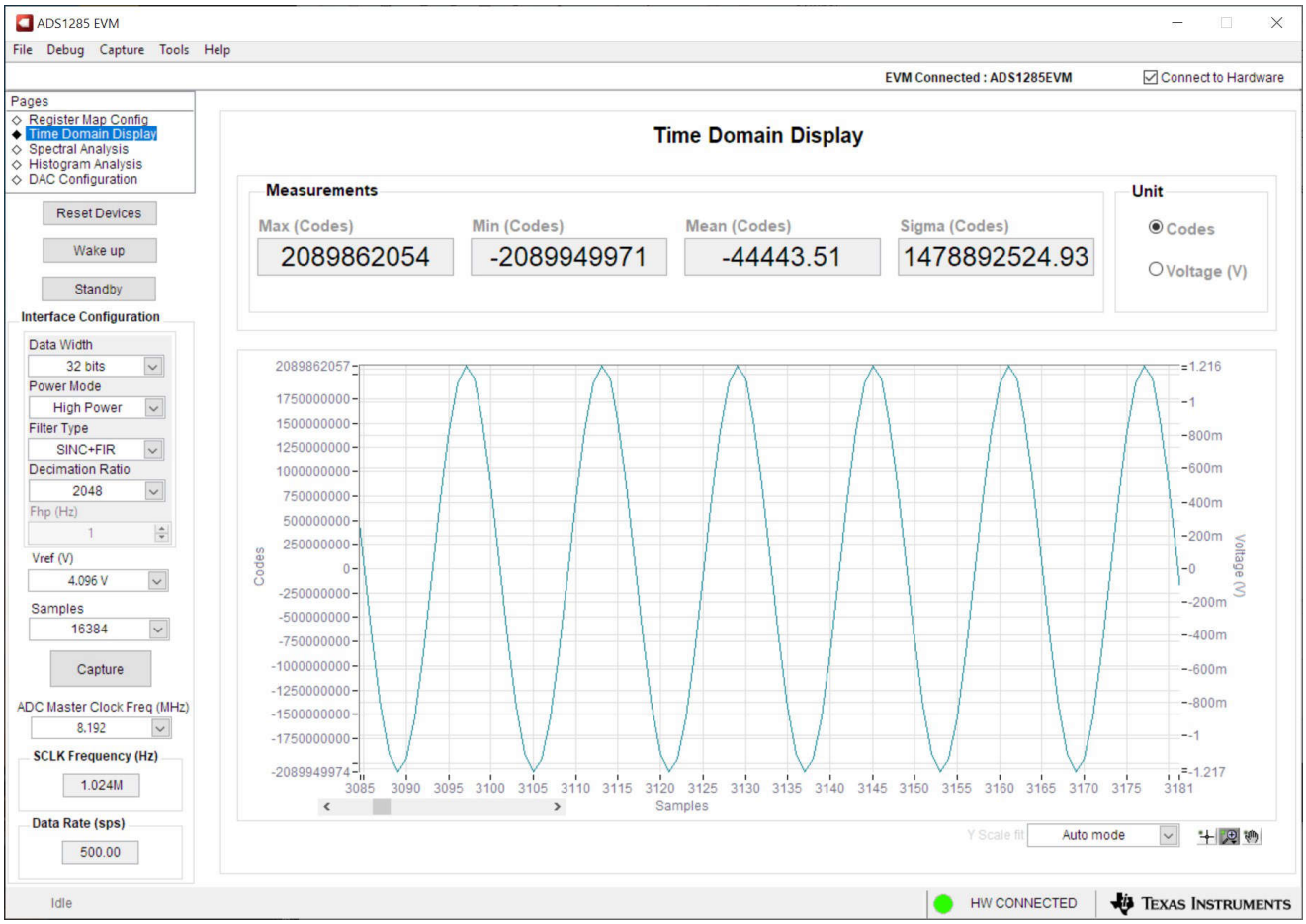



**图 4-4. 时域显示工具选项**



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

### 4.2.4 频谱分析工具

频谱分析工具（如图 4-5 所示）旨在通过使用 *7-term Blackman-Harris* 窗口设置的单音正弦信号 FFT 分析来评估 ADS1285 ADC 的动态性能（SNR、THD、SFDR、SINAD 和 ENOB）。

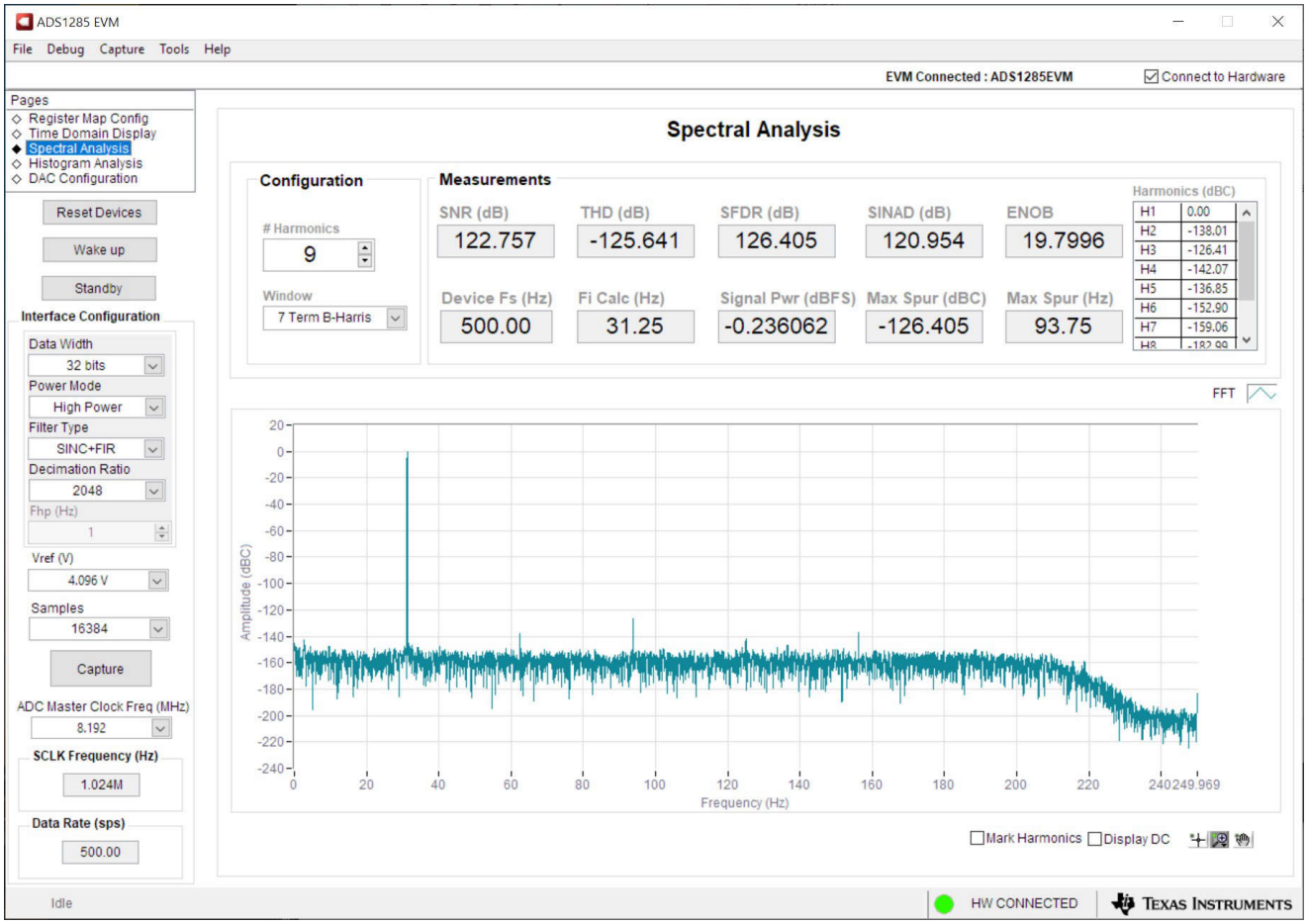



**图 4-5. 频谱分析工具**

FFT 工具包括用于减轻非相干采样影响的窗口选项（此讨论超出了本文档的范围）。*7-Term Blackman-Harris* 窗口是默认选项，具有足够的动态范围来解析高达 24 位 ADC 的频率分量。*None* 选项对应于不使用窗口（或使用矩形窗口），因此不推荐使用。



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

### 4.2.5 直方图工具

噪声会降低 ADC 分辨率，直方图工具可用于估算有效分辨率，有效分辨率是 ADC 分辨率损失位数的指示器，分辨率损失是在测量 DC 信号时由连接到 ADC 的各种源产生的噪声导致的。从诸如输入驱动电路、参考驱动电路、ADC 电源和 ADC 的源到 ADC 输出的噪声耦合的累积效应反映在 ADC 输出代码直方图的标准偏差中，该直方图是通过对应用于给定通道的 DC 输入执行多次转换而获得的。

如图 4-6 中所示，点击 **Capture** 按钮时，将显示与直流输入相对应的直方图。

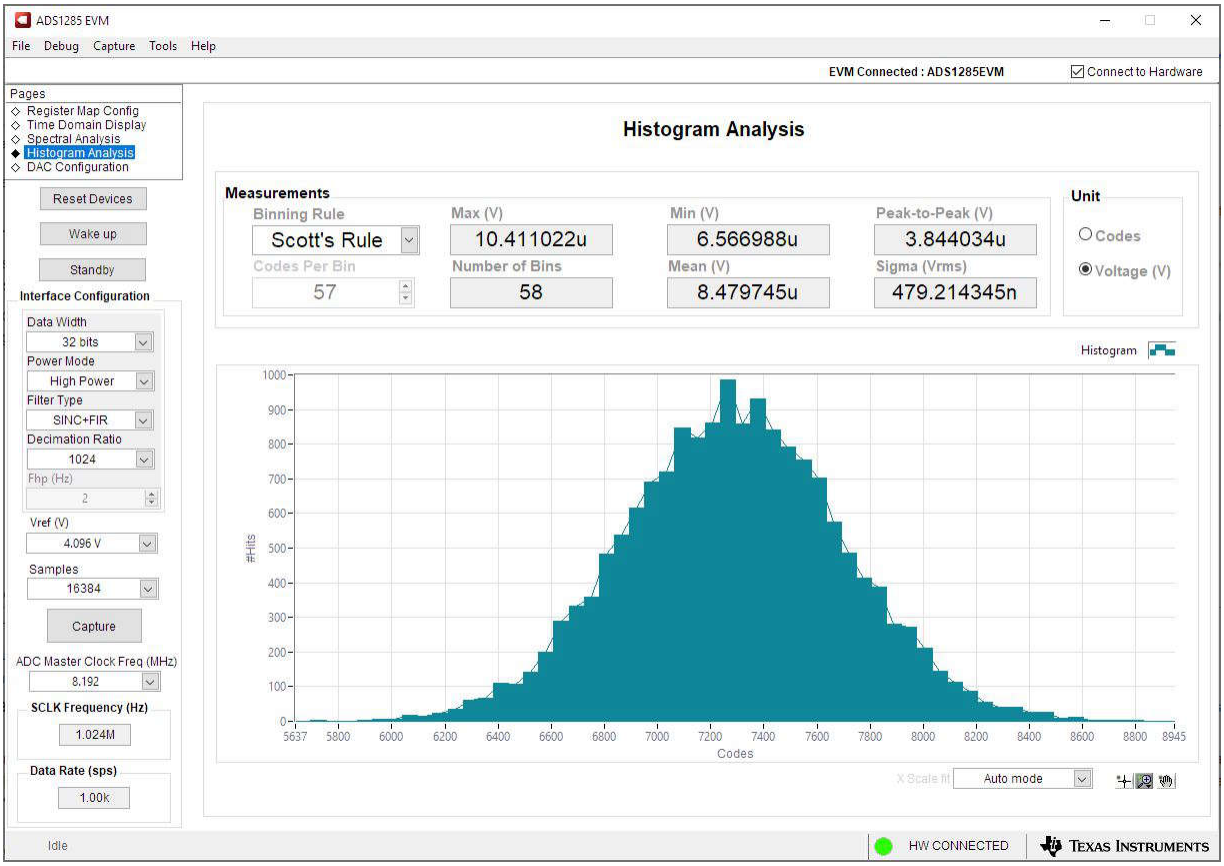



**图 4-6. 直方图分析工具**



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

### 4.2.6 DAC 配置工具

图 4-7 中所示的 DAC 配置工具页面控制着板载 DAC1282，这是一款专门设计用于与 ADS128x 系列器件搭配使用的测试 DAC。如前文节 2.5 所述，DAC 输出频率可编程为 0.5Hz 至 250Hz，并通过模拟和数字控制调整其幅度。模拟增益和数字增益分别可在 6dB 步长和 0.5dB 步长内进行调节。模拟增益设置与为在高分辨率增益下执行测试而对 ADS1285 进行的设置相匹配。有关每个设置的更多信息，请参阅 DAC1282 数据表。

一般而言，最重要 DAC 设置是模式、输出幅度和输出频率（如适用）。中间的 *Operation* 框显示了“Mode”下拉菜单，提供以下选项：“Sine”、“DC”、“Digital pulse”和“Pulse”。

Sine 选项通过模拟增益和数字增益设置的组合来确定振幅。此外，DAC 页面使用“Vref (V)”下拉菜单来计算灰色框中的值，但 DAC 不需要知道基准电压即可运行。因此，请结合寄存器映射页面上的 ADC 增益查看“Sine AMP (Vp)”计算值，以了解 ADC 的输出代码和电压。频率是通过在 *Desired Frequency (Hz)* 文本框中键入所需频率来确定的。GUI 会自动显示最接近的 Freq、M 和 N 值，以实现最终写入 DAC 寄存器的所需输出频率。在选择“DC”、“Digital pulse”和“Pulse”时，这些选项可动态更改。

如节 2.1 所述，可以使用直接 DAC 输出或 DAC 集成开关。假设更改了正确的硬件以支持集成开关，则可以使用“Switch Control”下拉菜单来更改开关的状态。

图 4-7 中的设置，加上为 PGA_GAIN 选择“2 V/V”和为 MUX 选择“Input 2”，分别创建了图 4-4 和图 4-5 中的时域和频谱分析图。

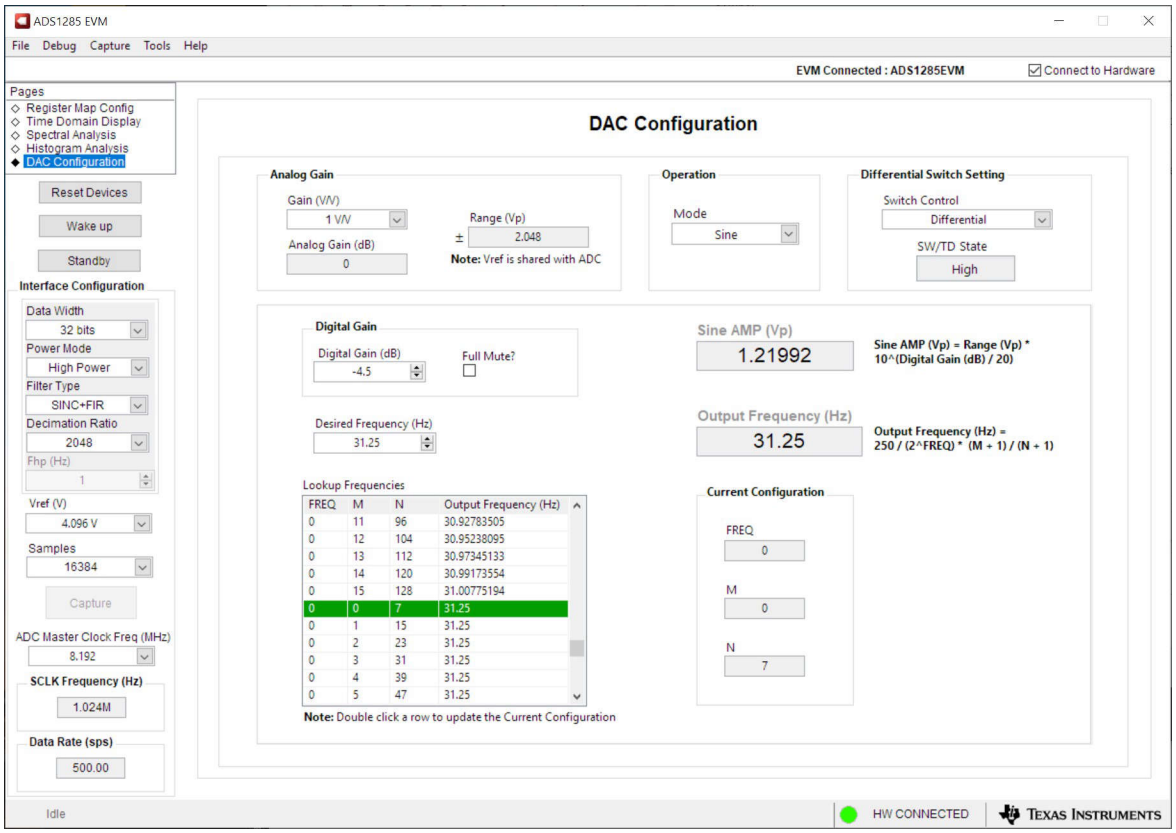



**图 4-7. DAC 配置工具页面**


English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

# 5 硬件设计文件

## 5.1 原理图

图 5-1 展示了 ADS1285EVM-PDK 的方框图。

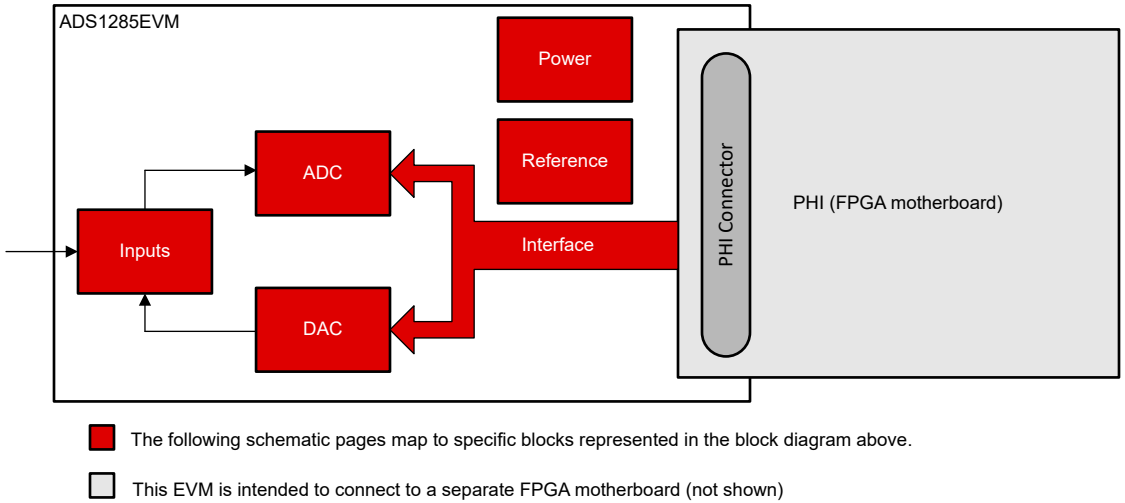



**图 5-1. ADS1285EVM-PDK 方框图**


Copyright © 2025 Texas Instruments Incorporated

图 5-2 至图 5-7 显示了 ADS1285EVM-PDK ADC 的各种原理图。

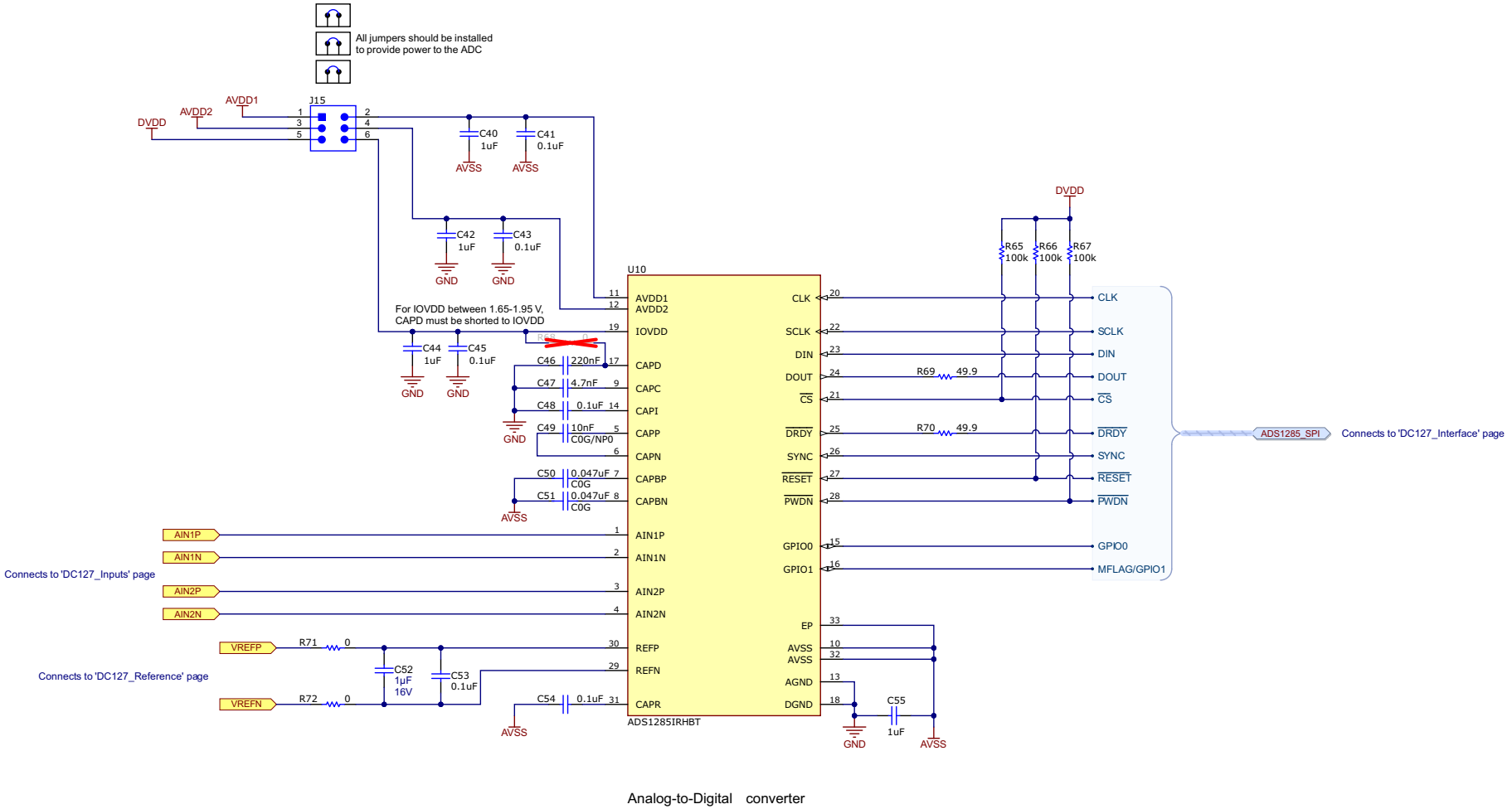



**图 5-2. ADS1285EVM-PDK ADC 原理图**


Copyright © 2025 Texas Instruments Incorporated

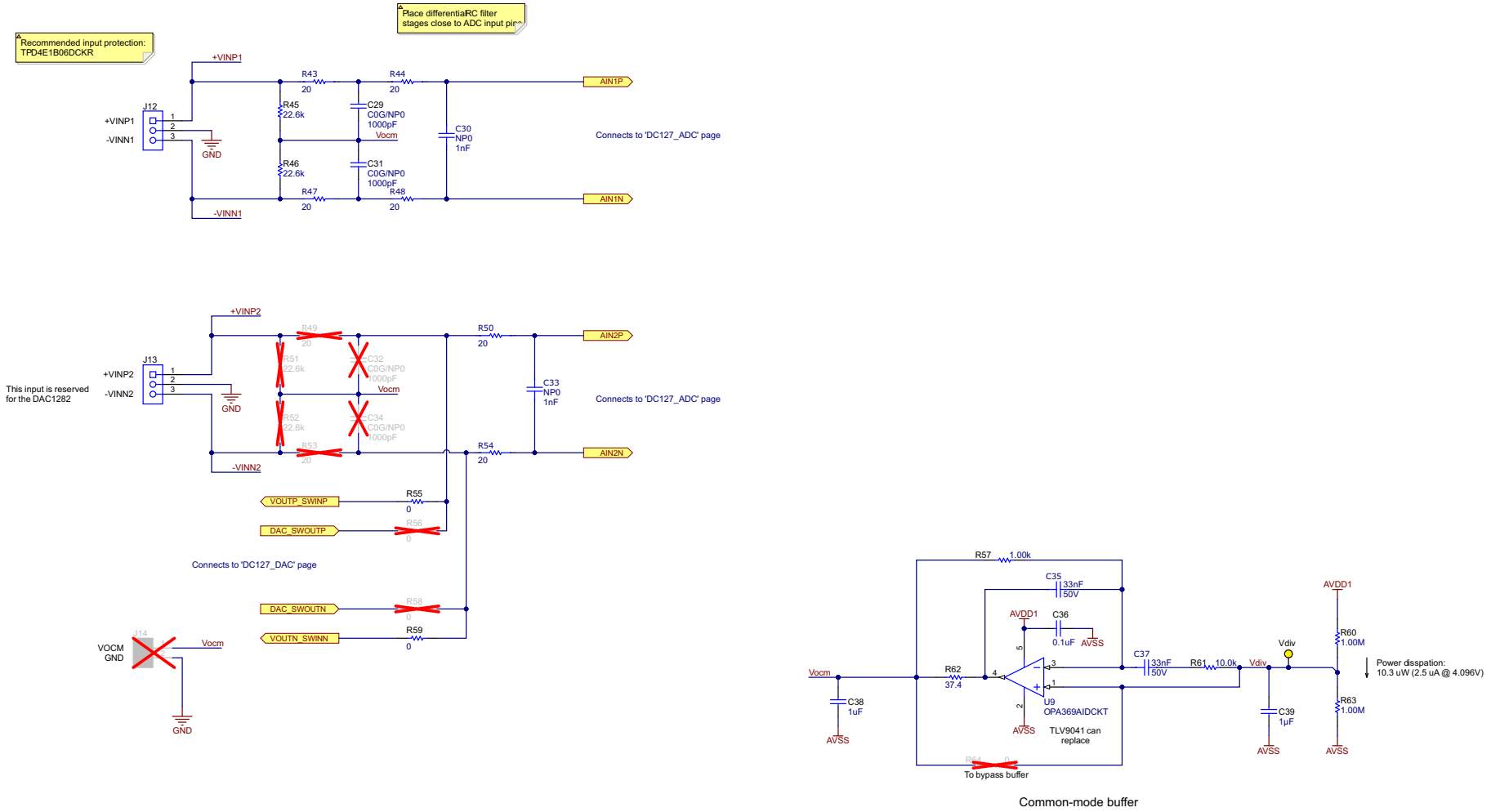



**图 5-3. ADS1285EVM-PDK 模拟输入和共模缓冲器原理图**



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

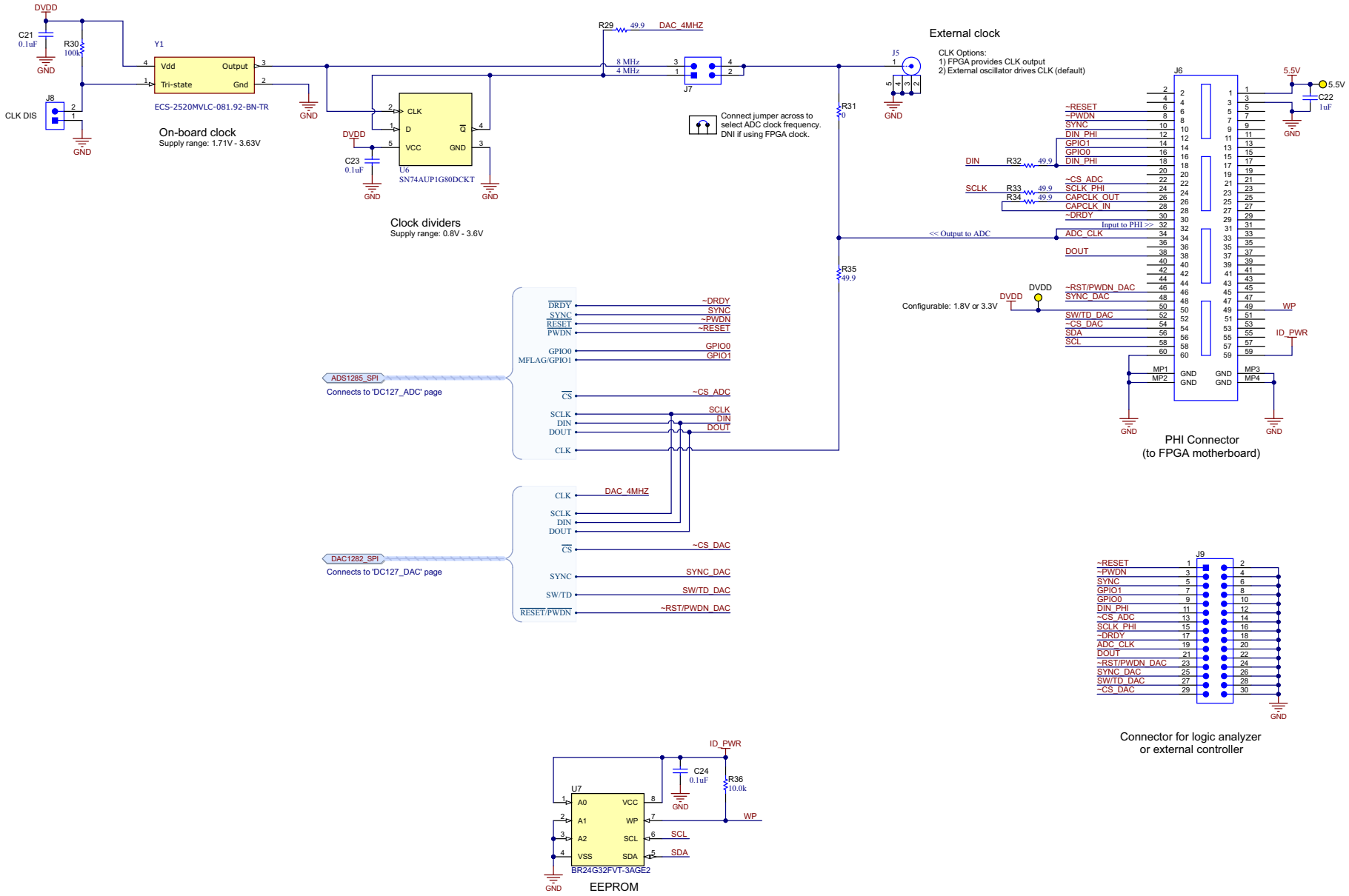
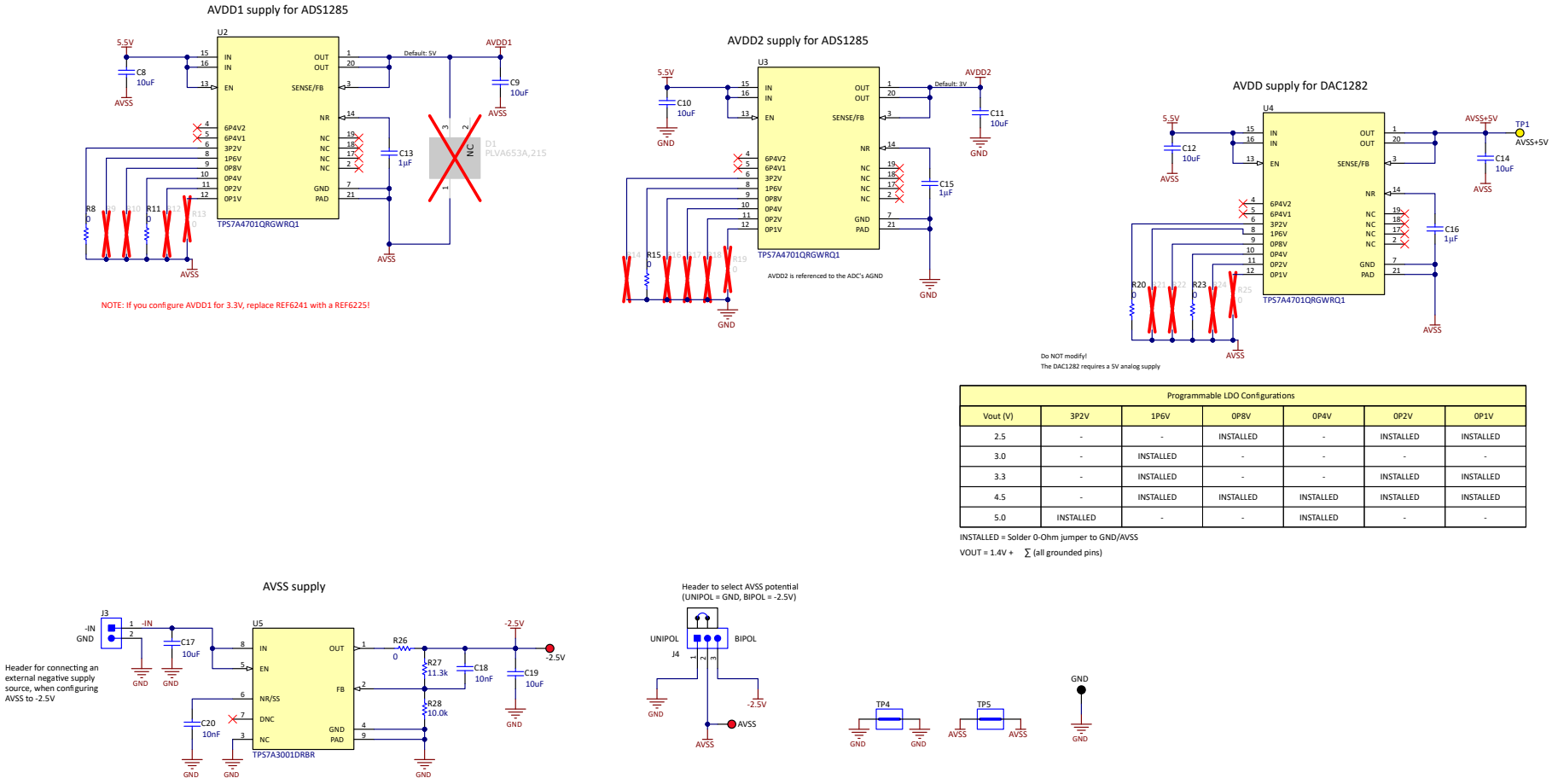



**图 5-4. ADS1285EVM-PDK 时钟和接口原理图**



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated




| Programmable LDO Configurations | | | | | | |
|---|---|---|---|---|---|---|
| Vout (V) | 3P2V | 1P6V | 0P8V | 0P4V | 0P2V | 0P1V |
| 2.5 | - | - | INSTALLED | - | INSTALLED | INSTALLED |
| 3.0 | - | INSTALLED | - | - | - | - |
| 3.3 | - | INSTALLED | - | - | INSTALLED | INSTALLED |
| 4.5 | - | INSTALLED | INSTALLED | INSTALLED | INSTALLED | INSTALLED |
| 5.0 | INSTALLED | - | - | INSTALLED | - | - |

INSTALLED = Solder 0-Ohm jumper to GND/AVSS

VOUT = 1.4V + ∑ (all grounded pins)

**图 5-5. ADS1285EVM-PDK 电源原理图**



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

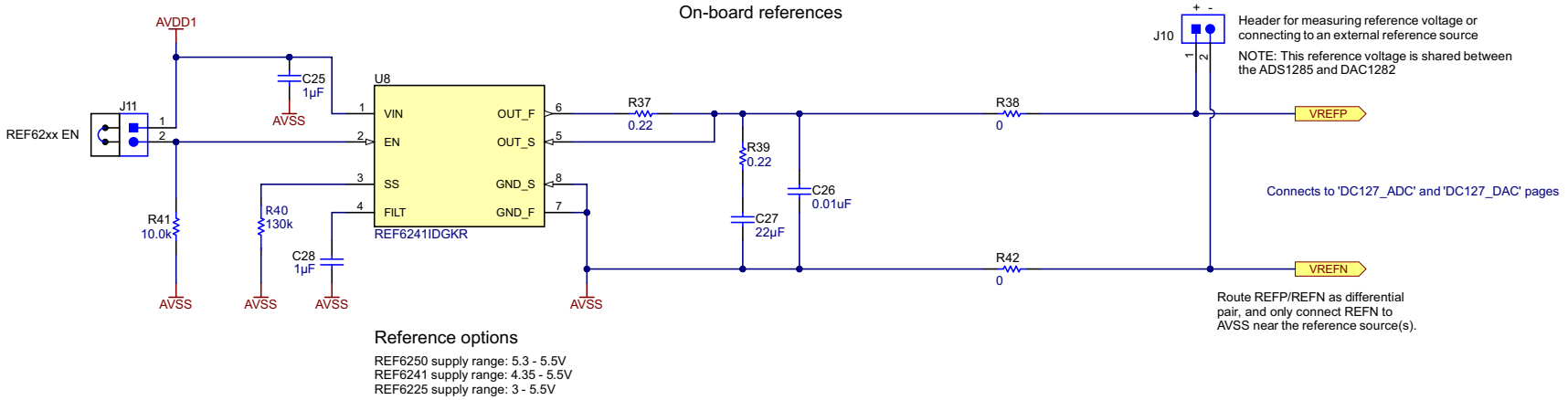



**图 5-6. ADS1285EVM-PDK 基准电压原理图**

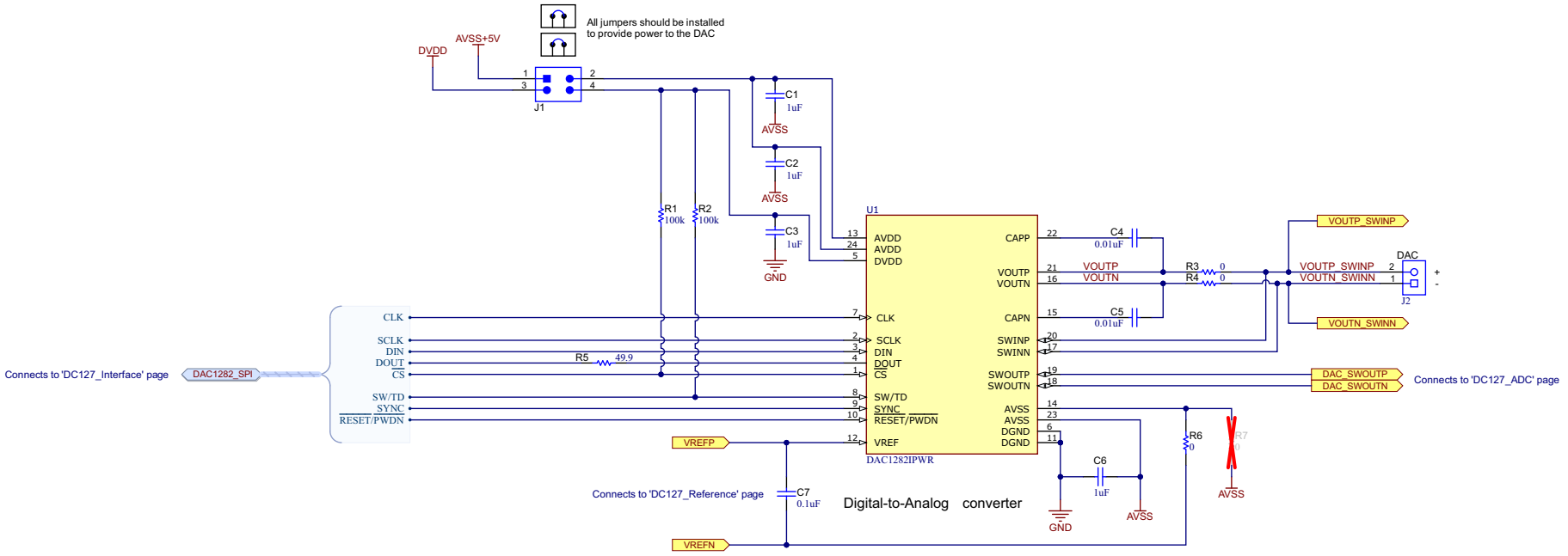



**图 5-7. ADS1285EVM DAC 原理图**



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

## 5.2 PCB 布局

图 5-8 至图 5-13 展示了 ADS1285EVM-PDK PCB 布局。

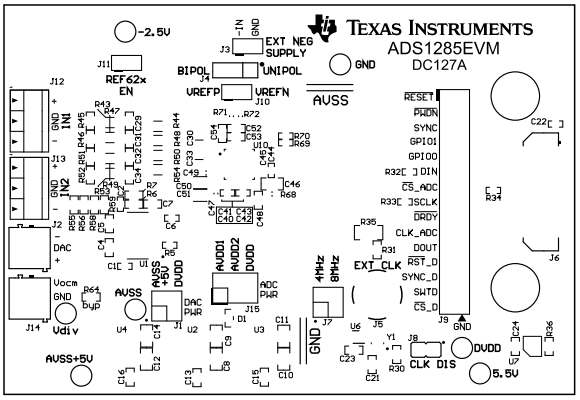



图 5-8. 顶部丝印

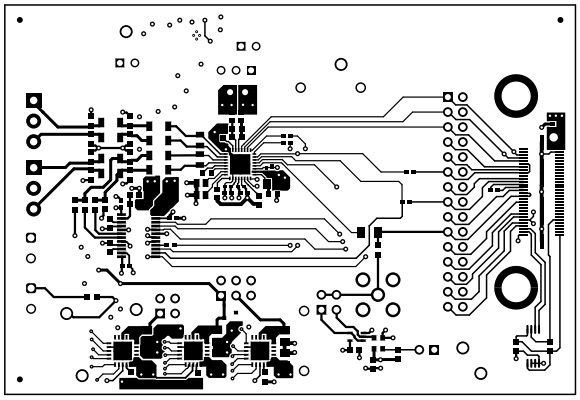


图 5-9. 顶层

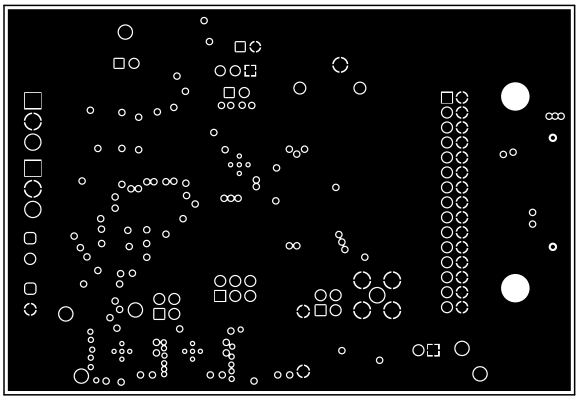


图 5-10. 接地层 1

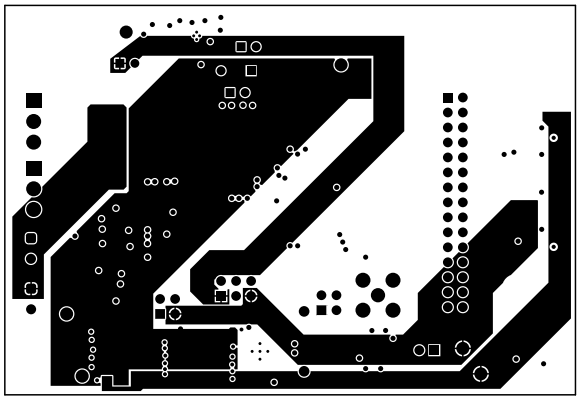


图 5-11. 电源层

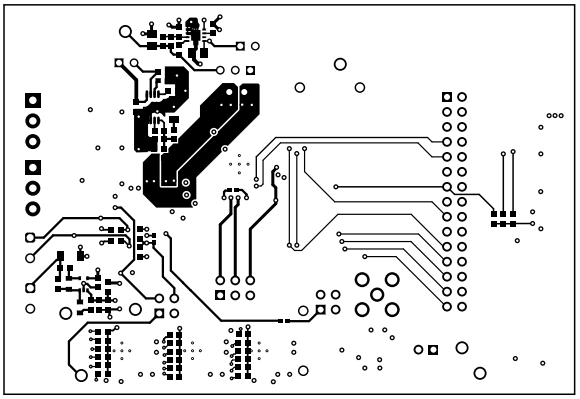


图 5-12. 底层

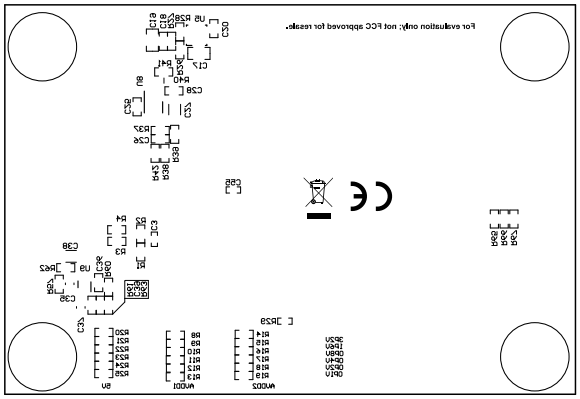


图 5-13. 底部丝印



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

## 5.3 物料清单

表 5-1 列出了 ADS1285EVM-PDK 物料清单 (BOM)。

**表 5-1. ADS1285EVM-PDK BOM**

| 位号 | 数量 | 值 | 说明 | 封装参考 | 器件型号 | 制造商 | 备选器件型号 | 备选制造商 |
|---|---|---|---|---|---|---|---|---|
| !PCB1 | 1 | | 印刷电路板 | | DC127 | 不限 | | |
| C1、C2、C3、C6、C22、C40、C42、C44、C55 | 9 | 1 µ F | 电容，陶瓷，1 µ F，35V，±10%，X5R，0402 | 402 | C1005X5R1V105K050BC | TDK | | |
| C4、C5、C26 | 3 | 0.01 µ F | 电容，陶瓷，0.01 µ F，25V，±5%，C0G/NP0，AEC-Q200 1 级，0603 | 603 | C0603C103J3GECAUTO | Kemet | | |
| C7、C48、C53、C54 | 4 | 0.1 µ F | 电容，陶瓷，0.1uF，50V，±10%，X5R，0603 | 603 | C1608X5R1H104K080AA | TDK | | |
| C8、C9、C10、C11、C12、C14、C17、C19 | 8 | 10 µ F | 电容，陶瓷，10 µ F，25V，±10%，X5R，0805 | 805 | CL21A106KAFN3NE | Samsung Electro-Mechanics | | |
| C13、C15、C16、C25、C28、C39 | 6 | 1 µ F | 电容，陶瓷，1 µ F，25V，±10%，X7R，0603 | 603 | C0603C105K3RACTU | Kemet | | |
| C18、C20 | 2 | 0.01 µ F | 电容，陶瓷，0.01µF，50V，±10%，X7R，0603 | 603 | 8.85012E+11 | Wurth Elektronik | | |
| C21、C23、C24、C36 | 4 | 0.1 µ F | 电容，陶瓷，0.1 µ F，50V，±10%，X8R，AEC-Q200 0 级，0603 | 603 | CGA3E3X8R1H104K080AB | TDK | | |
| C27 | 1 | 22 µ F | 电容，陶瓷，22µF，16V，±20%，X5R，AEC-Q200 3 级，1206 | 1206 | CL31A226MOHNNNE | Samsung Electro-Mechanics | | |
| C29、C31 | 2 | 1000pF | 电容，陶瓷，1000pF，50V，±5%，C0G/NP0，0603 | 603 | C0603C102J5GACTU | Kemet | | |
| C30、C33 | 2 | 1nF | 1000pF ±5% 50V 陶瓷电容器 C0G，NP0 0805（公制 2012） | 805 | CC0805JRNPO9BN102 | Yageo | | |
| C35、C37 | 2 | 33nF | 电容，陶瓷，33nF，50V，NP0，5%，焊盘 SMD，0805，+150°C，汽车 T/R | 805 | CGA4J2NP01H333J125AA | TDK Corporation | | |
| C38 | 1 | 1 µ F | 电容，陶瓷，1 µ F，50V，±10%，X7R，AEC-Q200 1 级，1206 | 1206 | CGA5L3X7R1H105K160AB | TDK | | |
| C41、C43、C45 | 3 | 0.1 µ F | 电容，陶瓷，0.1 µ F，25V，±10%，X7R，0402 | 402 | GRM155R71E104KE14D | MuRata | | |
| C46 | 1 | 0.22 µ F | 电容，陶瓷，0.22 µ F，50V，±10%，X7R，0805 | 805 | C0805C224K5RACTU | Kemet | | |
| C47 | 1 | 4700pF | 电容，陶瓷，4700pF，50V，±10%，X7R，0603 | 603 | C0603X472K5RACTU | Kemet | | |
| C49 | 1 | 0.01 µ F | 电容，陶瓷，0.01 µ F，50V，±5%，C0G/NP0，0603 | 603 | GRM1885C1H103JA01D | MuRata | | |
| C50、C51 | 2 | 47nF | 0.047µF ±1% 25V 陶瓷电容器 C0G，NP0 0805（公制 2012） | 805 | C0805C473F3GAC7800 | KEMET | | |
| C52 | 1 | 1 µ F | 电容，陶瓷，1µF，16V，±10%，X7R，AEC-Q200 1 级，0603 | 603 | GCM188R71C105KA64J | MuRata | | |
| FID1、FID2、FID3 | 3 | | 基准标记。没有需要购买或安装的元件。 | 不适用 | 不适用 | 不适用 | | |
| H1、H2 | 2 | | 机械螺钉盘 PHILLIPS M3 | | RM3X4MM 2701 | APM HEXSEAL | | |
| H3、H4、H5、H6 | 4 | | Bumpon，半球形，0.44 × 0.20，透明 | 透明 Bumpon | SJ-5303 (CLEAR) | 3M | | |
| H7、H8 | 2 | | 圆形电路板衬垫 M3 钢制 5MM | 圆形电路板衬垫 M3 钢制 5MM | 9774050360R | Wurth Elektronik | | |
| J1、J7 | 2 | | 接头，100mil，2x2，金，TH | 2x2 接头 | TSW-102-07-G-D | Samtec | | |
| J2 | 1 | | 端子块，3.5mm，2x1，锡，TH | 端子块，3.5mm，2x1，TH | 1776275-2 | TE Connectivity | | |
| J3、J10、J11 | 3 | | 接头，100mil，2x1，锡，TH | 接头，2 引脚，100mil，锡 | PEC02SAAN | Sullins Connector Solutions | | |
| J4 | 1 | | 接头，100mil，3x1，锡，TH | 接头，3 引脚，100mil，锡 | PEC03SAAN | Sullins Connector Solutions | | |


English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

表 5-1. ADS1285EVM-PDK BOM（续）

| 位号 | 数量 | 值 | 说明 | 封装参考 | 器件型号 | 制造商 | 备选器件型号 | 备选制造商 |
|---|---|---|---|---|---|---|---|---|
| J5 | 1 | | 连接器，SMA，TH | SMA | 142-0701-231 | Cinch Connectivity | | |
| J6 | 1 | | 接头（带护罩），19.7mil，30x2，金，SMT | 接头（带护罩），19.7mil，30x2，SMT | QTH-030-01-L-D-A-K-TR | Samtec | | |
| J8 | 1 | | 接头，100mil，2x1，金，TH | Sullins 100mil，1x2，绝缘体上方 230mil | PBC02SAAN | Sullins Connector Solutions | | |
| J9 | 1 | | 接头，100mil，15x2，金，TH | 15 x 2 接头 | MTSW-115-22-G-D-315 | Samtec | | |
| J12、J13 | 2 | | 端子块，3.5mm 间距，3x1，TH | 10.5x8.2x6.5mm | ED555/3DS | On-Shore Technology | | |
| J15 | 1 | | 接头，100mil，3x2，锡，TH | 3x2 接头 | PEC03DAAN | Sullins Connector Solutions | | |
| R1、R2、R30、R65、R66、R67 | 6 | 100k | 电阻，100k，1%，0.1W，0603 | 603 | RC0603FR-07100KL | Yageo | | |
| R3、R4、R6、R8、R11、R15、R20、R23、R26、R31、R38、R42、R55、R59、R71、R72 | 17 | 0 | 电阻，0，5%，0.1W，0603 | 603 | RC0603JR-070RL | Yageo | | |
| R5、R29、R32、R33、R34、R69、R70 | 7 | 49.9 | 电阻，49.9，1%，0.063W，0402 | 402 | RC0402FR-0749R9L | Yageo America | | |
| R27 | 1 | 11.3k | 电阻，11.3k，1%，0.1W，0603 | 603 | RC0603FR-0711K3L | Yageo | | |
| R28、R36、R41、R61 | 4 | 10.0k | 电阻，10.0k，1%，0.1W，0603 | 603 | RC0603FR-0710KL | Yageo | | |
| R35 | 1 | 49.9 | 电阻，49.9，1%，0.25W，1206 | 1206 | RC1206FR-0749R9L | Yageo America | | |
| R37、R39 | 2 | 0.22 | 电阻，0.22，1%，0.1W，AEC-Q200 0 级，0603 | 603 | ERJ-3RQFR22V | Panasonic | | |
| R40 | 1 | 130k | 130kΩ ±5% 0.1W，1/10W 片上电阻 0603（公制 1608），防潮厚膜 | 603 | RC0603JR-07130KL | Yageo | | |
| R43、R44、R47、R48、R50、R54 | 6 | 20 | 电阻厚膜 1206 20Ω 1% 0.25W ±100ppm/°C 模制 SMD Paper T/R | 1206 | RMCF1206FT20R0 | Stackpole | | |
| R45、R46 | 2 | 22.6k | 电阻，22.6k，1%，0.1W，AEC-Q200 0 级，0603 | 603 | CRCW060322K6FKEA | Vishay-Dale | | |
| R57 | 1 | 1.00k | 电阻，1.00k，1%，0.1W，0603 | 603 | RC0603FR-071KL | Yageo | | |
| R60、R63 | 2 | 1.00Meg | 电阻，1.00M，1%，0.1W，0603 | 603 | RC0603FR-071ML | Yageo | | |
| R62 | 1 | 37.4 | 电阻，37.4，1%，0.1W，0603 | 603 | RC0603FR-0737R4L | Yageo | | |
| SH-J1、SH-J2、SH-J3、SH-J4、SH-J5、SH-J6、SH-J7、SH-J8 | 8 | 1x2 | 分流器，100mil，镀金，黑色 | 分流器 | SNT-100-BK-G | Samtec | 969102-0000-DA | 3M |
| TP1、TP7、TP8、TP9 | 4 | | 测试点，通用，黄色，TH | 黄色通用测试点 | 5014 | Keystone Electronics | | |
| TP2、TP6 | 2 | | 测试点，通用，红色，TH | 红色通用测试点 | 5010 | Keystone Electronics | | |
| TP3 | 1 | | 测试点，通用，黑色，TH | 黑色通用测试点 | 5011 | Keystone Electronics | | |
| TP4、TP5 | 2 | | 1mm 非绝缘短路插头，10.16mm 间距，TH | 短路插头，10.16mm 间距，TH | D3082-05 | Harwin | | |
| U1 | 1 | | 面向抗震应用的低失真数模转换器 | TSSOP24 | DAC1282IPWR | 德州仪器 (TI) | | |
| U2、U3、U4 | 3 | | 汽车类 35V、1A、4.2μVRMS 射频低压降 (LDO) 稳压器，RGW0020A (VQFN-20) | RGW0020A | TPS7A4701QRGWRQ1 | 德州仪器 (TI) | TPS7A4701QRGWTQ1 | 德州仪器 (TI) |
| U5 | 1 | | -3V 至 -36V 输入电压、-200mA、超低噪声、高 PSRR、低压降 (LDO) 线性稳压器，DRB0008A (VSON-8) | DRB0008A | TPS7A3001DRBR | 德州仪器 (TI) | TPS7A3001DRBT | 德州仪器 (TI) |



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

表 5-1. ADS1285EVM-PDK BOM（续）

| 位号 | 数量 | 值 | 说明 | 封装参考 | 器件型号 | 制造商 | 备选器件型号 | 备选制造商 |
|---|---|---|---|---|---|---|---|---|
| U6 | 1 | | 低功耗单路正边沿触发式 D 型触发器，DCK0005A，SMALL T&R | DCK0005A | SN74AUP1G80DCKT | 德州仪器 (TI) | | |
| U7 | 1 | | I2C BUS EEPROM（2 线），TSSOP-B8 | TSSOP-8 | BR24G32FVT-3AGE2 | Rohm | | |
| U8 | 1 | | 具有集成高带宽缓冲器的高精度电压基准，DGK0008A (VSSOP-8) | DGK0008A | REF6241IDGKR | 德州仪器 (TI) | REF6241IDGKT | 德州仪器 (TI) |
| U9 | 1 | | 700nA，零交叉轨至轨 I/O 运算放大器，1.8V 至 5.5V，-40°C 至 85°C，5 引脚 SOT23 (DCK5)，绿色（RoHS，无锑/溴） | DCK0005A | OPA369AIDCKT | 德州仪器 (TI) | | |
| U10 | 1 | | ADS1285 面向抗震应用的高分辨率 ΔΣ ADC，4,000sps，1 至 64，增益 3V 至 5.25V | VQFN32 | ADS1285IRHBT | 德州仪器 (TI) | | 无 |
| Y1 | 1 | | 8.192MHz XO（标准）CMOS 振荡器 1.6V 至 3.6V 启用/禁用 4-SMD，无引线 | SMT4_2MM5_2MM0 | ECS-2520MVLC-081.92-BN-TR | ECS | | |
| C32、C34 | 0 | 1000pF | 电容，陶瓷，1000pF，50V，±5%，C0G/NP0，0603 | 603 | C0603C102J5GACTU | Kemet | | |
| D1 | 0 | | 齐纳二极管，单个，5V 4% 250Ω 250mW，汽车，3 引脚，SOT-23 T/R | SOT23 | PLVA653A,215 | Nexperia | | |
| J14 | 0 | | 端子块，3.5mm，2x1，锡，TH | 端子块，3.5mm，2x1，TH | 1776275-2 | TE Connectivity | | |
| R7、R9、R10、R12、R13、R14、R16、R17、R18、R19、R21、R22、R24、R25、R56、R58、R64、R68 | 0 | 0 | 电阻，0，5%，0.1W，0603 | 603 | RC0603JR-070RL | Yageo | | |
| R49、R53 | 0 | 20 | 电阻厚膜 1206 20Ω 1% 0.25W ±100ppm/°C 模制 SMD Paper T/R | 1206 | RMCF1206FT20R0 | Stackpole | | |
| R51、R52 | 0 | 22.6k | 电阻，22.6k，1%，0.1W，AEC-Q200 0 级，0603 | 603 | CRCW060322K6FKEA | Vishay-Dale | | |

# 6 其他信息

## 6.1 商标

LabVIEW® is a registered trademark of National Instruments.
所有商标均为其各自所有者的财产。

# 7 参考资料

- 德州仪器 (TI)，*DAC1282 面向抗震应用的低失真数模转换器数据表*
- 德州仪器 (TI)，*REF62xx 具有集成 ADC 驱动器缓冲器的高精度电压基准数据表*

# 8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

**Changes from Revision A (September 2022) to Revision B (August 2025)** **Page**

- 更新了节 2.3 中的 LDO 图和文本，以反映实际的电路板元件放置方式。 ..... 8
- 更新了 LDO 图以反映节 5.1 中的实际电路板元件放置方式。 ..... 22



English Document: SBAU394
Copyright © 2025 Texas Instruments Incorporated

# 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司