

摘要

AWR2188 是 TI 新一代高性能毫米波射频前端，可以广泛用于前向雷达等汽车 ADAS 的应用。CSI2 作为 AWR2188 原始雷达 ADC 数据的输出端口，是重要的接口。任何后续雷达信号处理结果的准确性，首先需要确保数据输出的正确性。本文用硬件接口入手，深入和详细的介绍了 AWR2188 CSI2 硬件连接，软件配置，提供配置实例，旨在为 AWR2188 用户提供完整的 CSI2 参考资料，助力客户快速开发。

内容

1 引言.....	2
2 AWR2188 CSI2 硬件接口.....	2
3 AWR2188 CSI2 输出配置.....	4
3.1 CSI2 硬件相关配置.....	4
3.2 CSI2 输出数据内容配置.....	5
4 CSI2 输出数据格式实例.....	9
4.1 CP 数据格式.....	9
4.2 CQ 数据格式.....	10
4.3 CSI2 传感器模式输出数据格式实例.....	10
4.4 CSI2 在连续波 (CW) 模式下输出数据格式实例.....	11
5 总结.....	12
6 参考文献.....	12

插图清单

图 2-1. AWR2188 卫星雷达参考设计 CSI2 连接示意图.....	3
---	---

表格清单

表 2-1. AWR2243 CSI2 引脚 ^[1]	2
表 2-2. CSI2 硬件引脚和 Lane Position 对应关系.....	2
表 3-1. AWR2188 卫星雷达参考设计 c_HsIfALaneConfig 设置示例.....	4
表 3-2. AWR2188 卫星雷达参考设计 w_LaneCfg 设置示例.....	4
表 3-3. c_HsiMode 介绍.....	5
表 3-4. 16 位 ADC (包含 CP) 数据部分链表参考配置示例.....	5
表 3-5. 12 位 ADC 数据部分链表参考配置示例.....	6
表 3-6. 两行输出一个 chirp 数据 (16 位 ADC) 的部分参考配置示例.....	7
表 4-1. CP 数据格式 (16 位 ADC)	9
表 4-2. CP 数据格式 (12 位 ADC)	9
表 4-3. CQ 数据格式 (16 位 ADC)	10
表 4-4. Q 数据格式 (12 位 ADC)	10
表 4-5. 传感器模式输出数据格式实例 (12 位 ADC)	11
表 4-6. CW 模式输出数据格式实例.....	12

商标

所有商标均为其各自所有者的财产。

1 引言

AWR2188 是 TI 新一代高性能毫米波射频前端，该器件基于 TI 的低功耗 45nm RFCMOS 工艺打造，以单片形式实现集成了内置 PLL 和 ADC 转换器的 8 发射、8 接收系统。通过用户更改编程模型，可支持短距、中距、长距等多种传感器实现方案，并且支持动态重新配置，可实现多模式传感器。AWR2188 的原始雷达 ADC 数据通过 CSI2 输出到处理器进行边沿处理，或经加串器输入域控制器完成远程数据分析。

2 AWR2188 CSI2 硬件接口

AWR2188 ES2.0 的 CSI2 接口由 5 对差分信号组成，支持最多 4 对数据通道 (lane) 和一对时钟信号。

表 2-1. AWR2243 CSI2 引脚^[1]

信号名称	引脚类型	描述	引脚号
CSI2A_TXM0	输出	通道 0 差分输出负端	V1
CSI2A_TXM1	输出	通道 1 差分输出负端	T1
CSI2A_CLKM	输出	差分时钟输出负端	Y1
CSI2A_TXM2	输出	通道 2 差分输出负端	AE1
CSI2A_TXM3	输出	通道 3 差分输出负端	AC2
CSI2A_TXP0	输出	通道 0 差分输出正端	U1
CSI2A_TXP1	输出	通道 1 差分输出正端	R1
CSI2A_CLKP	输出	差分时钟输出正端	W1
CSI2A_TXP2	输出	通道 2 差分输出正端	AE2
CSI2A_TXP3	输出	通道 3 差分输出正端	AC1

5 对差分信号的功能可以软件配置。其中有 V1/U1 和 Y1/W1 两对差分信号硬件引脚分别固定为通道 0 和时钟的功能。其他差分对引脚可以设定为通道 1，通道 2，或者通道 3，但同一通道不能重复配置。

表 2-2. CSI2 硬件引脚和 Lane Position 对应关系

通道位置 Lane Position	AWR2188 关联引脚	CSI2 功能
M_ML_MSS_CSI2_LANE_POSITION_1	V1/U1	固定通道 0 功能
M_ML_MSS_CSI2_LANE_POSITION_2	T1/R1	可配置为通道 1 或者通道 2 或者通道 3
M_ML_MSS_CSI2_LANE_POSITION_3	Y1/W1	固定时钟功能
M_ML_MSS_CSI2_LANE_POSITION_4	AE1/AE2	可配置为通道 1 或者通道 2 或者通道 3
M_ML_MSS_CSI2_LANE_POSITION_5	AC2/AC1	可配置为通道 1 或者通道 2 或者通道 3

TI 除了提供 AWR2188 芯片以外，还提供了 AWR2188 卫星雷达参考设计供用户参考 [\[2\]](#)。AWR2188 CSI2 的硬件连接示意图如 [图 2-1](#) 所示。

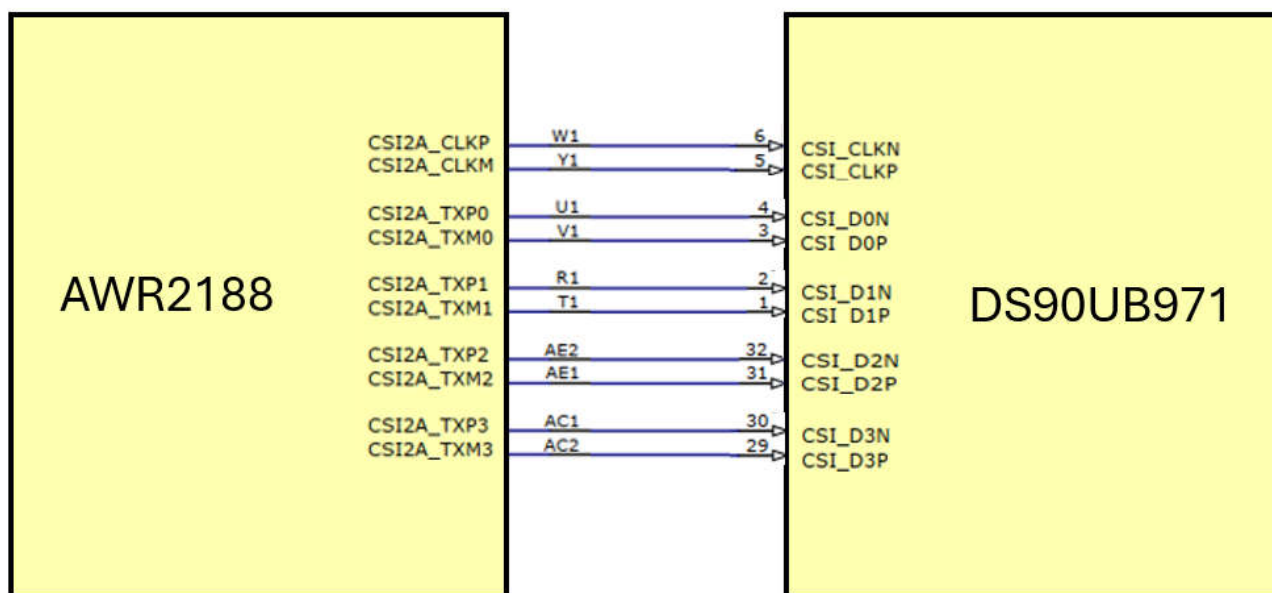


图 2-1. AWR2188 卫星雷达参考设计 CSI2 连接示意图

3 AWR2188 CSI2 输出配置

与 TI 的前一代射频前端芯片 AWR2243 相比，AWR2188 的用户对 CSI2 输出内容可以更灵活地进行配置。用户需调用 MSS RX Data Path Configuration Set API（ml_mssDataPathConfig），改 API 用于设置 AWR2188 的 CSI2 引脚功能以及雷达原始 ADC 数据通过 CSI2 帧输出的格式。

3.1 CSI2 硬件相关配置

T_ML_MSS_DATAPATH_CFG 中的 c_HslfALaneConfig 与 w_LaneCfg 参数用于配置 AWR2188 的 CSI2 引脚功能。

c_HslfALaneConfig 参数用于使能 CSI2 单个或多个数据通道。为获得最大的 CSI2 数据吞吐，通常用户会使能所有数据通道。但若后端芯片支持的通道数有限，AWR2188 可以通过减少使能的通道数来配合使用。

w_LaneCfg 参数用于将 CSI2 通道与具体功能匹配，并设置各通道的极性。用户的硬件引脚连接设计和软件配置需要匹配，同时结合后端芯片的要求设置正确的通道极性，以获取正确的 CSI2 数据。

上一章节提到的 AWR2188 卫星雷达参考设计的 CSI2 连接，基于表 3-1 与表 3-2 所示的 CSI2 引脚功能配置。

**表 3-1. AWR2188 卫星雷达参考设计
c_HslfALaneConfig 设置示例**

Bit 位	通道匹配	设置	含义
BIT[0]	通道 0	1	使能通道 0
BIT[1]	通道 1	1	使能通道 1
BIT[2]	通道 2	1	使能通道 2
BIT[3]	通道 3	1	使能通道 3
BIT[7:4]	保留位	/	/

表 3-2. AWR2188 卫星雷达参考设计 w_LaneCfg 设置示例

参数	位	值	含义
通道 0 所在位置	BIT[2:0]	1	位置 1
通道 0 极性	BIT[3]	0	通道 0 的极性顺序：正->负
通道 1 所在位置	BIT[6:4]	2	位置 2
通道 1 极性	BIT[7]	0	通道 1 的极性顺序：正->负
通道 2 所在位置	BIT[10:8]	4	位置 4
通道 2 极性	BIT[11]	0	通道 2 的极性顺序：正->负
通道 3 所在位置	BIT[14:12]	5	位置 5
通道 3 极性	BIT[15]	0	通道 3 的极性顺序：正->负
时钟所在位置	BIT[18:16]	3	位置 3
时钟极性	BIT[19]	0	时钟极性顺序：正->负
保留	BIT[31:19]	/	保留

3.2 CSI2 输出数据内容配置

T_ML_MSS_DATAPATH_CFG 中的 c_RxInterleaveCtrl, c_HsiMode, z_HsiAChirpDataCfgLst 参数与 CSI2 输出数据内容/格式相关。

c_RxInterleaveCtrl 用于设置接收通道的交织模式控制。AWR2188 只支持非交织模式 (non-interleaved)，该参数相应设置为 1。下面给出非交织模式数据数据输出的示例，Rx0、Rx1、Rx2、 Rx3、 Rx4、 Rx5、 Rx6、 Rx7 分别表示不同的接收通道。接收通道后面的数字表示该通道采样点数。每个 chirp 的采样点数为 N+1，例如：

Rx00 Rx01 Rx02 Rx03.....Rx0N Rx10 Rx11 Rx12 Rx13.....Rx3N

c_HsiMode 用于指定 CSI2 数据输出的内容，正常的发波时使用 0xAA (传感器数据模式)。

表 3-3. c_HsiMode 介绍

值	描述	宏
0xA0U	测试序列数据模式	M_ML_MSS_DATAPATH_MODE_TEST_PATTERN
0xA5U	连续波 (CW) 数据模式	M_ML_MSS_DATAPATH_MODE_CW
0xAAU	传感器数据模式	M_ML_MSS_DATAPATH_MODE_SENSOR

z_HsiAChirpDataCfgLst 是 AWR2188 在传感器模式 (sensor mode) 下的配置表。该配置表用于指定每个 chirp 数据通过 CSI2 接口输出的具体形式。每个 CSI2 长包都有对应的链表 (Linked List) 条目描述，最多支持 16 个链表条目。每个链表条目的内容可以由用户指定，主要包括：

- 是否在 CSI2 数据包中包含 Hsync start 或者 Hsync end (即 CSI2 里的 line start/end 短包)；
- 是否包含 Long package header；
- 使用的虚拟通道号 (VC channel)；
- CSI2 上的数据格式，如 RAW8 (ADC 16 位)，RAW12 (ADC 12 位) 或 RAW14 (ADC 14 位)；
- CUBFF 的数据格式；
- 长包中的内容，例如，接收通道 (RX0 - RX7)，CP (chirp profile) 和 CQ (chirp quality)。

一般建议用户至少配置 8 个 z_HsiAChirpDataCfgLst 实例，用于指定 8 个接收通道 (RX) 数据的输出格式，当包含 CP 或 CQ 数据时，则需要添加额外实例。表 3-4 和 表 3-5 分给给出 16 位 ADC (含 CP) 和 12 位 ADC 的部分链表参考配置示例。

表 3-4. 16 位 ADC (包含 CP) 数据部分链表参考配置示例

chirp 链表	参数	位	值	含义
.z_HsiAChirpDataCfgLst[0]	c_LLConfig	0	1	使能链表
		2~1	1	使能行同步开始
		5~3	0	使用虚拟通道 0
		6	1	使能长包头
		7	1	输出长包的数据负载是 96bit 的倍数
	c_HsDataFormat	5~0	0x2A	RAW8
		7~6	0	CUBFF 数据格式是 16bit (ADC 数据为 16bit)
	c_ContentType		0	输出长包内容是 R0 接收到信号的 ADC 的数据
	h_NumDummySamples		0	填充数据长度为 0

表 3-4. 16 位 ADC (包含 CP) 数据部分链表参考配置示例 (续)

chirp 链表	参数	位	值	含义
.z_HsiAChirpDataCfgLst[7]	c_LLConfig	0	1	使能链表
		2~1	0	不使能行同步短包
		5~3	0	使用虚拟通道 0
		6	0	不使能长包头
		7	1	输出长包的数据负载是 96bit 的倍数
	c_HsDataFormat	5~0	0x2A	RAW8
		7~6	0	CUBFF 数据格式是 16bit (ADC 数据为 16bit)
	c_ContentType	Unit8	7	输出长包内容是 R7 接收到信号的 ADC 的数据
	h_NumDummySamples	Unit16	0	填充数据长度为 0
.z_HsiAChirpDataCfgLst[8]	c_LLConfig	0	1	使能链表
		2~1	3	使能行同步结束短包
		5~3	0	使用虚拟通道 0
		6	0	不使能长包头
		7	1	输出长包的数据负载是 96bit 的倍数
	c_HsDataFormat	5~0	0x2A	RAW8
		7~6	0	CUBFF 数据格式是 16bit (ADC 数据为 16bit)
	c_ContentType	Unit8	8	输出长包内容是 CP
	h_NumDummySamples	Unit16	0	填充数据长度为 0
c_AdcDataLen=M_ML_RSS_ADC_DATA_LEN_16_BITS				

表 3-5. 12 位 ADC 数据部分链表参考配置示例

chirp 链表	参数	位	值	含义
.z_HsiAChirpDataCfgLst[0]	c_LLConfig	0	1	使能链表
		2~1	1	使能行同步开始
		5~3	0	使用虚拟通道 0
		6	1	使能长包头
		7	1	输出长包的数据负载是 96bit 的倍数
	c_HsDataFormat	5~0	0x2C	RAW12
		7~6	2	CUBFF 数据格式是 12bit (ADC 数据为 12bit)
	c_ContentType		0	输出长包内容是 R0 接收到信号的 ADC 的数据
	h_NumDummySamples		0	填充数据长度为 0
.z_HsiAChirpDataCfgLst[7]	c_LLConfig	0	1	使能链表
		2~1	3	使能行同步结束短包
		5~3	0	使用虚拟通道 0
		6	0	不使能长包头
		7	1	输出长包的数据负载是 96bit 的倍数
	c_HsDataFormat	5~0	0x2C	RAW12
		7~6	2	CUBFF 数据格式是 12bit (ADC 数据为 12bit)
	c_ContentType	Unit8	7	输出长包内容是 R7 接收到信号的 ADC 的数据
	h_NumDummySamples	Unit16	0	填充数据长度为 0

表 3-5. 12 位 ADC 数据部分链表参考配置示例 (续)

chirp 链表	参数	位	值	含义
c_AdcDataLen=M_ML_RSS_ADC_DATA_LEN_12_BITS				

AWR2188 的 CSI2 输出配置灵活，能够更好地适配不同的后端芯片，例如加串器，处理器等。如果后端芯片对 CSI2 帧的每行数据大小有限制，用户可以将一个 chirp 的数据分成两行或者多行输出，以降低少每行数据量，确保后端芯片能够正常接收。每个长包会产生约 3us 的 CSI 协议开销。将 chirp 数据分多行输出时，需要考虑该开销，适当延长 chirp idle time (chirp 空闲时间)。表 3-6 展示了将一个 chirp 的 8 个接收通道的数据通过两行输出的配置方案，在这个方案中，Rx0 至 Rx3 的数据为一行，Rx4 至 Rx7 的数据为额外的一行。

表 3-6. 两行输出一个 chirp 数据 (16 位 ADC) 的部分参考配置示例

chirp 链表	参数	位	值	含义
.z_HsiAChirpDataCfgLst[0]	c_LLConfig	0	1	使能链表
		2~1	1	使能行同步开始
		5~3	0	使用虚拟通道 0
		6	1	使能长包头
		7	1	输出长包的数据负载是 96bit 的倍数
	c_HsDataFormat	5~0	0x2A	RAW8
		7~6	0	CUBFF 数据格式是 16bit (ADC 数据为 16bit)
	c_ContentType		0	输出长包内容是 R0 接收到信号的 ADC 的数据
.z_HsiAChirpDataCfgLst[3]	c_LLConfig		0	填充数据长度为 0
		0	1	使能链表
		2~1	3	使能行同步结束短包
		5~3	0	使用虚拟通道 0
		6	0	不使能长包头
		7	1	输出长包的数据负载是 96bit 的倍数
	c_HsDataFormat	5~0	0x2A	RAW8
		7~6	0	CUBFF 数据格式是 16bit (ADC 数据为 16bit)
.z_HsiAChirpDataCfgLst[4]	c_ContentType	Unit8	3	输出长包内容是 R3 接收到信号的 ADC 的数据
	h_NumDummySamples	Unit16	0	填充数据长度为 0
	c_LLConfig	0	1	使能链表
		2~1	1	使能行同步开始
		5~3	0	使用虚拟通道 0
		6	1	使能长包头
		7	1	输出长包的数据负载是 96bit 的倍数
	c_HsDataFormat	5~0	0x2A	RAW8
		7~6	0	CUBFF 数据格式是 16bit (ADC 数据为 16bit)
	c_ContentType		4	输出长包内容是 R4 接收到信号的 ADC 的数据
	h_NumDummySamples		0	填充数据长度为 0

表 3-6. 两行输出一个 chirp 数据 (16 位 ADC) 的部分参考配置示例 (续)

chirp 链表	参数	位	值	含义
.z_HsiAChirpDataCfgLst[7]	c_LLConfig	0	1	使能链表
		2~1	3	使能行同步结束短包
		5~3	0	使用虚拟通道 0
		6	0	不使能长包头
		7	1	输出长包的数据负载是 96bit 的倍数
	c_HsDataFormat	5~0	0x2A	RAW8
		7~6	0	CUBFF 数据格式是 16bit (ADC 数据为 16bit)
	c_ContentType	Unit8	7	输出长包内容是 R7 接收到信号的 ADC 的数据
	h_NumDummySamples	Unit16	0	填充数据长度为 0
c_AdcDataLen=M_ML_RSS_ADC_DATA_LEN_16_BITS				

4 CSI2 输出数据格式实例

4.1 CP 数据格式

在 AWR2188 的 CSI2 接口上，除了输出 ADC 数据外，还可以同步输出 CP (chirp profile)，其中包含 chirp 序号，子帧序号，帧数等信息。表 4-1 给出了 ADC 输出设置为 16 位时候的 CP 数据格式。

表 4-1. CP 数据格式 (16 位 ADC)

	16 位																16 位								
位->	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	15~8	7	6	5	4	3	2	1	0
CP 寄存器 0	填充			Chirp 序号[16:27]													填充	Profile[2:7]					填充		
CP 寄存器 1	填充								子帧序号								填充	CSI Identifier							
CP 寄存器 2	填充								Burst 序号字节 1								填充	Burst 序号字节 0							
CP 寄存器 3	填充								帧序号字节 1								填充	帧序号字节 0							
CP 寄存器 4	填充								帧序号字节 3								填充	帧序号字节 2							
CP 寄存器 5	填充								保留								填充	接收通道使能屏蔽							
CP 寄存器 6	填充								合成器线性误差字节 1								填充	合成器线性误差字节 0							
CP 寄存器 7	填充								合成器线性误差字节 3								填充	合成器线性误差字节 2							
CP 寄存器 8	填充								保留								填充	保留							
CP 寄存器 9	填充								保留								填充	保留							

当用户设定的 AWR2188 的 ADC 数据长度为 12 位时，CP 数据会和 16 位的 ADC 数据时候的 CP 数据稍有不同，具体如 表 4-2 所示。

表 4-2. CP 数据格式 (12 位 ADC)

	12 位												12 位												
位->	11	10	9	8	7	6	5	4	3	2	1	0	11	10	9	8	7	6	5	4	3	2	1	0	
CP 寄存器 0	Chirp 序号[16:27]												填充				Profile[2:7]							填充	
CP 寄存器 1	填充				子帧序号								填充				CSI Identifier								
CP 寄存器 2	填充				Burst 序号字节 1								填充				Burst 序号字节 0								
CP 寄存器 3	填充				帧序号字节 1								填充				帧序号字节 0								
CP 寄存器 4	填充				帧序号字节 3								填充				帧序号字节 2								
CP 寄存器 5	填充				保留								填充				接收通道使能屏蔽								
CP 寄存器 6	填充				合成器线性误差字节 1								填充				合成器线性误差字节 0								
CP 寄存器 7	填充				合成器线性误差字节 3								填充				合成器线性误差字节 2								

表 4-2. CP 数据格式 (12 位 ADC) (续)

	12 位		12 位	
CP 寄存器 8	填充	保留	填充	保留
CP 寄存器 9	填充	保留	填充	保留

4.2 CQ 数据格式

除了 CP 数据外，AWR2188 还可以伴随 ADC 一起输出 chirp 质量的数字前端 (DFE) 的统计数据，以及 ADC 数据饱和的统计。表 4-3 和 表 4-4 分别是设置 ADC 为 16 位和 12 位时候的 CQ 数据格式。

表 4-3. CQ 数据格式 (16 位 ADC)

地址-->	16 位	16 位	16 位	16 位	16 位	16 位	16 位	16 位	
数字前端 ADC 饱和和计 数累积数据	接收通道 1	接收通道 2	接收通道 3	接收通道 4	接收通道 5	接收通道 6	接收通道 7	接收通道 8	
采样数据之 和	接收通道 1		接收通道 2		接收通道 3		接收通道 4		
	接收通道 5		接收通道 6		接收通道 7		接收通道 8		
采样数据幅 度之和	接收通道 1		接收通道 2		接收通道 3		接收通道 4		
	接收通道 5		接收通道 6		接收通道 7		接收通道 8		
采样数据幅 度差之和	接收通道 1		接收通道 2		接收通道 3		接收通道 4		
	接收通道 5		接收通道 6		接收通道 7		接收通道 8		
	128 位								

表 4-4. Q 数据格式 (12 位 ADC)

地址-->	12 位	12 位	12 位	12 位	12 位	12 位	12 位	12 位	
数字前端 ADC 饱和和计 数累积数据	接收通道 1	接收通道 2	接收通道 3	接收通道 4	接收通道 5	接收通道 6	接收通道 7	接收通道 8	
采样数据之 和	接收通道 1		接收通道 2		接收通道 3		接收通道 4		
	接收通道 5		接收通道 6		接收通道 7		接收通道 8		
采样数据幅 度之和	接收通道 1		接收通道 2		接收通道 3		接收通道 4		
	接收通道 5		接收通道 6		接收通道 7		接收通道 8		
采样数据幅 度差之和	接收通道 1		接收通道 2		接收通道 3		接收通道 4		
	接收通道 5		接收通道 6		接收通道 7		接收通道 8		
	96 位								

4.3 CSI2 传感器模式输出数据格式实例

AWR2188 支持 12 位 / 14 位 / 16 位 ADC 数据，不同位宽的 ADC 数据在 CSI2 上输出有所差异。表 13 以 12 位 ADC 为例，展示在 CSI2 上输出一帧 ADC 数据，该帧有 1024 个采样点，1024 个 chirp 和包含 8 个接收通道数据，CP 信息的示例。用户需要注意 CSI2 上原始 ADC 数据和后端芯片存储数据可能不完全一致。部分处理器接收到 12 位数据仍以 12 位存储。而另一些处理器会使用 2 个字节 (即 16 位) 来保存 12 位数据。

表 4-5. 传感器模式输出数据格式实例 (12 位 ADC)

大小 (位)	CSI2 数据内容
12288	12 chirp 0 接收通道 0 采样点 1
	12 chirp 0 接收通道 0 采样点 2
	12 chirp 0 接收通道 0 采样点 3
	12 chirp 0 接收通道 0 采样点 4
	
	12 chirp 0 RX0 Sample 1024
12288	chirp 0 接收通道 1 采样点 1~1024
12288	chirp 0 接收通道 2 采样点 1~1024
12288	chirp 0 接收通道 3 采样点 1~1024
12288	chirp 0 接收通道 4 采样点 1~1024
12288	chirp 0 接收通道 5 采样点 1~1024
12288	chirp 0 接收通道 6 采样点 1~1024
12288	chirp 0 接收通道 7 采样点 1~1024
240	chirp 0 CP 数据
...	
12288	12 chirp 1023 接收通道 0 采样点 1
	12 chirp 1023 接收通道 0 采样点 2
	12 chirp 1023 接收通道 0 采样点 3
	12 chirp 1023 接收通道 0 采样点 4
	
	12 chirp 1023 接收通道 0 采样点 1024
12288	chirp 1023 接收通道 1 采样点 1~1024
12288	chirp 1023 接收通道 2 采样点 1~1024
12288	chirp 1023 接收通道 3 采样点 1~1024
12288	chirp 1023 接收通道 4 采样点 1~1024
12288	chirp 1023 接收通道 5 采样点 1~1024
12288	chirp 1023 接收通道 6 采样点 1~1024
12288	chirp 1023 接收通道 7 采样点 1~1024
240	chirp 1023 CP 数据

4.4 CSI2 在连续波 (CW) 模式下输出数据格式实例

前文所述的 CSI2 ADC 数据输出均基于普通发波模式。当用户使能 CW (continuous wave) 发波时，仍可输出 CW 的 ADC 数据，但仅产生单帧 CSI2 数据。每行数据会有 8*ADC 位宽的行标志。对应位宽的行标志长度：

- 16 位 ADC：行标志长度为 128 位
- 12 位 ADC：行标志为 96 位

CW 模式下的输出数据格式取决于所配置的参数。以下示例展示了在 CW 模式下输出 ADC 数据时的参数设置方案。相应 CSI2 输出的数据请参考 表 4-6。

```

C_AdcMode=0, //ADC 全速模式
.C_SamplingRateSel = 30, //(53.33 msp/s 采样率)
.C_AdcDataLen = M_ML_RSS_ADC_DATA_LEN_12_BITS,
.C_HsiMode=M_ML_MSS_DATAPATH_MODE_CW,
.Z_CwTestModeCfg.h_NumTestSamplesPerLine = 2048,
.Z_CwTestModeCfg.w_NumTestLines = 1024,
.Z_CwTestModeCfg.c_LineVcConfig = M_ML_MSS_DATAPATH_VC_0,
.Z_CwTestModeCfg.c_HsDataFormat = ((M_ML_MSS_LNG_PKT_DATA_FMT_12_BIT) | \
(M_ML_MSS_CBUFF_DATA_FMT_12_BIT <<M_ML_MSS_DATAPATH_CBUFF_DATA_FMT_POS) ),
.Z_CwTestModeCfg.c_HsiArxEnable = 0xFFU,

```

```
.C_HsIfALaneConfig = 0xFU,
.C_DataRate = M_ML_MSS_DATAPATH_RATE_1500_MBPS,
```

表 4-6. CW 模式输出数据格式实例

大小 (位)	CSI2 数据内容
8*12	行标志
24576	chirp 0 接收通道 0 采样点 1~2048
24576	chirp 0 接收通道 1 采样点 1~2048
24576	chirp 0 接收通道 2 采样点 1~2048
24576	chirp 0 接收通道 3 采样点 1~2048
24576	chirp 0 接收通道 4 采样点 1~2048
24576	chirp 0 接收通道 5 采样点 1~2048
24576	chirp 0 接收通道 6 采样点 1~2048
24576	chirp 0 接收通道 7 采样点 1~2048
...	
96	行标志
24576	chirp 1023 接收通道 0 采样点 1~2048
24576	chirp 1023 接收通道 1 采样点 1~2048
24576	chirp 1023 接收通道 2 采样点 1~2048
24576	chirp 1023 接收通道 3 采样点 1~2048
24576	chirp 1023 接收通道 4 采样点 1~2048
24576	chirp 1023 接收通道 5 采样点 1~2048
24576	chirp 1023 接收通道 6 采样点 1~2048
24576	chirp 1023 接收通道 7 采样点 1~2048

5 总结

本文系统介绍了 AWR2188 CSI2 的关联引脚、硬件连线方式以及不同模式下的软件配置。通过上述内容章节，为 AWR2188 用户提供全面的 CSI2 参考文档，帮助用户深入理解并快速实现所需的数据输出，加速产品开发进程。

6 参考文献

1. [AWR2188 数据手册](#)
2. [AWR2188 卫星雷达参考设计](#)
3. AWR2188 Interface control API 文档

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月