

Manu Chang
Given Ding

摘要

TPS54561 是一款广泛使用的高输入电压降压转换器。本文解析了应用过程中的两个问题。第一个问题里 FB 引脚波形上看到的尖峰是由测量时候的辐射耦合引起，属正常现象。第二个问题在实际使用中，当 SW 节点具有较高压摆率时，意外的高频噪声可能发生耦合，导致 BOOT 电容意外充电，进而引起输出电压随时间逐渐升高以及额外功耗。本文描述了该问题的原因及可能的解决方案。

内容

1 TPS54561 简介.....	2
2 FB 引脚的过冲与下冲.....	3
3 自举充电电路机制.....	5
4 Cboot 过充问题及解决方案.....	7
5 结论.....	9
6 参考文献.....	9

插图清单

图 1-1. TPS54561 模块框图.....	2
图 2-1. FB 波形 (Vin=36V , Vout=5V , Iout=3A)	3
图 2-2. 探头朝向电感时的 FB 波形.....	3
图 2-3. 探头平放朝向电路板时的 FB 波形.....	3
图 2-4. 用金属板屏蔽连接至 SW 节点的元件.....	4
图 2-5. FB 节点变为无任何过冲和欠冲的平坦波形.....	4
图 3-1. TPS54561 自举电容模块框图.....	5
图 3-2. TPS54561 自举电路内部充电路径.....	6
图 4-1. 45Vin、5Vout、3.5A 负载下 BOOT-SW 正常行为波形.....	7
图 4-2. 45Vin、5Vout、3.5A 负载下 BOOT-SW 升至 8V 的波形.....	8
图 4-3. 避免 BOOT-SW 意外过充的解决方案.....	8

1 TPS54561 简介

TPS54561 是一款 60V、5A 集成高侧 MOSFET 的降压稳压器。该器件可承受符合 ISO 7637 标准、高达 65V 的负载突变脉冲。器件采用电流模式控制，可减少输出电容并简化外部频率补偿。低纹波脉冲跳跃模式可将空载供电电流降至 152 μA 。当使能引脚拉低时，关断供电电流降至 2 μA 。器件内部集成了锁相环 (PLL)，连接至 RT/CLK 引脚，可将功率开关导通与外部时钟信号的下降沿同步。该器件具备 UVLO、逐周期电流限制、频率折返及热关断保护功能。本器件广泛应用于 12V、24V 及 48V 的工业、汽车和通信电源系统，如 RRU、路由器等。官网还提供 Webench 设计工具以辅助设计。[1]

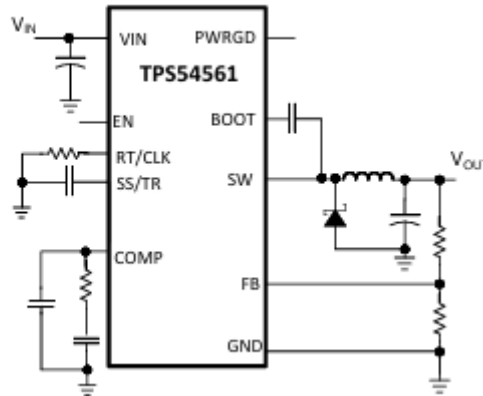


图 1-1. TPS54561 模块框图

以下几点需要注意：

1. RT 电阻频率检测在启动后不锁定。因此，当客户在器件启动后更改 RT 电阻时，将会改变其工作频率。
RT/CLK 引脚对噪声敏感，RT 电阻应尽量靠近 IC 放置，并以最短走线进行布线。
2. EN/Vin 时序要求。EN 到 VIN 之间存在等效二极管，若客户需要特殊时序要求（例如 EN 高于 Vin），建议在 EN 信号串联一个 10k Ω 电阻，以防止电流灌入 EN 引脚。
3. 虽然数据手册未明确说明，但该器件支持预偏置启动。

2 FB 引脚的过冲与下冲

在 EVM 测试过程中，FB 引脚出现过冲和欠冲现象，测试使用探头加地线环测量方式，如下所示。这一现象较为奇特，因为 FB 的唯一功能是作为内部误差放大器的输入，而 Vout 的震荡频率与 FB 引脚不同。

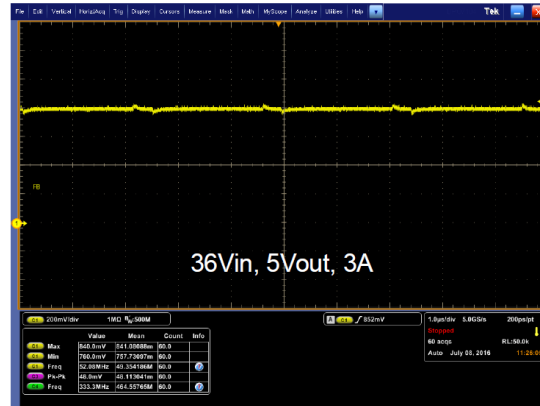


图 2-1. FB 波形 (Vin=36V , Vout=5V , Iout=3A)

将探头分别朝向电感和平放至电路板进行对比测量，可以发现：

- 测试结果表明，探头平放朝向电路板时，过冲和欠冲幅度更小。
- 这进一步证实了辐射耦合是根本原因。

不同探头位置对尖峰的影响

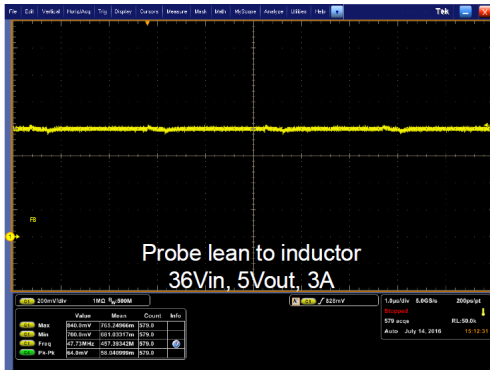


图 2-2. 探头朝向电感时的 FB 波形

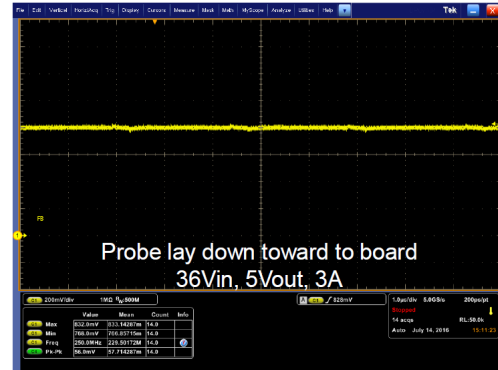


图 2-3. 探头平放朝向电路板时的 FB 波形

在探头与电感/续流二极管之间放置一块大金属板作为屏蔽，FB 节点上的过冲和欠冲将不再出现。

添加屏蔽后 FB 上几乎无尖峰

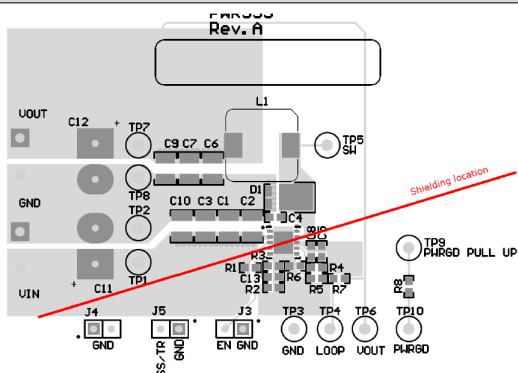


图 2-4. 用金属板屏蔽连接至 SW 节点的元件

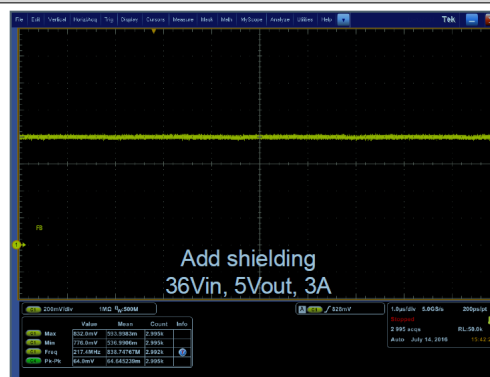


图 2-5. FB 节点变为无任何过冲和欠冲的平坦波形

综上所述，FB 引脚上的尖峰属于正常现象，由 SW 的辐射耦合引起，在 EVM 板测试过程中无需担忧。

3 自举充电电路机制

TPS54561 采用传统自举电路驱动高侧 FET，框图如 图 3-1 所示。

作为降压拓扑中的主要开关元件，高侧 MOSFET 需要一个相对于 SW 节点高于栅极阈值电压 V_{th} 的驱动电压，才能导通并传递能量。由于 SW 节点在开关过程中处于浮动状态，需要 BOOT 充电拓扑为高侧 MOSFET 提供静态驱动电压。

如 图 3-1 所示的降压转换器 (TPS54561) 简化内部框图及原理图所示，TPS54561 集成了自举电压稳压器。BOOT 与 SW 引脚之间的小电容为高侧 MOSFET 提供栅极驱动电压。当高侧 MOSFET 关断且外部低侧二极管导通时，BOOT 电容被充电。当输入输出压差较低时，若 BOOT 到 SW 引脚电压大于 2.1V，TPS54561 的高侧 MOSFET 将以 100% 占空比运行。当 BOOT 到 SW 的电压降至 2.1V 以下时，高侧 MOSFET 关断，集成的低侧 MOSFET 将 SW 拉低以给 BOOT 电容充电。为降低在高输出电压下小型低侧 MOSFET 的损耗，当输出电压达到 24V 时该功能被禁用，当输出电压降至 21.5V 时重新启用。

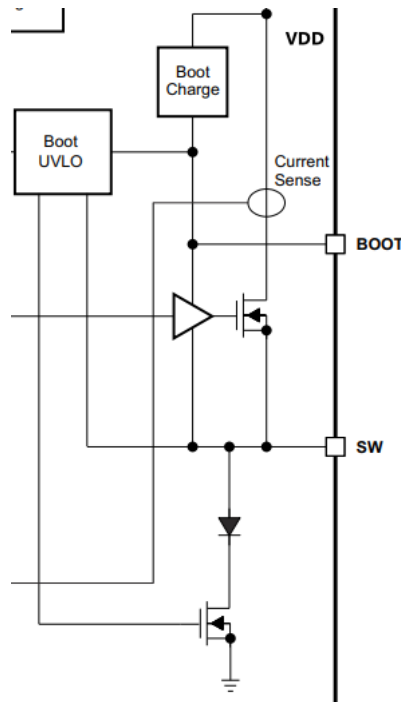


图 3-1. TPS54561 自举电容模块框图

BOOT 充电电路内部简化如 图 3-2 所示。当高侧 MOSFET 关断且外部低侧二极管导通时，PMOS 导通，电流经由 PMOS 流向 BOOT。栅源之间的齐纳二极管提供稳定的负 V_{gs} 电压，同时限制充电电流。从 BOOT 到 SW 的钳位电路有助于防止 BOOT 电容过压。在正常充电过程中，一旦 BOOT 到 SW 电压达到约 6.5V，PMOS 将关断以避免 BOOT 电压过充。

相反，若电容电压低于驱动高侧 MOSFET 所需的最低电压，栅极驱动将被关断，充电 PMOS 导通，从 Vdd 对 BOOT 电容充电，直至电容充电完成。

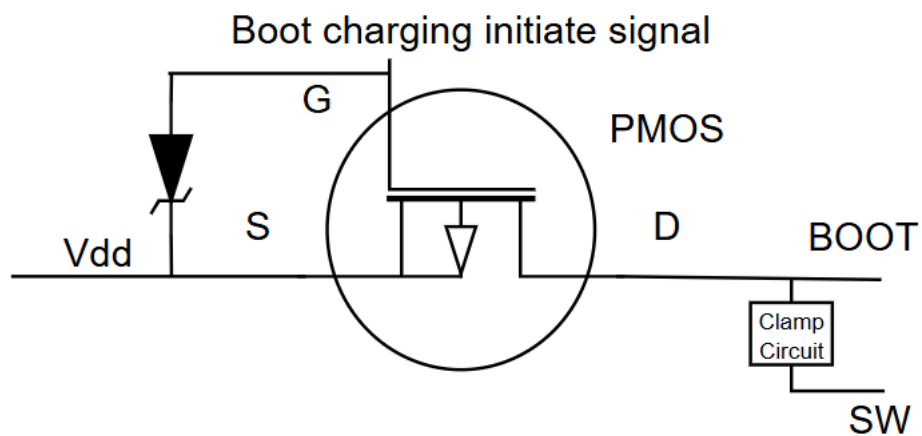


图 3-2. TPS54561 自举电路内部充电路径

4 Cboot 过充问题及解决方案

如上所述，器件内部具有钳位电路和控制逻辑，以防止 BOOT 电容过充并降低对器件及整体电路的风险。然而在实际使用中，SW 节点上的外部噪声或开关时 SW 节点的极高压摆率仍可能耦合至 BOOT 充电路径中 PMOS 的栅极。特别是当 SW 节点压摆率较高时，可能导致 BOOT 电容在意外时刻以不受控的大电流被充电。当开关节点下降过快时，该瞬态将耦合至充电 PMOS 的栅极。若图 3-2 中的齐纳二极管响应不够快速，无法钳住栅极电压，PMOS 将以高源极至栅极电压导通，以较大电流对输出进行不受控的充电。

一旦 Cboot 电容电压超过钳位电路阈值，有可能触发内部钳位 BJT 的骤回 (snapback)，从 Vdd 引入大电流，造成额外功耗，可能使 VIN 的 IQ 增加至 60mA。

正常与异常 BOOT-SW 电压波形如图 4-1 和图 4-2 所示。在 45Vin、5Vout、3.5A 负载条件下，正常情况下 BOOT-SW 电压不会超过 8V，因为一旦充电超过特定阈值（约 6.5V），器件将停止对 BOOT 电容充电以限制 BOOT-SW 电压。然而从图 4-2 可见，当低侧二极管寄生电容极小且 SW 节点压摆率较高时，PMOS 的栅极将在意外时刻以不受控方式被触发导通。经过一段时间此类运行后，BOOT-SW 电压可过充至 8V，触发钳位电路的骤回。一旦 BOOT-SW 电压高到足以触发内部钳位电路，可能导致额外电流和功耗，严重影响整个系统效率。

此行为可能在 SW 节点压摆率极高且负载电流足够大（大于 1.5A）时发生。耦合至器件的噪声量取决于 SW 节点压摆率及负载电流幅值的综合作用。



图 4-1. 45Vin、5Vout、3.5A 负载下 BOOT-SW 正常行为波形



图 4-2. 45Vin、5Vout、3.5A 负载下 BOOT-SW 升至 8V 的波形

噪声可耦合至自举充电 FET 部分，若 SW 节点压摆率足够高，可导致自举电压进一步升高。这将造成 BOOT-SW 电压异常偏高，原因是 BOOT 在意外时刻被充电。长期来看，BOOT 电压将持续上升，直至触发内部 BJT 钳位，由 Vin 驱动电流造成额外功耗。可采用以下两种方法避免此额外功耗：

1. **控制 SW 节点压摆率**：如上所述，低侧二极管寄生电容过小可能导致压摆率过高，耦合至内部 PMOS 栅极并触发 BOOT 充电电路。根据仿真结果，寄生电容约为 1nF 或以上的低侧二极管不会产生如此高的压摆率，从而避免此类问题。压摆率应控制在 3V/ns 以下，以避免高频噪声耦合。
2. **BOOT 电容并联电阻**：为避免内部 PMOS 意外导通时 BOOT 电压持续上升，可在 BOOT 电容两端并联一个电阻作为阻性负载，耗散过充电压并将 BOOT 电压降回正常范围。根据仿真和实验结果，推荐并联 5kΩ 或更小阻值的电阻，足以应对 SW 节点压摆率高于 3V/ns 的情况。

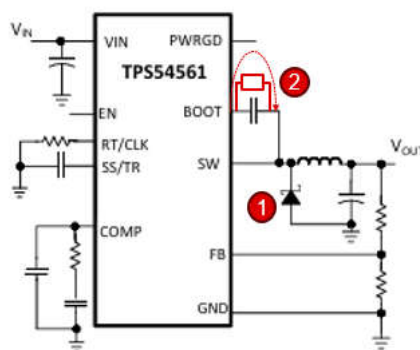


图 4-3. 避免 BOOT-SW 意外过充的解决方案

5 结论

本文中提到的两个问题里面 **FB** 引脚上的尖峰主要是由于测试的方式引起，在测试时应当留意 **SW** 或者其他同一个板上的高频信号的辐射耦合，从而能够更好的屏蔽测试过程引入的干扰，更好地观测器件真实的使用情况。

而由于低侧二极管的选型及整体电路设计不同，**BOOT** 电容意外充电的问题很少出现。但在设计时了解此问题是有益的，以便将 **BOOT** 电压保持在正常范围内，使器件可以长时间使用。尤其在选择低侧二极管时，具有快速恢复时间和较小寄生电容的二极管在布局中可能导致压摆率高于 3V/ns ，进而引起自举电容过充，导致效率降低和静态电流增大。只要自举电压无意外过充的情况，**TPS54561** 的可靠性可以支持长期正常工作。

6 参考文献

[1] [TPS54561 Datasheet, SLVSB01, Texas Instruments.](#)

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月