

## Application Note

## 使用 TPS65219 为 i.MX 8M Plus 供电



## Power Management IC (PMIC)

## 摘要

本应用手册介绍为 i.MX 8M Plus 处理器和主要外设供电的 TPS65219 电源管理 IC (PMIC) 的全套功能。本文档中所述的供电网络 (PDN) 可用于指导如何将 TPS65219 电源管理 IC (PMIC) 集成到工业应用来为 NXP™ i.MX 8M 处理器供电。提供了示例电源图，以协助执行设计过程。如有任何问题或需要技术支持，请访问 [电源管理 E2E 设计支持论坛](#)。

## 内容

1 引言.....	2
2 供电网络 (PDN).....	2
2.1 TPS652190C 电源轨配置.....	2
2.2 LP87334F 电源轨配置.....	2
2.3 为 i.MX 8M Plus 和 DDR4 供电.....	4
2.4 为 i.MX 8M Plus 和 LDDR4 供电.....	5
2.5 PMIC 数字配置.....	6
2.6 上电序列.....	7
2.7 下电序列.....	8
3 支持 i.MX 8M Plus 低功耗模式.....	9
4 PMIC 原理图示例.....	12
5 TPS6521905 用户可编程版本.....	13
6 总结.....	14
7 参考资料.....	14

## 商标

NXP™ is a trademark of NXP B.V.

ARM® is a registered trademark of Arm Limited.

所有商标均为其各自所有者的财产。

## 1 引言

本应用手册为 i.MX 8M Plus 处理器，以及系统中的存储器和外部外设提供了参考电源设计。为此类处理器供电需满足各种要求，例如充足的电流余量、严格的瞬变要求，以及许多可完全控制以实现上电和断电时序的电源轨。TPS65219 是德州仪器 (TI) 开发的成本和空间优化设计。该电源管理 IC (PMIC) 具有灵活的模拟和数字资源，经配置可为具有不同电源要求的处理器和 SoC 供电。出厂时编程的可订购器件型号 (OPN) 附带默认的非易失性存储器 (NVM) 设置，以支持特定的用例。TPS65219 PMIC 还具有用户可编程版本，此版本默认情况下禁用所有电源轨，允许客户针对特定输出电压、序列等对自定义 NVM 设置进行编程。在需要时，可以将 TPS65219 PMIC 与其他 PMIC 结合使用，实现多 PMIC 设计，也可以与外部分立式 IC 结合使用。可以将 TPS65219 GPIO 配置为控制电源设计中外部 IC 的启用/禁用。

i.MX 8M Plus™ 处理器需要能够为以下主域供电的电源设计：VDD\_ARM (用于四核 A53)、VDD\_SOC (用于 SoC 逻辑、DRAM 控制器、GPU 和 VPU 控制器)、NVCC\_3V3 (用于 3.3V IO)、NVCC\_1V8 (用于 1.8V IO)、NVCC\_DRAM (DRAM IO)、VDDA (1.8V 模拟) 和 NVCC\_SNVs (SNVs/RTC IO 为 1.8V)。根据应用要求，可能需要额外的电源，例如 NVCC\_SD2 (SDHC2 接口电源)。本应用手册介绍了使用 TPS65219+LP8733 PMIC 为 i.MX 8M Plus 和 DDR4 供电的多 PMIC 设计。对于 LPDDR4，将 TPS65219 与分立式降压稳压器结合使用。

### 备注

最终用户负责验证 NVM 设置是否能确保系统的正确使用，包括任何安全影响。本文档不提供有关器件的电气特性或功能的信息。有关这些信息和完整的寄存器映射，请参阅相应的器件数据表。如果任何用户指南、应用手册或其他参考资料之间存在任何不一致的地方，应以数据表规格为准。

## 2 供电网络 (PDN)

本节详细介绍如何将 TPS652190C 和 LP87334F 电源连接到处理器电压域和外围设备。除 VDD\_SOC 之外的所有 i.MX 8M Plus 电源域均由主 PMIC (TPS65219) 供电。如果需要，可以用外部 0.85V 降压稳压器替换辅助 PMIC (LP8733)。uSD 卡和以太网 PHY 等一些外部外设是可选的，最终产品可能不需要这些外设。例如，这些外围设备包含在 PDN 中。参考 PDN 具有 3.3V 输入电源，并使用外部 3.3V 电源开关将 3.3V 前置稳压器连接到处理器 3.3V IO 电压域。除配置为负载开关或旁路的 PMIC 电源轨外，所有 PMIC 电源轨均可由 5V 或 3.3V 供电。

### 备注

TPS652190C 是工厂编程的器件，TPS6521905 是用户可编程的器件。

### 2.1 TPS652190C 电源轨配置

- 三个降压转换器 (Buck1、Buck2、Buck3) 支持动态电压调节，分别用于为 VDD\_ARM、NVCC\_DRAM 和 NVCC\_1.8V (1.8V IO) 供电。使用 DDR4 时，Buck2 配置为 1.2V；使用 LPDDR4 时，配置为 1.1V。
- LDO1 配置为旁路模式，为 SD 卡接口供电。该 LDO 的输出电压由 VSEL\_SD 数字引脚设置。VSEL\_SD 上的外部下拉电阻最初将输出电压设置为 3.3V。上电序列完成后，处理器可以将 VSEL\_SD 设置为高电平，从而根据 SD 规格选择高速卡运行所需的 1.8V 电平。该旁路配置允许控制 3.3V 至 1.8V 范围内的 LDO1 电压，而无需建立 I2C 通信。LDO1 上的旁路配置需要将输入电源引脚 (PVIN\_LDO1) 连接到 3.3V。
- LDO2 配置为负载开关，用于为 uSD 卡插槽供电。由于该电源轨配置为开关，因此需要 3.3V 输入电源才能输出 3.3V 电压。
- LDO3 配置为具有 1.8V 输出电压的标准 LDO，用于为 NVCC\_SNVs 供电，适用于不使用 SNVs 低功耗模式的应用。该电源轨首先在上电序列中启用。
- LDO4 是一款低噪声 LDO，用于为 1.8V 模拟域供电。

### 备注

有关默认 TPS652190C 寄存器设置的详细说明，请参阅技术参考手册 [SLVUCV3](#)

### 2.2 LP87334F 电源轨配置

- Buck1 和 Buck2 采用多相配置，以支持 VDD\_SOC 所需的更高电流。该 PMIC 电源轨为 SoC 逻辑、DRAM 控制器、GPU 和 VPU 控制器 (VDD\_SOC、VDD\_VPU、VDD\_GPU、VDD\_DRAM) 供电。

- LDO1 和 LDO2 用于外设。它们配置为输出 2.5V 电压，可用于为 DDR4 内存的 VPP 电源轨和以太网 PHY 的 2.5V 电源轨供电。

**备注**

有关默认 TPS652190C 寄存器设置的详细说明，请参阅技术参考手册 [SNVU881](#)

**表 2-1. 供电网络 (PDN)**

PMIC	存储器类型	供电网络 (PDN)
TPS652190C + LP87334F	DDR4	<a href="#">节 2.3</a>
TPS65219xx + 0.85V 分立式降压稳压器	LPDDR4	<a href="#">节 2.4</a>
TPS6521905 用户可编程的 PMIC	不限	<a href="#">节 5</a>

### 2.3 为 i.MX 8M Plus 和 DDR4 供电

本节介绍为 i.MX 8M Plus、LPDDR4 和外设供电的 TPS652190C 和 LP87334F。

#### 备注

请参阅节 3，了解有关如何修改此 PDN 以支持 SNVS 低功耗模式的更多信息。

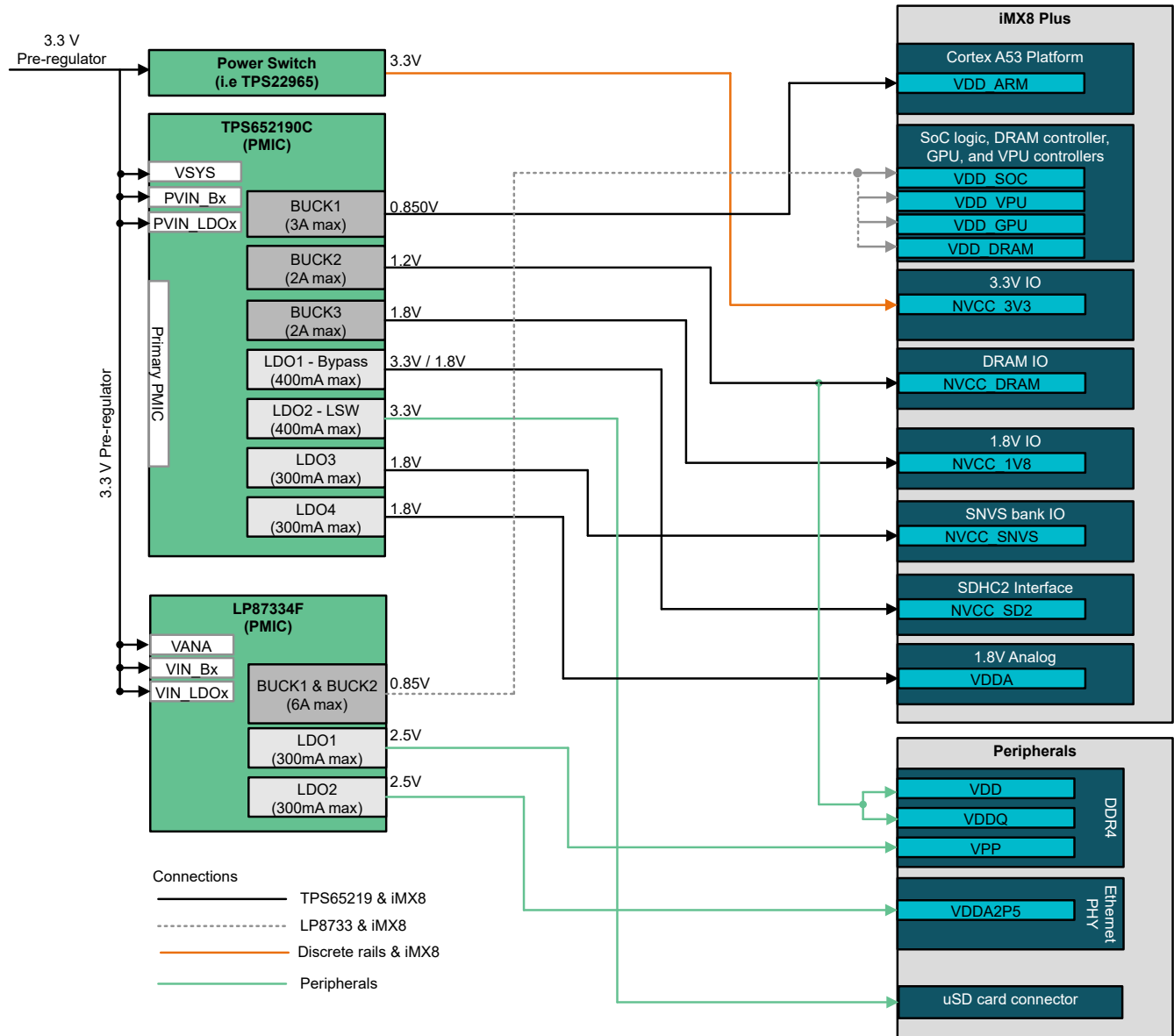


图 2-1. TPS652190C 为 i.MX 8M Plus 和 DDR4 供电

## 2.4 为 i.MX 8M Plus 和 LDDR4 供电

本节展示了一个示例，说明 TPS6521905 PMIC 和 0.85V 分立电源开关如何为 i.MX 8M Plus、DDR4 和外设供电。TPS6521905 是一款用户可编程的 PMIC，默认情况下禁用所有电源轨，并且可以进行自定义以满足不同的用例要求。

### 备注

请参阅节 3，了解有关如何修改此 PDN 以支持 SNVS 低功耗模式的更多信息。

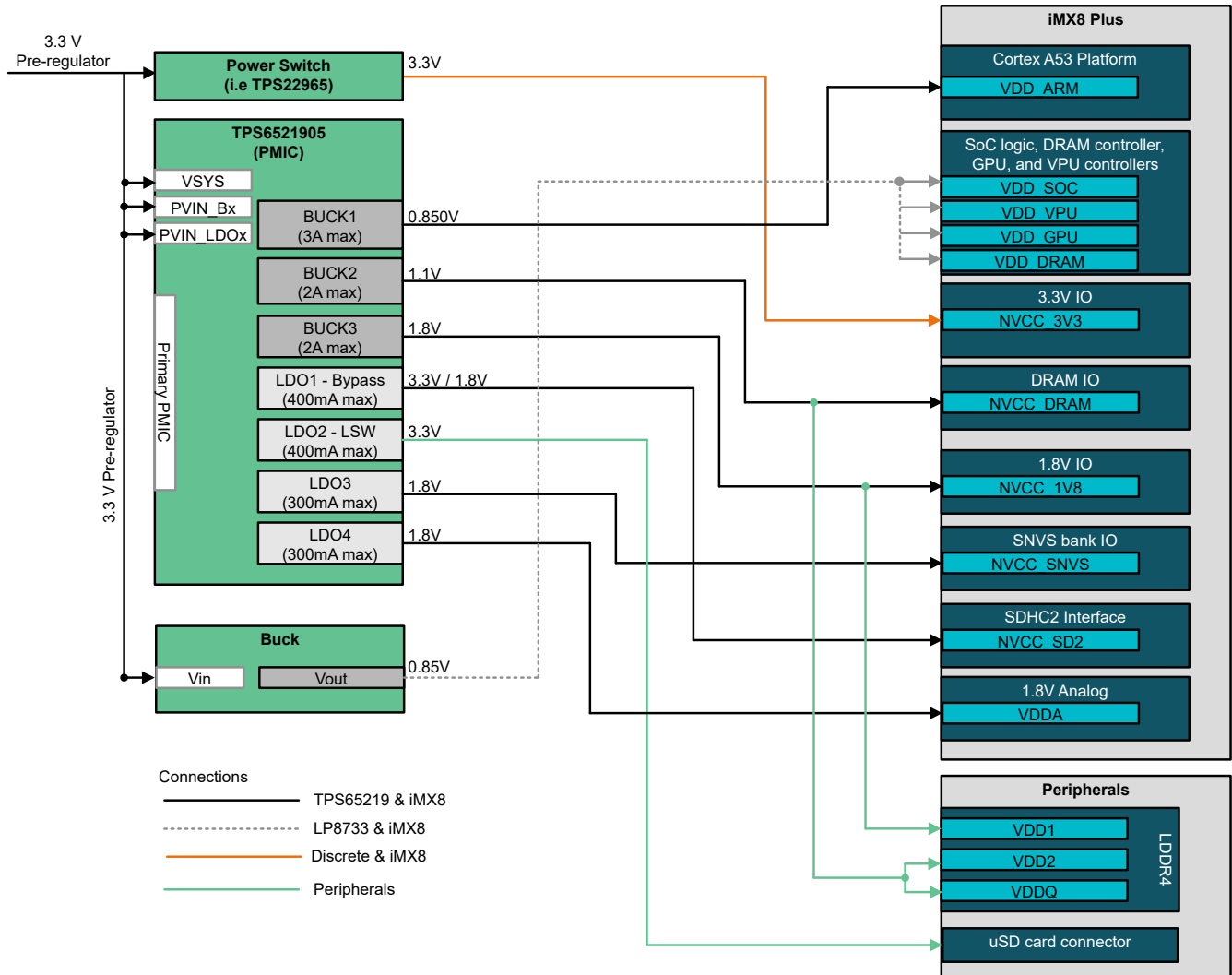


图 2-2. 为 i.MX 8M Plus 和 LPDDR4 供电

## 2.5 PMIC 数字配置

本节介绍 TPS652190C 和 LP87334F 数字引脚的配置。

表 2-2. TPS652190C 数字引脚

	引脚名称	功能	极性/运行
输入	VSEL_SD	设置 LDO1 输出电压	低电平：LDO1 = 3.3V ( 要求 PVIN_LDO1=3.3V ) 高电平：LDO1 = 1.8V
	MODE/STBY	开关模式选择	低电平：降压稳压器在自动 PFM 模式下运行 高电平：降压稳压器在强制 PWM 模式下运行
	MODE/RESET	COLD 复位	高电平：正常运行 下降沿：COLD 复位
	EN/PB/VSENSE	PMIC 使能	低电平：PMIC 关闭 ( 初始化状态 ) 高电平：PMIC ON
输出 ( 开漏 )	nRSTOUT	复位输出 ( 开漏 )	在 PMIC 加电序列结束时变为高电平。可用于驱动 POR_B
	nINT	复位输出	高电平：正常运行 低电平：检测到中断故障
	GPIO	启用辅助 PMIC (LP87334F)	默认情况下启用，是 PMIC 序列的一部分。 请参阅上电/断电时序图。
	GPO1	通用输出	默认情况下启用，是 PMIC 序列的一部分。 请参阅上电/断电时序图。
	GPO2	启用外部 3.3V 电源开关	默认情况下启用，是 PMIC 序列的一部分。 请参阅上电/断电时序图。
I2C	SCL	I2C 时钟	不适用
	SDA	I2C 数据	不适用

表 2-3. LP87334F 数字引脚

	引脚名称	功能	极性/运行
输入	EN	PMIC 使能引脚	低电平：PMIC 关闭 高电平：PMIC ON
输出 ( 开漏 )	PGOOD	配置为连续模式	请参阅 LP8733 数据表中的 “7.3.8.1.2 PGOOD 引脚连续模式”部分
	GPO	通用数字输出	默认情况下启用，是 PMIC 序列的一部分。请参阅上电/断电时序图。
	nINT	中断输出	高电平：正常运行 低电平：检测到中断故障
	CLKIN/GPO2	通用数字输出	默认情况下启用，是 PMIC 序列的一部分。请参阅上电/断电时序图。
I2C	SCL	I2C 时钟	不适用
	SDA	I2C 数据	不适用

## 2.6 上电序列

本节显示上电序列。主 TPS65219 PMIC 使用 GPIO 来启用辅助 PMIC 和外部分立元件。

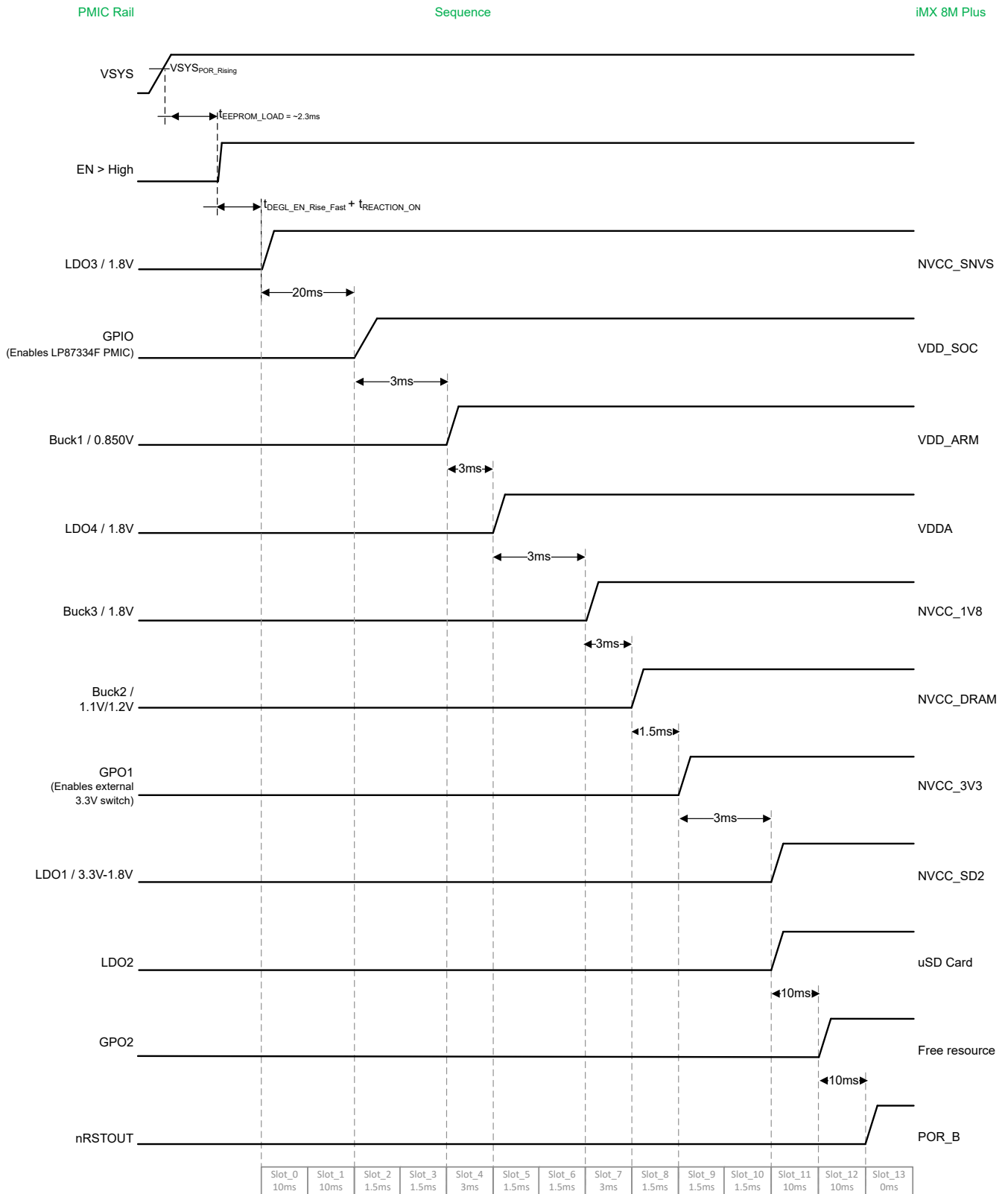


图 2-3. 上电序列

### 2.7 下电序列

本节显示了可由软件 (I2C\_OFF\_REQ) 或硬件 ( 通过将 EN 引脚拉低 ) 触发的断电序列。

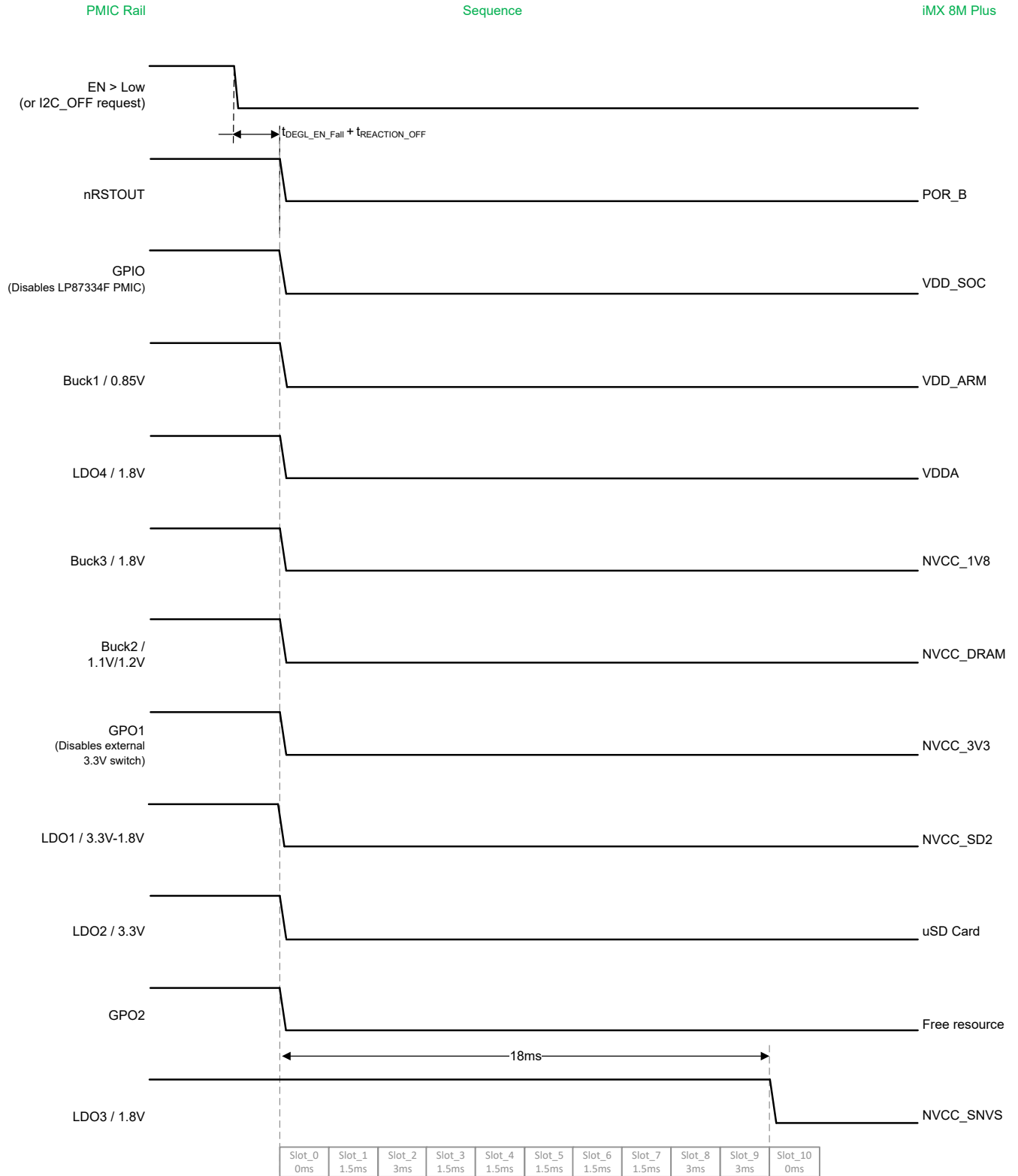


图 2-4. 下电序列



### 3 支持 i.MX 8M Plus 低功耗模式

i.MX 8M Plus 支持多种低功耗模式，但并非所有模式都会影响 PMIC 电源。这意味着，某些低功耗模式需要所有 PMIC 电源轨都保持开启或关闭状态。例如，在运行模式和空闲模式下，所有 PMIC 电源轨都可以保持开启状态。在关闭模式下，所有 PMIC 电源轨都会被关闭。

但是，挂起模式和 SNVS 模式需要特定电源轨保持开启状态，同时保持其余 PMIC 电源轨关闭。这些低功耗模式是可选的，在某些应用中不使用。以下是一些关于在需要时支持低功耗模式的指南：

#### 挂起模式

- 在此模式下，所有时钟均关闭，不必要的电源也会关闭。可以通过软件（I2C 写入寄存器字段 BUCK1\_EN）或通过硬件（仅当 PMIC MODE/STBY 引脚配置为 STBY 且待机状态配置为关闭 Buck1 时支持）关闭为 VDD\_ARM 供电的 Buck1。

#### SNVS 模式

此模式也称为 RTC 模式，只有 SNVS 域保持打开状态以保持 RTC 和 SNVS 运行。

- 选项 1：将 MODE/STBY 引脚从只有 MODE 重新配置为 MODE&STBY，并将待机状态配置为保持 LDO3 开启，其余电源轨关闭。这允许使用 MODE/STBY 引脚关闭除 LDO3 之外的所有 PMIC 电源轨以支持 SNVS 模式。在这种情况下，可以从活动状态触发 SNVS 模式（在 PMIC 完成默认上电序列后）。
- 选项 2：使用具有电源正常指示的外部随时运行的 LDO，该 LDO 可为 NVCC\_SNVS 域供电并启用 TPS65219 PMIC。在这种情况下，LDO3 成为可用的 300mA 电源资源。

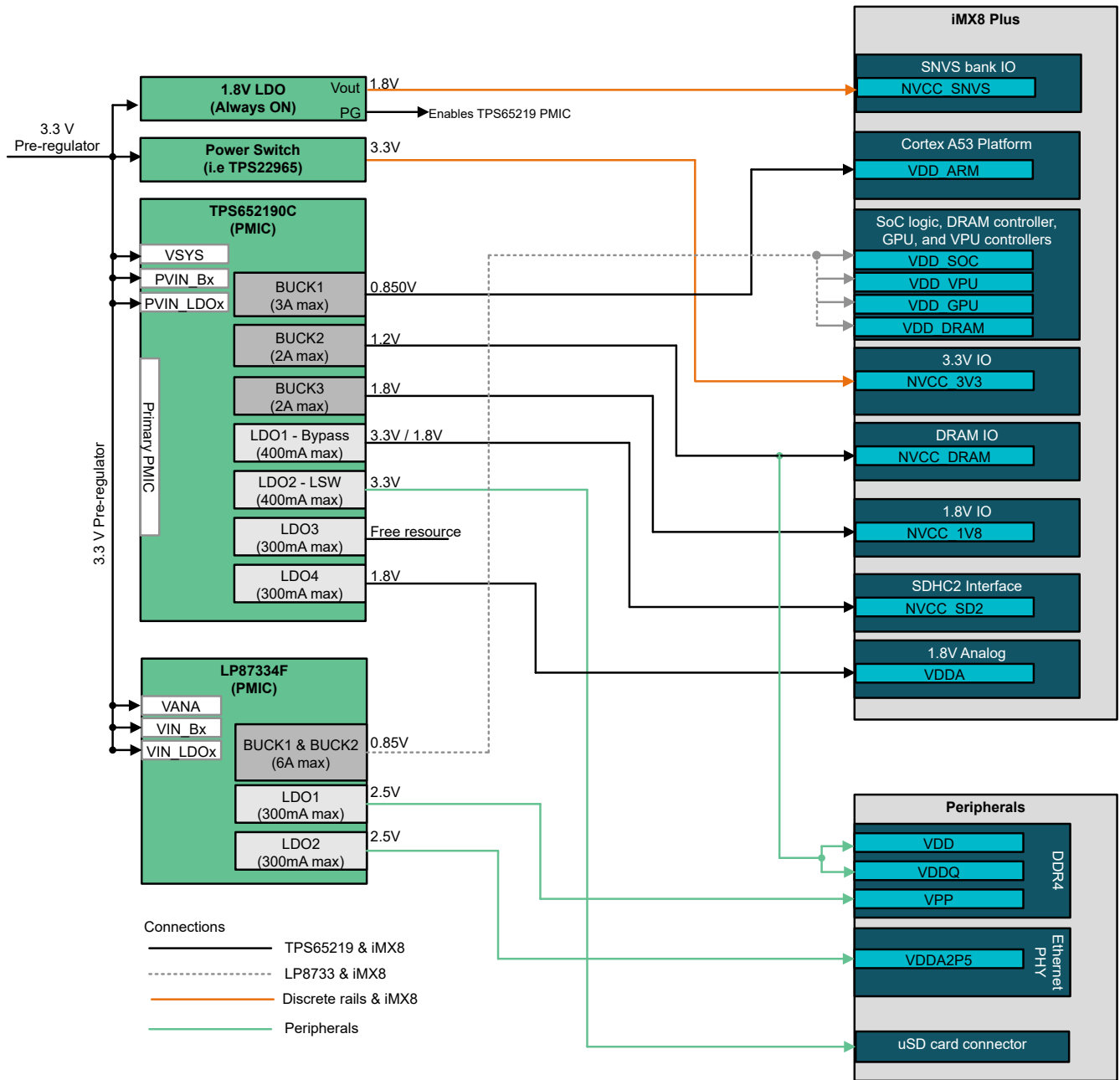


图 3-1. 为 i.MX 8M Plus 和 DDR4 供电 - 支持 SNVS 低功耗模式

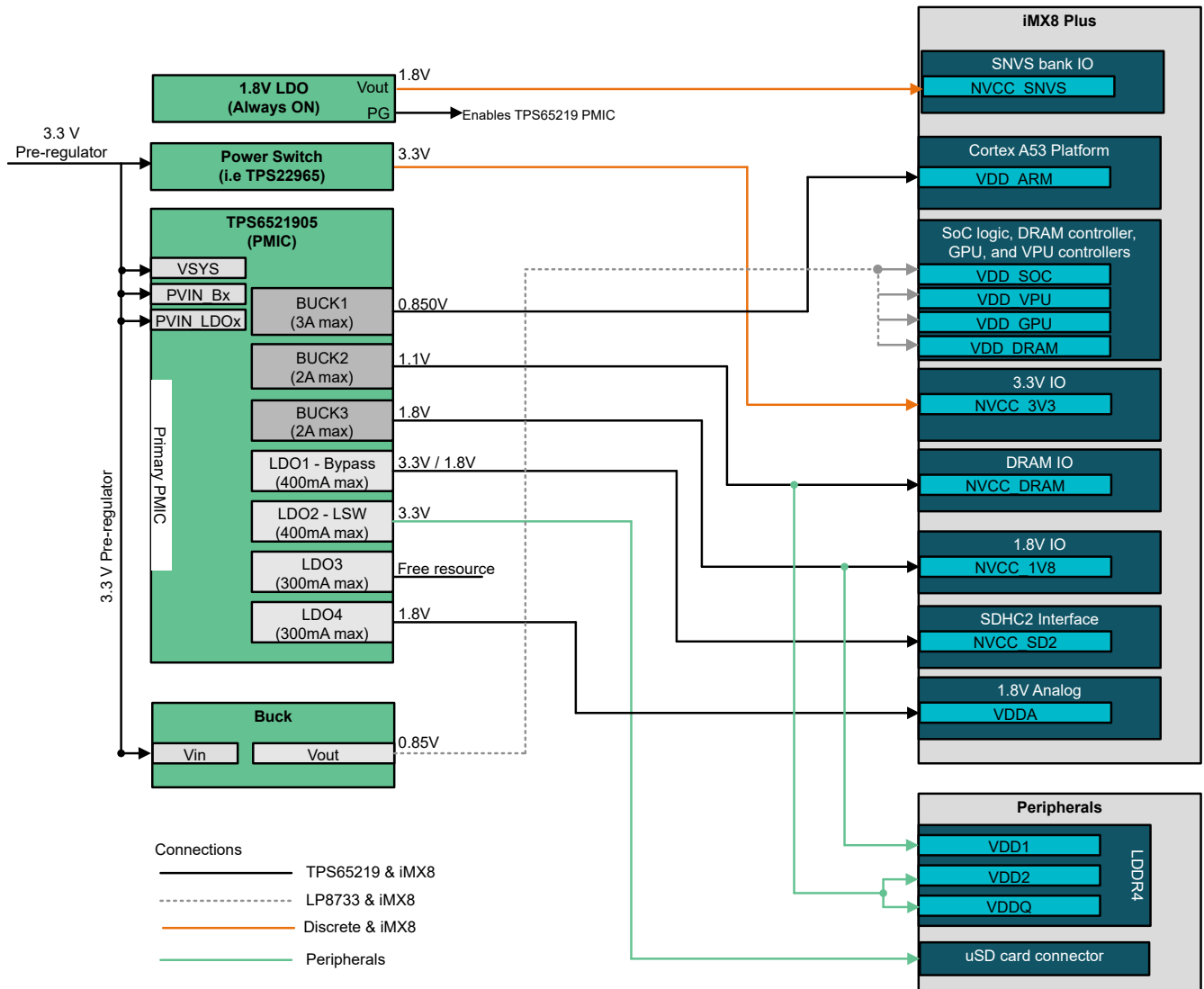


图 3-2. 为 i.MX 8M Plus 和 LDDR4 供电 - 支持 SNVS 低功耗模式

## 4 PMIC 原理图示例

图 4-1 显示了两个 PMIC 解决方案具有最少所需元件的示例示意图。该原理图不包括提供 3.3V IO 的外部分立式器件。第二个 PMIC (LP8733) 是可选的, 在使用 LPDDR4 时可以替换为分立式降压稳压器。

TPS65219 PMIC 中的降压转换器所需的输出电容是根据配置的开关模式和带宽定义的。TPS652190C NVM 配置为准固定频率和高带宽, 需要至少 30uF 的局部输出电容。通常使用每个降压转换器的 47uF 输出电容。表 4-1 显示了每个配置设置的最小局部电容和最大总电容。

### 备注

i.MX 8M Plus 的 POR\_B 引脚可由 TPS65219\_nRSTOUT 和 LP8733\_PGOOD 的与门驱动。

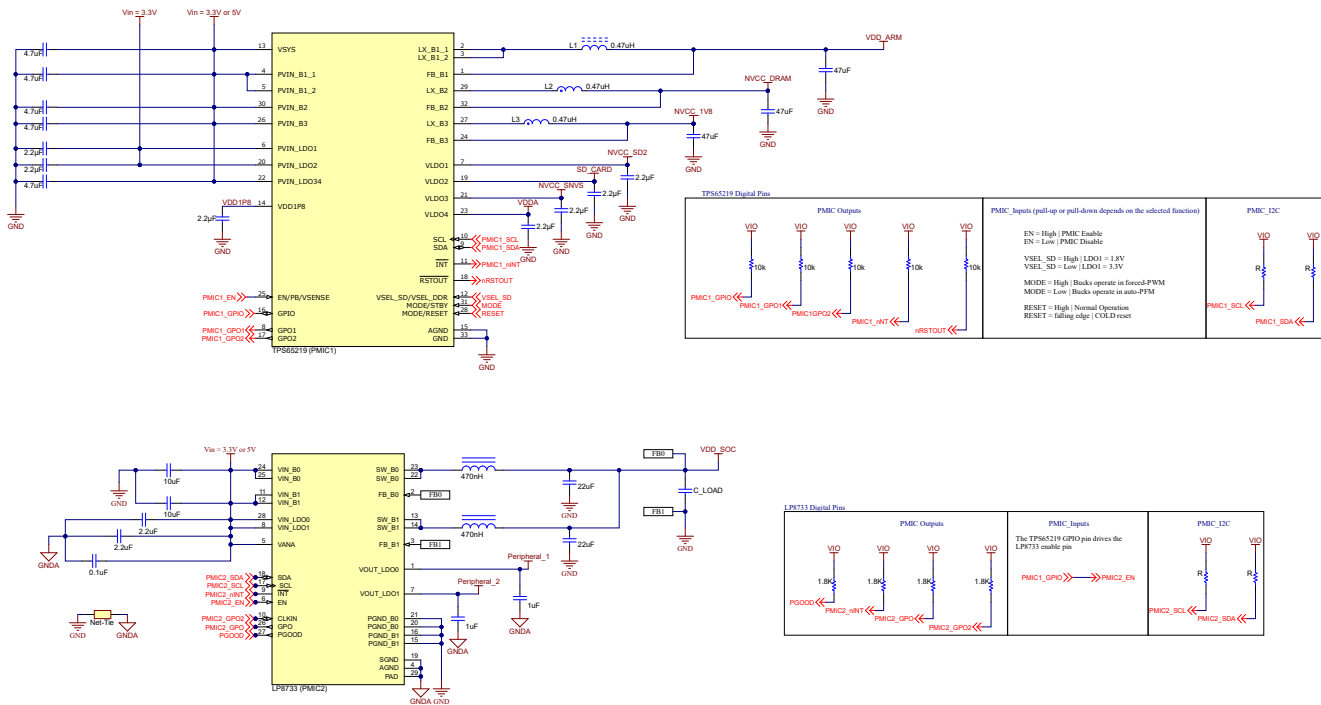


图 4-1. 示例 PMIC 原理图

表 4-1. TPS65219 降压输出电容

开关模式选择 寄存器字段： BUCK_FF_ENABLE	带宽选择 寄存器字段： BUCK1_BW_SEL、 BUCK2_BW_SEL、 BUCK3_BW_SEL	规格参数	电容	
			最小值 (局部电容)	最大值 (局部 + 负载点)
准固定频率 (自动 PFM 或强制 PWM)	低带宽	COUT	10μF	75μF
	高带宽	COUT_HIGH_BW	30μF	220μF

### 备注

有关外部元件要求的更多信息, 请参阅器件数据表。

## 5 TPS6521905 用户可编程版本

图 5-1 展示了提供的供应选项。如果所有可用的预配置可订购器件型号 (OPN) 均不满足应用要求，或需要对默认寄存器设置进行少量更改，则需要定制 NVM。如果是大批量采购，TI 可以使用定制 NVM 设置来创建新的可订购器件型号。如果是小批量采购，TI 客户可以使用表 5-1 中列出的资源在生产线上对 PMIC NVM 存储器进行编程或通过第三方编程服务进行编程。为了协助 PMIC 编程，TI 提供了一个具有定制 NVM 设置的配置文件，此文件可以轻松加载到 PMIC NVM 中。

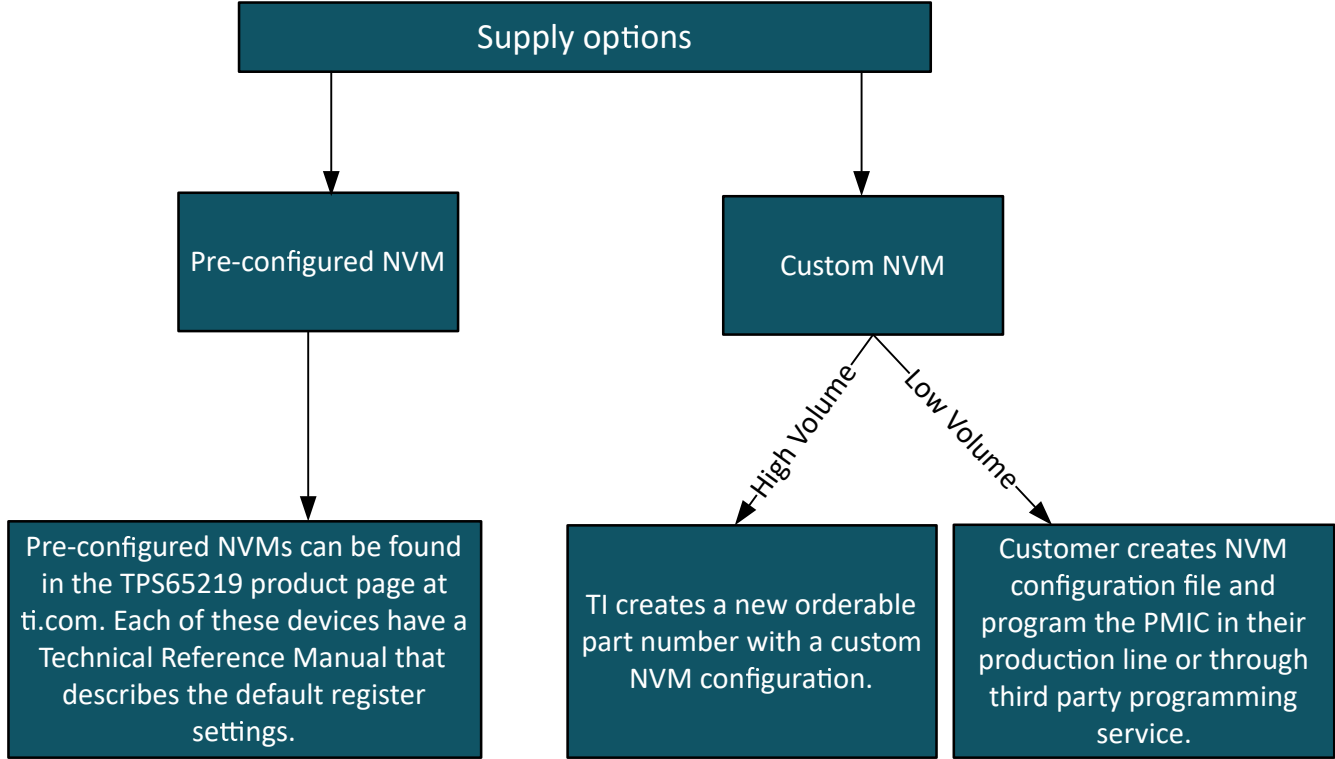


图 5-1. 供应选项

表 5-1. TPS6521905 编程资源

资源	链接
编程指南	<a href="#">TPS65219 非易失性存储器 (NVM) 编程指南</a>
图形用户界面 ( GUI )	<a href="#">TPS65219 图形用户界面</a>
插槽式 EVM	<a href="#">TPS65219 非易失性存储器 (NVM) 编程板</a>
TPS6521905 产品页面	<a href="#">具有三个直流/直流降压转换器和四个 LDO 的用户可编程电源管理 IC (PMIC)</a>

## 6 总结

本应用手册举例说明了如何配置 TPS65219 PMIC 资源，以满足 iMX 8M Plus 处理器和主要外设的电源/序列要求。如有任何 PMIC 问题或需要技术支持，请访问[电源管理 E2E 设计支持论坛](#)。

## 7 参考资料

- 德州仪器 (TI)，[TPS65219 适用于 ARM® Cortex—A53 处理器和 FPGA 的集成电源管理 IC](#)
- 恩智浦半导体，[i.MX 8M Plus 工业产品应用处理器数据表](#)

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司