

UCD91320 32 轨 PMBus™ 电源序列发生器和系统管理器

1 特性

- 对多达 24 个模拟或数字 (电源正常) 电源轨 + 8 个仅数字电源轨进行定序和监控
- 支持多达 16 个电源轨的 PWM 裕度调节
- 可级联多达 4 个器件，从而对多达 128 个电源轨进行时序控制
- 有源微调功能允许用户微调输出电压
- 监控并响应 OV、UV、超时和 GPI 触发的故障
- 灵活的时序依赖关系、延迟时间、布尔逻辑和 GPIO 配置
- 支持复杂时序应用的电源轨状态相关时序、延迟时间和 LGPO 引脚
- 为自适应电压识别 (AVID) 稳压器提供四种电源轨特性曲线
- 带实时时钟 (RTC) 和时间戳的非易失性故障事件记录
 - 单事件故障日志 (100 个条目)
 - 黑盒故障日志可保存所有电源轨的故障信息和状态 — 记录首个故障以及断电前发生的最后一个故障
- 在配置活动期间持续监控电源轨，以更大限度地延长系统正常运行时间
- 可编程的看门狗计时器和系统复位
- GPI 控制的电源轨组
- SEU 缓解和 ECC (单错校正 + 双错检测)
- 符合 PMBus™ 1.2 标准
- 支持 PMBus 安全配置文件 0 级，并通过自定义命令支持 2 级安全配置文件功能

2 应用

- [有线网络](#)
- [无线基础设施](#)
- [数据通信模块](#)
- [数据中心和企业级计算](#)

- [工厂自动化和控制](#)
- [测试和测量](#)
- [医疗](#)

3 说明

UCD91320 器件是一款 32 轨 PMBus 控制的电源序列发生器。

专用引脚 (MONx) 支持以模拟或数字模式监控多达 32 个电压轨。32 个电源轨使能 (ENx) 引脚可实现对稳压器的时序控制。16 个裕度调节 (MARx) 引脚可用于在测试时将稳压器输出推至上限或下限 (裕度)，或通过有源微调输出以提高精度。16 个逻辑 GPO (LGPOx) 引脚的输出状态可受 GPI 状态、电源轨状态以及其他 LGPO 的控制。

非易失性事件记录功能可在断电后保留故障事件。黑盒故障日志会保留故障信息以及所有电源轨的状态。这针对断电事件之前的第一个故障以及最后一个故障发生。级联特性提供了管理多达 128 个电压轨的便捷方法。

用户定义的 FAULT 引脚可协调级联器件，从而实现同步故障响应。用户可以使用 3 个 GPI 选择多达 8 组电源轨配置。这些配置可以实现[高级配置与电源接口 \(ACPI\) 规范](#)中概述的系统低功耗模式。

Sequencer Studio™ 软件是一款直观的基于 PC 的图形用户界面 (GUI)，可用于配置、存储和监控所有系统运行参数。

封装信息表

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
UCD91320SPZR	LQFP (100)	14.0mm × 14.0mm
UCD91320SZAWR	nFBGA (100)	9.0mm × 9.0mm

- (1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



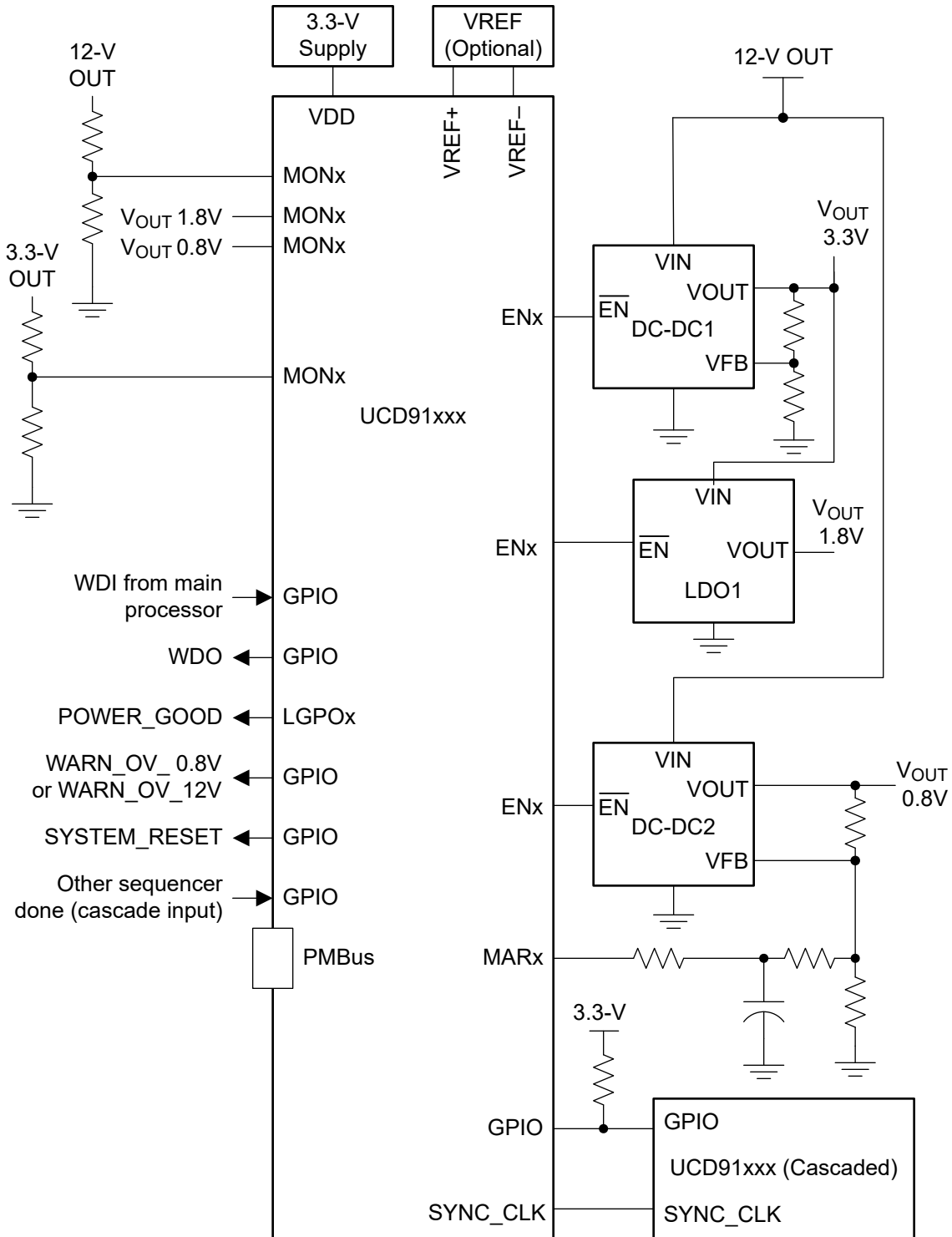


图 3-1. 简化版应用示意图

内容

1 特性	1	6.2 特性说明	13
2 应用	1	6.3 器件功能模式	15
3 说明	1	故障分析和退货.....	16
4 引脚配置和功能	4	7 应用和实施	17
5 规格	9	7.1 应用信息.....	17
5.1 绝对最大额定值.....	9	7.2 典型应用.....	17
5.2 ESD 等级.....	9	7.3 电源相关建议.....	19
5.3 建议运行条件.....	9	7.4 布局.....	19
5.4 热性能信息.....	10	8 器件和文档支持	20
5.5 电气特性.....	10	8.1 接收文档更新通知.....	20
5.6 线性参数.....	11	8.2 支持资源.....	20
5.7 POR 和 BOR.....	11	8.3 商标.....	20
5.8 低频晶体/时钟.....	11	8.4 静电放电警告.....	20
5.9 闪存特性.....	12	8.5 术语表.....	20
6 详细说明	13	9 修订历史记录	20
6.1 概述.....	13	10 机械、封装和可订购信息	20

4 引脚配置和功能

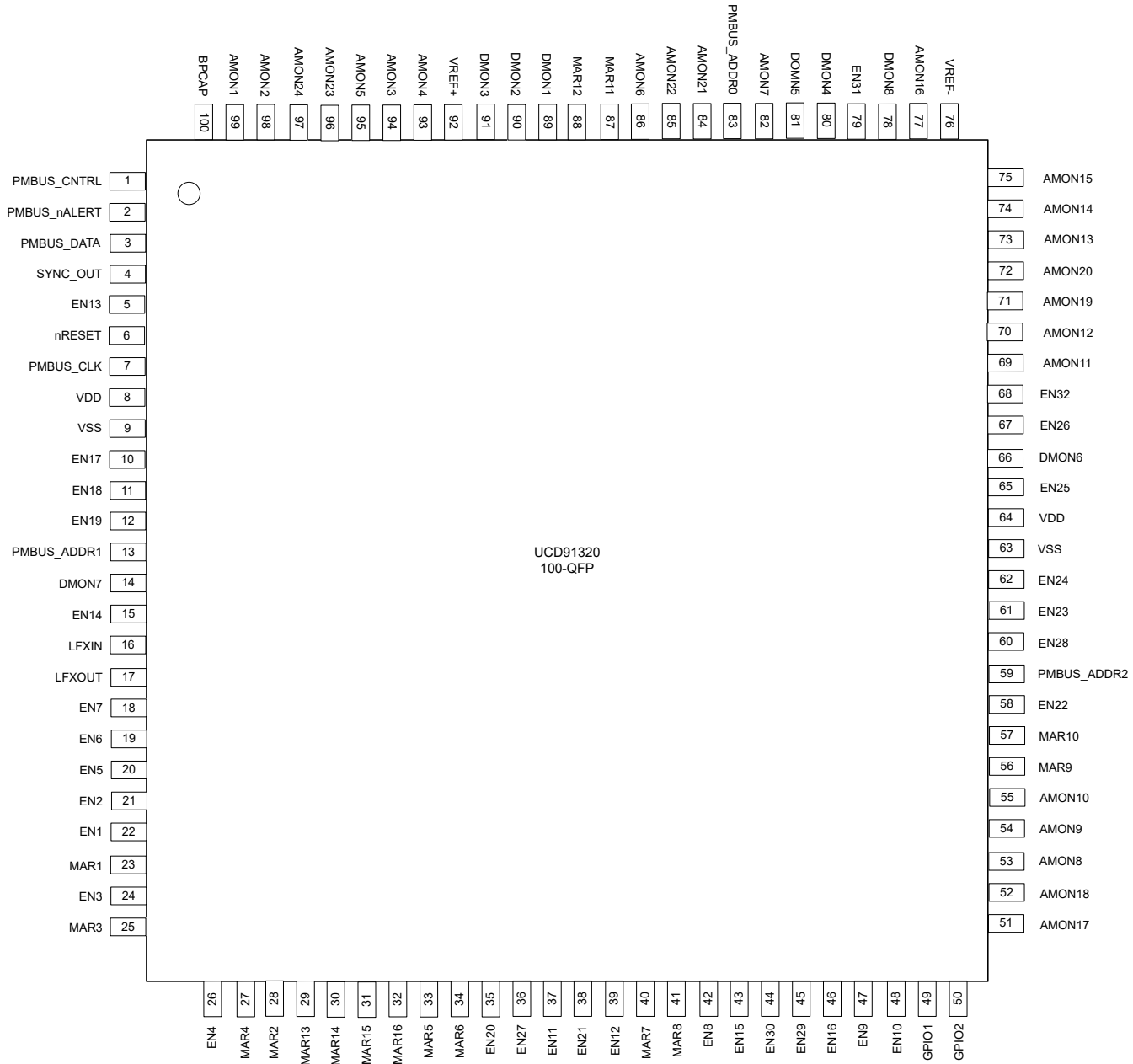


图 4-1. PZ 封装 100 引脚 LQFP 顶视图

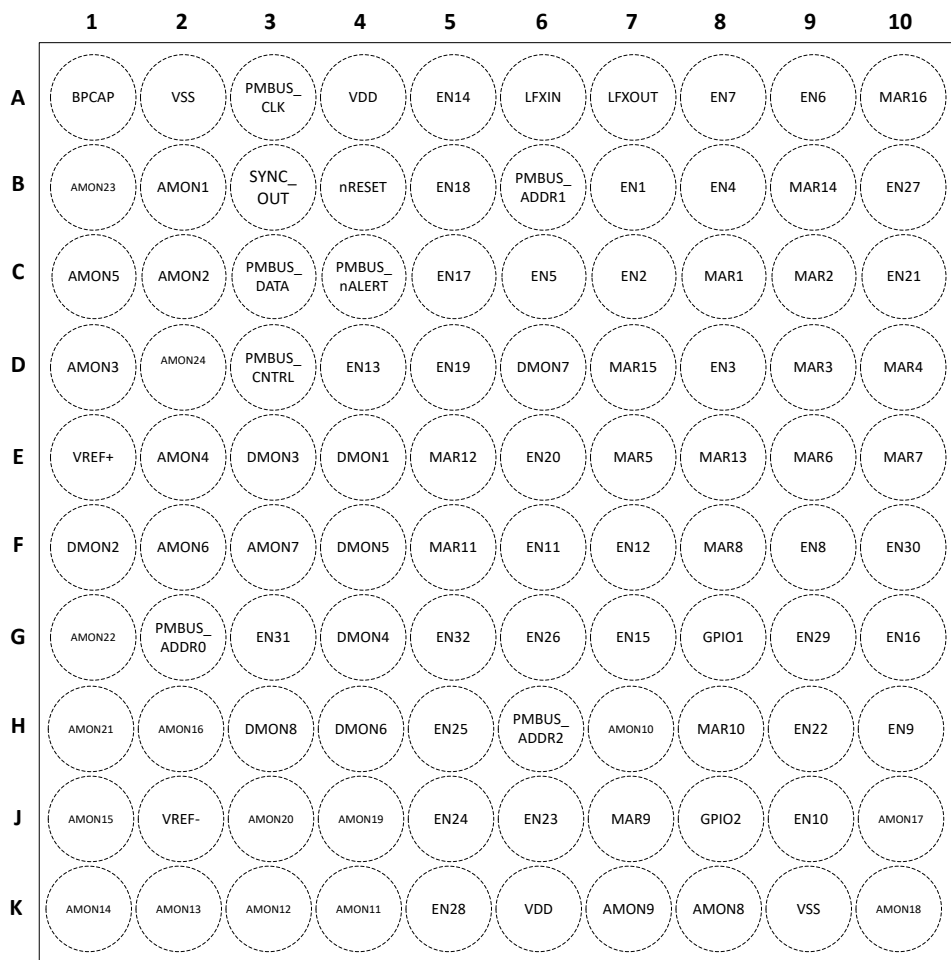


图 4-2. ZAW 封装 100 引脚 nFBGA 顶视图

表 4-1. 引脚功能

引脚			类型	引脚 ID	说明
名称	100-QFP	100nFB GA			
监控输入 (MONx)					
MON1	99	B2	I/O	1	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON2	98	C2	I/O	2	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON3	94	D1	I/O	3	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON4	93	E2	I/O	4	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON5	95	C1	I/O	5	模拟或数字监控器 (0V 至 3.3V)
MON6	86	F2	I/O	6	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON7	82	F3	I/O	7	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON8	53	K8	I/O	8	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON9	54	K7	I/O	9	模拟监控器 (0V 至 3.3V) ¹
MON10	55	H7	I/O	10	模拟或数字监控器 (0V 至 3.3V) 或 GPIO

¹ 仅将 MON9 用作模拟监控引脚。

表 4-1. 引脚功能 (续)

引脚			类型	引脚 ID	说明
名称	100-QFP	100nFB GA			
MON11	69	K4	I/O	11	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON12	70	K3	I/O	12	模拟监控器 (0V 至 3.3V) ²
MON13	73	K2	I/O	13	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON14	74	K1	I/O	14	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON15	75	J1	I/O	15	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON16	77	H2	I/O	16	模拟监控器 (0V 至 3.3V) ³
MON17	51	J10	I/O	17	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON18	52	K10	I/O	18	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON19	71	J4	I/O	19	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON20	72	J3	I/O	20	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON21	84	H1	I/O	21	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON22	85	G1	I/O	22	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON23	96	B1	I/O	23	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
MON24	97	D2	I/O	24	模拟或数字监控器 (0V 至 3.3V) 或 GPIO
数字监控 (DMONx)					
DMON1	89	E4	I/O	25	数字监控器 (0V 至 3.3V) 或 GPIO
DMON2	90	F1	I/O	26	数字监控器 (0V 至 3.3V) 或 GPIO
DMON3	91	E3	I/O	27	数字监控器 (0V 至 3.3V) 或 GPIO
DMON4	80	G4	I/O	28	数字监控器 (0V 至 3.3V) 或 GPIO
DMON5	81	F4	I/O	29	数字监控器 (0V 至 3.3V) 或 GPIO
DMON6	66	H4	I/O	30	数字监控器 (0V 至 3.3V) 或 GPIO
DMON7	14	D6	I/O	31	数字监控器 (0V 至 3.3V) 或 GPIO
DMON8	78	H3	I/O	32	数字监控器 (0V 至 3.3V) 或 GPIO
电源轨使能 (ENx)					
EN1(GPIO)	22	B7	I/O	33	电源轨使能信号、数字输出或 GPIO
EN2(GPIO)	21	C7	I/O	34	电源轨使能信号、数字输出或 GPIO
EN3(GPIO)	24	D8	I/O	35	电源轨使能信号、数字输出或 GPIO
EN4(GPIO)	26	B8	I/O	36	电源轨使能信号、数字输出或 GPIO
EN5(GPIO)	20	C6	I/O	37	电源轨使能信号、数字输出或 GPIO
EN6(GPIO)	19	A9	I/O	38	电源轨使能信号、数字输出或 GPIO
EN7(GPIO)	18	A8	I/O	39	电源轨使能信号、数字输出或 GPIO
EN8(GPIO)	42	F9	I/O	40	电源轨使能信号、数字输出或 GPIO
EN9(GPIO)	47	H10	I/O	41	电源轨使能信号、数字输出或 GPIO
EN10(GPIO)	48	J9	I/O	42	电源轨使能信号、数字输出或 GPIO

² 仅将 MON12 用作模拟监控引脚。³ 仅将 MON16 用作模拟监控引脚。

表 4-1. 引脚功能 (续)

引脚			类型	引脚 ID	说明
名称	100-QFP	100nFB GA			
EN11(GPIO)	37	F6	I/O	43	电源轨使能信号、数字输出或 GPIO
EN12(GPIO)	39	F7	I/O	44	电源轨使能信号、数字输出或 GPIO
EN13(GPIO)	5	D4	I/O	45	电源轨使能信号、数字输出或 GPIO
EN14(GPIO)	15	A5	I/O	46	电源轨使能信号、数字输出或 GPIO
EN15(GPIO)	43	G7	I/O	47	电源轨使能信号、数字输出或 GPIO
EN16(GPIO)	46	G10	I/O	48	电源轨使能信号、数字输出或 GPIO
EN17(GPIO)	10	C5	I/O	49	电源轨使能信号、数字输出或 GPIO
EN18(GPIO)	11	B5	I/O	50	电源轨使能信号、数字输出或 GPIO
EN19(GPIO)	12	D5	I/O	51	电源轨使能信号、数字输出或 GPIO
EN20(GPIO)	35	E6	I/O	52	电源轨使能信号、数字输出或 GPIO
EN21(GPIO)	38	C10	I/O	53	电源轨使能信号、数字输出或 GPIO
EN22(GPIO)	58	H9	I/O	54	电源轨使能信号、数字输出或 GPIO
EN23(GPIO)	61	J6	I/O	55	电源轨使能信号、数字输出或 GPIO
EN24(GPIO)	62	J5	I/O	56	电源轨使能信号、数字输出或 GPIO
EN25(GPIO)	65	H5	I/O	57	电源轨使能信号、数字输出或 GPIO
EN26(GPIO)	67	G6	I/O	58	电源轨使能信号、数字输出或 GPIO
EN27(GPIO)	36	B10	I/O	59	电源轨使能信号、数字输出或 GPIO
EN28(GPIO)	60	K5	I/O	60	电源轨使能信号、数字输出或 GPIO
EN29(GPIO)	45	G9	I/O	61	电源轨使能信号、数字输出或 GPIO
EN30(GPIO)	44	F10	I/O	62	电源轨使能信号、数字输出或 GPIO
EN31(GPIO)	79	G3	I/O	63	电源轨使能信号、数字输出或 GPIO
EN32(GPIO)	68	G5	I/O	64	电源轨使能信号、数字输出或 GPIO
闭环裕度引脚 (MARx)					
MAR1(GPIO)	23	C8	I/O	65	闭环裕度 PWM 输出或 GPIO
MAR2(GPIO)	28	C9	I/O	66	闭环裕度 PWM 输出或 GPIO
MAR3(GPIO)	25	D9	I/O	67	闭环裕度 PWM 输出或 GPIO
MAR4(GPIO)	27	D10	I/O	68	闭环裕度 PWM 输出或 GPIO
MAR5(GPIO)	33	E7	I/O	69	闭环裕度 PWM 输出或 GPIO
MAR6(GPIO)	34	E9	I/O	70	闭环裕度 PWM 输出或 GPIO
MAR7(GPIO)	40	E10	I/O	71	闭环裕度 PWM 输出或 GPIO
MAR8(GPIO)	41	F8	I/O	72	闭环裕度 PWM 输出或 GPIO
MAR9(GPIO)	56	J7	I/O	73	闭环裕度 PWM 输出或 GPIO
MAR10(GPIO)	57	H8	I/O	74	闭环裕度 PWM 输出或 GPIO
MAR11(GPIO)	87	F5	I/O	75	闭环裕度 PWM 输出或 GPIO
MAR12(GPIO)	88	E5	I/O	76	闭环裕度 PWM 输出或 GPIO

表 4-1. 引脚功能 (续)

引脚			类型	引脚 ID	说明
名称	100-QFP	100nFB GA			
MAR13(GPIO)	29	E8	I/O	77	闭环裕度 PWM 输出或 GPIO
MAR14(GPIO)	30	B9	I/O	78	闭环裕度 PWM 输出或 GPIO
MAR15(GPIO)	31	D7	I/O	79	闭环裕度 PWM 输出或 GPIO
MAR16(GPIO)	32	A10	I/O	80	闭环裕度 PWM 输出或 GPIO
通用输入和输出 (GPIOx)					
GPIO1	49	G8	I/O	81	布尔逻辑输出或 GPIO
GPIO2	50	J8	I/O	82	布尔逻辑输出或 GPIO
PMBus COMM 接口					
PMBUS_CLK	7	A3	I/O	不适用	PMBus 时钟 (必须上拉至 3.3V)
PMBUS_DATA	3	C3	I/O	不适用	PMBus 数据 (必须上拉至 3.3V)
PMBUS_nALERT	2	C4	O	不适用	PMBus ALERT、低电平有效、漏极开路输出 (必须上拉至 3.3V)
PMBUS_CNTRL	1	D3	I	不适用	PMBus 控制 (必须上拉至 3.3V)
PMBUS_ADDR0	83	G2	I	不适用	PMBUS 地址选择
PMBUS_ADDR1	13	B6	I	不适用	PMBUS 地址选择
PMBUS_ADDR2	59	H6	I	不适用	PMBUS 地址选择
输入电源、接地和时钟					
LFXOUT	17	A7	CLK	不适用	低频晶体输出
LFXIN	16	A6	CLK	不适用	低频晶体输入
nRESET	6	B4	I	不适用	低电平有效器件复位输入。如果应用不需要，则建议上拉至 VDD。保持低电平至少 1.5 μ s 以执行引导复位，或者保持 1s 以进行上电复位 (POR)
SYNC_OUT	4	B3	O	不适用	用于多芯片级联的同步时钟 I/O (5kHz)
VREF+	92	E1	I	不适用	(可选) 外部参考电压正节点
VREF-	76	J2	P	不适用	(可选) 外部参考电压负节点 ⁴
VDD	8.64	A4、K6	P	不适用	电源输入 (3V 至 3.6V)。请参阅“布局指南”部分
VSS	9.63	A2、K9	P	不适用	器件接地
BPCAP	100	A1	P	不适用	0.47 μ F 旁路电容器。请参阅“布局指南”部分

⁴ 未使用 VREF- 引脚时，将其接地。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

			最小值	最大值	单位
V _{DD}	电源电压	在 VDD 引脚处	-0.3	4.1	V
V _I	输入电压	施加到任何 5V 容限开漏引脚	-0.3	5.5	V
V _I	输入电压	施加到任何常见容限引脚	-0.3	V _{DD} + 0.3 (最大值为 4.1)	V
I _{VDD}	流入 VDD 引脚的电流 (拉电流)	-40°C ≤ T _J ≤ 130°C		80	mA
	流入 VDD 引脚的电流 (拉电流)	-40°C ≤ T _J ≤ 85°C		100	mA
I _{VSS}	流出 VSS 引脚的电流 (灌电流)	-40°C ≤ T _J ≤ 130°C		80	mA
	流出 VSS 引脚的电流 (灌电流)	-40°C ≤ T _J ≤ 85°C		100	mA
I _{IO}	器件引脚的电流	器件引脚灌入或拉出的电流		6	mA
I _D	受支持的二极管电流	任一器件引脚 (除 VREF- 外) 上的二极管电流		±2 ⁽³⁾	mA
T _J	结温	结温	-40	130	°C
T _{stg}	贮存温度 ⁽²⁾	贮存温度 ⁽²⁾	-40	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用,器件可能不会完全正常运行,这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 电路板焊接期间允许使用更高的温度,请根据现行的 JEDEC J-STD-020 规范进行操作,且峰值回流焊温度不得超过器件装运包装盒或卷盘标签上分类的数值。
- (3) VREF- 具有用于测试目的的内部连接,该引脚上不允许注入电流。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 ⁽¹⁾	±2000	V
V _(ESD)	静电放电	充电器件模型 (CDM), 符合 JEDEC 规范 JESD22C101, 所有引脚 ⁽²⁾	±500	V

- (1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V _{DD}	电源电压	2.9		3.6	V
C _{VDD}	VDD 和 VSS 之间连接的电容器 ⁽¹⁾		10		uF
C _{BPCAP}	BPCAP 和 VSS 之间连接的电容器 ^{(1) (2)}		470		nF
T _A	环境温度, S 版本	-40		125	°C
T _J	最大结温, T 版本			125	°C

- (1) 分别在 VDD 与 VSS 之间以及 BPCAP 与 VSS 之间连接 C_{VDD} 和 C_{BPCAP}, 并尽可能靠近器件引脚。C_{VDD} 和 C_{BPCAP} 需要一个至少具有该额定值和 ±20% 或更高容差的低 ESR 电容器。
- (2) BPCAP 引脚只能连接到 C_{BPCAP}。请勿向 BPCAP 引脚提供任何电压或施加任何外部负载。

5.4 热性能信息

热指标 ⁽¹⁾		封装	值	单位
$R_{\theta JA}$	结至环境热阻	LQFP-100 (PZ)	72.1	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻		21.4	°C/W
$R_{\theta JB}$	结至电路板热阻		54.8	°C/W
Ψ_{JT}	结至顶部特征参数		1.0	°C/W
Ψ_{JB}	结至电路板特征参数		53.7	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻		不适用	°C/W
$R_{\theta JA}$	结至环境热阻	nfBGA-100 (ZAW)	53.4	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻		21.0	°C/W
$R_{\theta JB}$	结至电路板热阻		32.2	°C/W
Ψ_{JT}	结至顶部特征参数		0.7	°C/W
Ψ_{JB}	结至电路板特征参数		32.0	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻		不适用	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用报告。

5.5 电气特性

在推荐的电源电压和自然通风条件下的工作温度范围内 (除非另有说明), 所有典型值均在温度为 25°C 时测得, 并且所有精度参数均使用 12 位分辨率模式测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$V_{IN(ADC)}$	模拟输入电压范围 ⁽¹⁾	适用于所有 ADC 模拟输入引脚	0		VDD	V
V_{R+}	ADC 正基准电压	来自 VDD 的 V_{R+}		VDD		V
T_s	每个通道的 ADC 采样时间			250		ns
F_s	ADC 采样频率 (每通道)			10		ksps
$I_{(ADC)}$	流入 VDD 端子的工作电源电流	$V_{R+} = VDD$		1.5 ⁽²⁾		mA
$C_{S/H}$	ADC 采样保持电容			3.3		pF
R_{in}	ADC 输入电阻			0.5		k Ω
ENOB	有效位数	外部基准	12.3	12.5		位
		内部基准, $V_{R+} = 2.5V$	9.9	10.8		
SNR	信噪比	外部基准 ⁽³⁾		78		dB
		内部基准, $V_{R+} = 2.5V$		66		
PSRR _{DC}	电源抑制比 (直流)	外部基准电压 ⁽³⁾ , $VDD = VDD_{(min)}$ 至 $VDD_{(max)}$		62		dB
		$VDD = VDD_{(min)}$ 至 $VDD_{(max)}$ 内部基准, $V_{R+} = 2.5V$		53		
PSRR _{AC}	电源抑制比 (交流)	外部基准 ⁽³⁾ , 1kHz 时 $\Delta VDD = 0.1V$		61		dB
		1kHz 时 $\Delta VDD = 0.1V$ 内部基准, $V_{R+} = 2.5V$		52		

(1) 模拟输入电压范围必须位于所选的 ADC 基准电压范围 V_{R+} 至 V_{R-} 内, 才能获得有效的转换结果。

(2) 内部基准 (VREF) 电源电流不包括在电流消耗参数 $I_{(ADC)}$ 中。

(3) 所有外部基准规格都是在 $V_{R+} = VREF+ = VDD = 3.3V$ 、 $V_{R-} = VREF- = VSS = 0V$ 且 VREF+ 引脚上有外部 1 μF 电容的条件下测得

5.6 线性参数

在推荐的电源电压和自然通风条件下的工作温度范围内（除非另有说明），所有典型值均在温度为 25°C 时测得，并且所有线性参数均使用 12 位分辨率模式测得（除非另有说明）⁽¹⁾

参数	测试条件	最小值	典型值	最大值	单位
E _I	积分线性误差 (INL) 外部基准 ⁽²⁾	-2		2	LSB
E _D	微分线性误差 (DNL) 保证无丢码 外部基准 ⁽²⁾	-1		1	LSB
E _O	偏移误差 内部或外部基准 ⁽²⁾	-2		2	mV
E _G	增益误差 外部基准 ⁽²⁾	-3		3	LSB

(1) 总体未调整误差 (TUE) 可以通过以下公式使用 E_I、E_O 和 E_G 来计算得出：TUE = $\sqrt{(E_I)^2 + |E_O|^2 + E_G^2}$

注意：将所有误差转换为相同的单位，通常为 LSB，以上公式才能进行准确计算

(2) 所有外部基准规格都是在 V_{R+} = VREF+ = VDD、V_{R-} = VSS = 0V 且 VREF+ 引脚上有外部 1 μF 电容的条件下测得。

5.7 POR 和 BOR

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
dVDD/dt	VDD (电源电压) 压摆率	上升			0.1	V/us
		下降 ⁽²⁾			0.01	
		下降，待机			0.1	V/ms
V _{POR+}	上电复位电压电平	上升 ⁽¹⁾	1.04	1.30	1.5	V
V _{POR-}		下降 ⁽¹⁾	0.99	1.25	1.48	V
V _{HYS, POR}	POR 迟滞		30	58	74	mV
V _{BOR+}	欠压复位电压	上升 ^{(1) (2)}	2.88	2.96	3.04	V
V _{BOR-}		下降 ^{(1) (2)}	2.85	2.93	3.01	
V _{BOR, STBY}		待机模式 ⁽¹⁾	2.80	2.92	3.02	
V _{HYS,BOR}	欠压复位迟滞	级别 0 ⁽¹⁾		14	18	mV
		级别 1-3 ⁽¹⁾		34	38	

(1) |dVDD/dt| ≤ 3V/s

(2) 器件在运行、睡眠或停止模式下工作。

5.8 低频晶体/时钟

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
低频晶体振荡器 (LFXT)					
f _{LFXT}	LFXT 频率		32768		Hz
DC _{LFXT}	LFXT 占空比	30		70	%
OA _{LFXT}	LFXT 晶体振荡容差		419		kΩ
C _{L, eff}	集成的有效负载电容 ⁽¹⁾		1		pF
t _{start, LFXT}	LFXT 启动时间		483	640	ms

(1) 该集成等效负载电容包括寄生接合和封装电容（每个引脚约为 2pF），计算公式为 C_{LFXT} × C_{LFXTOUT} / (C_{LFXTIN} + C_{LFXTOUT})，其中 C_{LFXTIN} 和 C_{LFXTOUT} 分别是 LFXIN 和 LFXOUT 上的总电容。

5.9 闪存特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源						
IDD _{ERASE}	擦除操作期间从 VDD 获得的电源电流	电源电流差值			10	mA
IDD _{PGM}	编程操作期间从 VDD 获得的电源电流	电源电流差值			10	mA
耐久性						
NWEC	擦除/编程周期耐久性		10			k 个周期
NE _(MAX)	发生故障前的总擦除操作 ⁽¹⁾		802			K 擦除操作
保持						
t _{RET_85}	闪存存储器数据保留	-40°C ≤ T _j ≤ 85°C	60			年
t _{RET_105}	闪存存储器数据保留	-40°C ≤ T _j ≤ 105°C	11.4			年
t _{RET_130}	闪存存储器数据保留	-40°C ≤ T _j ≤ 130°C	2.4			年
故障和事件记录						
NF	发生故障前的故障事件记录总数		64			百万级事件日志

(1) 发生故障前闪存支持的累计擦除操作总数。一次扇区擦除或组擦除操作被视为一次擦除操作。

6 详细说明

6.1 概述

CPU、DSP、微控制器、FPGA 和 ASIC 等电子系统通常具有多个电压轨，需要精确的上电和断电时序控制才能正常运行。UCD91320 可对多达 32 个电压轨进行时序控制、监控电压和故障状况，并经由 PMBus 接口报告系统运行状况信息。

UCD91320 通过对电源系统故障执行预设的响应机制来保护电子系统。发生故障时会立即触发“黑盒故障日志”以存储详尽的系统状态报告，而后续的故障日志则存储在非易失性存储器中。

可通过“四角测试”来验证系统可靠性。可以命令电压轨在最小和最大输出电压下运行，这被称为“裕度调节”。该器件可在多达 16 个电压轨上执行精确的闭环裕度调节。在正常工作期间，UCD91320 还可以利用这 16 个引脚上的相同裕度调节电路，主动微调直流输出电压。

UCD91320 包含 32 个 GPIO 引脚池。其中许多引脚的主要功能是作为 ENx、MARx 或 LGPOx 引脚，但它们也可以配置为通用 I/O (GPIO)，以便与外部电路交互。引脚说明表展示了每个引脚的主要功能。可以通过多种方式控制 GPIO 状态：

- 命令控制型 GPO：这些输出可通过 PMBus 命令进行设置
- GPIO - 这些引脚可用于触发故障、启用/禁用裕度调节，或影响其他 GPIO 的状态
- 布尔逻辑控制 (LGPO)：UCD91320 允许将任何 GPIO 配置为 LGPO (支持多达 16 个 LGPO)。这些引脚的状态取决于电源轨状态或故障事件等逻辑条件。

该器件还提供额外特性，例如级联、引脚选择状态、系统看门狗、系统复位、运行时钟、复位计数器等。级联功能提供了级联多达四个 UCD91320 器件并管理多达 128 个电压轨的便捷方法。引脚选择状态特性允许用户定义多达 8 组电源轨状态。这些状态可实现高级配置与电源接口 (ACPI) 规范中定义的系统低功耗模式。

6.2 特性说明

6.2.1 TI Sequencer Studio 软件

基于 PC 的 Texas Instruments Sequencer Studio 软件通过 PMBus 接口与器件通信，使设计工程师能够配置应用的工作参数。这是在无需学习低级 PMBus 命令的情况下完成的。该软件将配置保存到片上非易失性存储器中，并可用于在调试过程中观察系统状态。配置完成后，器件在启动时将独立运行。请从 [UCD91320 网页](#) 下载 Sequencer Studio 软件。

6.2.2 PMBUS 接口

PMBus 是一种串行接口，旨在支持电源管理应用。PMBus 接口基于 I²C 物理规范构建的 SMBus 接口。UCD91320 器件支持 PMBus 1.3。标准 PMBus 接口命令支持器件的功能，可以通过 MFR_SPECIFIC 命令来配置独特的功能。这些命令在 [UCD91320 序列发生器和系统运行状况控制器 PMBus 命令参考](#) 中定义。最新的 UCD91320 PMBus 命令参考可在 Sequencer Studio 软件中通过帮助菜单 (帮助、文档和帮助中心、序列发生器选项卡、文档部分) 找到。

本数据表经常提及 PMBus 规格。具体而言，本文档引用的是 2010 年 9 月 6 日发布的 *PMBus 电源系统管理协议规范第 II 部分 - 命令语言*，修订版 1.2。该规范由 Power Management Bus Implementers Forum 发布，可从 www.pmbus.org 获取。

UCD91320 器件满足 PMBus 规范中 *合规性* 部分的所有要求。固件符合 SMBus 1.2 规范，包括支持 SMBus ALERT 功能。硬件支持 100kHz 或 400kHz 的 PMBus 操作。

6.2.3 PMBUS 安全性

UCD91320 器件系列支持 PMBus 安全级别 0，并通过自定义命令支持高达 PMBus 安全级别 2 的特性。

为了符合 PMBus 安全级别 0，UCD91320 器件支持以下特性：

1. **PASSKEY** 命令
2. **ACCESS_CONTROL** 命令

6.3 器件功能模式

6.3.1 黑盒故障记录

在系统故障事件中，第一个发生的故障对于诊断根本原因可能至关重要。当 UCD91320 检测到初始故障时，该器件会记录并将每个电源轨的状态保存至 NVM 中专为此功能保留的特殊区域（即“黑盒”）。该器件不会将后续的故障和监控状态保存到黑盒故障日志中，而是将其记录在标准故障日志中。当跨越 BOR 电压阈值时的最后一个故障日志也会保存到黑盒故障日志中。必须先通过 PMBus 命令清除黑盒故障日志，然后才能收集下一次的黑盒故障日志。

6.3.2 PMBUS 地址选择

三个数字输入引脚用于选择 PMBus 地址。这些引脚应设置为高电平或低电平。

表 6-1. PMBus 地址配置

PMBUS_ADDR2	PMBUS_ADDR1	PMBUS_ADDR0	所选的 PMBus 地址	
L	L	L	17d	0010001b
L	L	H	19d	0010011b
L	H	L	23d	0010111b
L	H	H	49d	0110001b
H	L	L	51d	0110011b
H	L	H	113d	1110001b
H	H	L	115d	1110011b
H	H	H	119d	1110111b

6.3.3 欠压

当 VDD 引脚电压降至欠压阈值电压 (V_{BOR}) 以下时，UCD91320 器件将触发欠压事件。在欠压事件期间，器件会继续将在欠压发生之前产生的故障日志写入 NVM。当 VDD 引脚电压低于关断阈值电压 (V_{SHDN}) 时，器件完全关断。在器件关断前尚未写入 NVM 的任何故障事件都将丢失。

如果在欠压事件发生前紧接着发生了多个故障，器件需要 $500\mu s$ 的时间将第一个故障事件写入 NVM。写入功能需要额外的 $4ms$ 才能将黑盒故障日志写入 NVM。用户必须提供足够的本地电容，以使 VDD 电源轨在 V_{SHDN} 以上维持至少 $500\mu s$ （若包含黑盒故障日志则需 $4.5ms$ ），从而确保第一个故障日志得以保存。更大的电容可以支持在欠压期间将更多故障事件写入 NVM。

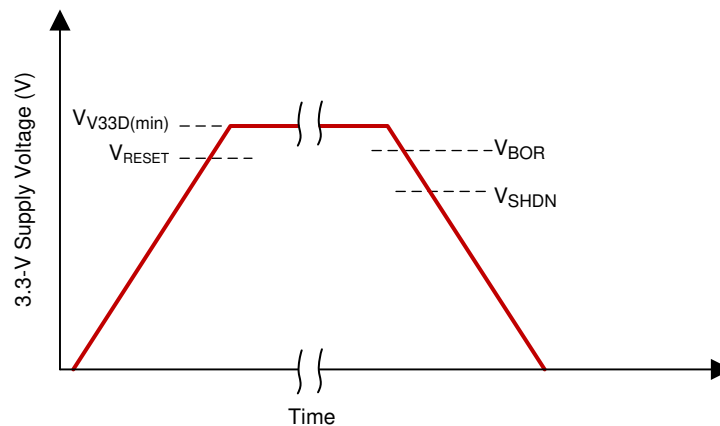


图 6-1. 复位和欠压阈值

故障分析和退货

UCD91xxx 器件利用多种安全保护措施来维护器件固件和配置的完整性。正因如此，在进行故障分析或处理退货时，TI 可能无法读取器件的配置信息和固件。请妥善记录您器件上运行的固件版本以及器件中的配置参数。这可以确保 TI 团队能够重现退货时的任何相关条件。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

UCD91320 器件可用于对多达 32 个电压轨进行时序控制和监控，并可对多达 16 个电压轨进行电压裕度调节。最多可级联四个 UCD91320 器件，从而允许用户监控多达 128 个电源轨，并记录同步故障响应。典型应用包括自动测试设备、电信与网络设备、服务器以及存储系统。可使用 TI 提供的 *Sequencer Studio* 软件进行器件配置。无需任何编程技能。

7.2 典型应用

图 7-1 显示了经过简化的系统方框图。为简化起见，该图仅展示了三个电源轨，但每个 UCD91320 器件实际上可管理多达 32 个电源轨。

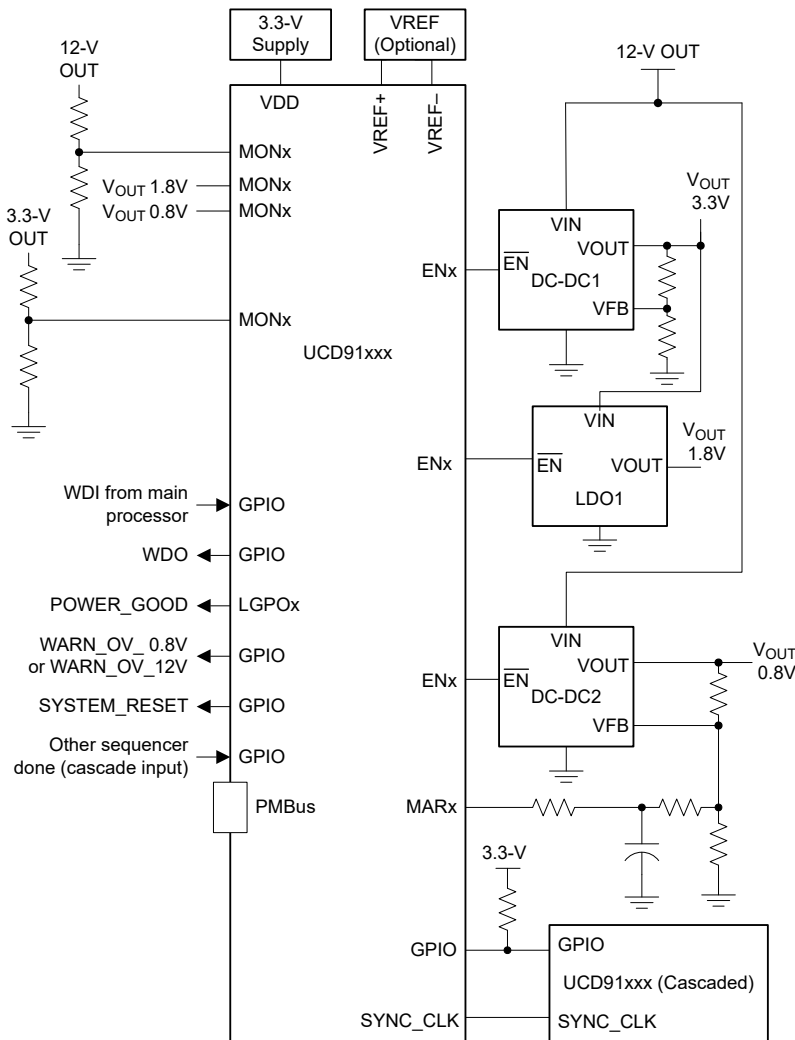


图 7-1. 简化版系统图

7.2.1 设计要求

UCD91320 需要在 VDD、BPCAP 和 VREF+ 引脚上放置去耦电容器。VDD、BPCAP 和 VREF+ 的电容值在“电气特性”中有明确规定。请考虑将这些电容器设计配置作为备选方案。

- 如果应用不使用 nRESET 信号，则必须将 nRESET 引脚电平拉至 VDD，可以通过直接连接到 VDD 引脚，或者通过如图 7-2 所示的 R-C 电路连接。图 7-2 中的 R-C 电路也可用于在上电时延迟复位释放。如果应用使用了 nRESET 外部引脚，则 nRESET 信号的布线必须尽可能短。请务必将任何连接到 nRESET 信号的元件尽可能靠近器件放置。
- 将 nRESET 引脚拉低并保持小于 1s 会触发引导复位，而将 nRESET 引脚拉低并保持大于 1s 会触发上电复位。
- 模拟监控引脚能够监控 0V 至 3.3V 之间的电压轨。确保 MONx 引脚的输入不会超出此范围。
- 在器件编程期间，必须确保 VDD 电源稳定且不会触发器件复位。在器件编程时触发复位可能会导致数据损坏。
- TI 建议在 VDD 和 VSS 引脚之间连接 10 μ F 和 0.1 μ F 低 ESR 陶瓷去耦电容器的组合，并将这些电容器尽可能靠近其去耦的电源引脚放置（几毫米以内），以实现最小的环路面积。10 μ F 大容量去耦电容器是大多数应用的推荐值，但可以根据 PCB 设计和应用要求，在需要时调整该电容。例如，可以使用容量更大的电容器，但会影响电源轨斜升时间。
- BPCAP 引脚上需要连接一个 0.47 μ F 的电容，并且该电容必须靠近器件放置，与器件地之间的距离最小。请勿将其他电路连接到 BPCAP 引脚。

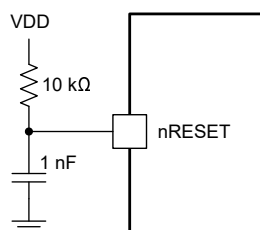


图 7-2. 带有 R-C 网络的 nRESET 引脚

7.2.2 详细设计过程

Sequencer Studio 软件可用于在线或离线（无论 UCD91320 器件是否连接至计算机）设计器件配置。在离线模式下，软件在启动时会提示用户创建或打开项目文件 (.xml)。在在线模式下，软件会自动通过 PMBus 接口检测器件并提取配置数据。将 **Sequencer Studio** 软件连接到 PMBus 需要 TI 提供的 [USB 接口适配器 EVM](#)。

以下包含通用设计步骤。步骤的详细信息在 [节 6](#) 中进行了说明，并且可以在 **Sequencer Studio** 软件内轻松访问。

1. 电源轨设置
2. 电源轨监控配置
3. GPI 配置
4. 电源轨时序配置
5. 故障响应配置
6. GPO 配置
7. 裕度配置
8. 其他配置（包括但不限于）：
 - 引脚选择电源轨状态
 - 看门狗计时器
 - 系统复位
 - 同步时钟
 - 故障引脚

点击 **Write to Hardware** 以应用更改。在在线模式下，随后点击 **Store RAM to Flash**，以将新配置永久存储至器件的数据闪存。

7.2.3 应用曲线

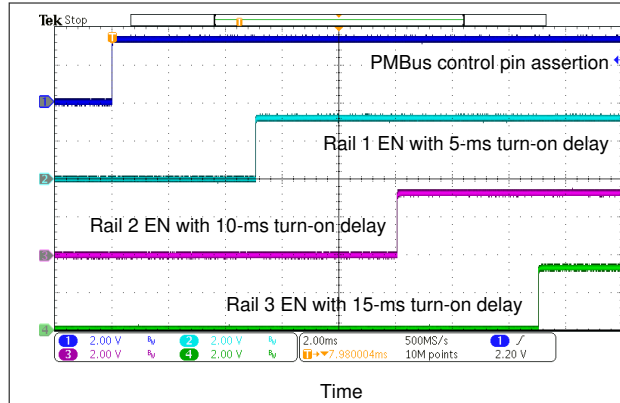


图 7-3. 启动波形

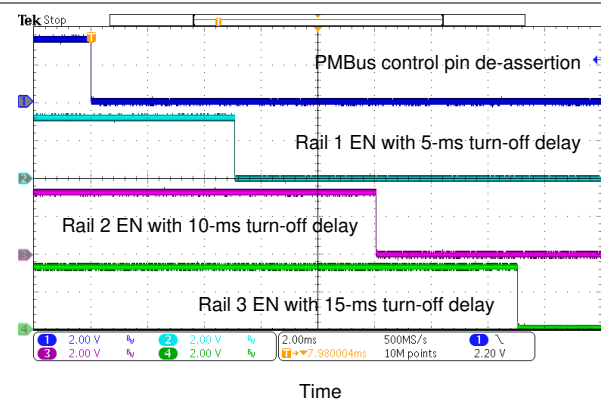


图 7-4. 关断波形

7.3 电源相关建议

使用 3.3V 电源为 UCD91320 器件供电。

如果使用内部基准，则 VDD 用作 ADC 的参考基准，且假定其电压恰好为 3.3V。任何偏离 3.3V 的输入电压都会给 ADC 参考基准带来误差，从而影响 ADC 的转换结果。因此，3.3V 电源必须经过严格稳压，且仅允许极小的电压波动（包括电压纹波以及由负载瞬变引起的电压偏移）。

如果使用外部基准 (VREF+)，则 3.3V 电源仅需满足节 5.3 和节 5.5 中所指定的最低要求。

7.4 布局

7.4.1 布局指南

- 将去耦电容器尽可能靠近器件放置
- 将 BPCAP 去耦电容器尽可能靠近 BPCAP 引脚连接
- 裕度引脚 (MARx) 输出的是具有快速跳变边沿的 PWM 信号。布线时应使这些信号远离敏感的模拟信号

8 器件和文档支持

8.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.2 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.3 商标

PMBus™ is a trademark of SMIF, Inc..

Sequencer Studio™ is a trademark of TI.

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
December 2025	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
UCD91320SPZR	Active	Production	LQFP (PZ) 100	1000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	UCD91320S
UCD91320SZAWR	Active	Production	NFBGA (ZAW) 100	1000 LARGE T&R	Yes	SNAGCU	Level-3-260C-168 HR	-40 to 125	UCD91320S

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

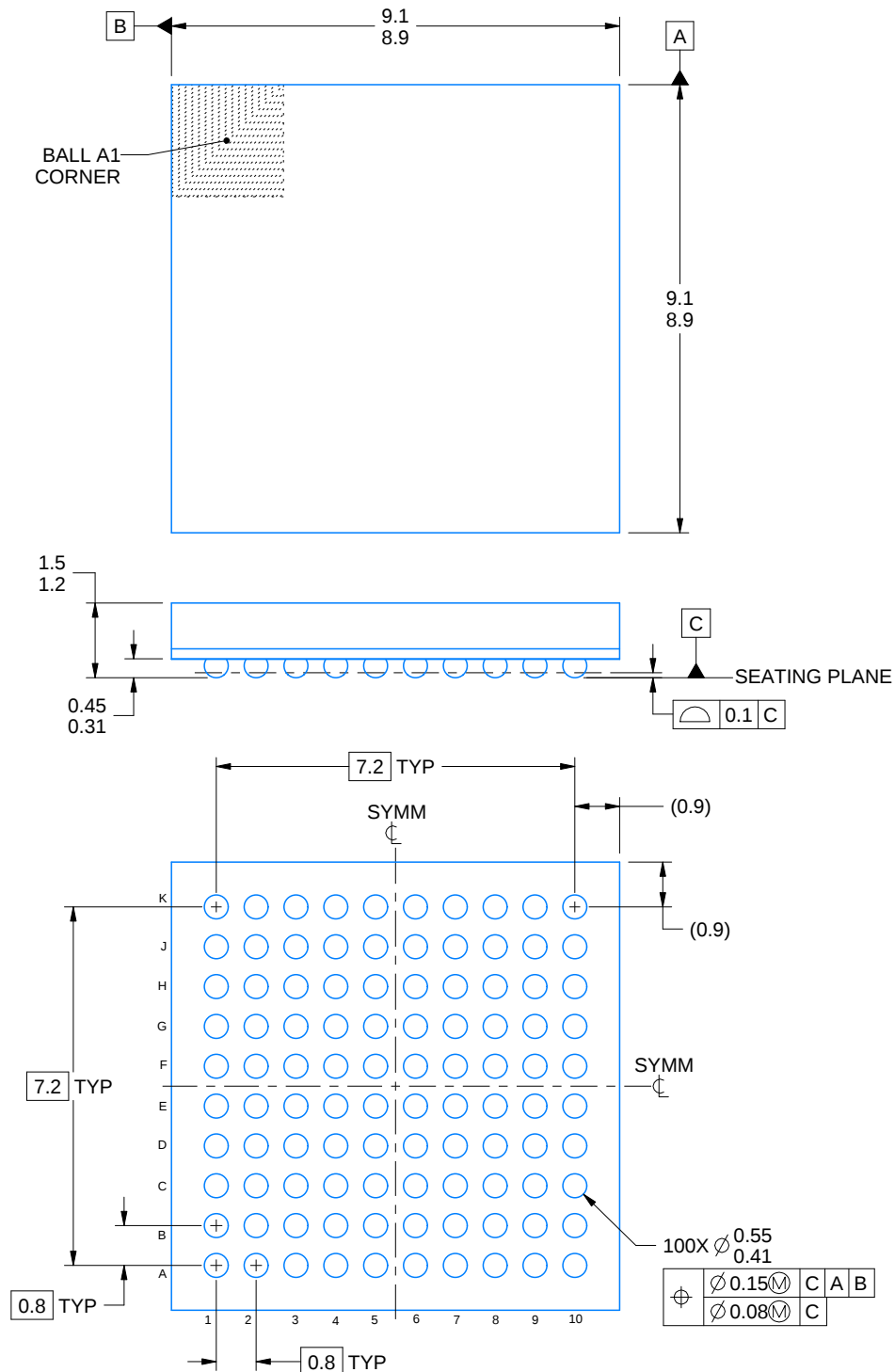
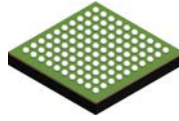
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



4219786/A 01/2025

NOTES:

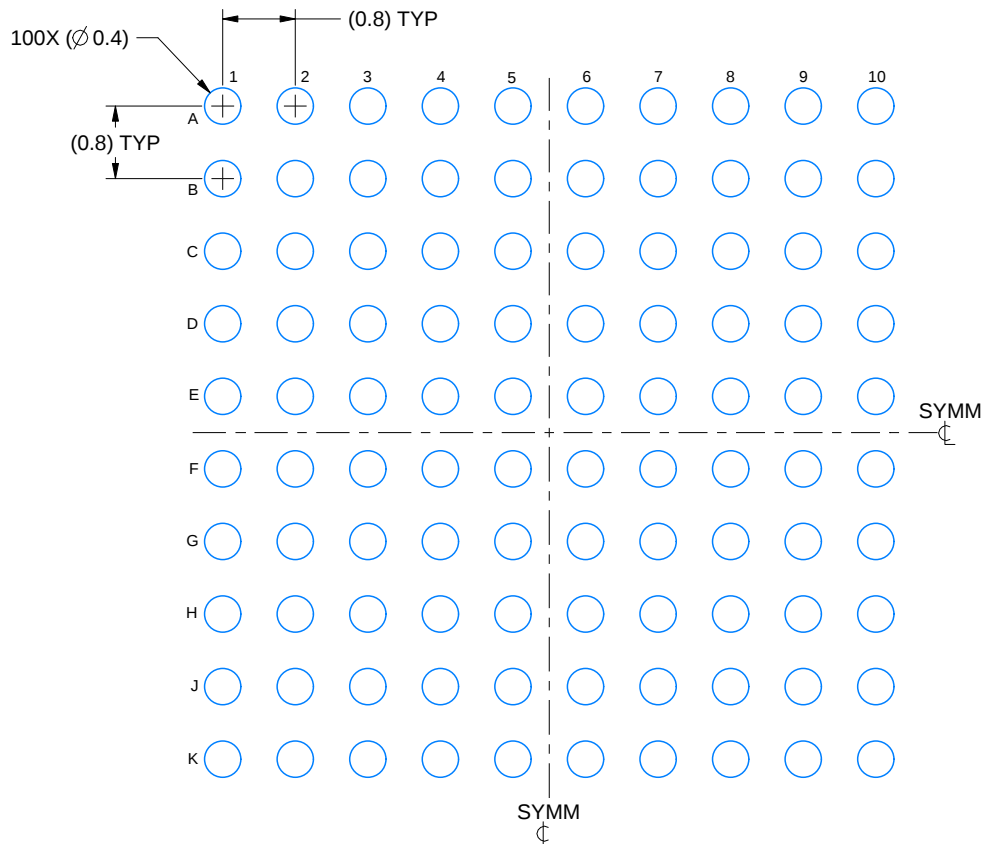
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

ZAW0100A

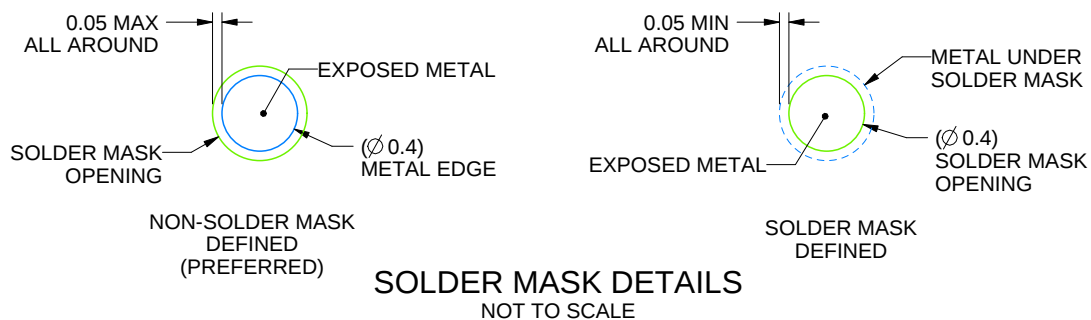
NFBGA - 1.5 mm max height

PLASTIC BALL GRID ARRAY



LAND PATTERN EXAMPLE

EXPOSED METAL SHOWN
SCALE: 12X



4219786/A 01/2025

NOTES: (continued)

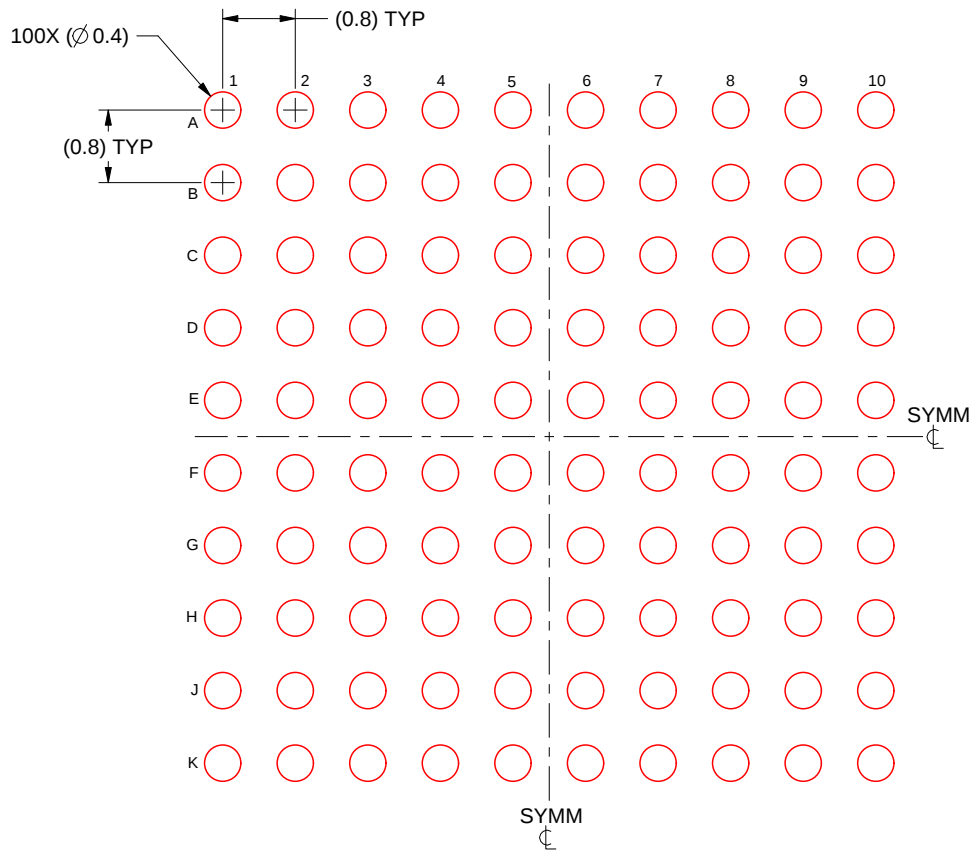
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For information, see Texas Instruments literature number SPRAA99 (www.ti.com/lit/spraa99).

EXAMPLE STENCIL DESIGN

ZAW0100A

NFBGA - 1.5 mm max height

PLASTIC BALL GRID ARRAY



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 12X

4219786/A 01/2025

NOTES: (continued)

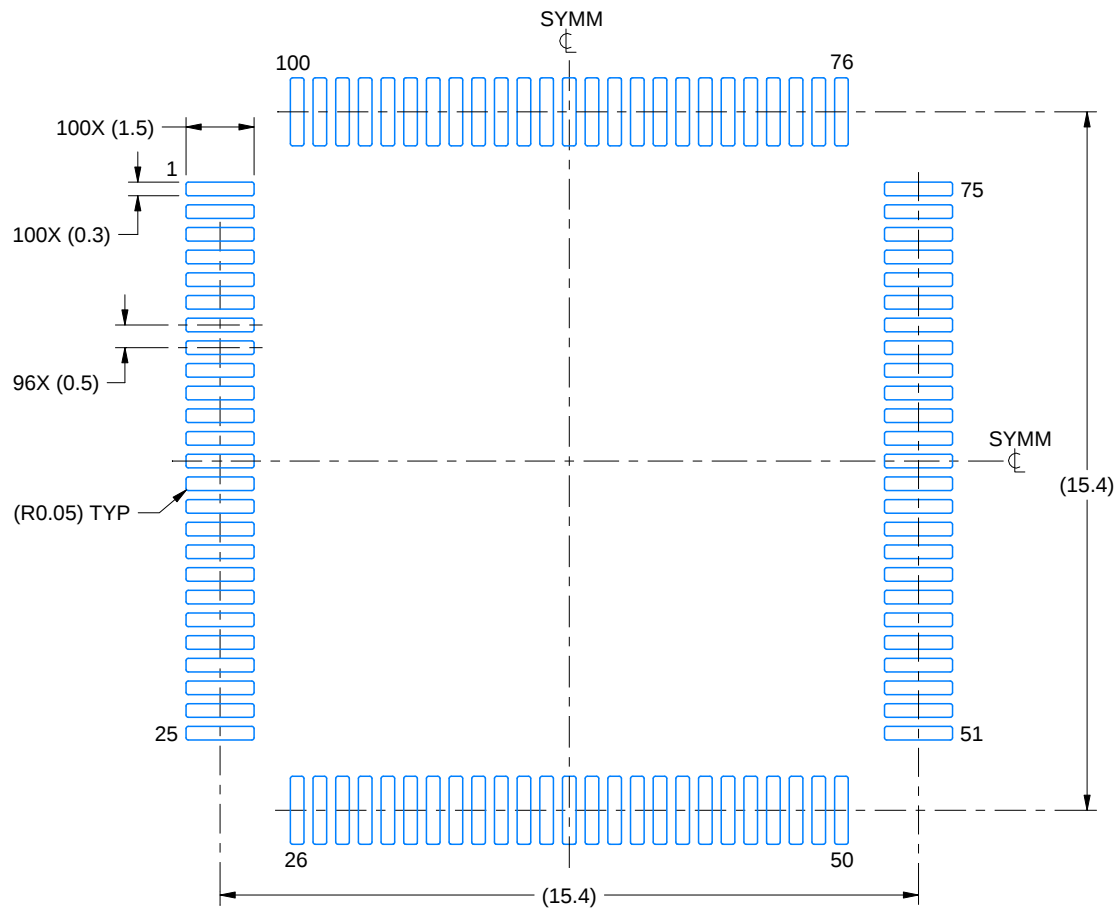
4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

EXAMPLE BOARD LAYOUT

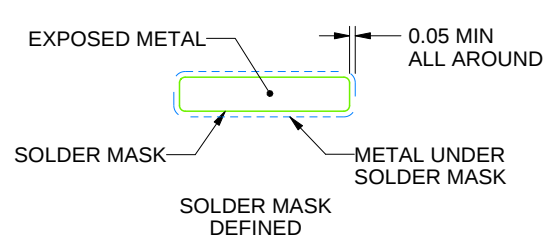
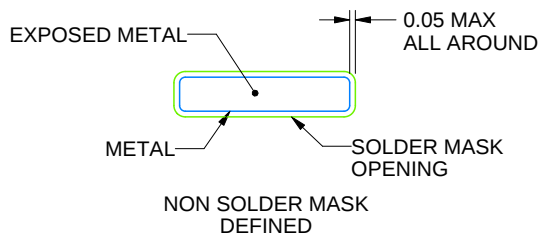
PZ0100A

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X



SOLDER MASK DETAILS

4215169/A 03/2017

NOTES: (continued)

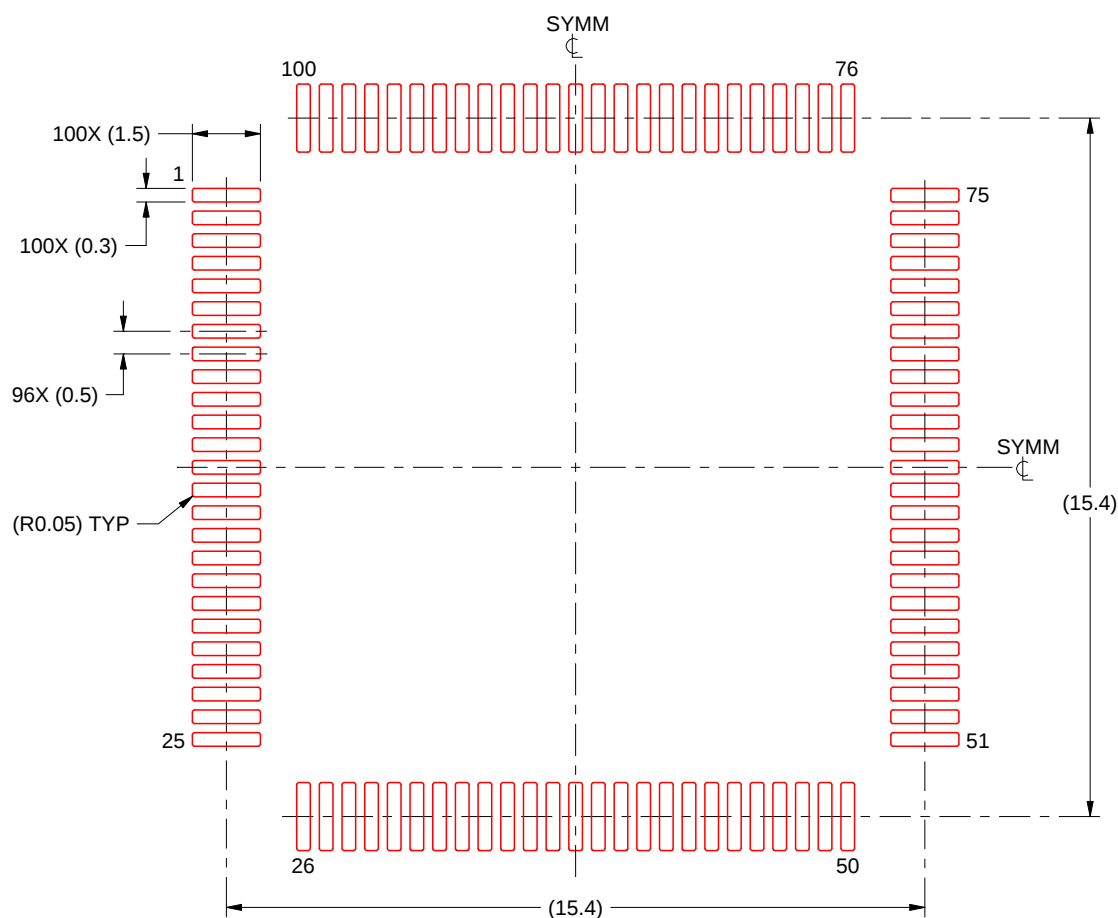
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).

EXAMPLE STENCIL DESIGN

PZ0100A

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:6X

4215169/A 03/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月