UCC33421-Q1 超小型、1.5W、5.0V、5kV$_{RMS}$ 隔离，汽车 直流/直流模块

1 特性

- 1.5W 最大输出功率
- 4.5V 至 5.5V 输入电压工作范围
- 5.0V、5.5V 稳定可选输出电压
  - 5.0V：300mA 可用负载电流
- 0.5% 典型负载调整率
- 2mV/V 典型线性调整率
- 稳健可靠的隔离栅：
  - 隔离等级：5kV$_{RMS}$
  - 浪涌能力：10.4kV$_{PK}$
  - 工作电压：1700V$_{PK}$
  - 在整个隔离栅具有 ±8KV IEC 61000-4-2 接触放电保护
  - 250V/ns 共模瞬态抗扰度
- 采用集成式变压器技术的高功率密度隔离式直流/直流模块
- 自适应展频调制 (SSM)
- 符合 CISPR-25 5 类标准
- 强磁场抗扰度
- 过载保护和短路保护
- 热关断
- 低浪涌电流软启动
- 具有故障报告机制的使能引脚
- 功能安全型
- 计划的安全相关认证：
  - 符合 DIN EN IEC 60747-17 (VDE 0884-17) 标准的增强型隔离
  - 符合 UL 1577/CSA 标准且长达 1 分钟的 5kV$_{RMS}$ 隔离
- 具有符合 AEC-Q100 标准的下列特性：
  - 器件温度等级 1：–40°C 至 125°C 环境工作温度范围
- SOIC-16 (5.85mm × 7.50mm) 封装

2 应用

- 电池管理系统 (BMS)
- 混合动力汽车/电动汽车 OBC 和直流/直流转换器
- 牵引逆变器
- 数字隔离器的隔离式辅助电源
- 适用于 RS-485、RS-422 和 CAN 的隔离式辅助电源

3 说明

UCC33421-Q1 是一款采用集成变压器技术且汽车级的直流/直流电源模块，可提供 1.5W 的隔离式输出功率。它可支持 4.5V 至 5.5V 的输入电压工作范围，并可通过 5.5V 的可选余量调节 5.0V 输出电压。

UCC33421-Q1 具有专有变压器架构，可实现 5kV$_{RMS}$ 隔离额定值，同时支持低 EMI 和出色的负载调节。

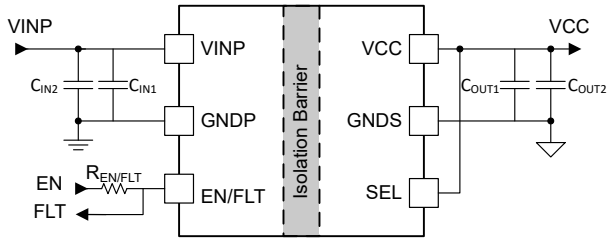
UCC33421-Q1 集成了保护特性以提高系统稳健性，例如具有故障报告机制的使能引脚、短路保护和热关断功能。

UCC33421-Q1 采用小型化、薄型解决方案 SOIC (5.85mm × 7.50mm) 封装，高度为 2.65mm，爬电距离和间隙 > 8.2mm

器件信息 (1)

器件型号	封装	本体尺寸（标称值）
UCC33421-Q1	DHA SOIC (16)	5.85mm × 7.50mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



简化版应用

ADVANCE INFORMATION

ADVANCE INFORMATION

内容

1 特性 1
2 应用 1
3 说明 1
4 器件比较 3
5 引脚配置和功能 4
6 规格 5
6.1 绝对最大额定值 5
6.2 ESD 等级 5
6.3 建议运行条件 6
6.4 热性能信息 6
6.5 绝缘规格 7
6.6 安全相关认证 8
6.7 电气特性 8
6.8 外部 BOM 元件 9
7 详细说明 10
7.1 概述 10
7.2 功能方框图 10
7.3 特性说明 11
7.4 器件功能模式 16
8 应用和实施 17
8.1 应用信息 17
8.2 典型应用 17
8.3 电源相关建议 18
8.4 布局 18
9 器件和文档支持 20
9.1 器件支持 20
9.2 文档支持 20
9.3 接收文档更新通知 20
9.4 支持资源 20
9.5 商标 20
9.6 静电放电警告 20
9.7 术语表 20
10 修订历史记录 20
11 机械和封装信息 21

Copyright © 2024 Texas Instruments Incorporated

4 器件比较

表 4-1. 器件比较表

器件名称	V_{VIN} 范围	输出 (VCC)	典型电源	隔离额定值
UCC33420-Q1	4.5V 至 5.5V	5.0V/5.5V	1.5W	基础型
UCC33420	4.5V 至 5.5V	5.0V/5.5V	1.5W	基础型
UCC33410-Q1	4.5V 至 5.5V	3.3V/3.7V	1.0W	基础型
UCC33410	4.5V 至 5.5V	3.3V/3.7V	1.0W	基础型
UCC33421-Q1	4.5V 至 5.5V	5.0V/5.5V	1.5W	增强型

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

ADVANCE INFORMATION

5 引脚配置和功能

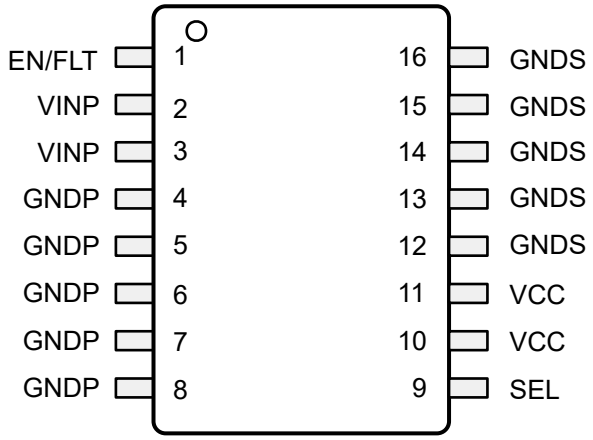


图 5-1. DHA SOIC 16 引脚封装，顶视图

表 5-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
EN/FLT	1	I/O	多功能使能输入引脚和输出故障引脚。通过一个 18kΩ 或更大的上拉电阻器连接到微控制器。 使能输入引脚：强制 EN 为低电平会禁用器件。上拉至高电平以启用正常的器件功能。 故障输出引脚：该引脚被拉至低电平 200μs，以警示电源转换器因故障情况而关断
VINP	2	P	初级侧输入电源电压引脚。需要在 VINP 和 GNDP 引脚之间连接 15nF (C_{IN1}) 和 10μF (C_{IN2}) 陶瓷旁路电容器，并靠近器件引脚放置
	3		
GNDP	4	G	VINP 的电源接地回路连接。
	5		
	6		
	7		
	8		
SEL	9	I	VCC 选择引脚。当 SEL 连接到 VCC 时，VCC 设定点为 5.0V；当 SEL 短接至 GNDS 时，则为 5.5V。
VCC	10	P	隔离式电源输出电压引脚。需要在 VCC 和 GNDS 引脚之间连接 15nF (C_{OUT1}) 和 22μF (C_{OUT2}) 陶瓷旁路电容器，并靠近器件引脚放置
	11		
GNDS	12	G	VCC 的电源接地回路连接。
	13		
	14		
	15		
	16		

(1) P = 电源，G = 地，I = 输入，O = 输出

Copyright © 2024 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

引脚	最小值	典型值	最大值	单位
VINP 至 GNDP(3)	-0.3		6	V
EN/FLT 至 GNDP	-0.3		6	V
VCC 至 GNDS (3)	-0.3		6	V
SEL 至 GNDS (3)	-0.3		6	V
T_A=25°C 时的总 VCC 输出功率，$P_{OUT_VCC_MAX}$ (2)			1.65	W
工作结温范围，T_J	-40		150	°C
贮存温度，T_{stg}	-65		150	°C

(1) 应力超出*绝对最大额定值* 下面列出的值可能会对器件造成永久损坏。这些列出的值仅仅是应力等级，这并不表示器件在这些条件下以及在*建议运行条件* 以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 请参阅“VCC 负载建议工作区域”部分，了解不同 VCC 输出电压设置在各种温度和 VINP 条件下的最大额定值。
(3) 不到 1ms。长时间处于该电压下会影响寿命可靠性。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 标准 (1)	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 标准第 7.2 节规定	±750	V
		接触放电符合 IEC 61000-4-2；隔离栅耐受测试(2)	±8000	V

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试
(2) 在隔离栅上施加 IEC ESD 冲击并将两侧的所有引脚都连在一起来构成一个双端子器件

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

引脚		最小值	典型值	最大值	单位
V_{VINP}	初级侧输入电压至 GNDP	4.5		5.5	V
$V_{EN/FLT}$	EN/FLT 引脚电压至 GNDP	0		5.5	V
V_{VCC}	次级侧隔离式输出电压至 GNDS	0		5.7	V
V_{SEL}	SEL 引脚输入电压至 GNDS	0		5.7	V
P_{VCC}	VINP=5.0V±10%、VCC = 5.0V、T_A=25°C - 85°C 时的 VCC 输出功率(1)		1.5		W
P_{VCC}	VINP = 5.0V±10%、VCC = 5.0V、T_A=105°C 时的 VCC 输出功率(1)		1		W
P_{VCC}	VINP = 5.0V±10%、VCC = 5.0V、T_A=125°C 时的 VCC 输出功率(1)		0.4		W
静态 CMTI	静态共模瞬态抗扰度等级（隔离栅上的 dV/dt 速率）			250	V/ns
动态 CMTI	动态共模瞬态抗扰度等级（隔离栅上的 dV/dt 速率）			250	V/ns
T_A	环境温度	-40		125	℃
T_J	结温	-40		150	℃

(1) 请参阅“VCC 负载建议工作区域”部分，了解不同 VCC 输出电压设置在各种温度和 VINP 条件下的最大额定值。

6.4 热性能信息

热指标(1)		DHA SOIC 16 引脚	单位
$R_{\theta JA}$	结至环境热阻	61.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	5.88	°C/W
$R_{\theta JB}$	结至电路板热阻	22.2	°C/W
Ψ_{JA}	结至环境表征参数	59.6	°C/W
Ψ_{JT}	结至顶部特征参数	5.8	°C/W
Ψ_{JB}	结至电路板特征参数	23.6	°C/W

(1) 热阻 (R) 基于 JEDEC 板，特征参数（ψ）基于“布局”部分中所述的 EVM。有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

6.5 绝缘规格

参数		测试条件	值	单位
CLR	外部间隙(1)	端子间的最短空间距离	> 8.2	mm
CPG	外部爬电距离(1)	端子间的最短封装表面距离	> 8.2	mm
DTI	绝缘穿透距离	最小内部间隙	> 70	μm
CTI	相对漏电起痕指数	DIN EN 60112 (VDE 0303-11) ; IEC 60112	> 600	V
	材料组	符合 IEC 60664-1	I	
	过压类别	额定市电电压 ≤ 300V_{RMS}	I-IV	
		额定市电电压 ≤ 600V_{RMS}	I-IV	
		额定市电电压 ≤ 1000V_{RMS}	I-III	
DIN EN IEC60747-17 (VDE 0884-17) (2)				
V_{IORM}	最大重复峰值隔离电压	交流电压（双极）	1700	V_{PK}
V_{IOWM}	最大工作隔离电压	交流电压（正弦波），时间依赖型电介质击穿 (TDDB) 测试	1202	V_{RMS}
		直流电压	1700	V_{DC}
V_{IOTM}	最大瞬态隔离电压	V_{TEST} = V_{IOTM}，t = 60s（鉴定测试）	7071	V_{PK}
		V_{TEST} = 1.2 × V_{IOTM}；t = 1s（100% 生产测试）	8485	V_{PK}
V_{IMP}	脉冲电压(3)	在空气中测试，符合 IEC 62368-1 标准的 1.2/50μs 波形	8000	V_{PK}
V_{IOSM}	最大浪涌隔离电压(4)	在油中进行测试（鉴定测试）， 符合 IEC 62368-1 的 1.2/50μs 波形。	10400	V_{PK}
q_{pd}	视在电荷(5)	方法 a：I/O 安全测试子组 2/3 后，V_{ini} = V_{IOTM}，t_{ini} = 60s；$V_{pd(m)}$ = 1.2 × V_{IORM}，t_m = 10s	≤ 5	pC
		方法 a：环境测试子组 1 后，V_{ini} = V_{IOTM}，t_{ini} = 60s；$V_{pd(m)}$ = 1.6 × V_{IORM}，t_m = 10s	≤ 5	pC
		方法 b1：常规测试（100% 生产测试）和预处理（类型测试），V_{ini} = V_{IOTM}，t_{ini} = 1s；$V_{pd(m)}$ = 1.875 × V_{IORM}，t_m = 1s	≤ 5	pC
C_{IO}	势垒电容，输入至输出(6)	V_{IO} = 0.4 sin (2πft)，f = 1MHz	< 3	pF
R_{IO}	隔离电阻，输入至输出(6)	V_{IO} = 500V，T_A = 25°C	> 10^{12}	Ω
		V_{IO} = 500V，100°C ≤ T_A ≤ 125°C	> 10^{11}	Ω
		V_{IO} = 500V，T_S = 150°C	> 10^9	Ω
	污染等级		2	
	气候类别		40/125/21	
UL 1577				
V_{ISO}	可承受的隔离电压	可承受的隔离电压 V_{TEST} = V_{ISO}，t = 60s（鉴定测试） V_{TEST} = 1.2 × V_{ISO}，t = 1s（100% 生产测试）	5000	V_{RMS}

(1) 爬电距离和间隙应满足应用的特定设备隔离标准中的要求。请注意保持电路板设计的爬电距离和间隙，从而确保印刷电路板上隔离器的安装焊盘不会导致此距离缩短。在特定的情况下，印刷电路板上的爬电距离和间隙变得相等。在印刷电路板上采用插入坡口和/或肋材等技术有助于提高这些规格。
(2) 此耦合器仅适用于最大工作额定值范围内的*基本电气绝缘*。应借助合适的保护电路来确保符合安全等级。
(3) 在空气中进行测试，以确定封装的浪涌抗扰度。
(4) 在空气或油中执行测试，以确定隔离栅的固有浪涌抗扰度
(5) 视在电荷是局部放电 (pd) 引起的电气放电。
(6) 将隔离栅每一侧的所有引脚都连在一起，构成一个双端子器件

ADVANCE INFORMATION

6.6 安全相关认证

VDE	UL	UL
计划根据 DIN EN IEC 60747-17 (VDE 0884-17) 进行认证	计划根据 UL 1577/CSA 组件认证计划进行认证	计划根据 IEC 60601-1 进行认证
增强型绝缘 最大瞬态隔离电压 7071V_{PK}；最大重复峰值隔离电压 1700V_{PK}；最大浪涌隔离电压 10400V_{PK}	单一保护，5000V_{RMS}	符合 UL 60601- 1:14 和 IEC 60601-1 d.3+A1、AAMI ES 60601- 1:2005/(R)2012 和 A1:2012、C1:2009/(R)2012 和 A2:2010/(R)2012 CSA C22.2 No. 60601-1:2014 IEC 60601-1:2012 的基本绝缘，250V_{RMS} 最大工作电压，2 MOPP（患者保护方法）
证书编号：（计划）	证书编号：（计划）	证书编号：（计划）

6.7 电气特性

在工作温度范围（T_J = –40°C 至 150°C）内，VINP = 5.0V，C_{IN1} = C_{OUT1} = 15nF，C_{IN2} = 10µF，C_{OUT2} = 22µF，SEL 连接到 VCC，EN/FLT = 5.0V，除非另有说明。所有典型值均在 VINP = 5.0V、T_A = 25°C 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
输入电源（初级侧，所有电压均以 GNDP 为基准）						
I_{VINP_Q}	VINP 静态电流，禁用	EN/FLT = 低电平，VINP = 5.0V，空载			180	uA
I_{VINP_NL}	VINP 工作电流，空载	EN/FLT = 高电平；VINP = 4.5V-5.5V；VCC = 5.0V，空载		7	15	mA
		EN/FLT = 高电平；VINP = 4.5V-5.5V；VCC = 5.5V，空载		7	15	mA
I_{VINP_FL}	VINP 工作电流，满载	EN/FLT = 高电平；VINP = 5.0V；VCC = 5.0V，I_{out} = 300mA，T_A = 25°C	489	508	529	mA
UVLOP 比较器（初级侧，所有电压均以 GNDP 为基准）						
$V_{VINP_UVLO_R}$	VINP 欠压锁定上升阈值			2.8	2.9	V
$V_{VINP_UVLO_F}$	VINP 欠压锁定下降阈值		2.6	2.7		V
V_{UVLO_H}	VINP 欠压锁定迟滞			0.1		V
OVLO 比较器（初级侧，所有电压均以 GNDP 为基准）						
$V_{VINP_OVLO_R}$	VINP 过压锁定上升阈值			5.77	5.9	V
$V_{VINP_OVLO_F}$	VINP 过压锁定下降阈值		5.55	5.72		V
V_{VINP_H}	VINP 过压锁定迟滞			0.05		V
开关特性						
f_{Sw}	直流/直流转换器开关频率			64.5	67.3	MHz
初级侧热关断						
TSD_{P_R}	初级侧过热关断上升阈值		150	165		ºC
TSD_{P_F}	初级侧过热关断下降阈值		130			ºC
TSD_{P_H}	初级侧过热关断迟滞			20		ºC
EN/FLT 引脚						
V_{EN_R}	使能电压上升阈值	EN/FLT = 0V 至 5.0V			2.1	V
V_{EN_F}	使能电压下降阈值	EN/FLT = 5.0V 至 0V	0.8			V
I_{EN}	使能引脚输入电流	EN/FLT = 5.0V			10	uA
V_{FLT}	发生故障时的 EN/FLT 引脚电压	将最小 18kohm（10% 容差）电阻器连接到 EN/FLT 引脚			0.5	V
t_{Fault}	发生故障时的 EN/FLT 下拉间隔	EN/FLT > 0.5V，发生故障		200		us
VCC 输出电压（次级侧，所有电压均以 GNDS 为基准）						

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

6.7 电气特性（续）

在工作温度范围（T_J = –40°C 至 150°C）内，VINP = 5.0V，C_{IN1} = C_{OUT1} = 15nF，C_{IN2} = 10μF，C_{OUT2} = 22μF，SEL 连接到 VCC，EN/FLT = 5.0V，除非另有说明。所有典型值均在 VINP = 5.0V、T_A = 25°C 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
V_{CC}	隔离式电源稳压输出电压	VINP = 5.0V；VCC = 5.0V，I_{out} = 0mA 至 300mA	4.85	5	5.15	V
		VINP = 5.0V；VCC = 5.5V，I_{out} = 0mA 至 200mA	5.34	5.5	5.67	V
	隔离式电源稳压输出电压精度	VINP = 4.5V 至 5.5V，VCC = 5.0V/5.5V	-4		4	%
V_{CC_Line}	V_{cc} 直流线路调节	VINP = 4.5V 至 5.5V，VCC = 5.0V，I_{out} = 150mA		2		mV/V
		VINP = 4.5V 至 5.5V，VCC = 5.5V，I_{out} = 150mA		2		mV/V
V_{CC_Load}	V_{cc} 直流负载调节	VINP = 5.0V；VCC = 5.0V、I_{out} = 0mA 至 300mA		0.5		%
		VINP = 5.0V；VCC = 5.5V，I_{out} = 0mA 至 200mA		0.5		%
V_{CC_Ripple}	隔离式电源输出上的电压纹波	20MHz 带宽，VINP = 5.0V，VCC = 5.0V，I_{out} = 300mA，T_A = 25°C		50	75	mV
EFF	效率 P_{VCC} 至 P_{VINP}	VINP = 5.0V；VCC = 5.0V，I_{out} = 300mA，T_A = 25°C		59		%
V_{CC_Rise}	VCC 从 10% 升至 90% 的上升时间	VINP = 4.5V 至 5.5V，VCC = 5.0V，I_{out} = 70mA			500	us
		VINP = 4.5V 至 5.5V，VCC = 5.5V，I_{out} = 70mA			500	us
VCC UVP，欠压保护（次级侧，所有电压均以 GNDS 为基准）						
K_{VCC_UVP}	VCC 欠压保护阈值比	V_{UVP} = VCC * 90%		90		%
V_{UVP_H}	VCC 欠压保护迟滞	VCC = 5.0V	79	100	121	mV
V_{UVP_H}	VCC 欠压保护迟滞	VCC = 5.5V	87	110	133	mV
VCC OVP 过压保护（次级侧，所有电压均以 GNDS 为基准）						
$V_{VCC_OVP_R}$	VCC 过压保护上升阈值	VCC = 5.0V		5.45	5.5	V
$V_{VCC_OVP_H}$	VCC 过压保护迟滞	VCC = 5.0V		0.1		V
$V_{VCC_OVP_R}$	VCC 过压保护上升阈值	VCC = 5.5V		5.9	5.95	V
$V_{VCC_OVP_H}$	VCC 过压保护迟滞	VCC = 5.5V		0.12		V
次级侧热关断						
TSD_{S_R}	次级侧过热关断上升阈值		150	165		ºC
TSD_{S_F}	次级侧过热关断下降阈值		130			ºC
TSD_{S_H}	次级侧过热关断迟滞			20		ºC

6.8 外部 BOM 元件

在建议条件下

元件		注释	最小值	典型值	最大值	单位
C_{IN1}	VINP 第一个去耦电容器			15		nF
C_{IN2}	VINP 第二个去耦电容器		10	22		μF
C_{OUT1}	VCC 第一个去耦电容器			15		nF
C_{OUT2}	VCC 第二个去耦电容器		10	22		μF

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

ADVANCE INFORMATION

7 详细说明

7.1 概述

UCC33421-Q1 器件集成了高效、低辐射隔离式直流/直流转换器。该器件只需很少的无源元件就能构成一个完整功能的直流/直流电源模块，在 5kV$_{RMS}$ 增强型隔离栅上的最大功率可达 1.5W，工作温度范围宽，采用薄型、高功率密度 SOIC 16 引脚封装。

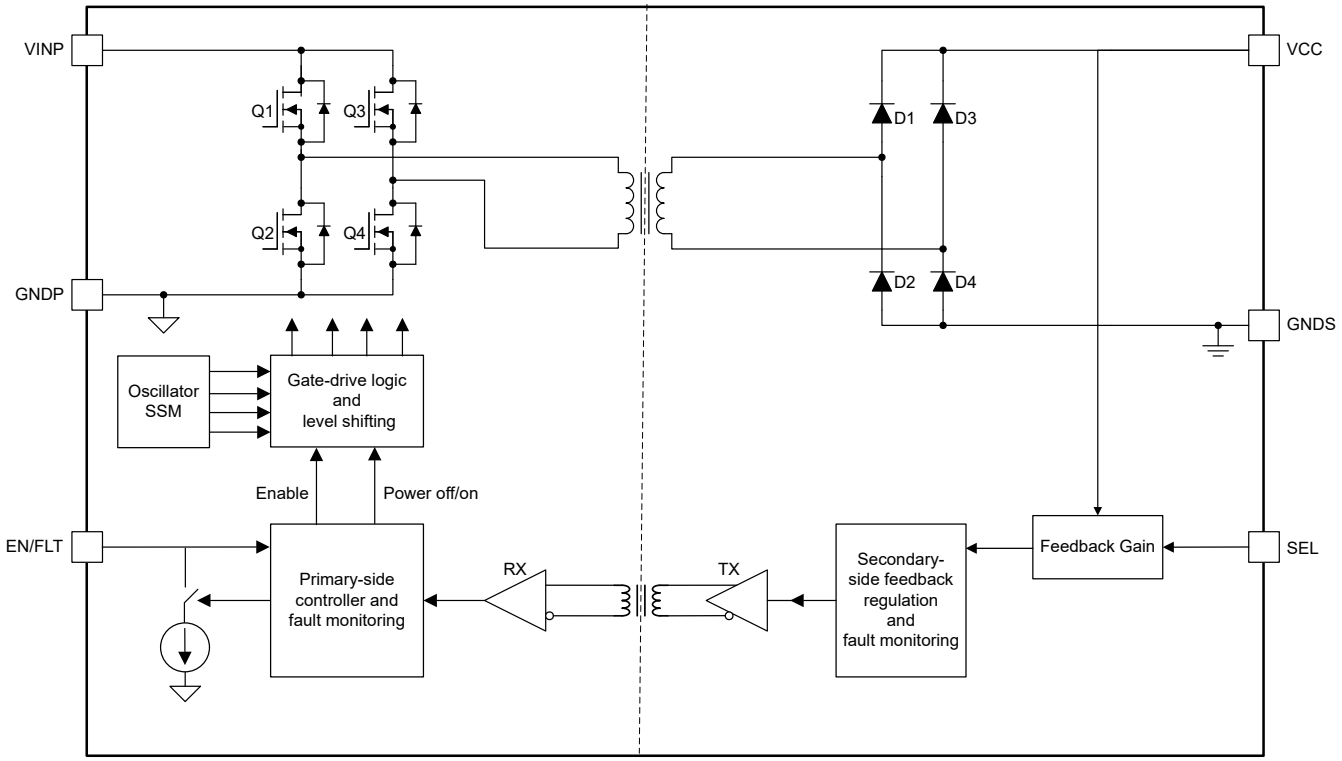
该器件具有使用方便、外形小巧、功率密度高等特点，适用于尺寸有限的成本敏感型系统，只需极少的设计工作，可取代笨重、昂贵的变压器设计。

集成式直流/直流转换器采用开关模式操作和专有的电路技术来降低所有负载条件下的功率损耗并提高效率。专用控制机制、时钟方案和片上变压器带来了高效率和低辐射。

VINP 电源为初级侧电源控制器供电，该控制器负责开关连接到集成式变压器的功率级。电力通过快速迟滞突发模式控制方案传输到次级侧，并进行整流和调节。该控制方案可监控 VCC，并确保其在正常和瞬态负载事件条件下保持在迟滞范围内，同时在所有负载条件下均保持高效运行。VCC 通过 SEL 引脚连接调节至 5.0V 或 5.5V，以便为后置稳压器 LDO 提供足够的裕量，用于需要更严格的调节或更低输出纹波的应用。

该器件具有使能引脚，可根据系统要求开启或关闭器件。如果系统希望在低功耗模式下运行，将使能引脚拉至低电平将显著降低静态电流。使能引脚也可用作故障报告引脚，当连接至 18kΩ 时，该引脚将被拉至低电平并保持 200μs，以实现器件的任何故障关断。该器件具有软启动机制，可在超低输入浪涌电流条件下实现平稳、快速的 VCC 斜升，以避免为器件输入供电的前端电源过大。

7.2 功能方框图



Copyright © 2024 Texas Instruments Incorporated

7.3 特性说明

7.3.1 启用和禁用

强制 EN/FLT 引脚为低电平会禁用器件，从而极大地降低 VINP 功耗。将 EN/FLT 引脚拉至高电平可启用正常器件功能。EN/FLT 引脚有一个弱内部下拉电阻器，因此不建议在有噪声的系统中将此引脚悬空。

7.3.2 输出电压软启动

UCC33421-Q1 具有软启动机制，可确保以超小的输入浪涌电流实现平稳、快速的软启动运行。输出电压软启动图如图 7-1 所示。在 VINP > $V_{VINP_UVLO_R}$ 且 EN/FLT 被拉至高电平后，软启动时序从初级侧占空比开环控制开始。功率级以固定突发频率运行，占空比从 6.5% 开始逐渐增加。占空比的变化率预先在器件中进行了编程，以便在建立输出电压 VCC 的同时降低输入浪涌电流。在这一阶段，初级侧会将最大占空比限制在 62.5%，直到次级侧 VCC 电压超过 V_{VCC_UVLO} = 2.7V 阈值后才释放占空比限制。该限制可确保在器件短路启动且 VCC 未升高的情况下将输入电流降至最低。

软启动时间取决于输出电容器、输入电压和负载条件。UCC33421-Q1 具有软启动超时特性，在软启动期间会监控 VCC 输出电压状态。在某些情况下，由于输出电压短路，VCC 可能无法达到稳态调节阈值（如图 7-2 所示），重负载条件高于推荐的运行条件或输出电容值更高（如图 7-3 所示）。在这些条件下，如果 16ms 的软启动超时持续时间到期，而 VCC 未达到稳态调节，则器件将关断，并且 EN/FLT 引脚将被拉至低电平，并维持 200 µs，以报告故障情况。自动重启计时器将在此后启动，而器件将在该计时器到期后尝试重启。有关故障报告和自动重启的更多详情，请参阅故障报告和自动重启。如果相同的条件继续存在，相同的周期将再次重复，如下文图 7-2 和图 7-3 所示。

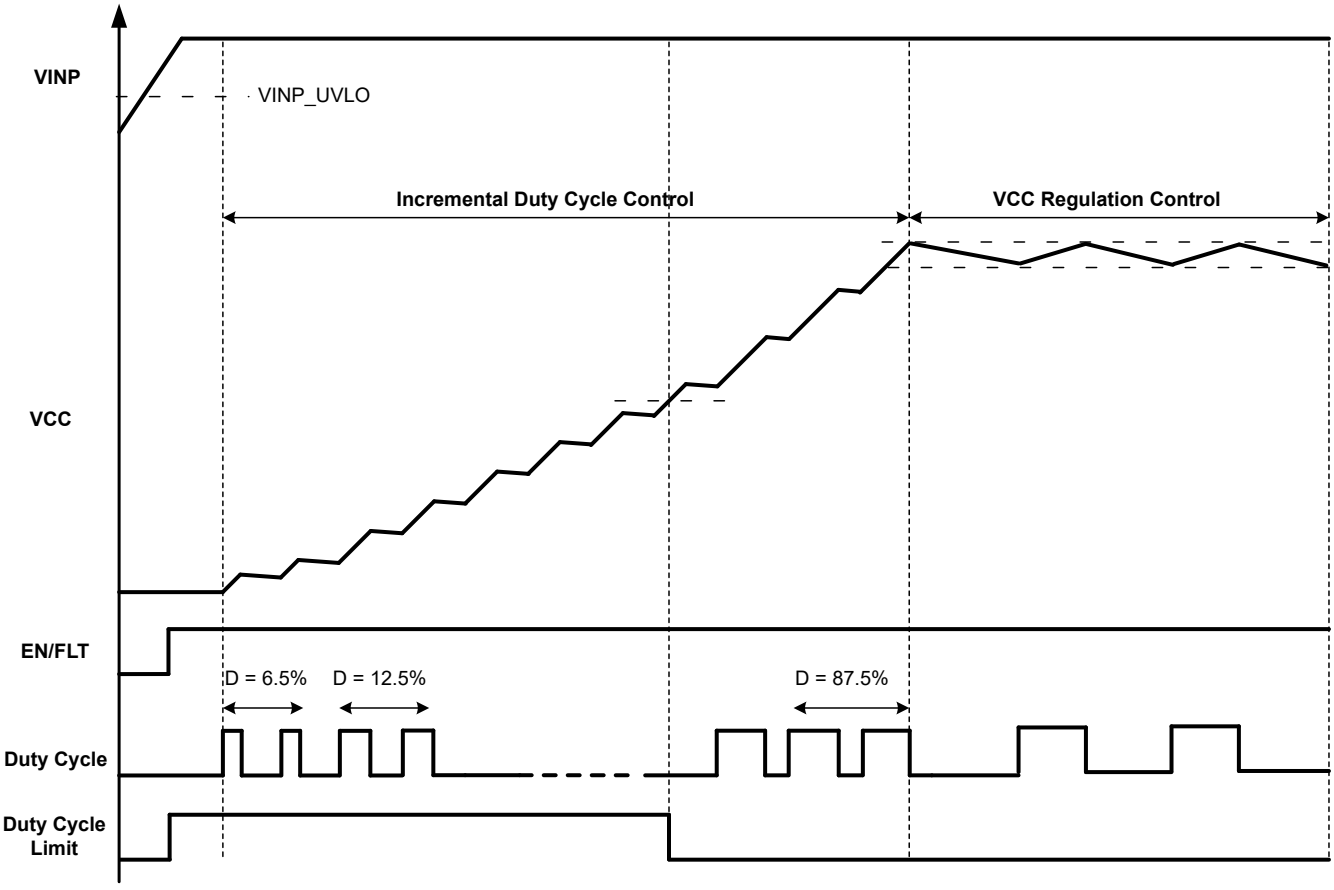


图 7-1. 输出电压软启动图

ADVANCE INFORMATION

ADVANCE INFORMATION

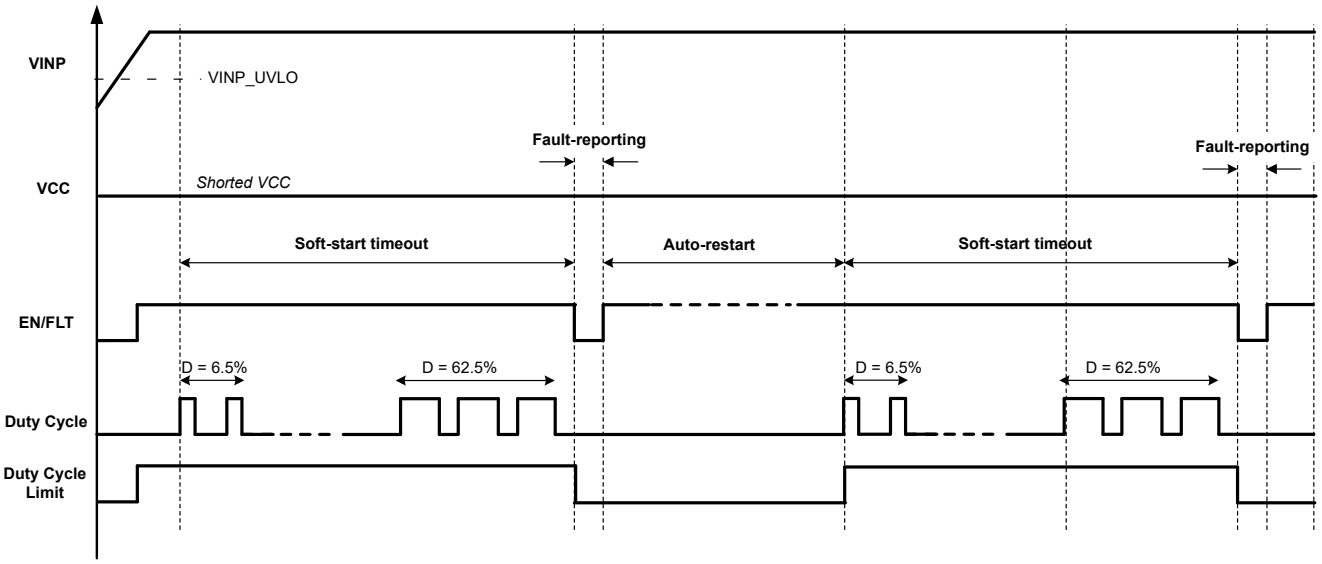


图 7-2. 短路输出下的软启动

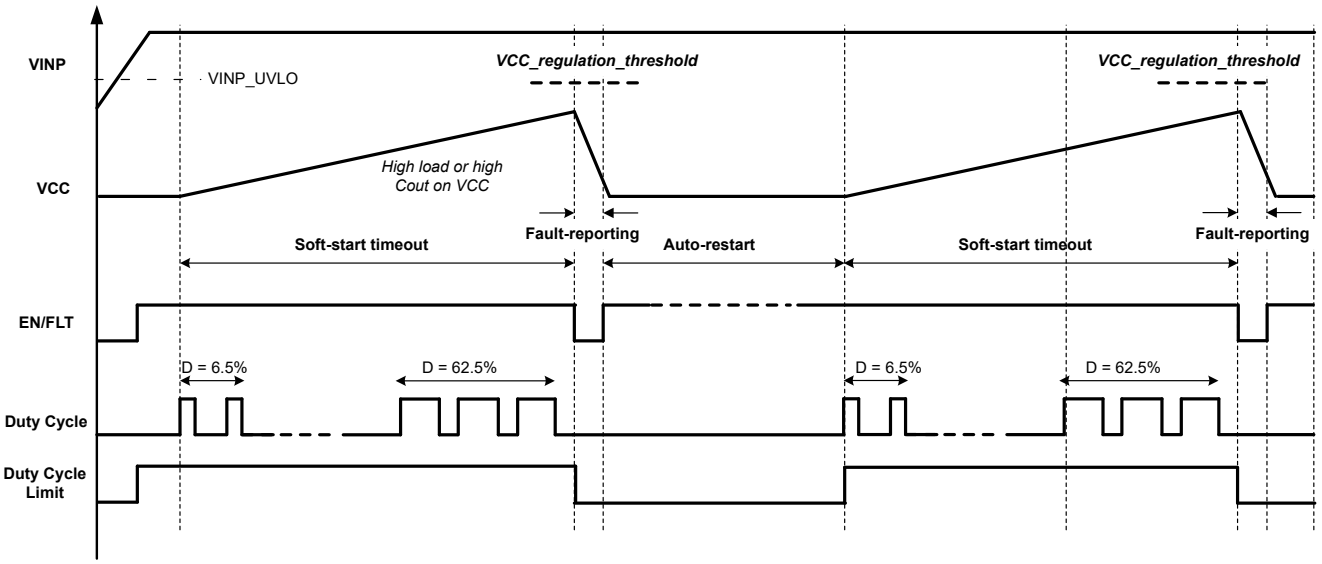


图 7-3. 在高负载或高输出电容器条件下软启动

7.3.3 输出电压稳态调节

UCC33421-Q1 使用迟滞控制来调节输出电压，将其维持在上下限带之间，如图 7-4 所示。次级侧上的调节块检测已调节的输出电压，并通过感应通信通道将反馈信号发送至初级侧，以控制初级功率级的开启或关闭，从而将输出电压维持在迟滞范围内。在稳态调节过程中，突发频率将根据输出电容器和负载条件发生变化。在较高负载条件下，突发频率最高，而在轻负载条件下，突发频率最低，从而提高轻负载效率。突发开启持续时间 (t_{ON}) 会随着重负载条件下推荐的运行条件或更高的输出电容值而增加。UCC33421-Q1 具有过功率保护功能，可将 t_{ON} 最大值限制为典型值 13 µs。

UCC33421-Q1 可以根据 SEL 引脚的连接情况来编程设置 VCC_REG 电压。当 VCC < V_{VCC_UVLO} 阈值时，SEL 引脚电压会在软启动序列期间进行监测。然后将输出电压编程为 5.0V (SEL = VCC) 或 5.5V (SEL = GNDS)。请注意，在这种初始监视之后，SEL 引脚不再影响 VCC 输出电平。要更改输出模式选择，必须切换 EN/FLT 引脚或必须关闭并重新开启 VINP 电源。

Copyright © 2024 Texas Instruments Incorporated

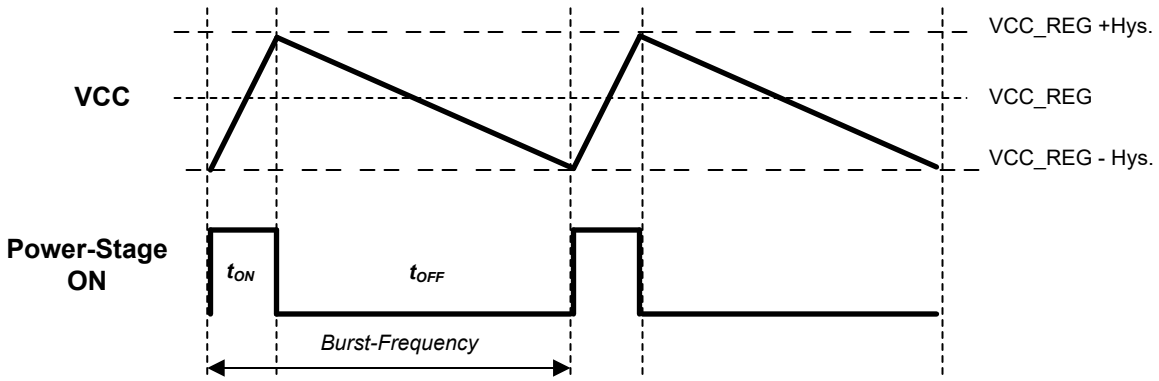


图 7-4. 输出电压迟滞模式控制

7.3.4 保护特性

UCC33421-Q1 具有完整的保护功能，包括输入欠压锁定、输入过压锁定、输出欠压保护和过热保护。此外，该器件还具有故障报告机制，可在系统级别用于报告导致关断的器件故障情况。在某些故障条件下，器件将在定义的持续时间后关断并尝试自动重启。

7.3.4.1 输入欠压和过压锁定

UCC33421-Q1 可在 4.5V 至 5.5V 的输入电压范围内工作。如果出现 VINP < $V_{VINP_UVLO_F}$ 或 VINP > $V_{VINP_OVLO_R}$ 条件，转换器将停止开关，器件将关断。一旦 VINP 恢复到正常工作范围，VINP > $V_{VINP_UVLO_R}$ 或 VINP < $V_{VINP_OVLO_F}$。器件将立即恢复开关，无需等待自动重启计时器。

7.3.4.2 输出欠压保护

UCC33421-Q1 具有欠压保护功能，可在发生过载情况时保护器件。如果 VCC 发生过载或短路，从而出现 VCC < 0.9 ×VCC 条件，则转换器将像在软启动操作中那样进入占空比限制模式，然后将在特定的抗尖峰脉冲时间后关断。该设计增加了抗尖峰脉冲时间，以应对任何瞬时过载或短路情况，这些情况可能会被迅速消除并恢复正常运行。器件一旦关闭，将在 160ms 后尝试自动重启。如果故障条件仍然存在，器件将再次关断并尝试再次自动重启。

7.3.4.3 输出过压保护

UCC33421-Q1 具有过压保护功能，可在过压条件下保护负载。如果发生过压，转换器将像在软启动操作中那样进入占空比限制模式，然后将在特定的抗尖峰脉冲时间后关断。器件一旦关闭，将在 160ms 后尝试自动重启。如果故障条件仍然存在，器件将再次关断并尝试再次自动重启。

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

7.3.4.4 过温保护

UCC33421-Q1 集成了初级侧功率级、次级侧功率级以及隔离变压器。功率转换导致的功率损耗会导致模块温度高于环境温度。为了确保电源模块的安全运行，该器件配备了过热保护功能。检测初级侧功率级和次级侧功率级的温度并与过热保护阈值进行比较。如果初级侧功率级温度高于 TSD_{P_R}，或者次级侧功率级温度高于 TSD_{S_R}，模块将进入过热保护模式。该模块在定义的抗尖峰脉冲时间后停止开关，报告故障并在 160ms 后尝试自动重启。

7.3.4.5 故障报告和自动重启

UCC33421-Q1 具有故障报告机制，可针对器件上导致关断的故障情况向系统级 MCU 或监控电路发出警报。如果发生输入过压，则会出现过热或输出欠压保护故障。初级侧控制器和故障监控系统将启用一个电流源，在 t_{Fault} 期间灌入 I_{Fault} 电流。如果在 MCU 和 EN/FLT 引脚之间连接了一个 >18kΩ 电阻，则当发生导致器件关断的上述故障之一时，V_{FLT} 将在相同的 t_{Fault} 持续时间内被拉至低电平，如图 7-5 所示。如果系统不需要故障报告机制，则 EN/FLT 引脚可直接连接到使能源电压，而无需 18kΩ 电阻器。

该器件具有自动重启功能，仅当发生输出欠压或过热故障时器件才会关断。在 t_{Fault} 结束后，将启动 160ms 计时器，该器件将执行新的软启动序列，如图 7-6 所示。如果故障已消除，VCC 将成功软启动至稳压状态。如果故障仍然存在，器件将再次关断并报告故障。只要发生故障，该器件就能够在断续模式下安全地连续运行。

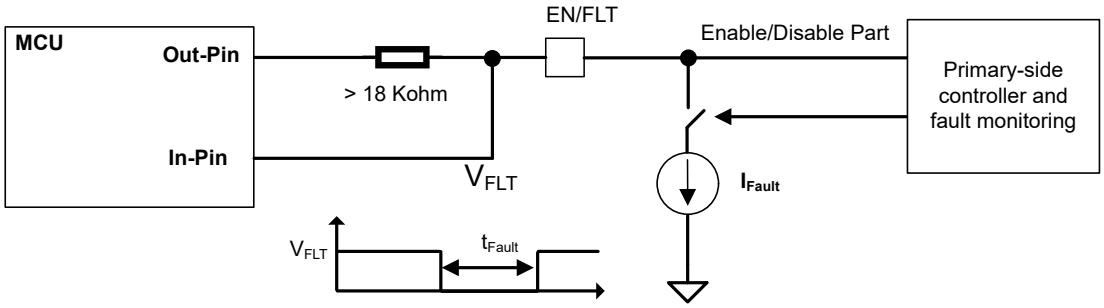


图 7-5. 故障报告机制

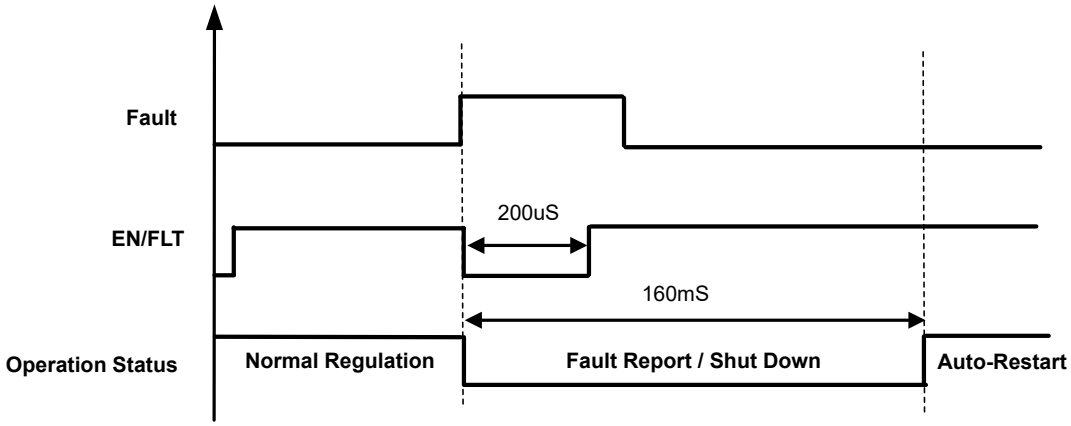


图 7-6. 自动重启操作

7.3.5 VCC 负载建议工作区域

图 7-7 展示了输出负载范围内的器件 VCC 调节行为，包括输出过载时的行为。为使器件正常工作，请确保器件 VCC 输出负载不超过最大输出电流 I_{OUT_MAX}。如果 UCC33421-Q1 的负载超出建议的工作区域，VCC 将下降，一旦低于 VCC_UVP 阈值，器件就会进入功率限制模式，以避免对器件造成压力，直至功率级停止开关并关断。

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

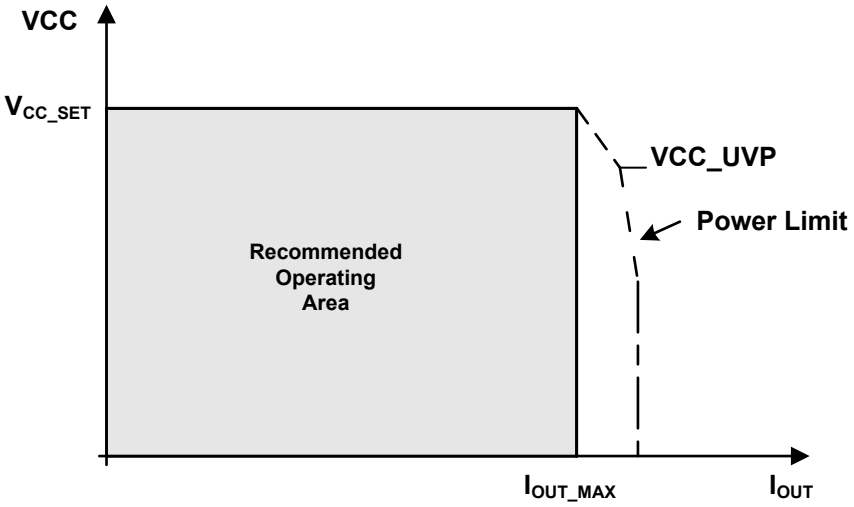


图 7-7. VCC 负载建议工作区域说明

7.3.6 电磁兼容性 (EMC) 注意事项

UCC33421-Q1 器件使用自适应展频调制 (SSM) 算法对内部振荡器进行调制，以降低器件的噪声发射。自适应 SSM 算法在每个突发周期内确保在两个频带之间进行完整的开关频率扫描，不受负载条件的影响，从而在不同负载条件下实现一致的展频调制效果。此外，UCC33421-Q1 使用先进的内部布局方案，能够在系统级别最大限度地减少辐射发射。

恶劣工业环境中的很多应用都对静电放电 (ESD)、电气快速瞬变 (EFT)、浪涌和电磁辐射等干扰非常敏感。IEC 61000-4-x、CISPR-32 和 CISPR-25 等国际标准对这些电磁干扰进行了规定。尽管系统级性能和可靠性在很大程度上取决于应用电路板设计和布局，但该器件包含很多芯片级设计改进，可增强整体系统稳健性。

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

7.4 器件功能模式

表 7-1 列出了此器件的电源功能模式。

表 7-1. 器件功能模式

输入		隔离式电源输出电压 (VCC) 设定点
EN/FLT	SEL	
高电平	短接至 VCC	5.0V
高电平	短接至 GNDS	5.5V
低	x	0V
开路(1)	开路(1)	不支持

(1) SEL 和 EN/FLT 引脚有一个内部弱接地下拉电阻，但不建议将此引脚保持开路。

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

UCC33421-Q1 器件适用于布板空间有限且需要更多集成的应用。该器件还适用于为满足所需隔离规范而采用体积庞大且价格昂贵的电源变压器的超高电压应用。

8.2 典型应用

“典型应用”展示了 UCC33421-Q1 器件为隔离负载供电的原理图。

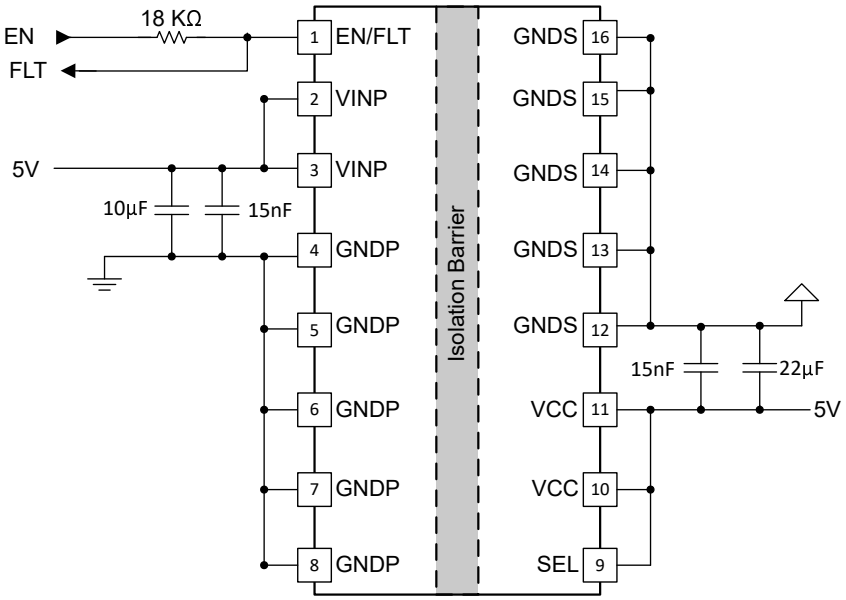


图 8-1. 典型应用

8.2.1 设计要求

使用 UCC33421-Q1 进行设计时，必须评估一些简单的设计注意事项。表 8-1 展示了典型应用的一些建议值。请参阅节 8.3 和节 8.4 部分以了解 UCC33421-Q1 的其他关键设计注意事项。

表 8-1. 设计参数

参数	建议值
输入电源电压 (VINP)	4.5V 至 5.5V
VINP 和 GNDP 之间的第一个去耦电容	15nF，50V，±10%，X7R
VINP 和 GNDP 之间的第二个去耦电容	10µF，10V，X7R
VCC 和 GNDS 之间的第一个去耦电容	15nF，50V，±10%，X7R
VCC 和 GNDS 之间的第二个去耦电容	22µF，10V，X7R
用于故障报告的 EN/FLT 引脚电阻器	18kΩ

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

8.2.2 详细设计过程

UCC33421-Q1 设计过程非常简单，该器件需要在 VINP 和 GNDP 引脚之间连接两个去耦电容器来提供输入电源，并需要在 VCC 和 GNDS 引脚之间连接两个用于隔离式输出电源的去耦电容器，来构成一个功能完整的直流/直流转换器。

建议将低 ESR、ESL 陶瓷电容器连接到靠近器件引脚的位置。需要注意的是，有效突发频率将受到所选 VCC 输出电容器的影响

8.3 电源相关建议

UCC33421-Q1 的建议输入电源电压 (VINP) 介于 4.5V 和 5.5V 之间。为了帮助确保可靠运行，必须在尽可能靠近电源引脚的位置放置足够的去耦电容器。在输入端的 VINP 和 GNDP 引脚之间以及隔离式输出电源的 VCC 和 GNDS 之间放置本地旁路电容器。输入电源必须具有适当的额定电流，来支持终端应用所需的输出负载。

8.4 布局

8.4.1 布局指南

UCC33421-Q1 集成隔离式电源解决方案可简化系统设计并减少使用的电路板面积。为了实现出色性能，正确的 PCB 布局非常重要。以下是建议列表：

- 将去耦电容器尽可能靠近器件引脚放置。对于输入电源，在引脚 2、3 (VINP) 和引脚 4、5、6、7-8 (GNDP) 之间放置 0402 和 0805 陶瓷电容器。对于隔离式输出电源，在引脚 10、11 (VCC) 和引脚 12、13、14、15、16 (GNDS) 之间放置 0402 和 0805 陶瓷电容器。该位置对输入去耦电容特别重要，因为该电容提供与电源驱动电路的快速开关波形相关的瞬态电流。
- 由于该器件没有用于散热的散热焊盘，因此器件通过各自的 GND 引脚散热。确保 GNDP 和 GNDS 引脚上有充足的覆铜（最好是接地层的连接），以便实现理想的散热效果。将过孔靠近器件引脚并远离陶瓷电容器和器件引脚之间的高频路径，对于提高热性能至关重要。
- 在空间和层数允许的情况下，还建议通过多个尺寸足够的通孔将 VINP、GNDP、VCC 和 GNDS 引脚连接到内部接地层或电源层。或者，使这些网络的走线尽可能宽，以尽量减少损耗。
- 密切注意 PCB 外层的初级接地层 (GNDP) 和次级接地层 (GNDS) 之间的间距。如果两个接地层的间距小于器件封装的间距，则系统的有效爬电距离和间隙将减小。
- 为确保初级侧和次级侧之间的隔离性能，请避免在 UCC33421-Q1 器件下方的外部铜层放置任何 PCB 布线或覆铜。

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

8.4.2 布局示例

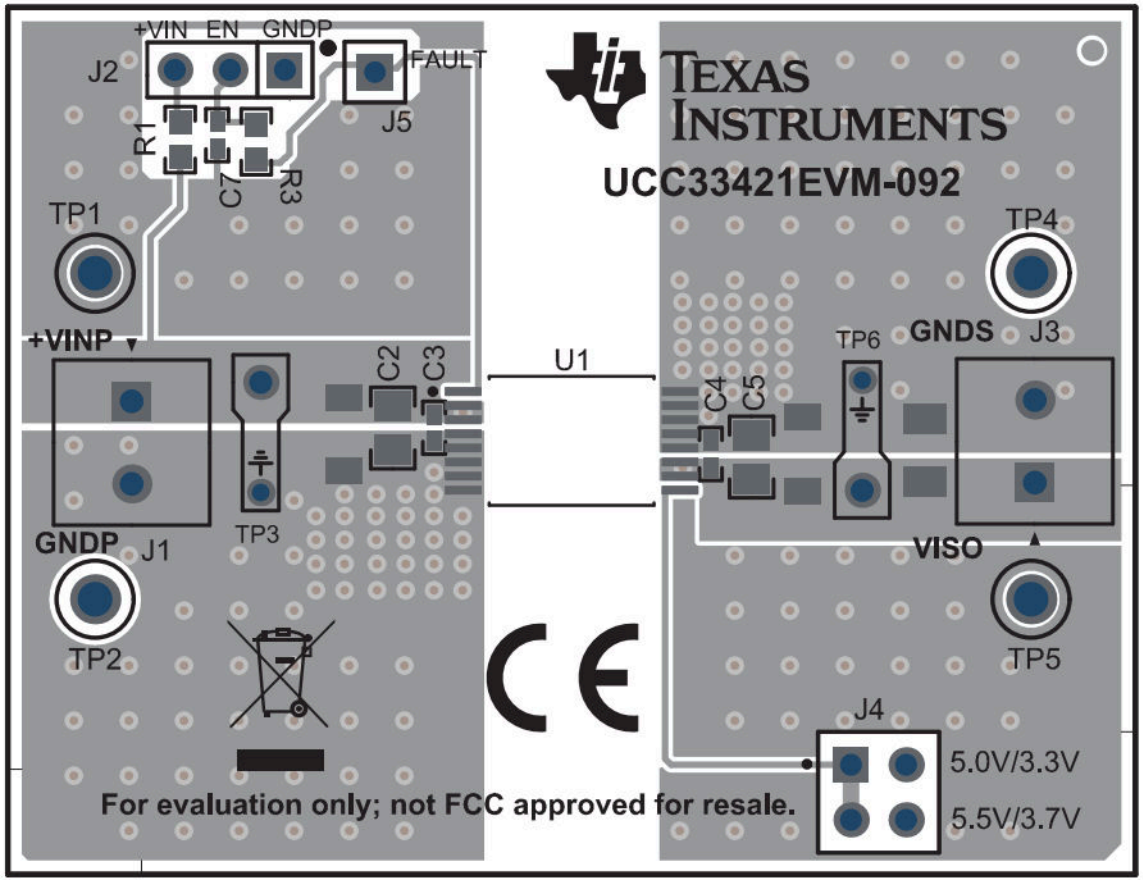


图 8-2. 布局示例

ADVANCE INFORMATION

9 器件和文档支持

9.1 器件支持

9.2 文档支持

9.2.1 相关文档

请参阅如下相关文档：

- 隔离相关术语

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

日期	修订版本	注释
2024 年 11 月	*	预告信息发布

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

11 机械和封装信息

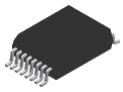
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

ADVANCE INFORMATION

ADVANCE INFORMATION

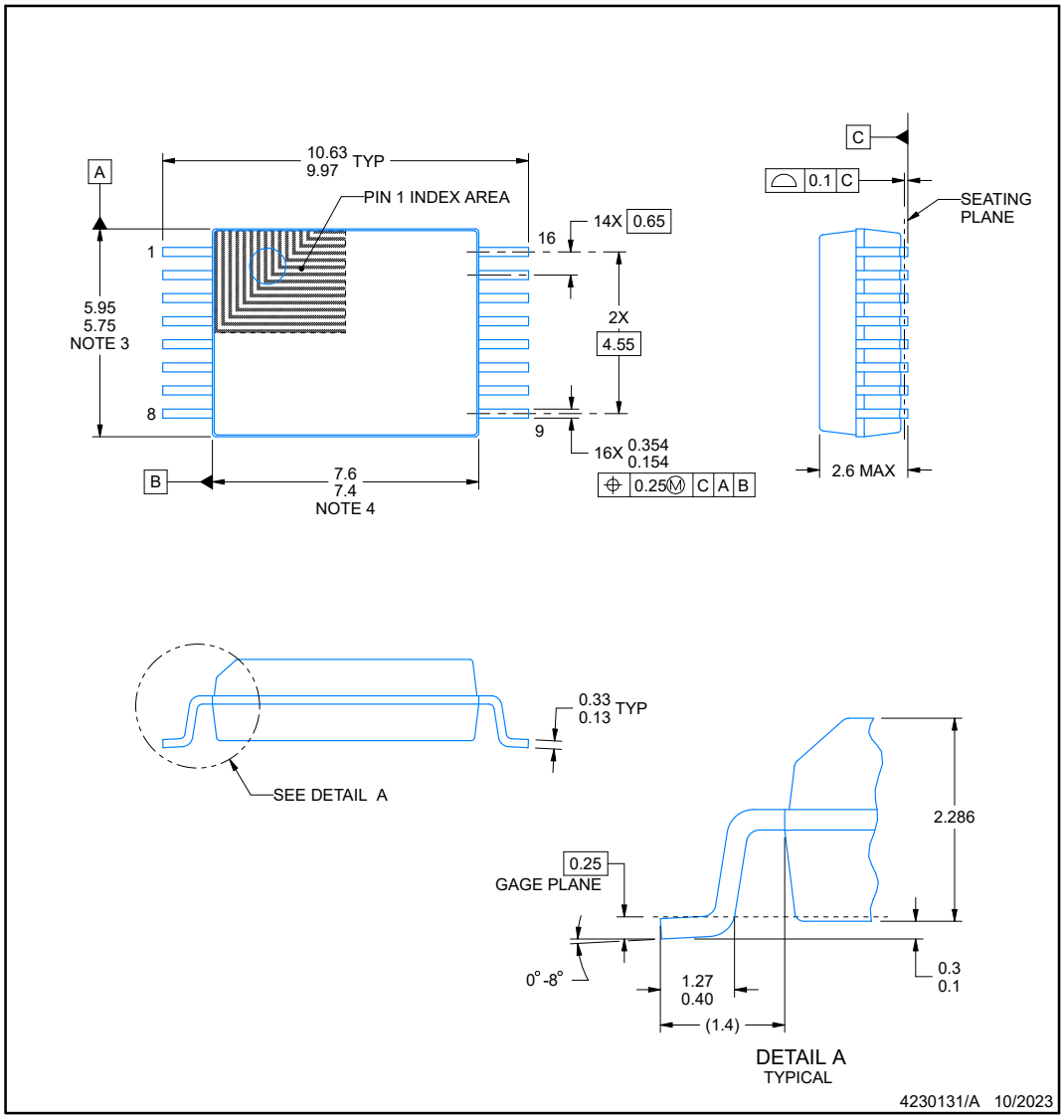
PACKAGE OUTLINE

DHA0016A



SSOP - 2.6 mm max height

SMALL OUTLINE PACKAGE



NOTES:

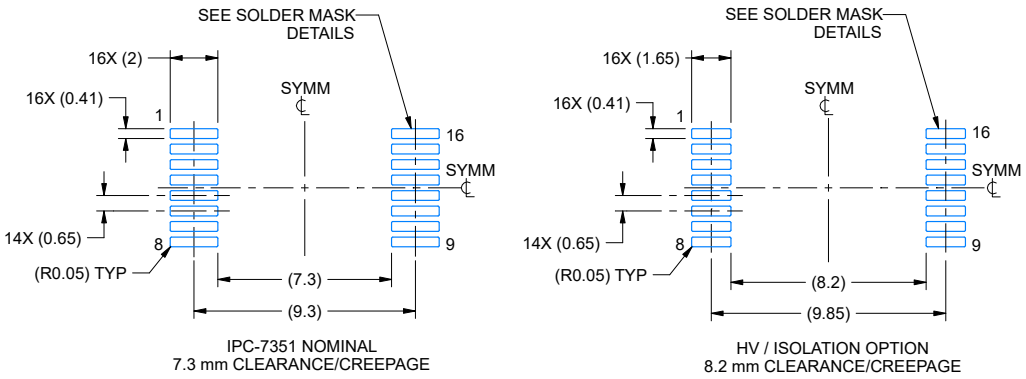
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.

Copyright © 2024 Texas Instruments Incorporated

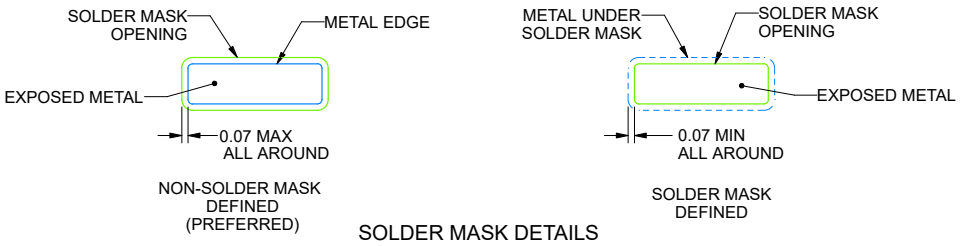
EXAMPLE BOARD LAYOUT

DHA0016A — **SSOP - 2.6 mm max height**

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLES
EXPOSED METAL SHOWN
SCALE: 4X



SOLDER MASK DETAILS

4230131/A 10/2023

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

ADVANCE INFORMATION

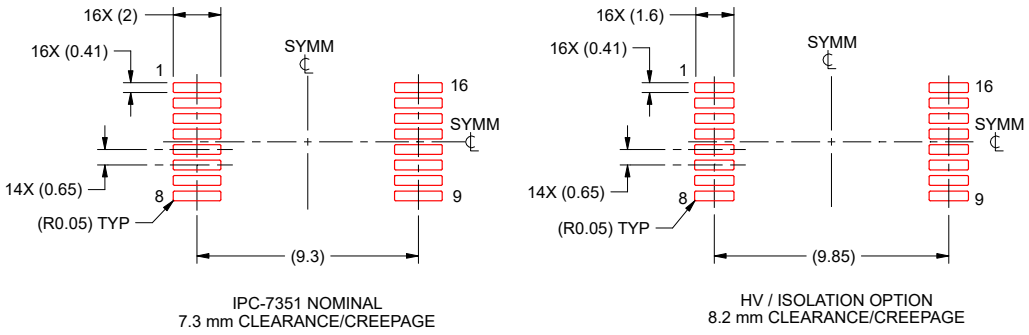
Copyright © 2024 Texas Instruments Incorporated

ADVANCE INFORMATION

EXAMPLE STENCIL DESIGN

DHA0016A — **SSOP - 2.6 mm max height**

SMALL OUTLINE PACKAGE



IPC-7351 NOMINAL
7.3 mm CLEARANCE/CREEPAGE

HV / ISOLATION OPTION
8.2 mm CLEARANCE/CREEPAGE

SOLDER PASTE EXAMPLES
BASED ON 0.125 mm THICK STENCIL
SCALE: 4X

4230131/A 10/2023

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PUCC33421QDHARQ1	Active	Preproduction	SO-MOD (DHA) | 16	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC33421QDHARQ1.A	Active	Preproduction	SO-MOD (DHA) | 16	3000 | LARGE T&R	-	Call TI	Call TI	See PUCC33421QDHARQ1	
UCC33421QDHARQ1	Active	Production	SO-MOD (DHA) | 16	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	UC33421Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF UCC33421-Q1 :

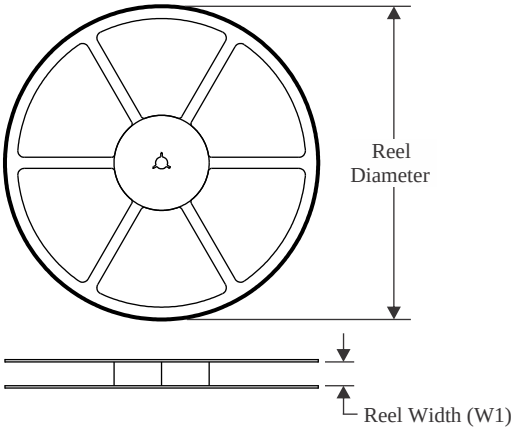
- Catalog : UCC33421

NOTE: Qualified Version Definitions:

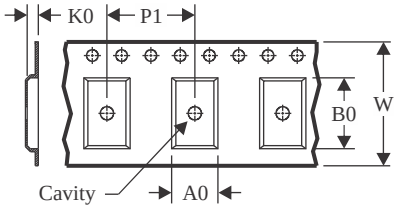
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

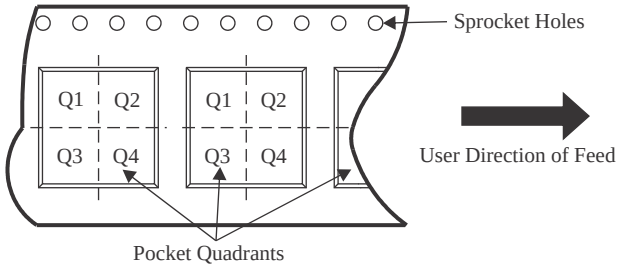


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

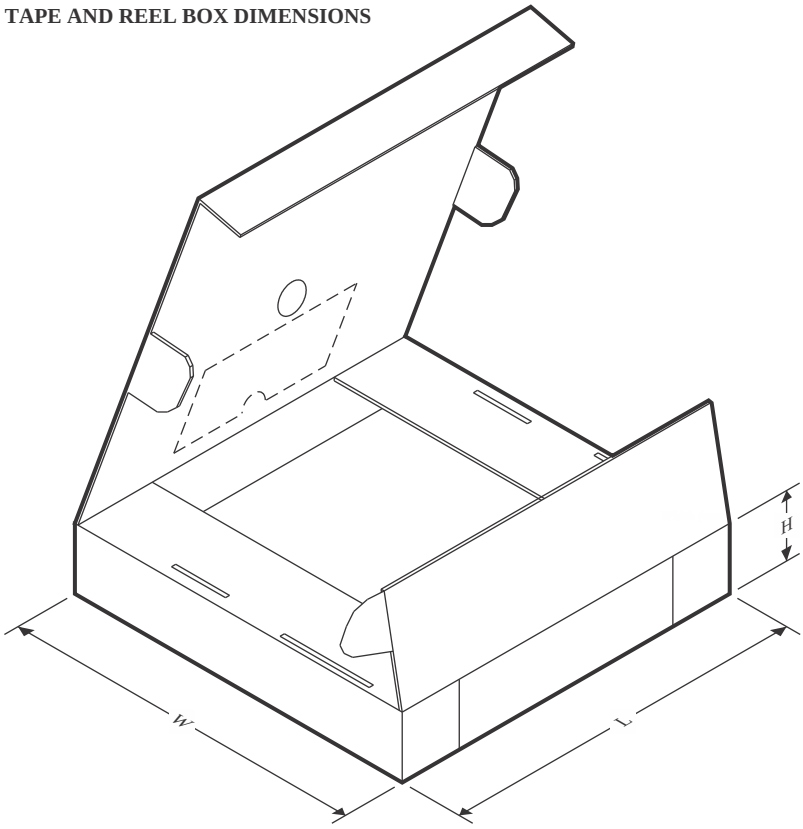
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
UCC33421QDHARQ1	SO-MOD	DHA	16	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
UCC33421QDHARQ1	SO-MOD	DHA	16	1000	350.0	350.0	43.0

GENERIC PACKAGE VIEW

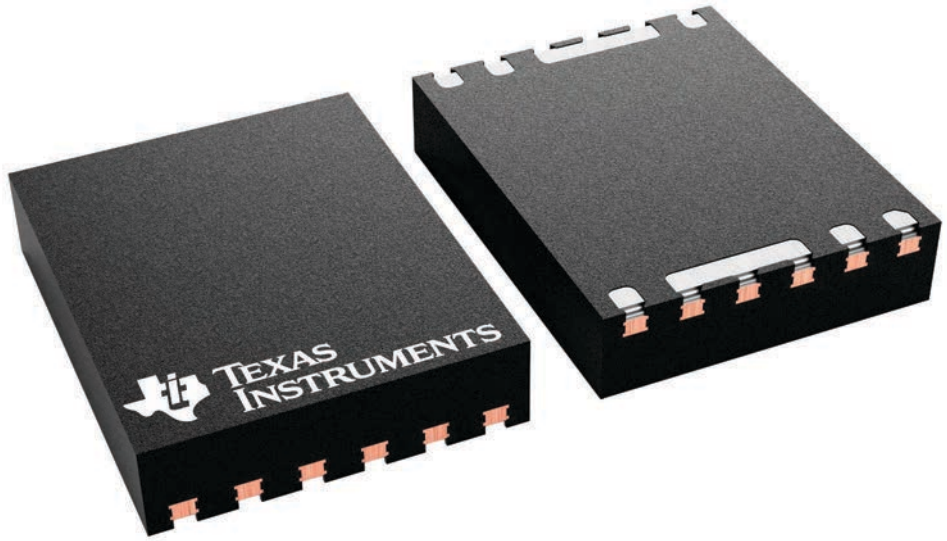
RAQ 12

VSON-FCRLF - 1.05 mm max height

5 x 4, 0.65 mm pitch

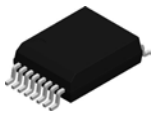
PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4229417/A

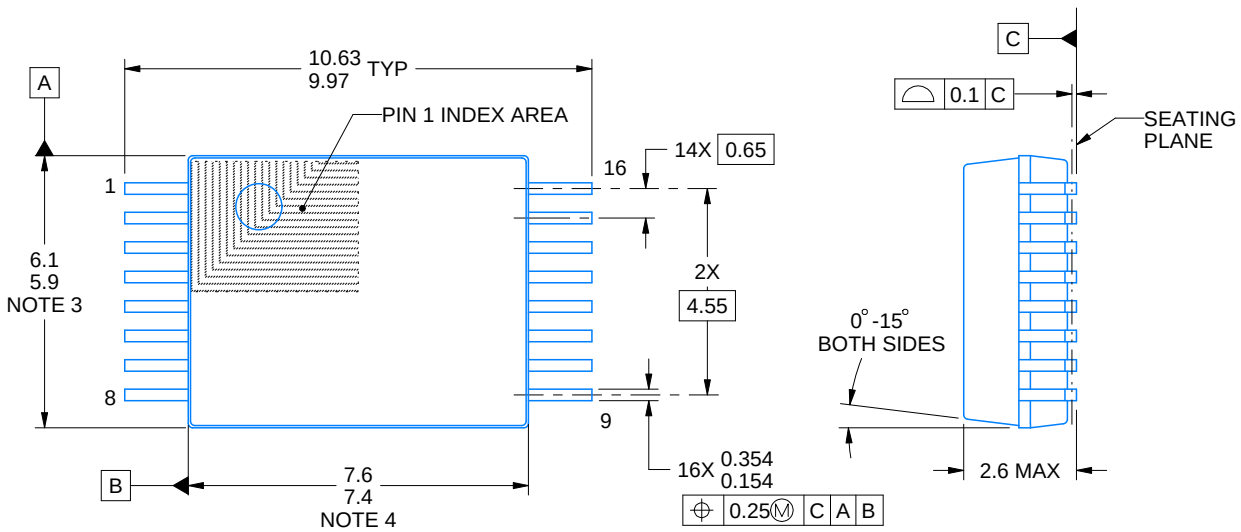
DHA0016A

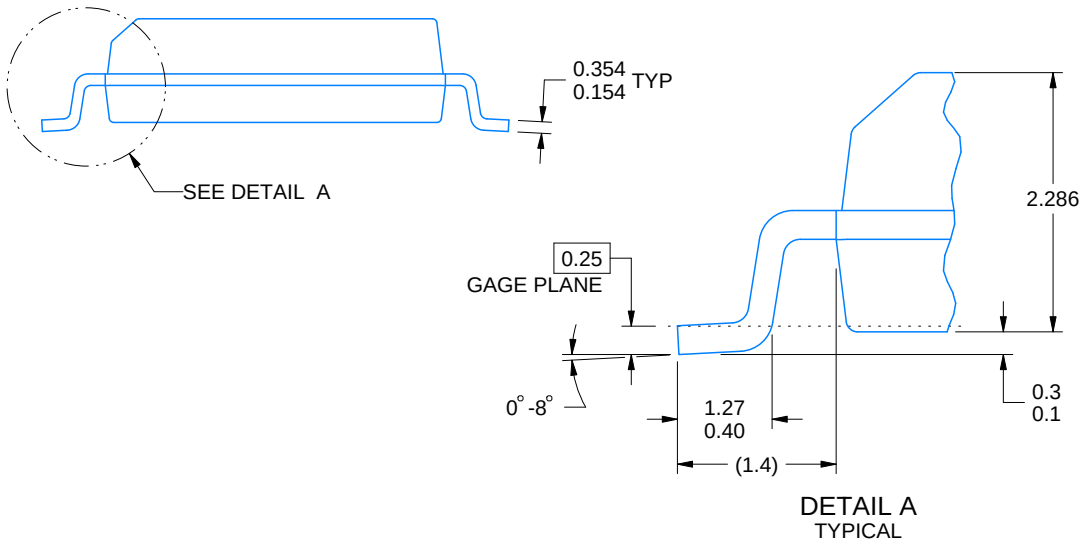


PACKAGE OUTLINE

SSOP - 2.6 mm max height

SMALL OUTLINE PACKAGE

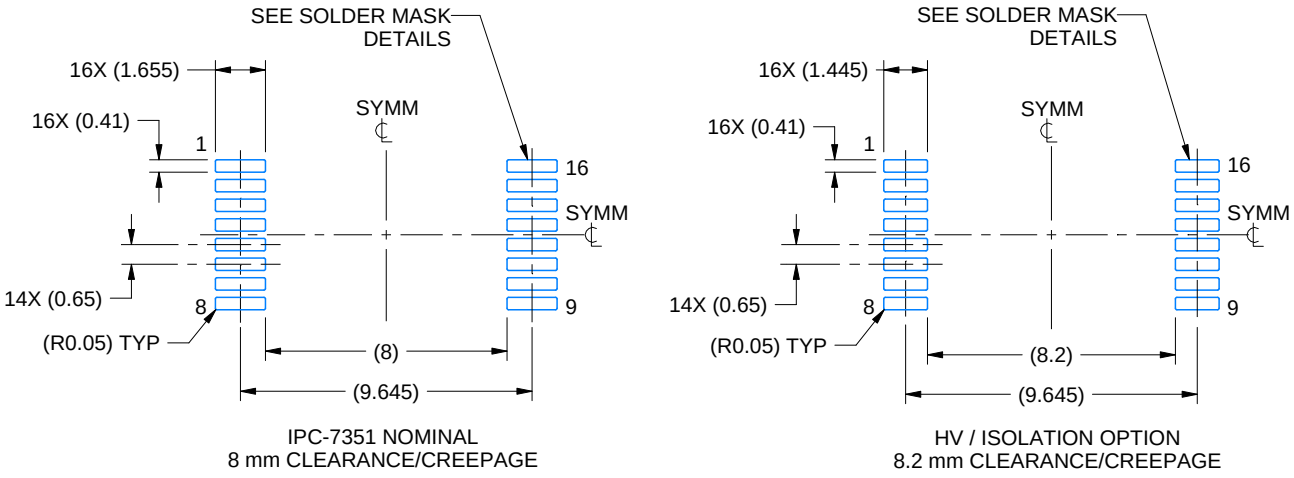




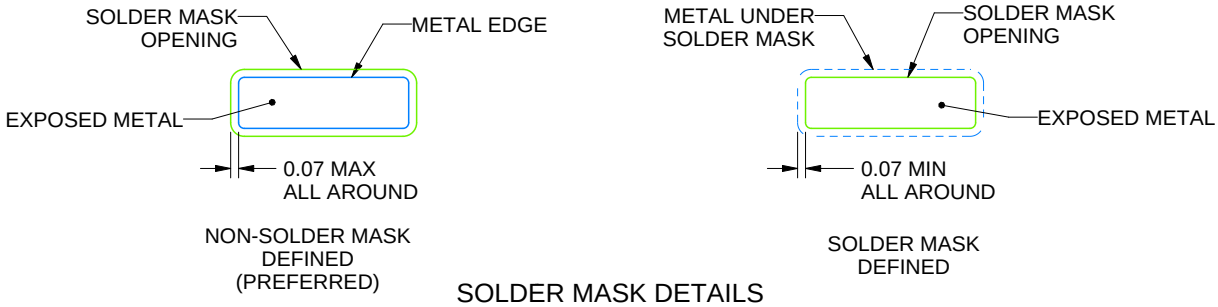
4230131/C 08/2026

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.



LAND PATTERN EXAMPLES
EXPOSED METAL SHOWN
SCALE: 4X



SOLDER MASK DETAILS

4230131/C 08/2026

NOTES: (continued)

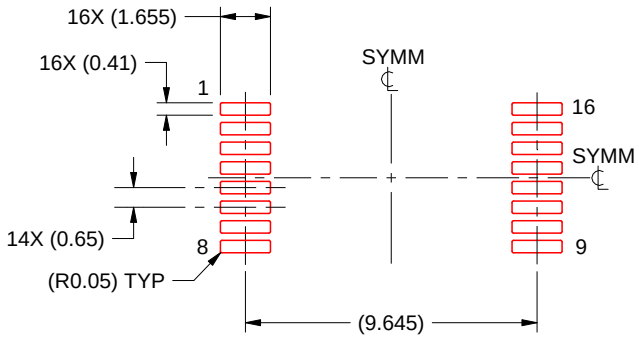
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

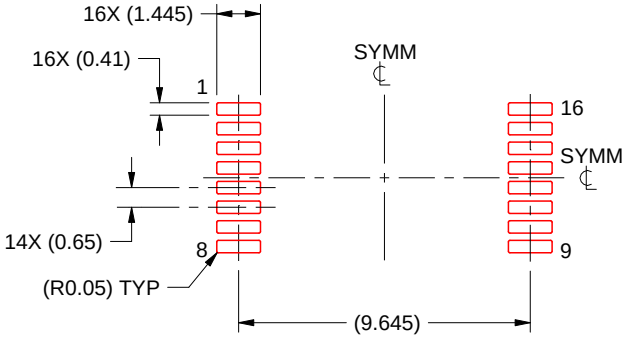
DHA0016A

SSOP - 2.6 mm max height

SMALL OUTLINE PACKAGE



IPC-7351 NOMINAL
8 mm CLEARANCE/CREEPAGE



HV / ISOLATION OPTION
8.2 mm CLEARANCE/CREEPAGE

SOLDER PASTE EXAMPLES
BASED ON 0.125 mm THICK STENCIL
SCALE: 4X

4230131/C 08/2026

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月