

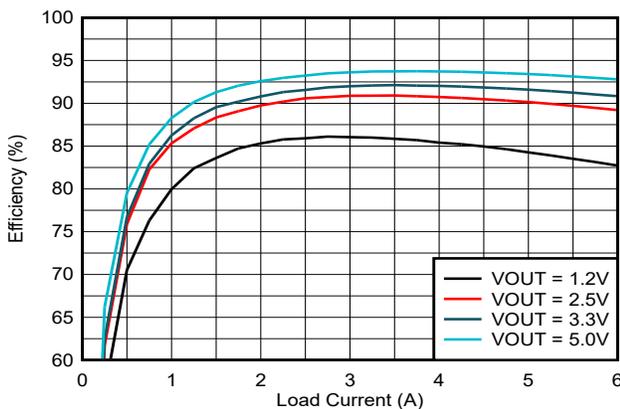
TPSM8D7x20 4V 至 17V、4/6A、双路降压电源模块

1 特性

- 固定-频率峰值电流模式 (PCM) 控制
- 小巧的 6.4mm x 7.0mm x 2.4mm 超模压 BGA 电源模块
- 两个独立同步降压输出
- 支持 2 相堆叠功能，可实现更高的输出电流
- 高效、集成 MOSFET、电感器和基本无源器件。
- 输入电压范围为 4V 至 17V
- 0.6V 至 11V 输出电压范围
- 可选择的内部或外部补偿
- 连续可调节开关频率范围：400kHz 至 2.2MHz
- 与一个外部时钟同步
- 0.6V，整个温度范围内的电压基准精度为 $\pm 0.75\%$
- 时序控制特性
 - 通过可调输入 UVLO 启用
 - 电源正常输出监视器
 - 输出放电
 - 单调启动至预偏置输出
 - 通过外部 SS 引脚可调的软启动时间
- 输出过压 (OV)、欠压 (UV)、过流 (OC) 及热关断保护
- MSEL 引脚上的模拟温度输出
- -40°C 至 125°C 模块温度范围
- 使用 TPSM8D7x20 并借助 **WEBENCH® Power Designer** 创建定制设计方案

2 应用

- 测试和测量、航空航天
- 医疗和保健
- FPGA、ASIC 和 DSP I/O 电压



典型效率、12V 输入、1MHz Fsw

3 说明

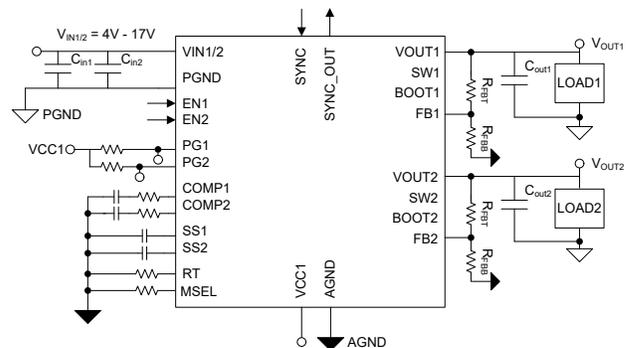
TPSM8D7x20 是一款高功率密度的双通道降压电源模块，设计用于为 0.6V 至 11V 的宽输出电压范围提供高效可靠的电源转换。该模块集成了 MOSFET、电感器和选择电容器，以缩小小板空间并降低布局复杂性。通过支持相位交错的 2 相可堆叠性，可以将该模块配置为多相和多输出电源轨。在稳态条件下，该模块以 FCCM 模式运行，其固定频率可在 400kHz 至 2.2MHz 之间调节，并可与外部时钟同步。

TPSM8D7x20 模块采用具有内部和外部补偿的电流模式控制。借助外部软启动、有源输出放电、可调 EN 和电源正常特性，可轻松满足时序要求。为了增强鲁棒性，还包括全套保护功能（输出 OV 和 UV、输入 UVLO、TSD、OC）。

器件信息

| 器件型号 ⁽³⁾ | 封装 ⁽¹⁾ | 封装尺寸 ⁽²⁾ |
|---------------------|-------------------|---------------------|
| TPSM8D7420 | APT (FCCSP, 56) | 6.4mm × 7mm |
| TPSM8D7620 | | |

- (1) 有关更多信息，请参阅节 11。
- (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。
- (3) 请参阅 [器件比较表](#)。



典型电路原理图



内容

| | | | |
|------------------------|-----------|-----------------------------|-----------|
| 1 特性 | 1 | 8 应用和实施 | 24 |
| 2 应用 | 1 | 8.1 应用信息..... | 24 |
| 3 说明 | 1 | 8.2 典型应用..... | 25 |
| 4 器件比较表 | 3 | 8.3 2-PH 应用..... | 32 |
| 5 引脚配置和功能 | 4 | 8.4 电源相关建议..... | 36 |
| 6 规格 | 6 | 8.5 布局..... | 36 |
| 6.1 绝对最大额定值..... | 6 | 9 器件和文档支持 | 38 |
| 6.2 ESD Ratings..... | 6 | 9.1 器件支持..... | 38 |
| 6.3 建议运行条件..... | 6 | 9.2 文档支持..... | 38 |
| 6.4 热性能信息..... | 7 | 9.3 接收文档更新通知..... | 39 |
| 6.5 电气特性..... | 7 | 9.4 支持资源..... | 39 |
| 6.6 典型特性..... | 9 | 9.5 商标..... | 39 |
| 7 详细说明 | 10 | 9.6 静电放电警告..... | 39 |
| 7.1 概述..... | 10 | 9.7 术语表..... | 39 |
| 7.2 功能方框图..... | 11 | 10 修订历史记录 | 39 |
| 7.3 特性说明..... | 12 | 11 机械、封装和可订购信息 | 39 |
| 7.4 器件功能模式..... | 20 | | |

4 器件比较表

| 器件 | 可订购器件型号 | 额定通道电流 | 封装 | 结温范围 |
|----------------------------|----------------|--------|------------|---------------|
| TPSM8D7620 | TPSM8D7620APTR | 6A | FCCSP (56) | -40°C 至 125°C |
| TPSM8D7420 | TPSM8D7420APTR | 4A | FCCSP (56) | -40°C 至 125°C |

5 引脚配置和功能

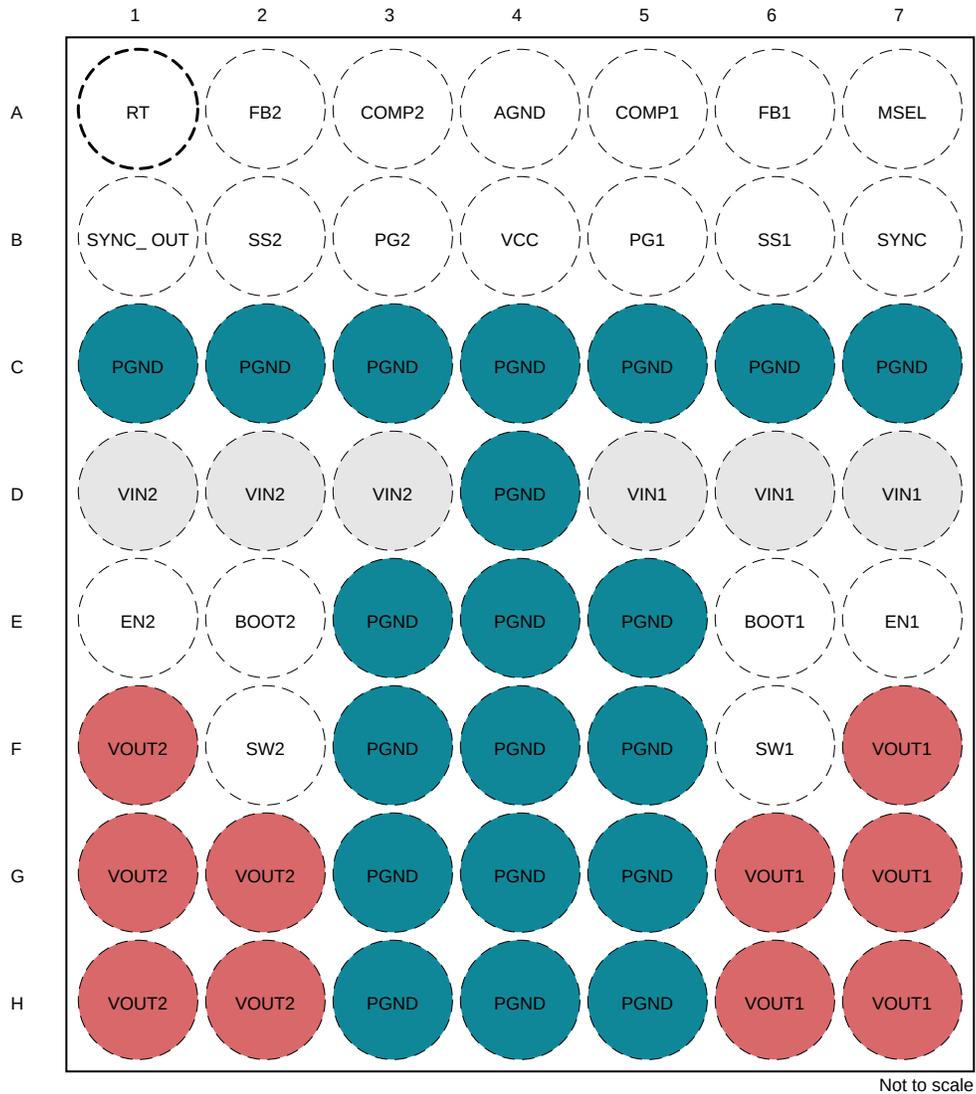


图 5-1. 56 引脚 FCCSP、APT 封装 (顶视图)

| 图例 | |
|-------|--------|
| VINx | PGND |
| VOUTx | 所有其他引脚 |

表 5-1. 引脚功能

| 引脚 | | 类型 ⁽¹⁾ | 说明 |
|----------|------|-------------------|--|
| 编号 | 名称 | | |
| D5、D6、D7 | VIN1 | I | 到稳压器的输入电源。应将 VIN 引脚和 PGND 引脚之间的去耦输入电容器尽可能靠近放置。该模块的每个通道上都有一个从 VIN 到 PGND 的内部 100nF 高频去耦器。 |
| D1、D2、D3 | VIN2 | | |

表 5-1. 引脚功能 (续)

| 引脚 | | 类型 ⁽¹⁾ | 说明 |
|---|----------|-------------------|--|
| 编号 | 名称 | | |
| F7、G6、G7、H6、H7 | VOUT1 | O | VOUT 电源连接。将输出电容器从 VOUT 连接至靠近模块输出引脚的 PGND。 |
| F1、G1、G2、H1、H2 | VOUT2 | | |
| C1、C2、C3、C4、C5、C6、C7、D4、E3、E4、E5、F3、F4、F5、G3、G4、G5、H3、H4、H5 | PGND | G | 功率级接地回路。此引脚在内部连接到低侧 MOSFET 的源极。 |
| E6 | BOOT1 | I/O | 内部高侧 MOSFET 栅极驱动器的电源。连接到 SW 和 BOOT. 之间的内部 100nF 电容器。仅限监控连接，在设计中用作 NC。 |
| E2 | BOOT2 | | |
| F6 | SW1 | O | 模块的开关节点。仅限监控连接，在设计中用作 NC。 |
| F2 | SW2 | | |
| B7 | SYNC | I | 可以在该引脚上应用外部时钟，来同步开关频率。 |
| B1 | SYNC_OUT | O | 同步输出信号。仅监测连接，在设计中用作 NC，或用作另一个稳压器的 SYNC。 |
| A7 | MSEL | I/O | 多功能选择引脚。从 MSEL 引脚到 AGND 的电阻器在内部和外部补偿之间进行选择，并设置通道配置和相位。要求使用容差为 $\pm 1\%$ 的电阻。启动后，该引脚变为模拟温度输出。 |
| E7 | EN1 | I | 使能引脚。EN 的高电平有效输入将启用 VOUT。EN 绝不能保持悬空。 |
| E1 | EN2 | | |
| B4 | VCC | P | 内部 LDO 稳压器输出。VCC1、VCC2 及 AGND1、AGND2 之间分别连接一个内部 2.2 μ F 电容器。VCC 可用作 PG 的上拉电阻。否则将 VCC 保持悬空。 |
| A6 | FB1 | I | 用于输出电压调节的反馈引脚。将此引脚连接到电阻分压器的中点以设置输出电压。建议使用 $\pm 1\%$ 公差电阻器或更好的电阻器。 |
| A2 | FB2 | | |
| A4 | AGND | G | 模拟地连接。内部电压基准和模拟电路的接地回路。 |
| A1 | RT | I | 频率编程引脚。在 RT 与 AGND 之间连接的一个电阻器会将振荡器频率设置在 400kHz 和 2.2MHz 之间。建议使用容差为 $\pm 1\%$ 的电阻器。 |
| B6 | SS1 | I | 将电容器连接到 AGND 以设置 SS 时间。 |
| B2 | SS2 | | |
| A5 | COMP1 | I/O | 外部补偿模式下 GM 误差放大器的输出。多相模式下的电流共享信号。对于内部补偿模式，可保持悬空。 |
| A3 | COMP2 | | |
| B5 | PG1 | O | 开漏电源正常状态信号。将外部上拉电阻器连接到电压源。当 FB 电压超出指定限值时，PG 在指定的延迟后变为低电平。 |
| B3 | PG2 | | |

(1) I = 输入、O = 输出、P = 电源、G = 接地、N/A = 不适用

6 规格

6.1 绝对最大额定值

在工作结温范围内测得 (除非另有说明) ⁽¹⁾

| | | 最小值 | 最大值 | 单位 |
|---------------------|-----------------------|------|------|----|
| 引脚电压 ⁽²⁾ | VIN | -0.3 | 18 | V |
| 引脚电压 ⁽²⁾ | VOUT | -0.3 | 15 | V |
| 引脚电压 ⁽²⁾ | SW | -0.3 | 18 | V |
| 引脚电压 ⁽²⁾ | BOOT - SW | -0.3 | 6 | V |
| 引脚电压 ⁽²⁾ | EN | -0.3 | 18 | V |
| 引脚电压 ⁽²⁾ | PG、MSEL、RT、FB | -0.3 | 6 | V |
| 引脚电压 ⁽²⁾ | COMP | -0.3 | 6 | V |
| 引脚电压 ⁽²⁾ | SS | -0.3 | 6 | V |
| 引脚电压 ⁽²⁾ | SYNC、SYNC_OUT | -0.3 | 5.5 | V |
| 引脚电压 ⁽²⁾ | VCC 到 AGND | -0.3 | 5.5 | V |
| 引脚电压 ⁽²⁾ | PGND 至 AGND 电压差分 | -1 | 2 | V |
| 灌电流 | PG | | 10 | mA |
| 机械抖动 | 20Hz - 2000Hz (X、Y、Z) | | 20 | G |
| 机械冲击 | 模块机械冲击额定值 (+/- X、Y、Z) | | 1500 | G |
| T _{模块} | 工作模块温度 | -40 | 125 | °C |
| T _J | 工作结温 | -40 | 150 | °C |
| T _{stg} | 贮存温度 | -55 | 125 | °C |

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 除另有说明外，所有电压值均相对于网络接地端子。

6.2 ESD Ratings

| | | | 值 | 单位 |
|--------------------|------|---|-------|----|
| V _(ESD) | 静电放电 | 人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾ | ±2000 | V |
| | | 充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾ | ±500 | |

- (1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在工作结温范围内测得 (除非另有说明)

| | | 最小值 | 标称值 | 最大值 | 单位 |
|------------------|--------|------------|-----|------|-----|
| V _{OUT} | 输出电压 | 0.6 | | 11 | V |
| V _{IN} | 输入电压 | 4 | | 17 | V |
| F _{SW} | 开关频率 | 400 | | 2200 | kHz |
| I _{OUT} | 输出电流范围 | TPSM8D7420 | | 4 | A |
| I _{OUT} | 输出电流范围 | TPSM8D7620 | | 6 | A |
| T _J | 工作模块温度 | -40 | | 125 | °C |

6.4 热性能信息

| 热指标 ⁽¹⁾ | | TPSM8D7x20 | 单位 |
|--------------------|-----------|-------------|------|
| | | APT (FCCSP) | |
| | | 引脚 56 | |
| $R_{\theta JA}$ | 结至环境热阻 | 17.4 | °C/W |
| ψ_{JT} | 结至顶部特征参数 | 1.7 | °C/W |
| ψ_{JB} | 结至电路板特征参数 | 6.67 | °C/W |

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用手册

6.5 电气特性

在建议的输入电压范围内， $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$ 。典型值在 $T_J = 25^{\circ}\text{C}$ 和 $V_{IN} = 12\text{V}$ 条件下测得（除非另有说明）

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|--------------------|------------------------|---|-------|------|-------|---------------|
| 电源 | | | | | | |
| I_Q | VIN1 + VIN2 多相模式下静态电流 | 非开关, $V_{EN} = 2\text{V}$, $MSEL = 41.2\text{k}\Omega$, $RT = 6.8\text{k}\Omega$, $SS = 0\text{V}$ | | 2 | 4.9 | mA |
| I_Q | VIN1 + VIN2 多输出模式下静态电流 | 非开关, $V_{EN} = 2\text{V}$, $MSEL = 29.4\text{k}\Omega$, $RT = 6.8\text{k}\Omega$, $SS = 0\text{V}$ | | 4.3 | 8.2 | mA |
| I_{SD} | VIN1 + VIN2 中的关断电源电流 | $V_{EN} = 0\text{V}$ | | 2 | 10.1 | μA |
| UVLO | | | | | | |
| $V_{INUVLO(R)}$ | VIN UVLO 上升阈值 | V_{IN} 上升 | | 3.5 | 3.8 | V |
| $V_{INUVLO(F)}$ | VIN UVLO 下降阈值 | V_{IN} 下降 | | 2.5 | 3 | V |
| $V_{INUVLO(H)}$ | VIN UVLO 迟滞 | | | 1.2 | | V |
| ENABLE | | | | | | |
| $V_{EN(R)}$ | EN 电压上升阈值 | EN 上升, 启用开关 | 1.125 | 1.25 | 1.375 | V |
| $V_{EN(F)}$ | EN 电压下降阈值 | EN 下降, 禁用开关 | 0.75 | 0.84 | 1.0 | V |
| $V_{EN(H)}$ | EN 电压迟滞 | | 0.25 | 0.4 | 0.55 | V |
| $V_{EN(W)}$ | EN 电压唤醒阈值 | | 0.4 | | | V |
| I_{EN} | EN 引脚拉电流后 EN 上升阈值 | $V_{EN} = V_{IN} = 12\text{V}$ | | | 400 | nA |
| 内部 LDO | | | | | | |
| V_{VCC} | 内部 LDO 输出电压 | $V_{IN} \geq 5\text{V}$, $I_{VCC} \leq 100\text{mA}$ | 4 | 4.4 | 5 | V |
| I_{VCC} | 内部 LDO 短路电流限制 | $V_{IN} = 12\text{V}$ | 130 | 220 | | mA |
| 基准电压 | | | | | | |
| V_{FB_INT} | FB 基准电压 | 选择内部补偿, 无负载电流。 | 595.5 | 600 | 604.5 | mV |
| V_{FB_EXT} | FB 基准电压 | 选择外部补偿, $V_{COMP} = 0.6\text{V}$ | 595.5 | 600 | 604.5 | mV |
| $I_{FB(LKG)}$ | FB 输入泄漏电流 | $V_{FB} = 0.6\text{V}$ | | 10 | 250 | nA |
| 误差放大器 | | | | | | |
| g_{m-ext} | EA 跨导 - 外部比较器 | $V_{FB} = V_{COMP}$ | 840 | 1000 | 1150 | μS |
| $I_{COMP(src)}$ | EA 拉电流 — 外部比较器 | $V_{COMP} = 1\text{V}$, $V_{FB} = 0.4\text{V}$ | 100 | 155 | 400 | μA |
| $I_{COMP(sink)}$ | EA 灌电流 — 外部比较器 | $V_{COMP} = 1\text{V}$, $V_{FB} = 0.8\text{V}$ | 50 | 155 | 500 | μA |
| 开关频率 | | | | | | |
| $f_{SW-max}(FCCM)$ | 开关频率, FCCM 运行 | $R_{RT} = 6.81\text{k}\Omega$ 至 AGND | 1.95 | 2.2 | 2.4 | MHz |
| $f_{SW}(FCCM)$ | 可调开关频率范围 | R_{RT} 电阻器, 从 $6.81\text{k}\Omega$ 至 $39.2\text{k}\Omega$ 至 AGND | 0.4 | | 2.2 | MHz |
| 同步 | | | | | | |
| $V_{IH(sync)}$ | SYNC 高电平阈值 | | | 1.25 | 1.5 | V |
| $V_{IL(sync)}$ | SYNC 低电平阈值 | | 0.65 | 1.0 | | V |
| $V_{OH(sync)}$ | 同步输出高电压最小值 | SYNC_OUT 引脚上无负载 | | 4.4 | | V |
| $V_{OL(sync)}$ | 同步输出低电压最大值 | SYNC_OUT 引脚上无负载 | | 0.6 | | V |

6.5 电气特性 (续)

在建议的输入电压范围内, $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$ 。典型值在 $T_J = 25^{\circ}\text{C}$ 和 $V_{IN} = 12\text{V}$ 条件下测得 (除非另有说明)

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------------------|--|---|------|------|-------|--------------------|
| $f_{\text{SYNC-2p2}}$ | 频率同步范围约为 2.2MHz | $R_{RT} = 6.81\text{k}\Omega$ 至 AGND | 1.76 | 2.2 | 2.64 | MHz |
| $f_{\text{SYNC-0p4}}$ | 频率同步范围约为 400kHz | $R_{RT} = 39.2\text{k}\Omega$ 至 AGND | 320 | 400 | 480 | kHz |
| $t_{\text{SYNC(IH)}}$ | 外部同步信号的最小脉冲宽度高于 $V_{IH(\text{sync})}$ | | | 50 | | ns |
| $t_{\text{SYNC(IL)}}$ | 外部同步信号的最小脉冲宽度低于 $V_{IL(\text{sync})}$ | | | 50 | | ns |
| $t_{\text{SYNC-SW(delay)}}$ | 从 SYNC 上升沿到 SW 上升沿的延迟 | | | 40 | | ns |
| 启动 | | | | | | |
| $I_{\text{SS(R)}}$ | 软启动充电电流 | $V_{\text{SS}} = 0\text{V}$ | | 21 | | μA |
| t_{EN} | EN 高电平到开关延迟开始 | $V_{\text{IN}} > V_{\text{INUVLO(R)}}$ | | | 1300 | μs |
| $R_{\text{SS(F)}}$ | 软启动放电电阻 | | | 22 | 45 | Ω |
| 功率级 | | | | | | |
| $t_{\text{ON(min)}}$ | 最小 ON 脉冲宽度 (1) | $V_{\text{IN}} = 12\text{V}$ | | 45 | 60 | ns |
| $t_{\text{OFF(min)}}$ | 最小 OFF 脉冲宽度 (1) | $V_{\text{IN}} = 4\text{V}$ | | 60 | 105 | ns |
| 过流保护 | | | | | | |
| $I_{\text{HS(OC1)}}$ | 高侧峰值电流限值 TPSM8D7620 | HS FET 上的峰值电流限值 | 8.2 | 9 | 9.6 | A |
| $I_{\text{HS(OC2)}}$ | 高侧峰值电流限值 TPSM8D7420 | HS FET 上的峰值电流限值 | 6.3 | 7.2 | 8.2 | A |
| $I_{\text{LS(OC1)}}$ | 低侧谷值电流限值 TPSM8D7620 | LS FET 上的谷值电流限制 | 5.9 | 6.8 | 7.2 | A |
| $I_{\text{LS(OC2)}}$ | 低侧谷值电流限值 TPSM8D7420 | LS FET 上的谷值电流限制 | 4.4 | 5.4 | 6.4 | A |
| $I_{\text{LS1(NOC)}}$ | 低侧负电流限值 TPSM8D7620 | LS FET 上的泄电流限制 | | -4 | -3 | A |
| $I_{\text{LS3(NOC)}}$ | 低侧负电流限值 TPSM8D7420 | LS FET 上的泄电流限制 | | -3.5 | -2.5 | A |
| $V_{\text{Hiccup-FB}}$ | FB 引脚上的断续阈值 | HS FET 导通时间 > 165ns | 0.18 | 0.23 | 0.3 | V |
| $t_{\text{Hiccup-1}}$ | 进入断续前的等待时间 | | 126 | 128 | 130 | 电流限制 周期 |
| $t_{\text{Hiccup-2}}$ | 重启之前的断续时间 | | 50 | 70 | | ms |
| 输出放电 | | | | | | |
| $R_{\text{Discharge}}$ | 输出放电电阻 | $V_{\text{IN}} = 12\text{V}$, $V_{\text{OUT}} = 2.5\text{V}$, 禁用电源转换 | | 19.5 | | Ω |
| 电源正常 | | | | | | |
| $V_{\text{PGTH-1}}$ | 电源正常阈值 (PG) | PGOOD 低电平, V_{FB} 上升 | 93 | 96 | 99 | % V_{REF} |
| $V_{\text{PGTH-2}}$ | 电源正常阈值 (PG) | PGOOD 高电平, V_{FB} 下降 | 91 | 93 | 95 | % V_{REF} |
| $V_{\text{PGTH-3}}$ | 电源正常阈值 (PG) | PGOOD 高电平, V_{FB} 上升 | 109 | 113 | 117 | % V_{REF} |
| $V_{\text{PGTH-4}}$ | 电源正常阈值 (PG) | PGOOD 低电平, V_{FB} 下降 | 107 | 110 | 113 | % V_{REF} |
| $t_{\text{PGOOD(R)}}$ | 从 V_{FB} 有效到 PGOOD 高电平的 PG 延迟 | $V_{\text{VOUT}} = 3.3\text{V}$ | 300 | | 700 | μs |
| $t_{\text{PGOOD(F)}}$ | 从 V_{FB} 无效到 PGOOD 低电平的 PG 延迟 | $V_{\text{VOUT}} = 3.3\text{V}$ | | 47 | | μs |
| $I_{\text{PG(LKG)}}$ | 开漏输出高电平时的 PG 引脚漏电流 | $V_{\text{PG}} = 3.3\text{V}$ | | | 0.075 | μA |
| $V_{\text{PG-D(LOW)}}$ | 两个通道的 PG 引脚输出低电平电压 | $I_{\text{PG}} = 1\text{mA}$, $V_{\text{EN}} = 0\text{V}$, $V_{\text{IN}} > V_{\text{IN(PG_VALID)}}$ | | | 400 | mV |
| R_{PG} | 下拉 MOSFET 电阻 | $I_{\text{PG}} = 1\text{mA}$, $V_{\text{EN}} = 3.3\text{V}$ | | 35 | 90 | Ω |
| $V_{\text{IN(PG_VALID)}}$ | 有效 PG 输出的最小 V_{IN} | PG 上的上拉电阻 - $R_{\text{PG}} = 10\text{k}\Omega$, PG 上的电压上拉 - $V_{\text{PULLUP_PG}} = 3\text{V}$, $V_{\text{PG-D(LOW)}} = 0.4\text{V}$ | | | 1.2 | V |
| 热关断 | | | | | | |
| $T_{\text{J(SD)}}$ | 热关断阈值 (1) | 温度上升 | 153 | 167 | 186 | $^{\circ}\text{C}$ |
| $T_{\text{J(HYS)}}$ | 热关断迟滞 (1) | | | 9 | | $^{\circ}\text{C}$ |
| T_{sense} | 温度检测精度 (1) | 在 $T_{\text{A}}=25^{\circ}\text{C}$ 下校准后 | -10 | | +10 | $^{\circ}\text{C}$ |

(1) 经设计验证。

6.6 典型特性

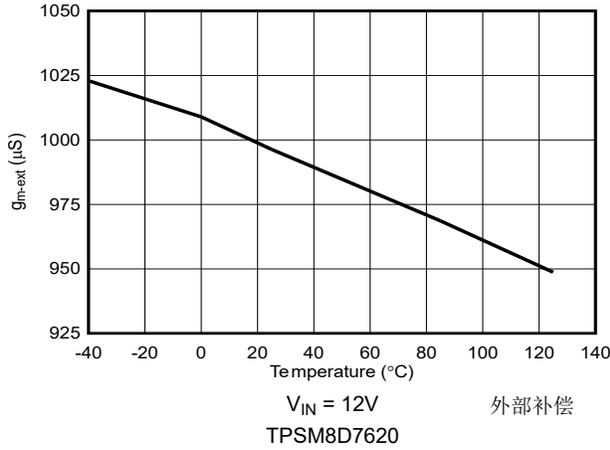


图 6-1. 误差放大器 GM 与温度间的关系

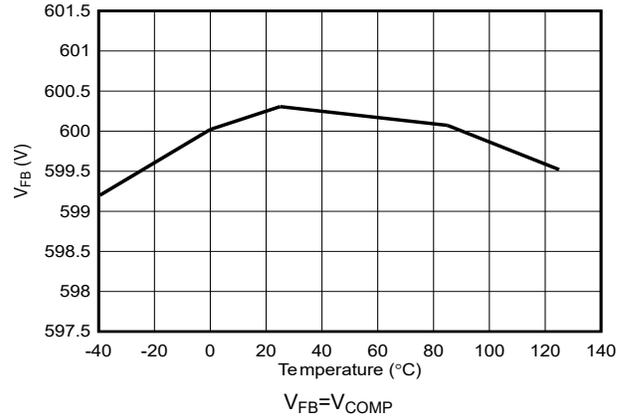


图 6-2. V_{FB} 与温度间的关系

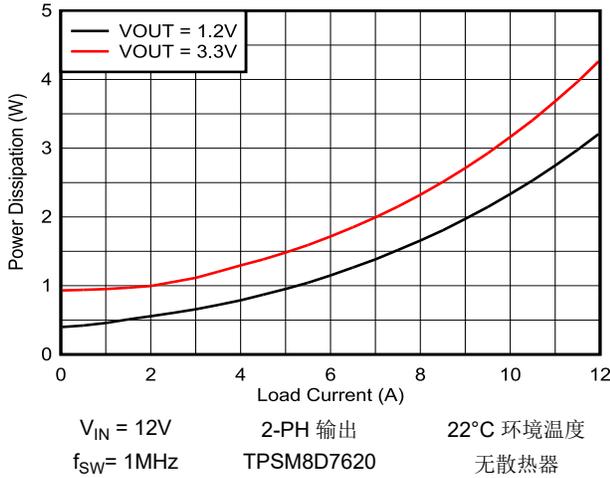


图 6-3. 功率耗散 12V 输入

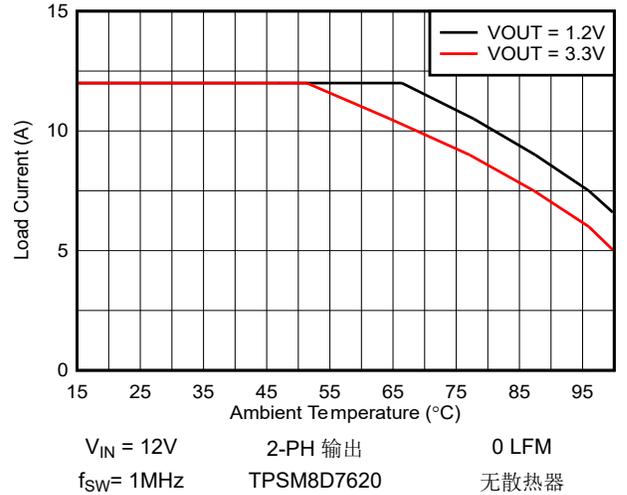


图 6-4. 最大输出电流与环境温度间的关系

7 详细说明

7.1 概述

TPSM8D7x20 是一款易于使用的同步降压直流/直流电源模块，专为各种应用而设计，在这些应用中，小解决方案尺寸、灵活的多相/多输出和补偿可配置性非常重要。TPSM8D7x20 具有两通道的集成功率 MOSFET、电感器、电容器和 PWM 控制器，可在 4V 至 17V 的输入电压范围内工作。该模块分别通过 TPSM8D7420/TPSM8D7620，每个通道提供高达 4/6A 的电流。可选的内部或外部控制环路补偿使设计人员能够灵活地减少输出电容器的数量，同时保持稳定性。

TPSM8D7x20 可以使用 RT 引脚实现 400kHz 至 2.2MHz 的可调开关频率，具有高达 11V 的宽输出电压范围。

该模块包含多项降低 EMI 的特性。

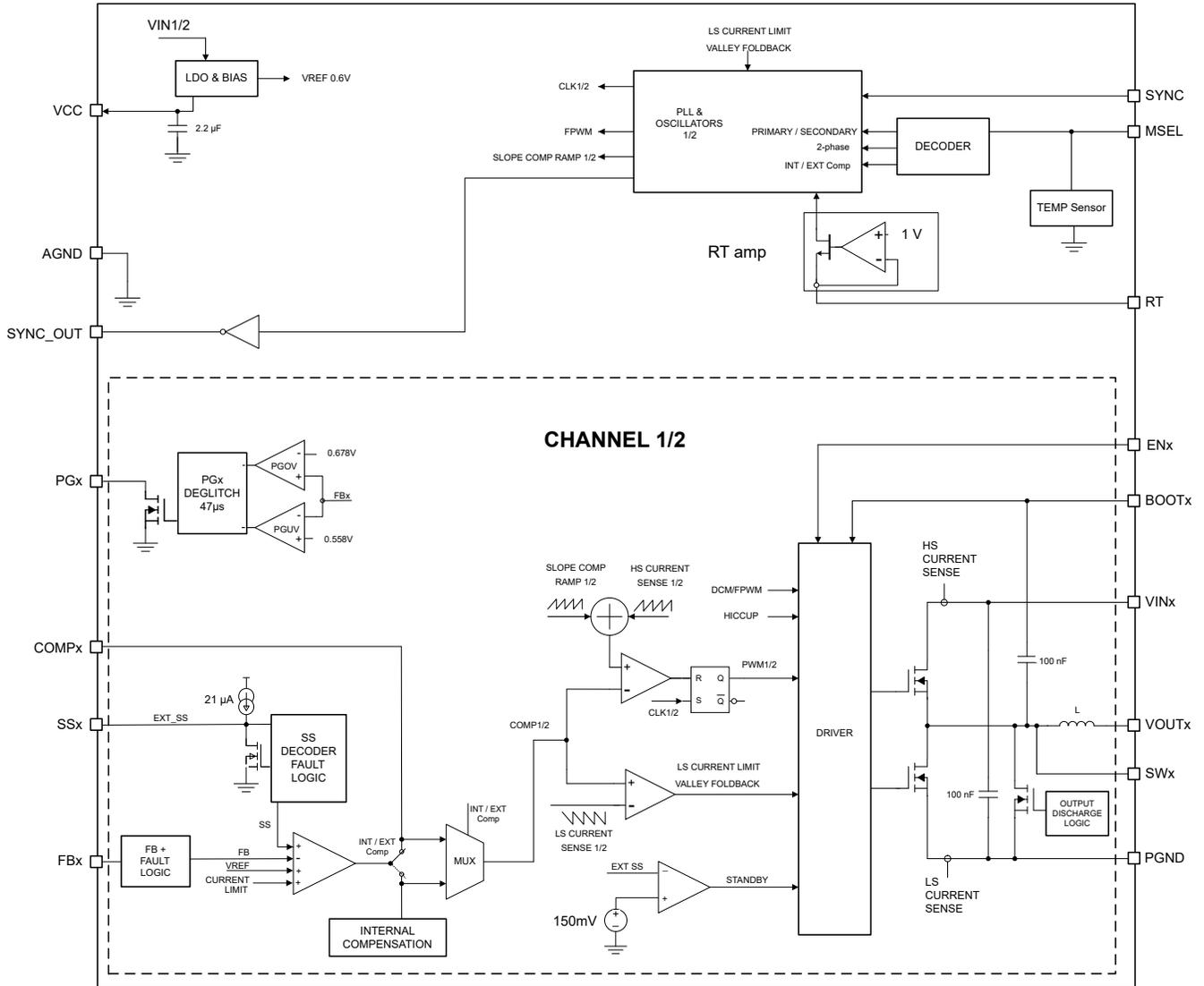
- 集成的高频电容器布局可更大限度地减少寄生电感、开关电压振铃和辐射场耦合
- 时钟同步和 FPWM 模式可在整个负载电流范围内提供恒定的开关频率
- 具有增强型栅极驱动控制的集成功率 MOSFET 可实现低噪声 PWM 开关

TPSM8D7x20 模块还包括固有保护功能，可满足稳健的系统要求：

- 用于电源轨时序控制和故障报告的开漏电源正常 (PG) 指示器
- 有源输出电压放电及外部软启动引脚可实现可预测的时序控制
- 具有迟滞功能的精密使能输入，可提供
 - 可编程线路欠压锁定 (UVLO)
 - 远程开关功能
- 具有逐周期峰值和谷值电流限制的断续过流保护
- 具有自动恢复功能的热关断

TPSM8D7x20 采用专为简单布局而设计的引脚排列，仅需很少的外部元件，最高内部运行温为 125°C。请参阅节 6.6 以估算在给定环境中的适用情况。

7.2 功能方框图



7.3 特性说明

7.3.1 输入电压范围 (VIN)

VIN 引脚电压为器件的内部控制电路供电，并为功率级提供输入电压。VIN 的输入电压范围为 4V 至 17V。该器件可在 VIN 引脚上实现内部 UVLO 电路。当 VIN 引脚电压降至内部 VIN UVLO 阈值以下时，器件被禁用。内部 VIN UVLO 阈值的迟滞为 1 V。连接到 EN 引脚的分压器可以根据需要调整输入电压 UVLO。

启动时所需的最小输入电压为 3.5V。请格外小心，确保模块 (VIN1/2) 的 VIN 引脚上的电压在线路或负载瞬态事件期间不超过 18V 的绝对最大额定电压。如果 VIN 引脚上的电压振铃超过绝对最大额定值，则可能会损坏 IC。

7.3.2 辅助电源稳压器 (VCC)

VCC 是内部 LDO 稳压器的输出，用于为 TPSM8D7x20 的控制电路供电。VCC 标称电压为 4.4V。该模块集成了 VCC 旁路电容器，因此无需额外的元件，从而节省布板空间并缩短布局时间。

为了防止不安全运行，VCC 具有 UVLO 保护，可在内部电压过低时防止进行开关操作。

VCC 不得用于为外部电路供电。请勿加载 VCC 或将 VCC 短接至地。VCC 可用作 PG 引脚的上拉电阻。

7.3.3 器件配置引脚 (MSEL)

MSEL 引脚用于设置器件配置及补偿。表 7-1 中列出了两种不同的输出轨配置。通过使用 MSEL 引脚配置该器件，可以根据节 7.3.4 中讨论的相位角来设置相位交错。

当配置为外部补偿时，COMP 引脚成为 GM 误差放大器的输出，并且可以在控制环路中使用 II 类补偿。当配置为内部补偿时，COMP 上无需额外的元件。请注意，多相配置只能使用外部补偿，因为 COMP 信号在堆叠中的每个相位上共享。有关更多信息，请参阅节 7.3.9。

MSEL 引脚还用做结温监测器。引脚搭接检测完成后，会在以 AGND 为基准的 MSEL 引脚上驱动一个与结温成比例的模拟电压。有关更多信息，请参阅节 7.3.15。

表 7-1. R_{MSEL} 电阻器选择

| CONFIG | COMP1 | COMP2 | R _{MSEL1} (kΩ) |
|--------|-------|-------|-------------------------|
| 1+1 | 内部 1 | | 9.53 |
| | 内部 2 | | 19.1 |
| | 外部 | | 29.4 |
| 2+0 | 外部 | | 41.2 |

7.3.4 多相输出配置

多相降压转换器拓扑是通过并联多个降压转换器而创建的，涉及将相位 360/N 度相互交错。其中，N 是相数。多相降压转换器的一些优势为：

- 输出电流增加 N 倍
- 减小输出电压纹波
- 降低输入电流纹波
- 散热性能更出色

要将器件配置为多相输出，各个通道的 SS、EN 和 COMP 引脚必须连接在一起，如表 7-3 中所述。查看以了解此器件支持哪些多相配置。

在使用此模块选择多相或多输出配置时，相位根据表 7-2 交错。

表 7-2. 每个配置的相位交错

| CONFIG | SW1 | SW2 |
|--------|-----|------|
| 1+1 | 0° | 180° |
| 2+0 | | |

TPSM8D7x20 中的各个通道可以配置为独立输出、多相初级或者多相次级。多相堆叠中的主器件始终为堆叠中的第一个通道。表 7-3 中给出了每个初级和次级的推荐引脚连接的详细信息。

表 7-3. 多相引脚连接

| 引脚 | 主要 | 次级 |
|------|---------------------------------|--------------|
| FB | VOUT 电阻分压器 | NC/悬空 |
| EN | VIN 电阻分压器或使能/控制 | 连接至初级侧的 EN |
| SS | 在该引脚和 AGND 之间连接 C _{SS} | 连接至初级侧的 SS |
| COMP | 在该引脚和 AGND 之间连接补偿网络 | 连接至初级侧的 COMP |
| PG | 在该引脚和 VCC 之间连接 R _{PG} | NC/悬空 |

7.3.5 使能端和可调节 UVLO

向 EN1、EN2 引脚施加小于 0.4V 的电压，可将 TPSM8D7x20 置于关断模式。在关断模式下，静态电流降至 2μA (典型值)。高于该电压但低于 EN 阈值下限时，VCC 处于活动状态，但 SW1 和 SW2 上的开关保持非活动状态。当 EN1 高于 V_{EN} 后，SW1 变为活动状态。EN2 控制第二个输出 SW2 的开关。在多输出配置中，ENx 可用于独立关断 VOUTx 输出电压。在单路输出多相配置中，初级和次级上的 EN 必须连接在一起。

EN 引脚不能悬空。启用运行的最简单方法是将 EN 引脚连接至 VIN。当 VIN 将内部 VCC 驱动至高于 UVLO 电平时，此操作允许器件自启动。但是，许多应用受益于采用使能分压器串，而使能分压器串可建立精密输入欠压锁定 (UVLO)。精密 UVLO 可用于实现以下功能：

- 基于 VIN 电压进行时序控制
- 使用长输入电缆时防止器件重新触发

请注意，EN 阈值是准确的。上升使能阈值有 10% 的容差。迟滞足以防止负载关断时重新触发。另一个 IC 的外部逻辑输出也可用于驱动 EN 端子，从而实现系统电源时序。

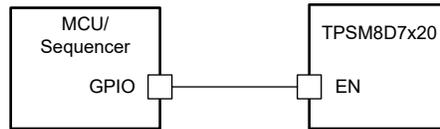


图 7-1. 使用外部序列发生器启用

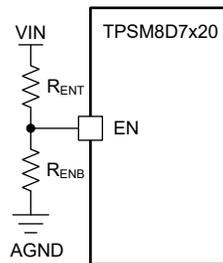


图 7-2. 使用 EN 引脚时的 VIN UVLO

可以使用以下公式计算电阻值。

$$R_{ENB} = R_{ENT} \times \left(\frac{V_{EN(R)}}{V_{IN(on)} - V_{EN(R)}} \right) \quad (1)$$

$$V_{OFF} = V_{IN(on)} \times (1 - V_{EN(H)}) \quad (2)$$

其中

- $V_{IN(on)}$ = V_{IN} 导通电压
- V_{OFF} = V_{IN} 关断电压

7.3.6 可调开关频率

可调开关频率由 RT 引脚与 AGND 之间的电阻器进行设置。请参阅下面的表 7-4，查看示例电阻值。超出建议范围的电阻值可能会导致器件停止开关。请勿向该引脚施加脉冲信号以强制同步。如果需要同步，请参阅 SYNC 引脚。

TPSM8D7x20 总共有两个开关通道。两个通道的开关频率均通过 RT 引脚来设置。该模块上的所有通道必须在稳定状态下共用相同的开关频率，以验证每个通道具有正确的相位。

$$R_T[\text{k}\Omega] = \left(\frac{15.92}{f_{\text{SW}}[\text{MHz}]} - 0.526 \right) \quad (3)$$

例如，对于 $f_{\text{SW}} = 400\text{kHz}$ ， $R_T = (15.92/0.4) - 0.526 = 39.27$ ，因此选择 39.2kΩ 电阻器作为最接近的选项。

表 7-4. 典型 R_T 值

| R_T (kΩ) | 计算得出的频率 (kHz) |
|------------|---------------|
| 6.81 | 2170 |
| 10.0 | 1512 |
| 15.4 | 1000 |
| 19.6 | 791 |
| 23.7 | 657 |
| 31.6 | 496 |
| 39.2 | 402 |

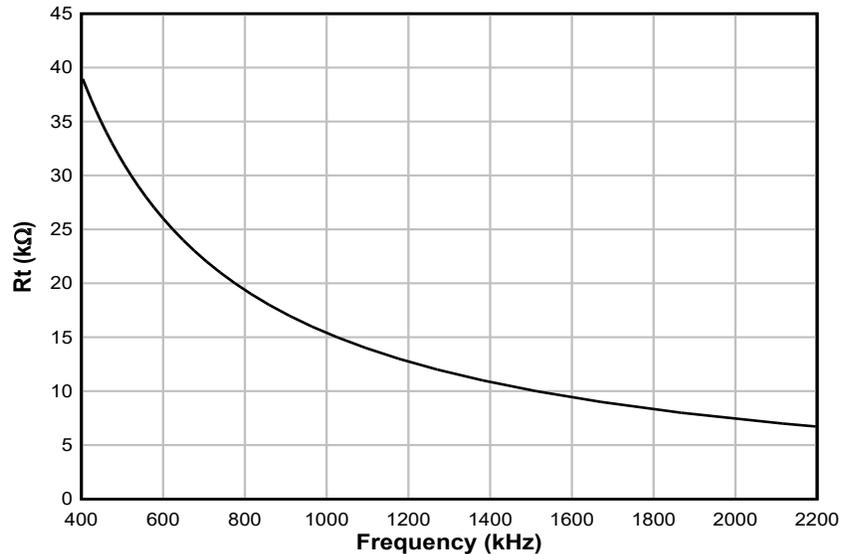
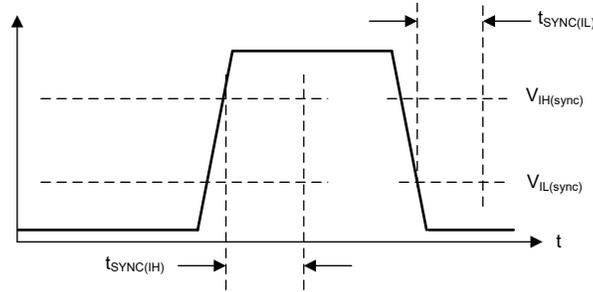


图 7-3. 设置时钟频率

7.3.7 器件同步 (SYNC)

SYNC 引脚用于将内部振荡器与外部时钟进行同步。当与外部时钟同步时，TPSM8D7x20 在 FPWM 下运行。内部振荡器可以同步到 SYNC 引脚的正边沿。SYNC 引脚上的上升边沿电压必须超过 SYNC 振幅阈值 $V_{\text{IH(sync)}}$ ，才能触发内部同步脉冲检测器。最小 SYNC 上升脉冲和下降脉冲持续时间必须分别长于 $t_{\text{SYNC(IH)}}$ 和 $t_{\text{SYNC(IL)}}$ 。TPSM8D7x20 开关操作可同步至频率为 320kHz 至 2.6MHz 的外部时钟。当与外部时钟同步时，频率输入必须在 RT 引脚编程的内部时钟频率的大约 $\pm 20\%$ 范围内。此操作可防止同步丢失时出现较大的频率变化。此操作还用于设置次级器件的斜率补偿。



该图显示了检测同步信号所需的条件。

图 7-4. 典型 SYNC 波形

7.3.7.1 时钟锁定

TPSM8D7x20 根据 MSEL 引脚选择的配置来不同地使用 SYNC 引脚输入。当 CH1 配置为多相主通道（发生在“2+0”配置中）时，则 CH1 使用 PLL 电路将 CH1 振荡器频率锁定到 SYNC 输入。在 CH1 为独立输出的所有其他配置中，SYNC 输入直接连接 CH1 振荡器。然后，PLL 电路用于 CH1 和 CH2 之间的相位交错。

SYNC 引脚上检测到有效的同步信号后，就会启动时钟锁定程序。如果 CH1 是独立的单相输出，则 SYNC 直接连接 CH1 振荡器并立即更改开关频率。在所有其他配置中，在大约 32 个脉冲之后，时钟频率突然变为同步信号的频率。频率突然调整时，相位保持不变，因此默认频率下运行与同步频率下运行之间的时钟周期为中间长度。没有非常长或非常短的脉冲。频率调整后，相位会在几十个周期内进行调整，以便上升同步边沿与上升的 SW 节点脉冲相对应。

7.3.8 可调输出电压 (FB)

TPSM8D7x20 的可调输出电压范围为 0.6V 至最高 11V。设置输出电压需要两个反馈电阻器，指定为 R_{FBT} 和 R_{FBB} 。相对于 AGND，反馈 (FB) 引脚上的基准电压设置为 0.6V，整个结温范围内的反馈系统精度为 $\pm 0.75\%$ 。

可以使用下面的方程式 4，根据 R_{FBT} 的建议范围 10k Ω 至 100k Ω 来计算 R_{FBB} 的阻值。

$$R_{FBB}(\text{k}\Omega) = \frac{R_{FBT}(\text{k}\Omega)}{\frac{V_{OUT}}{0.6} - 1} \quad (4)$$

请注意，反馈电阻越高，消耗的直流电流越小。但是，如果上 R_{FBT} 电阻值大于 1M Ω ，则反馈路径更容易受到噪声的影响。反馈电阻越大，通常需要更仔细地考虑反馈路径布局。确保将反馈电阻器放置在靠近 FB 和 AGND 引脚的位置，使反馈走线尽可能短（并远离 PCB 的噪声区域）。有关更多详细信息，请参阅 [布局示例](#) 指南。

7.3.9 控制环路补偿 (COMP)

TPSM8D7x20 采用峰值电流模式控制，使控制环易于补偿。COMP 引脚是 GM 误差放大器的输出，II 型补偿可通过在 COMP 和 AGND 之间连接的串联 R_{COMP} - C_{COMP} 来实现。

增大 R_{COMP} 电阻会导致环路增益增大，并且往往需要成比例更大的输出电容器。降低 C_{COMP} 会增加设备的直流回路响应，导致瞬态稳定时间更快，但会降低交叉频率下的相位裕度，并可能需要调整输出电容。

7.3.10 斜率补偿

TPSM8D7x20 使用斜率补偿斜坡，以在广泛的占空比范围内保持稳定性。斜坡和通过 RT 引脚电阻器编程的开关频率成正比。斜坡遵循以下公式：

$$M_a = \frac{59.54}{RT(\text{k}\Omega)} \left(\frac{\text{A}}{\mu\text{s}} \right) \quad (5)$$

适用于 TPSM8D7620 及

$$M_a = \frac{92.84}{RT(k\Omega)} \left(\frac{A}{\mu s} \right) \quad (6)$$

TPSM8D7420

7.3.11 电源正常输出电压监控

TPSM8D7x20 的 PG 引脚类似于标准的开漏电源良好功能。在大多数稳压器中，PG 功能与普通的电源正常功能之间存在三个主要区别：

- 为释放复位添加了延迟。请参阅表 7-5。
- 当此器件被禁用时，PG 输出发出故障信号（将输出拉至接地）。
- PG 在低至 1.2V 的输入电压条件下继续运行。低于此输入电压时，PG 输出可处于高阻抗状态。

为了实现正确的 PG 信号传输，需要在 PG 与 VCC 或外部电压源之间连接一个 10kΩ 或更高版本的上拉电阻器。

TPSM8D7x20 上共有两个电源正常引脚。如果器件配置为具有两个输出（表示 1+1 配置），则每个 VOUTx 都有相应的 PGx。但是，对于少于两个输出的配置，仅使用主通道的 PG 引脚。例如，在 2+0 配置中，PG1 是唯一使用的电源正常引脚，其余引脚可以保持悬空。

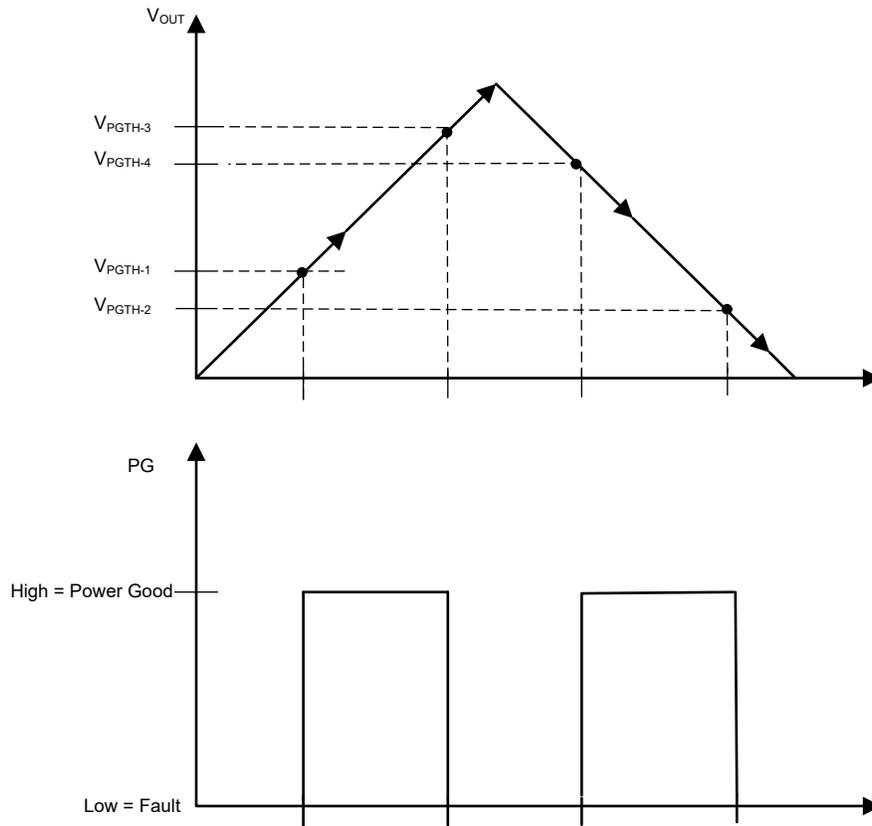


图 7-5. PG 静态电压阈值

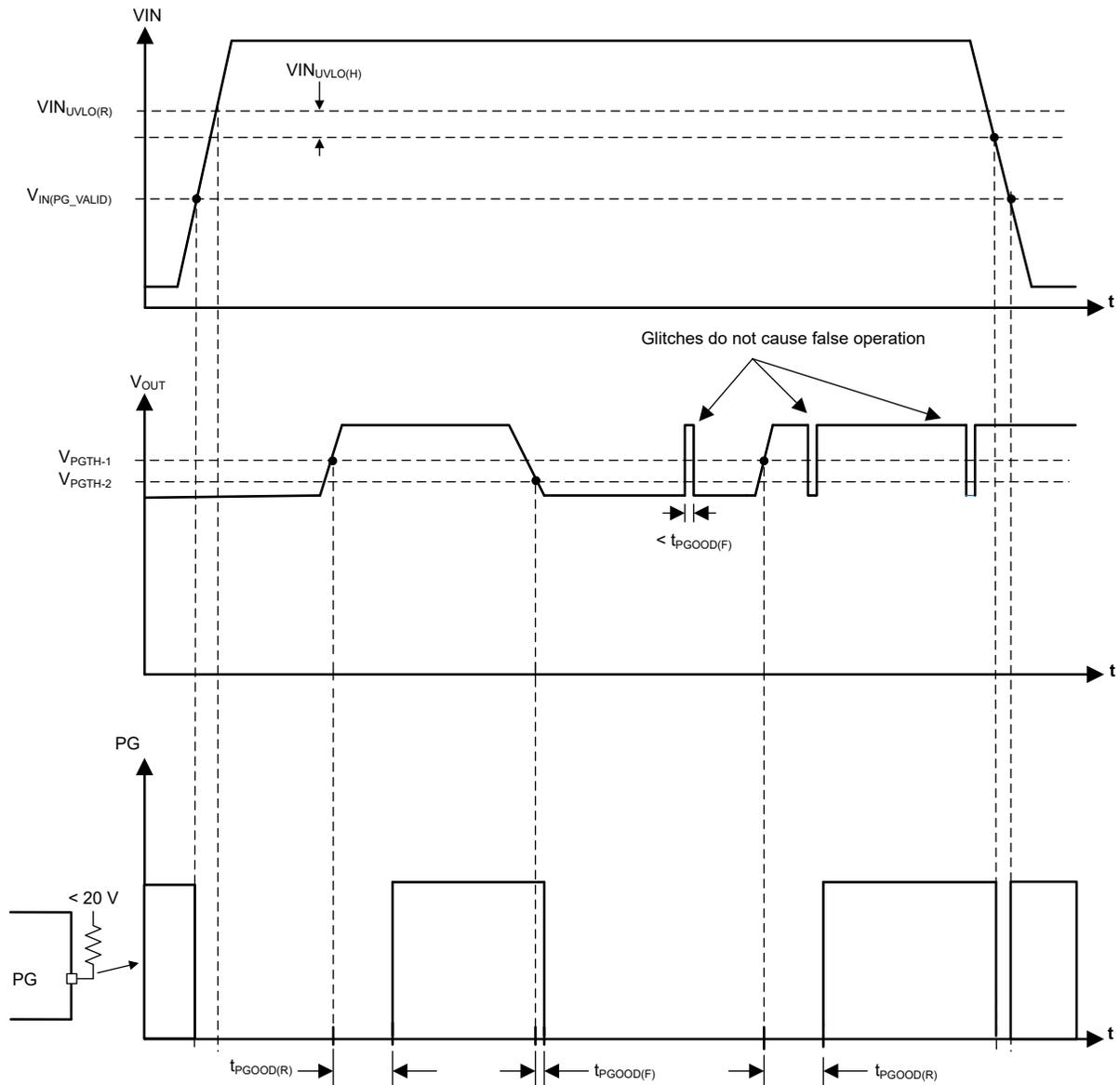


图 7-6. PG 时序图 (不包括 OV 事件)

表 7-5. 导致 PG 发出故障信号 (拉至低电平) 的条件

| PG 下降条件 | PG 上升条件 |
|--|----------------------------------|
| FB 低于 V_{PGTH-2} 的持续时间超过 $t_{PGOOD(F)}$ | FB 高于 V_{PGTH-1} |
| FB 高于 V_{PGTH-3} 的持续时间超过 $t_{PGOOD(F)}$ | FB 低于 V_{PGTH-4} |
| 热关断 | 结温降至 $T_{J(SD)} - T_{J(HYS)}$ 以下 |
| EN 低电平 | 在 EN 变为高电平后经过 t_{EN} |
| VIN 低于 $V_{INUVLO(F)}$, 但高于 $V_{IN(PG_VALID)}$ | VIN 高于 $V_{INUVLO(R)}$ |

除了在检测到过压 (FB 高于 V_{PGTH-3} 的持续时间长于 $t_{PGOOD(F)}$) 时发出故障信号之外, 开关节点也会关断, 并向 SW 施加大概 1mA 的小下拉电流。消除输出过压故障 (FB 低于 V_{PGTH-4}) 后, 开关将在 SW 节点上恢复。

PG 信号可用于对下游稳压器进行启动时序控制或进行故障保护和输出监控。

7.3.12 输出放电

始终启用输出放电, 以提供断电时序, 并在器件未处于稳压状态时保护负载。随着输出放电, 当 V_{OUT} 为 2.5V 时, 放电电阻器 $R_{Discharge}$ 通常将输出电压拉低 $19.5\ \Omega$ 。输出放电功能在热关断、UVLO 期间或 EN 被拉至低电平时启用。

7.3.13 软启动 (SS)

为了防止启用 VOUT 时出现浪涌电流, TPSM8D7x20 使用可调软启动引脚缓慢升高基准电压。软启动特性限制启动时的浪涌电流, 并有助于 VOUT 平稳斜升。软启动由以下任一条件触发:

- EN 用于打开器件。
- 从断续等待期恢复
- 由于过热保护而从关断状态恢复。
- 向 IC 的 VIN 施加电源或释放 VCC UVLO。

触发软启动后, IC 将执行以下操作:

- IC 用来调节输出电压的基准从零开始缓慢升高。最终结果是, 如果输出电压先前为 0V, 则 t_{SS} 将达到目标值的 90%。
- 工作模式设置为二极管仿真。这样在输出端已存在电压时, 无需将输出拉低即可启动。
- 在软启动期间, 断续模式处于禁用状态

该操作还允许使用输出电容器和负载条件, 从而使电流在启动期间接近电流限值而不会触发断续。此外, 如果输出电压已经预先偏置, 则不会下拉输出。

可以使用以下公式根据所需的软启动时间 t_{SS} 来计算软启动电容值 C_{SS} 。

$$C_{SS} = t_{SS} \times \frac{I_{SS(R)}}{V_{FB}} \quad (7)$$

软启动充电电流 $I_{SS(R)}$ 和标称基准电压 V_{FB} 可在 [电气特性](#) 中找到。

7.3.14 过流保护 (OCP)

TPSM8D7x20 使用峰值电感电流的逐周期电流限制保护来防止出现过流情况。每个开关周期都会将电流与电流限制阈值进行比较。在过流情况下, 输出电压会降低。

TPSM8D7x20 会在发生极端过载时采用断续过流保护。在断续模式下, 模块会关断并保持关断 70ms (典型值), 然后会尝试重新启动。如果过流或短路故障情况仍然存在, 则断续模式会重复, 直到故障情况消失。断续模式会降低严重过流条件下的功耗, 从而防止器件过温和受到潜在的损害。故障排除后, 该模块会自动恢复正常运行。

7.3.15 温度输出

TPSM8D7x20 能够测量 IC 的内部结温。在器件启用并开始开关后，可通过 MSEL 引脚上的电压测量内部器件温度。

以下公式用于将测量的电压转换为温度信号。

$$T_j = \frac{(V_{MSEL_cal} - V_{MSEL})}{2.10208 \frac{mV}{^{\circ}C}} + T_{cal} \quad (8)$$

其中 V_{MSEL_cal} 是在 T_{cal} 处测量的 MSEL 电压， V_{MSEL} 是计算结温 T_j 的测量 MSEL 电压。 T_{cal} 需要在模块封装处使用热电偶或者 IR 摄像头进行测量。请勿在此引脚上添加超过 200pF 的容性负载。在 $-40^{\circ}C$ 至 $125^{\circ}C$ 温度范围内，MSEL 引脚电压预计在 0.35V 至 0.8V 范围内。

7.3.16 热关断

热关断是一种集成式自保护功能，用于限制结温并防止因过热而造成损坏。当结温超过 $167^{\circ}C$ (典型值) 时，热关断功能会关断器件，以防止进一步的功率耗散和温升。关断后，结温会降低，当结温降至 $158^{\circ}C$ (典型值) 以下时，TPSM8D7x20 会尝试重新启动。

7.4 器件功能模式

7.4.1 关断模式

EN 引脚为 TPSM8D7x20 提供开关控制功能。当 V_{EN} 低于约 0.25V 时，器件处于关断模式。内部 LDO 和开关稳压器均关闭。关断模式下的静态电流降至 $2 \mu A$ (典型值)。TPSM8D7x20 还采用内部欠压保护。如果输入电压低于 UV 阈值，则稳压器将保持关闭状态。

7.4.2 待机模式

VCC 辅助电源的内部 LDO 具有比稳压器更低的使能阈值。当 V_{EN} 高于 $V_{EN(W)}$ 并且低于 $V_{EN(R)}$ (典型值) 的精密使能阈值时，内部 LDO 将导通并进行调节。内部 V_{CC} 高于 UVLO 阈值后，精密使能电路会导通。在 V_{EN} 升至精密使能阈值以上之前，不会启用开关操作和电压调节。

7.4.3 工作模式

当 V_{VCC} 和 V_{EN} 高于相关阈值且不存在故障条件时，TPSM8D7x20 处于运行模式。使之运行的最简单方法是将 V_{EN} 连接到 V_{IN} ，这样可以在施加的输入电压超过最小启动电压时实现自启动。

7.4.3.1 峰值电流模式运行

有关 TPSM8D7x20 的以下运行说明，请参阅 [功能方框图](#) 和 [图 7-7](#) 中的波形。两者都以变化的占空比 (D) 打开内部高侧 (HS) 和低侧 (LS) NMOS 开关，从而提供稳定的输出电压。在 HS 开关导通期间，SW 端子电压 V_{SW} 摆动至大约 V_{IN} ，电感器电流 i_L 以线性斜率增加。HS 开关由控制逻辑关闭。在 HS 开关关闭时间 t_{OFF} ，LS 开关打开。电感器电流通过 LS 开关放电，这会强制 V_{SW} 通过 LS 开关两端的压降摆动到地电位以下。稳压器环路调节占空比以保持恒定的输出电压。D 由 HS 开关在开关周期内的导通时间定义： $D = T_{ON}/(T_{ON} + T_{OFF})$ 。

在忽略损耗的理想降压转换器中，D 与输出电压成正比，与输入电压成反比： $D = V_{OUT}/V_{IN}$ 。

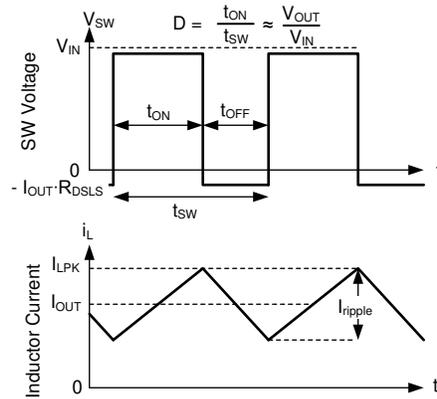
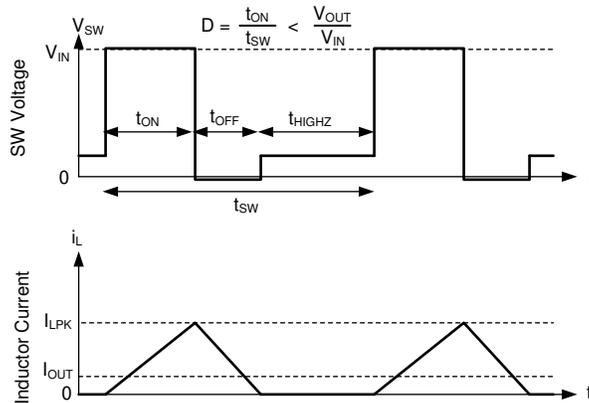


图 7-7. 连续导通模式 (CCM) 下的 SW 电压和电感器电流波形

为了获得精确的直流负载调整率，使用了电压反馈环路。通过检测峰值和谷值电感器电流，实现峰值电流模式控制和电流保护。当负载电平高于最小峰值电感器电流的一半时，稳压器以连续导通模式和恒定的开关频率运行。外部和内部补偿稳压网络使用小型外部元件和低 ESR 电容器实现快速稳定的运行。

7.4.3.2 二极管仿真

二极管仿真可防止反向电流通过电感器，这需要较低的频率来调节给定的固定峰值电感器电流。二极管仿真还会随着频率的降低而限制纹波电流。当峰值电感器电流低于 $I_{PEAK-MIN}$ 时，频率会降低。在峰值电流固定的情况下，随着输出电流降至零，频率必须降至接近零以保持稳定。



在不连续模式 (DCM) 下，在电感器电流接近零之后，低侧器件会关闭。因此，在输出电流小于 CCM 模式中电感器纹波的一半之后，该器件会以 DCM 模式运行。这相当于说正在运行二极管仿真。

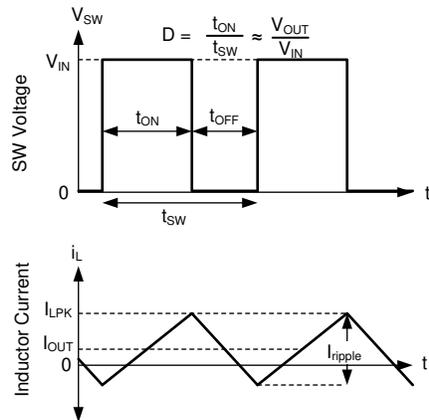
图 7-8. PFM 操作

TPSM8D7x20 具有启动期间使用的最小峰值电感器电流设置。话虽如此，电流在固定输入电压下降至低值后，导通时间恒定。然后，通过调整频率来实现稳压。在软启动期间启用 DCM，以斜升 V_{OUT} 并防止预偏置输出放电。否则，即使在轻负载下，该部件也会在强制 CCM 模式下运行。

7.4.3.3 FPWM 模式运行

在稳定状态运行时，该器件始终在 FPWM 模式下运行。例外情况包括故障，电流限制和启动。

在 FPWM 模式下，频率在轻负载时保持不变。为了保持频率，允许有限的反向电流流过电感器。反向电流受负电流限制电路限制。有关负电流限值，请参阅 [电气特性](#)。



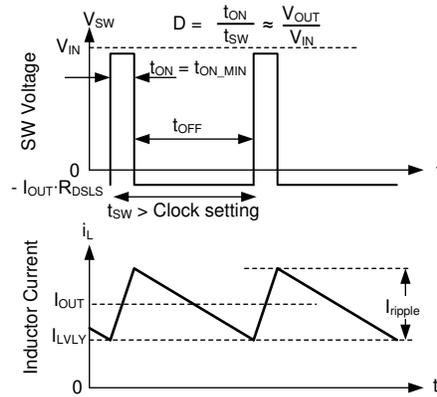
即使 I_{OUT} 小于 I_{ripple} 的一半，也可以实现 FPWM 模式连续导通 (CCM)。

图 7-9. FPWM 模式运行

在 FPWM 模式下，如果输出电压足够高，即使在轻负载时也能实现最短导通时间，则频率降低仍然可用。这样可以在涉及上拉输出的故障期间实现良好的行为。

7.4.3.4 最短导通时间 (高输入电压) 运行

如果输入输出电压比要求导通时间小于具有给定时钟设置的芯片的最短导通时间，TPSM8D7x20 也会继续调节输出电压。这通过使用谷值电流控制来实现。补偿电路始终决定最大峰值电感器电流和最大谷值电感器电流。如果由于任何原因超过谷值电流，则时钟周期会延长，直到谷值电流降至补偿电路确定的值以下。如果该器件未在电流限值下运行，则最大谷值电流被设置成高于峰值电感器电流。这可防止使用谷值控制，除非无法仅使用峰值电流进行调节。如果输入电压与输出电压之比过高，即使电流超过补偿规定的峰值，高侧器件也无法足够快地关断以调节输出电压。请参阅 [电气特性](#) 中的 t_{ON_MIN} 。因此，补偿电路可降低峰值电流和谷值电流。一旦补偿电路选择了足够低的电流，谷值电流就会与补偿电路所要求的电流相匹配。在这些条件下，低侧器件保持导通状态，并阻止下一个时钟周期启动，直到电感器电流降至所需的谷值电流以下。由于导通时间固定为最小值，因此这种类型的运行与使用 COT 控制方案的器件的运行类似。请参阅 [谷值电流模式运行](#)。

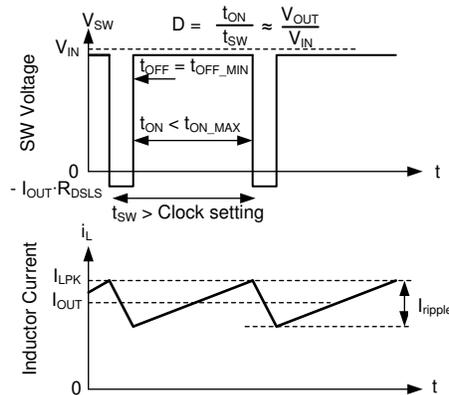


在谷值控制模式下，会调节最小电感器电流，而不是峰值电感器电流。

图 7-10. 谷值电流模式运行

7.4.3.5 压降

压降运行被定义为任何需要频率下降以实现所需占空比的输入/输出电压比。在给定的时钟频率下，占空比受最短关断时间的限制。达到该限值后，如果保持时钟频率，输出电压将下降。TPSM8D7x20 不允许输出电压下降，而是将导通时间延长到时钟周期结束后，直至达到所需的峰值电感器电流。达到峰值电感器电流或经过大约 $9\mu\text{s}$ 的预定最大导通时间 $t_{\text{ON_MAX}}$ 后，时钟就可以开始一个新的周期。因此，一旦由于存在最短关断时间，所需占空比无法在所选时钟频率下实现，频率就会下降以保持稳定。如果输入电压足够低，即使在导通时间为 $t_{\text{ON_MAX}}$ 时也无法调节输出电压，则输出电压会降至略低于输入电压。



该图显示了压降时的开关波形。电感器电流需要比正常时钟更长的时间才能达到所需的峰值。因此，频率会下降。该频率下降受到 $t_{\text{ON_MAX}}$ 的限制。

图 7-11. 压降波形

7.4.3.6 从压降中恢复

在某些应用中，输入电压可能会降至所需的输出电压以下，然后突然恢复到更高的值。对于大多数稳压器，输入电压的突然增加会导致输出电压以仅受电流限值限制的速率上升，直到实现稳压。当输入电压达到所需的输出电压时，由于控制环路饱和，会出现过冲。在具有小输出电容器和轻负载的应用中，这种过冲可能很大。此外，在

稳压器开始调节输出电压后，大浪涌电流可能会导致输入线路上出现较大的波动。这需要的电流通常比初始浪涌期间的电流更小。

TPSM8D7x20 能够显著降低浪涌电流和过冲。这是通过在输入电压降低到足够低而导致输出电压下降后突然上升时启用软启动电路来实现的。为了防止意外使用该功能，输出电压下降必须超过 1% 才能启用该功能。此外，仅在压降或电流限值下运行时该功能才会启用，以防止对正常瞬态响应产生干扰，但在启用时允许几个百分点的过冲。如果输出电压非常接近所需的电平，则电感器电流在调节开始之前没有时间上升到高电平，从而减小了过冲。

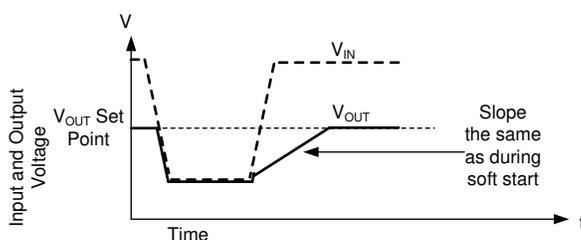


图 7-12. 从压降中恢复时的 V_{OUT} 过冲预防

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TPSM8D7x20 同步降压模块只需要几个外部组件，就可以在每个单相输出高达 4/6A 的输出电流和两相输出高达 8/12A 的输出电流下，从宽范围的输入和输出电压进行转换。

8.2 典型应用

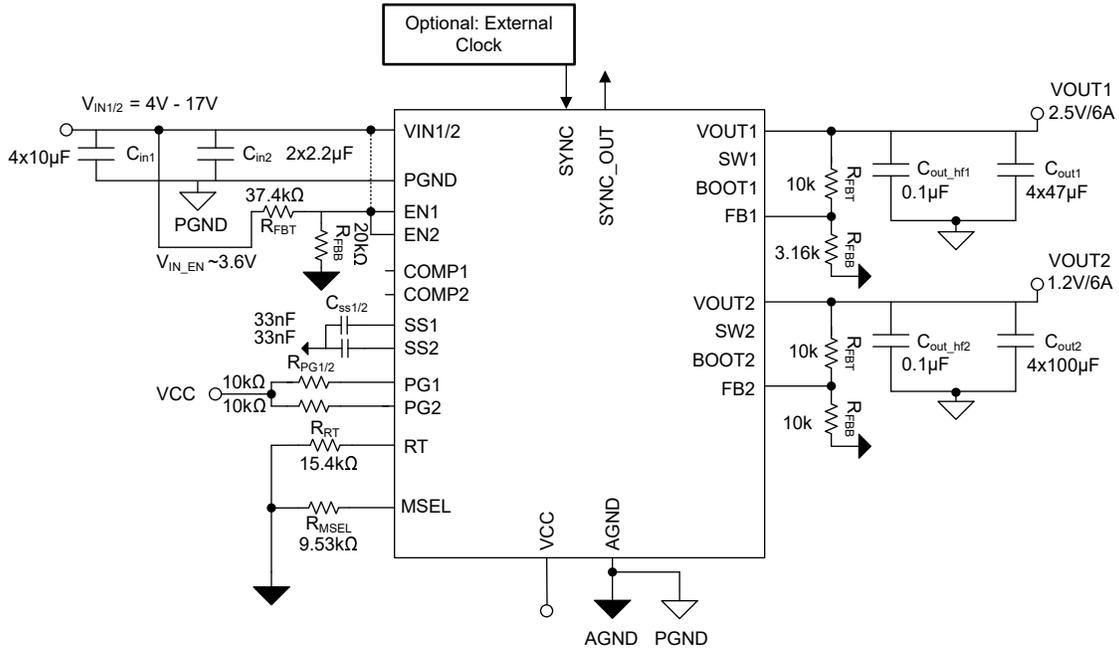


图 8-1. 双路输出应用原理图

8.2.1 设计要求

表 8-1. 设计参数

| 参数 | | 值 |
|--------|-----------------------------|------------|
| 输入电压 | VIN | 12V |
| 输出电压 | VOUT1 | 2.5V |
| | VOUT2 | 1.2V |
| 最大输出电流 | IOUT1/2 | 6A |
| 开关频率 | f _{sw} | 1MHz |
| 负载瞬态稳压 | VOUT1/2 负载曲线：1A 至 4A，1A/µs。 | VOUT 的 ±4% |
| 软启动时间 | 所有通道 | 1ms |

8.2.2 详细设计过程

8.2.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#)，使用 TPSM8D7x20 模块并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能。
- 运行热性能仿真，了解电路板热性能。
- 将定制原理图和布局方案以常用 CAD 格式导出。
- 打印设计方案的 PDF 报告并与同事共享。

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

8.2.2.2 选择开关频率

选择开关频率时需权衡转换效率和整体设计尺寸。较低的开关频率意味着较小的开关损耗，通常会使 IC 中耗散的功率较小。IC 中耗散的功率较低会使系统效率较高，IC 温度较低。不过，较高的开关频率允许使用较小的输出电容器，因此得到的设计更加紧凑。

该设计中使用了 1MHz 开关频率，因此选择 RT 为 15.4kΩ。如果需要另一个开关频率，请参见节 7.3.6。

8.2.2.3 设置输出电压

可使用可调电阻分压器网络对输出稳压目标执行编程。分压器网络由顶部和底部反馈电阻器 R_{FBT} 和 R_{FBB} 组成，使输出电压与转换器之间的环路闭合。转换器通过保持内部误差放大器输入的电压与内部基准电压 (V_{FB} = 0.6V) 相等来调节输出电压。分压器的总电阻是噪声拾取过多和输出负载过大之间的折衷。较小的电阻值会降低噪声灵敏度，但也会降低轻负载效率。R_{FBT} 的建议值为 25kΩ 左右，最大值为 1MΩ。请参阅方程式 4 来计算反馈分压器的确切值。使用具有 1% 或更优容差的分压电阻器。

在此设计中，使用了以下反馈分压器来生成两个不同的输出电压。

表 8-2. V_{OUT} 的电阻分压器选型

| 输出 | 目标 V _{OUT} (V) | R _{FBT} (kΩ) | R _{FBB} (kΩ) |
|-------|-------------------------|-----------------------|-----------------------|
| VOUT1 | 2.5 | 10.0 | 3.16 |
| VOUT2 | 1.2 | 10.0 | 10.0 |

8.2.2.4 集成电感器注意事项

TPSM8D7x20 模块有一个集成电感器，TPSM8D7620 的固定电感为 0.68 μH，TPSM8D7420 为 1 μH。降压转换器中的电感器电流纹波由方程式 9 给出，在设计过程中必须考虑纹波电流。电感器纹波电流必须足够小，以免触发高侧峰值电流限值和低侧负电流限值。一半的电感器电流纹波需要大于低侧负电流限值，并且小于高侧峰值电流限值减去直流负载电流。RT 引脚可用于设置降压模块的开关频率，使电感器纹波电流足以实现所需的 V_{IN} 和 V_{OUT}。

$$\frac{\Delta i_L}{\Delta t} = \frac{V_{IN} \times D}{L \times f_{SW}} \quad (9)$$

8.2.2.5 输入电容器选型

除了提供纹波电流并将开关噪声与其他电路隔离，陶瓷输入电容器还为稳压器提供低阻抗源。TPSM8D7x20 的每个 V_{INx}/接地引脚对需要最低 10μF 的陶瓷电容。使用 2 个 10 μF 或更大的陶瓷电容器，以提高 EMI 性能。电容器的额定电压必须至少为应用所需的最大输入电压。为了减少直流偏置降额，最好具有两倍的输入电压。可以增大该电容以帮助降低输入电压纹波，并在负载瞬态期间保持输入电压。

通常最好在输入端使用与陶瓷电容器并联的电解电容器。如果使用长引线/布线将输入电源连接到稳压器，尤其应该如此。该电容器的中等 ESR 有助于抑制由长电源引线的电感引起的输入电源上的振铃。使用这个额外的电容器还有助于处理由具有异常高阻抗的输入电源引起的瞬时电压骤降。

输入电容值决定了稳压器的输入纹波电压。输入电压纹波可以根据方程式 11 进行计算。当以最接近 50% 的占空比运行时，会出现最大输入纹波。使用 I_{OUT(MAX)} = 6A、C_{IN} = 10 μF 和 f_{SW} = 1000kHz 的标称设计示例值，12V 的输入电压纹波将保持在 150mV 以下。确保输入电容器上含有直流偏置降额。对于所选输入电容器，输入电压为 12V 时，电容比标称值低 70%。

输入电容器的纹波电流额定值还必须大于最大 RMS 输入电流。可以使用方程式 10 计算 RMS 输入电流。

表 8-3. C_{IN} 计算表

| 输出 | C _{IN(MIN)} (μF) | 已选择 C _{IN} |
|-------|---------------------------|---------------------|
| VOUT1 | 4.0 | 2x10 μF |

表 8-3. C_{IN} 计算表 (续)

| 输出 | C _{IN(MIN)} (μF) | 已选择 C _{IN} |
|-------|---------------------------|---------------------|
| VOUT2 | 2.2 | 2x10 μF |

$$I_{CINRMS} = I_{OUT} \times \sqrt{\frac{(V_{INMIN} - V_{OUT})}{V_{INMIN}} \times \frac{V_{OUT}}{V_{INMIN}}} \quad (10)$$

$$\Delta V_{IN} = \frac{I_{OUTMAX} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times \frac{V_{OUT}}{V_{IN}}}{C_{IN} \times f_{sw}} \quad (11)$$

8.2.2.6 VCC 和 BOOT 电容器

TPSM8D7x20 集成了 VCC 及 BOOT 电容器。这是为了节省用户时间及布板空间并减少布局错误。在 VCC 及 BOOT 引脚上不需要额外的电容器。

8.2.2.7 输出电容器选型

选择输出电容器以满足输出电压纹波和负载瞬态性能。此设计选择的输出电容器作为满足瞬态要求及输出电压纹波所需的最坏情况电容。可以计算 C_{OUT}，使输出阻抗足够低，能够满足负载瞬态要求。C_{OUT} 在交叉频率 (f_{co}) 下的阻抗可很好地估算最大输出阻抗。输出阻抗示出了给定负载阶跃发生了多少电压偏差。

$$|Z_{OUT}| = \frac{\Delta V_{OUT}}{\Delta I_{step}} \quad (12)$$

其中

- ΔV_{OUT} 是负载阶跃的下冲或过冲。通常为 V_{OUT} 的百分比。
- ΔI_{step} 是瞬态时的负载电流变化。

然后，可以通过以下公式计算 C_{OUT}。

$$C_{OUT} = \frac{1}{2 \times \pi \times f_{co} \times |Z_{OUT}|} \quad (13)$$

接下来，根据输出电压纹波要求计算输出电容。在这种情况下，将使用所有陶瓷输出电容器，因此 ESR 纹波可忽略不计。

$$C_{OUT} = \frac{\Delta i_{L_ripple}}{8 \times f_{sw} \times \Delta V_{OUT_ripple}} \quad (14)$$

本节计算出的两个 C_{OUT} 值中的最大值用于满足纹波及负载瞬态性能目标。

8.2.2.8 补偿选择

使用 TPSM8D7x20 进行设计时，有两种方法可以补偿控制环路。COMP 引脚上的外部补偿提供了最高的可配置性，但也有两个内部补偿选项来节省布板空间并减少 BOM 数量。内部补偿 1 是更高的增益设置，旨在提高瞬态性能。内部补偿 2 具有较低的增益设置，旨在实现最小输出电容，同时保持稳定。

构成 II 型补偿器的补偿元件 R_{COMP} 和 C_{COMP} 可以通过分析电压环路增益来计算，并简化为以下公式。以下三个方程假设方程中所有变量的基本单位。

$$F_M = \frac{1}{T_s \times \left(M_a + \frac{V_{IN} - V_{OUT}}{2L} \right)} \quad (15)$$

$$R_{COMP} = \frac{\frac{R_f}{N} \times 2 \times \pi \times f_{co}}{\left(\frac{R_{FB_B}}{R_{FB_B} + R_{FB_T}} \right) \times GM_{MAX} \times \left(\frac{V_{IN} \times F_M}{\frac{L \times I_{OUT}}{V_{OUT}} + C \times V_{IN} \times F_M} \right)} \quad (16)$$

$$C_{COMP} = \frac{\tan \left(65^\circ + \tan^{-1} \left(\frac{f_{co}}{\left(\frac{I_{OUT}}{2 \times \pi \times V_{OUT} \times C} \right) \times \left(1 + \frac{V_{OUT} \times C \times F_m \times V_{IN}}{I_{OUT} \times L} \right)} \right) \right)}{2 \times \pi \times R_{COMP} \times f_{co}} \quad (17)$$

表 8-4. 控制循环变量

| 器件 | R _f |
|------------|----------------|
| TPSM8D7620 | 0.1095 |
| TPSM8D7420 | 0.1405 |

其中

- f_{co} 是所需的交叉频率，建议保持在 100kHz 以下。
- M_A 是节 7.3.10 中定义的斜率补偿斜坡
- R_f 是电流检测到 COMP 电压比例因子
- N 是并联相位的数量

选择内部补偿后，在内部设置 R_{COMP}，因此可以根据所需的交叉频率求解 R_{COMP} 公式来计算 C_{OUT}。

表 8-5. 内部和外部补偿参数

| MSEL COMPx 设置 | 典型 GM (μS) | R _{COMP} (MΩ) | C _{COMP} (pF) |
|---------------|------------|------------------------|------------------------|
| 外部 | 1000 | 外部 | 外部 |
| 内部 1 | 12 | 1.4 | 20 |
| 内部 2 | 12 | 0.4 | 20 |

8.2.3 应用曲线

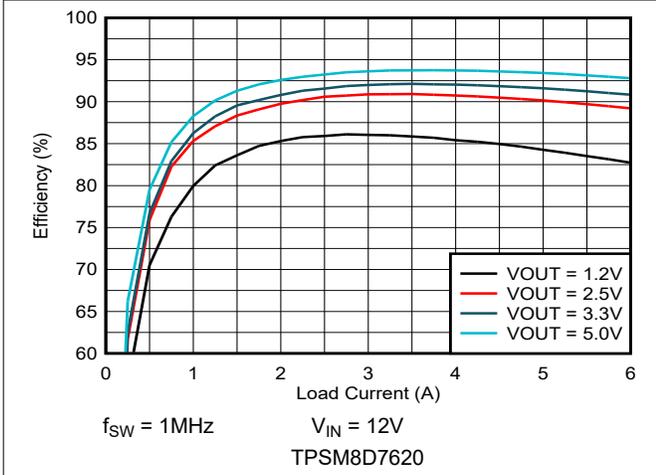


图 8-2. 效率与输出电流之间的关系

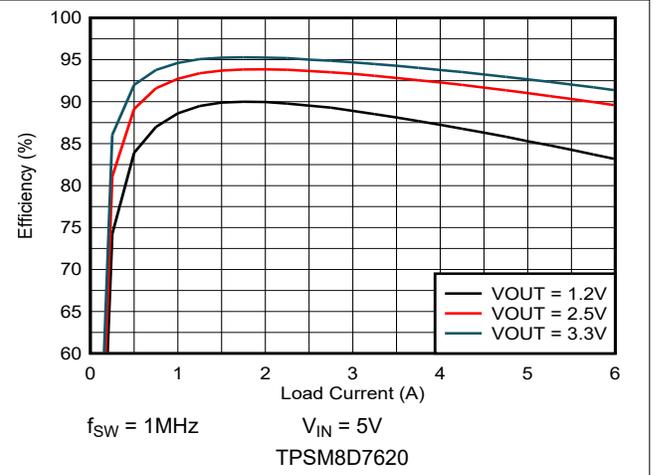


图 8-3. 效率与输出电流之间的关系

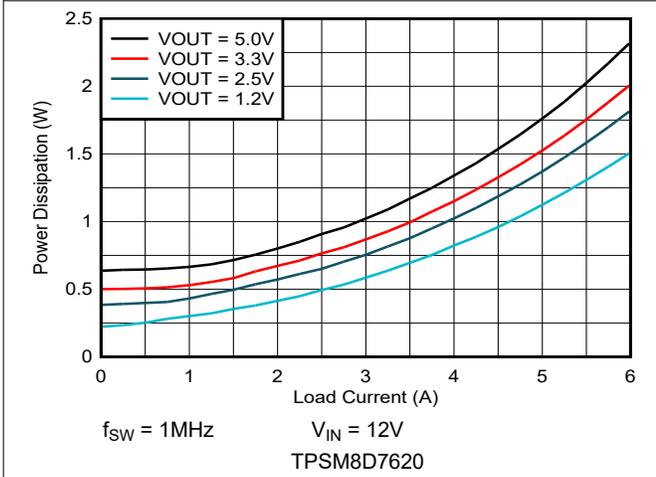


图 8-4. 功率耗散

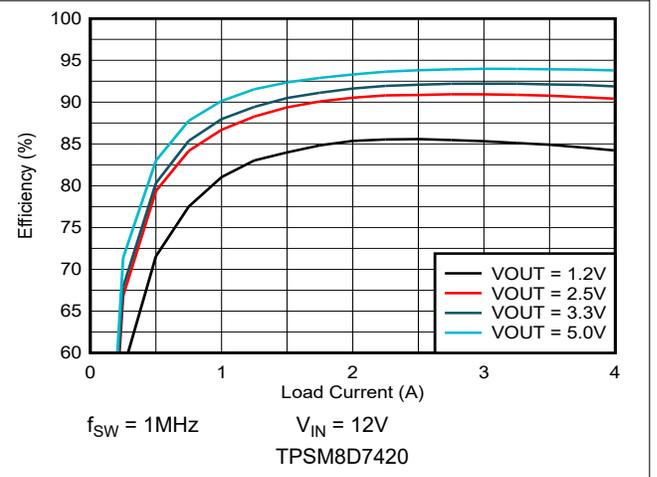


图 8-5. 效率与输出电流之间的关系

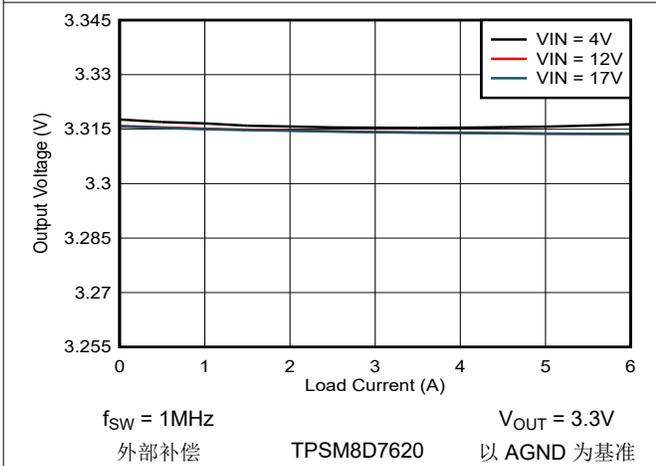


图 8-6. 负载调整率

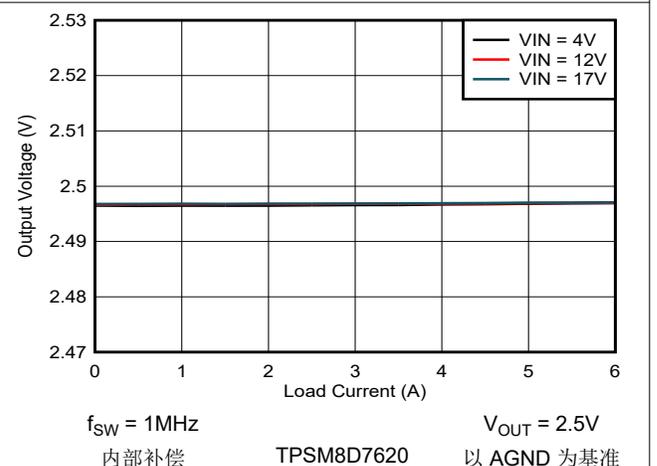


图 8-7. 负载调整率

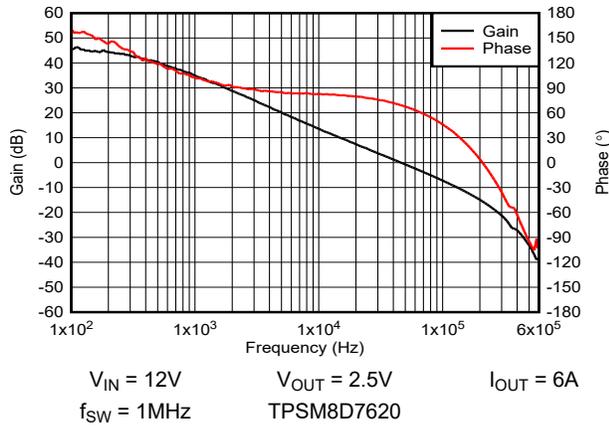


图 8-8. 控制环路波特图 VOUT1

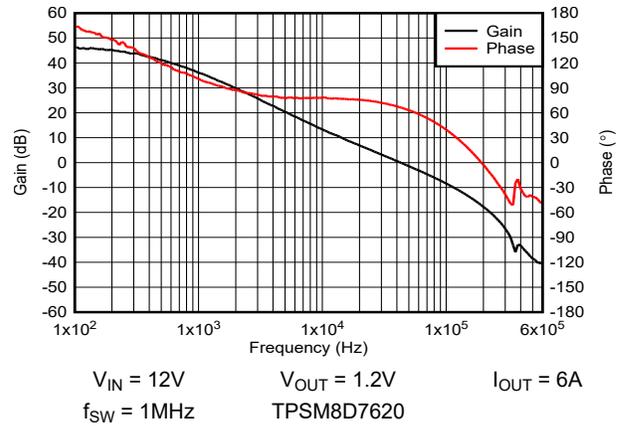


图 8-9. 控制环路波特图 VOUT2

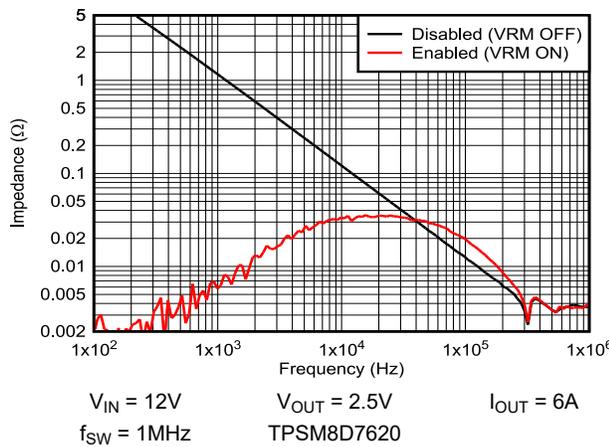


图 8-10. VOUT1 输出阻抗

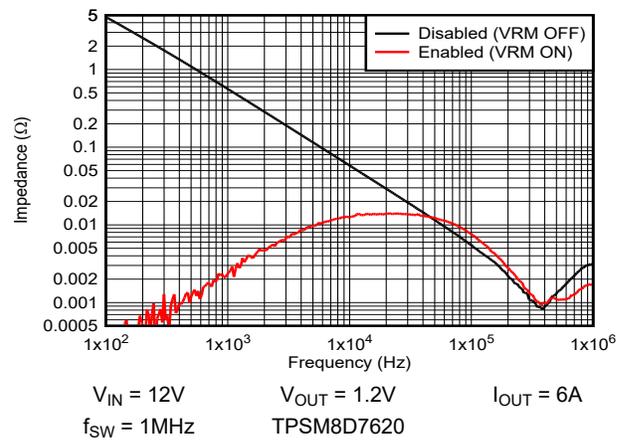


图 8-11. VOUT2 输出阻抗

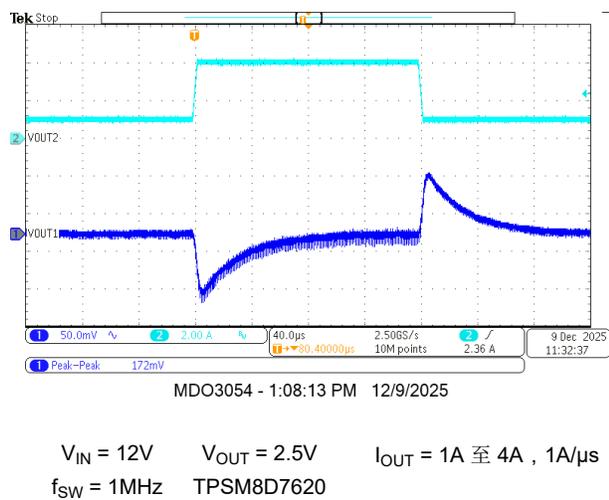


图 8-12. VOUT1 负载瞬态响应

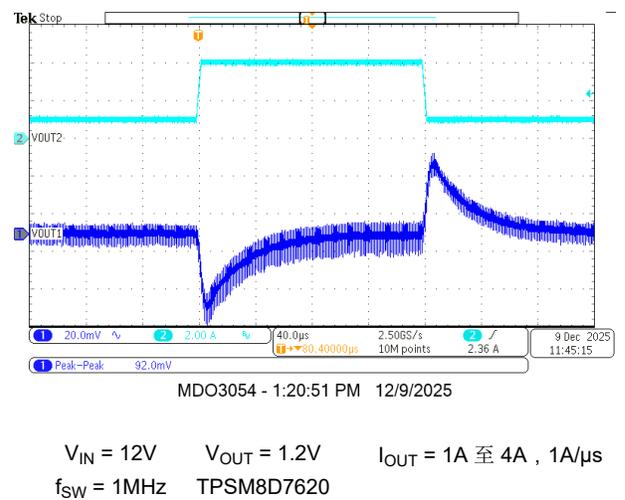


图 8-13. VOUT2 负载瞬态响应

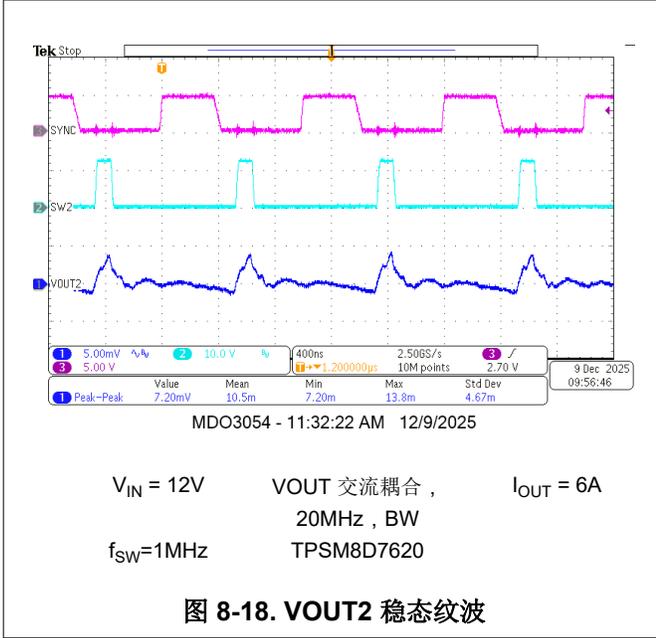


图 8-18. VOUT2 稳态纹波

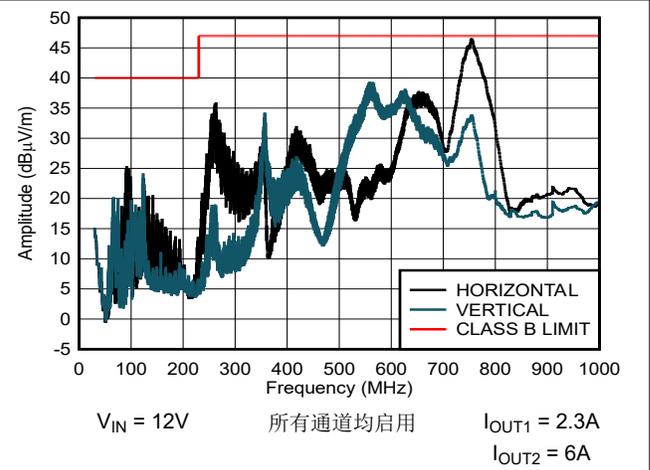


图 8-19. 辐射发射测试 CISPR32 B 类限制

8.3 2-PH 应用

按照以下设计过程来设计多相输出。

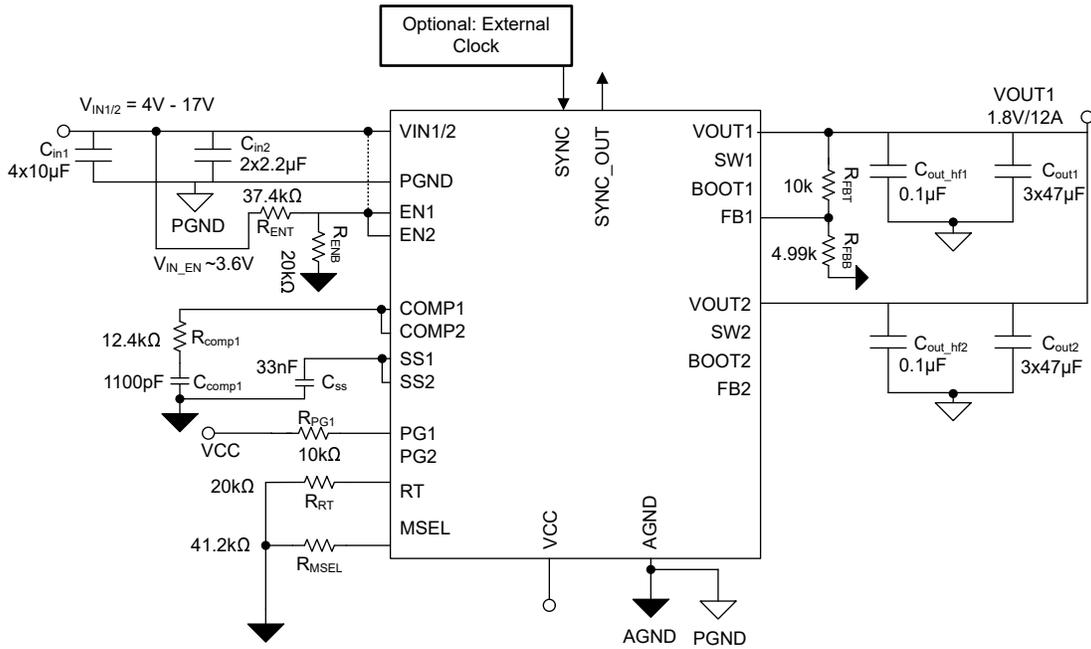


图 8-20. 2-PH 应用原理图

8.3.1 设计要求

表 8-6. 2-PH 设计参数

| 参数 | | 值 |
|--------|---------------------------|------------|
| 输入电压 | VIN | 12V |
| 输出电压 | VOUT1 | 1.8V |
| 最大输出电流 | IOUT1 | 12A |
| 开关频率 | f _{sw} | 750kHz |
| 负载瞬态稳压 | VOUT1 负载曲线：1A 至 7A，1A/μs. | VOUT 的 ±4% |
| 软启动时间 | 所有通道 | 1ms |

8.3.2 详细设计过程

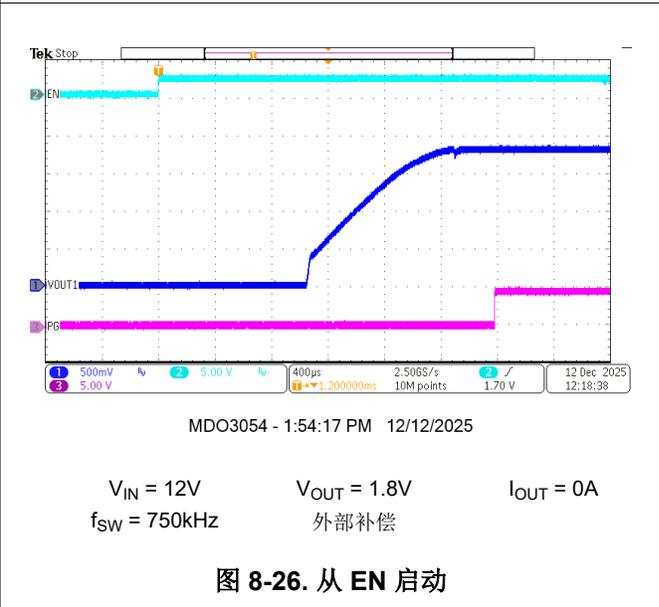
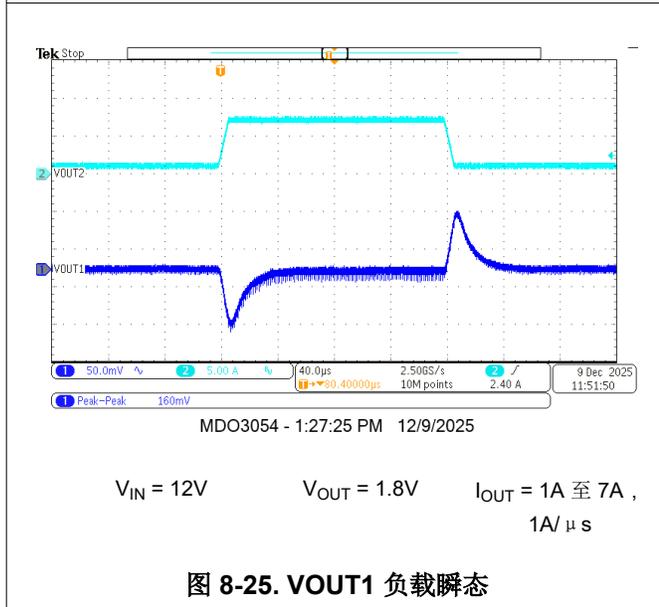
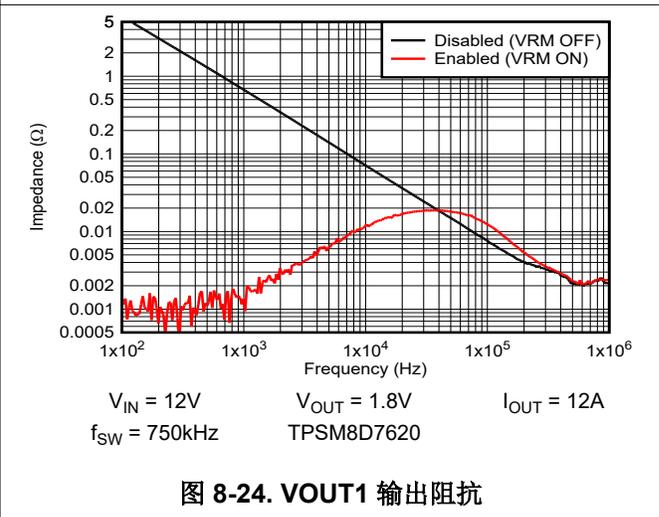
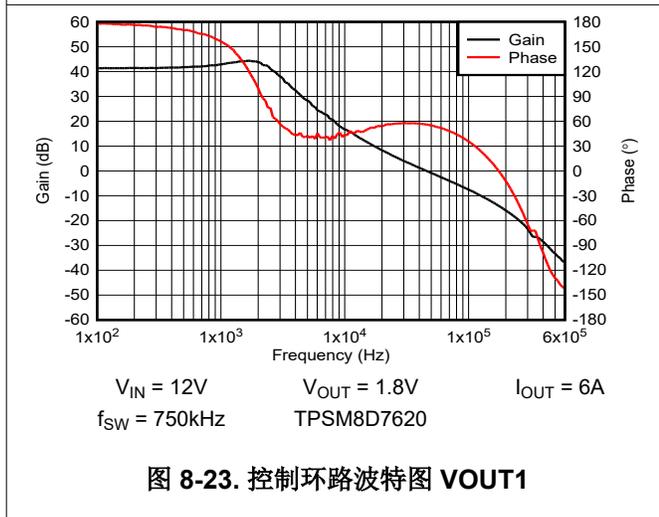
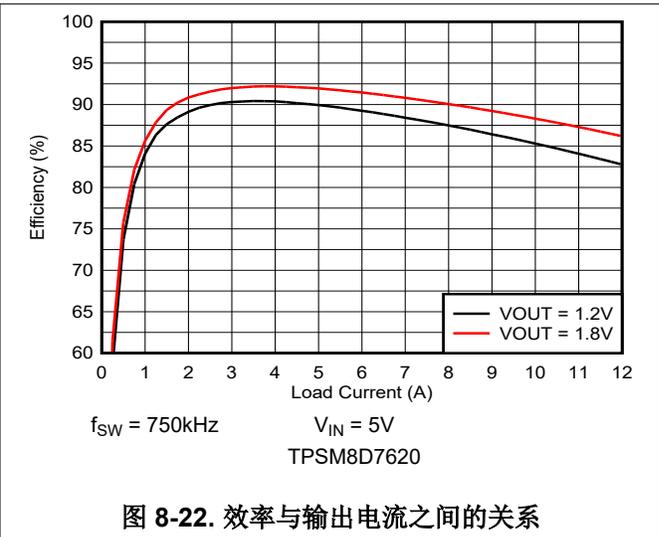
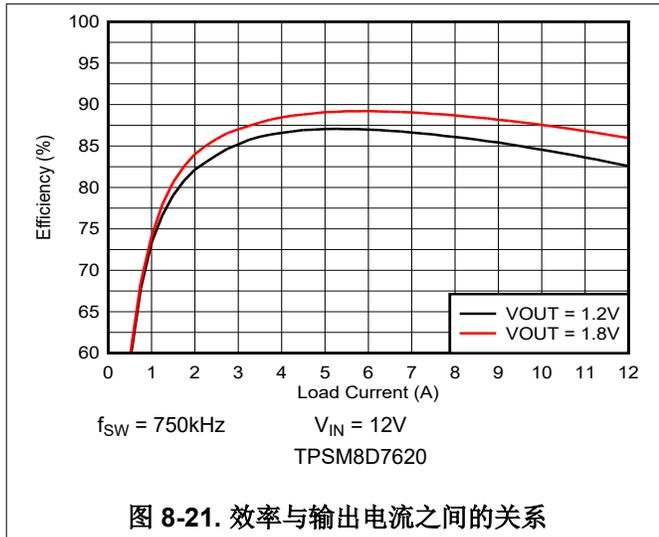
使用 TPSM8D7x20 的 2-PH 设计的设计过程与 1-PH 设计过程十分相似。本节旨在介绍设计过程与单相设计之间的差异，如节 8.2 所示

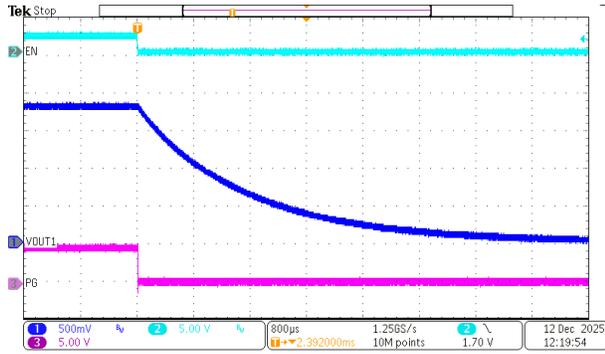
按照节 7.3.4 中的指南，VOUT2、EN2、SS2 和 COMP2 引脚分别连接到 VOUT1、EN1、SS1 和 COMP1。由于 CH2 是辅助通道，因此用户可以使 PG 和 FB 保持悬空。软启动电容器的设置方式和单相设计相同。

开关频率的选择方法和使用 RT 引脚的单相设计相同。

要补偿多相控制环路，请使用节 8.2.2.8 中相同的公式来找出 RCOMP 和 CCOMP。请注意，有一个称为 N 的变量，表示堆栈中的相位总数，在 2-PH 输出的情况下设置为 2。对于 RCOMP 和 CCOMP 公式中的变量“C”，使用两相输出端的总输出电容。

8.3.3 应用曲线 2-PH

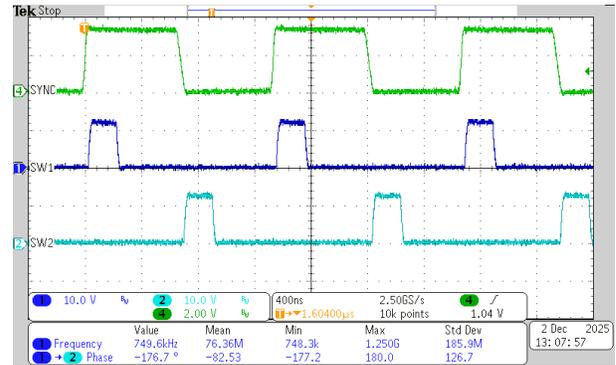




MDO3054 - 1:55:33 PM 12/12/2025

$V_{IN} = 12V$ $V_{OUT} = 1.8V$ $I_{OUT} = 0A$
 $f_{SW} = 750kHz$ 外部补偿

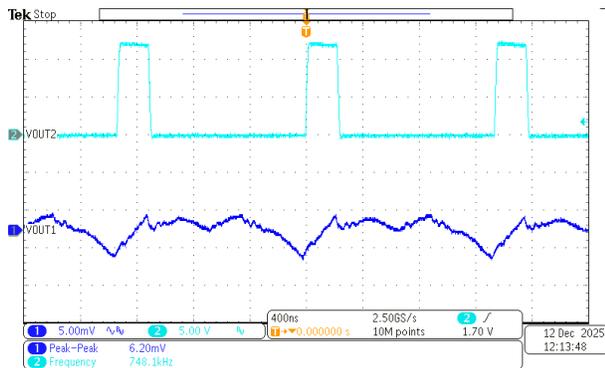
图 8-27. 从 EN 关断



DPO3054 - 12:30:36 PM 12/2/2025

$V_{IN} = 12V$ $V_{OUT} = 1.8V$ $I_{OUT} = 0A$
 $f_{SYNC} = 750kHz$

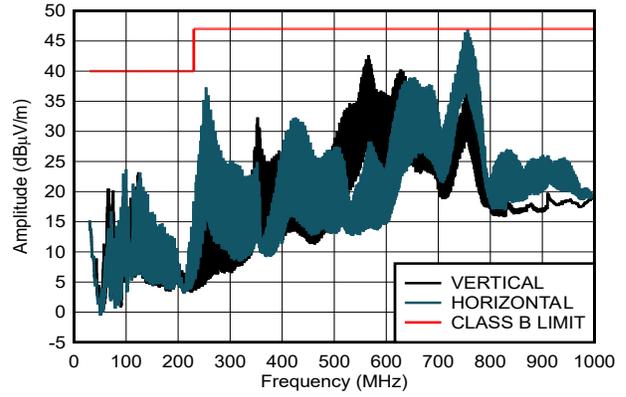
图 8-28. CH1 和 CH2 上的相位交错



MDO3054 - 1:49:27 PM 12/12/2025

$V_{IN} = 12V$ $V_{OUT} = 1.8V$ $I_{OUT} = 12A$

图 8-29. VOUT1 稳态纹波



$V_{IN} = 12V$ 所有通道均启用 $I_{OUT} = 9A$

图 8-30. 辐射发射测试 CISPR32 B 类限制

8.4 电源相关建议

TPSM8D7x20 可在 4V 至 17V 的宽输入电压范围内运行。输入电源的特性必须符合本数据表中的 [绝对最大额定值](#) 和 [建议运行条件](#)。此外，输入电源必须能够向负载稳压器电路提供所需的输入电流。可以使用 [方程式 18](#) 来估算平均输入电流。

$$I_{IN} = \left(\frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \right) \quad (18)$$

其中

- η 是效率。

如果该模块通过长导线或具有大阻抗的 PCB 布线连接到输入电源，则需要特别谨慎来实现稳定的性能。输入电缆的寄生电感和电阻可能会对该模块的运行造成不良影响。更具体地说，寄生电感与低 ESR 陶瓷输入电容器组合形成一个欠阻尼谐振电路，这有可能在每次输入电源打开和关闭时导致不稳定或电压瞬态。寄生电阻会在负载瞬变期间导致输入电压下降。如果该模块的工作电压接近最小输入电压，此下降可能导致错误的 UVLO 故障触发和系统复位。

要解决此类问题，更好的方法是缩短输入电源与该模块之间的距离，并将电解输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路，并减少输入端的任何过冲或下冲。47 μ F 至 100 μ F 范围内的电容值一般足以提供输入并联抑制，并有助于在大负载瞬变期间保持输入电压稳定。0.1 Ω 至 0.4 Ω 的典型 ESR 可为大多数输入电路配置提供足够的阻尼。

8.5 布局

在高电流、快速开关模块电路（具有高内部电压和电流转换率）中，适当的 PCB 设计和布局对于实现可靠的器件运行和设计稳健性非常重要，这主要影响器件在电路板上的 EMI 性能和热耗散。

8.5.1 布局指南

以下列表总结了用于优化直流/直流模块性能（包括热特性和 EMI 签名）的 PCB 布局和元件放置基本指南。[布局示例](#) 展示了 TPSM8D7x20 的推荐 PCB 布局，并优化了功率级和小信号元件的布局和布线。

- 将输入电容器尽可能靠近 VIN 引脚放置。高频电流通过模块上集成的 0.1 μ F 电容器来进行去耦。
 - 使用具有 X7R 或 X7S 电介质的低 ESR 陶瓷电容器。
 - 输入电容器的接地返回路径必须包含连接到模块下方 PGND 焊盘的局部顶层平面。
- 将输出电容器尽可能靠近 VOUT 引脚放置。输出电容器的类似双对称布置能够降低纹波。
 - 输出电容器的接地返回路径必须包含连接到模块下方 PGND 焊盘的局部顶层平面。
 - 即使 VOUT 引脚在内部连接，也要在较低的 PCB 层上使用宽多边形平面将这些引脚连接在一起并连接到负载，从而减少传导损耗和热应力。
- 通过将反馈电阻器靠近 FB 引脚放置，使 FB 走线尽可能短。通过将电阻分压器靠近 FB 引脚而不是靠近负载放置，降低输出电压反馈路径的噪声敏感度。FB 是电压环路误差放大器的输入，并代表对噪声敏感的高阻抗节点。将上部反馈电阻器布线到所需的输出电压调节点。
- 在模块顶层正下方的 PCB 层上使用实心接地层。该平面可以充当噪声屏蔽层，尽可能地减小与开关环路中的电流相关的磁场。如示例布局所示，在一个位置将 AGND 连接到 PGND。
- 提供足够大的 PCB 面积，以实现适当的散热。使用足够的覆铜区实现与最大负载电流和环境温度条件相称的低热阻抗。为 TPSM8D7x20 提供足够的散热，以将结温保持在 125°C 以下。对于满额定负载运行，顶部接地层是一个重要的散热区域。在模块的 PGND、VIN 和 VOUT 焊盘下方使用一系列过孔，以实现有效的散热和电气传导。
- VIN、PGND 和 VOUT 或连接到覆铜的任何其他引脚均应当使用 SMD 着陆焊盘。所有其他 I/O 和信号引脚都必须使用示例电路板布局布线图内指定的 NSMD。
- 可以使用狗骨或者焊盘中的过孔迂回布线。
- 在一个位置将 AGND 平面连接到 PGND，以防止接地环路。

8.5.1.1 热设计和布局

为了使直流/直流模块在特定的温度范围内发挥作用，封装必须允许有效地散发所产生的热量，同时使结温保持在额定限值以内。TPSM8D7x20 模块采用小型封装，可满足一系列应用要求。[热性能信息](#) 表总结了此封装的热指标，其中相关详情可在[半导体和 IC 封装热指标](#) 应用手册中找到。

112 针 BGA 封装提供了一种通过 BGA 球散热的方法。该设计可以显著改善散热效果。设计具有导热焊盘、散热过孔和一个或多个接地层的 PCB 对于完成散热子系统至关重要。TPSM8D7x20 的外露焊盘焊接在器件封装正下方 PCB 的接地铜层上，从而将热阻降至一个很小的值。

TPSM8D7x20 使用超模压封装结构，可以连接到散热器或冷板以实现更好的散热。这是一种提高器件热 SOA 的有效方法，并允许因热限制而降低输出电流降额。

最好所有层都使用至少 1oz 铜厚的六层电路板，以提供低阻抗、适当的屏蔽和更低的热阻。导热焊盘与内部和焊接面接地平面之间连接着多个过孔，这些过孔有助于热传递。在多层 PCB 堆叠中，通常会在功率级元件下方的 PCB 层上放置一个实心接地层。这种设计不仅为功率级电流提供了一个平面，而且还为发热器件提供了一个热传导路径。

8.5.2 布局示例

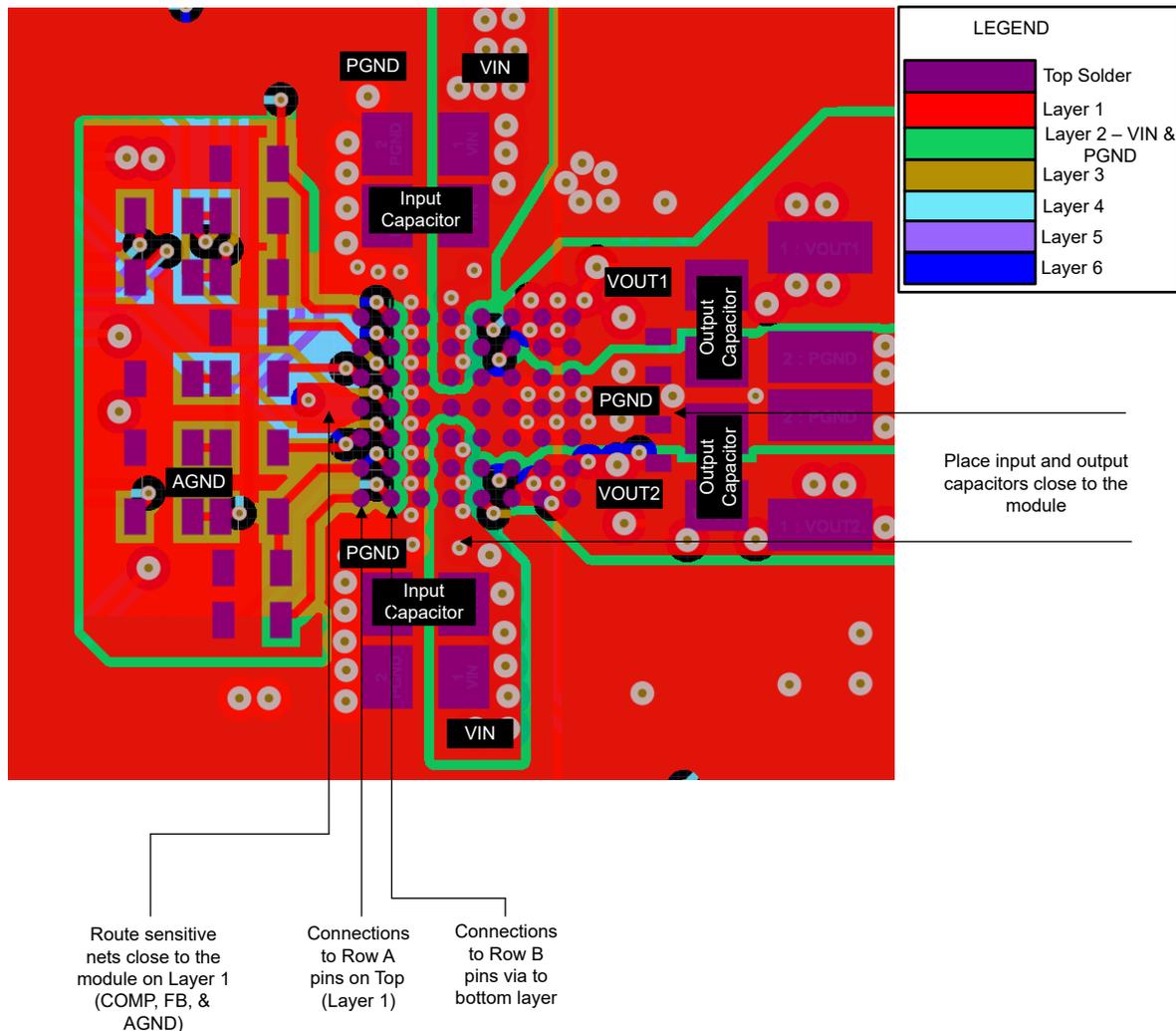


图 8-31. 典型顶层 PCB 设计

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.1.2 开发支持

相关开发支持请参阅以下资源：

- 有关 TI 的参考设计库，请访问 [TI 参考设计库](#)。
- 有关 TI WEBENCH 设计环境，请访问 [WEBENCH® 设计中心](#)。
- 要设计低 EMI 电源，请查看 TI 全面的 [EMI 培训系列](#)。
- 要设计反相降压/升压 (IBB) 稳压器，请访问 [直流/直流反相降压/升压模块](#)。
- TI 参考设计：
 - [适用于 Kintex 7 应用的多输出电源解决方案](#)
 - [具有超低 BOM 数量的空间优化型直流/直流反相电源模块参考设计](#)
 - [适用于小型低噪声系统的 3V 至 11.5V_{IN}，-5V_{OUT}，1.5A 反向电源模块参考设计](#)
- 技术文章：
 - [使用直流/直流降压转换器为医学成像应用供电](#)
 - [如何构建可编程输出反相降压/升压稳压器](#)

9.1.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#)，使用 TPSM8D7x20 模块并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能。
- 运行热性能仿真，了解电路板热性能。
- 将定制原理图和布局方案以常用 CAD 格式导出。
- 打印设计方案的 PDF 报告并与同事共享。

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

9.2 文档支持

9.2.1 相关文档

如要查看相关文件，请参阅以下内容：

- 德州仪器 (TI)，[TI 降压开关直流/直流快速参考指南](#) 应用手册
- 德州仪器 (TI)，[创新型直流/直流电源模块](#) 选择指南
- 德州仪器 (TI)，[使用增强型 HotRod™ QFN 封装技术实现具有出色热性能的小型低噪电源模块](#) 白皮书
- 德州仪器 (TI)，[各种电源模块封装选项的优缺点](#) 白皮书
- 德州仪器 (TI)，[借助电源模块简化低 EMI 设计](#) 白皮书
- 德州仪器 (TI)，[适用于实验室仪表的电源模块](#) 白皮书
- 德州仪器 (TI)，[有关直流/直流稳压器 EMI 的工程师指南](#) 电子书
- 德州仪器 (TI)，[电源模块的焊接注意事项](#) 应用手册
- 德州仪器 (TI)，[采用直流/直流电源模块的实用性热设计](#) 应用手册

- 德州仪器 (TI), [使用新的热指标](#) 应用手册
- 德州仪器 (TI), [AN-2020 热设计：学会洞察先机，不做事后诸葛](#) 应用手册
- 德州仪器 (TI), [采用 TPSM53602/3/4 实现负输出反相降压/升压应用](#) 应用手册
- 德州仪器 (TI), [在直流/直流转换器中绘制安全工作区 \(SOA\) 的方法](#) 应用手册

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.

WEBENCH® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

| 日期 | 修订版本 | 注释 |
|---------------|------|-------|
| December 2025 | * | 初始发行版 |

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

| Orderable part number | Status (1) | Material type (2) | Package Pins | Package qty Carrier | RoHS (3) | Lead finish/ Ball material (4) | MSL rating/ Peak reflow (5) | Op temp (°C) | Part marking (6) |
|-------------------------------|---------------|----------------------|------------------|------------------------|-------------|--------------------------------------|-----------------------------------|--------------|---------------------|
| TPSM8D7420APT | Active | Production | FCCSP (APT) 56 | 260 JEDEC TRAY (5+1) | In-Work | NIAU | Level-3-260C-168 HR | -40 to 125 | TM8D42 |
| TPSM8D7620APT | Active | Production | FCCSP (APT) 56 | 260 JEDEC TRAY (5+1) | In-Work | NIAU | Level-3-260C-168 HR | -40 to 125 | TM8D62 |

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

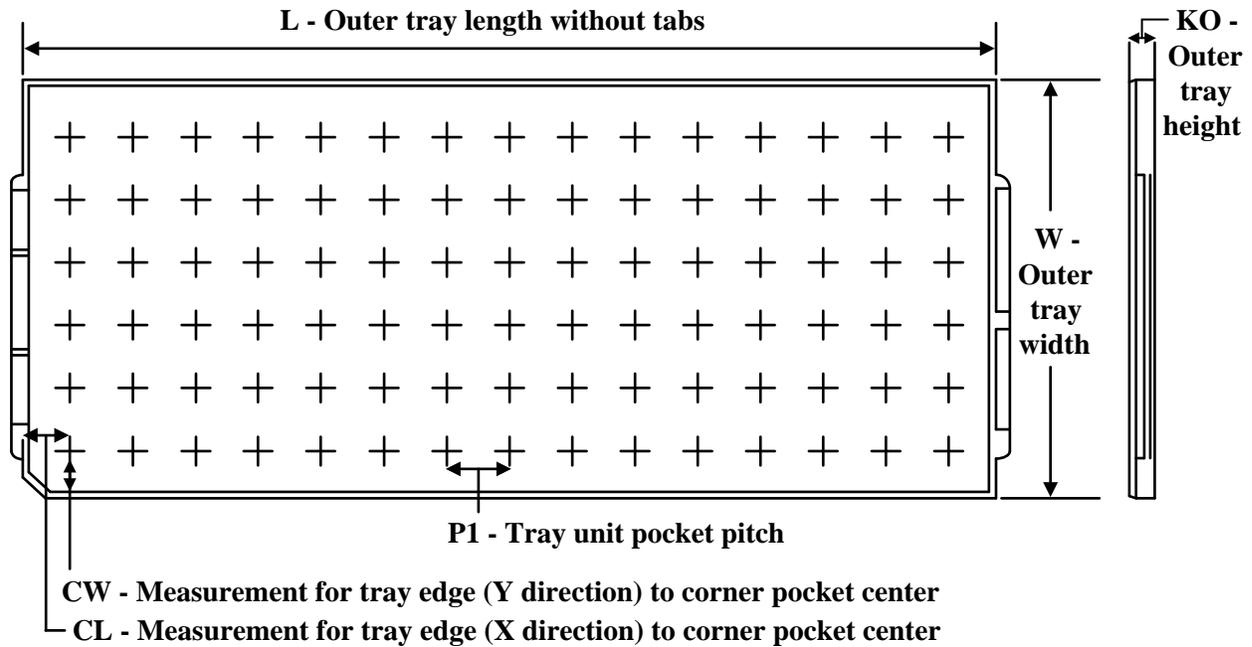
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

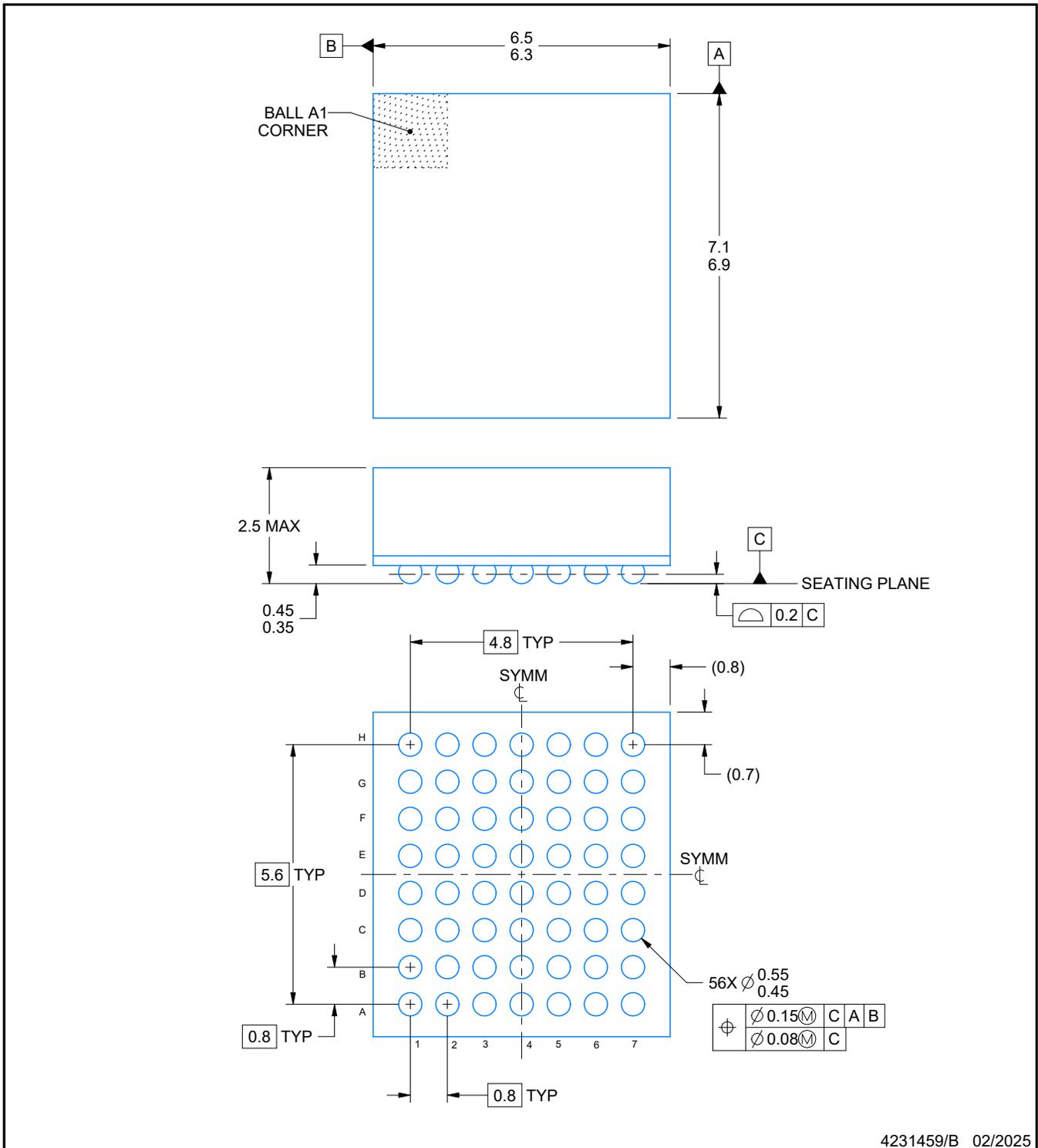
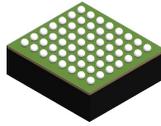
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TRAY


Chamfer on Tray corner indicates Pin 1 orientation of packed units.

*All dimensions are nominal

| Device | Package Name | Package Type | Pins | SPQ | Unit array matrix | Max temperature (°C) | L (mm) | W (mm) | K0 (µm) | P1 (mm) | CL (mm) | CW (mm) |
|---------------|--------------|--------------|------|-----|-------------------|----------------------|--------|--------|---------|---------|---------|---------|
| TPSM8D7420APT | APT | FCCSP | 56 | 260 | 10x26 | 150 | 315 | 135.9 | 7.62 | 11.8 | 10 | 10.35 |
| TPSM8D7620APT | APT | FCCSP | 56 | 260 | 10x26 | 150 | 315 | 135.9 | 7.62 | 11.8 | 10 | 10.35 |



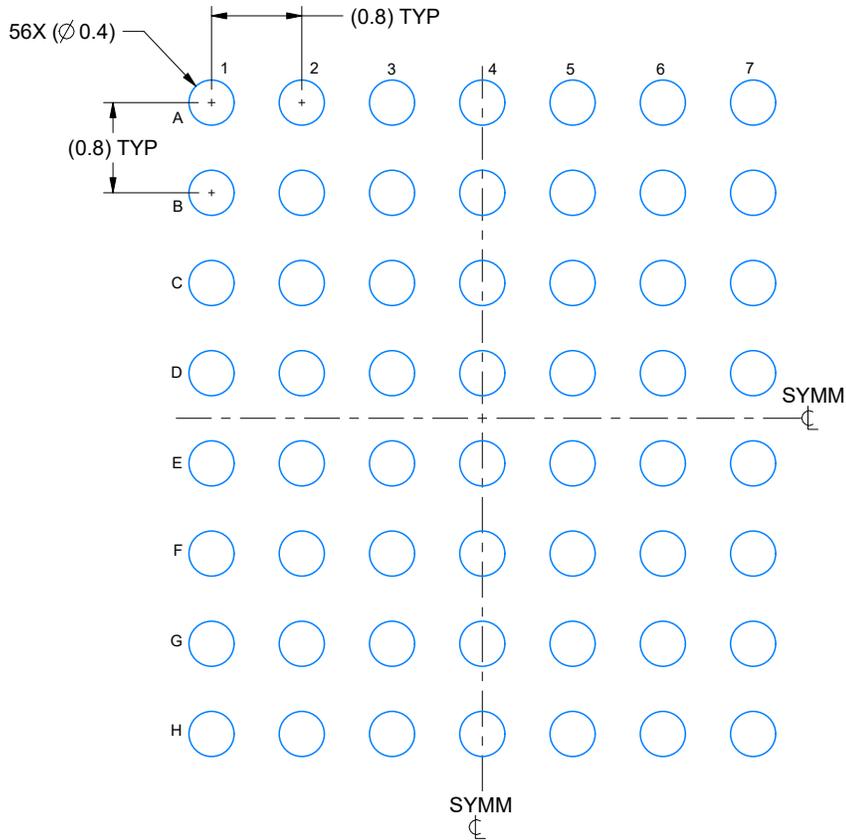
4231459/B 02/2025

EXAMPLE BOARD LAYOUT

APT0056A

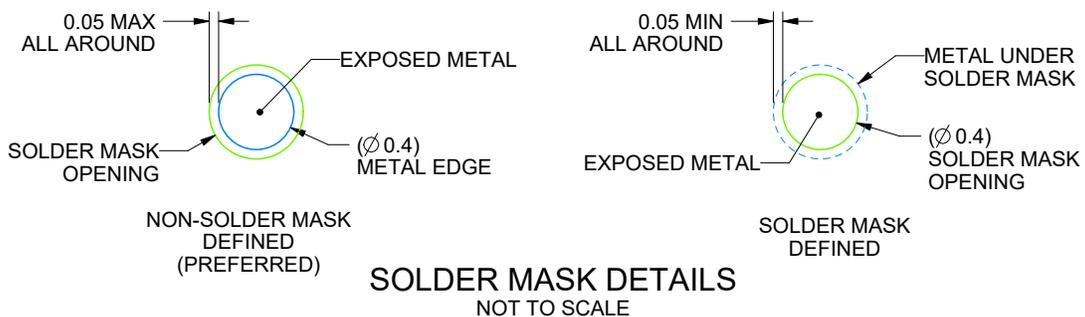
FCBGA - 2.5 mm max height

PLASTIC BALL GRID ARRAY



LAND PATTERN EXAMPLE

EXPOSED METAL SHOWN
SCALE: 15X



4231459/B 02/2025

NOTES: (continued)

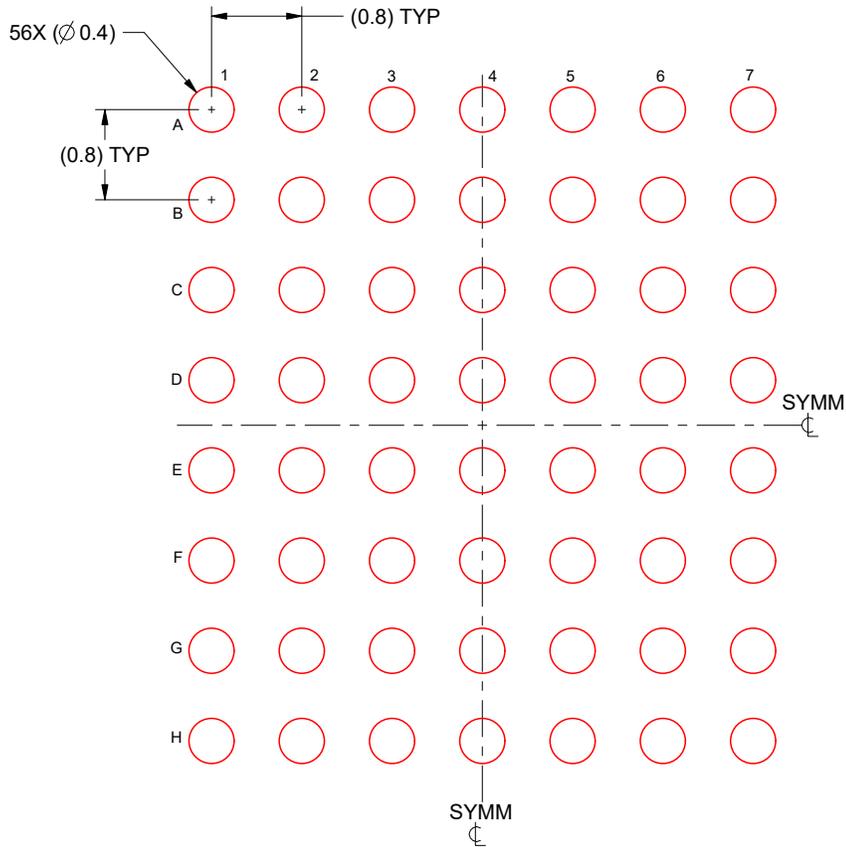
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For information, see Texas Instruments literature number SPRAA99 (www.ti.com/lit/spraa99).

EXAMPLE STENCIL DESIGN

APT0056A

FCBGA - 2.5 mm max height

PLASTIC BALL GRID ARRAY



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 15X

4231459/B 02/2025

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月