

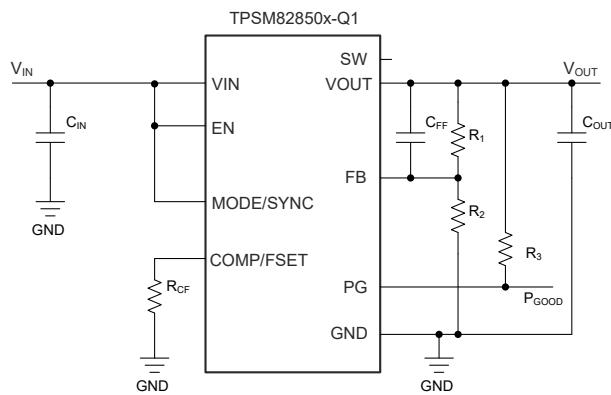
TPSM82850x-Q1 汽车 2.7V 至 6V 输入，1A 和 2A 降压电源模块，带集成电感器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
 - 器件温度等级 1 :
 - 40°C 至 +125°C, T_A
- 针对低 EMI 要求进行了优化
 - 引脚可选式伪随机扩频 (SSC) 可减少峰值发射
- $T_J = -40^\circ\text{C}$ 至 $+150^\circ\text{C}$
- 输入电压范围：2.7V 至 6V
- 静态电流： $17\mu\text{A}$ (典型值)
- 输出电压范围为 0.6V 至 5.5V
- 输出电压精度为 $\pm 1\%$ (PWM 操作)
- 强制 PWM 或 PWM/PFM 操作
- 可调开关频率：
 - 1.8MHz 至 4MHz
- 精密使能输入可实现：
 - 用户定义的欠压锁定
 - 准确时序控制
- 100% 占空比模式
- 有源输出放电
- 折返过流保护 - 可选
- 具有窗口比较器的电源正常输出

2 应用

- 高级驾驶辅助系统 (ADAS) 摄像头
- ADAS 传感器融合和环视 ECU
- 混合和可重新配置仪表组
- 音响主机和远程信息处理控制单元
- 外部音频放大器



简化版原理图

3 说明

TPSM82850x-Q1 是具有集成电感器、引脚对引脚兼容的 1A 和 2A 高效、易于使用的汽车级同步降压直流/直流电源模块系列。这些器件使用固定频率峰值电流模式控制拓扑，适用于具有高功率密度和易用性要求的汽车应用。低阻开关可在高温环境下支持高达 2A 的持续输出电流。开关频率可以通过引脚配置固定在 2.25MHz，或通过设置电阻从 1.8MHz 到 4MHz 的范围内选择。该模块也可以同步到 1.8MHz 至 4MHz 范围内的外部时钟。在 PFM/PWM 模式下，TPSM82850x-Q1 会在轻负载情况下自动进入省电模式，从而在整个负载范围内维持高效率。TPSM82850x-Q1 可在 PWM 模式下提供 1% 的反馈电压精度，这有助于实现具有高输出电压精度的电源设计。COMP/FSET 引脚可设置开关频率、两种环路补偿设置中的一种以及 SSC 功能，适用于各种负载条件

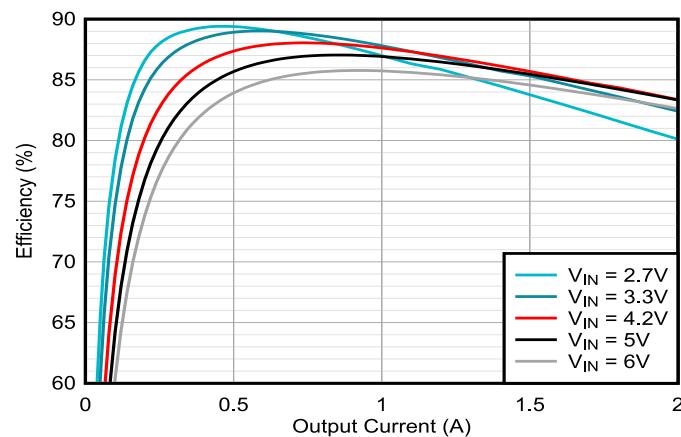
器件信息

器件型号 ⁽²⁾	输出电流	封装 ⁽¹⁾	本体尺寸 (标称值)
TPSM828500-Q1 ⁽³⁾	0.5A	RDY (QFN-FCMOD , 9)	2.7mm × 3.0mm
TPSM828501-Q1 ⁽³⁾	1A		
TPSM828502-Q1	2A		

(1) 有关更多信息，请参阅 [节 12](#)。

(2) 请参阅 [器件比较表](#)。

(3) 预发布信息 (非量产数据)。



效率与输出电流间的关系； $V_{\text{OUT}} = 1.1\text{V}$



本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本 (控制文档)。

内容

1 特性	1	8.4 器件功能模式	13
2 应用	1	9 应用和实施	15
3 说明	1	9.1 应用信息	15
4 器件比较表	3	9.2 典型应用	15
5 引脚配置和功能	4	9.3 系统示例	23
6 规格	5	9.4 电源相关建议	23
6.1 绝对最大额定值	5	9.5 布局	23
6.2 ESD 等级	5	10 器件和文档支持	25
6.3 建议运行条件	5	10.1 器件支持	25
6.4 热性能信息	6	10.2 文档支持	25
6.5 电气特性	6	10.3 接收文档更新通知	25
6.6 典型特性	9	10.4 支持资源	25
7 参数测量信息	10	10.5 商标	25
7.1 原理图	10	10.6 静电放电警告	25
8 详细说明	11	10.7 术语表	25
8.1 概述	11	11 修订历史记录	26
8.2 功能方框图	11	12 机械、封装和可订购信息	26
8.3 特性说明	11		

4 器件比较表

器件型号	输出电流	输出电压	典型输入电容	典型输出电容
TPSM828500WRDYZRQ1 ⁽¹⁾	0.5A	可调节	$2 \times 4.7 \mu F$	$2 \times 10 \mu F$
TPSM828501WRDYZRQ1 ⁽¹⁾	1A			
TPSM828502WRDYZRQ1	2A			

(1) 预发布信息 (非量产数据)。

5 引脚配置和功能

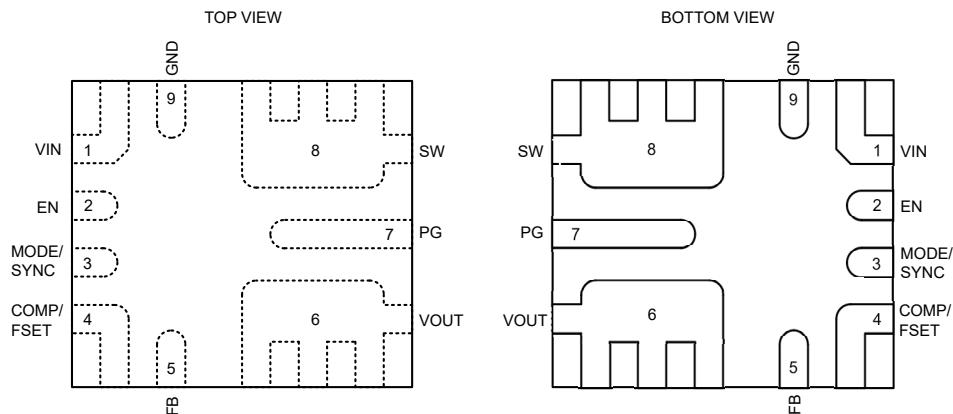


图 5-1.9 引脚 RDY QFN-FCMOD 封装

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
VIN	1	PWR	电源输入。在 VIN 和 GND 引脚之间 (尽可能接近它们) 连接输入电容器。
EN	2	I	该引脚是器件的使能引脚。连接到逻辑低电平以禁用该器件。上拉可启用该器件。请勿使该引脚保持未连接状态。
MODE/SYNC	3	I	当该引脚被拉低时，器件在 PFM/PWM 模式下运行。当该引脚被拉高时，器件在强制 PWM 模式下运行。请勿使该引脚保持未连接状态。MODE/SYNC 引脚还可用于将器件与外部频率进行同步。请参阅 与外部时钟同步 。
COMP/FSET	4	I	器件补偿和频率设置输入。该引脚与 GND 之间的电阻定义了控制环路的补偿以及开关频率 (如果未在外部同步)。
FB	5	I	电压反馈输入。将输出电压电阻分压器连接到此引脚。
VOUT	6	PWR	输出电压引脚。此引脚在内部连接到集成电感器。
PG	7	O	具有窗口比较器的开漏电源正常输出。当 VOUT 超出电源正常阈值时，该引脚被拉至 GND。该引脚可以在不使用时保持开路或连接到 GND。上拉电阻器可以连接到任何不大于 VIN 的电压。
SW	8	O	该引脚是转换器的开关引脚。此引脚连接到内部功率 MOSFET 和电感器。避免将此引脚连接到较大的布线，因为这会增加 EMI。该引脚可以保持未连接状态，也可以焊接到一个小焊盘上以改善热性能。
GND	9	PWR	接地引脚

(1) I = 输入，O = 输出，PWR = 电源

6 规格

6.1 绝对最大额定值

在工作温度范围内 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
引脚电压 ⁽²⁾	V _{IN}	-0.3	6.5	V
	SW (直流)	-0.3	V _{IN} + 0.3	V
	SW (交流 , 小于 10ns) ⁽³⁾	-3	10	V
	COMP/FSET、PG	-0.3	V _{IN} + 0.3	V
	EN、MODE/SYNC、FB	-0.3	6.5	V
贮存温度	T _{stg}	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

(2) 所有电压值都相对于网络接地端而言

(3) 打开开关时

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 标准	±750	

(1) AEC Q100-002 指示必须按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议运行条件

在工作温度范围内 (除非另有说明)

		最小值	标称值	最大值	单位
V _{IN}	输入电压范围	2.7		6	V
V _{OUT}	输出电压范围	0.6		5.5	V
C _{OUT}	有效输出电容 ⁽¹⁾	8	10	200	μF
C _{IN}	有效输入电容 ⁽¹⁾	5	10		μF
I _{SINK_PG}	PG 引脚上的灌电流	0		2	mA
T _J	结温	-40		150	°C

(1) 表中为所有电容器给出的值均为有效电容，其中包括直流偏置效应。由于陶瓷电容器的直流偏置效应，施加电压时有效电容低于标称值。请检查制造商的直流偏置曲线，以了解有效电容与所施加直流电压之间的关系。

6.4 热性能信息

热指标 ⁽¹⁾		TPSM82850x-Q1	TPSM82850x-Q1	单位
		RDY (JEDEC) ⁽²⁾	RDY (EVM)	
		9 引脚	9 引脚	
$R_{\theta JA}$	结至环境热阻	67.1	54.5	°C/W
$R_{\theta JC(\text{top})}$	结至外壳 (顶部) 热阻	82.7	不适用	°C/W
$R_{\theta JB}$	结至电路板热阻	27.7	不适用	°C/W
Ψ_{JT}	结至顶部特征参数	14.6	12.3	°C/W
Ψ_{JB}	结至电路板特征参数	27.7	28.7	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用手册。

(2) JEDEC 标准 4 层 PCB，无散热过孔

6.5 电气特性

在工作结温范围 ($T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$) 内且 $V_{IN} = 2.7\text{V}$ 至 6V 。典型值是在 $V_{IN} = 5\text{V}$ 且 $T_J = 25^{\circ}\text{C}$ 的条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
电源						
I_Q	静态电流	$EN = V_{IN}$ ，无负载，器件未开关， $MODE = GND$ ， $V_{OUT} = 0.6\text{V}$	17	36	μA	
I_{SD}	关断电流	$EN = GND$ ， $T_J = 25^{\circ}\text{C}$ 时的标称值， $T_J = 150^{\circ}\text{C}$ 时的最大值	1.5	48	μA	
V_{UVLO}	欠压锁定阈值	V_{IN} 上升	2.45	2.6	2.7	V
		V_{IN} 下降	2.1	2.5	2.6	V
T_{JSD}	热关断阈值	T_J 上升	170			°C
	热关断磁滞	T_J 下降	15			°C
控制和接口						
$V_{EN,IH}$	EN 上的输入阈值电压，上升沿		1.05	1.1	1.15	V
$V_{EN,IL}$	EN 上的输入阈值电压，下降沿		0.96	1.0	1.05	V
V_{IH}	MODE/SYNC 上的高电平输入阈值电压		1.1			V
$I_{EN,LKG}$	流入 EN 的输入漏电流	$V_{IH} = V_{IN}$ 或 $V_{IL} = GND$		125	$n\text{A}$	
V_{IL}	MODE/SYNC 上的低电平输入阈值电压			0.3		V
I_{LKG}	流入 MODE/SYNC 的输入漏电流			100	$n\text{A}$	
t_{Delay}	启用延迟时间	从 EN 高电平到器件开始开关的时间；已施加 V_{IN}	135	200	520	μs
t_{Delay}	启用延迟时间	从 EN 高电平到器件开始开关的时间；已施加 V_{IN} ， $V_{IN} \geq 3.3\text{V}$		480		μs
t_{Ramp}	输出电压斜坡时间	从器件开始开关到电源正常所需的时间；器件未处于电流限制状态	0.8	1.3	1.8	ms
f_{SYNC}	MODE/SYNC 引脚上用于同步的频率范围		1.8		4	MHz
	MODE/SYNC 上同步信号的占空比		20	80		%
	锁定到外部频率所需的时间			50		μs
	用于实现逻辑低电平的 COMP/FSET 至 GND 电阻	$f = 2.25\text{MHz}$ 时的内部频率设置	0	2.5	$k\Omega$	
	COMP/FSET 上用于实现逻辑高电平的电压	$f = 2.25\text{MHz}$ 时的内部频率设置		V_{IN}		V

6.5 电气特性 (续)

在工作结温范围 ($T_J = -40^\circ\text{C}$ 至 $+150^\circ\text{C}$) 内且 $V_{IN} = 2.7\text{V}$ 至 6V 。典型值是在 $V_{IN} = 5\text{V}$ 且 $T_J = 25^\circ\text{C}$ 的条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位	
V_{TH_PG}	UVP 电源正常阈值电压； 直流电平	上升 (% V_{FB})	92	95	%	
V_{TH_PG}	UVP 电源正常阈值电压； 直流电平	下降 (% V_{FB})	87	90	%	
V_{TH_PG}	OVP 电源正常阈值电压； 直流电平	上升 (% V_{FB})	107	110	%	
	OVP 电源正常阈值电压； 直流电平	下降 (% V_{FB})	104	107	%	
$V_{PG,OL}$	PG 上的低电平输出电压	$I_{SINK_PG} = 2\text{mA}$	0.07	0.3	V	
$I_{PG,LKG}$	流入 PG 的输入漏电流	$V_{PG} = 5\text{V}$		100	nA	
t_{PG}	PG 抗尖峰脉冲时间	对于电源正常输出上从高电平到低电平的 转换	40		μs	
输出						
V_{FB}	反馈电压，可调版本		0.6		V	
$I_{FB,LKG}$	流入 FB 的输入漏电流，可调版本	$V_{FB} = 0.6\text{V}$	1	70	nA	
$I_{FB,LKG}$	流入 FB 的输入电流，固定电压版本		1		μA	
V_{FB}	反馈电压精度	PWM, $V_{IN} \geq V_{OUT} + 1\text{V}$	-1	1	%	
V_{FB}	反馈电压精度	PFM, $V_{IN} \geq V_{OUT} + 1\text{V}$, $V_{OUT} \geq 1.0\text{V}$, $C_{out,eff} \geq 10\mu\text{F}$, $L = 0.47\mu\text{H}$	-1	2	%	
V_{FB}	反馈电压精度	PFM, $V_{IN} \geq V_{OUT} + 1\text{V}$, $V_{OUT} < 1.0\text{V}$, $C_{out,eff} \geq 15\mu\text{F}$, $L = 0.47\mu\text{H}$	-1	3	%	
	负载调整	PWM	0.05		%/A	
	线路调整	PWM, $I_{OUT} = 1\text{A}$, $V_{IN} \geq V_{OUT} + 1\text{V}$	0.02		%/V	
R_{DIS}	输出放电电阻		100		Ω	
f_{sw}	PWM 开关频率范围	MODE = 高电平，请参阅有关设置开关频 率的 FSET 引脚功能	1.8	2.25	4	MHz
f_{sw}	PWM 开关频率范围	MODE = 低电平，请参阅有关设置开关频 率的 FSET 引脚功能	1.8		3.5	MHz
f_{sw}	PWM 开关频率	COMP/FSET 连接到 GND 或 V_{IN}	2.025	2.25	2.475	MHz
f_{sw}	PWM 开关频率容差	使用 COMP/FSET 到 GND 之间的电阻器	-12		12	%
$t_{on,min}$	高侧 FET 的最短导通时间	$V_{IN} = 3.3\text{V}$, $T_J = -40^\circ\text{C}$ 至 125°C		35	50	ns
$t_{on,min}$	低侧 FET 的最短导通时间			10		ns
R_{DP}	压降电阻 ($R_{DS(on)}$ 高侧 FET + 电感器的 DCR)	$V_{IN} \geq 5\text{V}$	95	150	$\text{m}\Omega$	
	高侧 MOSFET 漏电流	$T_J = 85^\circ\text{C}$	2.5		μA	
	高侧 MOSFET 漏电流		0.01	44	μA	
	低侧 MOSFET 漏电流	$T_J = 85^\circ\text{C}$	3.7		μA	
	低侧 MOSFET 漏电流		0.01	70	μA	
	SW 漏电流	$V(SW) = 0.6\text{V}$, 流入 SW 引脚的电流	-0.01	11	μA	
I_{LIMH}	高侧 FET 开关电流限制	直流值，适用于 TPSM828502； $V_{IN} = 3\text{V}$ 至 6V	2.85	3.4	3.9	A
I_{LIMH}	高侧 FET 开关电流限制	直流值，适用于 TPSM828501； $V_{IN} = 3\text{V}$ 至 6V	2.1	2.6	3.0	A

6.5 电气特性 (续)

在工作结温范围 ($T_J = -40^\circ\text{C}$ 至 $+150^\circ\text{C}$) 内且 $V_{IN} = 2.7\text{V}$ 至 6V 。典型值是在 $V_{IN} = 5\text{V}$ 且 $T_J = 25^\circ\text{C}$ 的条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
I_{LIMNEG}	低侧 FET 负电流限制	直流值	-1.8		A

6.6 典型特性

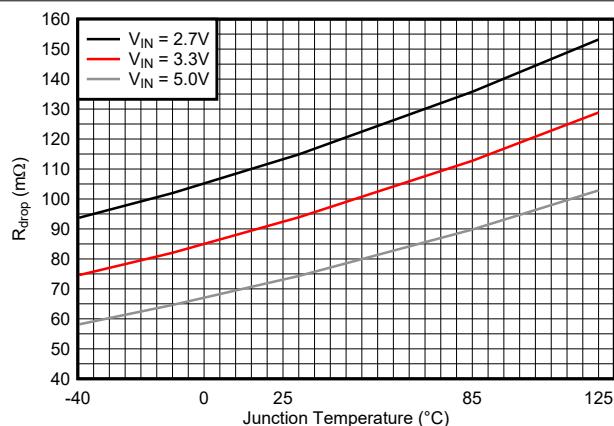


图 6-1. 压降电阻

7 参数测量信息

7.1 原理图

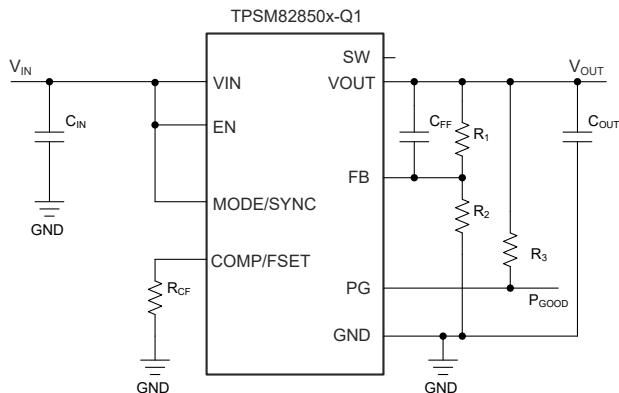


图 7-1. TPSM82850x-Q1 的测量设置

表 7-1. 元件列表

基准	说明	制造商 ⁽¹⁾
IC	TPSM828510/TPSM828511/TPSM828512	德州仪器 (TI)
C _{IN}	2 × 10µF/6.3V/GRM188D70J106MA73	Murata
C _{OUT}	2 × 10µF/6.3V/GRM188D70J106MA73	Murata
C _{FF}	10pF	不限
R ₁	取决于 V _{OUT}	不限
R ₂	取决于 V _{OUT}	不限
R ₃	100k Ω	不限

(1) 请参阅[第三方产品免责声明](#)。

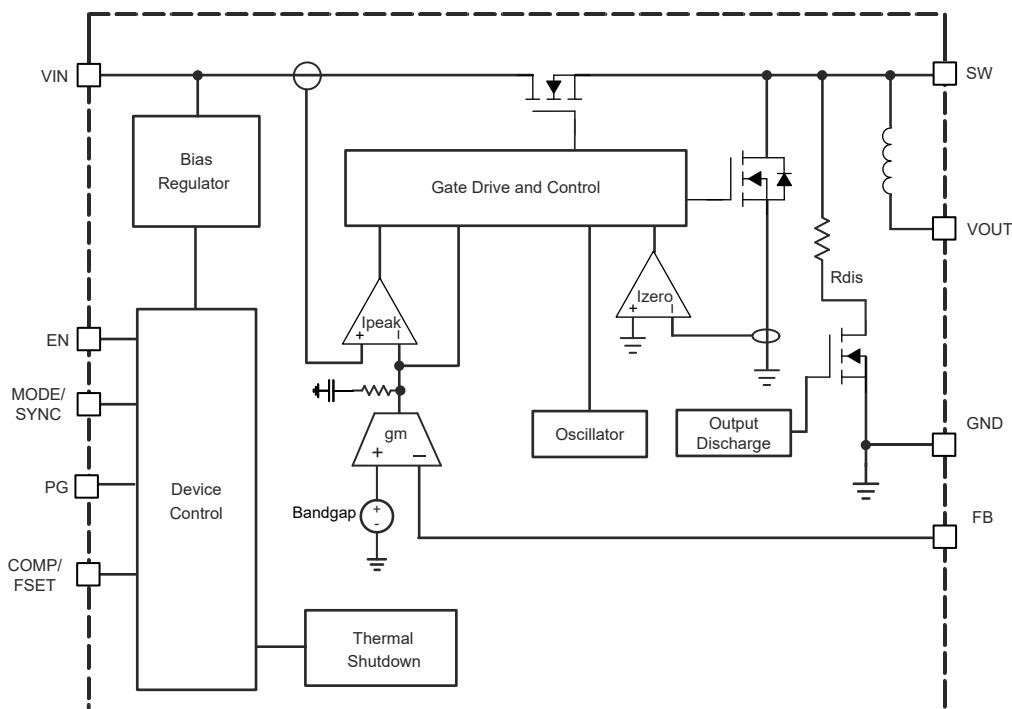
8 详细说明

8.1 概述

TPSM82850x-Q1 同步开关模式直流/直流转换器电源模块基于固定频率峰值电流模式控制拓扑。该控制环路具有内部补偿功能。补偿选择引脚 **COMP/FSET** 可以针对宽输出电容范围优化控制环路。稳压网络使用小型外部元件和低 ESR 陶瓷输出电容器实现快速稳定的运行。

这些器件支持通过 **MODE/SYNC** 引脚连接到逻辑高电平来实现固定频率强制 PWM 运行模式。当 **MODE/SYNC** 引脚设置为逻辑低电平时，器件以低输出电流在省电模式 (PFM) 下运行，并在较高的输出电流情况下自动转换到固定频率 PWM 模式。在 PFM 模式下，开关频率会根据负载线性降低，从而在非常低的输出电流条件下保持高效率。该器件可与施加到 **MODE/SYNC** 引脚的 1.8MHz 到 4MHz 范围内的外部时钟信号同步。

8.2 功能方框图



8.3 特性说明

8.3.1 精密使能端 (EN)

在 TPSM82850x-Q1 的使能引脚处施加的电压与上升电压的 1.1V 固定阈值进行比较。该比较使用户能够通过缓慢变化的电压来驱动引脚，并允许使用外部 RC 网络来实现加电延迟。

精密使能输入支持通过在使能引脚的输入端添加电阻分压器来提供用户可编程的欠压锁定。

下降沿的使能输入阈值通常比上升沿阈值低 100mV。当超过上升阈值时，TPSM82850x-Q1 开始运行。为确保正常运行，请端接使能 (EN) 引脚而不要将该引脚悬空。将使能引脚拉至低电平可强制器件关断，关断电流典型值为 1μA。在此模式下，内部高侧和低侧 MOSFET 关闭，整个内部控制电路关闭。另请参阅 [使用带有精密使能引脚阈值的直流/直流转换器实现零噪声启动 模拟设计期刊](#)。

8.3.2 COMP/FSET

通过该引脚可以设置三个不同的参数：

- 控制环路的内部补偿设置（两个设置可用）
- PWM 模式下的开关频率为 1.8MHz 至 4MHz
- 启用/禁用展频时钟 (SSC)

在 COMP/FSET 与 GND 之间连接的电阻器可以改变补偿和开关频率。补偿的变化允许用户使该器件能够适配不同的输出电容值。该电阻器必须靠近引脚放置，以使引脚上的寄生电容尽可能小。补偿设置在转换器启动时被采样，因此在运行过程中更换该电阻器只会影响开关频率，而对补偿没有影响。

为了节省外部元件，该引脚也可直接连接到 VIN 或 GND，以设置预定义的设置。请勿将此引脚悬空。

必须根据输入电压和输出电压选择开关频率，以满足最短导通时间和最短关断时间规格。

示例： $V_{IN} = 5V$ ， $V_{OUT} = 0.6V \rightarrow$ 占空比 = $0.6V/5V = 0.12$

- > $t_{on,min} = 1/f_s \times 0.12$
- > $f_{sw,max} = 1/t_{on,min} \times 0.12 = 1/0.05\mu s \times 0.12 = 2.4MHz$

补偿范围必须根据所用的最小电容来选择。在两个补偿范围内，可以将电容从表 8-1 中给出的最小值增大到节 6.3 中所述的最大值。如果输出的电容在运行期间发生变化，例如当负载开关用于连接或断开电路的某些部分时，必须为输出端的最小电容选择补偿。对于大输出电容，必须基于该大电容进行补偿，以获得出色的负载瞬态响应。如果补偿较大的输出电容，但在输出端放置较小的电容，则可能会导致不稳定。

表 8-1. 开关频率、补偿和展频时钟

R_{CF}	补偿	开关频率	$V_{OUT} < 1V$ 时的最小输出电容	$1V \leq V_{OUT} < 3.3V$ 时的最小输出电容	$V_{OUT} \geq 3.3V$ 时的最小输出电容
$10k\Omega \dots 4.5k\Omega$	对于最小输出电容 (补偿设置 1) SSC 禁用	$R_{CF}(k\Omega) = \frac{18MHz \times k\Omega}{f_S(MHz)}$	$15\mu F$	$10\mu F$	$8\mu F$
$33k\Omega \dots 15k\Omega$	为了获得出色瞬态响应 (更大的输出电容) (补偿设置 2) SSC 启用	$R_{CF}(k\Omega) = \frac{60MHz \times k\Omega}{f_S(MHz)}$	$30\mu F$	$18\mu F$	$15\mu F$
$100k\Omega \dots 45k\Omega$	为了获得出色瞬态响应 (较大的输出电容) (补偿设置 2) SSC 禁用	$R_{CF}(k\Omega) = \frac{180MHz \times k\Omega}{f_S(MHz)}$	$30\mu F$	$18\mu F$	$15\mu F$
连接至 GND	对于最小输出电容 (补偿设置 1) SSC 禁用	内部固定 $2.25MHz$	$15\mu F$	$10\mu F$	$8\mu F$
连接至 V_{IN}	为了获得出色瞬态响应 (更大的输出电容) (补偿设置 2) SSC 启用	内部固定 $2.25MHz$	$30\mu F$	$18\mu F$	$15\mu F$

有关所需输出电容 (取决于输出电压) 的更多详细信息，另请参阅节 9.2.2.4。

对于 R_{CF} ，过高的电阻值会被解读为“连接至 V_{IN} ”，而低于最低范围的值则被解读为“连接至 GND”。开关频率、补偿和展频时钟 中的最小输出电容适用于靠近器件输出端的电容器。如果电容是分布式的，可能需要较低的补偿设置。

8.3.3 MODE/SYNC

当 MODE/SYNC 设置为低电平时，器件在 PWM 或 PFM 模式下运行，具体取决于输出电流。MODE/SYNC 引脚设置为高电平时，会强制器件进入 PWM 模式。该引脚还允许您施加频率范围为 $1.8MHz$ 到 $4MHz$ 的外部时钟来实现外部同步。施加外部时钟时，器件在 PWM 模式下运行。与开关频率选择一样，在施加外部时钟信号时，必须遵守最短导通时间规格。与外部时钟的同步是在所施加时钟的下降沿到内部 SW 引脚的上升沿完成的。MODE/SYNC 引脚可在运行期间更改。

8.3.4 展频时钟 (SSC)

这些器件提供展频时钟，当使用内部时钟时，开关频率在 PWM 模式下随机变化。频率变化通常介于标称开关频率和高于比标称开关频率最多 $288kHz$ 之间。当器件在外部同步时，TPSM82850x-Q1 遵循外部时钟，并且内部展频模块会关闭。软启动期间也会禁用 SSC。

8.3.5 欠压锁定 (UVLO)

如果输入电压下降，欠压锁定会通过关闭两个 MOSFET 来防止器件误操作。当电压高于 UVLO 上升阈值时，该器件可完全正常工作，如果输入电压低于下降阈值，则会关闭该器件。

8.3.6 电源正常状态输出 (PG)

电源正常引脚为开漏输出，需要一个上拉电阻器来连接到可高达建议输入电压电平的任何电压。电源正常引脚由窗口比较器驱动。当器件处于禁用、欠压锁定、热关断状态或未在软启动时，PG 保持低电平。因此，当输出电压处于稳压状态时，在电气特性中定义的窗口内，输出为高阻抗。

V_{IN} 必须保持存在以使 PG 引脚保持低电平。如果不使用电源正常输出，TI 建议将其连接到 GND 或使其保持断开状态。如电气特性中所述，PG 指示器具有抗尖峰脉冲功能，用于从输出高阻抗转换到低电平。

表 8-2. PG 状态

EN	器件状态	PG 状态
X	$V_{IN} < 2V$	未定义
低	$V_{IN} \geq 2V$	低
高	$2V \leq V_{IN} \leq UVLO$ 、处于热关断状态、 V_{OUT} 未处于稳压状态，或器件处于软启动状态	低
高	调节中的 V_{OUT}	高阻抗

8.3.7 热关断

器件的结温 (T_J) 由内部温度传感器监控。如果 T_J 超过 170°C (典型值)，器件将进入热关断状态。高侧和低侧功率 FET 均关断，PG 变为低电平。当 T_J 降至 15°C (典型值) 的迟滞量以下时，转换器从软启动开始恢复正常运行。在 PFM 期间，热关断未激活。

8.4 器件功能模式

8.4.1 脉宽调制 (PWM) 运行

TPSM82850x-Q1 系列具有两种运行模式：强制 PFM 模式和 PWM/PWM 模式。

当 MODE/SYNC 引脚设置为高电平时，TPSM82850x-Q1 系列在连续导通模式 (CCM) 下以脉宽调制方式运行。开关频率为 2.25MHz 或由施加到 MODE/SYNC 引脚的外部时钟信号定义。在将外部时钟施加于 MODE/SYNC 时，TPSM82850x-Q1 器件遵循施加到该引脚的频率。通常，强制 PWM 模式下的频率范围是 1.8MHz 至 4MHz。但是，考虑到最短导通时间，频率必须在 TPSM82850x-Q1 可以工作的范围内。

8.4.2 节能模式运行 (PFM/PWM)

当 MODE/SYNC 引脚为低电平时，允许进入省电模式。只要峰值电感器电流高于大约 0.8A 的 PFM 阈值，该器件就会以 PWM 模式运行。当峰值电感器电流降至 PFM 阈值以下时，器件开始跳过开关脉冲。在省电模式下，开关频率随负载电流降低，从而保持高效率。

8.4.3 100% 占空比运行

在 PWM 模式下运行时，降压转换器的占空比可通过 $D = V_{OUT}/V_{IN}$ 计算得出。占空比随着输入电压接近输出电压而增加，关断时间变短。当达到典型值为 10ns 的最短关断时间时，TPSM82850x-Q1 器件会在接近 100% 模式时跳过其开关周期。在 100% 模式下，该器件会使高侧开关持续导通。只要输出电压低于目标，高侧开关就会保持开启状态。该特性在电池供电应用中特别有用，可通过充分利用整个电池电压范围来实现更长的运行时间。下面的公式给出了用于保持最小输出电压的最小输入电压：

$$V_{IN(min)} = V_{OUT(min)} + I_{OUT(min)} \times R_{DP} \quad (1)$$

其中

- R_{DP} 是从 V_{IN} 到 V_{OUT} 的电阻，其中包括高侧 MOSFET 导通电阻和电感器的直流电阻。

- $V_{OUT\ (min)}$ 是负载可以接受的最低输出电压。

8.4.4 电流限制和短路保护

TPSM82850x-Q1 器件可防止过载和短路事件。如果电感器电流超过电流限值 (I_{LIMH})，高侧 MOSFET 将关断，低侧 MOSFET 将导通，以便降低电感器电流。仅当低侧 MOSFET 中的电流降至低侧电流限值以下时，高侧 MOSFET 才会再次导通。由于内部传播延迟，实际电流可能会超过静态电流限制。以下公式可以给出动态电流限制：

$$I_{peak} = I_{LIMH} + \frac{V_L}{L} \times t_{PD} \quad (2)$$

其中

- I_{LIMH} 是电气特性中指定的静态电流限制
- L 是内部电感器的有效电感 (典型值 $0.47\ \mu\text{H}$)
- V_L 是电感器两端的电压 ($V_{IN} - V_{OUT}$)
- t_{PD} 是内部传播延迟，典型值为 50ns

电流限制可能超过静态值，尤其是在输入电压较高且使用极小电感的情况下。动态高侧开关峰值电流的计算方法如下：

$$I_{peak} = I_{LIMH} + \frac{V_{IN} - V_{OUT}}{L} \times 50\text{ns} \quad (3)$$

8.4.5 输出放电

放电功能的目的是在禁用器件时确保输出电压按照既定设置降低，并将器件关闭时的输出电压维持至接近 0V 。施加电源电压之后至少启用一次 TPSM82850x-Q1 器件，输出放电功能才会激活。一旦器件被停用、热关断或欠压锁定，放电功能就会启用。放电功能保持工作状态所需的最小电源电压通常为 2V 。在电流限制事件期间，输出放电不会激活。

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

TPSM82850x-Q1 是同步降压转换器电源模块。所需的功率电感器集成在 TPSM82850x-Q1 内部的屏蔽版本中。TPSM82850x-Q1 系列成员具有引脚对引脚和 BOM 对 BOM 兼容性，仅在额定输出电流方面有所不同。

9.2 典型应用

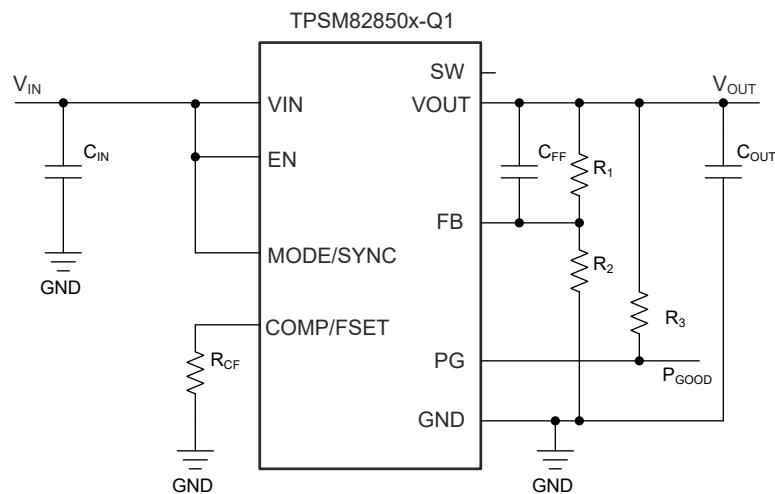


图 9-1. 典型应用原理图

9.2.1 设计要求

本设计指南提供了在建议运行条件下运行器件时的元件选择。

9.2.2 详细设计过程

9.2.2.1 设置输出电压

TPSM82850x-Q1 器件的输出电压可调节。根据 [方程式 4](#) 选择电阻 R_1 和 R_2 ，以将输出电压设置在 0.6V 至 5.5V 范围内。为保持反馈 (FB) 网络免受噪声影响，请将 R_2 设置为 $100\text{k}\Omega$ 或更小值，以使分压器中的电流至少为 $6\mu\text{A}$ 。如 [直流/直流转换器中电阻反馈分压器的设计注意事项](#) 模拟设计期刊中所述，FB 电阻器值越低，抗噪性越好，但轻负载效率越低。

$$R_1 = R_2 \times \left(\frac{V_{OUT}}{V_{FB}} - 1 \right) \quad (4)$$

$V_{FB} = 0.6\text{V}$ 时：

表 9-1. 设置输出电压

标称输出电压 V_{OUT}	R_1	R_2	C_{FF}	确切输出电压
0.8V	16.9k Ω	51k Ω	10pF	0.7988V
1.0V	20k Ω	30k Ω	10pF	1.0V
1.1V	39.2k Ω	47k Ω	10pF	1.101V
1.2V	68k Ω	68k Ω	10pF	1.2V
1.5V	76.8k Ω	51k Ω	10pF	1.5V
1.8V	80.6k Ω	40.2k Ω	10pF	1.803V
2.5V	47.5k Ω	15k Ω	10pF	2.5V
3.3V	88.7k Ω	19.6k Ω	10pF	3.315V

9.2.2.2 前馈电容器

TI 建议将前馈电容器 (C_{FF}) 与 R_1 并联以改善瞬态响应。无论 FB 电阻器的值如何， C_{FF} 值必须始终为 10pF。

9.2.2.3 输入电容器

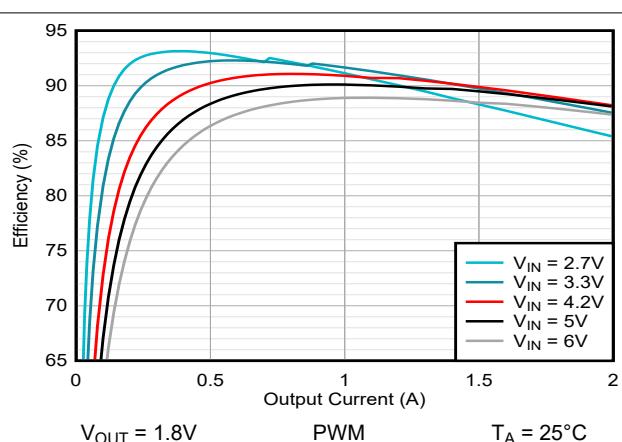
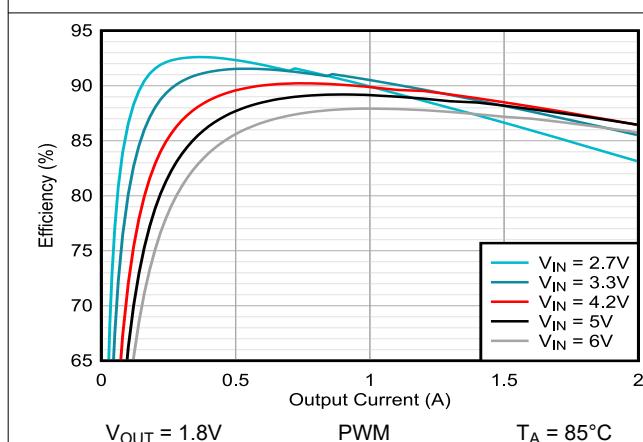
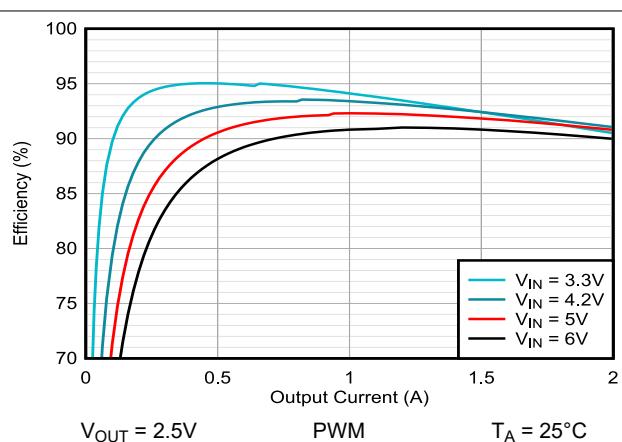
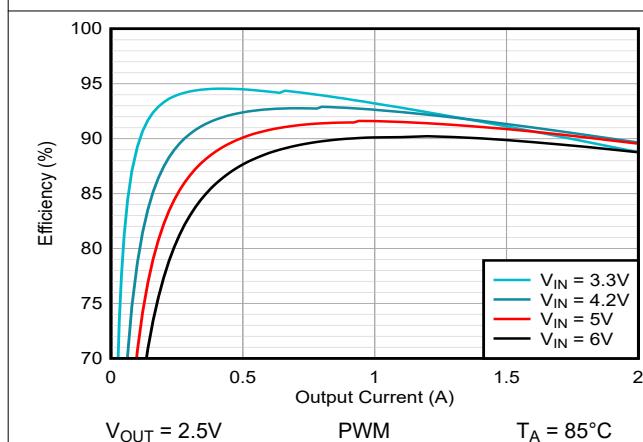
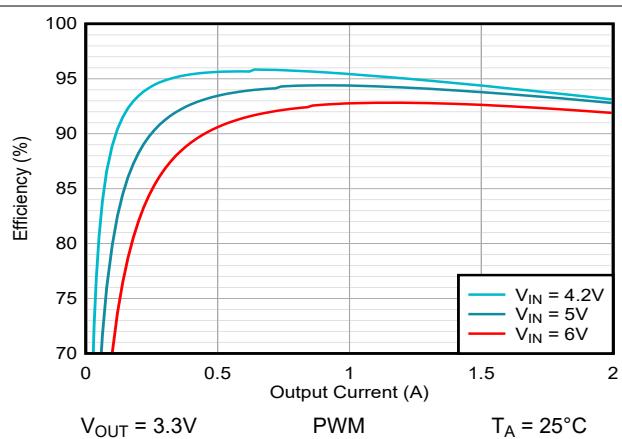
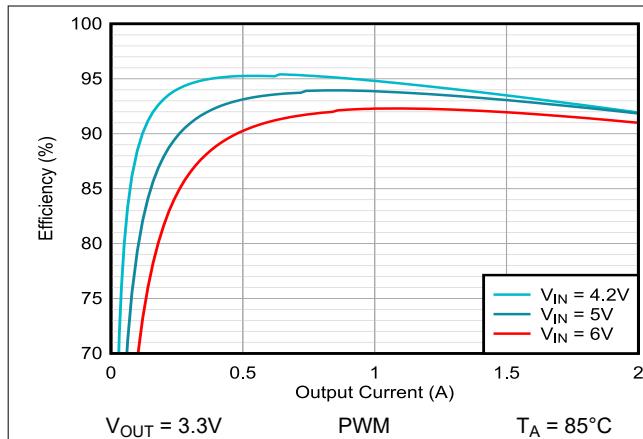
对于大多数应用，10 μ F 标称值已足够并推荐使用。输入电容器可缓冲瞬态事件的输入电压，并将转换器与电源去耦。TI 建议使用低 ESR 多层陶瓷电容器 (MLCC) 以实现出色滤波效果，并必须将其放置在 VIN 和 GND 之间尽可能靠近这些引脚的位置。

9.2.2.4 输出电容器

TPSM82850x-Q1 系列的架构允许使用具有低等效串联电阻 (ESR) 的微型陶瓷输出电容器。这些电容器提供低输出电压纹波，TI 推荐使用这些电容器。为了在高频下保持低电阻值并在温度变化时使电容具有窄变化幅度，TI 建议使用 X7R 或 X5R 电介质电容器。在省电模式下，使用较高的值具有较小的电压纹波和较高的直流输出精度等优点。

9.2.3 应用曲线

$T_A = 25^\circ\text{C}$, $V_{IN} = 5\text{V}$, $V_{OUT} = 1.8\text{V}$, 1.8MHz, PWM 模式, BOM = 表 7-1 (除非另有说明)。



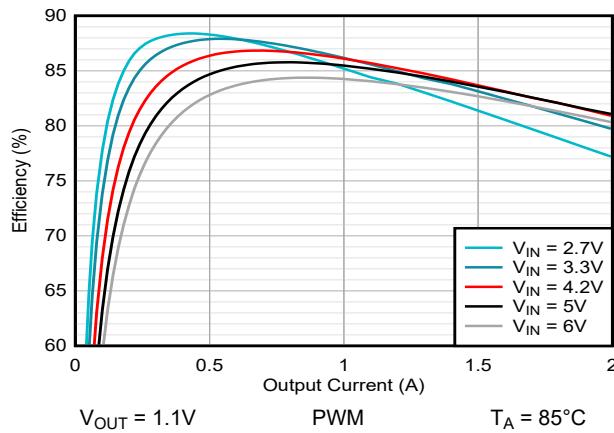


图 9-8. 效率与输出电流间的关系

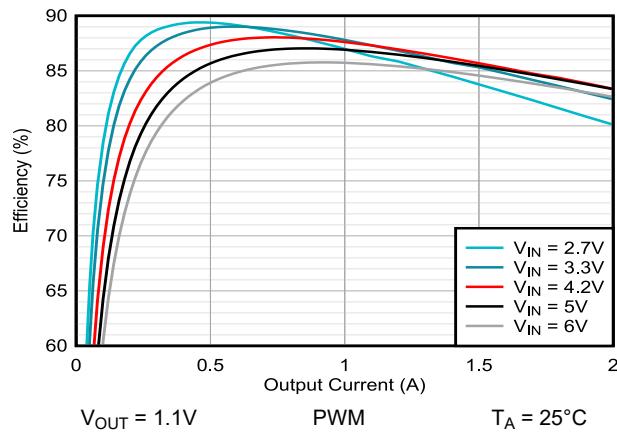


图 9-9. 效率与输出电流间的关系

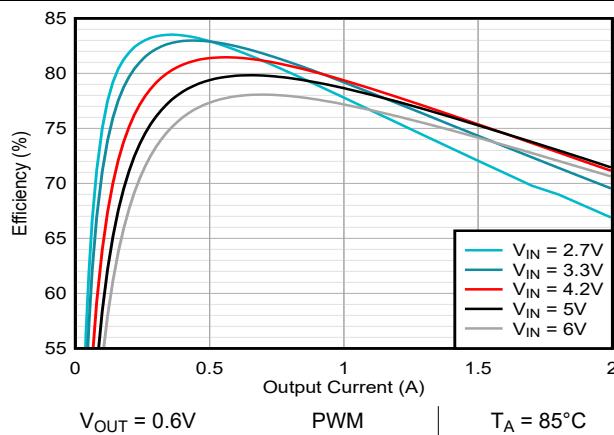


图 9-10. 效率与输出电流间的关系

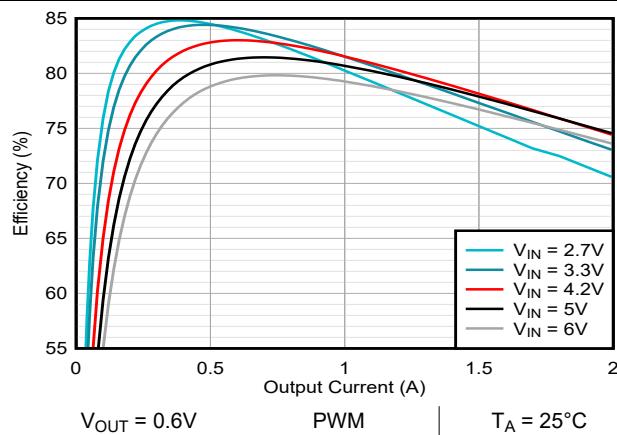


图 9-11. 效率与输出电流间的关系

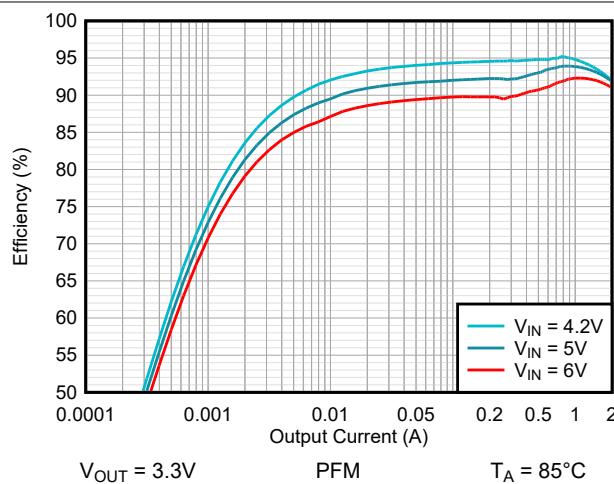


图 9-12. 效率与输出电流间的关系

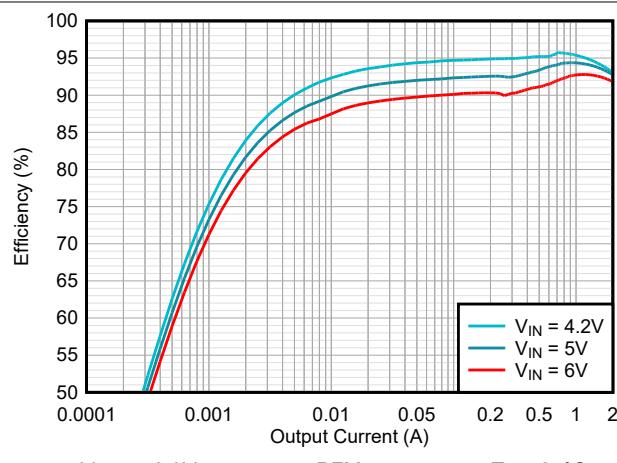


图 9-13. 效率与输出电流间的关系

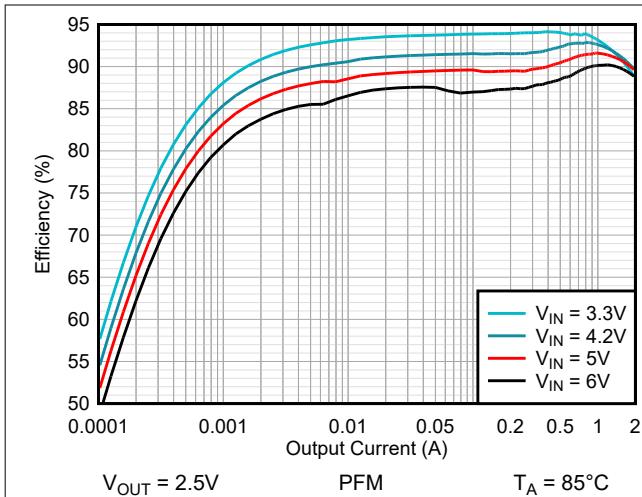


图 9-14. 效率与输出电流间的关系

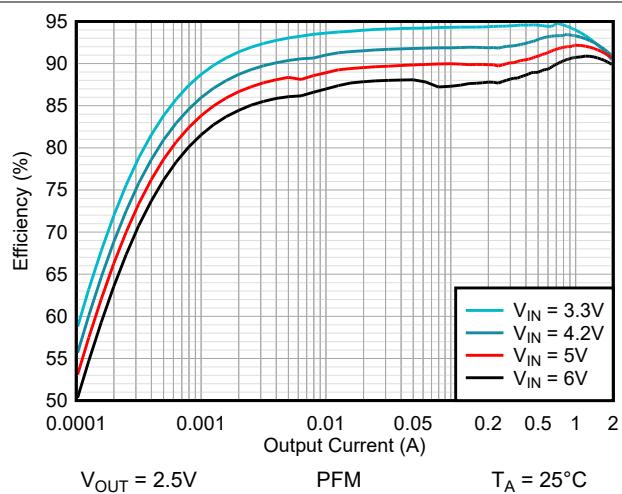


图 9-15. 效率与输出电流间的关系

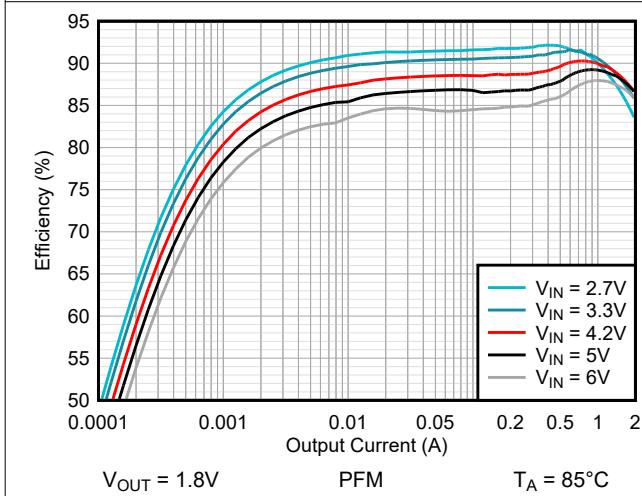


图 9-16. 效率与输出电流间的关系

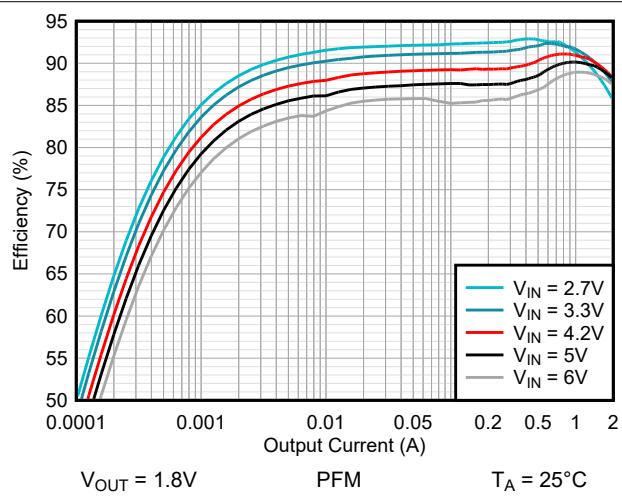


图 9-17. 效率与输出电流间的关系

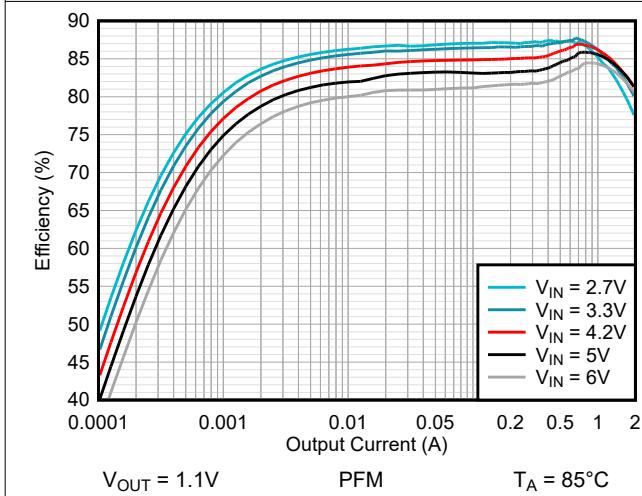


图 9-18. 效率与输出电流间的关系

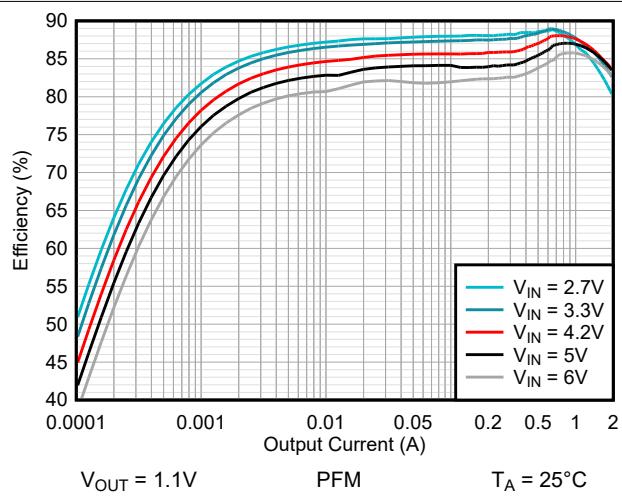


图 9-19. 效率与输出电流间的关系

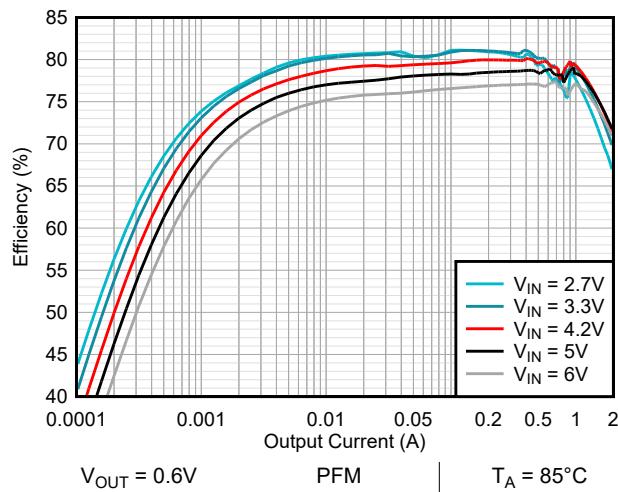


图 9-20. 效率与输出电流间的关系

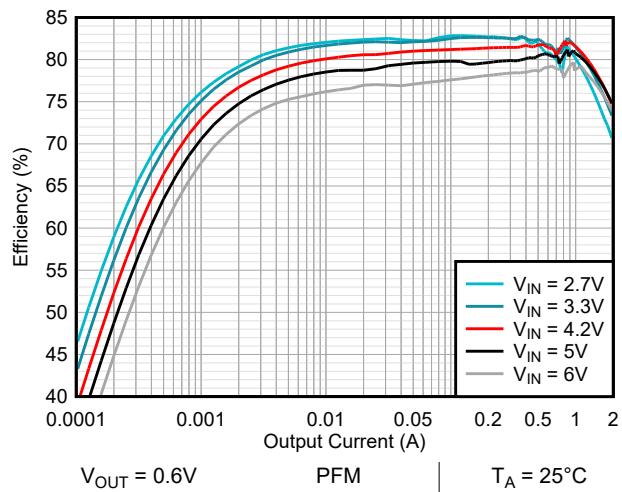


图 9-21. 效率与输出电流间的关系

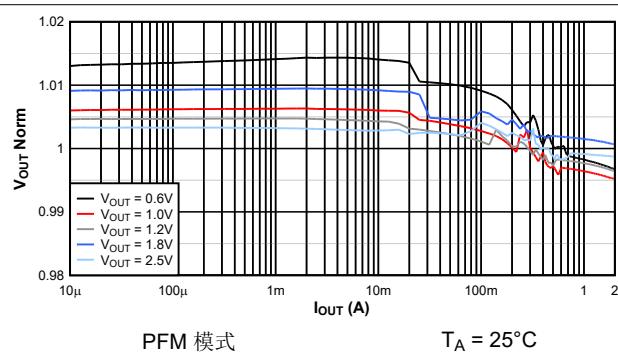


图 9-22. 负载调整率 ($V_{IN} = 3.3V$)

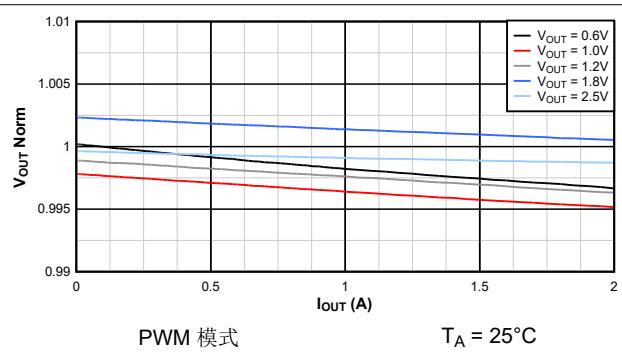


图 9-23. 负载调整率 ($V_{IN} = 3.3V$)

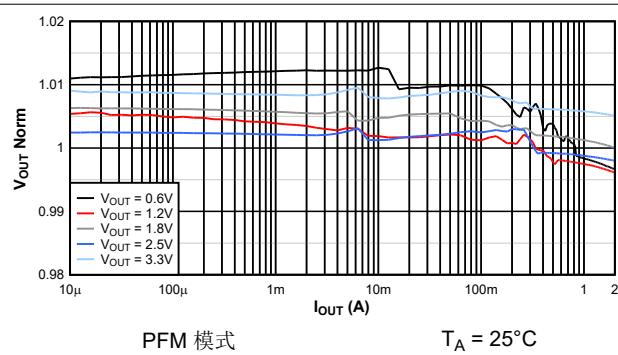


图 9-24. 负载调整率 ($V_{IN} = 5V$)

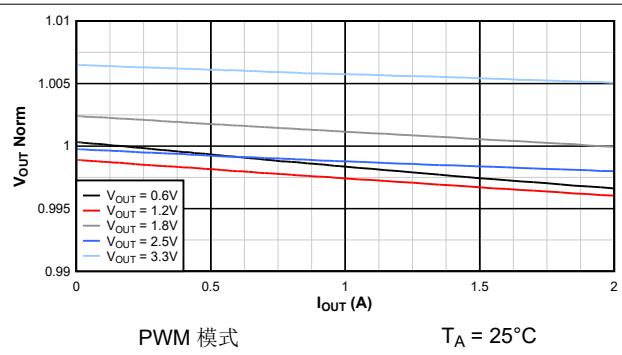


图 9-25. 负载调整率 ($V_{IN} = 5V$)

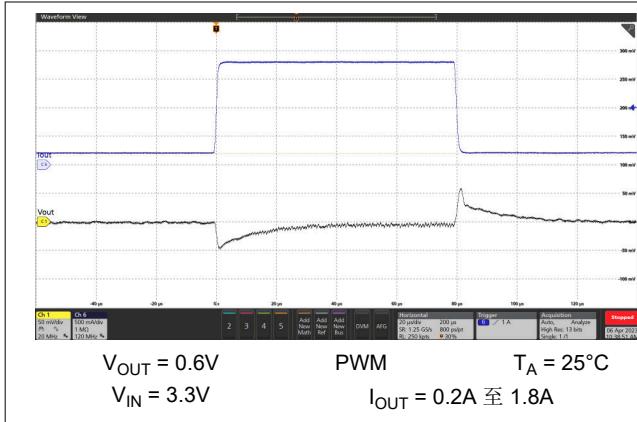


图 9-26. 负载瞬态响应

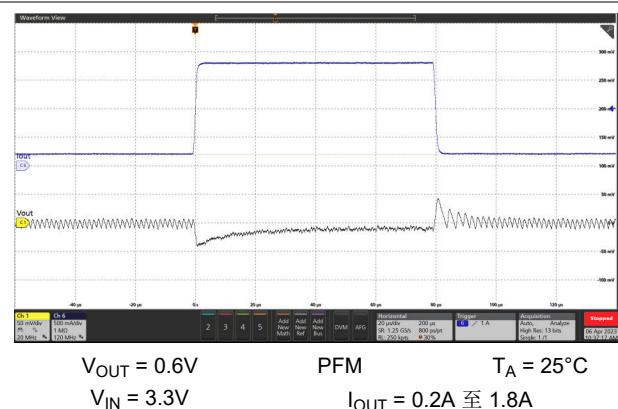


图 9-27. 负载瞬态响应

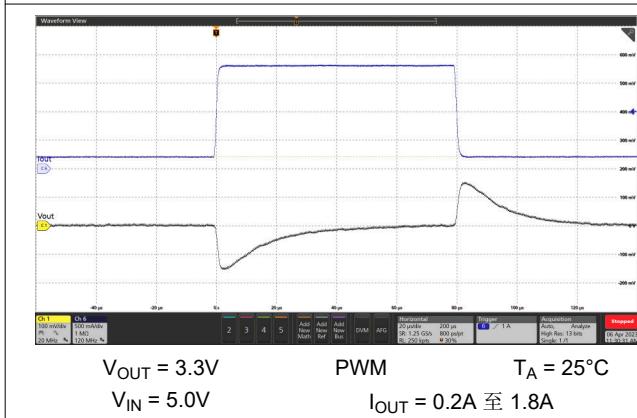


图 9-28. 负载瞬态响应

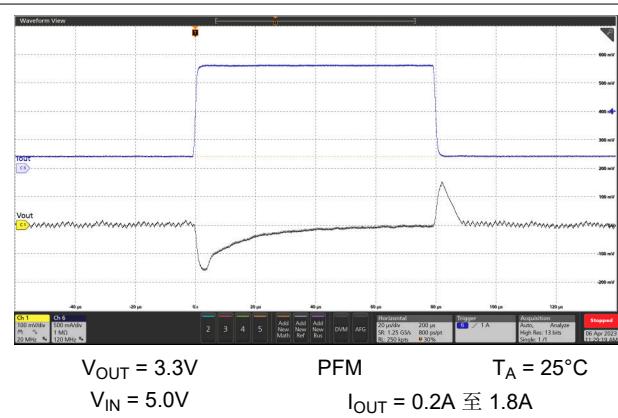


图 9-29. 负载瞬态响应

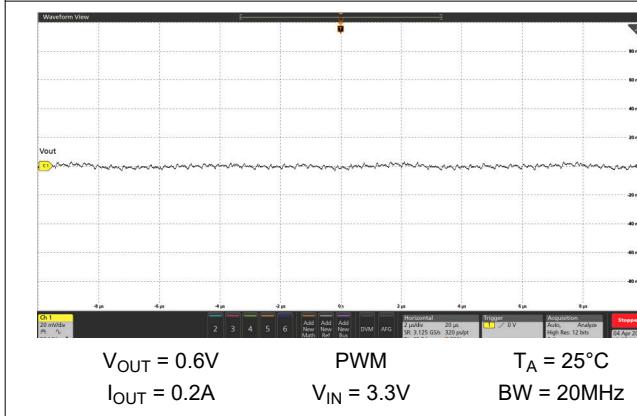


图 9-30. 输出和输入电压纹波

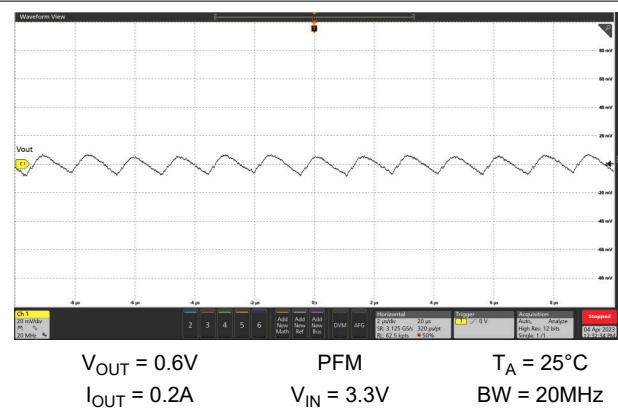


图 9-31. 输出和输入电压纹波

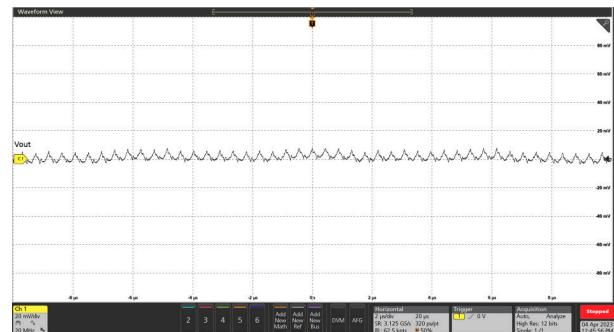


图 9-32. 输出和输入电压纹波

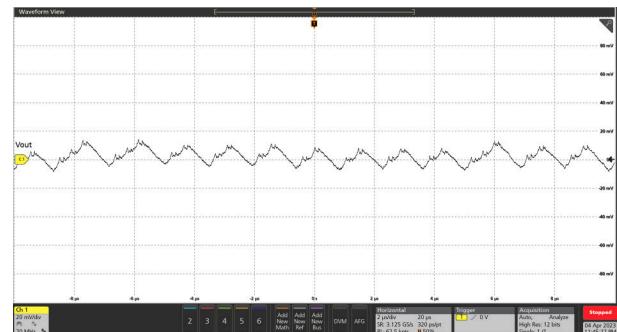


图 9-33. 输出和输入电压纹波

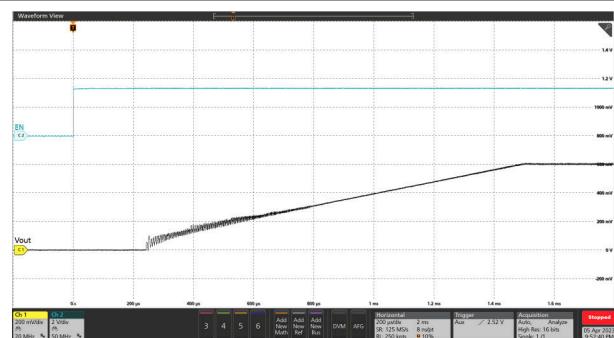


图 9-34. 启动时序

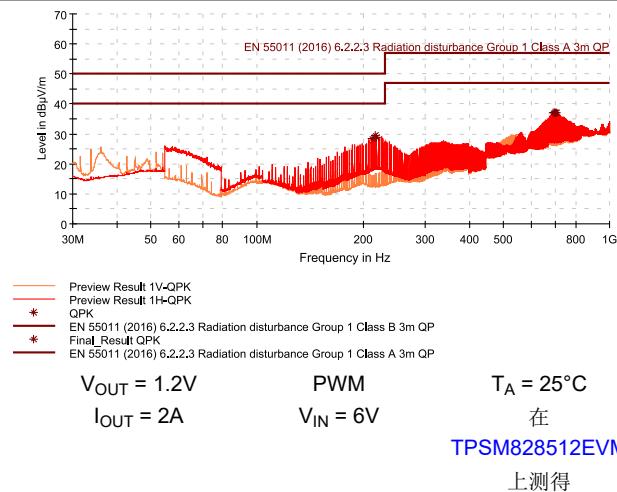


图 9-35. 辐射发射

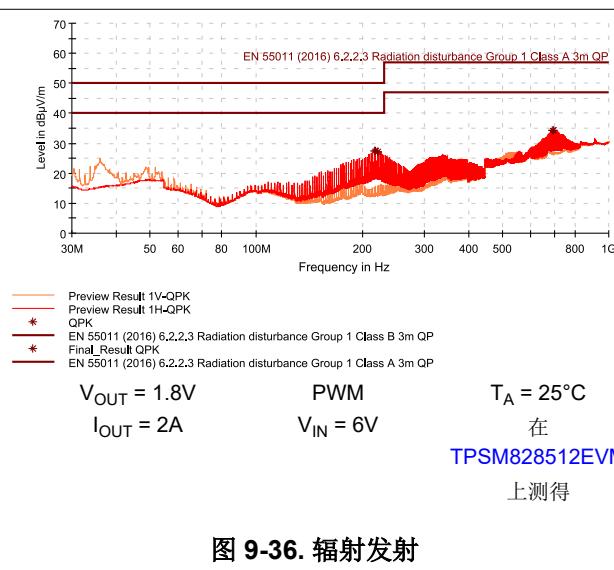
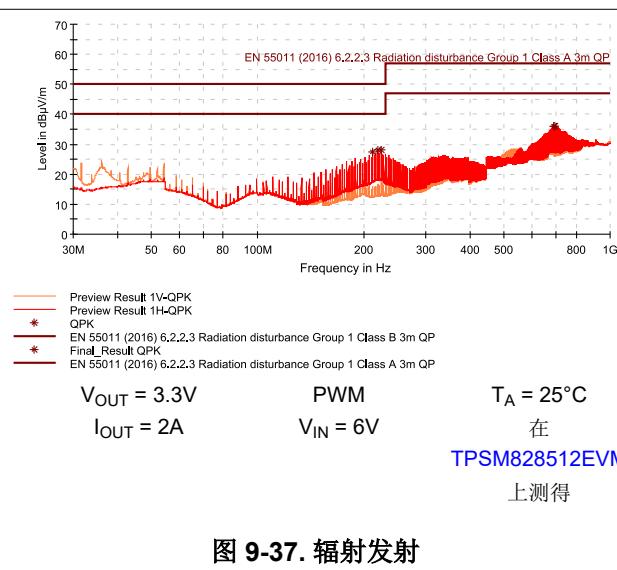


图 9-36. 辐射发射



9.3 系统示例

9.3.1 与外部时钟同步

可以通过在 MODE/SYNC 引脚上施加外部时钟来同步 TPSM82850x-Q1 器件。无需任何额外的电路。请参阅图 9-38。运行期间，可以施加、更改和移除时钟。TI 建议选择的 R_{CF} 电阻值应确保内部定义的频率和外部施加的频率彼此接近，以对外部时钟具有快速的稳定时间。如果 COMP/FSET 引脚连接到 Vin 或 GND，则无法与时钟同步。图 9-39 和图 9-40 显示了施加和移除的外部时钟。施加外部时钟时，器件在 PWM 模式下运行。

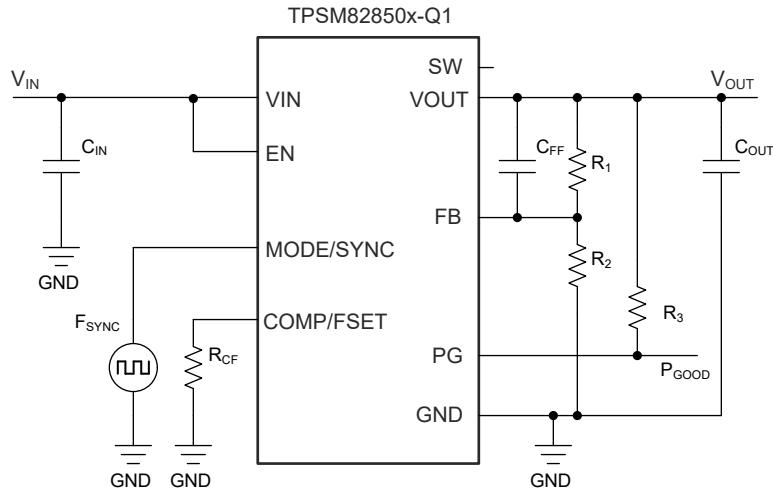


图 9-38. 频率同步

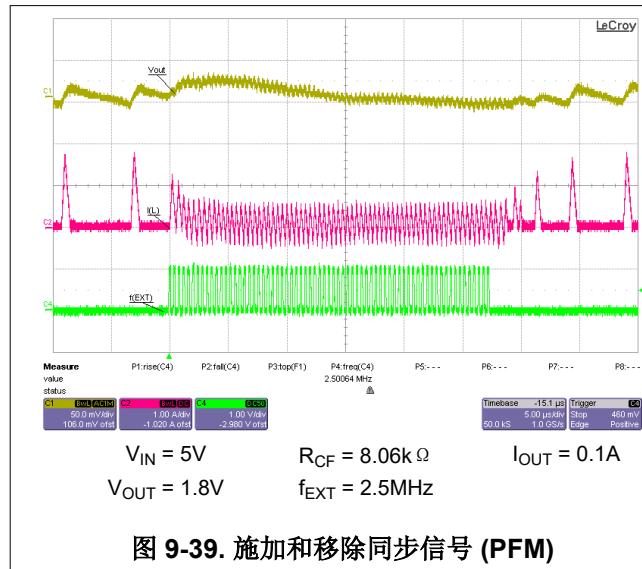


图 9-39. 施加和移除同步信号 (PFM)

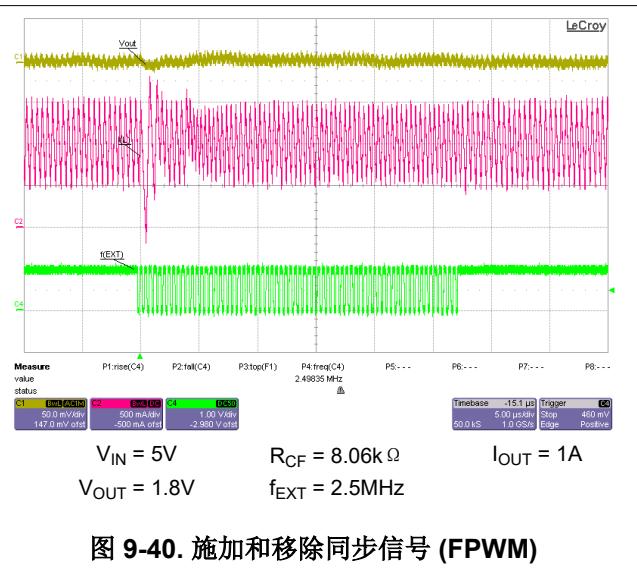


图 9-40. 施加和移除同步信号 (FPWM)

9.4 电源相关建议

TPSM82850x-Q1 器件系列对输入电源没有特殊要求。请根据 TPSM82850x-Q1 的电源电压、输出电压和输出电流来确定输入电源的输出电流额定值。

9.5 布局

9.5.1 布局指南

正确的布局对于任何开关模式电源的运行至关重要，尤其是在高开关频率条件下。因此，为确保实现出色的性能，需要特别注意 TPSM82850x-Q1 的 PCB 布局。布局不佳可能会导致线路和负载调节不良、不稳定、EMI 辐

射增加和噪声灵敏度等问题。有关一般最佳实践的详细讨论，请参阅[实现降压转换器理想 PCB 布局的五个步骤](#)[模拟设计期刊](#)。下面列出了针对该器件的具体建议。

- 将输入电容器放置在尽可能靠近器件的 VIN 引脚和 GND 引脚的位置上。这是最关键的元件放置方式。将输入电容器直接连接到 VIN 和 GND 引脚，避免过孔。
- 将输出电容器接地放置在靠近 VOUT 和 GND 引脚的位置并直接布线，避免过孔。
- 将 FB 电阻器 R1 和 R2 以及前馈电容器 C_{FF} 放置在靠近 FB 引脚的位置，并将 C_{SS} 放置在靠近 SS/TR 引脚的位置，以更大程度地减少噪声拾取。
- EVM 实现了建议的布局，如[TPSM828502QEVM-159 评估模块 EVM 用户指南](#)和[布局示例](#)中所示。
- 请参阅本数据表末尾的 TPSM82850x-Q1 建议焊盘图案。为了获得出色的制造效果，当某些引脚（例如 VIN、VOUT 和 GND）连接到大铜平面时，请按照阻焊层限定（SMD）的方式创建焊盘。使用 SMD 焊盘可保持每个焊盘具有相同尺寸，并避免焊料在回流期间拉扯器件。

9.5.2 布局示例

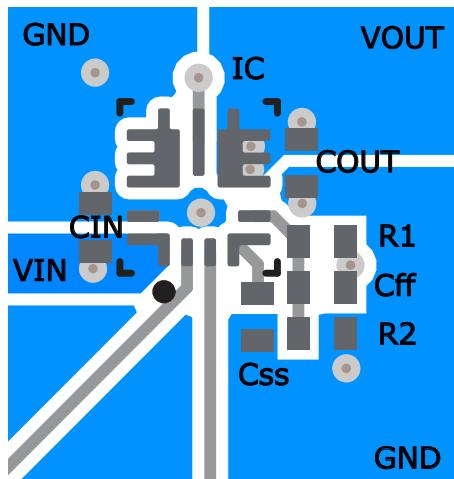


图 9-41. 示例布局

9.5.2.1 散热注意事项

TPSM82850x-Q1 模块温度必须保持低于 125°C 的最大额定值。提高热性能的三种基本方法如下：

- 增强 PCB 设计的散热能力。
- 在 PCB 上增加散热耦合组件。
- 系统增加空气导流装置。

要估算 TPSM82850x-Q1 的大致模块温度，请将本数据表中所述的典型效率应用于所需的应用条件，以计算出模块的功率耗散。然后，通过将功率耗散乘以功率耗散热阻来计算模块温升。有关如何在实际应用中使用热参数的更多详细信息，请参阅应用手册：[采用 JEDEC PCB 设计的线性和逻辑封装的热特性](#)和[半导体和 IC 封装热指](#)。

[热性能信息](#) 中的热性能值使用了建议的焊盘图案，如本数据表末尾所示，包括所示的 18 个过孔。TPSM82850x-Q1 在 JEDEC 51-7 定义的 PCB 上进行仿真。GND 引脚上的 9 个过孔连接到其他 PCB 层上的覆铜，而其余的 9 个过孔未连接到其他层。

10 器件和文档支持

10.1 器件支持

10.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

10.2 文档支持

10.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI) , [TPSM828502QEVM-159 评估模块 EVM 用户指南](#)
- 德州仪器 (TI) , [“实现降压转换器理想 PCB 布局的五个步骤”模拟设计期刊](#)
- 德州仪器 (TI) , [直流/直流转换器中电阻反馈分压器的设计注意事项 模拟设计期刊](#)
- 德州仪器 (TI) , [使用带有精密使能引脚阈值的直流/直流转换器实现零噪声启动 模拟设计期刊](#)
- 德州仪器 (TI) , [采用 JEDEC PCB 设计的线性和逻辑封装的热特性 应用手册](#)

10.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.4 支持资源

[TI E2E™ 中文支持论坛](#)是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

10.5 商标

[TI E2E™](#) is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.6 静电放电警告

 静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.7 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

日期	修订版本	注释
November 2025	*	初始发行版

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPSM828502WRDYRQ1	Active	Production	QFN-FCMOD (RDY) 9	3000 LARGE T&R	Yes	Call TI	Call TI	-40 to 125	88502

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

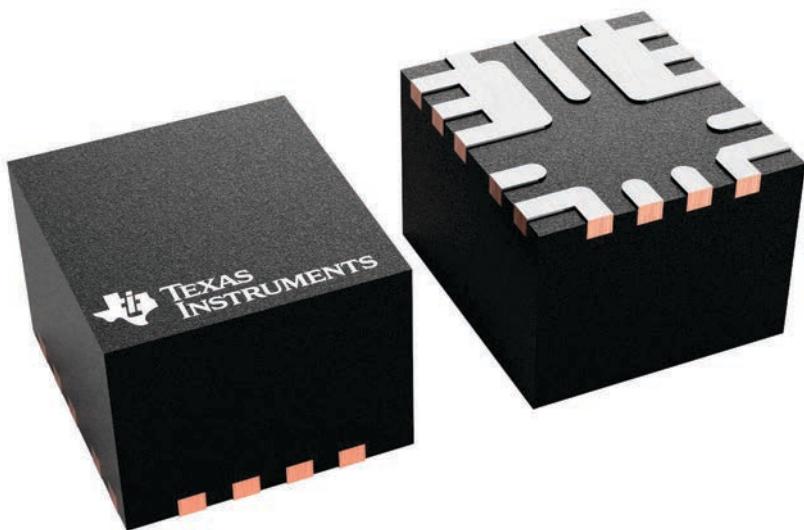
RDY 9

QFN-FCMOD - 2.05 mm max height

2 x 2.7, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



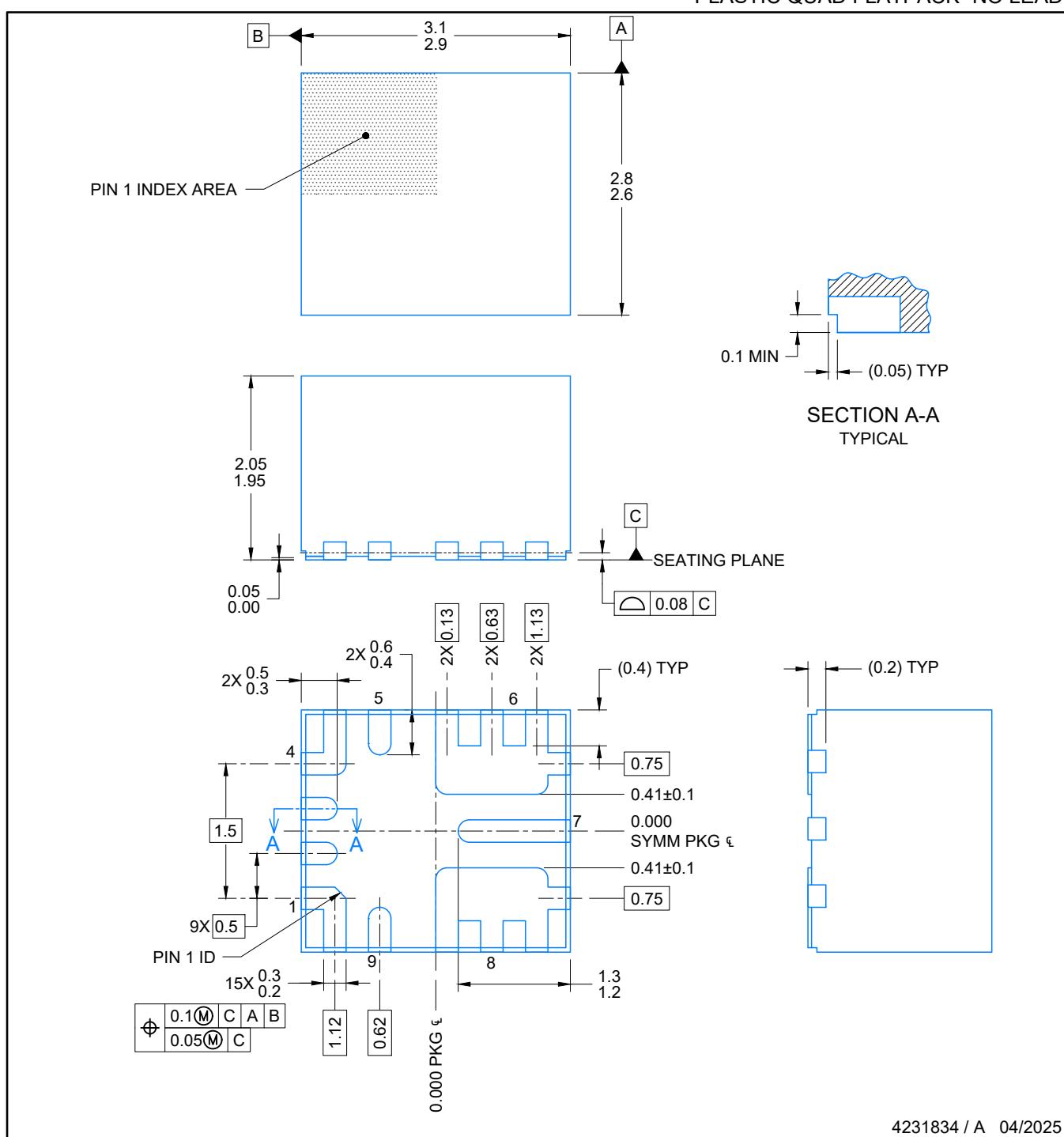
4231849/A

PACKAGE OUTLINE

QFN - FCMOD - 2.05 mm max height

PLASTIC QUAD FLATPACK- NO LEAD

RDY0009B



NOTES:

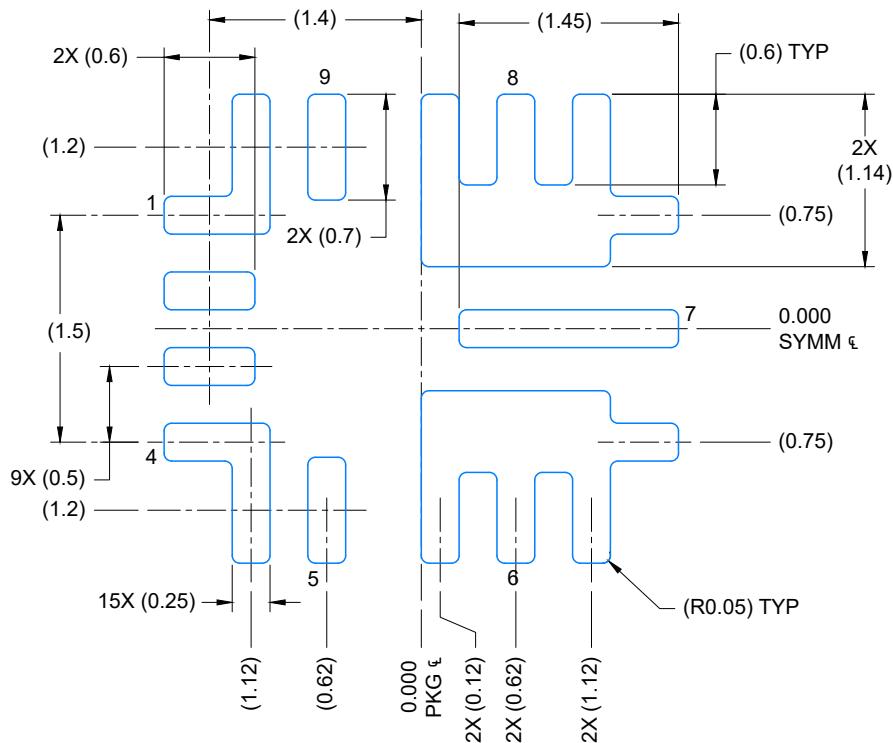
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

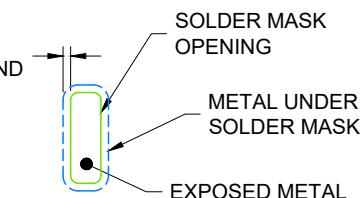
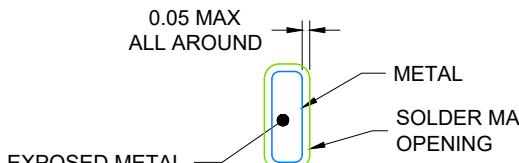
RDY0009B

QFN - FCMOD - 2.05 mm max height

PLASTIC QUAD FLATPACK- NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4231834 / A 04/2025

NOTES: (continued)

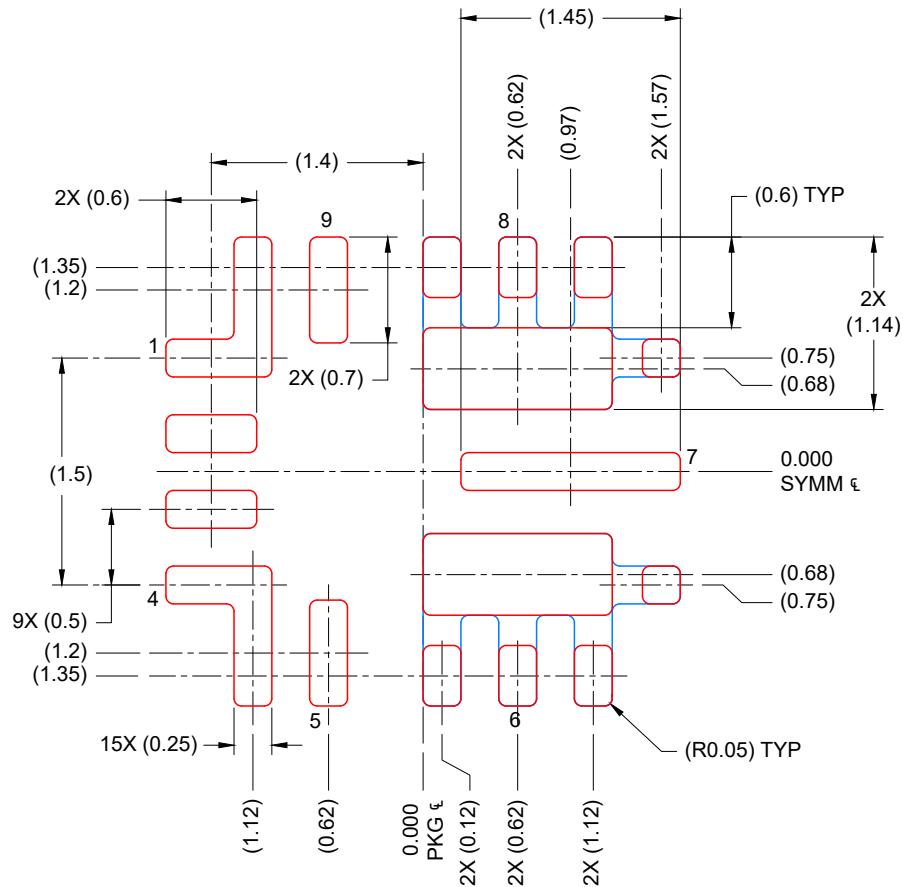
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271) .
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

QFN - FCMOD - 2.05 mm max height

RDY0009B

PLASTIC QUAD FLATPACK- NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PADS 6 & 8 = 84%
SCALE: 20X

4231834 / A 04/2025

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations..

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月