

TPSM336xx-Q1 采用 HotRod™ QFN 封装的 3V 至 36V 输入、1V 至 7V 输出、0.6A、1A 和 2A 汽车同步 ZEN 1 降压转换器电源模块

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
 - 温度等级 1：-40°C 至 +125°C, T_A
- 功能安全型**
 - 可提供用于功能安全系统设计的文档
- 同步直流/直流降压汽车模块：
 - 集成式功率 MOSFET、控制器、符合 AEC-Q200 标准的电感器和 C_{BOOT} 电容器
 - 结温范围：-40°C 至 +150°C，包括集成电感器和 C_{BOOT}
 - 固定开关频率 2.2MHz
 - 0.6A、1A 和 2A 持续输出电流
- 在整个负载范围内具有超高效率：
 - 在 12V V_{IN} 、5V V_{OUT} 下峰值效率为 93.2%，在 24V V_{IN} 和 5V V_{OUT} 下峰值效率为 90%
 - 在 13.5V V_{IN} 下具有超低 1.2 μ A 非开关 I_Q ，关断电流低至 300nA
- ZEN 1 开关技术**
 - 双随机展频 - DRSS
 - 集成 C_{BOOT} 和 HotRod™ 封装
 - 引脚可选的 FPWM 和 AUTO 模式
 - 符合 CISPR 25 5 类要求
- 输出电压选项：
 - 固定输出电压型号：3.3V 或 5V V_{OUT}
 - 可调节输出电压：1V 至 7V
- 使用 TPSM336xx-Q1 并借助 **WEBENCH® Power Designer** 创建定制设计方案

2 应用

- 动力转向
- 车载充电器
- 汽车照明
- 汽车摄像头

3 说明

TPSM336xx-Q1 是一款 0.6A、1A 或 2A、36V 输入同步直流/直流降压汽车电源模块，它在紧凑且易于使用的封装中整合了引线框上倒装芯片封装、集成功率 MOSFET、符合 AEC-Q100 标准的电感器和启动电容器。小型 HotRod QFN 封装可提高热性能，确保可在高环境温度下工作。展频有助于实现出色的 EMI 性能。该器件提供两种支持 3.3V 和 5V 的固定输出电压选项。这些器件可通过反馈分压器配置为 1V 至 7V 输出，并通过 MODE/SYNC 引脚在自动或强制 PWM 模式下运行。该器件仅需四个外部元件即可实现 3.3V 和 5V 固定输出设计，这可简化 PCB 布局和设计。

该器件专为满足常开型汽车类应用的低待机功耗要求而设计。该器件以自动模式在轻负载下运行时会进行频率折返，从而实现高轻负载效率。DRSS 用于减少输入 EMI 滤波器的外部元件。ZEN 1 开关功能使器件能够支持低 EMI 应用。

封装信息

器件型号 ⁽¹⁾	封装 ⁽²⁾	封装尺寸 ⁽³⁾
TPSM33620-Q1		
TPSM33610-Q1	RDN (QFN-FCMOD , 11)	4.50mm × 3.50mm × 2mm
TPSM33606-Q1		

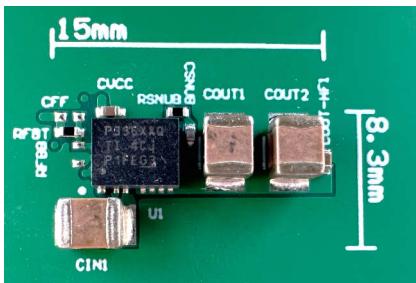
(1) 请参阅 [器件比较表](#)。

(2) 有关更多信息，请参阅 [节 11](#)。

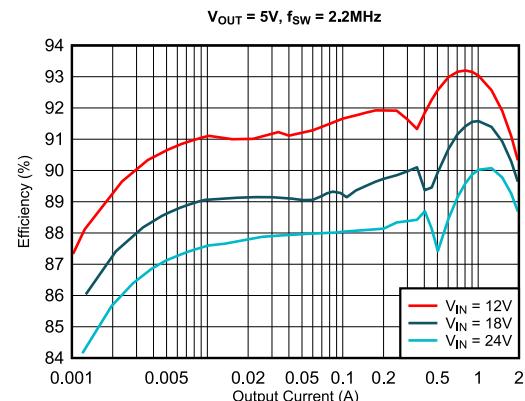
(3) 封装尺寸 (长 × 宽 × 高) 为标称值，并包括引脚 (如适用)。



本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本 (控制文档)。



EVM 布局典型设计尺寸 – 15mm × 8.3mm



效率与输出电流之间的关系

内容

1 特性	1	8 应用和实施	24
2 应用	1	8.1 应用信息	24
3 说明	1	8.2 典型应用	25
4 器件比较表	4	8.3 最佳设计实践	32
5 引脚配置和功能	5	8.4 电源相关建议	32
6 规格	6	8.5 布局	32
6.1 绝对最大额定值	6	9 器件和文档支持	34
6.2 ESD 等级	6	9.1 器件支持	34
6.3 建议运行条件	6	9.2 文档支持	35
6.4 热性能信息	7	9.3 接收文档更新通知	35
6.5 电气特性	7	9.4 支持资源	36
6.6 典型特性	9	9.5 商标	36
7 详细说明	10	9.6 静电放电警告	36
7.1 概述	10	9.7 术语表	36
7.2 功能方框图	11	10 修订历史记录	36
7.3 特性说明	12	11 机械、封装和可订购信息	37
7.4 器件功能模式	19		

4 器件比较表

器件	可订购器件型号 ⁽¹⁾	输出电压	输出电流	展频
TPSM33620-Q1	TPSM33620S5QRDNRQ1	5V 固定/可调节	2A	是
	TPSM33620S3QRDNRQ1	3.3V 固定/可调节		是
	TPSM336203QRDNRQ1	3.3V 固定/可调节		否
TPSM33610-Q1	TPSM33610S5QRDNRQ1	5V 固定/可调节	1A	是
	TPSM33610S3QRDNRQ1	3.3V 固定/可调节		是
TPSM33606-Q1	TPSM33606S3QRDNRQ1	3.3V 固定/可调节	0.6A	是
	TPSM33606S5QRDNRQ1	5V 固定/可调节		是

(1) 更多有关可订购器件型号的信息，请参阅节 9.1.3。

5 引脚配置和功能

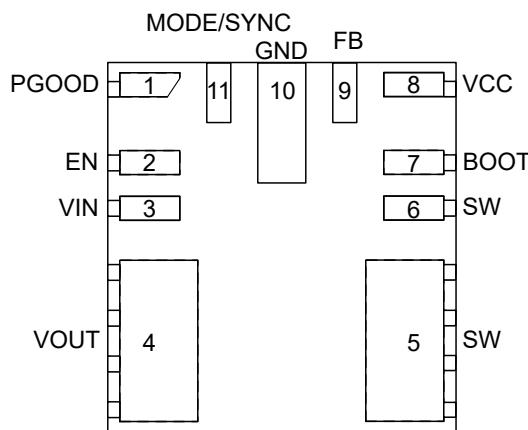


图 5-1. RDN 封装，11 引脚 QFN-FCMOD，顶视图 (所有型号)

引脚功能

引脚		类型 ⁽¹⁾	说明
编号	名称		
1	PGOOD	A	电源正常监视器。开漏输出，如果反馈电压不在指定窗口阈值范围内，该输出将置为低电平。需要一个 $10k\Omega$ 至 $100k\Omega$ 的上拉电阻来上拉至理想的电压。如不使用，此引脚既可以保持悬空状态，也可以连接到 GND。高电平 = 电源正常，低电平 = 电源不良。当 EN = 低电平时，PGOOD 引脚变为低电平。
2	EN	A	精密使能输入引脚。高电平 = 开启，低电平 = 关闭。精密使能允许将该引脚用作可调节 UVLO。可直接连接至 VIN。通过使用一个漏极开路或集电极器件将此引脚连接到 GND，可将该模块关闭。可以在 VIN、该引脚和 GND 之间放置一个外部分压器，以创建外部 UVLO。请勿将该引脚悬空。
3	VIN	P	输入电源电压。将输入电源连接到这些引脚。将一个或多个优质旁路电容器直接连接到此引脚和 GND 靠近模块的位置。有关输入电容器放置示例，请参阅 节 8.5.2 。
4	VOUT	P	输出电压。此引脚连接到集成滤波电感器。将此引脚连接到输出负载，并在此引脚和 GND 之间连接外部输出电容器。固定输出选项可用。对于固定输出型号，请将 FB 引脚连接到 VOUT。有关更多详细信息，请参阅 节 4 。
5、6	SW	P	电源模块开关节点。请勿在此引脚上放置任何外部元件或连接到任何信号。必须将这些引脚上的覆铜量保持在最小，以防止出现噪声和 EMI 问题。
7	BOOT	P	内部高侧驱动器电路的自举引脚。一个 $100nF$ 自举电容器在内部从此引脚连接至模块内的 SW，以提供自举电压。
8	VCC	P	内部 LDO 输出。用作内部控制电路的电源。不要连接至外部负载。可用作电源正常标志的逻辑电源。在该引脚和 GND 之间连接一个 $1\mu F$ 优质电容器。
9	FB	A	反馈输入。对于可调输出，请将输出电压反馈电阻分压器的中点连接到此引脚。将反馈分压器的上部电阻器 (R_{FBT}) 连接到所需调节点的 VOUT。将反馈分压器的下部电阻器 (R_{FBB}) 连接至 GND。使用反馈电阻分压器进行连接时，请使该 FB 布线尽可能短且尽可能小，以避免噪声耦合。有关反馈电阻器的放置，请参阅 节 8.5.2 。对于固定输出配置，请将 FB 引脚 9 直接连接到 VOUT 引脚 4。请勿保持悬空或接地。
10	GND	G	电源接地端子。连接到系统地。用短而宽的布线连接到 C_{IN} 。
11	MODE/SYNC	A	该器件可根据 MODE/SYNC 引脚上的电压在用户可选的自动 /FPWM 运行模式下运行。该器件还可与外部时钟同步。时钟在所应用外部时钟的上升沿触发。请勿将该引脚悬空。

(1) A = 模拟，P = 电源，G = 地

6 规格

6.1 绝对最大额定值

限值适用于 $T_J = -40^\circ\text{C}$ 至 $+150^\circ\text{C}$ (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
输入电压	VIN 至 GND	-0.3	40	V
	BOOT 至 SW	-0.3	5.5	V
	MODE/SYNC 至 GND	-0.3	5.5	V
	EN 到 GND	-0.3	40	V
	FB 至 GND	-0.3	16	V
	PG 至 GND	0	20	V
输出电压	VCC 至 GND	-0.3	5.5	V
	SW 至 GND ⁽²⁾	-0.3	40	V
	VOUT 至 GND	-0.3	16	V
输入电流	PG	—	10	mA
温度	T_J , 结温	-40	150	°C
温度	T_{stg} , 贮存温度	-65	150	°C

- (1) 在 绝对最大额定值 范围外运行可能会对器件造成永久损坏。绝对最大额定值 并不表示器件在这些条件下或在建议的工作条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但又在绝对最大额定值 范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。
- (2) 此引脚上可能出现比 PGND 低 2V、比 VIN 高 2V 的电压，持续时间 $\leq 200\text{ns}$ ，占空比 $\leq 0.01\%$ 。

6.2 ESD 等级

		值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 标准 ⁽¹⁾	± 2000 V
		充电器件模型 (CDM)，符合 AEC Q100-011 标准	± 1000 V

- (1) AEC Q100-002 指示必须按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试

6.3 建议运行条件

限值适用于 $T_J = -40^\circ\text{C}$ 至 150°C (除非另有说明)。

		最小值	标称值	最大值	单位
输入电压	VIN (启动后输入电压范围)	3	36	V	
输出电压	输出电压调节范围 ⁽¹⁾	1	7	V	
输出电流	TPSM33620-Q1 I_{OUT} ⁽²⁾	0	2	A	
输出电流	TPSM33610-Q1 I_{OUT} ⁽²⁾	0	1	A	
输出电流	TPSM33606-Q1 I_{OUT} ⁽²⁾	0	0.6	A	
频率	开关频率	2.1	2.2	2.3	MHz
频率	f_{SW} 由 SYNC 设置	1.9	2.5	MHz	
温度	工作结温, T_J	-40	150	°C	

- (1) 在任何情况下，输出电压都不得降至零伏以下。
- (2) 在高开关频率或高环境温度下运行时，最大持续直流电流可能会降低。有关详细信息，请参阅 **典型特性** 部分。

6.4 热性能信息

热指标 ⁽¹⁾		TPSM33620-Q1/ TPSM33610-Q1/ TPSM33606-Q1	单位
		RDN (QFN-FCMOD)	
		11 引脚	
$R_{\theta JA}$	结至环境热阻 (TPSM33625EVM)	22	°C/W
$R_{\theta JA}$	结至环境热阻 (JESD 51-7)	54.1	°C/W
$R_{\theta JC(\text{top})}$	结至外壳 (顶部) 热阻	52.1	°C/W
$R_{\theta JB}$	结至电路板热阻	16.6	°C/W
Ψ_{JT}	结至顶部特征参数	8.1	°C/W
Ψ_{JB}	结至电路板特征参数	16.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用手册。此表中给出的 $R_{\theta JA}$ 值仅用于与其他封装的比较，不能用于设计目的。该值是根据 JESD 51-7 计算的，并在 4 层 JEDEC 板上进行了仿真。该值并不代表在实际应用中获得的性能。

6.5 电气特性

限值适用于 $T_J = -40^{\circ}\text{C}$ 至 150°C , $V_{IN} = 13.5\text{V}$ 、 $V_{OUT} = 3.3\text{V}$ 、 $F_{SW} = 2.2\text{MHz}$ (除非另有说明)。最小值和最大值限值是经过生产测试或设计而确定的。典型值表示最有可能达到的参数标准，仅供参考。

参数	测试条件	最小值	典型值	最大值	单位	
电源电压						
V_{IN}	启动前	3.2	3.35	3.5	V	
V_{IN}	运行后	2.45	2.7	3	V	
I_{Q_VIN}	输入静态工作电流 (非开关)	$T_A = 25^{\circ}\text{C}$, $V_{EN} = 3.3\text{V}$, $V_{FB} = 1.5\text{V}$	1.2		μA	
I_{SDN_VIN}	V_{IN} 关断静态电流	$V_{EN} = 0\text{V}$, $T_A = 25^{\circ}\text{C}$	0.3		μA	
ENABLE						
V_{EN_RISE}	EN 电压上升阈值		1.16	1.23	1.3	V
V_{EN_FALL}	EN 电压下降阈值		0.81	0.9	0.97	V
V_{EN_HYS}	EN 电压迟滞		0.275	0.353	0.404	V
V_{EN_WAKE}	EN 唤醒阈值		0.5	0.7	1	V
I_{LKG-EN}	使能引脚输入漏电流	$V_{EN} = V_{IN} = 24\text{V}$	10		nA	
内部 LDO VCC						
V_{CC}	内部 LDO VCC 输出电压	$V_{FB} = 0\text{V}$, $I_{VCC} = 1\text{mA}$	3.1	3.3	3.5	V
反馈						
V_{FB}	内部基准电压精度	在 V_{IN} 范围内 , $V_{OUT} = 1\text{V}$, FPWM 模式 , $F_{SW} = 2.2\text{MHz}$	0.99	1	1.01	V
$V_{OUT_ACC_3V3}$	3.3V 固定 V_{OUT} 修整选项的输出电压精度	在 V_{IN} 范围 , FPWM 模式 , $F_{SW} = 2.2\text{MHz}$	3.27	3.3	3.33	V
$V_{OUT_ACC_5V0}$	5V 固定 V_{OUT} 修整选项的输出电压精度	在 V_{IN} 范围 , FPWM 模式 , $F_{SW} = 2.2\text{MHz}$	4.95	5	5.05	V
I_{FB}	FB 引脚的输入电流	可调配置 , $V_{FB} = 1\text{V}$	10		nA	
电流限值						
I_{L_HS}	高侧开关电流限值 (TPSM33620-Q1)	占空比接近 0%	3.4	4	4.6	A
I_{L_LS}	低侧开关电流限值 (TPSM33620-Q1)		1.9	2.2	2.53	A
I_{L_NEG}	负电流限制 (TPSM33620-Q1)		-1	-0.8	-0.6	A
I_{L_HS}	高侧开关电流限值 (TPSM33610-Q1)	占空比接近 0%	1.7	2	2.3	A
I_{L_LS}	低侧开关电流限值 (TPSM33610-Q1)		0.85	1.1	1.4	A
I_{L_NEG}	负电流限制 (TPSM33610-Q1)		-1	-0.8	-0.6	A
I_{L_HS}	高侧开关电流限值 (TPSM33606-Q1)	占空比接近 0%	1.5	1.8	2.1	A
I_{L_LS}	低侧开关电流限值 (TPSM33606-Q1)		0.85	1.1	1.4	A
I_{L_NEG}	负电流限制 (TPSM33606-Q1)		-1	-0.8	-0.6	A
I_{zc}	过零电流限值	自动模式	80		mA	

6.5 电气特性 (续)

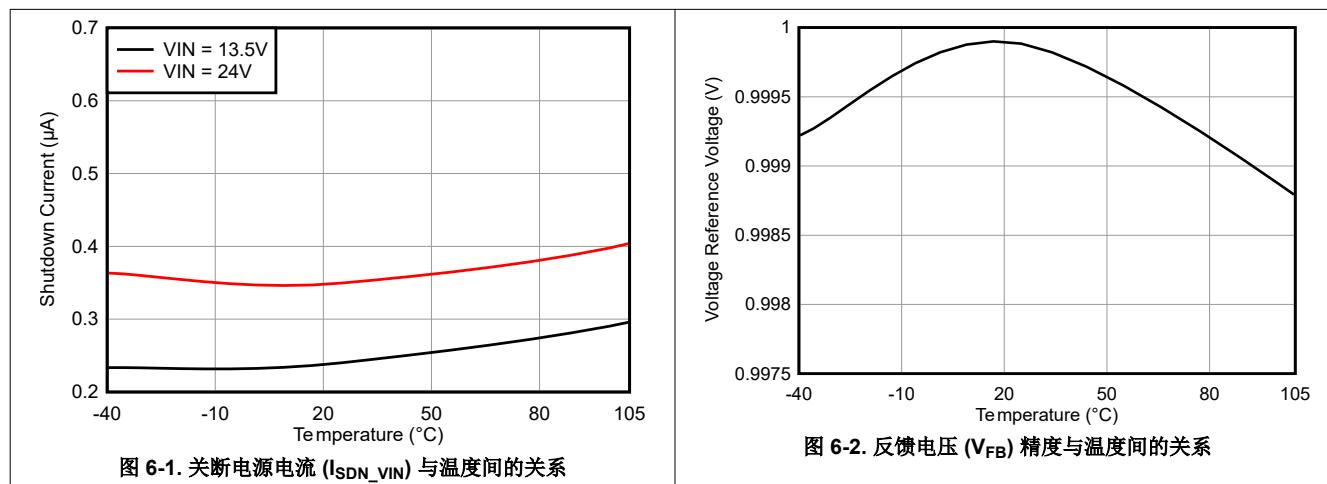
限值适用于 $T_J = -40^\circ\text{C}$ 至 150°C , $V_{IN} = 13.5\text{V}$ 、 $V_{OUT} = 3.3\text{V}$ 、 $F_{SW} = 2.2\text{MHz}$ (除非另有说明)。最小值和最大值限值是经过生产测试或设计而确定的。典型值表示最有可能达到的参数标准,仅供参考。

参数	测试条件	最小值	典型值	最大值	单位
V_{HICCUP}	FB 引脚上的电压低于该值时, 模块进入断续模式		0.4		V
t_W	短路等待时间 (软启动前的“断续”时间) ⁽¹⁾		30	50	75
软启动					
t_{SS}	从第一个 SW 脉冲到 90% V_{REF} 的时间	$V_{IN} \geq 4.2\text{V}$	2	3.5	4.6
电源正常					
PG_{OV}	PG 上限阈值 - 上升	V_{OUT} 百分比设置	104	108	111
PG_{UV}	PG 阈值下限 - 下降	V_{OUT} 百分比设置	89	91	94.2
PG_{HYS}	OV 的 PG 上限阈值迟滞	V_{OUT} 百分比设置	1.8	2	2.4
	UV 的 PG 上限阈值迟滞	V_{OUT} 百分比设置	1.8	3	4.7
$V_{IN_PG_VALID}$	有效 PG 输出的输入电压	$R_{PGD_PU} = 10\text{k}\Omega$, $V_{EN} = 0\text{V}$			1.5
V_{PG_LOW}	低电平 PG 功能输出电压	2mA 上拉至 PG 引脚, $V_{EN} = 3.3\text{V}$			0.4
$t_{PG_FLT_RISE}$	PG 高电平信号的延迟时间		1.35	2.5	4
t_{RESET_FILTER}	PGOOD 下降沿抗尖峰脉冲延迟		25	47	75
R_{PGD}	PGOOD 导通电阻	$V_{EN} = 3.3\text{V}$, $200\mu\text{A}$ 上拉电流			100
R_{PGD}	PGOOD 导通电阻	$V_{EN} = 0\text{V}$, $200\mu\text{A}$ 上拉电流			100
开关频率					
f_{SW}	开关频率		2.1	2.2	2.3
f_{SYNC_RANGE}	开关频率范围由 SYNC 决定		1.9		2.5
Δf_{Fc}	通过内部振荡器展频实现频率增大/减小	双随机展频		± 4	%
同步					
V_{MODE_L}	SYNC/MODE 输入电压低电平阈值		1		V
V_{MODE_H}	SYNC/MODE 输入电压高电平阈值				1.6
t_{PULSE_H}	需要识别为脉冲的高电平持续时间		100		ns
t_{PULSE_L}	需要识别为脉冲的低电平持续时间		100		ns
t_B	上升沿或下降沿后 EN 消隐 ⁽¹⁾		4	28	μs
t_{SYNC}	要识别为有效时钟信号的高/低电平脉冲最大持续时间			6	μs
功率级					
V_{BOOT_UVLO}	与 SW 相比 BOOT 引脚上的电压, 将关闭高侧开关		2.1		V
t_{ON_MIN}	最小高侧开关 ON 脉冲宽度 ⁽¹⁾	FPWM 模式, $V_{OUT} = 1\text{V}$, $I_{OUT} = 1\text{A}$	65	75	ns
t_{ON_MAX}	最大高侧开关 ON 脉冲宽度 ⁽¹⁾	压降中的 HS 超时	6	9	13
t_{OFF_MIN}	最小高侧开关 OFF 脉冲宽度	$V_{IN} = 4\text{V}$, $I_{OUT} = 1\text{A}$	60	85	ns
$R_{DSON-HS}$	高侧 MOSFET 导通电阻	负载 = 1A	132	260	$\text{m}\Omega$
$R_{DSON-LS}$	低侧 MOSFET 导通电阻	负载 = 1A	75	140	$\text{m}\Omega$

(1) 参数由相关参数的设计、统计分析和生产测试指定。未经生产测试。

6.6 典型特性

除非另有说明，否则以下条件适用： $T_A = 25^\circ\text{C}$ ， $V_{IN} = 13.5\text{V}$ 。



7 详细说明

7.1 概述

TPSM336xx-Q1 是一款简单易用的同步降压直流/直流电源模块，使用 3V 到 36V 电源电压工作。该器件用于降压转换至 3.3V 和 5V 电源轨，并可通过外部反馈电阻分压器调节输出达到 7V。TPSM336xx-Q1 配有集成型降压控制器、电感器和 MOSFET，能够以极小的设计尺寸提供高达 2A 的直流负载电流，并实现高效率和超低输入静态电流。该器件便于实施，可让您灵活地按照目标应用来优化其使用。该模块不需要控制环路补偿，可缩短设计时间并减少外部元件数量。

TPSM336xx-Q1 在宽占空比范围内以 2.2MHz 的固定开关频率运行。如果最短导通时间或关断时间不支持所需的占空比，开关频率会自动降低，从而保持输出电压调节。此外，具有内置延迟释放的 PGOOD 输出可以在许多应用中省去复位监控器。

TPSM336xx-Q1 电源模块整合了多项特定功能，可提高噪声敏感型应用中的 EMI 性能：

- 封装经设计采用 **Flip Chip On Lead (FCOL)** 技术和引脚排列设计，可实现屏蔽式开关节点布局并降低辐射 EMI。
- 双随机展频 (DRSS) 调制可降低峰值发射。
- 电感器和启动电容器集成

总之，这些特性可消除对共模扼流圈、屏蔽和输入滤波电感器的需求，从而显著降低 EMI/EMC 缓解措施的复杂性和成本。

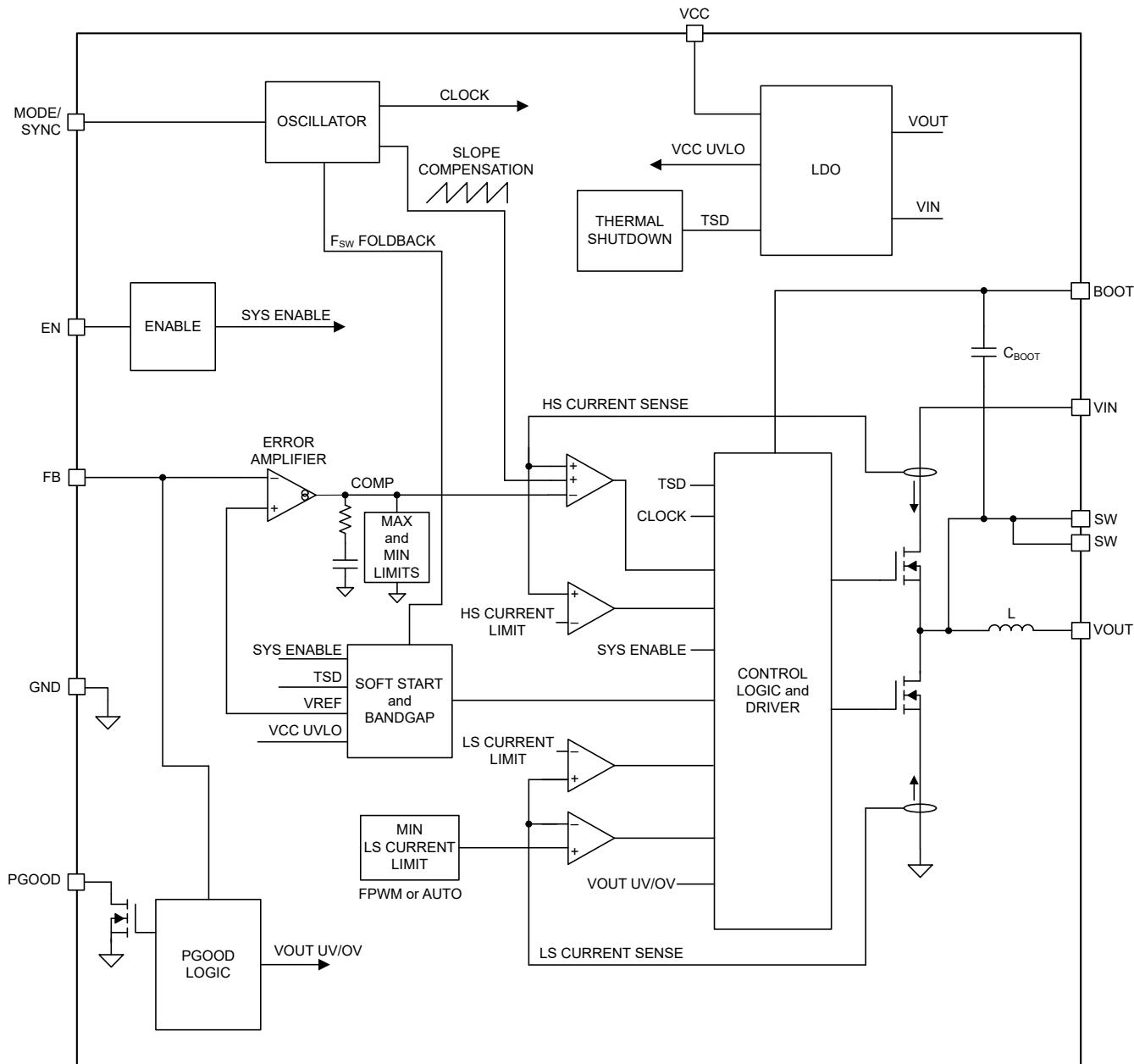
TPSM336xx-Q1 模块还包括固有保护功能，可满足稳健的系统要求：

- 用于电源轨时序控制和故障报告的开漏 PGOOD 指示器
- 具有迟滞功能的精密使能输入，可提供：
 - 可编程线路欠压锁定 (UVLO)
 - 远程开关功能
- 内部固定输出电压软启动，可单调启动至预偏置负载
- 具有逐周期峰值和谷值电流限制的断续过流保护
- 具有自动恢复功能的热关断

这些功能为广泛的应用提供了一个灵活且易于使用的平台。引脚排列旨在实现简单的布局，这种布局只需很少外部元件。有关布局示例，请参阅 [节 8.5](#)。

该器件采用具有可湿性侧面的超小型 4.50mm × 3.50mm 的增强型 HotRod QFN 封装，可以实现快速光学检查。

7.2 功能方框图



7.3 特性说明

7.3.1 输入电压范围

TPSM336xx-Q1 器件的稳态输入电压范围为 3V 至 36V，适用于典型 12V 至 36V 输入电源轨中的降压转换。图 7-1 中的原理图电路展示了实现基于 TPSM336xx-Q1 且采用单输入电源的降压稳压器所需的所有元件。

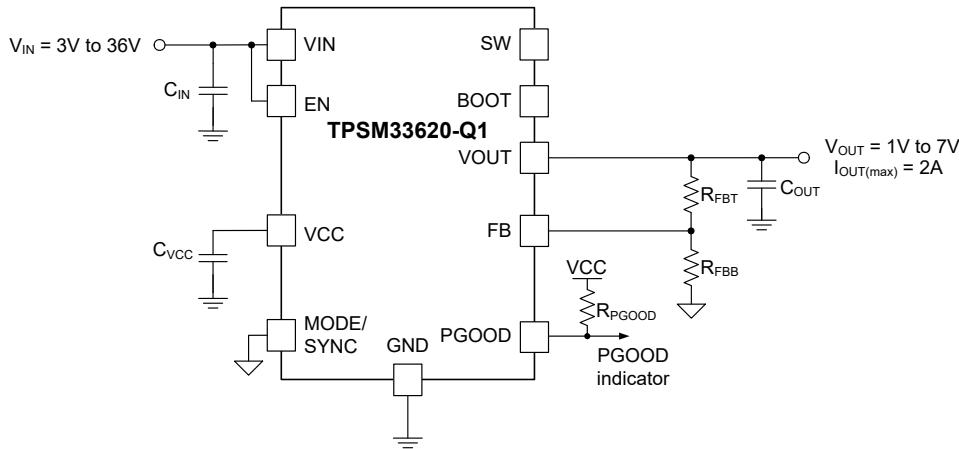


图 7-1. 输入工作电压范围为 3V 至 36V 的 TPSM336xx-Q1 原理图

请格外注意，确保 VIN 引脚上的电压在线路或负载瞬态事件期间不超过 40V 的绝对最大额定电压。如果 VIN 引脚上的电压振铃超过绝对最大额定值，则可能会损坏 IC。

7.3.2 输出电压选择

7.3.2.1 可调输出电压型号

TPSM336xx-Q1 通过检测启动期间的反馈路径的电阻，确定是需要固定输出电压还是可调节输出电压。如果除了固定 3.3V 或 5V 选项之外还需要其他输出电压，可以通过两个外部电阻器 (R_{FBT} 和 R_{FBB}) 设置 TPSM336xx-Q1 输出电压。在 VOUT 的调节点处与 FB 引脚之间连接 R_{FBT} 。在 FB 引脚与 AGND 之间连接 R_{FBB} 。

TPSM336xx-Q1 的可调输出电压范围为 1V 至 7V。为了确保电源模块调节至所需的输出电压， R_{FBT} 和 R_{FBB} 并联组合的典型最小值为 $5\text{k}\Omega$ ，典型最大值为 $10\text{k}\Omega$ ，如 方程式 3 所示。将 方程式 2 和 方程式 3 用作确定 R_{FBT} 值的起点。请参阅表 7-1 列出的各种输出电压的可接受电阻值。

$$5\text{k}\Omega < R_{FBT} \parallel R_{FBB} \leq 10\text{k}\Omega \quad (1)$$

$$R_{FBT}[\text{k}\Omega] = R_{FBB}[\text{k}\Omega] \times \left(\frac{V_{OUT}[\text{V}]}{1\text{V}} - 1 \right) \quad (2)$$

$$R_{FBT}[\text{k}\Omega] \leq 10\text{k}\Omega \times \frac{V_{OUT}[\text{V}]}{1\text{V}} \quad (3)$$

对于可调节输出选项，还需使用一个与 R_{FBT} 并联的前馈电容器 C_{FF} 来优化瞬态响应。有关更多信息，请参阅 [C_{FF} 选型](#)。对于固定输出型号，不需要额外的电阻分压器或前馈电容器 C_{FF} 。

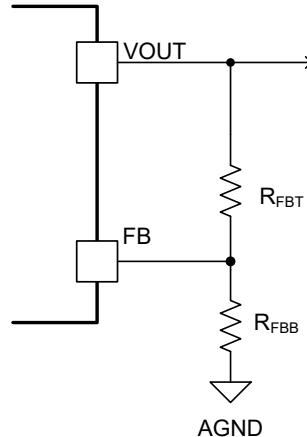


图 7-2. 为可调输出选项设置输出电压

表 7-1. 对应于各种输出电压的建议反馈电阻值

V _{OUT} (V)	R _{FBT} (kΩ) ⁽¹⁾	R _{FBB} (kΩ)
3.3	33.2	14.3
5.0	49.9	12.4
7	69.8	11.5

(1) R_{FBT} 和 R_{FBB} 基于 1% 标准电阻值。

7.3.2.2 固定输出电压型号

在固定输出配置 (无外部电阻) 下使用 TPSM336xx-Q1 时, 只需将 FB 和 VOUT 引脚连接到输出调节点。3.3V 或 5V 固定输出选项均在出厂时经过编程, 为特定器件所独有。有关固定输出型号的更多详细信息, 请参阅 [节 4](#)。

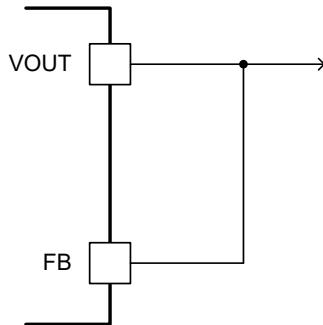


图 7-3. 为固定输出选项设置输出电压

7.3.3 启用、启动和关断

EN 引脚上的电压控制着 TPSM336xx-Q1 的启动或远程关闭。只要 EN 引脚电压低于 V_{EN-WAKE}, 该器件就会保持关断状态。只要 EN 引脚电压大于 V_{EN-WAKE}, 器件就会进入待机模式, 内部 LDO 上电以生成 VCC。随着 EN 电压进一步升高并接近 V_{EN-RISE}, 器件最终会开始开关, 并通过软启动进入启动模式。在器件关断过程中, 当 EN 输入电压测量值小于 (V_{EN-RISE} - V_{EN-HYST}) 时, 稳压器停止开关并重新进入器件待机模式。如果 EN 引脚电压进一步降低至 V_{EN-WAKE} 以下, 器件就会被彻底关断。如果不需要远程精密控制, 则可将符合高电压标准的 EN 输入引脚直接连接到 VIN 输入引脚。不得允许 EN 输入引脚悬空。

[电气特性](#) 中列出了各种 EN 阈值参数及其值。图 7-4 显示了精密使能行为, 图 7-5 显示了应用中的典型远程 EN 启动波形。EN 变为高电平后, 经过大约 1 ms 的延迟后, 输出电压开始通过软启动上升, 并在大约 3.5ms (t_{ss}) 内达到最终值。经过大约 2.5ms (t_{PG-FLT-RISE}) 的延迟后, PGOOD 标志变为高电平。在启动期间, 在软启动时间过去前, 不允许器件进入 FPWM 模式。该时间是从 EN 的上升沿开始测量的。

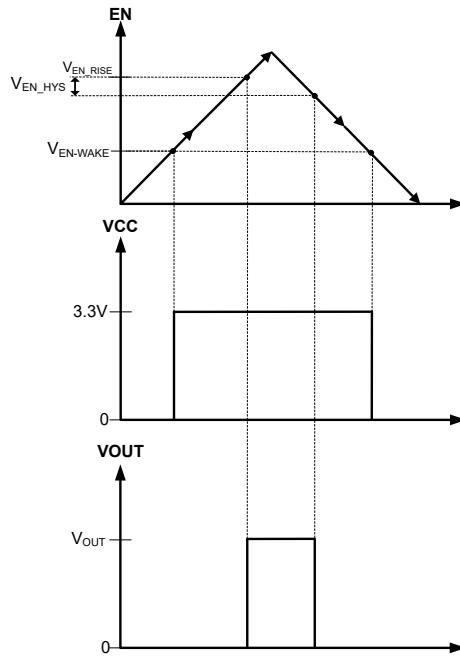
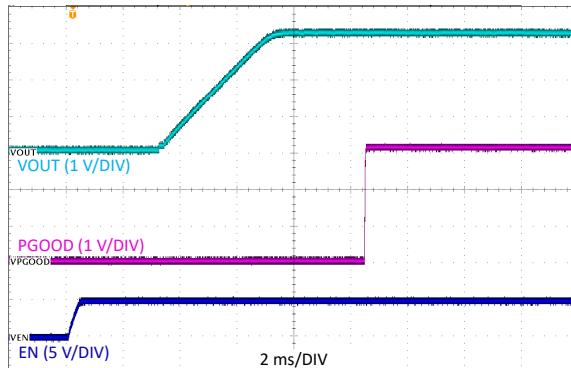


图 7-4. 精密使能行为

图 7-5. 使能启动 $V_{IN} = 24V$, $V_{OUT} = 3.3V$

7.3.3.1 通过 EN 引脚连接的外部 UVLO

在某些情况下，需要一个与器件内部提供的输入 UVLO 电平不同的输入电平。可以使用节 7.3.3 中所示的电路来满足这种需求。器件导通时的输入电压被指定为 V_{ON} ，而关断电压为 V_{OFF} 。首先， R_{ENT} 阻值在 $10k\Omega$ 至 $100k\Omega$ 的范围内选择，然后分别使用 方程式 4 和 方程式 5 计算 R_{ENT} 和 V_{OFF} 。

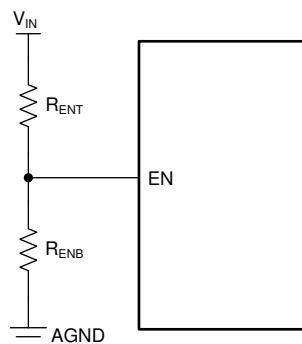


图 7-6. 外部 UVLO 应用的设置

$$R_{ENT} = \left(\frac{V_{ON}}{V_{EN_RISE}} - 1 \right) \times R_{ENB} \quad (4)$$

$$V_{OFF} = V_{ON} \times \left(1 - \frac{V_{EN_HYS}}{V_{EN_RISE}} \right) \quad (5)$$

其中

- V_{ON} 为 V_{IN} 导通电压。
- V_{OFF} 为 V_{IN} 关断电压。

请参阅 [电气特性](#) 表以了解其他术语。

7.3.4 外部 CLK 同步

在一个系统中同步运行多个稳压器、从而实现明确定义的系统级性能是可取的。TPSM336xx-Q1 中的 MODE/ SYNC 引脚允许电源设计人员将器件同步到通用外部时钟。在同相锁定方案中，向 MODE/SYNC 引脚提供的时钟信号上升沿对应于高侧器件的导通。外部时钟同步是使用锁相环 (PLL) 实现的，消除了任何较大的干扰。馈入到 TPSM336xx-Q1 的外部时钟取代了内部自由运行时钟，但不会影响任何频率折返操作。输出电压继续得到良好调节。当提供同步输入时，该器件保持在 FPWM 模式，并在轻负载时以 CCM 模式运行。

TPSM336xx-Q1 中的 MODE/SYNC 输入引脚可在三种可选模式之下运行：

- 自动模式：在轻负载期间启用脉冲频率调制 (PFM) 运行，二极管仿真可防止反向电流通过电感器。
- FPWM 模式：在 FPWM 模式下，禁用二极管仿真，从而允许电流反向流过电感器。这样即使没有负载电流，也能以全频率运行。
- SYNC 模式：内部时钟锁定到施加在 MODE/SYNC 引脚的外部信号。只要输出电压可在全频率下进行调节，并且不受最短关断时间或最短导通时间的限制，时钟频率就会与施加到 MODE/SYNC 引脚的信号频率相匹配。当器件处于 SYNC 模式时，器件就像在 FPWM 模式下运行一样。禁用二极管仿真，从而可以在没有负载的情况下匹配施加到 MODE/SYNC 引脚的频率。

7.3.4.1 脉冲相关 MODE/SYNC 引脚控制

大多数需要该器件提供多种运行模式的系统由微处理器等数字电路控制。这些系统可以轻松生成动态信号，但难以生成多级信号。脉冲相关 MODE/SYNC 引脚控制对这些系统很有用。要启动脉冲相关 MODE/SYNC 引脚控制，必须施加有效的同步信号。表 7-2 汇总了脉冲相关模式选择设置。

表 7-2. 脉冲相关模式选择设置

MODE/SYNC 输入	模式
$> V_{MODE_H}$	带展频的 FPWM 出厂设置
$< V_{MODE_L}$	带展频的自动模式出厂设置
同步时钟	SYNC 模式

图 7-7 显示了在脉冲相关 MODE/SYNC 控制下自动模式和 FPWM 模式之间的转换。该器件在时间 t_{MODE} (最小为 $12.5 \mu s$) 之后转换为新的运行模式。图 7-7 和图 7-8 显示了详细信息。

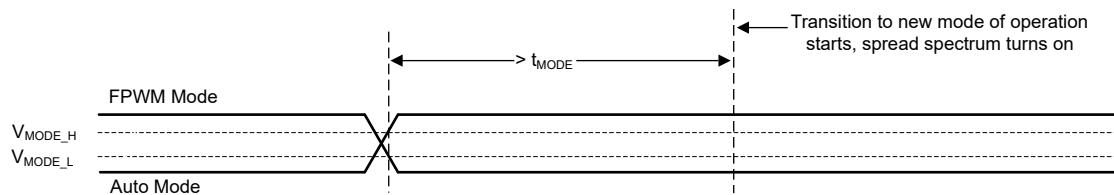


图 7-7. 自动模式和 FPWM 模式之间的转换

如果 MODE/SYNC 电压保持恒定的时间长于 t_{MODE} ，器件将进入自动模式或 FPWM 模式，并打开展频 (如果启用了出厂设置)，MODE/SYNC 会继续以脉冲相关方案运行。

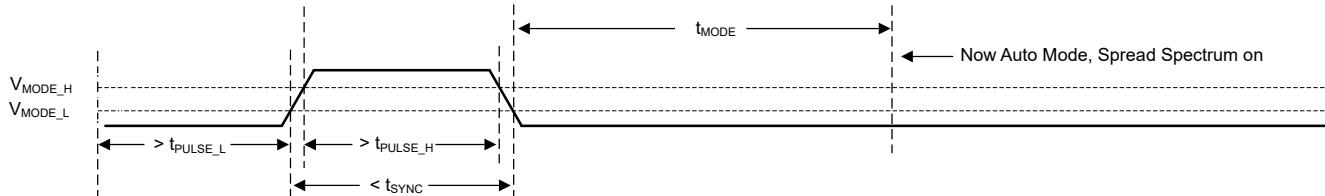


图 7-8. 从 SYNC 模式转换到自动模式

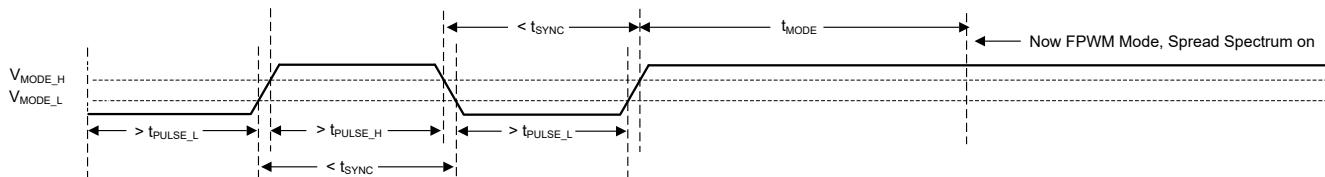


图 7-9. 从 SYNC 模式转换到 FPWM 模式

7.3.5 电源正常输出运行

当输出电压超出稳压范围时，使用 TPSM336xx-Q1 的 PGOOD 引脚的电源正常特性可用于复位系统微处理器。该开漏输出在电流限值和热关断等器件故障条件下以及正常启动期间保持低电平。干扰滤波器可防止在输出电压的短时偏移 (例如在线路和负载瞬态期间) 时出现错误标志。持续时间少于 t_{RESET_FILTER} 的输出电压偏移不会触发电源正常标志。通过参考图 7-10，可以更好地理解电源正常运行。表 7-3 提供了 PGOOD 运行的更详细的细目列表。在这里， $V_{PG_{UV}}$ 被定义为 PG_{UV} 缩放版本的 V_{OUT} (目标稳定输出电压)， $V_{PG_{HYS}}$ 被定义为 PG_{HYS} 缩放版本的 V_{OUT} ，其中 PG_{UV} 和 PG_{HYS} 都列在 [电气特性](#) 中。在初始上电期间，从触发 V_{EN_RISE} 到电源正常标志为高电平之间的总延迟为 6ms (典型值)。该延迟仅在器件启动期间发生，在电源正常功能的任何其他正常运行期间不

会发生。当 EN 拉低时，电源正常标志输出也被强制为低电平。在 EN 为低电平时，只要输入电压 ($V_{IN_PG_VALID}$ 最大值为 $\geq 1.5V$)，电源正常输出就保持有效。

电源正常输出方案包含一个开漏 N 沟道 MOSFET，需要一个外部上拉电阻连接到合适的逻辑电源。可根据需要通过适当的电阻器将 PGOOD 上拉至 V_{CC} 或 V_{OUT} 。如果不需要此功能，PGOOD 引脚可以保持开路或接地。将流入该引脚的电流限制为 $\leq 4mA$ 。

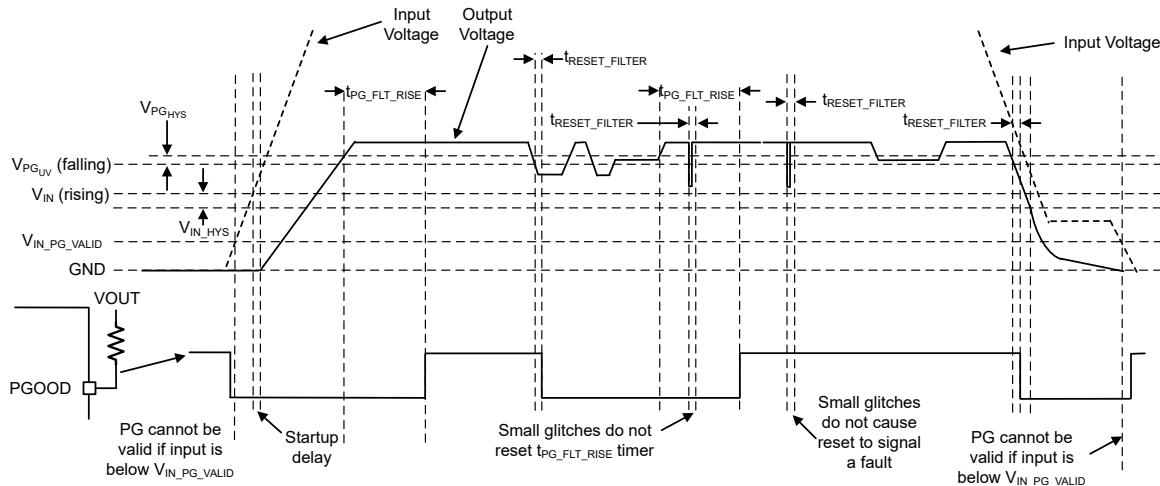


图 7-10. 电源正常运行 (不包括 OV 事件)

表 7-3. PGOOD 的故障条件 (拉至低电平)

故障条件启动	故障条件结束 ⁽¹⁾
$V_{OUT} < V_{PG_UV}$ 且 $t > t_{RESET_FILTER}$	稳压输出电压： $V_{PG_UV} + V_{PG_HYS} < V_{OUT} < V_{PG_OV} - V_{PG_HYS}$
$V_{OUT} > V_{PG_OV}$ 且 $t > t_{RESET_FILTER}$	稳压输出电压
$T_J > T_{SDN}$	$T_J < T_{SDN} - T_{HYST}$ 且 稳压输出电压
$EN < V_{EN_RISE} - V_{EN_HYS}$	$EN > V_{EN_RISE}$ 且 稳压输出电压

(1) 故障条件结束之后，必须经过 t_{PGOOD_ACT} 才能释放 PGOOD 输出。

7.3.6 内部 LDO、VCC 和 VOUT/FB 输入

TPSM336xx-Q1 使用内部 LDO 输出和 VCC 引脚提供所有内部电源。, VCC 电压轨通常可测量 3.3V 电压。启动期间，VCC 会瞬间超过正常工作电压，然后降至正常工作电压。

7.3.7 自举电压和 $V_{BOOT-UVLO}$ (BOOT 端子)

高侧开关驱动器电路需要高于 VIN 的偏置电压以确保 HS 开关导通。BOOT 和 SW 之间连接有一个内部 $0.1\mu F$ 电容器，该电容器用作电荷泵，用于将 BOOT 端子上的电压升压至 (SW + VCC)。自举二极管集成在 TPSM336xx-Q1 芯片上，可更大程度地减小物理设计尺寸。BOOT 电压轨具有 UVLO 设置。该 UVLO 具有 $V_{BOOT-UVLO}$ 阈值，通常设置为 2.1V。如果 BOOT 电容器未充电到高于这个相对于 SW 引脚的电压，该器件会启动一个充电序列，在尝试开启高侧器件前将低侧开关导通。

7.3.8 展频

展频旨在通过在比具有固定频率运行的器件更宽的频率范围内分散特定频率下的峰值发射来消除这些峰值发射。TPSM336xx-Q1 实现了一种调制模式，旨在减少开关频率前几个谐波的低频传导发射。这种模式还有助于减少更难滤除且可能落在 FM 频带中的更高谐波。这些谐波通常通过开关节点和电感器周围的电场耦合到环境中。TPSM336xx-Q1 使用 $\pm 4\%$ 的频率展频，该展频在 FM 和 TV 频带中平滑传播能量。该器件实现了双随机展频 (DRSS)。DRSS 是三角展频模式与假随机跳频的组合。这种组合可使展频非常有效地在以下位置传播能量：

- 具有慢三角模式的基波开关谐波
- 在开关频率下具有额外假随机跳变的高频谐波

DRSS 的优势在于在高频下的等效谐波衰减具有较小的基频偏差。这一优势可减少在调制频率下引入的输入电流和输出电压纹波量。此外，TPSM336xx-Q1 还允许用户进一步降低由展频调制模式引起的输出电压纹波。

展频仅在器件时钟以固有频率自由运行时才可用。以下任一条件都会覆盖展频，从而关闭展频：

- 时钟由于在低输入电压下运行而变慢，这种情况是压降操作。
- 在自动模式下，时钟在轻负载时变慢。请注意，如果您在 FPWM 模式下运行，即使没有负载，展频也可以激活。
- 由于输入与输出电压比很高，时钟速度变慢。如果导通时间达到最短导通时间，则应该会出现这种运行模式。请参阅 [电气特性](#)。
- 该时钟与外部时钟同步。

7.3.9 软启动和从压降中恢复

使用 TPSM336xx-Q1 进行设计时，请将因对压降进行恢复和软启动而引起的输出电压缓慢上升视为两种单独的运行条件，如 [图 7-11](#) 和 [图 7-12](#) 所示。软启动由以下任一条件触发：

- 为器件的 VIN 引脚供电，释放欠压锁定
- EN 用于打开器件
- 由于过热保护而从关断状态恢复

触发软启动后，电源模块将执行以下操作：

- 电源模块用来调节输出电压的基准缓慢斜升。最终结果是，如果输出电压先前为 0V，则 t_{SS} 将达到所需值的 90%。
- 工作模式设置为自动模式，为低侧 MOSFET 激活二极管仿真模式。此操作允许在不将输出拉低的情况下启动。即使在预偏置启动期间输出端已经存在电压，情况也是如此。

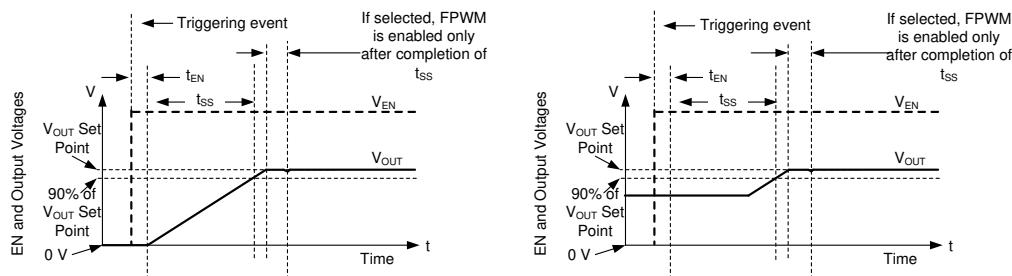


图 7-11. 带和不带预偏置电压的软启动

7.3.9.1 从压降中恢复

只要输出电压下降超过几个百分点，输出电压就会缓慢升高。在本文档中，这种情况称为从压降中正常恢复，与软启动的区别主要体现在两个方面：

- 基准电压设置为比实现当前输出电压所需的值高出大概 1%。
- 如果器件设置为 FPWM，则器件在从压降中恢复期间继续以该模式运行。如果输出电压突然被一个外部电源上拉，可在输出端下拉。请注意，正常运行期间提供的所有保护措施均可用，可防止在输出对高电压或接地短路时发生任何灾难性故障。

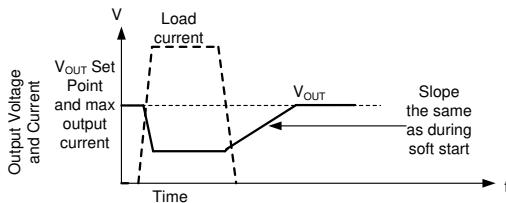


图 7-12. 从压降中恢复

无论是由于高负载还是低输入电压导致输出电压下降，一旦导致输出降至设定点以下的条件消除，输出就会以与启动期间相同的速度爬升。图 7-12 显示了该行为的示例。

7.3.10 过流保护 (断续模式)

TPSM336xx-Q1 通过针对高侧 (HS) 和低侧 (LS) MOSFET 的逐周期电流限制电路在过流情况下受到保护。集成电感器电流在每个开关周期内与高侧和低侧电流限制阈值进行比较。在过流情况下，输出电压随着开关频率的降低而降低。

高侧 MOSFET 过流保护是通过典型峰值电流模式控制方案来实现的。当高侧开关在较短的消隐时间后导通时，将检测到高侧开关电流。在每个开关周期，将 HS 开关电流与固定电流设定点的最小值，或与内部误差放大器环路的输出减去斜率补偿之后的值进行比较。由于内部误差放大器环路的输出具有最大值并且斜率补偿随占空比增加，因此当占空比高于 35% 时，HS 电流限值会随着占空比的增加而减小。

当 LS 开关接通时，也会检测和监控流经 LS 开关的电流。与高侧器件一样，低侧器件具有由内部误差放大器环路命令的关断功能。对于低侧器件，即使振荡器正常启动一个新的开关周期，也会在电流超过此值时阻止关断。与高侧器件一样，关断电流的高低也受到限制。该限值称为低侧电流限值。如果超出低侧电流限值，低侧 MOSFET 将保持导通状态，高侧开关不会导通。一旦低侧电流降至此限值以下，低侧开关就会关断，并且只要自高侧器件上次导通后至少经过一个时钟周期，高侧开关就会再次导通。

如果限流期间 FB 输入上的电压因短路而降至大约 0.4V (V_{HICCUP}) 以下，该器件将进入断续模式。在该模式下，器件在 t_W (即大约 50ms) 内停止开关，然后通过软启动进行正常重启。如果短路情况仍然存在，器件将在电流限制下运行大约 5ms (典型值)，然后再次关断。只要短路情况仍然存在，该循环就会重复。

7.3.11 热关断

当器件结温超过 168°C (典型值) 时，热关断通过关闭内部开关来限制总功率耗散。低于 158°C (最小值) 时不会触发热关断。热关断发生后，迟滞会阻止器件开关，直到结温降至约 153°C (典型值)。当结温低于 153°C (典型值) 时，TPSM336xx-Q1 会尝试另一次软启动。

当 TPSM336xx-Q1 由于结温过高而关断时，继续向 VCC 供电。为了防止由于对 VCC 施加短路而导致过热，为 VCC 供电的 LDO 降低了电流限制，而器件因高结温而被禁用。LDO 在热关断期间仅提供几毫安的电流。

7.4 器件功能模式

7.4.1 关断模式

器件的 EN 引脚可提供电气开/关控制功能。当 EN 引脚电压低于 0.7V (典型值) 时，电源模块没有任何输出电压，器件处于关断模式。在关断模式下，静态电流降至 300nA (典型值)。

7.4.2 待机模式

内部 LDO 的 EN 阈值低于输出 EN 阈值。当 EN 引脚电压高于 1V (最大值) 且低于输出电压的精密使能阈值时，内部 LDO 将 VCC 电压稳定在 3.3V (典型值)。除非 EN 引脚上的电压超过精密使能阈值，否则 SW 节点的内部功率 MOSFET 将保持关断状态。TPSM336xx-Q1 还会启用 UVLO 保护功能。

7.4.3 工作模式

只要 EN 引脚高于 V_{EN_RISE} 、 V_{IN} 高于 V_{IN} (最小值)，并且不存在其他故障条件，TPSM336xx-Q1 就处于工作模式。使之工作的最简单方法是将 EN 引脚连接到 V_{IN} ，这样可以在施加的输入电压超过最小 V_{IN} (最小值) 时实现自启动。

根据负载电流、输入电压和输出电压，TPSM336xx-Q1 有五种工作模式：

- **连续导通模式 (CCM) :** 负载电流大于电感器电流纹波的一半时，开关频率 (f_{SW}) 固定
- **自动模式 - 轻负载运行 :** 在 PFM 模式下， f_{SW} 会在超轻负载时降低
- **FPWM 模式 - 轻负载运行 :** 负载电流低于电感器电流纹波的一半时为连续导通模式 (CCM)
- **最短导通时间 :** 在高输入电压、低输出电压下， f_{SW} 会降低以保持稳压
- **压降模式 :** 降低 f_{SW} 以更大限度地减小压降时采用该模式

7.4.3.1 CCM 模式

TPSM336xx-Q1 的以下运行说明涉及 [功能方框图](#)。在 CCM 中，TPSM336xx-Q1 以变化的占空比 (D) 导通内部高侧 (HS) 和低侧 (LS) 开关，从而提供稳定的输出电压。在 HS 开关导通期间，SW 引脚电压 V_{SW} 摆动至大约 V_{IN} ，电感器电流以线性斜率增加。HS 开关由控制逻辑关闭。在 HS 开关关闭时间 t_{OFF} ，LS 开关打开。电感器电流通过 LS 开关放电，这会强制 V_{SW} 通过 LS 开关两端的压降摆动到地电位以下。降压模块转换器环路调节占空比以保持恒定的输出电压。D 由 HS 开关在开关周期内的导通时间定义：

$$D = T_{ON} \div T_{SW} \quad (6)$$

在忽略损耗的理想降压模块转换器中，D 与输出电压成正比，与输入电压成反比：

$$D = V_{OUT} \div V_{IN} \quad (7)$$

7.4.3.2 自动模式 - 轻负载运行

TPSM336xx-Q1 在轻负载时有两种运行模式。一种称为自动模式运行，可在重负载和高效轻负载情况下实现正常电流模式运行之间的无缝转换。另一种称为 FPWM 模式，即使在空载时也能保持满频率。TPSM336xx-Q1 以哪种模式运行取决于选择了该系列中的哪种型号。请注意，当频率与外部信号同步时，所有器件都以 FPWM 模式运行。

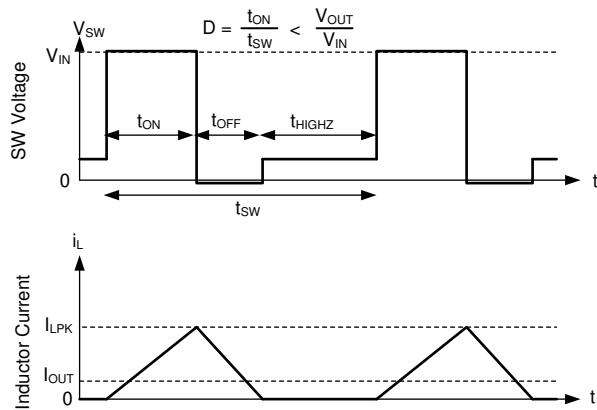
TPSM336xx-Q1 仅在自动模式下采用轻负载运行方式。轻负载运行采用两种技术来提高效率：

- 二极管仿真，支持 DCM 运行 (参阅图 7-13)
- 降频 (参阅图 7-14)

请注意，虽然这两个特性相互配合来改善轻负载效率，但它们是彼此独立的。

7.4.3.2.1 二极管仿真

二极管仿真可防止反向电流通过电感器，这可能需要较低的频率来调节给定的固定峰值电感器电流。二极管仿真还会随着频率的降低而限制纹波电流。在峰值电流固定的情况下，随着输出电流降至零，需将频率降至接近零以保持稳定。



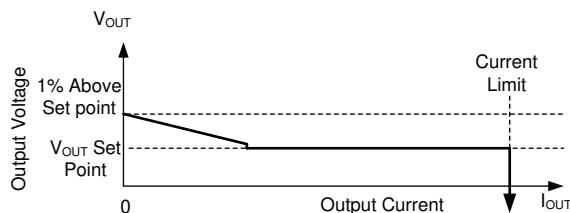
在自动模式下，一旦 SW 节点电流接近零，低侧器件就会关闭。因此，在运行二极管仿真时，一旦输出电流小于 CCM 模式中电感器纹波的一半，该器件就会以 DCM 模式运行。

图 7-13. PFM 操作

TPSM336xx-Q1 在自动模式下具有最小峰值电感器电流设置。电流在固定输入电压下降至低电平后，导通时间恒定。然后，通过调整频率来实现稳压。这种工作模式称为 PFM 模式稳压。

7.4.3.2.2 降频

只要输出电压为高电平，TPSM336xx-Q1 就会降低频率。每当内部误差放大器补偿输出 COMP (一种内部信号) 为低电平并且 VOUT/FB 的稳压设定点与施加到 VOUT/FB 的电压之间存在偏差时，就会启用此功能。最终结果是，在自动模式下轻负载运行时的输出阻抗比正常工作时大。当器件完全空载时，输出电压必须大约为 1% 高电平。



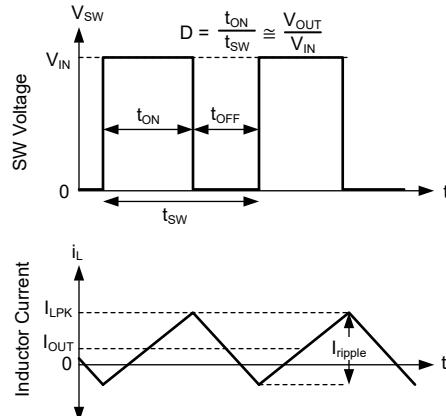
在自动模式下，一旦输出电流低于器件大概 1/10 的额定电流，输出电阻会增加，以便在降压转换器完全空载时输出电压为 1% 高电平。

图 7-14. 自动模式下稳态输出电压与输出电流间的关系

在 PFM 模式下运行时，需要在输出电压上提供小幅的直流正偏移量来激活 PFM 检测器。PFM 中的频率越低， V_{OUT} 上所需的直流偏移量就越大。如果 V_{OUT} 上的直流偏移量不可接受，则可以在 V_{OUT} 或 FPWM 模式下使用虚拟负载来减少或消除此偏移量。

7.4.3.3 FPWM 模式 - 轻负载运行

在 FPWM 模式下，频率在输出是轻负载时保持不变。为了保持频率，允许有限的反向电流流过电感器。反向电流受负电流限制电路的限制，有关负电流限制值，请参阅 [电气特性](#)。



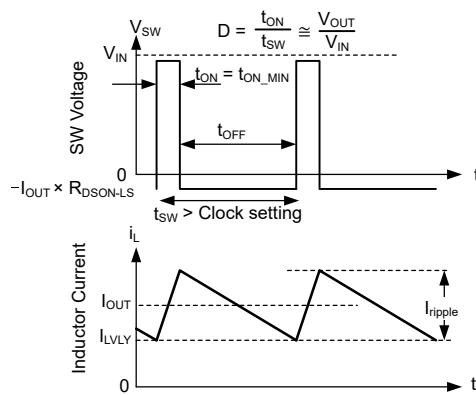
在 FPWM 模式下，即使 I_{OUT} 小于 I_{ripple} 的一半，也可实现连续导通 (CCM)。

图 7-15. FPWM 模式运行

对于所有器件，在 FPWM 模式下，如果输出电压足够高，即使在轻负载时也能实现最短导通时间，则频率降低仍然可用，从而在涉及上拉输出的故障期间实现良好的行为。

7.4.3.4 最短导通时间 (高输入电压) 运行

即使输入输出电压比要求导通时间小于具有给定时钟设置的芯片的最短导通时间，TPSM336xx-Q1 也会继续调节输出电压。此操作通过使用谷值电流控制来实现。补偿电路始终决定最大峰值电感器电流和最大谷值电感器电流。如果由于任何原因超过谷值电流，则时钟周期会延长，直到谷值电流降至补偿电路确定的值以下。如果电源模块未在电流限制下运行，则最大谷值电流设置为高于峰值电感器电流，以防止使用谷值控制，除非无法仅使用峰值电流进行调节。如果输入输出电压比过高，使得电感器电流峰值超过补偿规定的峰值命令，高侧器件也无法足够快地关断以调节输出电压。因此，补偿电路可降低峰值电流和谷值电流。一旦补偿电路选择了足够低的电流，谷值电流就会与补偿电路所要求的电流相匹配。在这些条件下，低侧器件保持导通状态，并阻止下一个时钟周期启动，直到电感器电流降至所需的谷值电流以下。由于导通时间固定为最小值，因此这种类型的运行与使用恒定导通时间 (COT) 控制方案的器件的运行类似；请参阅 图 7-16。



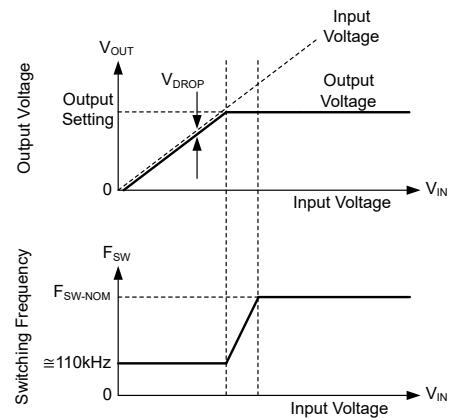
在谷值控制模式下，调节最小电感器电流，而不是峰值电感器电流。

图 7-16. 谷值电流模式运行

7.4.3.5 压降

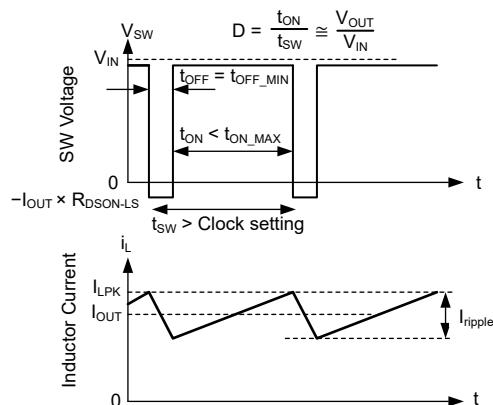
压降运行被定义为任何需要频率下降以实现所需占空比的输入/输出电压比。在给定的时钟频率下，占空比受最短关断时间的限制。达到该限值后，如果要保持时钟频率，输出电压可能会下降，如图 7-18 所示。TPSM336xx-Q1 不允许输出电压下降，而是将高侧开关导通时间延长到时钟周期结束后，直至达到所需的峰值电感器电流。达到峰值电感器电流或经过大约 9μs 的预定最大导通时间 t_{ON-MAX} 后，时钟就可以开始一个新的周期。因此，一旦由

于存在最短关断时间，所需占空比无法在所选时钟频率下实现，频率就会下降以保持稳定。如图 7-17 所示，如果输入电压足够低，即使在导通时间为 t_{ON-MAX} 时也无法调节输出电压，则输出电压会降至略低于输入电压 V_{DROP} 。有关从压降中恢复的更多信息，请参阅节 7.3.9.1。



输出电压和频率与输入电压间的关系：如果输入电压和输出电压设置之间的差异很小，IC 会降低频率以保持稳压。如果输入电压过低，无法在大约 110kHz 的频率下提供所需的输出电压，则输入电压会跟踪输出电压。

图 7-17. 压降中的频率和输出电压



压降时的开关波形。电感器电流需要比正常时钟更长的时间才能达到所需的峰值。因此，频率会下降。该频率下降受到 t_{ON-MAX} 的限制。

图 7-18. 压降波形

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TPSM336xx-Q1 只需很少的外部元件，即可实现将宽范围的电源电压转换成固定输出电压。为了加快和简化 TPSM336xx-Q1 设计过程，[WEBENCH](#) 电路设计和选择仿真服务在线软件可用于生成完整的设计、利用迭代设计过程，以及访问综合元件数据库。下一节介绍了用于配置 TPSM336xx-Q1 电源模块的设计过程。

如前所述，TPSM336xx-Q1 还集成了多种可选特性以满足系统设计要求，包括精密使能、UVLO 和 PGOOD 指示器。以下详述的应用电路显示了 TPSM336xx-Q1 适用于多种应用用例的配置选项。有关更多详细信息，请参阅 [TPSM33620QEVM 评估模块 EVM 用户指南](#)。

备注

除非另有说明，否则以下应用信息中给出的所有电容值均指有效值。有效值定义为直流偏置和温度下的实际电容，而不是额定值或铭牌值。在整个过程中使用具有 X7R 或更好电介质的低 ESR 优质陶瓷电容器。除了正常的容差和温度影响外，所有高容值陶瓷电容器还具有大电压系数。在直流偏置下，电容会显著下降。在这方面，较大的外壳尺寸和较高的额定电压会更好。为了帮助减轻这些影响，可以并联多个电容器，以使最小有效电容达到所需值。此操作也可以降低单个电容器上的 RMS 电流要求。必须仔细研究任何电容器组的偏置和温度变化，以确保提供有效电容的最小值。

8.2 典型应用

图 8-1 展示了 TPSM336xx-Q1 的典型应用电路。该器件旨在各种外部元件和系统参数下正常工作。但是，内部补偿针对特定的开关频率和输出电容进行了优化。

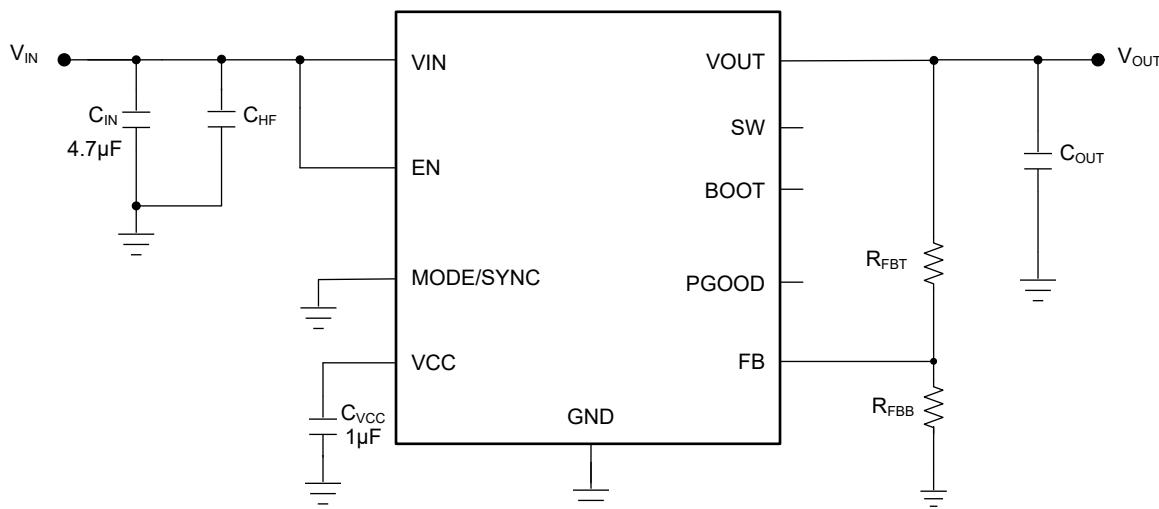


图 8-1. 应用电路示例 (TPSM336xx-Q1)

表 8-1. 可调输出 TPSM33620-Q1 的外部元件典型值

f_{sw} (kHz)	V_{OUT} (V)	标称 C_{OUT} (额定电容)	R_{FBT} (1) (kΩ)	R_{FBB} (1) (kΩ)	C_{IN}	C_{VCC}	C_{FF}
2200	3.3	$2 \times 22\mu F$	33.2	14.3	$4.7\mu F + 1 \times 100nF$	1μF	10pF
2200	5	$2 \times 22\mu F$	49.9	12.4	$4.7\mu F + 1 \times 100nF$	1μF	10pF

(1) 对于超出上述范围的 R_{FBT} 和 R_{FBB} 值，请参阅节 7.3.2。

表 8-2. 固定输出 TPSM33620-Q1 的外部元件典型值

f_{sw} (kHz)	V_{OUT} (V)	标称 C_{OUT} (额定电容)	R_{FBT} (kΩ)	R_{FBB} (1) (kΩ)	C_{IN}	C_{VCC}	C_{FF} (1)
2200	3.3	$2 \times 22\mu F$	0	DNP	$4.7\mu F + 1 \times 100nF$	1μF	DNP
2200	5	$2 \times 22\mu F$	0	DNP	$4.7\mu F + 1 \times 100nF$	1μF	DNP

(1) DNP = 不填充

表 8-3. 固定输出 TPSM33610/06-Q1 的外部元件典型值

器件	V_{OUT} (V) ⁽¹⁾	标称 C_{OUT} (额定电容)	C_{IN}	C_{VCC} (μF)	C_{FF} (2)
TPSM33610-Q1	3.3	$1 \times 22\mu F$	$4.7\mu F + 1 \times 100nF$	1	DNP
TPSM33606-Q1	5	$1 \times 22\mu F$	$4.7\mu F + 1 \times 100nF$	1	DNP

(1) 在固定输出配置中， R_{FBT} 需短接， R_{FBB} 需保持 DNP 状态

(2) DNP = 不填充

8.2.1 设计要求

[详细设计过程](#) 提供了根据表 8-4 设计和选择元件的说明。

表 8-4. 详细设计参数

设计参数	示例值
输入电压	4.5V 至 36V
输出电压	3.3V
最大输出电流	0A 至 2A
开关频率	2.2MHz (固定)

8.2.2 详细设计过程

图 8-2 显示了下面的设计过程和相应的元件选型。

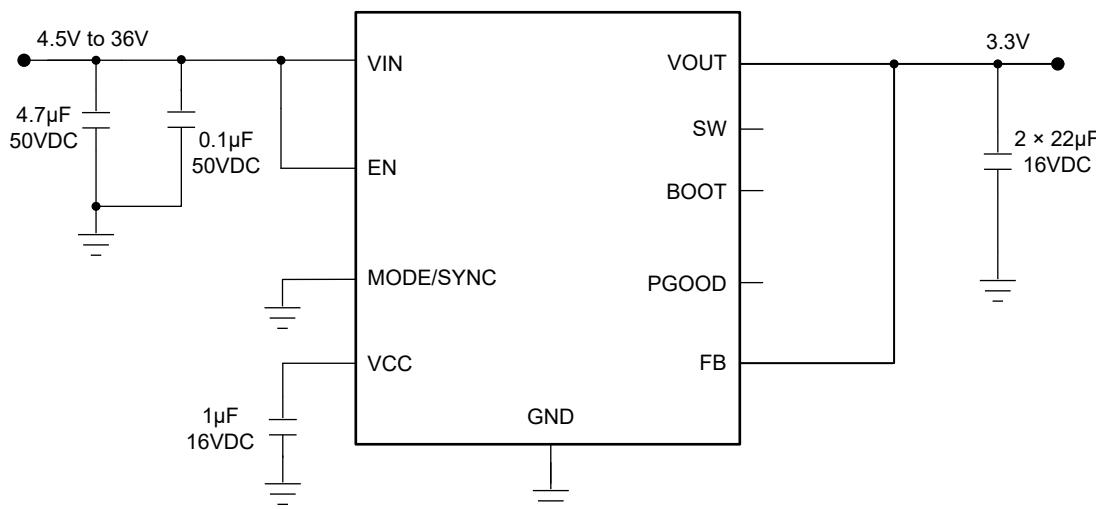


图 8-2. 3.3V VOUT 设计示例

8.2.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#)，使用 TPSM336xx-Q1 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

- 首先输入输入电压 (VIN)、输出电压 (VOUT) 和输出电流 (IOUT) 要求。
- 使用优化器表盘优化该设计的关键参数，如效率、占用空间和成本
- 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

8.2.2.2 设置输出电压

此器件是一款固定可调器件。如果需要固定的 3.3V 输出电压，用户可以将 VOUT/FB 引脚直接连接到输出电容器。3.3V 或 5V 固定输出选项均在出厂时经过修整，为特定器件所独有。有关固定输出电压版本的选择，请参阅

节 4。如果需要可调节输出电压、可以使用电阻分压器设置该输出电压。有关如何选择反馈电阻值的更多信息，请参阅 [节 7.3.2](#) 和 [节 7.3.2.1](#)。

8.2.2.3 输入电容器选型

TPSM336xx-Q1 需要 $4.7 \mu F$ 的最低输入电容。建议并联一个额外的 $0.1 \mu F$ 电容器以改善旁路。需要使用具有足够额定电压和温度的高品质陶瓷型电容器。输入电容器的电压等级必须大于最大输入电压。为了补偿陶瓷电容器的降额，TI 建议电压等级是最大输入电压的大约两倍或并联多个电容器。对于此设计，使用了 $4.7 \mu F$ 和 $0.1 \mu F$ 、额定电压为 **50V** 的电容器。

通常最好在输入端使用与陶瓷并联的电解电容器。如果使用长引线或布线将输入电源连接到稳压器，情况尤其如此。该电容器的中等 **ESR** 有助于抑制由长电源引线引起的输入电源上的任何振铃。使用这个额外的电容器还有助于处理由具有异常高阻抗的输入电源引起的电压骤降。

请参阅 [表 8-5](#)，了解要考虑的输入电容器器件型号示例。

表 8-5. 推荐的输入电容器

供应商 ⁽¹⁾	电介质	器件型号	外壳尺寸	电容器特性	
				额定电压 (V)	电容 (μF) ⁽²⁾
TDK	X7R	C3225X7R1H475K2 50AB	1210	50	4.7
Wurth	X7R	885012209048	1210	50	4.7
Murata	X5R	GRM155R61H104M E14D	0402	50	0.1
Chemi-Con	电解	EMVY500ADA101M HA0G	HA0	50	100

(1) 有关供应情况、材料成分、RoHS 和无铅状态以及本表中所列电容器的制造工艺要求，请咨询电容器供应商。请参阅 [第三方产品免责声明](#)。

(2) 铭牌电容值（根据施加的直流电压和温度，有效值较小）。

8.2.2.4 输出电容器选型

对于 **3.3V** 输出，TPSM336xx-Q1 需要最低 $40 \mu F$ 的有效输出电容，才能正常运行。使用陶瓷电容时，必须考虑直流偏置和温度变化的影响。可以添加额外的输出电容以降低纹波电压或用于具有瞬态负载要求的应用。

实际上，输出电容器对瞬态响应和环路相位裕度的影响非常大。负载瞬态测试和波特图是验证任何给定设计的理想方法，必须始终在应用投入生产之前完成。除了所需的输出电容外，放置在输出节点的小型陶瓷电容器还有助于降低高频噪声。 $1nF$ 至 $100nF$ 范围内的小外壳尺寸陶瓷电容器非常有助于减少由于电路板寄生效应引起的输出节点上的尖峰。

将总输出电容的最大值限制在设计值的 10 倍左右，或 $1000 \mu F$ ，以较小者为准。较大的输出电容值会对稳压器的启动行为以及环路稳定性产生不利影响。如果必须使用大于此处注释的值，则必须仔细研究满载启动和环路稳定性。

此设计示例选择了两个 $22 \mu F$ 、**16V**、**1210** 外壳尺寸的陶瓷电容器，其总有效电容在 **3.3V** 时约为 $40 \mu F$ 。有关输出电容器选型示例，请查看 [节 6.3](#)。

8.2.2.5 VCC

VCC 引脚是内部 LDO 的输出，用于为稳压器的控制电路供电。该输出需要在 VCC 和 GND 之间连接一个 $1 \mu F$ 、**16V** 陶瓷电容器，用于确保正常运行。通常，此输出不得加载任何外部电路。但是，该输出可用于为电源正常功能提供上拉电阻（请参阅 [电源正常输出运行](#)）。在这种情况下， $10k\Omega$ 至 $100k\Omega$ 范围内的值是一个不错的选择。VCC 上的标称输出电压为 **3.3V**；有关限值，请参阅 [电气特性](#)。

8.2.2.6 C_{FF} 选型

在某些情况下，可在 R_{FBT} 上使用前馈电容器，以改善负载瞬态响应或改善环路相位裕度。在使用前馈电容器进行实验时，[使用前馈电容器优化内部补偿直流/直流转换器的瞬态响应应用报告](#) 非常有用。

由于反馈检测电路的性质，必须限制 C_{FF} 的值，以确保在配置可调输出电压时建立所需的输出电压。请根据 [方程式 8](#) 确保 C_{FF} 小于最大值。

$$C_{FF} < C_{OUT} \times \frac{\sqrt{V_{OUT}}}{1.2 \times 10^6} \quad (8)$$

8.2.2.7 电源正常信号

对于需要电源正常信号来指示存在输出电压并处于稳压状态的应用，必须在 PGOOD 引脚和有效电压源之间使用上拉电阻器。例如，该电压源可以是 VCC 或 VOUT。

8.2.2.8 最高环境温度

与任何功率转换器件一样，TPSM336xx-Q1 在运行时会消耗内部功率。这种功耗的影响是将电源模块的内部温度升高到环境温度以上。内部芯片和电感器温度 (T_J) 是环境温度、功率损耗以及模块的有效热阻 $R_{\theta JA}$ 和 PCB 组合的函数。TPSM336xx-Q1 的最高结温必须限制为 150°C 。这会限制模块的最大功率耗散，从而限制负载电流。[方程式 9](#) 展示了重要参数之间的关系。很容易看出，较大的环境温度 (T_A) 和较大的 $R_{\theta JA}$ 值会降低最大可用输出电流。可以使用本数据表中提供的曲线来估算电源模块效率。如果在其中某条曲线中找不到所需的运行条件，则可以使用内插来估算效率。或者，可以调整 EVM 以匹配所需的应用要求，并且可以直接测量效率。 $R_{\theta JA}$ 的正确值更难估计。最后，通过在 EVM 上进行工作台分析而生成的安全工作区曲线和模块热捕获可用于深入了解输出功率能力。可在数据表的[应用曲线](#) 部分中找到这些曲线。

如[半导体和 IC 封装热指标应用手册](#)中所述，[热性能信息](#) 部分中给出的值对于设计用途无效，不得用于估算应用的热性能。该表中报告的值是在实际应用中很少获得的一组特定条件下测量的。

$$I_{OUT, max} = \frac{(T_J - T_A)}{R_{\theta JA}} \times \frac{\eta}{(1 - \eta)} \times \frac{1}{V_{OUT}} \quad (9)$$

其中

η 是效率。

有效 $R_{\theta JA}$ (TPSM33625EVM = 22°C/W) 是一个关键参数，取决于许多因素，例如：

- 功率耗散
- 空气温度，流量
- PCB 面积
- 铜散热器面积
- 封装下的散热过孔数量
- 相邻元件放置

上面提到的 **IC power Loss** 等于总功率损耗减去来自电感器直流电阻的损耗。可使用 **WEBENCH** 电路设计和选择仿真服务近似计算出特定运行条件和温度下的总体功率损耗。

以下资源可用作出热 PCB 设计和针对给定应用环境估算 $R_{\theta JA}$ 的指南：

- [AN-2020 热设计：学会洞察先机，不做事后诸葛](#) **应用手册**
- [AN-1520 外露封装实现最佳热阻的电路板布局布线指南](#) **应用手册**
- [半导体和 IC 封装热指标](#) **应用手册**
- [PCB 热量计算器](#)

8.2.2.9 其他连接

- 将 MODE/SYNC 引脚连接到外部时钟会强制器件进入 SYNC 操作。通过将 MODE/SYNC 引脚连接为低电平，可使器件在轻负载条件下以 PFM 模式运行。通过将 MODE/SYNC 引脚连接为高电平，可使器件进入 FPWM 模式，这样即使没有负载电流，也能以全频率运行。
- 可以在 EN 引脚上添加一个电阻分压器网络，以实现精密输入欠压锁定 (UVLO)
- 对于固定输出电压配置，请将 VOUT 引脚连接到 FB。
- 在 VCC 引脚和 PGND 之间放置一个 $1\mu\text{F}$ 电容器，并使其靠近器件。
- PGOOD 引脚和有效电压源之间的上拉电阻器，用于生成电源正常信号。

8.2.3 应用曲线

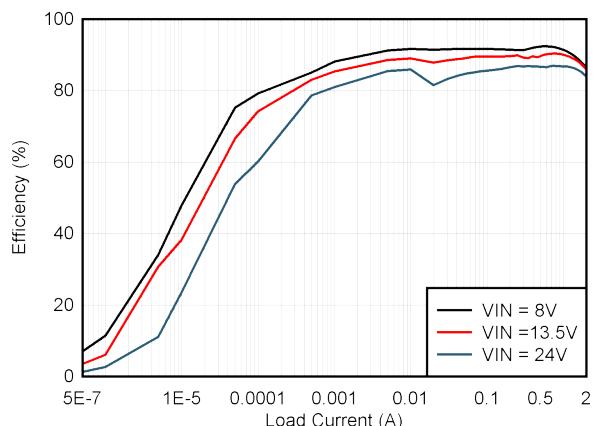


图 8-3. 自动模式效率 (对数), 3.3VOUT, 2.2MHz

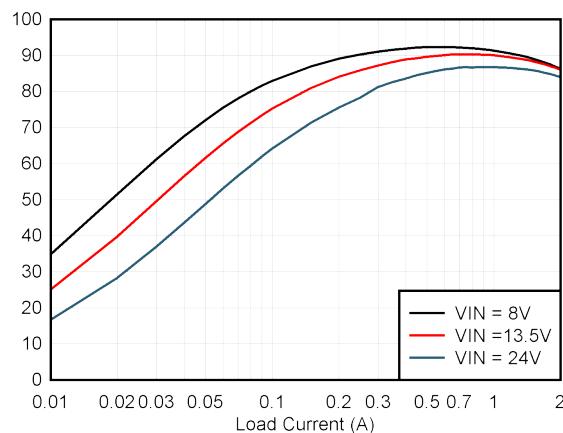


图 8-4. FPWM 模式效率 (对数), 3.3VOUT, 2.2MHz

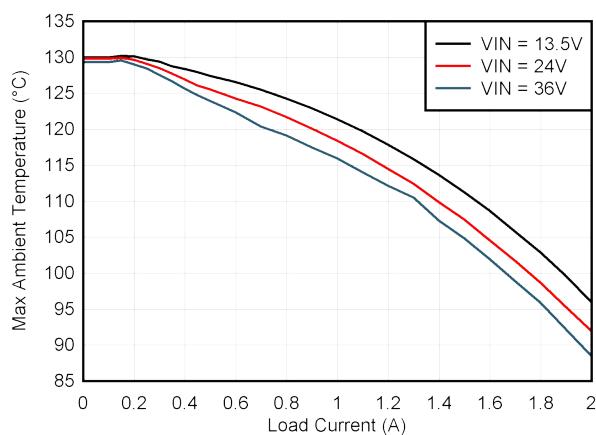


图 8-5. 最高环境温度与负载电流间的关系 (对 TPSM33620QEVM 的分析), 3.3VOUT, 2.2MHz

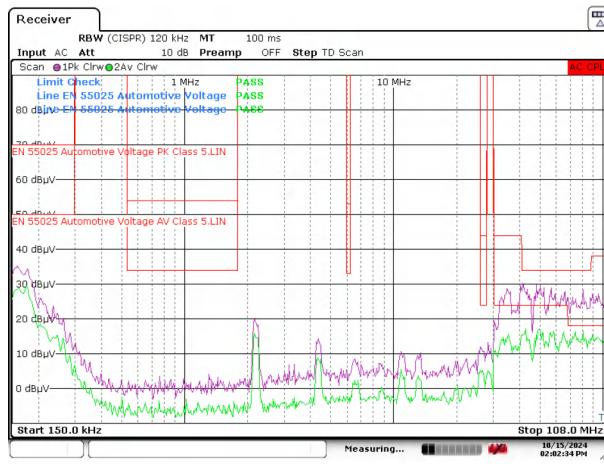


图 8-6. CISPR 25, CE 扫描 150kHz - 108MHz, (紫色峰值、绿色 AVG), 12VIN, 3.3VOUT, 2.2MHz, 2A 负载电流

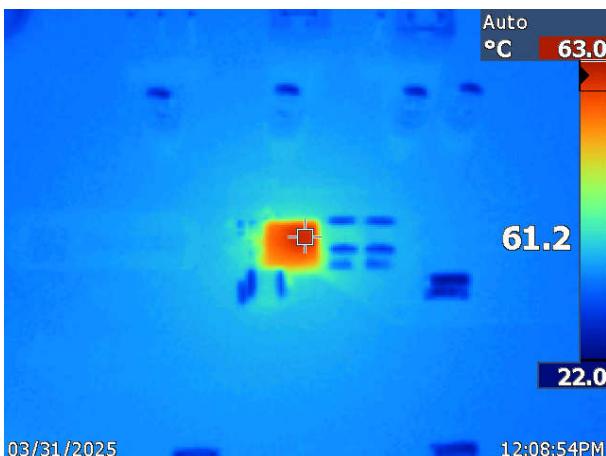


图 8-7. 热捕获, 13.5VIN, 3.3VOUT, 2.2MHz, 2A 负载电流

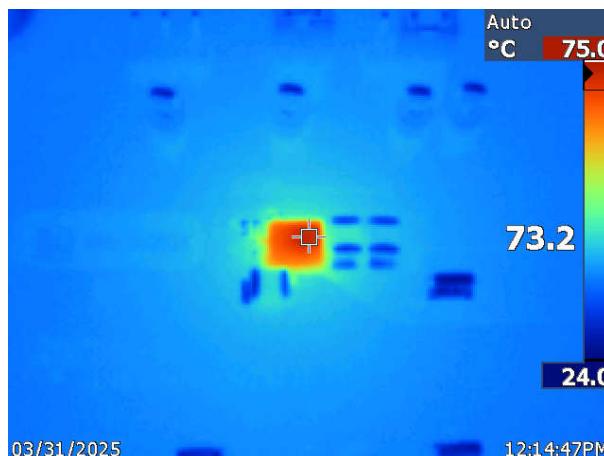


图 8-8. 热捕获, 36VIN, 3.3VOUT, 2.2MHz, 2A 负载电流

8.2.3 应用曲线 (续)

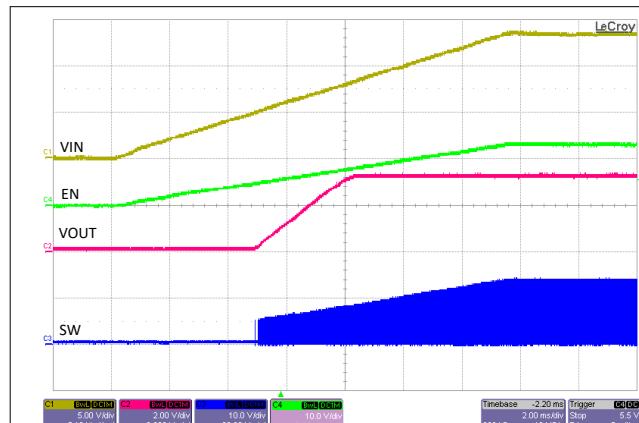


图 8-9. 启动, 12VIN, 3.3VOUT, 2.2MHz, 2A 负载电流

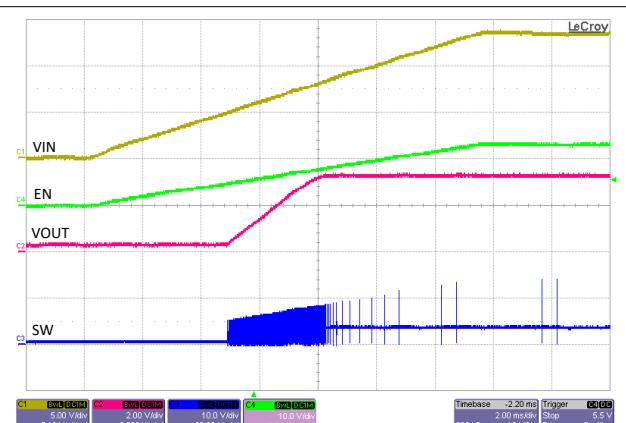


图 8-10. 启动, 12VIN, 3.3VOUT, 2.2MHz, 0A 负载电流

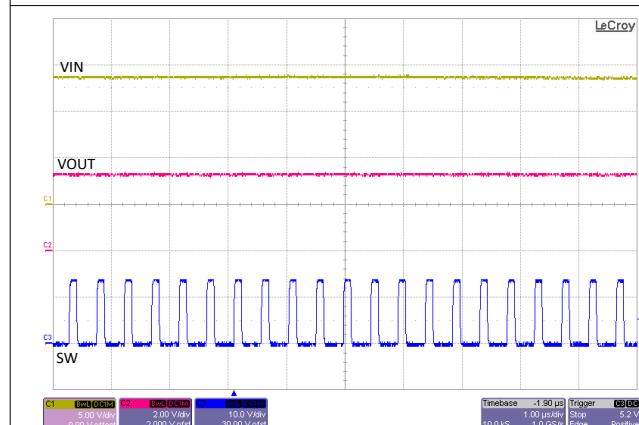


图 8-11. SW 节点, 12VIN, 3.3VOUT, 2.2MHz, 2A 负载电流

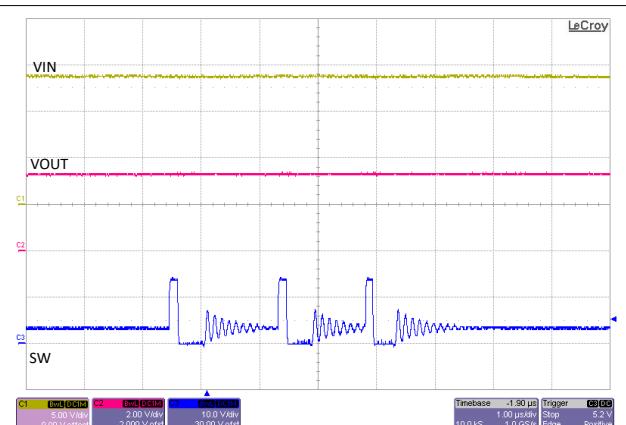


图 8-12. SW 节点, 12VIN, 3.3VOUT, 2.2MHz, 0A 负载电流

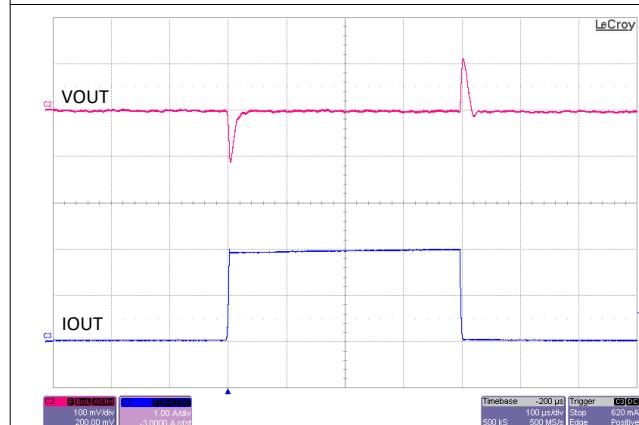


图 8-13. 负载瞬态, 12VIN, 3.3VOUT, 2.2MHz (FPWM), 0A 至 2A, 1A/μs, COUT = 两个 22 μF

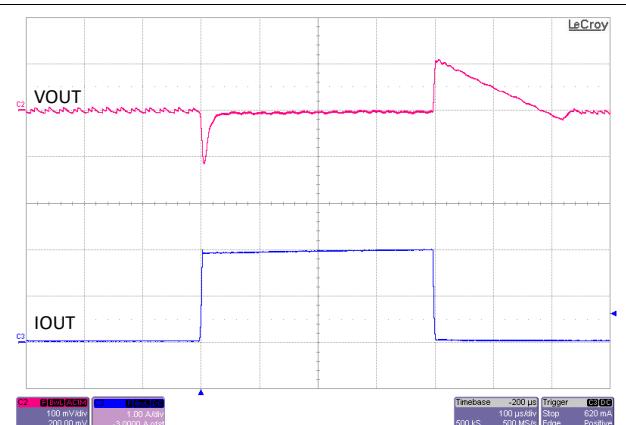


图 8-14. 负载瞬态, 12VIN, 3.3VOUT, 2.2MHz (自动), 0A 至 2A, 1A/μs, COUT = 两个 22 μF

8.2.3 应用曲线 (续)

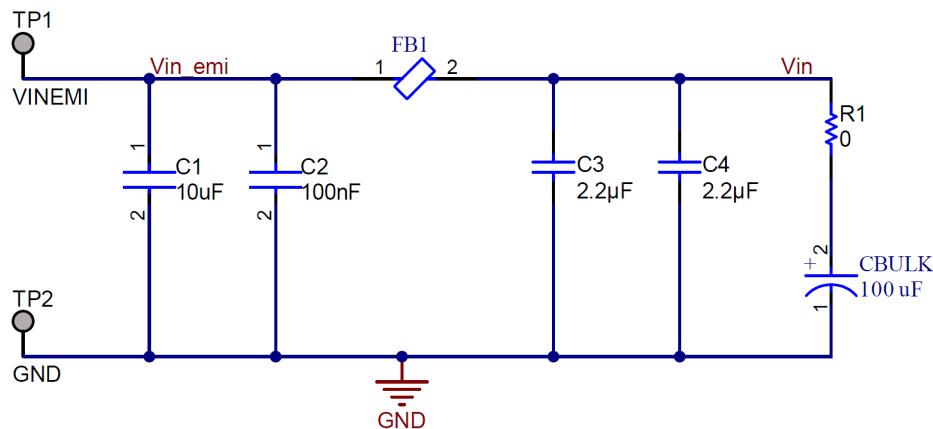
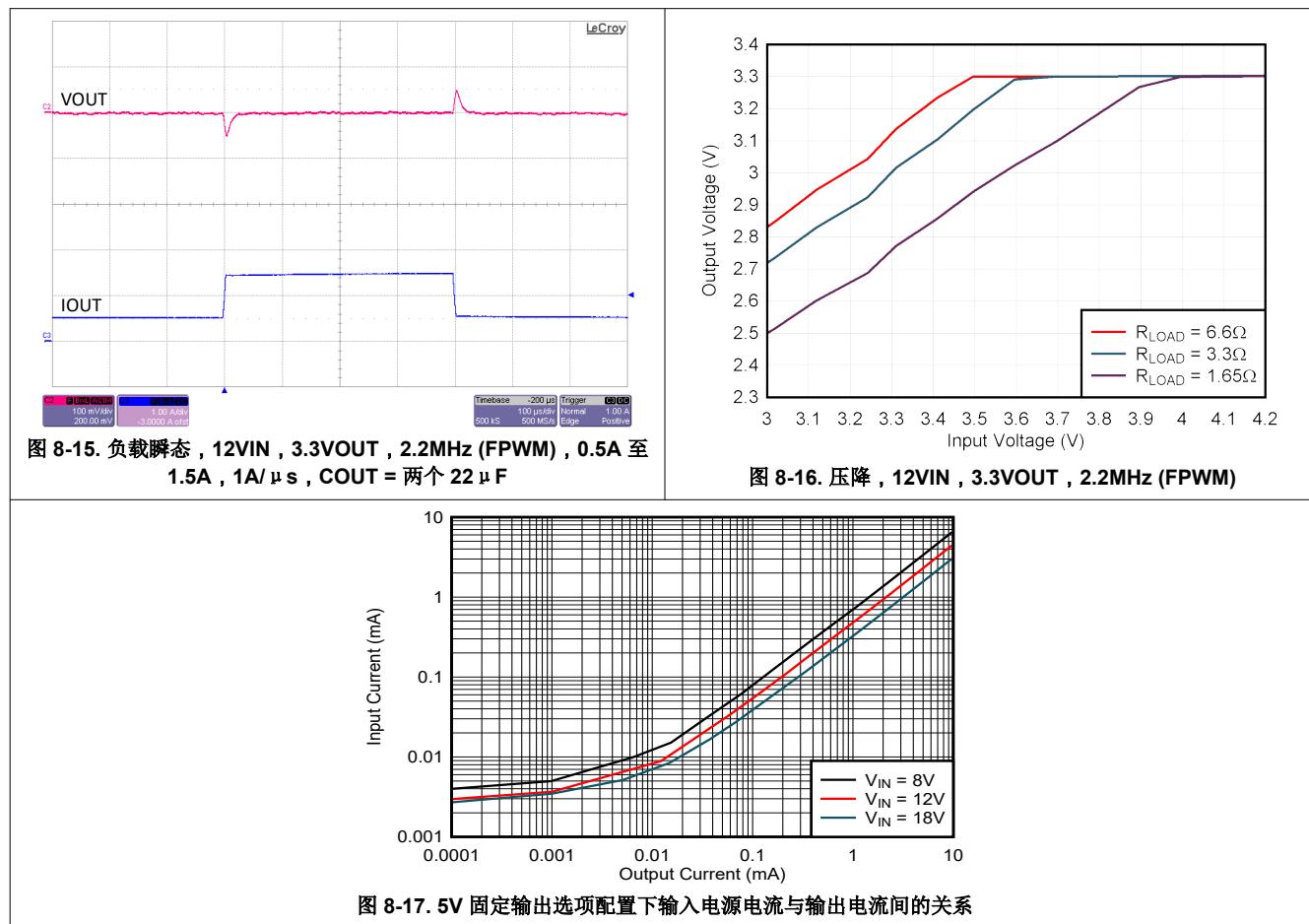


图 8-18. 典型输入 EMI 滤波器

8.3 最佳设计实践

- 请勿超出 **绝对最大额定值**。
- 请勿超出 **建议运行条件**。
- 请勿超出 **ESD 等级**。
- 请勿使 **EN** 输入悬空。
- 不要让输出电压超过输入电压，也不要低于地电平。
- 在将设计投入生产之前，请遵循此数据表中的所有指南和建议。TI 应用工程师可随时提供设计和 PCB 布局方面的专业意见，助力项目取得成功。

8.4 电源相关建议

TPSM336xx-Q1 降压模块可在 3V 至 36V 的宽输入电压范围内运行。输入电源的特性必须符合本数据表中的 **绝对最大额定值** 和 **建议工作条件**。此外，输入电源必须能够向负载稳压器电路提供所需的输入电流。可以使用 **方程式 10** 来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (10)$$

其中

η = 效率

如果该模块通过长导线或具有大阻抗的 PCB 布线连接到输入电源，则需确保实现稳定的性能。输入电缆的寄生电感和电阻可能会对该模块的运行造成不良影响。更具体地说，寄生电感与低 ESR 陶瓷输入电容器组合形成一个欠阻尼谐振电路，这有可能在每次输入电源打开和关闭时导致不稳定和/或电压瞬变。寄生电阻会在负载瞬变期间导致输入电压下降。如果该模块的工作电压接近最小输入电压，此下降可能导致错误的 UVLO 故障触发和系统复位。

若要解决此类问题，最佳做法是缩短输入电源与该模块之间的距离，并将电解输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路，并减少输入端的任何过冲或下冲。47 μ F 至 100 μ F 范围内的电容值通常足以提供输入并联抑制，并有助于在大负载瞬变期间保持输入电压稳定。0.1 Ω 至 0.4 Ω 的典型 ESR 可为大多数输入电路配置提供足够的阻尼。

8.5 布局

任何开关电源的性能都取决于 PCB 布局，同样也取决于元件选型。用户可根据下面的指南设计一个 PCB，实现出色的电源转换性能、理想的热性能，并大幅减小不必要的 EMI。

8.5.1 布局指南

任何直流/直流模块的 PCB 布局对于实现设计的理想性能而言都至关重要。PCB 布局不良可能会破坏原本良好的原理图设计的运行效果。即使模块正确调节，PCB 布局不良也意味着稳健的设计无法大规模生产。此外，稳压器的 EMI 性能在很大程度上取决于 PCB 布局。在降压转换器模块中，最关键的 PCB 功能是由一个或多个输入电容器和电源地形成的环路，如图 8-19 所示。该环路承载大瞬态电流，在布线电感的作用下可能产生大瞬态电压。这些不必要的瞬态电压会破坏电源模块的正常运行。由于这种干扰，该环路中的布线必须宽且短，并且环路面积必须尽可能小以降低寄生电感。**布局示例** 显示了针对 TPSM336xx-Q1 关键元件的建议布局。

- 将输入电容器尽可能靠近 **VIN** 和 **GND** 端子放置。VIN 和 GND 引脚相邻，简化了输入电容的放置。
- 在靠近 **VCC** 引脚的位置放置一个 **VCC** 旁路电容器。该电容器必须靠近器件放置，并使用短而宽的布线连接到 **VCC** 和 **GND** 引脚。
- 将反馈分压器尽可能靠近器件的 **FB** 引脚放置。将 **R_{FBB}**、**R_{FBT}** 和 **C_{FF}**（如果使用）在物理上靠近器件放置。与 **FB** 和 **GND** 的连接必须短且靠近器件上的这些引脚。到 **V_{OUT}** 的连接可能会更长一些。但是，不得将这一条较长的布线布置在任何可能电容耦合到稳压器反馈路径的噪声源（例如 **SW** 节点）附近。
- 至少将其中一个中间层作为接地层。该层充当噪声屏蔽层和散热路径。

5. 为 **VIN**、**VOUT** 和 **GND** 提供宽路径。使这些路径尽可能宽和直接可减少电源模块输入或输出路径上的任何电压降，并更大限度地提高效率。
6. 提供足够大的 **PCB** 面积，以实现适当的散热。必须使铜面积足够大，以确保实现与最大负载电流和环境温度相称的低 $R_{\theta JA}$ 。PCB 顶层和底层必须采用 2 盎司铜，且不得小于 1 盎司。如果 PCB 设计使用多个铜层（建议），这些散热过孔也可以连接到内层散热接地层。
7. 用多个过孔将电源平面连接至内层。
8. 请参阅 [TPSM33620-Q1 EMI 工程电路板的 EMI 报告应用手册](#)，了解 EMI 关键应用和布局指南。

有关其他重要指南，请参阅以下 **PCB** 布局资源：

- [开关电源布局指南应用手册](#)
- [Simple Switcher PCB 布局指南应用手册](#)
- [构建电源之布局注意事项研讨会](#)

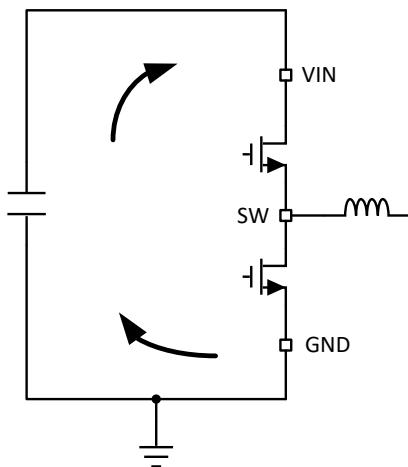


图 8-19. 具有快速边沿的电流环路

8.5.1.1 接地及散热注意事项

TI 建议使用一个中间层作为实心接地层。接地层既为敏感电路和布线提供屏蔽功能，也为控制电流提供静态基准位。使用紧挨旁路电容器的过孔，将 **GND** 引脚连接到接地层。将 **GND**、**VIN** 和 **SW** 布线限制在接地层一侧。接地层另一侧的噪声要少得多，用于敏感的布线。

TI 建议在 **GND** 引脚附近留出充足的覆铜，以提供充分的器件散热。有关布局示例，请参阅图 8-20。系统接地层、顶层和底层的覆铜越厚，越利于散热。使用四层电路板，四层的铜厚（从顶层开始）依次为：

1. 2oz
2. 1oz
3. 1oz
4. 2oz

具有足够铜厚度和适当布局布线的四层电路板可实现低电流传导阻抗、适当的屏蔽和较低的热阻。

8.5.2 布局示例

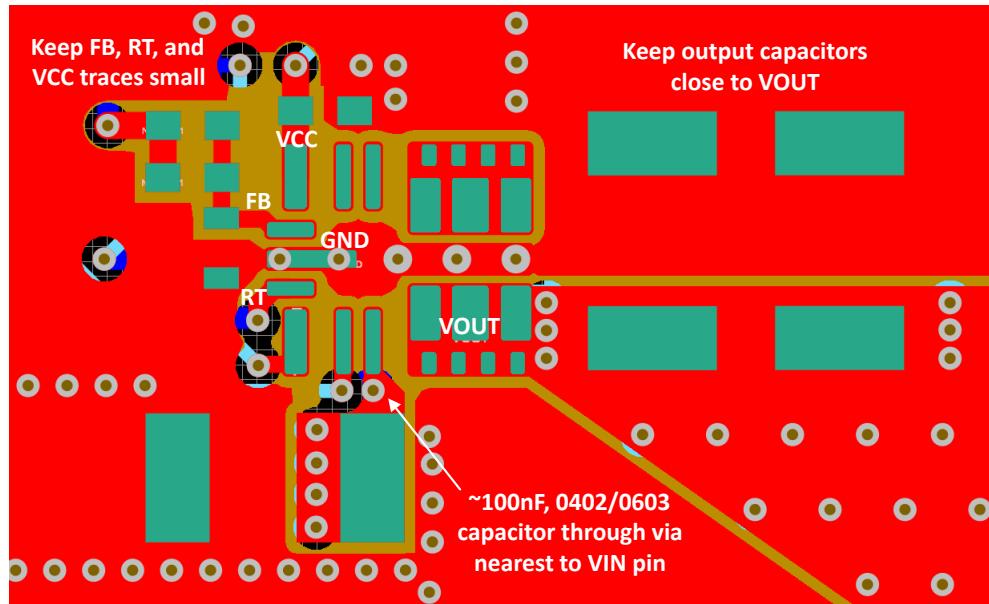


图 8-20. 顶层示例布局

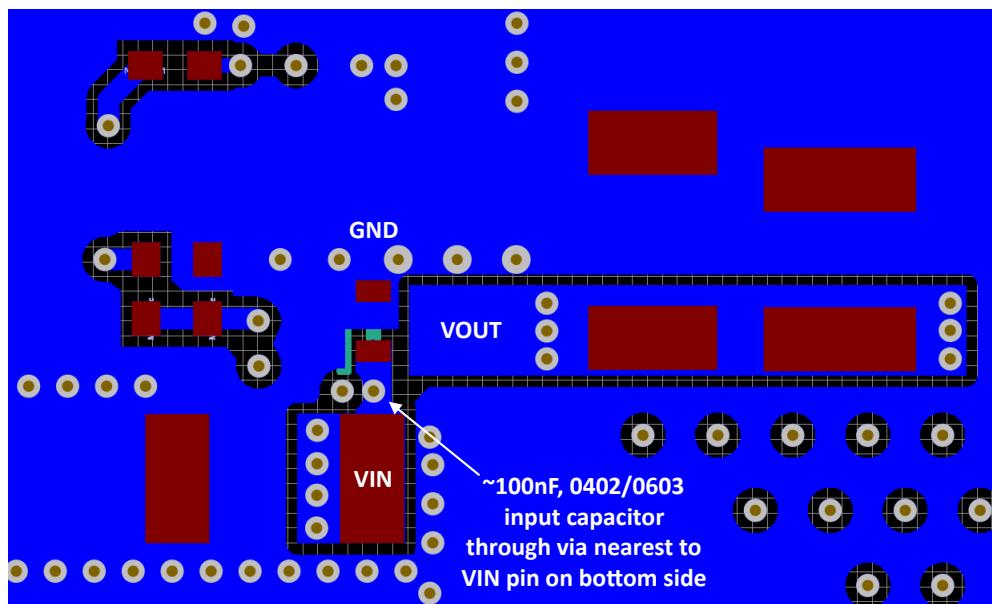


图 8-21. 底层示例布局

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.1.2 开发支持

9.1.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#)，使用 TPSM336xx-Q1 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先输入输入电压 (VIN)、输出电压 (VOUT) 和输出电流 (IOUT) 要求。
2. 使用优化器表盘优化该设计的关键参数，如效率、占用空间和成本
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

9.1.3 器件命名规则

图 9-1 展示了 TPSM336xx-Q1 的器件命名规则。有关每个变体的可用性，请参阅 [节 4](#)。如需了解其他选项的详细信息和供货情况，请联系 TI 销售代表或访问 TI 的 [E2E 支持论坛](#)；最低订购量适用。

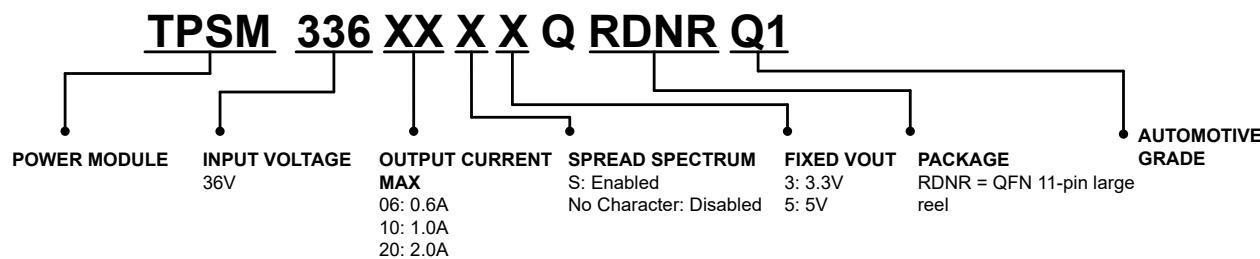


图 9-1. 器件命名规则

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，[热设计：学会洞察先机，不做事后诸葛](#)应用手册
- 德州仪器 (TI)，[外露焊盘封装实现理想热阻的电路板布局布线指南](#)应用手册
- 德州仪器 (TI)，[半导体和IC封装热指标](#)应用手册
- 德州仪器 (TI)，[PCB 热量计算器](#)设计资源
- 德州仪器 (TI)，[TPSM33620-Q1 EMI 工程电路板的 EMI 报告](#)应用手册
- 德州仪器 (TI)，[开关电源布局指南](#)应用手册
- 德州仪器 (TI)，[Simple Switcher PCB 布局指南](#)应用手册
- 德州仪器 (TI)，[构建电源之布局注意事项研讨会](#)

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#)是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

9.5 商标

HotRod™ and TI E2E™ are trademarks of Texas Instruments.

WEBENCH® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告

 静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (September 2025) to Revision D (November 2025)	Page
• 在标题中添加了 ZEN 1 措辞.....	0
• 将“专为超低 EMI 要求而设计”更改为“ZEN 1 开关技术”.....	1
• 添加了引用 ZEN 1 开关功能的句子.....	1

Changes from Revision B (July 2025) to Revision C (September 2025)	Page
• 删除了 TPSM33610-Q1 的产品预发布说明.....	1
• 在 器件比较表 中将所有器件的状态从“产品预发布”更改为“量产数据”.....	4

Changes from Revision A (June 2025) to Revision B (July 2025)	Page
• 删除了 TPSM33606-Q1 的产品预发布说明.....	1
• 删除了 器件比较表 中的 TPSM33606S5QRDNRQ1 产品预发布说明.....	4

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPSM33606S3QRDNRQ1	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 150	33606S3Q
TPSM33606S5QRDNRQ1	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 150	33606S5Q
TPSM33610S3QRDNRQ1	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 150	33610S3Q
TPSM33610S5QRDNRQ1	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 150	33610S5Q
TPSM336203QRDNRQ1	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 150	336203Q
TPSM33620S3QRDNRQ1	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 150	33620S3Q
TPSM33620S5QRDNRQ1	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 150	33620S5Q

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

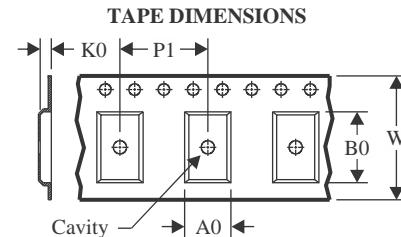
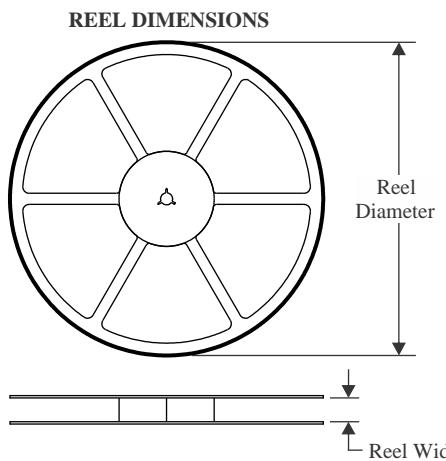
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

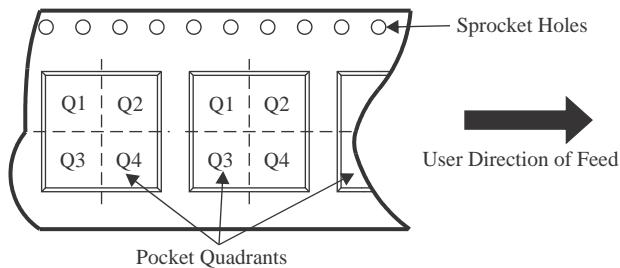
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

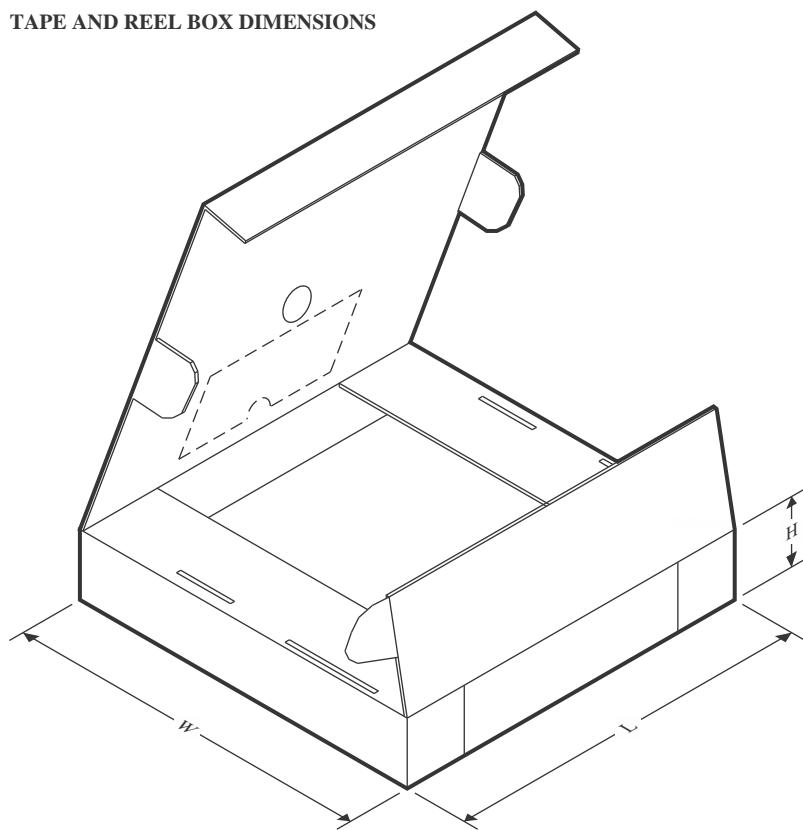
TAPE AND REEL INFORMATION


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPSM33606S3QRDNRQ1	QFN-FCMOD	RDN	11	3000	330.0	12.4	3.8	4.8	2.3	8.0	12.0	Q1
TPSM33606S5QRDNRQ1	QFN-FCMOD	RDN	11	3000	330.0	12.4	3.8	4.8	2.3	8.0	12.0	Q1
TPSM33610S3QRDNRQ1	QFN-FCMOD	RDN	11	3000	330.0	12.4	3.8	4.8	2.3	8.0	12.0	Q1
TPSM33610S5QRDNRQ1	QFN-FCMOD	RDN	11	3000	330.0	12.4	3.8	4.8	2.3	8.0	12.0	Q1
TPSM336203QRDNRQ1	QFN-FCMOD	RDN	11	3000	330.0	12.4	3.8	4.8	2.3	8.0	12.0	Q1
TPSM33620S3QRDNRQ1	QFN-FCMOD	RDN	11	3000	330.0	12.4	3.8	4.8	2.3	8.0	12.0	Q1
TPSM33620S5QRDNRQ1	QFN-FCMOD	RDN	11	3000	330.0	12.4	3.8	4.8	2.3	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPSM33606S3QRDNRQ1	QFN-FCMOD	RDN	11	3000	367.0	367.0	38.0
TPSM33606S5QRDNRQ1	QFN-FCMOD	RDN	11	3000	367.0	367.0	38.0
TPSM33610S3QRDNRQ1	QFN-FCMOD	RDN	11	3000	367.0	367.0	38.0
TPSM33610S5QRDNRQ1	QFN-FCMOD	RDN	11	3000	367.0	367.0	38.0
TPSM336203QRDNRQ1	QFN-FCMOD	RDN	11	3000	367.0	367.0	38.0
TPSM33620S3QRDNRQ1	QFN-FCMOD	RDN	11	3000	367.0	367.0	38.0
TPSM33620S5QRDNRQ1	QFN-FCMOD	RDN	11	3000	367.0	367.0	38.0

GENERIC PACKAGE VIEW

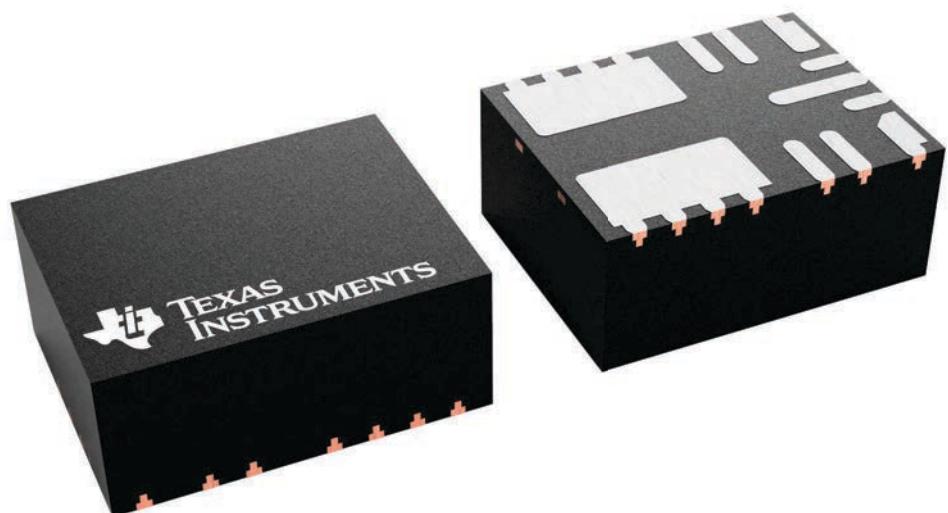
RDN 11

QFN-FCMOD - 2.1 mm max height

3.5 x 4.5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



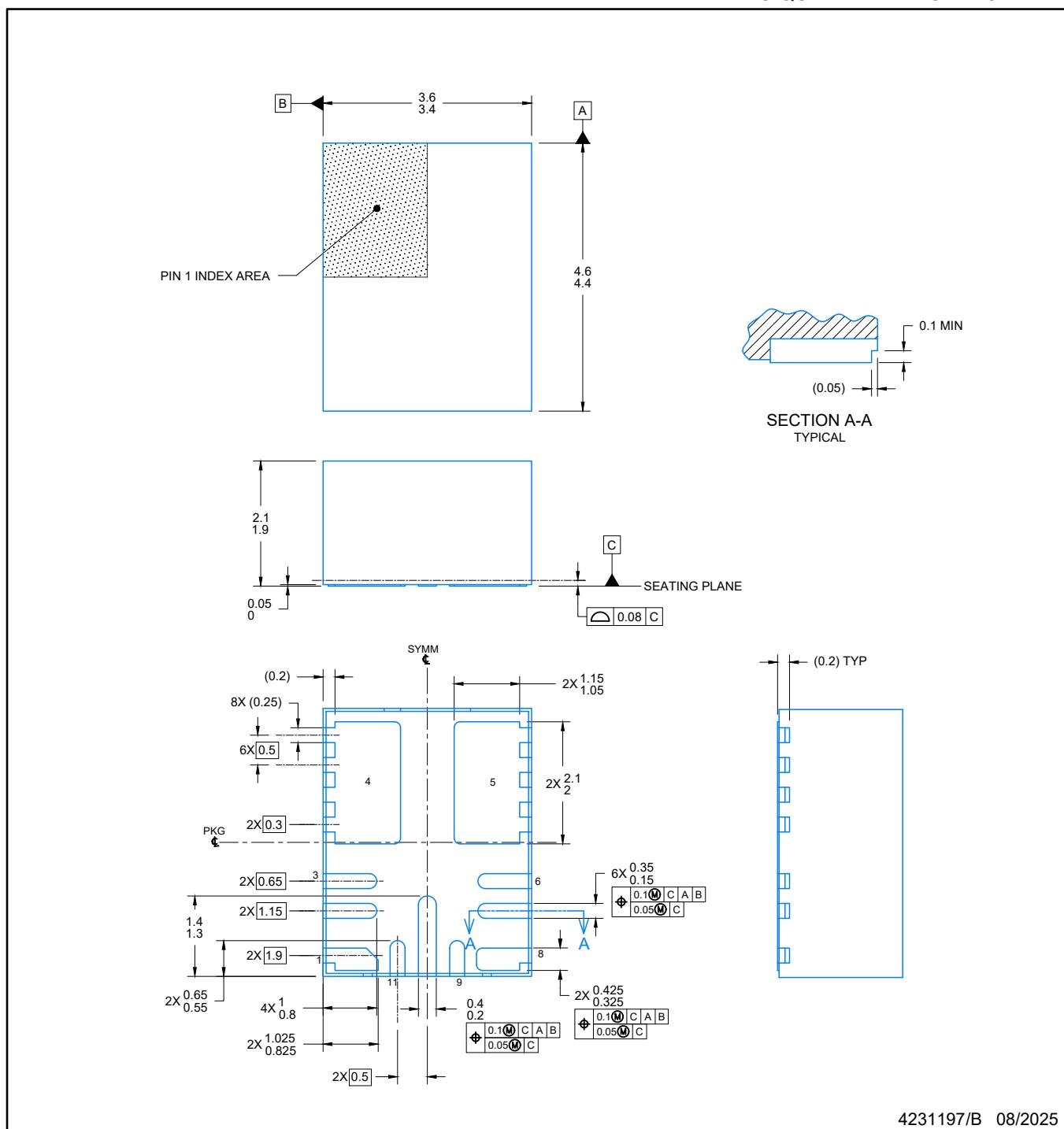
4231226/A

PACKAGE OUTLINE

RDN0011B

QFN-FCMOD - 2.1 mm max height

PLASTIC QUAD FLAT PACK- NO LEAD



4231197/B 08/2025

NOTES:

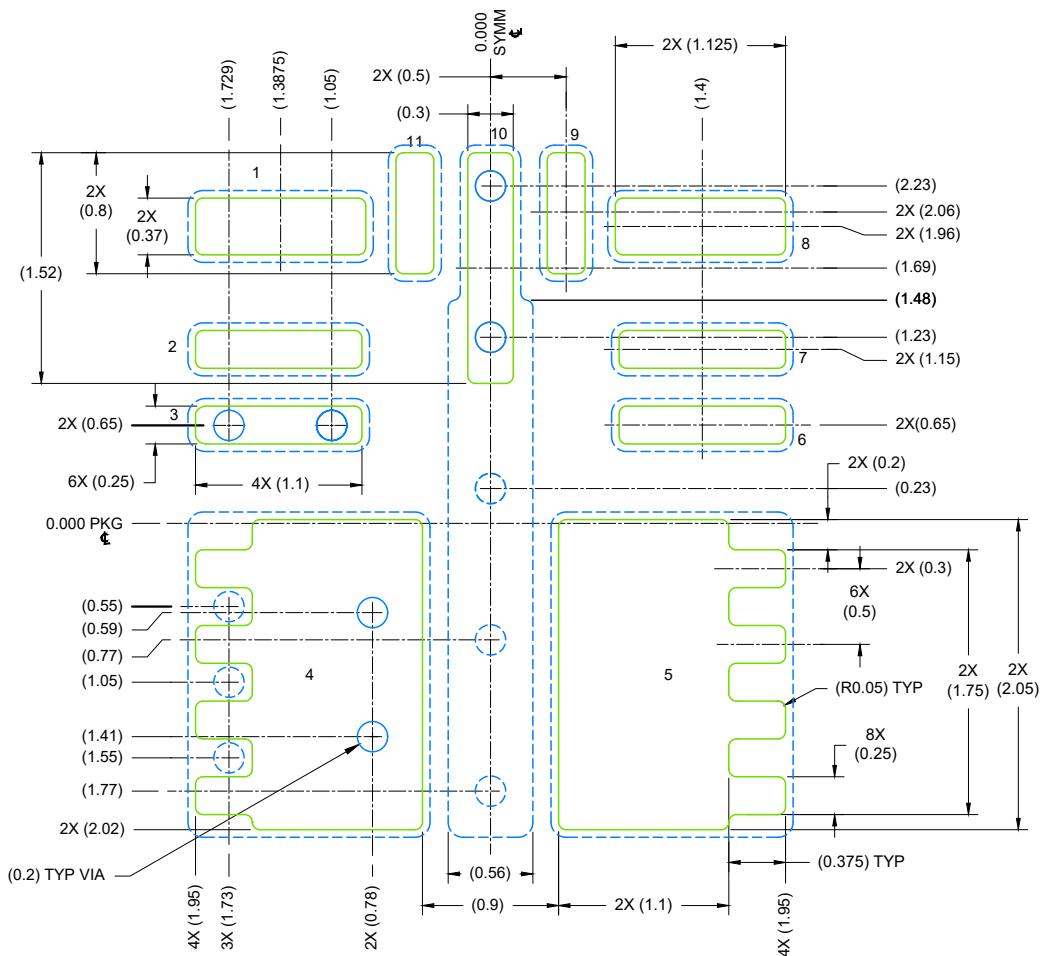
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

QFN-FCMOD - 2.1 mm max height

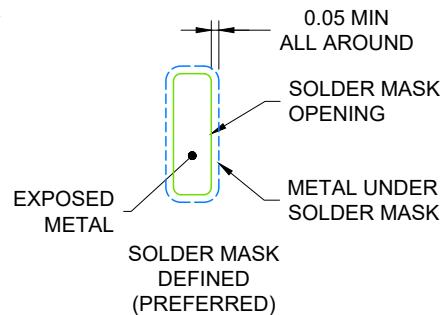
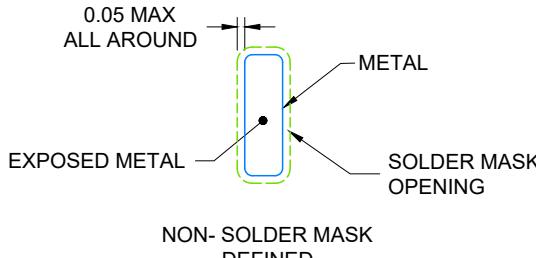
RDN0011B

PLASTIC QUAD FLAT PACK- NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

SCALE: 20X



SOLDER MASK DETAILS

4231197/B 08/2025

NOTES: (continued)

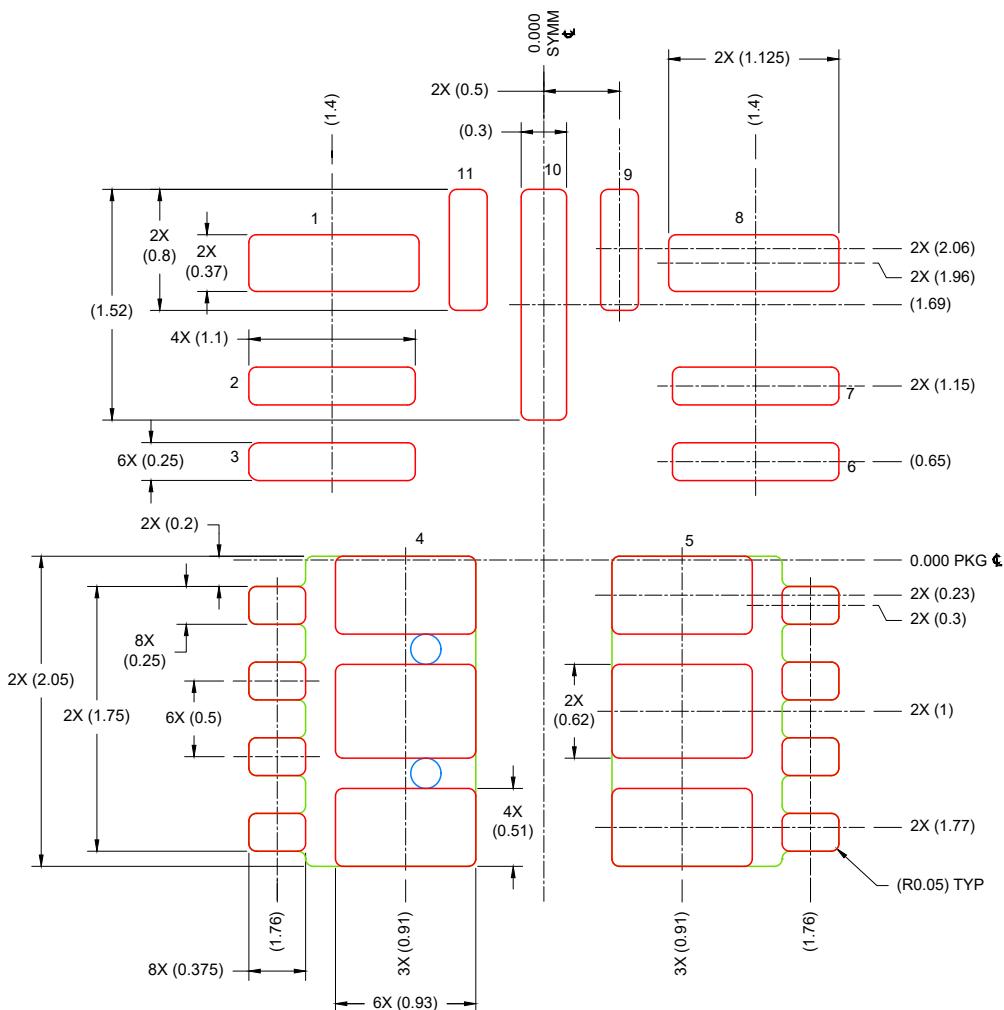
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
 5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

QFN-FCMOD - 2.1 mm max height

RDN0011B

PLASTIC QUAD FLAT PACK- NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

PIN 4 & 5:
72% SOLDER COVERAGE BY AREA
SCALE: 20X

4231197/B 08/2025

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月