

TPS99002S-Q1 系统管理和照明控制器

1 特性

- 符合汽车应用要求
- 具有符合 AEC-Q100 标准的下列特性：
 - 温度等级 2：-40°C 至 105°C 环境工作温度范围
 - 器件 HBM ESD 分类等级 2
 - 器件 CDM ESD 分类等级 C4B
- 功能安全质量管理型
 - 有助于使 ISO 26262 功能安全系统设计满足 ASIL-B 要求的文档
- 适用于 TI DLP® 产品的汽车系统管理器件：
 - 高级电源监控、排序和保护电路
 - 两个裸片温度监控器、MCU 外部看门狗计时器、时钟频率监控器
 - 系统过亮检测
 - 具有奇偶校验、校验和密码寄存器保护的 SPI 端口
 - 另一个用于独立系统监控的 SPI 端口
- 片上 DMD 镜像电压稳压器
 - 可生成 +18V、+10V 和 -14V DMD 控制电压
- 可实现超过 5000:1 的调光范围并具有高位深度和白平衡的高动态范围调光和颜色控制：
 - 两个具有宽动态范围并支持多种光学设计的跨阻放大器 (TIA)
 - 每帧高达 63 个时间序列样本的 12 位 ADC
 - 适用于颜色和脉冲控制的 DAC 和比较器功能
 - 适用于 LED 和并联控制的 FET 驱动器

2 应用

- 宽视野和增强现实抬头显示 (HUD) 系统
- 数字仪表组、导航和信息娱乐系统挡风玻璃显示

3 说明

TPS99002S-Q1 系统管理和照明控制器是 DLP394xS-Q1 芯片组的一部分，其中还包含 DLPC23xS-Q1 DMD 显示控制器。该芯片组提供所有必要功能，以支持并超过抬头显示 (HUD) 应用的典型 5000:1 显示屏调光要求，其典型要求是 3 至 15,000 尼特的亮度范围和严格的色点控制。

集成式 DMD 高压稳压器电源可提供 DMD 镜像基准电压，满足严格容差的要求。电源序列发生器和监控器为整个芯片组的加电和断电事件提供可靠协同。

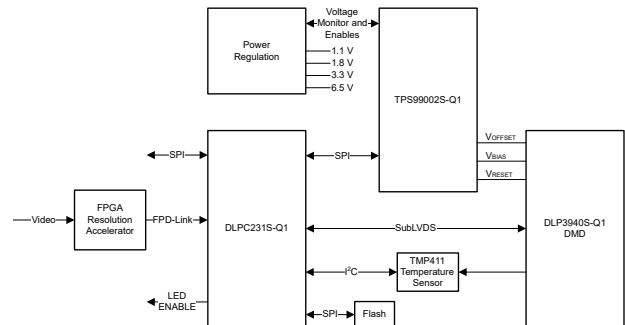
TPS99002S-Q1 照明控制器集成了一个 12 位 ADC、两个 DAC (12 位和 10 位) 以及两个高性能光电二极管信号调节和跨阻放大器 (TIA)，是照明控制系统的核心元件。该 ADC 能够自动对每个视频帧进行高达 63 次事件采样。

先进的系统状态监控电路可帮助实时了解显示子系统的运行情况，包括两个处理器看门狗电路、两个裸片温度监控器、用于过压和欠压检测的综合电源监控、在 SPI 总线事务上通过字节级奇偶校验获得校验和以及密码寄存器保护、高亮监视器电路以及其他内置测试功能。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸
TPS99002S-Q1	HTQFP (100)	14.00mm × 14.00mm

(1) 如需更多信息，请参阅机械、封装和可订购信息附录。



典型的独立系统



内容

1 特性	1	6.1 概述.....	25
2 应用	1	6.2 功能方框图.....	26
3 说明	1	6.3 特性说明.....	27
4 引脚配置和功能	3	6.4 器件功能模式.....	51
5 规格	10	6.5 寄存器映射.....	53
5.1 绝对最大额定值.....	10	7 应用和实施	56
5.2 ESD 等级.....	10	7.1 应用信息.....	56
5.3 建议运行条件.....	11	7.2 典型应用.....	56
5.4 热性能信息.....	11	8 电源相关建议	65
5.5 电气特性 — 跨阻放大器参数.....	12	8.1 TPS99002S-Q1 电源架构.....	65
5.6 电气特性 — 数模转换器.....	14	8.2 TPS99002S-Q1 电源输出.....	65
5.7 电气特性 — 模数转换器.....	15	8.3 电源架构.....	65
5.8 电气特性 — FET 栅极驱动器.....	16	9 布局	69
5.9 电气特性 — 光电比较器.....	16	9.1 布局指南.....	69
5.10 电气特性 — 稳压器.....	17	10 器件和文档支持	74
5.11 电气特性 — 温度和电压监控器.....	18	10.1 器件支持.....	74
5.12 电气特性 — 电流消耗.....	19	10.2 接收文档更新通知.....	74
5.13 上电时序要求.....	20	10.3 支持资源.....	74
5.14 断电时序要求.....	21	10.4 商标.....	74
5.15 时序要求 — 序列发生器时钟.....	23	10.5 静电放电警告.....	74
5.16 时序要求 — 主机和诊断端口 SPI 接口.....	24	10.6 术语表.....	74
5.17 时序要求 — ADC 接口.....	25	11 修订历史记录	74
5.18 开关特性.....	25	12 机械、封装和可订购信息	75
6 详细说明	25		

4 引脚配置和功能

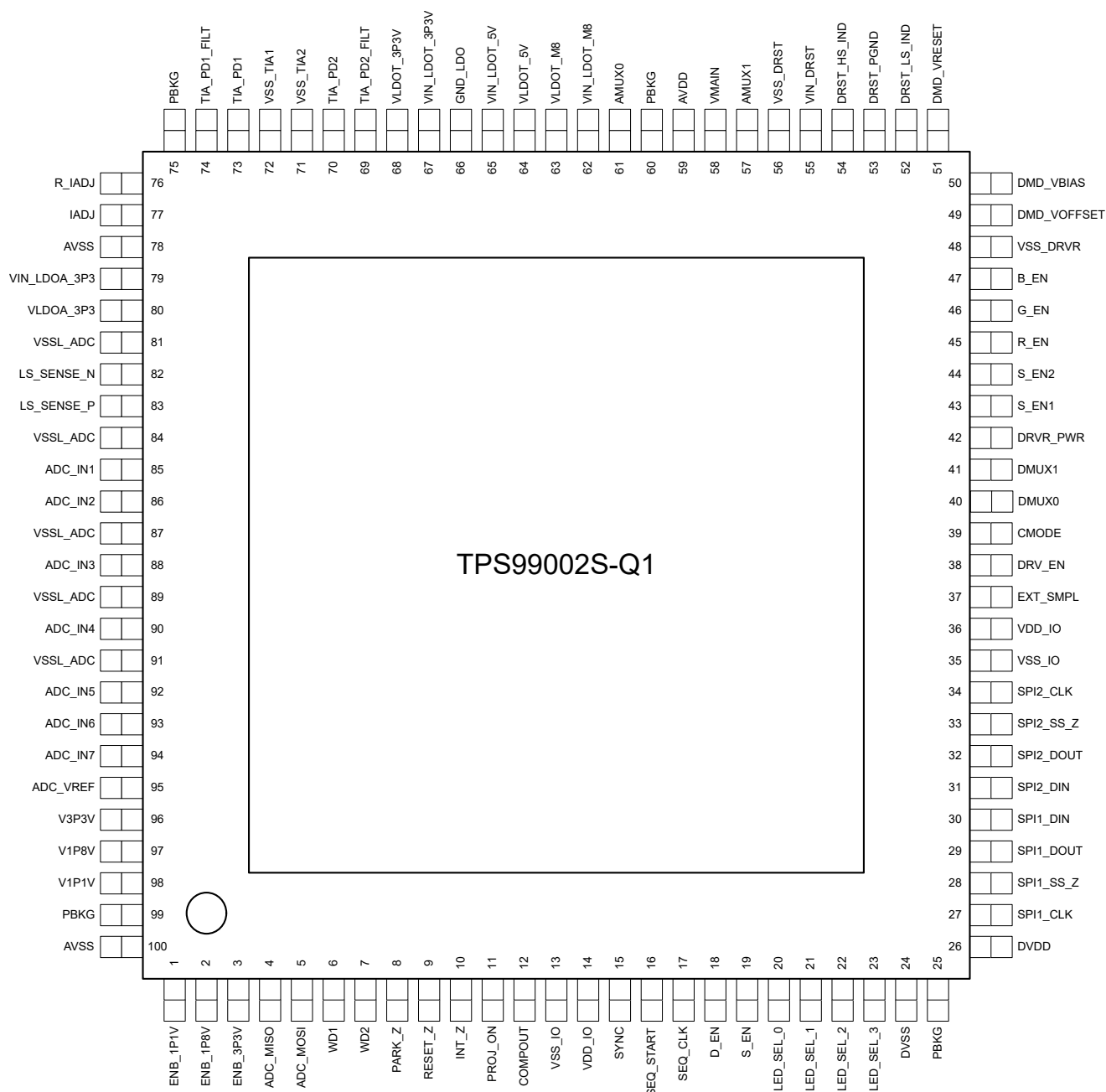


图 4-1. PZP 封装 100 引脚 HTQFP 顶视图

表 4-1. 引脚功能 — 初始化、时钟和诊断

引脚		类型	说明
编号	名称		
6	WD1	I	看门狗中断通道 1
7	WD2	I	看门狗中断通道 2
8	PARK_Z	O	DMD 微镜归位信号 (低电平有效)
9	RESET_Z	O	将输出重置到 DLPC23xS-Q1。TPS99002S-Q1 受控。
10	INT_Z	O	输出到 DLPC23xS-Q1 的中断信号 (开漏)。建议上拉至 DLPC23xS-Q1 3.3V 电源轨，该电源轨由 TPS99002S-Q1 的 ENB_3P3V 信号控制。
11	PROJ_ON	I	用于启用/禁用 IC 和 DLP 投影仪的输入信号
16	SEQ_START	I	PWM 影子锁存控制；指示序列启动
17	SEQ_CLK	I	序列发生器时钟
40	DMUX0	O	数字测试点输出
41	DMUX1	O	数字测试点输出
57	AMUX1	O	模拟测试多路复用输出 1
61	AMUX0	O	模拟测试多路复用输出 0

表 4-2. 引脚功能 — 电源和接地

引脚		类型	说明
编号	名称		
13、35	VSS_IO	GND	数字 IO 接口的接地连接
14、36	VDD_IO	POWER	IO 电源轨 3.3V 电源输入
24	DVSS	GND	数字内核接地回路
25、60、75、99	PBKG	GND	基板绑定和 ESD 接地回路
26	DVDD	POWER	数字内核电源的 3.3V 电源输入
42	DRVR_PWR	POWER	FET 驱动器电源的 6V 或 3.3V 电源输入。S_EN1、S_EN2、R_EN、G_EN 和 B_EN 的电源输出
48	VSS_DRVR	GND	FET 驱动电源接地端
49	DMD_VOFFSET	POWER	VOFFSET 输出轨。将一个 1 μ F 陶瓷电容器接地
50	DMD_VBIAS	POWER	VBIAS 输出轨。将一个 0.47 μ F 陶瓷电容器接地
51	DMD_VRESET	POWER	VRESET 输出轨。将一个 1 μ F 陶瓷电容器接地。通过外部二极管连接到 DRST_HS_IND。将二极管的阳极连接到 DMD_VRESET。
53	DRST_PGND	GND	DMD 电源的电源接地端。连接地平面
55	VIN_DRST	POWER	DMD 电源的 6V 输入
56	VSS_DRST	GND	DMD 电源接地端
59	AVDD	POWER	模拟电路的 3.3V 电源输入
63	VLDOT_M8	POWER	TIA 专用接口 -8V LDO 输出
64	VLDOT_5V	POWER	5V TIA LDO 滤波器电容接口
65	VIN_LDOT_5V	POWER	5V TIA LDO 6V 电源
66	GND_LDO	GND	LDO 的电源接地回路
67	VIN_LDOT_3P3V	POWER	3.3V TIA LDO 6V 电源
68	VLDOT_3P3V	POWER	3.3V TIA LDO 滤波器电容接口
71	VSS_TIA2	GND	TIA2 专用接地
72	VSS_TIA1	GND	TIA1 专用接地
78、100	AVSS	GND	模拟接地
79	VIN_LDOA_3P3	POWER	ADC 专用接口 3.3V LDO 电源 6V 电源输入
80	VLDOA_3P3	POWER	ADC 专用接口 3.3V LDO 滤波器电容输出端
81、84、87、89、91	VSSL_ADC	GND	外部 ADC 通道键合线和引线框隔离接地
95	ADC_VREF	POWER	ADC 参考电压输出

表 4-3. 引脚功能 — 电源管理

引脚		类型	说明
编号	名称		
1	ENB_1P1V	O	外部 1.1V 降压启用。3.3V 输出
2	ENB_1P8V	O	外部 1.8V 降压启用。3.3V 输出
3	ENB_3P3V	O	外部 3.3V 降压启用。3.3V 输出
52	DRST_LS_IND	ANA	DMD 电源电感器 (10 μ H) 的连接。将 330pF 50V 电容器接地。建议 X7R
54	DRST_HS_IND	ANA	DMD 电源电感器 (10 μ H) 的连接
58	VMAIN	I	主中间电压监测输入。使用外部电阻分压器设置欠压监测的电压输入。
62	VIN_LD0T_M8	O	专用 TIA 接口 -8V LDO 外部调节 FET 驱动信号
96	V3P3V	I	外部 3.3V 降压电压监测输入
97	V1P8V	I	外部 1.8V 降压电压监测输入
98	V1P1V	I	外部 1.1V 降压电压监测输入

表 4-4. 引脚功能 — 照明控制

引脚		类型	说明
编号	名称		
12	COMPOUT	O	光电二极管 (PD) 接口高速比较器输出
15	SYNC	O	外部 LED 降压驱动器同步选通输出
18	D_EN	I	LED 接口；降压高侧 FET 驱动器启用
19	S_EN	I	LED 旁路并联支路选通输入
20	LED_SEL_0	I	LED 使能选通 0 输入
21	LED_SEL_1	I	LED 使能选通 1 输入
22	LED_SEL_2	I	LED 使能选通 2 输入
23	LED_SEL_3	I	LED 使能选通 3 输入
37	EXT_SMPL	I	保留。接地
38	DRV_EN	O	LM3409 的驱动使能
39	CMODE	O	电容器选择输出 (在 CM 模式下可选用更小容值电容, 降低过冲或欠冲)。开漏。
43	S_EN1	O	低阻并联支路 NFET 驱动使能【高电平表示分流功能激活】
44	S_EN2	O	高阻并联支路 NFET 驱动使能【高电平表示分流功能有效】
45	R_EN	O	红色通道选择。驱动低侧 NFET。
46	G_EN	O	绿色通道选择。驱动低侧 NFET。
47	B_EN	O	蓝色通道选择。驱动低侧 NFET。
69	TIA_PD2_FILT	O	TIA2 外部滤波电容器 — 低带宽采样
70	TIA_PD2	I	TIA2 光电二极管阴极驱动器
73	TIA_PD1	I	TIA1 光电二极管阴极驱动器
74	TIA_PD1_FILT	O	TIA1 外部滤波电容器 — 低带宽采样
76	R_IADJ	ANA	用于 IADJ 电压电流转换的外接电阻端
77	IADJ	ANA	用于调节外部 LED 控制器驱动电流设定值的电流输出端

表 4-5. 引脚功能 — 串行外设接口

引脚		类型	说明
编号	名称		
27	SPI1_CLK	I	SPI 控制接口 (DLPC23xS-Q1 为主器件 , TPS99002S-Q1 为从器件) , 时钟输入
28	SPI1_SS_Z	I	SPI 控制接口 (DLPC23xS-Q1 为主器件 , TPS99002S-Q1 为从器件) , 片选 (低电平有效)
29	SPI1_DOUT	O	SPI 控制接口 (DLPC23xS-Q1 为主器件 , TPS99002S-Q1 为从器件) , 发送数据输出
30	SPI1_DIN	I	SPI 控制接口 (DLPC23xS-Q1 为主器件 , TPS99002S-Q1 为从器件) , 接收数据输入
31	SPI2_DIN	I	SPI 诊断端口 (从器件) , 接收数据输入。用于只读监控
32	SPI2_DOUT	O	SPI 诊断端口 (从设备) , 发送数据输出。用于只读监控
33	SPI2_SS_Z	I	SPI 诊断端口 (从设备) , 片选 (低电平有效) 。用于只读监控
34	SPI2_CLK	I	SPI 诊断端口 (从器件) , 时钟输入。用于只读监控

表 4-6. 引脚功能 — 模数转换器

引脚		类型	说明
编号	名称		
4	ADC_MISO	O	ADC 2 线接口 — 数据输出 DLPC23xS-Q1 为主器件，TPS99002S-Q1 为从器件。
5	ADC_MOSI	I	ADC 2 线接口 — 数据输入 DLPC23xS-Q1 为主器件，TPS99002S-Q1 为从器件。
82	LS_SENSE_N	I	低侧电流检测 ADC 负输入，请参阅表 6-2
83	LS_SENSE_P	I	低侧电流检测 ADC 正输入，请参阅表 6-2
85	ADC_IN1	I	外部 ADC 通道 1，请参阅表 6-2
86	ADC_IN2	I	外部 ADC 通道 2，请参阅表 6-2
88	ADC_IN3	I	外部 ADC 通道 3，请参阅表 6-2
90	ADC_IN4	I	外部 ADC 通道 4，请参阅表 6-2
92	ADC_IN5	I	外部 ADC 通道 5，请参阅表 6-2
93	ADC_IN6	I	外部 ADC 通道 6，请参阅表 6-2
94	ADC_IN7	I	外部 ADC 通道 7，请参阅表 6-2

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
输入电压	VDD_IO 至 VSS_IO	-0.3	4	V
	DVDD 至 DVSS	-0.3	4	
	AVDD 至 DVSS	-0.3	4	
	所有“VSS”到其他“VSS”（接地）	-0.1	0.1	
	所有数字输入信号都接地（WD1、WD2、ADC_MOSI、PROJ_ON、SEQ_START、SEQ_CLK、SPI1_CLK、SPI1_DIN、SPI1_SS、SPI2_DIN、SPI2_CLK、SPI2_SS、EXT_SMPL）	-0.3	3.6	
	DRVR_PWR 至接地	-0.3	7.5	
	VIN_LDO_5V	-0.3	7.5	
	V3P3V 至接地	-0.3	5	
	V1P8V 至接地	-0.3	5	
	V1P1V 至接地	-0.3	5	
	VIN_LDOA_3P3 至接地	-0.3	7.5	
	VIN_LDOT_3P3 至接地	-0.3	7.5	
	ADC_IN(7:1) 至接地	-0.3	3.6	
	LS_SENSE_N 和 LS_SENSE_P 至接地	-0.3	3.6	
	IADJ 至接地	-0.3	18	
	R_IADJ 至接地	-0.3	5	
	VIN_LDOT_M8 至接地	-18	0.3	
	DRST_LS_IND 至 DRST_PGND	-0.3	27	
	VIN_DRST 至接地	-0.3	7.5	
	VMAIN	-0.3	7.5	
输出	INT_Z	-0.3	7.5	V
工作结温, T_J		-40	130	°C
贮存温度, T_{stg}		-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 标准 ⁽¹⁾	±2000	V
	充电设备模型 (CDM), 符合 AEC Q100-011 标准	±500	
	转角引脚	±750	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
温度					
T_A	工作环境温度 ⁽¹⁾	-40		105	°C
T_J	工作结温	-40		125	°C
电压					
VDD_IO	IO 3.3V 电压电源	3	3.3	3.6	V
DVDD	数字 3.3V 电源	3	3.3	3.6	V
AVDD	模拟 3.3V 电源	3	3.3	3.6	V
ADC	ADC(7:1) 输入	0.1		1.6	V
VIN_DRST	DMD 复位稳压器输入	5.5	6	7	V
VIN_LDOT_5V	5V TIA LDO 的电源输入	5.5	6	7	V
VIN_LDOA_3P3V	3.3V ADC LDO 的电源输入	5.5	6	7	V
VIN_LDOT_3P3V	3.3V TIA LDO 的电源输入	5.5	6	7	V
DRV_R_PWR	栅极驱动器电源	3	6	7	V

(1) 环境温度范围 - 40°C 至 105°C，自然风冷，符合 AEC Q100 2 级标准。

5.4 热性能信息

热指标 ^{(1) (2)}		TPS99002S-Q1	单位
		PZP (HTQFP)	
		100 引脚	
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	6.9	°C/W
$R_{\theta JB}$	结至电路板热阻	8.3	°C/W
Ψ_{JT}	结至顶部特征参数	0.1	°C/W
Ψ_{JB}	结至电路板特征参数	8.2	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	0.4	°C/W

- (1) 有关新旧热性能指标的更多信息，请参阅半导体和 IC 封装热指标应用报告 (SPRA953)。
(2) 工作环境温度取决于系统热设计。在整个环境温度条件下，工作结温不能超过其规定范围。

5.5 电气特性 — 跨阻放大器参数

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
TIA1 和 TIA2						
I _{IN_TOT}	TIA1 和 TIA2 合并输入电流		0		7 ⁽³⁾	mA
跨阻放大器 #1 (TIA1)						
I _{IN}	TIA 输入电流	RGB 修整系数 ≤ 0.5x ⁽¹⁾	0	0.6	4.8	mA
C _{IN}	总输入电容 ⁽²⁾	电路板、连接器、光电二极管和电缆的允许输入电容	10	50	140	pF
TRIM _{RGB}	RGB 修整，常规通量系统		0.2	0.5	1	V/V
GAINTOL _{ABS}	TIA 增益容差 (绝对)	每个设置对指定增益目标的容差	-20%		20%	
GAINTOL _{REL}	TIA 增益容差 (相对)	相对于其他设置的比值		3%		
TIA1 压摆率						
TIA _{SLEW1}	低增益压摆率，以输出为基准	≤ 96kV/A 增益	12			V/μs
TIA _{SLEW2}	高增益压摆率，以输出为基准	> 96kV/A 增益	5			V/μs
TIA _{DELAY}	TIA 焊盘至 COMPOUT 焊盘延迟，DM 最小值，下降沿	最大压摆率输入，20pF 负载，高于跳变点至少 100mV		40	64	ns
TIA _{DELAYCM}	TIA 焊盘至 COMPOUT 的延迟。CM	CM 最大电流			100	ns
TIA1 有效增益						
	增益设置为 0	修整系数设为 1.0	0.6	0.75	0.9	kV/A
	增益设置为 1	修整系数设为 1.0	1.2	1.5	1.8	kV/A
	增益设置为 2	修整系数设为 1.0	2.4	3	3.6	kV/A
	增益设置为 3	修整系数设为 1.0	4.8	6	7.2	kV/A
	增益设置为 4	修整系数设为 1.0	7.2	9	10.8	kV/A
	增益设置为 5	修整系数设为 1.0	9.6	12	14.4	kV/A
	增益设置为 6	修整系数设为 1.0	14.4	18	21.6	kV/A
	增益设置为 7	修整系数设为 1.0	19.2	24	28.8	kV/A
	增益设置为 8	修整系数设为 1.0	28.8	36	43.2	kV/A
	增益设置为 9	修整系数设为 1.0	38.4	48	57.6	kV/A
	增益设置为 10	修整系数设为 1.0	57.6	72	86.4	kV/A
	增益设置为 11	修整系数设为 1.0	76.8	96	115.2	kV/A
	增益设置为 12	修整系数设为 1.0	115.2	144	172.8	kV/A
	增益设置为 13	修整系数设为 1.0	230.4	288	345.6	kV/A

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
跨阻放大器 #2 (TIA2)						
I_{IN}	TIA 输入电流	RGB 修整系数 $\leq 0.5 \times$ ⁽¹⁾	0		4.8	mA
TRIM _{RGB}	RGB 修整，常规通量系统		0.2		1	V/V
TIA2 压摆率						
TIA2 _{SLEW}	压摆率，以输出为基准	所有增益	1			V/ μ s
TIA2 有效增益						
	增益设置为 0	修整系数设为 1.0	0.6	0.75	0.9	kV/A
	增益设置为 1	修整系数设为 1.0	1.2	1.5	1.8	kV/A
	增益设置为 2	修整系数设为 1.0	2.4	3	3.6	kV/A
	增益设置为 3	修整系数设为 1.0	4.8	6	7.2	kV/A
	增益设置为 4	修整系数设为 1.0	7.2	9	10.8	kV/A
	增益设置为 5	修整系数设为 1.0	9.6	12	14.4	kV/A
	增益设置为 6	修整系数设为 1.0	14.4	18	21.6	kV/A
	增益设置为 7	修整系数设为 1.0	19.2	24	28.8	kV/A
	增益设置为 8	修整系数设为 1.0	28.8	36	43.2	kV/A
	增益设置为 9	修整系数设为 1.0	38.4	48	57.6	kV/A
	增益设置为 10	修整系数设为 1.0	57.6	72	86.4	kV/A
	增益设置为 11	修整系数设为 1.0	76.8	96	115.2	kV/A
	增益设置为 12	修整系数设为 1.0	115.2	144	172.8	kV/A
	增益设置为 13	修整系数设为 1.0	230.4	288	345.6	kV/A

- (1) 最大输入电流随所选修整系数呈线性下降，修整系数为 1.0 倍时，最大输入电流降至 2.4mA。
 (2) 大容量负载可能会影响系统性能。
 (3) 对于 TIA 总电流需求超过 7mA 的应用，请联系 TI 以了解详细信息。

5.6 电气特性 — 数模转换器

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
光电反馈 12 位 DAC						
V _{OUTDAC Max}	输出范围最大值		1.96	2	2.04	V
V _{OUTDAC Min}	输出范围最小值		-0.1	0	0.1	V
t _{SET}	趋稳时间	满量程阶跃响应，精度达±2%	0		500	ns
INL	积分非线性		-3.5		3.5	LSB
DNL	微分非线性		-3.5		3.5	LSB
VOFF	失调误差		-100		100	mV
ZERO _{ERR}	零量程误差		-100		100	mV
GAIN _{ERR}	增益误差		-5		5	%V/code
FS _{ERR}	满量程误差		-2		2	%FSR
ZERO _{ERRDFT}	零量程误差漂移		-50	20	50	μV/°C
GAIN _{TEMP}	增益温度系数		-52	0	52	ppm FSR/°C
电流控制 10 位 DAC						
V _{OUTDAC Max}	输出范围最大值		1.96	2	2.04	V
V _{OUTDAC Min}	输出范围最小值		-0.1	0	0.1	V
t _{SET}	趋稳时间	满量程阶跃响应精度达±2%	0		1000	ns
INL	积分非线性		-2		2	LSB
DNL	微分非线性		-2		2	LSB
V _{OFF}	失调误差		-100		100	mV
ZERO _{ERR}	零量程误差		-100		100	mV
GAIN _{ERR}	增益误差		-5		5	%V/code
FS _{ERR}	满量程误差		-2		2	%FSR
ZERO _{ERRDFT}	零量程误差漂移		-50	20	50	μV/°C
GAIN _{TEMP}	增益温度系数		-52	0	52	ppm FSR/°C
过亮探测器 8 位 DAC						
V _{OUTDAC max}	输出范围最大值		1.95	2	2.05	V
V _{OUTDAC min}	输出范围最小值		-0.1	0	0.1	V
t _{OBDAC}	过亮 DAC 调整时间	从输入代码多路复用器输入变化到模拟输出 90/10 建立完成的时间			1000	μs
INL	积分非线性		-1		1	LSB
DNL	微分非线性		-0.5		0.5	LSB
V _{OFF}	失调误差		-100		100	mV
ZERO _{ERR}	零量程误差		-100		100	mV
GAIN _{ERR}	增益误差		-5		5	%V/code
FS _{ERR}	满量程误差		-3		3	%FSR
ZERO _{ERRDFT}	零量程误差漂移		-50	20	50	μV/°C
GAIN _{TEMP}	增益温度系数		-52	0	52	ppm FSR/°C

5.7 电气特性 — 模数转换器

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
12-BIT ADC⁽¹⁾						
V _{INPUT}	输入范围 ⁽²⁾		0.1		1.6	V
INL	积分非线性	在有效输入范围 V _{INPUT} 内	-4		4	LSB
DNL	差分非线性		-2.5		2.5	LSB
ENOB	有效位数		10	12		位
t _{SAMPLE}	采样保持电路采样周期		0.4	5.2	12.8	μs
t _{DELAY}	转换启动前的采样保持延迟时间		0.4		2.8	μs
t _{SHOLD}	采样保持电路保持周期			102.4	245	μs
t _{CONV}	转换周期			102.4		μs
V _{REF}	测量基准	ADC 参考电压加倍至 1.6V	0.784	0.8	0.816	V
V _{OFFS}	偏移		-20		20	LSB
	增益误差	"ADC_IN(7:1) 输入	2		2	%FSR

(1) 除非另有说明，否则 ADC 规格指的是 ADC 内核性能，且基于理想时钟与 IC 输入电源条件。

(2) 导致数值低于 256 的 ADC 编码无效

5.8 电气特性 — FET 栅极驱动器

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
LED 控制信号 FET 栅极驱动器						
Q _{SEN}	S_EN1/2 负载栅极电荷		12	16.5		nC
Z _{SEN}	S_EN1/2 上拉栅极驱动输出阻抗	3.3V 域 ⁽¹⁾	12.3			Ω
		6V 域 ⁽²⁾	10.7			Ω
Z _{SEN}	S_EN1/2 下拉栅极驱动输出阻抗	3.3V 域 ⁽¹⁾	4.85			Ω
		6V 域 ⁽²⁾	4.6			Ω
T _{SEN}	S_EN1/2 上拉转换时间	3.3V 域，最大总栅极电荷负载为 2.5nF ⁽¹⁾	49.5	66	82.5	ns
		6V 域，最大总栅极电荷负载为 2.5nF ⁽²⁾	45	60	75	ns
T _{SEN}	S_EN1/2 下拉转换时间	3.3V 域，最大总栅极电荷负载为 2.5nF ⁽¹⁾	20.25	27	33.75	ns
		6V 域，最大总栅极电荷负载为 2.5nF ⁽²⁾	18.75	25	31.25	ns
Z _{RGB}	RGB_EN 上拉输出阻抗	3.3V 域 ⁽¹⁾	50.8			Ω
		6V 域 ⁽²⁾	43.6			Ω
Z _{RGB}	RGB_EN 下拉输出阻抗	3.3V 域 ⁽¹⁾	4.85			Ω
		6V 域 ⁽²⁾	4.6			Ω
T _{RGB}	RGB_EN 上拉下降沿转换时间	3.3V 域，最大总栅极电荷负载为 2.5nF ⁽¹⁾	198.75	265	331.25	ns
		6V 域，最大总栅极电荷负载为 2.5nF ⁽²⁾	180	240	300	ns
T _{RGB}	RGB_EN 下拉下降沿转换时间	3.3V 域，最大总栅极电荷负载为 2.5nF ⁽¹⁾	20.25	27	33.75	ns
		6V 域，最大总栅极电荷负载为 2.5nF ⁽²⁾	18.75	25	31.25	ns

(1) DRV_R_PWR 电源电压范围：3V 至 3.6V。

(2) DRV_R_PWR 电源电压范围：5.5V 至 7.5V。

5.9 电气特性 — 光电比较器

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
光电反馈比较器					
V_{OFF}	失调电压	-10		10	mV
T_{HYST}	迟滞	10	20		mV

5.10 电气特性 — 稳压器

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
VOFFSET 稳压器						
V _{OUT}	输出电压	全负载工况	9.75	10	10.25	V
I _{OUT}	输出电流 ⁽²⁾		0.1 ⁽⁴⁾		16.3	mA
V _{PGTHRESHR}	电源正常阈值, V _{OUT} 上升			86%		
V _{PGTHRESHF}	电源正常阈值, V _{OUT} 下降			66%		
C _{OUT}	输出电容器 ⁽³⁾			1		μF
T _{DISC}	放电时间	C _{OUT} = 1 μF			260	μs
VBIAS 稳压器						
V _{OUT}	输出电压		17.5	18	18.5	V
I _{OUT}	输出电流 ⁽²⁾		0.1 ⁽⁴⁾		1.5	mA
V _{PGTHRESHR}	电源正常阈值, V _{OUT} 上升			86%		
V _{PGTHRESHF}	电源正常阈值, V _{OUT} 下降			66%		
C _{OUT}	输出电容器 ⁽³⁾			0.47		μF
T _{DISC}	放电时间	C _{OUT} = 0.47 μF			260	μs
VRESET 稳压器						
V _{OUT}	输出电压		-14.5	-14	-13.5	V
I _{OUT}	输出电流 ^{(1) (2)}		-17.6		-0.1 ⁽⁴⁾	mA
V _{PGTHRESHR}	电源正常阈值			80%		
C _{OUT}	输出电容器 ⁽³⁾			1		μF
T _{DISC}	放电时间	C _{OUT} = 1 μF			260	μs
-8V 光电二极管 LDO						
V _{IN}	输入电压			-10		V
V _{OUT}	输出电压	空载	-8.5	-8	-7.5	V
I _{OUT}	输出电流		-6			mA
V _{IRIPPLE}	输入纹波				100	mVpp

- (1) VRESET 电流同时为 DMD 与 -8V LDO 供电。
- (2) VOFFSET、VBIAS 和 VRESET 设计为仅为 DMD 和 -8V LDO 供电，不应连接到额外的负载。
- (3) 部分陶瓷电容的容值会随施加的直流电压与温度变化而大幅衰减。TI 建议使用 X7R 电介质电容器，以最大限度地降低电压偏置和温度变化导致的容值损耗。使用额定电压更高的器件和/或更大的封装尺寸还有助于最大限度地减少施加直流电压时的电容衰减。
- (4) 需要使用下拉电阻器来满足最低电流要求。

5.11 电气特性 — 温度和电压监控器

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
温度监控器					
TEMP _{WARN}	热警告阈值	结温	135		°C
TEMP _{EMRG}	热紧急阈值	结温	150		°C
1.1V 电源监控器					
V _{TRIPN}	负向跳变阈值	仅负向	0.95	0.98	1.01 V
V _{TRIPHYST}	迟滞	正向阈值，高于负向跳变电压的量	2%		
t _{GLITCH}	干扰抑制	2% 过驱动条件下的抗毛刺能力（无复位）	20	1000	μs
1.8V 电源监控器					
V _{TRIPN}	负向跳变阈值	仅负向	1.552	1.6	1.648 V
V _{TRIPHYST}	迟滞	正向阈值，高于负向跳变电压的量	2%		
t _{GLITCH}	干扰抑制	2% 过驱动条件下的抗毛刺能力（无复位）	20	1000	μs
3.3V 电源监控器					
V _{TRIPN}	负向跳变阈值	仅负向	2.852	2.93	3.03 V
V _{TRIPHYST}	迟滞	正向阈值，高于负向跳变电压的量	2%		
t _{GLITCH}	干扰抑制	2% 过驱动条件下的抗毛刺能力（无复位）	20	1000	μs
AVDD、DVDD、VDDIO 电源监控器					
V _{TRIPN}	负向跳变阈值	仅负向	2.74	2.86	2.98 V
V _{TRIPHYST}	迟滞	正向阈值，高于负向跳变电压的量	2%		
t _{GLITCH}	干扰抑制	2% 过驱动条件下的抗毛刺能力（无复位）	20	1000	μs
VMAIN 系统输入电源监控器					
V _{MAINTHRSH}	VMAIN Threshold	使用外部电阻分压器转换 VMAIN	1.2125	1.25	1.2875 V
t _{MAINGLITCH}	VMAIN 毛刺抑制时间	2% 过驱动条件下	20	1000	μs

5.12 电气特性 — 电流消耗

参数	测试条件	最小值	典型值 ⁽¹⁾	最大值 ⁽²⁾	单位
3.3V 电源引脚总电流：DVDD、VDD_IO 和 AVDD					
系统关闭	PROJ_ON 低电平		1.5	2	mA
系统开启	显示开启状态，两路 TIA 均未启用		3.5	4	mA
TIA #1	启用 TIA #1 产生的额外电流		1	1	mA
TIA #2	启用 TIA #2 产生的额外电流		1	1	mA
6V 电源引脚总电流：DRV_R_PWR、VIN_DRST、VIN_LD0T_5V、VIN_LD0T_3P3V 和 VIN_LD0A_3P3V					
系统关闭	PROJ_ON 低电平		1	2	mA
系统开启 ⁽³⁾	显示开启状态，两路 TIA 均未启用		98	119	mA
TIA #1	启用 TIA #1 产生的额外电流		20	25	mA
TIA #2	启用 TIA #2 产生的额外电流		20	25	mA

- (1) 在 25°C 和标称电压下进行的典型测量
- (2) 在 -40°C、25°C 和 105°C 处进行测量。3.3V 输入电压测试点为 3V、3.3V 和 3.6V。6V 输入电压测试点为 5.5V、6V 和 7V。本文给出上述所有工况下的最大电流消耗值。
- (3) 该数值为 DMD 供电轨输出本数据表对应章节所列最大电流时，流入 TPS99002S-Q1 芯片输入端的电流值。该数值由两部分叠加得出：一是 DMD 稳压器空载时的实测电流（典型值 3mA，最大值 56mA）；二是 DMD 稳压器输出最大电流时，6V 电源轨的预估电流消耗（63mA）。估算的电流消耗可以通过以下公式计算： $I_{6V} = [(18/6) \times I_{VBIAS} + (10/6) \times I_{V\text{OFFSET}} + (-14/6) \times I_{V\text{RESET}}] / \eta$ ，其中 $\eta = 0.9$ 。此工况下 TPS99002S-Q1 的功耗计算如下：将空载条件下的电流乘以输入电压，并加上将来自 DMD 稳压器的电流乘以输入电压乘以 $(1 - \eta)$ 的值。

5.13 上电时序要求

			典型值	单位
t_{en_dly}	PROJ_ON 至 1.1V 使能。这包括 PROJ_ON t_{glitch} 时间。	PROJ_ON 上升沿至 1.1V 使能信号上升沿	11	ms
$t_{mon1}^{(1)(2)}$	使能信号置位后, 1.1V 电源轨达到电压阈值的最长时间。即使 1.1V 提前达到阈值, 仍会产生该时长的延迟。	ENB_1P1V 上升沿至内部 1.1V 监控测试 ⁽³⁾	10	ms
$t_{mon2}^{(1)(2)}$	使能信号置位后, 1.8V 电源轨达到电压阈值的最长时间。即使 1.8V 提前达到阈值, 仍会产生该时长的延迟。	ENB_1P8V 上升沿至内部 1.8V 监控测试 ⁽³⁾	10	ms
$t_{mon3}^{(1)(2)}$	使能信号置位后, 3.3V 电源轨达到电压阈值的最长时间。即使 3.3V 提前达到阈值, 仍会产生该时长的延迟。	ENB_3P3V 上升沿至内部 3.3V 监控测试 ⁽³⁾	10	ms
$t_{w1}^{(4)}$	电压测试完成后 RESETZ 的延迟。	3.3V 监控测试完成至 RESETZ 上升沿	10	ms

- (1) 如果系统电源设计需要, 则可以在 TPS99002S-Q1 置位其各自的使能信号之前启用 V1P1V、V1P8V 和 V3P3V 电源轨。必要时, 可将 ENB_1P1V 连接至 1.1V、1.8V 和 3.3V 外部电源的使能端。
- (2) 如果在指定时间内未满足任何电压阈值, TPS99002S-Q1 不会将 RESETZ 置为无效。出现该情况时, 必须重新执行完整的上电流程。
- (3) 各电源轨对应的使能信号置位后, 约 10 ms 执行一次 TPS 监控测试。电源轨可在此时间前任意时刻达到阈值。即各使能信号之间应保持约 10 ms 的间隔。1.1V、1.8V 和 3.3V 电源轨的上电时长会因设计方案和所选器件不同而存在差异, 但均需在监控测试前完成有效上电。
- (4) 3.3V 电源轨通过内部监控测试后 (约 10ms), t_{w1} 开始计时。该计时不会在 3.3V 刚达到阈值时启动。计时启动节点为 3.3V 的内部 TPS 监控校验通过时刻。测试通过后, 需等待 10ms 方可解除 RESETZ 置位。即从 3.3V 使能信号有效, 到 RESETZ 解除置位, 总延迟约为 20ms。

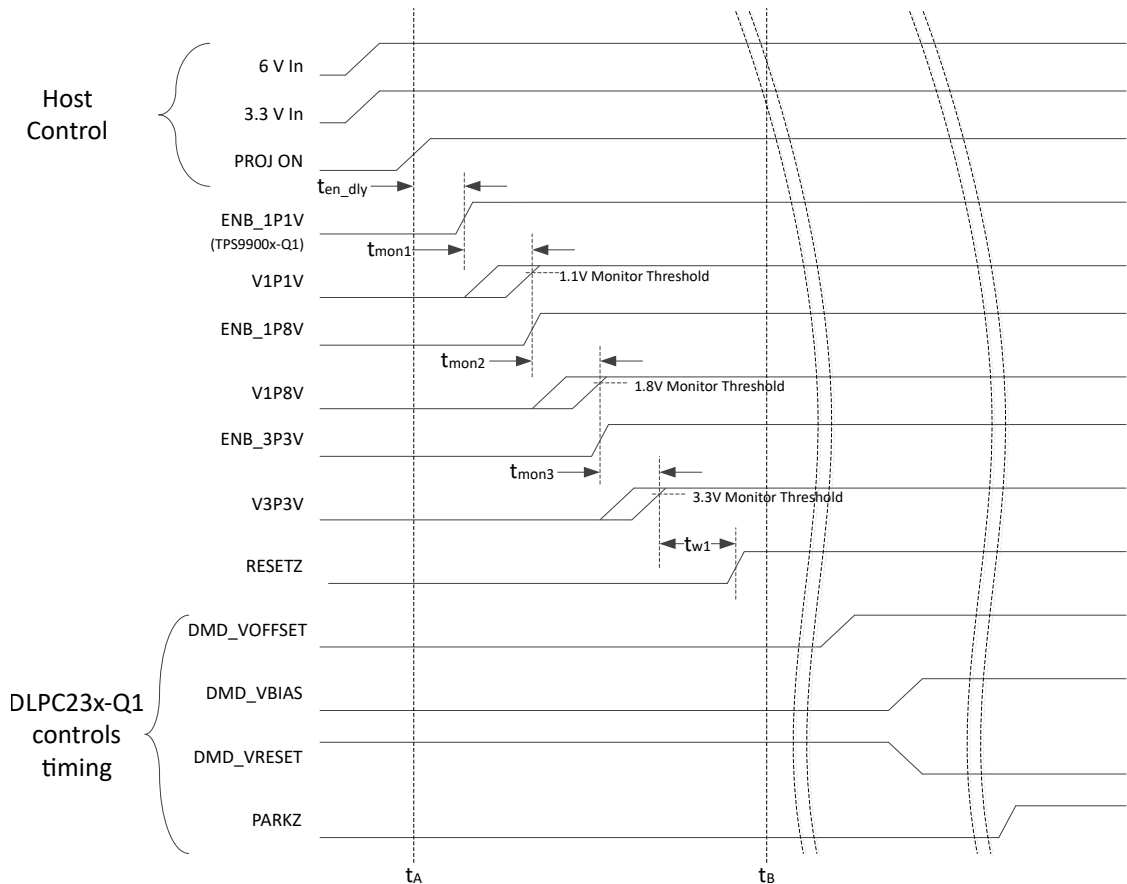


图 5-1. 上电时序

5.14 断电时序要求

请参阅⁽¹⁾

			最小值	典型值	最大值	单位
t_{vhold1}	VMAIN 电压降至最低阈值后的主机电压保持时间。 $t_{mon4(max)} + t_{park(max)} + t_{w2(max)}$	VMAIN 达到阈值, 6V 与 3.3V 电源掉电 ^{(2) (3)}	900			μs
t_{vhold2}	PROJ_ON 置为无效后的主机电压保持时间。 $t_{mon5(max)} + t_{park(max)} + t_{w2(max)}$	VMAIN 达到阈值, 6V 与 3.3V 电源掉电。 ^{(2) (3)}	1.78			ms
t_{mon4}	VMAIN 监控时间	最低电压跳变阈值至 PARKZ 下降沿	52		120	μs
t_{mon5}	PROJ_ON 信号解除有效响应时间	PROJ_ON 下降沿至 PARKZ 下降沿			1	ms
t_{park}	DMD 归位时间	PARKZ 下降沿至 DMD_VOFFSET 开始放电			280	μs
$t_{discharge}^{(4) (5)}$	DMD 电压轨放电时间	VOFFSET $C_{out} = 1 \mu F$ VRESET $C_{out} = 1 \mu F$ VBIAS $C_{out} = 0.47 \mu F$		260		μs
$t_{w2}^{(5)}$	DMD 电压禁用至 RESETZ 解除置位	DMD 电压轨开始放电至 RESETZ 下降沿		500		μs

(1) 系统断电序列的启动方式有两种：

- VMAIN 电压降至其最小阈值以下。当系统主电源掉电时，若由 TPS99002S-Q1 启动断电时序，此为标准工作模式。请注意，在断电序列启动后，6V 和 3.3V 输入电源轨必须在指定的时间段内维持在工作范围内。
- PROJ_ON 低电平。主控制器亦可通过向 TPS99002S-Q1 输入数字信号，主动触发断电流程。

(2) 6V 输入电源轨包括 DRV_R_PWR、VIN_DRST、VIN_LD0T_5V、VIN_LDOA_3P3V、VIN_LD0T3P3V。

(3) 3.3V 输入电源轨包括 VDD_IO、DVDD、AVDD。

(4) DMD 对 VBIAS 与 VOFFSET 之间的最大绝对电压差有明确规定。为保证压差始终低于该上限，VBIAS 的放电速度必须快于 VOFFSET。这是通过为 VBIAS 使用较小的 C_{out} 电容来实现的，使其放电速度高于 VOFFSET。

(5) 本说明仅供参考。

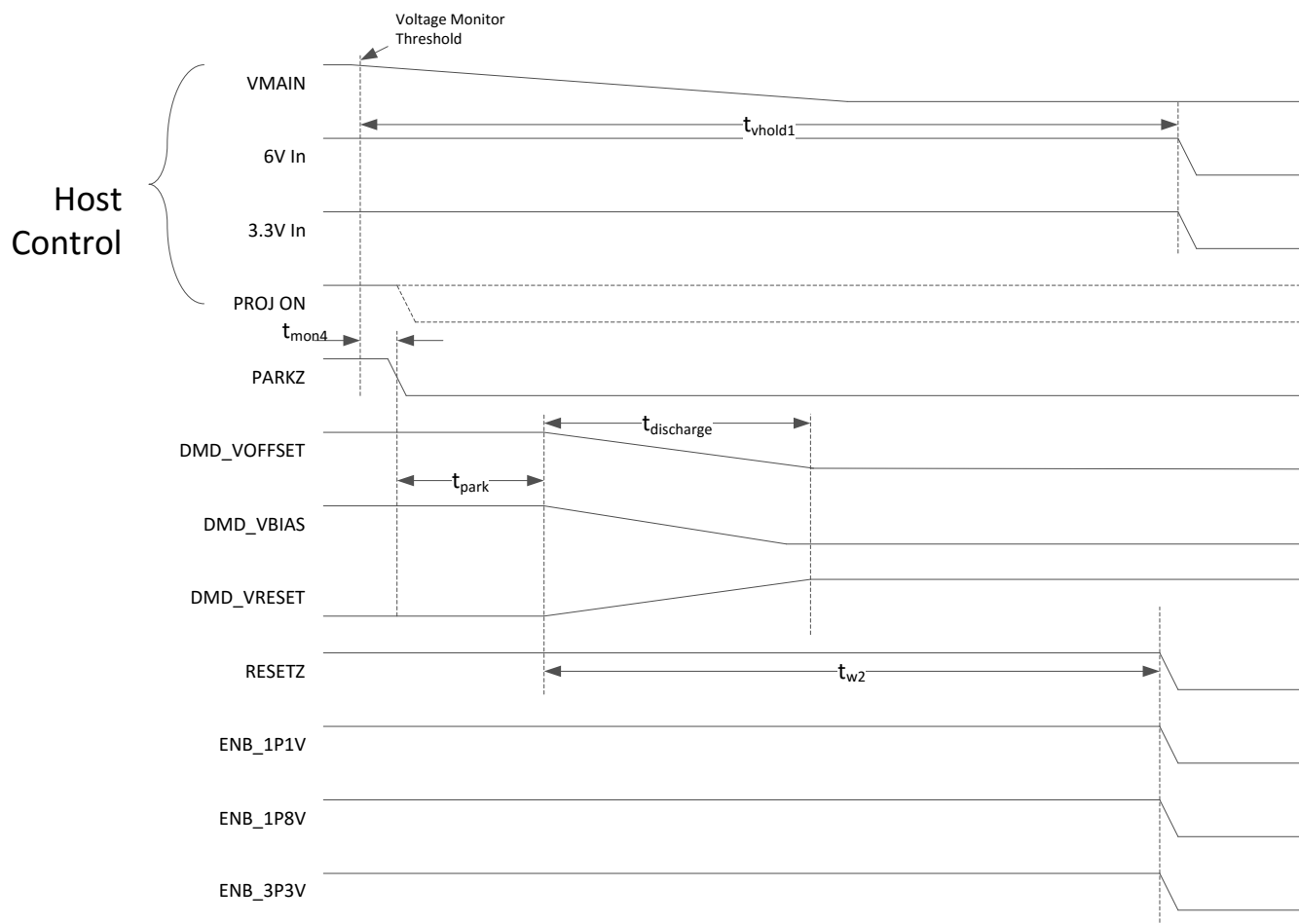


图 5-2. 断电时序 — VMAIN 触发

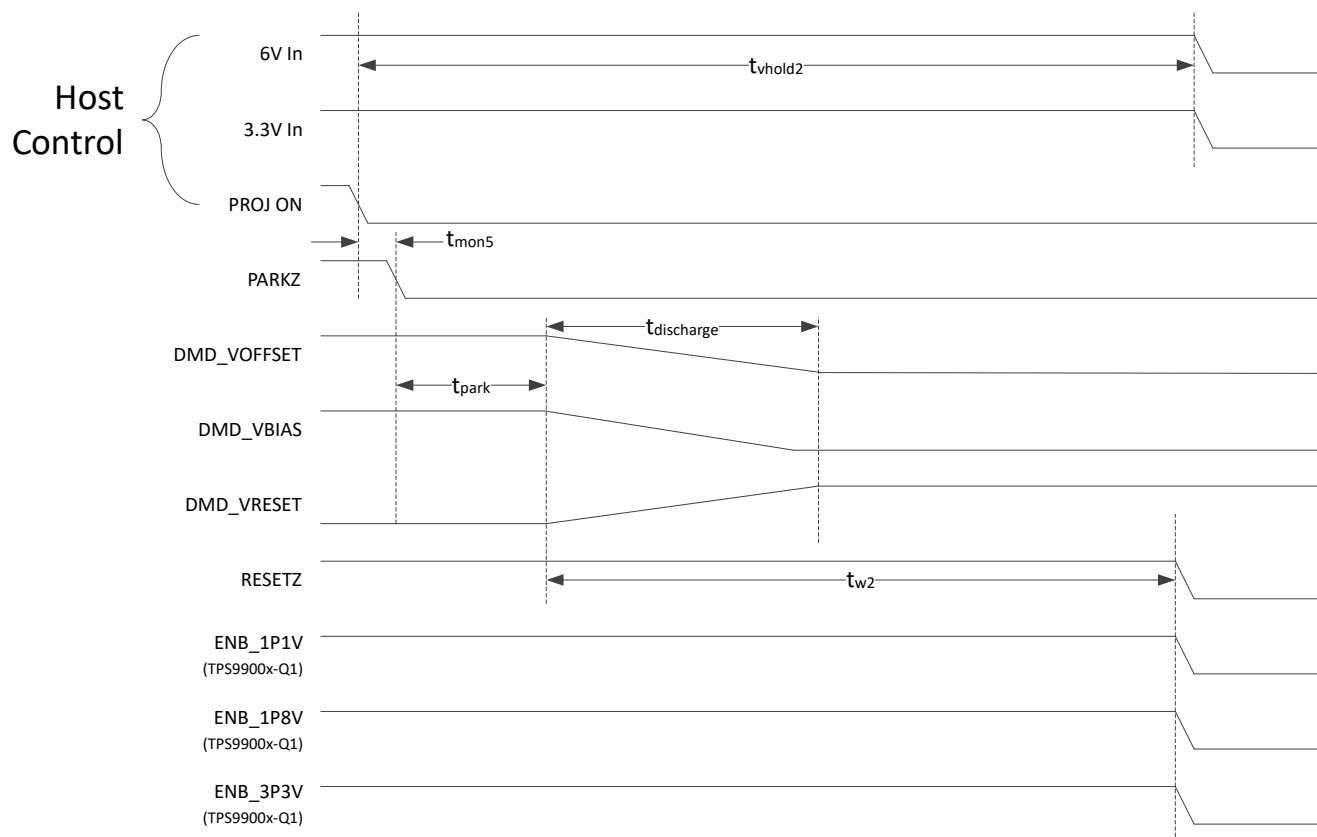


图 5-3. 断电时序 — PROJ_ON 触发

5.15 时序要求 — 序列发生器时钟

		最小值	标称值	最大值	单位
f_{SEQ_CLK}	SEQ_CLK 频率		30.00		MHz
t_{JPP}	SEQ_CLK 抖动 (峰峰值)	-3%		3%	
f_{SS}	SEQ_CLK 允许的展频	-2%		0%	
f_{SSMOD}	SEQ_CLK 展频调频	25		100	kHz
$f_{SSSTEPS}$	SEQ_CLK 展频调制频率阶跃		50		阶跃

5.16 时序要求 — 主机和诊断端口 SPI 接口

		最小值	标称值	最大值	单位
$t_{SPICPER}$	SPI CLK 周期时间	31	33		ns
$t_{SPICHIGH}$	SPI CLK 高电平时间	10			ns
$t_{SPICLOW}$	SPI CLK 低电平时间	10			ns
$t_{SPIDOUT}$	CLK 下降沿至 DOUT	0		15	ns
$t_{SSSETUP}$	SPI SS_Z 至 CLK 上升沿建立时间	5			ns
t_{SSHOLD}	SPI CLK 上升沿至 SS_Z 保持时间	5			ns
$t_{DINSETUP}$	SPI DIN 至 CLK 上升沿建立时间	5			ns
$t_{DINHOLD}$	SPI CLK 上升沿至 DIN 保持时间	5			ns

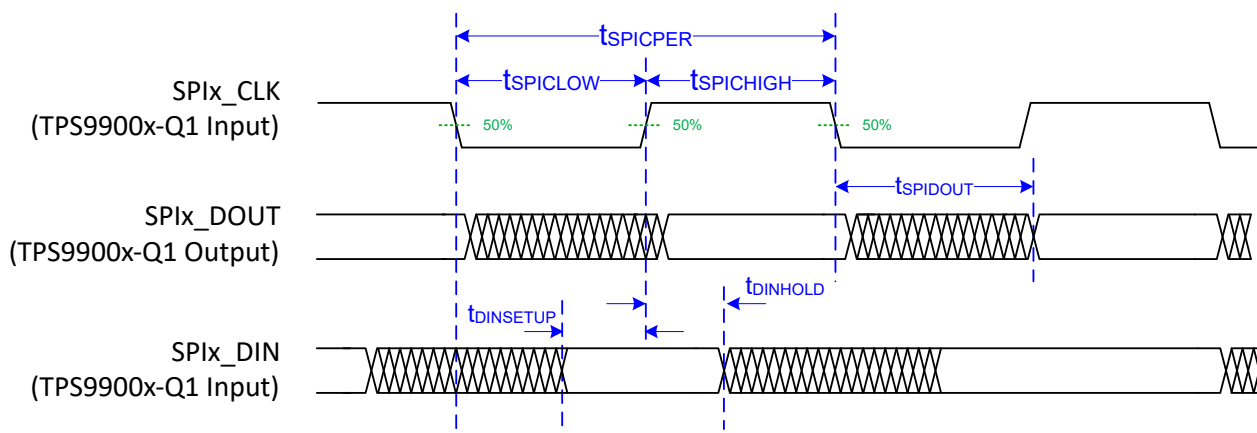


图 5-4. DLPC23xS-Q1 诊断接口时序

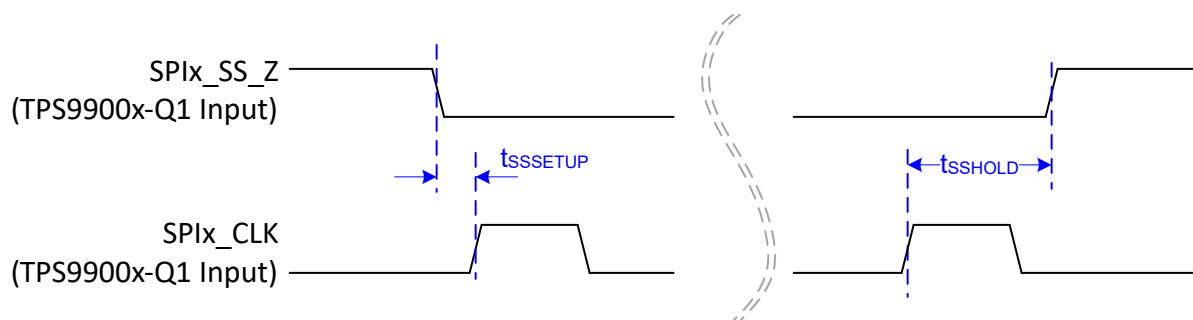


图 5-5. 片选信号建立与保持时序

5.17 时序要求 — ADC 接口

		最小值	标称值	最大值	单位
$t_{\text{ADCDINSETUP}}$	ADC DIN 至 CLK 上升沿建立时间	5			ns
$t_{\text{ADCDINHOLD}}$	ADC CLK 上升沿至 DIN 保持时间	5			ns
t_{ADCDOOUT}	CLK 上升沿至 DOUT	0		15	ns

5.18 开关特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
内部时钟					
f_{OSC}	内部振荡器频率	1.76	2	2.24	MHz

6 详细说明

6.1 概述

TPS99002S-Q1 是 DLP394xS-Q1 芯片组的核心器件，该芯片组同时包含 DLPC23xS-Q1 DMD 显示控制器。该器件具备超宽调光支持能力，满足汽车领域的特殊应用需求。TPS99002S-Q1 还集成一款高压高精度三通道稳压器，能够以高性价比方案生成 DMD 微镜控制电压（18V、10V、-14V）。其中集成完备的系统电源监控与 DMD 微镜归位方案，可提升系统稳定性，降低成本。此外，TPS99002S-Q1 还集成多项系统监控与诊断功能，例如可配置的 ADC、TIA 和看门狗。

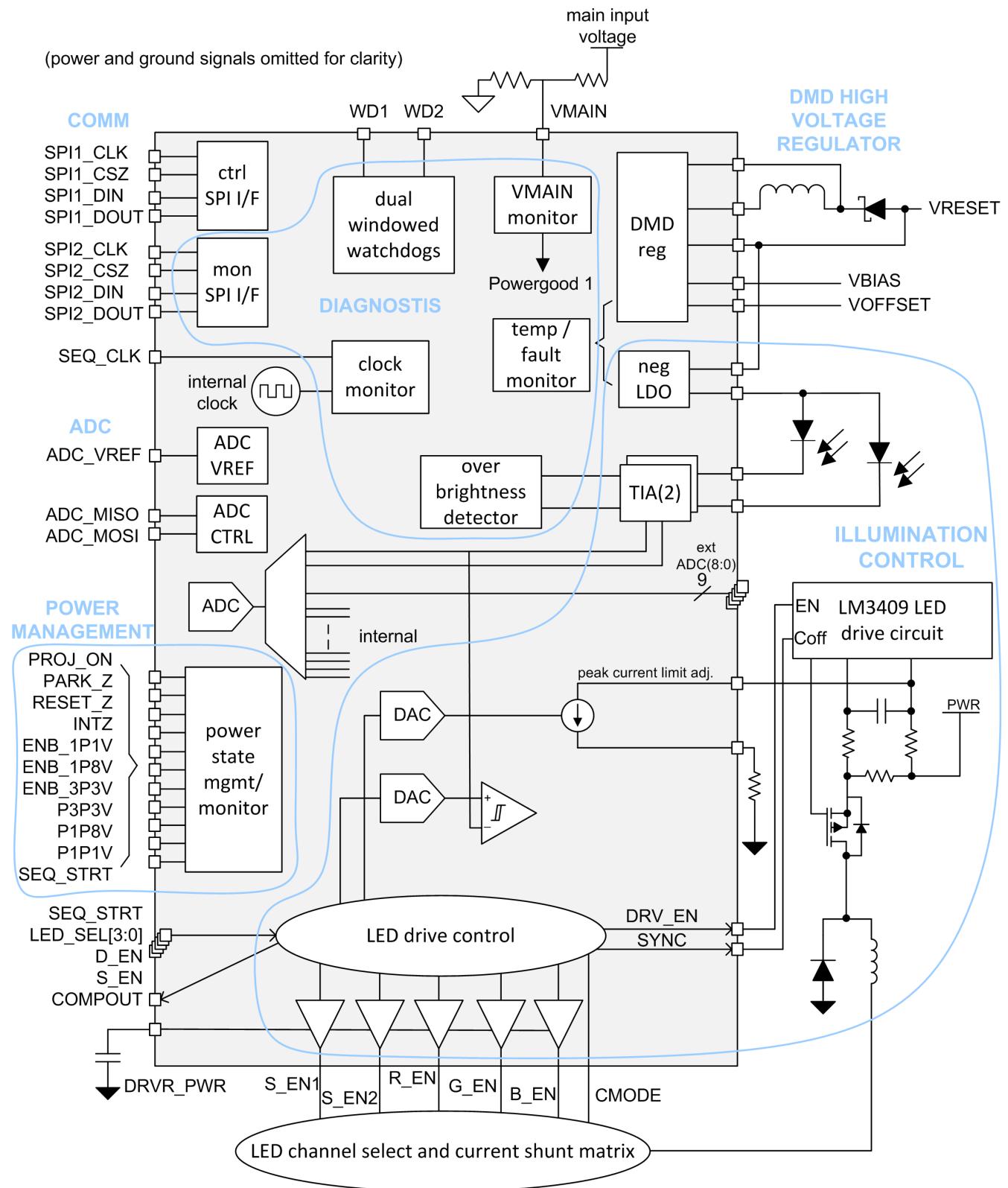
集成的 12 位 ADC 支持照明系统控制并提供有关系统运行条件的有用信息。该器件包含多个用于常规用途（LED 温度测量等场景）的外部 ADC 通道。其中一个外部 ADC 通道包含差分输入放大器，专用于 LED 电流测量。DLPC23xS-Q1 和 TPS99002S-Q1 ADC 控制模块每视频帧最多支持 63 次采样，采样时序可通过硬件与 DMD 序列时间轴实现精准同步。此信息可提供给 DLPC23xS-Q1 中的颜色控制软件，用于补偿温度变化与 LED 老化带来的影响，从而维持亮度与白点的目标值。

器件内置两路 SPI 总线。第一路总线用于指令与控制，第二路为只读总线，可用于冗余系统状态监控（可选功能）。SPI 端口支持字节级奇偶校验功能。

器件内置两款跨阻放大器。第一路 TIA 专门用于照明控制，第二路 TIA 为可重构通用通道，可实现冗余备份、环境光检测、输出光验证等功能。内置过亮检测器，可对 LED 亮度进行硬件冗余校验。

该电路板包含两个窗口看门狗电路，分别用于验证 DLPC23xS-Q1 微处理器的运行以及监控 DMD 序列发生器活动。TPS99002S-Q1 还集成了片上温度阈值监控，以及一个以内部振荡器为参考、用于校验外部时钟 (SEQ_CLK) 频率比的监控电路。

6.2 功能方框图



6.3 特性说明

6.3.1 照明控制

照明控制功能包括为 DLP 子系统生成光源所需的所有块。该系统旨在支持汽车类应用，此类应用需要在宽调光范围内精确地控制颜色和亮度。完整的调光解决方案包含 DLPC23xS-Q1 和 TPS99002S-Q1 中包含的硬件功能以及存储在 DLPC23xS-Q1 中的 DMD 序列数据。上述元件协同工作，可实现大于 5000:1 的系统有效调光范围，且每个色彩通道最高支持 8 位精度。

照明控制功能以两种不同的模式运行，以覆盖全调光范围。这些模式为连续模式 (CM) 和非连续模式 (DM)。

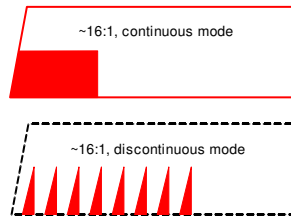


图 6-1. 连续模式和非连续模式运行比较

连续模式特性：

- 高至中等亮度水平
- 各色彩通道生成矩形光脉冲
- 调节脉冲幅值与脉宽，实现亮度控制

非连续模式特性：

- 中到低亮度级别
- 为每种颜色生成一系列小三角光脉冲
- 通过调节脉冲数、脉冲高度和 LED 电流，控制亮度水平

照明控制环路通过实时光电反馈控制环路调节提供给 LED 的电流。在 DLP 子系统的照明光路中放置了一个宽带光电二极管，其位置能够接收到红色/绿色/蓝色 LED 全部三色发出的光。对于连续模式运行，利用光电反馈构建实时迟滞控制环路，完成各 LED 的亮度标定。在非连续模式下，通过光电反馈为每个光脉冲设定峰值亮度阈值。

为实现照明控制功能，TPS99002S-Q1 集成了多款高性能模拟与混合信号模块。这些模块包括：

- 一款高性能、超宽动态范围跨阻放大器 (TIA)，用于将光电二极管电流转换为电压信号，表征 LED 实时亮度
- 一款高速比较器，用于光电反馈控制
- 一款 12 位 DAC，提供光电反馈参考电压
- 一款 10 位 DAC，用于峰值限流调节
- 同步与驱动使能输出端，用于实现与外部高侧 PFET 降压控制器 (LM3409) 的同步控制
- 用于选择 LED 的外部 FET 驱动器和控制逻辑 (FET 外置，但驱动器为内置)
- 两路电流并联 (旁路) 路径 FET 控件，用于换色断光期间预调节电感器电流，并实现非连续模式运行
- 一款多用途 12 位 ADC 块，配有专门用于测量 LED 电流的双线开尔文输入通道
- 硬件采样计时器模块，与 DLPC23xS-Q1 配合使用，提供可配置的 LED 电流、电压及温度等硬件计时采样。
- 适用于大多数参数的 RGB 特定多路复用设置，支持对每种颜色进行独立的控制参数优化

6.3.1.1 照明系统高动态范围调光概述

本节给出总体概述，阐释相关核心概念，为理解 TPS99002S-Q1 内部功能如何支持整套芯片组与软件的高动态调光方案搭建理论框架。

抬头显示 (HUD) 系统通常必须在宽亮度范围内满足目标白点要求。覆盖较宽的亮度范围需要结合连续模式与非连续模式协同工作。连续模式采用 RGB 序列占空比、时间衰减及幅值衰减的不同组合方式。非连续模式采用离散光脉冲数量、光电反馈 (TIA) 增益、峰值电流限制设置及光幅值 DAC 设置的不同组合方式。上述调节方式可分为粗调和细调两类。

粗调包括：

- **照度档位** — 用于选择 DMD 占空比、LED 占空比及脉冲数量 (仅适用于 DM)。
- **LED 电流限制** — 在 CM 下，该参数规定每颗 LED 允许的最大工作电流。用于防止 LED 受损。在 DM 下，该参数规定用于生成脉冲的电感预充电电流。确定脉冲的波形/过冲特性。
- **TIA 增益** — TIA 设计支持宽范围增益设置 (共 14 档)，可覆盖宽区间光电二极管电流范围。对于给定反馈电压，增益设置越高，LED 输出亮度越低。

精细调整包括：

- **光电反馈 DAC 设置** — 此功能通过高速 12 位 DAC 实现。设置 LED 目标振幅。

6.3.1.2 照明控制环路

照明控制环路图展示了照明控制环路。该控制环路包含以下功能：

- 外部降压控制器 (LM3409) 和相关分立元件控制主 LED 驱动 PFET，并使用高侧检测电路来控制 and 限制峰值电流。该电路可生成受控电流源来驱动 LED 高侧连接 (LED_ANODE)。
- TPS99002S-Q1 内置 10 位峰值电流限制 (ILIM) 调节 DAC。
- 外部 LED 驱动降压的同步逻辑。SYNC 引脚用于改写外置器件的受控关断时间引脚配置，DRV_EN 引脚用于实现外置器件的使能控制。
- 高速比较器，用于将光电反馈信号与可编程参考电压进行比较。
- 12 位光电反馈比较 DAC。为连续模式与非连续模式下的 LED 光脉冲峰值阈值设置参考值。
- 采用高速、低噪声、宽动态范围的跨阻放大器 (TIA1)，实现光电反馈的实时采集。支持 0.75V 至 288V/mA 增益，具有 14 个离散增益阶跃以及额外的 1.0 至 0.2 增益 RGB 特定修整。(内置两路 TIA。其中 TIA1 专门用于照明控制功能。)
- 负电压 LDO，以高性价比方案实现光电二极管的反向偏置。
- 12 位 ADC，具有专用于低侧电流测量的差分输入。
- 外部 FET 栅极驱动器，用于 RGB 通道选择和两个并联支路路径选择。并联支路路径为 LED 提供旁通导电回路。这些路径用于在 LED 未发光时控制电感器电流。在光脉冲间隙，控制逻辑与固件会先为电感器配置合适的电流，再使能 LED。

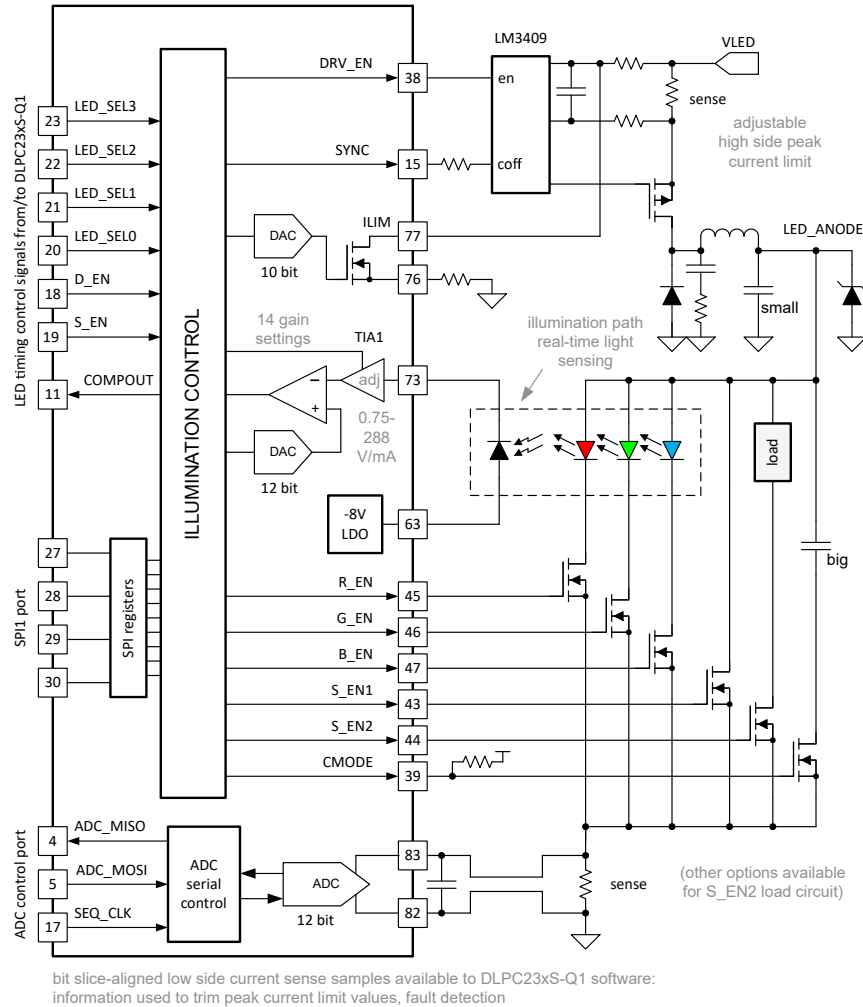


图 6-2. 照明控制环路

6.3.1.3 连续模式运行

连续模式 (连续光输出模式) 采用迟滞控制方案。光电反馈环路通过实时采集模拟光幅值信号, 实现目标光强的稳定控制。图 6-3 突出显示了连续模式下驱动器内部的光电反馈控制环路。

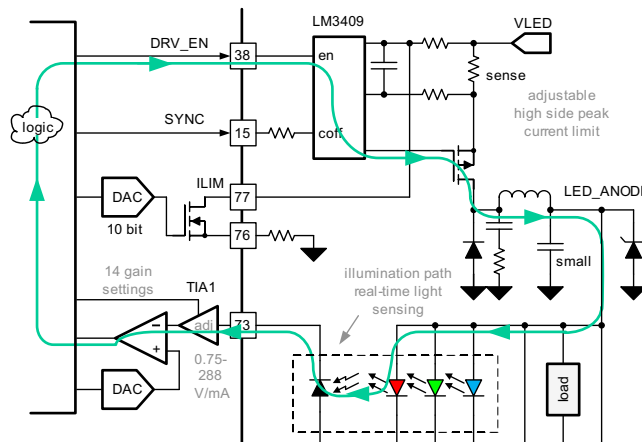


图 6-3. 连续模式光电反馈路径

TPS99002S-Q1 片上模拟比较器，用于比较 LED 目标光幅值与光电二极管 TIA 电路采集的 LED 实际光输出电压。当光输出低于阈值（由 12 位光电反馈 DAC 输出设定）时，比较器输出高电平，使 DRV_EN 信号置高，进而通过 LED 驱动 PFET 将电源轨与 LED 驱动电感器连通。此连接将导致流经电感器的电流增加。当其 FET 被使能时，此电流会流过 LED。当光强超过阈值时，DRV_EN 信号拉低，PFET 关断，几乎无延迟地切断与电源轨的连接。一旦照度级别回落到阈值以下，DRV_EN 信号再次置高，PFET 导通，向 LED 输送更多功率。只要 LED 电路处于使能状态，上述过程将持续循环。

迟滞控制会导致 LED 电流产生纹波。纹波的幅值与频率取决于电感器电感、输入电压、比较器迟滞及环路延迟。这种迟滞控制方法的一大优势在于控制环路具备无条件稳定性。

连续模式信号示例展示了红、绿、蓝三色位切片的控制信号与光输出。其中 LED_SEL (3:0)、D_EN、S_EN1 及 S_EN2 信号均由 DLPC23xS-Q1 输出。

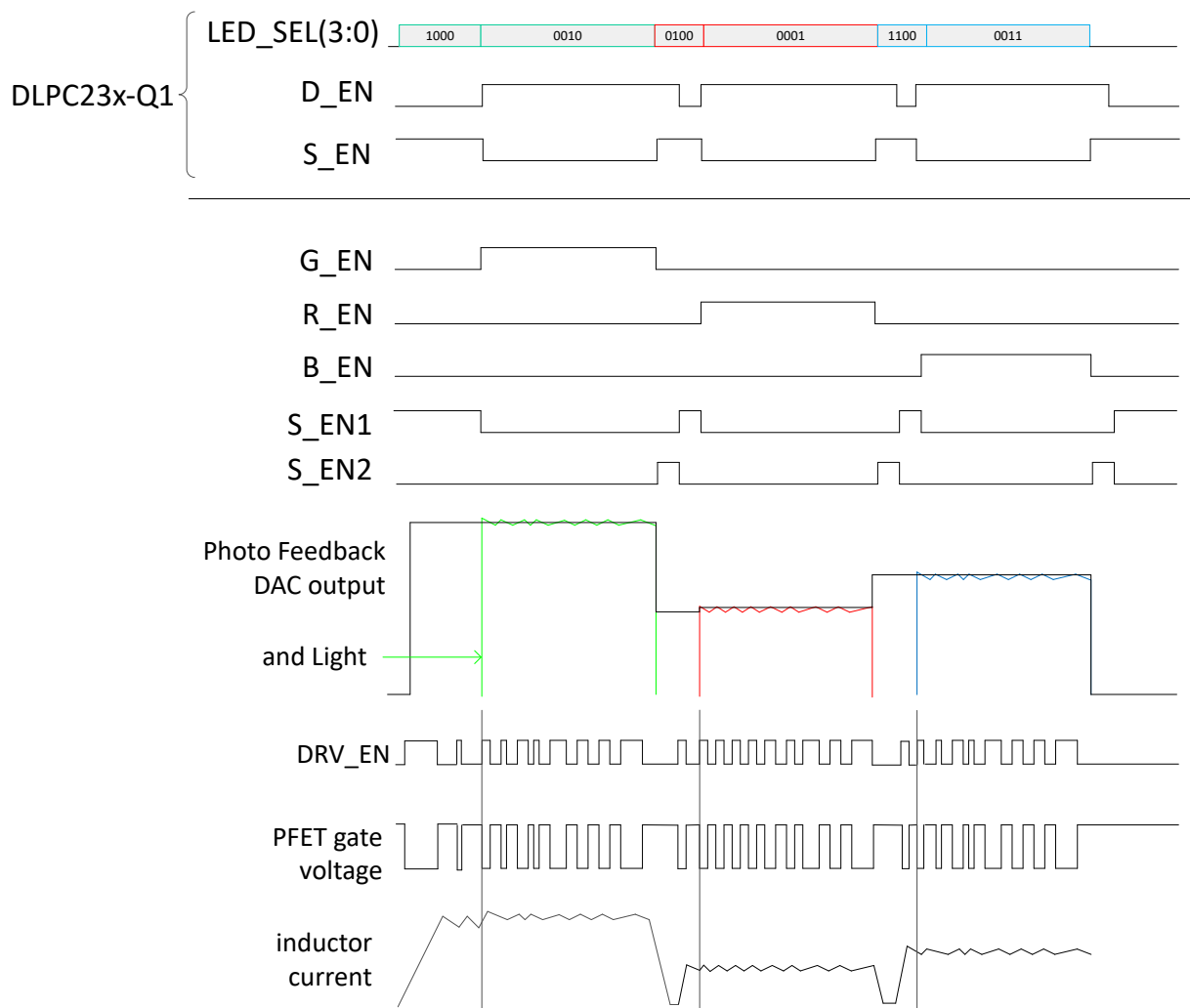


图 6-4. 连续模式信号示例

连续模式下，调光通过幅值/光通量调光与脉冲时间衰减相结合的方式实现。幅值调光通过调节光电反馈 DAC 输出值及 TIA 反馈增益实现。通过调整并联支路启用信号 (DLPC23xS-Q1 的 S_EN) 和驱动启用信号 (DLPC23xS-Q1 的 D_EN) 的持续时间实现时间衰减 (请参阅图 6-5)。图 6-5 为调光示例，通过一个全量位与一个经过时间及幅度衰减的位进行对比，从而实现 32:1 的调光比。图 6-6 为通用示例，展示了如何通过时间与幅值调光组合实现多档位调光。

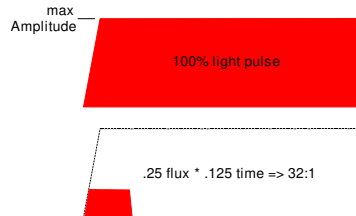


图 6-5. 连续模式调光图示 1

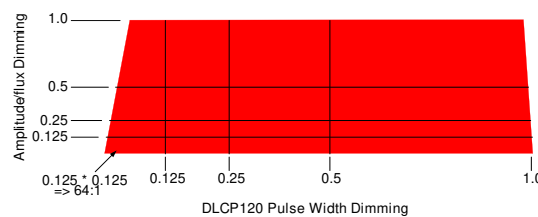


图 6-6. 连续模式调光图示 2.

6.3.1.3.1 连续模式下的输出电容

在连续模式下，TPS99002S-Q1 的 CMODE 信号设置为低电平，因此控制大容量 (大约 1 μ F) 电容器的 FET 关断，仅保留一个与 LED 和并联 FET 路径并联的小容量 (约 0.1 μ F) 高频去耦电容 (请参阅照明控制环路)。在连续模式下采用较小电容可以使电容器和 LED 上的电压更快地充电，以便电感器中的电流在达到 LED 光发射阈值之前不会过冲所需的电流电平。此举可避免光脉冲在位片开始时过冲。(如后文所述，非连续脉冲模式需选用更大容量的电容，约为 1 μ F)。非连续模式下，CMODE 引脚置高，使大容量电容与 LED 并联)。

6.3.1.3.2 连续模式驱动器失真和消隐电流

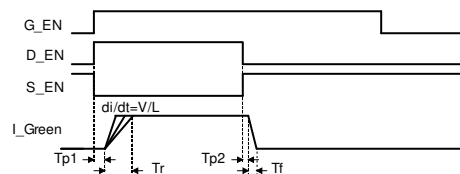


图 6-7. 第一代/传统系统脉冲失真示例

如所示第一代/传统系统脉冲失真示例，由于电流脉冲上升沿 (Tr) 和下降沿 (Tf) 速率不相等和/或导通 (Tp1) 和关断 (Tp2) 传播延迟不相等，实际 LED 电流脉冲会失真。电流脉冲上升沿导通时间主要取决于电感器两端电压、目标电流值以及电感器电流的初始状态。该失真会导致脉冲的时间衰减和幅值衰减均成为控制参数的非线性函数。此现象可能引发图像伪影问题。

消隐时间是指两个 LED 发光时段之间的无光输出间隔期。在此期间电感器电流称为消隐电流。通过控制消隐电流，可实现上升时间和下降时间的优化。

消隐电流控制通过防止光过冲和下冲来减少图像伪影。

消隐电流周期分为两个阶段。第一个阶段为耗散阶段，利用耗散型并联支路降低电感中前一次光脉冲残留的电流。第二个阶段是非耗散型 (低串联电阻) 并联支路阶段，在电流施加至 LED 前，将电感充电至适合下一光脉冲的电流。该工作过程详见下图。

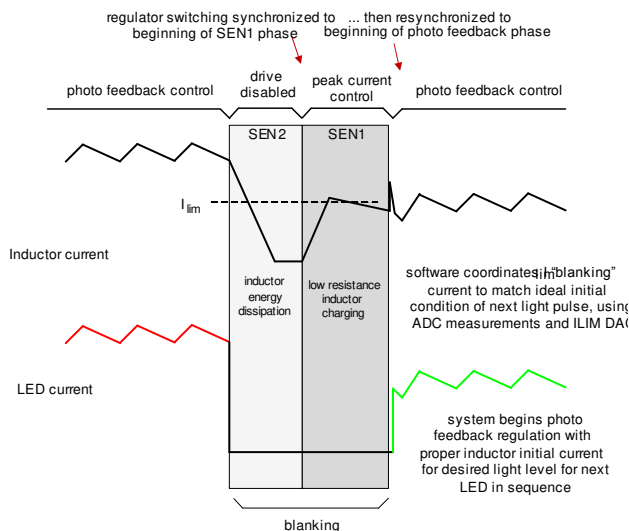


图 6-8. 消隐电流放电/充电周期

在消隐时间的第一个阶段，当 LED 断开连接时会启用并联支路 2 (S_EN2)。电路中采用高等效电阻负载，替代原有 LED 负载。电感器中的残余能量全部耗散至该负载，电感器电流随之快速回落。若无此功能，单脉冲的大电流，会导致下一脉冲出现亮度异常偏高的现象。

在消隐时间的第二个阶段，LED 驱动器通过短路并联支路 (S_EN1) 对电感器进行充电。充电会持续进行，直至达到峰值电流限值。峰值电流限值由 ILIM DAC 设置。峰值电流限制设置由 DLPC23xS-Q1 软件协调，以与光电反馈工作模式下的预期工作电流相匹配。（预期电流电平由前一帧的 LED 电流 ADC 测量值确定。）当消隐电流时段结束时，S_EN1 短路并联支路关闭，下一个 LED 启用，DRV_EN 信号翻转，系统恢复到光反馈迟滞工作模式。由于电感已预充至理想电流值，且系统电容值较低，光输出上升沿响应极快，可瞬间切换至稳定的迟滞控制状态。最终形成更接近矩形的脉冲。下图中显示了这些电流路径。

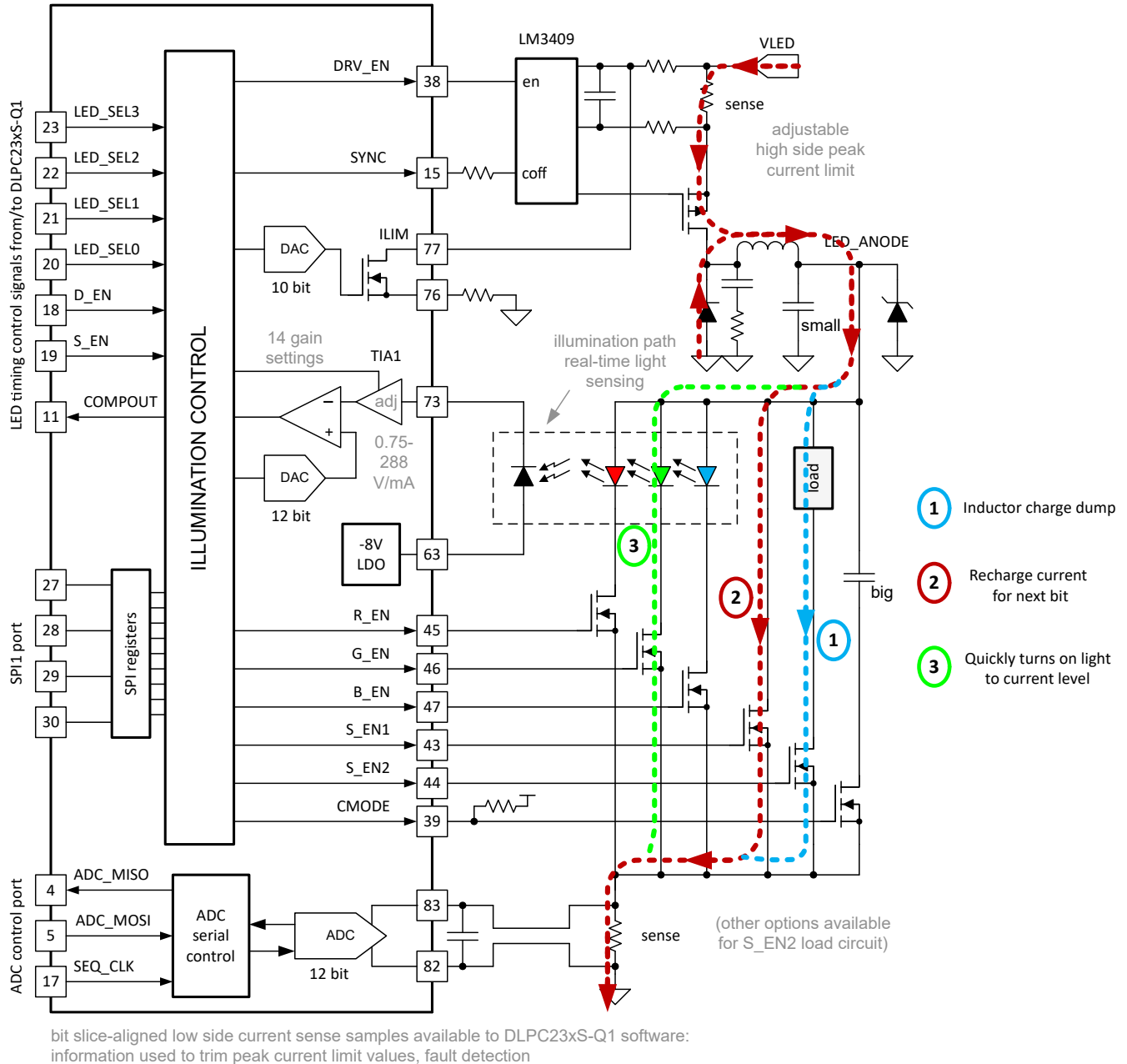


图 6-9. 消隐电流路径

通过对 LED 脉冲波形的精准控制，可实现更宽的调光范围、更高的显示位深，以及更优的色彩与灰度渐变精度。

6.3.1.3.3 连续模式 S_EN2 耗散负载并联支路选项

通过 S_EN2 高电平使能的耗散型并联支路，可通过多种电路类型实现。

所选的并联支路电路类型必须能够对 LED 驱动电路中的电感进行放电，并提供 LED 阳极电压过压保护。

推荐方案是将开路保护齐纳二极管与 S_EN2 耗散型并联支路功能相结合，如耗散型并联支路组合 1 图所示。该方案无需连接 S_EN2 引脚，但可实现与消隐电流通路及耗散型并联支路组合 2 (需连接 S_EN2 引脚) 相同的功能。

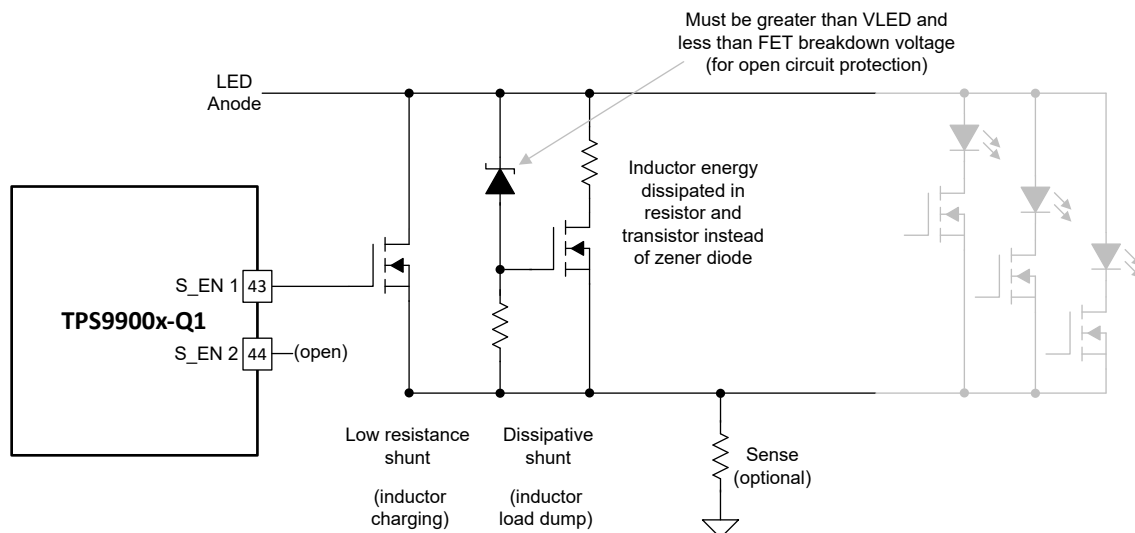


图 6-10. 耗散型并联支路/LED 开路保护组合 1

该方案中，采用低功耗齐纳二极管作为检测元件，当 LED 阳极电压超过齐纳电压时，触发 FET 导通。在该配置下，S_EN2 使能信号不启用。相反，在 S_EN2 消隐周期内，电路被有意置于开路状态。随后保护电路开启并释放电感器中存储的能量（直到 S_EN1 并联支路使能且 LED 阳极电压降低）。此工况下，能量将通过负载电阻与 FET 共同耗散。齐纳二极管与电阻分压器的选型需严格把控，确保 LED 阳极电压不超过 RGB 选通 FET 的击穿电压。（可选方案：完全移除负载电阻。此时能量仅通过 FET 耗散，且全工况下 LED 阳极电压更接近齐纳击穿电压）。齐纳电压必须高于输入 VLED 电源轨的最坏工况电压，防止电路误触发。并且齐纳电压必须低于 LED 选通 FET 的漏源击穿电压。

下面介绍了具有相同功能的替代电路。

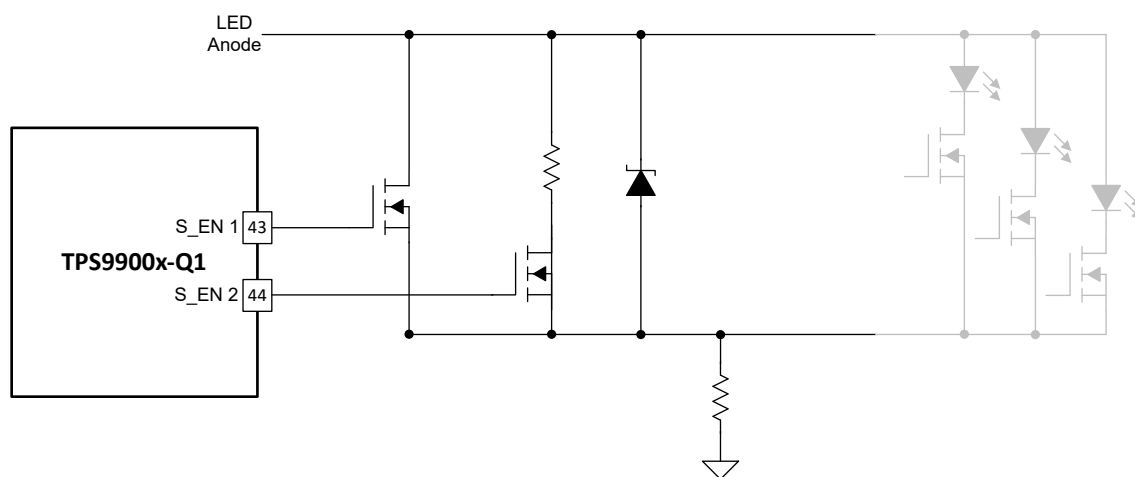


图 6-11. 耗散型并联支路/LED 开路保护组合 2

该电路中，电感电流通过 S_EN2 控制的电阻通路释放。

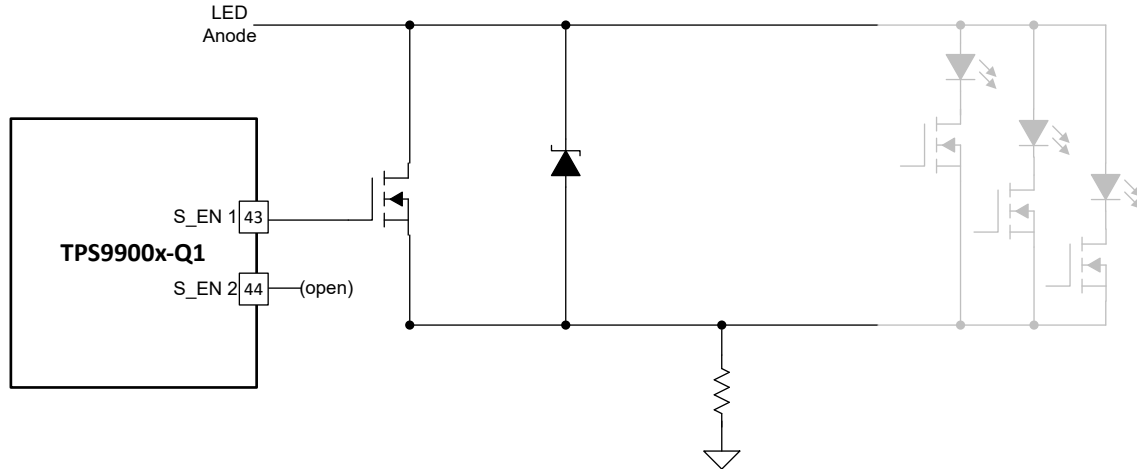


图 6-12. 耗散型并联支路/LED 开路保护组合 3

该电路中，电感器电流通过功率型齐纳二极管释放。

6.3.1.3.4 连续模式固定关断时间功能

连续模式下集成固定关断时间功能（参阅图 6-13 中的 COMPOUT_LOW 信号）。在连续模式运行期间，当达到所需的照度级别时，DRV_EN 信号会控制 PFET 栅极驱动关断，并且照度级别开始随着电感器电流开始降低而降低。在典型的迟滞控制器中，当达到导通阈值时，PFET 会导通并且光/电感器电流会随之回升。开关频率取决于导通和关断阈值差、环路延迟和分立式元件值（电感器电感和电压是最主要的因素）。

TPS99002S-Q1 对控制逻辑进行优化，可实现开关频率的稳定调节。TPS99002S-Q1 控制环路中包含一个固定关断计时器。当光电反馈比较器达到阈值时，计数器启动。计数器的计数时长可调节。当此计数器处于活动状态时，光电反馈比较器的输出会被屏蔽，同时 TPS99002S-Q1 通过 DRV_EN 信号禁用 PFET 驱动。一旦固定关断时间周期计数器到期，光电反馈比较器的输出将再次用于控制 LED 电流驱动。最短关断时间为迟滞控制环路开关频率设定了上限，且该上限独立于电路的固有频率。该功能有助于确保电路不会在调幅射频频段工作，并且还可以支持使用电感值更低的电感器（从而降低系统成本并提升电源效率）。

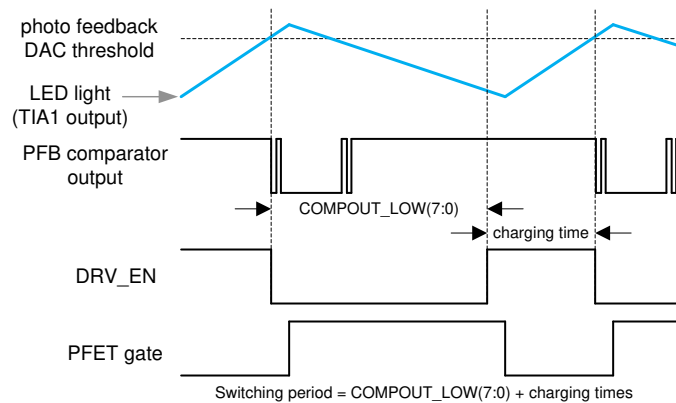


图 6-13. COMPOUT_LOW 固定关断时间

6.3.1.3.5 连续模式电流限制

在连续模式下，若所需出光量无法在 LED 额定电流范围内实现，限流功能可对 LED 起到保护作用，避免器件损坏。该情况可能由高温导致，或因 LED 老化后，需更大电流才能维持同等亮度所致。系统设计时需预留充足的散热余量与 LED 寿命余量，确保实际工况下不会出现上述情况。

该控制方案结合 LM3409 的内置限流功能，以及 TPS99002S-Q1 中基于 10 位 DAC 的限流调节功能实现。这为 LED 提供了备用电流限制 — 当电流限制或光电反馈限制（取两者中的较小值）达到时，电感器驱动将被禁用。该峰值限流阈值支持按单路 LED 独立配置，且仅在 LED 发光阶段生效。（消隐阶段，该电路结构将用于消隐电流控制，且 ILIM DAC 将加载其他配置值）。

电流调节机制的原理图，如图 6-14 所示。

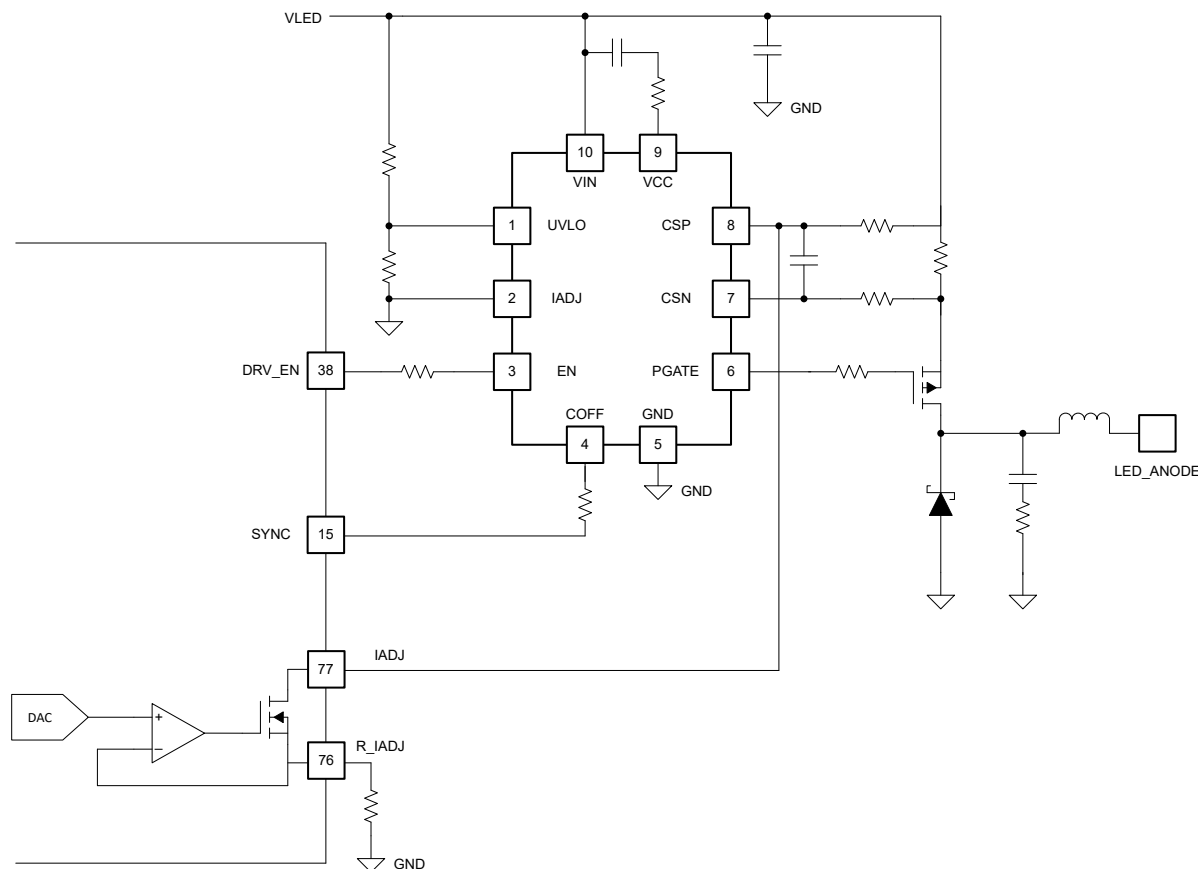


图 6-14. IADJ 峰值电流限制原理图

根据设计，当 IADJ 引脚保持低电平且系统工作于峰值限流模式时，LM3409 将使 CSP 与 CSN 引脚间的压差保持为 0。如果 CSP 引脚电压高于 CSN 引脚电压，PGATE 驱动将保持高电平（PFET 关断）。

当 ILIM DAC 设置为非零电压时，TPS99002S-Q1 器件的 IADJ 线路中将产生电流，使 CSP 引脚电压下拉。如果 LM3409 器件已使能且 PFET 驱动未被 COFF 引脚状态关断，则电流将持续上升，直到采样电阻两端的电压使得 CSN 引脚电压等于或高于 CSP 引脚电压，此时 PFET 关断。

对 TPS99002S-Q1 的 IADJ 引脚进行布线时，需保证其与 PFET 漏极等高频噪声开关节点充分隔离。

6.3.1.4 非连续模式运行

非连续模式用于实现更低的调光等级。该模式将位片期间的持续光输出替换为一系列幅值可控的光脉冲，具体波形详见图 6-15。脉冲数由 DLPC23xS-Q1 软件控制。

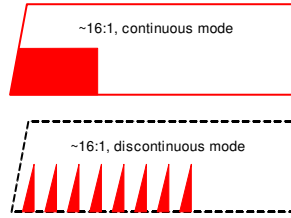


图 6-15. 相同亮度下连续模式与非连续模式的对比

图 6-15 为非连续模式信号示例，展示了生成 8 个等亮度脉冲的工作波形。

非连续模式下，控制器输出离散光脉冲，脉冲间的关断时间固定。通过精准控制脉冲光输出量，可实现低亮度调光。系统采用两路控制环路实现光脉冲的均匀输出：

- 峰值电流限制环路，确保电感器电流在流入 LED 前达到目标值。
- 光电反馈环路，在达到目标脉冲电平时终止每个脉冲。

每种颜色的初始电感器电流和峰值光阈值均可独立调节。请参阅图 6-16 和图 6-17。

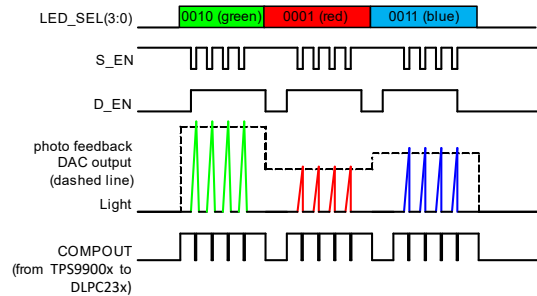


图 6-16. 非连续模式下 DLPC23xS-Q1 至 TPS99002S-Q1 信号

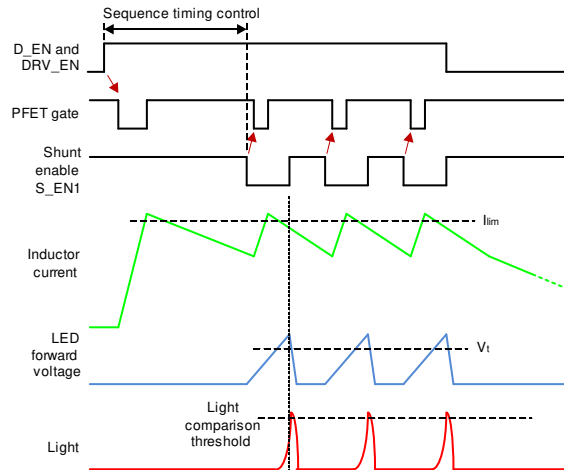


图 6-17. 非连续模式工作电感器电流/LED 电压

非连续模式的光输出为一系列三角波脉冲。DLPC23xS-Q1 负责脉冲的请求与计数。位切片起始时，低阻并联支路使能信号 (S_EN1) 置位，同时选定某一 RGB 颜色。然后 DLPC23xS-Q1 将 D_EN 置为有效。这会导致 TPS99002S-Q1 开启 LED 电流驱动 (DRV_EN)，并且系统会通过低阻并联支路对电感器充电，直至电流达到

ILIM DAC 设定的峰值限流值。随后，经过一段可编程延时后，DLPC23xS-Q1 将 S_EN 信号拉低，迫使电感器电流流经选定的 LED。

TPS99002S-Q1 检测到来自 DLPC23xS-Q1 的 S_EN 下降沿，将 DRV_EN 信号进行一次开/关/开切换。该操作使电感电流持续流动，并提升 LED 阳极电压。当阳极电压达到 LED 正向导通电压时，LED 开始发光。当光电反馈环路（TIA、光电反馈比较器、光电反馈 DAC）检测到光强达到目标阈值时，S_EN1 信号被重新置高，光脉冲输出终止。

COMPOUT 信号变为低电平会向 DLPC23xS-Q1 指示脉冲已完成。DLPC23xS-Q1 立即将 S_EN 输出设置为高电平（这将 TPS99002S-Q1 输出 S_EN1 设置为高电平），随后进入一段可编程延时等待。延时结束后，DLPC23xS-Q1 可拉低 D_EN 信号，等待下一位片；或者拉低 S_EN 信号，请求生成新的脉冲。当 S_EN 输出置于低电平时，TPS99002S-Q1 将 S_EN1 置于低电平（强制电流通过 LED），并切换 DRV_EN 以请求新的峰值限制电流脉冲周期。过程循环执行，直至完成当前位切片所需的脉冲数量。

在极低亮度运行时，TPS99002S-Q1 SYNC (LM3409 COFF) 计时器会被禁用。因此，DRV_EN 仅在每个光脉冲开始时切换。这会使电感器和 LED 电流同步。这种同步可确保各视频帧间的 LED 脉冲高度保持一致，从而消除画面闪烁。

6.3.1.4.1 非连续模式脉宽限制

TPS99002S-Q1 可限定每个非连续模式脉冲的持续时间。计数器会对脉冲事件中 LED 的通电时长进行监控，并将其与可编程时间限制进行比对。如果光输出未达到阈值前，时间限制已到期，则该非连续脉冲将被终止。在这两种情况下（无论是达到光电阈值，还是达到设定的时限），脉冲均通过启用 S_EN1 低阻并联支路实现。此举可在光电反馈阈值未达到时，限制最大亮度输出。该功能支持为 RGB 三色通道配置独立的非连续脉冲宽度限制值。该流程示意图详见图 6-18。

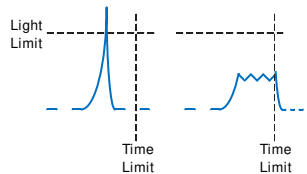


图 6-18. 非连续模式脉宽时间限制

6.3.1.4.2 非连续模式下的 COMPOUT_LOW 计时器

在非连续运行中，设置连续模式情况开关频率的同一 COMPOUT_LOW 参数将作为非连续模式的噪声滤波器。电路将在光电阈值比较器的首个下降沿触发，该边沿对应脉冲结束时刻。此后，比较器输出的所有上升沿与下降沿均将在预设时间内被忽略。通过这种方式，系统不仅为非连续运行模式提供了毛刺抑制滤波功能，还实现了对脉冲间距的精准时序控制。

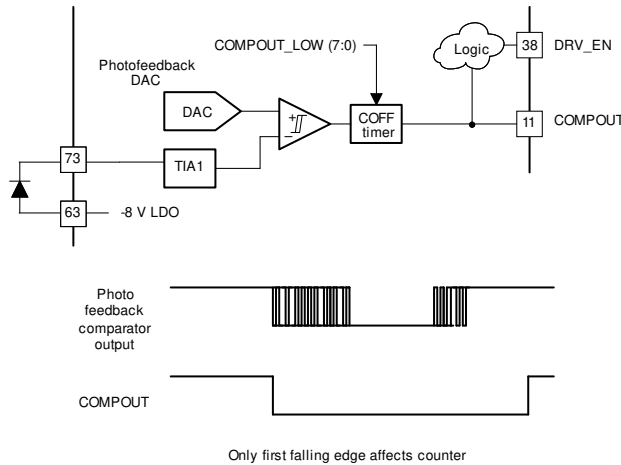


图 6-19. COMPOUT_LOW 计时器作为非连续运行中的毛刺滤波器

6.3.1.4.3 非连续工作范围内的调光

在非连续模式下工作时，系统会同时使用两种调光方法来降低显示亮度：

1. 基于光电反馈 DAC 设置的幅度调光。
2. 控制每个位片的脉冲数（通过向 DLPC23xS-Q1 发送命令，选择特定的查找表数据）。

图 6-20 为最亮 LUT 数据示例，其每 LSB（最小位片）包含 8 个脉冲。该模式下通过调制 LED 脉冲幅度实现 2:1 调光比，同时保持每 LSB 8 个脉冲的配置。为实现向更低亮度的无缝过渡，可调整为每 LSB 4 个脉冲并提高 LED 脉冲幅度，如图 6-21 中所示。图 6-21 中两种配置方案的总发光量大致相同。系统校准用于确定此 1/2 LED 振幅对应的光电反馈 DAC 设置。

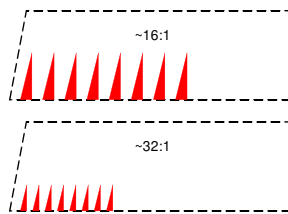


图 6-20. 序列内的 2:1 调光

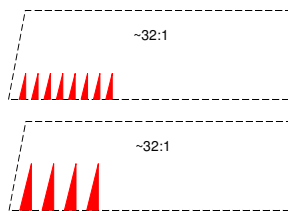


图 6-21. 非连续运行脉冲计数变化

随着平滑调光序列（亮度持续降低）的执行，上述过程最终会调整为每 LSB 1 个脉冲。此时仅通过幅度调光即可实现显示屏的最低亮度输出，如图 6-22 中所示。

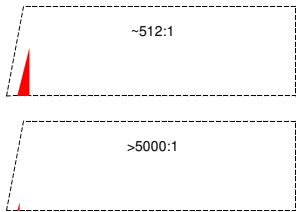


图 6-22. 每 LSB 1 个脉冲的非连续调光序列

如图 6-22 中所示，一旦选择每 LSB 1 个脉冲的配置，后续所有调光操作均需通过降低脉冲幅度阈值实现。

6.3.1.4.4 通过多个脉冲高度来增加位深度

使用 TPS99002S-Q1 时，给定序列中最多支持四组光电反馈阈值。该功能在非连续模式下可生成更小的子 LSB 位（小于正常 LSB 的位）。

LED_SEL (3:0) 信号线采用编码设计，可同时传输组信息、颜色选择信息（及消隐电流选择信息）。

每组均可独立配置，以实现特定颜色通道的差异化控制。例如，组 0 可用于 LSB，组 1 可用于创建 LSB-1。

表 6-1. LED 选择表

LED_SEL(3:0)	名称	操作
"0000"	关闭	驱动器禁用模式，S_EN1 强制为高电平，RGB 选择低电平
"0100"	R BLANKING	LED_SEL(1:0) - "00"=blanking LED_SEL(3:2): "01"=red "10"=green "11"=blue
"1000"	G BLANKING	
"1100"	B BLANKING	
"0001"	GRP0 RED	驱动器启用模式： LED_SEL(3:2) - 定义组： '00' - 组 0 '01' - 组 1 '10' - 组 2 '11' - 组 3 LED_SEL(1:0): "01" - 红色 "10" - 绿色 "11" - 蓝色
"0010"	GRP0 GREEN	
"0011"	GRP0 BLUE	
"0101"	GRP1 RED	
"0110"	GRP1 GREEN	
"0111"	GRP1 BLUE	
"1001"	GRP2 RED	
"1010"	GRP2 GREEN	
"1011"	GRP2 BLUE	
"1101"	GRP3 RED	
"1110"	GRP3 GREEN	
"1111"	GRP3 BLUE	

组 1-3 的 RGB 选择功能可用于在序列中生成分数 LSB，如图 6-23 中所示。

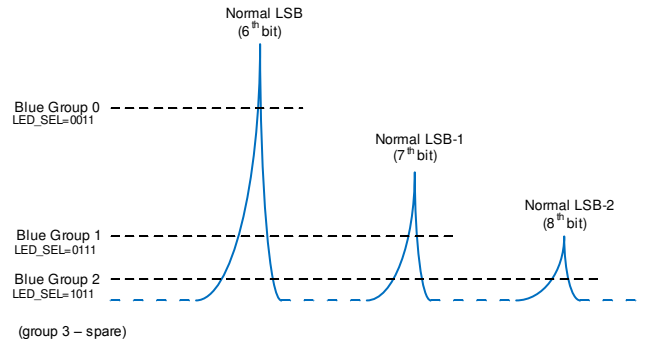


图 6-23. 非连续运行中的扩展 LSB 位深

该特性结合小幅度光脉冲生成能力，可将系统实际色彩位深从传统方案的每色 6 位，提升至 TPS99002S-Q1/DLPC23xS-Q1 第二代系统的每色 7 或 8 位。

6.3.1.4.5 TIA 增益调整

调整 TIA1 的增益，可实现更宽的调光范围。提高 TIA 增益，可在相同光电反馈 DAC 电平下降低光输出。较高的增益会缩小可实现的亮度范围，但能提升目标亮度范围内的调光分辨率。

6.3.1.4.6 非连续模式下的限流

限流值决定了电感允许通过的最大电流。较高的电流限值可实现更高的脉冲高度。更低的限流值会降低每个脉冲的上升沿速度，并减小脉冲过冲。因此，在低亮度调光模式下，限流值需相应降低。

6.3.1.4.7 非连续运行下的 CMODE 大电容模式

TPS99002S-Q1 提供一个输出信号 CMODE，该信号可用于驱动 FET 的栅极，以在非连续运行中切换更大的电容器。高电容模式仅在非连续运行期间使用。（大电容会导致连续运行出现问题，在该模式下最好尽量减小电容）。脉冲生成过程中，大容量电容可降低 LED 正向电压的上升速率。该低速充电特性，会使 LED 从无发光状态至满额发光状态的过渡时间相应延长。在选择合适的电容时，必须在良好的边沿速率控制和脉冲达到阈值的总时间之间取得平衡。应注意该电容器的温度特性。电容随温度的变化越小，系统在冷/热条件下的结果就越准确、可重复。

优势：

- 脉冲稳定性
- 脉冲边沿速率降低，可适配更低的出光阈值要求

使用 CMODE 大电容器的充电和放电环路，如下所示：

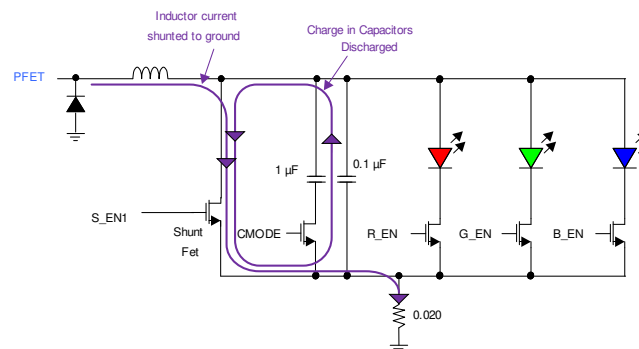


图 6-24. 启用并联支路时的非连续模式电流路径

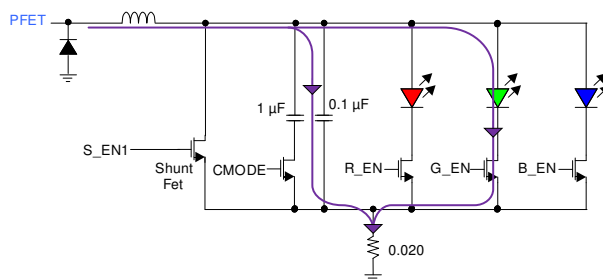


图 6-25. 禁用并联支路时的非连续模式电流路径

6.3.2 过亮检测

TPS99002S-Q1 具备两种过亮状态检测方法。第一种方法结合 ADC 测量值与光电反馈比较器输出，检测光电反馈环路的断路故障。第二种方法通过次级光电二极管，检测 HUD 图像的过亮状态。

6.3.2.1 光电反馈监控器 BIST

初级光电二极管断开会使用用于调节 LED 输出的反馈环路中断。需检测该光电二极管的断路故障，并及时关闭 LED。

DLPC23xS-Q1 软件和 TPS99002S-Q1 实现了内置自检 (BIST) 的光电反馈监控器，以检测断开连接的光电二极管。在每个视频帧中，DLPC23xS-Q1 软件通过分析 LED 电流的 ADC 测量值、TIA 输出信号及 COMPOUT 信号下降沿，判断光电二极管是否断路。

在连续模式下，如果所有 LED 电流达到最大值，而 TIA 测量值却为最小值，DLPC23xS-Q1 软件会判定光电二极管已断开连接。这表明 LED 已导通，但光电二极管未对 LED 的光输出产生响应。

在非连续模式下，通过 COMPOUT 信号的边沿检测光电二极管断路。COMPOUT 上的下降沿表示 LED 脉冲已达到所需的阈值。仅当光电二极管已连接时，此功能才可能实现。因此，DLPC23xS-Q1 软件会检测 COMPOUT 边沿，判断光电二极管的连接状态。

6.3.2.2 过亮 BIST

过亮 BIST 通过与 TIA2 连接的次级光电二极管来检测 HUD 输出图像中的过亮情况。

TIA2 的输出将与可编程阈值进行比较。如果输出超过阈值，DLPC23xS-Q1 软件将记录错误。TIA2 可用于此 BIST 的高带宽或低带宽配置。

在低带宽模式下，TIA2 输出信号会经过 RC 滤波器进行低通滤波。滤波器的电阻元件嵌入在 TPS99002S-Q1 中，而电容器是外部元件。如果使用低带宽输入，电容器的参数应确保滤波器时间常数大于帧时间。

阈值的硬件控制与 TPS99002S-Q1 的调光功能不同步。因此，可能需要启用或禁用此功能，或者可能需要根据 HUD 的调光级别调整阈值。

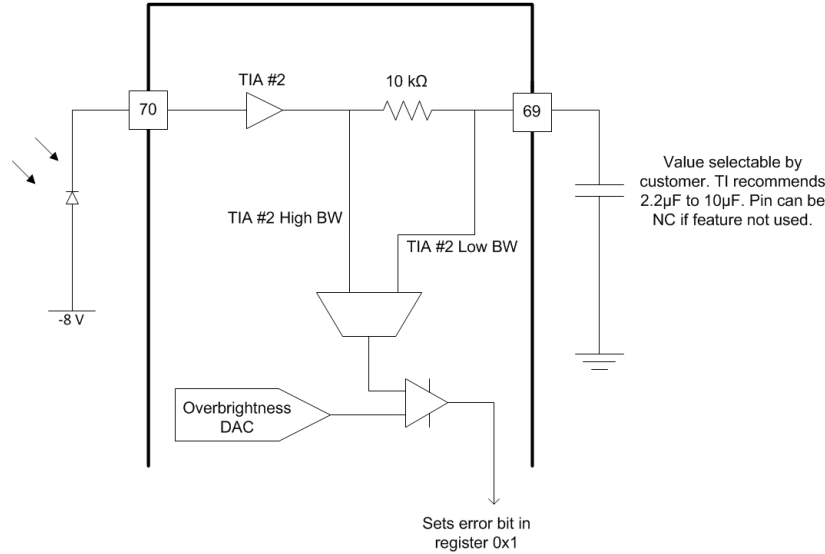


图 6-26. 过亮检测电路

6.3.3 模数转换器

TPS99002S-Q1 集成一款 12 位模数转换器模块，具有 32:1 输入多路复用器和双路采样保持电路。该模块同时集成定制高速串行控制接口，与 DLPC23xS-Q1 配合工作时，每帧可采集多达 63 个与 DMD 序列同步的采样值，采样时序由硬件实现，采样结果采用影子锁存机制。硬件采样时序和影子锁存器可将 DLPC23xS-Q1 处理器从 ADC 时序控制任务中解放出来，从而释放处理器资源用于其他功能。

图 6-27 展示两款专用集成电路 (ASIC) 中 ADC 控制器模块的架构。

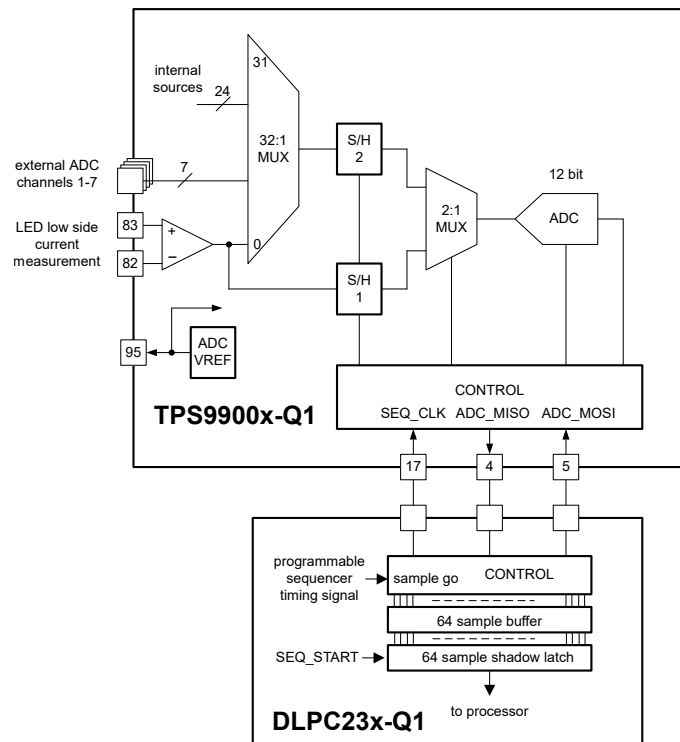


图 6-27. ADC 子系统方框图

ADC 模块包含一个专用通道，保留用于差分低侧 LED 电流测量。集成双采样保持电路，支持 LED 电流与电压的配对采样。额外支持 7 路外部 ADC 输入通道。其余的 24 个多路复用器输入能够测量内部 TPS99002S-Q1 工作参数。

备注

执行成对采样时，信号被同步采样但采取串行转换，因此转换耗时加倍。

DLPC23xS-Q1 包含一个定制 ADC 控制模块，每帧支持多达 63 个 ADC 采样。采样时序与 DMD 序列发生器活动同步，且支持通过系统配置工具进行参数配置。依靠这种同步对齐功能，系统能精准测量序列内特定的光脉冲（LED 电流、电压和 TIA 输出），并具备帧间精确可重复性。每帧支持多达 63 次采样。63 组采样缓冲区包含一个影子锁存器，每帧更新一次。该锁存输出在整个帧时间内保持不变，为 DLPC23xS-Q1 预留了数据采集与处理时间。

ADC 模块还包含一个参考电压输出。该输出端可提供小电流参考电压，且与 ADC 转换所用的参考电压保持一致。该外部参考电压可用于热敏电阻分压电路的偏置，相比内外参考电压混用的方案，可提升检测精度。无论是否使用该参考电压，都应在此引脚与地之间连接一个 0.1 μ F 电容器。

备注

供电电流受限。如果 ADC_VREF 输出端的负载超过规定最大电流额定值，将导致 ADC 工作异常。

6.3.3.1 模数转换器输入表

表 6-2. 模数转换器输入表

参数	内部或外部	测试条件 ⁽¹⁾	最小值	典型值	最大值	单位
通道 0, 增益	低侧检测放大器	外部	增益设置为 24x	22.56	24	25.44 V/V
通道 0, 增益	低侧检测放大器	外部	增益设置为 12x	11.28	12	12.72 V/V
通道 0, 增益	低侧检测放大器	外部	增益设置为 9x	8.46	9	9.54 V/V
通道 1, 增益	ADC_IN1_PAD (LED_ANODE)	外部		0.980	1.000	1.020 V/V
通道 2, 增益	ADC_IN2_PAD (VLED)	外部		0.980	1.000	1.020 V/V
通道 3, 增益	ADC_IN3_PAD	外部		0.980	1.000	1.020 V/V
通道 4, 增益	ADC_IN4_PAD	外部		0.980	1.000	1.020 V/V
通道 5, 增益	ADC_IN5_PAD (R_LED_THERM)	外部		0.980	1.000	1.020 V/V
通道 6, 增益	ADC_IN6_PAD (G_LED_THERM)	外部		0.980	1.000	1.020 V/V
通道 7, 增益	ADC_IN7_PAD (B_LED_THERM)	外部		0.980	1.000	1.020 V/V
通道 8, 增益	VBIAS	内部	TRP 模式 = 1	0.053	0.055	0.057 V/V
通道 9, 增益	VOFFSET	内部	TRP 模式 = 1	0.097	0.1	0.103 V/V
通道 10, 增益	VRESET	内部	TRP 模式 = 1	-0.198	-0.19	-0.182 V/V
通道 10, 失调	VRESET	内部	TRP 模式 = 1	-2.1	-2	-1.9 V
通道 11, 增益	VMAIN	内部		0.52546	0.559	0.59254 V/V
通道 12, 增益	DVDD	内部		0.31302	0.333	0.35298 V/V
通道 13, 增益	V1.1	内部		0.65706	0.699	0.74094 V/V
通道 14, 增益	V1.8	内部		0.40326	0.429	0.45474 V/V
通道 15, 增益	V3.3	内部		0.2209	0.235	0.2491 V/V
通道 16, 失调	M8 LDO 失调	内部		8.15	8.400	8.65 V
通道 16, 增益	M8 LDO	内部		0.980	1.000	1.020 V/V
通道 17, 增益	外部 ADC VREF	内部		0.49	0.5	0.51 V/V
通道 18, 增益	驱动器电源	内部		0.20398	0.217	0.23002 V/V
通道 19, 增益	芯片 Temp1	内部		0.490	0.500	0.510 V/V
通道 20, 增益	芯片 Temp2	内部		0.490	0.500	0.510 V/V
通道 21, 增益	ILED 控制 DAC	内部		0.490	0.500	0.510 V/V
通道 22, 增益	光电反馈控制 DAC	内部		0.490	0.500	0.510 V/V
通道 23, 增益	过亮控制 DAC	内部		0.490	0.500	0.510 V/V
通道 24, 增益	TIA1 实时	内部		0.490	0.500	0.510 V/V
通道 25, 增益	TIA1 低带宽	内部		0.490	0.500	0.510 V/V
通道 26, 增益	TIA2 实时	内部		0.490	0.500	0.510 V/V
通道 27, 增益	TIA2 低带宽	内部		0.490	0.500	0.510 V/V
通道 28, 增益	未使用通道	内部				
通道 29, 增益	主带隙, 0.5V	内部		0.980	1.000	1.020 V/V
通道 30, 增益	TIA1 监控器	内部		0.980	1.000	1.020 V/V
通道 31, 增益	TIA2 监控器	内部		0.980	1.000	1.020 V/V

(1) 转换公式为 $(X + \text{Offset}) \times \text{Gain}$ 。X 是输入电压。如无特别说明，失调电压为 0V。

6.3.4 电源时序和监控

TPS99002S-Q1 专为执行正确的上电与断电时序而设计，以确保 DMD 长期稳定运行。DMD 反射镜高压电源要求特定的上电时序，且在上电、下电与正常工作阶段，对各电源轨 (VRESET、VBIAS 和 VOFFSET) 之间的电压差有严格限制。TPS99002S-Q1 为系统设计人员处理这些要求。

6.3.4.1 电源监视

主异步数字逻辑复位 (DVDD_RSTZ) — 主电源监控器，用于监控 TPS99002S-Q1 的 3.3V 电源输入。此监控器输出用作 TPS99002S-Q1 内部所有数字逻辑的异步复位信号。

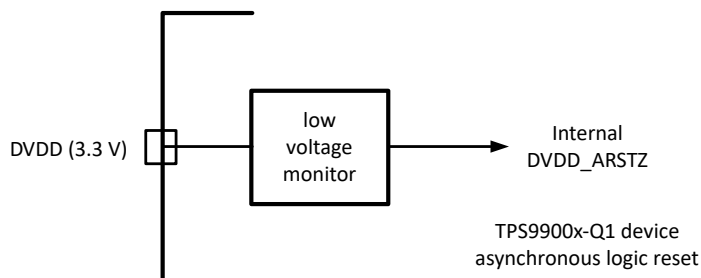


图 6-28. 内部 DVDD 监控器

PROJ_ON 引脚是 DLP 子系统的主开关，用于控制其开启和关闭。1 为开启，0 为关闭。DVDD_ARSTZ 解除复位后，TPS99002S-Q1 将开始对 PROJ_ON 引脚进行采样。如果该引脚为低电平，系统将保持关闭状态。如果该引脚变为高电平，TPS99002S-Q1 将启动上电过程。

TPS99002S-Q1 集成 VMAIN 欠压监控功能。电压监控电路对 VMAIN 输入引脚的电压进行检测，详见图 6-29。如果被监控电压存在高压风险 (如电池输入)，需增设齐纳二极管，实现该引脚的过压保护。

可通过 PROJ_ON 或 VMAIN 引脚实现系统启停控制，且该操作将切断 DLPC23xS-Q1 的供电。如需在不切断 DLPC23xS-Q1 电源的情况下快速打开和关闭显示屏，可在 DLPC23xS-Q1 嵌入式软件的 “Standby” 和 “Display” 之间切换，来更改操作模式。

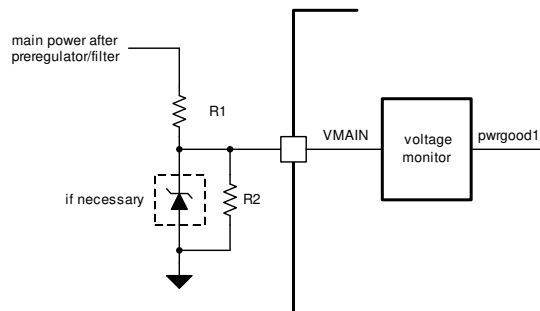


图 6-29. VMAIN 欠压监控

该监控器用于为 DLP 子系统提供电源掉电预警。如果 VMAIN 输入电压降至低于固定阈值，系统将归位 DMD 微镜并进入断电就绪状态。应使用外部电阻器对输入电源轨进行分压。当发生 VMAIN 欠压，直至 TPS99002S-Q1 断电完成，TPS99002S-Q1 的主电源轨必须保持在其工作电压范围内。

芯片组的主电源轨 (6V、3.3V、1.8V 和 1.1V) 同样配置实时电源监控器。这些监控器的输出经逻辑 “或” 运算后，以在图 6-30 中生成 pwrgood2 信号。

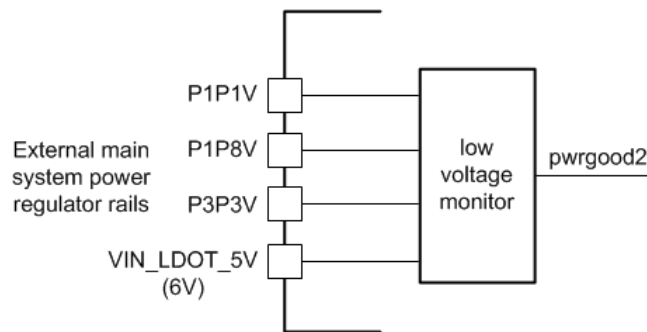


图 6-30. 实时电源轨监控器

此外，TPS99002S-Q1 内的所有电源均可通过 ADC 功能进行监控。DLPC23xS-Q1 软件配置 ADC 模块，以在每一帧采集系统内的所有电压信息。所有严重超规异常均会被捕获，并在 DLPC23xS-Q1 的系统状态中上报为系统错误。

6.3.5 DMD 微镜电压稳压器

DMD 微镜电压稳压器可生成三路高压供电轨：DMD_VRESET、DMD_VBIAS 和 DMD_VOFFSET。DMD 稳压器使用一个开关稳压器，其中电感器在所有三个电源之间进行时间共享。该电感器会充电至特定的电流值，然后放电至三个电源中的一个。在某一供电轨不需要额外充电的情况下，则跳过其对应的充电时隙，将全部充电时间分配给需要能量的供电轨。

为确保正常运行，每路供电轨均需配置特定容值的大容量储能电容。电容器的推荐容值详见 *电气特性 — 温度与电压监控器*。稳压器集成主动下电/放电电路。为满足时序要求，总电容值（实际电容值，非标称值）不得大幅超出 *电气特性 — 温度与电压监控器* 中规定的限值。在具体系统设计中，需对断电时序进行验证。总电容值过低会导致供电轨纹波过大，进而影响 DMD 微镜的动态性能。应选用在器件预期工作温度范围内，能够维持推荐最小电容值的电容型号。此类电容需采用大尺寸封装，以避免在高压工况下出现显著的容值衰减。

尽管 DMD 在这些供电轨上的平均电流较小（最坏情况下为数十毫安），但其峰值电流可达数安培，且持续时间为数十纳秒。为满足峰值电流需求，需在靠近 DMD 电源输入引脚的位置，配置小容值高频去耦电容。

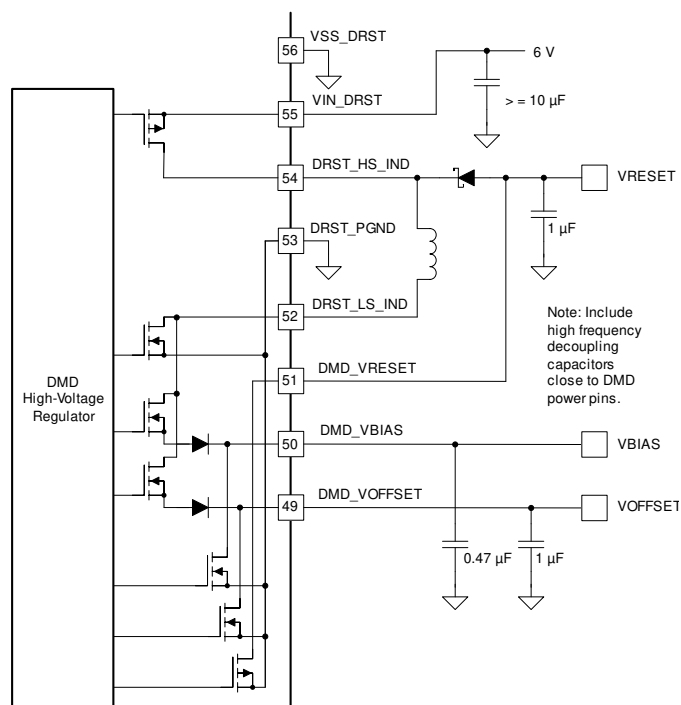


图 6-31. DMD 电压稳压器电路

6.3.6 低压降稳压器

TPS99002S-Q1 集成四个专用于特定内部功能的低压降稳压器：

- 固定 -8V 负压稳压器，用于光电二极管反向偏置（输入引脚 VIN_LDOT_M8，输出引脚 VLDOT_M8）
- 5V 输出稳压器，为内部模拟电路供电（输入引脚 VIN_LDOT_5V，输出引脚 VLDOT_5V）
- 3.3V 输出稳压器，为内部模拟电路供电（输入引脚 VIN_LDOT_3P3V，输出引脚 VLDOT_3P3V）
- 3.3V 输出稳压器，专门为 ADC 模块供电（输入引脚 VIN_LDOA_3P3，输出引脚 VLDOA_3P3）

所有正电压输出 LDO 稳压器的标称输入电压均为 6V，与 LED 选通 FET 栅极驱动电源 (DRVR_PWR) 及 DMD 显微镜电压稳压器 (VIN_DRST) 的输入电压要求一致。但需注意，需通过专用电源子层与电源滤波技术，将敏感模拟电路的电源输入与开关噪声进行隔离。模拟电源轨上的噪声会直接影响系统的调光范围性能，从而限制系统在低亮度档位下的稳定运行。

-8V 负压 LDO 设计为以 DMD_VRESET 电压轨作为供电电源。（请注意，该设计意味着，只有当 DMD 完成上电后，TIA/光电二极管通路方可投入使用。）

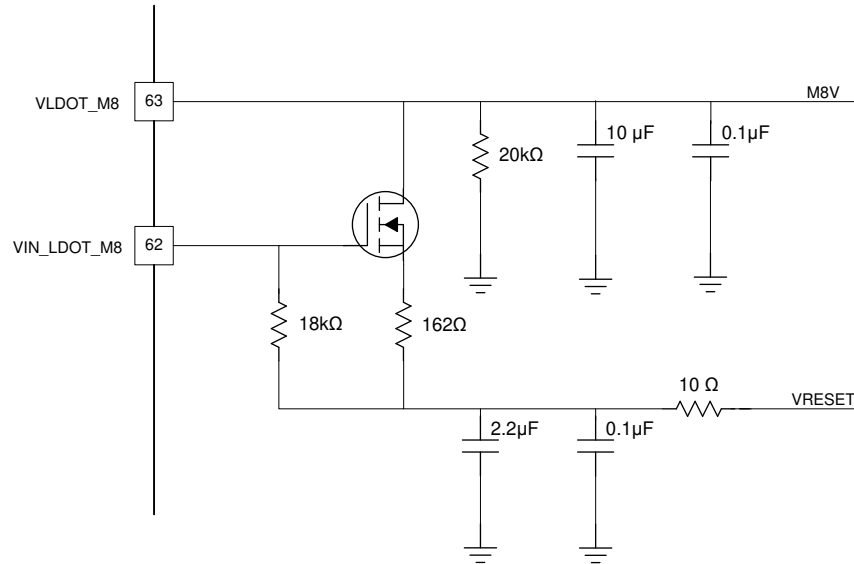


图 6-32. -8V 负压 LDO 电路

小心

不使用光电二极管的应用场景，无需启用该 -8V 稳压器。如果选择了 DLPC230 SW 中用于禁用 -8V LDO 的选项，则 VLDOT_M8 和 VIN_LDOT_M8 可保持断开状态。如果这些引脚未连接，则必须注意确认 -8V LDO 未启用。如果在引脚断开时启用该稳压器，则可能会对器件造成永久损坏。

6.3.7 系统监测特性

6.3.7.1 窗口看门狗电路

TPS99002S-Q1 内置两路窗口看门狗电路，可用于检测 DLPC23xS-Q1 内的故障。

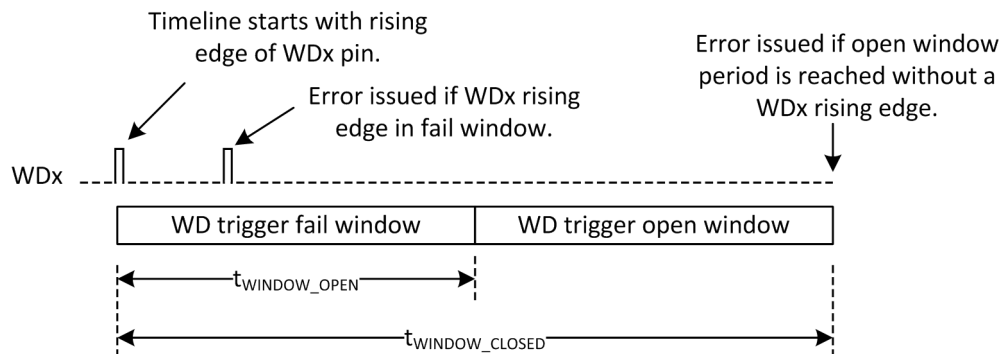


图 6-33. 窗口看门狗功能

DLPC23xS-Q1 软件需同时使用这两路看门狗电路。看门狗 1 (WD1) 通过 DLPC23xS-Q1 的专用 GPIO 引脚，监控 DLPC23xS-Q1 的内部微处理器的运行状态。看门狗 2 (WD2) 用于监控 DLPC23xS-Q1 序列发生器的运行 (通过监控 SEQ_STRT 引脚并连接到 WD2 输入)。

功能启用后，由两个寄存器分别控制看门狗触发窗口的开启时刻与关闭时刻。该过程由相应 WDx 引脚上的上升沿启动。如果在 WD 触发窗口打开之前出现另一个上升沿，则会发出看门狗错误。如果在开放窗口期结束时仍未检测到 WDx 引脚的上升沿，则会发出错误。每当检测到 WDx 引脚上升沿时，监控流程将重新启动。两路看门狗相互独立。

6.3.7.2 芯片温度监控器

TPS99002S-Q1 包含两个片上裸片温度监控器，用于监测 TPS99002S-Q1 的内部温度。每个监控器均有一个输出端，用于指示芯片温度是否超过两个阈值中的任意一个。其中一路监控预警阈值，另一路监控过热错误阈值。如果超过警告阈值，则可能会生成处理器中断，。如果在运行期间超过过热误差阈值，TPS99002S-Q1 将启动紧急关断过程，随后进入低功耗状态，等待 PROJ_ON 引脚的切换以启动系统重新启动。除非片上温度低于警告阈值，否则系统不会继续执行上电初始化步骤。只要 DVDD 和 VDD_IO 电源正常且稳定，这些温度监控器输出位的状态即可通过 SPI 总线读取。

6.3.7.3 外部时钟比率监控器

TPS99002S-Q1 具备两路主时钟源：一是内部低频振荡器（2MHz，用于系统初始化和其他维护目的），二是外部高速（30MHz）时钟 SEQ_CLK，用于大多数时序关键型应用，例如照明控制模块内部的数字逻辑电路和 ADC。TPS99002S-Q1 集成时钟比例上报功能，可输出内外部时钟的频率比值。该比率可通过 SPI 总线读取。DLPC23xS-Q1 可将其与预期值进行比对。如果比率不正确，则可能是 DLPC23xS-Q1 振荡器锁定至错误谐波，或发生其他故障。

6.3.8 通信端口

6.3.8.1 串行外设接口 (SPI)

TPS99002S-Q1 内置两路四线 SPI 接口，最高支持 30MHz 时钟速率的数据传输。主端口 (SPI1) 支持寄存器读写操作，是器件的主要配置与控制接口。DLPC23xS-Q1 是 SPI1 的主器件，用于在系统运行期间控制 TPS99002S-Q1。辅助只读四线 SPI 端口 (SPI2) 可为系统中选配的第三微控制器提供状态信息。

两路接口均采用 SPIx_SS_Z 引脚，作为对应 SPI 端口的低电平有效片选信号。SPI 数据帧由 SPIx_SS_Z 引脚拉低触发，SPIx_SS_Z 引脚拉高时完成传输。

辅助 SPI 接口作为只读系统监控接口。地址空间内的所有寄存器均可通过该接口读取。该协议与主端口基本一致，区别在于其为只读属性，。注意，数据在 SPI2_CLK 时钟上升沿被采样输入。

使用此端口时，必须传输完整的事务数据包。数据包不完整可能导致数据损坏。

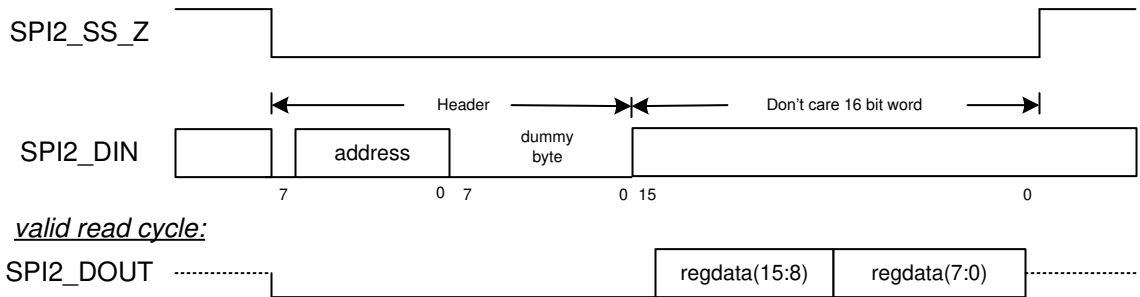


图 6-34. SPI 端口 2 协议 (只读)

6.4 器件功能模式

下文中图 6-35 所示图表展示了 TPS99002S-Q1 的功能工作模式。

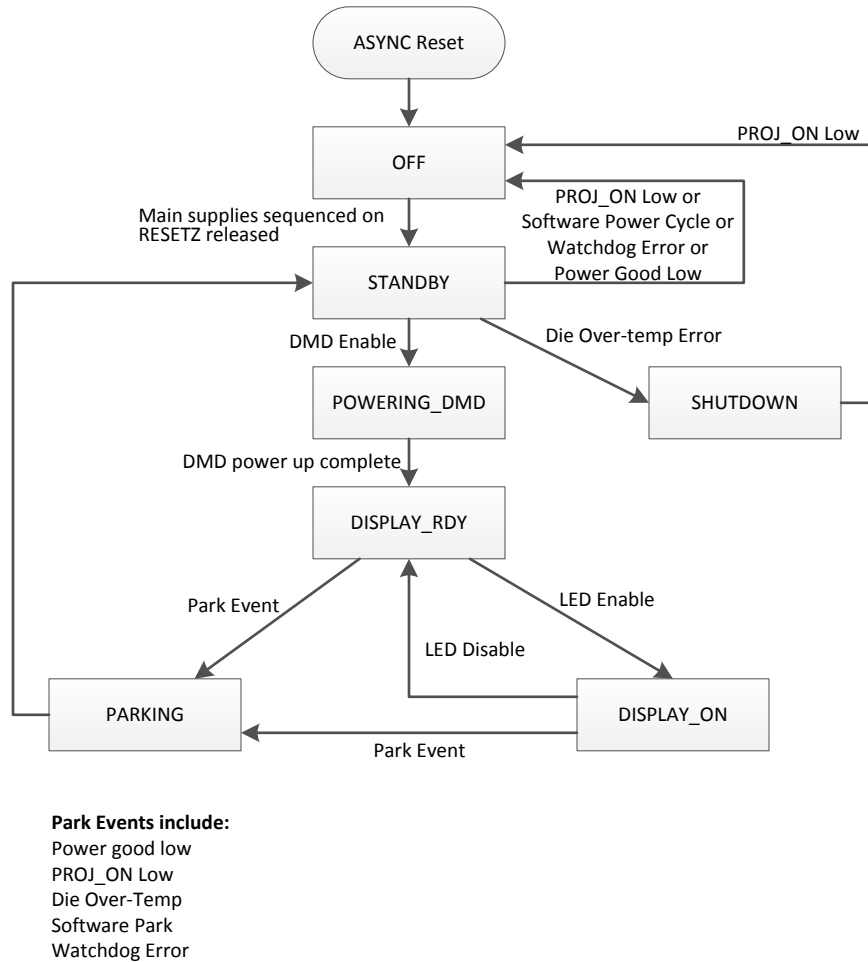


图 6-35. 顶层系统状态

6.4.1 关闭

器件的异步内部复位会将系统置于此状态。所有电源（DMD 电源、1.1V、1.8V、3.3V）均异步禁用，且 DLPC23xS-Q1 的 RESETZ 输出保持低电平。内部复位解除后，SPI2 通信接口即可投入使用。

退出 OFF 状态后，系统会进入 STANDBY 状态。如要退出 OFF 状态，必须满足以下所有条件：

- VMAIN 输入监控器必须显示正常状态。
- PROJ_ON（投影仪开启）输入引脚必须为高电平。
- 芯片温度警告必须指示芯片温度低于警告阈值。在退出 OFF 状态且进入 STANDBY 状态之前，外部 1.1V、1.8V 和 3.3V 电源按顺序上电，首先是 1.1V、然后是 1.8V、然后是 3.3V。

1.1V、1.8V 和 3.3V 的内部监控器（以及 VIN_LDOT_5V 上的 6V 输入）将阻止系统进入 STANDBY 状态，直到所有 4 个电源轨都处于工作范围内。电源正常后，RESETZ 输出信号会保持低电平特定时间，以确保 DLPC23xS-Q1 具有正确的复位周期，然后释放该信号以转换为 STANDBY 状态。

6.4.2 STANDBY

进入 STANDBY 状态后，RESETZ 信号置高，DLPC23xS-Q1 启动引导流程。

STANDBY 状态的退出条件包括：

- 芯片过热错误会使系统进入 SHUTDOWN 状态。STANDBY 状态下的过热错误表明系统存在问题。
- PROJ_ON 信号置低，系统进入 OFF 状态。
- 软件控制的下电上电。系统将进入 OFF 状态。
- 如果软件启用了任一看门狗计时器并发生错误，系统将进入 OFF 状态。
- 如果电源意外损坏，系统将进入 OFF 状态。
- DLPC23xS-Q1 软件开始启用 DMD 电压。系统进入 POWERING_DMD 状态。这是 DMD 电压使能流程的第一步。

在 STANDBY 阶段，DLPC23xS-Q1 软件执行 DMD 和 DLPC23xS-Q1 序列发生器配置步骤。该软件负责 DMD 电压使能时序，穿插执行必要的 DMD 配置寄存器写入操作及 DLPC23xS-Q1 ASIC 模块配置步骤。在 DLPC23xS-Q1 软件开始启用 DMD 电压后，TPS99002S-Q1 继续进入为 POWERING_DMD 状态。

6.4.3 POWERING_DMD

一旦 DLPC23xS-Q1 软件在 STANDBY 模式下开始启用 DMD 电压，系统就会进入 POWERING_DMD 状态。在此状态下，DLPC23xS-Q1 软件执行所有相关必要步骤，完成 DMD 的安全配置与上电。

退出 POWERING_DMD 状态时，DLPC23xS-Q1 软件会确认 DMD 已完成上电。该确认信号将 TPS99002S-Q1 切换至 DISPLAY_RDY 状态。这是 DMD 电压使能流程的最后一步。

如果在上电期间接收到 PROJ_ON 低电平信号，TPS99002S-Q1 仍会完成整个上电序列。

6.4.4 DISPLAY_RDY

在显示就绪状态下，DLPC23xS-Q1 可以随时启用照明。

当后，DLPC23xS-Q1 软件将启用照明，TPS99002S-Q1 随即进入 DISPLAY 状态。

退出条件：

- 照明已启用：进入 DISPLAY_ON 状态。（仅限 HUD）
- 发生了 DMD 归位事件，包括电源不正常、PROJ_ON 拉低、芯片过热错误、启动了软件归位或（软件触发下电上电）。这些事件会使 TPS99002S-Q1 进入 PARKING 状态。

注意：对于仅限前照灯的应用，TPS99002S-Q1 不会进入 DISPLAY_ON 状态。照明功能的开启与关闭均在 DISPLAY_RDY 状态下完成。

6.4.5 DISPLAY_ON

系统正常运行，图像处于显示状态。退出条件：

- 照明禁用：进入 DISPLAY_RDY 状态。
- 发生了内部 DMD 归位事件（包括电源异常或者 PROJ_ON 引脚拉低、芯片超温错误、软件触发归位）或电源循环寄存器位（软件触发下电上电）— 将使 TPS99002S-Q1 进入归位状态。

6.4.6 归位

DMD 正执行归位操作。DLPC23xS-Q1 在此状态下，输出至 VarCompanionControllerName 的 PARKZ 信号被置为低电平。计时器倒计时结束后，DMD 稳压器的控制功能随即禁用。最终硬件延迟结束后，系统进入 STANDBY 状态。

6.4.7 关断

仅当芯片出现过热情况时，系统才会进入关断状态。芯片内部所有可切换的工作模块均停止运行。退出此状态的唯一条件为 PROJ_ON 拉低 (0) 或彻底断电。此状态可通过第 2 个诊断 SPI 端口读取。所有电源均被禁用。

6.5 寄存器映射

6.5.1 系统状态寄存器

地址	名称	位	说明
芯片版本 ID，只读，复位值 0000			
0x00	未使用	[15:8]	未使用
	主要	[7:4]	主要版本
	次要	[3:0]	次要版本
状态置位寄存器，读写，复位值 0000 (任意位字段写入 1 可置位对应标志)			
0x01	PG 故障状态	[15]	当用户寄存器 38h 中任意存储单元被置位时，该信号生效
	DM 最大宽度限制	[14]	达到的最大 DM 脉宽。该状态是否判定为故障，取决于系统当前工作模式
	VXPG 初始化	[13]	VOFS、VRST 或 VBIAS 的电源就绪计时器已过期
	主 SPI 奇偶校验错误	[12]	执行上一条命令时 SPI1 端口事务 (命令或写入数据) 发生奇偶校验错误
	ADC 块错误	[11]	ADC 块中所有错误的“或”关系。请参阅 x0D 以确定具体错误。
	校验和错误 3	[10]	LED/调光控制器部分中的校验和错误
	校验和错误 2	[9]	光传感器调节部分中的校验和错误
	校验和错误 1	[8]	ADC 子系统部分中的校验和错误
	WD2	[7]	看门狗 2 错误
	WD1	[6]	看门狗 1 错误
	顶层状态更改	[5]	表示顶层状态机已改变状态。可用于指示 TPS99002S-Q1 因随机故障意外退出 DISPLAY 状态
	亮度过高	[4]	亮度过高检测器指示过亮的故障情况
	VXPG 故障	[3]	如果 VOFS、VRST 或 VBIAS 发生电源就绪故障，则由硬件设置 1
	芯片过热警告	[2]	芯片上的热条件已达到警告级别。如果温度继续升高，系统将达到芯片过热错误温度，TPS99002S-Q1 将采取紧急措施
	芯片过热错误	[1]	芯片上的热条件已达到紧急/错误级别。TPS99002S-Q1 将采取紧急措施以保护系统。该错误位对 PARKZ 输出信号不可屏蔽
	PROJ_ON_LOW	[0]	投影仪 ON 输入引脚为低电平 (此状态位将置 1) 。

地址	名称	位	说明
通用状态寄存器 1，只读，复位值 0000			
0x05	时钟比率监控器	[15:12]	中位读数 (1000±1) 表示已接入约 30MHz 外部时钟信号
	开路	[11:8]	保留
	上次复位原因 (2:0)	[7:5]	上一个复位周期最后一次进入 OFF 的根本原因。 “000” — 真实上电周期，内部复位置位/释放 “001” — PROJ_ON 引脚拉低 “010” — 看门狗计时器 1 错误 “011” — 看门狗计时器 2 错误 “100” — 芯片超温错误 “101” — 软件下电上电命令 其余值未使用
	顶层状态 (4:0)	[4:0]	顶层状态机当前工作状态 0x00 = 关断 0x01 = 内部初始化 0x02 = 关闭 0x03 = 内部初始化 0x04 = 初始化 1P1V 0x05 = 初始化 1P8V 0x06 = 初始化 3P3V 0x07 = 释放 RESETZ 0x08 = 待机 0x09 = VOFFSET 启用 0x0A = VBIAS 启用 0x0B = VRESET 启用 0x0C = 显示就绪 0x0D = 显示开启 0x0E = 归位初始化 0x0F = VBIAS 和 VRESET 禁用 0x10 = VOFFSET 禁用 0x11 = DMD 电压放电

6.5.2 ADC 控制

地址	名称	位	说明
ADC 块状态 SET，读/写，复位值 0000 (向任何位字段写入 1 都会设置标志。所有 ADC 错误位的或逻辑结果，将输入至主状态寄存器的单个 ADC 错误位。)			
0x0D	未使用	[15:8]	保留
	AD3 命令停止位错误	[7]	表示缺少停止位
	ADC 时间轴错误	[6]	表示当前一条命令仍在执行中时，收到了一条新命令
	命令错误	[5]	在串行总线命令中检测到错误
	检测到奇偶校验错误	[4]	检测到位流中存在奇偶校验错误
	Ch2 下溢	[3]	ADC 通道 2 寄存器中的转换结果发生下溢
	Ch2 饱和	[2]	ADC 通道 2 寄存器中的转换结果达到饱和
	Ch1 下溢	[1]	ADC 通道 1 寄存器中的转换结果发生下溢
	Ch1 饱和	[0]	ADC 通道 1 寄存器中的转换结果达到饱和

6.5.3 一般故障状态

地址	名称	位	说明
一般故障状态，仅读，复位值 0000，值 1 表示故障			
0x38	VBIAS 电源正常信号故障	[15]	VBIAS 低于最小指定电压
	VRST 电源正常信号故障	[14]	VRESET 低于最小指定电压
	VOFS 电源正常信号故障	[13]	VOFFSET 低于最小指定电压
	电源正常信号 1 故障	[12]	VMAIN 或 AVDD 电源轨低于最小指定电压 (逻辑或)。
	电源正常信号 2 故障	[10]	1.1V、1.8V、3.3V 和 6V 电源轨中至少一路电压低于规定最小值 (逻辑或)。
	ADC 3V LDO 电源正常信号故障	[9]	ADC 3V LDO 低于最小额定电压
	ADC 3V LDO 过压故障	[8]	ADC 3V LDO 高于最大指定电压
	TIA 3V LDO 电源正常信号故障	[7]	TIA 3V LDO 低于最小额定电压
	TIA 3V LDO 过压故障	[6]	TIA 3V LDO 高于最大指定电压
	TIA5 LDO 过压故障	[5]	TIA 5V LDO 高于最大指定电压
	TIAM8 LDO 电源正常信号故障	[4]	-8V 光电二极管偏置 LDO 低于最小指定电压
	TIAM8 LDO 过压故障	[3]	-8V 光电二极管偏置 LDO 高于最大指定电压
	V3P3 电源正常信号故障	[2]	3.3V 低于最小指定电压
	V1P8 电源正常信号故障	[1]	1.8V 低于最小指定电压
	V1P1 电源正常信号故障	[0]	1.1V 低于最小指定电压

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

DLP394xS-Q1 芯片组专为车载投影类应用设计，如抬头显示 (HUD) 和高分辨率前照灯系统。

DLP394xS-Q1 芯片组由三个元件组成：DLP394xxS-Q1 (DMD)、DLPC23xS-Q1 和 the TPS99002S-Q1。DMD 是一款光调制器，包含用于构建和投影图像的微镜。DLPC23xS-Q1 作为 DMD 控制器，负责对输入视频进行格式处理，并控制 DMD 照明源和 DMD 的时序，以实现视频图像的显示。TPS99002S-Q1 是用于照明源 (LED 或激光) 的控制器，同时也是整个芯片组的管理 IC。DLPC23xS-Q1 与 TPS99002S-Q1 协同工作时，还可实现系统级监控、诊断及故障检测功能。

7.2 典型应用

该芯片有两种配置：分别为 HUD 模式和前照灯模式。表 7-1 展示了两种配置模式下的引脚连接差异。

表 7-1. HUD 和前照灯的引脚配置差异

引脚	名称	说明	HUD	前照灯
12	COMPOUT	光电二极管 (PD) 接口高速比较器输出	连接到 DLPC23xS-Q1 GPIO_02	无连接
15	SYNC	外部 LED 降压驱动器同步选通输出	请参阅节 7.2.1.2.3	无连接
18	D_EN	LED 接口；降压高侧 FET 驱动使能	连接到 DLPC23xS-Q1 D_EN (GPIO_04)	连接到 DLPC23xS-Q1 D_EN (GPIO_04) 或接地
19	S_EN	LED 旁路并联支路选通输入	连接到 DLPC23xS-Q1 S_EN (GPIO_03)	连接到 DLPC23xS-Q1 S_EN (GPIO_03) 或接地
20	LED_SEL_0	LED 使能选通 0 输入	连接到 DLPC23xS-Q1 PMIC_LEDSEL_0	连接到 DLPC23xS-Q1 PMIC_LEDSEL_0 或接地
21	LED_SEL_1	LED 使能选通 1 输入	连接到 DLPC23xS-Q1 PMIC_LEDSEL_1	连接到 DLPC23xS-Q1 PMIC_LEDSEL_1 或接地
22	LED_SEL_2	LED 使能选通 2 输入	连接到 DLPC23xS-Q1 PMIC_LEDSEL_2	接地
23	LED_SEL_3	LED 使能选通 3 输入	连接到 DLPC23xS-Q1 PMIC_LEDSEL_3	接地
38	DRV_EN	LM3409 的驱动使能	驱动器选择使能	电阻器至接地
39	CMODE	电容器选择输出端 (CM 下可选用更小容值电容，降低脉冲过冲/欠冲现象)。开漏	请参阅节 6.3.1.4.7。	无连接
40	DMUX0	数字测试点输出	连接到测试点或保持未连接状态。请勿接地。	连接到测试点或保持未连接状态。请勿接地。
41	DMUX1	数字测试点输出	连接到测试点或保持未连接状态。请勿接地。	连接到测试点或保持未连接状态。请勿接地。
43	S_EN1	低阻并联支路 NFET 驱动使能【高电平表示分流功能激活】	请参阅节 6.3.1.3.3。	并联支路启用/无连接
44	S_EN2	高阻并联支路 NFET 驱动使能【高电平表示分流功能激活】	请参阅节 6.3.1.3.3。	无连接
45	R_EN	红色通道选择。低侧 NFET 驱动端	FET 使能	FET 使能/无连接
46	G_EN	绿色通道选择。低侧 NFET 驱动端	FET 使能	FET 使能/无连接
47	B_EN	蓝色通道选择。低侧 NFET 驱动端	FET 使能	FET 使能/无连接
57	AMUX1	模拟测试多路复用输出 1	连接到测试点或保持未连接状态。请勿接地。	连接到测试点或保持未连接状态。请勿接地。

表 7-1. HUD 和前照灯的引脚配置差异 (续)

引脚	名称	说明	HUD	前照灯
61	AMUX0	模拟测试多路复用输出 0	连接到测试点或保持未连接状态。请勿接地。	连接到测试点或保持未连接状态。请勿接地。
62	VIN_LD0T_M8	专用 TIA 接口 -8V (标称值) LDO 外部调节 FET 驱动信号, 用于 -8V 稳压器	请参阅节 6.3.6。	按照节 6.3.6 要求连接或悬空 (软件中选择 NC 配置项)。
63	VLD0T_M8	专用 TIA 接口 -8V (标称值) LDO 滤波电源 (稳压电压反馈)	请参阅节 6.3.6。	按照节 6.3.6 要求连接或悬空 (软件中选择 NC 配置项)。
76	R_IADJ	用于 IADJ 电压电流转换的外接电阻	请参阅节 7.2.1.2.3。	接地
77	IADJ	用于调节外部 LED 控制器驱动电流设定值的电流输出端	请参阅节 7.2.1.2.3。	接地
85	ADC_IN1	外部 ADC 通道 1, 请参阅表 6-2	通过分压器连接到 LED 阳极。	无连接/可选 (客户使用)
86	ADC_IN2	外部 ADC 通道 2, 请参阅表 6-2	可选 (LED 输入电压)	无连接/可选 (客户使用)
88	ADC_IN3	外部 ADC 通道 3, 请参阅表 6-2	无连接/可选 (客户使用)	无连接/可选 (客户使用)
90	ADC_IN4	外部 ADC 通道 4, 请参阅表 6-2	无连接/可选 (客户使用)	无连接/可选 (客户使用)
92	ADC_IN5	外部 ADC 通道 5, 请参阅表 6-2	无连接/可选 (热敏电阻)	无连接/可选 (客户使用)
93	ADC_IN6	外部 ADC 通道 6, 请参阅表 6-2	无连接/可选 (热敏电阻)	无连接/可选 (客户使用)
94	ADC_IN7	外部 ADC 通道 7, 请参阅表 6-2	无连接/可选 (热敏电阻)	无连接/可选 (客户使用)

为避免上电和掉电过程中出现输入悬空状态, 下表所列引脚需配置下拉电阻器。

表 7-2. 下拉电阻器要求

引脚	名称	典型值
5	ADC_MOSI	10k Ω
6	WD1	10k Ω
16	SEQ_START	10k Ω
17	SEQ_CLK	10k Ω
18	D_EN ⁽¹⁾	10k Ω
19	S_EN ⁽¹⁾	10k Ω
20	LED_SEL_0 ⁽¹⁾	10k Ω
21	LED_SEL_1 ⁽¹⁾	10k Ω
22	LED_SEL_2 ⁽¹⁾	10k Ω
23	LED_SEL_3 ⁽¹⁾	10k Ω
27	SPI1_CLK	10k Ω
30	SPI1_DIN	10k Ω
31	SPI2_DIN	10k Ω
34	SPI2_CLK	10k Ω
49	DMD_VOFFSET ⁽²⁾	56k Ω
50	DMD_VBIAS ⁽²⁾	110k Ω
51	DMD_VRESET ⁽²⁾	68k Ω

(1) 如果这些引脚未连接到 DLPC23xS-Q1 (如前照灯配置模式), 则可直接接地, 无需配置下拉电阻器。

(2) DMD_VOFFSET、DMD_VBIAS 及 DMD_VRESET 引脚需配置下拉电阻器, 以提供最小负载。各下拉电阻的负载电流需控制在 0.1mA 至 1mA 范围内。如果使用 -8V LDO, DMD_VRESET 对应的下拉电阻器可省去。如果仅使用一个或零个 TIA, 则这些下拉电阻器的最大电流可达到 1mA。

7.2.1 HUD

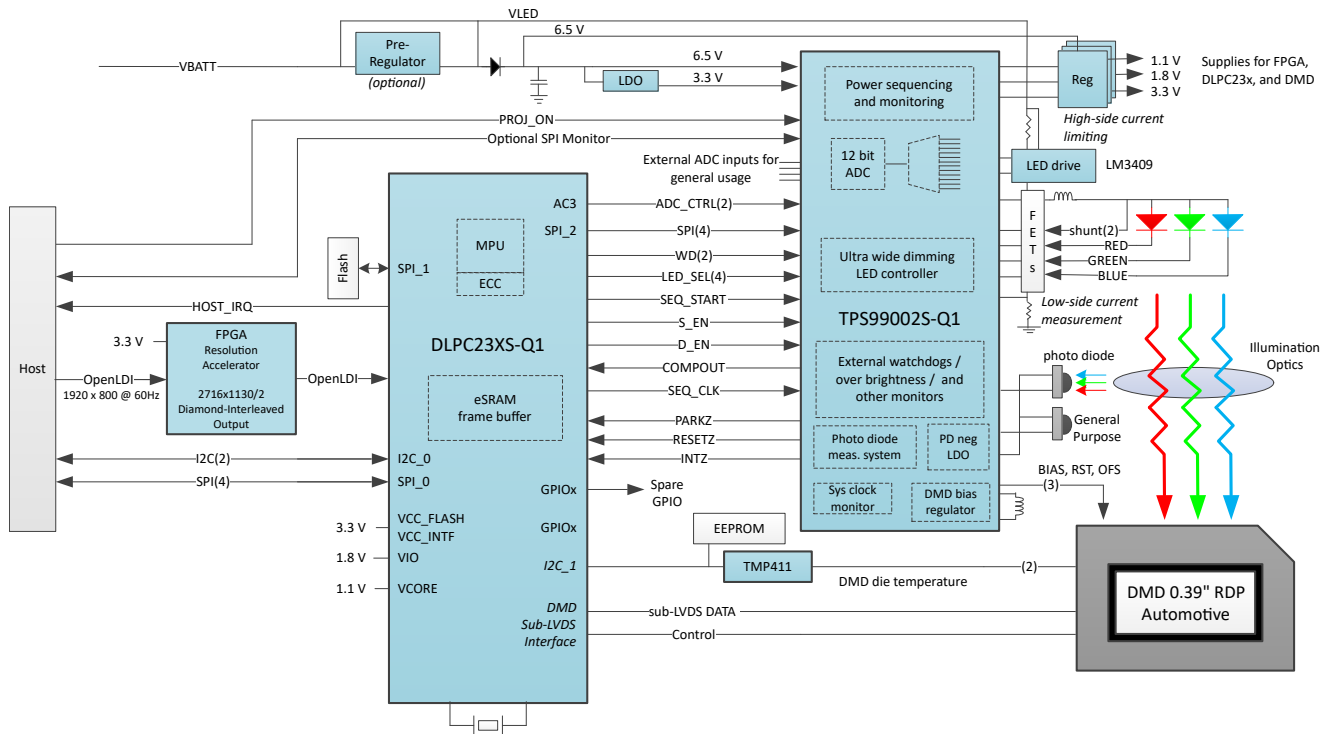


图 7-1. HUD 系统方框图

备注

TPS99002S-Q1 系统管理和照明控制器是 DLP394xS-Q1 芯片组的一部分，其中还包括 DLPC23xS-Q1 DMD 显示控制器。

7.2.1.1 设计要求

DLPC23xS-Q1 是一款用于 DMD 及其 HUD 中 RGB LED 时序的控制器。该芯片可在全工作范围内向 LED 器件请求合理的时序与幅值参数，使 HUD 输出目标颜色与亮度。它会将 DMD 与这些 LED 同步，以生成主机请求的全彩视频画面。

DLPC23xS-Q1 接收车载主机处理器的输入。主机提供命令和输入视频数据。可以使用 I²C 总线或 SPI 总线发送读写 (R/W) 命令。未用于读写命令传输的总线可以用作执行诊断功能的只读总线。输入视频可通过 OpenLDI 总线或 24 位并行总线传输。SPI 闪存为 DLPC23xS-Q1 的 ARM 内核提供嵌入式软件、颜色校准数据及默认设置。TPS99002S-Q1 向 DLPC23xS-Q1 提供诊断和监控信息，通过 SPI 总线及 PARKZ、INTZ 及 RESETZ 等多路路控制信号，实现上电与掉电时序管理。DLPC23xS-Q1 通过 I²C 连接到 TPM411，获取温度信息。

DLPC23xS-Q1 的输出包括发送至 TPS99002S-Q1 的 LED 驱动信息、发送给 DMD 的控制信号以及发送给主机处理器的监控和诊断信息。DLPC23xS-Q1 根据主机请求的亮度和工作温度，确定 LED 的正确时序和振幅。它使用 SPI 总线和多个附加控制信号（例如 D_EN、S_EN 和 SEQ_START）将此信息传递到 TPS99002S-Q1。它通过 SubLVDS 总线发送数据，实现对 DMD 微镜的控制。同时可通过 HOST_IRQ 信号，向主机上报严重故障信息。

TPS99002S-Q1 是高度集成的混合信号 IC，具备 DMD 电源控制、LED 模拟响应控制功能，并可为 HUD 系统提供监测与诊断信息。TPS99002S-Q1 的电源时序和监控块可为 DMD 正确上电并提供准确的 DMD 电压轨，然后在运行期间监控系统的电源轨。将上述功能集成于单颗 IC，可大幅缩短设计周期、降低设计复杂度。高精度光电二极管 (PD) 测量系统和调光控制器块可实现对 LED 响应的精准控制。这使 DLP 技术 HUD 在全温度范围内，既能实现超高调光比（>5000:1），又能保证亮度与颜色的精准度。最后，TPS99002S-Q1 内置多路通用 ADC，设计人员可将其用于系统级监测，例如过亮检测。

TPS99002S-Q1 的输入信号包括 DLPC23xS-Q1 的输出信号、用于监测的电源轨电压、用于测量 LED 响应的光电二极管信号、主机处理器信号，以及多个其他 ADC 端口。DLPC23xS-Q1 通过 SPI 端口和多路其他控制信号向 TPS99002S-Q1 发送命令。TPS99002S-Q1 包含用于监控 DLPC23xS-Q1 并确保其按预期运行的看门狗。TPS99002S-Q1 对各电源轨进行监测，以检测电源故障或电压毛刺；当发生故障时，可触发 DMD 器件的合规掉电流程。TPS99002S-Q1 内的跨阻放大器 (TIA) 可对光电二极管的电流进行测量与放大。主机处理器可通过专用 SPI 总线读取 TPS99002S-Q1 的诊断信息。同时可通过 PROJ_ON 信号，发送系统开关机指令。TPS99002S-Q1 内置多路通用 ADC，可用于实现过亮和过热检测等其他系统功能。

TPS99002S-Q1 的输出包括发送至 DLPC23xS-Q1 的 LED 驱动信号、诊断信息和错误警报。TPS99002S-Q1 发出信号以控制针对大功率 LED 的 LM3409 降压控制器以及相关的 LED 分立硬件。TPS99002S-Q1 可以通过两条 SPI 总线将诊断信息输出到主机和 DLPC23xS-Q1。它还具有 RESETZ、PARKZ 和 INTZ 等信号，可用于触发断电或复位序列。

DMD 是一款微机电系统 (MEMS) 器件，可接收电信号作为输入（视频数据）并产生机械输出（微镜位置）。DMD 的电气接口是由 DLPC23xS-Q1 驱动的 SubLVDS 接口。其机械输出表现为 DMD 阵列中超过 130 万枚微镜的偏转状态，微镜偏转角度可达 $\pm 12^\circ$ 。在投影系统中，这些微镜被用作像素单元，实现图像显示功能。

7.2.1.2 应用设计考量

7.2.1.2.1 光电二极管设计考量

光电二极管在光路中的安装位置对系统性能至关重要。合理优化光电二极管的安装位置与电响应特性，可实现调光系统的最大动态范围。光电二极管的设计考量细则，详见 *光电二极管选型与布局指南 (DLPA082)*。

光电二极管设计需考量以下要点：

• 位置：

- 理想状态下，应在照明光路中找到一个位置 (图 7-2)，使得在系统目标白点下，红、绿、蓝三色 LED 均能产生强度高且幅值均衡的信号响应。探测器安装位置不当导致的三路通道失衡，会限制调光系统的动态范围。TIA 支持 RGB 修整功能，有助于重新平衡失衡的系统。该功能可进一步优化各路 LED 的幅值信号响应平衡效果。但照明光路设计仍需尽可能保证色彩的天然平衡，达到最优实效。
- 确定光电二极管安装位置时，还需考量投影光路的反向散射光影响。DMD 之后光路中的投影透镜表面及其他物体，在光源点亮时会反射部分光线。如果光电二极管处于反向散射光的照射范围内，其检测到的光线

将为实际照明光与反向散射光的混合光。如果反向散射光强度较大，将影响照明控制环路。此外，反向散射光强度与视频内容相关（例如，全屏白色画面产生的反向散射光多于全屏黑色画面），进而影响系统的全开全关对比度。

- **光电二极管辐照度：**

- 同样重要的是，光电二极管的辐照度不能过高或过低。辐照度过高会导致光电二极管饱和，同时降低响应速率。饱和阈值及响应速率衰减程度因光电二极管型号而异。TPS99002S-Q1 内置负压 LDO 及负压源，可为光电二极管的反向偏置提供低噪声的 -8V 参考电压。相较于零偏置工作模式（光伏模式），光电二极管反向偏置工作模式（光电导模式）可提升抗饱和辐照度阈值。反之，辐照度过低会导致系统抗干扰能力下降，光电二极管暗电流带来的影响将被放大。光电二极管工作电流应保持在合理偏高的水平，确保暗电流影响可忽略不计，从而规避线缆噪声、接地噪声等其他干扰源带来的潜在问题。

- **远程光电二极管连接线缆：**

- 如果光电二极管为远程布置，建议选用低电容线缆，并尽可能缩短线缆长度。最低要求：为抑制噪声，应使用单芯屏蔽线缆，将光电二极管偏置端（阴极）连接至线缆屏蔽层，光电二极管输出端（阳极）连接至线缆内芯。采用双芯屏蔽线缆并将屏蔽层接低噪声地，可实现更优的降噪效果。为确定最佳安装位置，使色彩响应均衡度与辐照度均达到设计要求，可能需要通过实验验证。光电二极管总电容（含二极管自身电容、线缆电容及连接器电容）不得超过 [节 5.5](#) 中规定的最大值，设计时需重点注意。TIA 设计包含可调反馈电容，可针对特定解决方案优化响应。DLPC23xS-Q1 的闪存配置项可调节该反馈电容参数，实现压摆率与稳定性的最优表现。

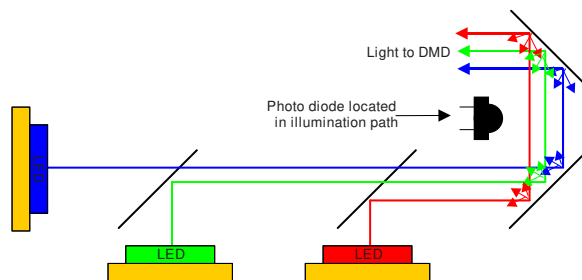


图 7-2. 光电二极管布置要求

光电二极管调理电路集成多项特性，可提升系统性能与集成度：

- 红、绿、蓝三路增益与失调参数独立可调
- 反馈电容可选配
- 集成负压 LDO，为光电二极管提供反向偏置

7.2.1.2.2 LED 电流测量

TPS99002S-Q1 内置一个专用 ADC 通道，用于 LED 电流测量。节 6.3.1.3 部分所述的系统软件消隐电流管理流程，需基于该测量值实现消隐电流与光电反馈电流的协同控制。软件会分别测量光电反馈模式下的实际 LED 电流（分颜色通道）及消隐电流。系统运行过程中，消隐电流的配置值会被精调至最优水平，以优化每个光脉冲的初始电流。因此，此 LED 电流测量尽可能无噪声，这对系统性能至关重要。建议使用开尔文连接方式连接低侧检测电阻器并使用 RC 滤波器来滤除开关纹波，如图 7-3 中如所示。开尔文电阻器的每个值应小于 100 Ω，且需选用容差优于 0.5% 的电阻器。

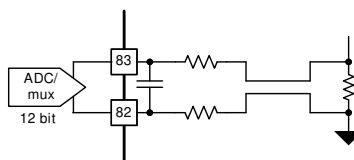


图 7-3. LED 电流测量接线

7.2.1.2.3 设置电流限制

LM3409 的电流限制由 TPS99002S-Q1 IADJ 引脚的电流消耗决定，该电流由一个内部 DAC 和一个连接到 TPS99002S-Q1 R_IADJ 引脚的外部电阻器控制。近似峰值限流可通过下述公式计算：

$$I_{LIM} = \frac{V_{DAC}}{R_{ADJ}} * \frac{R_{CSP}}{R_{HSS}}$$

其中：

- V_{DAC} 是电流控制 DAC 的电压。
- R_{ADJ} 是连接到 LM3409 的 R_IADJ 引脚的电阻器。考虑到该电路的最大输出电流能力，建议此值设为 1k Ω 或更大
- R_{SCP} 是连接到 LM3409 CSP 引脚的电阻器。 R_{CSN} 使用相同的值。
- R_{HSS} 是 LM3409 控制电路的高侧检测电阻器。

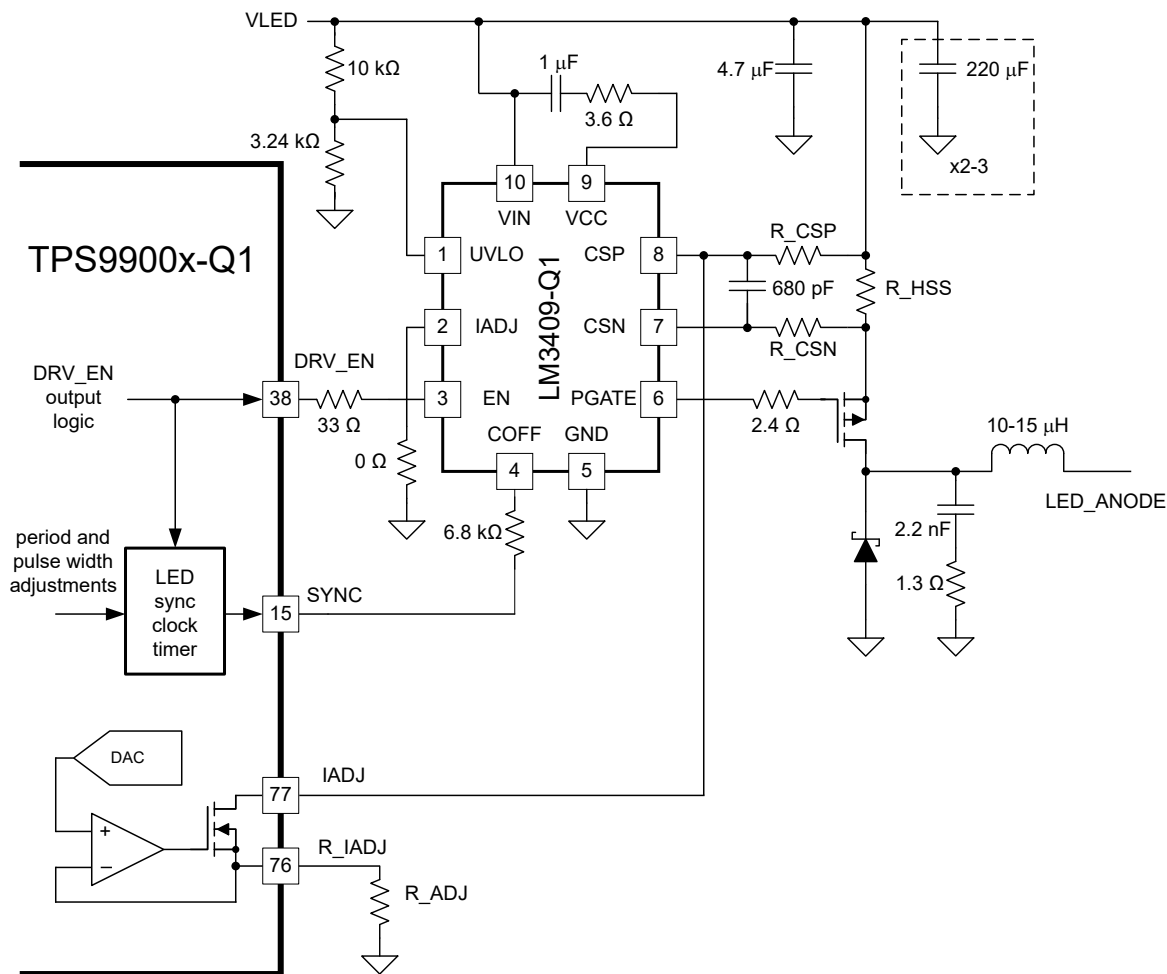


图 7-4. 限流配置电路

7.2.1.2.4 输入电压波动的影响

尽管消隐电流控制技术可降低基于 TPS99002S-Q1 的系统受输入电压波动带来的不良影响，但仍建议采用稳压预调压电源为 VLED 电源轨供电（详见功能框图）。驱动器的输入电压发生变化时，会对连续工作模式下纹波波形的压摆率与上升沿造成影响。此类电压波动会小幅改变每个脉冲的总积分光输出，进而在输入电压变化时，造成色彩白平衡与亮度出现明显偏差。

7.2.1.2.5 非连续模式光电反馈考量

系统设计应考虑与光电二极管并联的附加电容值以及光电二极管本身的电容。虽然 TPS99002S-Q1 可在极宽的总电容范围内正常工作，但该电容值会直接影响系统的最低照度级别。由于这种光脉冲超限现象，TIA1 输入电容越大，系统可实现的最低亮度就越高。这会导致调光范围缩小。（为实现最优性能，系统设计人员应尽可能减小光电二极管、光电二极管线缆及连接器系统的总电容值）。

非连续模式下，光脉冲的上升沿由与 LED 并联的电容充电速率决定。光电反馈 DAC 设置阈值以开启分流 FET，从而将电流从 LED 分流出去。光电反馈环路的延迟会导致 LED 亮度超过设定阈值，如图 7-5 中所示。在达到阈值后产生的光量（如图中绿色阴影区域所示），构成了非连续模式下最低亮度水平时的主要光贡献。图 7-5 还显示，由于存在阈值超调亮度，即使将光电反馈 DAC 的数值减半，光脉冲的总功率也无法实现减半。达到阈值后的光过冲量取决于光电反馈延迟、电感器初始电流、LED 并联电容、LED 伏安特性以及并联支路 FET 的时序。

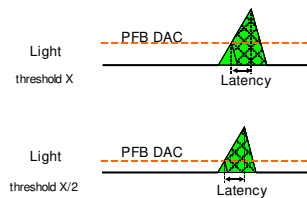


图 7-5. 非连续脉冲超限

7.2.1.2.6 跨阻放大器 (TIA, 含用途、失调、暗电流、量程及 RGB 修整功能)

TPS99002S-Q1 支持最多两路系统光电二极管输入。

TIA1 作为主光电反馈通道。它支持 14 档独立增益设置，增益范围为 0.75kV/A 至 288kV/A。此外，可通过高分辨率修整功能对增益进行下调，调节范围为 1.0 倍至 0.2 倍。该修整功能支持 RGB 三色独立设置，可实现色彩再平衡（例如调整 RGB 反馈信号，使白光激励下 TIA 输出的三色电压基本一致）。色彩再平衡可确保三色通道均处于工作电压范围内，从而实现动态范围的最大化。图 7-6 为 TIA1 模型。

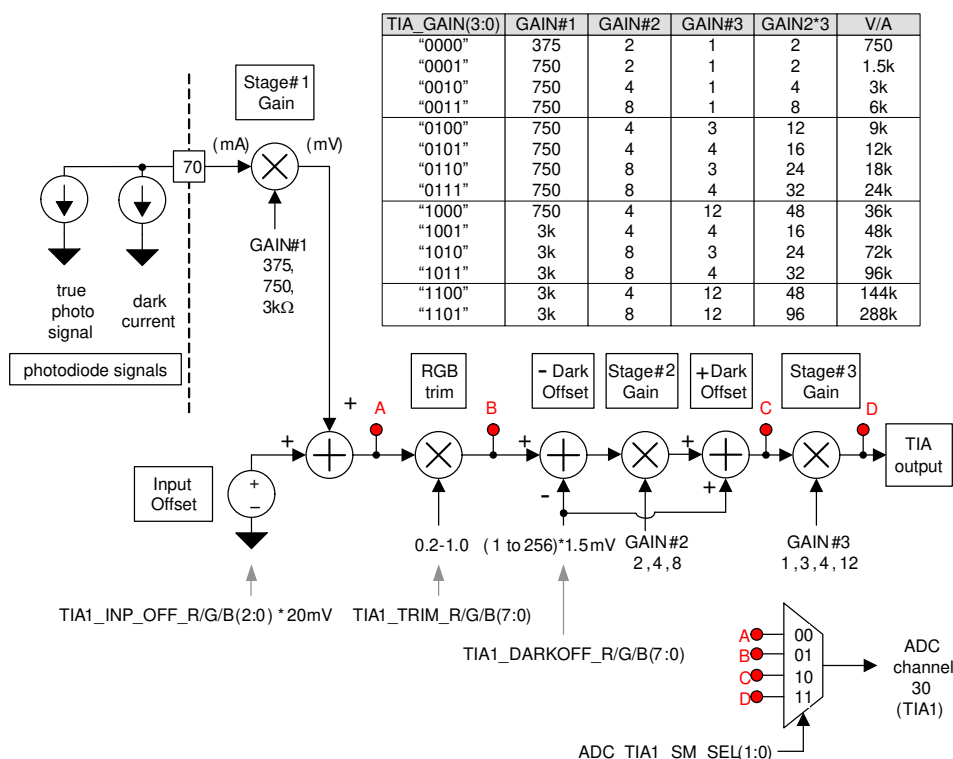


图 7-6. TIA1 修整、失调和增益级

TIA2 支持单档修整值和单档暗失调值，其余特性与 TIA1 完全一致。

备注

TIA2 仅用于诊断目的，不建议将其用于作为主光电反馈放大通道。如果使用 TIA2 测量投影仪输出或照明光，在高增益设置与各路色彩电响应严重失衡的工况下，因缺少 RGB 多路修整与暗失调参数，其仅能单次检测单一色彩。在低增益设置或光电二极管各路响应天然均衡时，TIA2 可实现 3 路色彩的同时监测。

修整设置可降低 TIA 放大器的总增益。该特性可灵活适配更高的光电二极管工作电流，避免 TIA 放大器饱和。例如，当修整设置为 0.5 倍时，0.75kV/A 的标称增益对应的实际有效增益为 0.375kV/A。此时光电二极管的最大支持电流将提升一倍。

两款 TIA 均支持宽范围的光电二极管电容。可变的内部补偿电容器网络可针对特定光电二极管与线缆组合进行参数调优，以实现最佳性能。

两款 TIA 均可独立启用或禁用。TIA 禁用时将进入低功耗模式，以优化系统功耗。

TIA2 可用于过亮检测输入或 ADC 测量。支持两路输出：1) 一个更高的带宽输出，针对测量 CM 位切片光脉冲的光电二极管响应进行了优化；2) 一个低得多的带宽输出，针对在至少一个视频帧的周期内测量光通量滤波器进行了优化。TIA1 同样具备上述两路输出，并额外提供一路超高带宽输出，用于实时色彩控制环路的光电反馈。有关此用例的带宽和压摆率规格、请参阅 [节 5.5](#)。

TIA2 的一个潜在用途是系统级亮度检测。

8 电源相关建议

TPS99002S-Q1 需两路电源输入，同时提供多路电源输出，并可控制额外的外部电源。有关电源架构的说明，请参阅 [节 8.3](#)。

8.1 TPS99002S-Q1 电源架构

- 对于 HUD 设计，建议将工作电压设置为 6.5V，因为 LM3409 会在低于 6V 的电压下锁存；因此，系统设计人员可选择使用 6.5V 来为这两种器件供电。如果 TPS9900x 未搭配 LM3409 使用（如多数前照灯设计方案），则可选用满足器件 [节 5.3](#) 要求的任意电压。
- 3.3V（建议使用 LDO）

8.2 TPS99002S-Q1 电源输出

- DMD 所需电压：
 - DMD_VOFFSET
 - DMD_VBIAS
 - DMD_VRESET
- -8V 光电二极管偏置
- 内部使用的 LDO。这些 LDO 不适用于外部使用，但由于它们需要外部旁路电容器，因此在此列出：
 - 5V
 - 3.3V TIA
 - 3.3V ADC

8.3 电源架构

电源架构需根据照明光源的功率需求确定。对于要求高精度色彩与白点控制的 HUD 应用，强烈建议对照明电源进行预稳压处理，因为电压波动会导致 LED 输出特性发生变化。对于色彩精度无严格要求的应用，设计人员可选择将照明驱动电路完全隔离。此外，如果采用两颗及以上 LED 串联驱动方案，预稳压输出电压必须高于 LED 串联总电压。不同应用场景对应的电源架构如下所示。

请注意，以下架构均采用 LM25118 作为前置稳压器。此器件采用降压/升压架构，可在 6V 至 18V 电池输入电压范围内，稳定输出所需的 6.5V 电压。如果可以确保电池输入高于 6.5V 输出电压，则可以改用降压架构，以节省物料清单成本。

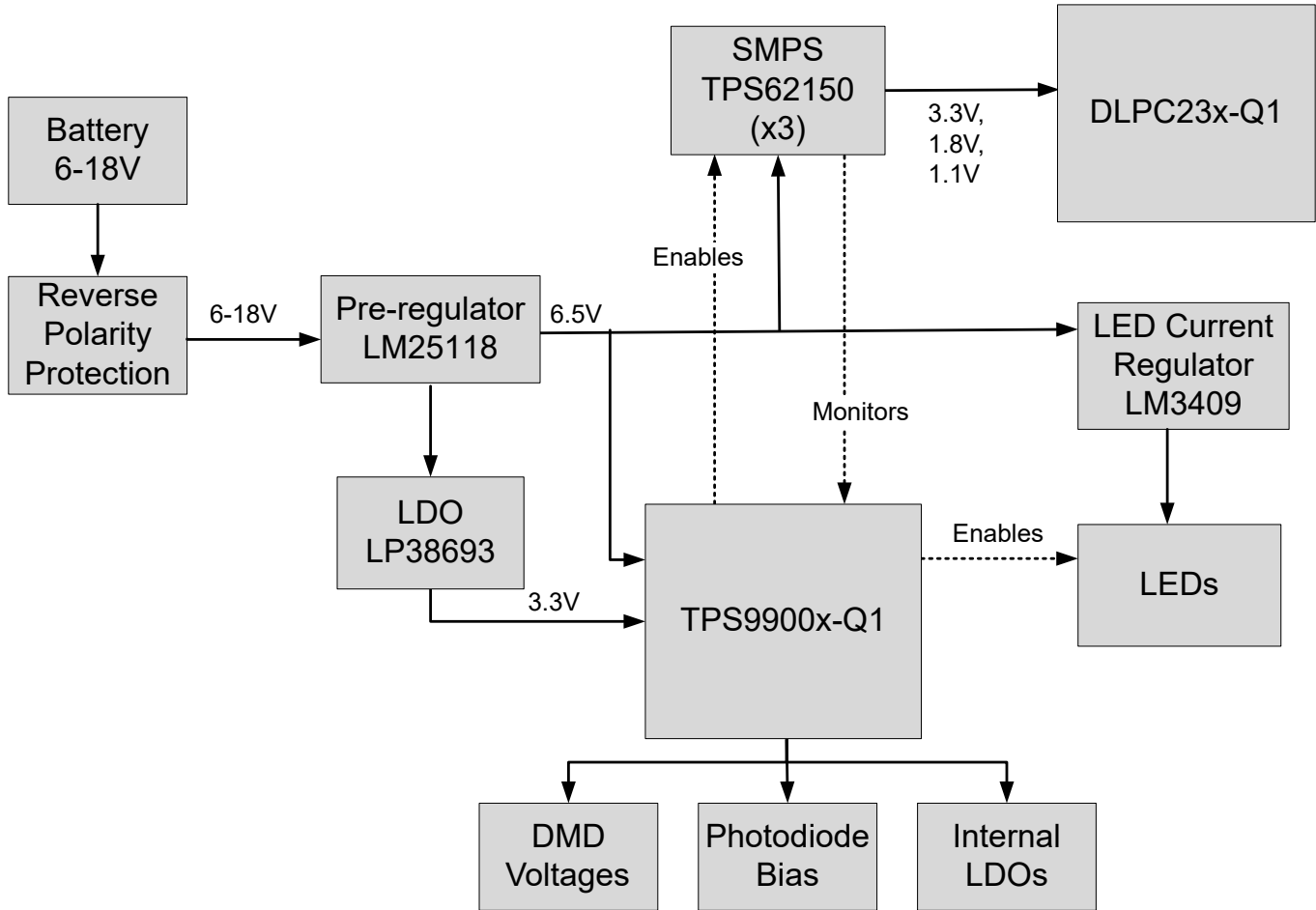


图 8-1. 架构 1 : LED 正向电压低于 5V 的 HUD 应用

本应用中，同一前置稳压器同时为 6.5V 电压轨与 LM3409 供电。由于 LM3409 的输入电压需保持在 6V 以上，因此前置稳压器的输出电压设定为 6.5V。

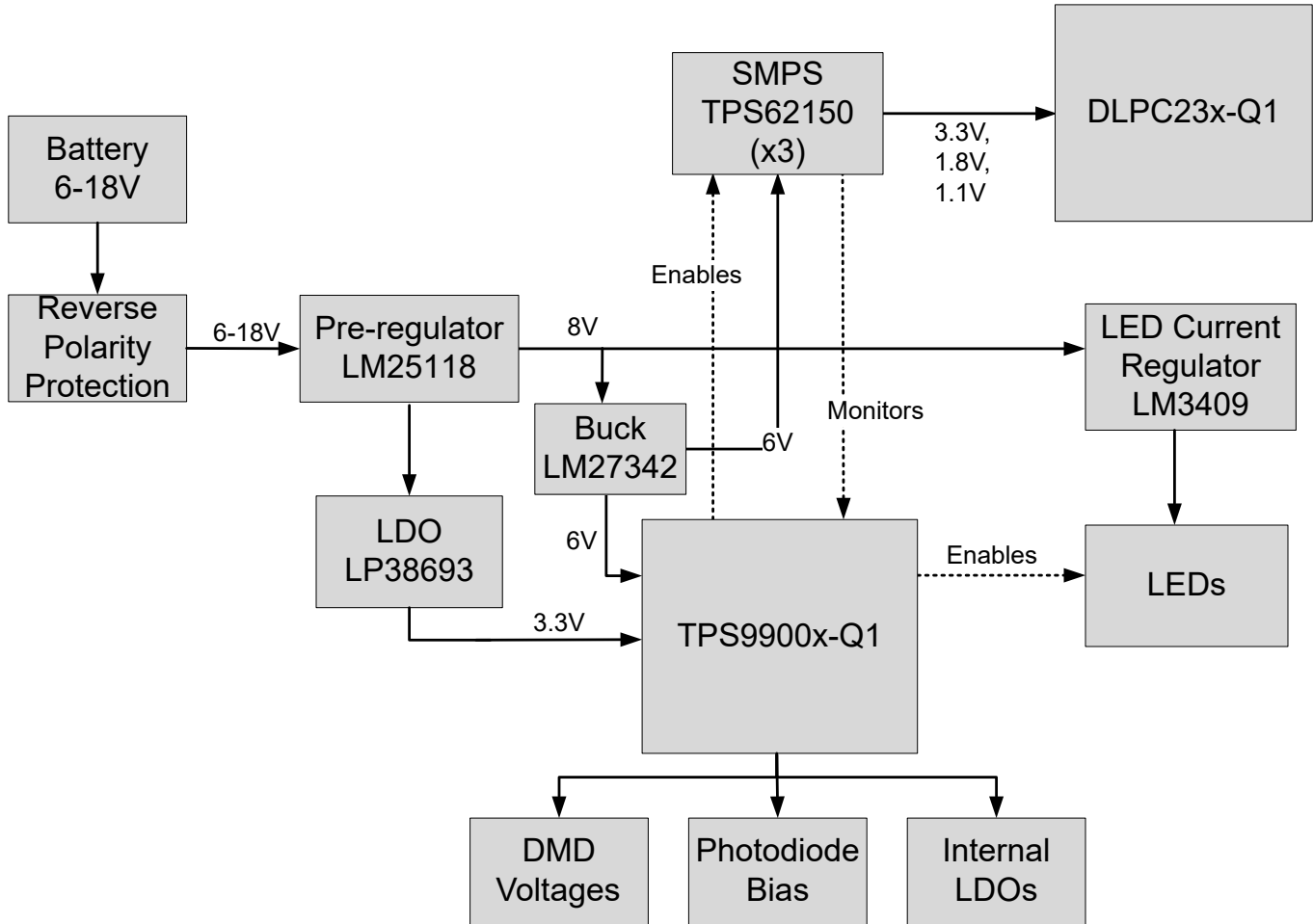


图 8-2. 架构 2：双 LED 串联的 HUD 应用

本应用中，前置稳压器需设计为更高输出电压，以满足双 LED 串联驱动的需求。由于 TPS99002S-Q1 需要 5.5V 至 7V 的 VIN，因此使用小型降压稳压器生成 6V 电源轨。

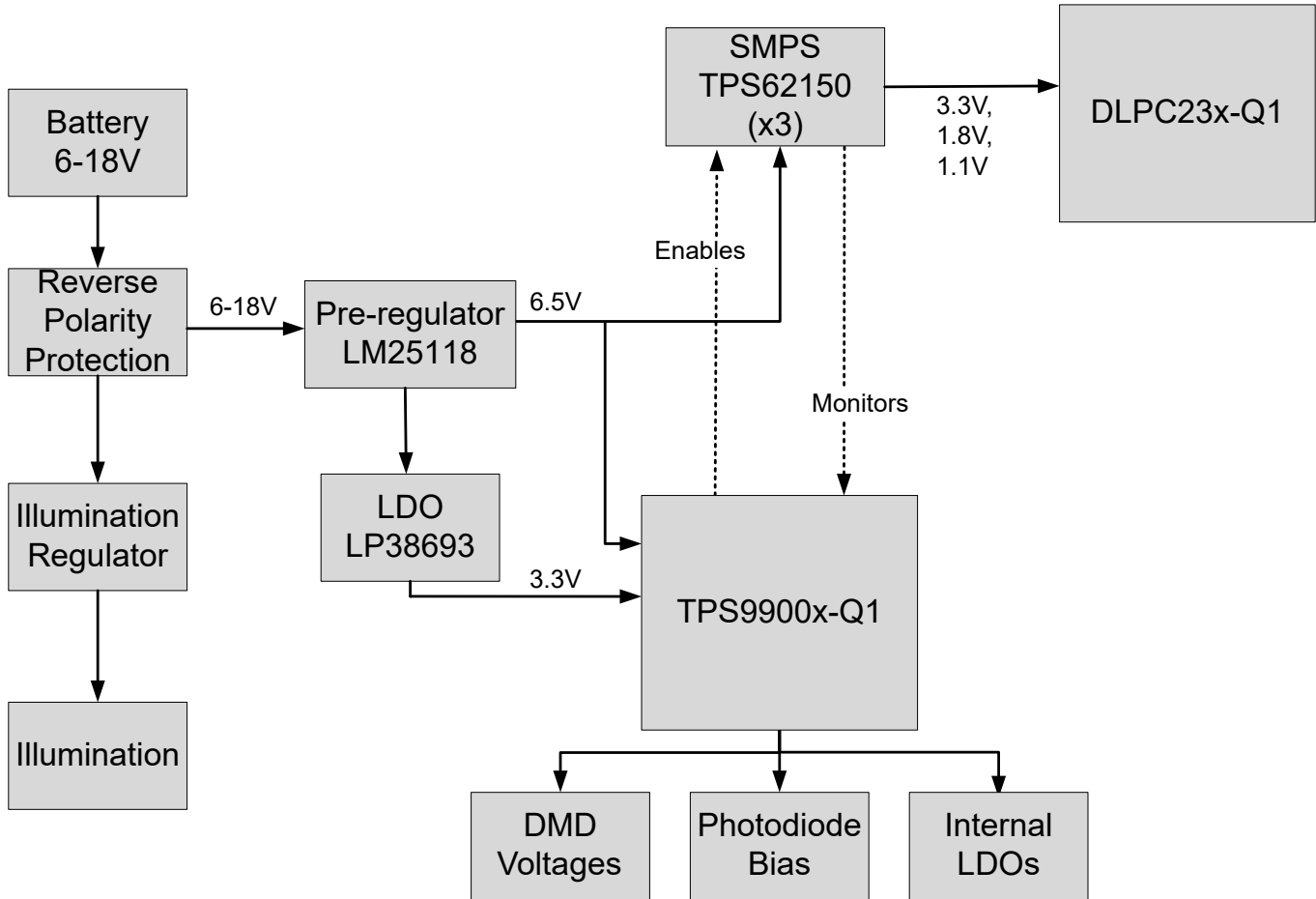


图 8-3. 架构 3：照明电路独立的前照灯应用

本应用中，照明驱动电源与 TPS99002S-Q1 供电系统完全独立。该架构适用于照明驱动电路设计较为简单的应用场景。尽管本架构中仍以 LM25118 为例，但实际应用中可选用其他类型稳压器 — 原因是移除独立照明电源路径后，系统的最大电流需求会显著降低。

9 布局

9.1 布局指南

TPS99002S-Q1 兼具电源管理与精密模拟 IC 的特性。因此，系统设计时需特别注意特定信号与电路的布局。除遵循通用的布局最佳实践外，还需关注本文档所述的以下细节要点。

- 电源/大电流信号
- 敏感模拟信号
- 高速数字信号
- 大功率电流环路
- 开尔文检测连接
- 地平面隔离

9.1.1 电源/大电流信号

TPS99002S-Q1 包含两个大电流开关模块。第一个是开关稳压器，负责生成 DMD 所需的各类电压。第二个是集成式 LED FET 栅极驱动器。

在 TPS99002S-Q1 中，DMD 稳压器对应的引脚如下：

表 9-1. TPS99002S-Q1 DMD 稳压器引脚

引脚	名称	电路板峰值电流
49	DMD_VOFFSET	800mA
50	DMD_VBIAS	800mA
51	DMD_VRESET	800mA
52	DRST_LS_IND	800mA
53	DRST_PGND	800mA
54	DRST_HS_IND	800mA
55	VIN_DRST	800mA
56	VSS_DRST	800mA

由于开关稳压器架构的特性，这些引脚的 800mA 值与流经电感器的峰值电流相关。这些通路的直流电流值将更接近 DMD 的负载电流。

在 TPS99002S-Q1 中，LED 大电流栅极驱动引脚如下：

表 9-2. TPS99002S-Q1 大电流 LED 栅极驱动器引脚

引脚	名称	电路板峰值电流
42	DRV_R_PWR	1A
43	S_EN1	1A
44	S_EN2	1A
45	R_EN	100mA
46	G_EN	100mA
47	B_EN	100mA
48	VSS_DRV_R	1A

同样，上述数值均为峰值电流。典型应用场景下，这些信号的平均驱动频率相对较低，约为 10kHz。假设 FET 的栅极电容为 2nF，且 FET 驱动电压为 6V，则这些信号的直流电流消耗约为：

$$I = 2 \times C \times \Delta V \times f = 2(2\text{nF})(6\text{V})(10\text{kHz}) = 240\mu\text{A} \quad (1)$$

对于电源和接地信号，该数字应乘以有源 FET 的数量，得出的值约为 1.25mA。

除了这些由 TPS99002S-Q1 驱动的大电流信号外，LED 驱动器电子器件通常还包含其他用于处理 LED 大电流需求的电路。这些电流可能高达 6A，因此布局工程师需对此进行特殊考量。关于 PCB 布线宽度的设计要求，可参考 TI 的应用手册 (SLUA366)。TI 设计中使用的 PCB 布线宽度如下：

表 9-3. PCB 布线宽度

信号组	PCB 布线宽度
DMD 稳压器	10 密耳
栅极驱动器	5 密耳
LED 驱动器	最小宽度为 200 密耳，应尽可能增大布线宽度，以降低功率损耗

9.1.2 敏感模拟信号

以下信号是 TPS99002S-Q1 的模拟输入。此类模拟输入多为直流电平，对噪声具备一定抗扰性；但其余模拟输入信号作为 TPS99002S-Q1 的实时色彩控制算法的核心组成部分，须严格避免受其他信号的噪声干扰。模拟输入引脚列表如下：

表 9-4. TPS99002S-Q1 模拟输入引脚

引脚	名称	信号类型
70	TIA_PD2	实时
73	TIA_PD1	实时
82	LS_SENSE_N	实时
83	LS_SENSE_P	实时
85	ADC_IN1	实时
86	ADC_IN2	DC
88	ADC_IN3	DC
90	ADC_IN4	DC
92	ADC_IN5	DC
93	ADC_IN6	DC
94	ADC_IN7	DC
96	V3P3V	DC
97	V1P8V	DC
98	V1P1V	DC

其中，光电二极管输入引脚 TIA_PD1 与 TIA_PD2 为超高增益放大器的输入端，对噪声尤为敏感。建议在信号线旁边铺设地线，以屏蔽这些信号的噪声。

9.1.3 高速数字信号

TPS99002S-Q1 配备三路串行接口，用于实现器件的数据输入与输出。所有这些接口的最大时钟速度为 30MHz。为帮助防止高水平的 EMI 辐射，这些信号应采用阻抗匹配、低电感的布线进行布局。具体而言，这些接口的三个时钟应具有低电感，如果使用电缆或连接器，时钟信号需与地信号相邻布线以形成回路路径。

表 9-5. 从 DLPC23xS-Q1 到 TPS99002S-Q1 的 SPI1 接口

引脚	名称	功能
27	SPI1_CLK	时钟 (30MHz)
28	SPI1_SS_Z	从设备选择信号
29	SPI1_DOUT	数据
30	SPI1_DIN	数据

表 9-6. 从客户 MCU 到 TPS99002S-Q1 的 SPI2 接口

引脚	名称	功能
31	SPI2_DIN	数据
32	SPI2_DOUT	数据
33	SPI2_SS_Z	从设备选择信号
34	SPI2_CLK	时钟信号 (最高 30MHz)

表 9-7. 从 DLPC23xS-Q1 到 TPS99002S-Q1 的 ADC3 接口

引脚	名称	功能
4	ADC_MISO	数据
5	ADC_MOSI	数据
17	SEQ_CLK	时钟 (30MHz)

为避免信号串扰，PCB 布线需满足间距要求，例如遵循 3W 规则，即布线宽度为 5 密耳，则线间距中心距不小于 15 密耳。在 TI 的 PCB 设计中，典型的布线间距为 20 密耳。

如节 6.3.1.4 部分所述，COMPOUT 信号用于向 DLPC23xS-Q1 指示，非连续模式下的光脉冲已完成。该信号需具备高速响应特性，以实现小幅值光脉冲的生成。因此，建议限制该信号的布线电容，如表 9-8 中所述。

表 9-8. 布线电容

引脚	名称	参数	典型值	最大值	单位
12	COMPOUT	布线电容	20	50	pF

9.1.4 大功率电流环路

由于为 LED 驱动器供电的开关模式电源采用特定架构，系统中会存在多个易产生干扰的电流环路。削弱此类环路干扰的最佳方式是 minimized 环路面积。这些环路的位置取决于 LED 驱动架构，因此读者可参考这些器件的数据表以了解具体的布局建议指南。

但是，TPS99002S-Q1 在低亮度工况下驱动 LED 时，会额外产生一路该工况专属的电流环路。当 TPS99002S-Q1 在离散脉冲模式下运行以实现 LED 的低照度级别时，电流流经 LED 驱动器中的并联支路 FET，进而形成一个可能向其他电路注入噪声的电流环路。该电流环路如图 9-1 所示。

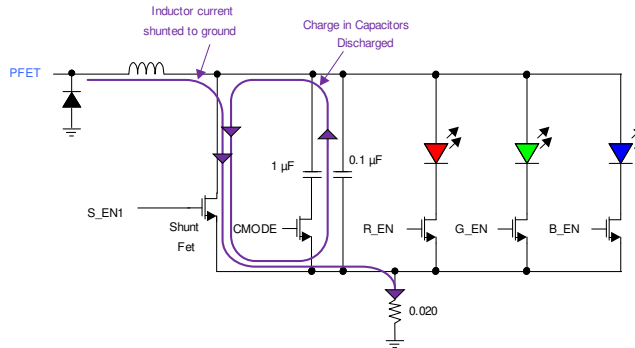


图 9-1. 非连续模式电流环路

在此工况下，当 LED 导通时，LED_COMMON_ANODE 网络电压等于 LED 正向压降，LOW_SIDE_SENSE 引脚电位接近地电位。在离散脉冲模式下形成脉冲时，S_EN1 FET 会重定向来自 LED 的电流，使其快速关断。此过程同时会使 1 μF 电容放电，形成一个由 S_EN1 FET、CMODE FET 及 1 μF 电容构成的短暂大电流环路。此外，S_EN1 FET 和 0.1 μF 电容器还会构成一个次级环路。此类器件的布局需遵循环路面积最小化原则。可行的布局示例如图 9-2 所示。

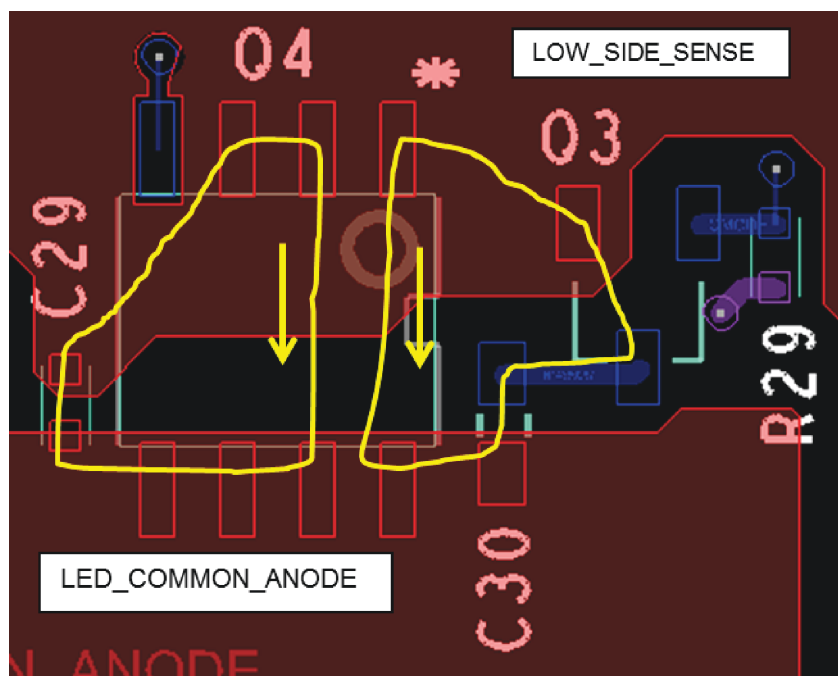


图 9-2. 大功率布局

9.1.5 开尔文检测连接

在系统设计中，很多地方使用与信号路径串联的检测电阻来测量流经信号路径的电流。在这些情况下，应使用“开尔文”连接或“强制检测”连接来连接电阻器。这意味着该电阻共有四处连接：其中两处连接用于承载高强度电流，另外两处独立的连接则专门用于测量该电阻器两端的电压。这可以防止检测线路受到覆铜迹线的额外电阻的影响，从而提高测量精度。“强制检测”的示例详见图 9-3。

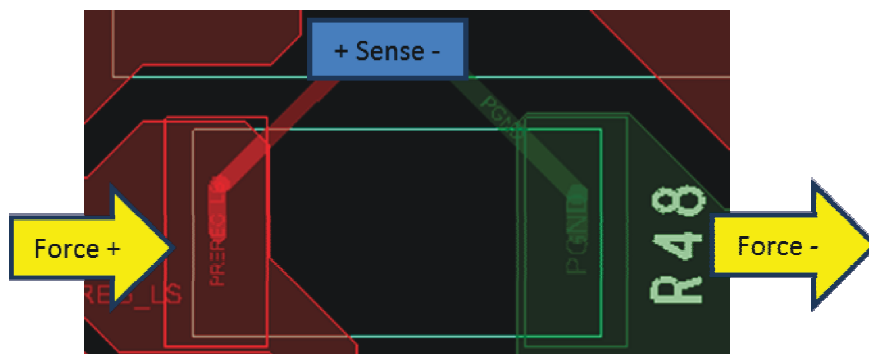


图 9-3. 开尔文检测布局

TPS99002S-Q1 利用检测电阻来测量提供给 LED 的电流。对应的差分检测线路连接至器件的 LS_SENSE_P 与 LS_SENSE_N 引脚。需要注意的是，尽管 LS_SENSE_N 可能通过网表以电气方式接地，但此信号仍需采用独立布线，以避免受到地平面电位变化的干扰。

9.1.6 地平面隔离

采用隔离地平面设计，有助于实现电路不同模块间的噪声隔离。但采用隔离地平面设计时，必须谨慎规划信号布线，避免形成大电感环路。如果采用隔离地平面，TI 建议按以下方式连接 TPS99002S-Q1 的接地引脚。此外，各隔离地平面之间需通过过孔或 0Ω 电阻实现电气连接。如果采用统一地平面，可参考以下指南对不同信号组进行分开布线。

表 9-9. TPS99002S-Q1 地平面对地隔离

引脚	名称	接地
13、35	VSS_IO	数字
24	DVSS	数字
25、60、75、99	PBKG	模拟
48	VSS_DRVR	电源
53	DRST_PGND	电源
56	VSS_DRST	电源
66	GND_LDO	模拟
71、72	VSS_TIA	模拟
78、100	AVSS	模拟
81、84、87、89、91	VSSL_ADC	模拟
散热焊盘	DAP	模拟

10 器件和文档支持

10.1 器件支持

10.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.

DLP® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
December 2025	*	初始发行版

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS992STPZPRQ1	Active	Production	null (null)	1000 LARGE T&R	-	Call TI	Call TI	-	

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月