

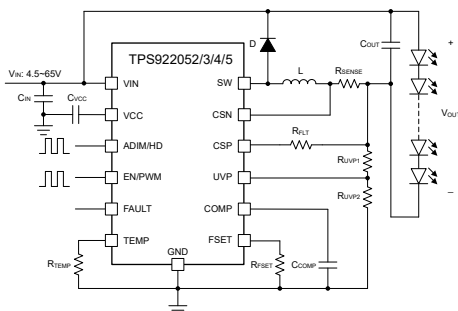
TPS92205x 具有电感式快速调光功能的 65V 2A/4A 降压 LED 驱动器

1 特性

- 4.5V 至 65V 宽输入范围
- LED 共阳极连接
- 具有典型的 3A/6A 电流限制的集成 150mΩ MOSFET
- 可选开关频率：100kHz 至 2.2MHz
- TPS922053 和 TPS922055 的展频
- 高级调光选项：
 - 模拟调光 (256:1)
 - 快速 PWM 调光 (150ns 脉冲宽度)
 - 混合调光和灵活调光 (20kHz PWM 时为 2,000:1, 4kHz PWM 时为 10,000:1, 120Hz PWM 时为 1,000,000:1)
- CC/CV 充电模式
- 全面保护特性：
 - LED 开路和短路保护
 - 开关 FET 开路和短路保护
 - 外部元件故障保护
 - 逐周期电流限制
 - 热关断
 - 故障输出 (开漏)
- 可配置的热折返曲线
- VSON、WSON 和 SOT23 封装选项

2 应用

- 持续照明：
 - 室内、室外、专业照明
 - 医疗、手术照明
 - 投影仪、激光电视、打印机、IP 摄像机
- 即时照明：
 - 机器视觉、摄像头闪光灯
 - 火警、频闪
- CC 和 CV 源：
 - LCD 背光
 - 电池充电
 - TEC 控制



简化原理图

3 说明

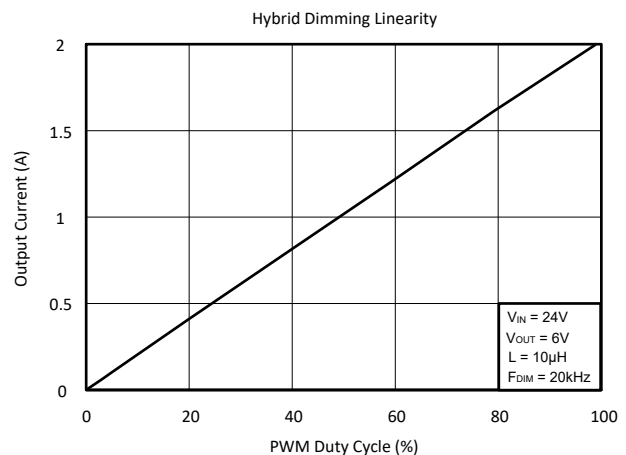
TPS92205x 系列器件是具有 4.5V 至 65V 宽输入范围的 2A/4A 非同步降压 LED 驱动器。通过集成低侧 NMOS 开关，该器件不仅能驱动 LED，还能以高功率密度和高效率为电池充电。该系列还支持常见阳极连接和单层 PCB 设计。开关频率可在 100kHz 至 2.2MHz 范围内进行配置，并具有可选的展频功能，可实现更好的 EMI 性能。

TPS92205x 系列器件支持四种调光选项，包括模拟调光、PWM 调光、混合调光和灵活调光。每种调光方法都可使用简单的高电平和低电平信号，通过 PWM 和 ADIM 输入引脚进行配置。该系列采用自适应关断时间电流模式控制以及智能、精确采样，可实现电感式快速调光 (IFD) 和高调光精度。

TPS92205x 系列器件还提供多种系统保护，包括 LED 开路和短路、检测电阻开路和短路、可配置热折返以及热关断。一旦检测到任何故障情况，故障输出就会发送确认信号。

器件信息

器件型号	封装	本体尺寸 (标称值)
TPS92205x	VSON (14)	4.5mm x 3.0mm
	WSON (12)	3.0mm x 3.0mm
TPS922052、TPS922053	SOT-23-THN (14)	4.2mm x 3.3mm



LED 亮度线性度



内容

1 特性	1	7.3 特性说明	11
2 应用	1	8 应用和实施	20
3 说明	1	8.1 应用信息.....	20
4 器件比较表	3	8.2 典型应用.....	20
5 引脚配置和功能	4	8.3 电源相关建议.....	30
6 规格	6	8.4 布局.....	30
6.1 绝对最大额定值.....	6	9 器件和文档支持	32
6.2 ESD 等级.....	6	9.1 接收文档更新通知.....	32
6.3 建议运行条件.....	6	9.2 支持资源.....	32
6.4 热性能信息.....	6	9.3 商标.....	32
6.5 电气特性.....	7	9.4 静电放电警告.....	32
6.6 典型特性.....	9	9.5 术语表.....	32
7 详细说明	11	10 修订历史记录	32
7.1 概述.....	11	11 机械、封装和可订购信息	32
7.2 功能方框图.....	11		

4 器件比较表

器件型号	封装	典型电流限制	展频	工作结温
TPS922052DMTR	VSON (14)	3A	禁用	-40°C 至 125°C
TPS922052DRRR	WSON (12)	3A	禁用	-40°C 至 125°C
TPS922052DYR	SOT-23-THN (14)	3A	禁用	-40°C 至 125°C
TPS922053DMTR	VSON (14)	3A	启用	-40°C 至 125°C
TPS922053DRRR	WSON (12)	3A	启用	-40°C 至 125°C
TPS922053DYR	SOT-23-THN (14)	3A	启用	-40°C 至 125°C
TPS922054DMTR	VSON (14)	6A	禁用	-40°C 至 125°C
TPS922054DRRR	WSON (12)	6A	禁用	-40°C 至 125°C
TPS922054MDMTR	VSON (14)	6A	禁用	-55°C 至 125°C
TPS922055DMTR	VSON (14)	6A	启用	-40°C 至 125°C
TPS922055DRRR	WSON (12)	6A	启用	-40°C 至 125°C
TPS922055MDMTR	VSON (14)	6A	启用	-55°C 至 125°C

5 引脚配置和功能

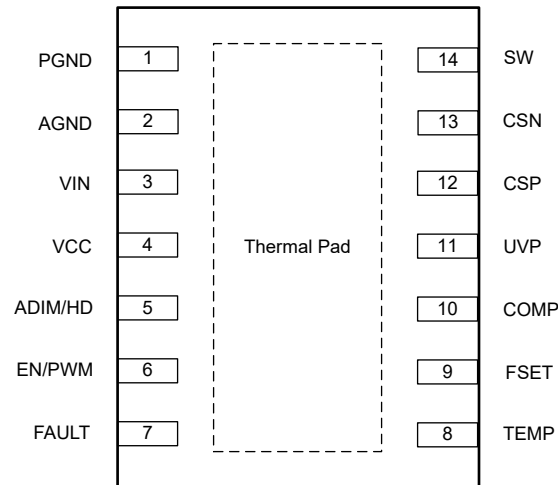


图 5-1. 14 引脚 VSON 顶视图

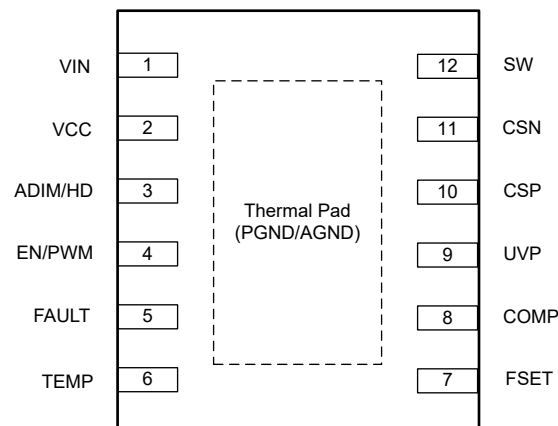


图 5-2. 12 引脚 WSON 顶视图

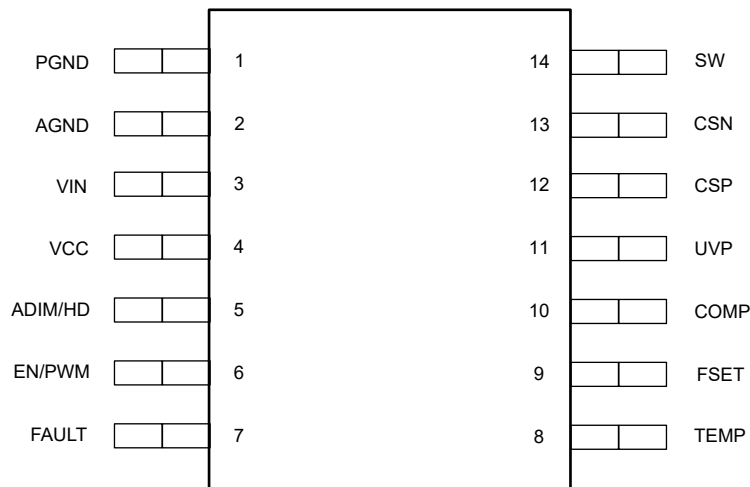


图 5-3. 14 引脚 SOT-23-THIN 顶视图

表 5-1. 引脚功能

引脚				类型 ⁽¹⁾	说明
名称	SOT23-14	VSON-14	WSO-12		
PGND	1	1	散热焊盘	G	电源地引脚。
AGND	2	2	散热焊盘	G	模拟地引脚。
VIN	3	3	1	P	输入电源引脚。
VCC	4	4	2	P	内部 LDO 输出引脚。将一个 10V、1μF 电容器连接到 AGND。不同的电容值决定了不同的软启动时间。
ADIM/HD	5	5	3	I	模拟调光或混合调光引脚。拉高时仅进行 PWM 调光，拉低时进行混合调光，而输入 PWM 信号时进行模拟调光。
EN/PWM	6	6	4	I	使能引脚或 PWM 调光引脚。拉高时器件常开，拉低时禁用器件，输入 PWM 信号时进行 PWM 调光。
故障	7	7	5	O	开漏输出引脚。检测到故障时内部拉低。如果不使用 fault 引脚，则连接到 AGND。
TEMP	8	8	6	I/O	热折返引脚。将不同值的电阻连接到 AGND 以设置不同的热折返行为曲线。直接连接到 AGND 以禁用热折返。
FSET	9	9	7	I/O	开关频率设置引脚，范围为 100kHz 至 2.2MHz。将不同值的电阻添加到 AGND 以设置不同的开关频率。请勿将此引脚悬空。
COMP	10	10	8	I/O	误差放大器输出引脚。将电容器连接至 AGND。不同的电容值决定了不同的带宽。
UVP	11	11	9	I	欠压检测引脚。添加不同的电阻分压器以设置 LED 开路检测阈值。如果阈值电压为零，则将该引脚保持悬空。
CSP	12	12	10	I	LED 电流检测正极引脚。
CSN	13	13	11	I	LED 电流检测负极引脚。
SW	14	14	12	P	开关节点引脚。内部连接到低侧 MOSFET。连接功率电感器和肖特基二极管。
散热焊盘	不适用	Y	Y	G	WSO-12 封装的电源/模拟接地引脚。

(1) I = 输入，O = 输出，P = 电源，G = 接地

6 规格

6.1 绝对最大额定值

在工作环境温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
引脚上的电压	VIN、UVP、CSP、CSN、SW	- 0.3	65	V
引脚上的电压	VCC、ADIM/HD、EN/PWM、FAULT、TEMP、FSET、COMP	- 0.3	5.5	V
工作结温	T _J	-40	125	°C
工作结温（TPS922054MDMTR、TPS922055MDMTR）	T _J	- 55	125	°C
贮存温度	T _{stg}	- 65	150	°C

(1) 应力超出绝对最大额定值下列出的值可能会对器件造成永久损坏。这些仅仅是应力额定值，并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

6.2 ESD 等级

		值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±500

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在工作环境温度范围内测得（除非另有说明）

		最小值	最大值	单位
输入电压范围	VIN	4.5	63	V
输入电压范围	UVP、CSP、CSN	0	63	V
输入电压范围	VCC、ADIM/HD、EN/PWM、TEMP、FSET	0	5	V
输出电压范围	SW	0	63	V
	FAULT、COMP	0	5	V
工作结温	T _J	-40	125	°C
工作结温 (TPS922054MDMTR、TPS922055MDMTR)	T _J	- 55	125	°C

6.4 热性能信息

热指标 ⁽¹⁾		TPS92205x	TPS92205x	TPS92205x	单位
		SOT	WSO	VSON	
		14 引脚	12 引脚	14 引脚	
R _{θJA}	结至环境热阻	96.0	47.4	39.1	°C/W
R _{θJC(top)}	结至外壳（顶部）热阻	33.5	44.2	39.5	°C/W
R _{θJB}	结至电路板热阻	33.1	19.7	14.7	°C/W
ψ _{JT}	结至顶部特性参数	0.7	1.0	0.9	°C/W
ψ _{JB}	结至电路板特征参数	32.9	19.7	14.7	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告，SPRA953。

6.5 电气特性

除非另外注明，否则本部分规定的电气额定值适用于本文档的所有规格。这些规格可解释为在该产品的使用寿命范围内，不会导致器件参数或功能规格下降的各项条件。 $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$ ， $V_{IN} = 4.5\text{V}$ 至 60V (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
输入电源						
V_{VIN_UVLO}	V_{IN} 欠压锁定	上升 V_{IN}	3.0	3.2	3.4	V
		下降 V_{IN}	2.8	3.0	3.2	V
	迟滞			0.2		V
I_{SD}	来自 V_{IN} 的关断电流	$V_{IN} = 12\text{V}$ ， $V_{EN/PWM} = 0\text{V}$ ，器件处于禁用状态		0.8	2.3	μA
I_{OFF}	来自 V_{IN} 的 PWM 关断静态电流	$V_{IN} = 12\text{V}$ ， $V_{EN/PWM} = 0\text{V}$ ，器件处于启用状态		2.5		mA
I_{OP}	正常工作电流	400kHz 开关频率		4.6		mA
I_{OP}	正常工作电流	2.2MHz 开关频率		10.0		mA
V_{VCC}	内部 LDO 输出电压	$I_{VCC} = 10\text{mA}$	5.0	5.15	5.3	V
I_{VCC_LIM}	内部 LDO 输出电流限值		38	47	56	mA
调光						
V_{PWM_L}	低电平输入电压				0.4	V
V_{PWM_H}	高电平输入电压		1.2			V
V_{ADIM_L}	低电平输入电压				0.4	V
V_{ADIM_H}	高电平输入电压		1.2			V
$t_{PWM_OUT_ON}$	PWM 输出最短导通时间				150	ns
$t_{PWM_IN_ON}$	PWM 输入最短导通时间				150	ns
$t_{PWM_IN_OFF}$	禁用器件的 PWM 输入最短关断时间		57		77	ms
f_{ADIM}	模拟调光输入频率	6 位 ADIM 分辨率	0.1		156	kHz
f_{ADIM}	模拟调光输入频率	8 位 ADIM 分辨率	0.1		39	kHz
故障						
V_{OL}	输出低电平	$I = 3\text{mA}$			0.1	V
$I_{LEAKAGE}$	输出漏电流	$V = 5\text{V}$			1	μA
反馈和误差放大器						
$g_{M(ea)}$	跨导增益	ADIM 100% 占空比、 $V_{CSP-CSN} = 200\text{mV}$ 、 $V_{COMP} = 1.5\text{V}$	205	265	325	$\mu\text{A/V}$
I_{COMP}	拉电流/灌电流	ADIM 100% 占空比、 $V_{CSP-CSN} = 200\text{mV} \pm 200\text{mV}$ 、 $V_{COMP} = 1.5\text{V}$	± 24	± 40	± 56	μA
$V_{CSP-CSN}$	电流检测阈值	ADIM 100% 占空比	194	200	206	mV
$V_{CSP-CSN}$	电流检测阈值	ADIM 12.5% 占空比与 100% 占空比相比	11.875	12.5	13.125	%
$V_{CSP-CSN}$	电流检测阈值	ADIM 1.17% 占空比与 100% 占空比相比	0.82	1.17	1.52	%
$I_{LEAK_CSP/IN}$	CSP+CSN 引脚漏电流	$V_{IN} = 60\text{V}$ ， $V_{EN/PWM} = 5\text{V}$	22		31	μA
$I_{LEAK_CSP/IN}$	CSP+CSN 引脚漏电流	$V_{IN} = 60\text{V}$ ， $V_{EN/PWM} = 0\text{V}$	10		15	μA
功率级						
$R_{DS(on)}$	开关 FET 导通电阻	$V_{IN} \geq 5\text{V}$		150		m Ω
t_{min_ON}	开关 FET 最短导通时间			100		ns
t_{min_OFF}	开关 FET 最短关断时间			100		ns
f_{SW}	开关 FET 频率		0.1		2.2	MHz
电流限值						
I_{LIM}	开关 FET 逐周期电流限制 (TPS922052、TPS922053)		2.6	3	3.6	A
I_{LIM}	开关 FET 逐周期电流限制 (TPS922054、TPS922055)		5.2	6	7	A
热保护						
T_{th}	热折返起始温度阈值	$R_{TEMP} = 20\text{k}\Omega$		130		$^{\circ}\text{C}$

除非另外注明，否则本部分规定的电气额定值适用于本文档的所有规格。这些规格可解释为在该产品的使用寿命范围内，不会导致器件参数或功能规格下降的各项条件。 $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$ ， $V_{IN} = 4.5\text{V}$ 至 60V （除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
T _{TSD}	热关断温度			165		°C
	迟滞			15		°C

6.6 典型特性

除非另有说明，否则 $V_{IN} = 24V$ 、 $I_{OUT} = 3A$ 、LED 数量 = 2、 $L = 10\mu H$ 且 $F_{SW} = 400kHz$

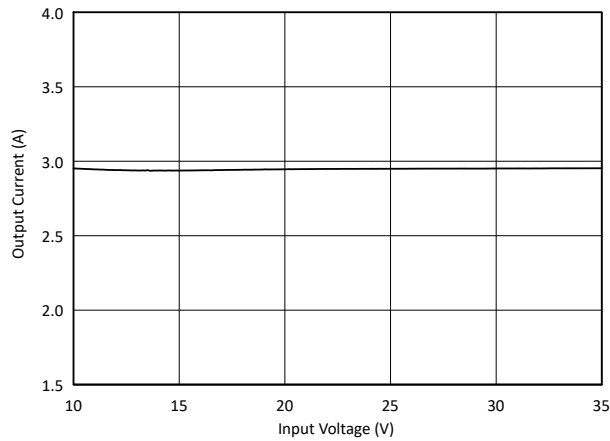


图 6-1. 输出电流与输入电压间的关系

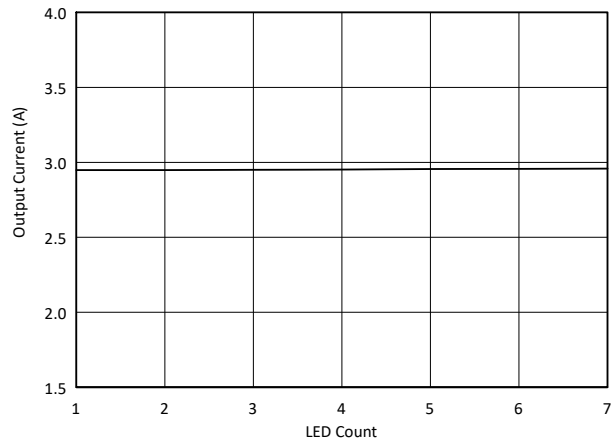


图 6-2. 输出电流与 LED 计数间的关系

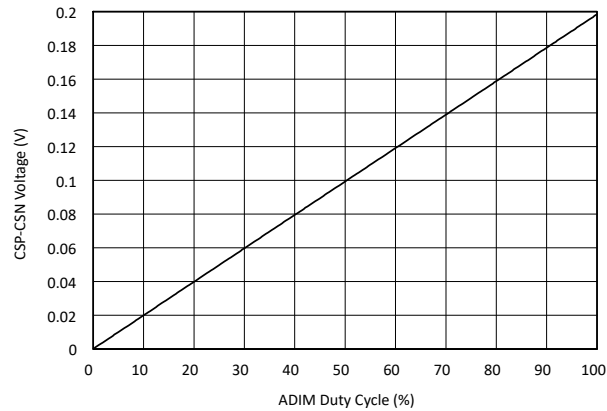


图 6-3. 模拟调光中的 ADIM 占空比与 CSP-CSN 电压间的关系

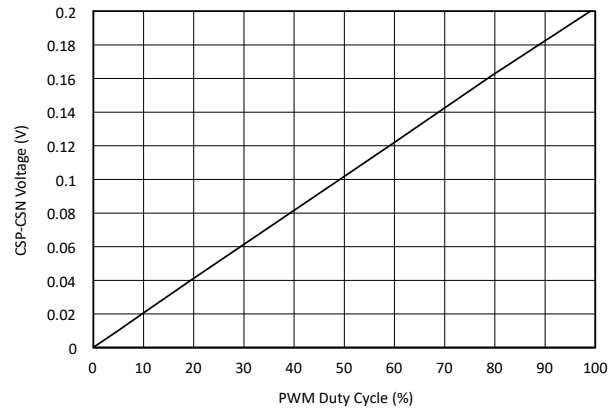


图 6-4. 20kHz 混合调光中的 PWM 占空比与 CSP-CSN 电压间的关系

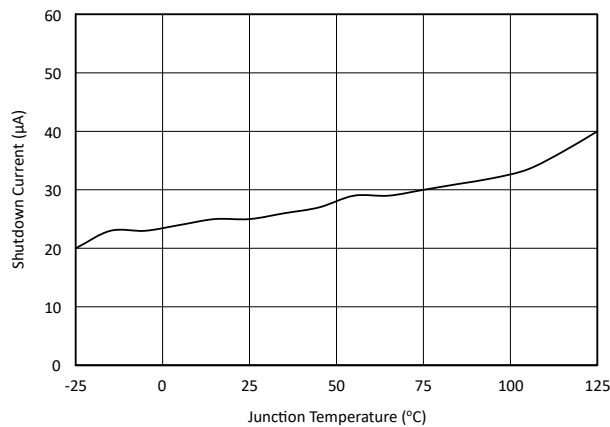


图 6-5. 关断电流与结温间的关系

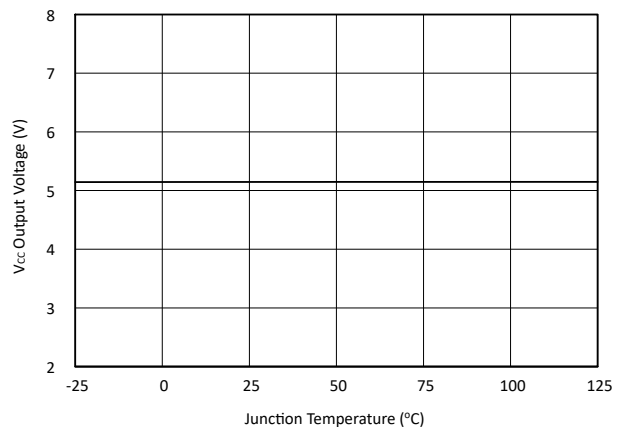


图 6-6. 内部 LDO 输出与结温间的关系

6.6 典型特性 (续)

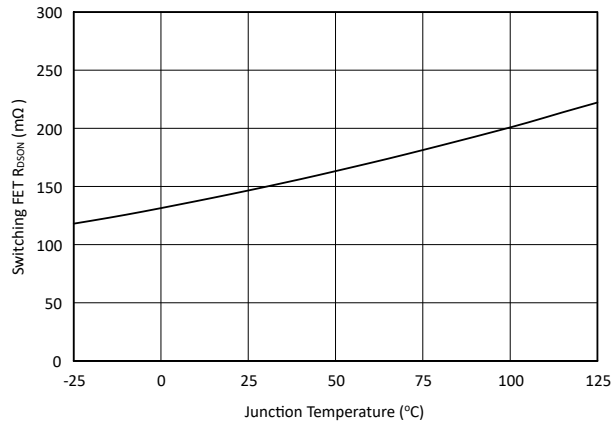


图 6-7. 开关 FET $R_{DS(on)}$ 与结温间的关系

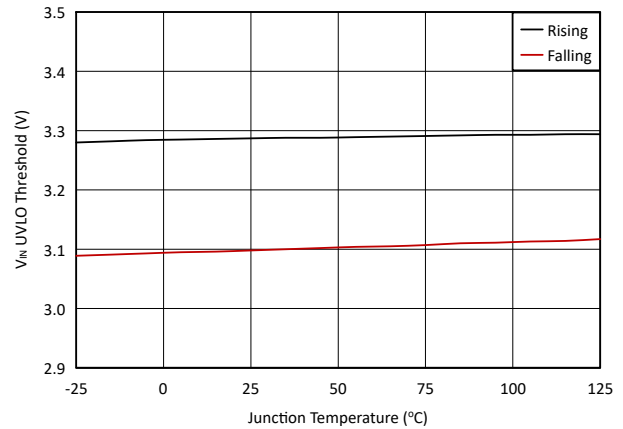


图 6-8. VIN UVLO 阈值与结温间的关系

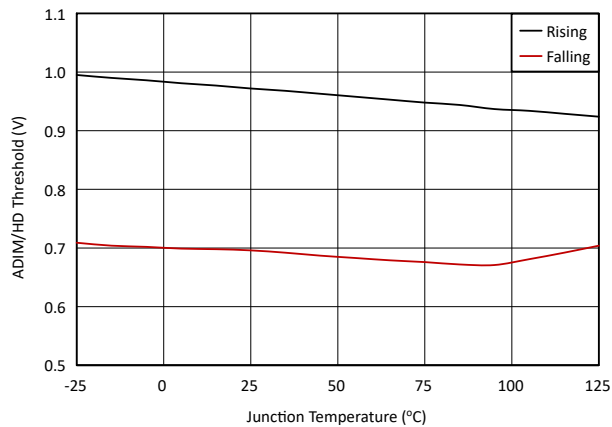


图 6-9. ADIM/HD 阈值与结温间的关系

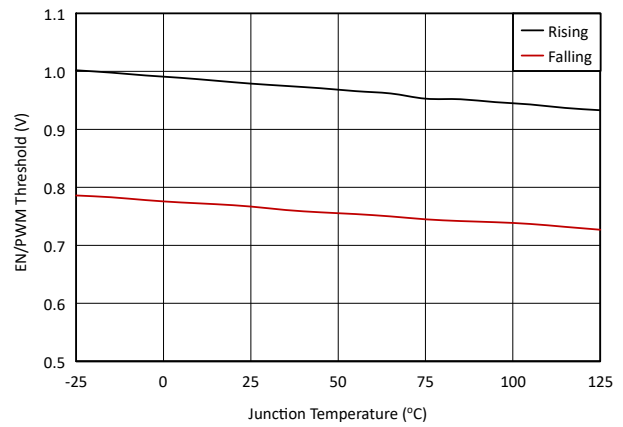


图 6-10. EN/PWM 阈值与结温间的关系

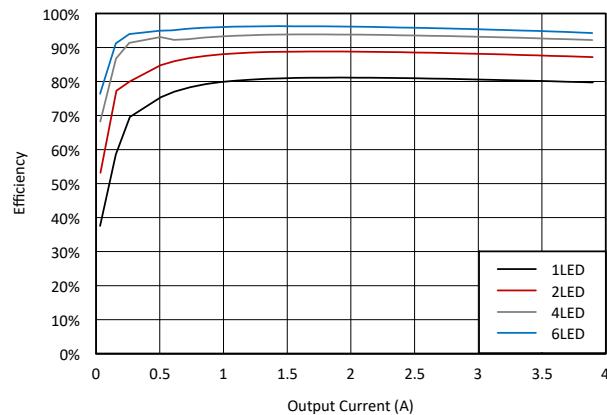


图 6-11. 24V 输入电压、4A 输出电流下的效率

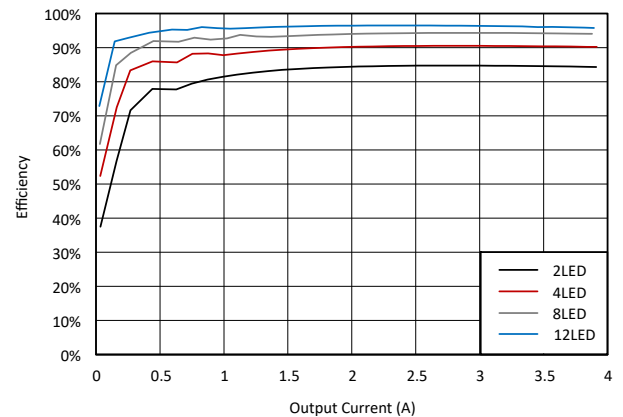


图 6-12. 48V 输入电压、4A 输出电流下的效率

7 详细说明

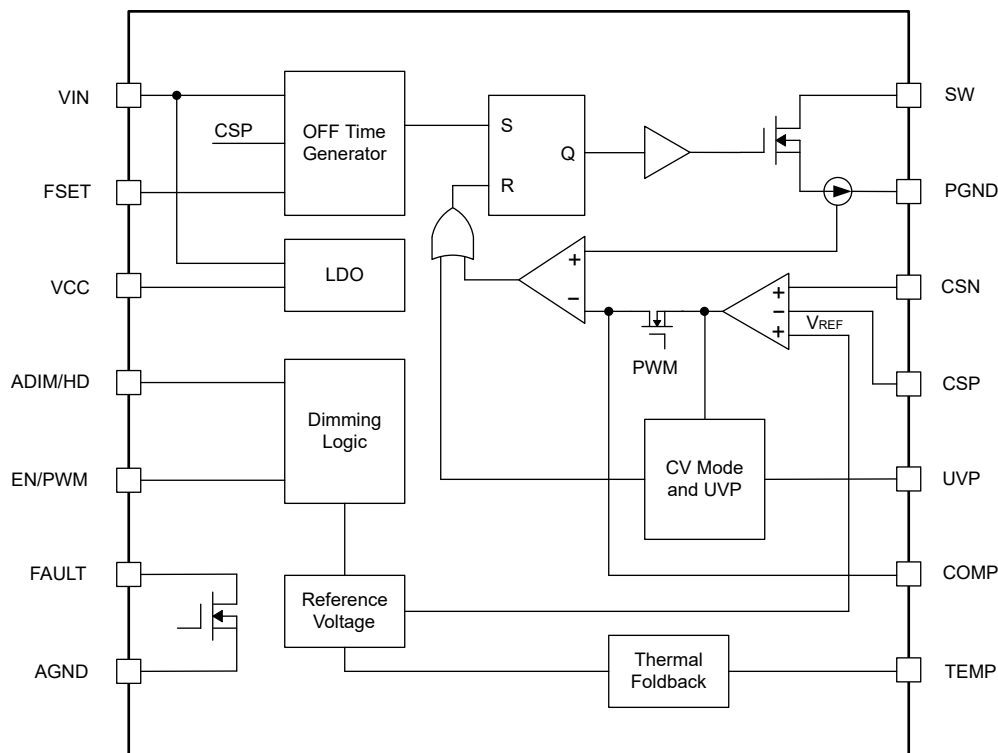
7.1 概述

TPS92205x 系列器件是具有 4.5V 至 65V 宽输入范围的 2A/4A 非同步降压 LED 驱动器。通过将低侧 NMOS 开关与恒流控制和恒压控制相集成，该器件不仅能驱动 LED，还能以高功率密度和高效率为电池充电。该器件还支持共阳极连接和单层 PCB 设计，从而节省连接器、线束和 PCB 的成本。开关频率可通过 FSET 引脚进行配置，范围为 100kHz 至 2.2MHz，并具有可选的展频功能，可降低 EMC 辐射并减小输入滤波器尺寸。

该器件支持四种调光选项，包括模拟调光、PWM 调光、混合调光和灵活调光。每种调光方法都可在启动时使用简单的高电平/低电平时序信号，通过 PWM 和 ADIM 输入引脚进行配置。在 PWM 调光模式下，一旦配置了调光模式，LED 将根据 PWM 输入引脚上的 PWM 输入信号的开关而亮起和熄灭。PWM 调光模式支持低至 150ns 的超窄脉冲宽度。在模拟调光模式下，LED 电流会根据 ADIM 输入引脚上 PWM 输入信号的脉冲宽度占空比进行调节。在混合调光模式下，LED 电流通过 PWM 输入引脚上的 PWM 输入信号由预先确定的模拟调光和 PWM 调光组合来控制。在灵活调光模式下，LED 电流分别通过 ADIM 输入引脚上的 PWM 输入信号进行模拟调光以及通过 PWM 输入引脚上的 PWM 输入信号进行 PWM 调光来控制。该器件采用自适应关断时间电流模式控制以及智能、精确采样，可实现电感式快速调光 (IFD) 和高调光精度。补偿带宽可根据系统要求通过外部电容器进行调节。

为了实现安全和保护，这些器件支持全面的系统保护功能，包括 LED 开路 and 短路、检测电阻开路 and 短路、可配置的热折返和热关断保护。一旦检测到任何故障情况，故障输出引脚就会发送确认信号。

7.2 功能方框图



7.3 特性说明

7.3.1 自适应关断时间电流模式控制

TPS92205x 器件采用自适应关断时间电流模式控制，可在宽工作范围内支持快速瞬态响应。开关频率可通过 FSET 引脚配置，范围为 100kHz 至 2.2MHz。

对于平均输出电流调节，该器件会通过误差放大器将 CSP 和 CSN 引脚之间检测电阻上检测到的电压与内部电压基准 V_{REF} 进行比较。误差放大器的输出 V_{COMP} 通过外部补偿网络，然后与 PWM 比较器的峰值电流反馈进行比较。

较。在每个开关周期中，当内部 NMOS FET 导通时，峰值电流通过内部 FET 检测。当在 PWM 比较器的输入端检测到的峰值电流值达到 V_{COMP} 时，NMOS FET 关断，并且自适应关断时间计数器开始计数。自适应关断时间计数器停止计数后，该计数器将复位，直到 NMOS FET 保持关断。计数时间由连接到 FSET 引脚的外部电阻器和输入/输出前馈决定。因此，该器件能够在稳定状态下保持接近恒定的开关频率，并将输出平均电流调节到所需的值。

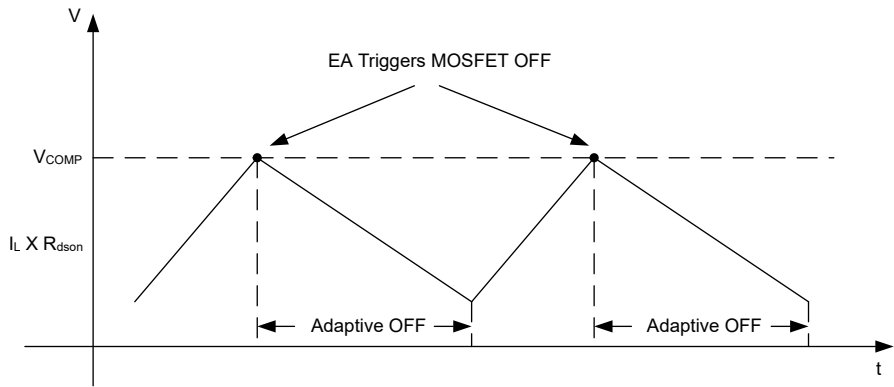


图 7-1. 自适应关断时间电流模式控制方法

7.3.1.1 开关频率设置

TPS92205x 器件的开关频率可通过更改 FSET 引脚与 AGND 之间连接的 R_{FSET} 来在 100kHz 至 2.2MHz 范围内调节。

下表列出了电阻值和相应的开关频率：

表 7-1. 开关频率与 R_{FSET} 电阻值间的关系

开关频率	电阻值 (k Ω)
100kHz	232
200kHz	138
300kHz	83
400kHz	59
600kHz	38
800kHz	28
1MHz	23
1.2MHz	18
1.5MHz	13
1.8MHz	11
2.2MHz	9

例如，如果 R_{FSET} 设置为 59k Ω ，则相应的开关频率设置为 400kHz。

在大多数情况下，开关频率越低，系统效率越高，热行为越好。

7.3.1.2 展频

TPS922053 和 TPS922055 器件支持展频功能（中心频率 $\pm 7\%$ 、2kHz 调制频率），可降低开关频率及其高阶谐波的 EMI 噪声。

另一方面，TPS922052 和 TPS922054 器件会禁用展频功能，以在低亮度情况下实现更好的亮度性能。

7.3.2 设置 LED 电流

LED 电流由 CSP 和 CSN 引脚之间的外部检测电阻设置。对于满量程 LED 电流 (I_{LED_FS})，内部电压基准 V_{REF} 固定为 200mV，检测电阻可以使用方程式 1 计算得出。

$$R_{SENSE} = \frac{V_{REF}}{I_{LED_FS}} \quad (1)$$

其中

- $V_{REF} = 200\text{mV}$

7.3.3 欠压锁定

TPS92205x 系列器件实现了连接到 VCC 引脚的内部欠压锁定 (UVLO) 电路。当 VCC 引脚电压降至内部 UVLO 阈值电压 V_{VIN_UVLO} (通常为 3.0V 且典型迟滞为 0.2V) 以下时，会触发 UVLO，然后会禁用器件。VCC 引脚是内部稳压器的输出，其输入由 VIN 引脚提供。因此，如果 VIN 引脚电压降至接近 V_{VIN_UVLO} 以上 (高出大约 500mV)，则会触发 UVLO。

7.3.4 内部软启动

TPS92205x 系列器件实现了内部软启动功能。一旦 V_{IN} 升高至高于 V_{VIN_MIN} ，内部 LDO 就会开始为 V_{CC} 电容器充电。如果在 V_{CC} 引脚上连接 $1\mu\text{F}$ 电容器，则需要大约 $800\mu\text{s}$ ， V_{CC} 才能升高至高于 V_{VIN_UVLO} 。如果 EN/PWM 引脚在 V_{CC} 升高至高于 V_{VIN_UVLO} 之前被拉高，POR 会在 V_{CC} 高于 V_{VIN_UVLO} 后立即启用，并等待 $100\mu\text{s}$ 以启动调光模式。在 V_{CC} 升高至高于 V_{VIN_UVLO} 后，EN/PWM 引脚必须保持高电平超过 $5\mu\text{s}$ 。在这种情况下，如果使用 $1\mu\text{F}$ V_{CC} 电容器，则建议在 V_{IN} 升高至高于 V_{VIN_MIN} 后等待 1ms ，然后再启动调光模式。

如果在 V_{CC} 升高至高于 V_{VIN_UVLO} 后，EN/PWM 引脚上出现第一个 PWM 脉冲，器件会等待 $200\mu\text{s}$ 来启用 POR，然后会再等待 $100\mu\text{s}$ 来启动调光模式。因此，无需触发 V_{IN} UVLO，即可在禁用后重新启用器件，并等待 $300\mu\text{s}$ 来启动调光模式。请注意，EN/PWM 输入引脚上的初始使能 PWM 脉冲需要持续超过 $5\mu\text{s}$ ，才能启用器件。调光模式启动后，器件会根据 ADIM/HD 引脚和 EN/PWM 引脚的配置，进入四种不同的调光模式。

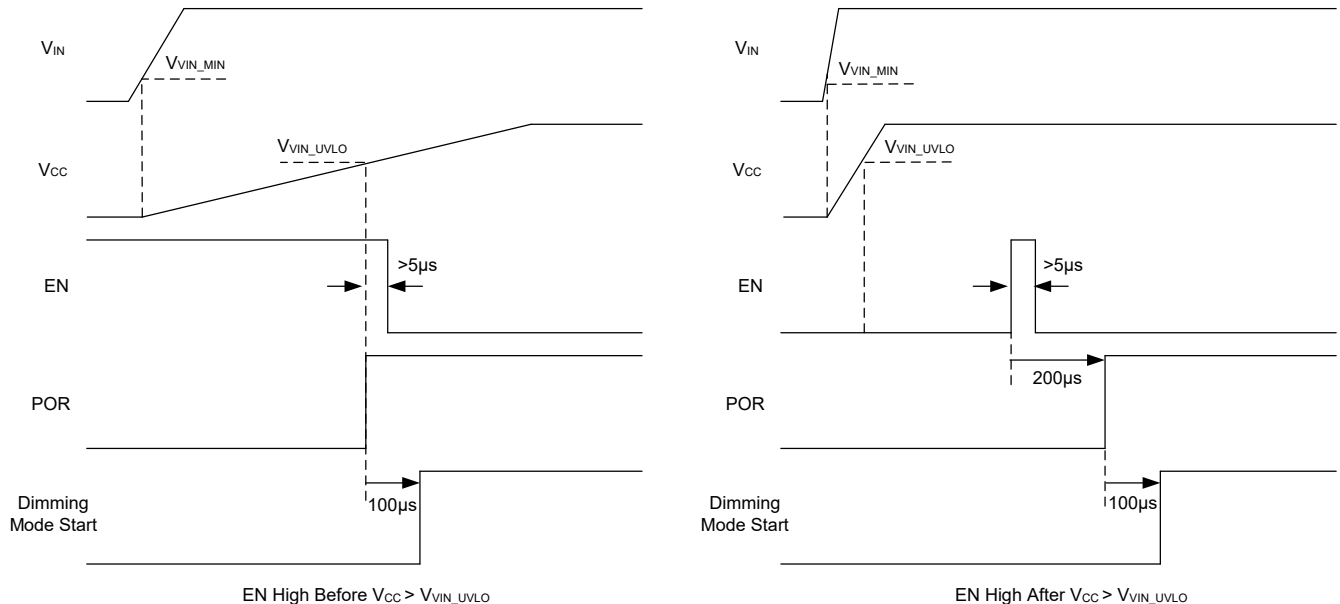


图 7-2. 启动顺序

7.3.5 调光模式

TPS92205x 系列器件具有四种可选的调光模式：

- PWM 调光
- 模拟调光
- 混合调光
- 灵活调光

调光模式会在 V_{IN} 退出 UVLO 1ms 后启动，或者在通过 EN/PWM 引脚重新启用 300 μ s 后启动。下面显示了四种调光模式之一的配置：

表 7-2. 调光模式配置

调光模式	EN/PWM 引脚	ADIM/HD 引脚
PWM 调光	PWM 信号	高
模拟调光	高	PWM 信号
混合调光	PWM 信号	低
灵活调光	PWM 信号	PWM 信号

7.3.5.1 PWM 调光

TPS92205x 系列器件支持脉宽低至 150ns 的超窄 PWM 输入信号，可实现直接 PWM 调光。当 ADIM/HD 输入引脚始终为高电平并且 EN/PWM 输入引脚由 PWM 输入信号配置时，PWM 调光模式将启用。

在 PWM 调光模式下，当 PWM 引脚上的 PWM 输入信号从低电平变为高电平时，内部 NMOS FET 开始开关，而电感器电流会上升到确定的值。然后，只要 PWM 输入信号保持高电平，LED 电流就会调节到确定的值。当 PWM 输入信号从高电平变为低电平时，内部 FET 关断，导致电感器电流降至零。只要 PWM 输入信号保持低电平，内部 FET 会保持关断状态，并且 LED 电流保持为零。

7.3.5.2 模拟调光

TPS92205x 系列器件支持模拟调光功能，可通过 ADIM/HD 引脚上的 PWM 输入信号调节 LED 电流。当 EN/PWM 引脚始终为高电平并且 ADIM/HD 引脚由 PWM 输入信号配置时，模拟调光模式将启用。

在 ADIM/HD 引脚上出现第一个 PWM 脉冲后，内部电压基准 V_{REF} 开始上升。内部数字电路需要第一个 PWM 脉冲的最小导通时间为 $1\mu s$ ，才能进入模拟调光模式。检测到 PWM 占空比，直到第二个 PWM 周期结束，然后 V_{REF} 根据 PWM 脉冲的占空比，按比例变为所需的值。除了第一个以外，PWM 脉冲的最短导通时间为 100ns，供数字电路检测占空比。

例如，当 ADIM/HD 引脚上的 PWM 输入信号具有 90% 占空比时， V_{REF} 为 180mV；当 PWM 输入信号具有 10% 占空比时， V_{REF} 为 20mV。当 ADIM/HD 引脚始终被拉低时，检测到 100% PWM 占空比大约需要 15ms，而当 ADIM/HD 引脚始终被拉高时，检测到 0% PWM 占空比大约需要 15ms。如果 V_{REF} 为 200mV，则初始变化大约需要 5ms。模拟调光可实现 8 位分辨率，对应于 ADIM/HD 引脚上 0.4% 的占空比阶跃变化。另外，该电路能够以几十微秒的延迟响应 PWM 输入信号的占空比变化。

7.3.5.3 混合调光

TPS92205x 系列器件支持独特的混合调光功能，可更大限度地提高调光性能，尤其是在需要高调光频率和高调光比的情况下。当 ADIM/HD 引脚始终处于低电平并且 EN/PWM 引脚由 PWM 输入信号配置时，混合调光模式将启用。EN/PWM 引脚的第一个下降沿是进入混合调光模式所必需的，然后 EN/PWM 引脚才可以始终为高电平以实现 100% 占空比。一旦 ADIM/HD 引脚上出现上升沿，该器件就会退出混合调光模式。当器件退出混合调光模式后，该器件只能在 PWM、模拟或灵活调光模式下工作，直到该器件被禁用和重新启用。

在混合调光模式下，LED 电流在高亮度级别（12.5% 至 100%）由模拟调光调节，而在低亮度级别（0% 至 12.5%）则由 PWM 调光调节。在高亮度级别下，内部电压基准 V_{REF} 与 EN/PWM 引脚上 PWM 输入信号的占空比成正比，分辨率为 8 位。在低亮度级别下， V_{REF} 保持不变，并且内部 PWM 发生器会启用。因此，LED 会根据内部 PWM 信号的开关情况而亮起和熄灭，而该信号的频率和占空比由 EN/PWM 引脚上的 PWM 输入信号配置。此外，当 PWM 输入占空比在增加和减少之间变化时，内部 PWM 信号具有 0.4% 的迟滞响应。混合调光的详细行为如下图所示。

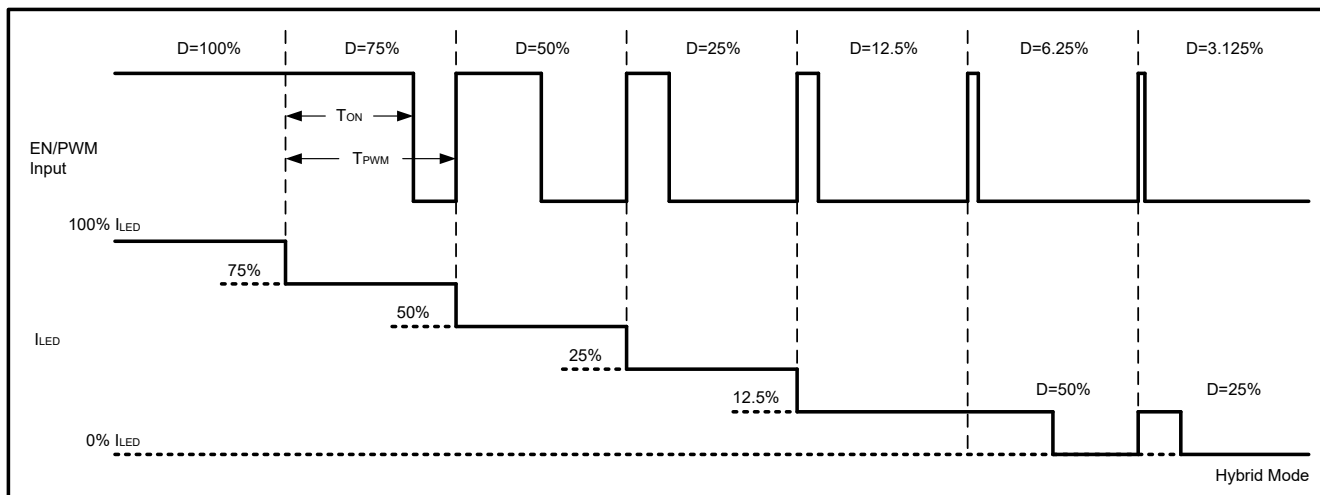


图 7-3. 混合调光

7.3.5.4 灵活调光

TPS92205x 系列器件还支持灵活调光，可更大限度地提高调光比和调光控制的灵活性，其中 LED 电流值和开/关行为可以独立控制。当 ADIM/HD 引脚和 EN/PWM 引脚同时由 PWM 输入信号配置时，便会启用灵活调光模式。因此，在灵活调光模式下，LED 会根据 EN/PWM 引脚上 PWM 输入信号的开关而亮起和熄灭，而基准电压会根据 ADIM/HD 引脚上 PWM 输入信号的占空比而按比例变化。PWM 调光和模拟调光的所有初始条件和分辨率都适用于灵活调光。

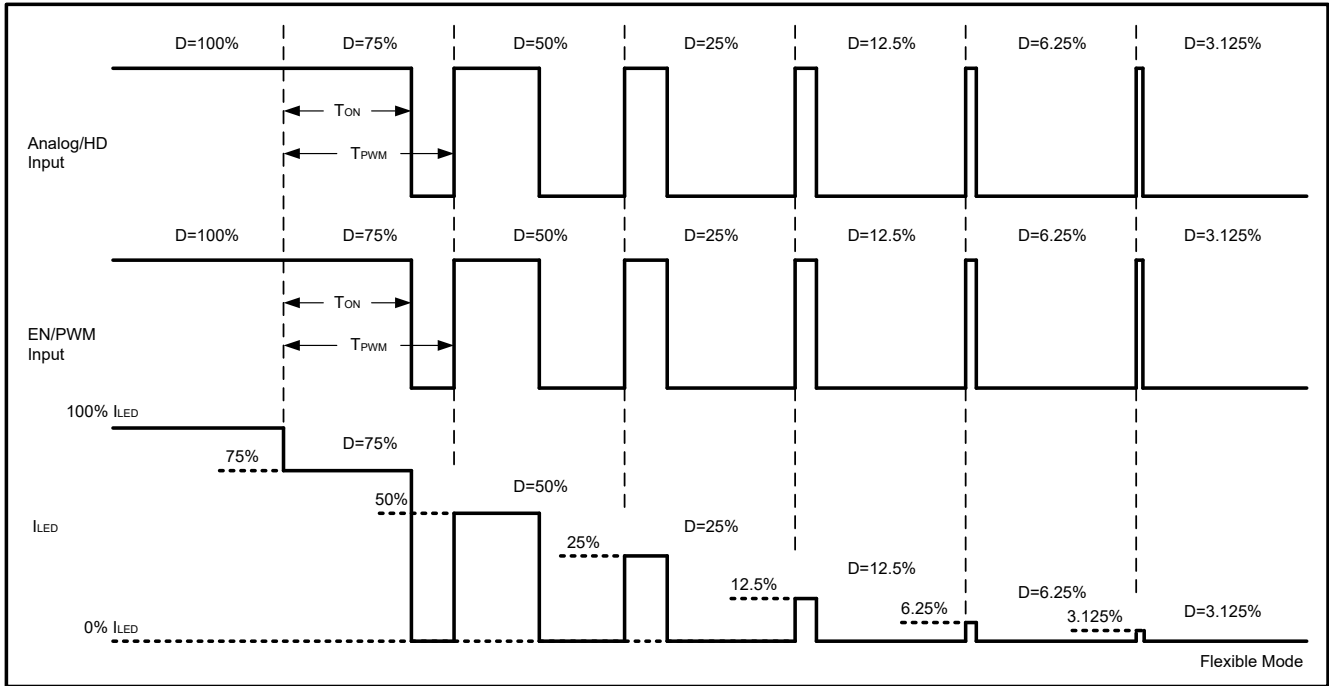


图 7-4. 灵活调光

7.3.6 CC/CV 充电模式

TPS92205x 系列器件可通过配置 UVP 引脚实现恒流 (CC)/恒压 (CV) 充电操作。对于 CC 充电操作，该器件生成可控输出电流，该电流由 ADIM/HD 引脚上的 PWM 信号进行控制。如果需要低电流预充电，该器件可以在 ADIM/HD 引脚上生成相对较低的输出电流，并由低占空比 PWM 信号进行控制。当 V_{UVP} 降至 1.4V 以下，CV 充电操作将启用，输出电流将持续下降。在 V_{UVP} 降至 1.0V 以下后，该器件将完全停止开关。一旦 V_{UVP} 升至 1.4V 以上，该器件可以恢复 CC 充电操作。

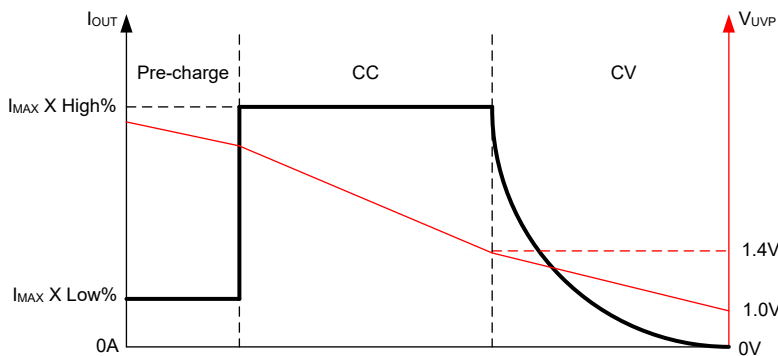


图 7-5. CC/CV 模式转换

7.3.7 故障保护

TPS92205x 系列器件能够在多种故障条件下提供故障保护并发送故障报告信号，包括 LED 开路、LED± 短路、LED 对 PGND 短路、检测电阻开路和短路、内部开关 FET 开路和短路以及热关断。

表 7-3. 保护功能

类型	标准	行为
LED 开路负载	$V_{UVP} < 1V$	FAULT 引脚拉低。器件停止开关并在 $V_{UVP} > 1.05V$ 时恢复。
LED+ 和 LED- 短路	$V_{IN} - V_{CSN} < 750mV$	FAULT 引脚拉低。该器件以最短导通时间保持开关。
LED- 对 PGND 短路	$V_{UVP} < 1V$	FAULT 引脚拉低。器件停止开关并在 $V_{UVP} > 1.05V$ 时恢复。
检测电阻开路	$V_{CSP} - V_{CSN} > 300mV$	FAULT 引脚拉低。器件停止开关并在 $V_{CSP} - V_{CSN} < 300mV$ 时恢复。
检测电阻短路	COMP 引脚被钳位为高电平	FAULT 引脚拉低。器件在逐周期电流限制下保持开关。
开关 FET 开路	COMP 引脚被钳位为高电平	FAULT 引脚拉低。器件停止开关并在移除开路后恢复。
开关 FET 短路	$V_{CSP} - V_{CSN} > 300mV$	FAULT 引脚拉低。器件停止开关并在移除短路后恢复。
热关断	$T_J > T_{TSD}$	FAULT 引脚拉低。器件停止开关并在 T_J 降至迟滞水平以下时恢复。

7.3.8 热折返

TPS92205x 系列器件集成了热关断保护功能，可防止器件过热。为了提供系统热性能的设计裕度，该器件支持可编程热折返功能，可在高结温条件下自动减小满量程最大输出电流 I_{MAX} 。当器件与 LED 一起安装在同一个导热基板上时，由于器件和 LED 的散热需求降低，热性能得到了有效提升。

当器件结温上升至热折返阈值温度 T_{TH} 以上时，满量程最大电流开始按照下图所示的电流/温度关系曲线减小。电流开始从 100% 水平减小，通常是每 $^{\circ}C$ 减小 I_{MAX} 的 2%，直到降至满量程的 50%。一旦结温上升到高于 $T_{TH} + 25^{\circ}C$ ，电流将继续以较低速率下降，直到温度达到过热关断阈值温度 T_{TSD} 以上。

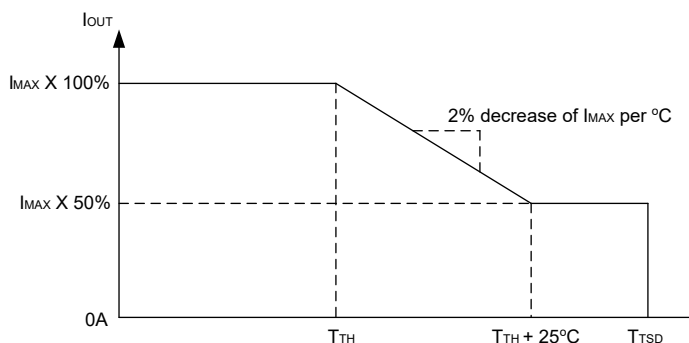


图 7-6. 热折返

T_{TH} 可以通过更改 TEMP 和 AGND 引脚之间连接的 R_{TEMP} 来调节。下表列出了 T_{TH} 和相应的 R_{TEMP} 值。

表 7-4. T_{TH} 与 R_{TEMP} 电阻值间的关系

T_{TH} ($^{\circ}C$)	电阻值 (k Ω)
80	200
90	100
100	60
110	40
120	28
130	20
140	15
150	10

8 应用和实施

8.1 应用信息

TPS92205x 系列器件通常用作降压转换器，用于通过 4.5V 至 63V 范围的输入驱动一个或多个 LED。

8.2 典型应用

8.2.1 TPS922054 24V 输入、4A 输出、4 片式具有模拟调光功能的 WLED 驱动器

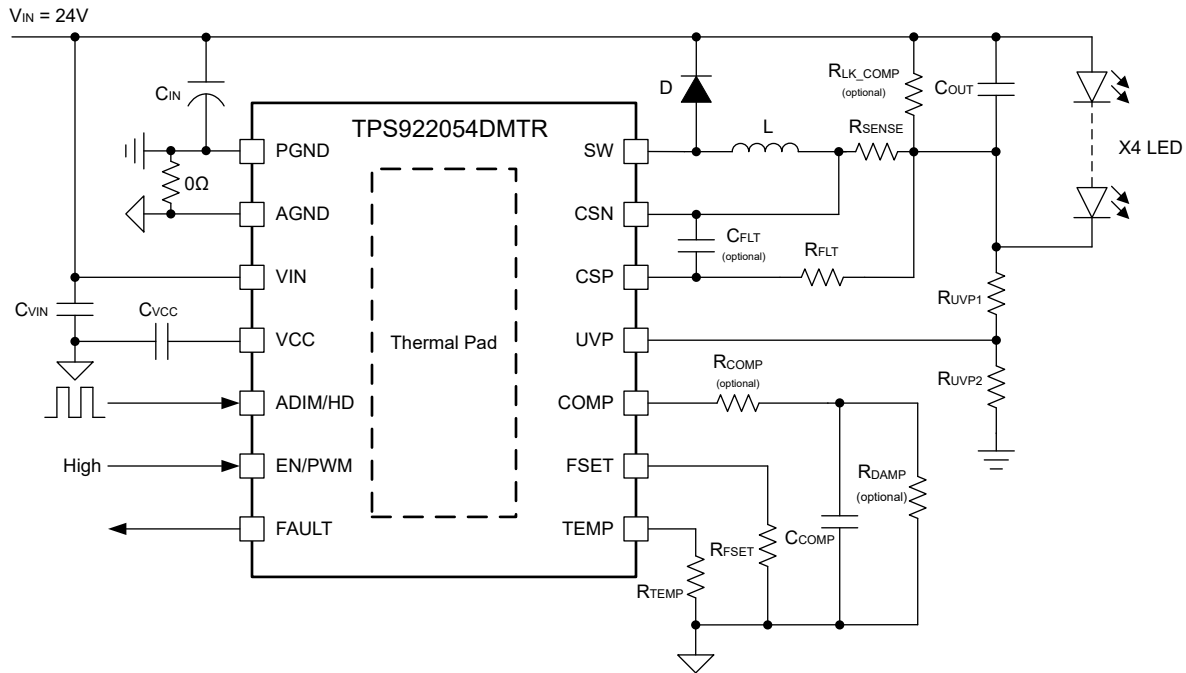


图 8-1. 24V 输入、4A 输出、4 片式 WLED，模拟调光参考设计

8.2.1.1 设计要求

本设计示例使用下表中的参数。

表 8-1. 设计参数

参数	值
输入电压范围	24V $\pm$ 10%
LED 正向电压	3.0V
输出电压	12V (3.0 $\times$ 4)
最大 LED 电流	4A
电感器电流纹波	最大电感电流的 30%
LED 电流波纹	200mA 或更低
输入电压纹波	300mV 或更低
调光类型	使用 TPS922054 进行模拟调光：1kHz、ADIM 引脚上 1% 至 100% PWM 输入

8.2.1.2 详细设计过程

8.2.1.2.1 电感器选型

对于此设计，输入电压为 24V 电源轨，具有 10% 的差异。输出为 4 个串联白光 LED，并且根据要求，电感器电流纹波小于最大电感器电流的 30%。为了选择合适的峰峰值电感器电流纹波，当转换器在满载条件下工作时，不应超出低侧 FET 电流限制。这要求峰峰值电感器电流纹波的一半低于该限值。另一个考虑因素是确保峰峰值电流纹波引起的电感磁芯损耗和铜损耗在合理的范围内。选择此峰峰值电感电流纹波后，使用 [方程式 2](#) 计算输出电感 L 的建议值。

$$L = \frac{V_{OUT} \times (V_{IN(max)} - V_{OUT})}{V_{IN(max)} \times K_{IND} \times I_{L(max)} \times f_{SW}} \quad (2)$$

其中

- K_{IND} 是一个系数，表示电感器纹波电流值与最大 LED 电流之比。
- $I_{L(max)}$ 是最大电感器电流。
- f_{SW} 为开关频率。
- $V_{IN(max)}$ 为最大输入电压。
- V_{OUT} 是 LED 负载上的电压与检测电阻上的电压之和。

使用所选的电感器值，用户可以使用 [方程式 3](#) 计算实际的电感器电流纹波。

$$I_{L(ripple)} = \frac{V_{OUT} \times (V_{IN(max)} - V_{OUT})}{V_{IN(max)} \times L \times f_{SW}} \quad (3)$$

电感器 RMS 电流和饱和电流的额定值必须大于系统要求中的额定值。这是为了确保不会发生电感器过热或饱和。在上电、瞬态条件或故障条件下，电感器电流可能超过其正常工作电流并达到电流限制。因此，最好选择等于或大于转换器电流限制的饱和电流额定值。峰值电感器电流和 RMS 电流公式如 [方程式 4](#) 和 [方程式 5](#) 所示。

$$I_{L(peak)} = I_{L(max)} + \frac{I_{L(ripple)}}{2} \quad (4)$$

$$I_{L(rms)} = \sqrt{I_{L(max)}^2 + \frac{I_{L(ripple)}^2}{12}} \quad (5)$$

在此设计中， $V_{IN(max)} = 24V$ 、 $V_{OUT} = 12V$ 、 $I_{LED} = 4A$ 且 $f_{SW} = 400kHz$ ，选择 $K_{IND} = 0.3$ 时，计算得出的电感为 12.5μH。选择 15μH 电感器。使用此电感器时，电感器的纹波、峰值和均方根电流分别为 1A、4.5A 和 4.01A。

8.2.1.2.2 输入电容器选型

需要一个输入电容器来减少从输入电源汲取的浪涌电流和来自器件的开关噪声。建议使用电解电容器来存储能量。强烈建议使用采用 X5R 或 X7R 电介质的陶瓷电容器，因为它们具有低 ESR 和小温度系数。对于大多数应用，建议在 V_{IN} 至 PGND/AGND 之间放置一个 10 μF 陶瓷电容器和一个 0.1 μF 电容器，以提供高频滤波。额定输入电容器电压必须大于最大输入电压。使用 [方程式 6](#) 可以计算输入纹波电压，其中 ESR_{CIN} 是输入电容器的 ESR，而 K_{DR} 是施加直流电压时陶瓷电容的降额系数。

$$V_{IN(ripple)} = I_{L(max)} \times \left(\frac{V_{OUT}}{K_{DR} \times C_{IN} \times f_{SW} \times V_{IN(max)}} + ESR_{CIN} \right) \quad (6)$$

在此设计中，选择一个 68μF、100V 电解电容器，一个 22μF、100V X7R 陶瓷电容器，以及一个 0.1μF、100V X7R 陶瓷电容器，得到的输入纹波电压约为 240mV。

8.2.1.2.3 输出电容器选型

输出电容器可降低流经 LED 灯串的高频电流纹波。过大的电流纹波会增加 LED 灯串中的 RMS 电流，从而会增加 LED 温度。

1. 使用 LED 制造商的数据表来计算 LED 灯串的总动态电阻 (R_{LED})。
 2. 根据经过 LED 灯串的可接受峰峰值纹波电流 $I_{LED(ripple)}$ ，计算输出电容所需的阻抗 (Z_{OUT})。 $I_{L(ripple)}$ 是使用所选电感器计算得出的峰峰值电感器纹波电流。
 3. 计算所需的最小有效输出电容。
 4. 由于施加直流电压会产生降额效应，可适当增大输出电容。
- 请参阅[方程式 7](#)、[方程式 8](#) 和 [方程式 9](#)。

$$R_{LED} = \frac{\Delta V_F}{\Delta I_F} \times \# \text{ of LEDs} \quad (7)$$

$$Z_{COUT} = \frac{R_{LED} \times I_{LED(ripple)}}{I_{L(ripple)} - I_{LED(ripple)}} \quad (8)$$

$$C_{COUT} = \frac{1}{2\pi \times f_{SW} \times Z_{COUT}} \quad (9)$$

选择输出电容器后，[方程式 10](#) 可用于估算流经 LED 灯串的峰峰值纹波电流。

$$I_{LED(ripple)} = \frac{Z_{COUT} \times I_{L(ripple)}}{Z_{COUT} + R_{LED}} \quad (10)$$

这里使用的是 Cree WLED。正向电流为 3A 时，LED 的动态电阻为 0.67Ω 。强烈建议使用采用 X5R 或 X7R 电介质的陶瓷电容器，因为它们具有低 ESR 和小温度系数。此设计中使用了一个 $2.2\mu\text{F}$ 、100V X7R 陶瓷电容器和一个 $0.1\mu\text{F}$ 、100V X7R 陶瓷电容器。计算得出的 LED 纹波电流约为 210mA。

8.2.1.2.4 感测电阻选择

在 100% PWM 占空比条件下，最大 LED 电流为 4A，而相应的 V_{REF} 为 200mV。根据 [方程式 1](#)，计算得出的检测电阻值为 $50m\Omega$ 。

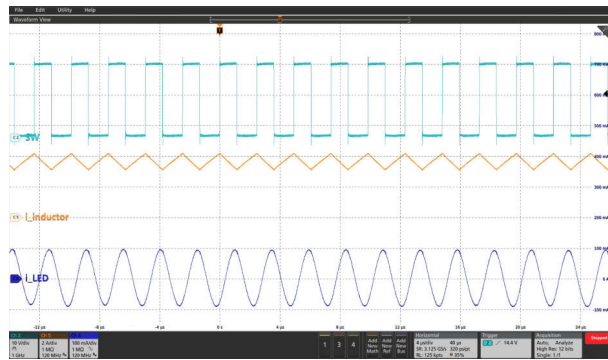
请注意，检测电阻的功耗为 800mW，在选择时要求该电阻的额定功率有足够的裕量。

8.2.1.2.5 其他外部元件选择

在此设计中，在 CSP 引脚处使用 100Ω 、0603 电阻作为 R_{FLT} ，以避免噪声注入并提高稳健性。可选用 $1nF$ 、50V X7R 陶瓷电容器作为 C_{FLT} ，放置于 CSP 和 CSN 引脚之间，用于滤除检测反馈中的高频噪声。

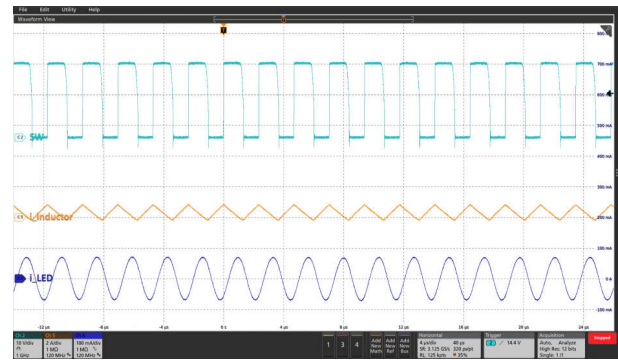
为了实现环路稳定性，建议选择 $1nF$ 、10V X7R 陶瓷电容器作为 C_{COMP} ，也可选用一个 100Ω 电阻作为 R_{COMP} 。这里为 R_{DAMP} 选用了 $1M\Omega$ 电阻器，以抑制开启时的过冲电流。可选用一个电阻作为 R_{LK_COMP} ，用于补偿共模漏电流并避免其通过 LED 负载。

8.2.1.3 应用曲线



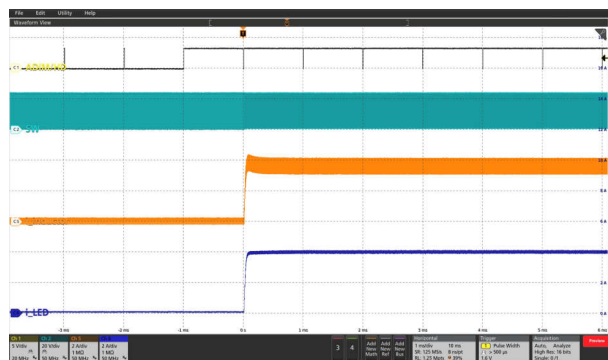
浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流纹波
(交流)

图 8-2. $PWM_{ADIM} = 100\%$ 、 $1kHz$ 且 $F_{SW} = 400kHz$ 时的 LED 电流纹波



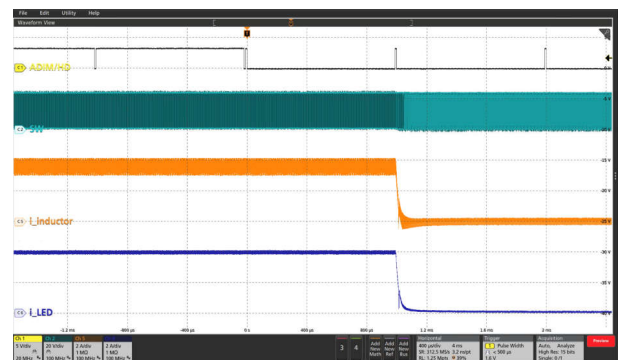
浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流纹波
(交流)

图 8-3. $PWM_{ADIM} = 10\%$ 、 $1kHz$ 且 $F_{SW} = 400kHz$ 时的 LED 电流纹波



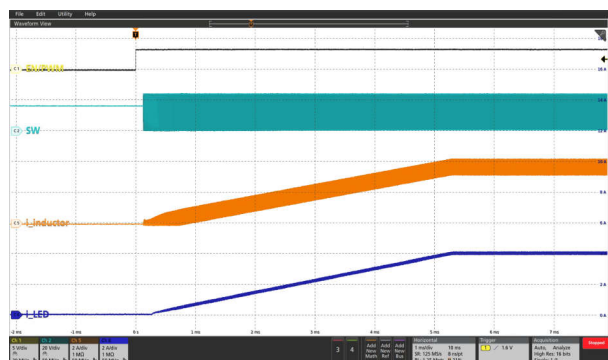
黑色： PWM_{ADIM} ，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-4. PWM_{ADIM} 从 1% 转换到 99% 且 $1kHz$ 时的 LED 电流瞬态



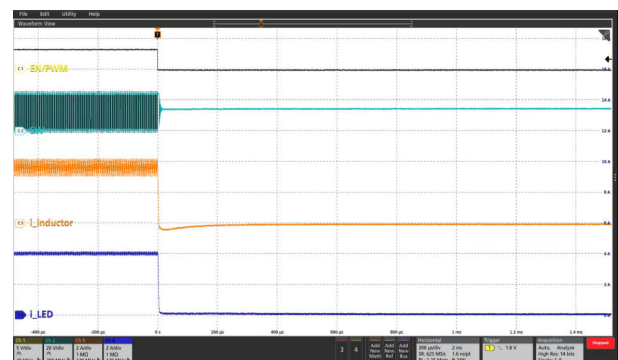
黑色： PWM_{ADIM} ，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-5. PWM_{ADIM} 从 99% 转换到 1% 且 $1kHz$ 时的 LED 电流瞬态



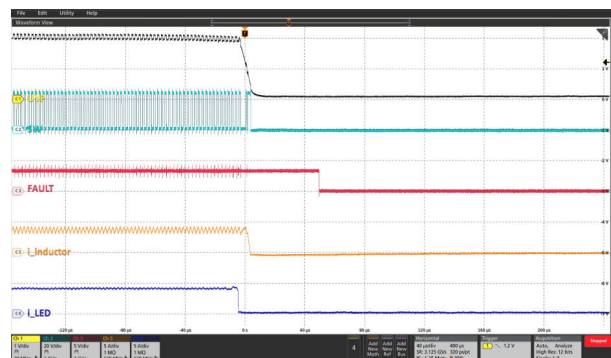
黑色： PWM_{PWM} ，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-6. 在 $PWM_{ADIM} = 100\%$ 、 $1kHz$ 时启动



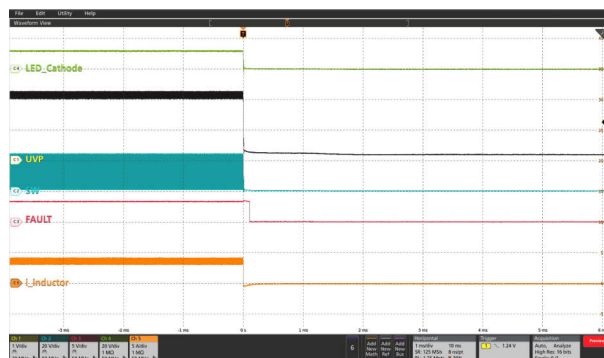
黑色： PWM_{PWM} ，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-7. 在 $PWM_{ADIM} = 100\%$ 、 $1kHz$ 时关断



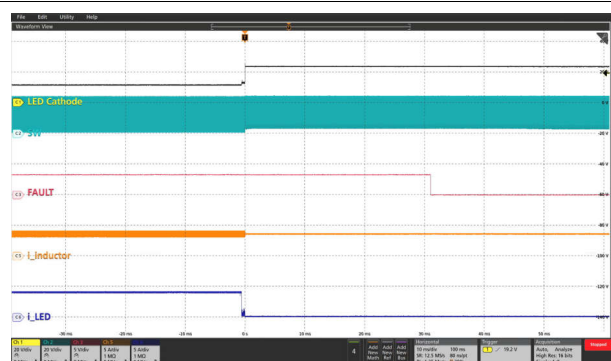
黑色：UVP，浅蓝色：SW，红色：FAULT，橙色：电感器电流，深蓝色：LED 电流

图 8-8. LED 开路负载保护



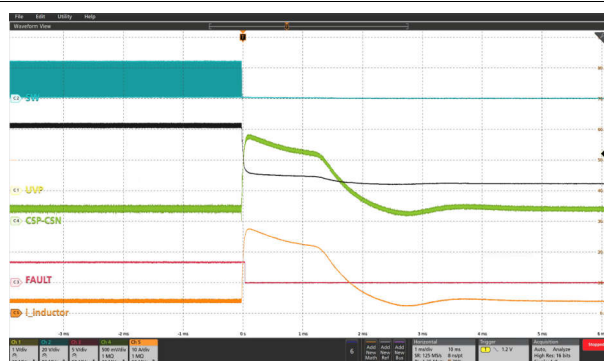
黑色：UVP，浅蓝色：SW，红色：FAULT，橙色：电感器电流，绿色：LED- 电压

图 8-9. LED - PGND 短路保护



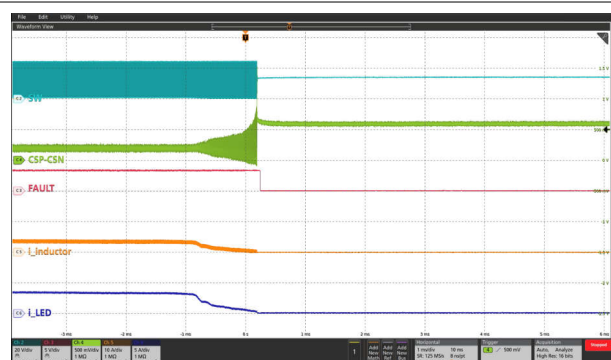
黑色：LED- 电压，浅蓝色：SW，红色：FAULT，橙色：电感器电流，深蓝色：LED 电流

图 8-10. LED+ 和 LED - 短路保护



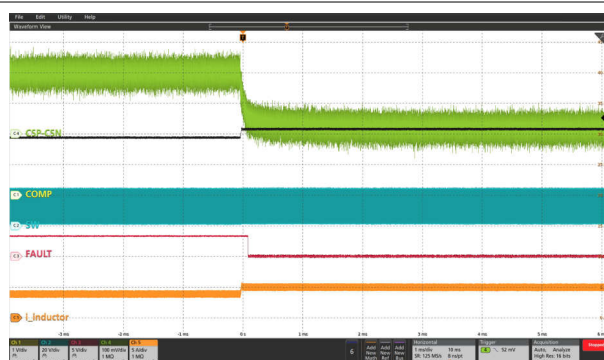
黑色：UVP，浅蓝色：SW，红色：FAULT，橙色：电感器电流，绿色：CSP-CSN

图 8-11. 开关 FET 短路保护



浅蓝色：SW，红色：FAULT，橙色：电感器电流，深蓝色：LED 电流，绿色：CSP-CSN

图 8-12. 检测电阻开路保护



黑色：COMP，浅蓝色：SW，红色：FAULT，橙色：电感器电流，绿色：CSP-CSN

图 8-13. 检测电阻短路保护

8.2.2 TPS922054 48V 输入、2A 输出、12 片式具有 PWM 调光功能的 WLED 驱动器

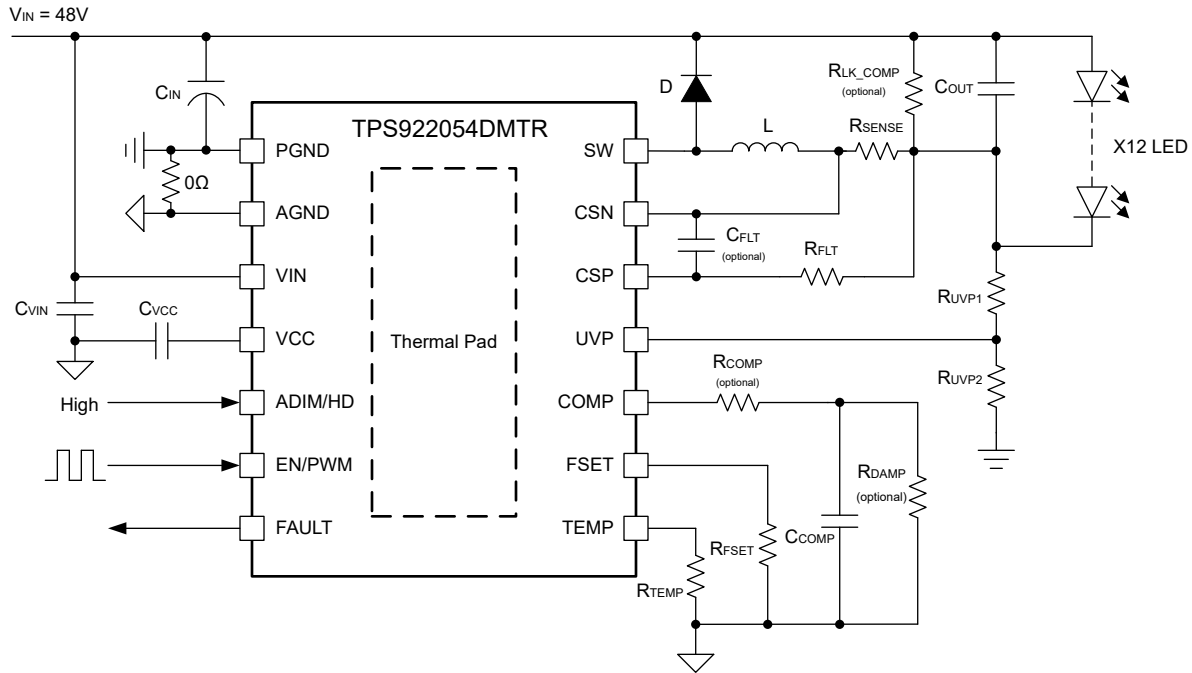


图 8-14. 48V 输入、2A 输出、12 片式 WLED、PWM 调光参考设计

8.2.2.1 设计要求

本设计示例使用下表中的参数。

表 8-2. 设计参数

参数	值
输入电压范围	48V ±10%
LED 正向电压	3.0V
输出电压	36V (3.0 × 12)
最大 LED 电流	2A
电感器电流纹波	最大电感电流的 40%
LED 电流纹波	200mA 或更低
输入电压纹波	600mV 或更低
调光类型	PWM 调光，使用 TPS922054：20kHz、PWM 引脚上 1% 至 100% PWM 输入

8.2.2.2 详细设计过程

8.2.2.2.1 电感器选型

对于此设计，输入电压为 48V 电源轨，具有 10% 的差异。输出为 12 个串联白光 LED，并且根据要求，电感器电流纹波小于最大电感器电流的 40%。为了选择合适的峰峰值电感器电流纹波，当转换器在空载条件下工作时，不应超出低侧 FET 电流限制。这要求峰峰值电感器电流纹波的一半低于该限值。另一个考虑因素是确保峰峰值电流纹波引起的电感磁芯损耗和铜损耗在合理的范围内。选择此峰峰值电感电流纹波后，使用方程式 11 计算输出电感 L 的建议值。

$$L = \frac{V_{OUT} \times (V_{IN(max)} - V_{OUT})}{V_{IN(max)} \times K_{IND} \times I_{L(max)} \times f_{SW}} \quad (11)$$

其中

- K_{IND} 是一个系数，表示电感器纹波电流值与最大 LED 电流之比。
- $I_{L(max)}$ 是最大电感器电流。
- f_{SW} 为开关频率。
- $V_{IN(max)}$ 为最大输入电压。
- V_{OUT} 是 LED 负载上的电压与检测电阻上的电压之和。

使用所选的电感器值，用户可以使用方程式 12 计算实际的电感器电流纹波。

$$I_{L(ripple)} = \frac{V_{OUT} \times (V_{IN(max)} - V_{OUT})}{V_{IN(max)} \times L \times f_{SW}} \quad (12)$$

电感器 RMS 电流和饱和电流的额定值必须大于系统要求中的额定值。这是为了确保不会发生电感器过热或饱和。在上电、瞬态条件或故障条件下，电感器电流可能超过其正常工作电流并达到电流限制。因此，最好选择等于或大于转换器电流限制的饱和电流额定值。峰值电感器电流和 RMS 电流公式如方程式 13 和方程式 14 所示。

$$I_{L(peak)} = I_{L(max)} + \frac{I_{L(ripple)}}{2} \quad (13)$$

$$I_{L(rms)} = \sqrt{I_{L(max)}^2 + \frac{I_{L(ripple)}^2}{12}} \quad (14)$$

在此设计中， $V_{IN(max)} = 48V$ 、 $V_{OUT} = 36V$ 、 $I_{LED} = 2A$ 且 $f_{SW} = 1.2MHz$ ，选择 $K_{IND} = 0.4$ 时，计算得出的电感为 $9.4\mu H$ 。选择 $10\mu H$ 电感器。使用此电感器时，电感器的纹波、峰值和均方根电流分别为 0.75A、2.4A 和 2.01A。

8.2.2.2.2 输入电容器选型

需要一个输入电容器来减少从输入电源汲取的浪涌电流和来自器件的开关噪声。建议使用电解电容器来存储能量。强烈建议使用采用 X5R 或 X7R 电介质的陶瓷电容器，因为它们具有低 ESR 和小温度系数。对于大多数应用，建议在 V_{IN} 至 PGND/AGND 之间放置一个 $10\mu F$ 电容器以及一个 $0.1\mu F$ 电容器，以提供高频滤波。额定输入电容器电压必须大于最大输入电压。使用方程式 15 可以计算输入纹波电压，其中 ESR_{CIN} 是输入电容器的 ESR，而 K_{DR} 是施加直流电压时陶瓷电容的降额系数。

$$V_{IN(ripple)} = I_{L(max)} \times \left(\frac{V_{OUT}}{K_{DR} \times C_{IN} \times f_{SW} \times V_{IN(max)}} + ESR_{CIN} \right) \quad (15)$$

此设计中选择了一个 $10\mu F$ 、100V 电解电容器、一个 $2.2\mu F$ 、100V X7R 陶瓷电容器和一个 $0.1\mu F$ 、100V X7R 陶瓷电容器，得到的输入纹波电压约为 570mV。

8.2.2.2.3 输出电容器选型

输出电容器可降低流经 LED 灯串的高频电流纹波。过大的电流纹波会增加 LED 灯串中的 RMS 电流，从而会增加 LED 温度。

1. 使用 LED 制造商的数据表来计算 LED 灯串的总动态电阻 (R_{LED})。
 2. 根据经过 LED 灯串的可接受峰峰值纹波电流 $I_{LED(ripple)}$ ，计算输出电容所需的阻抗 (Z_{OUT})。 $I_{L(ripple)}$ 是使用所选电感器计算得出的峰峰值电感器纹波电流。
 3. 计算所需的最小有效输出电容。
 4. 由于施加直流电压会产生降额效应，可适当增大输出电容。
- 请参阅[方程式 16](#)、[方程式 17](#) 和 [方程式 18](#)。

$$R_{LED} = \frac{\Delta V_F}{\Delta I_F} \times \# \text{ of LEDs} \quad (16)$$

$$Z_{COUT} = \frac{R_{LED} \times I_{LED(ripple)}}{I_{L(ripple)} - I_{LED(ripple)}} \quad (17)$$

$$C_{COUT} = \frac{1}{2\pi \times f_{SW} \times Z_{COUT}} \quad (18)$$

选择输出电容器后，[方程式 19](#) 可用于估算流经 LED 灯串的峰峰值纹波电流。

$$I_{LED(ripple)} = \frac{Z_{COUT} \times I_{L(ripple)}}{Z_{COUT} + R_{LED}} \quad (19)$$

这里使用的是 Cree WLED。正向电流为 1A 时，LED 的动态电阻为 0.67Ω 。强烈建议使用采用 X5R 或 X7R 电介质的陶瓷电容器，因为它们具有低 ESR 和小温度系数。此设计中选择了一个 $1\mu\text{F}$ 、100V X7R 陶瓷电容器和一个 $0.1\mu\text{F}$ 、100V X7R 陶瓷电容器。计算得出的 LED 纹波电流约为 120mA。

8.2.2.2.4 感测电阻选择

在 100% PWM 占空比下，最大 LED 电流为 2A，相应的 V_{REF} 为 200mV。通过使用[方程式 1](#)，计算出的检测电阻为 $100\text{m}\Omega$ 。

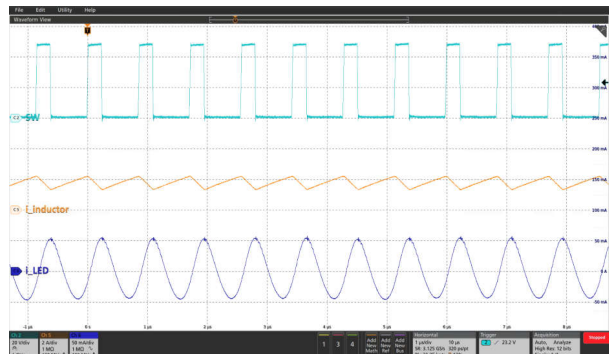
请注意，检测电阻的功耗为 400mW，在选择该电阻的额定功率时需要留有足够的裕量。

8.2.2.2.5 其他外部元件选择

在此设计中，在 CSP 引脚处使用 100Ω 、0603 电阻作为 R_{FLT} ，以避免噪声注入并提高稳健性。可选用 1nF 、50V X7R 陶瓷电容器作为 C_{FLT} ，放置于 CSP 和 CSN 引脚之间，用于滤除检测反馈中的高频噪声。

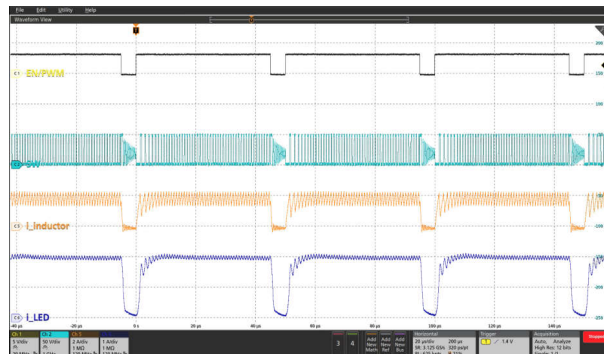
为了实现环路稳定性，建议选择 1nF 、10V X7R 陶瓷电容器作为 C_{COMP} ，也可选用一个 100Ω 电阻作为 R_{COMP} 。这里为 R_{DAMP} 选用了 $1\text{M}\Omega$ 电阻器，以抑制 PWM 开启时上升沿的过冲电流。可选用一个电阻作为 R_{LK_COMP} ，用于补偿共模漏电流并避免其通过 LED 负载。

8.2.2.3 应用曲线



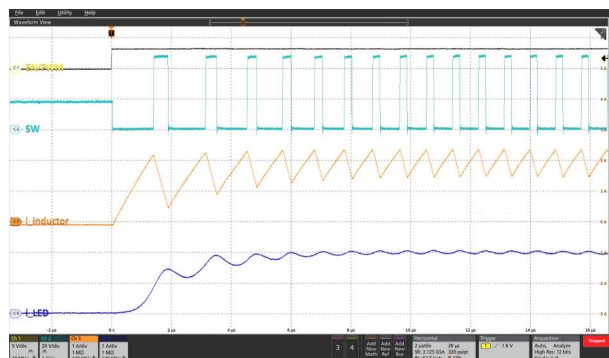
浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流纹波（交流）

图 8-15. $PWM_{ADIM} = 100\%$ 、 1kHz 且 $F_{SW} = 1.2\text{MHz}$ 时的 LED 电流纹波



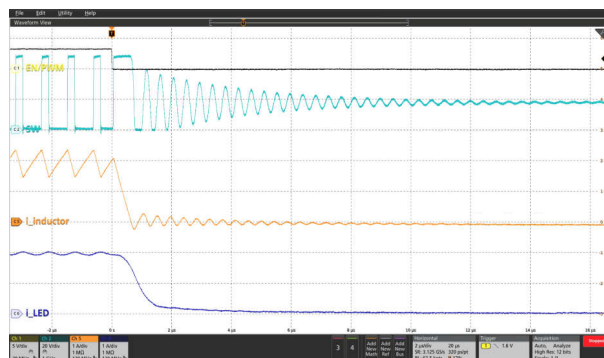
黑色： PWM_{PWM} ，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-16. $PWM_{PWM} = 90\%$ 、 20kHz 时的 LED PWM 调光



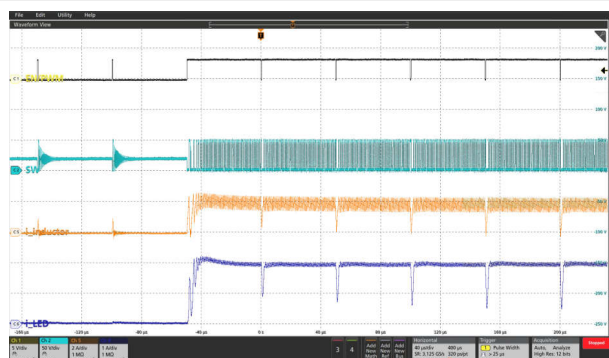
黑色： PWM_{PWM} ，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-17. $PWM_{PWM} = 50\%$ 、 20kHz 时的 LED PWM 调光上升沿



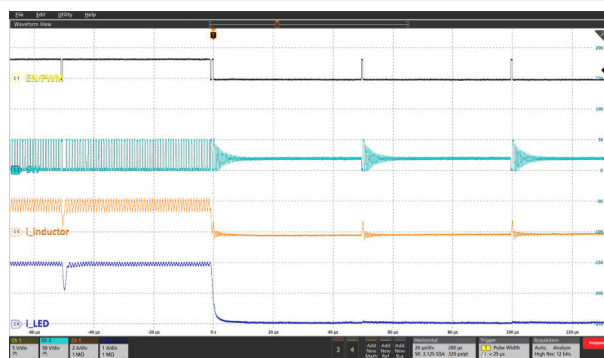
黑色： PWM_{PWM} ，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-18. $PWM_{PWM} = 50\%$ 、 20kHz 时的 LED PWM 调光下降沿



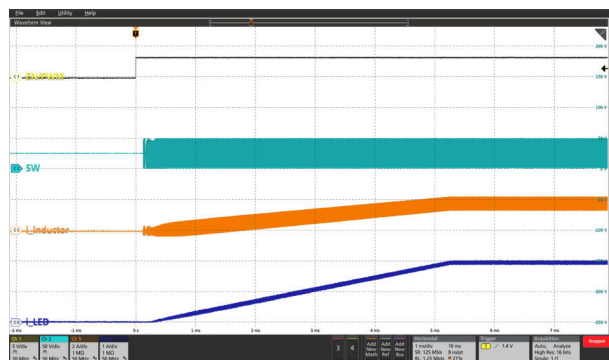
黑色： PWM_{PWM} ，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-19. PWM_{PWM} 从 1% 转换到 99% 且 20kHz 时的 LED 电流瞬态



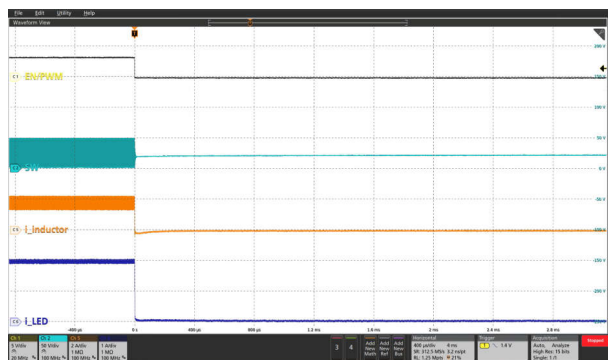
黑色： PWM_{PWM} ，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-20. PWM_{PWM} 从 99% 转换到 1% 且 20kHz 时的 LED 电流瞬态



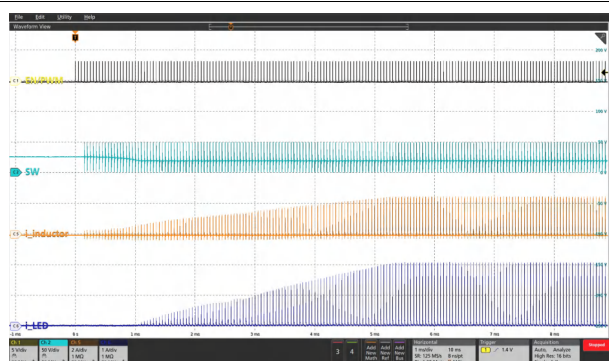
黑色：PWM_{PWM}，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-21. 在 PWM_{PWM} = 100%、20kHz 时启动



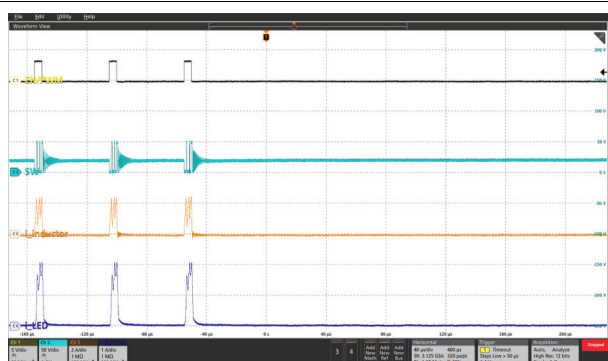
黑色：PWM_{PWM}，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-22. 在 PWM_{PWM} = 100%、20kHz 时关断



黑色：PWM_{PWM}，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-23. 在 PWM_{PWM} = 10%、20kHz 时启动



黑色：PWM_{PWM}，浅蓝色：SW，橙色：电感器电流，深蓝色：LED 电流

图 8-24. 在 PWM_{PWM} = 10%、20kHz 时关断

8.3 电源相关建议

该器件设计为在 4.5V 至 65V 的输入电源电压范围内运行。该输入电源必须经过良好调节。该器件需要一个输入电容器来减少从输入电源汲取的浪涌电流和来自器件的开关噪声。强烈建议使用采用 X5R 或 X7R 电介质的陶瓷电容器，因为它们具有低 ESR 和小温度系数。对于大多数应用，10 μ F 电容器就足够了。

8.4 布局

TPS92205x 系列器件需要适当的布局才能实现理想性能。下一节提供了一些确保正确布局的指南。

8.4.1 布局指南

节 8.4.2 展示了 TPS92205x 系列器件的正确布局示例。

- 创建大 PGND 平面对于实现良好的电气和热性能非常重要。
- IN 和 PGND 布线应越宽越好，以减少布线阻抗。宽布线具有提供出色散热的额外优势。
- 散热过孔可用于将顶部 PGND 平面连接到额外的印刷电路板 (PCB) 层，以实现散热和接地。
- 输入电容器必须尽可能靠近 IN 引脚和 PGND/AGND 引脚。
- VCC 电容器应尽可能靠近 VCC 引脚，以确保稳定的 LDO 输出电压。
- SW 布线必须尽可能短，以减少寄生电感，从而减少瞬态电压尖峰。短 SW 布线还可降低辐射噪声和 EMI。
- 不可使开关电流在器件下流过。
- 建议将 CSN 和 CSP 布线并联、保持尽可能短，并远离高压开关布线和接地屏蔽。
- 补偿电容器必须尽可能靠近 COMP 引脚，防止振荡和系统不稳定。

8.4.2 布局示例

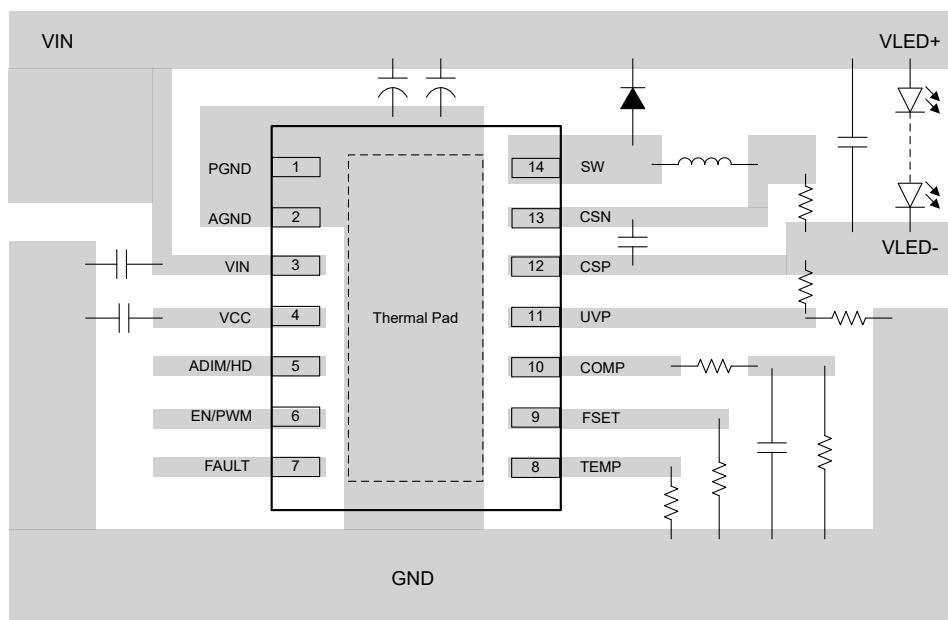


图 8-25. 14 引脚 VSON 顶视图布局示例

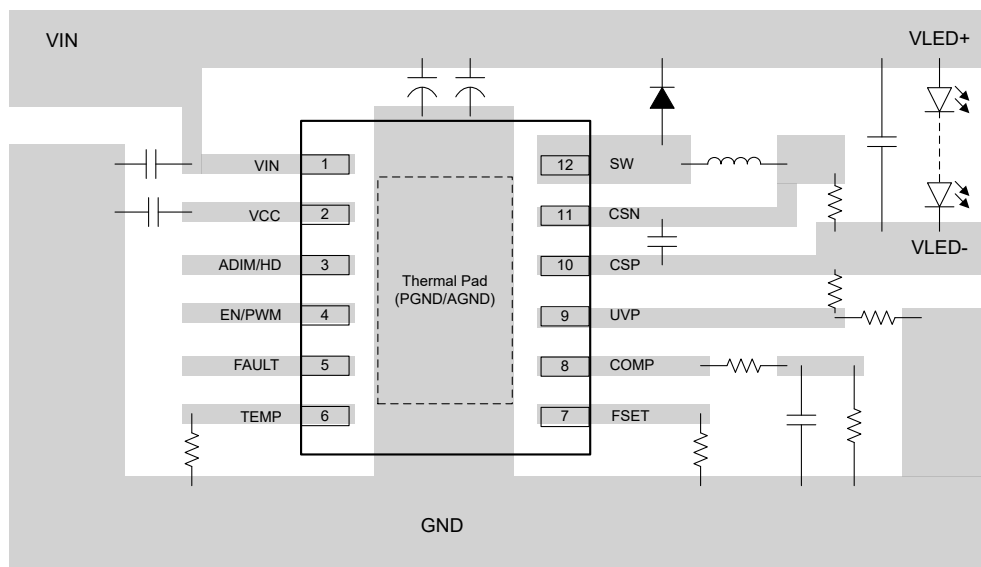


图 8-26. 12 引脚 WSON 顶视图布局示例

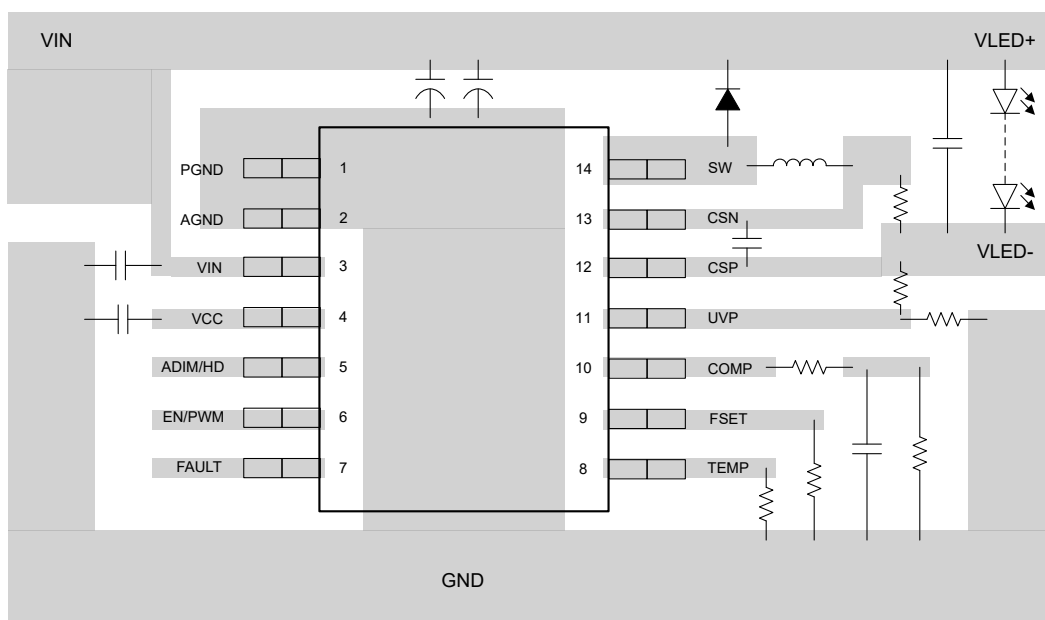


图 8-27. 14 引脚 SOT-23-TH 顶视图布局示例

9 器件和文档支持

9.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

Changes from Revision A (September 2023) to Revision B (February 2025)	Page
• 在简化原理图中添加了 RFLT.....	1
• 更改了 VCC、FAULT、TEMP、FSET 和 COMP 的引脚功能描述措辞.....	4
• 添加了有关 0% 和 100% 模拟调光的注释.....	15
• 添加了有关进入和退出混合调光模式的注释.....	15
• 更改了 CC/CV 模式措辞，并在转换图中添加了 CV 迟滞窗口.....	17
• 更改了保护行为措辞.....	18
• 在参考设计原理图中添加了 RFLT.....	20
• 更改了其他外部元件选择措辞.....	22
• 在参考设计原理图中添加了 RFLT.....	25
• 更改了其他外部元件选择措辞.....	27

Changes from Revision * (June 2023) to Revision A (September 2023)	Page
• 将文档从“预告信息”更新为“量产数据”.....	1

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查看左侧的导航面板。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS922052DMTR	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2052
TPS922052DMTR.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2052
TPS922052DRRR	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T22052
TPS922052DRRR.A	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T22052
TPS922052DYR	Active	Production	SOT-23-THIN (DYR) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2052
TPS922052DYR.A	Active	Production	SOT-23-THIN (DYR) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2052
TPS922053DMTR	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2053
TPS922053DMTR.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2053
TPS922053DRRR	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T22053
TPS922053DRRR.A	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T22053
TPS922053DYR	Active	Production	SOT-23-THIN (DYR) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2053
TPS922053DYR.A	Active	Production	SOT-23-THIN (DYR) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2053
TPS922054DMTR	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2054
TPS922054DMTR.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2054
TPS922054DRRR	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T22054
TPS922054DRRR.A	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T22054
TPS922054MDMTR	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T204M
TPS922054MDMTR.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T204M
TPS922055DMTR	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2055
TPS922055DMTR.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T2055
TPS922055DRRR	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T22055
TPS922055DRRR.A	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T22055
TPS922055MDMTR	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T205M
TPS922055MDMTR.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T205M

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

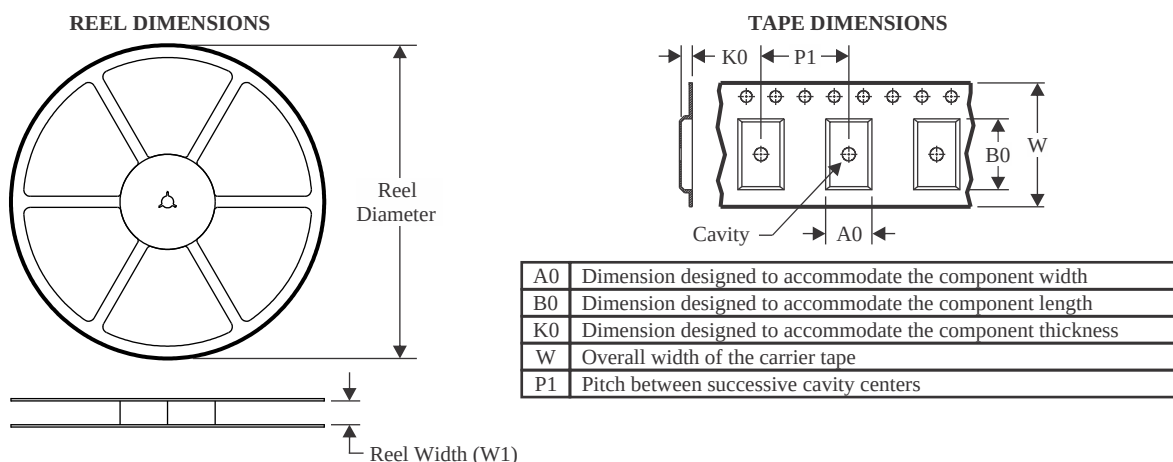
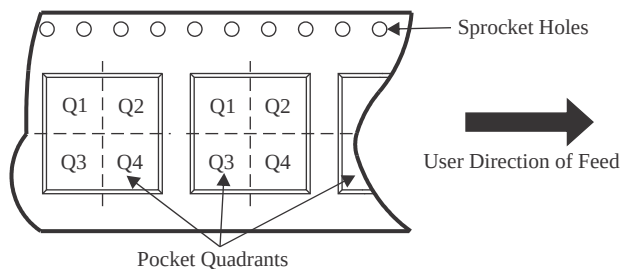
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

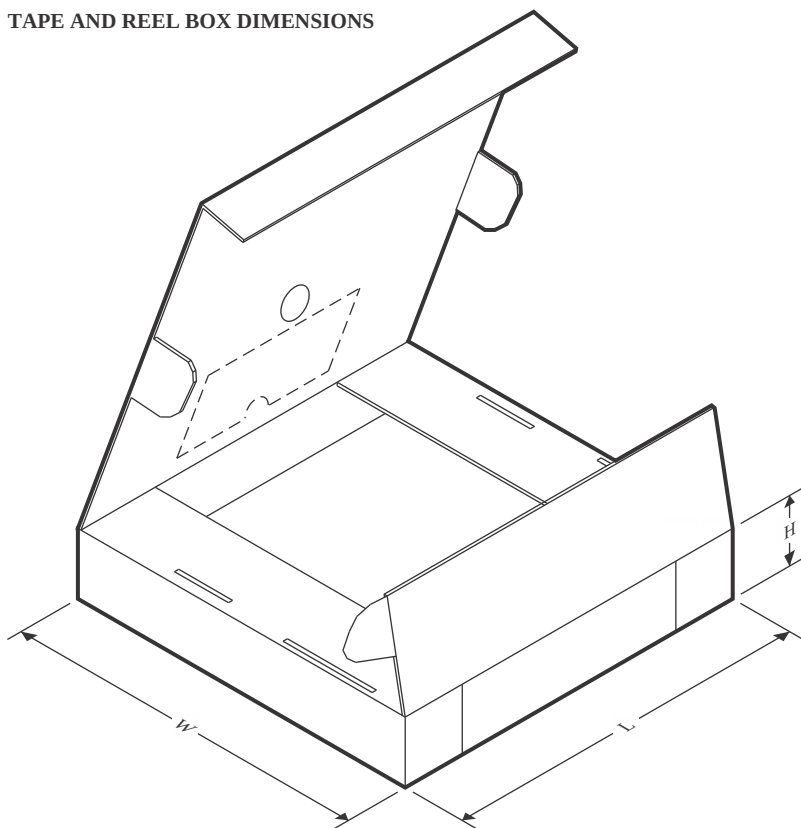
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

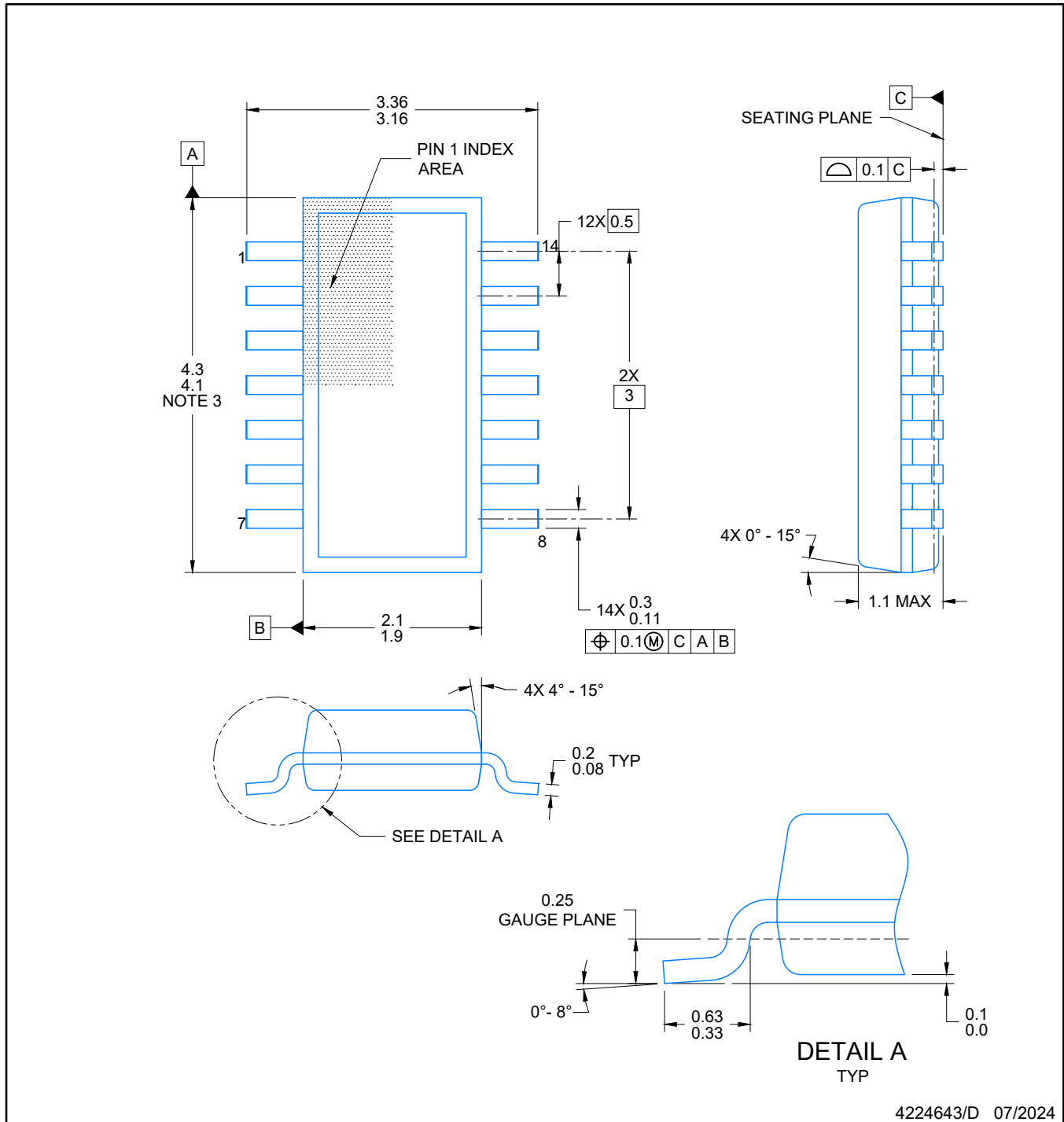
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS922052DMTR	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TPS922052DRRR	WSON	DRR	12	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS922052DYYR	SOT-23-THIN	DYY	14	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TPS922053DMTR	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TPS922053DRRR	WSON	DRR	12	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS922053DYYR	SOT-23-THIN	DYY	14	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TPS922054DMTR	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TPS922054DRRR	WSON	DRR	12	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS922054MDMTR	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TPS922055DMTR	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TPS922055DRRR	WSON	DRR	12	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS922055MDMTR	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

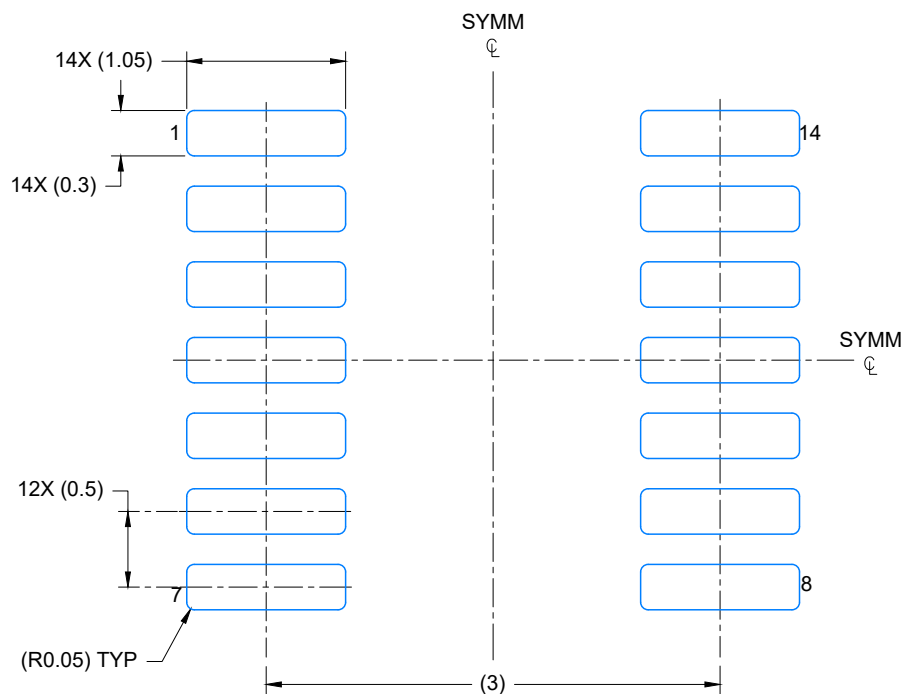
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS922052DMTR	VSON	DMT	14	3000	367.0	367.0	35.0
TPS922052DRRR	WSON	DRR	12	3000	367.0	367.0	35.0
TPS922052DYYR	SOT-23-THIN	DYY	14	3000	336.6	336.6	31.8
TPS922053DMTR	VSON	DMT	14	3000	367.0	367.0	35.0
TPS922053DRRR	WSON	DRR	12	3000	367.0	367.0	35.0
TPS922053DYYR	SOT-23-THIN	DYY	14	3000	336.6	336.6	31.8
TPS922054DMTR	VSON	DMT	14	3000	367.0	367.0	35.0
TPS922054DRRR	WSON	DRR	12	3000	367.0	367.0	35.0
TPS922054MDMTR	VSON	DMT	14	3000	367.0	367.0	35.0
TPS922055DMTR	VSON	DMT	14	3000	367.0	367.0	35.0
TPS922055DRRR	WSON	DRR	12	3000	367.0	367.0	35.0
TPS922055MDMTR	VSON	DMT	14	3000	367.0	367.0	35.0



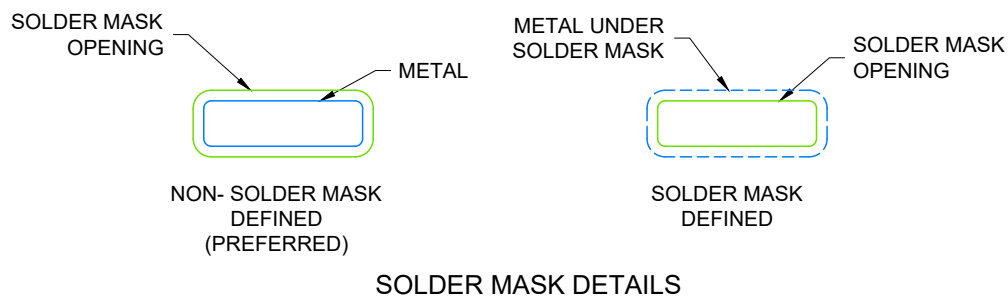
4224643/D 07/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AB



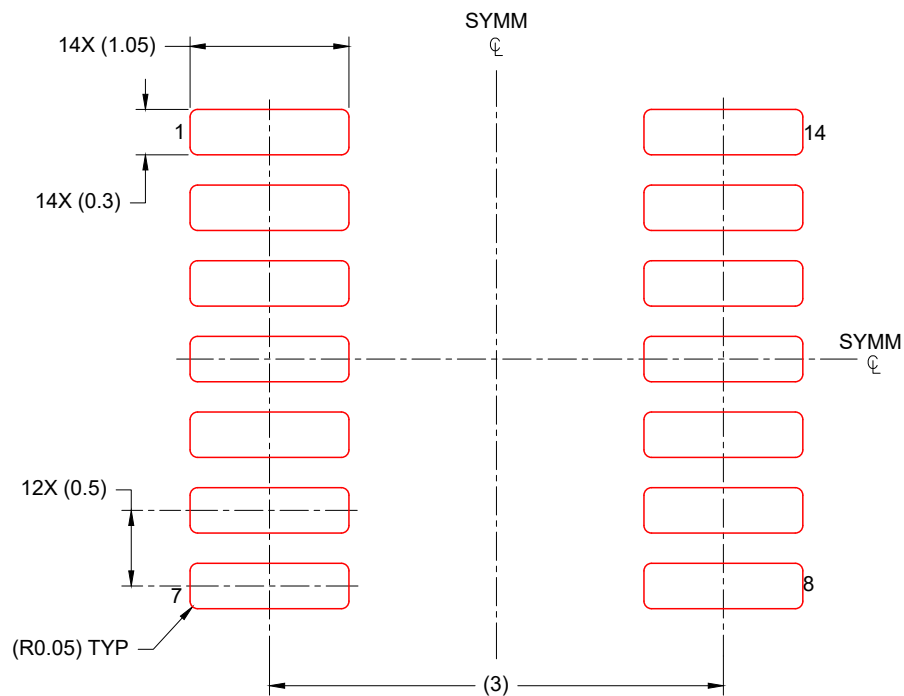
LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



4224643/D 07/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

4224643/D 07/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

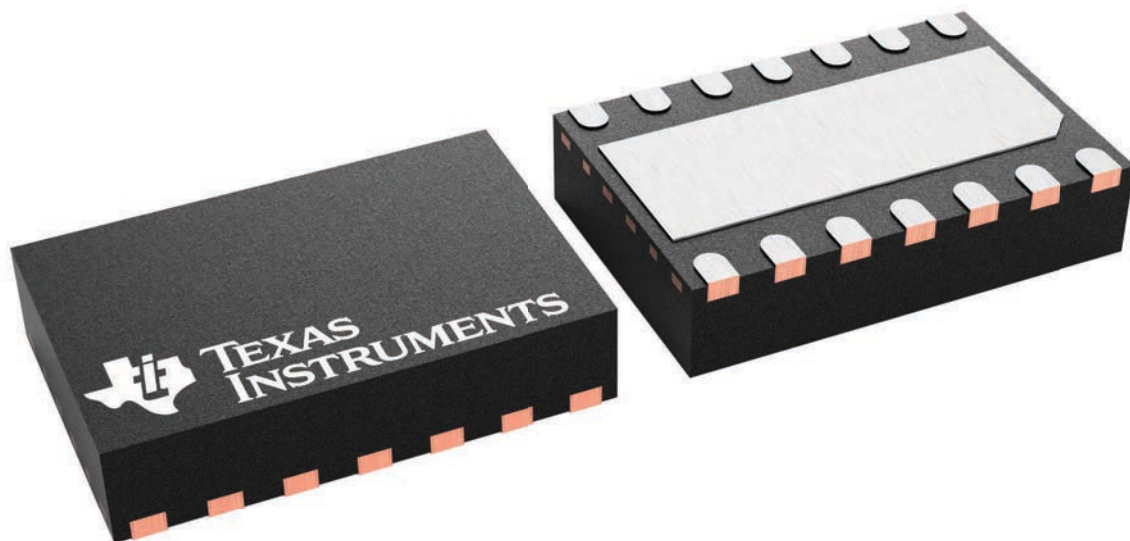
DMT 14

VSON - 0.9 mm max height

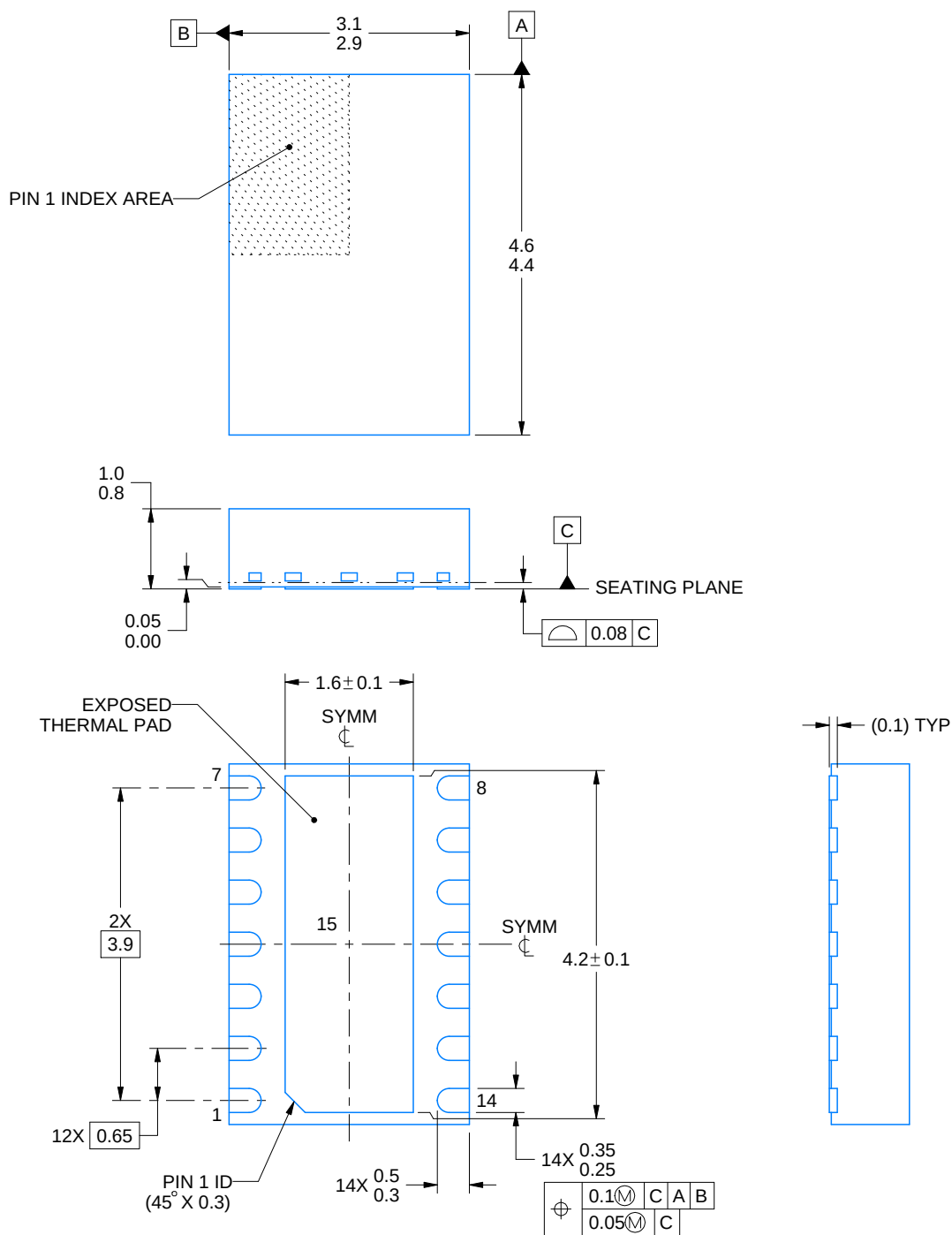
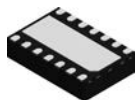
3 x 4.5, 0.65 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4225088/A



4229426/A 02/2023

NOTES:

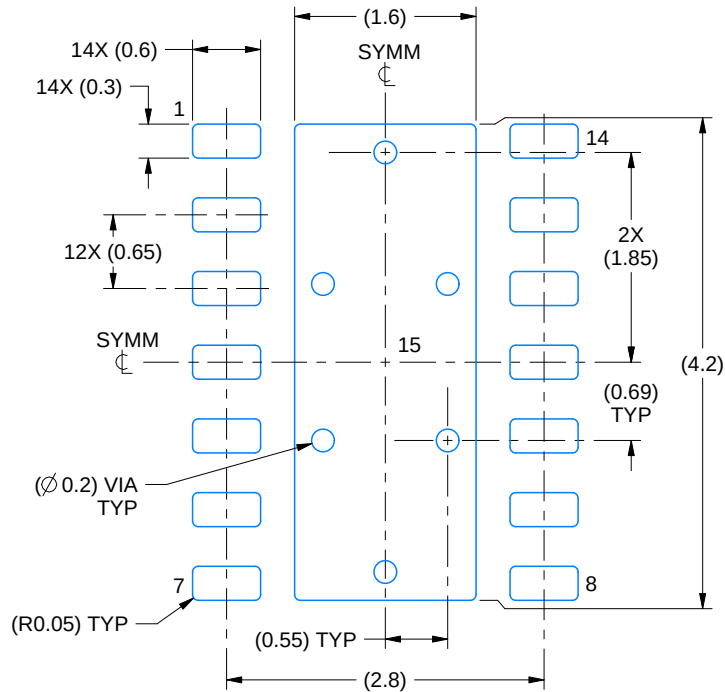
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

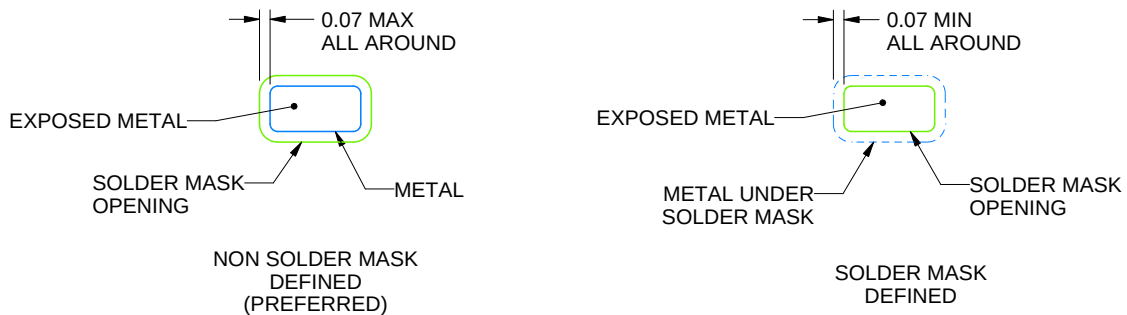
DMT0014D

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4229426/A 02/2023

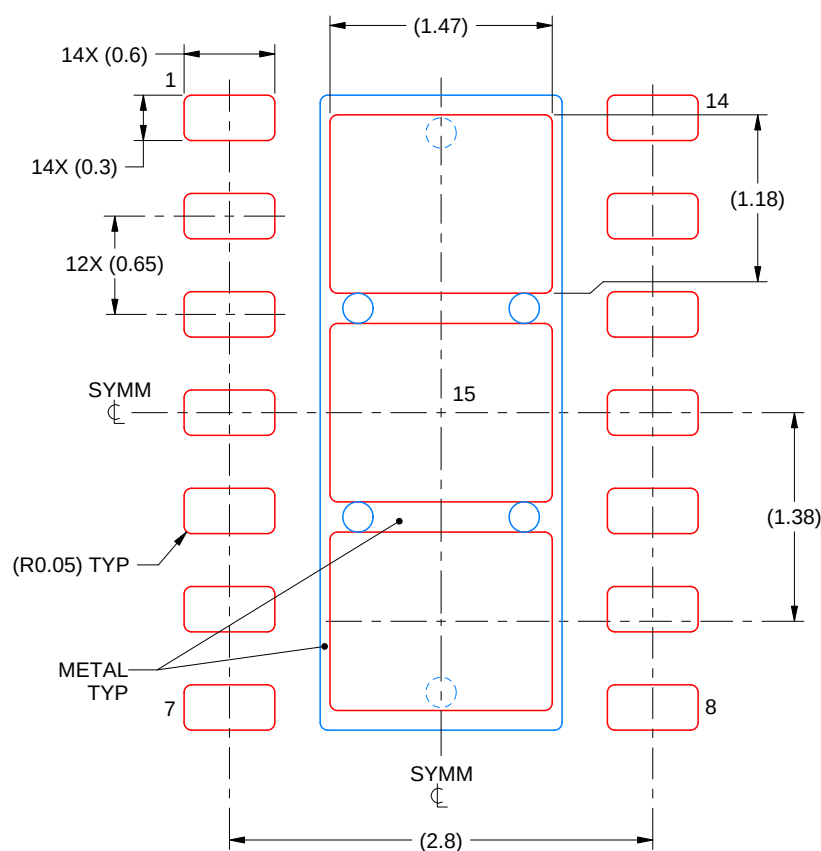
NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

DMT0014D

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 15
77.4% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4229426/A 02/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

GENERIC PACKAGE VIEW

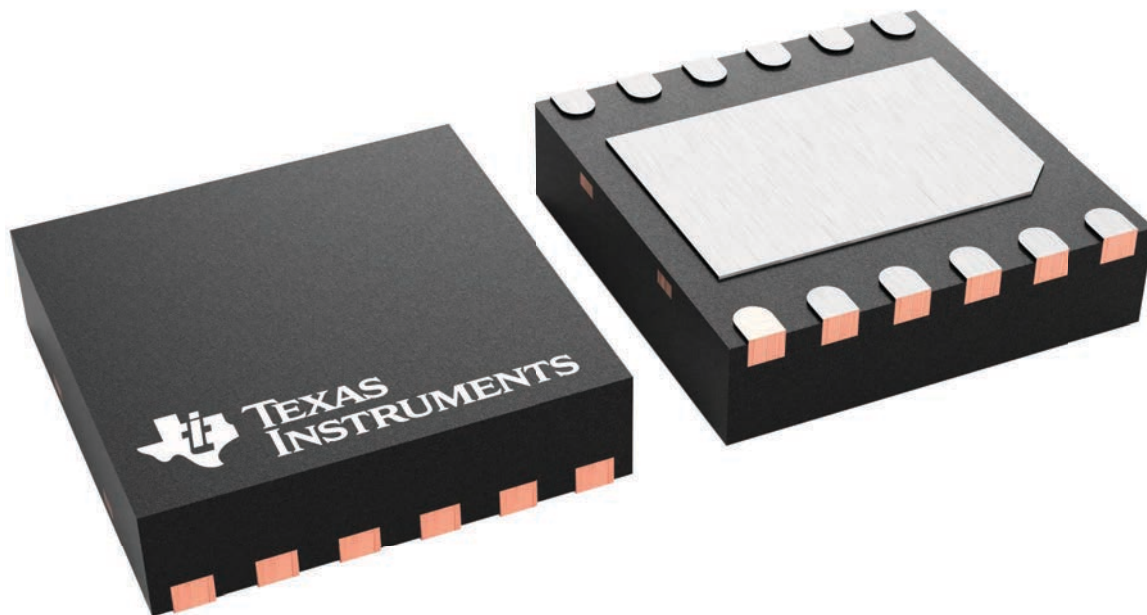
DRR 12

WSON - 0.8 mm max height

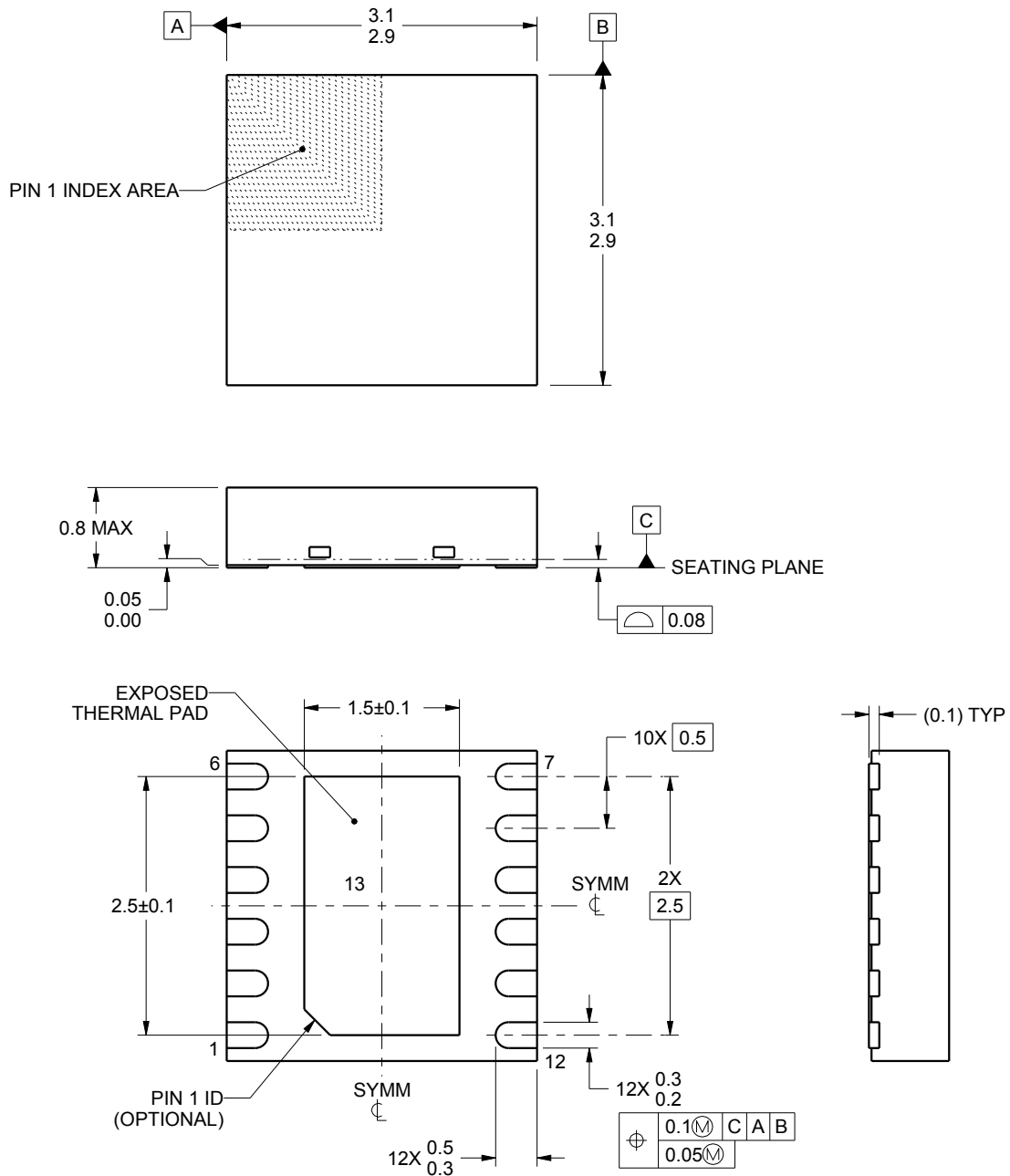
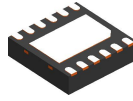
3 x 3, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4223490/B



4222932/A 05/2016

NOTES:

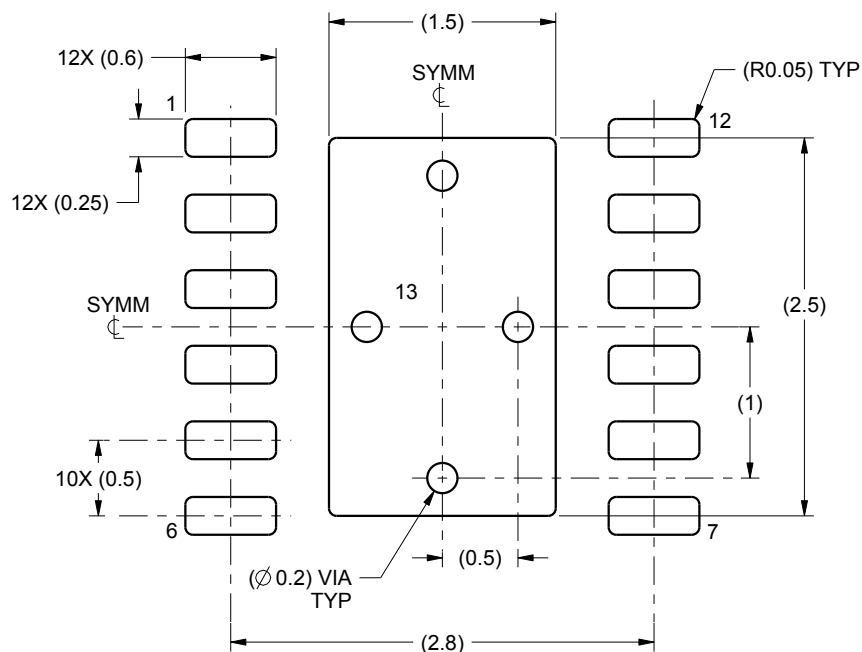
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

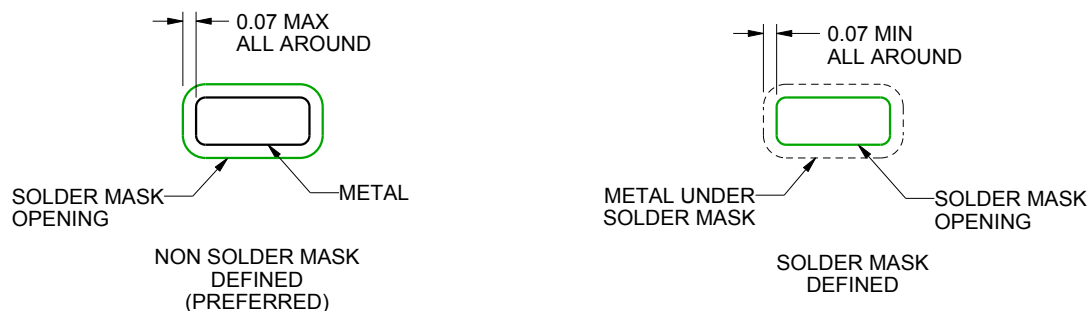
DRR0012C

WSO - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
SCALE:20X



SOLDER MASK DETAILS

4222932/A 05/2016

NOTES: (continued)

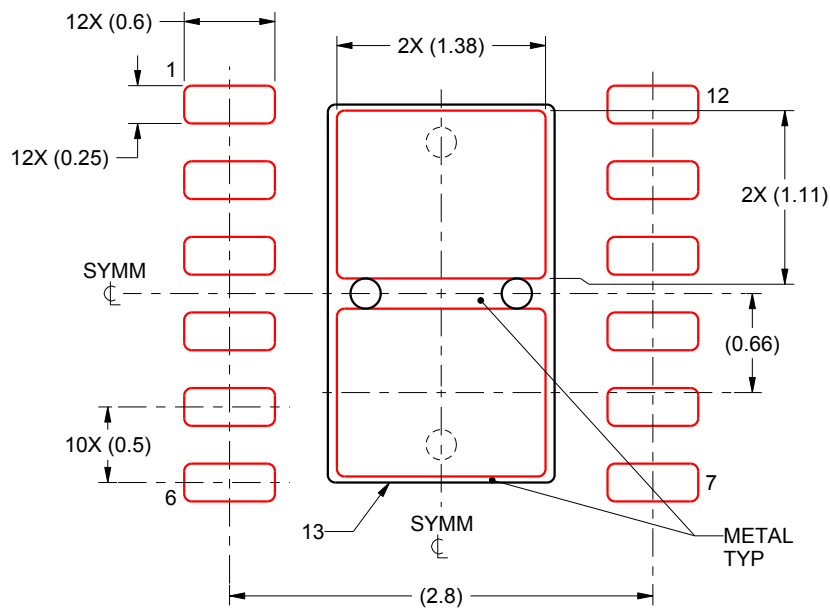
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DRR0012C

WSN - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 13
81.7% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4222932/A 05/2016

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月