TPS92201 1.5A 高效同步降压型 LED 驱动器

1 特性

- 输入电压范围为 2.5V 至 5.5V
- 1.5A 恒定输出电流
- 效率高达 95%
- 0.1 μA 关断电流
- 220mΩ (HS)/170mΩ (LS) MOSFET
- 高达 100% 开关占空比
- 1.5MHz 开关频率
- 强制 PWM 模式，可实现低输出纹波 (TPS92201)
- 节能模式可在轻负载时保持高效率 (TPS92201A)
- 0.6V 至 VIN 输出电压范围
- 100mV 反馈稳压电压
- 1% 至 100% 模拟调光范围，具有高精度
- 20kHz 至 200kHz PWM 输入频率
- 内部软启动
- 全面保护，包括过流、LED 开路/短路、FB 电阻开路/短路
- 热关断保护
- WSON 和 SOT563 封装选项

2 应用

- 测试和测量
- 电力输送
- 楼宇自动化
  - 智能家用摄像头
  - 可视门铃
  - IP 摄像机
  - 智能门锁
  - 手电筒

3 说明

TPS92201 是一款具有 2.5V 至 5.5V 输入范围的 1.5A 高效同步降压型 LED 驱动器。通过集成高侧和低侧 MOSFET，可以实现高效率和紧凑的解决方案尺寸。超低 1 μA 关断电流有助于在电池供电型应用中节省电量。

TPS92201 采用峰值电流控制方案，具有自适应关断时间。为了获得超小的输出纹波，此器件通常在整个电流范围内以 1.5MHz 脉宽调制 (PWM) 模式运行。

TPS92201A 采用峰值电流控制方案，具有自适应关断时间。在中等负载至重负载条件下，该器件在脉宽调制 (PWM) 模式下以 1.5MHz 开关频率运行。在轻负载条件下，该器件自动进入脉冲频率调制 (PFM) 模式，从而在整个负载电流范围内保持高效率。

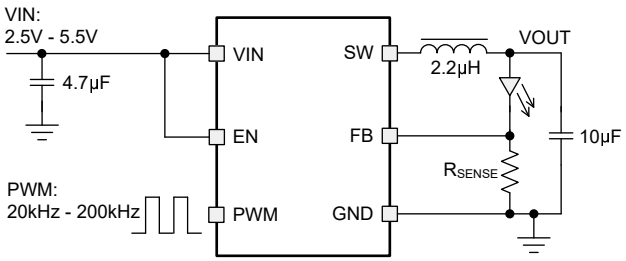
集成式开关能够提供高达 1.5A 的恒定电流。通过在 1% 至 100% 的范围内调整 PWM 输入占空比，可实现模拟调光。为避免可闻噪声，支持 20kHz 至 200kHz 的输入 PWM 频率。

在安全和保护方面，TPS92201 器件可实现全面保护，包括 LED 开路、LED 短路、FB 电阻器开路、FB 电阻器短路和热关断。

器件信息 (1)

可订购器件型号	封装	本体尺寸（标称值）
TPS92201DRV	WSON (6)	2mm × 2mm (2)
TPS92201ADRV	WSON (6)	
TPS92201DRL	SOT563 (6)	1.6mm × 1.6mm
TPS92201ADRL	SOT563 (6)	

(1) 有关更多信息，请参阅节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较表.....2
5 引脚配置和功能.....3
6 规格.....4
6.1 绝对最大额定值.....4
6.2 ESD 等级.....4
6.3 建议运行条件.....4
6.4 热性能信息.....4
6.5 电气特性.....5
6.6 典型特性.....6
7 详细说明.....7
7.1 概述.....7
7.2 功能方框图.....7
7.3 特性说明.....7
7.4 器件功能模式.....9
8 应用和实施.....10
8.1 应用信息.....10
8.2 典型应用.....10
8.3 电源相关建议.....15
8.4 布局.....15
9 器件和文档支持.....16
9.1 器件支持.....16
9.2 文档支持.....16
9.3 接收文档更新通知.....16
9.4 支持资源.....16
9.5 商标.....16
9.6 静电放电警告.....16
9.7 术语表.....16
10 修订历史记录.....17
11 机械、封装和可订购信息.....18

4 器件比较表

器件型号	材料	省电模式	封装
TPS92200	TPS92201DRVR	否	WSON-6
	TPS92201MDRVR(1)		
	TPS92201DRLR		SOT563-6
	TPS92201MDRLR(1)		
TPS92201A	TPS92201ADRVR	是	WSON-6
	TPS92201AMDRVR(1)		
	TPS92201ADRLR		SOT563-6
	TPS92201AMDRLR(1)		

(1) 宽温域器件，支持 –55°C 至大约 125°C 的工作环境温度。

Copyright © 2024 Texas Instruments Incorporated

5 引脚配置和功能

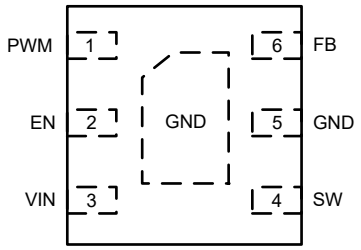


图 5-1. DRV 封装 6 引脚 WSON 顶视图

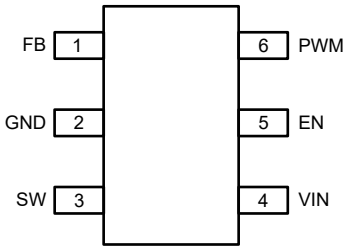


图 5-2. DRL 封装 6 引脚 SOT563 顶视图

引脚编号			I/O/PWR	说明
名称	DRV	DRL		
PWM	1	6	I	PWM 输入。根据 PWM 输入占空比调整 LED 输出电流。
EN	2	5	I	器件使能输入。逻辑高电平可启用器件，逻辑低电平可禁用器件并使器件进入关断状态。不保持悬空。
VIN	3	4	PWR	电源输入。
SW	4	3	PWR	开关引脚。连接内部 FET 开关和电感器端子。
GND	5	2	PWR	电源地。
FB	6	1	I	内部控制环路的反馈引脚。将此引脚连接到外部电阻器来设置输出电流。

6 规格

6.1 绝对最大额定值

在工作环境温度范围内测得（除非另有说明）[(1)]

		最小值	最大值	单位
电压	VIN、EN、PWM	–0.3	6	V
	SW（直流）	-0.3	VIN + 0.3	V
	SW（AC，10ns 瞬态值）	-3	9	V
	FB	–0.3	5.5	V
工作结温，T_J		-40	150	°C
贮存温度，T_{stg}		-65	150	°C

(1) 应力超出*绝对最大额定值*下所列的值可能会对器件造成永久损坏。这些仅仅是应力额定值，并不表示器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准[(1)]	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 [(2)]	±500	

(1) JEDEC 文件 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产。
(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在工作环境温度范围内测得（除非另有说明）

		最小值	最大值	单位
输入级	V_{IN}	2.5	5.5	V
	V_{EN}	–0.1	6	V
	V_{PWM}	–0.1	6	V
输出级	V_{OUT}		V_{IN}	V
	I_{OUT}		1.5	A
外设元件	有效电感	2.2	4.7	μH
	有效电容			μF
温度	工作环境温度，T_A	-40	85	°C
	工作结温，T_J	-40	125	°C

6.4 热性能信息

热指标[(1)]		TPS92201、TPS92201A		单位
		DRL (SOT563)	DRV (WSON-6)	
		6 引脚	6 引脚	
$R_{\theta JA}$	结至环境热阻	152	82.6	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	73.1	106.5	°C/W
$R_{\theta JB}$	结至电路板热阻	41.3	45.8	°C/W
ψ_{JT}	结至顶部特征参数	2.1	7.7	°C/W
ψ_{JB}	结至电路板特征参数	40.7	45.7	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告，SPRA953。

Copyright © 2024 Texas Instruments Incorporated

6.5 电气特性

V_{IN} = 2.5V 至 5.5V，T_A = –40°C 至 +85°C（对于 TPS92201MDRVR、TPS92201AMDRVR、TPS92201MDRLR 和 TPS92201AMDRLR，T_A = –55°C 至 +125°C）；典型值在 T_A = 25°C 条件下测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
输入电源						
V_{IN}	输入电压范围		2.5		5.5	V
V_{IN_UVLO}	V_{IN} 欠压锁定	下降 V_{IN}	2.1	2.2		V
		上升 V_{IN}		2.3	2.4	V
	迟滞			0.1		V
I_{SD}	流入 V_{IN} 的关断电流	V_{IN} = 3.6V，V_{EN} = 0		0.1	0.5	μA
I_{SD_ET}	流入 V_{IN} 的关断电流	V_{IN} = 3.6V，V_{EN} = 0（TPS92201MDRVR、TPS92201AMDRVR、TPS92201MDRLR 和 TPS92201AMDRLR）		0.1	1.75	μA
I_Q	流入 V_{IN} 的静态电流	V_{IN} = 3.6V，V_{EN} = 2V，V_{FB}=0V，不进行开关 (TPS92201)	450	520	600	μA
		V_{IN} = 3.6V，V_{EN} = 2V，V_{FB} = 0V，不进行开关 (TPS92201A)	520	630	720	μA
逻辑接口						
V_{EN_H}	EN 的高电平阈值电压				1.2	V
V_{EN_L}	EN 的低电平阈值电压		0.4			V
V_{IH_PWM}	PWM 的高电平阈值电压				1	V
V_{IL_PWM}	PWM 的低电平阈值电压		0.7			V
t_{EN_ON}	用于启用器件的 EN 最短导通时间					μS
t_{EN_OFF}	用于禁用器件的 EN 最短关断时间					μS
t_{PWM_ON}	进行输出电流调光时的 PWM 信号最短导通时间				5	μS
f_{PWM}	PWM 输入频率		20		200	kHz
D_{PWM}	PWM 输入占空比		1		100	%
I_{LKG}	EN 引脚的漏电流	V_{IN} = 5.5V，V_{EN} = 5.5V，V_{PWM} = 5.5V			1	μA
I_{LKG}	PWM 引脚的漏电流	V_{IN} = 5.5V，V_{EN} = 5.5V，V_{PWM} = 5.5V			0.5	μA
输出级						
V_{FB_REF}	最大占空比时的 FB 引脚稳压电压	PWM = 100%，I_{OUT} = 500mA	92	100	104	mV
	50% 占空比时的 FB 引脚稳压电压	PWM = 50%，I_{OUT} = 0mA(TM)，F_{PWM}=20kHz	-8%	50	+8%	mV
	50% 占空比时的 FB 引脚稳压电压	PWM = 50%，I_{OUT} = 0mA(TM)，F_{PWM}=200kHz	-10%	50	+10%	mV
	5% 占空比时的 FB 引脚稳压电压	PWM = 5%，I_{OUT} = 500mA		5		mV
	1% 占空比时的 FB 引脚稳压电压	PWM = 1%，I_{OUT} = 500mA		1		mV
R_{HS}	高侧 FET 导通电阻			220	330	mΩ
R_{LS}	低侧 FET 导通电阻			170	300	mΩ
f_{SW}	开关频率			1.5		MHz
D_{max}	最大开关占空比			100		%
I_{LIM_HS}	高侧电流限值		1.9	2.16		A

6.6 典型特性

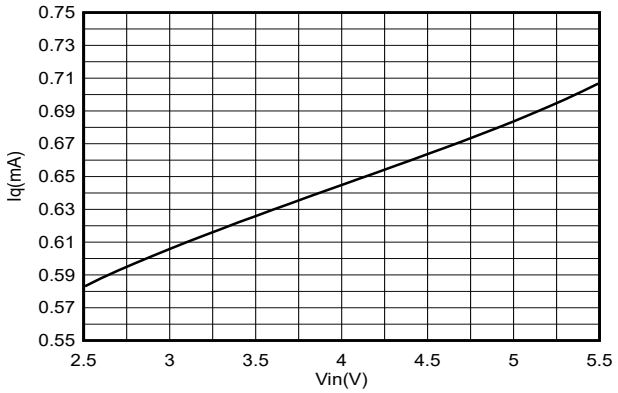


图 6-1. 静态电流与输入电压间的关系

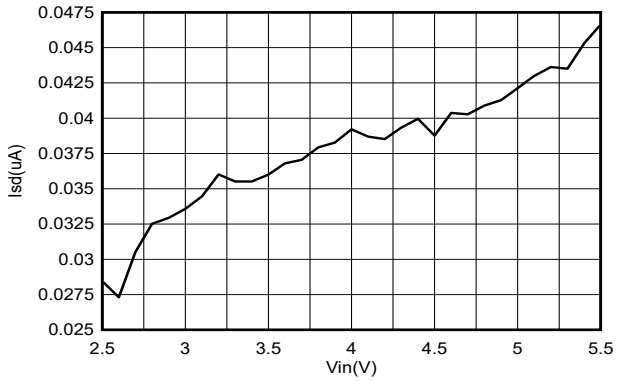


图 6-2. 关断电流与输入电压间的关系

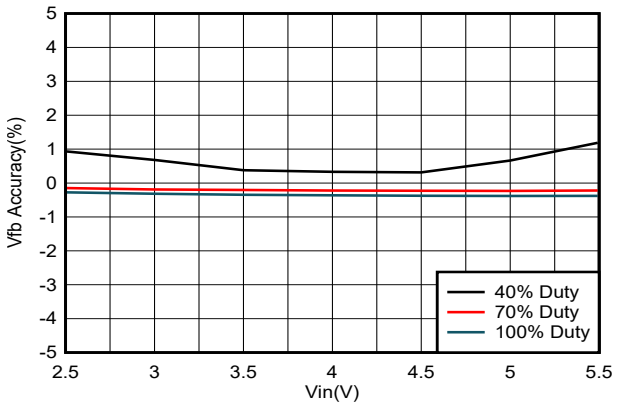


图 6-3. FB 电压精度

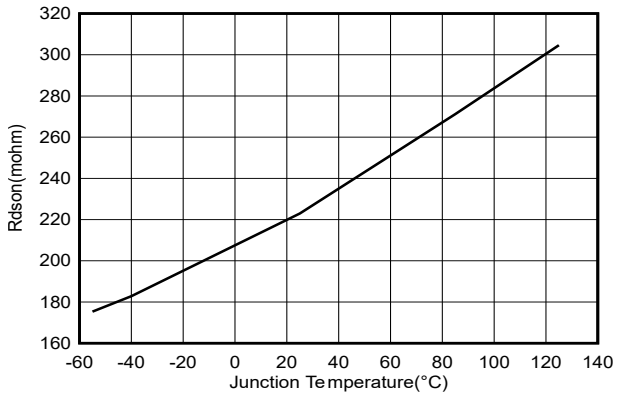


图 6-4. 高侧 FET 导通电阻与结温间的关系

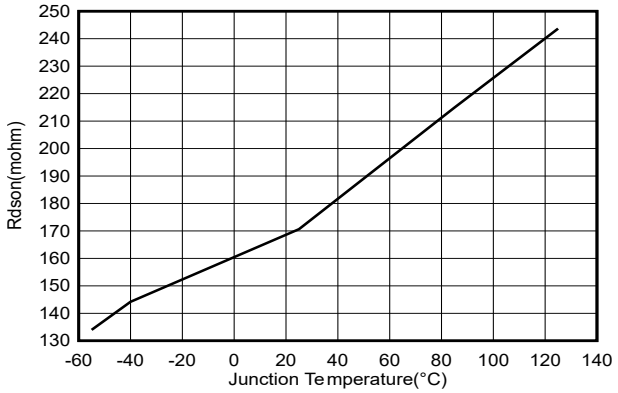


图 6-5. 低侧 FET 导通电阻与结温间的关系

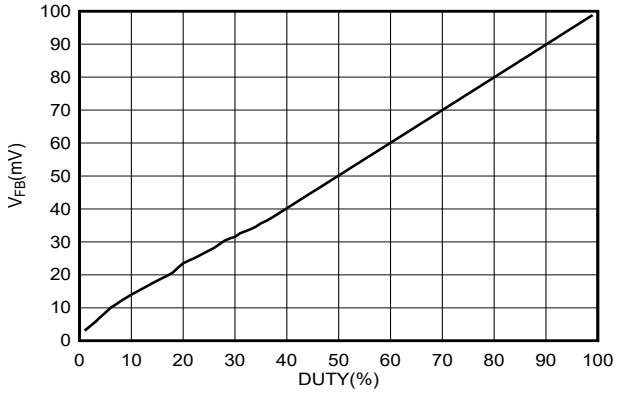


图 6-6. PWM 占空比与 FB 电压间的关系

Copyright © 2024 Texas Instruments Incorporated

7 详细说明

7.1 概述

TPS92201 是一款具有 2.5V 至 5.5V 输入范围的 1.5A 高效同步降压型 LED 驱动器。该器件通常在整个电流范围内以 1.5MHz 脉宽调制 (PWM) 模式运行。此外，TPS92201A 可支持节能模式，在重负载条件下，该器件以 1.5MHz 开关频率在脉宽调制 (PWM) 模式下运行，与 TPS92201 类似。但在轻负载条件下，该器件自动进入脉冲频率调制 (PFM) 模式，从而在整个负载电流范围内保持高效率。在节能模式下，转换器降低开关频率并更大限度地降低电流消耗，输出电压升至略高于标称输出电压。可通过增大输出电容器来尽量降低此影响。

这两个器件的集成开关能够提供高达 1.5A 的恒定电流，无需外部肖特基二极管。通过在 1% 至 100% 的范围内调整 PWM 占空比，可实现模拟调光。实施了全面保护方法，包括 LED 开路、LED 短路、FB 电阻器开路、FB 电阻器短路和热关断。

7.2 功能方框图

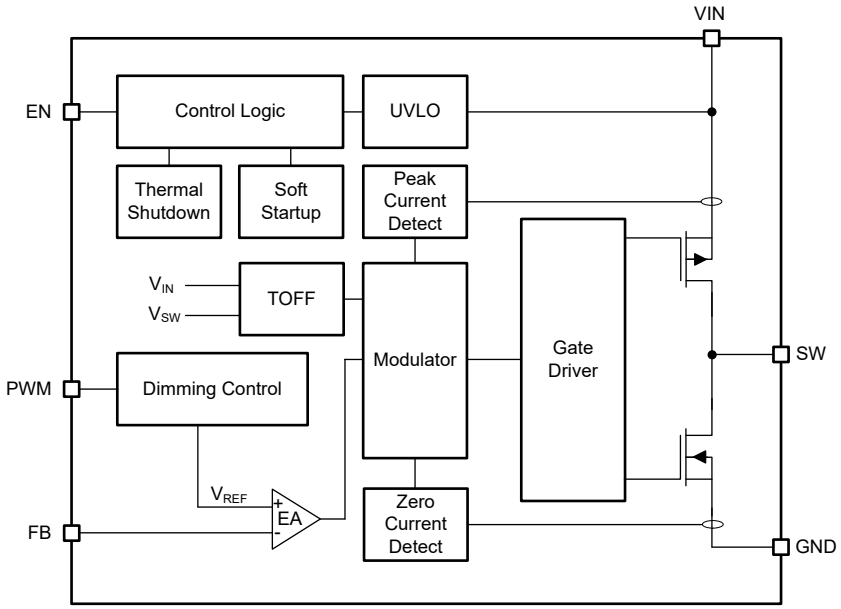


图 7-1. TPS92201 功能方框图

7.3 特性说明

7.3.1 自适应关断时间控制

该器件中使用自适应关断时间和峰值电流控制方案。该器件通常在整个电流范围内以 1.5MHz 脉宽调制 (PWM) 模式运行。在中等负载至重负载条件下，该器件在脉宽调制 (PWM) 模式下以 1.5MHz 开关频率运行。在轻负载条件下，该器件自动进入脉冲频率调制 (PFM) 模式，从而在整个负载电流范围内保持高效率。根据 VIN/VOUT 的比率，只需一个简单的电路即可设置低侧 MOSFET 所需的关断时间。无论输入电压、输出电压和负载电流如何变化，开关频率都会保持相对恒定。

7.3.2 节能模式

当电感器电流变得不连续时，TPS92201A 会自动进入节能模式，以便提高轻负载条件下的效率。在节能模式下，转换器会降低开关频率并更大程度地降低电流消耗。在节能模式下，输出电压略高于标称输出电压。可通过增大输出电容器来尽量降低此影响。

7.3.3 软启动

启用器件后，内部软启动电路会使输出电压斜升，让该电压在启动期间达到标称输出电压。输出电流平稳上升，避免产生过大的浪涌电流。在电池供电系统中，软启动可防止具有高内部阻抗的主电源上出现额外压降。内部软启动周期通常为 xxms。

7.3.4 低压降运行

该器件通过进入 100% 开关占空比模式来提供低输入到输出电压差分。在此模式下，高侧 MOSFET 开关持续导通，低侧 MOSFET 则处于关断状态。保持输出稳压的最小输入电压取决于负载电流和输出电压，计算方法如下：

$$V_{IN_MIN} = V_{FB} + V_{F_IOUT} + I_{OUT} \times (R_{DS_ON} + R_L) \quad (1)$$

其中

- V_{FB} 是反馈基准电压，通常为 100mV
- V_{F_IOUT} 是输出电流下的 LED 正向电压
- I_{OUT} 是输出电流设置
- R_{DS_ON} 是导通时的高侧 FET 电阻
- R_L 是电感器欧姆电阻 DCR

7.3.5 LED 电流设置

LED 电流通过 FB 引脚和 GND 之间的外部电阻器来设置，计算方法如下：

$$I_{LED} = \frac{V_{FB}}{R_{SENSE}} \quad (2)$$

其中

- V_{FB} 是反馈基准电压，通常为 100mV
- R_{SENSE} 是 FB 和 GND 之间的电阻

7.3.6 电压基准

当 PWM 占空比为 100% 时，反馈基准在整个温度范围内产生精确的 ±5% 电压基准，通常为 100mV。在模拟调光模式下，反馈电压与 PWM 输入的占空比成正比，如图 7-2 所示。

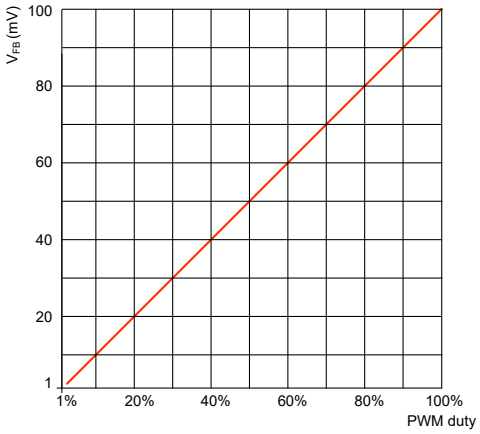


图 7-2. FB 电压与 PWM 占空比

Copyright © 2024 Texas Instruments Incorporated

7.3.7 开关电流限值

开关电流限值可防止器件出现高电感器电流和从电池或输入电压电源汲取过大的电流。在重负载或输出电路短路的情况下可能会出现过大的电流。该器件通过检测高侧开关的电流来进行峰值电流控制。一旦达到高侧开关电流限值，高侧开关将关断，而低侧开关将接通，因此可在自适应关断时间内降低电感器电流。

7.3.8 故障行为

TPS92201 在不同故障条件（例如 LED 开路和短路、检测电阻器开路和短路）下通过高侧电流限制进行保护。无论是在启动前还是运行期间发生故障，该器件均可保持安全。

表 7-1. 故障保护条件

故障	条件	行为
LED 开路	V_{FB} 驱动至接近 0	VOUT 持续增加至 VIN，且高侧开关保持导通。
LED 阳极对阴极短路	V_{FB} 快速驱动至 VOUT，然后	VFB 快速驱动至 VOUT，器件以最短导通时间保持开关。
LED 阳极对 GND 短路	V_{FB} 驱动至接近 0	触发高侧开关电流限值
FB 电阻器开路	V_{FB} 驱动至 VOUT - Vf	器件以最短导通时间保持开关
FB 短路至 GND	V_{FB} 驱动至接近 0	VFB 驱动至接近 0。触发电流限制。

7.3.9 欠压锁定

为了避免器件在低输入电压下误操作，可进行欠压锁定，从而在电压低于 V_{UVLO} 时以 V_{HYS_UVLO} 的迟滞关断器件。

7.3.10 热关断

结温超过热关断上升阈值 T_{JSD} 时，器件就会进入热关断状态。结温降至下降阈值以下时，器件会自动恢复正常运行。

7.4 器件功能模式

7.4.1 启用/禁用器件

可以通过将 EN 输入设置为逻辑高电平来启用器件。相应地，设置为逻辑低电平可禁用器件。如果启用了器件，内部功率级开始开关并将输出电流调节至设定值。必须将 EN 输入进行端接且不得悬空。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规范，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计实现，以确认系统功能。

8.1 应用信息

TPS92201 器件通常用作降压型 LED 驱动器来驱动 2.5V 至 5.5V 输入范围内的 IR 或白光 LED。

8.2 典型应用

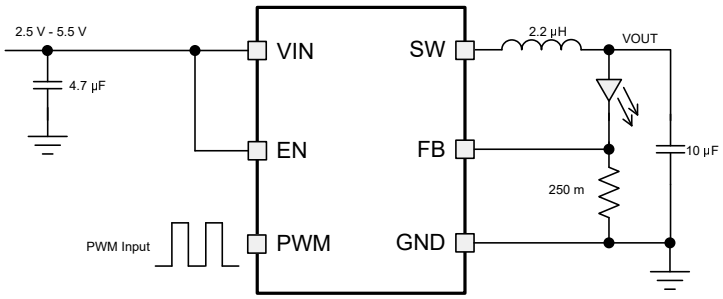


图 8-1. TPS92201 400mA 输出应用

8.2.1 设计要求

本设计示例使用表 8-1 中所列的参数作为输入参数。

表 8-1. 设计参数

设计参数	示例值
输入电压	2.5V 至 5.5V
输出电压	1.9V (1.8V Vf + 0.1V VFB)
最大输出电流	400mA

表 8-2 列出了该示例中使用的元件。

表 8-2. 元件列表

基准	说明	制造商(1)
C1	4.7µF，陶瓷电容器，10V，X7R，尺寸 0805，GRM21BR71A475KA73L	Murata
C2	10µF，陶瓷电容器，10V，X7R，尺寸 0805，GRM21BR71A106KE51L	Murata
L1	2.2µH，功率电感器，SDER041H-2R2MS	Cyntec
R1、R2、R3	片式电阻器，1%，尺寸 0603	Std.
C3	可选，6.8pF（如果需要）	Std.

(1) 请参阅 *第三方产品免责声明*

Copyright © 2024 Texas Instruments Incorporated

8.2.2 详细设计过程

8.2.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，使用 TPS92201 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

8.2.2.2 设置输出电压

在确定 R2 阻值时，为了实现低电流消耗和可接受的噪声灵敏度，使用最大为 200kΩ 的 R2。通过 R2 的较大电流可提高噪声灵敏度和输出电压精度，但会增加电流消耗。

$$V_{OUT} = V_{FB} \times \left(1 + \frac{R1}{R2}\right) = 0.6V \times \left(1 + \frac{R1}{R2}\right) \tag{3}$$

前馈电容器 C3 提高了环路带宽，从而实现快速瞬态响应。建议为电阻为 100kΩ 的 R2 使用 6.8pF 电容。有关稳定性与瞬态响应优化的详细讨论，请参阅 SLVA289。

8.2.2.3 输出滤波器设计

电感器和输出电容器共同用作一个低通滤波器。为简化此过程，表 8-3 列出了可能的电感器和电容器值组合。选中的单元格表示相应组合已通过仿真和实验室测试证明具有稳定性。应该为每个单独的应用检查更多的组合。

表 8-3. 输出电容器和电感器组合表

V_{OUT} [V]	L [µH](1)	C_{OUT} [µF](2)				
		4.7	10	22	2x 22	100
0.6 ≤ V_{OUT} < 1.2	1				+	
	2.2				++(3)	
1.2 ≤ V_{OUT} < 1.8	1			+	+	
	2.2			++(3)	+	
1.8 ≤ V_{OUT}	1		+	+	+	
	2.2		++(3)	+	+	

(1) 预计会有电感器容差和电流降额。有效电感介于 +20% 和 -30% 之间。
(2) 预计会有电容器容差和偏置电压降额。有效电容介于 +20% 和 –50% 之间。
(3) 此 LC 组合是标准值，推荐用于大多数应用。

8.2.2.4 电感器选型

电感器选型的主要参数是电感值，其次是电感器的饱和电流。对于静态负载条件下的最大电感器电流，可通过方程式 4 来计算：

$$I_{L,MAX} = I_{OUT,MAX} + \frac{\Delta I_L}{2}$$

$$\Delta I_L = V_{OUT} \times \frac{1 - \frac{V_{OUT}}{V_{IN}}}{L \times f_{SW}} \tag{4}$$

其中：

- $I_{OUT,MAX}$ 为最大输出电流
- ΔI_L 是电感电流纹波
- f_{SW} 为开关频率
- L 是电感器值

建议为电感器选择一个大约比 $I_{L,MAX}$ 高 20% 至 30% 的饱和电流。此外，在选择合适的电感器时，还应考虑直流电阻和尺寸。

8.2.2.5 输入和输出电容器选择

TPS92201 的架构允许使用具有低等效串联电阻 (ESR) 的微型陶瓷型输出电容器。这些电容器提供低输出电压纹波，推荐使用。为了在高频下保持电阻并实现电容随温度的窄变化幅度，建议使用 X7R 或 X5R 电介质。

输入电容器是转换器的低阻抗能量源，有助于实现稳定运行。为了实现出色的滤波效果，建议使用低 ESR 多层陶瓷电容器。对于大多数应用，4.7μF 输入电容即可满足要求；更大的电容值可减少输入电压纹波。

TPS92201 设计为可与 10μF 至 47μF 的输出电容配合使用，如表 8-3 中所示

Copyright © 2024 Texas Instruments Incorporated

8.2.3 应用性能曲线

除非另有说明，否则 V_{IN} = 5V，V_{OUT} = 1.8V，L = 2.2 μH，T_A = 25°C。

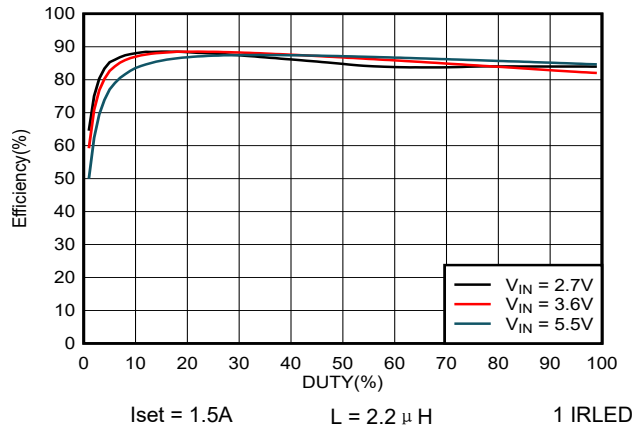


图 8-2. 1 IRLED 输出效率

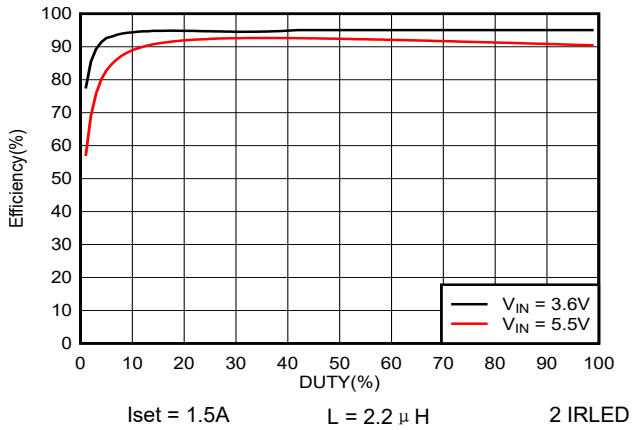


图 8-3. 2 IRLED 输出效率

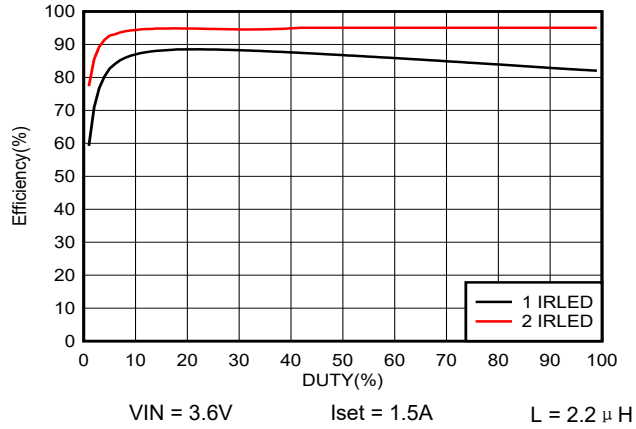


图 8-4. 输入电压为 3.6V 时的输出效率

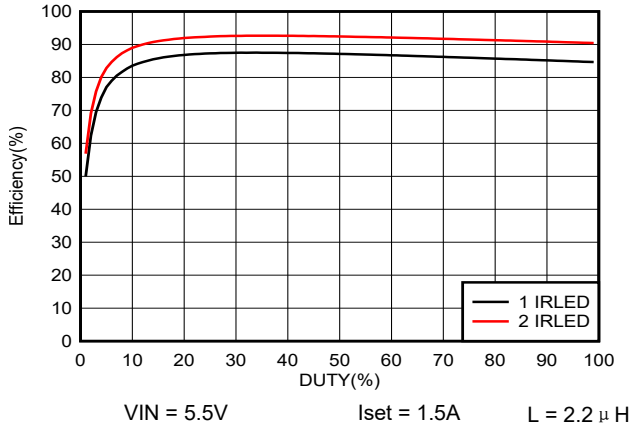
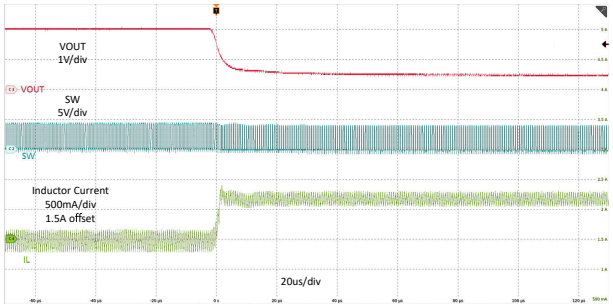
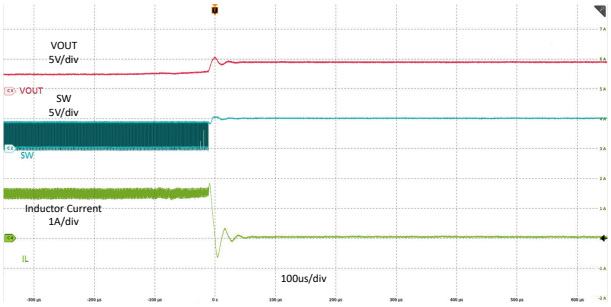


图 8-5. 输入电压为 5.5V 时的输出效率



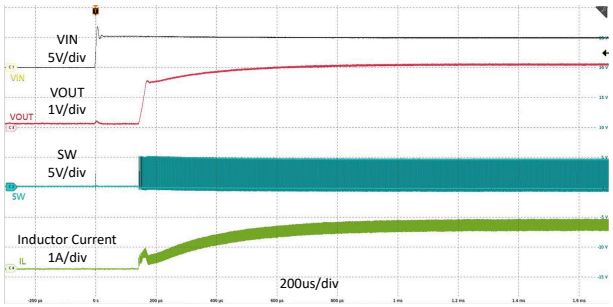
V_{IN} = 5V　　Iset = 1.5A

图 8-6. Vout 短接至 GND 保护



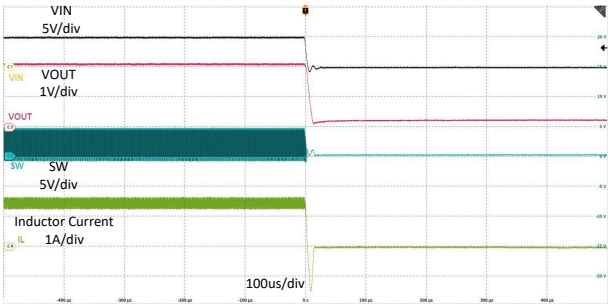
V_{IN} = 5V　　Iset = 1.5A

图 8-7. Vout 开路保护



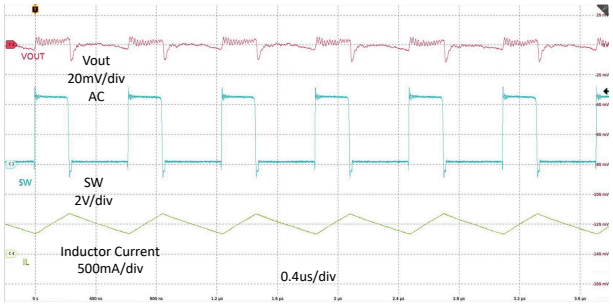
V_{IN} = 5V　　Iset = 1.5A　　L = 2.2 μ H

图 8-8. VIN 控制启动与负载间的关系



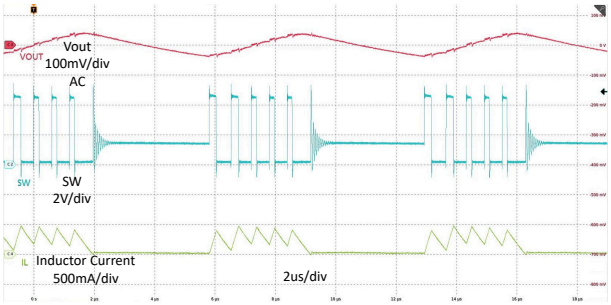
V_{IN} = 5V　　Iset = 1.5A　　L = 2.2 μ H

图 8-9. VIN 控制关断与负载间的关系



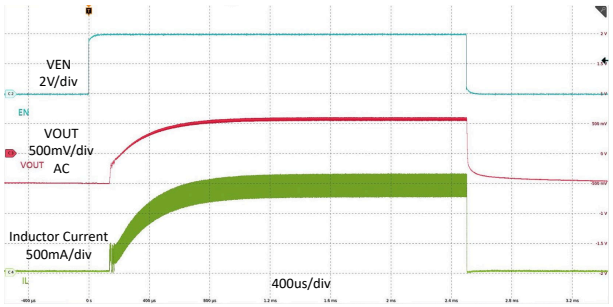
Vin = 5V　　I_{OUT} = 0.5A

图 8-10. PWM 运行



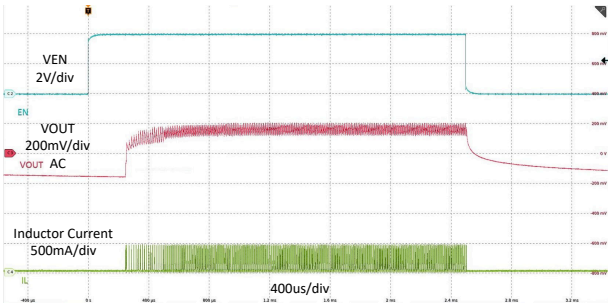
Vin = 5V　　I_{OUT} = 0.1A

图 8-11. 节能模式运行



I_{OUT} = 1.5A　　L=2.2 μ H

图 8-12. EN 控制启动与负载间的关系



I_{OUT} = 0.1A　　L=2.2 μ H

图 8-13. EN 控制启动与负载间的关系

Copyright © 2024 Texas Instruments Incorporated

8.3 电源相关建议

TPS92201 的电源必须根据电源电压、输出电压和输出电流确定额定电流。

8.4 布局

8.4.1 布局指南

PCB 布局是保持 TPS92201 器件高性能的重要一步。

- 输入/输出电容器以及电感器应尽可能靠近 IC 放置。这样可使电源布线保持较短。采用宽而直的电源布线可实现低布线电阻和低寄生电感。
- 输入和输出电容器的低侧必须正确连接到电源 GND，以避免 GND 电势偏移。
- 连接到 FB 的检测布线是信号布线。应特别注意避免产生噪声。将这些布线远离 SW 节点。
- GND 层可用于屏蔽。

8.4.2 布局示例

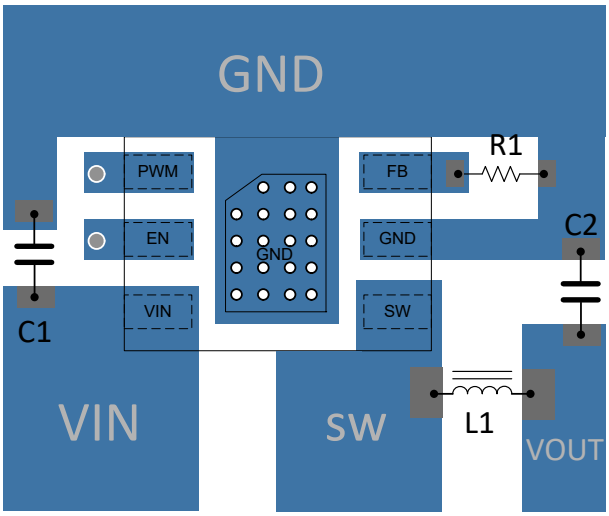


图 8-14. TPS92201WSON 布局

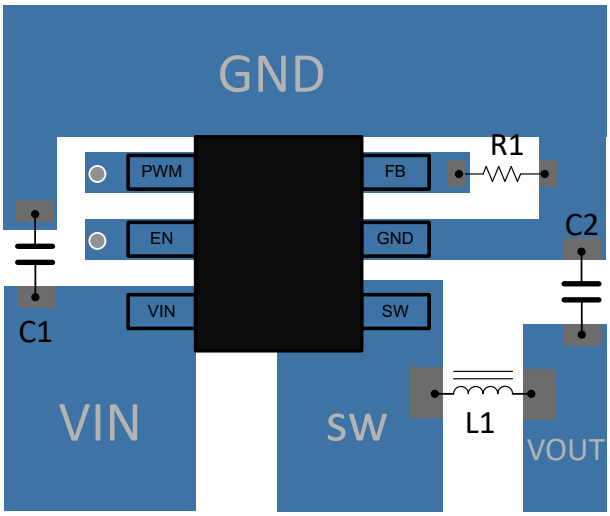


图 8-15. TPS92201SOT 布局

8.4.3 散热注意事项

在薄型和细间距表面贴装封装中实现集成电路通常需要特别注意功率耗散。许多取决于系统的参数（如热耦合、空气流量、对流表面以及其他发热组件的存在）会影响给定组件的功率耗散限制。

下面列出了增强热性能的两种基本方法：

- 增强 PCB 设计的散热能力
- 在系统中引入空气流量

有关如何使用热参数的更多详细信息，请参阅应用手册： 散热特性数据应用手册 SZZA017 和 SPRA953。

9 器件和文档支持

9.1 器件支持

9.1.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，使用 TPS92201 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的详细信息，请访问 www.ti.com/WEBENCH。

9.2 文档支持

9.2.1 相关文档

“半导体和 IC 封装热指标”应用报告 (SPRA953)

“采用 JEDEC PCB 设计的线性和逻辑封装热工特性”应用报告 (SZZA017)

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

Copyright © 2024 Texas Instruments Incorporated

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (August 2024) to Revision B (August 2024)	Page
• 更新了文档以包含 SOT563-6 封装选项	1

Changes from Revision * (November 2023) to Revision A (August 2024)	Page
• 将可订购器件型号的销售状态从“产品预发布”更新为“量产数据”	1
• 更新了“器件信息”表以包含 DRL 封装	2

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS92201ADRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	3GDH
TPS92201ADRLR.A	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	3GDH
TPS92201ADRVR	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	34MH
TPS92201ADRVR.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	34MH
TPS92201AMDRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-55 to 125	3GEH
TPS92201AMDRVR	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	3CZH
TPS92201AMDRVR.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	3CZH
TPS92201DRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	3GCH
TPS92201DRVR	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	34LH
TPS92201DRVR.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	34LH
TPS92201MDRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-55 to 125	3GFH
TPS92201MDRVR	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-55 to 125	3CXH
TPS92201MDRVR.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	3CXH

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

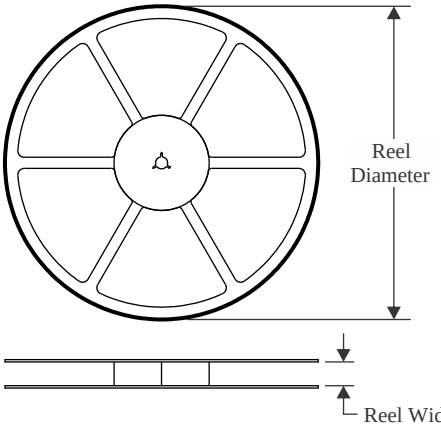
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

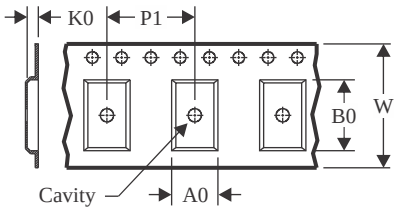
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

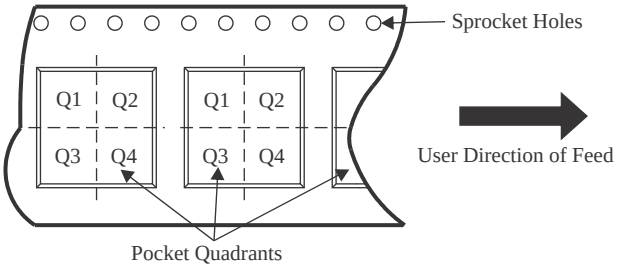


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

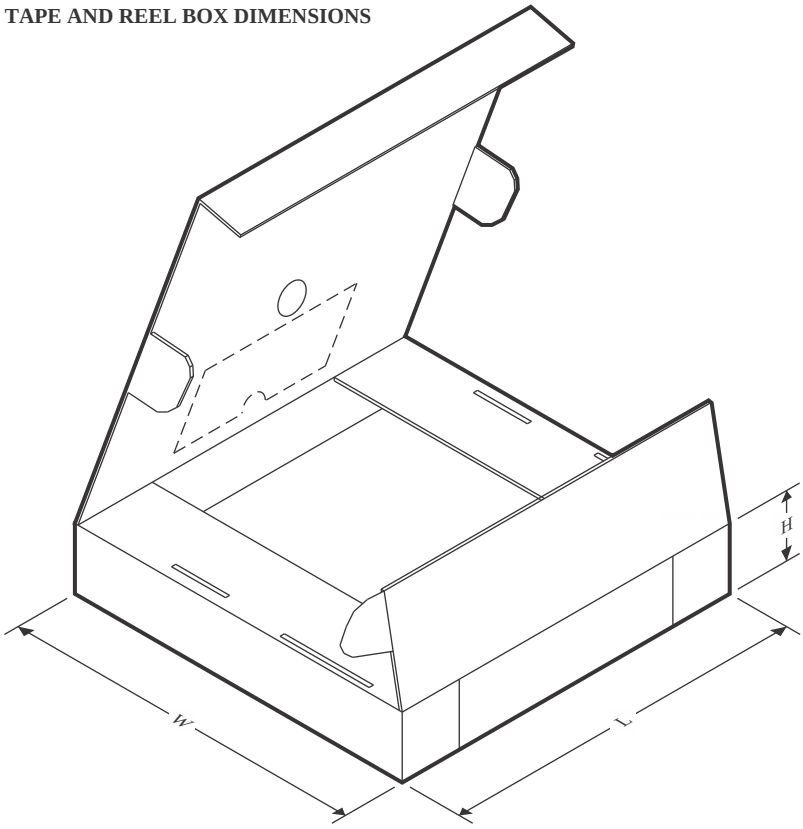
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS92201ADRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS92201ADRVR	WSON	DRV	6	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TPS92201AMDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS92201AMDRVR	WSON	DRV	6	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TPS92201DRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS92201DRVR	WSON	DRV	6	3000	178.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TPS92201MDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS92201MDRVR	WSON	DRV	6	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS

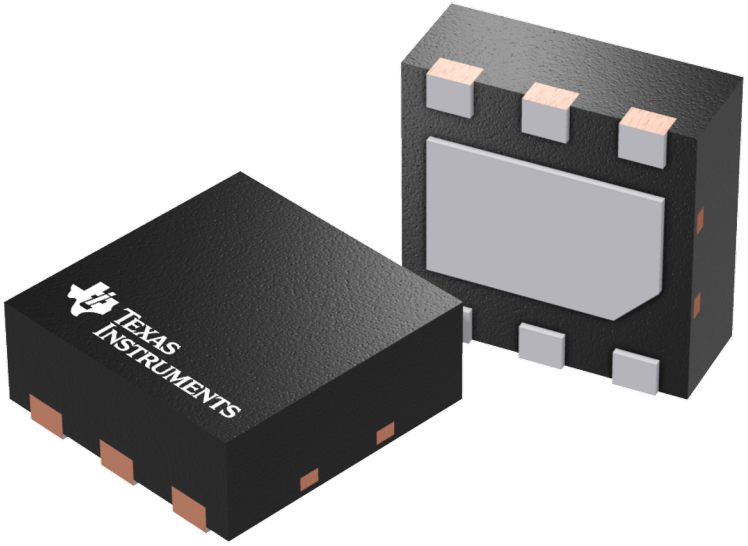


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS92201ADRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS92201ADRVR	WSON	DRV	6	3000	210.0	185.0	35.0
TPS92201AMDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS92201AMDRVR	WSON	DRV	6	3000	210.0	185.0	35.0
TPS92201DRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS92201DRVR	WSON	DRV	6	3000	208.0	191.0	35.0
TPS92201MDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS92201MDRVR	WSON	DRV	6	3000	210.0	185.0	35.0

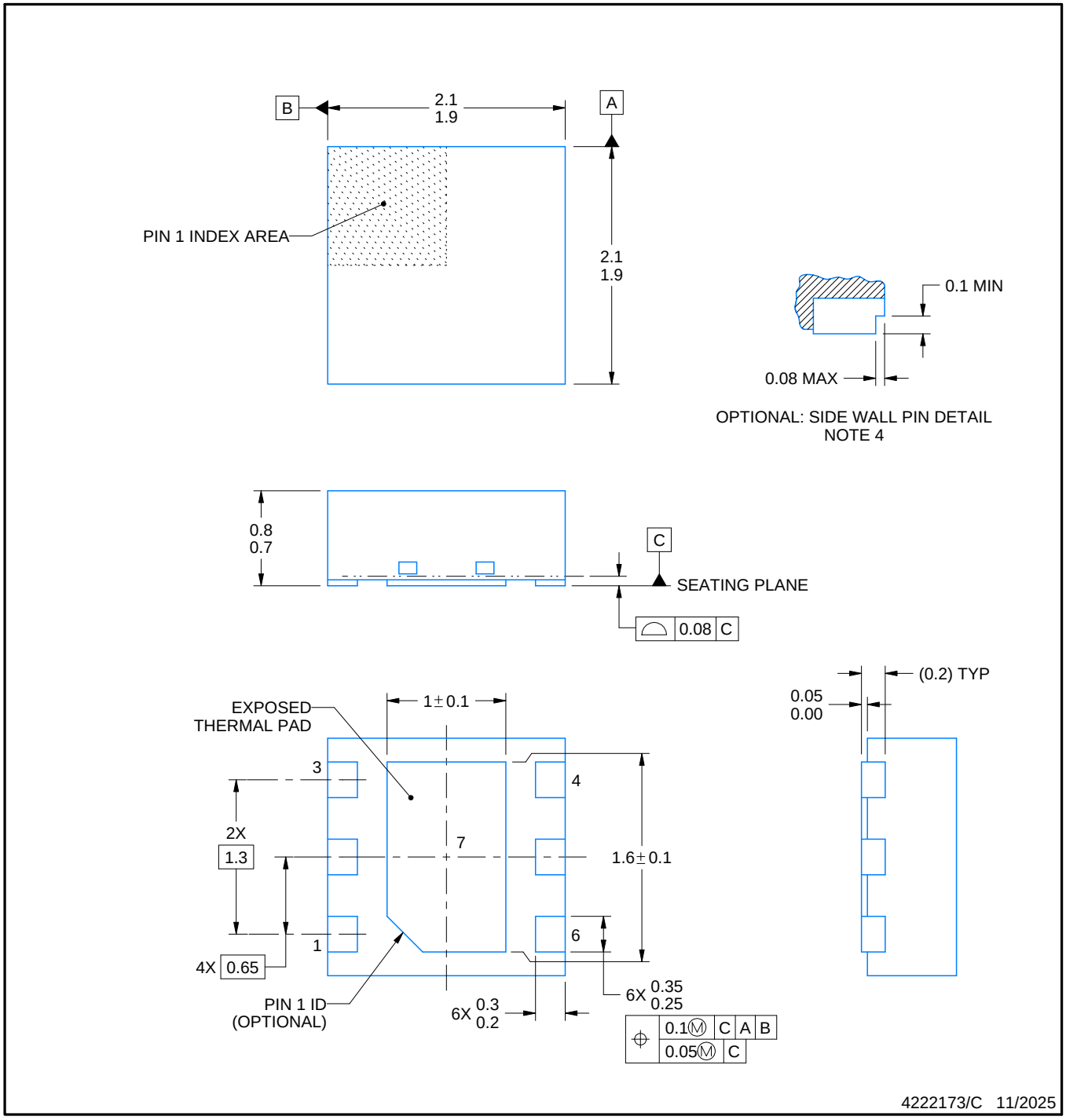
DRV 6 WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



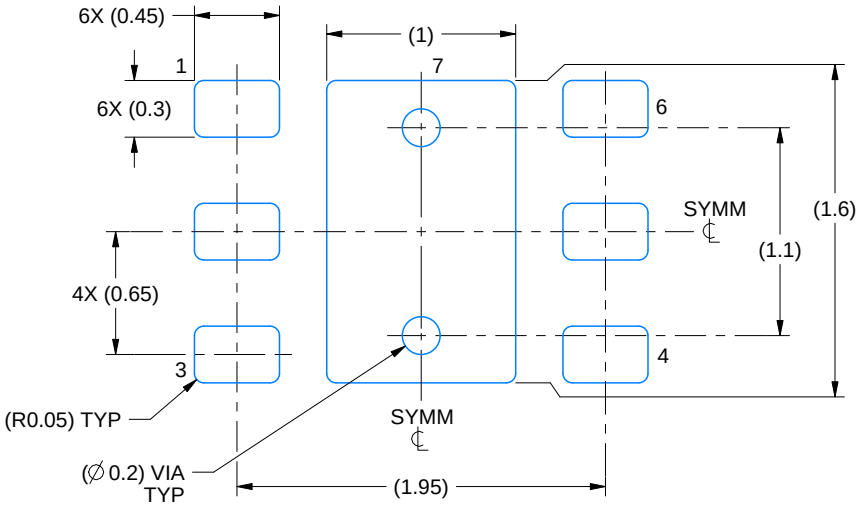
Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

TEXAS INSTRUMENTS

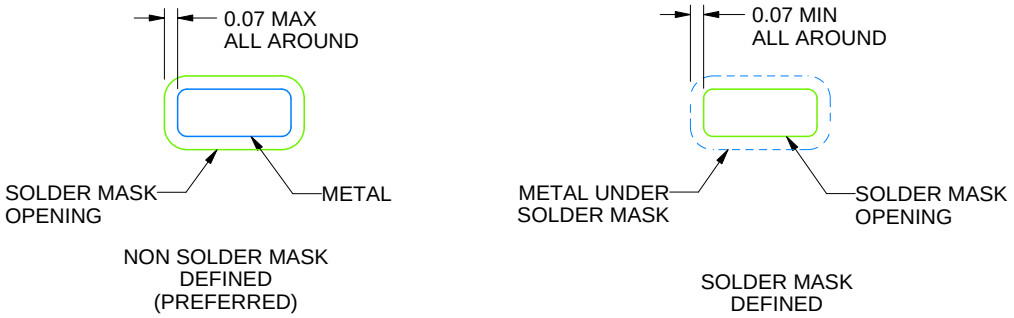


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.
4. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.



LAND PATTERN EXAMPLE
SCALE:25X

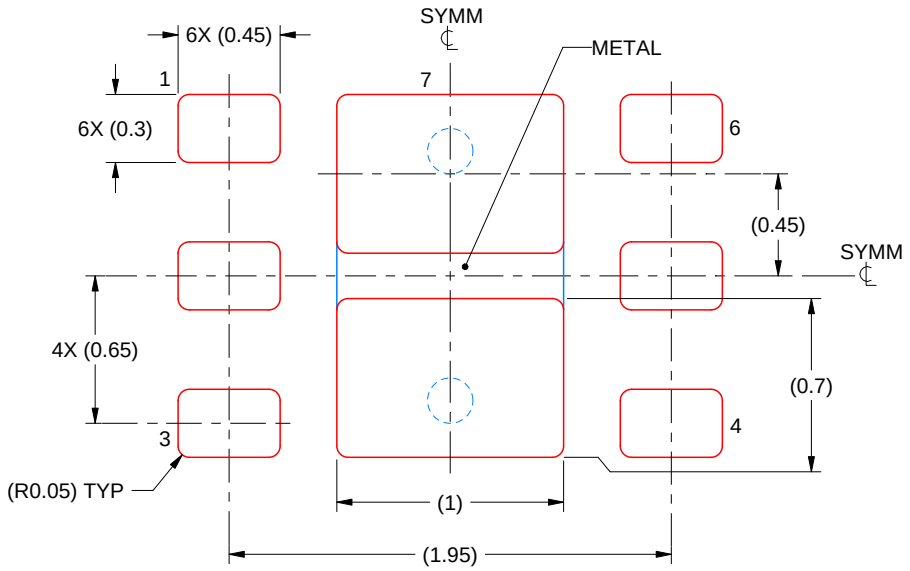


SOLDER MASK DETAILS

4222173/C 11/2025

NOTES: (continued)

5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
6. Vias are optional depending on application, refer to device data sheet. If some or all are implemented, recommended via locations are shown.



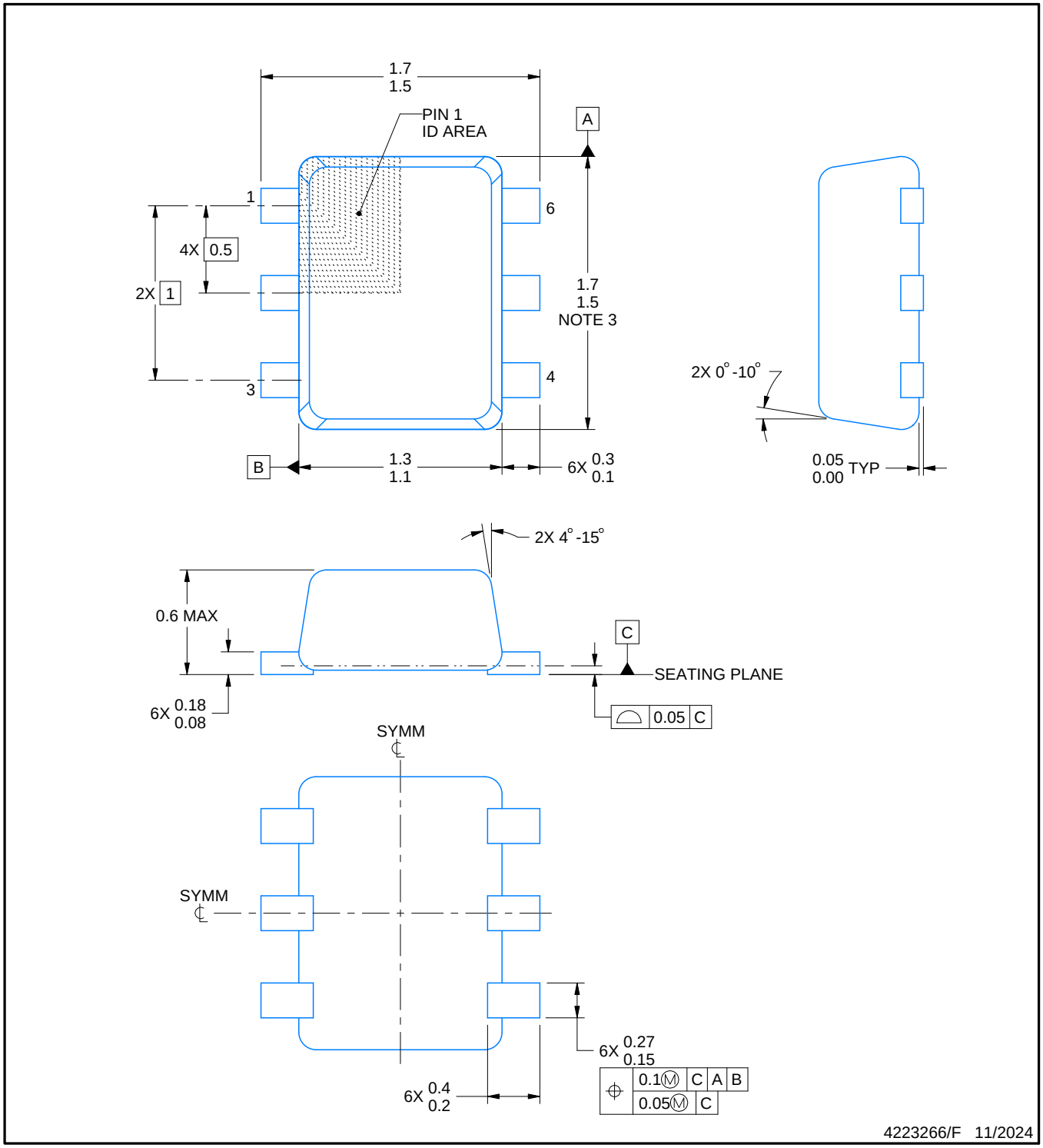
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD #7
88% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:30X

4222173/C 11/2025

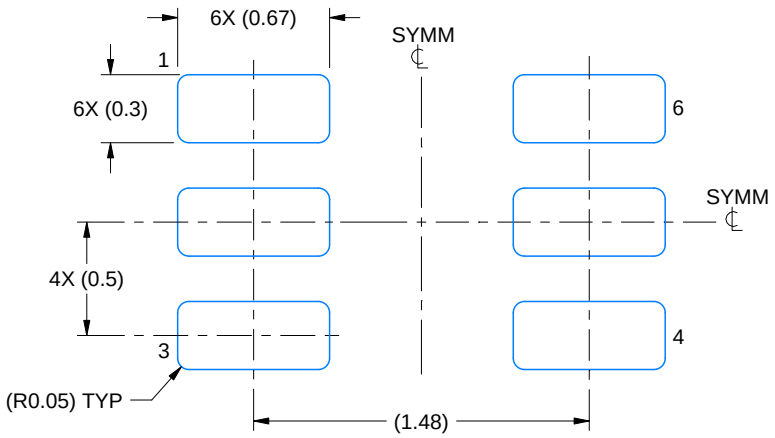
NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

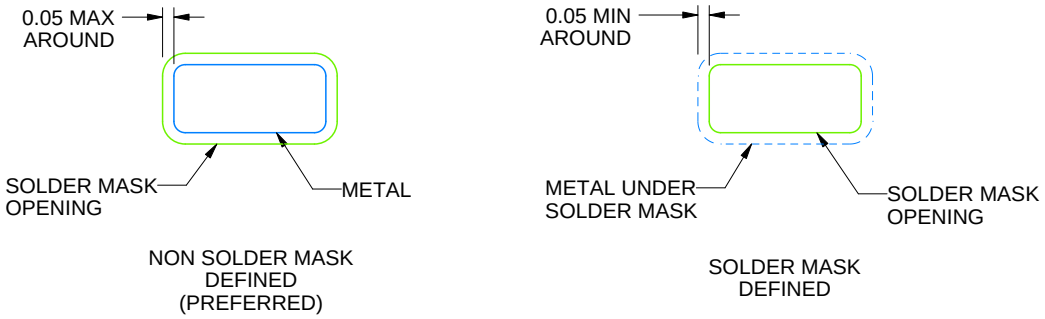


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-293 Variation UAAD



LAND PATTERN EXAMPLE
SCALE:30X

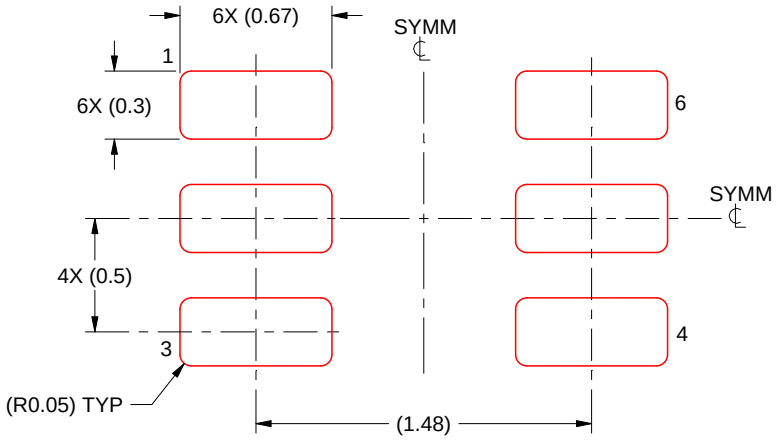


SOLDERMASK DETAILS

4223266/F 11/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4223266/F 11/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月