

TPS7N53 3A、低输入电压、低噪声、高精度、低压降 (LDO) 稳压器

1 特性

- 输入电压范围：
 - 1.1V 至 2.2V
- 输出电压噪声：2.2 μV_{RMS}
- 整个线路、负载和温度范围内为 1.5% (最高) 精度
- 低压降：3A 时为 95mV (典型值)
- 电源抑制比 (3A)：
 - 1kHz 时为 80dB
 - 10kHz 时为 63dB
 - 100kHz 时为 51dB
 - 1MHz 时为 25dB
- 可调输出电压范围：0.5V 至 1.5V
- 可调软启动浪涌控制
- 开漏电源正常状态 (PG) 输出
- 封装：3mm × 3mm，16 引脚 WQFN

2 应用

- 宏远程无线电单元 (RRU)
- 室外回程单元
- 有源天线系统 mMIMO (AAS)
- 超声波扫描仪
- 实验室和现场仪表
- 传感器、成像和雷达

3 说明

TPS7N53 是一款低噪声 (2.2 μV_{RMS})、超低压降线性稳压器 (LDO)，可提供 3A 电流，压降 (典型值) 仅为 95mV (独立于输出电压)。该器件的输出电压可通过一个外部电阻进行调节，范围为 0.5V 至 1.5V。TPS7N53 集低噪声、高 PSRR 和高输出电流能力等特性于一体，专为雷达电源、通信和成像应用中的噪声敏感型元件 (例如射频放大器、雷达传感器、SERDES 和模拟芯片组) 供电而设计。

需要以低输入和低输出 (LILO) 电压运行的数字负载 (例如应用特定集成电路 (ASIC)、现场可编程门阵列 (FPGA) 和数字信号处理器 (DSP)) 还能够从出色精度 (在负载、线路和温度范围内可达 1.5%)、遥感功能、出色的瞬态性能和软启动功能中受益，以提供出色的系统性能。凭借多功能性、高性能和小尺寸解决方案，该 LDO 成为模数转换器 (ADC)、数模转换器 (DAC) 和成像传感器等高电流模拟负载以及串行器/解串器 (SerDes)、FPGA 和 DSP 等数字负载的理想选择。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS7N53	RTE (WQFN, 16)	3.00mm × 3.00mm

- (1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。

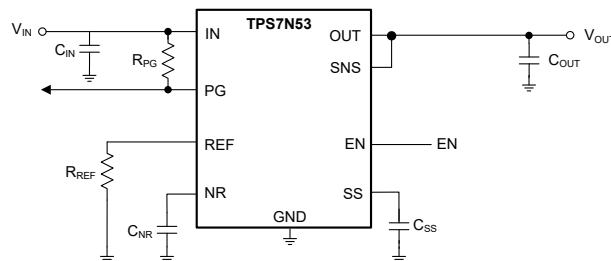


图 3-1. 典型应用电路



内容

1 特性	1	7 应用和实施	19
2 应用	1	7.1 应用信息	19
3 说明	1	7.2 典型应用	28
4 引脚配置和功能	3	7.3 电源相关建议	29
5 规格	4	7.4 布局	29
5.1 绝对最大额定值	4	8 器件和文档支持	31
5.2 ESD 等级	4	8.1 文档支持	31
5.3 建议运行条件	5	8.2 接收文档更新通知	31
5.4 热性能信息	5	8.3 支持资源	31
5.5 电气特性	6	8.4 商标	31
5.6 典型特性	8	8.5 静电放电警告	31
6 详细说明	12	8.6 术语表	31
6.1 概述	12	9 修订历史记录	31
6.2 功能方框图	13	10 机械、封装和可订购信息	31
6.3 特性说明	14	10.1 封装选项附录	35
6.4 器件功能模式	18		

4 引脚配置和功能

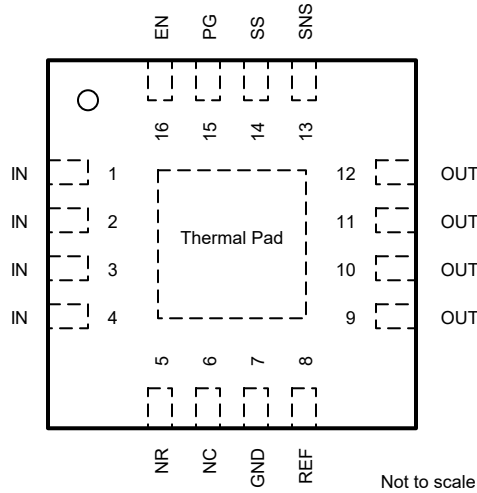


图 4-1. RTE 封装，16 引脚 WQFN（顶视图）

引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
EN	16	I	使能引脚。有关更多信息，请参阅 精密使能和 UVLO 部分。
GND	7	GND	接地引脚。有关更多信息，请参阅 布局指南 部分。
IN	1、2、3、4	I	输入电源电压引脚。更多详细信息，请参阅 输入和输出电容器要求 (C_{IN} 和 C_{OUT}) 部分。
NC	6	—	未连接。该引脚可保持悬空或连接至 GND 以提高热性能。
NR	5	I/O	降噪引脚。有关更多信息，请参阅 输入和输出电容器要求 (C_{IN} 和 C_{OUT}) 和 软启动 (SS 引脚) 和降噪 (NR 引脚) 部分。
SS	14	I/O	软启动引脚。连接电容器 (C _{SS}) 以调整启动时间。有关更多信息，请参阅 节 7.1.4 部分。
OUT	9、10、11、12	O	稳压输出引脚。有关更多详细信息，请参阅 输出电压设置和调节 和 输入和输出电容器要求 (C_{IN} 和 C_{OUT}) 部分。
PG	15	O	用于低压降稳压器 (LDO) 输出电压的开漏电源正常状态指示引脚。有关更多信息，请参阅 电源正常引脚 (PG 引脚) 部分。
REF	8	I/O	基准引脚。有关更多信息，请参阅 输出电压设置和调节 部分。
SNS	13	I	输出检测引脚。有关更多信息，请参阅 输出电压设置和调节 部分。
散热焊盘	—	GND	将焊盘连接到 GND 以获得尽可能出色的热性能。更多信息请参阅 布局 部分。

(1) I = 输入，O = 输出，I/O = 输入或输出，GND = 接地。

5 规格

5.1 绝对最大额定值

在工作结温范围内，并且所有电压都以 GND 为基准（除非另有说明）⁽¹⁾

		最小值	最大值	单位
电压	IN、PG、EN	-0.3	6.5	V
	REF、SS、SNS	-0.3	6	
	OUT、NR	-0.3	$V_{IN} + 0.3$ ⁽²⁾	
电流	OUT	受内部限制		A
	PG（向器件灌入电流）	5		mA
温度	工作结温， T_J	-40	150	°C
	贮存温度， T_{stg}	-55	150	

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 绝对最大额定值为 $V_{IN} + 0.3V$ 或 $6.0V$ （以较小者为准）。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型（HBM），符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±2000	V
		充电器件模型（CDM），符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±500	

- (1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在工作结温范围内测得 (除非另有说明)

		最小值	典型值	最大值	单位
V_{IN}	输入电源电压范围	1.1		2.2	V
V_{REF}	基准电压范围	0.5		1.5	V
V_{OUT}	输出电压范围	0.5		1.5	V
I_{OUT}	输出电流	0		3	A
C_{IN}	输入电容器	10			μF
C_{OUT}	输出电容器 ⁽¹⁾	10		470	μF
C_{OUT_ESR}	输出电容器 ESR	1		20	m Ω
C_{OUT_ESL}	输出电容器 ESL	0.15		1.6	nH
C_{NR}	降噪电容器		1	10	μF
C_{SS}	软启动电容器		10		nF
R_{PG}	电源正常上拉电阻	10		100	k Ω
T_J	结温	-40		125	$^{\circ}C$

(1) 为了实现稳定性，需要最小值为 7 μF 的有效输出电容

5.4 热性能信息

热指标 ⁽¹⁾		TPS7N53	单位
		RTE (WQFN) ⁽²⁾	
		16 引脚	
$R_{\theta JA}$	结至环境热阻	42.9	$^{\circ}C/W$
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	46.1	$^{\circ}C/W$
$R_{\theta JB}$	结至电路板热阻	17.6	$^{\circ}C/W$
Ψ_{JT}	结至顶部特征参数	0.7	$^{\circ}C/W$
Ψ_{JB}	结至电路板特征参数	17.6	$^{\circ}C/W$
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	2.5	$^{\circ}C/W$

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用手册。

(2) 使用 JEDEC 标准 (2s2p) 进行评估。

5.5 电气特性

在工作温度范围内 ($T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$) , $V_{IN(NOM)} = V_{OUT(NOM)} + 0.4\text{V}$, $I_{OUT} = 0\text{A}$, $V_{EN} = 1.8\text{V}$, $C_{IN} = 10\mu\text{F}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR} = \text{开路}$, $C_{SS} = 10\text{nF}$, SNS 引脚短接至 OUT 引脚, PG 引脚通过 $100\text{k}\Omega$ 电阻上拉至 V_{IN} (除非另有说明) ; 典型值在 $T_J = 25^{\circ}\text{C}$ 条件下测得

参数	测试条件	最小值	典型值	最大值	单位
$V_{UVLO(IN)}$	输入电源 UVLO		1.07	1.1	V
$V_{HYS(UVLO_IN)}$	输入电源 UVLO 迟滞		60		mV
I_{SS}	SS 快速启动充电电流	$V_{SS} = \text{GND}$, $V_{IN} = 1.1\text{V}$	27	30	μA
t_{SS}	软启动时间	$C_{SS} = 10\text{nF}$, $V_{OUT} = 0.75\text{V}$	0.7		ms
V_{OUT}	输出电压精度 ⁽¹⁾	$0.5\text{V} \leq V_{OUT} \leq 1.5\text{V}$, $0\text{A} \leq I_{OUT} \leq 3\text{A}$, $1.1\text{V} \leq V_{IN} \leq 2.2\text{V}$	-1.5	± 0.5	1.5 %
I_{REF}	REF 电流引脚	$V_{IN} = 1.1\text{V}$, $V_{OUT} = 0.5\text{V}$, $I_{LOAD} = 0\text{A}$	150		μA
		$1.1\text{V} \leq V_{IN} \leq 2.2\text{V}$ ⁽¹⁾ , $0.5\text{V} \leq V_{OUT} \leq 1.5\text{V}$, $0\text{A} \leq I_{OUT} \leq 3\text{A}$	-1.5	± 1	1.5 %
V_{OS}	输出失调电压 ($V_{NR} - V_{OUT}$)	$1.1\text{V} \leq V_{IN} \leq 2.2\text{V}$ ⁽¹⁾ , $0.5\text{V} \leq V_{OUT} \leq 1.5\text{V}$, $0\text{A} \leq I_{OUT} \leq 3\text{A}$	-2		2 mV
$\Delta V_{OUT}(\Delta V_{IN})$	线性调整率	$1.1\text{V} \leq V_{IN} \leq 2.2\text{V}$, $V_{OUT} = 0.5\text{V}$, $I_{OUT} = 0\text{A}$	-200		$\mu\text{V/V}$
$\Delta V_{OUT}(\Delta I_{OUT})$	负载调整率	$V_{OUT} = 1.5\text{V}$, $0\text{A} \leq I_{OUT} \leq 3\text{A}$	-100		$\mu\text{V/A}$
V_{DO}	压降电压 ⁽²⁾	$V_{OUT} > 1.2\text{V}$, $I_{OUT} = 3\text{A}$	95	140	mV
		$V_{OUT} \geq 1.2\text{V}$, $I_{OUT} = 3\text{A}$, $-40^{\circ}\text{C} \leq T_J \leq +85^{\circ}\text{C}$		125	
I_{LIM}	输出电流限制	V_{OUT} 强制为 $0.9 \times V_{OUT(NOM)}$, $V_{OUT(NOM)} = 1.5\text{V}$, $V_{IN} = V_{OUT(NOM)} + 400\text{mV}$	3.3	3.6	3.9 A
I_{SC}	短路电流限值	$R_{LOAD} = 10\text{m}\Omega$ (在折返工作条件下)	1.1		A
I_{GND}	GND 引脚电流	$I_{OUT} = 3\text{A}$, $V_{OUT} = 1.5\text{V}$	15		mA
		$V_{IN} = 1.1\text{V}$, $I_{OUT} = 3\text{A}$, $V_{OUT} = 0.5\text{V}$	13	15	
I_{SDN}	关断 GND 引脚电流	PG = (开路) , $V_{IN} = 2.2\text{V}$, $V_{EN} = 0.4\text{V}$	100	300	μA
I_{EN}	EN 引脚电流	$V_{IN} = 2.2\text{V}$, $0\text{V} \leq V_{EN} \leq 6\text{V}$	-5		5 μA
$V_{IH(EN)}$	EN 跳变点上升 (导通)	$V_{IN} = 1.1\text{V}$	0.62	0.65	0.68 V
$V_{IL(EN)}$	EN 跳变点下降 (关断)	$V_{IN} = 1.1\text{V}$	0.58	0.61	0.64 V
$V_{HYS(EN)}$	EN 跳变点迟滞	$V_{IN} = 1.1\text{V}$	40		mV
$V_{IT(PG)}$	PG 引脚阈值	适用于 PG 在 V_{OUT} 下降时转换为低电平的情况 , $V_{IN} = 1.1\text{V}$, $V_{OUT} < V_{IT(PG)}$, $I_{PG} = -1\text{mA}$ (流入器件的电流)	87	90	93 %
$V_{HYS(PG)}$	PG 引脚滞后	$V_{IN} = 1.1\text{V}$, $V_{OUT} < V_{IT(PG)}$, $I_{PG} = -1\text{mA}$ (流入器件的电流)	2		%
$V_{OL(PG)}$	PG 引脚低电平输出电压	$V_{IN} = 1.1\text{V}$, $V_{OUT} < V_{IT(PG)}$, $I_{PG} = -1\text{mA}$ (流入器件的电流)			0.4 V
$I_{LKG(PG)}$	PG 引脚漏电流	$V_{PG} = 6\text{V}$, $V_{OUT} > V_{IT(PG)}$, $V_{IN} = 1.1\text{V}$			1 μA
$PSRR$	电源纹波抑制	$f = 1\text{MHz}$, $V_{IN} = 1.8\text{V}$, $V_{OUT(NOM)} = 1.5\text{V}$, $I_{OUT} = 3\text{A}$, $C_{NR} = 1\mu\text{F}$	23		dB
		$f = 1\text{MHz}$, $V_{IN} = 1.1\text{V}$, $V_{OUT(NOM)} = 0.5\text{V}$, $I_{OUT} = 3\text{A}$, $C_{NR} = 1\mu\text{F}$	25		
V_n	输出噪声电压	$BW = 10\text{Hz}$ 至 100kHz , $1.1\text{V} \leq V_{IN} \leq 2.2\text{V}$, $0.5\text{V} \leq V_{OUT} \leq 1.5\text{V}$, $I_{OUT} = 3\text{A}$, $C_{NR} = 1\mu\text{F}$	8		μV_{RMS}
V_n	输出噪声电压	$BW = 100\text{Hz}$ 至 100kHz , $1.1\text{V} \leq V_{IN} \leq 2.2\text{V}$, $0.5\text{V} \leq V_{OUT} \leq 1.5\text{V}$, $I_{OUT} = 3\text{A}$, $C_{NR} = 1\mu\text{F}$	2.2		μV_{RMS}
R_{DIS}	输出引脚主动放电电阻	$V_{IN} = 1.1\text{V}$, $V_{EN} = 0\text{V}$, $V_{OUT} = 0.2\text{V}$	110		Ω
R_{NR_DIS}	NR 引脚主动放电电阻	$V_{IN} = 1.1\text{V}$, $V_{EN} = 0\text{V}$, $V_{NR} = 0.2\text{V}$	250		Ω
R_{SS_DIS}	SS 引脚主动放电电阻	$V_{IN} = 1.1\text{V}$, $V_{EN} = 0\text{V}$, $V_{SS} = 0.2\text{V}$	5.6		$\text{k}\Omega$
$T_{SD(shutdown)}$	热关断温度	关断, 温度升高	165		$^{\circ}\text{C}$

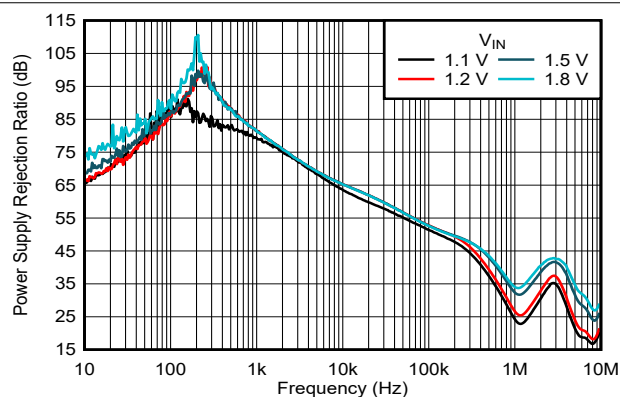
在工作温度范围内 ($T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$) , $V_{\text{IN(NOM)}} = V_{\text{OUT(NOM)}} + 0.4\text{V}$, $I_{\text{OUT}} = 0\text{A}$, $V_{\text{EN}} = 1.8\text{V}$, $C_{\text{IN}} = 10\mu\text{F}$, $C_{\text{OUT}} = 10\mu\text{F}$, $C_{\text{NR}} = \text{开路}$, $C_{\text{SS}} = 10\text{nF}$, SNS 引脚短接至 OUT 引脚, PG 引脚通过 $100\text{k}\Omega$ 电阻上拉至 V_{IN} (除非另有说明) ; 典型值在 $T_J = 25^{\circ}\text{C}$ 条件下测得

参数		测试条件	最小值	典型值	最大值	单位
$T_{\text{SD(reset)}}$	热关断复位温度	复位, 温度降低		150		$^{\circ}\text{C}$

- (1) 受 2W 最大功率耗散的限制。
(2) $V_{\text{REF}} = V_{\text{IN}}$, $V_{\text{SNS}} = 95\% \times V_{\text{REF}}$ 。

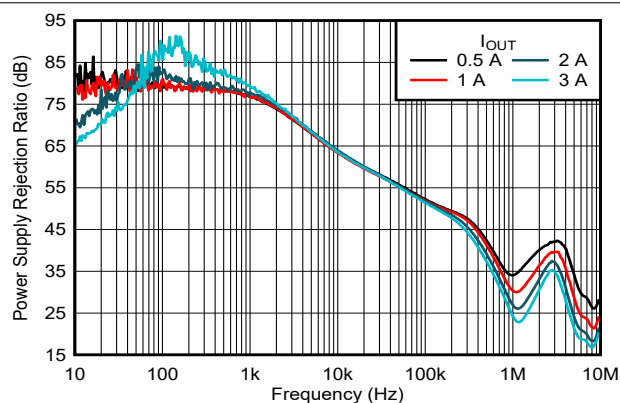
5.6 典型特性

$V_{IN} = 1.1V$, $V_{EN} = 1.8V$, $C_{IN} = 10\mu F$, $C_{NR} = 1\mu F$, $C_{OUT} = 10\mu F$, $C_{SS} = 10nF$, SNS 引脚短接至 OUT 引脚, PG 引脚通过 $100k\Omega$ 电阻上拉至 V_{IN} (除非另有说明); 典型值在 $T_J = 25^\circ C$ 条件下测得



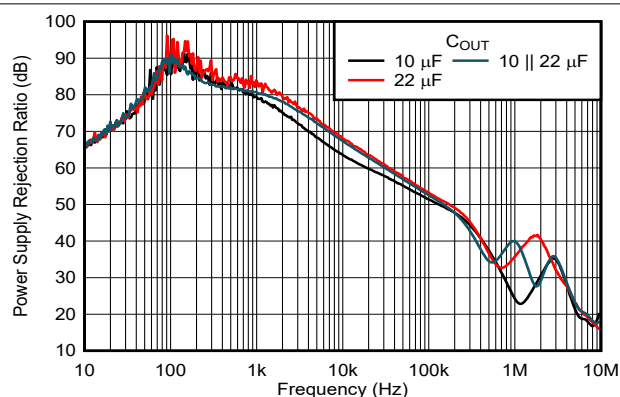
$V_{OUT} = 0.5V$, $C_{NR} = 1\mu F$, $C_{IN} = 4\mu F$, $I_{OUT} = 3A$

图 5-1. PSRR 与频率和 V_{IN} 间的关系



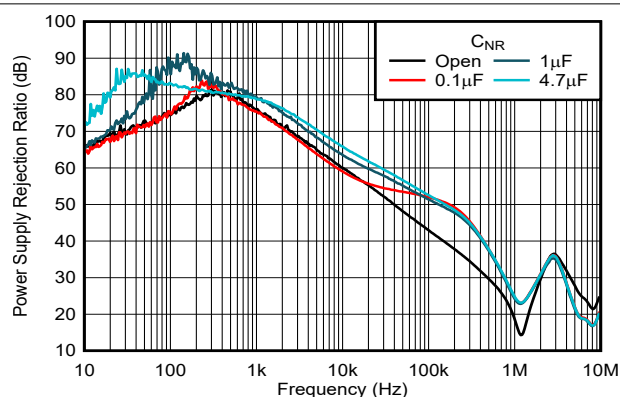
$V_{OUT} = 0.5V$, $V_{IN} = 1.1V$, $C_{NR} = 1\mu F$, $C_{IN} = 4\mu F$

图 5-2. PSRR 与频率和 I_{OUT} 间的关系



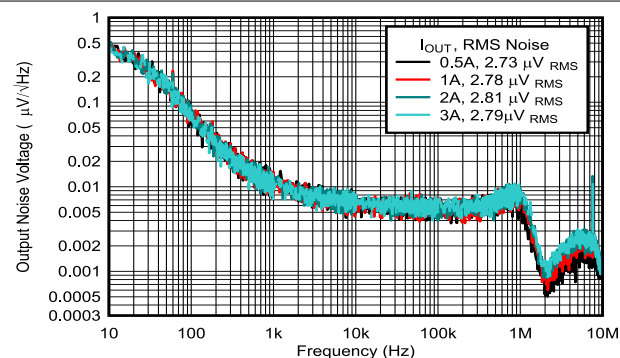
$V_{OUT} = 0.5V$, $V_{IN} = 1.1V$, $C_{NR} = 1\mu F$, $C_{IN} = 4\mu F$, $I_{OUT} = 3A$

图 5-3. PSRR 与频率和 C_{OUT} 间的关系



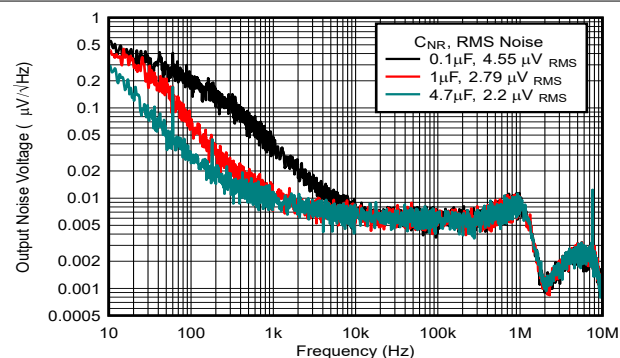
$V_{OUT} = 0.5V$, $V_{IN} = 1.1V$, $C_{IN} = 4\mu F$, $I_{OUT} = 3A$

图 5-4. PSRR 与频率和 C_{NR} 间的关系



$V_{OUT} = 0.5V$, $V_{IN} = 1.1V$, $C_{NR} = 1\mu F$

图 5-5. 输出电压噪声密度与频率和 I_{OUT} 间的关系

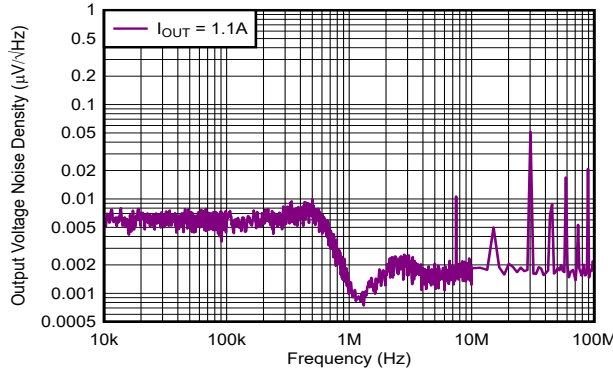


$V_{OUT} = 0.5V$, $V_{IN} = 1.1V$, $I_{OUT} = 3A$

图 5-6. 输出电压噪声密度与频率和 C_{NR} 间的关系

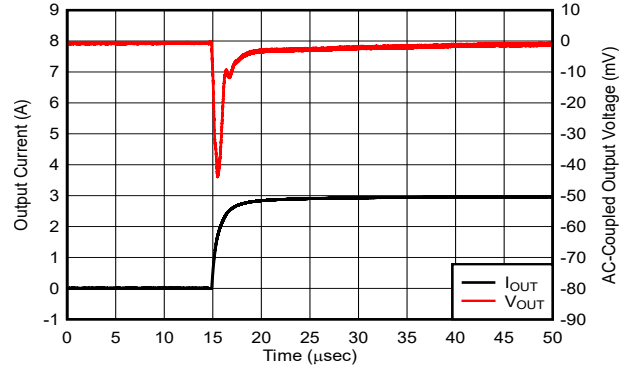
5.6 典型特性 (续)

$V_{IN} = 1.1V$, $V_{EN} = 1.8V$, $C_{IN} = 10\mu F$, $C_{NR} = 1\mu F$, $C_{OUT} = 10\mu F$, $C_{SS} = 10nF$, SNS 引脚短接至 OUT 引脚, PG 引脚通过 $100k\Omega$ 电阻上拉至 V_{IN} (除非另有说明); 典型值在 $T_J = 25^\circ C$ 条件下测得



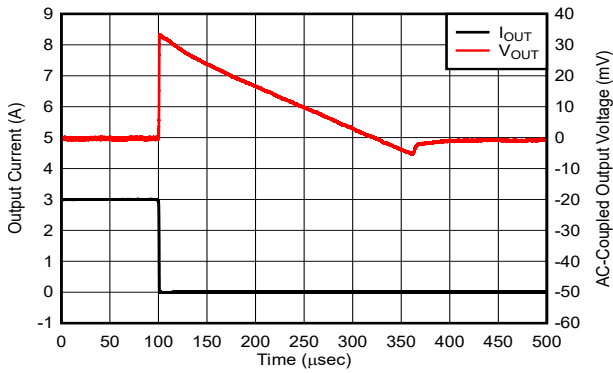
$V_{OUT} = 0.75V$, $V_{IN} = 1.5V$, $C_{IN} = 22\mu F$, $C_{OUT} = 22\mu F || 2.2\mu F || 22nF$

图 5-7. 电荷泵输出电压噪声密度与频率和 I_{OUT} 间的关系



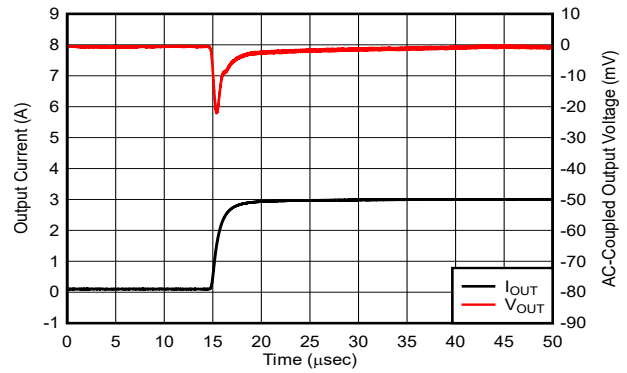
$V_{OUT} = 0.5V$, $C_{NR} = 1\mu F$, $V_{IN} = 1.1V$, 压摆率 = $1A/\mu s$

图 5-8. $I_{OUT} = 0A$ 至 $3A$ 时的负载瞬态



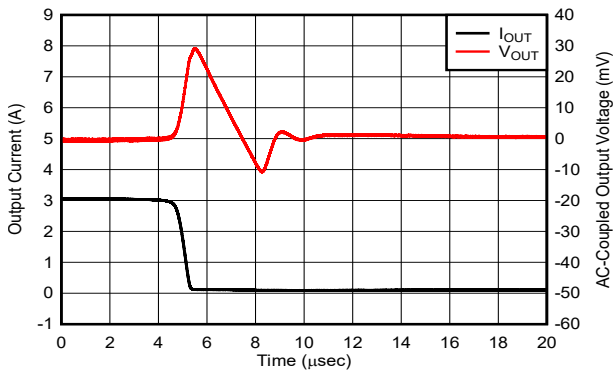
$V_{OUT} = 0.5V$, $C_{NR} = 1\mu F$, $V_{IN} = 1.1V$, 压摆率 = $1A/\mu s$

图 5-9. $I_{OUT} = 3A$ 至 $0A$ 时的负载瞬态



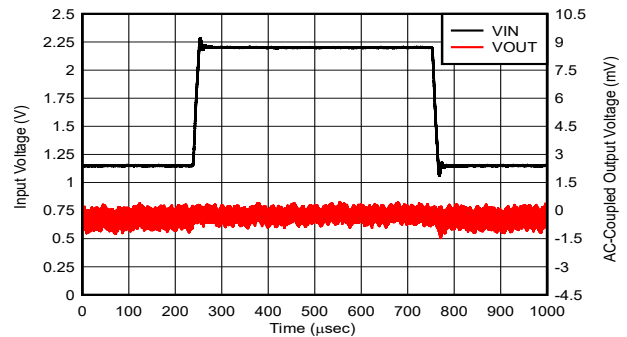
$V_{OUT} = 0.5V$, $C_{NR} = 1\mu F$, $V_{IN} = 1.1V$, 压摆率 = $1A/\mu s$

图 5-10. $I_{OUT} = 100mA$ 至 $3A$ 时的负载瞬态



$V_{OUT} = 0.5V$, $C_{NR} = 1\mu F$, $V_{IN} = 1.1V$, 压摆率 = $1A/\mu s$

图 5-11. $I_{OUT} = 3A$ 至 $100mA$ 时的负载瞬态



$V_{OUT} = 0.5V$, $C_{NR} = 1\mu F$, 压摆率 = $1V/\mu s$

图 5-12. $V_{IN} = 1.1V$ 至 $2.2V$ 时的 IN 线路瞬态

5.6 典型特性 (续)

$V_{IN} = 1.1V$, $V_{EN} = 1.8V$, $C_{IN} = 10\mu F$, $C_{NR} = 1\mu F$, $C_{OUT} = 10\mu F$, $C_{SS} = 10nF$, SNS 引脚短接至 OUT 引脚, PG 引脚通过 $100k\Omega$ 电阻上拉至 V_{IN} (除非另有说明); 典型值在 $T_J = 25^\circ C$ 条件下测得

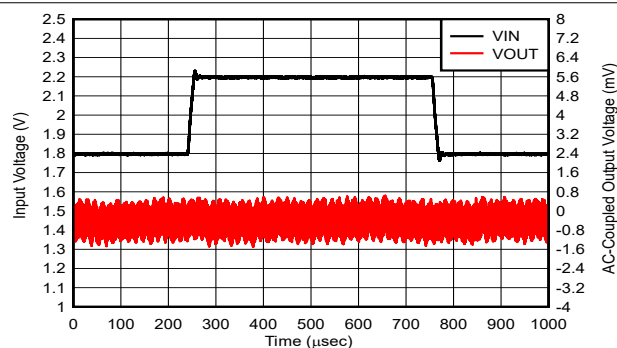


图 5-13. $V_{IN} = 1.8V$ 至 $2.2V$ 时的 IN 线路瞬态

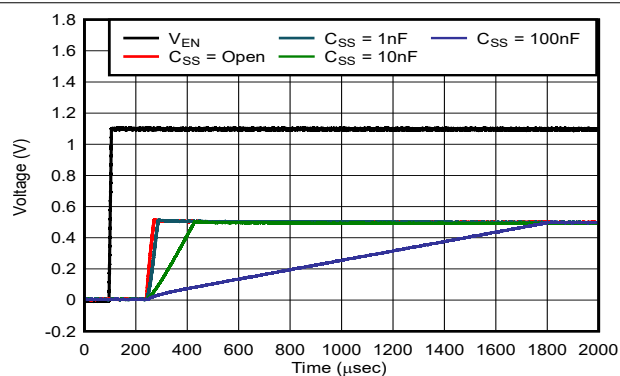


图 5-14. C_{SS} 的启动

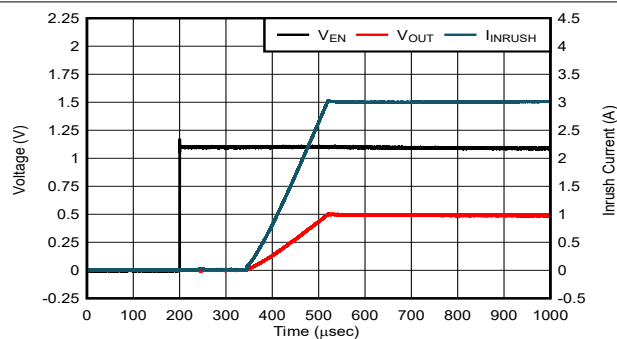


图 5-15. $V_{OUT} = 0.5V$ 时的浪涌电流

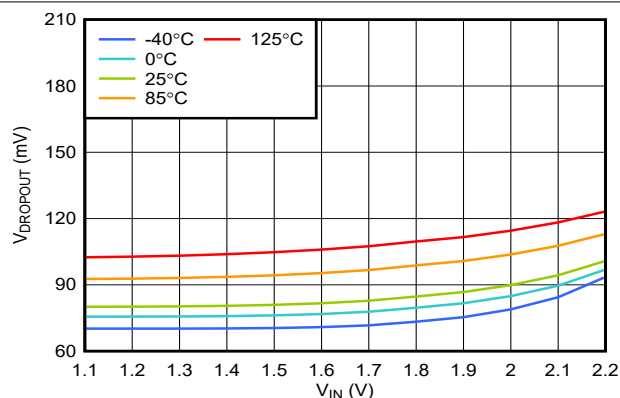


图 5-16. 压降与 V_{IN} 间的关系

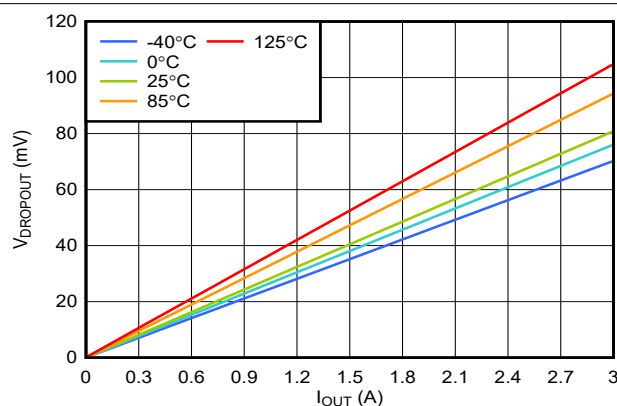


图 5-17. 压降与 I_{OUT} 间的关系

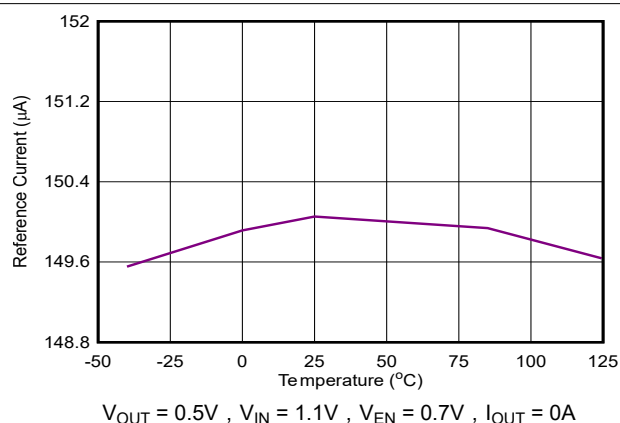


图 5-18. 基准电流与温度间的关系

5.6 典型特性 (续)

$V_{IN} = 1.1V$, $V_{EN} = 1.8V$, $C_{IN} = 10\mu F$, $C_{NR} = 1\mu F$, $C_{OUT} = 10\mu F$, $C_{SS} = 10nF$, SNS 引脚短接至 OUT 引脚, PG 引脚通过 $100k\Omega$ 电阻上拉至 V_{IN} (除非另有说明); 典型值在 $T_J = 25^\circ C$ 条件下测得

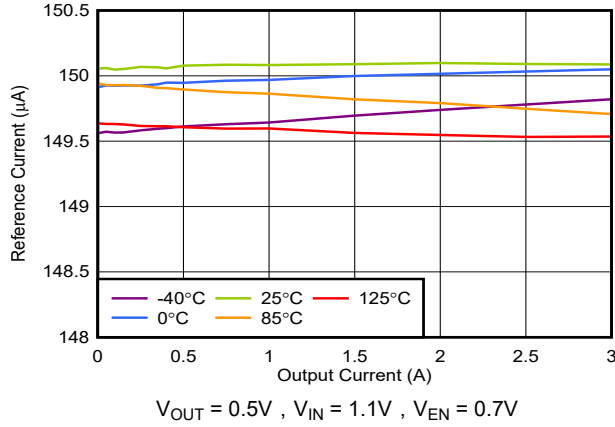


图 5-19. 基准电流精度与 I_{OUT} 间的关系

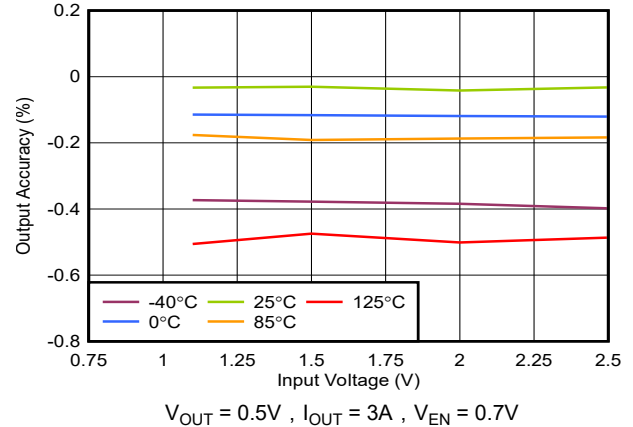


图 5-20. 输出电压精度与 V_{IN} 间的关系

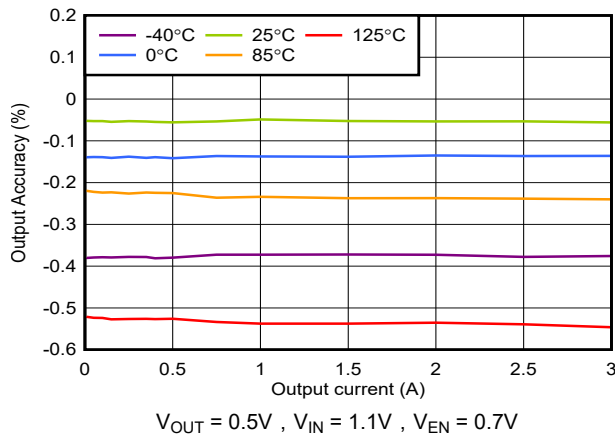


图 5-21. 输出电压精度与 I_{OUT} 间的关系

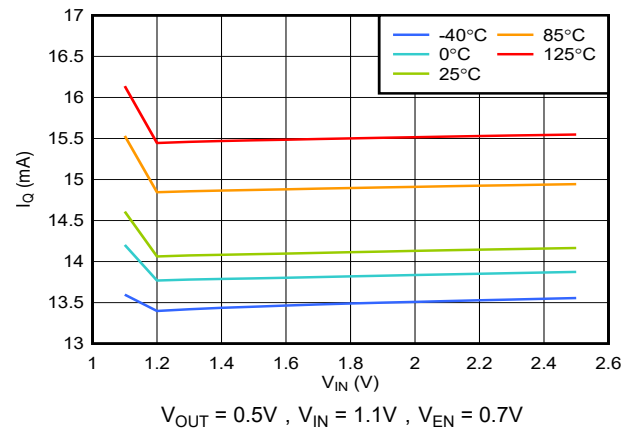


图 5-22. 静态电流与 V_{IN} 间的关系

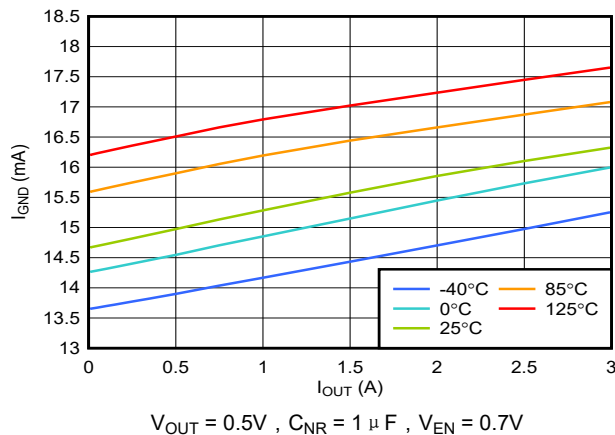


图 5-23. 静态电流与 I_{OUT} 间的关系

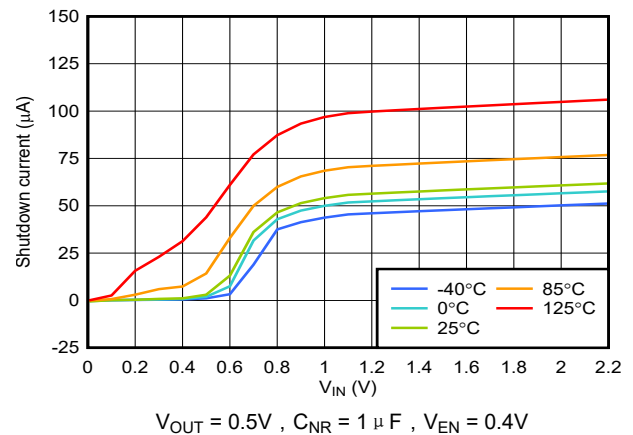


图 5-24. $V_{OUT} = 0.5V$ 时的关断电流与 V_{IN} 间的关系

6 详细说明

6.1 概述

TPS7N53 是一款低噪声 (在 100Hz 至 100kHz 带宽范围内为 $2.2 \mu V_{RMS}$)、超高 PSRR (在高达 1MHz 频率下为 $> 33dB$)、高精度 (1.5%)、超低压降 (LDO) 线性稳压器, 具有 1.1V 至 2V 的输入电压范围和 0.5V 至 1.5V 的输出电压范围。此器件使用创新电路来实现宽带宽和高环路增益, 即使运行余量非常低 $[V_{OpHr} = (V_{IN} - V_{OUT})]$, 也能实现超高 PSRR。TPS7N53 具有集成电荷泵, 易于使用, 可实现低压降。概括来说, 该器件有两个主要特性 (电流基准和单位增益 LDO 缓冲器) 和一些次要特性 (例如可调软启动浪涌控制、精密使能和 PG 引脚)。

电流基准由 REF 引脚控制。该引脚使用单个电阻器来设置输出电压。

SS 引脚可设置启动时间, 而 NR 可滤除由基准和外部设定电阻器产生的噪声。

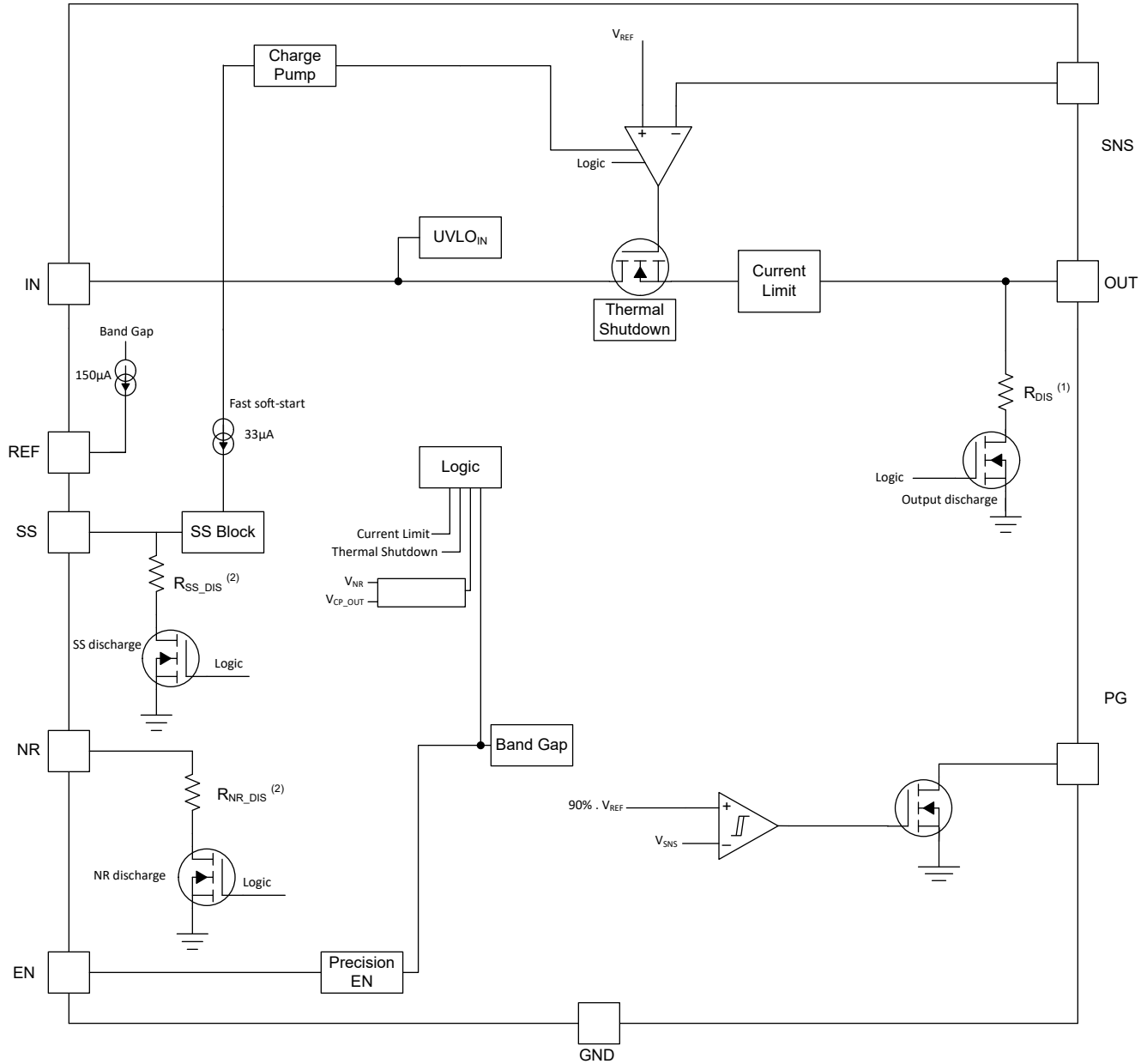
单位增益 LDO 缓冲器可控制输出电压。低噪声不随输出电压增加, 并会提供宽带 PSRR。因此, SNS 引脚仅用于负载遥感。

低噪声电流基准 (典型值为 $150 \mu A$) 与外部电阻器 (R_{REF}) 结合使用来设置输出电压。此过程允许将输出电压范围设置为 0.5V 至 1.5V。为了实现低噪声并允许软启动浪涌, 外部电容器 C_{NR} 和 C_{SS} (通常为 $1 \mu F$ 和 $10nF$) 放置在 NR 和 SS 引脚上。当启动完成并且 REF 和 NR 之间的开关闭合时, C_{NR} 电容器与 R_{REF} 电阻器并联以衰减带隙噪声。 R_{REF} 电阻器可设置输出电压。该单位增益 LDO 可在宽频率范围内提供超高 PSRR, 而不会影响负载和线路瞬态。

EN 引脚可设置精密使能特性; 该引脚上的电阻分压器选择启动器件的最佳输入电压。该器件有两个独立的欠压锁定 (UVLO) 电压: IN 的内部固定 UVLO 阈值和使用 EN 引脚的外部可调 UVLO 阈值。

该稳压器具有电流限制和过热保护功能, 额定工作温度范围为 $-40^{\circ}C$ 至 $+125^{\circ}C$, 采用 16 引脚 WQFN $3mm \times 3mm$ 高效散热封装。

6.2 功能方框图



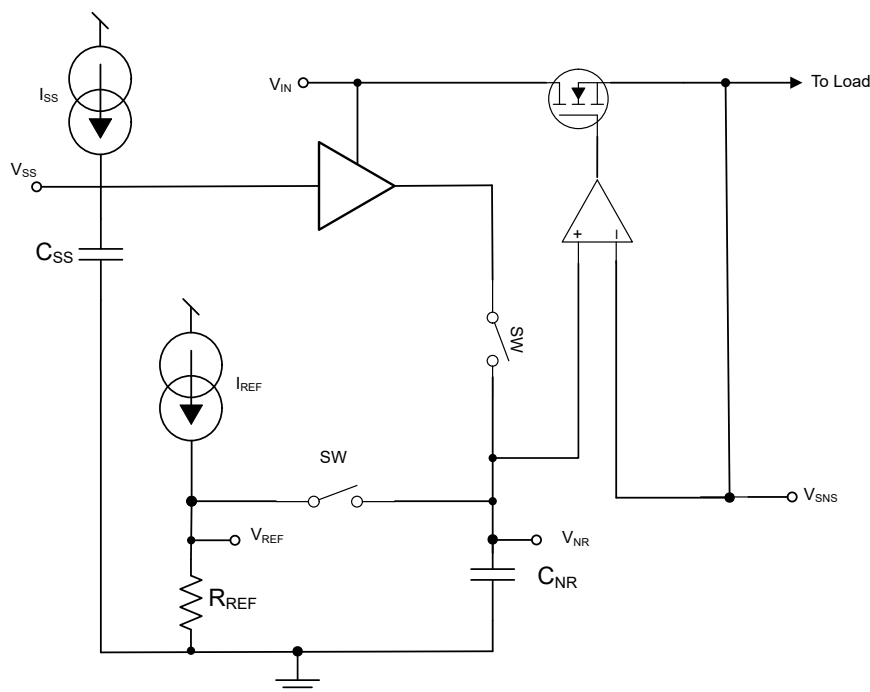
- A. 请参阅 节 5.5 表中的 R_{DIS} (输出引脚主动放电电阻) 值。
 B. 请参阅 节 5.5 表中的 R_{NR_DIS} (NR 引脚主动放电电阻) 值。
 C. 请参阅 节 5.5 表中的 R_{SS_DIS} (SS 引脚主动放电电阻) 值。

6.3 特性说明

6.3.1 输出电压设置和调节

图 6-1 显示了简化的调节电路，其中输入信号 (V_{REF}) 由内部电流源 (I_{REF}) 和外部电阻器 (R_{REF}) 产生。由于误差放大器始终采用单位增益配置，因此 LDO 输出电压由 V_{REF} 电压进行编程。 V_{REF} 基准电压由驱动 R_{REF} 电阻器的内部低噪声电流源生成，通过使用低通滤波器 ($C_{NR} \parallel R_{REF}$)，可以在误差放大器的输入端具有非常低的带宽。

单位增益配置是通过将 **SNS** 连接到 **OUT** 来实现的。应最大限度减小输出端的布线电感，并尽可能靠近输出端连接 **C_{OUT}**。



$$V_{OUT} = I_{REF} \times R_{REF}.$$

图 6-1. 简化的调节电路

该单位增益配置以及高精度 I_{REF} 基准电流使该器件能够实现出色的输出电压精度。低压降电压 (V_{DO}) 有助于降低散热需求并实现稳健的性能。此特性组合使得该器件成为向敏感型模拟低压 ($\leq 1.5V$) 器件供电的理想电压源。

6.3.2 低噪声、超高电源抑制比 (PSRR)

该器件架构具有高度准确的高精度、低噪声电流基准，后跟先进的互补金属氧化物半导体 (CMOS) 误差放大器 (在 $V_{OUT} \geq 0.5V$ 、 $10kHz$ 时噪声密度为 $6nV/\sqrt{Hz}$)。与上一代 LDO 不同，该器件的单位增益配置可在整个输出电压范围内提供低噪声。通过并联放置多个 TPS7N53 LDO，还可进一步降低噪声并增大输出电流。

6.3.3 可编程软启动 (SS 引脚)

该器件有一个可编程、单调、电流受控的软启动电路，此电路使用 C_{SS} 电容器来尽可能减小启动期间流入输出电容器和负载的浪涌电流。对于某些要求输出电压至少达到设定值 90% 才能快速启动系统的应用，此电路还可以缩短启动时间。软启动特性可用于消除上电初始化问题。受控的输出电压斜坡还可以降低启动期间的峰值浪涌电流，从而尽可能减少输入电源总线的启动瞬态。

可以使用 [方程式 1](#) 来估算 V_{OUT} 的斜升时间

$$t_{SS} = \left(\frac{V_{REF} \times C_{SS}}{I_{SS}} \right) \quad (1)$$

其中 $I_{SS} = 30 \mu A$ ， $V_{REF} = I_{REF} \times R_{REF}$ ，这里的 $I_{REF} = 150 \mu A$ 而 R_{REF} 是安装在 REF 引脚上用来设置输出电压的电阻器。

更多详细信息，请参阅 [软启动 \(SS 引脚\)](#) 和 [降噪 \(NR 引脚\)](#) 部分。

6.3.4 精密使能和 UVLO

根据电路实现方式，最多可以激活两个独立的欠压锁定 (UVLO) 电压电路。当输入电压达到最小阈值时，输入电源 (IN 引脚) 上的一个内部设定 UVLO 会自动禁用 LDO。也可使用精密 EN 功能 (EN 引脚) 作为用户可编程的 UVLO。

1. 内部输入电源电压 UVLO 电路可防止稳压器在输入电压不够高时开启，有关更多详细信息，请参阅 [电气特性](#) 表。
2. 精密使能电路允许通过来自另一电源的电阻分压器对多个电源进行简单时序控制。该使能电路可用于设置外部 UVLO 电压，以便在此电压下使用 EN 引脚上的电阻分压器来启用器件；有关更多详细信息，请参阅 [精密使能 \(外部 UVLO\)](#) 部分。

6.3.5 电源正常引脚 (PG 引脚)

PG 引脚的输出用于指示 LDO 是否已准备好供电。该引脚是使用开漏架构实现的。在启动阶段, PG 电压阈值在快速软启动正在进行时由 REF 电压设置, 而在快速软启动完成且 REF 和 NR 之间的开关闭合时由 NR 电压设置。

如 [功能方框图](#) 所示, PG 引脚的实现方法是将 SNS 引脚电压与内部基准电压进行比较, 因此被视为一种反映输出电压状态的电压指示器。

有关 PG 引脚实现方法, 请参阅 [电源正常状态指示功能](#) 部分。

6.3.6 有源放电

为了使内部节点快速放电, 该器件集成了三个内部下拉金属氧化物半导体场效应晶体管 (MOSFET)。当器件被禁用以主动对输出电容器放电时, 第一个下拉 MOSFET 将一个电阻器 (R_{DIS}) 从 OUT 连接到地。当器件被禁用并对 NR 电容器放电时, 第二个下拉 MOSFET 将一个电阻器 (R_{NR_DIS}) 从 NR 连接到地。当器件被禁用并对 SS 电容器放电时, 第三个下拉 MOSFET 将一个电阻器 (R_{SS_DIS}) 从 SS 连接到地。所有下拉 MOSFET 均由以下任一事件激活:

- 将 EN 引脚驱动至低于 $V_{EN(LOW)}$ 阈值
- IN 引脚电压降至欠压锁定 $V_{UVLO(IN)}$ 阈值以下

备注

低输入、低输出 (LILO) 运行 ($V_{IN} = V_{IN(min)}$) 期间的 V_{IN} 降压事件可能会导致 C_{NR} 放电不完全。为了正确执行系统关断过程, NR 和 OUT 引脚的时间常数都要考虑。

6.3.7 热关断保护 (T_{SD})

热关断保护电路可在导通晶体管结温 (T_J) 上升到 $T_{SD(shutdown)}$ (典型值) 时禁用 LDO。热关断迟滞可确认在温度降至 $T_{SD(shutdown)}$ (典型值) 时器件复位 (导通)。半导体裸片的热时间常数相当短, 因此当达到热关断时, 器件可以循环下电上电, 直到功率耗散降低。由于器件上的 $V_{IN} - V_{OUT}$ 压降较大, 或为大型输出电容器充电的浪涌电流较高, 启动期间的功率耗散可能较高。在某些情况下, 热关断保护功能会在启动完成之前禁用器件。为了实现可靠运行, 请将结温限制在 [电气特性](#) 表中列出的最大值。在超过这个最高温度的情况下运行会导致器件超出运行规格。虽然器件的内部保护电路旨在防止热过载情况, 但此电路并不用于替代适当的散热。使器件持续进入热关断状态或在超过建议的最高结温下运行会降低长期可靠性。

6.4 器件功能模式

表 6-1 提供了正常模式、压降模式和禁用模式之间的快速比较情况。

表 6-1. 器件功能模式比较

工作模式	参数			
	V_{IN}	EN	I_{OUT}	T_J
正常 ⁽¹⁾	$V_{IN} > V_{OUT(nom)} + V_{DO}$	$V_{EN} > V_{IH(EN)}$	$I_{OUT} < I_{CL}$	$T_J < T_{sd}$
压降 ⁽¹⁾	$V_{IN} < V_{OUT(nom)} + V_{DO}$	$V_{EN} > V_{IH(EN)}$	$I_{OUT} < I_{CL}$	$T_J < T_{sd}$
被禁用 ⁽²⁾	$V_{IN} < V_{UVLO}$	$V_{EN} < V_{IL(EN)}$	—	$T_J > T_{sd}$

(1) 必须满足表格所有条件。

(2) 当满足任何条件时，该器件被禁用。

6.4.1 正常运行

当满足下列条件时，器件的输出电压会稳定在标称值：

- 输入电压大于标称输出电压加上压降电压 ($V_{OUT(nom)} + V_{DO}$)
- 输出电流小于电流限制 ($I_{OUT} < I_{LIM}$)
- 器件结温低于热关断温度 ($T_J < T_{SD(shutdown)}$)
- EN 引脚上的电压先前已超过 $V_{IH(EN)}$ 阈值电压，但尚未降至低于使能下降阈值

6.4.2 禁用

通过强制 EN 引脚的电压低于 $V_{IH(EN)}$ 阈值，可以关断输出（请参阅 节 5.5 表）。当禁用时，导通晶体管关闭，内部电路关断，并且当 IN 引脚电压高于或等于二极管压降电压时，NR 引脚、SS 引脚和 OUT 引脚电压均通过内部放电电路主动对地放电。

6.4.3 以电流限制模式运行

如果输出电流大于或等于最小电流限制 ($I_{LIM(Min)}$)，则器件会以电流限制模式运行。电流限制是一种折返实施方案。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

7.1.1 精密使能 (外部 UVLO)

精密使能电路 (EN 引脚) 用于开启和关闭器件。该电路可用于设置外部欠压锁定 (UVLO) 电压，如图 7-1 所示，以便使用 IN、EN 和 GND 之间的电阻分压器来开启和关闭器件。

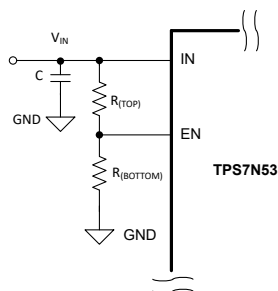


图 7-1. 使用精密 EN 作为外部 UVLO

这种外部 UVLO 解决方案用于防止在输入电源电压不够高时开启器件，并可将器件置于压降模式。此解决方案还允许通过来自另一电源的电阻分压器对多个电源进行简单时序控制。使用电阻分压器启用或禁用器件的另一个好处是 EN 引脚始终不会悬空，因为该引脚没有内部下拉电阻器。但是，为了符合该引脚的绝对最大额定值，EN 引脚和接地端之间可能需要一个齐纳二极管。

可以使用方程式 2 和方程式 3 来确定正确的电阻值。

$$V_{ON} = V_{OFF} \times [(V_{IH(EN)} + V_{HYS(EN)}) / V_{EN}] \quad (2)$$

$$R_{(TOP)} = R_{(BOTTOM)} \times (V_{OFF} / V_{IH(EN)} - 1) \quad (3)$$

其中：

- V_{OFF} 是关闭稳压器的输入电压
- V_{ON} 是开启稳压器的输入电压

备注

对于 EN 引脚输入电流 I_{EN} ，影响将被忽略。

7.1.2 输入和输出电容器要求 (C_{IN} 和 C_{OUT})

TPS7N53 的设计和特点是需要在输入端和输出端使用 10 μ F 或更大的陶瓷电容器。在输入端使用至少 10 μ F 的电容器是为了尽可能减小输入阻抗。为了最大限度减轻布线寄生效应，请将输入和输出电容器尽可能靠近相应的输入和输出引脚放置。如果从输入电源到 TPS7N53 的布线电感较高，则快速电流瞬态可能会导致 V_{IN} 在绝对最大额定电压以上振铃并损坏器件。为了缓解这种情况，可以添加额外的输入电容器来抑制振铃，从而将所有电压尖峰保持在器件的绝对最大额定值以下。

备注

由于带宽较宽，LDO 误差放大器的反应速度可能快于输出电容器。在这种情况下，负载行为直接出现在 LDO 电源上，可能会拖累电源。为避免此类行为，应最大限度减小输出端存在的 ESR 和 ESL；请参阅 [建议运行条件](#) 表。

7.1.3 建议的电容器类型

该器件设计为在输入端、输出端和降噪引脚上使用低等效串联电阻 (ESR) 和低等效串联电感 (ESL) 陶瓷电容器实现稳定。多层陶瓷电容器已成为这些类型应用的业界标准并推荐使用，但必须结合良好的判断力使用。采用 X7R、X5R 和 COG 额定电介质材料的陶瓷电容器可在整个温度范围内提供相对良好的电容稳定性。由于电容变化较大，因此不建议使用 Y5V 额定电容器。

无论选择哪种陶瓷电容器类型，陶瓷电容都会随工作电压和温度的变化而变化。请务必考虑降额。此处推荐的输入和输出电容器考虑了约 30% 的电容降额，但在高温下，降额可能大于 50%，必须考虑到这一点。

该器件需要输入电容器、输出电容器和降噪电容器才能使 LDO 正常运行。请按照 [建议运行条件](#) 表中指定的规格，使用标称或大于标称值的输入和输出电容器。输入和输出电容器应尽可能靠近相应引脚放置，并使电容器 GND 连接尽可能靠近器件 GND 引脚，以便缩短瞬态电流的返回路径。使用较大的输入电容器或一组具有不同值的电容器始终是良好的设计做法，这样可以抵消输入布线电感，改善瞬态响应，并减少输入纹波和噪声。同样，输出端的多个电容器可降低电荷泵纹波并优化 PSRR；请参阅 [优化噪声和 PSRR](#) 部分。

应使用标称软启动 C_{SS} 电容器，因为使用更大的 C_{SS} 电容器会延长启动时间。

7.1.4 软启动 (SS 引脚) 和降噪 (NR 引脚)

TPS7N53 有一个 SS 引脚和一个 NR 引脚，可独立控制软启动时间并降低由内部带隙基准和外部电阻 R_{REF} 产生的噪声。

该器件具有一个可编程、单调、电压受控的软启动电路，旨在与外部电容器 (C_{SS}) 搭配使用。除了软启动特性外， C_{NR} 电容器还可降低 LDO 的输出电压噪声。软启动特性可用于消除上电初始化问题。受控的输出电压斜坡还可以降低启动期间的峰值浪涌电流，从而尽可能减少输入电源总线的启动瞬态。

为了实现单调启动，器件输出电压会跟踪 V_{NR} 基准电压，直到该基准达到设定值（设定的输出电压）。 V_{NR} 基准电压由 R_{REF} 电阻器设置，在启动期间，该器件使用快速充电电流 (I_{SS})（如 [图 7-2](#) 所示）为 C_{SS} 电容器充电。

备注

NR 和 REF 引脚上的任何泄漏都会直接影响基准电压的精度。

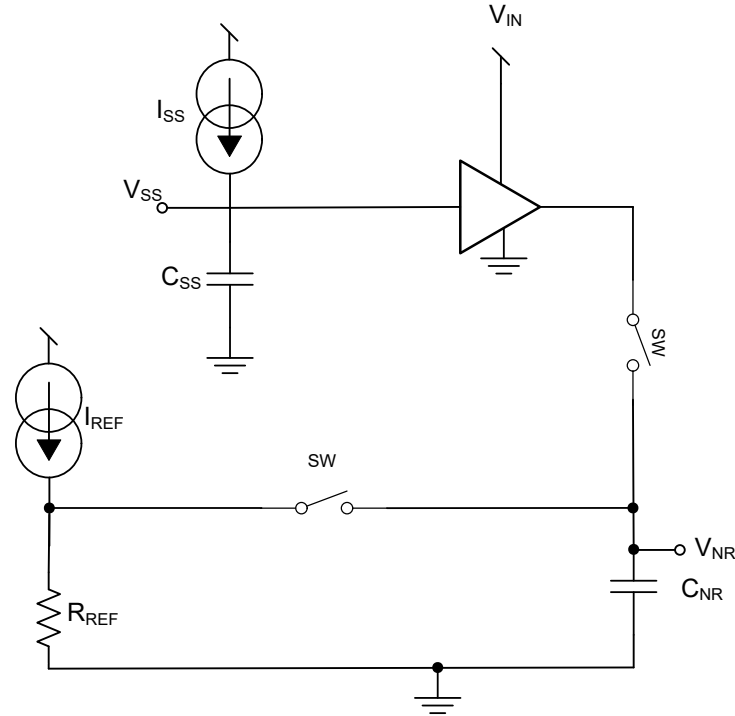


图 7-2. 简化的软启动电路

30 μ A (典型值) 的 I_{SS} 电流可快速为 C_{SS} 充电, 直到电压达到设定输出电压的大约 90%, 然后 I_{SS} 电流关闭, NR 和 SS 之间的开关以及 NR 和 REF 之间的开关都将闭合。

备注

当触发任何以 GND 为基准的 UVLO, 或出现任何故障 (过热、POR、IREF 不良或 OTP 错误) 且 NR、SS 引脚电压高于 50mV 时, NR 和 SS 上的放电下拉电阻器 (请参阅 [功能方框图](#)) 会启用。

软启动斜坡时间取决于快速启动 (I_{SS}) 充电电流、基准电流 (I_{REF})、 C_{SS} 电容值和目标输出电压 ($V_{OUT(target)}$)。可以使用 [方程式 4](#) 计算软启动斜坡时间。

$$\text{Soft-start time (t}_{ss}\text{)} = (V_{OUT(target)} \times C_{SS}) / (I_{SS}) \quad (4)$$

[节 5.5](#) 中提供了 I_{SS} 电流, 值为 30 μ A (典型值)。 I_{REF} 电流值为 150 μ A (典型值)。启动时间的剩余 10% 由 $R_{REF} \times C_{NR}$ 时间常数决定。

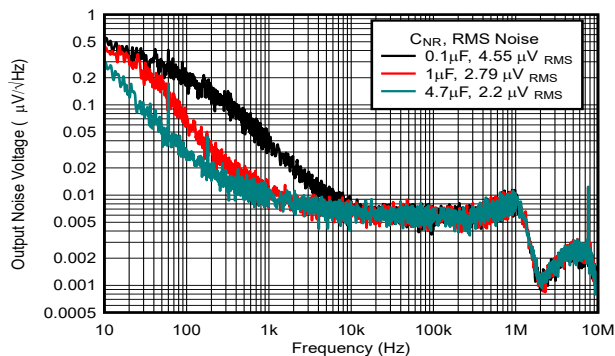
通过增大 C_{NR} 电容器, 可以显著降低输出电压噪声。 C_{NR} 电容器和 R_{REF} 电阻器构成一个低通滤波器 (LPF), 用于滤除 V_{REF} 电压基准的噪声, 从而降低器件的本底噪声。 LPF 是单极滤波器, [方程式 5](#) 可计算 LPF 截止频率。增大 C_{NR} 电容器可以显著降低输出电压噪声。对于低噪声应用, 请使用 1 μ F 或更大的 C_{NR} 以获得出色的噪声表现。

$$\text{Cutoff Frequency (f}_{cutoff}\text{)} = 1 / (2 \times \pi \times R_{REF} \times C_{NR}) \quad (5)$$

备注

如果使用小 C_{NR} 和大 C_{OUT} , 由于 V_{OUT} 不再跟踪软启动斜坡, 因此可能会在启动期间进入电流限制。

[图 7-3](#) 显示了 C_{NR} 电容器对 LDO 输出电压噪声的影响。

图 7-3. 输出电压噪声密度与 C_{NR} 间的关系

7.1.5 电荷泵噪声

器件内部电荷泵具有大约 15MHz 的开关频率。

在大多数应用中，通过正确选择具有接近电荷泵频率低阻抗的 C_{OUT} ，可以滤除输出电压噪声密度曲线的高频分量。多个并联的电容器还有助于滤除（通常在 10nF 至 100nF 范围内）电荷泵的谐波。此外，在 LDO 输出和负载输入电容器之间使用铁氧体磁珠将形成 π 型滤波器，从而进一步减少高频噪声产生。请注意，选择铁氧体磁珠时必须特别注意。电荷泵噪声中展示了电荷泵产生的噪声。

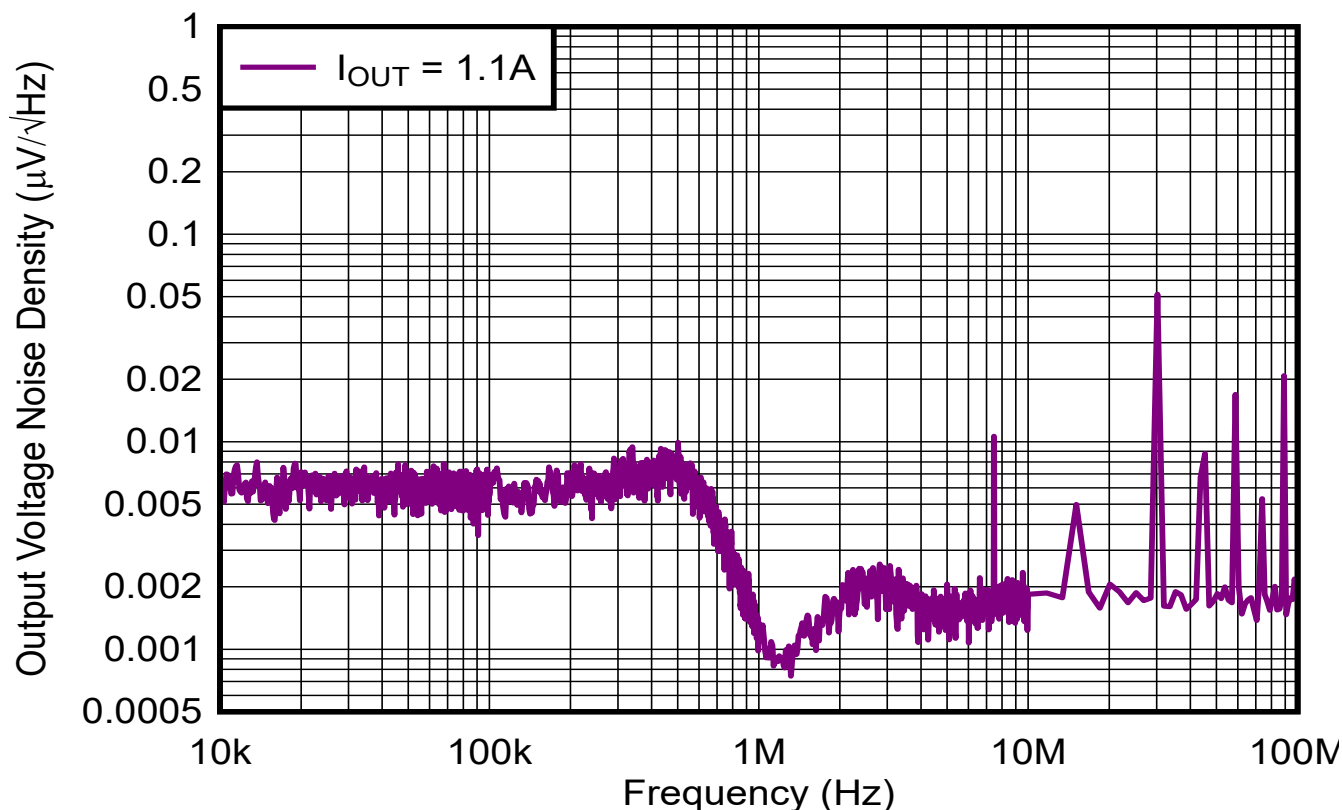


图 7-4. 电荷泵噪声

7.1.6 优化噪声和 PSRR

噪声通常可以定义为与所需信号（例如稳压 LDO 输出）结合的不良信号，导致电源质量降低。在音频中很容易注意到噪声，如嘶嘶声或爆裂声。噪声可分为外部噪声和固有噪声两个基本类别。由外部电路或自然现象产生的噪

声，例如 50Hz 至 60Hz 的电源线噪声（尖峰）以及谐波，是外部噪声的典型代表。固有噪声由器件电路内部的元件（如电阻器和晶体管）产生。对于该器件，固有噪声的两个主要来源是误差放大器和内部基准电压（ V_{REF} ）。有时与外部噪声同时出现的另一个术语是 **PSRR**，它指的是电路或器件抑制或滤除输入电源噪声的能力，以输出电压噪声纹波与输入电压噪声纹波之比来表示。

通过仔细选择以下参数来优化器件固有噪声和 **PSRR**：

- C_{NR} ，适用于低于器件带宽的低频范围
- C_{OUT} ，适用于接近或高于器件带宽的高频范围
- 运行余量 $V_{IN} - V_{OUT}$ (V_{OPHR})，主要适用于低于器件带宽的低频范围，但也适用于较高频率但影响更小

通过使用较大的 C_{NR} 电容器滤除从输入端耦合到器件 V_{REF} 基准的噪声，可以显著提高器件的噪声性能。这种耦合在低于器件带宽的低频范围内尤其明显。可以设计由 C_{NR} 和 R_{REF} 组成的低通滤波器来滤除源自输入电源的低频噪声。大型 $C_{NR/SS}$ 电容器的一个缺点是启动时间更长。该器件单位增益配置消除了其他 LDO 由于反馈网络而出现的噪声性能下降。此外，增大器件负载电流对器件噪声性能几乎没有影响。

通过使用较大的 C_{OUT} 电容器，可以在高于器件带宽的频率范围内进一步改善器件噪声。但是，较大的 C_{OUT} 会增加浪涌电流，并减慢器件的瞬态响应。

增加 V_{IN} 和 V_{OUT} 之间的运行余量对改善噪声性能几乎没有影响。不过，对于低于器件带宽的频率范围，这种增加确实可以显著改善 **PSRR**。较高的余量也可以提高器件的瞬态性能。尽管 C_{OUT} 在低频下对改善 **PSRR** 几乎没有影响，但 C_{OUT} 可以针对超出器件带宽的更高频率改进 **PSRR**。电容器的组合（如 $10\mu F \parallel 22\mu F$ ）可以降低 **ESR** 和 **ESL**，从而提供有效的组合。图 5-3 中说明了这一行为。

表 7-1. $0.5V_{OUT}$ 时的输出噪声与 C_{NR} 和 C_{OUT} 间的关系

V_n (μV_{RMS})，10Hz 至 100kHz 带宽	C_{NR} (μF)	C_{OUT} (μF)
3.03	1	22
2.2	4.7	10

7.1.7 可调节运行

如图 7-5 所示，可以使用单个外部电阻器 (R_{REF}) 来设置器件的输出电压。

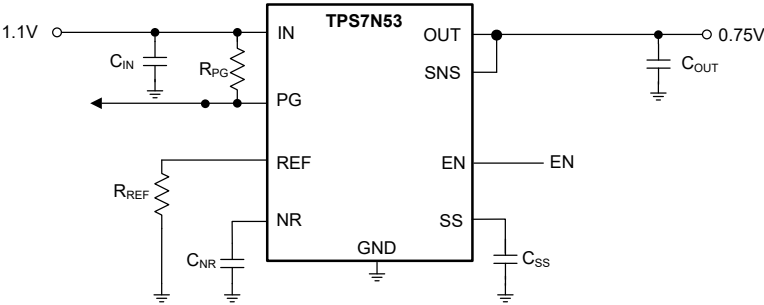


图 7-5. 典型电路

可以使用 [方程式 6](#) 来计算理想输出电压所需的 R_{REF} 值。

$$V_{OUT} = I_{REF(NOM)} \times R_{REF} \quad (6)$$

[表 7-2](#) 显示了建议的 R_{REF} 电阻值，使用具有这些阻值的标准 1% 容差电阻器可以实现多个常见电源轨。

表 7-2. 建议的 R_{REF} 值

目标输出电压 (V)	R_{REF} (k Ω) ⁽¹⁾	计算出的输出电压 (V)
0.5	3.3	0.495
0.6	4	0.600
0.7	4.7	0.705
0.8	5.36	0.804
0.9	6	0.900
1.0	6.68	1.002
1.2	8.06	1.209
1.5	10	1.500

(1) 1% 电阻器。

7.1.8 负载瞬态响应

负载阶跃瞬态响应是 LDO 输出电压对负载电流的响应，从而维持输出电压调节。负载瞬态响应期间有两个关键的转换：从轻负载向重负载的转换以及从重负载向轻负载的转换。本节将详细分解图 7-6 所示的区域。区域 A、E 和 H 是输出电压处于稳态调节的区域。

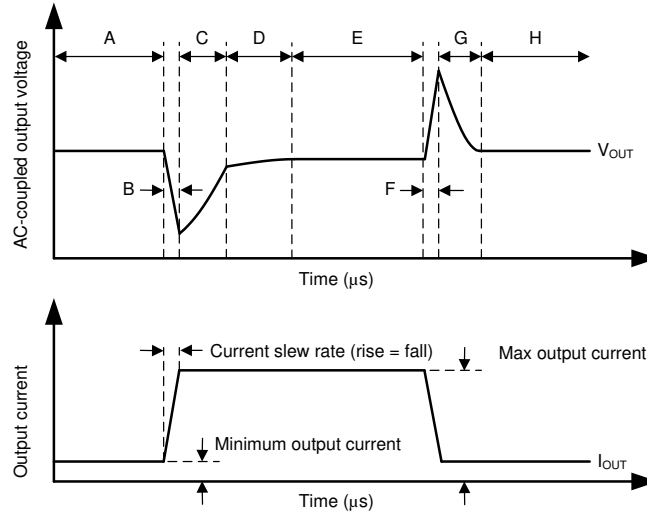


图 7-6. 负载瞬态波形

在从轻负载转换到重负载期间：

- 初始电压骤降是输出电容器电荷耗尽和输出电容器寄生阻抗所致 (区域 B)
- 从骤降中恢复是由于 LDO 增加了拉电流，并实现输出电压调节 (区域 C)

在从重负载转换到轻负载期间：

- LDO 提供大电流导致初始电压上升，并导致输出电容器电荷增加 (区域 F)
- 从上升中恢复是由于 LDO 降低了拉电流，同时负载使输出电容放电 (区域 G)

由于该器件是大电流器件，因此电流电平之间的转换会改变内部功率耗散 (区域 D)。在这些转换期间，功率耗散的变化会改变裸片温度，并导致略有不同的电压电平。这种与温度相关的输出电压电平会显示在各种负载瞬态响应中。

较大的输出电容可降低负载瞬态期间的峰值，但会减慢器件的响应速度。更大的直流负载也会降低峰值，因为转换振幅降低，并且为输出电容器提供了更高的电流放电路径。

备注

具有高带宽的 TPS7N53 的反应速度比输出电容器快。确认 LDO 输入端有足够的电容。

7.1.9 电源正常状态指示功能

如 [功能方框图](#) 中所述，PG 引脚是由施密特触发器驱动的开漏 MOSFET。施密特触发器将 SNS 引脚电压与等于基准电压 90% 的预选电压进行比较。

如 [节 5.3](#) 表中所述，为获得出色性能，上拉电阻必须介于 10kΩ 和 100kΩ 之间。如不需要 PG 功能，PG 引脚既可以保持悬空状态，也可以连接到 GND。

7.1.10 通过并联实现更高输出电流和更低噪声

通过并联两个或更多个 LDO，可以实现更高的输出电流和更低的噪声。为优化性能并最大限度减少输出电流不平衡，必须仔细规划实施方案。

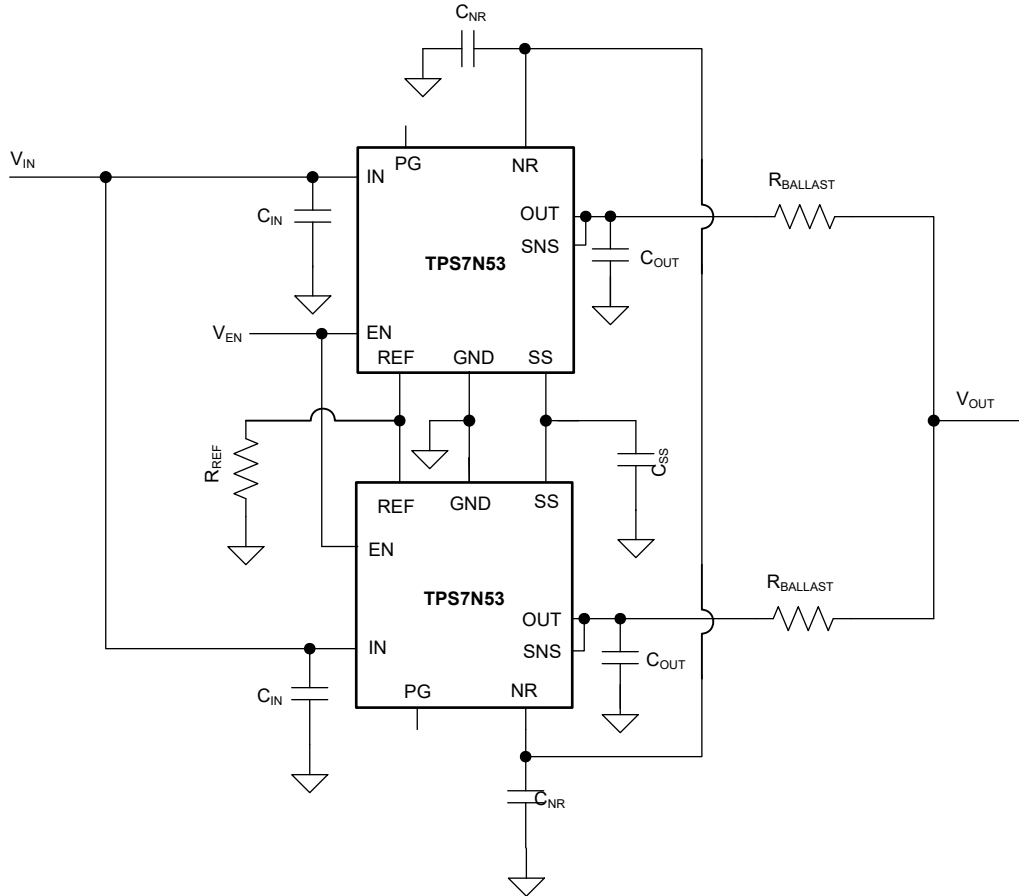


图 7-7. 并联多个 TPS7N53 器件

有关并联 LDO 的更多信息，请参阅以下文档：

- [可扩展、高电流、低噪声并行 LDO 参考设计设计指南](#)
- [使用镇流电阻器的并联 LDO 架构设计白皮书](#)
- [使用镇流电阻器的并联 LDO 的综合分析和通用公式白皮书](#)

7.1.11 功率耗散 (P_D)

电路可靠性需要适当考虑器件功率耗散、印刷电路板 (PCB) 上的电路位置以及正确的热平面尺寸。稳压器周围的 PCB 区域必须尽量消除其他会导致热应力增加的发热器件。

对于一阶近似，稳压器中的功率耗散取决于输入到输出电压差和负载条件。[方程式 7](#) 可计算 P_D ：

$$P_D = (V_{OUT} - V_{IN}) \times I_{OUT} \quad (7)$$

备注

通过适当选择系统电压轨，可更大限度地降低功率耗散，从而实现更高的效率。通过适当的选择，可以获得最小的输入到输出电压差。器件的低压降有助于在宽输出电压范围内实现出色效率。

封装的主要热传导路径是通过连接到 PCB 的散热焊盘。将散热焊盘焊接到器件下方的铜焊盘区域。此焊盘区域包含一组镀通孔，可将热量传导到任何内部平面区域或底部覆铜平面。

通过器件的功率耗散决定了器件的结温 (T_J)。根据[方程式 8](#)，功率耗散和结温通常与 PCB 和器件封装组合的结至环境热阻 ($R_{\theta JA}$) 和环境空气温度 (T_A) 有关。该公式重新排列后可得到输出电流 (如[方程式 9](#) 所示)。

$$T_J = T_A = (R_{\theta JA} \times P_D) \quad (8)$$

$$I_{OUT} = (T_J - T_A) / [R_{\theta JA} \times (V_{IN} - V_{OUT})] \quad (9)$$

遗憾的是，此热阻 ($R_{\theta JA}$) 在很大程度上取决于特定 PCB 设计中内置的散热能力，因此会因铜总面积、铜重量和平面位置而异。[热性能信息](#) 表中记录的 $R_{\theta JA}$ 由 JEDEC 标准 PCB 和铜扩散面积决定，仅用作封装热性能的相对测量。对于精心设计的热布局， $R_{\theta JA}$ 实际上是 RTE 封装结至外壳 (底部) 热阻 ($R_{\theta JCbot}$) 与 PCB 铜产生的热阻的总和。

7.1.12 估算结温

JEDEC 标准现在建议使用 ψ (Ψ) 热指标来估算 LDO 在典型 PCB 板应用电路中的结温。严格来说，此类指标不是热阻参数，但提供了一种估算结温的相对实用方法。已确定这些 ψ 指标与覆铜面积明显无关。关键热指标 (Ψ_{JT} 和 Ψ_{JB}) 的使用符合[方程式 10](#) 并在[节 5.5](#) 表中给出。

$$\begin{aligned} \Psi_{JT}: T_J &= T_T + \Psi_{JT} \times P_D \\ \Psi_{JB}: T_J &= T_B + \Psi_{JB} \times P_D \end{aligned} \quad (10)$$

其中：

- P_D 是耗散功率，如[方程式 7](#) 中所述
- T_T 器件封装顶部中间位置的温度
- T_B 是在距器件封装 1mm 且位于封装边缘中心位置测得的 PCB 表面温度

7.2 典型应用

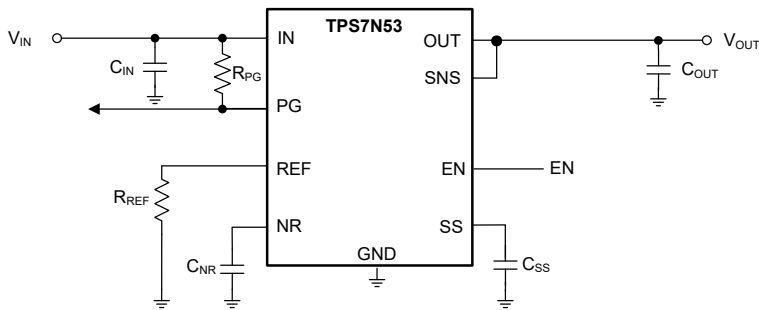


图 7-8. 典型应用原理图

7.2.1 设计要求

下表列出了此设计示例所需的应用参数。

表 7-3. 设计参数

参数	设计要求
输入电压	1.1V, $\pm 2\%$, 由开关频率为 1MHz 的直流/直流转换器提供
输出电压	0.5V, $\pm 2\%$
输出电流	3A (最大值)、1.1A (最小值)
噪声	小于 $5 \mu V_{RMS}$
PSRR (10kHz 时)	最大负载电流时为 60dB
PSRR (1MHz 时)	最大负载电流时 > 30dB

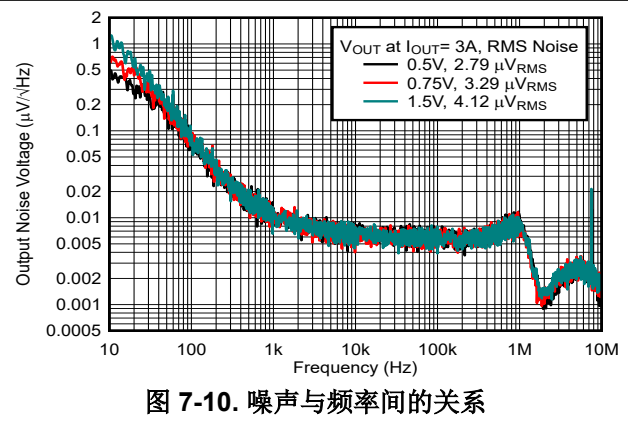
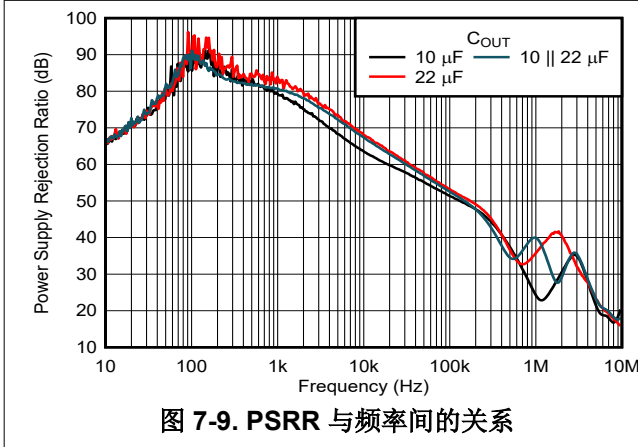
7.2.2 详细设计过程

在此设计示例中，器件由开关频率为 1MHz 的直流/直流转换器供电。负载需要小于 $5 \mu V_{RMS}$ 的 0.5V 纯净电源轨。此设计使用 $10 \mu F$ 输入电容器、 $22 \mu F$ 输出电容器、 $1 \mu F$ NR 电容器和 $10nF$ SS 电容器在快速启动时间和出色噪声控制以及 PSRR 性能和负载瞬态之间实现良好平衡。

输出电压通过 $3.3k\Omega$ 薄膜电阻值进行设置，而该阻值则是根据[输出电压设置和调节](#)部分中的说明进行计算。为提供电源正常信号，可以使用 $10k\Omega$ 电阻将 PG 上拉至 V_{IN} 引脚。使能电压由外部 I/O 提供。[图 7-10](#) 表明器件满足所有设计噪声要求。[图 7-9](#) 展示了足够的 PSRR 性能。

[图 7-8](#) 展示了这些元件的实施方式。

7.2.3 应用曲线



7.3 电源相关建议

该器件设计为在 1.1V 至 2.2V 的输入电源电压范围内运行。确保该输入电压范围为器件提供了足够的运行余量来实现稳定输出。该输入电源必须经过良好调节并具有低阻抗。如果输入电源存在噪声，请使用具有低 ESR 的额外输入电容器并增加运行余量，以实现所需的输出噪声、PSRR 和负载瞬态性能。IN 和 EN 之间没有时序要求。

7.4 布局

7.4.1 布局指南

为了获得理想的总体性能，请将所有电路元件放置在电路板的同一侧，并尽可能靠近各自的 LDO 引脚连接。将输入和输出电容器的接地回路连接以及 LDO 接地引脚的接地回路连接放置得尽可能彼此靠近，并通过较宽的元件侧铜表面进行连接。为避免系统性能出现负面影响，请勿对输入和输出电容器使用过孔和长布线。如图 7-11 所示的接地和布局方案可最大限度地减轻电感寄生效应，从而减少负载电流瞬变，尽可能降低噪声并提高电路稳定性。

由于宽带宽和高输出电流能力，输出端存在的电感会对负载瞬态响应产生负面影响。为了获得出色性能，应尽可能减小输出端和负载之间的布线电感。一个低 ESL 电容器与低布线电感相结合，可以限制输出端的总电感并优化高频 PSRR。

为了提高热性能和总体性能，请使用嵌入在 PCB 中或置于 PCB 底面与元件相对位置的接地基准平面。该参考平面用于验证输出电压的精度、屏蔽噪声，当连接到散热焊盘时，其作用类似于散热平面，可扩散（或吸收）LDO 器件的热量。在大多数应用中，此接地平面是满足散热要求的必要条件。在散热焊盘下方使用尽可能多的过孔，以帮助将热量从 LDO 传播（或吸收）到下面的 GND 平面。

7.4.2 布局示例

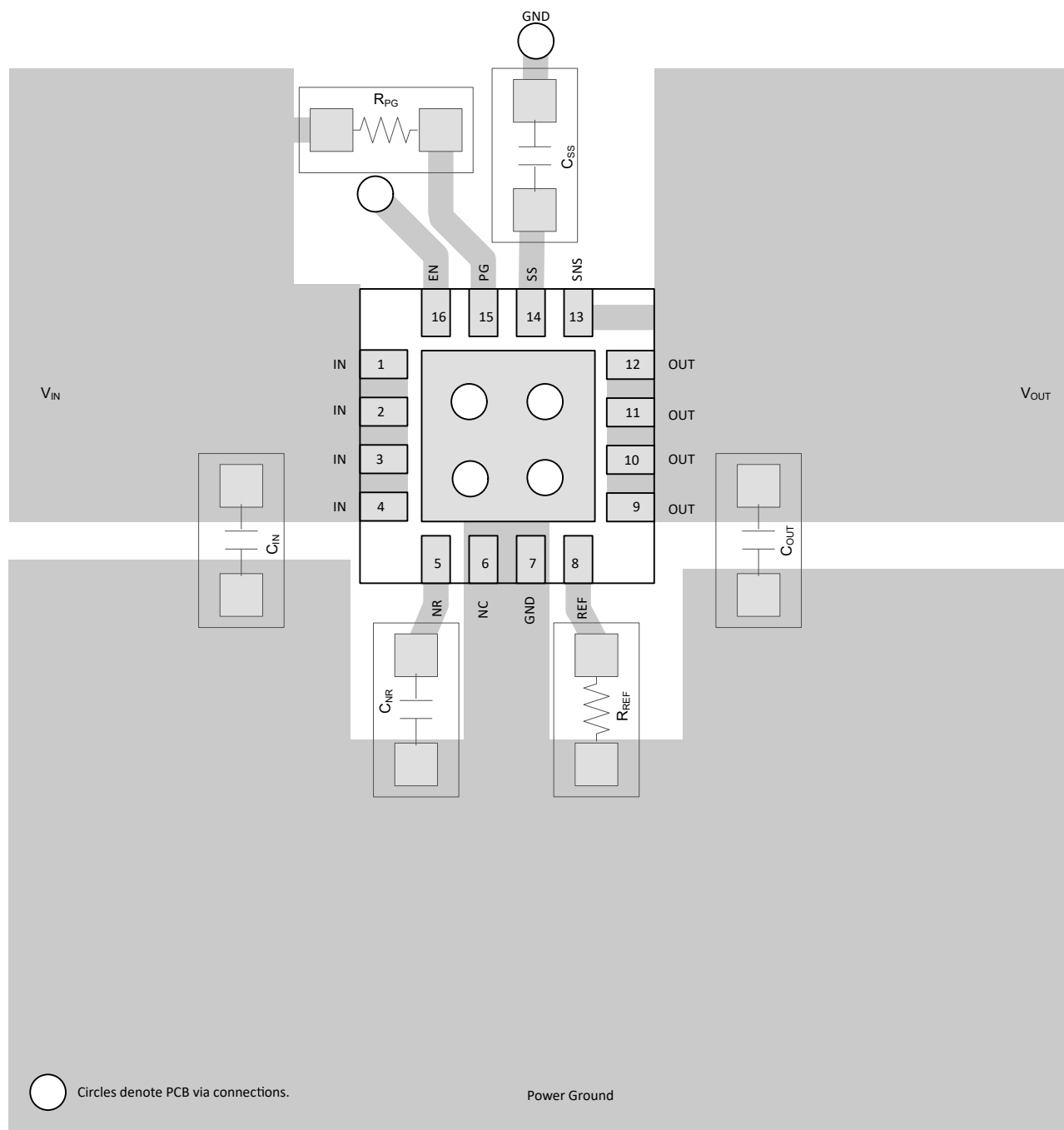


图 7-11. 建议布局

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，[高电流、低噪声并联 LDO 参考设计设计指南](#)

8.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

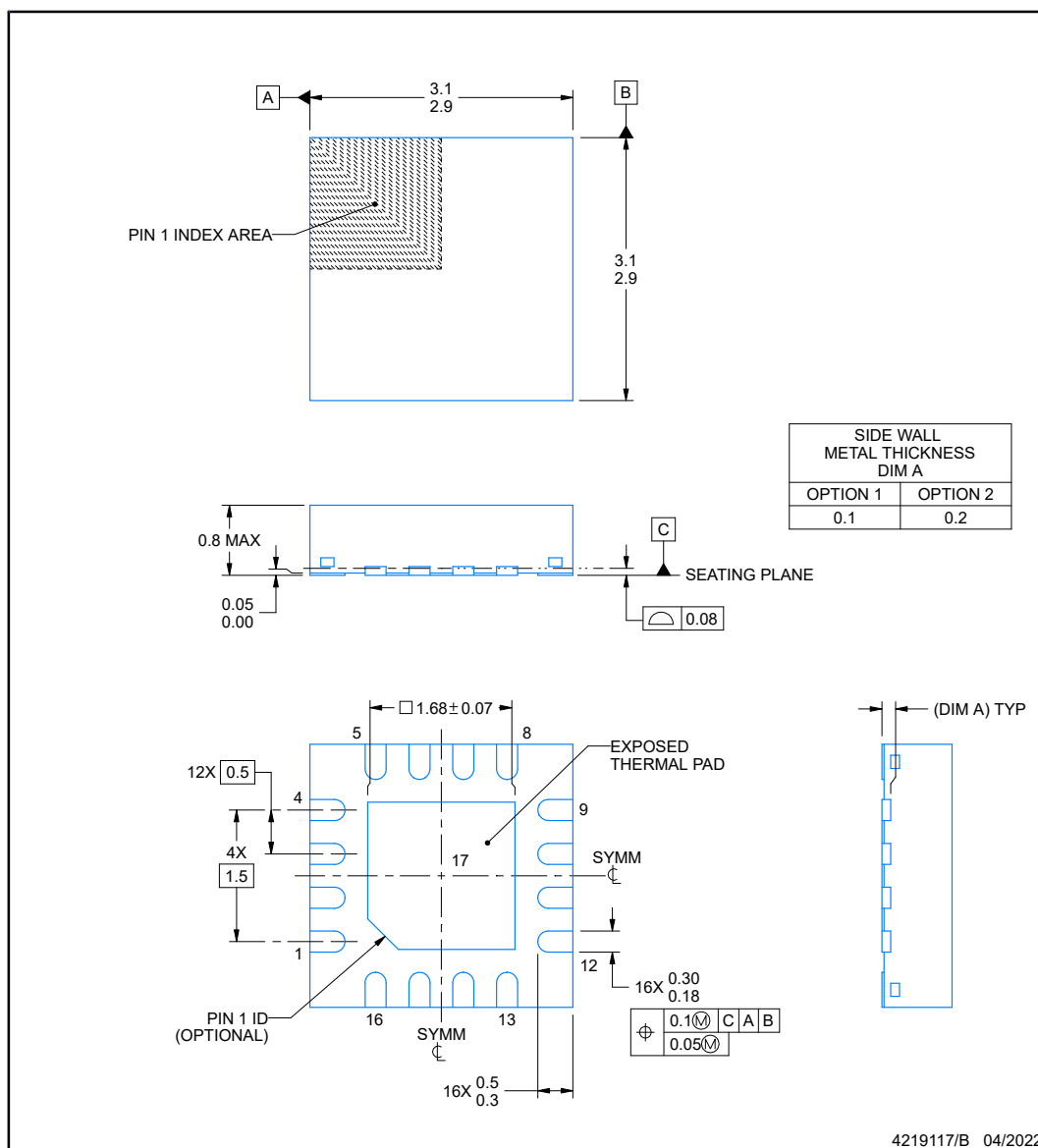
Changes from Revision * (October 2024) to Revision A (December 2024)	Page
• 添加了特性.....	1
• 将文档状态从“预告信息”更新为“初始发行版”。.....	1

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

**RTE0016C****PACKAGE OUTLINE****WQFN - 0.8 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD

**NOTES:**

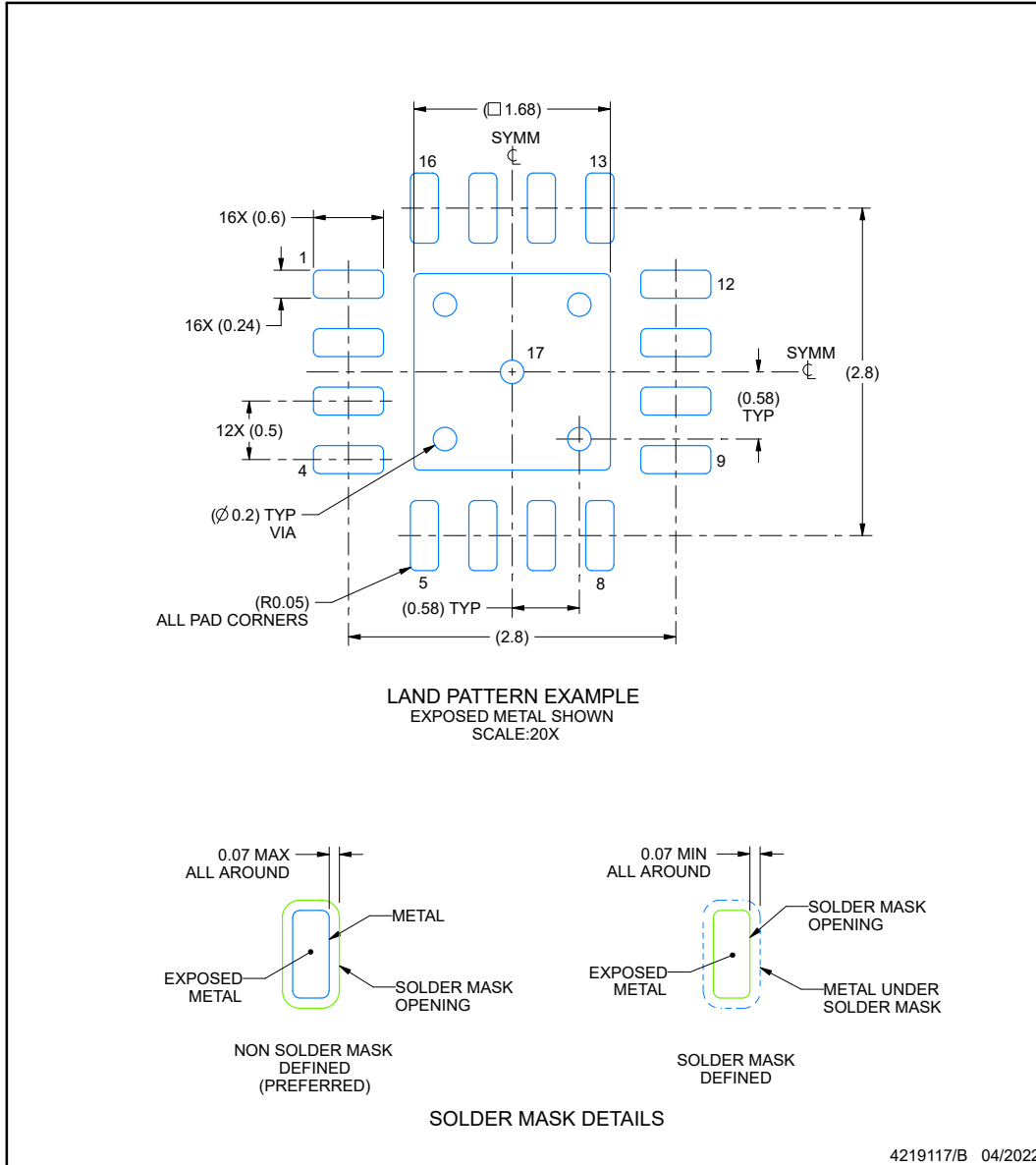
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RTE0016C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

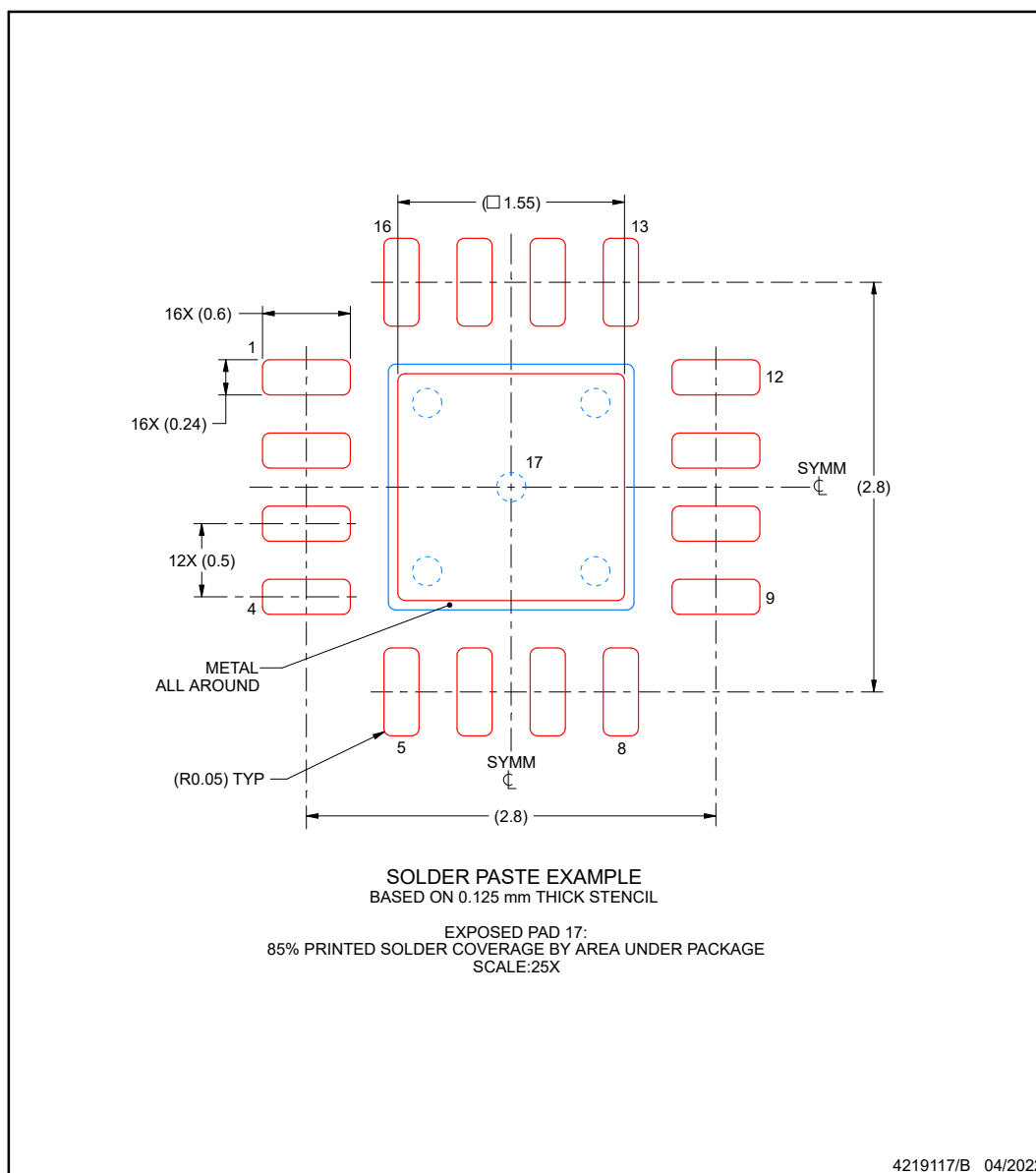


NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slue271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN**RTE0016C****WQFN - 0.8 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

10.1 封装选项附录

封装信息

可订购器件	状态 ⁽¹⁾	封装类型	封装图	引脚	包装数量	环保计划 ⁽²⁾	铅/焊球镀层 ⁽⁶⁾	MSL 峰值温度 ⁽³⁾	工作温度 (°C)	器件标识 ^{(4) (5)}
PTPS7N5301R TER	正在供货	WQFN	RTE	16	5000	RoHS 和绿色环保	NIPDAU	Level-1-260CG- 2 Years	-40 至 125	P7N53

- (1) 销售状态值定义如下：
正在供货：建议用于新设计的产品器件。
限期购买：TI 已宣布器件即将停产，但仍在购买期限内。
NRND：不推荐用于新设计。为支持现有客户，器件仍在生产，但 TI 不建议在新设计中使用此器件。
PRE_PROD：器件未发布，尚未量产，未向大众市场供货，也未在网络上供应，未提供样片。
预发布：器件已发布，但未量产。可能提供样片，也可能无法提供样片。
已停产：TI 已停止生产该器件。
- (2) 环保计划 - 规划的环保分级包括：无铅 (RoHS)，无铅 (RoHS 豁免) 或绿色 (RoHS，无镉/溴) - 如需了解最新供货信息及更多产品内容详情，请访问 www.ti.com.cn/productcontent。
待定：无铅/绿色环保转换计划尚未确定。
无铅 (RoHS)：TI 所说的“无铅”或“无 Pb”是指半导体产品符合针对所有 6 种物质的现行 RoHS 要求，包括要求铅的重量不超过同质材料总重量的 0.1%。因在设计时就考虑到了高温焊接要求，因此 TI 的无铅产品适用于指定的无铅作业。
无铅 (RoHS 豁免)：该元件在以下两种情况下可享受 RoHS 豁免：1) 芯片和封装之间使用铅基倒装芯片焊接凸点；2) 芯片和引线框之间使用铅基芯片粘合剂。否则，元件将根据上述规定视为无铅 (符合 RoHS)。
绿色环保 (RoHS，无镉/溴)：TI 定义的“绿色环保”表示无铅 (符合 RoHS 标准)、无溴 (Br) 和无镉 (Sb) 系阻燃剂 (均质材料中 Br 或 Sb 的质量不超过总质量的 0.1%)。
- (3) MSL，峰值温度-- 湿敏等级额定值 (符合 JEDEC 工业标准分级) 和峰值焊接温度。
- (4) 器件上可能还有与标识、批次跟踪代码信息或环境分类相关的其他标志。
- (5) 如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。
- (6) 铅/焊球镀层 - 可订购器件可能有多种镀层材料选项。各镀层选项用垂直线隔开。如果铅/焊球镀层值超出最大列宽，则会折为两行。
- 重要信息和免责声明**：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。
- 在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS7N5301RTER	Active	Production	WQFN (RTE) 16	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7N5301
TPS7N5301RTER.A	Active	Production	WQFN (RTE) 16	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7N5301

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

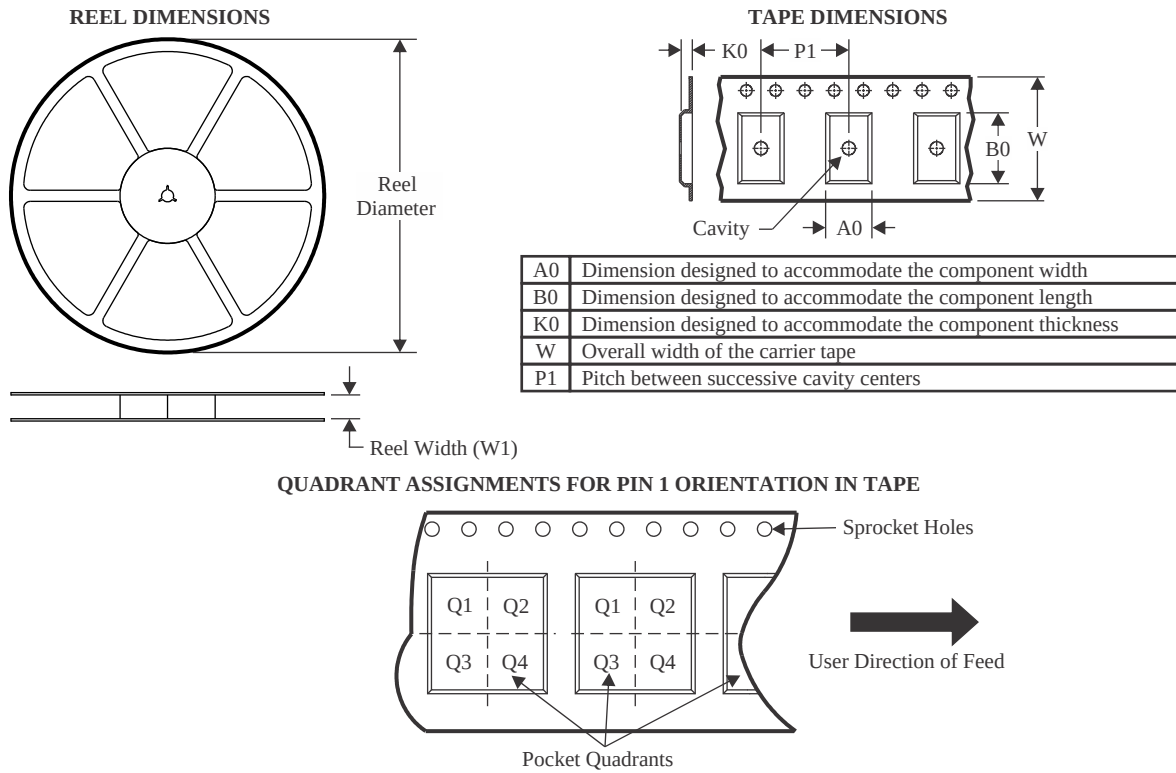
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

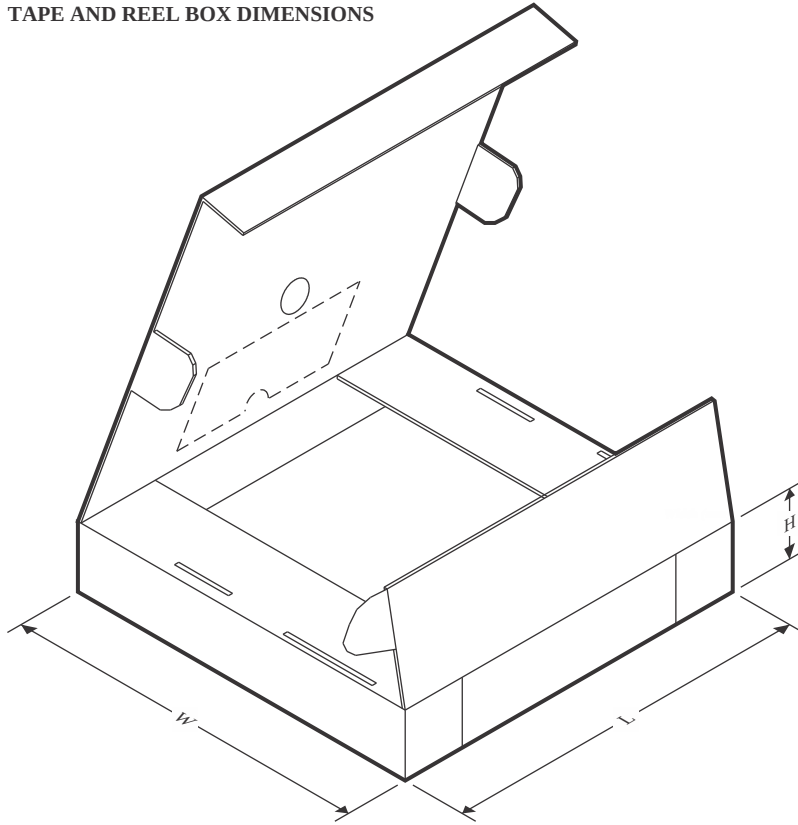
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS7N5301RTER	WQFN	RTE	16	5000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS7N5301RTER	WQFN	RTE	16	5000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

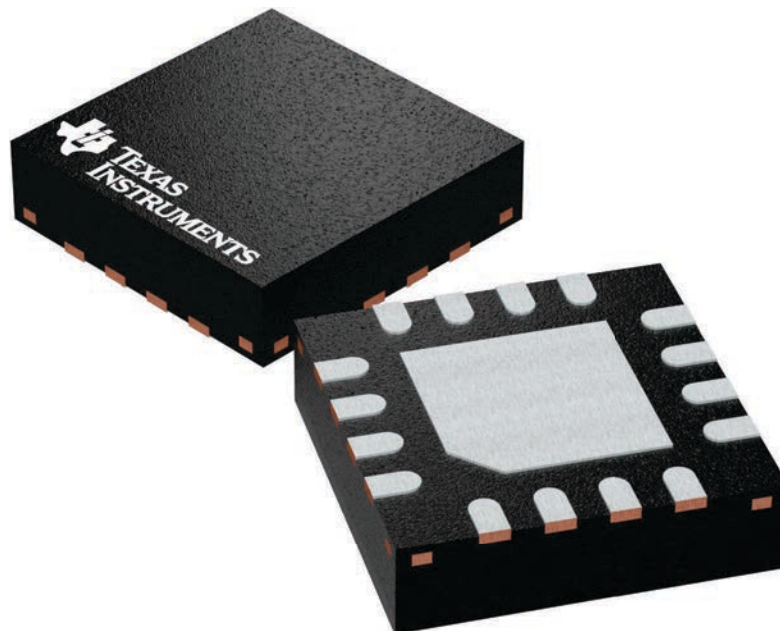
RTE 16

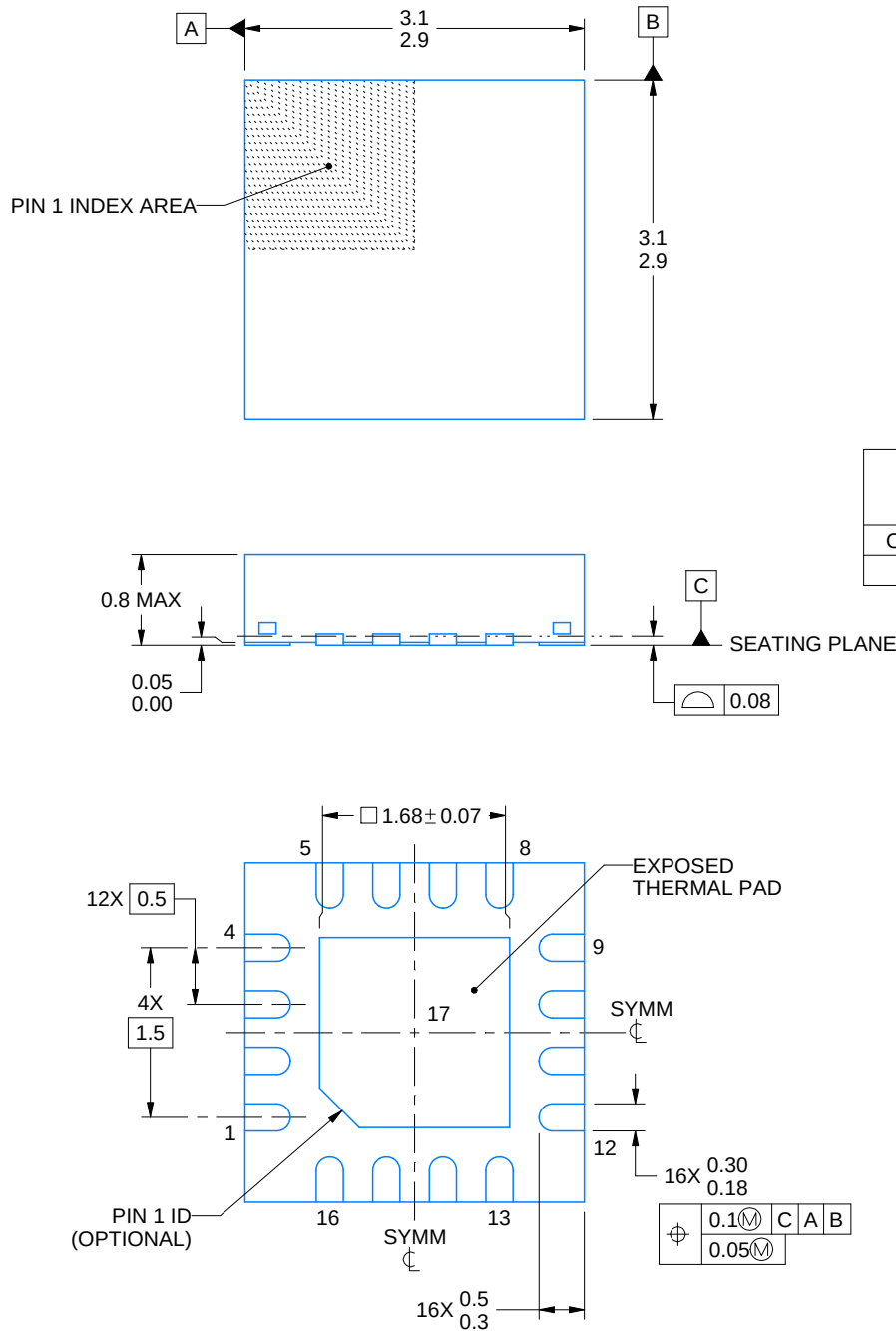
WQFN - 0.8 mm max height

3 x 3, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.





4219117/B 04/2022

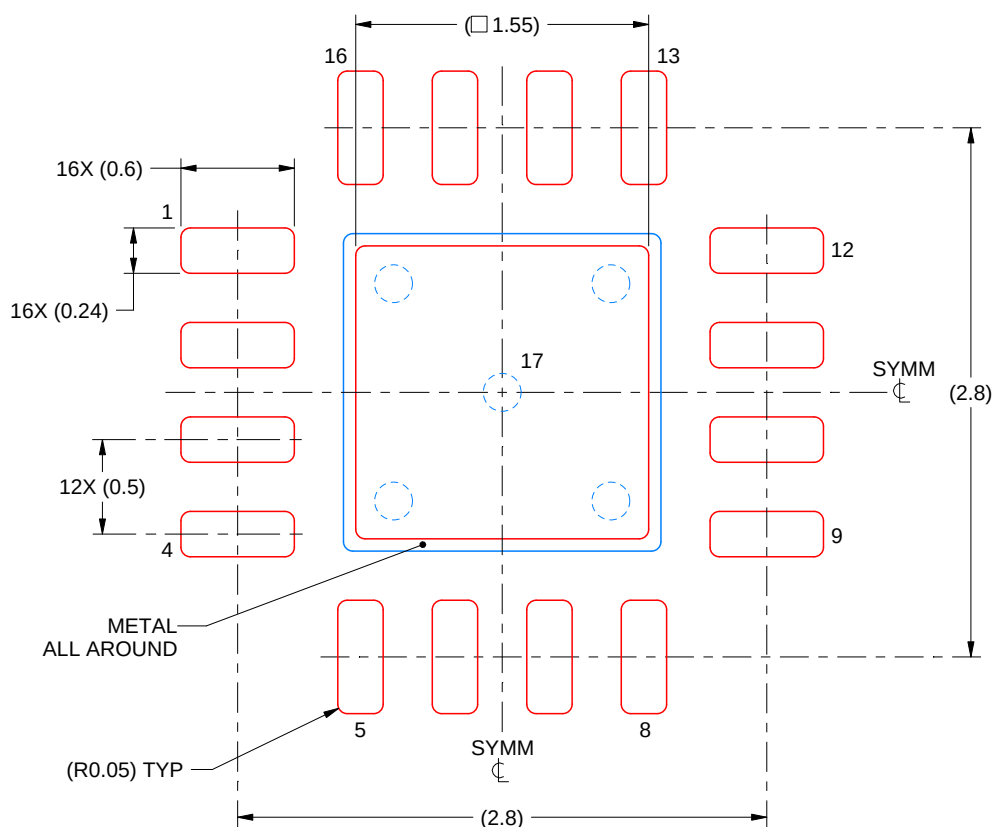
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

RTE0016C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17:
85% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4219117/B 04/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月