

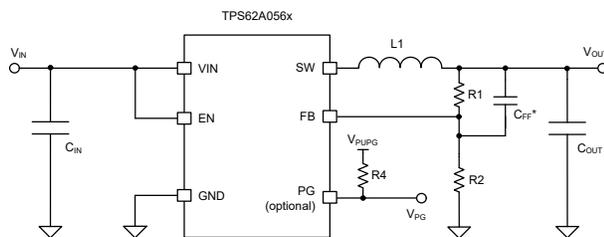
TPS62A056x 1A 和 2A 采用 SOT-563 封装的高效同步降压转换器

1 特性

- 输入电压范围为 2.5V 至 5.5V
- 1A 和 2A 省电模式 (PSM) 和强制脉宽调制 (FPWM) 型号
- 与 TLV6256x DRL 系列引脚对引脚兼容
- 0.6V 至 V_{IN} 可调节输出电压范围
- $100\text{m}\Omega/70\text{m}\Omega$ 低 $R_{\text{DS(on)}}$ 开关
- $< 23\mu\text{A}$ 静态电流
- 2% 反馈精度 (包括温度影响)
- 100% 模式运行
- 2.4MHz 开关频率
- 电源正常状态输出引脚 (可选)
- 短路保护 (HICCUP)
- 内部软启动
- 有源快速输出放电 (带电流限制的开关)
- 热关断保护

2 应用

- 机顶盒、电视应用
- IP 网络摄像头、多功能打印机
- 无线路由器、固态硬盘
- 电池供电的应用
- 通用负载点电源



典型应用

3 说明

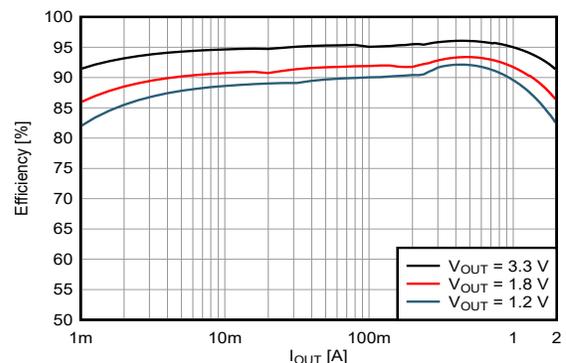
TPS62A056x 系列器件是同步直流/直流降压转换器，经过优化可实现高效率 and 紧凑型设计尺寸。此器件集成了能够传送高达 2A 输出电流的开关。在中高负载条件下，该器件在峰值电流模式脉宽调制 (PWM) 下以大约 2.4MHz 开关频率运行。在轻载情况下，这些器件自动进入节能模式 (PSM)，从而在整个负载电流范围内保持高效率。关断时，可最大限度降低电流消耗，从而延长应用寿命。该器件系列的 TPS62A056xA 型号在整个负载电流范围内以强制 PWM 模式运行。

TPS62A056x 器件通过一个外部电阻分压器提供可调节输出电压。内部软启动电路可限制启动期间的浪涌电流。内置的重要特性包括过流保护、热关断保护和电源正常指示 (可选)。这些器件采用 SOT563 封装。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS62A0568x	DRL (SOT-563 , 6)	1.60mm × 1.60mm
	DDC (SOT-23 , 5) (3)	2.90mm × 2.80mm
TPS62A0569x	DRL (SOT-563 , 6)	1.60mm × 1.60mm
	DDC (SOT-23 , 5) (3)	2.90mm × 2.80mm

- (1) 有关更多信息，请参阅节 11。
- (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。
- (3) 预发布信息 (非量产数据)。



效率与输出电流间的关系曲线 (电压为 $5V_{IN}$ 时)
(TPS62A0569)



内容

1 特性	1	7.4 器件功能模式.....	10
2 应用	1	8 应用和实施	12
3 说明	1	8.1 应用信息.....	12
4 器件比较表	3	8.2 典型应用.....	12
5 引脚配置和功能	4	8.3 电源相关建议.....	16
6 规格	5	8.4 布局.....	16
6.1 绝对最大额定值.....	5	9 器件和文档支持	17
6.2 ESD 等级.....	5	9.1 器件支持.....	17
6.3 建议运行条件.....	5	9.2 接收文档更新通知.....	17
6.4 热性能信息.....	6	9.3 支持资源.....	17
6.5 电气特性.....	6	9.4 商标.....	17
6.6 典型特性.....	8	9.5 静电放电警告.....	17
7 详细说明	9	9.6 术语表.....	17
7.1 概述.....	9	10 修订历史记录	17
7.2 功能方框图.....	9	11 机械、封装和可订购信息	17
7.3 特性说明.....	9		

4 器件比较表

可订购器件型号	模式	引脚 6	输出电流	引脚数
TPS62A0568DRLR	PSM	NC ⁽²⁾	1A	6
TPS62A0568ADRLR	FPWM			
TPS62A0568PDRLR	PSM	PG		
TPS62A0568APDRLR	FPWM			
TPS62A0569DRLR	PSM	NC ⁽²⁾	2A	
TPS62A0569ADRLR	FPWM			
TPS62A0569PDRLR	PSM	PG		
TPS62A0569APDRLR	FPWM			
TPS62A0568DDC ⁽¹⁾	PSM	不适用	1A	5
TPS62A0568ADDC ⁽¹⁾	FPWM			
TPS62A0569DDC ⁽¹⁾	PSM		2A	
TPS62A0569ADDC ⁽¹⁾	FPWM			

(1) 预发布信息 (非量产数据)。

(2) NC 可以悬空、连接至 GND 或连接至 VOUT。

5 引脚配置和功能

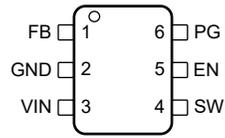


图 5-1. 具有 PG 的 6 引脚 DRL SOT563 封装 (顶视图)

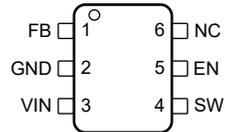


图 5-2. 与 OUT/VOS 兼容的 6 引脚 DRL SOT563 封装 (顶视图)

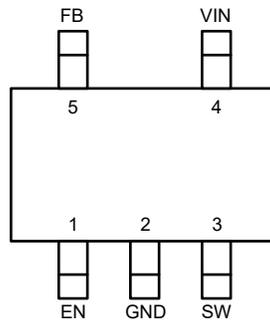


图 5-3. 5 引脚 DDC SOT23 封装预发布 (顶视图)

表 5-1. 引脚功能

名称	引脚编号		类型 ⁽¹⁾	说明
	SOT563	SOT23		
EN	5	1	I	器件使能逻辑输入。逻辑高电平会启用器件。逻辑低电平会禁用器件并使其进入关断模式。请勿将此引脚悬空。
FB	1	5	I	内部控制环路的反馈引脚。将此引脚连接到外部反馈分压器。
GND	2	2	G	接地引脚。
PG ⁽²⁾ 、NC ⁽³⁾	6	不适用	O/NC	TPS62A056x 和 TPS62A056xP 的该引脚不同。P 版本的该引脚上具有电源正常开漏输出，并通过一个上拉电阻器连接到任何低于 5.5V 的电压。未使用引脚必须悬空或连接至 GND。非 P 版本可以将该引脚也连接到输出电容器的正极连接。
SW	4	3	O	开关引脚连接到内部 FET 开关和电感器端子。将输出滤波器的电感器连接到此引脚。
VIN	3	4	I	输入电压引脚。在引脚 V _{IN} 和 GND 之间 (尽可能接近它们) 连接输入电容器。

(1) I = 输入, O = 输出, G = 接地, NC = 未连接。

(2) TPS62A056xP (P 版本), 与该引脚上具有电源正常信号的器件兼容。

(3) TPS62A056x (非 P 版本), 与将该引脚连接到输出电压的器件兼容。

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
引脚电压 ⁽²⁾	VIN, EN, PG	-0.3	6.5	V
	SW, 直流	-0.3	VIN + 0.3	V
	SW, 开关时瞬态持续时间小于 10ns	-3.0	10	V
	FB	-0.3	3	V
工作结温	TJ	-40	150	°C
贮存温度	Tstg	-55	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 所有电压值都相对于网络接地端而言。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500	

- (1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在工作结温范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V _{IN}	输入电源电压范围	2.5		5.5	V
V _{OUT}	输出电压范围	0.6		V _{IN}	V
I _{OUT}	输出电流范围		TPS62A0569	2	A
L	有效电感	0.4	1.0	2.5	μH
C _{OUT}	有效输出电容	10 ⁽¹⁾		90	μF
I _{PG}	电源正常输入电流能力	0		1	mA
T _J	工作结温	-40		125 ⁽²⁾	°C

- (1) 在输出滤波器设计一节概述的条件下，可以使用 5μF 最小有效电容 (通过降额校正的电容值)。
- (2) 在结温 > 105°C 时持续运行，工作寿命会缩短。

6.4 热性能信息

热指标 ⁽¹⁾		TPS62A0569x	
		DRL	
		6 引脚	
			单位
$R_{\theta JA}$	结至环境热阻	157.3	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	92.2	°C/W
$R_{\theta JB}$	结至电路板热阻	45.6	°C/W
ψ_{JT}	结至顶部特征参数	4.0	°C/W
ψ_{JB}	结至电路板特征参数	45.0	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标应用手册](#)。

6.5 电气特性

$T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{IN} = 2.5\text{V}$ 至 5.5V 。典型值在 $T_J = 25^{\circ}\text{C}$ 和 $V_{IN} = 5\text{V}$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
电源						
$I_{Q(VIN)}$	VIN 静态电流	非开关, $V_{EN} = \text{高电平}$, $V_{FB} = 610\text{mV}$		23		μA
$I_{SD(VIN)}$	VIN 关断电源电流	$V_{EN} = \text{低电平}$; 125°C 时的最大值		0.01	2	μA
$V_{UVLO(R)}$	VIN UVLO 上升阈值	V_{IN} 上升	2.3	2.4	2.5	V
$V_{UVLO(H)}$	VIN UVLO 迟滞	V_{IN} 下降		0.12		V
ENABLE						
$V_{EN(R)}$	EN 电压上升阈值	EN 上升, 启用开关	0.9			V
$V_{EN(F)}$	EN 电压下降阈值	EN 下降, 禁用开关			0.35	V
$V_{EN(LKG)}$	EN 输入漏电流	$V_{EN} = 5\text{V}$		0.1		nA
基准电压						
V_{FB}	FB 电压	PWM 模式, 25°C	588	600	612	mV
$I_{FB(LKG)}$	FB 输入泄漏电流	$V_{FB} = 0.6\text{V}$		0.13		nA
开关频率						
$f_{SW(FCCM)}$	平均开关频率, PWM 版本	$V_{IN} = 5\text{V}$, $V_{OUT} = 1.8\text{V}$		2400		kHz
f_{SW}	平均开关频率, PSM 版本	$V_{IN} = 5\text{V}$, $V_{OUT} = 1.8\text{V}$	0	2400 ⁽¹⁾		kHz
STARTUP						
	内部固定软启动时间	从 $EN = \text{高电平}$ 至 $V_{FB} = 0.56\text{V}$		0.6		ms
功率级						
$R_{DSON(HS)}$	高侧 MOSFET 导通电阻	$V_{IN} = 5\text{V}$		100		$\text{m}\Omega$
$R_{DSON(LS)}$	低侧 MOSFET 导通电阻	$V_{IN} = 5\text{V}$		70		$\text{m}\Omega$
过流保护						
$I_{HS(OC)}$	高侧峰值电流限值	TPS62A0569	2.3	3.4		A
电源正常						
V_{PGTH}	电源正常 (PG) 阈值	PG 低电平, FB 下降		93.5		%
V_{PGTH}	PG 阈值	PG 高电平, FB 上升		96		%
$I_{PG(LKG)}$	开漏输出高电平时的 PG 引脚漏电流	$V_{PG} = 5\text{V}$			100	nA
	PG 引脚输出低电平电压	$I_{PG} = 1\text{mA}$			200	mV
输出放电						
	SW 引脚上的输出放电电流	$V_{IN} = 3\text{V}$, $V_{OUT} = 2.0\text{V}$		68		mA
热关断						
$T_{J(SD)}$	热关断阈值	温度上升		165		$^{\circ}\text{C}$

6.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{IN} = 2.5\text{V}$ 至 5.5V 。典型值在 $T_J = 25^{\circ}\text{C}$ 和 $V_{IN} = 5\text{V}$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$T_{J(HYS)}$	热关断迟滞			20		$^{\circ}\text{C}$

- (1) 频率可能明显高于和低于典型频率。频率由器件的运行条件决定。保持 V_{OUT} 具有最高优先级, 并且可能会影响开关频率。省电模式和脉宽调制模式之间的范围内没有恒定频率, 而有分量高达 5MHz 的频谱混合。

6.6 典型特性

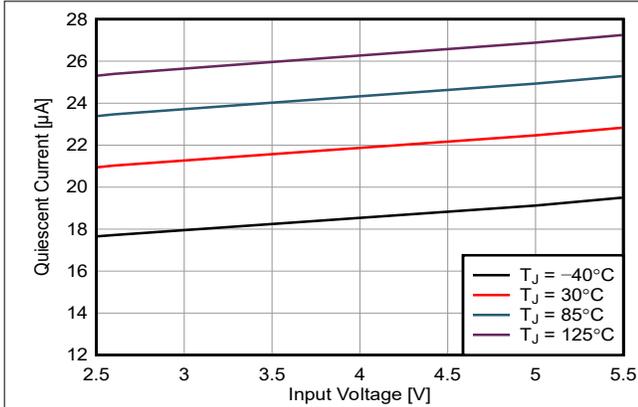


图 6-1. 静态电流与输入电压间的关系 (仅限 PSM 运行)

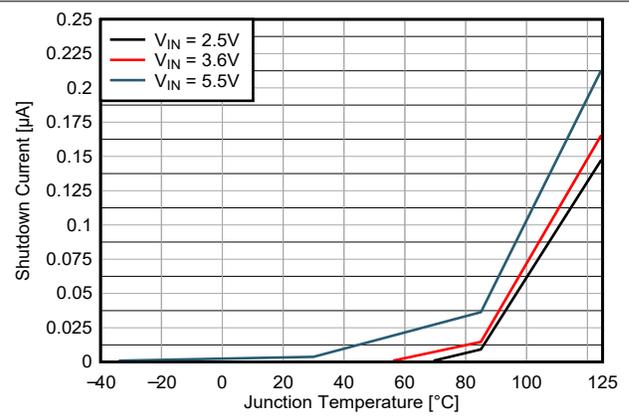


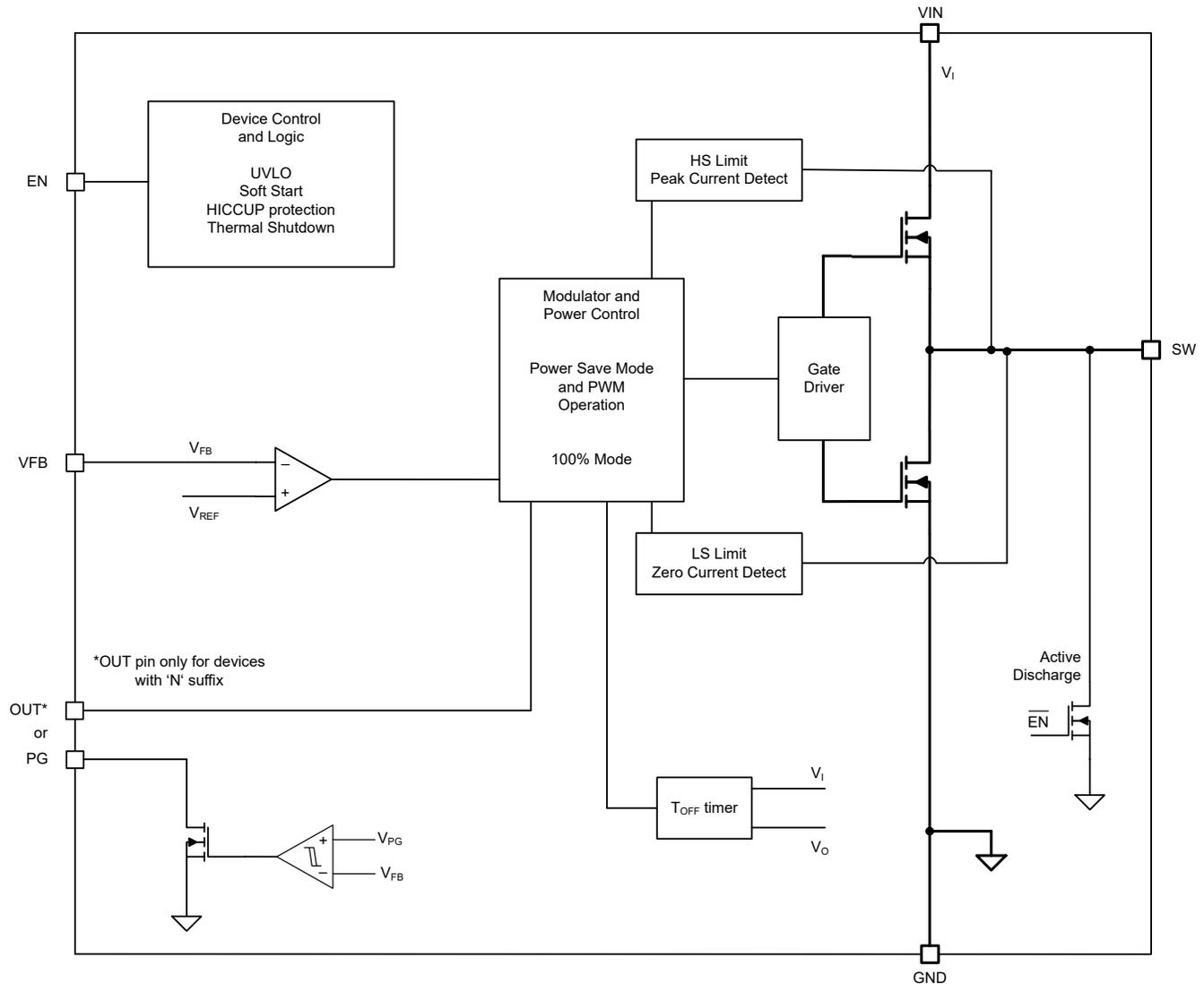
图 6-2. 关断电流与结温间的关系

7 详细说明

7.1 概述

TPS62A0569 是一款高效同步降压转换器。该器件采用峰值电流控制方案，具有自适应关断时间。在中等负载至重负载电流下，该器件通常以 2.4MHz 频率脉宽调制 (PWM) 模式运行。根据 V_{IN}/V_{OUT} 比，只需一个简单的电路即可设置低侧 MOSFET 所需的关断时间，从而使开关频率相对恒定，而不受输入电压、输出电压和负载电流的变化影响。

7.2 功能方框图



7.3 特性说明

7.3.1 节能模式

当电感器电流变得不连续时，该器件会自动进入省电模式，以便提高轻负载条件下的效率。在节能模式下，该转换器会降低开关频率并更大程度地降低电流消耗。在省电模式下，输出电压略高于标称输出电压。通过增加输出电容值或添加前馈电容器可更大限度地减少这种影响。

7.3.2 100% 占空比低压降运行

该器件通过进入 100% 占空比模式来提供低输入到输出电压差。在此模式下，高侧 MOSFET 开关持续导通，低侧 MOSFET 则处于关断状态。保持输出稳压的最小输入电压取决于负载电流和输出电压，计算方法如下：

$$V_{IN(MIN)} = V_{OUT} + I_{OUT} \times (R_{DS(ON)} + R_L) \quad (1)$$

其中

- $R_{DS(ON)}$ = 高侧 FET 导通电阻
- R_L = 电感器欧姆电阻 (DCR)

7.3.3 软启动

启用器件后，内部软启动电路会使输出电压斜升，这会在启动期间达到标称输出电压，从而避免过大的浪涌电流并产生平滑的电压上升斜率。内部软启动电路还可防止原电池和具有高内部阻抗的可充电电池出现过高压降。

TPS62A0569 能够启动至预偏置输出电容器。该转换器以施加的偏置电压启动，并使输出电压斜升至标称值。

7.3.4 开关电流限制和短路保护 (HICCUP)

开关电流限值可防止器件出现高电感器电流和从电池或输入电压轨汲取过大的电流。由于内部传播延迟，交流峰值电流在此期间可能会超过静态电流限制。在电感器短路或饱和、出现过载，或者输出电路短路的情况下，可能会产生过大的电流。电感器电流达到阈值 I_{LIM} 时，高侧 MOSFET 将关断，低侧 MOSFET 将导通，从而在自适应关断时间内降低电感器电流。

当此开关电流限制触发 32 次时，该器件将停止开关以保护输出。在经过 100 μ s (典型值) 延迟时间后，器件会自动重新启动。此操作称为“断续短路保护”。器件会重复此模式，直到高负载条件消失。在启动期间，断续保护也处于启用状态。

7.3.5 欠压锁定

为了避免器件在低输入电压下误操作，可进行欠压锁定 (UVLO)，从而在电压低于 V_{UVLO} 时关断该器件。消隐时间 t_{UVLO} 可避免噪声意外触发 UVLO。如果在消隐后欠压状况仍然存在，则 UVLO 变为有效。

7.3.6 热关断

结温超过 $T_{J(SD)}$ 时，该器件会进入热关断状态并停止开关。温度降至比阈值低 $T_{J(HYS)}$ 时，该器件将自动恢复正常运行。

7.4 器件功能模式

7.4.1 启用和禁用

可以通过将 EN 输入设置为逻辑高电平来启用器件。相应地，设置为逻辑低电平可禁用器件。如果器件被启用，内部功率级开始开关并将输出电压调节至设定点电压。EN 输入必须进行端接而不得保持悬空。

7.4.2 电源正常

TPS62A0569xP 版本具有内置电源正常 (PG) 功能，可指示输出电压是否已达到目标值以及器件是否就绪。PG 信号可用于多个电源轨的启动时序控制。PG 引脚是一个开漏输出，需要一个上拉电阻器来连接到最高建议输入电压电平的任意电压。当器件由于 EN、UVLO (欠压锁定) 或热关断而关断时，PG 为低电平。VIN 必须一直提供，才能使 PG 引脚保持低电平。如果未使用，电源正常引脚可以连接至 GND 或保持开路。PG 指示器具有抗尖峰脉冲功能，可避免指示干扰或环路瞬态响应行为的信号。不带 P 的 TPS62A0569x 没有电源正常引脚。在这些版本中，该引脚 NC (未连接)，它可以保持悬空，也可以连接到 GND 或 V_{OUT} 。

表 7-1. 电源正常状态指示器功能表

逻辑信号				PG 状态
V_I	EN 引脚	热关断	V_O	
$V_I > UVLO$	高电平	否	$V_O = \text{目标}$	高阻态
			$V_O < \text{目标}$	低电平
	是	x	低电平	
	低电平	x	x	低电平
$V_I < 1.8V$	x	x	x	未定义

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

以下部分介绍了外部元件的设计，通过使用典型应用作为参考来完成多个输入和输出电压选项的电源设计。

8.2 典型应用

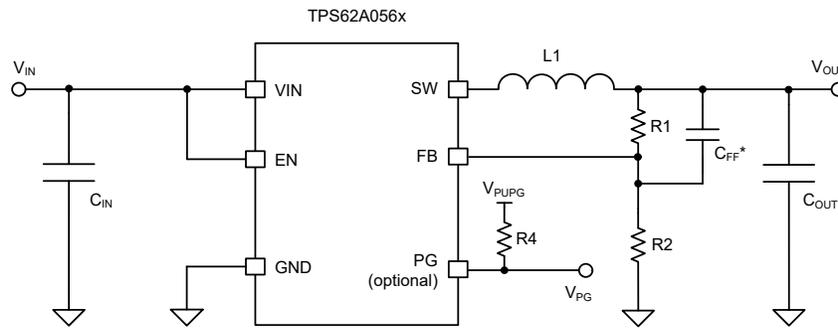


图 8-1. TPS62A056x 典型应用电路

* C_{FF} 是可选的，PG 在某些器件 NC (未连接)

8.2.1 设计要求

本设计示例使用表 8-1 中所列的参数作为输入参数

表 8-1. 设计参数

设计参数	示例值
输入电压 (V_{IN})	2.5V 至 5.5V
输出电压 (V_{OUT})	1.8V
最大输出电流 (I_{OUT})	1.0A, 2.0A

表 8-2 列出了该示例中使用的元件。

表 8-2. 元件列表

参考	说明	制造商 ⁽¹⁾
C_{IN}	4.7 μ F, 陶瓷电容器, 10V, X7R, 尺寸 0805, GRM21BR71A475KA73L	Murata
C_{OUT}	22 μ F, 陶瓷电容器, 10V, X7R, 尺寸 0805, GRM21BZ71A226KE15L	Murata
L1	1 μ H, 功率电感器, DFE252012F-1R0M (1A)/XGL3520-102MEC (2A)	Murata/Coilcraft
R1、R2	片式电阻器, 1%, 尺寸 0603	Std.
C_{FF}	可选, 最高 120pF (如果需要)	Std.

(1) 请参阅第三方产品免责声明。

8.2.2 详细设计过程

8.2.2.1 设置输出电压

可根据 [方程式 2](#) 使用一个外部电阻分压器来设置输出电压。

$$R1 = R2 \times \left(\frac{V_{OUT}}{V_{FB}} - 1 \right) = R2 \times \left(\frac{V_{OUT}}{0.6V} - 1 \right) \quad (2)$$

R2 不得高于 100kΩ，以提供可接受的噪声灵敏度。

8.2.2.2 输入和输出电容器选择

TPS62A0569 的架构允许使用具有低等效串联电阻 (ESR) 的微型陶瓷型输出电容器。这些电容器提供低输出电压纹波，推荐使用。为了在高频下保持电阻值并在温度变化时使电容具有窄变化幅度，TI 建议使用 X7R 或 X6S 电介质电容器。

输入电容器是转换器的低阻抗能量源，有助于实现稳定运行。TI 建议使用低 ESR 多层陶瓷电容器，以便实现出色的滤波效果。有关值，请参阅表 [建议运行条件](#)。

TPS62A0569 设计为可与各种输出电容器和电感器组合配合使用，如 [TPS62A0569x 输出电压、电容器和电感器组合表](#) 中所述。[建议运行条件](#) 表中还概述了耐受有效电感值和电容值。也可以使用其他组合，但必须执行波特图来验证给定的电感器、输出电容器和前馈电容器的相位余量，以确保出色稳定性。当使用降额不同于本数据表中 BOM 的元件时，这也是有效的。

前馈电容器可改善负载瞬态响应，与更大的输出电容器配合使用时，可以对相位余量产生积极影响。使用较小的输出电容器时，相位余量可以减少。当使用 R2 = 100kΩ 时，理想值通常介于 10pF 和 120pF 之间。当 R2 的值不同时，需要重新计算 C_{FF} 范围。应用手册 [使用前馈电容器改善稳定性和带宽](#) 中详细讨论了该主题。

8.2.2.3 输出滤波器设计

电感器和输出电容器共同用作一个低通滤波器。下表显示了和每个输出电压相应的可能的输出电容器和电感器值对。选中的单元格表示相应组合已通过仿真和实验室测试证明具有稳定性。两个加号 (++) 表示该电容器和电感器值组合在列出的 V_{OUT} 范围内工作非常稳定，并且可以无需改变直接用于目标应用。一个加号 (+) 表示该电容器和电感器值组合在参考板 (TPS62A0569x 评估模块) 上工作稳定，但可能需要根据目标应用进行调整。请结合应用更加全面地检查该电容器和电感器组合，并通过添加未填写的空白 C_{OUT} 位置来提供布局或 BOM 选项。其他组合也可以适用于特定目标应用，并且可以在经过稳定性验证 (包括测量波特图) 后使用。

表 8-3. TPS62A0569x 输出电压、电容器和电感器组合表

V _{OUT} [V]	L [μH] ⁽¹⁾	C _{OUT} [μF] ⁽²⁾			
		10	22	2 × 22	4 × 22
0.6 ≅ V _{OUT} < 1.2	0.47	+	++	++	++
	1		++	++	++
	2.2		++	++	++
1.2 ≅ V _{OUT} < 1.8	0.47	+	++	++	+(3)
	1		++	++	+(3)
	2.2		++	++	+(3)
1.8 ≅ V _{OUT}	0.47	+(C _{FF} = 0)	++	++	+(3)
	1	+(C _{FF} = 0)	++(4)	+	+(3)
	2.2		+	+	+(3)

- (1) 建议中包括与 BOM 中的器件系列相应的电感器容差和电流降额。
- (2) 根据 BOM 中的器件系列，该建议中包括电容容差和偏置电压降额。不同制造商或不同外形尺寸的电容器可能会有更多降额。那样，则需要考虑更大的值。
- (3) 运行条件非常稳定，具有出色的瞬态复原力。具有较大瞬态的压降降至最低。此处显示一个“+”，原因是此设置下增益带宽会减小，因此在较大瞬态发生后 V_{OUT} 恢复到目标值所需的时间会延长。
- (4) [评估模块配置](#)。

8.2.3 应用曲线

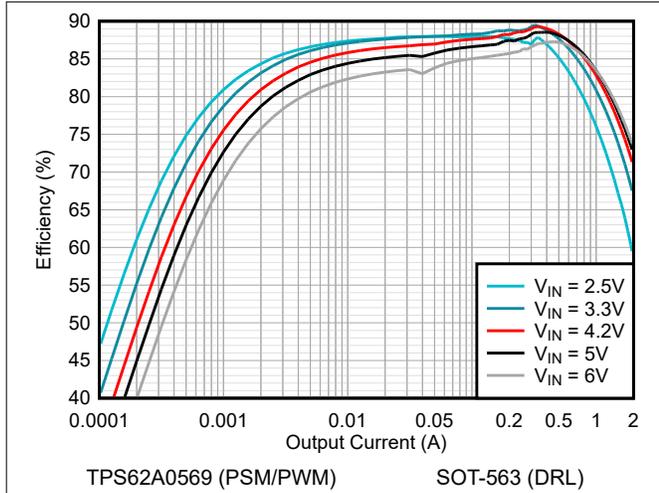


图 8-2. 0.6V 输出效率

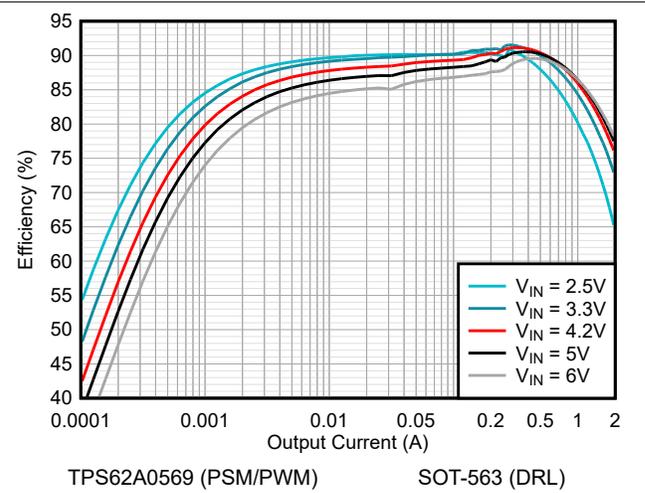


图 8-3. 0.9V 输出效率

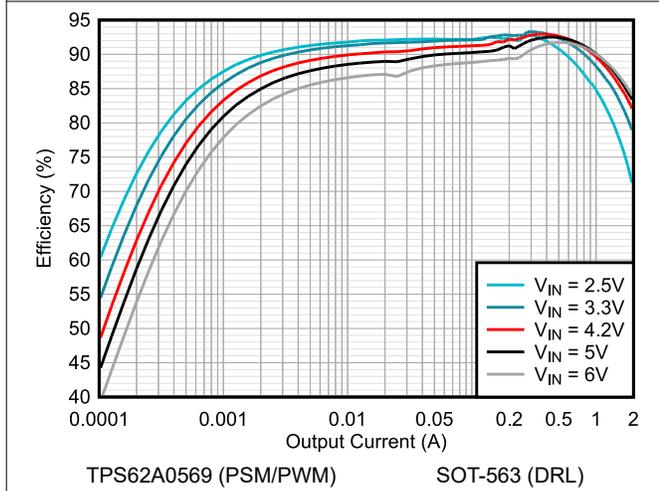


图 8-4. 1.2V 输出效率

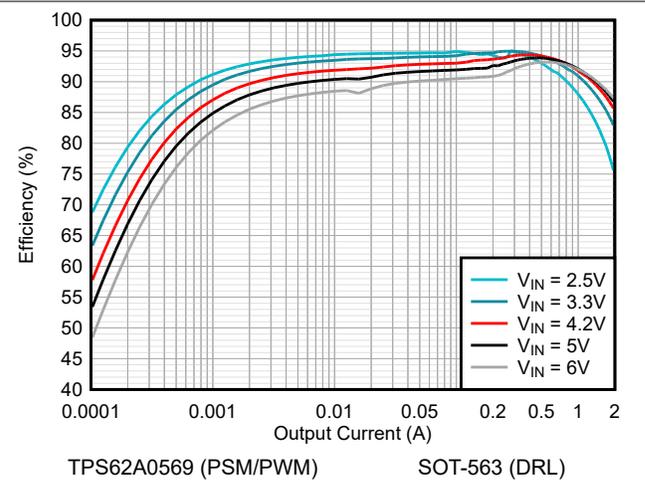


图 8-5. 1.8V 输出效率

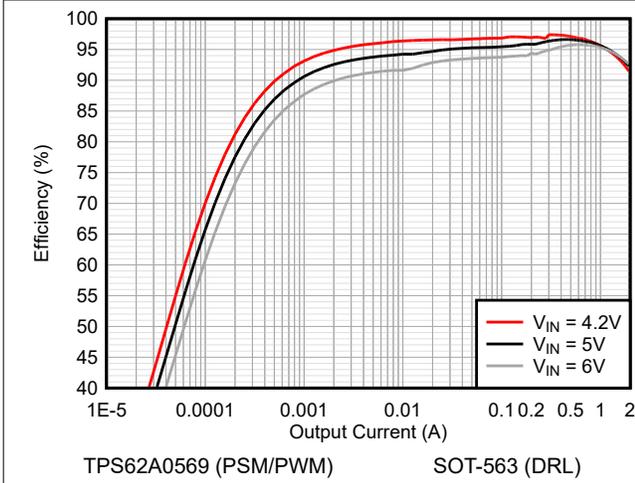


图 8-6. 3.3V 输出效率

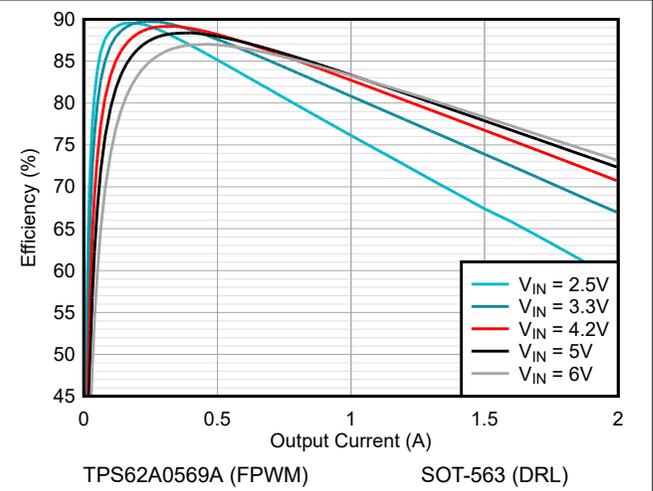


图 8-7. 0.6V 输出效率

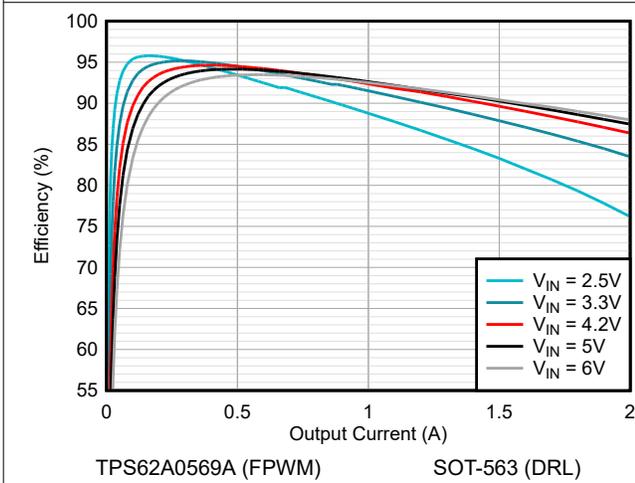


图 8-8. 1.8V 输出效率

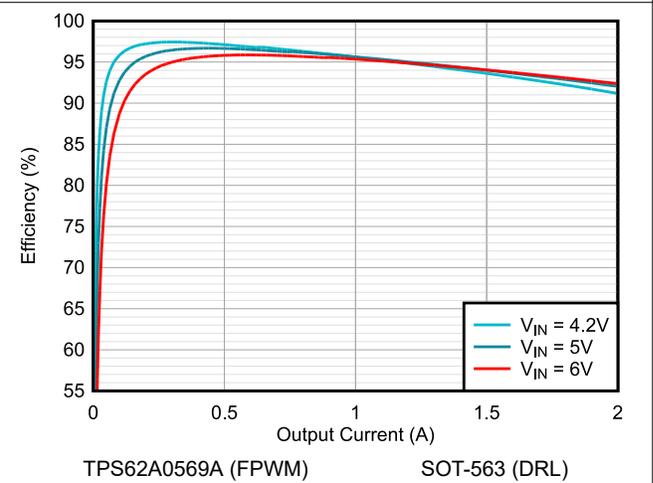


图 8-9. 3.3V 输出效率

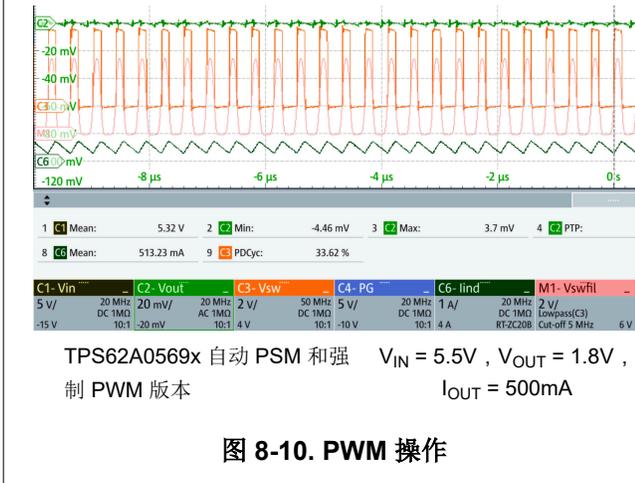


图 8-10. PWM 操作

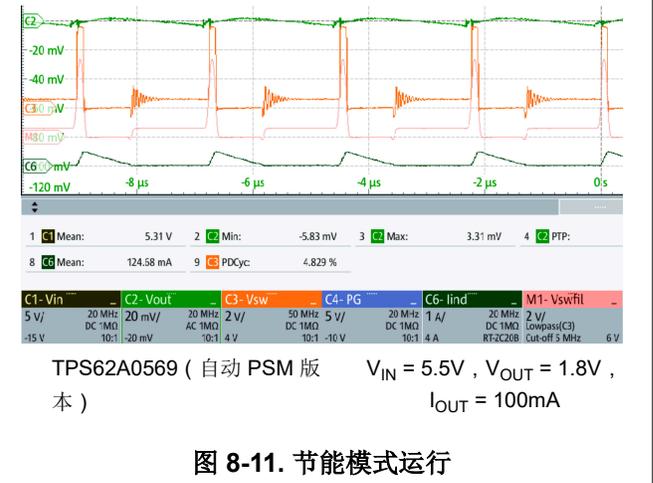


图 8-11. 节能模式运行

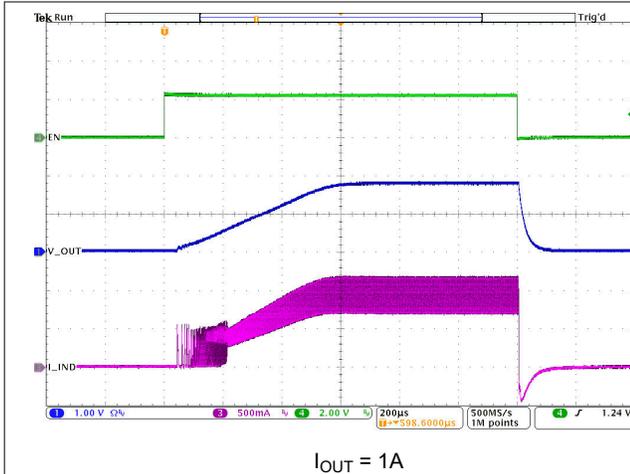


图 8-12. 在有负载的条件下启动

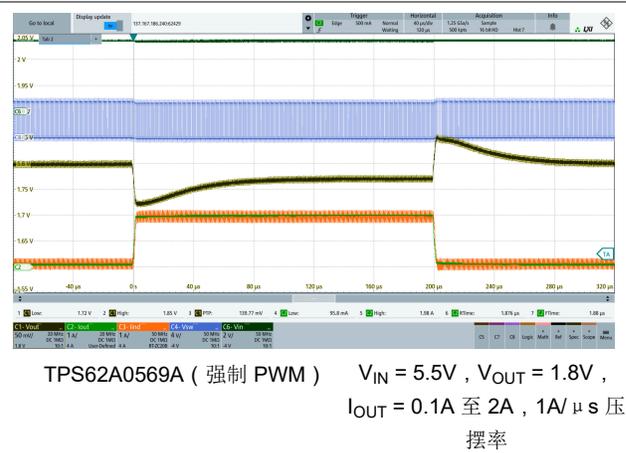


图 8-13. 负载瞬态

8.3 电源相关建议

该器件设计为可在 2.5V 至 5.5V 的输入电源电压范围内运行。请确保输入电源的额定电流足以满足应用需求。

8.4 布局

8.4.1 布局指南

印刷电路板 (PCB) 布局是保持 TPS62A056x 器件系列高性能的重要一步。

- 将输入和输出电容器以及电感器尽可能靠近 IC 放置。该操作可保持电源布线较短。采用宽而直的电源布线可实现低布线电阻和低寄生电感。
- 将输入和输出电容器的低侧正确连接到 GND 引脚，以避免接地电势偏移。
- 连接到 FB 的检测布线是信号布线。请特别注意避免产生噪声。将这些布线远离 SW 节点。
- 使用公共接地。GND 层可用于屏蔽。

请参阅图 8-14，了解建议的 PCB 布局。

8.4.2 布局示例

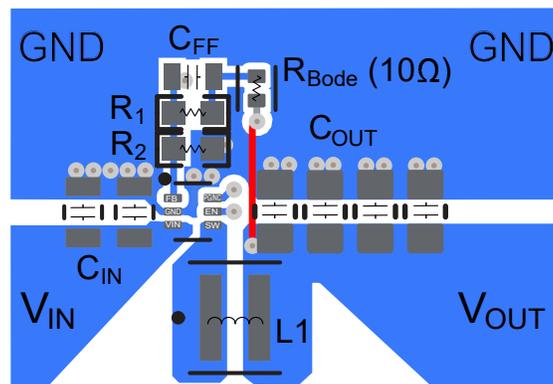


图 8-14. TPS62A0569 (SOT563) PCB 布局建议

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (December 2025) to Revision A (February 2026)

Page

- 在 [器件信息](#) 表中添加了 1A 器件型号 (TPS62A0568) 并将采用 DRL 封装的所有产品预发布器件移至量产数据 [1](#)
- 在 [器件比较表](#) 中将所有六款采用 DRL 封装的器件状态从产品预发布更改为量产数据..... [3](#)

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS62A0568ADRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1XJ
TPS62A0568APDRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1ZL
TPS62A0568DRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1XK
TPS62A0568PDRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1ZM
TPS62A0569ADRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1XH
TPS62A0569APDRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1ZJ
TPS62A0569DRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1XI
TPS62A0569PDRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1ZK

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

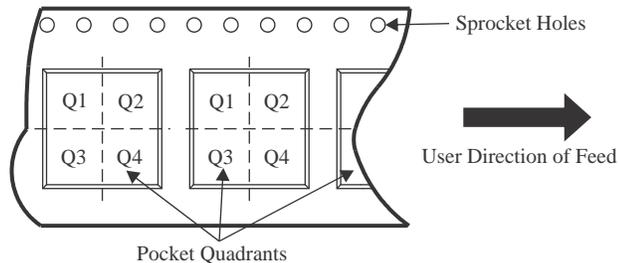
(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS62A0568ADRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS62A0568APDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS62A0568DRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS62A0568PDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS62A0569ADRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS62A0569APDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS62A0569DRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS62A0569PDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS62A0568ADRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS62A0568APDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS62A0568DRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS62A0568PDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS62A0569ADRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS62A0569APDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS62A0569DRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS62A0569PDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0

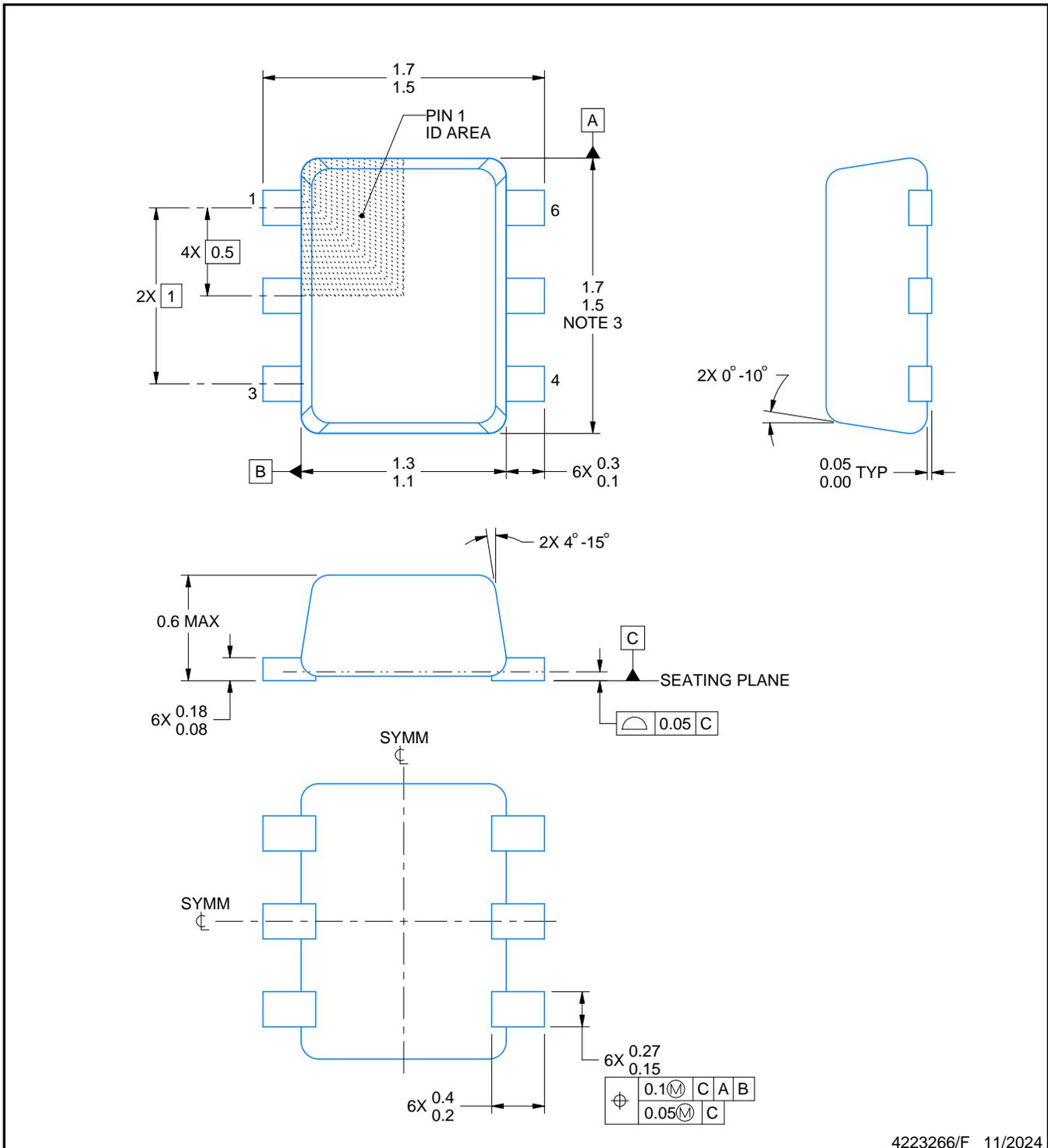
DRL0006A



PACKAGE OUTLINE

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



4223266/F 11/2024

NOTES:

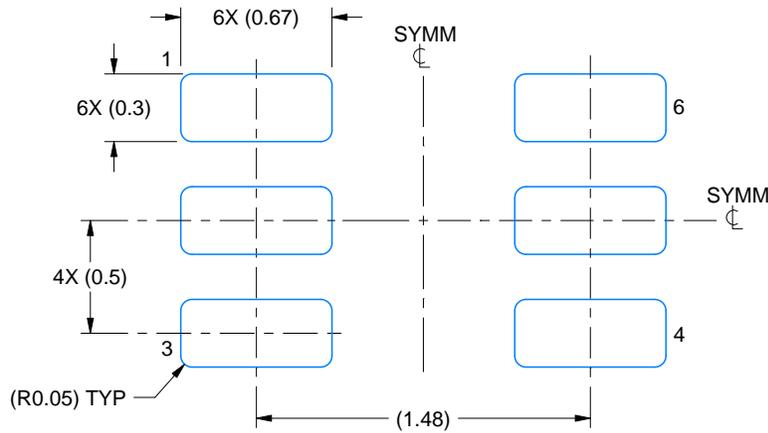
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-293 Variation UAAD

EXAMPLE BOARD LAYOUT

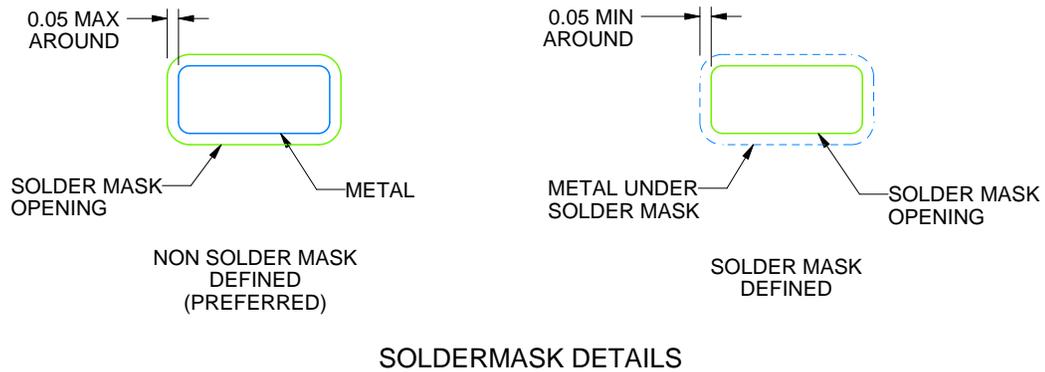
DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:30X



4223266/F 11/2024

NOTES: (continued)

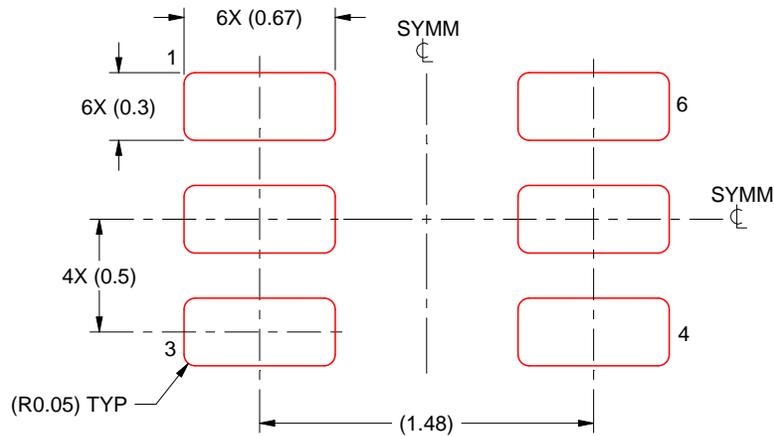
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4223266/F 11/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月