

具有负载断开功能的 16V、3.8A 同步升压转换器 TPS61372L

1 特性

- 输入电压范围：2.5V 至 5.5V
 - 输出电压范围：高达 16V
 - 导通电阻：
 - 低侧 FET - 36mΩ
 - 高侧 FET - 107mΩ
 - 开关峰值电流限制：3.8A
 - 来自 V_{IN} 的静态电流：74 μA
 - 来自 V_{OUT} 的静态电流：10 μA
 - 来自 V_{IN} 的关断电流：1 μA
 - 开关频率：1.5MHz
 - 软启动时间：0.9ms
 - 断续输出短路保护
 - 可选自动 PFM 和强制 PWM
 - 关断期间负载断开
 - 外部环路补偿
 - 输出过压保护
 - 2.5mm × 2.5mm HotRod™ Lite WQFN 封装
 - 使用 TPS61372L 并借助 **WEBENCH® Power Designer** 创建定制设计方案

2 应用

- RF PA 驱动器
 - NAND 闪存
 - 备用电源
 - 电机驱动器
 - 光学传感器驱动器

3 说明

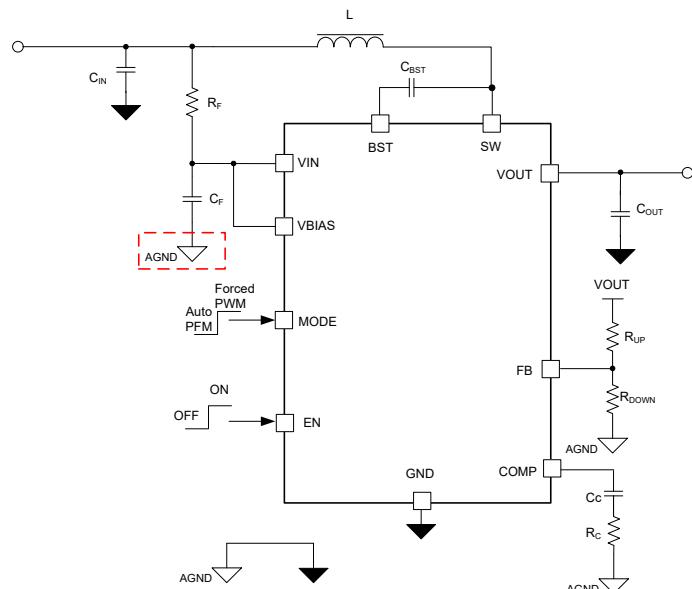
TPS61372L 是内置了负载断开功能的完全集成型同步升压转换器。该器件可支持高达 16V 的输出电压（电流限制为 3.8A）。输入电压的范围为 2.5V 至 5.5V，可支持通过单节锂离子电池或 5V 总线供电的应用。

TPS61372L 以自适应关断时间控制拓扑为基础使用峰值电流模式。在中到重负载条件下，该器件会在 1.5 MHz 的 PWM 运行模式下工作。在轻负载条件下，该器件可通过 MODE 引脚连接配置为自动 PFM 或强制 PWM 运行模式。自动 PFM 模式的优势是可在轻负载条件下实现高效率，而强制 PWM 运行模式则可以在整个负载范围内保持恒定开关频率。TPS61372L 具有软启动功能，可更大限度地减小启动期间的浪涌电流。TPS61372L 可在关断时断开负载，并提供断续模式输出短路保护。此外，该器件还可执行输出过压和热关断保护功能。TPS61372L 可通过高度为 0.8mm 的 14 引脚 WQFN 2.5mm × 2.5mm 封装提供小尺寸解决方案。

封装信息

器件型号	封装 ⁽¹⁾	本体尺寸 (标称值)
TPS61372L	WQFN (14)	2.5mm × 2.5mm

(1) 如需了解所有可用封装, 请参阅数据表末尾的可订购产品附录。



典型应用电路

 本资源的原文使用英文撰写。为方便起见, TI 提供了译文; 由于翻译过程中可能使用了自动化工具, TI 不保证译文的准确性。为确认准确性, 请务必访问 ti.com 参考最新的英文版本 (控制文档)。

English Data Sheet: [SLVSI34](#)

内容

1 特性	1	6.4 器件功能模式	10
2 应用	1	7 应用和实施	12
3 说明	1	7.1 应用信息	12
4 引脚配置和功能	3	7.2 典型应用	12
5 规格	4	7.3 电源相关建议	21
5.1 绝对最大额定值	4	7.4 布局	21
5.2 ESD 等级	4	8 器件和文档支持	24
5.3 建议运行条件	4	8.1 器件支持	24
5.4 热性能信息	5	8.2 接收文档更新通知	24
5.5 电气特性	5	8.3 支持资源	24
5.6 典型特性	7	8.4 商标	24
6 详细说明	9	8.5 静电放电警告	24
6.1 概述	9	8.6 术语表	24
6.2 功能方框图	9	9 修订历史记录	24
6.3 特性说明	10	10 机械、封装和可订购信息	25

4 引脚配置和功能

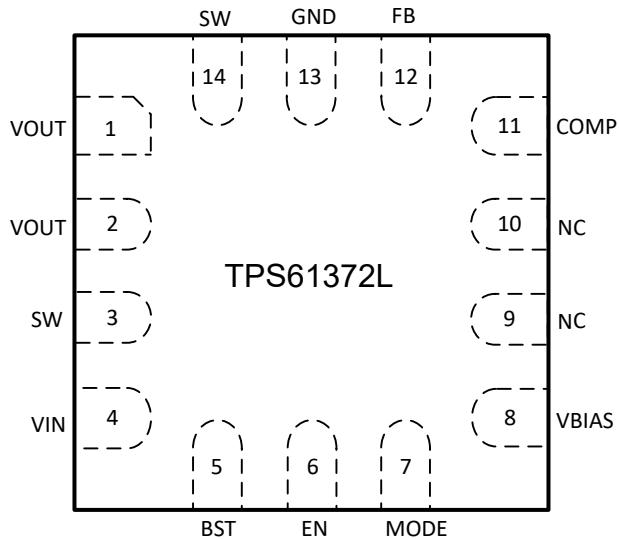


图 4-1. TPS61372L VAR 封装，14 引脚 WQFN (顶视图)

表 4-1. 引脚功能

引脚		I/O	说明
编号	名称		
1、2	VOUT	PWR	升压转换器输出。
3、14	SW	PWR	转换器的开关节点引脚。SW 引脚连接到内部低侧功率 FET 的漏极，以及内部高侧 FET 的源极。
4	VIN	I	IC 电源输入。通过 RC 滤波器将此引脚连接到输入电源轨。
5	BST	O	高侧 FET 栅极驱动器的电源。必须在此引脚和 SW 引脚之间连接一个电容器。
6	EN	I	启用逻辑输入。逻辑高电平可启用器件。逻辑低电平可禁用器件并将其转换为关断模式。
7	模式	I	工作模式选择引脚。MODE = 低电平，该器件在自动 PFM 模式下工作，具有良好的轻负载效率。MODE = 高电平，该器件处于强制 PWM 模式，并在整个负载范围内保持恒定的开关频率。
8	VBIAS	I	内部逻辑控制块的 IC 电源，该引脚必须直接连接到 VIN 引脚。
9、10	NC	-	无连接。只需将其保持悬空。
11	COMP	O	内部误差放大器的输出。环路补偿网络必须连接在该引脚和 GND 之间。
12	FB	I	输出电压反馈。连接到该引脚的电阻分压器可设置输出电压。
13	GND	-	地。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
端子上的电压范围 ⁽²⁾	BST	-0.3	SW+6	V
端子上的电压范围 ⁽²⁾	SW、VOUT	-0.3	19	V
端子上的电压范围 ⁽²⁾	VIN、EN、COMP、FB、MODE、NC	-0.3	6	V
工作结温, T_J		-40	150	°C
贮存温度, T_{stg}		-65	150	°C

- (1) 应力超出绝对最大额定值下面列出的值时可能会对器件造成永久损坏。这些列出的值仅仅是应力等级，并不表示器件在这些条件下以及在建议工作条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 所有电压值都是以网络接地端为基准。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$ ⁽¹⁾	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽²⁾	± 2000
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101 ⁽³⁾	± 500

- (1) 静电放电 (ESD) 衡量器件对装配线在其内部的静电放电所造成的损坏的敏感度和抵抗能力。
(2) 上表所列级别是 ANSI、ESDA 和 JEDEC JS-001 规定的通过级别。JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。若部署必要的预防措施，则可以在低于 500V HBM 时进行生产。
(3) 上表所列级别是 EIA-JEDEC JESD22-C101 规定的通过级别。JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。如果具备必要的预防措施，则可以在低于 250V CDM 时进行生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内，除非另有说明。

		最小值	标称值	最大值	单位
V_{IN}	输入电压	2.5	5.5	5.5	V
V_{OUT}	输出电压	5	16	16	V
T_J	工作结温	-40	125	125	°C

5.4 热性能信息

热指标 ⁽¹⁾		TPS61372L	单位
		VAR	
		14 引脚	
$R_{\theta JA}$	结至环境热阻	75.4	°C/W
$R_{\theta JC(\text{top})}$	结至外壳(顶部)热阻	46.4	°C/W
$R_{\theta JB}$	结至电路板热阻	25.0	°C/W
ψ_{JT}	结至顶部特征参数	1.8	°C/W
ψ_{JB}	结至电路板特征参数	25.1	°C/W

(1) 有关新旧热指标的更多信息, 请参阅半导体和IC封装热指标应用报告(SPRA953)。

5.5 电气特性

V_{IN} = 2.5V 至 5.5V、 V_{OUT} = 5V 至 16V、 T_J = -40 °C 至 125 °C, 典型值为 T_J = 25 °C (除非另有说明)。

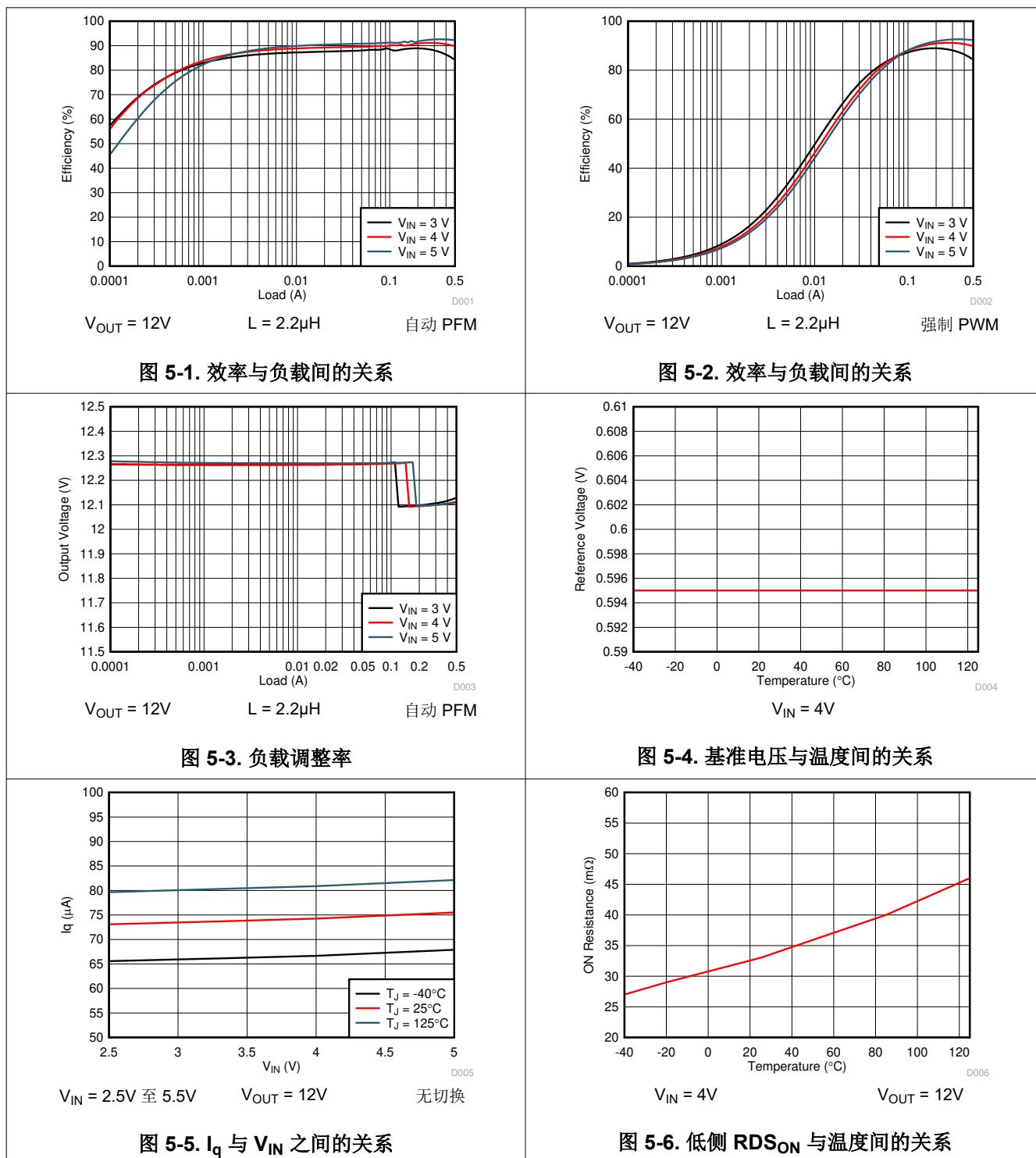
参数	测试条件	最小值	典型值	最大值	单位	
电源						
V_{IN_UVLO}	输入电压欠压锁定(UVLO)阈值, 上升			2.32	V	
	输入电压欠压锁定(UVLO)阈值, 下降	$V_{OUT} = 12V, T_J = -40^{\circ}\text{C}$ 至 125°C		2.1	V	
I_{Q_VIN}	流入 V_{IN} 引脚的静态电流		74	110	μA	
I_{Q_VOUT}	流入 V_{OUT} 引脚的静态电流		10	26	μA	
I_{SD_VIN}	V_{IN} 至 GND 的关断电流	$V_{IN} = 2.5V$ 至 $5.5V, V_{OUT} = SW = 0V, EN = 0, T_J = -40^{\circ}\text{C}$ 至 85°C		0.1	1	μA
I_{SD_VOUT}	V_{IN} 至 GND 的关断电流	$V_{IN} = 3.3V, V_{OUT} = SW = 0V, EN = 0, T_J = -40^{\circ}\text{C}$ 至 85°C		0.1	1	μA
I_{SD_SW}	从 SW 到 GND 和 V_{OUT} 的关断电流	$SW = 3.3V, V_{IN} = V_{OUT} = 0V, EN = 0, T_J = -40^{\circ}\text{C}$ 至 85°C		2	μA	

5.5 电气特性 (续)

V_{IN} = 2.5V 至 5.5V、 V_{OUT} = 5V 至 16V、 T_J = -40 °C 至 125 °C，典型值为 T_J = 25 °C (除非另有说明)。

参数	测试条件	最小值	典型值	最大值	单位
输出电压					
V_{REF}	FB 引脚上的基准电压	0.585	0.594	0.603	V
	自动 PFM 模式	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C	1.016		V_{REF}
I_{FB_LKG}	流入 FB 引脚的漏电流			30	nA
电源开关					
$R_{DS(on)}$	低侧 FET 导通电阻	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C	36		$m\Omega$
	高侧 + 断开 FET 导通电阻	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C	107		$m\Omega$
电流限值					
I_{LIM}	电流限制 (自动 PFM)	V_{IN} = 3V 至 4.5V, V_{OUT} = 5V 至 16V, T_J = -40 °C 至 125 °C	3.4	3.8	4.3
	电流限制 (强制 PWM)	V_{IN} = 3V 至 4.5V, V_{OUT} = 5V 至 16V, T_J = -40 °C 至 125 °C	3.28	3.6	4.0
EN, 模式逻辑					
V_{IH}	EN, MODE 引脚高电平输入电压			1.2	V
V_{IL}	EN, MODE 引脚低电平输入电压		0.4		V
V_{HYS}	EN, MODE 引脚迟滞			136	mV
$T_{DEGLITCH}$	EN, MODE 抗尖峰脉冲时间 上升/下降	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C		13	μs
R_{PD}	EN, MODE 下拉电阻	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C		800	$k\Omega$
开关特性					
f_{SW}	开关频率	V_{IN} = 3V 至 4.5V, V_{OUT} = 5V 至 12V, T_J = -40 °C 至 125 °C	1.2	1.5	1.7
f_{SW_FOLD}	开关频率折返	V_{IN} = 3.3V, T_J = -40 °C 至 125 °C	470	535	600
V_{FSW_LOW}	FSW 折返阈值 (1.5 MHz 正常)	V_{IN} = 3.3V, T_J = -40 °C 至 125 °C	15%	20%	25%
$V_{FSW_LOW_HYS}$	FSW 折返迟滞	V_{IN} = 3.3V, T_J = 25 °C		150	mV
定时					
t_{ON_MIN}	最短导通时间	V_{IN} = 3.3V, T_J = -40 °C 至 125 °C		75	95
t_{SS}	软启动时间	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C		0.9	ms
t_{HIC_ON}	断续周期关断时间	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C		74	ms
t_{HIC_OFF}	断续周期导通时间	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C		1.9	ms
误差放大器					
V_{COMPH}	COMP 输出高电压自动 PFM	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C, V_{FB} = V_{REF} - 200mV		1.4	V
	COMP 输出高电压强制 PWM	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C, V_{FB} = V_{REF} - 200mV		1.5	V
V_{COMPL}	COMP 输出低电压自动 PFM	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C, V_{FB} = V_{REF} + 200mV		0.8	V
	COMP 输出低电压强制 PWM	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C, V_{FB} = V_{REF} + 200mV		0.6	V
G_m	误差放大器跨导	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C		175	μs
I_{SINK_EA}	COMP 灌电流	V_{IN} = 3.3V, T_J = 25 °C, V_{FB} = V_{REF} + 200mV		20	μA
I_{SOURCE_EA}	COMP 拉电流	V_{IN} = 3.3V, T_J = 25 °C, V_{FB} = V_{REF} - 200mV		20	μA
保护					
V_{OVP}	输出过压保护阈值	V_{IN} = 2.5V 至 5.5V, T_J = -40 °C 至 125 °C	16.5	17.3	18
V_{OVP_HYS}	输出过压保护迟滞	V_{IN} = 3.3V, V_{OUT} = 12V, T_J = 25 °C		500	mV
热指标					
T_{SD}	热关断阈值	V_{IN} = 3.3V, V_{OUT} = 12V		140	°C
T_{SD_HYS}	热关断迟滞	V_{IN} = 3.3V, V_{OUT} = 12V		20	°C

5.6 典型特性



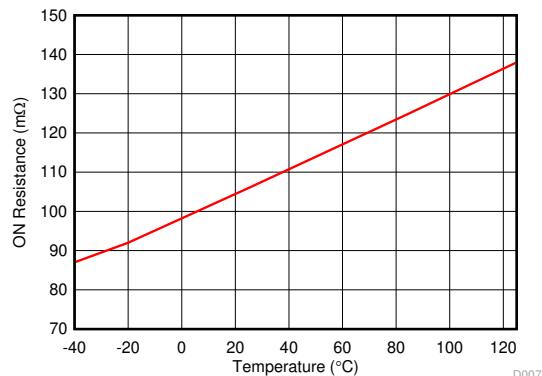
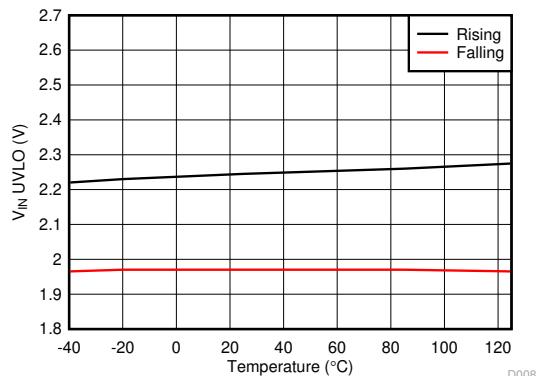
 $V_{IN} = 4V$ $V_{OUT} = 12V$ 图 5-7. 高侧 RDS_{ON} 与温度间的关系

图 5-8. UVLO 阈值与温度间的关系

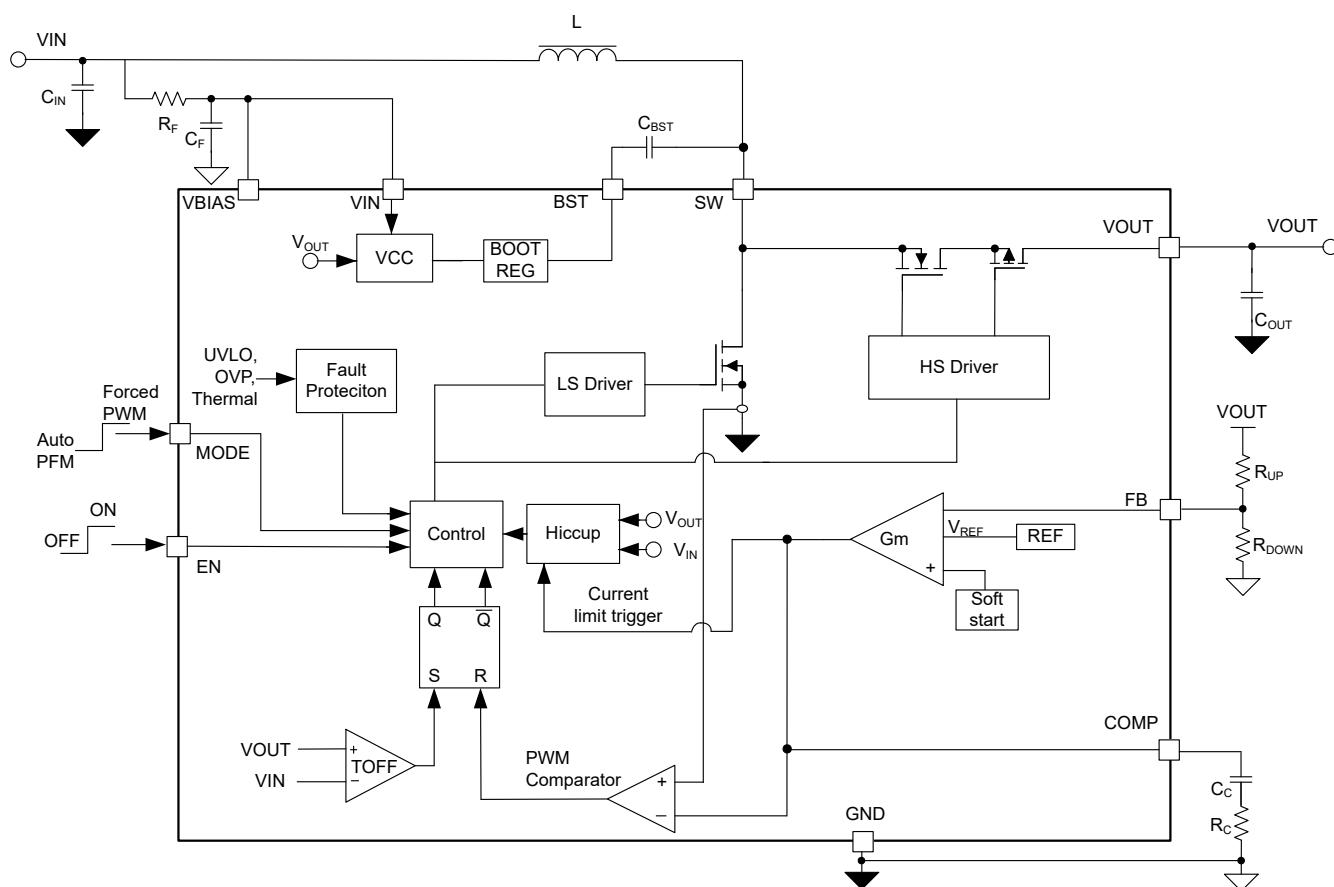
6 详细说明

6.1 概述

TPS61372L 是一款高度集成的同步升压转换器，可通过内置负载断开和短路保护功能支持 16V 输出。TPS61372L 支持 2.5V 至 5.5V 的输入电压范围。TPS61372L 以具有自适应关断时间控制拓扑的峰值电流模式来调节输出电压。在中等到重负载电流下，TPS61372L 以准恒定频率脉宽调制 (PFM) 模式运行。在每个周期的开始，低侧 FET 开关被接通，并且电感器电流斜升至峰值电流，此电流由误差放大器 (EA) 的输出确定。当 EA 的输出触发由峰值电流预设值确定时，低侧 FET 将关断。只要低侧 FET 关断，高侧 FET 就会在短暂的延迟时间后导通，以避免发生击穿。低侧 FET 关断状态的持续时间由 V_{IN}/V_{OUT} 之比决定。

当 TPS61372L 在 PFM 运行模式下运行时，可在轻负载条件下实现高效率。该器件还可以配置为强制 PWM 模式，以便在整个负载范围内保持恒定频率，并且在对噪声敏感的应用中具备更强的抗干扰能力。

6.2 功能方框图



6.3 特性说明

6.3.1 欠压锁定

欠压锁定 (UVLO) 电路防止器件在低输入电压时出现故障，并且防止电池过度放电。一旦上升的 V_{IN} 超过 UVLO 阈值，器件就会开始运行。一旦 V_{IN} 低于 UVLO 下降阈值，器件就会禁用转换器的输出级。如果 EN 处于高电平状态且 V_{IN} 降低触发 UVLO，则器件会在关断之前将 V_{OUT} 放电 90 μ s (典型值)。

6.3.2 启用和禁用

当输入电压高于 UVLO 阈值且 EN 引脚拉至高阈值以上 (最小 1.2V) 时，启用 TPS61372L。当 EN 引脚拉至低阈值以下 (最大 0.4V) 时，TPS61372L 进入关断模式。

6.3.3 误差放大器

TPS61372L 具有跨导放大器，并可对反馈电压与内部基准电压 (或启动阶段的内部软启动电压) 进行比较。误差放大器的跨导典型值为 175 μ A/V。环路补偿组件位于 COMP 端子和接地之间，用于优化环路稳定性和响应速度。

6.3.4 自举电压 (BST)

TPS61372L 具有一个集成式 BST 稳压器，并且需要在 BST 和 SW 引脚之间连接一个小陶瓷电容器来为高侧 FET 提供栅极驱动电压。该陶瓷电容器的建议值为 20nF 至 200nF。

6.3.5 负载断开

TPS61372L 器件提供负载断开功能，可在关断或故障期间将输出与输入完全断开。

6.3.6 过压保护

如果检测到输出电压高于过压保护阈值 (通常为 17.3V)，TPS61372L 会立即停止开关，直到 V_{OUT} 引脚上的电压降至低于输出过压保护恢复阈值 (有 500mV 的迟滞)。此功能可防止器件出现过压，并保护连接到输出端的电路，免受过压的影响。

6.3.7 热关断

实施了热关断功能，以防止因过热和功率耗散而造成损坏。通常，当结温超过 140°C (典型值) 时，就会发生热关断。如果触发了热关断，器件将停止开关，并在结温降至 120°C (典型值) 以下时恢复。

6.3.8 启动

TPS61372L 可执行软启动功能，以减少启动期间出现的浪涌电流。当 EN 引脚被拉高时，TPS61372L 开始软启动。启动过程分为两个阶段：

- 当 V_{OUT} 低于 120% V_{IN} 时，输出电压以 535kHz (典型值) 的开关频率斜升。
- 当 V_{OUT} 超过 120% V_{IN} 时，开关频率通常会变为 1.5MHz，并将输出电压斜升至设定点。

6.3.9 短路保护

TPS61372L 可在发生输出短路保护时提供断续保护模式。在断续模式下，TPS61372L 可在 1.9ms 的电流限制持续时间触发后关闭， V_{OUT} 会被拉至 105% V_{IN} 以下。在断续稳态下，器件会自行关断并在 74ms (典型值) 的等待时间后重新启动，这有助于在连续短路情况下降低整体热耗散。在短路条件消失后，器件可自动恢复并重新开始启动阶段。

6.4 器件功能模式

6.4.1 运行

在轻负载条件下，可将 TPS61372L 配置为自动 PFM 模式或强制 PWM 模式。在自动 PFM 运行模式时，开关频率在轻负载时降低并具有更高的效率，而在强制 PWM 运行模式时，频率在整个负载范围内保持恒定。

6.4.2 自动 PFM 模式

TPS61372L 在轻负载条件下 (将 MODE 引脚设置为低电平逻辑或悬空) 集成了脉冲频率调制 (PFM) 省电模式。该器件会跳过开关周期并将输出电压调节到更高的阈值 (通常为 $101.6\% \times V_{OUT_NORM}$)。图 6-1 显示了 PFM 运行的工作原理。自动 PFM 模式通过降低平均开关频率来降低开关损耗并提高轻负载条件下的效率。

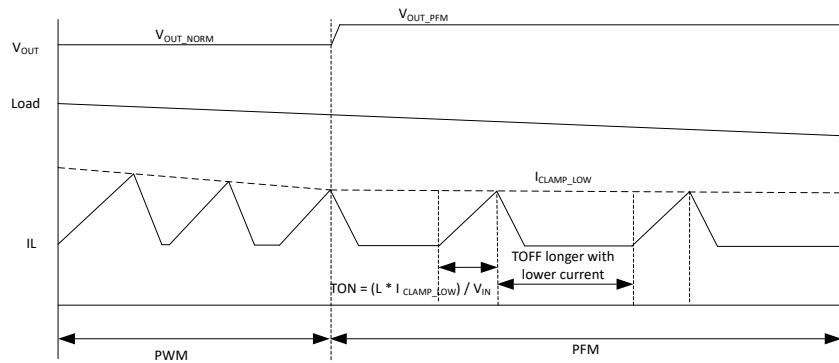


图 6-1. 自动 PFM 运行行为

6.4.3 强制 PWM 模式

在强制 PWM 模式下，TPS61372L 可以在整个负载范围内保持恒定开关频率。当负载电流减小时，内部误差放大器的输出也会降低，从而降低电感器的峰值电流，并减少输出功率。即使流经 FET 的电流变为负值，高侧 FET 也不会关断，以保持开关频率与重负载的开关频率相同。

6.4.4 模式可选择

MODE 引脚可将 TPS61372L 配置为两种不同的运行模式。当将 MODE 引脚拉至低电平或悬空时，该器件在自动 PFM 模式下工作。当 MODE 引脚为高电平时，该器件在强制 PWM 模式下工作。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

TPS61372L 是一款同步升压转换器。以下设计过程可用于为 TPS61372L 选择元件值。本部分简要讨论了设计过程。也可以用 WEBENCH® 软件完成全部设计。生成设计时，WEBENCH® 软件采用一种交互式设计过程并访问综合元件数据库。本部分简要讨论了设计过程。

7.2 典型应用

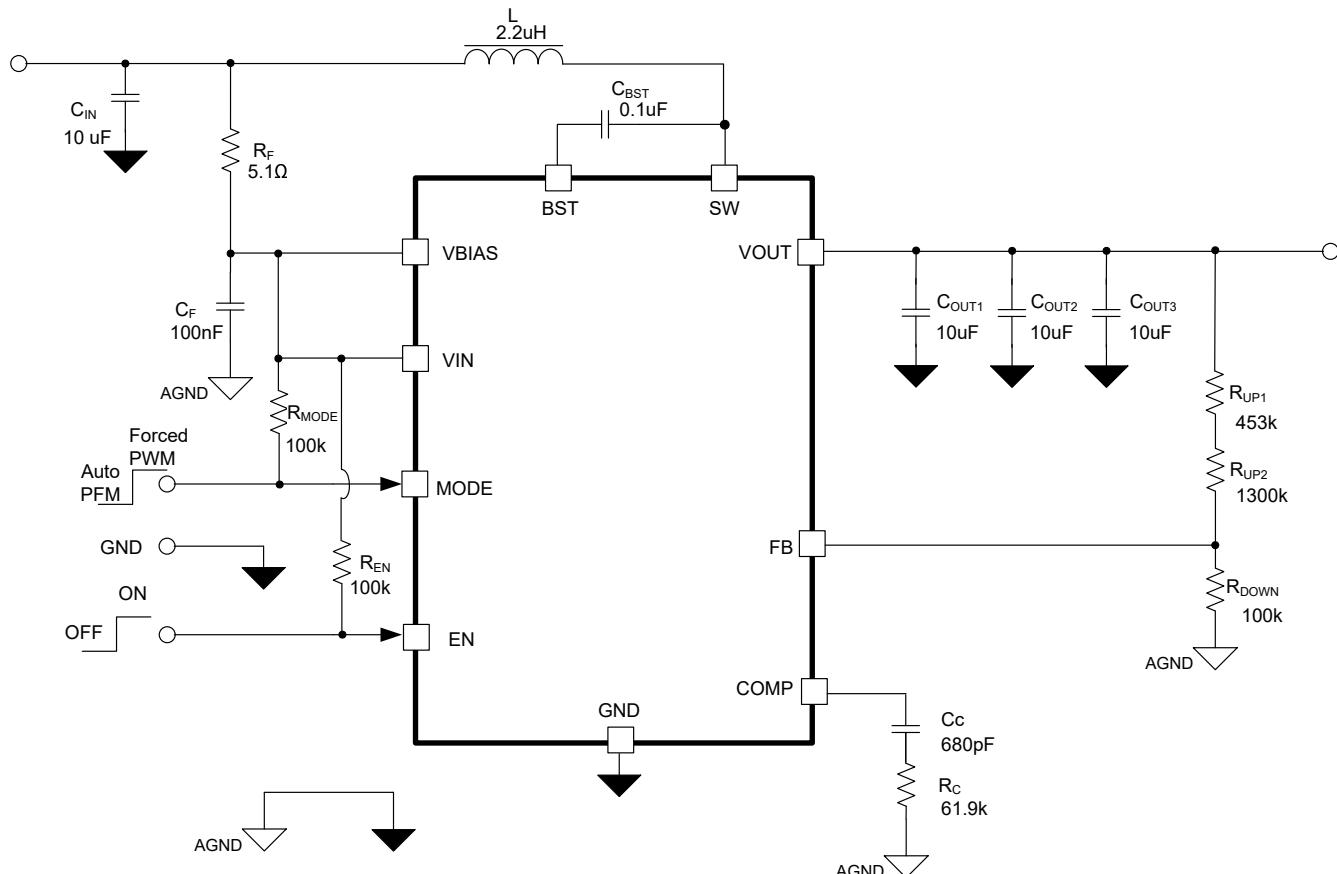


图 7-1. 具有负载断开功能的 12V 输出 TPS61372L 原理图

7.2.1 设计要求

本设计示例使用 [表 7-1](#) 作为设计参数。

表 7-1. 设计参数

参数	值
输入电压范围	3V 至 5V
输出电压	11V
输出纹波电压	± 3%
输出电流	0.6A
工作频率	1.5MHz

7.2.2 详细设计过程

7.2.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#)，使用 TPS61372L 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

要开始设计过程，必须先确定几个参数。设计人员需要了解以下内容：

- 输入电压范围
- 输出电压
- 输出纹波电压
- 输出电流额定值
- 工作频率

7.2.2.2 设置输出电压

TPS61372L 的输出电压通过电阻分压器网络从外部调节。[方程式 1](#) 给出了输出电压与电阻分压器之间的关系。

$$V_{OUT} = V_{FB} \times \left(1 + \frac{R_{UP}}{R_{DOWN}}\right) \quad (1)$$

其中

- V_{OUT} 是输出电压
- R_{UP} 是顶部分压器电阻
- R_{DOWN} 是底部分压器电阻

选择电阻约为 $100\text{k}\Omega$ 的 R_{DOWN} 。当使用标准值电阻器时，略微增大或减小 R_{DOWN} 会导致输出电压更接近匹配值。在该设计中， $R_{DOWN} = 100\text{k}\Omega$ 且 $R_{UP} = 1.853\text{M}\Omega$ ($1.3\text{M}\Omega + 453\text{k}\Omega$)，因此输出电压为 11V。

为了获得最佳精度，TI 建议 R_{DOWN} 应为 $100\text{k}\Omega$ 左右，以确保流过 R_{DOWN} 的电流至少比 FB 引脚漏电流大 100 倍。将 R_{DOWN} 的值调低可提高抗噪声注入干扰的能力。将 R_{DOWN} 值调高可降低静态电流，从而在低负载电流下实现更高的效率。

7.2.2.3 选择电感器

升压转换器通常需要两个主要无源元件，用于在功率转换过程中储存能量：一个电感器和一个输出电容器。电感器会影响稳态效率（包括纹波和效率）、瞬态行为和环路稳定性，因此电感器是应用中最关键的元件。

在选择电感器和电感时，其他重要参数包括：

- 最大额定电流（应考虑 RMS 和峰值电流）
- 串联电阻
- 工作温度

如果选择具有平均电感器电流低纹波百分比的电感器纹波电流，则会产生较大的电感值，从而最大限度地提高转换器的潜在输出电流并将 EMI 降至最低。纹波更大可导致电感器的电感值和物理尺寸更小，从而改善瞬态响应，但可能导致 EMI 变高。

选择电感器时的经验法则是确保电感器纹波电流 (ΔI_L) 是平均电流的特定百分比。电感值可由方程式 2、方程式 3 和方程式 4 计算得出：

$$\Delta I_L = \frac{V_{IN} \times D}{L \times f_{SW}} \quad (2)$$

$$\Delta I_{L_R} = \text{Ripple\%} \times \frac{V_{OUT} \times I_{OUT}}{\eta \times V_{IN}} \quad (3)$$

$$L = \frac{1}{\text{Ripple \%}} \times \frac{\eta \times V_{IN}}{V_{OUT} \times I_{OUT}} \times \frac{V_{IN} \times D}{f_{SW}} \quad (4)$$

其中

- ΔI_L 是峰峰值电感器电流纹波
- V_{IN} 是输入电压
- D 为占空比
- L 是电感器
- f_{SW} 为开关频率
- 纹波百分比是纹波比与直流电流的关系
- V_{OUT} 是输出电压
- I_{OUT} 是输出电流
- η 是效率

流经电感器的电流为电感器纹波电流外加平均输入电流。在上电、负载故障或瞬态负载条件下，电感器电流可能会增加到计算的峰值电感器电流以上。

在没有电流偏置的情况下，电感值的容差可以为 $\pm 20\%$ ，甚至是 $\pm 30\%$ 。当电感器电流接近饱和水平时，其电感可以比 0A 偏置电流时的值减少 20% 至 35%，具体取决于电感器供应商对饱和电流的定义。选择电感器时，请确保其额定电流（尤其是饱和电流）大于运行期间的峰值电流。

电感器峰值电流作为负载、开关频率以及输入和输出电压的函数变化，可通过[方程式 5](#) 和 [方程式 6](#) 计算得出。

$$I_{PEAK} = I_{IN} + \frac{1}{2} \times \Delta I_L \quad (5)$$

其中

- I_{PEAK} 是电感器的峰值电流
- I_{IN} 为平均输入电流
- ΔI_L 是电感器的纹波电流

输入直流电流由输出电压决定，输出电流和效率可通过以下公式计算得出：

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (6)$$

其中

- I_{IN} 是电感器的输入电流
- V_{OUT} 是输出电压
- V_{IN} 是输入电压
- η 是效率

虽然电感纹波电流取决于电感、频率、输入电压和由[方程式 2](#) 计算得出的占空比，但可将 [方程式 2](#) 和 [方程式 6](#) 代入[方程式 5](#) 来计算电感峰值电流：

$$I_{PEAK} = \frac{I_{OUT}}{(1-D) \times \eta} + \frac{1}{2} \times \frac{V_{IN} \times D}{L \times f_{SW}} \quad (7)$$

其中

- I_{PEAK} 是电感器的峰值电流
- I_{OUT} 是输出电流
- D 为占空比
- η 是效率
- V_{IN} 是输入电压
- L 是电感器
- f_{SW} 为开关频率

热额定电流 (RMS) 可通过[方程式 8](#) 计算得出：

$$I_{L_RMS} = \sqrt{I_{IN}^2 + \frac{1}{12}(\Delta I_L)^2} \quad (8)$$

其中

- I_{L_RMS} 是电感器的 RMS 电流
- I_{IN} 是电感器的输入电流
- ΔI_L 是电感器的纹波电流

重要的是，峰值电流不能超过电感器的饱和电流，RMS 电流不能超过电感器的温度相关额定电流。

对于给定的物理电感器尺寸，电感增大通常会导致电感器具有较低的饱和电流。线圈的总损耗由直流电阻 (DCR) 损耗和以下与频率相关的损耗组成：

- 磁芯材料中的损耗 (磁迟滞损耗, 尤其是在高开关频率条件下)
- 趋肤效应对导体产生的额外损耗 (高频下的电流位移)
- 相邻绕组的磁场损耗 (接近效应)

对于某个电感器, 较大的电流纹波 (较小的电感器) 会产生较高的直流损耗, 以及与频率相关的损耗。为了提高效率, 基本上建议使用具有较低 DCR 的电感器。然而, 这通常需要在损耗和器件尺寸之间进行权衡。

建议使用表 7-2 中不同供应商生产的以下串联电感器。

表 7-2. 推荐用于 TPS61372L 的电感器

器件型号	L (μH)	DCR Typ (mΩ) 典型值。	饱和电流/ 典型值。	尺寸 (长 × 宽 × 高 mm)	供应商 ⁽¹⁾
XGL3512-102ME	1	28	4.5	3.5 x 3.2 x 1.2	Coilcraft
XGL3512-122ME	1.2	32.5	4.1	3.5 x 3.2 x 1.2	Coilcraft

(1) 请参阅 [第三方产品免责声明](#)。

7.2.2.4 选择输出电容器

选择输出电容器主要是为了满足负载瞬态或稳态时的要求。然后, 环路针对所选的输出电容器进行补偿。输出纹波电压与电容器的等效串联电阻 (ESR) 及其电容相关。假设电容器的 ESR 为零, 给定纹波所需的最小电容可通过 [方程式 9](#) 计算得出:

$$C_{OUT} = \frac{I_{OUT} \times (V_{OUT} - V_{IN})}{f_{SW} \times \Delta V \times V_{OUT}} \quad (9)$$

其中

- C_{OUT} 为输出电容
- I_{OUT} 是输出电流
- V_{OUT} 是输出电压
- V_{IN} 是输入电压
- ΔV 是所需的输出电压纹波
- f_{SW} 为开关频率

由 ESR 引起的附加输出纹波分量可通过 [方程式 10](#) 计算得出:

$$\Delta V_{ESR} = I_{OUT} \times R_{ESR} \quad (10)$$

其中

- ΔV_{ESR} 是 ESR 引起的输出电压纹波
- R_{ESR} 为输出电容器串联电阻器

对于陶瓷电容, ESR 纹波可以忽略不计。但是, 对于钽或电解电容器, 在使用时必须加以考虑。

评估直流偏置下陶瓷电容器的额定值时请小心。在额定电压下, 陶瓷电容器可能会降低高达 70% 的电容。因此, 要考虑给额定电压留出足够余量, 以确保在所需的输出电压下有足够的电容。

表 7-3. 推荐用于 TPS61372L 的输出电容器

器件型号	C (μF)	件	说明	尺寸	供应商 ⁽¹⁾
GRM188R61E106MA73D	10	3	X5R、0603、5V、±20% 容差	0603	Murata

7.2.2.5 选择输入电容器

因为多层陶瓷电容器具有极低的 ESR 并采用小型封装, 所以非常适合升压转换器的输入去耦。将输入电容器放置在尽可能靠近器件的位置。

仅使用陶瓷输入电容器时要小心。在输入端使用陶瓷电容器并且通过长导线（例如来自插墙式适配器中）供电时，输出端的负载阶跃会在 V_{IN} 引脚处引起振铃。此振铃可耦合到输出端，并误理解为环路不稳定，甚至可损坏器件。在此情况下，应在 C_{IN} 和电源线之间放置额外的“大容量”电容器（例如电解电容器或钽电容），以减少可能出现在电源线的电容和 C_{IN} 之间的铃振。

7.2.2.6 环路稳定性与补偿

7.2.2.6.1 小信号模型

TPS61372L 以自适应关断时间控制拓扑为基础实现了峰值电流。通过感应电感器电流信息，功率级的微小信号模型从由 L 和 C_{OUT} 创建的双级别系统减少到由 R_{OUT} 和 C_{OUT} 创建的单极系统。添加一个连接到 TPS61372L COMP 引脚的外部环路补偿网络，以优化环路稳定性和响应时间。图 7-2 中所示的电阻器 R_C 、电容器 C_C 和 C_P 组成了环路补偿网络。

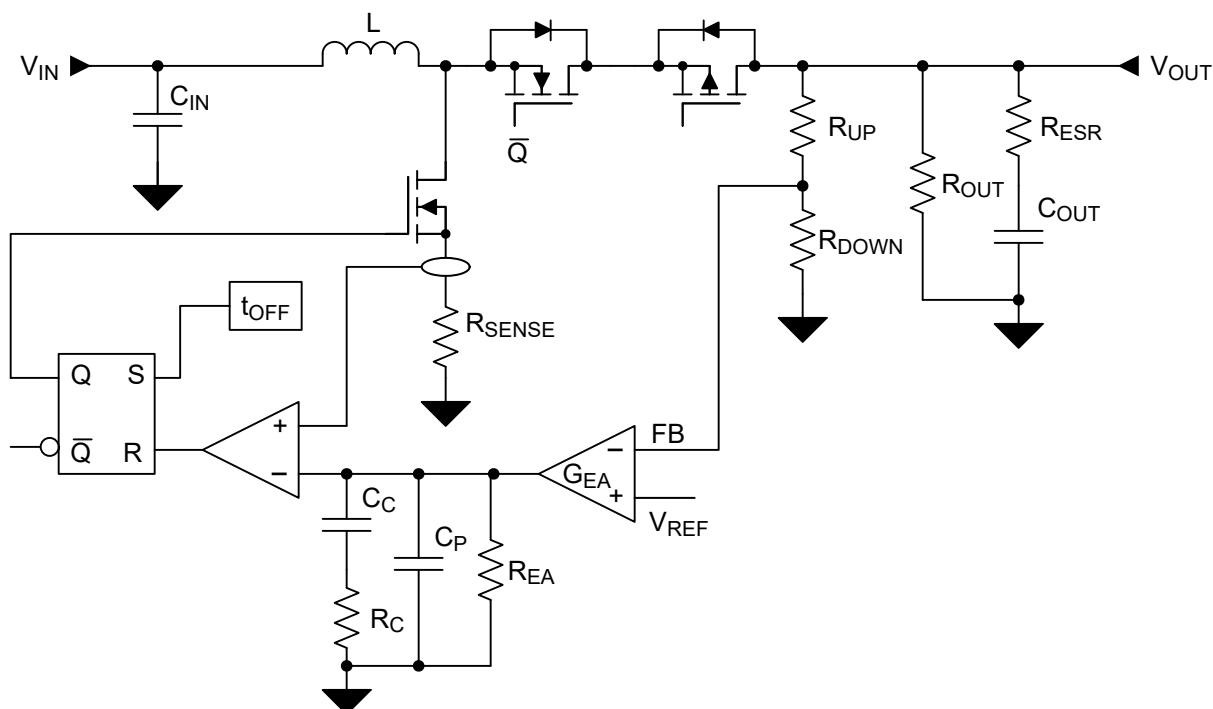


图 7-2. TPS61372L 控制等效电路模型

包括斜率补偿的功率级小信号为：

$$G_{PS}(S) = \frac{R_{OUT} \times (1-D)}{2 \times R_{SENSE}} \times \frac{\left(1 + \frac{S}{2\pi \times f_{ESR}}\right) \left(1 - \frac{S}{2\pi \times f_{RHP}}\right)}{1 + \frac{S}{2\pi \times f_p}} \quad (11)$$

其中

- D 为占空比
- R_{OUT} 是输出负载电阻器
- R_{SENSE} 是 TPS61372L 等效的内部电流感应电阻器，通常为 0.2Ω

功率级的单极为：

$$f_P = \frac{2}{2\pi \times R_{OUT} \times C_{OUT}} \quad (12)$$

其中

- C_{OUT} 是输出电容。对于具有多个相同并联输出电容器的升压转换器，只需将电容器与等效电容组合在一起即可

输出电容器的 ESR 产生的零点为：

$$f_{ESR} = \frac{1}{2\pi \times R_{ESR} \times C_{OUT}} \quad (13)$$

其中

- R_{ESR} 为输出电容器串联的等效电阻

右侧平面零点为：

$$f_{RHP} = \frac{R_{OUT} \times (1 - D)^2}{2\pi \times L} \quad (14)$$

其中

- D 为占空比
- R_{OUT} 是输出负载电阻器
- L 是电感

TPS61372L COMP 引脚是内部跨导放大器的输出。

方程式 15 展示了反馈电阻器网络和误差放大器的公式。

$$H_{EA}(S) = G_{EA} \times R_{EA} \times \frac{R_{DOWN}}{R_{UP} + R_{DOWN}} \times \frac{1 + \frac{S}{2 \times \pi \times f_Z}}{\left(1 + \frac{S}{2 \times \pi \times f_{P1}}\right) \times \left(1 + \frac{S}{2 \times \pi \times f_{P2}}\right)} \quad (15)$$

其中

- R_{EA} 是误差放大器的输出阻抗， $R_{EA} = 500M\Omega$ 。 G_{EA} 是误差放大器的跨导， $G_{EA} = 175 \mu S$ 。
- f_{P1} 、 f_{P2} 是补偿网络极点的频率
- f_Z 是补偿网络零点的频率

$$f_{P1} = \frac{1}{2\pi \times R_{EA} \times C_c} \quad (16)$$

其中

- C_c 是零点电容器补偿

$$f_{P2} = \frac{1}{2\pi \times R_c \times C_p} \quad (17)$$

其中

- C_p 是极点电容器补偿

- R_C 是补偿网络的电阻器

$$f_Z = \frac{1}{2\pi \times R_C \times C_C} \quad (18)$$

7.2.2.7 环路补偿设计步骤

随着小信号模型的推出，下一步是根据给定的电感器和输出电容计算补偿网络参数。

1. 设置交叉频率 f_C 。

- 第一步是设置环路交叉频率 f_C 。交叉频率越高，环路的响应速度就越快。通常，环路增益交叉点不高于开关频率 f_{SW} 的 1/10 或 RHPZ 频率 f_{RHPZ} 的 1/5 (以较低者为准)。然后在以下各节中计算 R_C 、 C_C 和 C_P 的环路补偿网络值。

2. 设置补偿电阻器 R_C 。

- 将 f_Z 设定在 f_C 以下，当频率高于 f_C 时， $R_C \parallel R_{EA}$ 约等于 R_C ，因此 $R_C \times G_{EA}$ 将设定补偿增益。在 f_Z 处设置补偿增益 $K_{COMP-dB}$ 会导致总环路增益 $T(s) = G_{PS}(s) \times H_{EA}(s) \times H_e(s)$ 在 f_C 处为零。
- 因此，为了使单极滚降频率近似达到 f_{P2} ，应重新整理方程式 19 以得出 R_C ，使得在 f_C 处的补偿增益 K_{EA} 等于功率级波特图在频率 f_C 读取的增益 K_{PS} 的负值，或者更简单地说：

$$K_{EA}(f_C) = 20 \times \log(G_{EA} \times R_C \times \frac{R_{DOWN}}{R_{UP} + R_{DOWN}}) = -K_{PS}(f_C) \quad (19)$$

其中

- K_{EA} 是误差放大器网络增益
- K_{PS} 是功率级增益
- G_{EA} 是放大器的跨导， G_{EA} 的典型值 = $175\mu\text{A/V}$

3. 设置补偿零点电容器 C_C 。

- 将补偿零点置于 R_{OUT} 、 C_{OUT} 的功率级极点位置，从而得到：

$$f_Z = \frac{1}{2\pi \times R_C \times C_C} \quad (20)$$

- 设置 $f_Z = f_P$ 并得到：

$$C_C = \frac{R_{OUT} \times C_{OUT}}{2R_C} \quad (21)$$

4. 设置补偿极点电容器 C_P 。

- 将补偿极点放置在 R_{ESR} 和 C_{OUT} 产生的零点处。补偿极点可用于消除 ESR 零点的不利影响。

$$f_{P2} = \frac{1}{2\pi \times R_C \times C_P} \quad (22)$$

$$f_{ESR} = \frac{1}{2\pi \times R_{ESR} \times C_{OUT}} \quad (23)$$

- 设置 $f_{P2} = f_{ESR}$ 并得到：

$$C_P = \frac{R_{ESR} \times C_{OUT}}{R_C} \quad (24)$$

- 如果计算得出的 C_P 值小于 10pF ，则可以将其忽略。

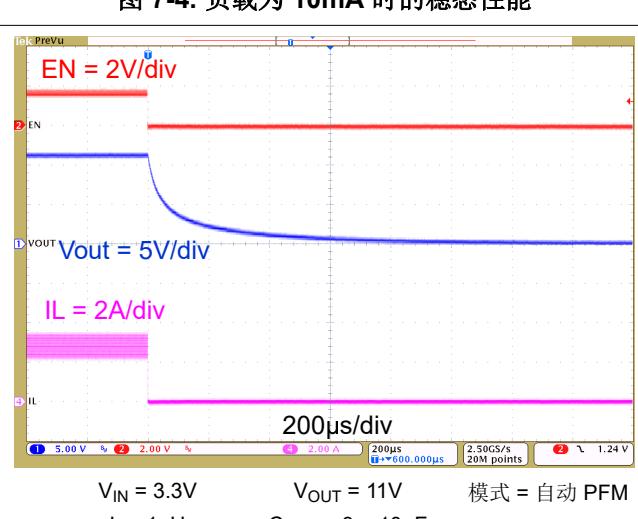
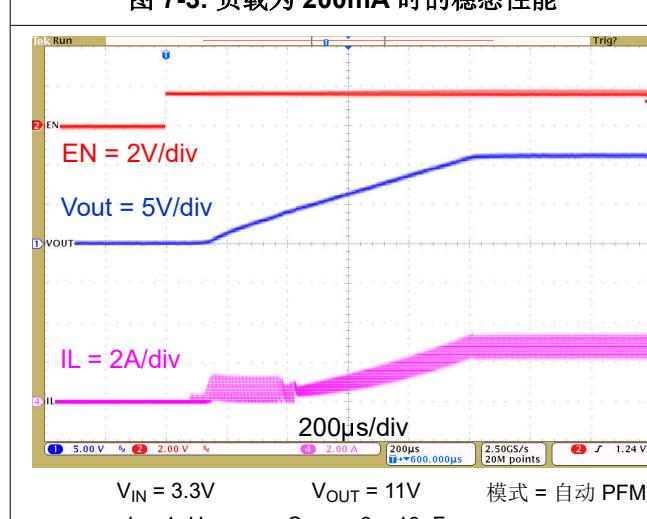
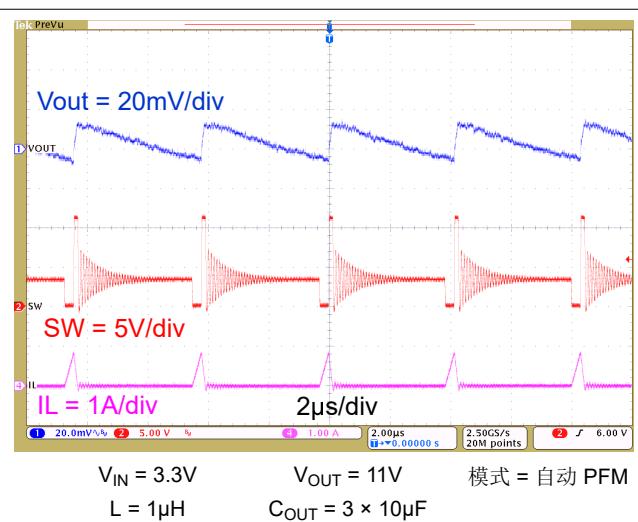
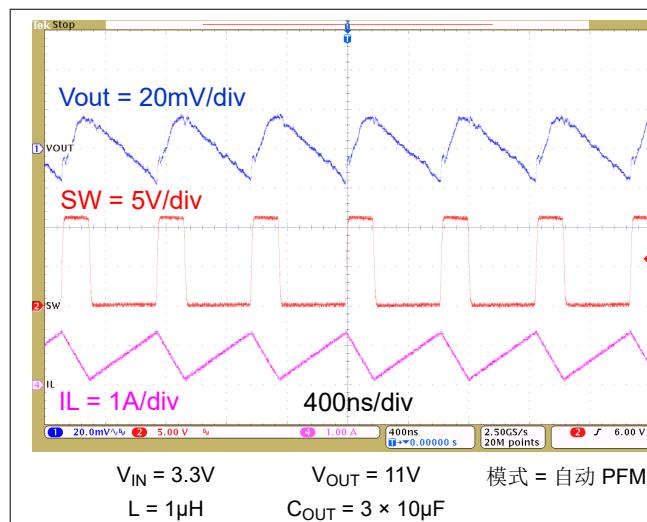
设计大于 45° 相位裕度和大于 6dB 增益裕度的环路，可消除线路和负载瞬态期间的输出电压振铃。对于此设计示例， $R_C = 61.9\text{k}\Omega$ 、 $C_C = 680\text{pF}$ 。

7.2.2.8 选择自举电容器

BST 和 SW 引脚间的自举电容器提供栅极电流，在每个周期的导通期间为高侧 FET 器件栅极供电，并为自举电容器提供电荷。自举电容器的建议值为 20nF 至 200nF。为了最大限度地减少布线电感引起的潜在破坏性电压瞬变，请在器件引脚上使用高质量的低 ESR C_{BST} 陶瓷电容器。

7.2.3 应用曲线

典型条件 $V_{IN} = 3V$ 至 $5V$ 、 $V_{OUT} = 11V$ 、温度 = $25^{\circ}C$ (除非另有说明)



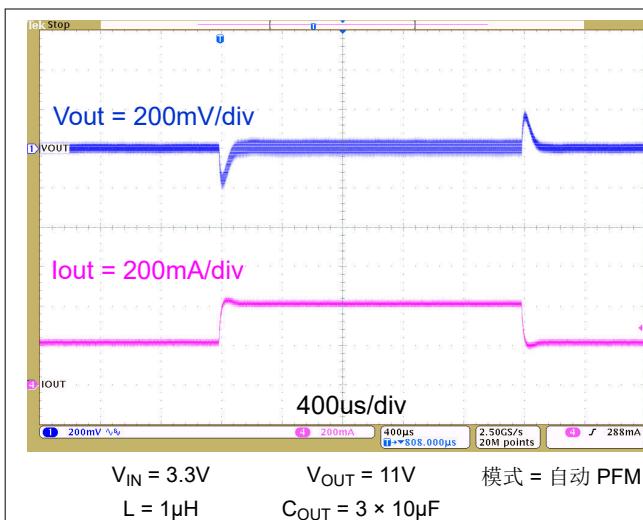


图 7-7. 瞬态负载，在 $100\text{mA}/\mu\text{s}$ 下为 200mA 至 400mA

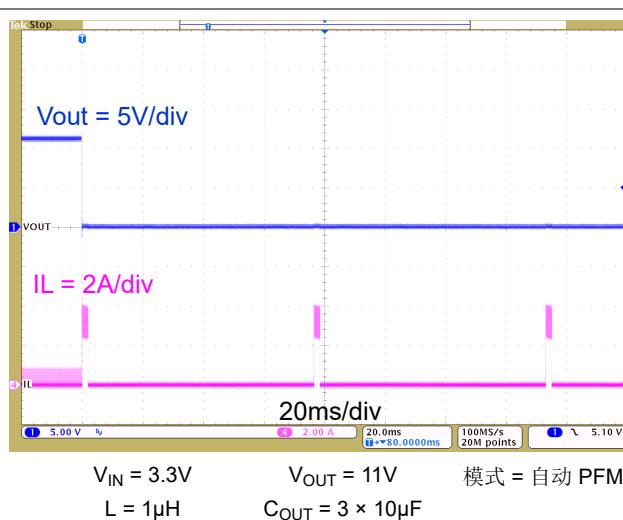


图 7-8. 短路输出

7.3 电源相关建议

这些器件经设计可在 2.5V 至 5.5V 的输入电源电压范围内运行。该输入电源必须经过良好调节。如果输入电源距离 TPS61372L 转换器超过几英寸，则除了陶瓷旁路电容器之外，可能需要使用大容量电容。通常，选择电容值为 $47\mu\text{F}$ 的电解电容器。

7.4 布局

7.4.1 布局指南

基本的 PCB 电路板布局布线需要将敏感信号与电源路径分离。如果未仔细布局，稳压器可能会出现不稳定或噪声问题。

为了在设计良好的电路板中获得良好的性能，建议遵循以下检查清单。

- 尽可能缩短从芯片输出端、输出电容器到芯片 GND 的高电流路径。该环路包含高 di/dt 开关电流（每安培纳秒），并且很容易传导高频噪声。
- 尽量减小连接到 SW 引脚的所有布线的长度和面积，并始终在开关稳压器下方使用接地平面，以更大限度地减少平面间耦合。
- 为输入和输出电容器使用大容量电容器和较小且串联阻抗较低的陶瓷电容器的组合。将较小的电容器放置在更靠近 IC 的位置，以便为噪声去耦提供低阻抗路径。
- 接近 IC 的接地区域必须提供足够的散热面积。将宽电源总线（例如， V_{OUT} 、SW、GND）连接到大面积覆铜区或连接到底层或内部层接地层，使用过孔增强散热。
- 将输入电容器放置在靠近电感器和器件 GND 引脚的位置，以减少输入电源纹波。
- 将反馈和补偿网络等噪声敏感网络放置在远离 SW 布线的位置。
- 使用单独的接地迹线连接 VIN 引脚电容器、反馈电容器和环路补偿电路。将此接地迹线单点连接至主电源接地，以最大限度地减少循环电流。

7.4.2 布局示例

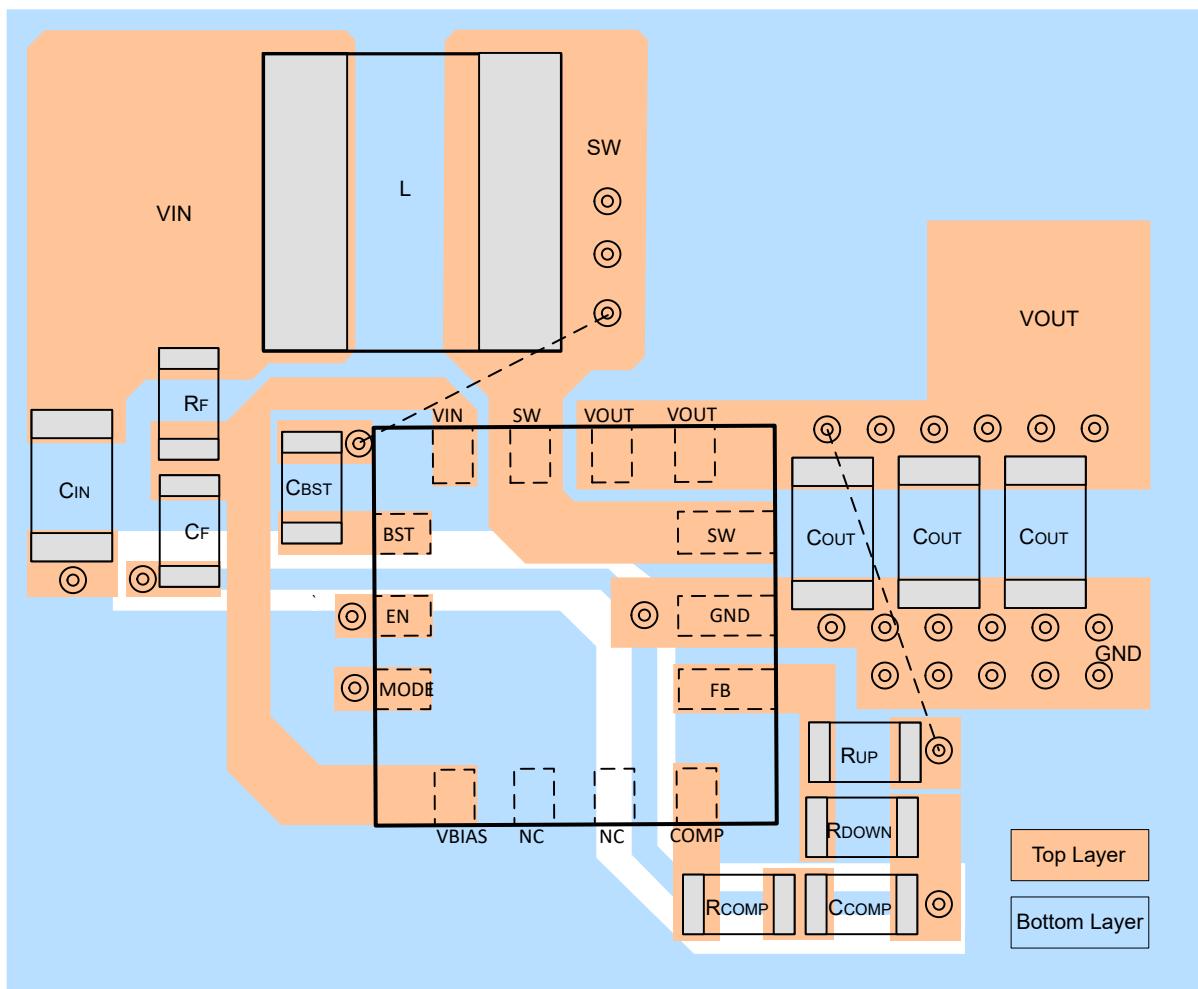


图 7-9. 建议布局

7.4.2.1 散热注意事项

在薄型和细间距表面贴装封装中实现集成电路通常需要特别注意功率耗散。许多取决于系统的问题（如热耦合、空气流量、添加的散热器和对流表面）以及其他发热元件的存在会影响给定元件的功率耗散限制。

下面列出了增强热性能的两种基本方法：

- 增强 PCB 设计的功率耗散能力
- 在 PCB 上增加散热耦合组件

由于便携式设计对功耗的要求越来越高，设计人员必须在效率、功率耗散和解决方案尺寸之间实现最佳平衡。由于集成化和小型化，结温可能会显著升高，从而导致应用出现不良行为（即过早热关断或最坏情况下会降低器件可靠性）。结至环境热阻与应用和电路板布局布线密切相关。对于存在较高最大功率耗散的应用，必须特别注意电路板设计中的散热问题。确保器件工作结温 (T_J) 低于 125°C 。

8 器件和文档支持

8.1 器件支持

8.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

8.1.2 开发支持

8.1.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，使用 TPS61372L 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击通知进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#)是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

8.4 商标

HotRod™ and TI E2E™ are trademarks of Texas Instruments.

WEBENCH® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告

 静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (April 2025) to Revision A (June 2025)	Page
• 将 Rtheta-JA 从 87.1 更改为 75.4.....	5
• 将 Rtheta-JC(top) 从 0.7 更改为 46.4.....	5
• 将 Rtheta-JB 从 24.1 更改为 25.0.....	5
• 将 Psi-JT 从 0.4 更改为 1.8.....	5
• 将 Psi-JB 从 24.3 更改为 25.1.....	5

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS61372LVARR	Active	Production	WQFN-HR (VAR) 14	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	372L

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

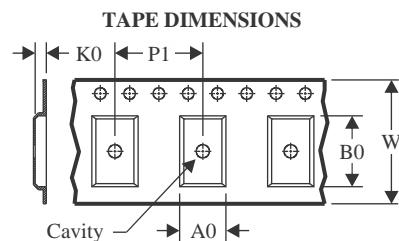
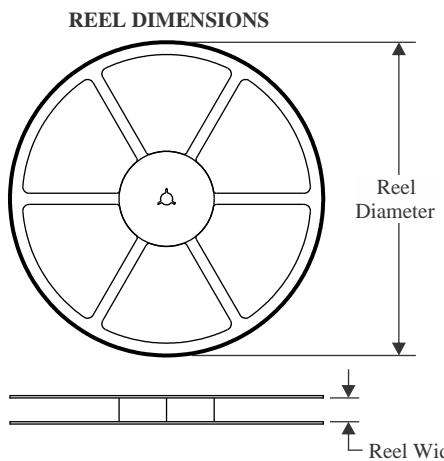
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

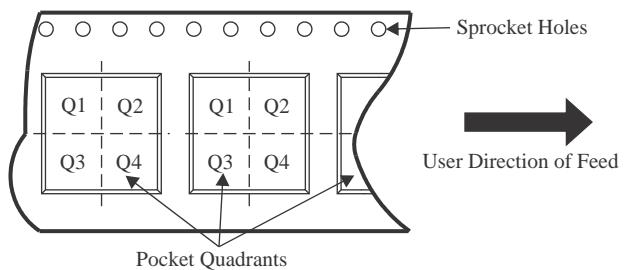
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

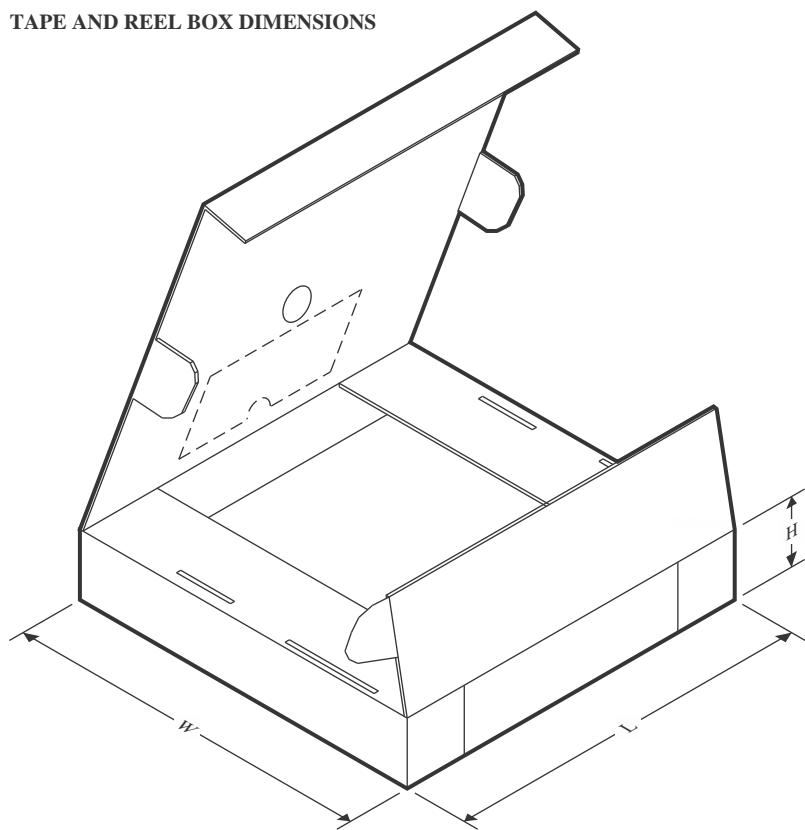
TAPE AND REEL INFORMATION


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

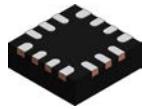
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS61372LVARR	WQFN-HR	VAR	14	3000	180.0	8.4	2.8	2.8	1.0	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS61372LVARR	WQFN-HR	VAR	14	3000	210.0	185.0	35.0

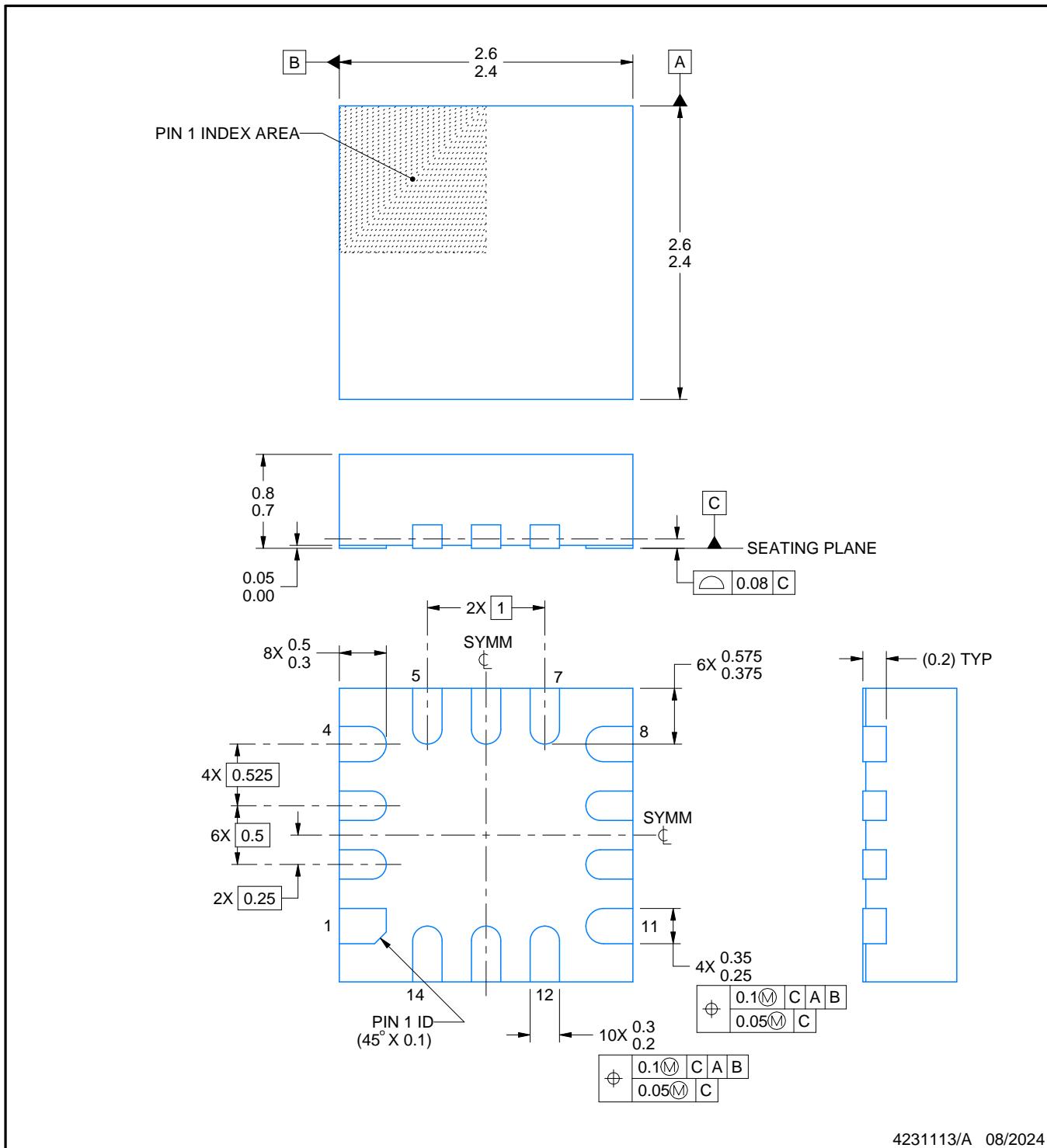
VAR0014A



PACKAGE OUTLINE

WQFN-HR - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4231113/A 08/2024

NOTES:

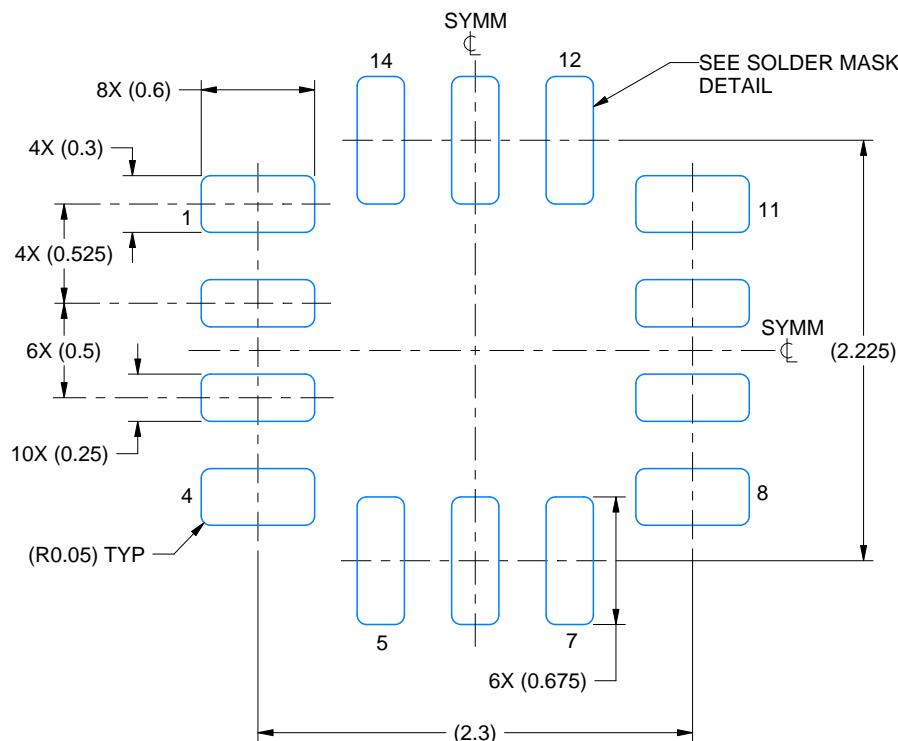
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

VAR0014A

WQFN-HR - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 25X



4231113/A 08/2024

NOTES: (continued)

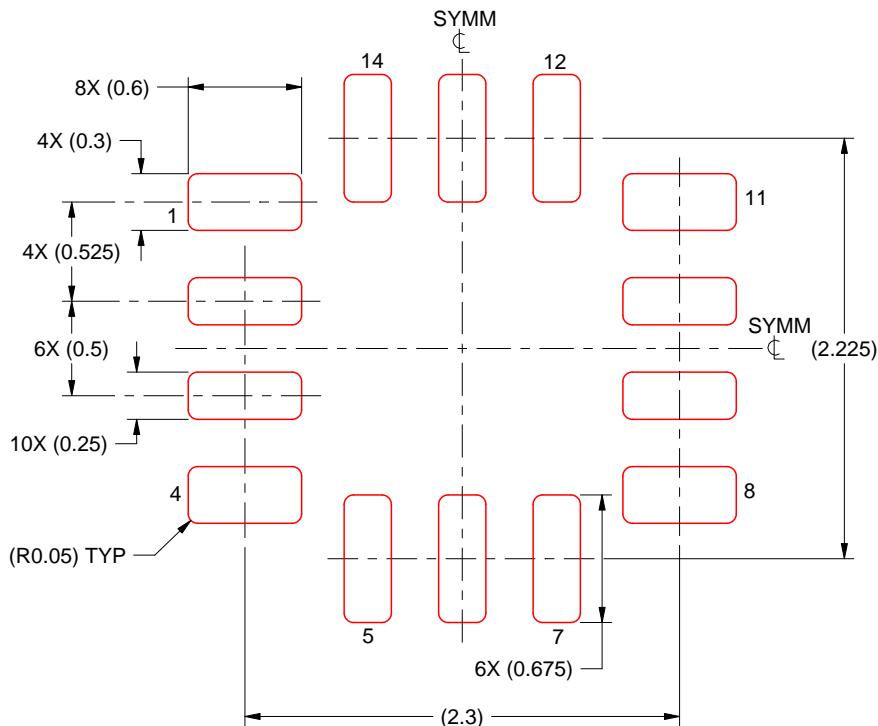
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

VAR0014A

WQFN-HR - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 25X

4231113/A 08/2024

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月