

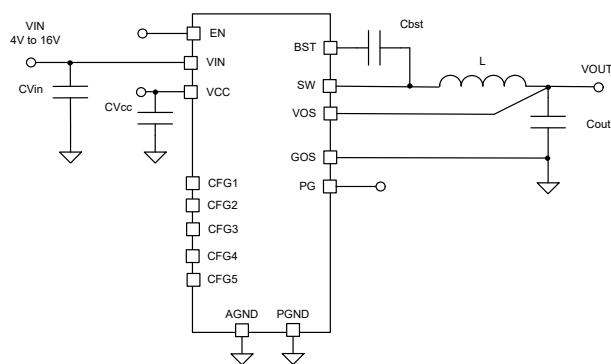
TPS548B23 4V 至 16V 输入, 20A, 远程传感 同步降压转换器

1 特性

- 输入电压范围为 4V 至 16V
 - 支持 3.1V 至 5.3V 外部 VCC 辅助电源
 - $8.4\text{m}\Omega$ 和 $3.3\text{m}\Omega$ MOSFET ($V_{\text{VCC}} = 3.3\text{V}$)
 - 20A 持续输出电流
 - 针对效率和热性能优化的 19 引脚 WQFN-HR 封装
 - $\pm 1.25\%$ 输出电压精度，有内部反馈， $T_J = -40^\circ\text{C}$ 至 $+150^\circ\text{C}$
 - 0.5V 至 5.5V 输出电压范围
 - 差分遥感
 - D-CAP4 模式可提供超快负载阶跃响应
 - 支持所有陶瓷输出电容器
 - 可选自动跳跃 Eco-mode，用以在轻负载情况下实现高效率
 - 实现可编程谷值电流限制
 - 600kHz、800kHz、1.0MHz、1.2MHz 可选开关频率
 - 可编程软启动时间
 - 预偏置启动功能
 - 开漏电源正常状态输出
 - 过压和欠压故障保护
 - $3\text{mm} \times 3\text{mm}$ (0.4mm 引脚典型应用效率脚间距)，19 引脚 QFN 封装
 - 与 12A TPS548A23 引脚对引脚兼容

2 应用

- 机架式服务器和刀片式服务器
 - 数据中心交换机
 - 无线基础设施



简化版原理图

3 说明

TPS548B23 器件是一款具有自适应导通时间 D-CAP4 控制模式的高效率、小尺寸同步降压转换器。该控制方法无需外部补偿网络，即可在整个输出电压范围内提供较小的最短导通时间和快速负载瞬态响应。该器件不需要外部补偿，因此易于使用并且仅需要的外部元件很少。该器件非常适合空间受限的数据中心应用。

TPS548B23 器件具有差分遥感功能和高性能集成 MOSFET，用于外部反馈的 $\pm 1.0\%$ 基准电压，通过内部基准支持 $\pm 1.25\%$ 的输出电压精度。该器件具有精确的负载和线路调整以及 Eco-mode 或强制连续导通模式 (FCCM) 运行功能。引脚配置选项可用于配置以下项：过流限制、故障响应、内部或外部反馈、输出电压选择、开关频率和软启动时间。

内部 3.0V LDO 可通过 VCC 引脚连接的 3.1V 至 5.3V 外部电源进行过驱，从而提高效率并降低功率耗散。

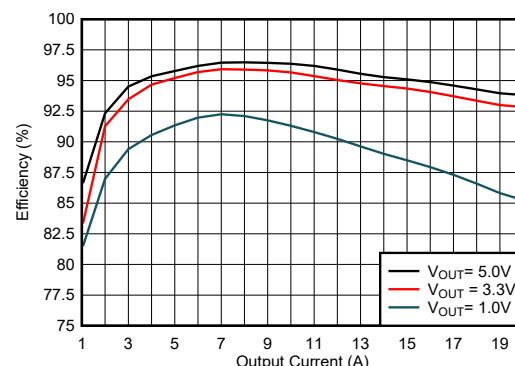
TPS548B23 是一款无铅器件，符合 RoHS 标准，无需豁免。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS548B23	VAN (WQFN-HR,19)	3mm × 3mm

(1) 有关更多信息, 请参阅 [节 10](#)。

(2) 封装尺寸(长×宽)为标称值,并包括引脚(如适用)。



典型应用效率 ($V_{IN} = 12V$, 外部 $VCC = 3.3V$,
 $F_{CCM} = 800kHz$, $D_{CR} = 1.4m\Omega$)



本资源的原文使用英文撰写。为方便起见, TI 提供了译文;由于翻译过程中可能使用了自动化工具, TI 不保证译文的准确性。为确认准确性, 请务必访问 ti.com 参考最新的英文版本 (控制文档)。

内容

1 特性	1	6.4 器件功能模式	25
2 应用	1	7 应用和实施	26
3 说明	1	7.1 应用信息	26
4 引脚配置和功能	3	7.2 典型应用	26
5 规格	5	7.3 电源相关建议	32
5.1 绝对最大额定值	5	7.4 布局	33
5.2 ESD 等级	5	8 器件和文档支持	35
5.3 建议运行条件	5	8.1 文档支持	35
5.4 热性能信息	6	8.2 接收文档更新通知	35
5.5 电气特性	6	8.3 支持资源	35
5.6 典型特性	9	8.4 商标	35
6 详细说明	15	8.5 静电放电警告	35
6.1 概述	15	8.6 术语表	35
6.2 功能方框图	15	9 修订历史记录	35
6.3 特性说明	16	10 机械、封装和可订购信息	36

4 引脚配置和功能

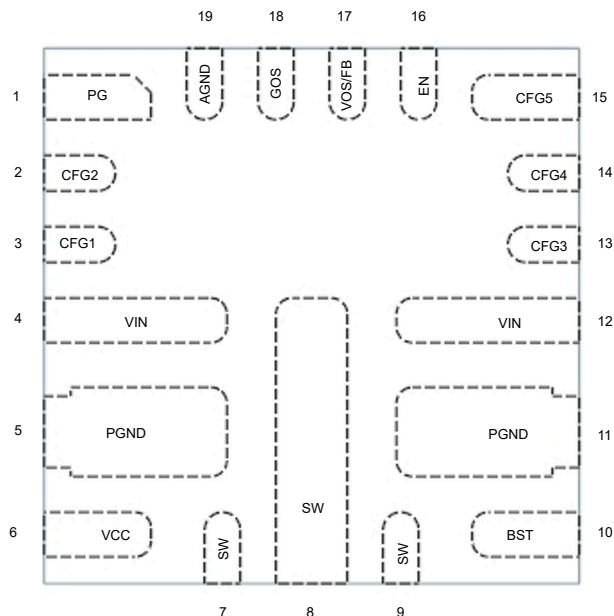


图 4-1. VAN 封装 , 19 引脚 , 3mm × 3mm (0.4mm 引脚间距) WQFN-HR (顶视图)

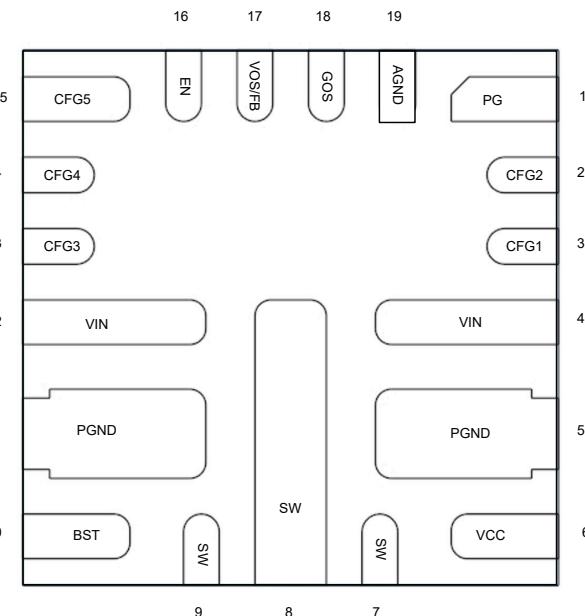


图 4-2. VAN 封装 , 19 引脚 , 3mm × 3mm (0.4mm 引脚间距) WQFN-HR (底视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	否		
PG	1	O	开漏电源正常状态信号。将外部上拉电阻器连接到电压源。当 FB 电压超出指定限值时，PG 在指定的延迟后变为低电平。
CFG2	2	I	多功能选择引脚。连接至 AGND、VCC 或使此引脚悬空，可在工作频率和过流限制之间进行选择。当配置为外部 FB 运行时，在此引脚和 AGND 之间连接一个电阻器会设置 OCP 限制。
CFG1	3	I	多功能选择引脚。连接至 AGND、VCC 或使此引脚悬空，可在工作频率和过流限制之间进行选择。当配置为外部 FB 运行时，在该引脚和 AGND 之间连接一个电阻器可以选择开关频率、SS 时间。
VIN	4、12	P	功率级 MOSFET 和内部 LDO 的电源输入引脚。应将 VIN 引脚和 PGND 引脚之间的去耦输入电容器尽可能靠近放置。需要靠近 IC 在每个 VIN 和 PGND 之间连接一个电容器。
PGND	5、11	G	功率级接地回路。此引脚在内部连接到低侧 MOSFET 的源极。在 PGND 引脚下方放置尽可能多的过孔，并尽可能靠近 PGND 引脚。此操作可以更大限度减小寄生阻抗并降低热阻。
VCC	6	P	内部 3V LDO 输出。可将 3.1V 至 5.3V 的外部辅助电源连接到该引脚以减少内部 LDO 上的功率损耗。该引脚上的电压源为内部电路和栅极驱动器供电。从 VCC 引脚到 PGND 之间连接一个额定电压大于 6.3V 的 1 μF 陶瓷电容器进行旁路。将此电容器尽可能靠近 VCC 和 PGND 引脚放置。
SW	7、8、9	O	电源转换器的输出开关端子。将该引脚连接到输出电感器。
BST	10	I/O	内部高侧 MOSFET 栅极驱动器（升压端子）的电源。从该引脚到 SW 节点之间连接自举电容器。
CFG3	13	I	多功能选择引脚。将 CFGx 连接至 AGND、VCC 或使这些引脚悬空，选择输出电压设置/配置（内部或外部 FB）和强制连续导通模式（FCCM）或跳跃模式运行。
CFG4	14	I	
CFG5	15	I	
EN	16	I	使能引脚。使能引脚可开启或关闭直流/直流开关转换器。在启动前将 EN 引脚悬空会禁用转换器。EN 引脚上施加的最大建议电压为 5.5V。TI 不建议将 EN 引脚直接连接到 VIN 引脚。
VOS/FB	17	I	输出电压反馈输入。差分遥感电路的负输入端，连接到负载侧的 Vout 检测点。当配置为外部反馈时，从 VOUT 到 GOS（抽头至 FB 引脚）的电阻分压器可设置输出电压。
GOS	18	I	差分遥感电路的负输入端。连接到负载附近的接地检测点。
AGND	19	G	内部控制电路的模拟地回路和基准

(1) I = 输入，O = 输出，P = 电源，G = 接地

5 规格

5.1 绝对最大额定值

在工作结温范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
引脚电压	VIN	-0.3	19	V
引脚电压	SW - PGND, 直流	-0.3	19	V
引脚电压	SW - PGND, 瞬态 < 10ns	-3	21	V
引脚电压	VIN - SW, 直流	-0.3	19	V
引脚电压	VIN - SW, 瞬态 < 10ns	-3	25	V
引脚电压	BOOT - PGND	-0.3	24.5	V
引脚电压	BOOT - SW	-0.3	5.5	V
引脚电压	EN	-0.3	7	V
引脚电压	VOS/FB、PG、CFGx、VCC	-0.3	6	V
引脚电压	GOS、PGND	-0.3	0.3	V
灌电流	PG		15	mA
T _J	工作结温	-40	150	°C
T _{stg}	贮存温度	-55	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

V _(ESD)	静电放电		值	单位
		人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在工作结温范围内测得 (除非另有说明)

			最小值	标称值	最大值	单位
V _{IN}	输入电压范围	VIN	4	16	16	V
V _{VCC}	外部偏置范围	VCC、V _{IN} ≤ 16V	3.1	5.3	5.3	V
	引脚电压	V _{GOS} 与 V _{AGND} 间的关系	-0.1	0.1	0.1	V
		EN、PG、VOS/FB	-0.1	5.5	5.5	V
V _{OUT}	引脚电压	CFGx	0	V _{CC}	V _{CC}	V
	输出电压范围	V _{OUT}	0.5	5.5	5.5	V
I _{PG}	电源正常灌电流	PG		10	10	mA
I _{OUT}	输出电流	SW		20	20	A
I _{LPEAK}	最大峰值电感器电流	SW		31	31	A
T _J	工作结温		-40	150	150	°C

5.4 热性能信息

热指标 ⁽¹⁾		TPS548B23		单位
		VAN (WQFN-HR、JEDEC 布局)	VAN (WQFN-HR、应用布局、6 层 PCB)	
		19 引脚	19 引脚	
$R_{\theta JA}$	结至环境热阻	59	19.0 ⁽²⁾	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	36	不适用 ⁽³⁾	°C/W
$R_{\theta JB}$	结至电路板热阻	13.6	不适用 ⁽³⁾	°C/W
Ψ_{JT}	结至顶部特征参数	1.9	不适用 ⁽³⁾	°C/W
Ψ_{JB}	结至电路板特征参数	13.5	不适用 ⁽³⁾	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	不适用 ⁽³⁾	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和IC封装热指标](#) 应用手册。

(2) 在 TPS548B23EVM 上测得，器件中耗散 1.0W。

(3) 热测试或仿真设置不适用于应用布局。

5.5 电气特性

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$, $V_{VCC} = 3.3\text{V}$ (外部) , $V_{VIN} = 4\text{V}$ 至 16V 。典型值是在 $T_J = 25^{\circ}\text{C}$ 和 $V_{VIN} = 12\text{V}$ 条件下测得的 (除非另有说明) 。

参数		测试条件	最小值	典型值	最大值	单位
电源						
$I_{Q(VIN)}$	VIN 静态电流	$V_{EN} = 2\text{V}$, $V_{FB} = V_{FB_REG} + 50\text{mV}$, VCC 引脚上无外部辅助电源		970		μA
$I_{Q(VIN)}$	采用外部 VCC 辅助电源时的 VIN 静态电流	$T_J = 25^{\circ}\text{C}$, $V_{IN} = 12\text{V}$, $V_{EN} = 2\text{V}$, $V_{FB} = V_{FB_REG} + 10\text{mV}$ (非开关) , VCC 引脚上具有 3.3V 外部辅助电源		230	290	μA
$I_{SD(VIN)}$	VIN 关断电源电流	$V_{IN} = 12\text{V}$, $V_{EN} = 0\text{V}$, VCC 引脚上无外部辅助电源		9.5	20	μA
$I_{Q(VCC)}$	VCC 静态电流	$T_J = 25^{\circ}\text{C}$, $V_{IN} = 12\text{V}$, $V_{EN} = 2\text{V}$, $V_{FB} = V_{FB_REG} + 10\text{mV}$ (非开关) , VCC 引脚上具有 3.3V 外部辅助电源		860		μA
$I_{SD(VCC)}$	VCC 关断电流	$V_{EN} = 0\text{V}$, $V_{IN} = 0\text{V}$, VCC 引脚上有 3.3V 外部辅助电源		90		μA
I_{VCC}	VCC 外部偏置电流 ⁽¹⁾	$T_J = 25^{\circ}\text{C}$, $V_{IN} = 12\text{V}$, $V_{EN} = 2\text{V}$, 常规开关 , $f_{SW} = 600\text{kHz}$, VCC 引脚上具有 3.3V 外部辅助电源		10		mA
I_{VCC}	VCC 外部偏置电流 ⁽¹⁾	$T_J = 25^{\circ}\text{C}$, $V_{IN} = 12\text{V}$, $V_{EN} = 2\text{V}$, 常规开关 , $f_{SW} = 1200\text{kHz}$, VCC 引脚上具有 3.3V 外部辅助电源		16		mA
内部 LDO (VCC)						
V_{VCC}	内部 LDO 输出电压		2.85	3.0	3.1	V
I_{VCC}	内部 LDO 短路电流限制	$V_{VIN} = 12\text{V}$		210		mA
$V_{CC_UVLO(R)}$	VCC UVLO 上升阈值	$V_{VIN} = 4\text{V}$		2.73	2.85	V
$V_{CC_UVLO(F)}$	VCC UVLO 下降阈值	$V_{VIN} = 4\text{V}$		2.58		V
$V_{CC_UVLO(H)}$	VCC UVLO 迟滞	$V_{VIN} = 4\text{V}$		0.15		V
	用于关闭 VCC LDO 的 FB 阈值	V_{FB} 下降 , $EN = 0\text{V}$		50	85	mV
UVLO						
$V_{IN_UVLO(R)}$	VIN UVLO 上升阈值	V_{IN} 上升		3.88	3.95	V
$V_{IN_UVLO(F)}$	VIN UVLO 下降阈值	V_{IN} 下降		3.71	3.78	V
$V_{IN_UVLO(H)}$	VIN UVLO 迟滞			0.17		V
ENABLE						
$V_{EN(R)}$	EN 电压上升阈值	EN 上升 , 启用开关	1.15	1.2	1.25	V
$V_{EN(F)}$	EN 电压下降阈值	EN 下降 , 禁用开关	1.06	1.12	1.18	V

5.5 电气特性 (续)

$T_J = -40^\circ\text{C}$ 至 $+150^\circ\text{C}$, $V_{VCC} = 3.3\text{V}$ (外部) , $V_{VIN} = 4\text{V}$ 至 16V 。典型值是在 $T_J = 25^\circ\text{C}$ 和 $V_{VIN} = 12\text{V}$ 条件下测得的 (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
$V_{EN(H)}$	EN 电压迟滞			80		mV
$I_{EN(Hys)}$	EN 引脚迟滞电流	$EN > V_{EN(R)}$	2.0	5	7.5	μA
	EN 内部下拉电阻	EN 引脚至 AGND	0.74	1	1.27	$\text{M}\Omega$
$V_{ENSTB(R)}$	EN 待机上升阈值	EN 上升, 启用内部 LDO, 不进行开关		0.7		V
$V_{ENSTB(F)}$	EN 待机下降阈值	EN 下降, 禁用内部 LDO	0.3	0.6		V
PINSTRAP						
CFGx_high	CFGx 逻辑高电压电平	$VCC = 5.0\text{V}$		4.2	4.4	V
		$VCC = 3.3\text{V}$		2.4	2.85	V
CFGx_low	CFGx 逻辑低电压电平	$VCC = 5.0\text{V}$	0.5	0.6		V
		$VCC = 3.3\text{V}$	0.3	0.4		V
启动						
t_{SS}	软启动时间	V_{FB} 从 10% 到 90%, $t_{SS} = 1\text{ms}$ 设置		1		ms
		V_{FB} 从 10% 到 90%, $t_{SS} = 2\text{ms}$ 设置		2		ms
		V_{FB} 从 10% 到 90%, $t_{SS} = 3\text{ms}$ 设置		3		ms
t_{EN_DLY}	EN 高电平到开关延迟开始	VCC 上无外部辅助电源		1300	2000	μs
基准电压 (FB)						
V_{VOS_REG}	输出电压调节精度	内部反馈配置, $T_J = 0^\circ\text{C}$ 至 $+85^\circ\text{C}$	- 0.9%		+0.9%	
		内部反馈配置	- 1.25%		+1.25%	
V_{FB_REG}	反馈调节电压	外部反馈配置, $T_J = 0^\circ\text{C}$ 至 $+85^\circ\text{C}$	498.5	501	503.5	mV
		外部反馈配置	495	500	505	mV
$I_{FB(LKG)}$	FB 输入泄漏电流	$V_{FB} = V_{FB_REG}$		250		nA
差分遥感放大器						
I_{GOSNS}	流出 GOS 引脚的漏电流	$V_{GOS} - V_{AGND} = 100\text{mV}$		80		μA
开关频率						
$f_{SW(FCCM)}$	开关频率, FCCM 运行	$V_{VIN} = 12\text{V}$, $V_{OUT} = 3.3\text{V}$, $F_{SW} = 600\text{kHz}$, 空载	510	600	690	kHz
		$V_{VIN} = 12\text{V}$, $V_{OUT} = 3.3\text{V}$, $F_{SW} = 800\text{kHz}$, 空载	680	800	920	kHz
		$V_{VIN} = 12\text{V}$, $V_{OUT} = 3.3\text{V}$, $F_{SW} = 1.0\text{MHz}$, 空载	850	1000	1150	kHz
		$V_{VIN} = 12\text{V}$, $V_{OUT} = 3.3\text{V}$, $F_{SW} = 1.2\text{MHz}$, 空载	1020	1200	1380	kHz
功率级						
$R_{DS(ON)(HS)}$	高侧 MOSFET 导通电阻	$V_{BOOT-SW} = 5.0\text{V}$		7.5		$\text{m}\Omega$
		$V_{BOOT-SW} = 3.3\text{V}$		8.4		$\text{m}\Omega$
$R_{DS(ON)(LS)}$	低侧 MOSFET 导通电阻	$V_{VCC} = 5.0\text{V}$		2.7		$\text{m}\Omega$
		$V_{VCC} = 3.3\text{V}$		3.3		$\text{m}\Omega$
$t_{ON(min)}$	最小 ON 脉冲宽度 (1)			40		ns
$t_{OFF(min)}$	最小 OFF 脉冲宽度 (1)				150	ns
	SW 引脚上的输出放电电阻	$V_{IN} = 12\text{V}$, $V_{SW} = 1\text{V}$, 禁用电源转换		75		Ω
$I_{BOOT(LKG)}$	流入 BOOT 引脚的漏电流	$V_{BOOT-SW} = 3.3\text{V}$, 已启用, 不进行开关。		23	30	μA
电源正常						
$V_{PGTH(RISE_OV)}$	电源正常阈值	FB 上升, PG 从高到低	113%	116%	119%	
$V_{PGTH(RISE_UV)}$	电源正常阈值	FB 上升, PG 从低到高	89%	92.5%	95%	
$V_{PGTH(FALL_UV)}$	电源正常阈值	FB 下降, PG 从高到低	77%	80%	83%	
t_{PG_DLY}	启动期间 PG 延迟从低电平到高电平	请参阅 时序图		1.1	1.5	ms

5.5 电气特性 (续)

$T_J = -40^\circ\text{C}$ 至 $+150^\circ\text{C}$, $V_{VCC} = 3.3\text{V}$ (外部) , $V_{VIN} = 4\text{V}$ 至 16V 。典型值是在 $T_J = 25^\circ\text{C}$ 和 $V_{VIN} = 12\text{V}$ 条件下测得的 (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
	PG 延迟, 从高电平到低电平			4	6.2	μs
$I_{PG(LKG)}$	开漏输出高电平时的 PG 引脚漏电流	$V_{PG} = 4.5\text{V}$			6	μA
	PG 引脚输出低电平电压	$I_{PG} = 7\text{mA}$			500	mV
	当 V_{IN} 和 V_{CC} 为低电平时, PG 引脚输出低电平	$V_{VIN} = 0\text{V}$, $V_{VCC} = 0\text{V}$, $V_{EN} = 0\text{V}$, PG 通过 $100\text{k}\Omega$ 电阻上拉至 3.3V			850	mV
	当 V_{IN} 和 V_{CC} 为低电平时, PG 引脚输出低电平	$V_{VIN} = 0\text{V}$, $V_{VCC} = 0\text{V}$, $V_{EN} = 0\text{V}$, PG 通过 $10\text{k}\Omega$ 电阻上拉至 3.3V			1000	mV
过流保护						
	OC 限制高钳位	LS FET 上的谷值电流, $CFG3-5 = \text{GND}$, $0\Omega \leq R_{ILIM} \leq 4.32\text{k}\Omega$	19	21	23	A
$I_{LS(OC)}$	低侧谷值电流限值 (外部反馈配置)	LS FET 上的谷值电流, $R_{ILIM} = 5.25\text{k}\Omega$	15.5	17	18.5	A
		LS FET 上的谷值电流, $R_{ILIM} = 10.5\text{k}\Omega$	7.5	8.5	9.5	A
		LS FET 上的谷值电流, $R_{ILIM} = 20.0\text{k}\Omega$	3.8	4.5	5.2	A
R_{ILIM}	$ILIM$ 引脚电阻范围		0		20	$\text{k}\Omega$
$I_{LS(OC)}$	低侧谷值电流限值 (内部反馈配置)	LS FET 上的谷值电流, $CFG3-5 = V_{CC}$, $CFG1 = V_{CC}$	19	21	23	A
$I_{LS(OC)}$		LS FET 上的谷值电流, $CFG3-5 = V_{CC}$, $CFG1 = \text{GND}$	16	18	20	A
$I_{LS(OC)}$		LS FET 上的谷值电流, $CFG3-5 = V_{CC}$, $CFG1 = \text{悬空}$	13	15	17	A
$I_{LS(NOC)}$	低侧负电流限值	LS FET 上的灌电流限制		-9	-7.5	A
I_{ZC}	进入 DCM 的过零检测电流阈值, 开环	$V_{IN} = 12\text{V}$			-750	mA
$I_{ZC(HYS)}$	进入 DCM 后的过零检测电流阈值迟滞, 开环	$V_{IN} = 12\text{V}$			1000	mA
输出 OVP 和 UVP						
V_{OVP}	过压保护 (OVP) 阈值电压	V_{FB} 上升	113%	116%	119%	
t_{OVPDLY}	OVP 延迟	施加 100mV 过驱		650		ns
V_{UVP}	欠压保护 (UVP) 阈值电压	V_{FB} 下降	77%	80%	83%	
t_{UVPDLY}	UVP 滤波器延迟			70		μs
	断续等待时间	启用断续模式			$14 \times t_{ss}$	ms
热关断						
$T_{J(SD)}$	热关断阈值 ⁽¹⁾	温度上升		165		$^\circ\text{C}$
$T_{J(HYS)}$	热关断迟滞 ⁽¹⁾			15		$^\circ\text{C}$

(1) 提供的该参数仅供参考, 不构成 TI 已发布的器件规格的一部分用于 TI 产品保修。

5.6 典型特性

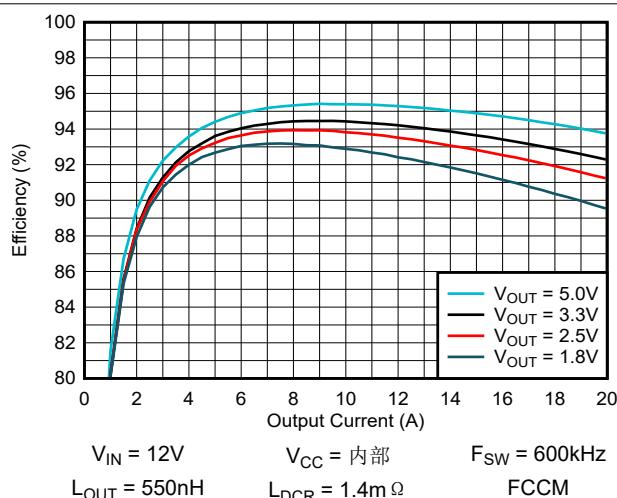


图 5-1. $V_{OUT} \geq 1.8V$ 时的效率

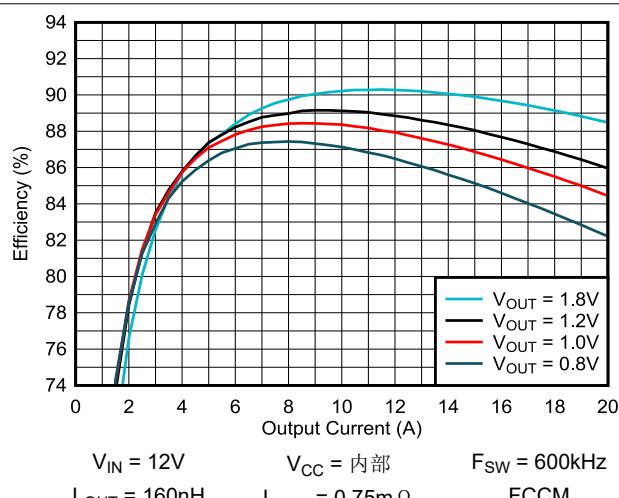


图 5-2. $V_{OUT} \leq 1.8V$ 时的效率

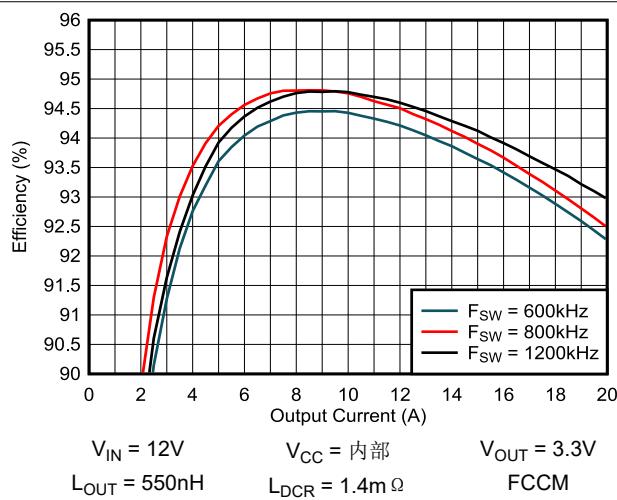


图 5-3. 效率与 F_{SW} 之间的关系 ($V_{OUT} = 3.3V$)

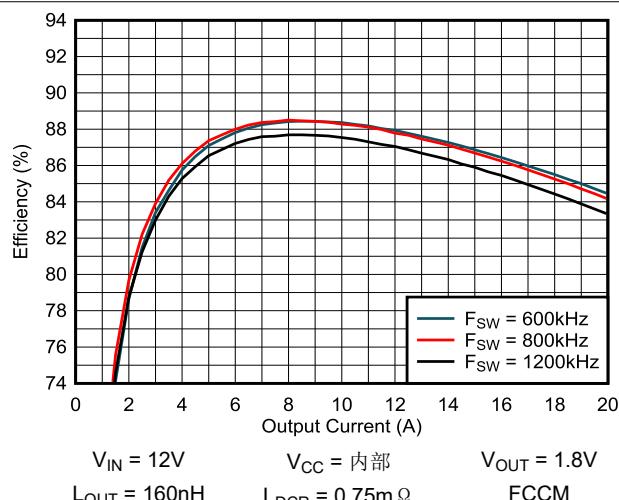


图 5-4. 效率与 F_{SW} 之间的关系 ($V_{OUT} = 1.8V$)

5.6 典型特性 (续)

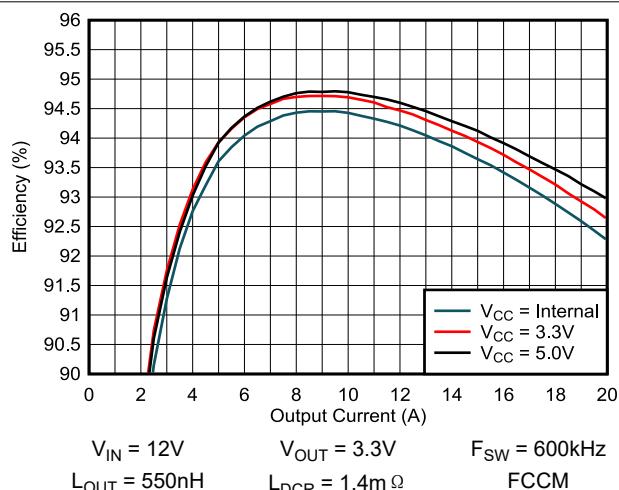


图 5-5. 效率与 V_{CC} 偏置之间的关系 ($V_{OUT} = 3.3V$)

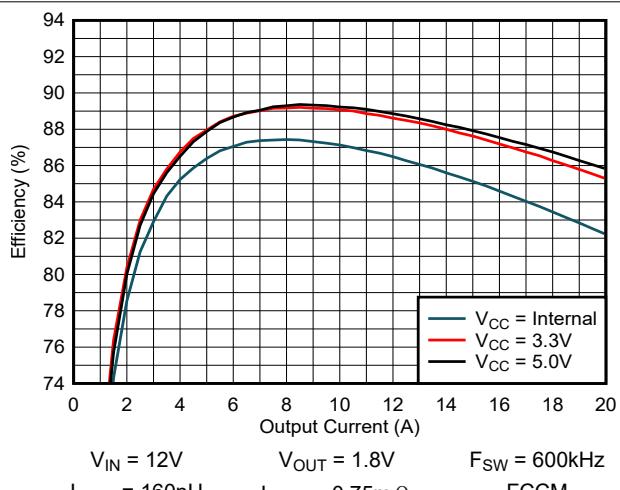


图 5-6. 效率与 V_{CC} 偏置之间的关系 ($V_{OUT} = 1.8V$)

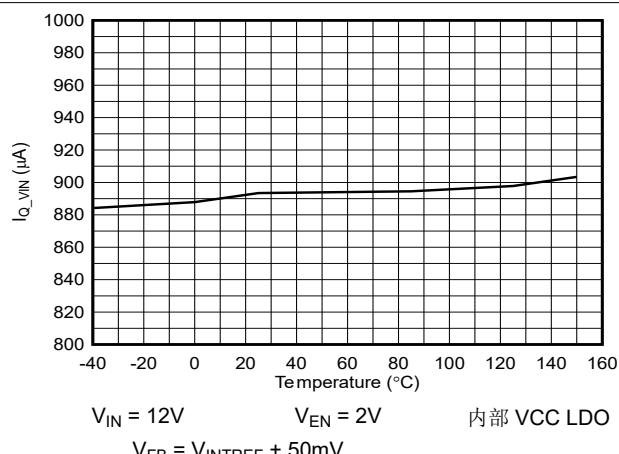


图 5-7. $I_{Q(VIN)}$ 与结温间的关系

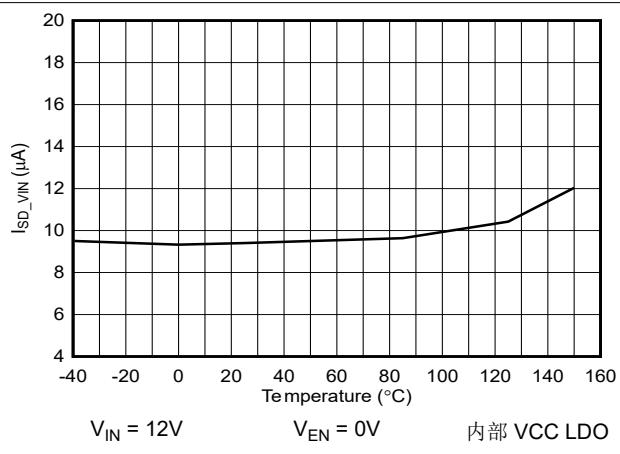


图 5-8. $I_{SD(VIN)}$ 与结温间的关系

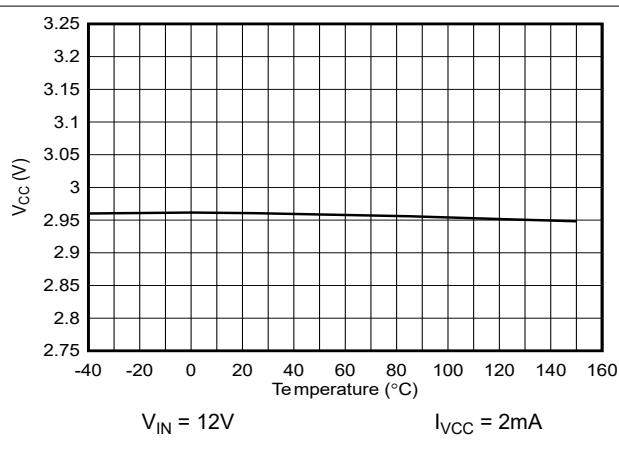


图 5-9. V_{CC} LDO 与结温间的关系

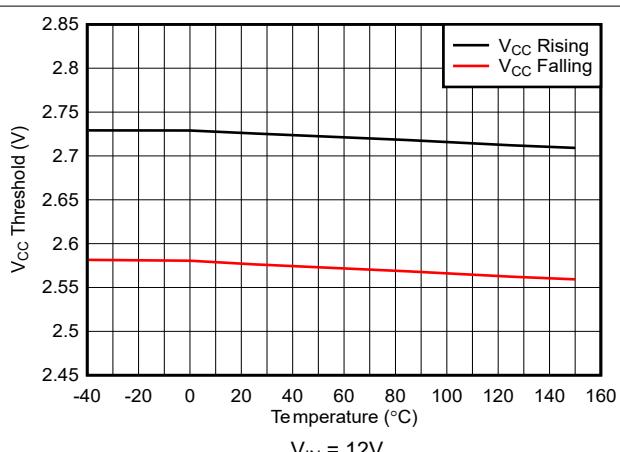
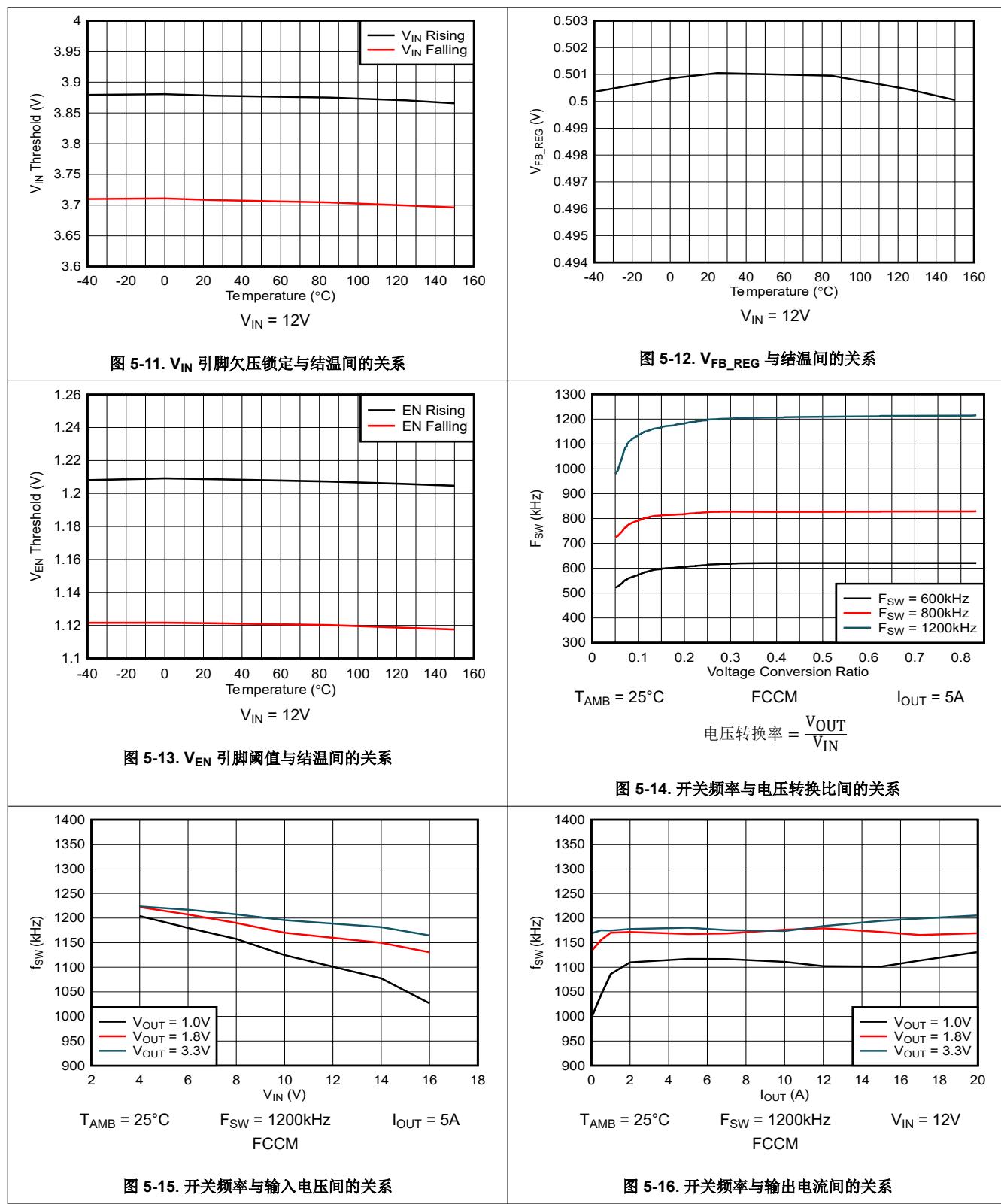


图 5-10. V_{CC} 引脚欠压锁定与结温间的关系

5.6 典型特性 (续)



5.6 典型特性 (续)

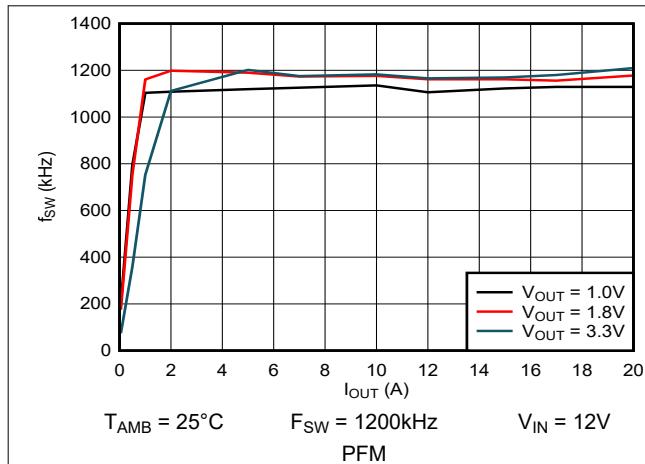


图 5-17. 开关频率与输出电流间的关系

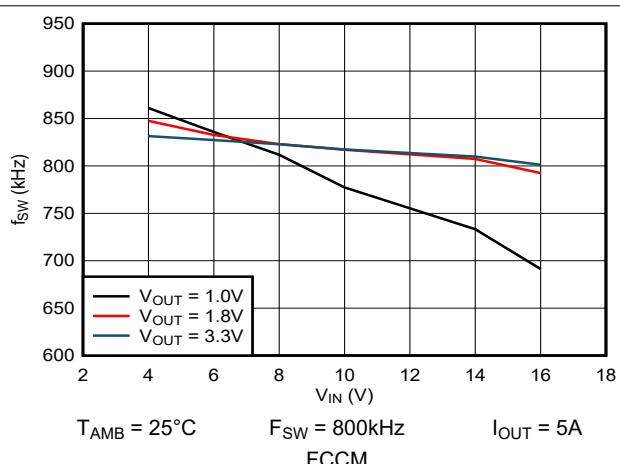


图 5-18. 开关频率与输入电压间的关系

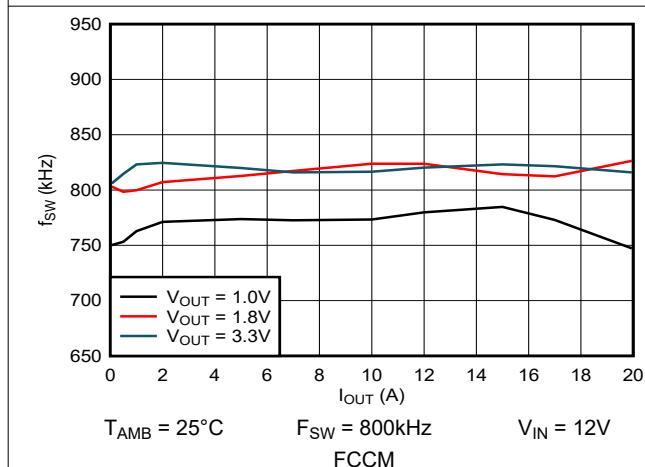


图 5-19. 开关频率与输出电流间的关系

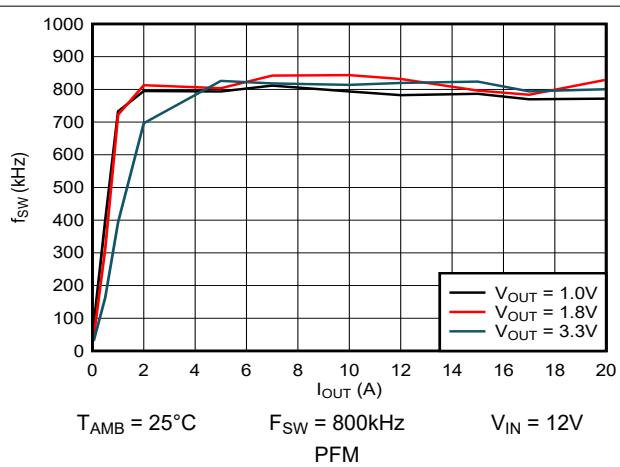


图 5-20. 开关频率与输出电流间的关系

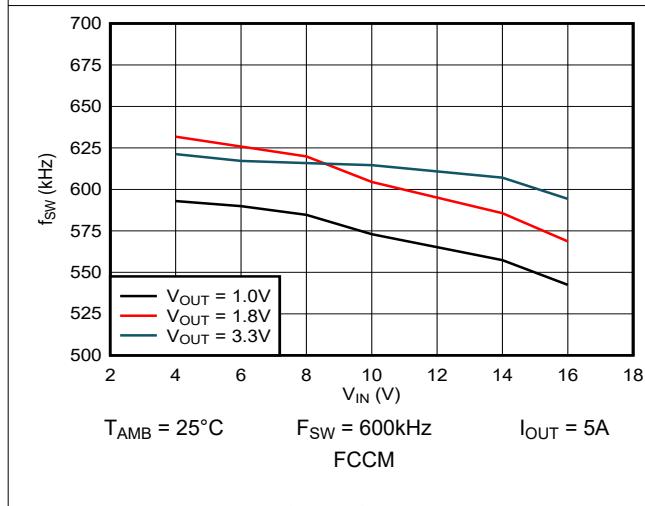


图 5-21. 开关频率与输入电压间的关系

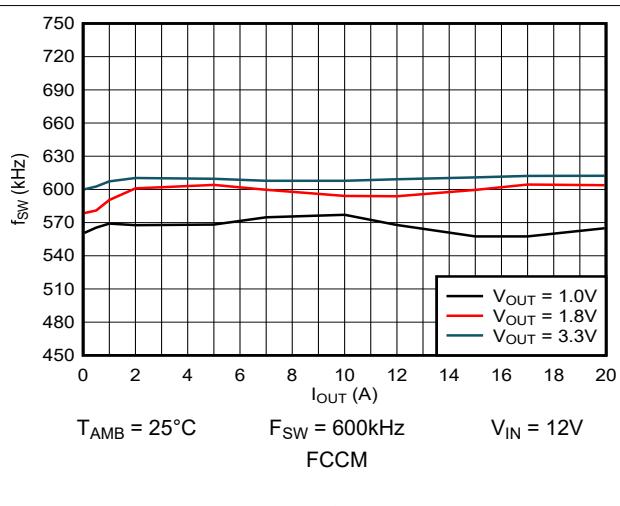
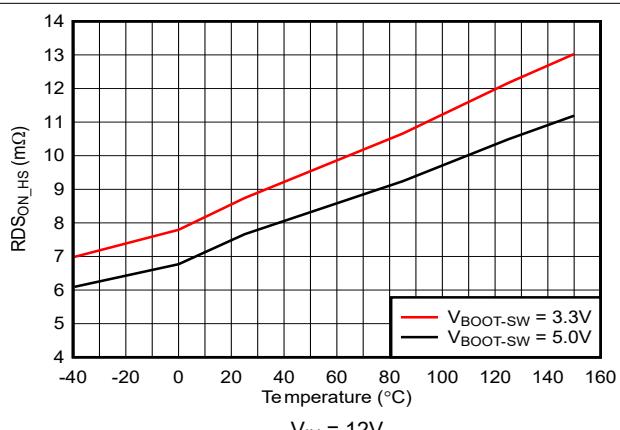
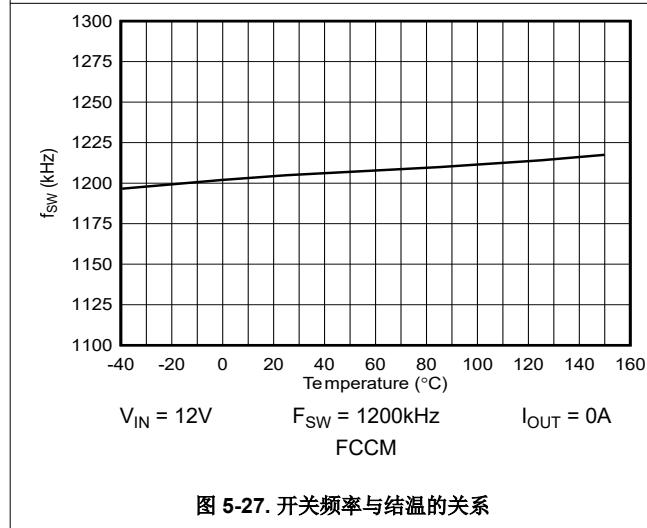
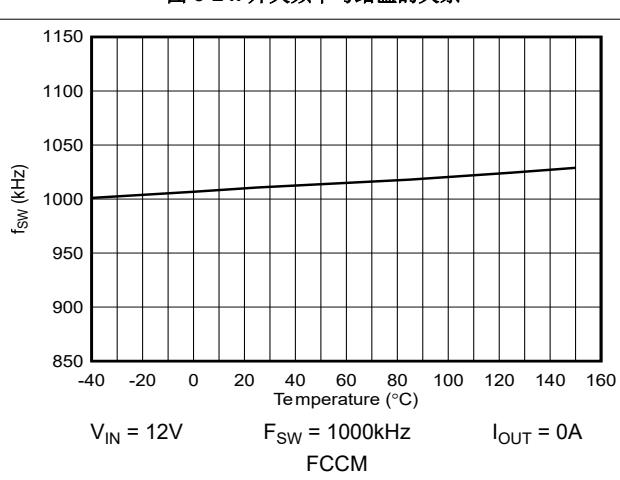
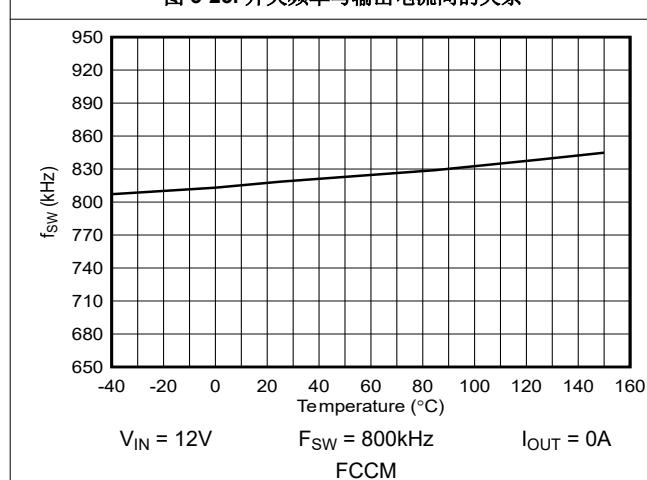
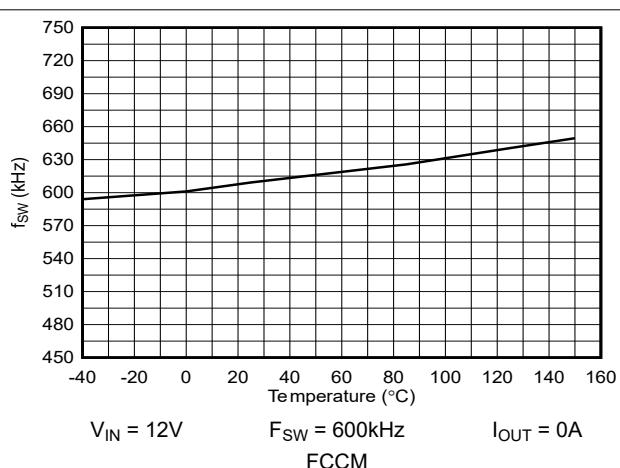
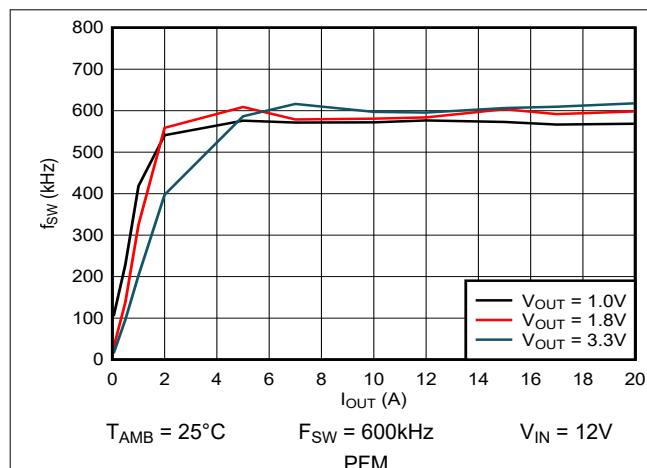


图 5-22. 开关频率与输出电流间的关系

5.6 典型特性 (续)



5.6 典型特性 (续)

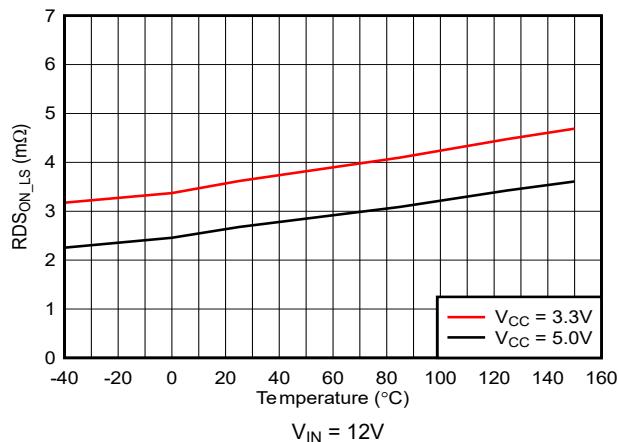
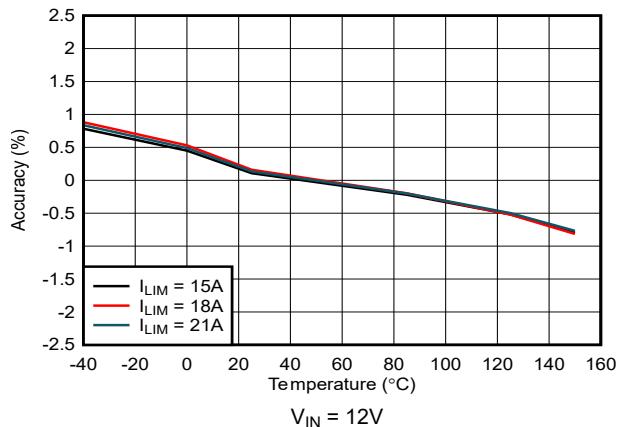
图 5-29. $R_{DS(on,LS)}$ 与结温间的关系

图 5-30. 低侧谷电流限制精度 (内部) 与结温间的关系

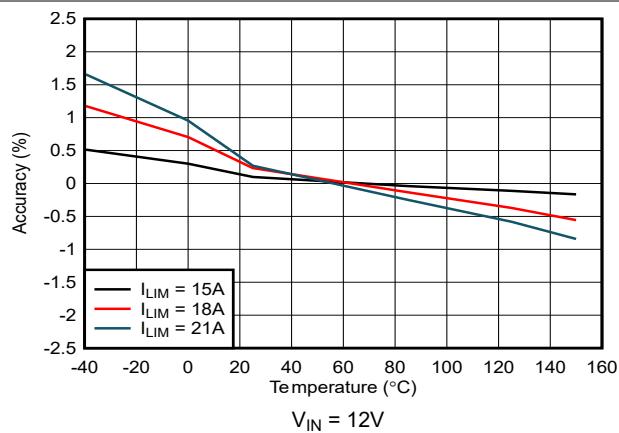


图 5-31. 低侧谷电流限制精度 (外部) 与结温间的关系

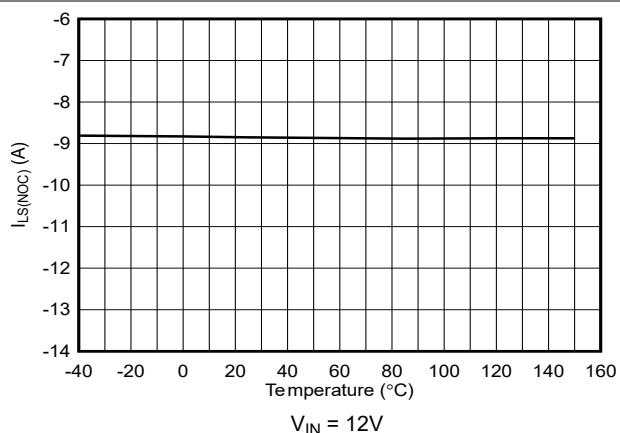


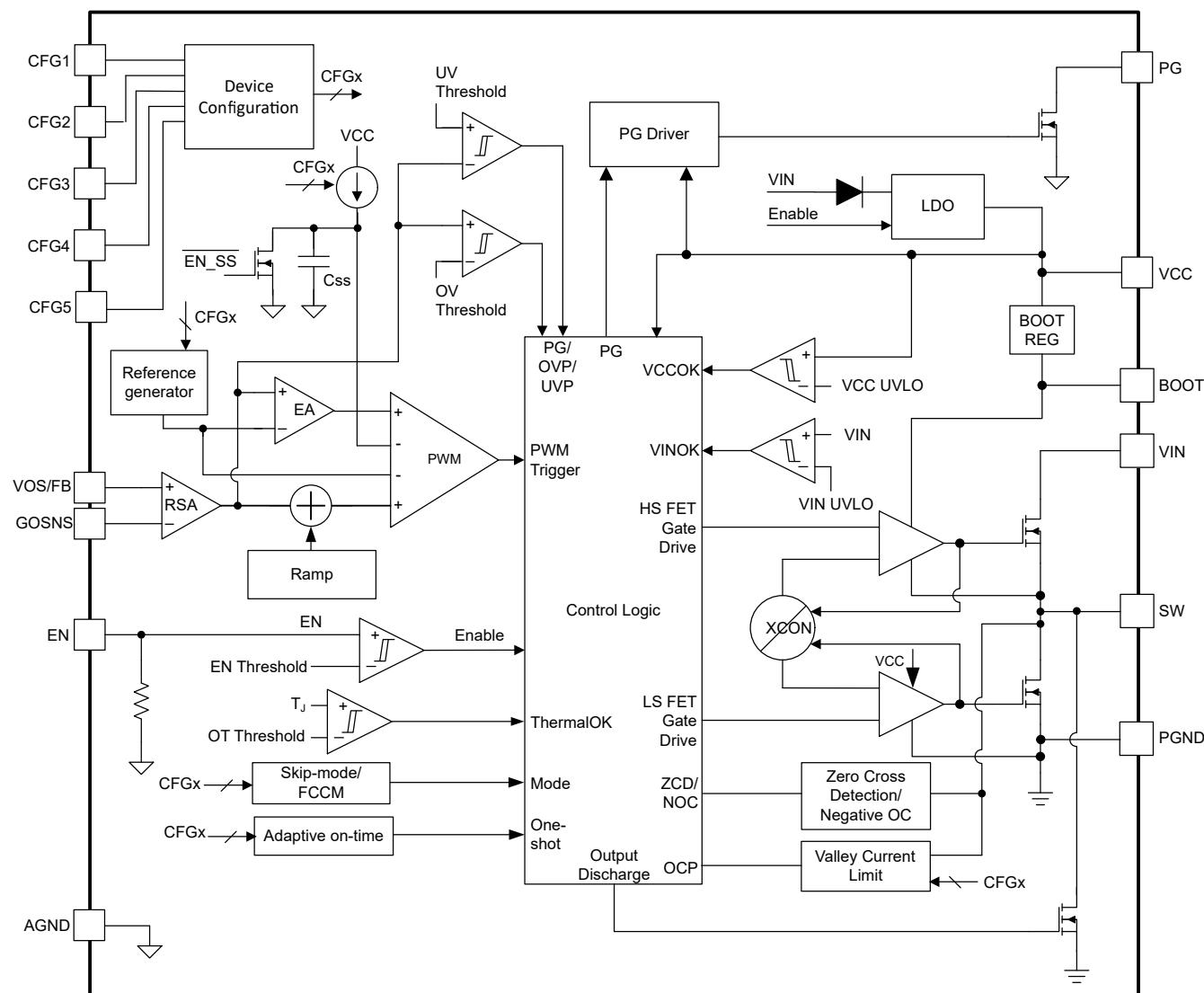
图 5-32. 低侧负过电流限制与结温间的关系

6 详细说明

6.1 概述

TPS548B23 器件是一款高效的单通道同步降压转换器。该器件适用于服务器、存储和类似计算应用中输出电流为 20A 或更低的低输出电压负载点应用。TPS548B23 具有专有的 D-CAP4 控制模式和自适应导通时间架构。这种组合以出色的方式构建具有低占空比和超快速负载阶跃响应的现代直流/直流转换器。反馈分压器设置的输出电压范围为 0.5 至 5.5V。转换输入电压介于 4V 至 16V 之间，VCC 输入电压介于 3.1V 至 5.3V 之间。D-CAP4 调制器使用仿真电流信息来控制调制。D-CAP4 调制器可减少不同输出电压下的环路增益变化，从而在更高输出电压应用中提供更好的瞬态响应。该控制方案的一个优势是其不需要外部的相位补偿网络，这使得该器件易于使用，并且所需的外部元件数量少。该控制方案的另一个优势是其支持采用所有低 ESR 输出电容器（如陶瓷电容器和低 ESR 聚合物电容器）实现稳定运行。最后，自适应导通时间控制功能可在宽输入和输出电压范围内跟踪预设开关频率，同时可在负载阶跃瞬态期间根据需要增大开关频率。

6.2 功能方框图



6.3 特性说明

6.3.1 D-CAP4 控制

该器件使用 D-CAP4 控制来实现快速负载瞬态响应，同时保持易用性。D-CAP4 控制架构包括一个内部纹波生成网络，支持使用极低 ESR 输出电容器，例如多层陶瓷电容器 (MLCC) 和低 ESR 聚合物电容器。使用 D-CAP4 控制架构时无需外部电流检测网络或电压补偿器。内部纹波生成网络的作用是仿真电感器电流信息的纹波分量，然后将其与电压反馈信号相结合以调节环路运行。

D-CAP4 控制架构降低了 V_{OUT} 上的环路增益变化，从而通过一个斜坡设置在整个输出电压范围内实现快速负载瞬态响应。与其他基于 R-C 的内部斜坡生成架构类似，内部斜坡电路的 R-C 时间常数设置斜坡的零点频率。环路增益变化减小还降低了对前馈电容器的需求，从而优化瞬态响应。斜坡幅度随 V_{IN} 而变化，以更大限度地减小输入电压范围内的环路增益变化（通常称为输入电压前馈）。最后，该器件利用内部电路来校正由注入的斜坡引起的直流偏移量，并显著降低由输出纹波电压引起的直流偏移量，尤其是在轻负载电流条件下。

对于任何不支持外部补偿的控制拓扑，控输出滤波器的最小值范围和/或最大值范围适用。用于典型降压转换器的输出滤波器是低通 L-C 电路。此 L-C 滤波器具有方程式 1 所示的双极点。

$$f_P = \frac{1}{2 \times \pi \times \sqrt{L_{OUT} \times C_{OUT}}} \quad (1)$$

在低频率下，整体环路增益是由输出设定点电阻分压器网络和器件的内部增益设定的。低频 L-C 双极点具有 180 度同相压降。在输出滤波器频率下，增益以每十倍频程 -40dB 的速率滚降，且相位快速下降。内部纹波生成网络引入了高频零点，可将增益滚降从每十倍频 -40dB 降低到 -20dB ，并在零点频率以上每十倍频程将相位增加 90 度。

为输出滤波器选择的电感器和电容器必须使方程式 1 的 f_P 双极点不高于表 6-1 中给定的值，然后使用方程式 2 根据应用中的标称占空比进行调整。方程式 2 会调高 $f_{P(TABLE)}$ ，因为随着占空比增加，D-CAP4 斜坡的增益会降低，因此最大 L-C 双极点也会增加。

$$f_{P(MAX)} = f_{P(TABLE)} \times \left(1 + \left(\frac{V_{OUT}}{V_{IN(typ)}}\right)^2\right) \quad (2)$$

表 6-1. 最大 L-C 双极点

开关频率 (kHz)	最大 L-C 双极点频率 (kHz)
600	14.9
800	19.9
1000	24.9
1200	29.9

对于每个设置，可能出现违反这些指导原则的 L-C 双极点频率，但必须在应用中通过测量进行验证。

确定应用要求后，设计中采用的输出电感值通常会使电感器峰峰值纹波电流大约介于应用中最大输出电流的 15% 与 40% 之间。选择非常小的输出电容会产生高频的 L-C 双极点，从而导致整个环路增益保持高电平，直至达到 L-C 双极点频率。由于内部纹波生成网络的零点频率也相对较高，因此输出电容非常小的环路可能具有过高的交叉频率，而这可能导致不稳定。通常，在需要合理（或更小）输出电容的情况下，可以使用输出纹波要求和负载瞬态要求来确定稳定运行所需的输出电容。

如果使用 MLCC，请考虑降额特性来确定设计的最终输出电容。例如，当使用规格为 $10\mu\text{F}$ 、X5R 和 6.3V 的 MLCC 时，直流偏置和交流偏置的降额分别为 80% 和 50%。实际降额是这两个系数（在本例中为 40% 和 $4\mu\text{F}$ ）的乘积。如需了解要在应用中使用的电容器的具体特性，请咨询电容器制造商。

一条简化规则是，如果输出电容器的 ESR 零点小于 10 倍的 L-C 双极点频率，则出于稳定性考虑，TI 建议在计算 L-C 双极点频率时忽略。必须仅使用低 ESR MLCC 重新计算 L-C 双极点频率。为了在使用混合型输出电容器时进行更准确的分析，TI 建议进行仿真或测量。

为满足最大输出电容建议，在选择电感值和电容值时，需确保 L-C 双极点频率不小于工作频率的 1/100。以此为起点，使用以下标准验证电路板上的小信号响应：环路交叉频率下的相位裕度大于 45 度。只要相位裕度大于 45 度，实际最大输出电容便可增大。但是，应进行小信号测量（波特图）来确认设计。

对于 L-C 双极点接近工作频率 1/100 的较大输出滤波器，可能需要额外的相位提升。与 $R_{FB\ HS}$ 并联的前馈电容器可以提升相位。另请参阅 [采用前馈电容器优化内部补偿直流/直流转换器的瞬态响应应用手册](#)。

除了提升相位外，前馈电容器通过交流耦合将更多的 V_{OUT} 节点信息馈入 FB 节点。负载瞬态事件期间的这种前馈使控制环路能够更快地响应 V_{OUT} 偏差。但是，稳态运行期间的这种前馈也会将更多的 V_{OUT} 纹波和噪声馈入 FB。FB 上的高纹波和噪声通常会导致更多抖动，甚至双脉冲行为。在确定最终的前馈电容值时，考虑对相位裕度、负载瞬态性能和纹波以及 FB 噪声的影响。TI 建议使用频率分析设备来测量交叉频率和相位裕度。

6.3.2 内部 VCC LDO 以及在 VCC 引脚上使用外部辅助电源

TPS548B23 具有一个内部 3.0V LDO，LDO 从 VIN 获取输入，并输出到 VCC。当 EN 电压上升至高于使能阈值 ($V_{ENSTB(R)}$) 时，内部 LDO 将被启用并开始调节 VCC 引脚上的输出电压。VCC 电压为内部模拟电路提供辅助电源电压，还为栅极驱动器提供电源电压。

应使用额定电压至少为 6.3V 的 1 μ F 陶瓷电容器将 VCC 引脚旁路掉。高于内部 LDO 输出电压的外部辅助电源可以覆盖内部 LDO。该覆盖可以提高转换器的效率，因为 VCC 电流现在由外部辅助电源而不是内部线性稳压器提供。可以使用 3.1V 和 5.3V 之间的外部辅助电源，通过降低集成式功率 MOSFET 的 $R_{DS(on)}$ 来提供额外的效率增强。

VCC UVLO 电路会监测 VCC 引脚电压，并在 VCC 低于 VCC UVLO 下降阈值时禁用整个转换器。为了使该器件平稳运行，需要 VCC 电压保持稳定和纯净。

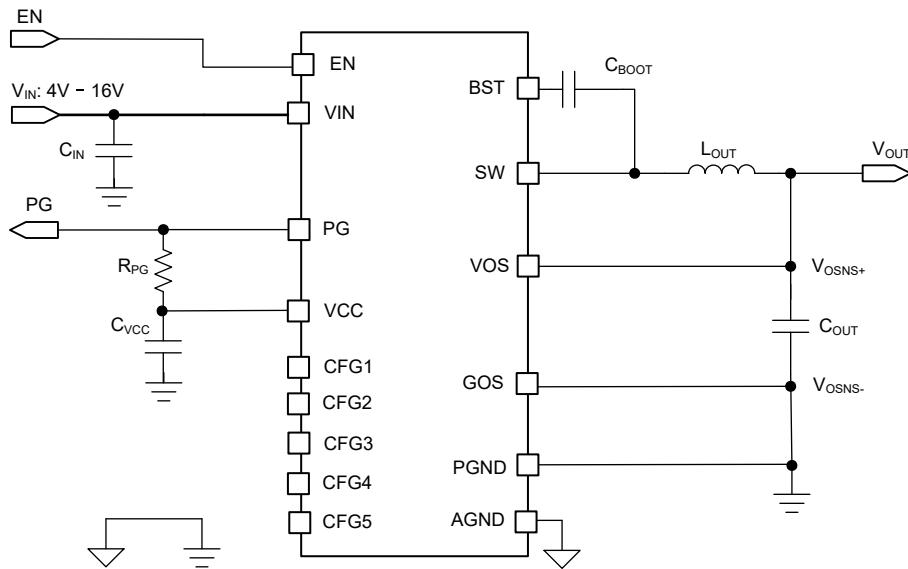
以下是在 VCC 引脚上使用外部辅助电源时的注意事项：

- 当外部辅助电源施加到 VCC 引脚足够早（例如在 EN 信号进入之前）时，内部 LDO 导通器件始终关闭，并且内部模拟电路在电源使能端具有稳定的电源轨。
- 不建议采用这种考虑。如果在 VCC 引脚上延迟施加外部辅助电源（例如在 EN 信号进入之后），只要在 VCC 引脚上没有拉出过大电流，便可以应用任何上电和断电时序。在这个序列中，请注意 VCC 引脚上的外部放电路径，此放电路径可能会将电流拉高到内部 VCC LDO 的电流限值以上。如果负载超过内部 VCC LDO 的电流限值，可能会将 VCC 电压拉低并通过其 UVLO 关闭 VCC LDO，从而关闭转换器输出。
- 一种良好的上电序列是，在满足 VCC UVLO 上升阈值后，满足 VIN UVLO 上升阈值或 EN 上升阈值中的至少一个条件。例如，一种实际的上电序列为：首先施加 VIN，然后施加外部辅助电源，然后 EN 信号变为高电平。

6.3.2.1 通过单根总线为该器件供电

该器件在由单个 VIN 配置供电时运行良好。在单 VIN 配置中，内部 LDO 通常由一根 5V 或 12V 总线供电，并生成 3V 输出来为内部模拟电路提供辅助电源，同时为 MOSFET 栅极驱动器供电。该配置下的 VIN 输入范围为 4V 至 16V，负载电流高达 20A。图 6-1 展示了这个单 VIN 配置的示例。

VIN 和 EN 是用于启用器件的两个信号。对于启动序列，VIN 和 EN 信号之间的任何序列都可以为该器件正确上电。

图 6-1. 采用 12V 总线的单 V_{IN} 配置

6.3.2.2 通过双电源配置为该器件供电

在 V_{CC} 引脚上施加与主 V_{IN} 总线电平不同的外部辅助电源时，可通过利用主 V_{IN} 总线和 V_{CC} 辅助电源将该器件配置为分离轨模式。将有效的 V_{CC} 辅助电源连接到 V_{CC} 引脚会覆盖内部 LDO，从而减少内部 LDO 上的功率损耗。该配置有助于提高整体系统级效率，但需要有效的 V_{CC} 辅助电源。3.3V 或 5.0V 电源轨是 V_{CC} 辅助电源的常见选择。借助稳定的 V_{CC} 辅助电源，该配置下建议的 V_{IN} 输入范围保持不变，为 4V 至 16V。

外部辅助电源的噪声会影响内部模拟电路。为了确保正常运行，需要一个纯净、低噪声的外部辅助电源，并需要在 V_{CC} 引脚和 PGND 引脚之间连接良好的局部去耦电容器。图 6-2 展示了这种双电源配置的示例。

标称运行期间， V_{CC} 外部偏置电流随偏置电压电平和工作频率的变化而变化。例如，通过将该器件设置为跳跃模式，当轻负载条件下频率降低时， V_{CC} 引脚从外部辅助电源汲取的电流较小。电气特性中列出了 FCCM 运行模式下的典型 V_{CC} 外部偏置电流。外部辅助电源必须能够提供该电流，否则外部辅助电源电压可能会下降，从而不再覆盖内部 LDO。

在分离轨配置下， V_{IN} 、 V_{CC} 辅助电源和 EN 是用于启用器件的信号。对于启动序列，TI 建议在满足 V_{CC} UVLO 上升阈值后，满足 V_{IN} UVLO 上升阈值或 EN 上升阈值中的至少一个条件。一个实际的启动序列示例是：

1. 施加 V_{IN}
2. 施加外部 V_{CC} 辅助电源
3. EN 信号变为高电平

同样，对于断电序列，TI 建议在外部 V_{CC} 辅助电源关闭之前，满足 V_{IN} UVLO 下降阈值或 EN 下降阈值中的至少一个条件。如果外部 V_{CC} 辅助电源先关闭，则器件的内部 LDO 会防止 V_{CC} 电压降至 3.0V 以下，并由通过外部 V_{CC} 辅助电源供电的其他电路加载。

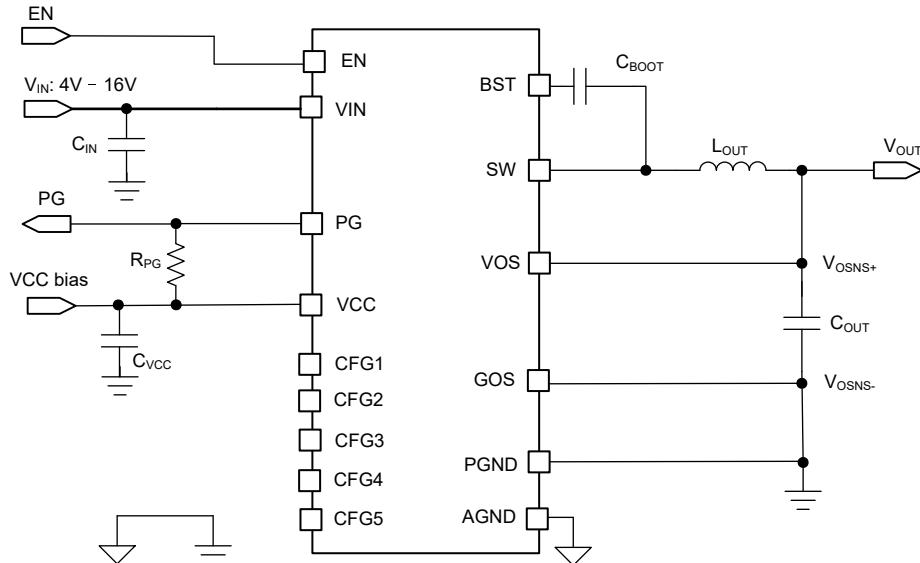


图 6-2. 具有外部 VCC 辅助电源的分离轨配置

6.3.3 多功能配置 (CFG1-5) 引脚

通过多功能配置引脚 (CFG 1-5) , 可以针对各种不同的工作模式配置该器件。CFG1-2 引脚用于设置器件开关频率、过流阈值、软启动时间以及断续或锁存故障恢复运行 , 而 CFG3-5 引脚用于选择内部或外部反馈以及 FCCM 或 PFM 运行。

备注

通过 CFG3-5 引脚选择内部或外部反馈运行会改变 CFG1-2 引脚的功能。另请参阅节 6.3.3.1 和节 6.3.3.2。

在内部上电延迟期间会设置并锁存 CFGx 状态。在上电延迟后更改 CFGx 引脚不会改变该器件的状态。

6.3.3.1 多功能配置 (CFG1-2) 引脚 (内部反馈)

当器件配置为使用 CFG 3-5 引脚进行内部反馈运行时 (请参阅表 6-4) , 根据下表将 CFG1-2 引脚连接到高电平 (VCC)、低电平 (GND) 或保持悬空 , 对开关频率和电流限制进行编程 :

备注

当器件配置为内部反馈运行时 , 软启动时间设置为 2ms , 故障恢复配置为断续模式。

表 6-2. CFG 1-2 引脚选择 (内部反馈配置)

CFG1	谷值 OCP (A)	CFG2	开关频率 (f _{sw}) (kHz) ⁽¹⁾
VCC	21	VCC	600
GND	18	GND	800
浮点	15	浮点	1200

(1) 开关频率基于 3.3V 输出电压。频率随输出电压而变化。

6.3.3.2 多功能配置 (CFG1-2) 引脚 (外部反馈)

当使用 CFG 3-5 引脚将器件配置为外部反馈运行时 (请参阅表 6-4) , 可通过在 CFG1-2 引脚和 AGND 之间连接电阻器对开关频率、故障恢复模式、过流阈值和软启动时间进行编程。为在器件工作范围内进行精确检测 , 需要一个具有 $\pm 100\text{ppm}/^\circ\text{C}$ 典型温度系数的 $\pm 1\%$ 容差电阻器。

根据下面的表格，在 CFG1 引脚和 AGND 之间连接一个电阻器，对开关频率、故障恢复模式和软启动时间进行编程：

表 6-3. CFG1 引脚选择表 (外部反馈配置)

CFG1 引脚到 AGND 的电阻 (kΩ)	开关频率 (f _{sw}) (kHz) ⁽¹⁾	故障恢复模式	软启动时间 (ms)
0 (GND)	600	断续	1
4.99	800	断续	1
7.50	1000	断续	1
10.5	1200	断续	1
13.3	600	锁存	1
16.9	800	锁存	1
21.0	1000	锁存	1
24.9	1200	锁存	1
30.1	600	断续	2
35.7	800	断续	2
42.2	1000	断续	2
48.7	1200	断续	2
56.2	600	锁存	2
64.9	800	锁存	2
75.0	1000	锁存	2
86.6	1200	锁存	2
102	600	断续	3
118	800	断续	3
137	1000	断续	3
158	1200	断续	3
182	600	锁存	3
210	800	锁存	3
243	1000	锁存	3
≥280 (FLOAT)	1200	锁存	3

(1) 开关频率基于 3.3V 输出电压。频率随输出电压而变化。

根据方程式 4，通过 CFG2 和 AGND 之间的电阻器 (R_{ILIM}) 对谷值过流保护进行编程。

$$I_{LIM_VALLEY} = \frac{K_{OCL}}{R_{ILIM}} \quad (3)$$

$$R_{ILIM} = \frac{K_{OCL}}{I_{LIM_VALLEY}} \quad (4)$$

其中

- I_{LIM_VALLEY} 是负载电流的谷值电流限制阈值 (单位为 A)
- R_{ILIM} 是 ILIM 电阻值 (单位为 Ω)
- K_{OCL} 是用于该计算的 91.2×10^3 常数

此外，使用方程式 6 来计算给定 I_{LIM_VALLEY} 设置下的最大输出电流。

$$I_{OUT_MAX} = I_{LIM_VALLEY} + \frac{1}{2} \times I_{RIPPLE} \quad (5)$$

$$I_{OUT_MAX} = I_{LIM_VALLEY} + \frac{1}{2} \times \frac{(V_{IN} - V_0) \times V_0}{V_{IN}} \times \frac{1}{L \times f_{SW}} \quad (6)$$

其中

- I_{OUT_MAX} 是最大输出电流 (单位为 A)
- I_{LIM_VALLEY} 是负载电流的谷值电流限制阈值 (单位为 A)
- V_{IN} 是输入电压值 (单位为 V)
- V_0 是输出电压值 (单位为 V)
- L 是输出电感值 (单位为 μ H)
- f_{SW} 是开关频率 (单位为 MHz)

备注

TI 建议使用容差为 $\pm 1\%$ 的电阻，因为容差较差的电阻提供的 OCL 阈值精度较低。

为了保护该器件以免意外连接到 **ILIM** 引脚上，该器件实现了一个内部固定 OCL 锯齿。当 **ILIM** 引脚的电阻对于 AGND 而言过小或意外短接至接地端时，该内部 OCL 锯齿会将低侧 MOSFET 上的最大谷值电流限制为 21A。

6.3.3.3 多功能配置 (CFG3-5) 引脚

CFG3-5 引脚根据下面的表格选择器件输出电压配置以及 FCCM 或 PFM 运行。

表 6-4. CFG 3-5 引脚选择表

CFG3	CFG4	CFG5	V _{FB} 配置	V _{OUT} (V)	F _{sw} 模式
VCC	VCC	VCC	内部	5.0	FCCM
VCC	GND	VCC	内部	3.3	FCCM
VCC	浮点	VCC	内部	2.5	FCCM
VCC	VCC	GND	内部	1.8	FCCM
VCC	GND	GND	内部	1.5	FCCM
VCC	浮点	GND	内部	1.2	FCCM
VCC	VCC	浮点	内部	1.1	FCCM
VCC	GND	浮点	内部	1.05	FCCM
VCC	浮点	浮点	内部	1.0	FCCM
GND	VCC	VCC	内部	0.95	FCCM
GND	GND	VCC	内部	0.9	FCCM
GND	浮点	VCC	内部	0.85	FCCM
GND	VCC	GND	内部	0.8	FCCM
GND	GND	GND	外部	0.5	FCCM
GND	浮点	GND	内部	5.0	PFM
GND	VCC	浮点	内部	3.3	PFM
GND	GND	浮点	内部	2.5	PFM
GND	浮点	浮点	内部	1.8	PFM
浮点	VCC	VCC	内部	1.5	PFM
浮点	GND	VCC	内部	1.2	PFM
浮点	浮点	VCC	内部	1.1	PFM
浮点	VCC	GND	内部	1.0	PFM
浮点	GND	GND	内部	0.95	PFM
浮点	浮点	GND	内部	0.9	PFM
浮点	VCC	浮点	内部	0.85	PFM
浮点	GND	浮点	内部	0.8	PFM
浮点	浮点	浮点	外部	0.5	PFM

6.3.4 启用

当 **EN** 引脚电压上升至高于使能阈值电压 ($V_{EN(R)}$) 且 **VIN** 上升至高于 **VIN UVLO** 上升阈值时，该器件进入内部上电序列。

EN 引脚有一个内部滤波器可避免因小干扰而意外导通或关断。这个 RC 滤波器的时间常数为 $2\mu\text{s}$ 。例如，在 EN 引脚上施加一个 3.3V 电压源（这个电压源会从 0V 跳至 3.3V 并具有理想的上升沿）时，内部 EN 信号将在 $2\mu\text{s}$ 后达到 2.1V，即达到施加的 3.3V 电压电平的 63.2%。

在 EN 引脚和 AGND 引脚之间采用了一个内部下拉电阻。借助该下拉电阻，在启动前使 EN 引脚悬空会使器件保持禁用状态。EN 引脚上的电阻分压器可用于增加该器件开始启动序列所需的输入电压。使用外部电阻分压器时，必须考虑内部下拉电阻。为降低对 EN 上升和下降阈值的影响，该内部下拉电阻设置为 $1\text{M}\Omega$ 。在标称运行期间，当功率级进行开关操作时，这个大的内部下拉电阻可能没有足够的抗噪能力将 EN 引脚保持在低电平，从而使器件进入禁用状态。

如果将一个外部电阻分压器连接到 EN 引脚，则当 EN 电压超过上升阈值时，会激活一个额外的 $5\mu\text{A}$ 电流源，以便根据使能下降阈值电压 ($V_{EN(F)}$) 和外部电阻器提供可编程迟滞。

EN 引脚的建议运行条件为最大 5.5V。如果 VIN 超过 5.5V，请勿将 EN 引脚直接连接到 VIN 引脚。

6.3.5 软启动

在配置为内部反馈运行时，该器件实施内部固定的 2ms 软启动时间，在配置为外部反馈运行时，实施可选的（1ms、2ms 或 3ms）软启动时间。

如果启用了断续模式，SS 时间还设置尝试重新启动之前的断续等待时间。在故障触发断续响应后，内部计时器会将断续等待时间设置为 $14 \times t_{SS}$ 。

6.3.6 电源正常

该器件具有电源正常（PG 或 PGOOD）输出，该输出会变为高电平来指示转换器输出何时处于稳压状态。电源正常信号输出是一个开漏输出，必须通过上拉电阻（通常为 $30.1\text{k}\Omega$ ）上拉至 VCC 引脚或外部电压源（< 5.5V）来变为高电平。建议的电源正常信号上拉电阻值为 $1\text{k}\Omega$ 至 $100\text{k}\Omega$ 。

备注

对于使用外部电压源上拉 PG 引脚的系统，TI 建议也使用该相同的外部电压源来偏置 VCC 引脚。

在软启动斜坡完成后，电源正常信号便会在内部延迟 t_{PG_DLY} 后变为高电平。当 SS 电压达到 $V_{SS(DONE)}$ 时，内部软启动完成信号会变为高电平，以指示软启动斜坡已完成。如果 FB 电压降至 V_{REF} 电压的 80% 或超过 V_{REF} 电压的 116%，则电源正常信号会在 $3\mu\text{s}$ 的内部延迟后锁存低电平。仅当重新切换 EN 或 VIN 复位后，电源正常信号才会再次拉至高电平。

如果 OV 事件导致 FB 电压在软启动期间超过 OV 阈值，但 FB 电压在软启动完成之前降至 OV 阈值以下，则电源正常信号在 FB 超过 OV 阈值或降至 UV 阈值以下之前不会锁存为低电平。OV 或 UV 事件必须在软启动斜坡完成后发生，电源正常信号才能锁定为低电平。但是，如果 FB 在软启动期间超出 OV 阈值，则会触发 OV 故障，而器件对 OV 的响应（如节 6.3.7 所述）通常会将输出电压拉至 UV 阈值以下。

如果输入电源无法为器件上电（例如 VIN 和 VCC 都保持为零伏），并且该引脚通过外部电阻器上拉，则电源正常引脚会将自身钳位在低电平，达到电气特性中“电源正常”部分中指定的低电平。

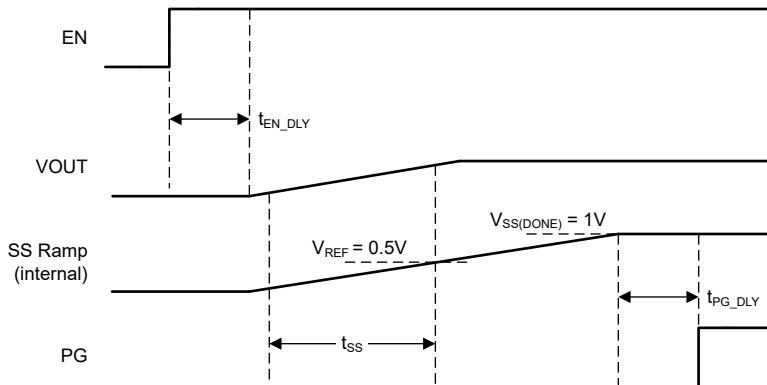


图 6-3. EN、SS 和 PG 时序图

6.3.7 过压和欠压保护

该器件可监测经过电阻分压的反馈电压以检测过压和欠压事件。当输出被启用时，OVP 功能会启用。UVP 功能在软启动周期完成后启用。

软启动完成后，当 FB 电压低于 V_{REF} 电压的 80% 时，UVP 比较器会跳闸，内部 UVP 延迟计数器开始计数。在 $70\mu\text{s}$ UVP 延迟时间后，根据所选的故障恢复模式，器件会在经过 14 倍软启动周期的睡眠时间后进入断续模式并重新启动，或锁存高侧和低侧 MOSFET。清除锁存故障的方法是复位 VIN 或重新切换 EN 引脚。

当输出被启用时，FB 电压必须上升到高于 92.5% PG 低电平到高电平阈值，以清除 UVP 比较器。如果 FB 电压在软启动周期结束前未超过 92.5% 阈值，器件会对欠压事件做出响应。

在 UVP 延迟时间内，如果 FB 电压高于 92.5% PG 低电平至高电平阈值，则欠压事件将被清除，并且计时器将复位为零。当输出电压再次低于 80% UVP 阈值时， $70\mu\text{s}$ 计时器重新启动。

当 FB 电压高于 V_{REF} 电压的 116% 时，OVP 比较器会跳闸，同时电路会锁存故障状况并将 PG 引脚驱动为低电平。高侧 MOSFET 会关断，而低侧 MOSFET 会导通，直到达到负电流限值 I_{NOCL} 。在达到负电流限值时，低边 MOSFET 将关断，高边 MOSFET 将再次导通并保持适当的导通时间（由 $V_O/V_{IN}/f_{SW}$ 确定）。在输出电压下拉至低于 UVP 阈值电压之前，该器件一直采用此模式运行。然后，器件会响应上述欠压事件。

如果在输出启用之前存在过压情况（例如高预偏置输出），则器件会在软启动周期开始时按如上所述对过压事件进行响应。器件会等待软启动周期完成以启用 UVP，并且根据所选的故障恢复模式，器件会在经过 14 倍软启动周期的睡眠时间后进入断续模式并重新启动，或锁存。

6.3.8 输出电压设置（外部反馈配置）

通过将所有 CFG 3-5 引脚悬空或接地，该器件配置为外部反馈操作，输出电压由分压器电阻器编程； R_{FB_T} 和 R_{FB_B} 编程。在 FB 引脚和负载的正节点之间连接 R_{FB_T} ，并在 FB 引脚和 GOS 引脚之间连接 R_{FB_B} 。FB 引脚被调节至内部基准 (V_{REF})。建议的 R_{FB_B} 值为 $10\text{k}\Omega$ ，范围为 $1\text{k}\Omega$ 至 $20\text{k}\Omega$ 。使用方程式 7 确定 R_{FB_T} 。

$$R_{FB_T} = \frac{V_O - V_{FB_REG}}{V_{FB_REG}} \times R_{FB_B} \quad (7)$$

为了提高整体 V_{OUT} 精度，强烈建议为 FB 分压器使用 $\pm 1\%$ 精度或更佳的电阻。无论是遥感还是单端检测，FB 分压器 R_{FB_T} 和 R_{FB_B} 必须尽可能靠近该器件放置。

6.3.9 遥感

该器件在 VOS/FB 和 GOS 引脚上集成了一个遥感放大器。遥感功能可补偿 PCB 布线上的压降，从而在稳态运行状态和负载瞬态事件中帮助保持 V_{OUT} 精度。

FB 分压电阻器（如果已使用）必须靠近器件放置，以尽量缩短连接到 FB 引脚的布线长度。从 FB 分压电阻器和 GOS 引脚到远位置的连接必须使用一对 PCB 布线，并在 $0.1\mu\text{F}$ 或更高的旁路电容器上进行开尔文检测。为了保

持稳定的输出电压并更大限度减小纹波，这个遥感线路差分对必须远离任何噪声源（例如电感器和 SW 节点）或高频时钟线路。TI 建议用上下两个接地平面屏蔽这对遥感线路。

单端 V_{OUT} 检测通常用于本地检测。在该配置中，将较高的 FB 电阻 R_{FB_HS} 连接到 $0.1 \mu F$ 或更高的高频本地旁路电容器，并将 GOS 短接至 AGND。

建议的 GOS 工作范围（请参阅 AGND 引脚）为 $-100mV$ 至 $+100mV$ 。

6.3.10 低侧 MOSFET 过零

该器件使用过零 (ZC) 电路在跳跃模式期间执行零电感器电流检测。在低侧 MOSFET 关闭之前，将 ZC 阈值设置为较小的负值，从而进入不连续导通模式 (DCM) 运行。进入 DCM 后，ZC 阈值迟滞会在进入 DCM 后将阈值增大到一个较小的正值。因此，该器件可提供更高的轻负载效率。

当负载电流增加到足以使器件退出 DCM 时，ZC 电路必须检测到 16 个连续周期内负电感器电流低于 ZC 阈值，然后再返回 DCM。只需一个没有 ZC 检测的周期，即可退出 DCM。

当输出被启用时，在器件处于软启动状态的前 32 个开关周期内，ZC 电路也会被启用。如果器件经配置用于 FCCM，则 ZC 将被禁用并且器件会在软启动完成后转换至 FCCM。有关软启动完成的说明，请参阅 [软启动](#)。如果在软启动完成前没有至少 32 个开关周期，例如在启动期间使用高输出预偏置，则在软启动完成后的第一个高侧 MOSFET 导通时间之前不会禁用 ZC。

6.3.11 电流检测和正过流保护

对于降压转换器，在高边 MOSFET 的导通阶段，开关电流以线性速度增加，速度由输入电压、输出电压、导通时间和输出电感值决定。在低边 MOSFET 的导通阶段，该电流以线性方式下降。开关电流的平均值等于负载电流。

该器件中的输出过流限制 (OCL) 由逐周期谷值电流检测控制电路实施。在低边 MOSFET 导通状态期间会通过测量低边 MOSFET 漏源电流来监控电感器电流。如果测得的低边 MOSFET 漏源电流高于电流限制阈值，则低边 MOSFET 将保持导通状态，直到电流电平低于电流限制阈值。这种类型的行为会降低该器件提供的平均输出电流。

在过流情况下，流向负载的电流超过流向输出电容器的电流。因此，输出电压趋于降低。最终，当输出电压降至低于欠压保护阈值 (80%) 时，UVP 比较器会检测到电压下降并在 $70\mu s$ 的等待时间后关断该器件。根据故障恢复配置，器件会断续或锁存，如 [过压和欠压保护](#) 中所述。

备注

如果在启动期间发生了 OCL 情况，该器件仍具有基于低侧谷值电流的逐周期电流限制，但在软启动完成之前，UVP 比较器不会关断器件。

另请参阅 [节 6.3.3](#) 以了解如何设置当前限制保护阈值。

6.3.12 低侧 MOSFET 负电流限值

该器件具有固定的逐周期负过流限值 ($I_{LS(NOC)}$)。与正过流限值类似，在低侧 MOSFET 的导通时间期间会监测电感器电流。为防止过大的负电流流过低边 MOSFET，当器件检测到 $-9A$ （典型阈值）电流流过低边 MOSFET 时，器件会关断低边 MOSFET，然后在一次性计时器设置的导通时间内导通高边 MOSFET（由 $V_{IN}/V_{OUT}/f_{SW}$ 确定）。高侧 MOSFET 导通时间结束后，低侧 MOSFET 再次导通。

在标称运行期间，除非选择的电感值太小或电感器变饱和，否则该器件不应触发 $-9A$ 负电流限值阈值。该负电流限制用于在输出 OVP 事件期间使输出电容器放电。另请参阅 [过压和欠压保护](#)。

6.3.13 输出电压放电

当通过 EN 禁用该器件时，该器件将启用输出电压放电模式。该模式会强制高侧和低侧 MOSFET 闭锁，但会导通从 SW 到 PGND 之间连接的内部放电 MOSFET 以使输出电压放电。FB 电压降至 $50mV$ 以下后，放电 MOSFET 和内部 VCC LDO 便会关断。

当 EN 引脚变为低电平以禁用转换器且 VCC 电压足以导通放电开关时，输出电压放电模式便会激活。

6.3.14 UVLO 保护

该器件监测 VIN 和 VCC 引脚上的电压。如果 VCC 引脚电压低于 $V_{CC_{UVLO}}$ 下降阈值电压，该器件将关闭。如果 VCC 电压增加到超过 $V_{CC_{UVLO}}$ 上升阈值电压，该器件将重新开启。VCC UVLO 是一种非锁存保护机制。

当 VIN 引脚电压低于 $V_{IN_{UVLO}}$ 下降阈值电压，但 VCC 引脚电压仍高于 $V_{CC_{UVLO}}$ 上升阈值电压时，该器件将停止开关并使 SS 引脚放电。在 VIN 电压超过 $V_{IN_{UVLO}}$ 上升阈值电压后，该器件便会重新执行软启动并再次进行开关。VIN UVLO 是一种非锁存保护机制。

6.3.15 热关断

该器件可监测内部结温。如果温度超过阈值（通常为 165°C ），该器件将停止开关并使 SS 引脚放电。当温度降至阈值以下约 15°C 时，该器件会重新发起软启动以重新开启。热关断是一种非锁存保护机制。

6.4 器件功能模式

6.4.1 自动跳跃 (PFM) Eco-mode 轻负载运行

如果通过 CFG3-5 引脚选择了跳跃 (PFM) 模式，则该器件会在轻负载条件下自动降低开关频率以保持高效率。有关如何选择 PFM 模式，请参阅 [多功能配置 \(CFG3-5\) 引脚](#) 部分。

随着输出电流从重负载条件下减小，电感器电流也会减小，直到电感器纹波电流的谷值达到过零检测电流阈值（[低边 MOSFET 过零检测](#)）。过零检测阈值设置连续导通模式和不连续导通模式之间的边界。当检测到该过零检测阈值时，同步 MOSFET 会关断。随着负载电流进一步降低，转换器会进入不连续导通模式 (DCM)。导通时间保持在与连续导通模式运行期间大致相同的水平，因此以较小的负载电流将输出电容器放电至基准电压电平需要更多的时间。使用 [方程式 8](#) 来计算轻负载运行转换点 $I_{OUT(LL)}$ （例如，连续导通模式和不连续导通模式之间的边界）。

对于低输出纹波，TI 建议在跳跃模式下运行的设计中仅使用陶瓷输出电容器。

$$I_{OUT(LL)} = \frac{1}{2} \times \frac{(V_{IN} - V_0) \times V_0}{V_{IN}} \times \frac{1}{L \times f_{SW}} \quad (8)$$

6.4.2 强制连续导通模式

如果通过 CFG3-5 引脚选择 FCCM 模式，则控制器在轻负载条件下以连续导通模式 (CCM) 运行。有关如何选择 FCCM 模式，请参阅 [多功能配置 \(CFG3-5\) 引脚](#) 部分。

在 FCCM 期间，开关频率在整个负载范围内几乎维持在一个恒定的水平，因此旨在用于需要严格控制开关频率和输出电压纹波的应用，但其代价是轻负载条件下的效率会有所下降。使用 [方程式 8](#) 可以计算典型的轻负载运行边界。当负载电流低于此计算值时，该器件以 FCCM 模式运行。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

TPS548B23 器件是一款高效的单通道小尺寸同步降压转换器。该器件适用于服务器、存储和类似计算应用中输出电流为 20A 或更低的低输出电压负载点应用。TPS548B23 具有专有的 D-CAP4 控制模式和自适应导通时间架构。这种组合以出色的方式构建具有低占空比和超快速负载阶跃响应的现代直流/直流转换器。输出电压范围为 0.5V 至 5.5V。转换输入电压介于 4V 至 16V 之间，VCC 输入电压介于 3.1V 至 5.3V 之间。D-CAP4 模式使用仿真电流信息来控制调制。该控制方案的一个优势是其不需要外部相位补偿网络，这使得该器件易于使用，并且所需的外部元件数量少。该控制方案的另一个优势是其支持采用所有低 ESR 输出电容器（如陶瓷电容器和低 ESR 聚合物电容器）实现稳定运行。自适应导通时间控制功能可在宽输入和输出电压范围内跟踪预设开关频率，同时可在负载阶跃瞬态期间根据需要增大开关频率。

7.2 典型应用

原理图展示了 TPS548B23 的典型应用。本例介绍了将 8V 至 16V 的输入电压范围转换为 3.3V，最大输出电流为 20A。

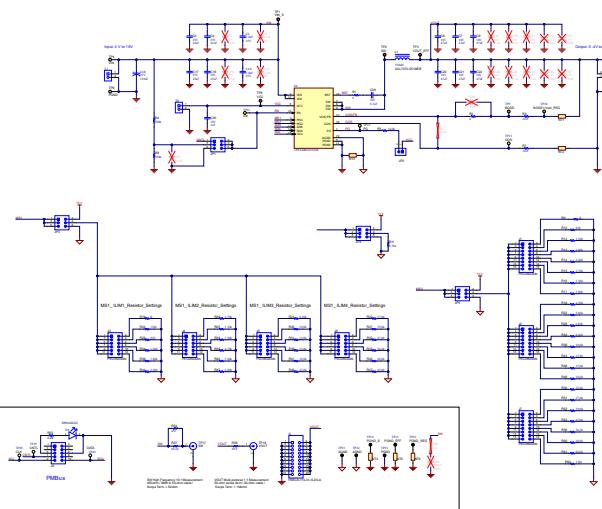


图 7-1. 应用电路图

7.2.1 设计要求

此设计使用下表中列出的参数。

表 7-1. 设计示例规格

规格	测试条件		最小值	典型值	最大值	单位
V_{IN} 电压范围			8	12	16	V
输入电流	$V_{IN} = 8V, I_{OUT} = 20A$			9		A
V_{IN} 启动电压	通过 EN 引脚电阻分压器设置			3.84		V
输出电压设定点				3.3		V
输出电流范围	$V_{IN} = 8V$ 至 $16V$		0		20	A
负载瞬态响应	$I_{OUT} = 5A$ 至 $15A$	电压变化		-99		mV
	$I_{OUT} = 15A$ 至 $5A$	电压变化		99		mV
输出纹波电压	$I_{OUT} = 20A$			16		mVPP
软启动时间	从开始切换到 $V_{FB} = 0.5V, t_{SS} = 2ms$ 设置		1.4	2	2.6	ms
电流限制	通过 CFG1 引脚选择设置 OCP = 21A		19	21	23	A
开关频率 (f_{SW})	通过 CFG2 引脚选择设置 $f_{SW} = 800kHz$			800		kHz
IC 外壳温度	$I_{OUT} = 20A$, 浸泡 15 分钟			77.4		°C

7.2.2 详细设计过程

使用 D-CAP4 模式时，可以轻松选择外部元件。请按照以下步骤选择外部元件。

7.2.2.1 输出电压设定点

CFG3-5 引脚根据表 6-4 选择器件输出电压配置以及 FCCM 或 PFM 运行。对于此设计，使用内部 FB 配置选项。

如果需要除表 6-4 中提供的上述输出电压以外的输出电压，则外部反馈配置允许通过分压电阻器 $R1$ 和 $R2$ 对输出电压进行编程。在 FB 引脚和输出端之间连接 $R1$ ，并在 FB 引脚和 GOS 之间连接 $R2$ 。建议的 $R2$ 值为 $10k\Omega$ ，但该值也可以设置为 $1k\Omega$ 至 $20k\Omega$ 范围内的另一个值。使用方程式 9 可确定 $R1$ 。

$$R1 = R2 \times \left(\frac{V_{OUT}}{0.5V} - 1 \right) \quad (9)$$

7.2.2.2 选择开关频率

对于此设计，使用内部反馈模式，并通过将 CFG2 引脚连接到 VCC (600kHz)、GND (800kHz) 或使其悬空 (1.2MHz) 来配置开关频率。另请参阅表 6-2。

如果使用外部反馈配置，则 CFG1 引脚用于在四个开关频率 (600kHz、800kHz、1MHz 或 1.2MHz) 之间进行选择。有关在外部反馈模式下使用 CFG1 引脚配置的更多信息，另请参阅表 6-3。

开关频率的选择是在更高效率和更小系统设计尺寸之间进行权衡的结果。较低的开关频率可实现较高的总体效率，但外部元件相对较大。较高的开关频率会导致额外的开关损耗，从而影响效率和热性能。在此设计中，将 CFG2 引脚连接到 AGND，以便将开关频率设置为 800kHz。

选择降压转换器的开关频率时，必须考虑最短导通时间和最短关断时间。方程式 10 可计算受最短导通时间限制前的最大 f_{SW} 。当达到具有 D-CAP4 控制功能的转换器的最短导通时间限制时，实际开关频率将改变以保持输出电压稳定。此计算忽略转换器中的电阻压降以提供最坏情况下的估算值。

$$f_{SW(max)} = \frac{V_{OUT}}{V_{IN(max)}} \times \frac{1}{t_{ON_MIN}} = \frac{3.3V}{16V} \times \frac{1}{40ns} = 5156\text{ kHz} \quad (10)$$

方程式 11 可计算受最短关断时间限制前的最大 f_{SW} 。当达到具有 D-CAP4 控制功能的转换器的最短关断时间限制时，工作占空比将达到最大值，而输出电压将开始随输入电压下降。该公式需要用到电感器的直流电阻 R_{DCR} (在

以下步骤中选择），在该初步计算中假定电阻为 $1.4\text{m}\Omega$ 。如果在受最短关断时间限制的最大 f_{SW} 附近工作，则在使用 [方程式 12](#) 时必须考虑电阻随温度的变化。所选的 800kHz f_{SW} 低于两个计算得出的最大值。

$$f_{\text{SW}(\text{max})} = \frac{V_{\text{IN}}(\text{min}) - V_{\text{OUT}} - I_{\text{OUT}(\text{max})} \times (R_{\text{DCR}} + R_{\text{DS}(\text{ON})\text{-HS}})}{t_{\text{OFF_MIN}(\text{max})} \times (V_{\text{IN}}(\text{min}) - I_{\text{OUT}(\text{max})} \times (R_{\text{DS}(\text{ON})\text{-HS}} - R_{\text{DS}(\text{ON})\text{-LS}})))} \quad (11)$$

$$f_{\text{SW}(\text{max})} = \frac{8\text{V} - 3.3\text{V} - 20\text{A} \times (1.4\text{m}\Omega + 9.5\text{m}\Omega)}{150\text{ns} \times (8\text{V} - 20\text{A} \times (9.5\text{m}\Omega - 3.3\text{m}\Omega))} = 3.8\text{MHz} \quad (12)$$

7.2.2.3 选择电感器

要计算输出电感 (L_{OUT}) 的值，请使用 [方程式 13](#)。输出电容器可以过滤电感器纹波电流 ($I_{\text{IND}(\text{ripple})}$)。因此，选择较大的电感器纹波电流会影响输出电容器的选择，因为输出电容器的纹波电流额定值必须等于或大于电感器纹波电流。较大的纹波电流会增加输出纹波电压，但会改善信噪比并有助于使运行保持稳定。通常，为实现平衡性能，电感值必须将纹波电流设置为最大输出电流的约 15% 至 40%。

在此设计中，电感器纹波电流设置为 30A 输出电流的 30%。开关频率为 800kHz 、最大 V_{IN} 为 16V 且输出电压为 3.3V 时，根据这些参数，使用 [方程式 13](#) 计算得出的电感为 $0.546\mu\text{H}$ 。选择最接近的标准值 $0.55\mu\text{H}$ 。

$$L = \frac{(V_{\text{IN}}(\text{max}) - V_{\text{OUT}}) \times V_{\text{OUT}}}{I_{\text{RIPPLE}} \times V_{\text{IN}}(\text{max}) \times f_{\text{SW}}} = \frac{(16\text{V} - 3.3\text{V}) \times 3.3\text{V}}{0.3 \times 20\text{A} \times 16\text{V} \times 800\text{kHz}} = 0.546\mu\text{H} \quad (13)$$

电感器需要低 DCR 才能实现良好的效率。在饱和前，电感器还需要有高于峰值电感器电流的足够余量。使用 [方程式 14](#) 来估算电感电流纹波。在此设计中，将 XXX 引脚连接至 V_{CC} ， $I_{\text{OC}(\text{valley})}$ 设置为 21A ，因此在最大 V_{IN} 下使用 [方程式 15](#) 计算得到的峰值电感器电流为 22.98A 。

$$I_{\text{RIPPLE}} = \frac{(V_{\text{IN}}(\text{max}) - V_{\text{OUT}}) \times V_{\text{OUT}}}{L \times V_{\text{IN}}(\text{max}) \times f_{\text{SW}}} = \frac{(16\text{V} - 3.3\text{V}) \times 3.3\text{V}}{0.55\mu\text{H} \times 16\text{V} \times 800\text{kHz}} = 5.95\text{A} \quad (14)$$

$$I_{\text{L}(\text{PEAK})} = I_{\text{OUT}} + \frac{I_{\text{RIPPLE}}}{2} = 20\text{A} + \frac{5.95\text{A}}{2} = 22.98\text{A} \quad (15)$$

$$I_{\text{L}(\text{RMS})} = \sqrt{I_{\text{OUT}}^2 + \frac{I_{\text{RIPPLE}}^2}{12}} = \sqrt{20\text{A}^2 + \frac{5.95\text{A}^2}{12}} = 20.07\text{A} \quad (16)$$

选择的电感为 Coilcraft XAL7070-551MEB。该电感器的饱和额定电流为 43A ，RMS 额定电流为 29A ，DCR 最大为 $1.6\text{m}\Omega$ 。选择此电感器是为了具有低 DCR，从而实现高效率。

7.2.2.4 选择输出电容器

选择输出电容值时，需要考虑三点：

1. 稳定性
2. 稳态输出电压纹波
3. 稳压器对负载电流变化的瞬态响应

首先，根据这三个要求计算最小输出电容。[方程式 17](#) 可计算使 LC 双极点低于 [表 6-1](#) 中 $f_{\text{P}(\text{MAX})}$ 的最小电容，从而满足稳定性要求。满足该要求有助于使 LC 双极点保持在接近内部零点的位置。[方程式 18](#) 可计算满足 16mV 稳态输出电压纹波要求的最小电容。这些计算适用于 CCM 工作模式，不包括由输出电容器的 ESR 或 ESL 引起的输出电压纹波部分。

$$C_{\text{OUT_STABILITY}} > \left(\frac{1}{2\pi \times f_{\text{P}(\text{TABLE})} \times \left(1 + \left(\frac{V_{\text{OUT}}}{V_{\text{IN}(\text{TYP})}} \right)^2 \right)} \right)^2 \times \frac{1}{I_{\text{OUT}}} = \left(\frac{1}{2\pi \times 19.9\text{kHz} \times \left(1 + \left(\frac{3.3\text{V}}{12\text{V}} \right)^2 \right)} \right)^2 \times \frac{1}{0.55\mu\text{H}} \quad (17)$$

$$= 101\mu\text{F}$$

$$C_{OUT_RIPPLE} > \frac{I_{RIPPLE}}{8 \times V_{RIPPLE} \times f_{SW}} = \frac{5.95A}{8 \times 16mV \times 800kHz} = 58.1\mu F \quad (18)$$

方程式 20 和方程式 21 可计算满足 99mV 瞬态响应要求 (阶跃为 10A) 的最小电容。这些公式计算当电感器电流在负载阶跃后斜升或斜降时保持输出电压稳定所需的输出电容。

$$C_{OUT_UNDERSHOOT} > \frac{L \times I_{STEP}^2 \times \left(\frac{V_{OUT}}{V_{IN(min)} \times f_{SW}} + t_{OFF_MIN(max)} \right)}{2 \times V_{TRANS} \times V_{OUT} \times \left(\frac{V_{IN(min)} - V_{OUT}}{V_{IN(min)} \times f_{SW}} - t_{OFF_MIN(max)} \right)} \quad (19)$$

$$C_{OUT_UNDERSHOOT} > \frac{0.55\mu H \times 10A^2 \times \left(\frac{3.3V}{8V \times 800kHz} + 150ns \right)}{2 \times 99mV \times 3.3V \times \left(\frac{8V - 3.3V}{8V \times 800kHz} - 150ns \right)} = 95.9\mu F \quad (20)$$

$$C_{OUT_OVERSHOOT} > \frac{L \times I_{STEP}^2}{2 \times V_{TRANS} \times V_{OUT}} = \frac{0.55\mu H \times 10A^2}{2 \times 99mV \times 3.3V} = 84.2\mu F \quad (21)$$

满足过冲要求所需的输出电容是最高值，因此这将设置本例所需的最小输出电容。稳定性要求也会限制最大输出电容。方程式 22 计算建议的最大输出电容。此计算使 LC 双极点保持在 f_{SW} 的 1/100 以上。

$$C_{OUT_STABILITY} < \left(\frac{50}{\pi \times f_{SW}} \right)^2 \times \frac{1}{L} = \left(\frac{50}{\pi \times 800kHz} \right)^2 \times \frac{1}{0.55\mu H} = 720\mu F \quad (22)$$

可以使用更大的输出电容，但必须通过波特图或瞬态响应测量来检查稳定性。选择的输出电容为 $6 \times 47\mu F$ 、10V 陶瓷电容器。使用陶瓷电容器时，由于直流和交流偏置效应，电容必须降额。选择的电容器降额至其标称值的 48%，即有效总电容为 $135\mu F$ 。该实际电容值满足最小值和最大值要求。

该应用全部使用陶瓷电容器，因此忽略了 ESR 对纹波和瞬态的影响。如果使用非陶瓷电容器，则 ESR 一开始必须低于方程式 23 中计算的值以满足纹波要求，并低于方程式 24 中计算的值以满足瞬态要求。为了进行更准确的计算或如果使用的是混合的输出电容器，必须使用输出电容器的阻抗来确定是否可以满足纹波和瞬态要求。

$$R_{ESR_RIPPLE} < \frac{V_{RIPPLE}}{I_{RIPPLE}} = \frac{26mV}{5.95A} = 4.4m\Omega \quad (23)$$

$$R_{ESR_TRANS} < \frac{V_{TRANS}}{I_{STEP}} = \frac{99mV}{10A} = 9.9m\Omega \quad (24)$$

7.2.2.5 选择输入电容器 (C_{IN})

该器件要求在两对 VIN 和 $PGND$ 引脚之间使用输入旁路电容器来旁路掉功率级。在布局允许的情况下，旁路电容器必须尽可能靠近 IC 的引脚放置。至少需要标称值为 $20\mu F$ 的陶瓷电容和两个高频陶瓷旁路电容器。必须尽可能靠近器件电路板同一侧的 VIN 引脚 4 和 12 放置一个 $0.1\mu F$ 至 $1\mu F$ 电容器，以提供所需的高频旁路，从而减少 VIN 和 SW 引脚功率级上的高频过冲和下冲。TI 建议至少将 $1\mu F$ 的旁路电容尽可能靠近每个 VIN 引脚，从而尽可能减少输入电压纹波。陶瓷电容器必须采用 X6S 或更高质量的电介质来实现高电容体积比，并在工作温度范围内保持稳定特性。除此要求外，根据应用的不同，输入端可能需要更大的大容量电容，以便尽可能减小瞬态条件下输入电压的变化。

使用方程式 25 计算满足特定输入纹波目标所需的输入电容。建议的目标输入电压纹波为最小输入电压的 5%，在本例中为 780mV。计算得出的输入电容为。本例采用 2 个 $10\mu F$ 陶瓷电容器，满足这两个要求。

$$C_{IN} > \frac{V_{OUT} \times I_{OUT} \times \left(1 - \frac{V_{OUT}}{V_{IN(min)}} \right)}{f_{SW} \times V_{IN(min)} \times V_{IN_RIPPLE}} = \frac{3.3V \times 20A \times \left(1 - \frac{3.3V}{8V} \right)}{800 kHz \times 8V \times 780mV} = 7.8\mu F \quad (25)$$

此外，电容器的 RMS 电流等级还必须大于应用中的最大输入 RMS 电流。使用 [方程式 27](#) 可以计算输入电容器必须支持的输入 RMS 电流。在本示例中，结果为 9.9A。陶瓷输入电容器的额定电流大于此值。

$$I_{CIN(RMS)} = \sqrt{\frac{V_{OUT}}{V_{IN(min)}} \times \left(\frac{(V_{IN(min)} - V_{OUT})}{V_{IN(min)}} \times I_{OUT}^2 + \frac{I_{RIPPLE}^2}{12} \right)} \quad (26)$$

$$I_{CIN(RMS)} = \sqrt{\frac{3.3V}{8V} \times \left(\frac{(8V - 3.3V)}{8V} \times 20^2 + \frac{5.95^2}{12} \right)} = 9.9A \quad (27)$$

对于需要大容量输入电容的应用，例如具有低输入电压和大电流的应用，TI 建议使用 [如何选择降压转换器的输入电容器模拟设计期刊中的选型过程](#)。

7.2.2.6 VCC 旁路电容器

VCC 引脚上至少需要一个额定电压至少为 6.3V 的 1.0 μ F、X5R 陶瓷旁路电容器，在布局允许的情况下尽可能靠近该引脚。使用尺寸尽可能小的电容器，例如 0402 封装，以更大限度地减小从 VCC 引脚到 PGND 引脚的环路。

7.2.2.7 BOOT 电容器

在布局允许的情况下，BOOT 和 SW 引脚之间至少需要一个 0.1 μ F 的 10V X5R 陶瓷旁路电容器，并尽可能将其靠近引脚放置。

7.2.2.8 PG 上拉电阻器

PG 引脚为开漏引脚，因此在使用该引脚时需要一个上拉电阻。建议阻值介于 1k Ω 和 100k Ω 之间。

7.2.3 应用曲线

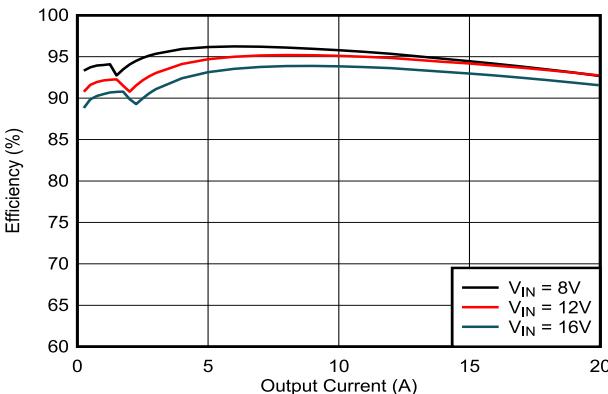


图 7-2. 效率 - PFM 模式

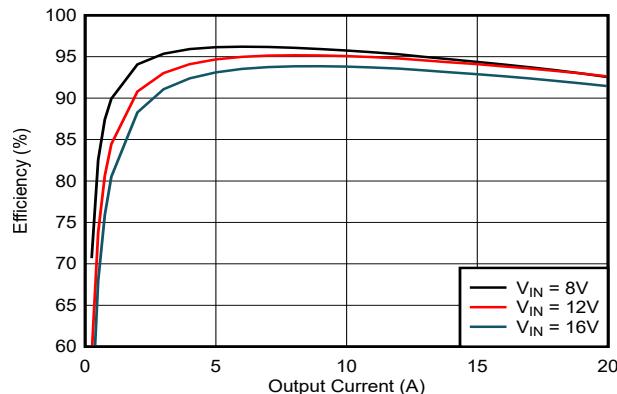


图 7-3. 效率 - FCCM 模式

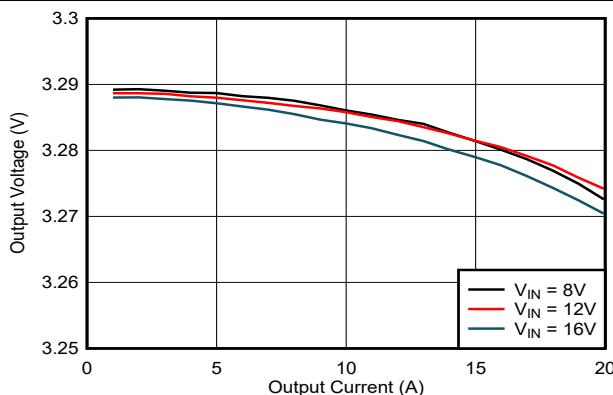


图 7-4. 负载调整率

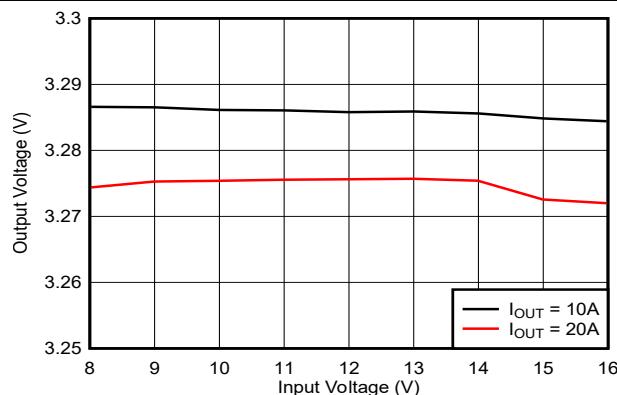
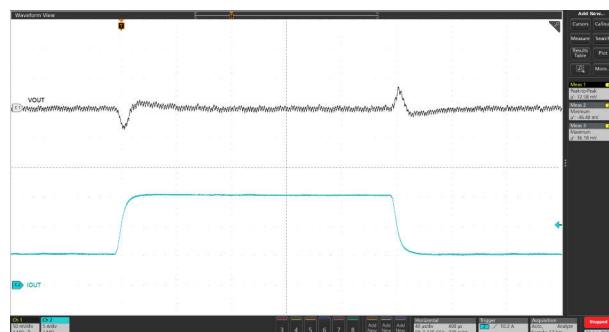
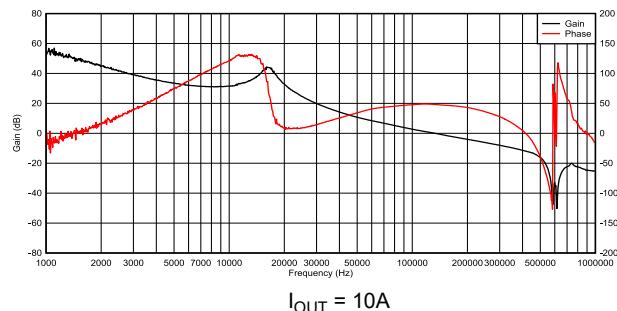


图 7-5. 线性调整率



$I_{OUT} = 5A$ 至 $15A$,
 $1A/\mu s$

图 7-6. 负载瞬态



$I_{OUT} = 10A$

图 7-7. 频率响应

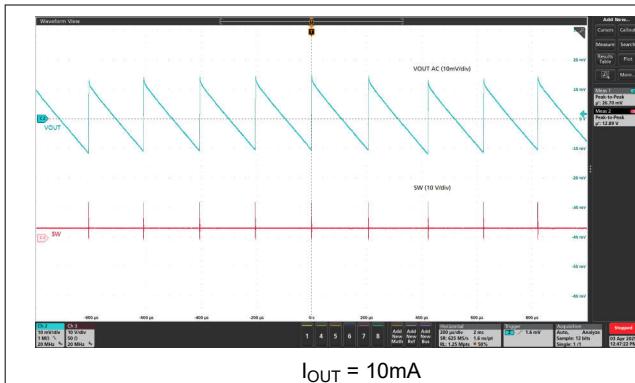


图 7-8. 输出电压纹波 - PFM 模式

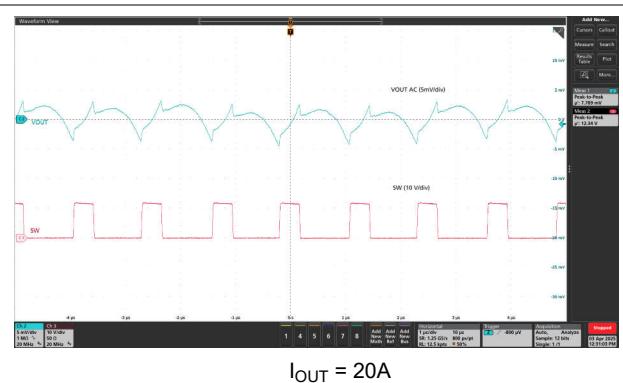


图 7-9. 输出电压纹波 - FCCM 模式

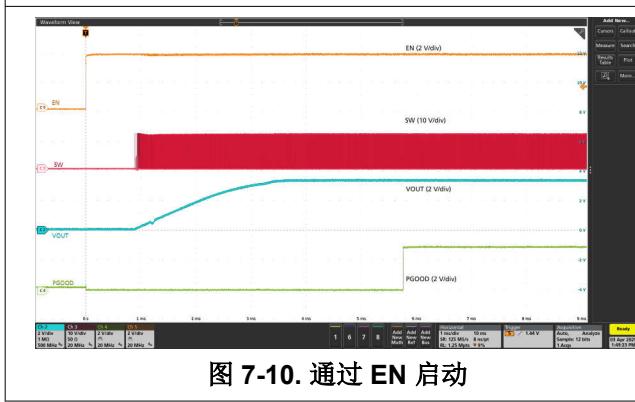


图 7-10. 通过 EN 启动

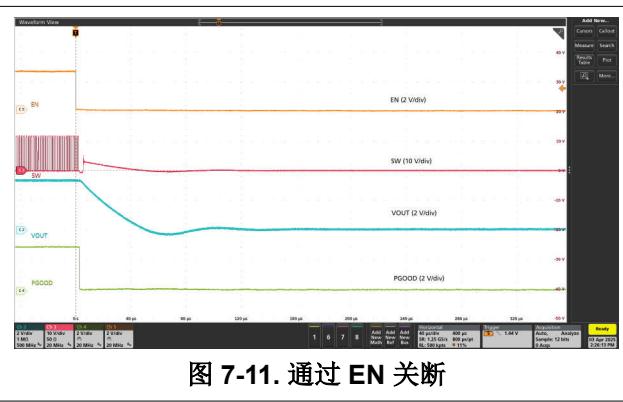


图 7-11. 通过 EN 关断

7.3 电源相关建议

该器件设计为在 4V 至 16V 的输入电源电压范围内运行。因此，必须对两个输入电源 (VIN 和 VCC 辅助电源) 进行良好调节。除了 PCB 布局和接地方案外，对输入电源 (VIN 和 VCC 辅助电源) 进行正确旁路对于噪声性能也至关重要。请参阅 [布局](#) 中的建议。

7.4 布局

7.4.1 布局指南

在开始使用该器件进行设计之前，请注意以下事项：

- 让 **VIN**、**PGND** 和 **SW** 布线尽可能宽，以便降低布线阻抗并改善散热。
- 将功率元件（包括输入和输出电容器、电感器和 **IC**）放置在 **PCB** 的顶面。要屏蔽小信号布线并使其与有噪声的电力线隔离，请至少插入一个实心接地内部平面。
- VIN** 去耦电容器的放置位置对于功率 **MOSFET** 的稳健性非常重要。每个 **VIN** 引脚（引脚 4 和 12）上需要一个 $1 \mu F/25V/0402$ 陶瓷高频旁路电容器，并连接到相邻的 **PGND** 引脚（分别为引脚 5 和 11）。将剩余的陶瓷输入电容放置在这些高频旁路电容器旁边。剩余的输入电容可以放置在电路板的另一侧，但要使用尽可能多的过孔，以更大限度地减少电容器和 **IC** 引脚之间的阻抗。
- 在 **PGND** 引脚下方和附近放置尽可能多的过孔。此操作可以更大限度减小寄生阻抗并降低热阻。
- 在两个 **VIN** 引脚附近使用过孔，并通过内部层在过孔之间实现低阻抗连接。也可以在每个 **VIN** 引脚下方放置一个过孔。
- 将 **VCC** 去耦电容器尽可能靠近器件放置，并通过较短的返回路径连接到 **PGND** 引脚 5。确保 **VCC** 去耦环路较小，并使用宽度为 **12mil** 或更宽的走线进行连接布线。
- 将 **BOOT** 电容器尽可能靠近 **BOOT** 和 **SW** 引脚放置。使用宽度为 **12mil** 或更宽的布线进行连接。
- 连接 **SW** 引脚和电感器高压侧的 **PCB** 布线定义为开关节点。开关节点必须尽可能短且宽。
- 如果使用外部反馈，则无论是单端检测还是遥感，应始终将反馈电阻放置在该器件附近以尽可能缩短 **FB** 布线长度。
 - 对于遥感，**FB** 分压电阻与远位置之间的连接必须采用一对差分的 **PCB** 布线，并必须在 $0.1 \mu F$ 或更高的旁路电容器上实施开尔文检测。遥感信号的接地连接必须连接到 **GOS** 引脚。遥感信号的 **V_{OUT}** 连接必须连接到反馈电阻分压器，并让底部反馈电阻端接在 **GOS** 引脚上。为了保持稳定的输出电压并更大限度减小纹波，这个遥感线路差分对必须远离任何噪声源（例如电感器和 **SW** 节点）或高频时钟线路。TI 建议用上下两个接地平面屏蔽这对遥感线路。
 - 对于单端检测，应将 **FB** 引脚和输出电压之间的顶部反馈电阻连接到 $0.1 \mu F$ 或更高的高频本地输出旁路电容器，并用短布线将 **GOS** 短接至 **AGND**。
- 将 **AGND** 引脚（引脚 19）连接到器件下方的 **PGND** 引脚（引脚 5 和 11）。
- 避免在应用中将 **PG** 信号和任何其他噪声信号路由到 **VOS/FB** 和 **GOS** 等噪声敏感信号附近，以限制耦合。
- 有关布局建议，请参阅 [布局示例](#)。

7.4.2 布局示例

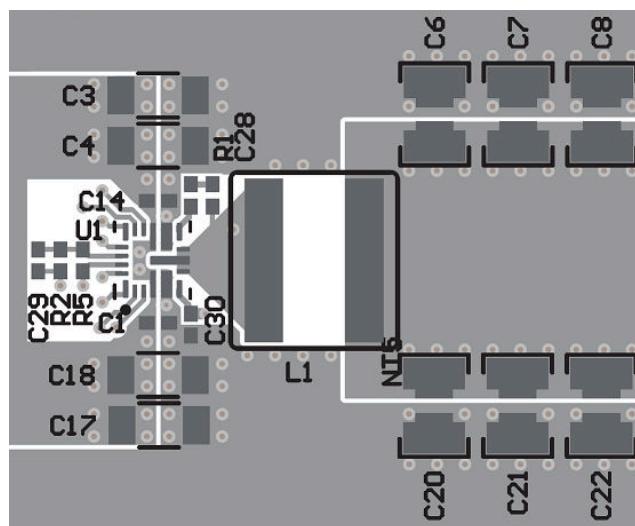


图 7-12. 布局建议

有关更详细的布局示例，请参阅 [TPS548B23 降压转换器评估模块 EVM 用户指南](#)。

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

- 德州仪器 (TI) , [采用前馈电容器优化内部补偿直流/直流转换器的瞬态响应应用手册](#)
- 德州仪器 (TI) , [机架服务器和数据中心应用中适用于 VR13.HC 的非隔离式负载点解决方案应用手册](#)
- 德州仪器 (TI) , [TPS548B23 降压转换器评估模块 EVM 用户指南](#)
- 德州仪器 (TI) , [如何选择降压转换器的输入电容器 模拟设计期刊](#)

8.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#)是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (September 2024) to Revision A (October 2025)	Page
• 将文档状态从“预告信息”更改为“量产数据”	1

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTPS548B23VANR	Active	Preproduction	WQFN-HR (VAN) 19	5000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTPS548B23VANR.A	Active	Preproduction	WQFN-HR (VAN) 19	5000 LARGE T&R	-	Call TI	Call TI	-40 to 150	
TPS548B23VANR	Active	Production	WQFN-HR (VAN) 19	5000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	T48B23

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

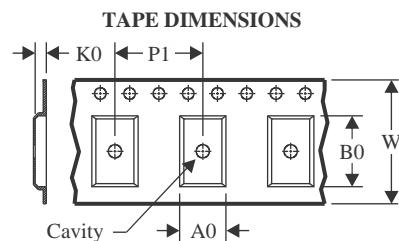
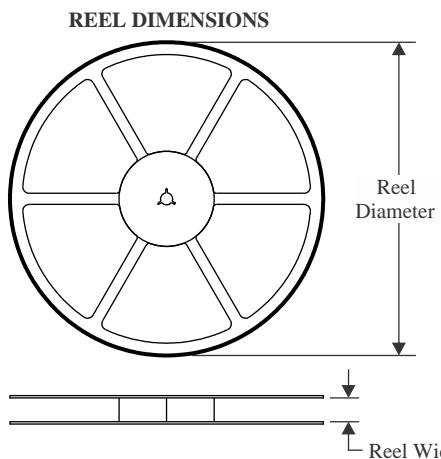
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

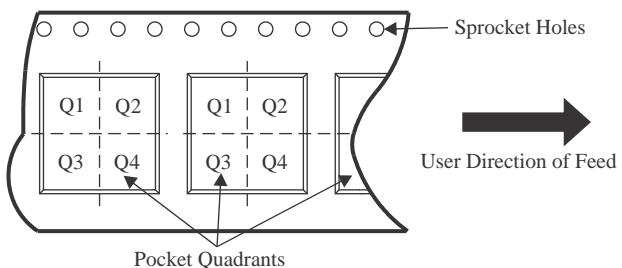
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

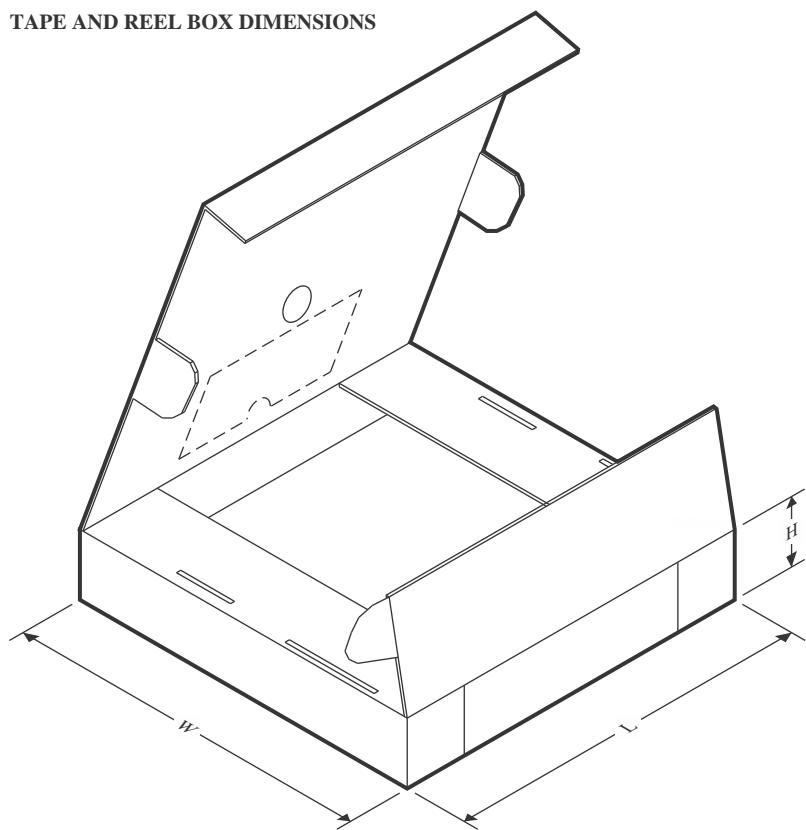
TAPE AND REEL INFORMATION


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS548B23VANR	WQFN-HR	VAN	19	5000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS548B23VANR	WQFN-HR	VAN	19	5000	367.0	367.0	35.0

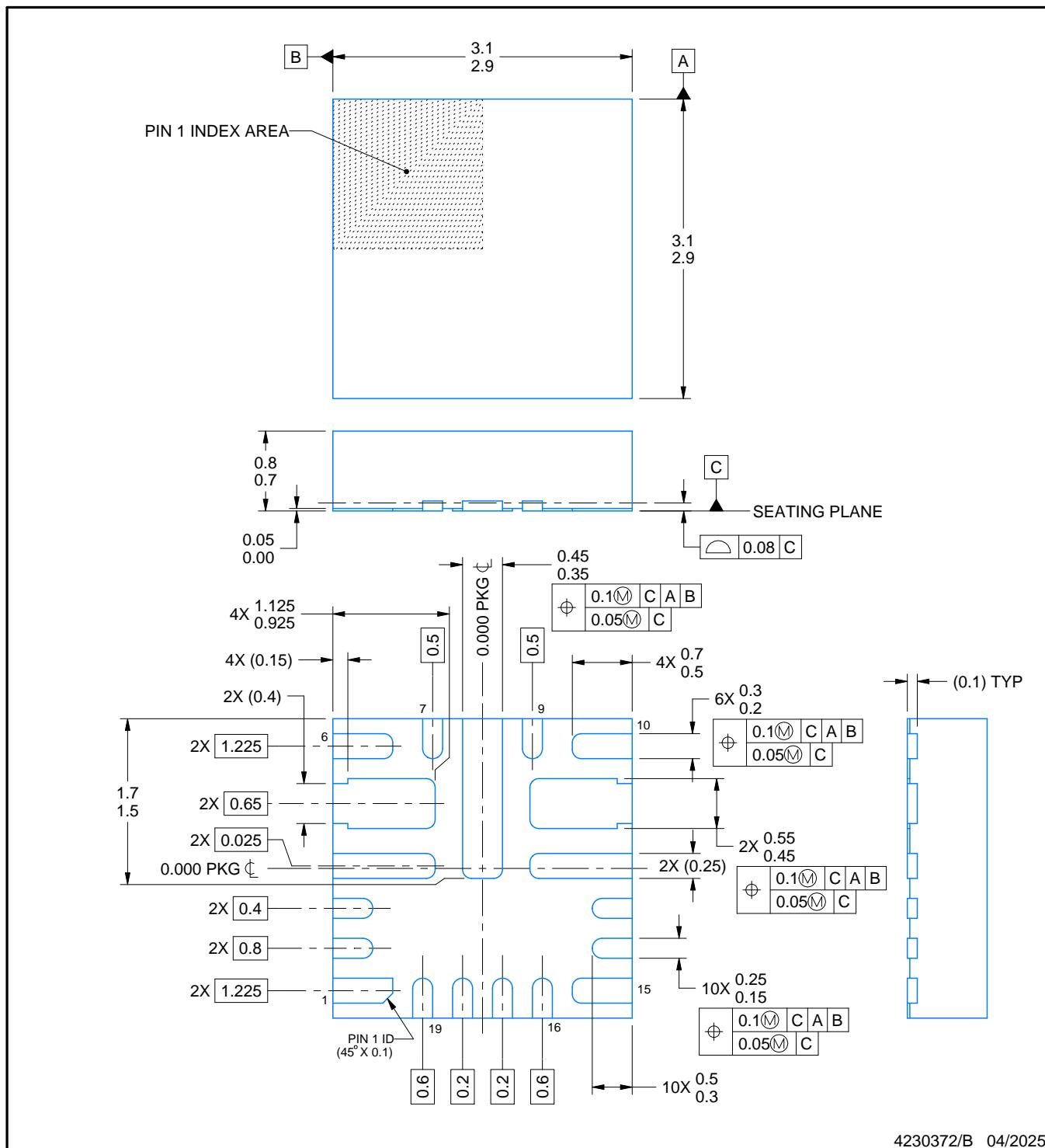


PACKAGE OUTLINE

VAN0019A

WQFN-HR - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4230372/B 04/2025

NOTES:

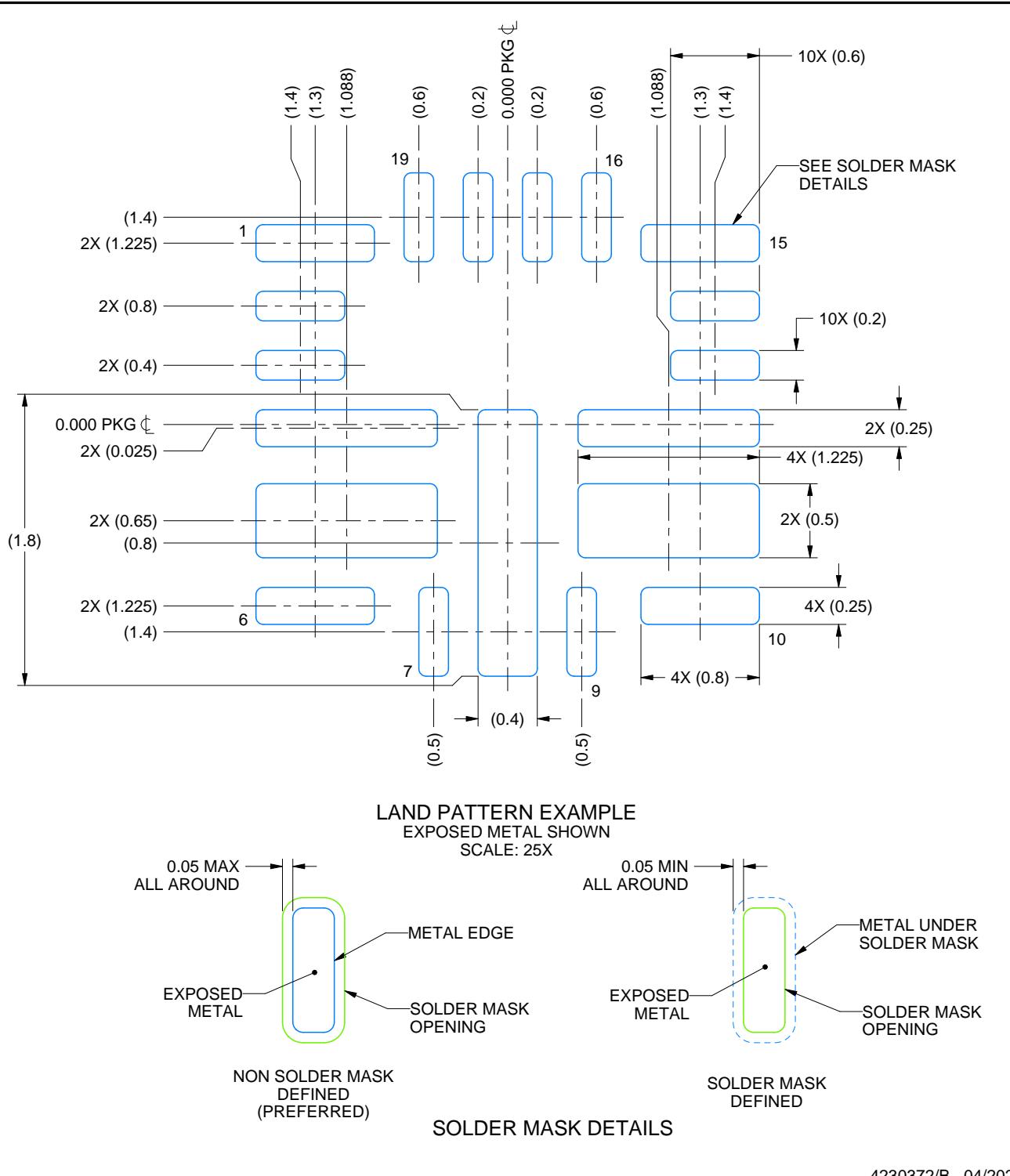
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
 2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

VAN0019A

WQFN-HR - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

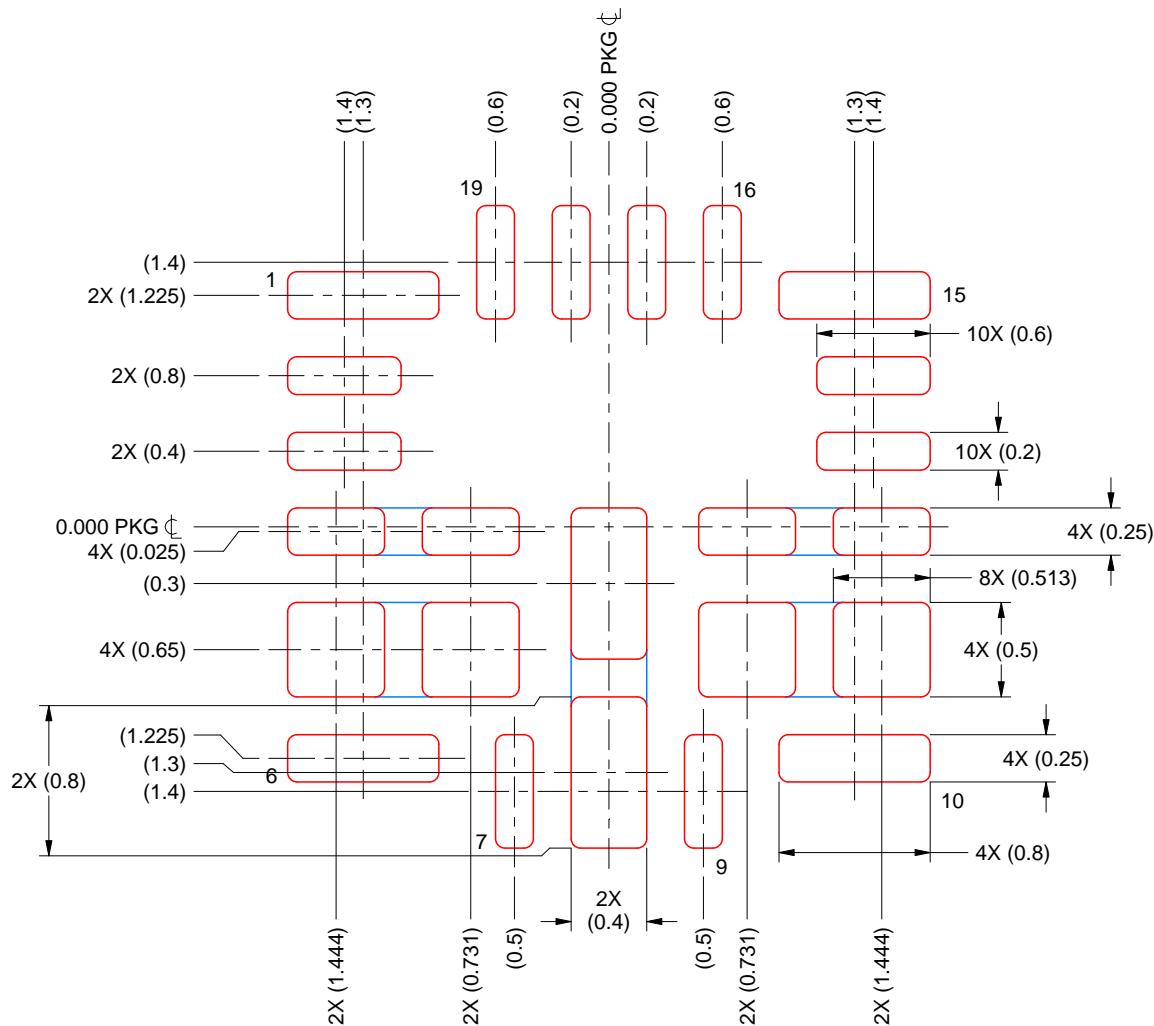
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

VAN0019A

WQFN-HR - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



**SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 25X**

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PADS 4, 5, 11 & 12: 84%
PAD 8: 89%

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

4230372/B 04/2025

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月