

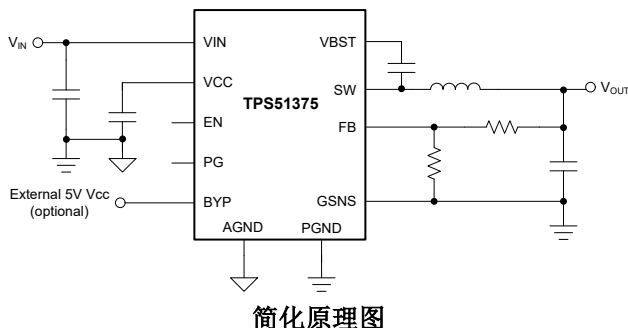
TPS51375 4.5V 至 24V、12A 持续电流、26A 最大电流同步降压转换器

1 特性

- 输入电压范围为 4.5V 至 24V
- 0.6V 至 5.5V 输出电压
- 集成 10mΩ 和 5mΩ FET
- 支持 12A 的连续输出电流
- 270uA 低静态电流
- ±1.0% 基准电压精度 (25°C)
- D-CAP3™ 控制模式架构控制，实现快速瞬态响应，优化 0.77V 输出
- 支持 POSCAP 和所有 MLCC 输出电容器
- 差分遥感
- ULQ™ 在系统待机期间延长电池寿命
- 内置输出放电功能
- 集成式电源正常状态指示器
- 600kHz 固定开关频率
- 26A 固定 OC 限制
- 固定 1.0ms 软启动时间
- 大占空比运行
- 逐周期过流保护
- 锁存输出 OV 和 UV 保护
- 非锁存 UVLO 和 OT 保护
- -40°C 至 125°C 的工作结温范围
- 19 引脚 3.0mm × 4.0mm HotRod™ WQFN 封装
- 使用 TPS51375 并借助 [WEBENCH® Power Designer](#) 创建定制设计方案

2 应用

- 笔记本电脑和台式机
- 超极本、手持平板电脑
- 工业 PC、单板计算机
- 非军用无人机
- 分布式电源系统



3 说明

该器件是单片 12A 同步降压转换器，集成了 MOSFET，简单易用且高效，只需极少的外部元件，适合空间受限的电源系统。TPS51375 采用了 D-CAP3 控制模式，此控制模式只需内部补偿即可实现快速瞬态响应以及出色的线路和负载调整。ULQ 的延长电池寿命特性非常有益于在低功耗运行时延长电池寿命。输入电压较低时，大负荷运行可显著改善负载瞬态性能。

其他特性包括差分遥感、可实现较高的轻负载效率的 Eco-mode 运行、可进一步优化轻负载效率的 VCC 切换功能以及可在低输出电压下改善负载瞬态的体制动功能。TPS51375 支持英特尔 Meteor Lake 和 Arrow Lake 平台中的 VCCPRIM_VNNAON 电源轨。

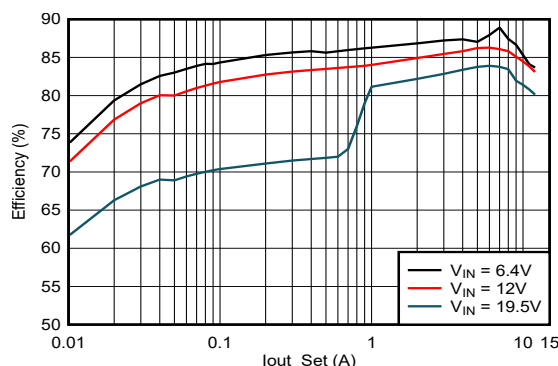
TPS51375 集成了电源正常状态指示器并具备输出放电功能。该器件提供全面保护，包括 OVP、UVP、OCP、OTP 和 UVLO。此器件可采用 19 引脚 3.0mm × 4.0mm HotRod 封装，额定结温范围为 -40°C 至 125°C。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS51375	VBH (WQFN-HR, 19)	4mm × 3mm

(1) 有关更多信息，请参阅节 10。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



内容

1 特性	1	7 应用和实施	15
2 应用	1	7.1 应用信息.....	15
3 说明	1	7.2 典型应用.....	15
4 引脚配置和功能	3	7.3 电源相关建议.....	21
5 规格	4	7.4 布局.....	21
5.1 绝对最大额定值.....	4	8 器件和文档支持	23
5.2 ESD 等级.....	4	8.1 器件支持.....	23
5.3 建议运行条件.....	4	8.2 文档支持.....	23
5.4 热性能信息.....	5	8.3 接收文档更新通知.....	23
5.5 电气特性.....	5	8.4 支持资源.....	23
5.6 典型特性.....	7	8.5 商标.....	23
6 详细说明	10	8.6 静电放电警告.....	23
6.1 概述.....	10	8.7 术语表.....	23
6.2 功能方框图.....	11	9 修订历史记录	24
6.3 特性说明.....	12	10 机械、封装和可订购信息	25
6.4 器件功能模式.....	14	10.1 卷带包装信息.....	25

4 引脚配置和功能

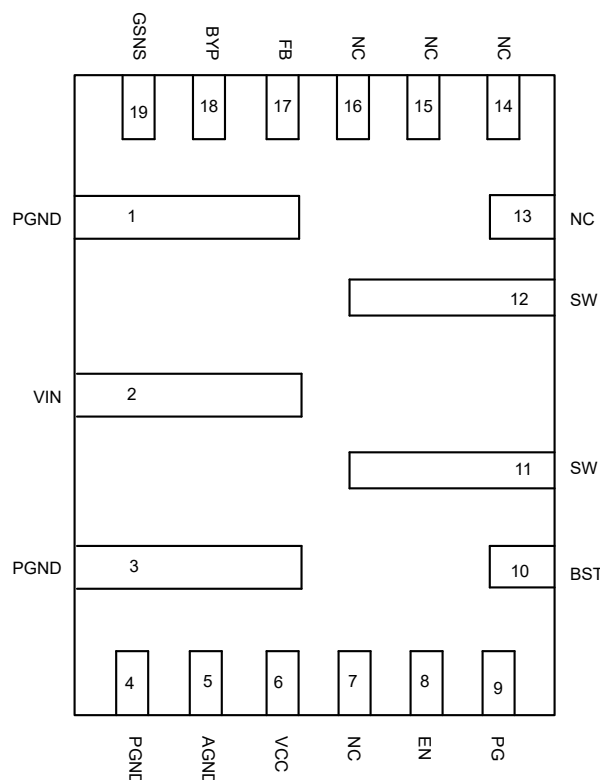


图 4-1. 19 引脚 WQFN-HR、VBH 封装 (顶视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
PGND	1、3、4	G	控制器电路和内部电路的电源 GND 端子。
VIN	2	P	控制电路的输入电压电源引脚。在 VIN 和 PGND 之间连接输入去耦电容器。
AGND	5	G	内部模拟电路的地。在靠近 AGND 的单点处将 AGND 连接到 PGND。
VCC	6	O	内部 5V LDO 输出。内部模拟电路和驱动电源。使用 2.2 μ F 陶瓷电容器将此引脚去耦合至地。
NC	7, 13 - 16		将引脚悬空或连接至 GND。
EN	8	I	降压转换器的使能输入。
PG	9	O	电源正常状态指示灯引脚。如果降压的输出电压由于热关断、压降、过压、EN 关断或缓慢启动而超出范围，则此引脚置为低电平。
BST	10	I	自举引脚。提供高侧栅极驱动器。在此引脚与 SW 引脚之间连接一个 0.1 μ F 陶瓷电容器。
SW	11, 12	O	连接到电感器和自举电容器以进行降压的开关节点。此引脚电压从低于接地电压的二极管电压摆动至降压的输入电压。
FB	17	I	输出反馈。通过反馈电阻分压器将 FB 连接到输出电压。
BYP	18	I	外部 5V 旁路电源输入。使用 1 μ F 陶瓷电容器将此引脚去耦合至 GND。将此引脚悬空，或如果不使用此引脚，则将其连接到 GND。此 BYP 外部电压必须在 VIN 电压接通后出现，并在 VIN 关闭之前消失。
GSNS	19	I	用于远程电压检测配置的回路连接。对于单端检测配置，短接至 AGND。

(1) I = 输入，O = 输出，P = 电源，G = 接地

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
输入电压	VIN	-0.3	28	V
	VBST	-0.3	32	V
	VBST-SW	-0.3	6	V
	EN、FB、BYP	-0.3	6	V
	PGND、AGND、GSNS	-0.3	0.3	V
输出电压	SW	-1	28	V
	SW (10ns 瞬态值)	-3	28	V
	PG、VCC	-0.3	6	V
T _J	工作结温	-40	150	°C
T _{stg}	贮存温度	-55	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500	V

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
输入电压	VIN	4.5	24	V
	VBST	-0.3	29.5	V
	VBST-SW	-0.3	5.5	V
	EN、FB、BYP	-0.3	5.5	V
	PGND、AGND、GSNS	-0.3	0.3	V
输出电压	SW	-1	24	V
	PG、VCC	-0.3	5.5	V
I _{OUT}	持续输出电流		12	A
T _J	工作结温	-40	125	°C

5.4 热性能信息

热指标 ⁽¹⁾		TPS51375	单位
		VBH (WQFN-HR)	
		19 引脚	
$R_{\theta JA}$	结至环境热阻	67.7	°C/W
$R_{\theta JA_effective}$	结至环境热阻 (4 层定制电路板) ⁽²⁾	30	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	18.2	°C/W
$R_{\theta JB}$	结至电路板热阻	20.1	°C/W
ψ_{JT}	结至顶部特征参数	0.9	°C/W
ψ_{JB}	结至电路板特征参数	20	°C/W

(1) 有关新旧热性能指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用手册。

(2) 有效 $R_{\theta JA}$ 基于 TPS51375EVM 进行仿真。

5.5 电气特性

$T_J = -40^{\circ}\text{C}$ 至 125°C , $V_{IN} = 12\text{V}$ (除非另有说明) 。

参数		测试条件	最小值	典型值	最大值	单位
电源电流						
V _{IN}	输入电压范围		4.5		24	V
I _{VIN}	非开关电源电流	无负载，V _{EN} = 5V，非开关		270		μA
I _{VINSDN}	关断电源电流	无负载，V _{EN} = 0V		3		μA
VCC 输出						
V _{CC}	VCC 输出电压	V _{IN} > 5.2V，I _{VCC} ≤ 1mA，旁路开关关断	4.6	4.9	5.2	V
反馈电压						
V _{FB}	反馈调节电压	T _J = 25°C	594	600	606	mV
		T _J = -40°C 至 125°C	591	600	609	mV
占空比和频率控制						
F _{SW}	开关频率	CCM 运行，TPS51375		600		kHz
t _{ON(MIN)}	SW 最短导通时间 ⁽¹⁾			60		ns
t _{OFF(MIN)}	SW 最短关断时间 ⁽¹⁾			130		ns
MOSFET 和驱动器						
R _{DS(ON)H}	高侧开关电阻	T _J = 25°C		10		mΩ
R _{DS(ON)L}	低侧开关电阻	T _J = 25°C		5		mΩ
输出放电和软启动						
R _{DIS}	放电电阻	V _{EN} = 0V		50		Ω
t _{SS}	软启动时间	内部软启动时间		1		ms
电源正常						
t _{PGDLY}	PG 延迟上升	PG 从低到高		160		μs
	PG 延迟下降	PG 从高电平到低电平		30		μs
V _{PGTH}	PG 阈值	VFB 下降 (故障)		83		%
		VFB 上升 (正常)		90		%
		VFB 上升 (故障)		120		%
		VFB 下降 (正常)		115		%
V _{PG_L}	PG 灌电流能力	I _{OL} = 4mA			0.4	V
I _{PGLK}	PG 漏电流	V _{PGOOD} = 5.5V			1	μA

5.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 125°C , $V_{IN} = 12\text{V}$ (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
电流限值						
I _{OCL}	过流阈值（谷值）	LS FET 上的谷值电流限值，T _J = 25°C	22	26	30	A
逻辑阈值						
V _{ENH}	EN 高电平输入电压	T _J = 25°C	1			V
V _{ENL}	EN 低电平输入电压	T _J = 25°C			0.4	V
I _{EN}	启用内部下拉电流	V _{EN} = 0.3V		2		μA
输出欠压和过压保护						
V _{OVP}	OVP 跳变阈值			120		%
t _{OVPDLY}	OVP 传播抗尖峰脉冲			256		μs
V _{UVP}	UVP 跳变阈值			60		%
t _{UVPDLY}	UVP 传播抗尖峰脉冲			200		μs
UVLO						
V _{UVLO}	VIN UVLO 阈值	唤醒		4.25	4.45	V
		关断	3.4	3.6		V
		迟滞		0.65		V
过热保护						
T _{OTP}	OTP 跳变阈值 ⁽¹⁾	关断温度		160		°C
T _{OTPHSY}	OTP 迟滞 ⁽¹⁾	迟滞		20		°C

(1) 根据设计确定。未经生产测试。

5.6 典型特性

$T_J = -40^{\circ}\text{C}$ 至 125°C , $V_{IN} = 12\text{V}$ (除非另有说明) 。

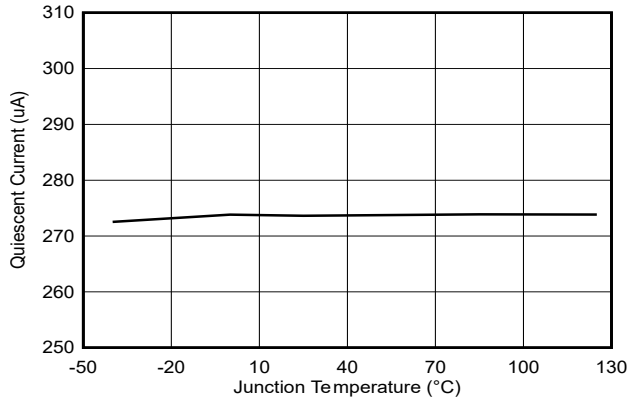


图 5-1. 电源电流与结温间的关系

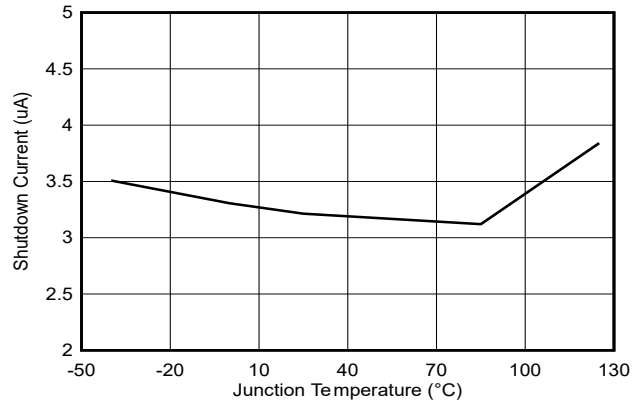


图 5-2. 关断电流与结温间的关系

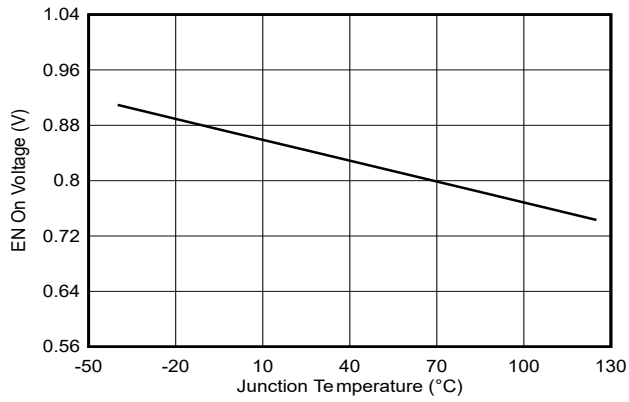


图 5-3. 使能开启电压与结温间的关系

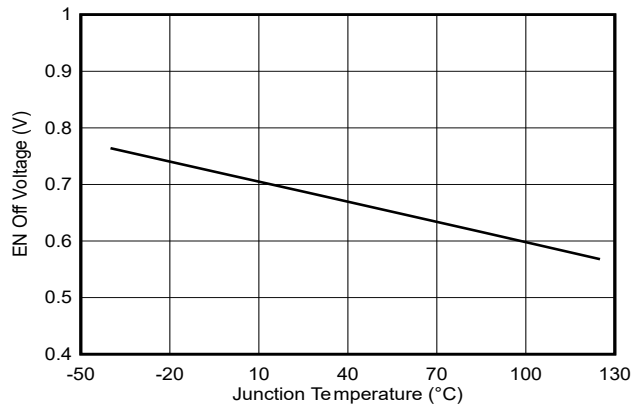


图 5-4. 使能关闭电压与结温间的关系

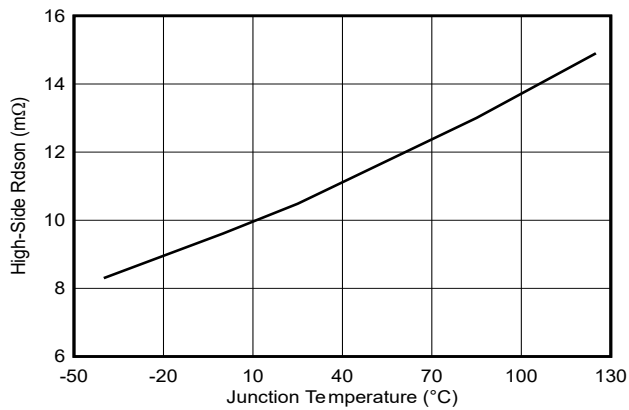


图 5-5. 高侧 $R_{DS(on)}$ 与结温间的关系

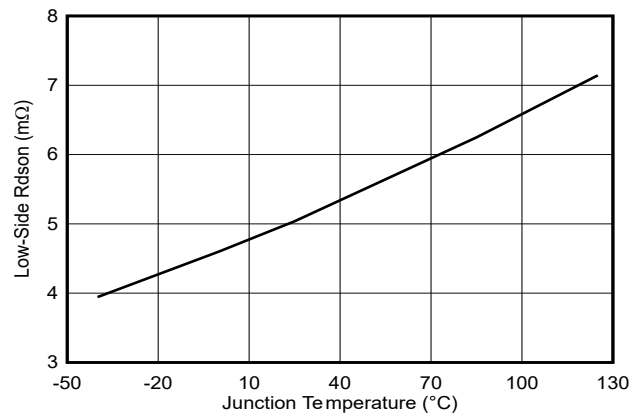


图 5-6. 低侧 $R_{DS(on)}$ 与结温间的关系

5.6 典型特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 125°C , $V_{IN} = 12\text{V}$ (除非另有说明)。

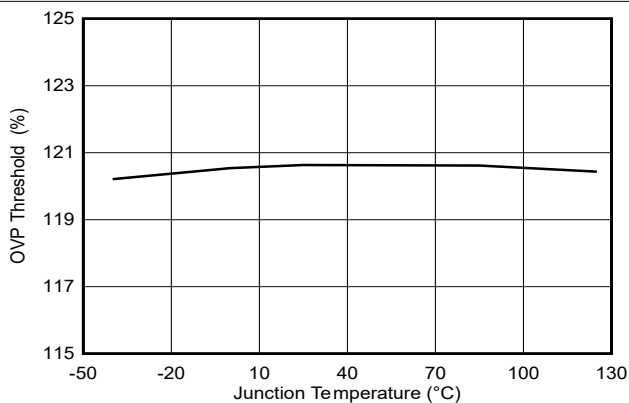


图 5-7. OVP 阈值与结温间的关系

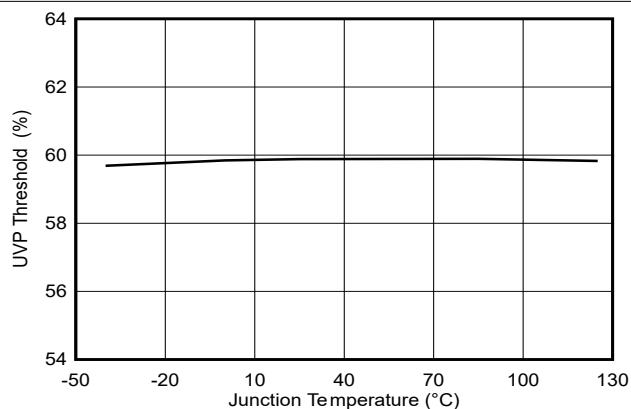


图 5-8. UVP 阈值与结温间的关系

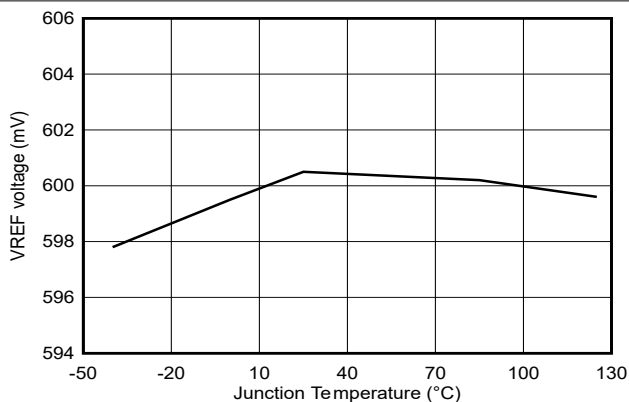


图 5-9. VREF 电压与结温间的关系

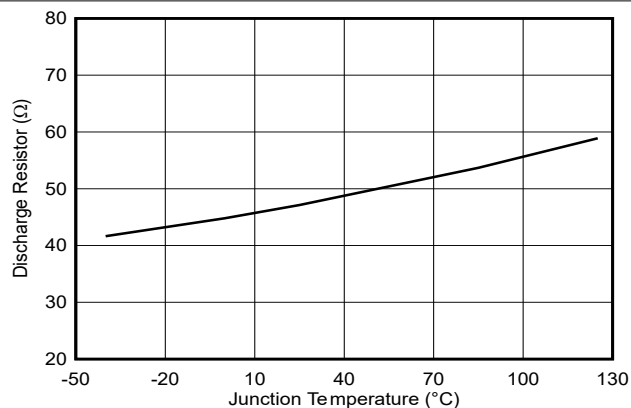


图 5-10. 放电电阻与结温间的关系

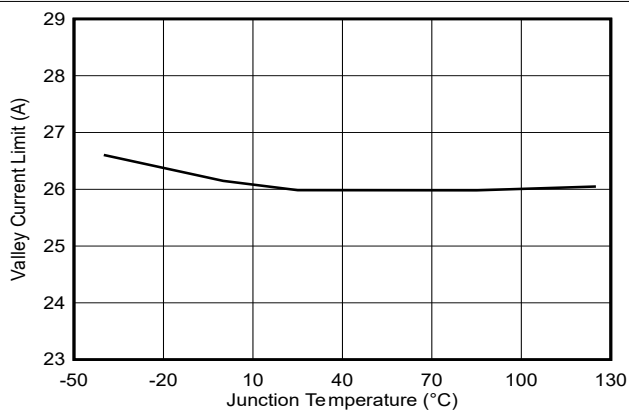


图 5-11. 谷值电流限值与结温间的关系

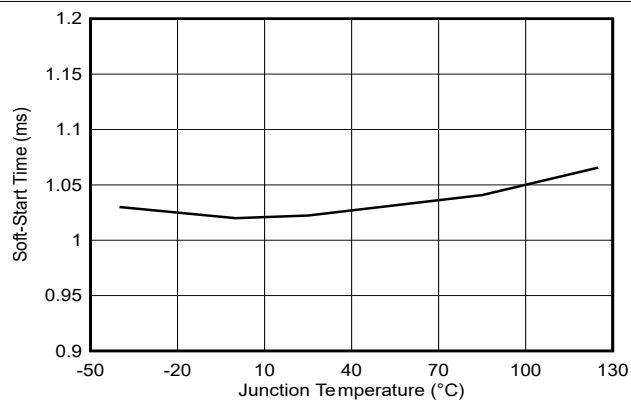


图 5-12. 软启动时间与结温间的关系

5.6 典型特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 125°C , $V_{IN} = 12\text{V}$ (除非另有说明)。

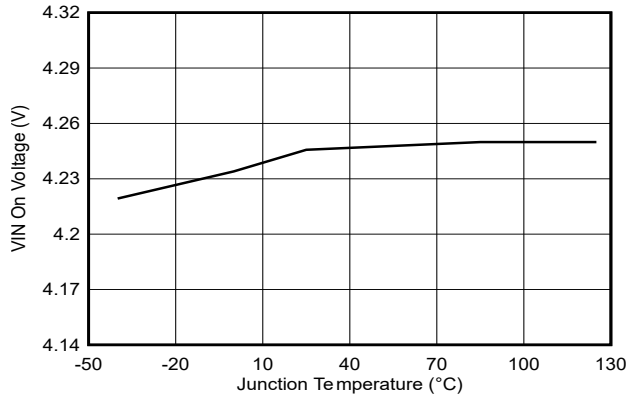


图 5-13. VIN UVLO 上升与结温间的关系

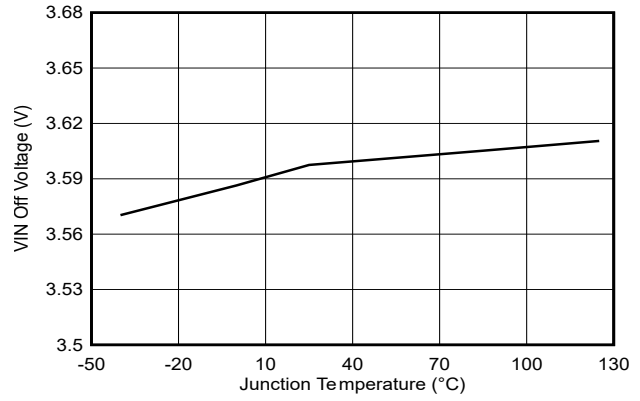


图 5-14. VIN UVLO 下降与结温间的关系

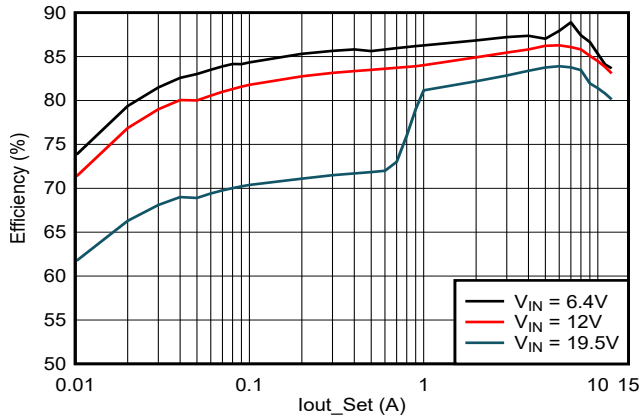


图 5-15. 效率与负载电流间的关系,
 $F_{SW} = 600\text{kHz}$, $V_{OUT} = 0.77\text{V}$

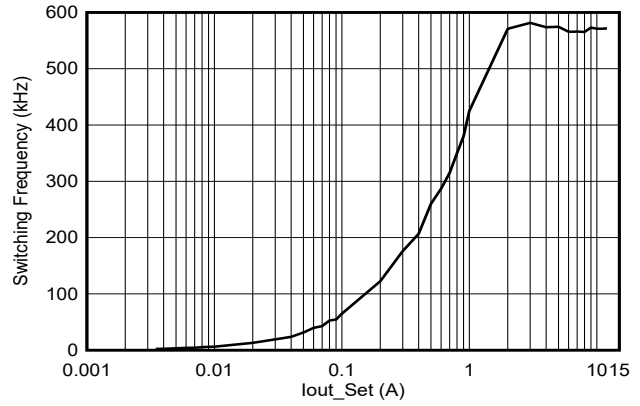


图 5-16. 开关频率与负载电流间的关系, $F_{SW} = 600\text{kHz}$

6 详细说明

6.1 概述

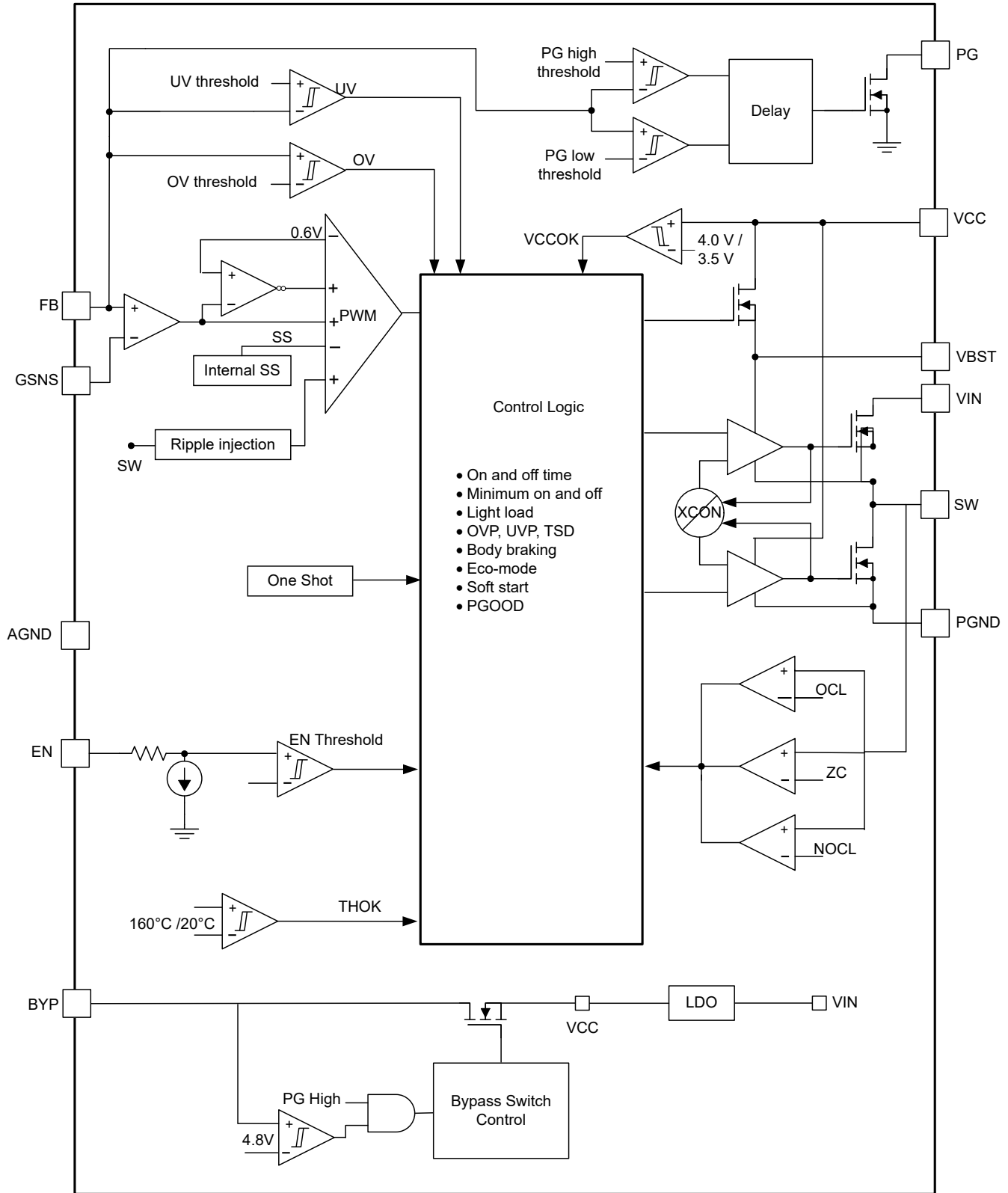
TPS51375 是一款具有集成式 FET 的 12A (峰值 26A) 同步降压转换器, 可在 4.5V 至 24V 输入电压 (VIN) 之间工作, 输出电压范围为 0.6V 至 5.5V。此器件具有 10m Ω 和 5m Ω 集成式 MOSFET, 可在高达 12A 的电流下实现高效率。该器件采用 D-CAP3 控制模式, 无需外部补偿元件即可提供快速瞬态响应, 并提供精确的反馈电压。该控制拓扑可在 CCM 工作模式 (在较高负载条件下) 与 DCM Eco-mode 工作模式 (在较轻负载条件下) 之间实现无缝切换。DCM Eco-mode 使 TPS51375 能够在轻负载条件下保持高效率。借助 D-CAP3 控制模式, 可以使用诸如 POSCAP 或 SP-CAP 等低等效串联电阻 (ESR) 输出电容器, 以及超低 ESR 陶瓷电容器。

TPS51375 有一个 5V 内部 LDO, 可为所有内部电路提供辅助电源。欠压锁定 (UVLO) 电路监控 VCC 引脚电压, 用于保护内部电路免受低输入电压的影响。外部 5V 旁路电源可用于提高效率。TPS51375 在 EN 引脚上具有一个内部下拉电流源, 需要使用外部上拉电路来启用降压转换器。

TPS51375 支持 600kHz 开关频率。内部软启动时间固定在 1ms, 以简化设计电路并减少外部元件。

TPS51375 可支持英特尔 Meteor Lake 和 Arrow Lake 平台中的 VCCPRIM_VNNAON 电源轨。

6.2 功能方框图



6.3 特性说明

6.3.1 PWM 运行和 D-CAP3™ 控制模式

主控制环路是自适应导通时间脉宽调制 (PWM) 控制器, 支持专有 D-CAP3 控制模式。D-CAP3 控制模式将自适应导通时间控制与内部补偿电路相结合, 在使用低 ESR 和陶瓷输出电容器时, 实现伪固定频率和较少的外部元件数配置。即使输出端几乎没有纹波, D-CAP3 控制模式也很稳定。TPS51375 还包含一个误差放大器, 可使输出电压变得非常准确。

在每个周期的开始, 高侧 MOSFET 将开启。内部一次性计时器到时后, 此 MOSFET 将关闭。这个一次性计时器持续时间是根据转换器输入电压 V_{IN} 按比例设置的, 它与输出电压 V_{OUT} 成反比, 以便在输入电压范围内保持伪固定频率, 因此称为自适应导通时间控制。当反馈电压降至基准电压之下时, 一次性计时器将复位, 高侧 MOSFET 将再次导通。向基准电压添加了内部纹波生成电路来模拟输出纹波。此操作支持使用 ESR 非常低的输出电容器, 例如多层陶瓷电容器 (MLCC)。D-CAP3 控制拓扑不需要外部电流检测网络或环路补偿。

对于任何内部补偿的控制拓扑, 它可以支持一系列输出滤波器。与 TPS51375 搭配使用的输出滤波器是一个低通 L-C 电路。此 L-C 滤波器具有方程式 1 中计算出的双极点频率。

$$f_P = \frac{1}{2 \times \pi \times \sqrt{L_{OUT} \times C_{OUT}}} \quad (1)$$

在低频率下, 整体环路增益是由外部输出设定点电阻分压器网络和 TPS51375 的内部增益设定的。低频 L-C 双极点具有 180 度滞后相位。在输出滤波器频率下, 增益以每十倍频程 -40dB 的速率滚降, 且相位快速下降。内部纹波生成网络引入了中频零点, 可将增益滚降从每十倍频 -40dB 降低到 -20dB, 并将相位增加到零点频率之上每十倍频程 90°。为输出滤波器选择的电感器和电容器必须确保双极位置足够靠近中频零点, 以便由该中频零点提供的相位提升可提供足够的相位裕度来满足稳定性要求。整个系统的交叉频率通常必须低于开关频率 (F_{SW}) 的三分之一。

6.3.2 遥感

TPS51375 器件通过 FB 和 GSNS 引脚提供遥感功能。遥感功能可补偿 PCB 布线上的潜在压降, 从而在稳态运行状态和负载瞬态事件中帮助保持 V_{OUT} 容差。将 FB 分压电阻连接到远程位置可检测远程位置的输出电压。FB 分压电阻与远程位置之间的连接必须采用一对宽度至少为 12mil 的 PCB 布线, 并且必须在 0.1 μ F 或更高的高频旁路电容器上实施开尔文检测。遥感信号的接地连接必须连接到 GSNS 引脚。遥感信号的 V_{OUT} 连接必须连接到反馈电阻分压器, 并让下部反馈电阻 R_{FB_LS} 端接在 GSNS 引脚上。为了保持稳定的输出电压并更大限度减小纹波, 这个遥感线路差分对必须远离任何噪声源 (例如电感器和 SW 节点) 或高频时钟线路。TI 建议用上下两个接地平面屏蔽这对遥感线路。单端 V_o 检测通常用于本地检测。在该配置中, 将较高的 FB 电阻 R_{FB_HS} 连接到 0.1 μ F 或更高的高频本地旁路电容器, 并将 GSNS 短接至 AGND。

6.3.3 体制动

在负载减小期间, 转换器会检测输出电压变化的幅度。如果输出电压变化足够大, TPS51375 会实施体制动功能, 从而关断高侧和低侧 FET, 并让功率可以通过低侧体二极管耗散, 从而减少过冲。这种方法非常有效, 但会对瞬态期间的效率产生一定影响。

6.3.4 5V LDO 和 BYP 功能

VCC 引脚是内部 5V 线性稳压器的输出, 为所有内部电路和 MOSFET 栅极驱动器产生偏置。必须使用 2.2 μ F 电容器将 VCC 引脚旁路。UVLO 电路监测 VCC 引脚电压, 并在 VCC 降至低于 UVLO 阈值时禁用输出。

连接至 BYP 引脚的外部电压可以覆盖内部 LDO, 在检测到更高电压后切换至外部电源轨。此操作可以提高转换器的效率, 因为静态电流现在从这个外部电源轨而不是从输入电源流出。此 BYP 外部电压必须在 V_{IN} 电压接通后出现, 并在 V_{IN} 关闭之前消失。

这些器件集成了 VCC 切换功能, 如果 V_{OUT} 设置为高于 4.8V, 则支持将 BYP 引脚直接连接至 V_{OUT} 。VCC 切换功能旨在利用来自 V_{OUT} 的电源旁路掉内部 5V LDO。稳压器可无缝进行 VCC 切换, 不需要任何额外配置。

当存在以下三种情况时，VCC 引脚切换功能会被置为有效：

- PGOOD 未被拉至低电平
- VOUT 电压高于 4.8V
- BYP 引脚短接至 VOUT。

在此切换条件下，VCC 输出会通过内部切换 MOSFET 连接到 VOUT。

6.3.5 软启动

TPS51375 具有 1ms 的内部软启动时间。EN 引脚变为高电平时，内部软启动功能开始逐步升高 PWM 比较器的基准电压。如果输出电容器在启动时预偏置，器件将开始切换，只有在内部基准电压大于反馈电压 VFB 时才会开始逐步升高。此方案可确保转换器顺畅上升至调节点。

6.3.6 大占空比运行

TPS51375 可通过内部 T_{ON} 扩展功能支持大占空比运行。当 $V_{IN}/V_{OUT} < 1.18$ 且 V_{FB} 低于内部 V_{REF} 时，开关频率可平稳下降，使 T_{ON} 延长以实现大占空比运行并改善负载瞬态性能。TPS51375 可支持以高达 98% 的占空比运行。

6.3.7 电源正常

电源正常 (PGOOD) 引脚为开漏输出。TI 建议使用 100k Ω 的上拉电阻将电压上拉至 VCC。在 V_{FB} 介于目标输出电压的 90% 和 115% 之间后，PGOOD 会在 200 μ s 抗尖峰脉冲时间后拉至高电平。在以下情况下，PGOOD 引脚拉至低电平：

- FB 引脚电压低于目标输出电压的 83% 或高于其 120%
- 发生 OVP、UVP 或热关断事件
- 在软启动期间

6.3.8 过流保护和欠压保护

TPS51375 具有过流保护和欠压保护。使用逐周期低侧 MOSFET 谷值电流检测来实现输出过流保护 (OCP)。通过测量 MOSFET 漏源电压来监控开关电流。此电压与开关电流成正比。为了提升精确度，对电压感测进行了温度补偿。

在低侧 FET 开关的导通阶段，此电流以线性方式下降。开关电流的平均值是负载电流 I_{OUT}。如果监控电流高于 OCL 水平，转换器将维持低侧 FET 的导通状态，暂缓新脉冲的生成（即使电压反馈环路有这方面的需要），直到电流水平达到或低于 OCL 水平。在后续的开关周期中，导通时间将设为固定值，电流也将以相同的方式监控。

对于此类过流保护，有一些重要的注意事项。当负载电流高于 I_{OCL(VALLEY)} 与一半的峰峰值电感器纹波电流之和时，触发 OCP，输出电流受到限制，输出电压往往会下降，因为负载需求高于转换器可以支持的水平。当输出电压降至低于目标电压的 60% 时，UVP 比较器会检测到该电压降低，并在等待 200 μ s 后关断器件。这种保护是一种锁存功能。可通过 EN 变为低电平或 VCC 下电上电来复位故障锁存。

6.3.9 过压保护

TPS51375 具有过压保护功能。当输出电压高于目标电压的 120% 时，OVP 比较器输出变为高电平，在等待 256 μ s 后对输出放电并发生锁存。这种保护是一种锁存操作，因此必须通过 EN 变为低电平或 VIN 下电上电来复位。

6.3.10 UVLO 保护

VIN 欠压锁定 (UVLO) 保护可监控 VIN 引脚电压，以保护内部电路免受低输入电压的影响。当 VIN 电压低于 UVLO 阈值电压时，器件将关断并对输出放电，以防止器件误操作。当输入电压超出阈值的迟滞达 650mV（典型值）时，转换器再次开始工作。此保护是非锁存保护。

6.3.11 输出电压放电

TPS51375 有一个 50 欧姆的放电开关，可在发生输出过压、输出欠压、热关断等故障，或 VIN 电压低于 UVLO 且 EN 引脚电压低于导通阈值时，通过 Vout 引脚对输出 VOUT 放电。

6.3.12 待机运行

TPS51375 可通过将 EN 引脚拉至低电平来进入待机模式。该器件在待机状态下的关断电流为 3μA。EN 引脚在内部拉至低电平。当悬空时，该器件默认处于禁用状态。

6.3.13 热关断

TPS51375 监控内部内核温度。如果温度超出阈值（通常为 160°C），器件会关断且输出放电。此保护是非锁存保护。当温度低于热关断阈值时，该器件重新开始运行。

6.4 器件功能模式

6.4.1 高级 Eco-mode 控制

用于保持较高的轻负载效率的高级 **Eco-mode** 控制方案。当输出电流从重负载状态降低时，电感器电流也会减小，最终纹波谷达到零电平，这是连续导通模式与不连续导通模式的边界。检测到电感器电流为零后，整流 MOSFET 会关断。随着负载电流进一步降低，转换器会进入不连续导通模式。导通时间几乎与连续导通模式时相同，并且由于负载电流相比基准电压的电平更低，输出电容器放电需要更长时间。此操作会降低开关频率，与负载电流成正比，从而保持较高的轻负载效率。使用 [方程式 2](#) 可计算在转换到 **Eco-mode** 运行状态时的轻负载电流 ($I_{OUT(LL)}$)。

$$I_{OUT(LL)} = \frac{1}{2 \times L_{OUT} \times F_{SW}} \times \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN}} \quad (2)$$

确定应用要求后，在设计中采用的输出电感 (L_{OUT}) 应使电感器峰峰值纹波电流大约介于 $I_{OUT(max)}$ (应用中的峰值电流) 的 20% 与 40% 之间。适当调整电感器的电感，使谷值电流不会达到低侧负电流限值，这一点很重要。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

图 7-1 中的原理图显示了 TPS51375 的典型应用，其输出为 0.77V。此设计可将 4.5V 至 24V 的输入电压范围降压转换为 0.77V，最大连续输出电流为 12A。

7.2 典型应用

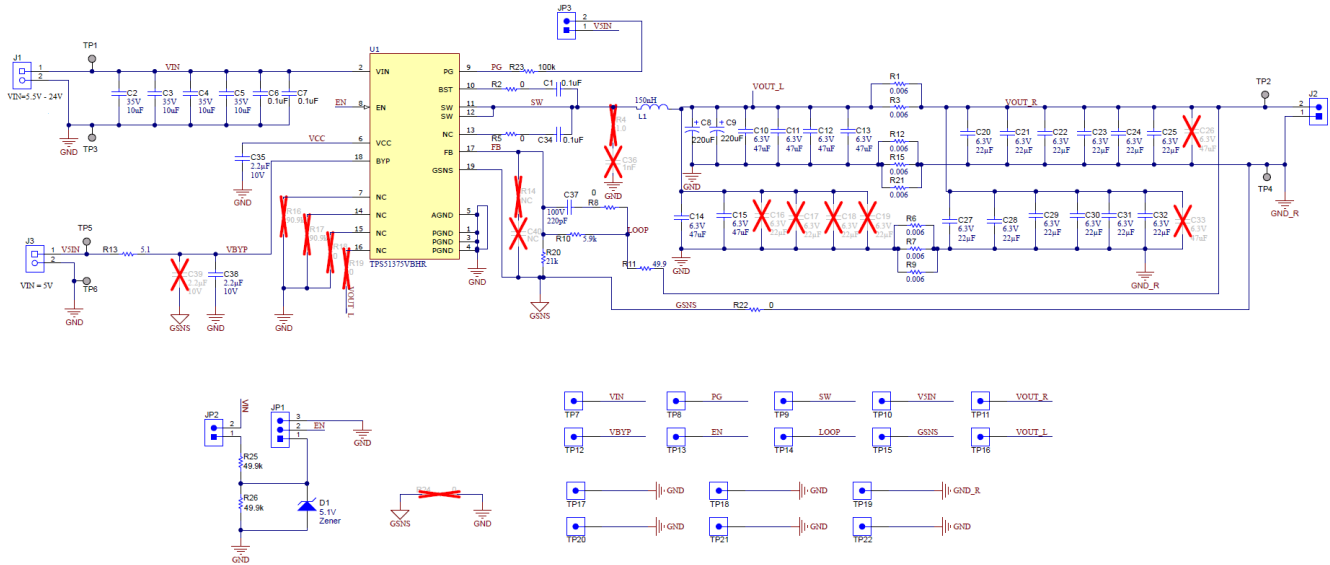


图 7-1. VCCPRIM_VNNAON 0.77V、12A 持续电流参考设计

7.2.1 设计要求

表 7-1 列出了此示例的设计参数。

表 7-1. 设计参数

参数	条件	最小值	典型值	最大值	单位
输出					
V_{OUT}	输出电压		0.77		V
I_{OUT}	输出电流		12		A
V_{IN}	输入电压	4.5	19.5	24	V
$V_{OUT(ripple)}$	输出电压纹波	0A 至 12A 负载		10	mV _{P-P}
$V_{OUT(min)}$	最小输出电压	0A 至 10A 负载, 10A/us		720	mV
$V_{OUT(max)}$	最大输出电压	7A 至 17A 负载, 10A/us		827.5	mV
F_{SW}	开关频率		600		kHz
R_{PATH_VOUT}	VOUT 路径寄生电阻		3		mΩ
R_{PATH_GND}	GND 路径寄生电阻		1.5		mΩ
T_A	环境温度		25		°C

7.2.2 详细设计过程

7.2.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#)，使用 TPS51375 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

7.2.2.2 外部元件选型

7.2.2.2.1 遥感放大器和调节输出电压

通过专用的高速、低偏移仪表类型放大器提供输出电压的远程感应。将下面描述的输出电压设置电阻分压器从输出电压检测点连接到 GSNS 引脚。将中心点连接到 FB 引脚。请注意，GSNS 引脚应连接到靠近负载位置的转换器输出电压回路。使用电阻分压器对从转换器输出 (V_{OUT}) 到 FB 引脚的输出电压进行编程，如图 7-2 中所示。使用 1% 精度或更优分压电阻。

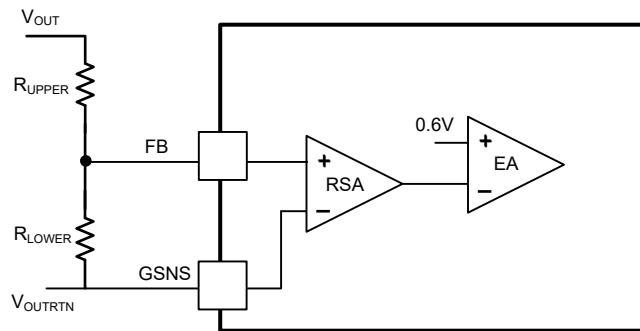


图 7-2. 具有遥感功能的 FB 电阻分压器

要更改应用的输出电压，请更改上部反馈电阻的阻值。通过更改此电阻，用户可以将输出电压更改为高于 0.6V。请参阅 [方程式 3](#)。

$$V_{OUT} = 0.6 \times \left(1 + \frac{R_{UPPER}}{R_{LOWER}} \right) \quad (3)$$

7.2.2.2.2 电感器选型

电感纹波电流通过输出电容器进行滤波。较高的电感器纹波电流意味着输出电容器的纹波电流额定值必须高于电感器纹波电流。请参阅 [表 7-3](#)，了解建议的电感器值。

可使用 [方程式 4](#) 和 [方程式 5](#) 计算流经电感器的 RMS 电流和峰值电流。确保电感器的额定值能够处理这些电流。

$$I_{L(rms)} = \sqrt{I_{OUT}^2 + \frac{1}{12} \times \left[\frac{V_{OUT} \times (V_{IN(max)} - V_{OUT})}{V_{IN(max)} \times L_{OUT} \times F_{SW}} \right]^2} \quad (4)$$

$$I_{L(peak)} = I_{OUT} + \frac{I_{OUT(ripple)}}{2} \quad (5)$$

在瞬态和短路条件下，电感电流可升至器件的电流限值。在电流限制条件下，选择饱和电流高于峰值电流的电感器是安全的。

7.2.2.2.3 输出电容器选型

选择电感器后，必须优化输出电容器。在 D-CAP3 控制模式下，稳压器会在一个周期内对占空比的变化作出反应，因此无需大量输出电容即可实现良好的瞬态性能。表 7-2 和表 7-3 给出了建议的输出电容范围。陶瓷电容器具有非常低的 ESR，使得 ESR 波纹可以忽略不计，另外，电容器的最大 ESR 必须小于 $V_{OUT(ripple)}/I_{OUT(ripple)}$ 。

表 7-2. VCCPRIM_VNNAON 的建议元件值

V _{OUT} (V)	R _{LOWER} (kΩ)	R _{UPPER} (kΩ)	L _{OUT} (μH)	C _{OUT(min)} (μF)	C _{OUT(max)} (μF)	R _{FF} (kΩ)	C _{FF} (pF)
0.77	21	5.9	0.15	500	1000	不适用	220

表 7-3. 通用应用的建议元件值

V _{OUT} (V)	F _{sw} (kHz)	L _{OUT} (μH)	C _{OUT(min)} (μF)	C _{OUT(max)} (μF)	R _{FF} (kΩ)	C _{FF} (pF)
3.3	600	1.5	88	198	不适用	30
5.0	600	1.5	88	198	不适用	30

7.2.2.2.4 输入电容器选型

根据应用，TPS51375 需要在电源输入引脚 VIN 上使用输入去耦电容器，还需使用大容量电容器。使用方程式 6 计算所需的最小输入电容。

$$C_{IN(min)} = \frac{I_{OUT} \times V_{OUT}}{V_{IN(ripple)} \times V_{IN} \times F_{SW}} \quad (6)$$

TI 建议在输入电压引脚 VIN 上使用标称 44μF/35V 的高质量 X5R 或 X7R 输入去耦电容器。输入电容器上的额定电压必须高于最高输入电压。电容器的纹波电流额定值也必须大于应用的最大输入电流纹波。可使用方程式 7 计算输入纹波电流：

$$I_{CIN(rms)} = I_{OUT} \times \sqrt{\frac{V_{OUT}}{V_{IN(min)}} \times \frac{(V_{IN(min)} - V_{OUT})}{V_{IN(min)}}} \quad (7)$$

7.2.2.2.5 自举电容器选型

BST 和 SW 引脚之间必须连接一个 0.1μF 陶瓷电容，用于确保正常运行。电容器的额定电压必须至少为 10V，以更大限度地降低直流偏置降额。

可以将一个电阻器与 BST 电容器串联，以减慢高侧 MOSFET 的导通速度，并减少 SW 引脚上的过冲上升沿过冲。此操作会导致损耗更多功率并降低效率。妥善做法是在原型设计中包含一个 0Ω 占位符，以防 PCB 布局中的寄生电感导致 SW 引脚上的电压过冲高于正常情况。此做法有助于将电压保持在器件的额定范围内，并降低 SW 节点上的高频噪声。

7.2.3 应用曲线

图 7-3 至 图 7-18 适用于图 7-1 的电路。 $V_{IN} = 12V$, $F_{SW} = 600kHz$, $T_A = 25^{\circ}C$ (除非另有说明) 。

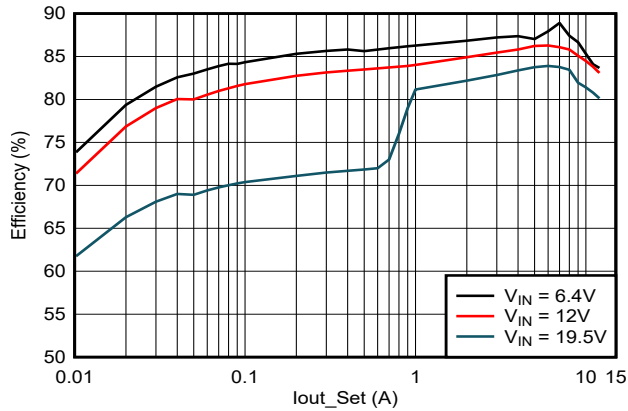


图 7-3. 效率曲线 ($V_{OUT} = 0.77V$)

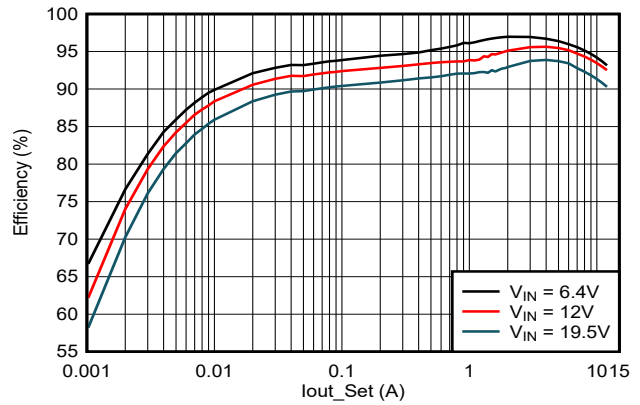


图 7-4. 效率曲线 ($V_{OUT} = 3.3V$)

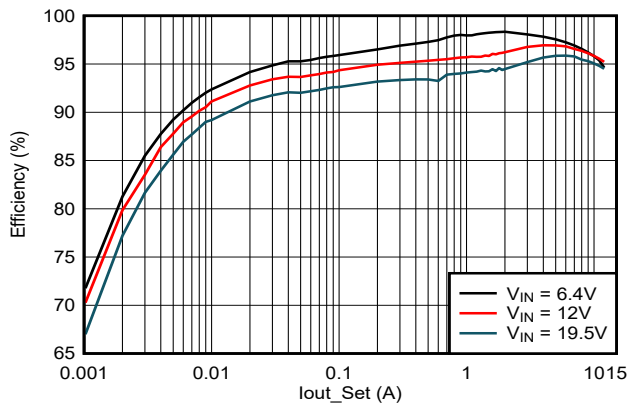


图 7-5. 效率曲线 ($V_{OUT} = 5V$)

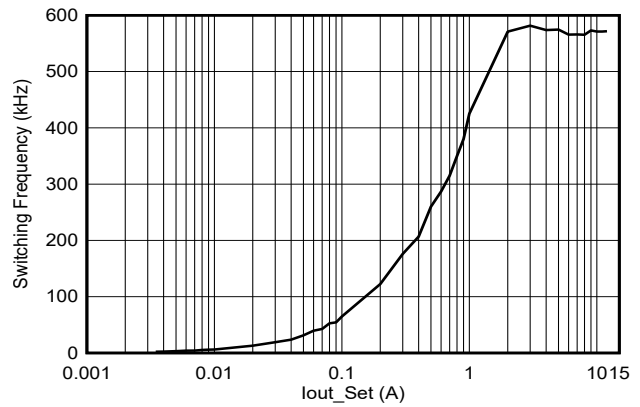


图 7-6. 开关频率与输出负载间的关系

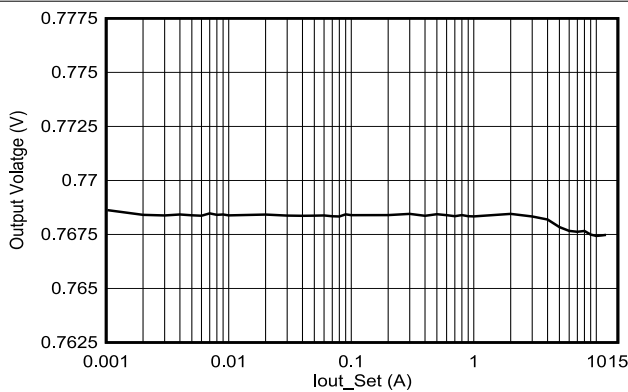


图 7-7. 负载调整率, $V_{IN} = 12V$

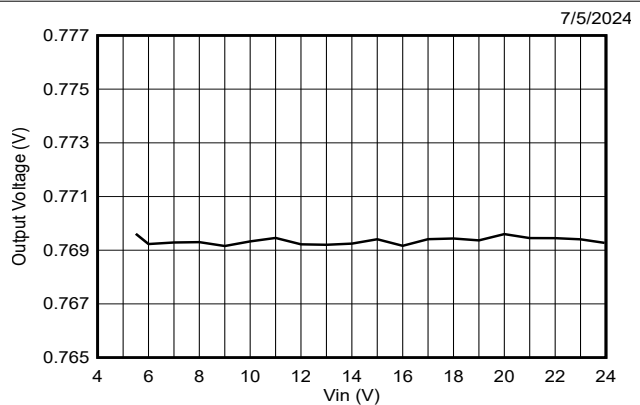


图 7-8. 线性调整率, $I_{OUT} = 12A$

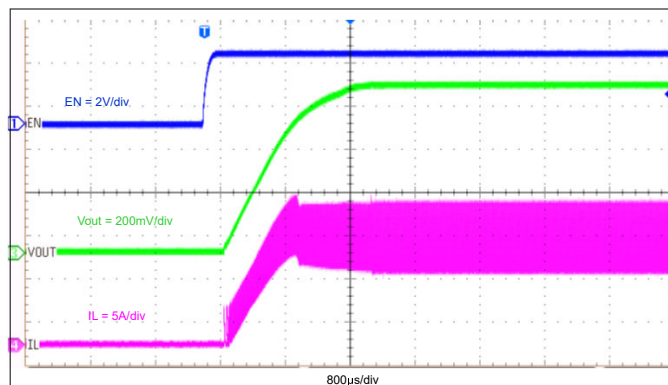


图 7-9. 通过 EN 的启动, $I_{OUT} = 12A$

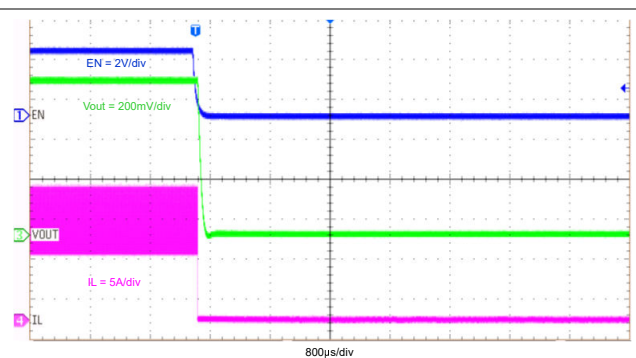


图 7-10. 通过 EN 关断, $I_{OUT} = 12A$

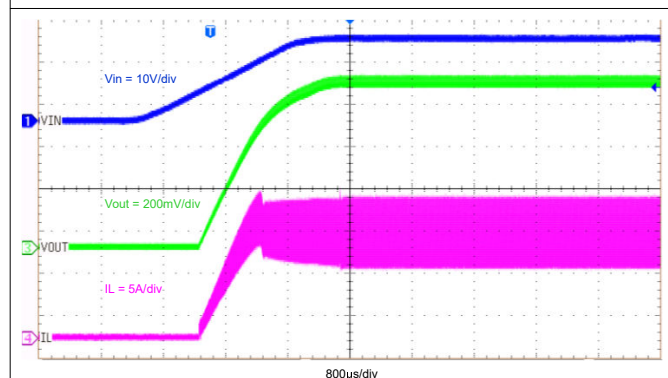


图 7-11. 相对于 VIN 上升的启动, $I_{OUT} = 12A$

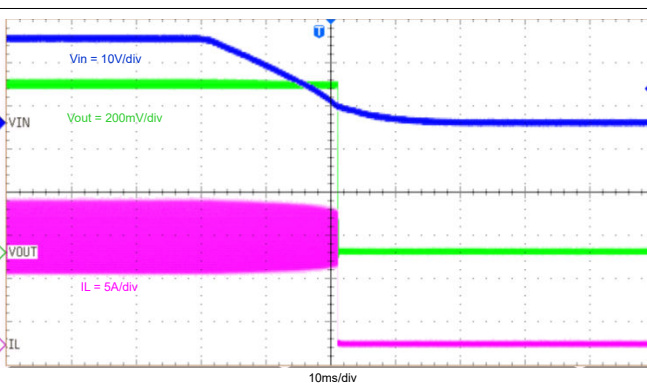


图 7-12. 相对于 VIN 下降的关断, $I_{OUT} = 12A$

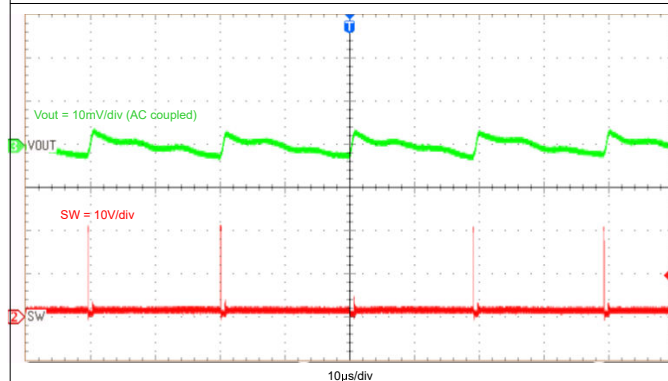


图 7-13. 输出电压纹波, $I_{OUT} = 0.1A$

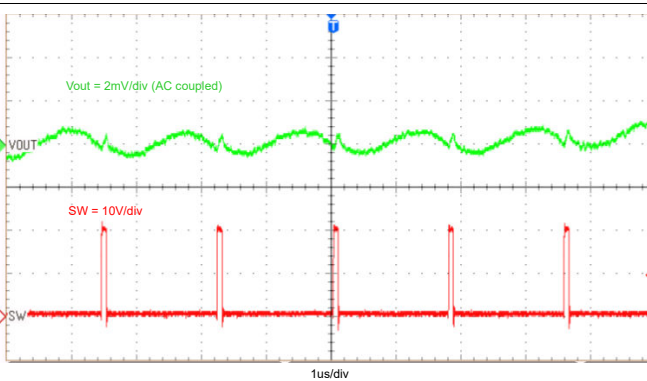


图 7-14. 输出电压纹波, $I_{OUT} = 6A$

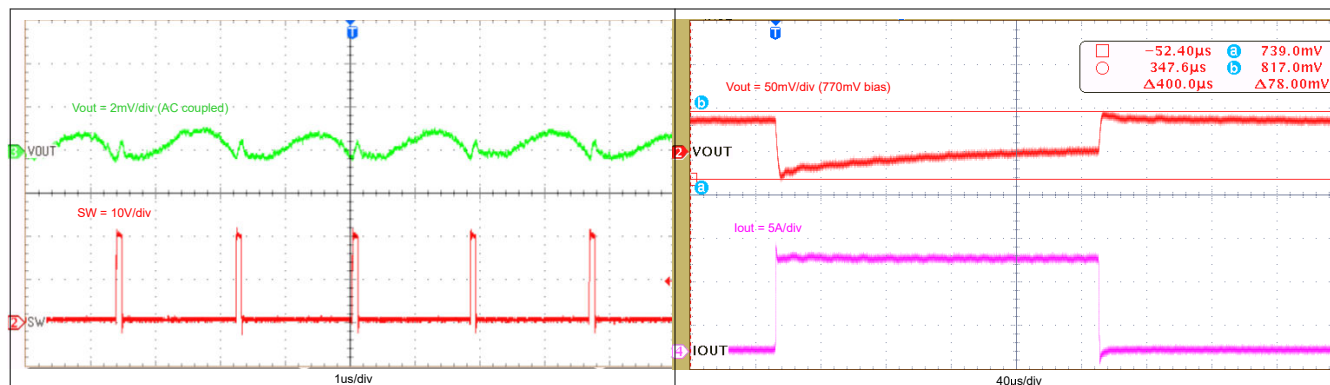
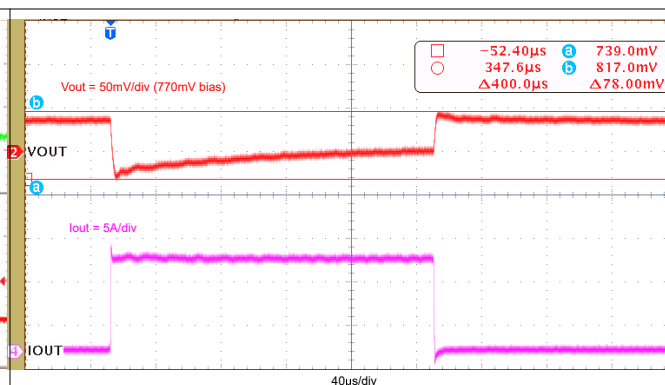
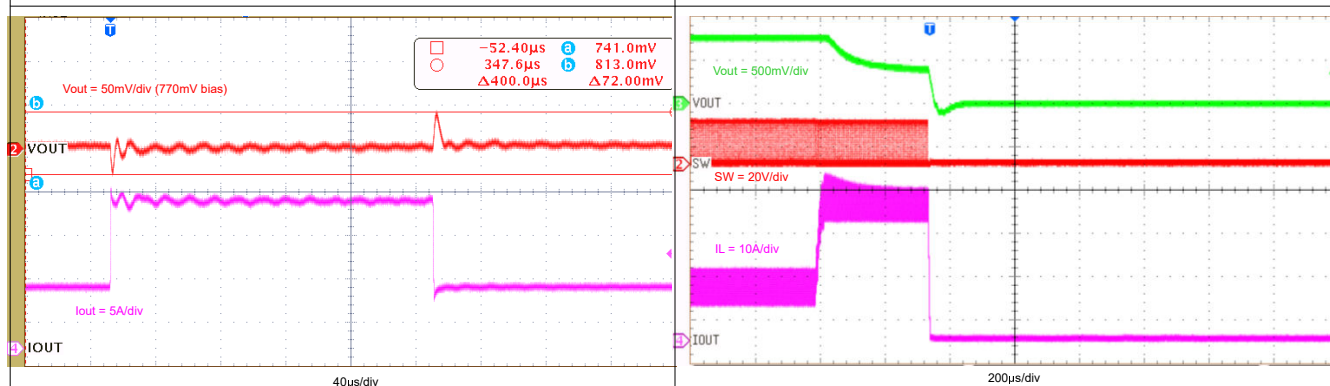
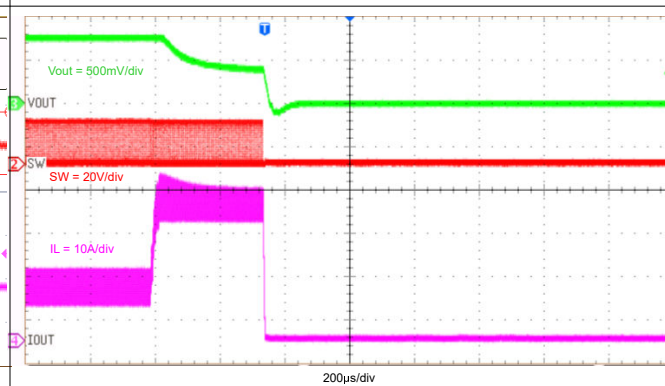
图 7-15. 输出电压纹波, $I_{OUT} = 12A$ 图 7-16. 瞬态响应, 0A 至 10A ,
压摆率 = 10A/μs图 7-17. 瞬态响应, 7A 至 17A ,
压摆率 = 10A/μs

图 7-18. 正常运行至输出硬短路

7.3 电源相关建议

TPS51375 旨在由经过良好调节的直流电压供电。输入电压范围为 4.5V 至 24V。TPS51375 是一款降压转换器。输入电源电压必须大于所需的输出电压，才能确保正常运行。输入电源电流必须适合所需的输出电流。如果输入电压电源远离 TPS51375 电路，TI 建议使用一些额外的输入大容量电容。典型值为 100 μ F 至 470 μ F。

7.4 布局

7.4.1 布局指南

- 请注意，任何直流/直流转换器的 PCB 布局对于实现设计的出色性能而言都至关重要。PCB 布局不良可能会破坏良好原理图设计的运行效果。即使转换器正确调节，PCB 布局不良也意味着稳健的设计无法大规模生产。此外，转换器的 EMI 性能在很大程度上取决于 PCB 布局。在降压转换器中，最关键的 PCB 功能是由输入电容器和电源地形成的环路。该环路承载大瞬态电流，在布线电感的作用下可能产生大瞬态电压。这些不必要的瞬态电压会破坏转换器的正常运行。因此，该环路中的布线必须宽且短，并且环路面积必须尽可能小以降低寄生电感。
- 采用四层 PCB，以获得良好的热性能和更大的接地层。例如，使用具有 2oz 覆铜的 3 英寸 $\times$ 2.75 英寸顶层和底层 PCB。
- 将去耦电容器放置在 VIN 和 VCC 之间，并尽可能靠近。
- 将输出电感器和具有 IC 的电容器放置在同一层。SW 布线必须尽可能短，以最大程度地降低 EMI，并且必须是宽平面以承载大电流。必须向输出电容器的 PGND 连接添加足够的过孔，并且过孔应尽可能靠近输出引脚。
- 将 BST 电阻和电容器与 IC 放置在同一层，靠近 BST 和 SW 平面。TI 建议使用宽度大于 10mil 的布线来减小线路寄生电感。
- 使反馈走线为 10mil 宽，并远离开关节点、BST 节点或其他高速数字信号。
- 使 VIN 布线较宽以降低布线阻抗并提供足够的电流能力。
- 在器件下方放置多个过孔，过孔应靠近 VIN 和 PGND 以及输入电容，以降低寄生电感并提高热性能。

7.4.2 布局示例

图 7-19 展示了建议的顶面布局。元件参考位号与 [TPS51375 降压转换器评估模块](#) EVM 用户指南中所示的电路相同。

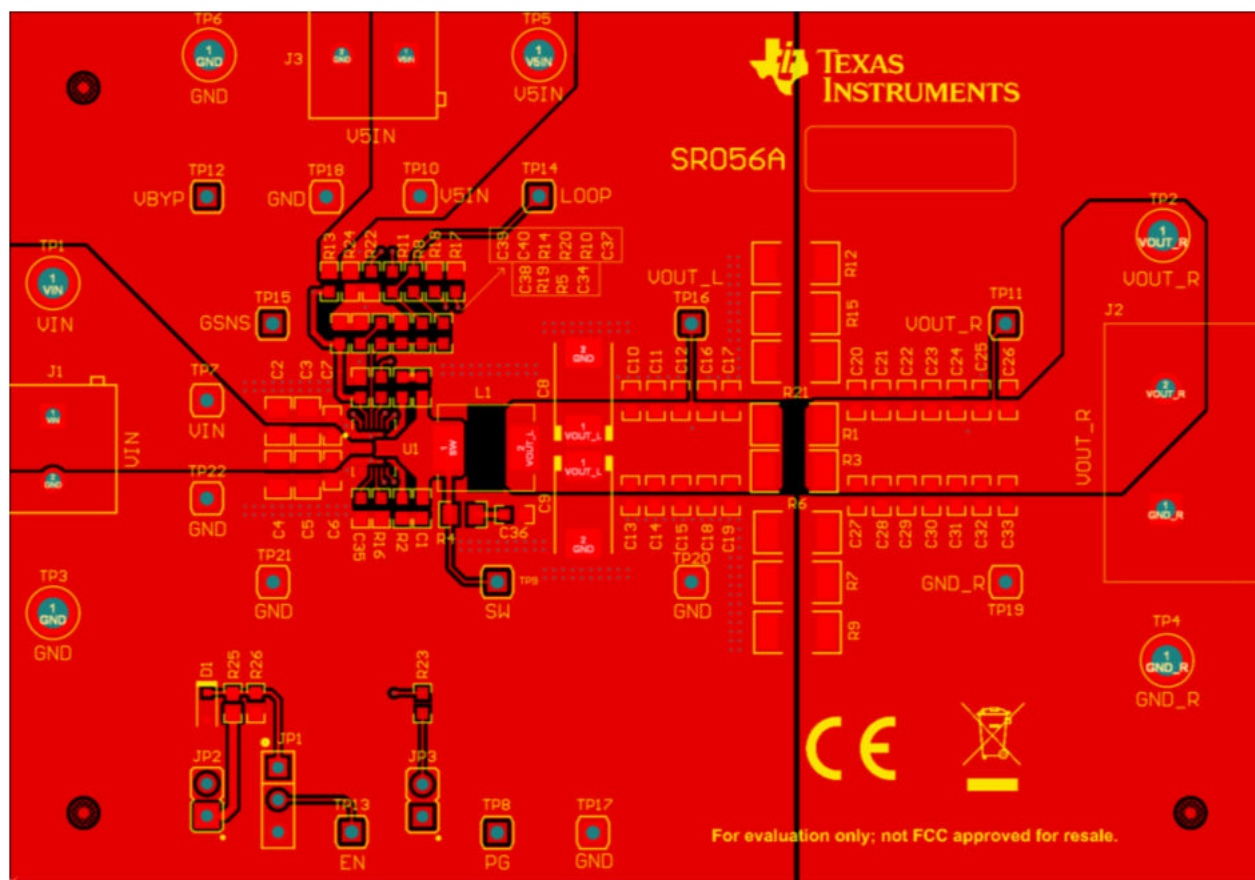


图 7-19. 顶面布局

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

8.1.1.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#)，使用 TPS51375 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

德州仪器 (TI)，[TPS51375 降压转换器评估模块 EVM](#) 用户指南。

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.5 商标

D-CAP3™, ULQ™, HotRod™, and TI E2E™ are trademarks of Texas Instruments.
WEBENCH® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

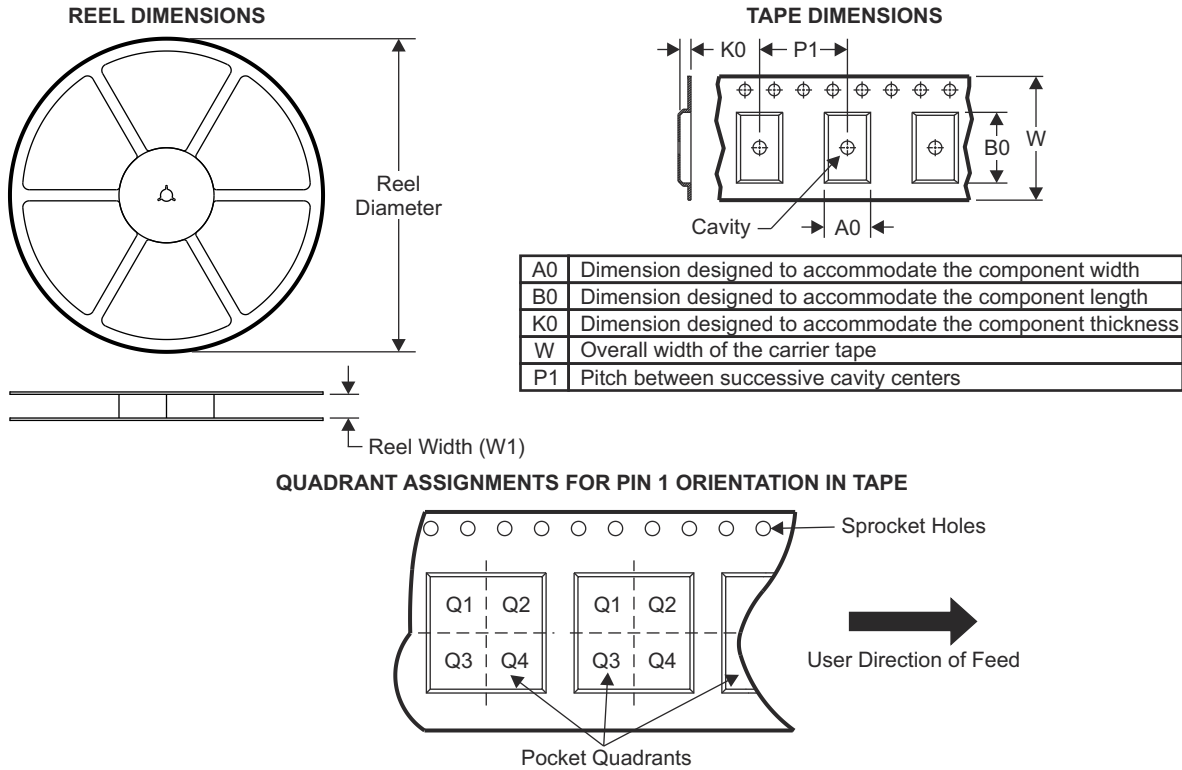
注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (July 2024) to Revision A (August 2024)	Page
• 将文档状态从“预告信息”更改为“量产数据”	1

10 机械、封装和可订购信息

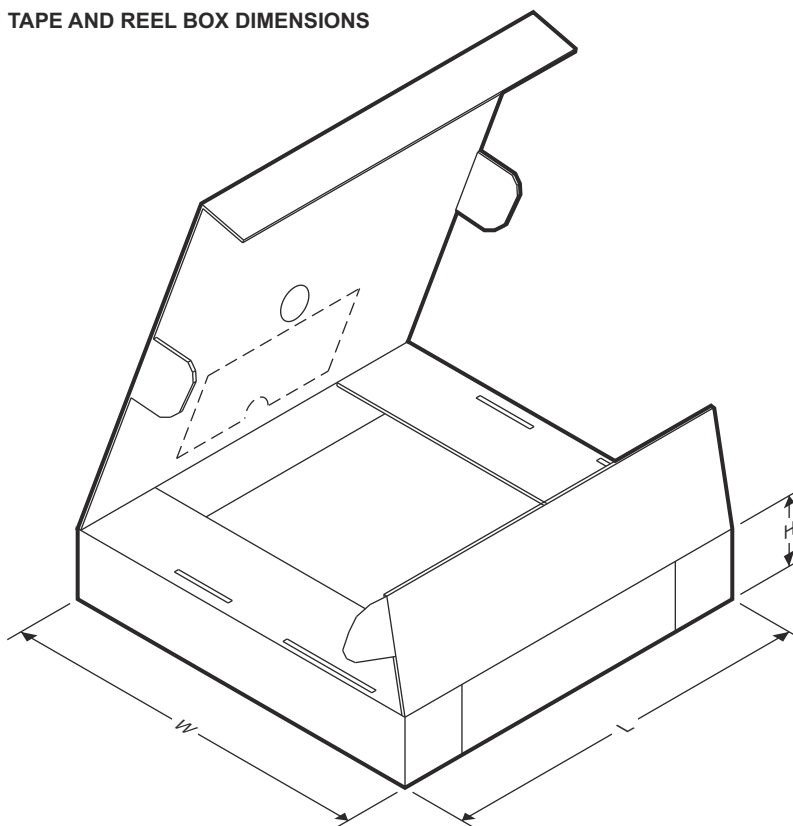
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

10.1 卷带包装信息



器件	封装类型	封装图	引脚数	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
TPS51375VBHR	WQFN-HR	VBH	19	4000	330	12.4	3.3	4.3	0.85	8	9.1	Q1

TAPE AND REEL BOX DIMENSIONS



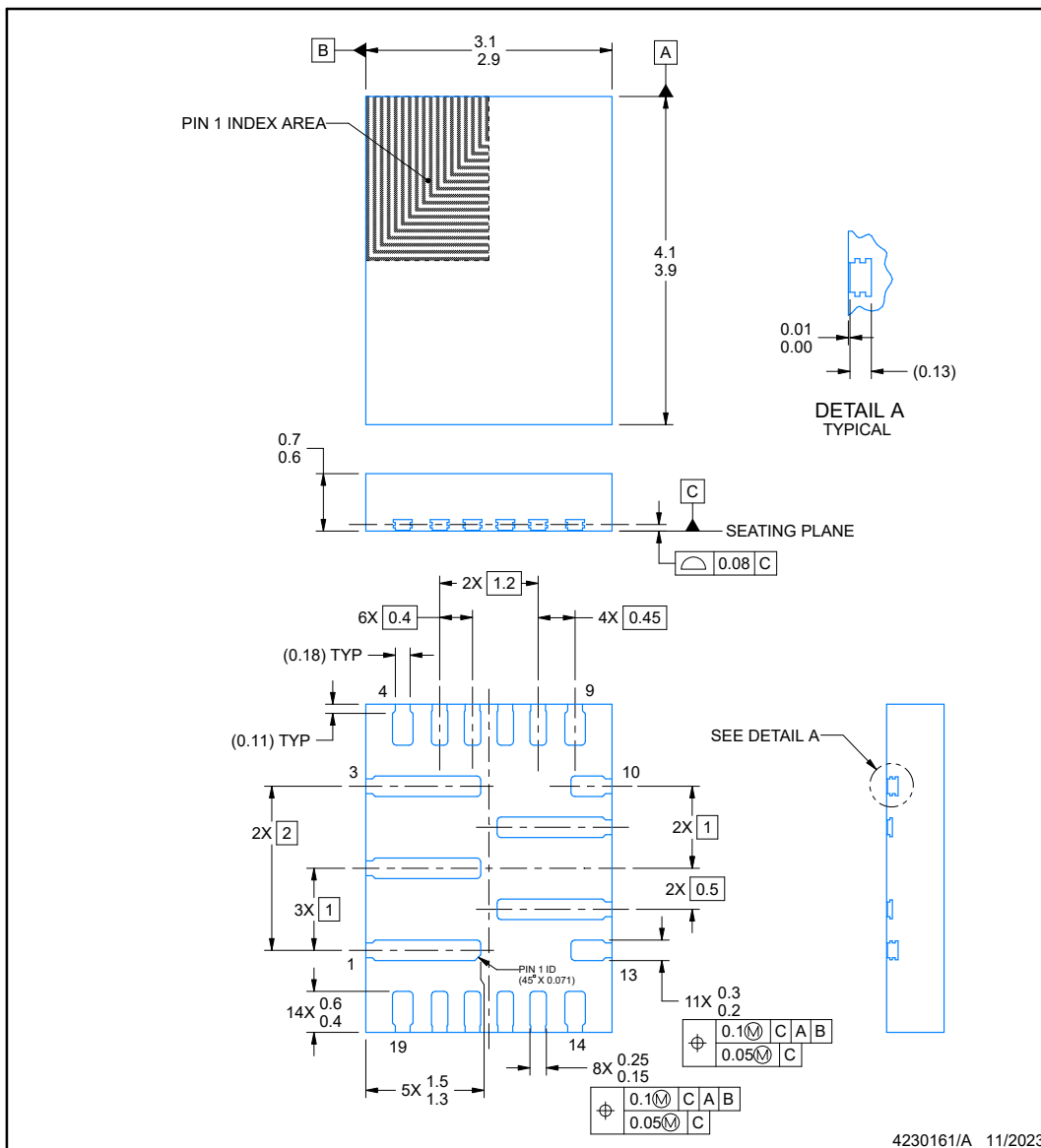
器件	封装类型	封装图	引脚数	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
TPS51375VBHR	WQFN-HR	VBH	19	4000	367	367	35



VBH0019A

PACKAGE OUTLINE
WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

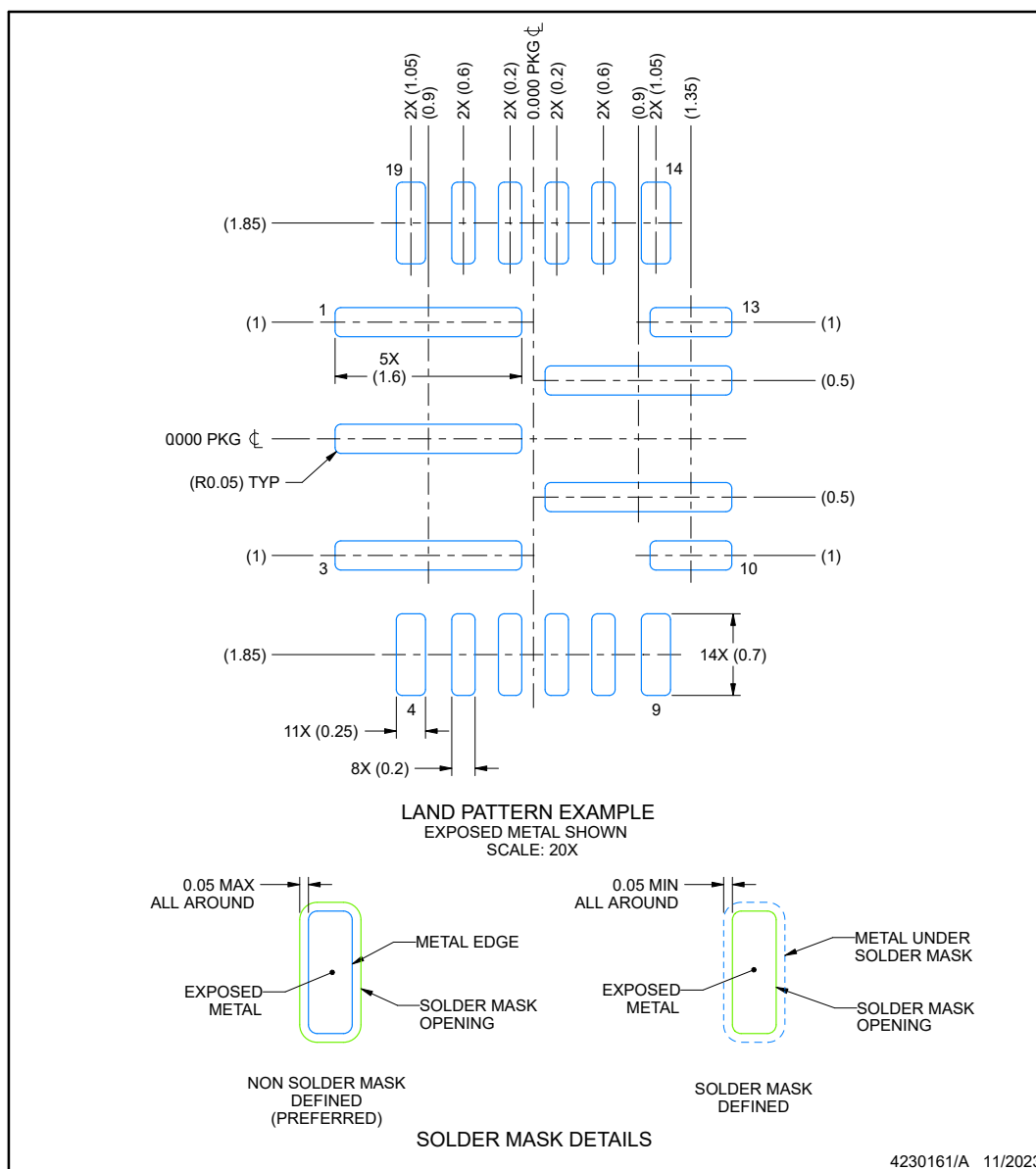


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT**VBH0019A****WQFN-FCRLF - 0.7 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

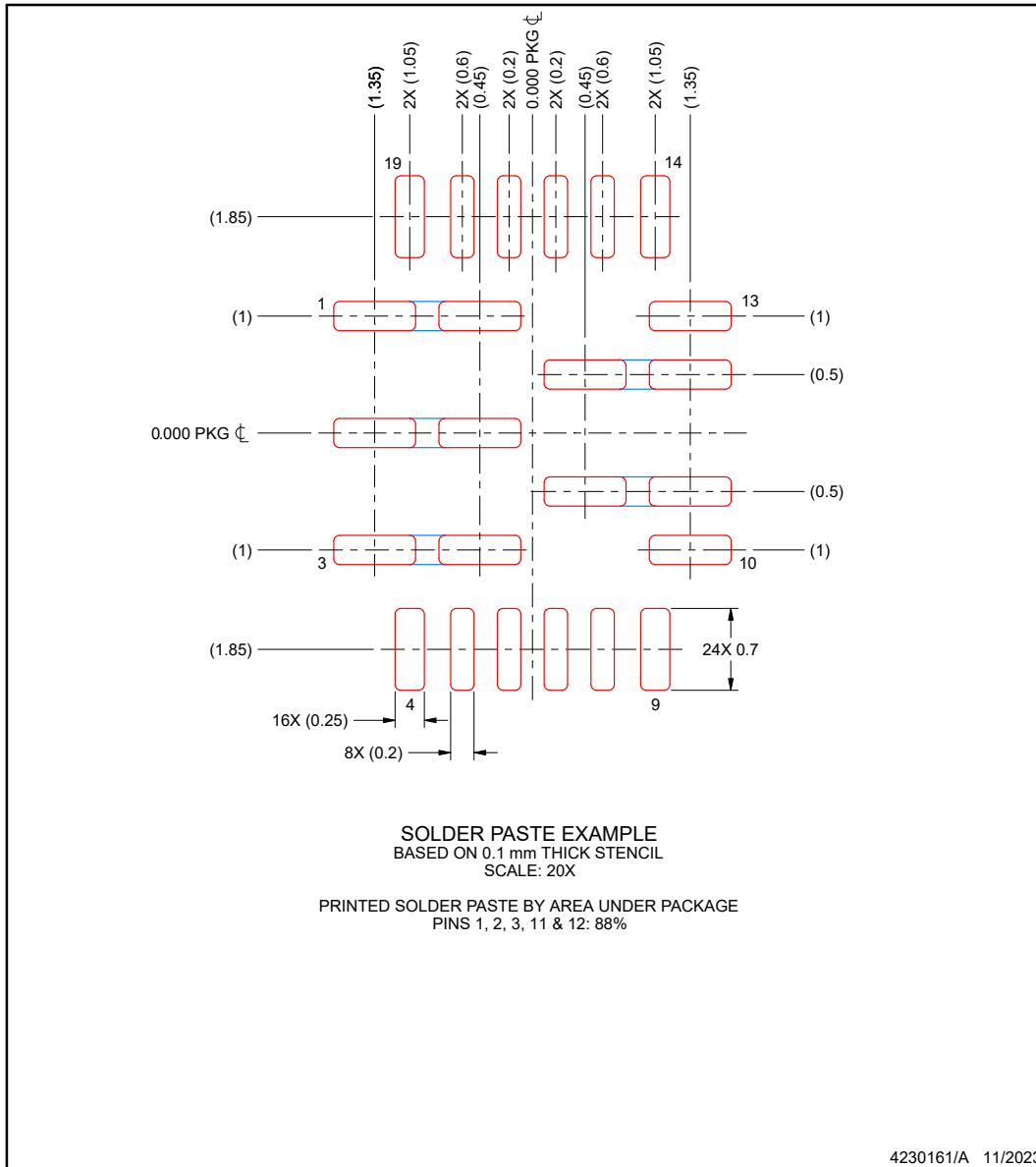
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slue271).

EXAMPLE STENCIL DESIGN

VBH0019A

WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS51375VBHR	Active	Production	WQFN-FCRLF (VBH) 19	4000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	51375
TPS51375VBHR.A	Active	Production	WQFN-FCRLF (VBH) 19	4000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	51375

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

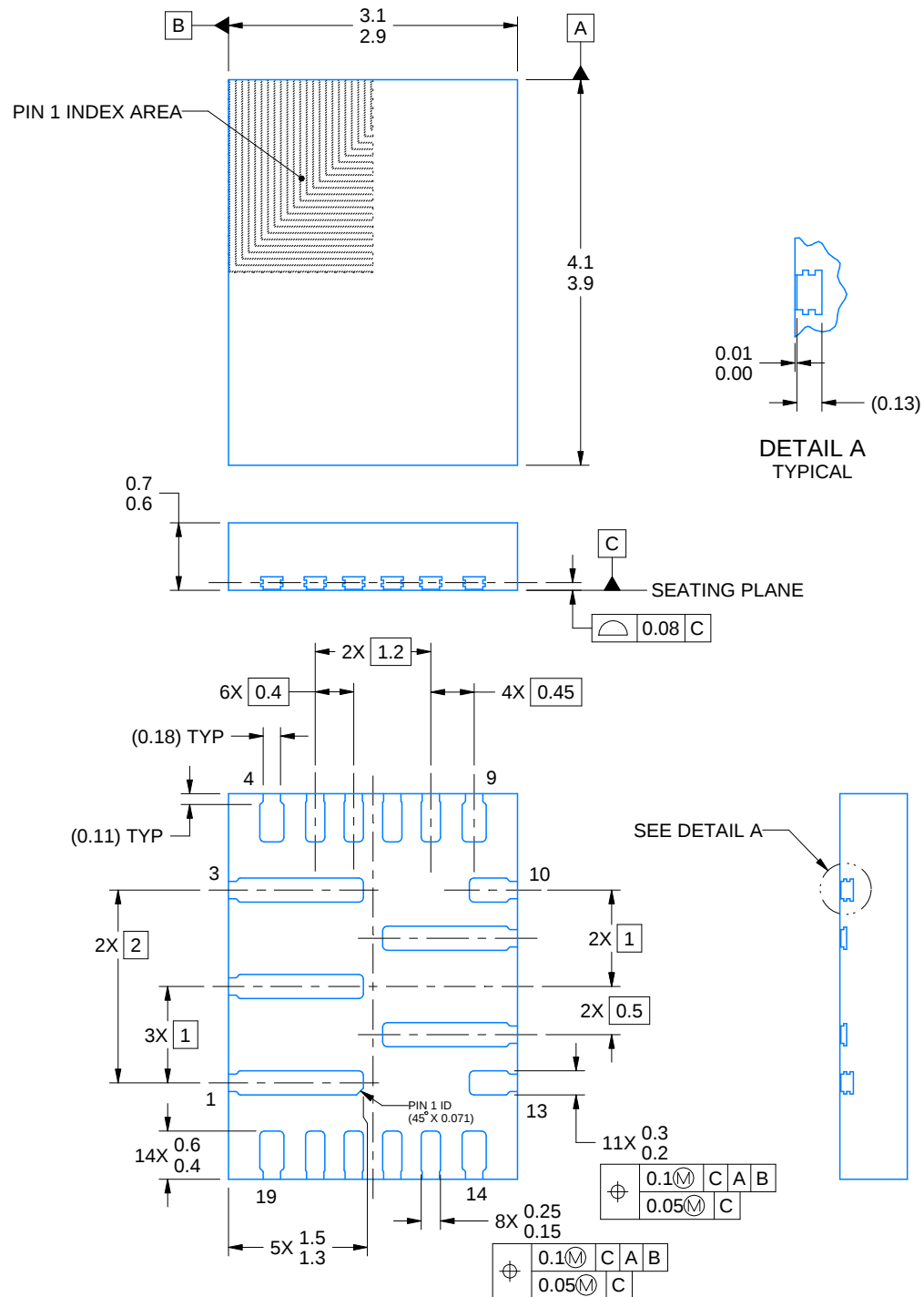
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

PACKAGE OUTLINE

VBH0019A

WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4230161/A 11/2023

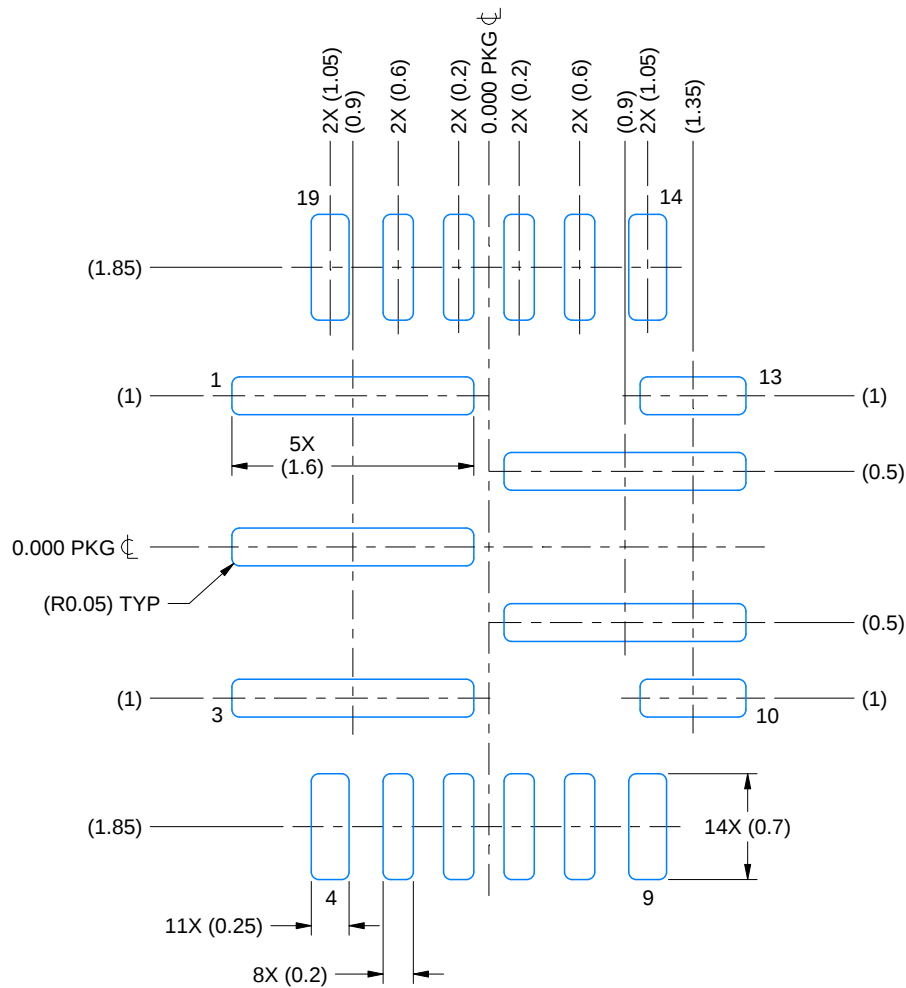
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

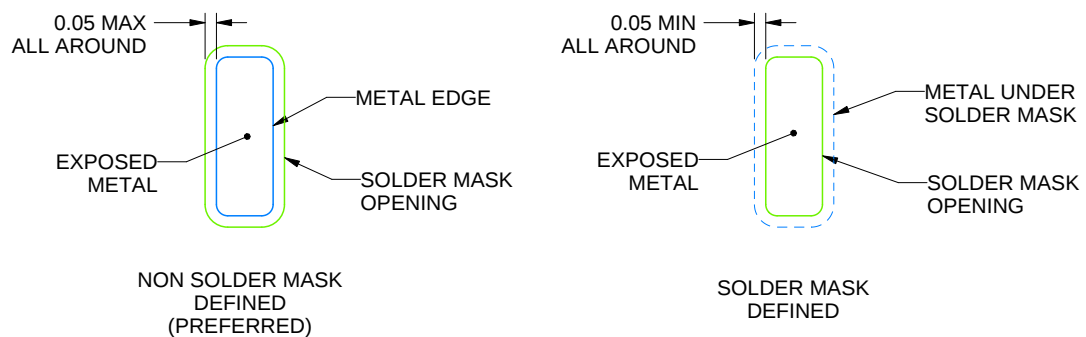
VBH0019A

WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4230161/A 11/2023

NOTES: (continued)

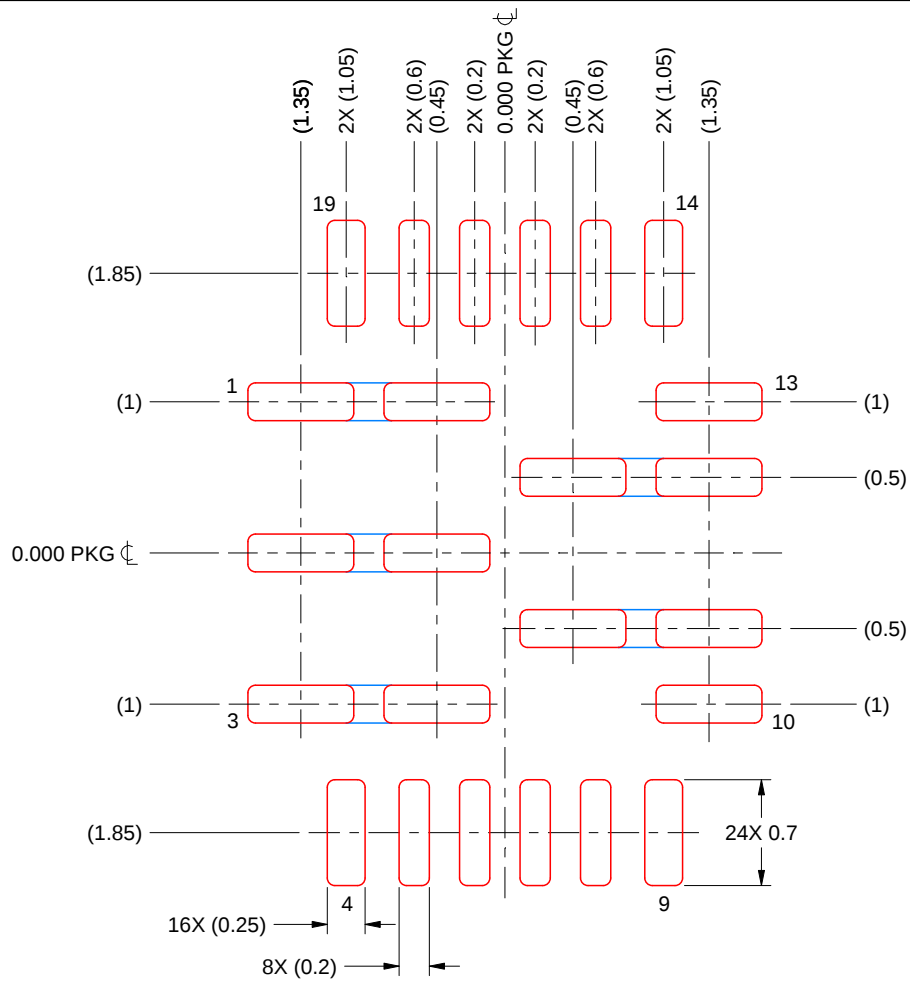
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

VBH0019A

WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.1 mm THICK STENCIL
 SCALE: 20X

PRINTED SOLDER PASTE BY AREA UNDER PACKAGE
 PINS 1, 2, 3, 11 & 12: 88%

4230161/A 11/2023

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](https://www.ti.com) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月