

TPS389006/08-Q1、TPS389R0-Q1 多通道过压和欠压 I²C 可编程电压监控器和监测器

1 特性

- 符合 ASIL-D 功能安全标准
 - 适用于功能安全应用的开发
 - 可帮助进行 ISO 26262 系统设计的文档
 - 系统可满足 ASIL D 级要求
 - 硬件可满足 ASIL D 要求
- 具有符合 AEC-Q100 标准的下列特性：
 - 器件温度等级 1 : -40°C 至 +125°C
- 监控先进的 SOC
 - ±6mV 阈值精度 (-40°C 至 +125°C)
 - 输入电压范围 : 2.5V 至 5.5V
 - 欠压锁定 (UVLO) : 2.48V
 - 低待机静态电流 : 200µA
 - 6 通道，具有 2 个遥感引脚 (TPS389006-Q1)
 - 6 通道，具有 2 个遥感和复位输出 (TPS389R06-Q1)
 - 8 通道 (TPS389008-Q1)
 - 固定窗口阈值电平
 - 5mV 阶跃 (0.2V 至 1.475V)
 - 20mV 阶跃 (0.8V 至 5.5V)
- 微型解决方案和最低元件成本
 - 3mm x 3mm QFN 封装
 - 通过 I²C 可调的毛刺抑制
 - 用户可通过 I²C 调节电压阈值电平
- 专为安全应用设计
 - 低电平有效开漏 NIRQ 输出
 - 低电平有效开漏 NRST 输出 (TPS389R0-Q1)
 - 内置 8 位 ADC，可提供实时电压读数
 - 循环冗余校验 (CRC)
 - 数据包错误检查 (PEC)
 - 时序和故障记录
- 用于电源轨标记的同步功能
 - 连接 [多通道序列发生器](#) 以实现时序控制功能

2 应用

- [高级驾驶辅助系统 \(ADAS\)](#)
- [传感器融合](#)

3 说明

TPS389006/08-Q1 器件是一款符合 ASIL-D 标准的六/八通道窗口监控器 IC，具有两个遥感引脚（六通道版本），采用 16 引脚 3mm x 3mm QFN 封装。TPS389R06-Q1 器件是具有 2 个遥感引脚和 1 个复位输出的六通道窗口监控器 IC。这款高精度多通道电压监控器非常适合采用低电压电源轨的系统，具有非常小的电源容差裕度。

遥感引脚通过考虑 PCB 布线上的压降，在大电流内核电压轨上实现高精度电压测量。I²C 功能可方便用户灵活选择阈值、复位延迟、毛刺干扰滤波器以及引脚功能。内部毛刺抑制功能和噪声滤波器消除了对外部 RC 元件的需求，从而减少由电源瞬变引起的错误复位。此外，该器件不需要使用任何外部电阻器来设置过压和欠压复位阈值，因此进一步优化了整体精度、成本、尺寸并提高了安全系统的可靠性。

该器件可在导通或关断期间提供 CRC 错误校验、序列记录功能，并具有内置 ADC 来提供电压读数，进而提供冗余错误校验功能。此外，TPS389006 还提供同步功能在器件上电时标记电源轨。TPS389006 器件还可与 TI 的电源序列发生器 [TPS38700](#) 搭配使用，除了电压监控外，还可以实现正确的加电序列，从而符合 SIL-3 级标准。

器件信息

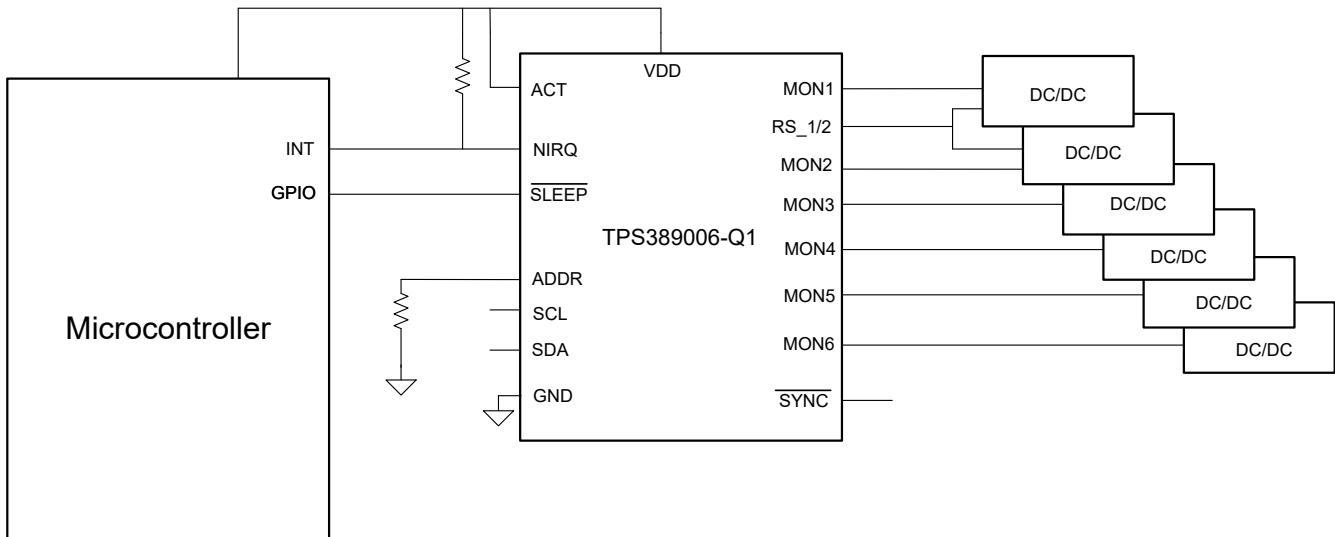
器件型号	封装 ⁽¹⁾	本体尺寸 (标称值) ⁽²⁾
TPS389006-Q1		
TPS389008-Q1 预发布	WQFN (16)	3mm x 3mm
TPS389R0-Q1 预发布		

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本 (控制文档)。



TPS389006-Q1 典型电路

内容

1 特性	1	7.4 器件功能模式	27
2 应用	1	7.5 寄存器映射	38
3 说明	1	8 应用和实施	111
4 器件比较	4	8.1 应用信息	111
5 引脚配置和功能	6	8.2 典型应用	112
6 规格	8	8.3 电源相关建议	124
6.1 绝对最大额定值	8	8.4 布局	124
6.2 ESD 等级	8	9 器件和文档支持	126
6.3 建议运行条件	8	9.1 器件命名规则	126
6.4 热性能信息	9	9.2 文档支持	128
6.5 电气特性	9	9.3 接收文档更新通知	128
6.6 时序要求	11	9.4 支持资源	128
6.7 典型特性	14	9.5 商标	128
7 详细说明	15	9.6 静电放电警告	128
7.1 概述	15	9.7 术语表	128
7.2 功能方框图	15	10 修订历史记录	128
7.3 特性说明	18	11 机械、封装和可订购信息	129

4 器件比较

图 4-1 显示了 TPS389006/08-Q1、TPS389R0-Q1 的器件命名规则。表 4-1 汇总了可用器件功能和相应器件型号。如需了解其他选项的详细信息和供货情况，请联系 TI 销售代表或访问 TI 的在线 E2E 论坛；最低订购量适用。

更多有关器件订购代码的信息，请参阅节 9.1。表 9-1 和表 9-3 显示了如何根据器件型号来解码器件的功能。

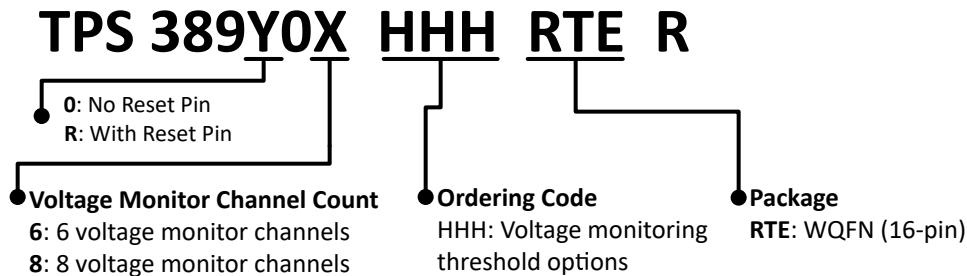


图 4-1. TPS389006/08-Q1、TPS389R0-Q1 器件命名规则

表 4-1. 多通道监控器汇总表

规格	TPS38900x-Q1	TPS389R0x-Q11	TPS38800x-Q11	TPS388R0x-Q11	TPS389C0x-Q1	TPS388C0x-Q11
硬件 ASIL 等级	D	D	B	B	D	B
监控通道数	4 至 8	4 至 7	4 至 8	4 至 7	3 至 6	3 至 6
监控范围	0.2 至 5.5V	0.2 至 5.5V	0.2 至 5.5V	0.2 至 5.5V	0.2 至 5.5V	0.2 至 5.5V
比较器监控 (HF 故障)	✓	✓	✓	✓	✓	✓
ADC 监控 (LF 故障)	✓	✓	X	X	✓	X
看门狗	X	X	X	X	问答	窗口
电压遥测	✓	✓	X	X	✓	X
监控干扰滤波	✓	✓	✓	✓	✓	✓
序列记录	✓	X	✓	X	✓	✓
NIRQ 引脚	✓	✓	✓	✓	✓	✓
NRST 引脚	X	✓	X	✓	✓	✓
SYNC 引脚	✓	X	X	X	X	X
WDO 引脚	X	X	X	X	✓	✓
WDI 引脚	X	X	X	X	X	✓
ESM 引脚	X	X	X	X	✓	X

1. 预发布，有关其他选项的详细信息和供货情况，请联系 TI 销售代码或访问 TI 的 E2E 论坛

5 引脚配置和功能

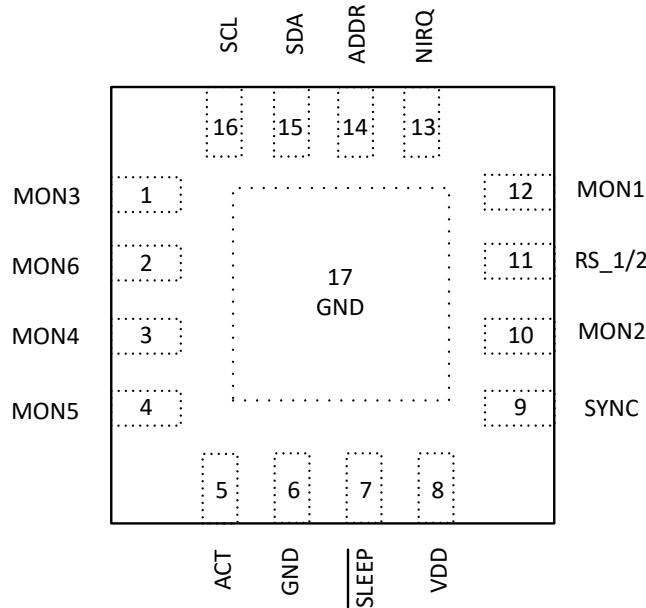


图 5-1. RTE 封装
16 引脚 WQFN
TPS389006-Q1 顶视图

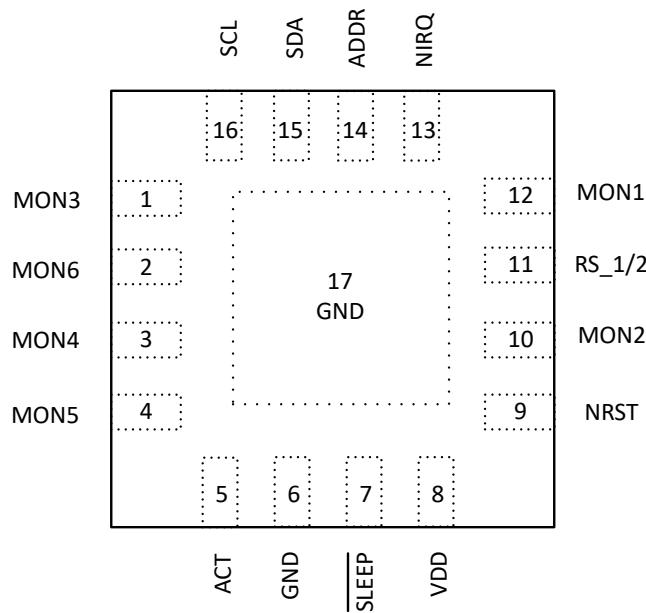


图 5-2. RTE 封装
16 引脚 WQFN
TPS389R0-Q1 顶视图

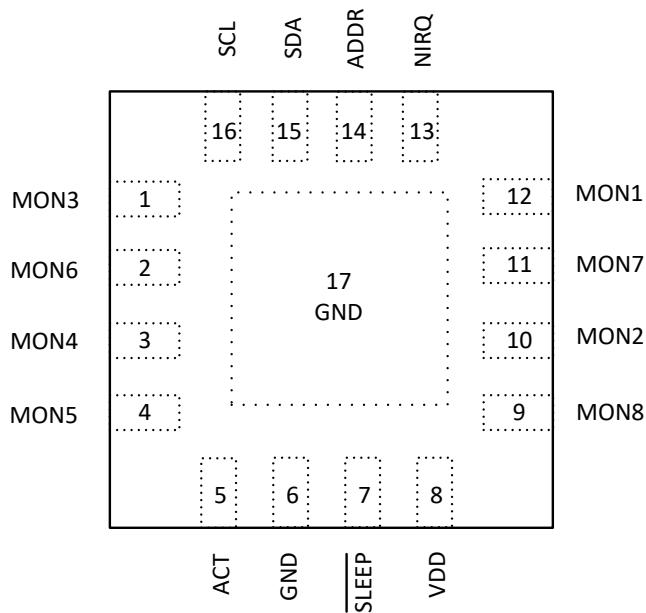


图 5-3. RTE 封装
16 引脚 WQFN
TPS389008-Q1 顶视图

表 5-1. 引脚功能

编号	引脚		I/O	说明
	TPS389006/08-Q1	TPS389R0-Q1		
1	MON3	MON3	I	电压监控通道 3
2	MON6	MON6	I	电压监控通道 6
3	MON4	MON4	I	电压监控通道 4
4	MON5	MON5	I	电压监控通道 5
5	ACT	ACT	I	高电平有效器件使能
6	GND	GND	-	电源地
7	SLEEP	SLEEP	I	低电平有效睡眠使能
8	VDD	VDD	-	电源轨
9	SYNC/MON8	-	I/O	多个器件/电压监控器通道 8 之间的序列记录同步
9	-	NRST	O	开漏复位输出
10	MON2	MON2	I	电压监控通道 2
11	RS_1/2/MON7	RS_1/2	I	电压监控通道 1/2 遥感/电压监控通道 7
12	MON1	MON1	I	电压监控通道 1
13	NIRQ	NIRQ	O	低电平有效开漏中断输出
14	ADDR	ADDR	I	I ² C 地址选择引脚
15	SDA	SDA	I/O	I ² C 数据引脚
16	SCL	SCL	I	I ² C 时钟引脚
17	GND	GND	-	裸露的电源地焊盘

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
电压	VDD	-0.3	6	V
电压	NIRQ、NRST	-0.3	6	V
电压	ACT、SLEEP、SCL、SDA	-0.3	6	V
电压	SYNC	-0.3	VDD+0.3	V
电压	ADDR	-0.3	2	V
电压	MONx	-0.3	6	V
电流	NIRQ、NRST		±10	mA
温度 ⁽²⁾	持续总功率耗散	请参阅“热性能信息”		
	工作结温, T_J	-40	150	°C
	自然通风工作温度范围, T_A	-40	125	°C
	贮存温度, T_{stg}	-65	150	°C

(1) 应力超出“绝对最大额定值”下所列的值可能会对器件造成永久损坏。这些列出的值仅仅是应力额定值，这并不表示器件在这些条件下以及在“建议运行条件”以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 由于该器件的耗散功率较低，因此假设 $T_J = T_A$ 。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011	所有引脚 ±500 转角引脚 ±750	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试

6.3 建议运行条件

		最小值	标称值	最大值	单位
VDD	电源引脚电压	2.5	5.5	6	V
NIRQ、NRST	引脚电压	0	5.5	6	V
NIRQ、 NRST	引脚电流	0	±5	±10	mA
ADDR	地址引脚电压	0	1.8	2.5	V
MONx	监测引脚	0	5.5	6	V
ACT、 SLEEP、 SCL、SDA	引脚电压	0	5.5	6	V
SYNC	引脚电压	0	VDD	6	V
$R_{UP}^{(1)}$	上拉电阻 (开漏配置)	10	100	1000	kΩ

6.4 热性能信息

热指标 ⁽¹⁾		TPS389006	单位
		RTE (WQFN)	
		引脚	
R _{θ JA}	结至环境热阻	53.4	°C/W
R _{θ JC(top)}	结至外壳(顶部)热阻	51.4	°C/W
R _{θ JB}	结至电路板热阻	17.2	°C/W
Ψ _{JT}	结至顶部特征参数	0.3	°C/W
Ψ _{JB}	结至电路板特征参数	20.7	°C/W
R _{θ JC(bot)}	结至外壳(底部)热阻	3.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和IC封装热指标](#)应用报告。

6.5 电气特性

2.6V <= VDD <= 5.5V , NIRQ、NRST 电压 = 10kΩ 至 V_{DD} , NIRQ、NRST 负载 = 10pF , 并且在自然通风条件下的工作温度范围 (-40°C 至 125°C) 内测得 (除非另有说明)。典型值为 T_J = 25°C 下的值，在典型条件 VDD = 3.3V 下。

参数	测试条件	最小值	典型值	最大值	单位
常用参数					
VDD	输入电源电压	2.6	5.5		V
VDD _{UVLO}	上升阈值	2.67	2.81		V
	下降阈值	2.48	2.60		V
V _{POR}	上电复位电压 ⁽²⁾		1.65		V
I _{DD_Active}	输入到 VDD 引脚的电源电流 (MON = LF/HF 有效) ACT = 高电平 , SLEEP = 高电平	VDD <= 5.5V	1.55	2	mA
I _{DD_Sleep}	输入到 VDD 引脚的电源电流 (MON = LF/HF 有效) ACT = 高电平 , Sleep = 低电平 , I _C = 睡眠功率位被设定为 1	VDD <= 5.5V	1.55	2	mA
I _{DD_Idle}	输入到 VDD 引脚的电源电流 (MON = OVLF 有效) ACT = 低电平 , 空闲状态 I _C 工作和 OVLF 监测	VDD <= 5.5V >10ms BIST	200	280	μA
I _{DD_Deep Sleep}	输入到 VDD 引脚的电源电流 (MON = HF 有效) ACT = 高电平 , Sleep = 低电平 , I _C = 睡眠功率位被设定为 0	VDD <= 5.5V	275	380	μA
V _{MONX}	MON 电压范围		0.2	5.5	V
I _{MONX}	输入电流 MONx 引脚	V _{MON} = 5V		20	μA
I _{MONX_ADJ}	ADJ 版本的输入电流 (1x)	V _{MON} = 5V		0.1	μA
VMON_LF	1x 模式 (无调节)		0.2	1.475	V
	4x 调节		0.8	5.5	V
VMON_HF	1x 模式 (无调节)		0.2	1.475	V
	4x 调节		0.8	5.5	V
阈值 granularity_H_F	1x 模式 (无调节) LSB		5		mV
	4x 模式 (带调节) LSB		20		mV
LPF 截止频率 LF	可编程值范围 (I _C 可选)	低频通道	250	4000	Hz

6.5 电气特性 (续)

2.6V <= VDD <= 5.5V , NIRQ、NRST 电压 = 10k Ω 至 V_{DD} , NIRQ、NRST 负载 = 10pF , 并且在自然通风条件下的工作温度范围 (-40°C 至 125°C) 内测得 (除非另有说明)。典型值为 T_J = 25°C 下的值 , 在典型条件 VDD = 3.3V 下。

参数	测试条件	最小值	典型值	最大值	单位
LPF 截止频率 HF	高频通道		4		Mhz
Accuracy_HF	VMON	0.2V≤V _{MONX} ≤1.0V	-6	6	mV
		1.0V<V _{MONX} ≤1.475V	-7.5	7.5	mV
		1.475V<V _{MONX} ≤2.95V	-0.6	0.6	%
		V _{MONX} >2.95V	-0.7	0.7	%
V _{HYS_HF}	UV、OV 引脚上的迟滞 (迟滞与跳闸点 ((UV),(OV)) 相关) ⁽¹⁾	0.2V≤V _{MONX} ≤1.475V	5	11	mV
		1.475V<V _{MONX} ≤2.95V	9	16	
		V _{MONX} >2.95V	17	28	mV
MON_OFF	关闭电压阈值	受监控的 V _{MON} 下降沿	140	215	mV
I _{LKG}	输出漏电流 -NIRQ	VDD=V _{NIRQ} =5.5V		300	nA
ACT_L	逻辑低电平输入	DEV_CONFIG.SOC_IF1=1		0.36	V
ACT_H	逻辑高电平输入	DEV_CONFIG.SOC_IF1=1	0.84		V
SLEEP_L	逻辑低电平输入	DEV_CONFIG.SOC_IF1=1		0.36	V
SLEEP_H	逻辑高电平输入	DEV_CONFIG.SOC_IF1=1	0.84		V
SYNC_L	输入高电平	DEV_CONFIG.SOC_IF1=1		0.36	V
SYNC_H	输入低电平	DEV_CONFIG.SOC_IF1=1	0.84		V
SYNC_PU	内部上拉		25	100	kΩ
SYNC_OL	使用 10k Ω 的外部上拉电阻			0.1	V
ACT	内部下拉电阻		100		kΩ
SLEEP	内部下拉电阻		100		kΩ
UV,OV	步长/分辨率	0.2V<V _{MONX} ≤1.475V	5		mV
		0.8V<V _{MONX} <5.5V	20		
V _{OL}	低电平输出电压-NIRQ	NIRQ , 5.5V/5mA		100	mV
I _{lkg(OD)}	开漏输出漏电流-NIRQ	NIRQ 引脚处于高阻抗状态 , V _{NIRQ} = 5.5 , 非有效状态		90	nA
V _{OL}	低电平输出电压-NRST	NRST , 5.5V/5mA		100	mV
I _{lkg(OD)}	开漏输出漏电流-NRST	NRST 引脚处于高阻抗状态 , V _{NRST} = 5.5 , 非有效状态		600	nA
I _{ADDR}	ADDR 引脚电流		20		μA
I ² C ADDR	(十六进制格式)	R=5.36k		0x30	
		R=16.2k		0x31	
		R=26.7k		0x32	
		R=37.4k		0x33	
		R=47.5k		0x34	
		R=59.0k		0x35	
		R=69.8k		0x36	
		R=80.6k		0x37	
TSD	热关断		155		°C
TSD Hys	热关断迟滞		20		°C
RS	遥感范围		-100	100	mV
ADC 规格					

6.5 电气特性 (续)

2.6V <= VDD <= 5.5V , NIRQ、NRST 电压 = 10k Ω 至 V_{DD} , NIRQ、NRST 负载 = 10pF , 并且在自然通风条件下的工作温度范围 (-40°C 至 125°C) 内测得 (除非另有说明)。典型值为 T_J = 25°C 下的值 , 在典型条件 VDD = 3.3V 下。

参数		测试条件	最小值	典型值	最大值	单位
V _{in}	输入范围		0.2	5.5		V
Res_LF	分辨率	1x 模式 (无调节)		5		mV
		4x 模式		20		mV
f _S	采样速率			125		ksps
V _{HYS_LF}	迟滞 LF 故障	1x 模式 (无调节)		10	15	mV
V _{HYS_LF}	迟滞 LF 故障	4x 模式		40	55	mV
Accuracy_LF	VMON	1x 模式 (无调节)	-12	+12		mV
		4x 模式	-40	+40		mV
I²C 电气规格						
C _B	SDA 和 SCL 的容性负载			400		pF
SDA、SCL	低电平阈值	DEV_CONFIG.SOC_IF1=0		0.8		V
SDA、SCL	高电平阈值	DEV_CONFIG.SOC_IF1=0	2.0			V

- (1) 迟滞与跳闸点 (V_{IT-(UV)}、V_{IT+(OV)}) 相关。
(2) V_{POR} 是受控输出状态下的最小 V_{DDX} 电压电平。

6.6 时序要求

2.6V ≤ VDD ≤ 5.5V , NIRQ、NRST 电压 = 10k Ω 至 VDD , NIRQ、NRST 负载 = 10pF , 并且在自然通风条件下的工作温度范围 (-40°C 至 125°C) 内 (除非另有说明)。典型值为 T_J = 25°C 下的值 , 在典型条件 VDD = 3.3V 下。

			最小值	标称值	最大值	单位
常用参数						
t _{BIST}	具有 BIST 时的 POR 就绪时间 , TEST_CFG.AT_POR=1	包括 OTP 负载		12		ms
t _{NBIST}	不具有 BIST 时的 POR 就绪时间 , TEST_CFG.AT_POR=0	包括 OTP 负载		2		ms
BIST	BIST 时间 , TEST_CFG.AT_POR=1 或 TEST_CFG.AT_SHDN=1			10		ms
t _{I²C_ACT}	从 BIST 完成开始激活 I ² C			0		μ s
t _{SEQ_Range}	序列时间戳范围 , ACT 或 SLEEP 边沿到计数器最大值			4		s
t _{SEQ_LSB}	序列时间戳分辨率		50			μ s
t _{MON_ACT}	从 ACT 上升沿激活监控			10		μ s
t _{SEQ_ACT}	从 ACT 或 SLEEP 边沿激活序列标记			12		μ s
t _{NIRQ}	故障检测到 NIRQ 置为有效的延迟 (OV/UV 故障除外)			25		μ s
t _{NRST}	故障检测到 NRST 置为有效的延迟 (OV/UV 故障除外)			25		μ s
t _{PD_NIRQ_1X}	HF 故障传播检测延迟 (默认抗尖峰脉冲滤波器) 包括数字延迟	V _{IT_OV/UV +/- 100mV}		650		ns
t _{PD_NIRQ_4X}	HF 故障传播检测延迟 (默认抗尖峰脉冲滤波器) 包括数字延迟	V _{IT_OV/UV +/- 400mV}		750		ns
t _{PD_NRST_1X}	HF 故障传播检测延迟 (默认抗尖峰脉冲滤波器) 包括数字延迟	V _{IT_OV/UV +/- 100mV}		650		ns
t _{PD_NRST_4X}	HF 故障传播检测延迟 (默认抗尖峰脉冲滤波器) 包括数字延迟	V _{IT_OV/UV +/- 400mV}		750		ns
t _{SEQ_ACC}	序列时间戳的精度		-5	5		%

6.6 时序要求 (续)

$2.6V \leq VDD \leq 5.5V$, NIRQ、NRST 电压 = $10k\Omega$ 至 VDD , NIRQ、NRST 负载 = $10pF$, 并且在自然通风条件下的工作温度范围 (-40°C 至 125°C) 内 (除非另有说明)。典型值为 $T_J = 25^\circ C$ 下的值, 在典型条件 $VDD = 3.3V$ 下。

		最小值	标称值	最大值	单位
t_D	RESET 延时时间	I2C 寄存器延时时间 = 000	200		μs
		I2C 寄存器延时时间 = 001	1		ms
		I2C 寄存器延时时间 = 010	10		ms
		I2C 寄存器延时时间 = 011	16		ms
		I2C 寄存器延时时间 = 100	20		ms
		I2C 寄存器延时时间 = 101	70		ms
		I2C 寄存器延时时间 = 110	100		ms
		I2C 寄存器延时时间 = 111	200		ms
t_{GI_R}	通过 I2C 实现 UV 和 OV 去抖范围	FLT_HF(N)	0.1	102.4	μs

6.6 时序要求 (续)

$2.6V \leq VDD \leq 5.5V$, NIRQ、NRST 电压 = $10k\Omega$ 至 VDD , NIRQ、NRST 负载 = $10pF$, 并且在自然通风条件下的工作温度范围 (-40°C 至 125°C) 内 (除非另有说明)。典型值为 $T_J = 25^\circ C$ 下的值, 在典型条件 $VDD = 3.3V$ 下。

			最小值	标称值	最大值	单位
I2C 时序特性						
f_{SCL}	串行时钟频率	标准模式		100		kHz
f_{SCL}	串行时钟频率	快速模式		400		kHz
f_{SCL}	串行时钟频率	超快速模式		1		MHz
t_{LOW}	SCL 低电平时间	标准模式	4.7			μs
t_{LOW}	SCL 低电平时间	快速模式	1.3			μs
t_{LOW}	SCL 低电平时间	超快速模式	0.5			μs
t_{HIGH}	SCL 高电平时间	标准模式	4			μs
t_{HIGH}	SCL 高电平时间	超快速模式	0.26			μs
$t_{SU;DAT}$	数据建立时间	标准模式	250			ns
$t_{SU;DAT}$	数据建立时间	快速模式	100			ns
$t_{SU;DAT}$	数据建立时间	超快速模式	50			ns
$t_{HD;DAT}$	数据保持时间	标准模式	10			ns
$t_{HD;DAT}$	数据保持时间	快速模式	10			ns
$t_{HD;DAT}$	数据保持时间	超快速模式	10			ns
$t_{SU;STA}$	启动或重复启动条件的建立时间	标准模式	4.7			μs
$t_{SU;STA}$	启动或重复启动条件的建立时间	快速模式	0.6			μs
$t_{SU;STA}$	启动或重复启动条件的建立时间	超快速模式	0.26			μs
$t_{HD;STA}$	启动或重复启动条件的保持时间	标准模式	4			μs
$t_{HD;STA}$	启动或重复启动条件的保持时间	快速模式	0.6			μs
$t_{HD;STA}$	启动或重复启动条件的保持时间	超快速模式	0.26			μs
t_{BUF}	STOP 与 START 条件之间的总线空闲时间	标准模式	4.7			μs
t_{BUF}	STOP 与 START 条件之间的总线空闲时间	快速模式	1.3			μs
t_{BUF}	STOP 与 START 条件之间的总线空闲时间	超快速模式	0.5			μs
$t_{SU;STO}$	停止条件的建立时间	标准模式	4			μs
$t_{SU;STO}$	停止条件的建立时间	快速模式	0.6			μs
$t_{SU;STO}$	停止条件的建立时间	超快速模式	0.26			μs
$trDA$	SDA 信号的上升时间	标准模式		1000		
$trDA$	SDA 信号的上升时间	快速模式	20	300		ns
$trDA$	SDA 信号的上升时间	超快速模式		120		ns
$tfDA$	SDA 信号的下降时间	标准模式		300		ns
$tfDA$	SDA 信号的下降时间	快速模式	1.4	300		ns
$tfDA$	SDA 信号的下降时间	超快速模式	6.5	120		ns
$trCL$	SCL 信号的上升时间	标准模式		1000		ns
$trCL$	SCL 信号的上升时间	快速模式	20	300		ns
$trCL$	SCL 信号的上升时间	超快速模式		120		ns
$tfCL$	SCL 信号的下降时间	标准模式		300		ns
$tfCL$	SCL 信号的下降时间	快速模式	6.5	300		ns
$tfCL$	SCL 信号的下降时间	超快速模式	6.5	120		ns
tSP	被抑制的 SCL 和 SDA 尖峰的脉冲宽度	标准模式、快速模式和超快速模式		50		ns

6.7 典型特性

$T_J = 25^\circ\text{C}$, $V_{DD} = 3.3\text{V}$ 且 $R_{PU} = 10\text{k}\Omega$ (除非另有说明)。

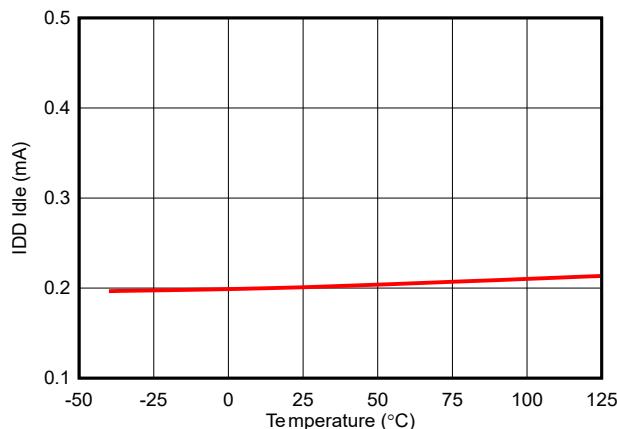


图 6-1. 闲置输入电流与温度间的关系

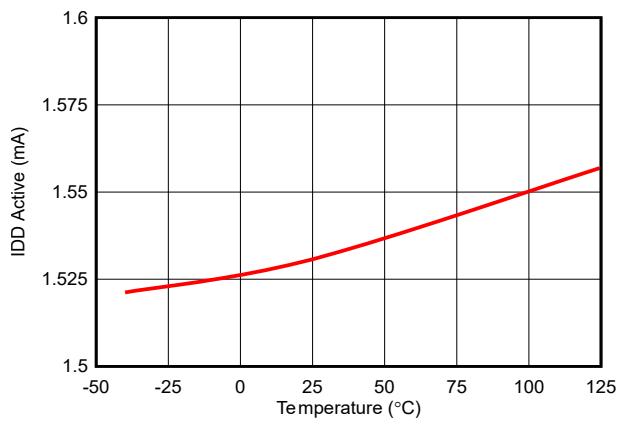


图 6-2. 有效输入电流与温度间的关系

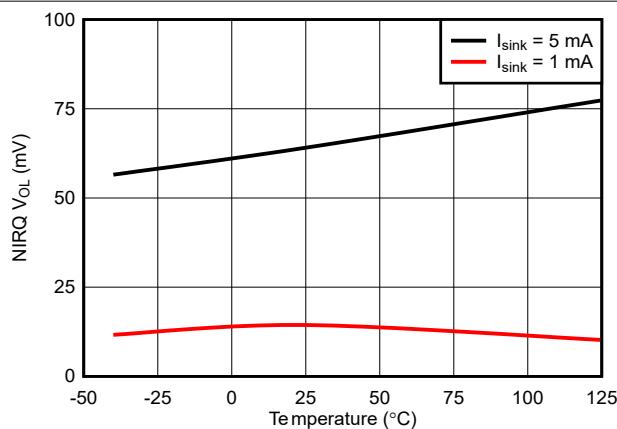


图 6-3. NIRQ 低电平输出电压与温度间的关系

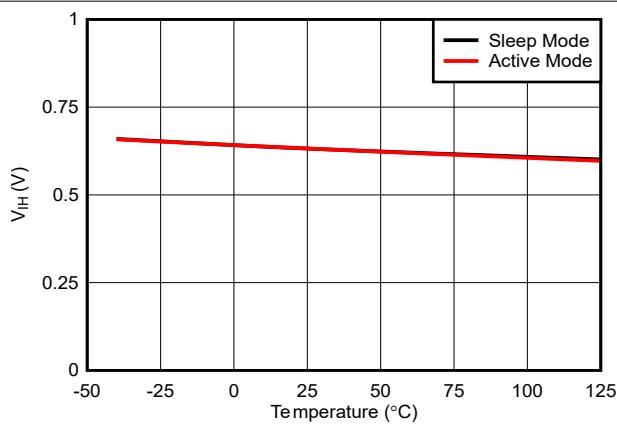


图 6-4. 高电平输入电压与温度间的关系

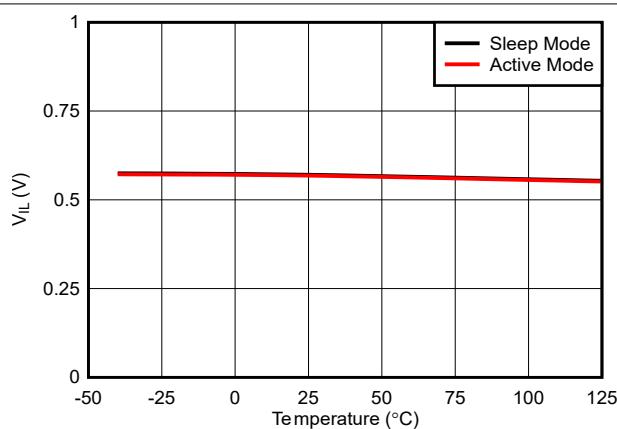


图 6-5. 低电平输入电压与温度间的关系

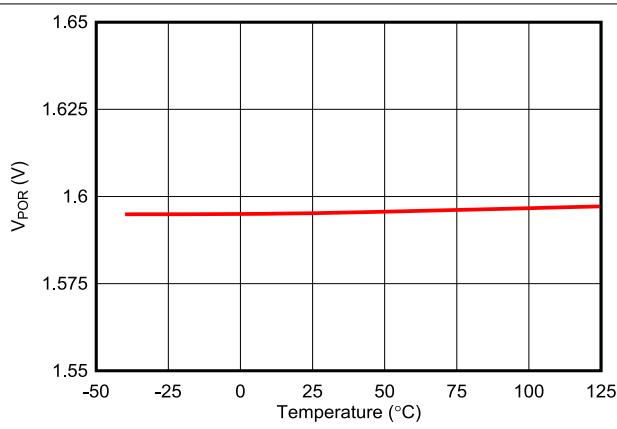


图 6-6. 上电复位电压与温度间的关系

7 详细说明

7.1 概述

TPS389006/08 系列器件具有六/八个通道，可在窗口配置中针对过压和/或欠压进行配置。TPS389006/08 具有非常准确的窗口阈值电压（高达 $\pm 6\text{mV}$ ）和多种电压阈值，这些阈值可在出厂时配置或在启动时由 I²C 命令设置。

TPS389006/08 包括用于设置器件内部过压和欠压阈值的电阻器。要确保外部电阻器精度无需额外的裕度，因此这些内部电阻器可减少元件数量并极大地简化设计。

TPS389006 具有序列记录功能，用于监视和分配电源轨开启和关闭的时间戳/日志。它可以在单个器件上或电路板的多个器件上执行序列记录，该器件使用 SYNC 引脚在多个器件之间进行通信。当 ACT 或 SLEEP 引脚从低电平转换为高电平或从高电平转换为低电平时，序列记录功能将一直有效，直到序列超时 (SEQ_TOUT) 结束为止。在序列超时期间，可以屏蔽 UV 故障（自动屏蔽 - AMSK）。

当受监测的电压超出安全窗口时，TPS389006/08 可将低电平有效输出信号 (NIRQ) 置为有效。根据 OTP 的不同，出厂配置可能包括：针对过压和欠压故障禁用中断、序列超时、在 POR 时启用 BIST、禁用序列故障中断以及过压和欠压抗尖峰脉冲设置。TPS389R0 还具有开漏 NRST 输出，该输出可以选择性地映射到所有受监控电压或单个受监控电压的 UV/OV 或任何 UV 故障。

7.2 功能方框图

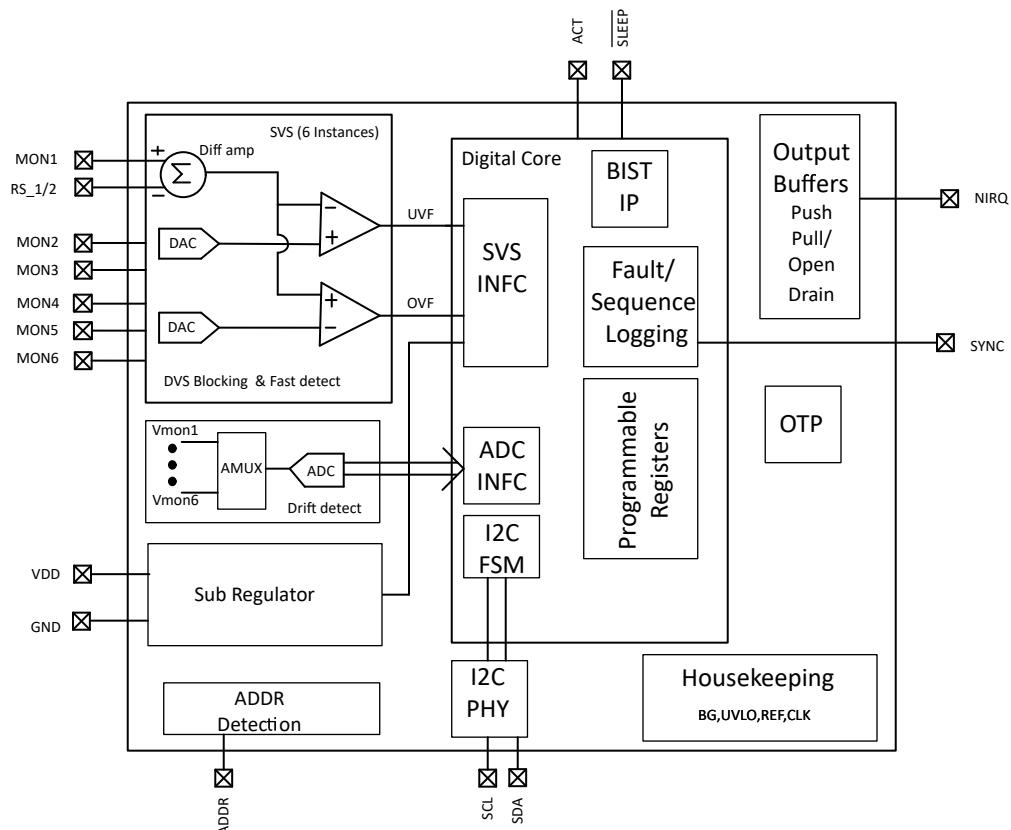


图 7-1. TPS389006-Q1 方框图

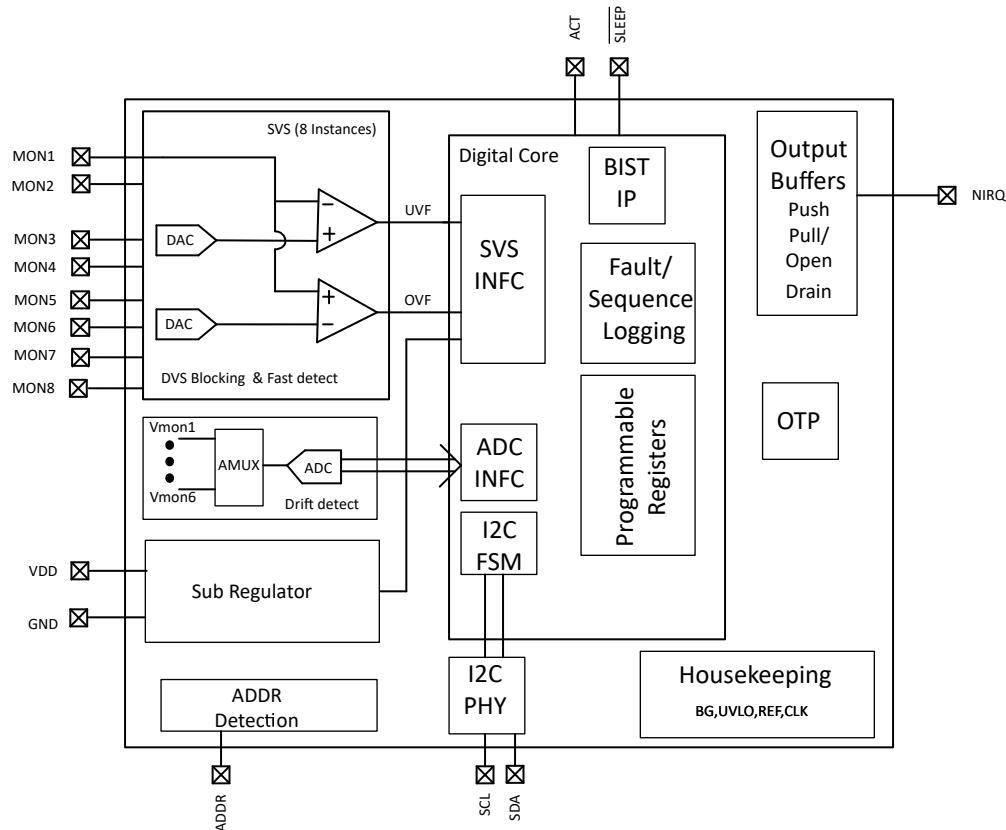


图 7-2. TPS389008-Q1 方框图

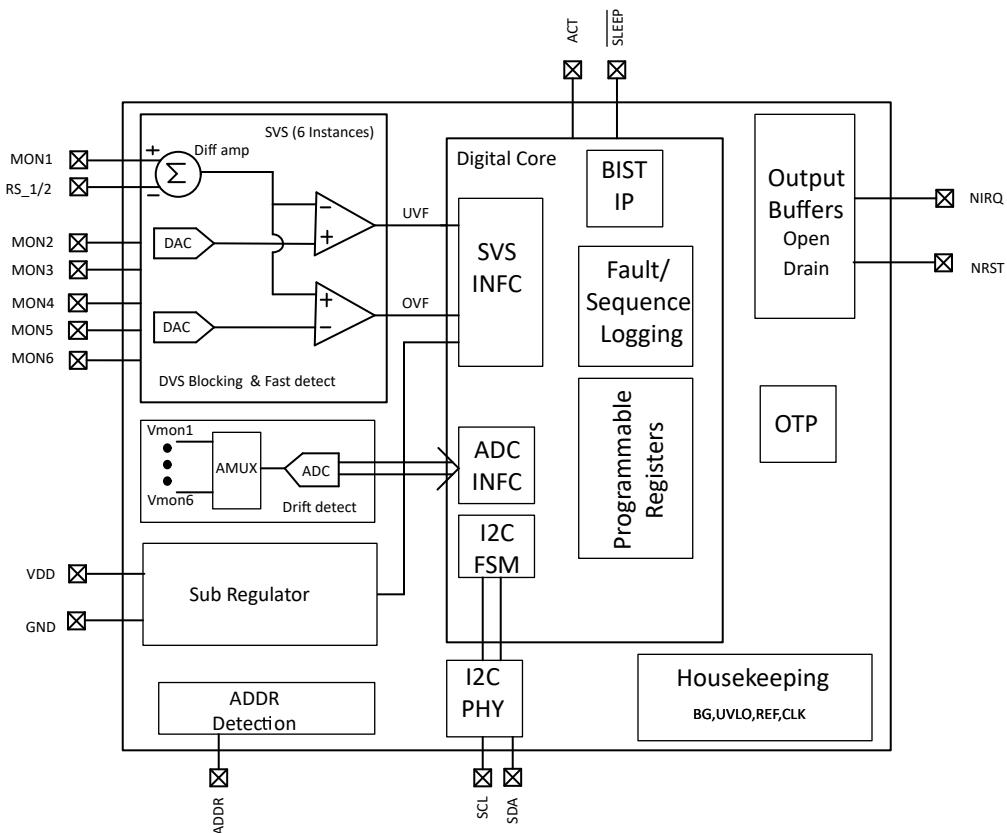


图 7-3. TPS389R0-Q1 方框图

7.3 特性说明

7.3.1 I²C

TPS389006 器件遵循 I²C 协议（高达 1MHz）来管理与 MCU 或片上系统 (SoC) 等主机器件的通信。I²C 是使用时钟 (SCL) 和数据 (SDA) 两个信号实现的两线通信协议。主机器件是通信的主控制器。TPS389006 器件在 I²C 协议定义的读取或写入操作期间通过数据线做出响应。SCL 和 SDA 信号均为开漏拓扑，可与其他器件一起用在线或配置中，以共享通信总线。SCL 和 SDA 引脚都需要使用外部上拉电阻上拉到电源电压（建议使用 10kΩ 电阻）。

图 7-4 显示了用以传输 1 字节数据的 SCL 和 SDA 线之间的时序关系。SCL 线路始终由主机控制。要传输 1 个字节的数据，主机需要在 SCL 上发送 9 个时钟。8 个时钟用于数据，1 个时钟用于 ACK 或 NACK。SDA 线由主机或 TPS389006 器件根据读取或写入操作进行控制。图 7-4 和图 7-5 突出显示了通信协议流程以及哪个器件在实际通信期间的不同实例中控制 SDA 线。

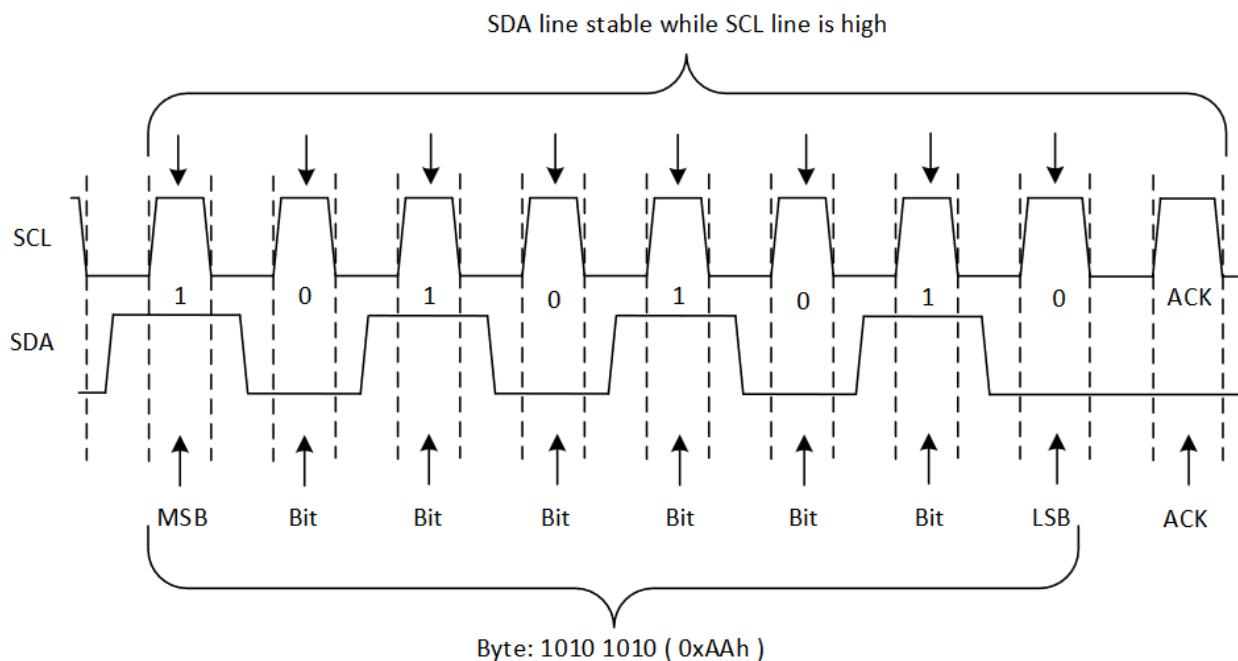


图 7-4. 1 字节数据传输的 SCL 至 SDA 时序

- Controller Controls SDA Line
- Target Controls SDA Line

Write to One Register in a Device

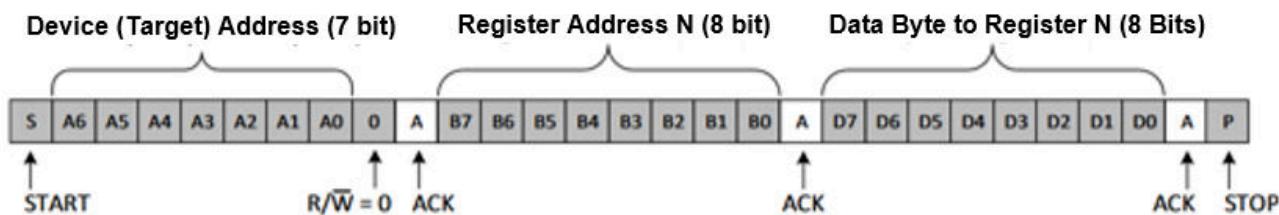


图 7-5. I²C 写入协议

- Controller Controls SDA Line
- Target Controls SDA Line

Read From One Register in a Device

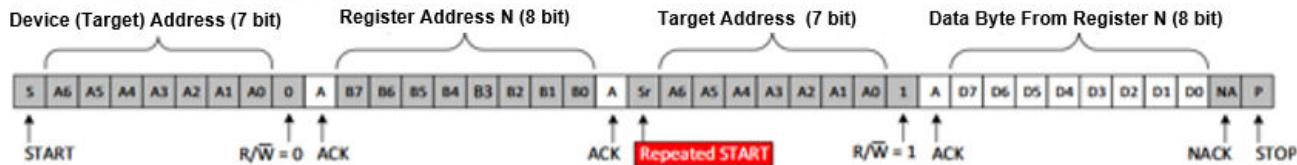


图 7-6. I²C 读取协议

在通过 I²C 协议发起通信之前，主机需要确认 I²C 总线可用于通信。监视 SCL 和 SDA 线，如果任何线路被拉至低电平，则 I²C 总线被占用。主机需要等待总线可用于通信。一旦总线可用于通信，主机即可通过发出一个 START 条件来启动读取或写入操作。I²C 通信完成后，通过发出 STOP 命令释放总线。图 7-7 显示了如何实现 START 和 STOP 条件。

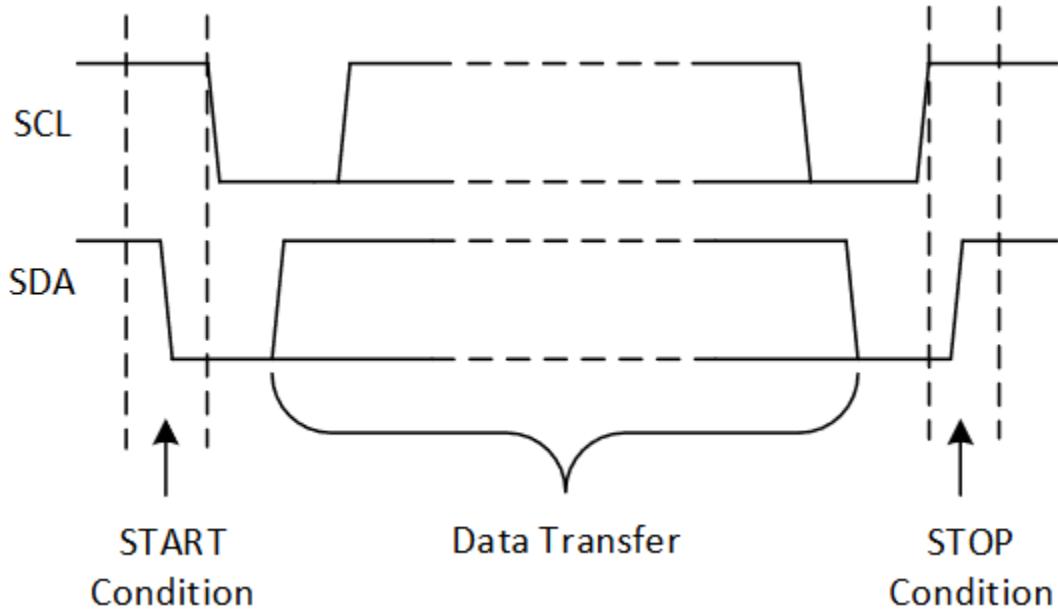
图 7-7. I²C START 和 STOP 条件

表 7-1 显示了使用 I²C 进行编程时可用的不同功能。

表 7-1. 用户可编程的 I²C 功能

功能	说明
OV/UV 的阈值 - 快速环路	可在 0.2V 至 1.475V 范围内以 5mV 为步长进行调节，在 0.8V 至 5.5V 范围内以 20mV 为步长进行调节
漂移阈值 - 正和负	可在 0.2V 至 1.475V 范围内以 5mV 为步长进行调节，在 0.8V 至 5.5V 范围内以 20mV 为步长进行调节
电压监控调节	1 或 4
OV/UV 快速环路的毛刺脉冲 (去抖动) 抗扰度	0.1 μs 至 102.4 μs
低通滤波器截止频率	250Hz 至 4kHz
启用序列超时	1ms 至 4s
睡眠序列超时	1ms 至 4s
SYNC 脉冲宽度	50us 至 2600us
ACT 上的预期开/关序列	用于序列记录
睡眠时的预期开/关序列	用于序列记录
通过 ACT 自动屏蔽关-开-关	可为每个 MON 通道进行选择
通过 SLEEP 自动屏蔽关-开-关	可为每个 MON 通道进行选择
I ² C 的数据包错误检查	启用与禁用
强制 NIRQ 置为有效	由 I ² C 寄存器控制
独立通道 MON	启用或禁用
中断禁用功能	BIST、PEC、TSD、CRC

7.3.2 自动屏蔽(AMSK)

在上电的情况下，应用 AMSK_ON 和 AMSK_EXS 寄存器。它会屏蔽中断，直到 MON 电压超过 UVLF 阈值或序列超时到期，以更早的时间为准。在断电的情况下，应用 AMSK_OFF 和 AMSK_ENS 寄存器。它会屏蔽中断，直到 MON 电压低于 OFF 阈值，然后 OVLF 中断被激活。

表 7-2 总结了 ACT 和 SLEEP 转换的自动屏蔽操作。

表 7-2. 转换表

转换	已应用自动屏蔽	自动屏蔽应用于	自动屏蔽未激活	对于不在自动屏蔽中的 MON 通道，中断被激活
ACT (低 -> 高)	AMSK_ON	IEN_UVLF、IEN_UVHF、 IEN_OVHF	SEQ_TOUT 到期或电源轨 超过 UVLF	在 ACT=高电平时
ACT (高 -> 低)	AMSK_OFF	IEN_UVLF、IEN_UVHF、 IEN_OVHF	在 SEQ_TOUT 到期前， 自动屏蔽在转换中被激活	直到 SEQ_TOUT 到期
SLEEP (低 -> 高) ACT = 高电平	AMSK_EXS	IEN_UVLF、IEN_UVHF、 IEN_OVHF	SEQ_TOUT 到期或电源轨 超过 UVLF	始终激活
SLEEP (高 -> 低) ACT = 高电平	AMSK_ENS	IEN_UVLF、IEN_UVHF、 IEN_OVHF	自动屏蔽激活	始终激活

7.3.3 数据包错误检查 (PEC)

TPS389C03-Q1 支持数据包错误检查 (PEC) 作为一种实现循环冗余校验 (CRC) 的方法。PEC 是一种动态 CRC，仅在启用后才在读取或写入事务期间发生。CRC 的初始值设置为 0x00 时，PEC 使用由多项式表示的 CRC-8：

$$C(x) = x^8 + x^2 + x + 1 \quad (1)$$

多项式用于捕获 I2C 通信中任何会导致数据和 PEC 字节不匹配的位翻转或噪声。PEC 计算包括传输中的所有字节，包括地址、命令和数据。PEC 计算不包括 ACK 或 NACK 位，或者启动、停止或重复启动条件。如果启用了 PEC，并且 TPS389C03-Q1 正在传输数据，则 TPS389C03-Q1 负责发送 PEC 字节。如果启用了 PEC，并且 TPS389C03-Q1 从 MCU 收到数据，则 MCU 负责发送 PEC 字节。如果需要更快的通信（例如对看门狗进行维护），则可以有效地使用所需的 PEC 功能来处理缺失的 PEC 信息并避免触发故障。图 7-8 和图 7-9 突出显示了需要 PEC 时的通信协议流程以及哪个器件在实际通信期间的不同实例中控制 SDA 线。

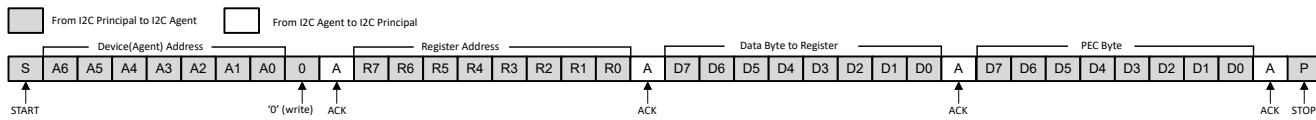


图 7-8. 采用 PEC 的单字节写入



图 7-9. 采用 PEC 的单字节读取

表 7-3 总结了与 PEC 写入命令相关的寄存器以及相应的器件行为。表 7-4 总结了与 PEC 读取命令相关的寄存器以及相应的器件行为。

表 7-3. PEC 写入总结

EN_PEC	REQ_PEC	PEC_INT	中断状态
0	x	x	写入操作不需要 PEC 字节，不会将 NIRQ 置为有效。
1	0	x	缺少 PEC 字节的写入命令被视为有效，写入命令将执行并产生 I2C ACK。具有错误 PEC 的写入命令被视为错误，写入命令不会执行并产生 I2C NACK。不会将 NIRQ 置为有效。
1	1	0	缺少 PEC 会被视为错误，仅当提供了正确的 PEC 字节时才执行写入命令。尽管写入命令未执行，但 I2C 通信仍然以 ACK 进行响应。具有错误 PEC 的写入命令被视为错误，写入命令不会执行并产生 I2C NACK。不会将 NIRQ 置为有效。
1	1	1	缺少 PEC 会被视为错误，仅当提供了正确的 PEC 字节时才执行写入命令。尽管写入命令未执行，但 I2C 通信仍然以 ACK 进行响应。具有错误 PEC 的写入命令被视为错误，写入命令不会执行并产生 I2C NACK。当尝试使用 PEC 字节不正确或缺失的写入命令时，NIRQ 会被置为有效。

表 7-4. PEC 读取总结

EN_PEC	REQ_PEC	PEC_INT	中断状态
0	x	x	对于 I2C 读取操作，会以寄存器中存储的数据进行响应，对于 I2C 读取命令，不会以寄存器对应的 PEC 字节进行响应。
1	x	x	对于 I2C 读取操作，会以寄存器中存储的数据和对应的 PEC 字节进行响应。

7.3.4 VDD

TPS389006 设计为由电压范围为 2.5V 至 5.5V 的输入电源供电。此器件不需要输入电源电容器；但是，如果输入电源存在噪声，良好的模拟做法是在 VDD 引脚和 GND 引脚之间放置一个 $1\mu\text{F}$ 电容器。

为了使器件能够正常工作， V_{DD} 需要至少在启动延迟 ($t_{SD} + t_D$) 时间内恰好为或高于 $V_{DD(\text{MIN})}$ 。

7.3.5 MON

TPS389006/08 和 TPS389R0 将两个具有精密基准电压的比较器和每个监控器 (MON) 通道的修整电阻分压器组合在一起。该配置可优化器件精度，因为精度和性能规格中考虑了所有电阻器容差。这两个比较器还包含内置迟滞，可提供抗噪性并确保稳定运行。

尽管在大多数情况下不是必需的，但对于噪声应用，良好的模拟设计实践是在 MON 输入端放置一个 1nF 至 10nF 的旁路电容器，以便降低对受监控信号上瞬态电压的敏感度。也可以通过 I²C 寄存器分别为每个 MON 设置特定的抗尖峰脉冲时间。

监测 VDD 电源电压时，MON 引脚可直接连接至 VDD。当 MON 引脚上的电压介于阈值的上限和下限之间时，输出 (NIRQ) 和 (NRST) 为高阻抗。

7.3.6 NIRQ

NIRQ 是一个具有锁存行为的中断错误输出，如果监测的电压降至或升至超出编程的 OVHF 和 UVHF 阈值，则 NIRQ 被置为有效。NIRQ 保持在其低电平状态，直到引起故障的操作不再存在，并且将写入 1 以清除写入位中以发出故障信号。来自故障报告寄存器的未映射 NIRQ 不会将 NIRQ 信号置为无效。在典型的 TPS389006/08-Q1、TPS389R0-Q1 应用中，NIRQ 输出连接到处理器（例如数字信号处理器 (DSP)、应用特定集成电路 (ASIC) 或其他处理器类型）的复位或使能输入。

TPS389006/08-Q1、TPS389R0-Q1 具有一个开漏低电平有效输出，此输出需要一个上拉电阻来将这些线路保持在高电平，从而达到所需的电压逻辑。将上拉电阻器连接到适当的电压轨，使输出端能够以正确的接口电压电平连接到其他器件。上拉电阻值由 V_{OL} 、输出容性负载和输出漏电流决定。这些值在 [节 6](#) 中指定。开漏输出可以有线或逻辑形式与其他开漏信号（例如另一个 TPS389006/08-Q1、TPS389R0-Q1 NIRQ 引脚）连接。

7.3.7 ADC

TPS389006 中使用的 ADC 以 1MHz 时钟频率运行，有效采样率为 1/8MHz (= 125kHz)。最初，ADC 以 12 位的分辨率 (1LSB = 0.41667mV) 进行记录，稍后将其舍入到 8 位数据以用于 I²C 事务。(1LSB = 5mV) ADC 采用乒乓架构，在该架构中，每个通道的采样和转换都需要 2 μs，总共有 2 个采样通道。当 CH0 执行粗转换时，CH1 执行精细转换，反之亦然。

精细转换完成后，数字化 8 位数据将更新，每 8 μs 发生一次。启动每个 I²C 事务以读取 8 位 MON_LVL 数据（特定通道的 ADC 数据），8 位数据暂停更新，直到 I²C 事务完成。

电压调节是使用电阻梯完成的，但对于差分模式通道，使用斩波电路来获得两个电压的平均值 (VMON + VMON_RS)/2，因为 VMON_RS 可以为负值，并且无法转换为 ADC 代码。VMON - 以数字方式计算 VMON_RS，具体方法是从 VMON 减去 ((VMON + VMON_RS) / 2) 然后乘以 2。

MONX 通道可配置为 1x (0.2V 至 1.475V) 或 4x 模式 (0.8V 至 5.5V)。对于配置为 1x 模式的差分模式通道 (MON1 和 MON2)，ADC 范围限制为高达 1.7V。要将 ADC 通道配置为高于 1.7V，请使用 4x 模式。

实时电压测量使用 [方程式 2](#)。

$$V_M = ((ADC[7:0] * 5mV) + 0.2) * (VRANGE_MULT) \quad (2)$$

1. ADC[7:0] 被转换为相应的十进制值。对应于 MON1-MON6 的 ADC[7:0] 的值可从 [节 7.5.1](#) 的寄存器 0x40-0x45 中读取。
2. VRANGE_MULT 对应于 [节 7.5.2](#) 的寄存器 0x1F 中设置的所选监控电压倍增器。
3. VRANGE_MULT 设置为十进制值 1 或 4，具体取决于监测到的值。

7.3.8 时间戳

时间戳测量使用 [方程式 3](#)。时间戳用于序列记录，以确定电源轨的导通或关断顺序。

$$t_{stamp} = 50 \mu s * CLOCK[15:0] \quad (3)$$

1. CLOCK[15:0] 转换为相应的十进制值。对应于 MON1-MON6 的 CLOCK[15:0] 的值可从 BANK0 的寄存器 0x90-0x9B 中读取。

7.3.9 NRST

当使用 TI_CONTROL 寄存器时，TPS389R0-Q1 中的 NRST 引脚具有可编程复位延迟时间，该时间可以在 0.2ms 至 200ms 范围内调节。NRST 是开漏输出，必须通过 1kΩ 至 100kΩ 上拉电阻器上拉。当器件上电且 POR 完成时，NRST 将被置为低电平，直到 BIST 完成。在 BIST 之后，NRST 保持高电平（未置为有效），直到其由可映射的故障条件触发。如果 NRST 引脚被拉至意外状态，则 NRST_MISMATCH 故障将被置为有效。例如，如果 NRST 引脚处于高阻抗状态（逻辑高电平）并从外部拉至低电平，则 NRST_MISMATCH 故障将置为有效。在 NRST 切换期间，NRST 不匹配将在 2 μs 之后有效，NRST 必须超过 0.6*VDD 才会被视为处于逻辑高电平状态。对于引起失效防护模式的情况，NRST 引脚将置为低电平并保持置为有效，直到进行下电上电。

NRST 还可以使用 FC_LF[n] 寄存器映射到 OVHF 和 UVHF 故障。如果监测的电压降至或升至超出编程的 OVHF 和 UVHF 阈值，则 NRST 被置为有效，将 NRST 引脚驱动为低电平。当监测的电压返回到有效窗口时，将启用一个复位延迟电路，使 NRST 在指定的复位延迟时间 (t_D) 内保持低电平。请注意，如果在 NRST 被置为有效时 NRST 未被 OVHF 和 UVHF 故障映射，则 NRST 置为无效；在重新映射时 NRST 被重新置为有效（假设电压仍处于有效窗口之外）。

t_D 周期由 TI_CONTROL 寄存器中的 RST_DLY[2:0] 值决定。当复位延迟过后，NRST 引脚进入高阻抗状态，并使用上拉电阻器将 NRST 保持在高电平。上拉电阻器必须连接到适当的电压轨，以便在正确的接口电压下连接其他器件。为了确保适当的电压电平，在选择上拉电阻器阻值时要考虑一些因素。上拉电阻器阻值由输出逻辑低电压 (VOL)、容性负载和漏电流决定。

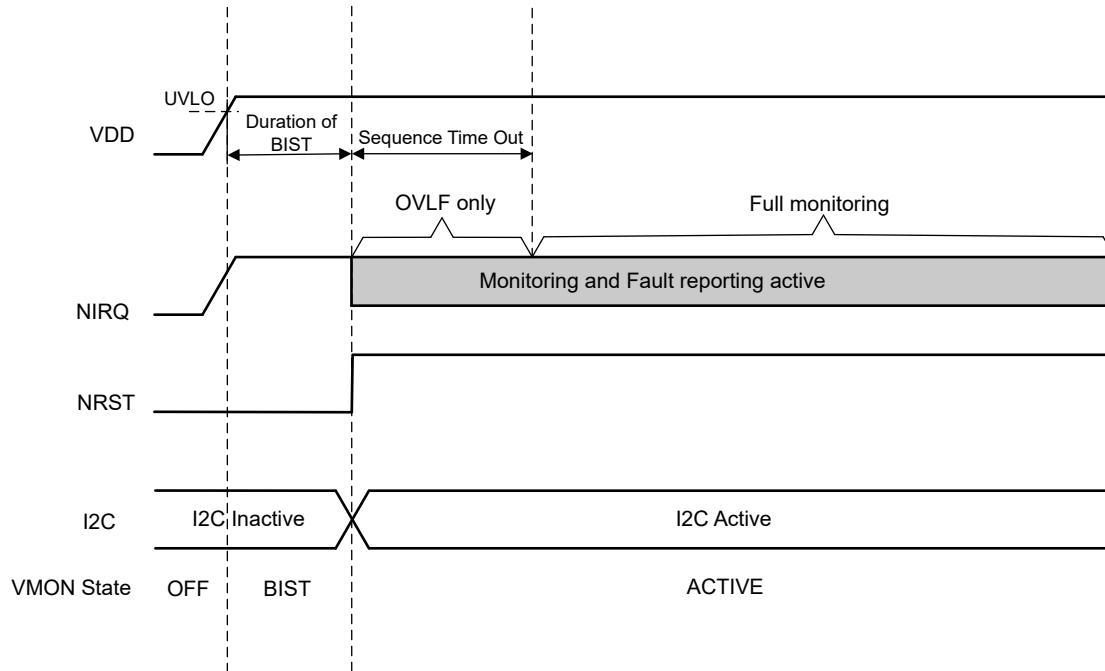


图 7-10. TPS389R0-Q1 复位引脚后的启动行为

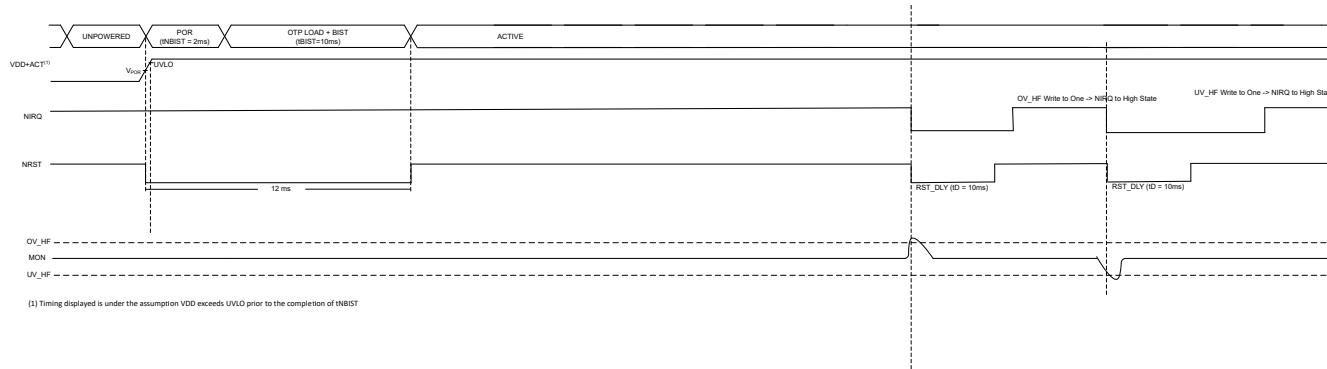


图 7-11. TPS389R0-Q1 电压故障的复位时序图

7.3.10 寄存器保护

TPS389006/08-Q1 和 TPS389R0-Q1 通过寄存器 PROT1 0xF1h 和 PROT2 0xF2h 启用寄存器保护。寄存器 PROT1 和 PROT2 组成如表 7-5 所示。

表 7-5. PROT1 寄存器说明

寄存器	位	7	6	5	4	3	2	1	0
PROT1 (0xF1)	R/W	RSVD	RSVD	WRKC	WRKS	CFG	IEN	MON	SEQ
PROT2 (0xF2)	R/W	RSVD	RSVD	WRKC	WRKS	CFG	IEN	MON	SEQ

为了对寄存器组进行写保护，主机必须在寄存器 PROT1 和 PROT2 中设置相关位。寄存器组分为如表 7-6 所示的类别。寄存器组仅适用于组 1 中的寄存器。

表 7-6. 写保护寄存器组摘要

寄存器名称	PROT 组	寄存器名称	PROT 组
VMON_CTL	WRKC	TI_CONTROL	不适用
VMON_MISC	CFG	AMSK_ON	IEN
TEST_CFG	CFG	AMSK_OFF	IEN
IEN_UVHP	IEN	SEQ_TOUT_MSB	SEQ
IEN_UVLP	IEN	SEQ_TOUT_LSB	SEQ
IEN_OVHP	IEN	SEQ_UP_THLD	SEQ
IEN_OVLP	IEN	SEQ_DN_THLD	SEQ
IEN_CONTROL	IEN	BANK_SEL	不适用
IEN_TEST	IEN	MON4 设置	MON[4]
IEN_VENDOR	IEN	MON5 设置	MON[5]
VIN_CH_EN	CFG	MON6 设置	MON[6]
VRANGE_MULT	CFG	MON7 设置	MON[7]
MON1 设置	MON[1]	MON8 设置	MON[8]
MON2 设置	MON[2]	-	-
MON3 设置	MON[3]	-	-

如果需要单独的监控器保护，这可以通过使用寄存器 PROT_MON (0xF3) 来实现，如表 7-7 所示。

表 7-7. PROT_MON 寄存器说明

寄存器	位	7	6	5	4	3	2	1	0
PROT_MON (0xF3)	R/W	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	MON[1]

寄存器 PROT_MON 选择在对 PROT1 和 PROT2 寄存器进行写入以保护 MON 组后受到保护的监控器通道。寄存器 PROT_MON 默认设置为 0xFF 值，这使得当通过寄存器 PROT1 和 PROT2 应用 MON 保护时，会对所有监控器应用保护。如果用户不希望对特定监控器通道应用保护，则必须在设置 PROT1 和 PROT2 之前将与相关监控器通道对应的位设置为 0 值。

启动时，寄存器 PROT1 和 PROT2 被设置为默认值 0x00。一旦在 PROT1 或 PROT2 中将某个位设置为 1，该位就会变为只读状态，并且无法通过写入命令清除。要复位 PROT1 和 PROT2，用户可以利用 VMON_CTL 寄存器的 RESET_PROT 位 3。RESET_PROT 是 WRKC 寄存器组的一部分，因此，如果用户希望使用 RESET_PROT 的功能，则在配置 PROT1 和 PROT2 保护寄存器时应包括 WRKC 保护。如果在配置 PROT1 和 PROT2 时启用了 WRKC 保护，则保护寄存器只能通过器件下电复位。

7.4 器件功能模式

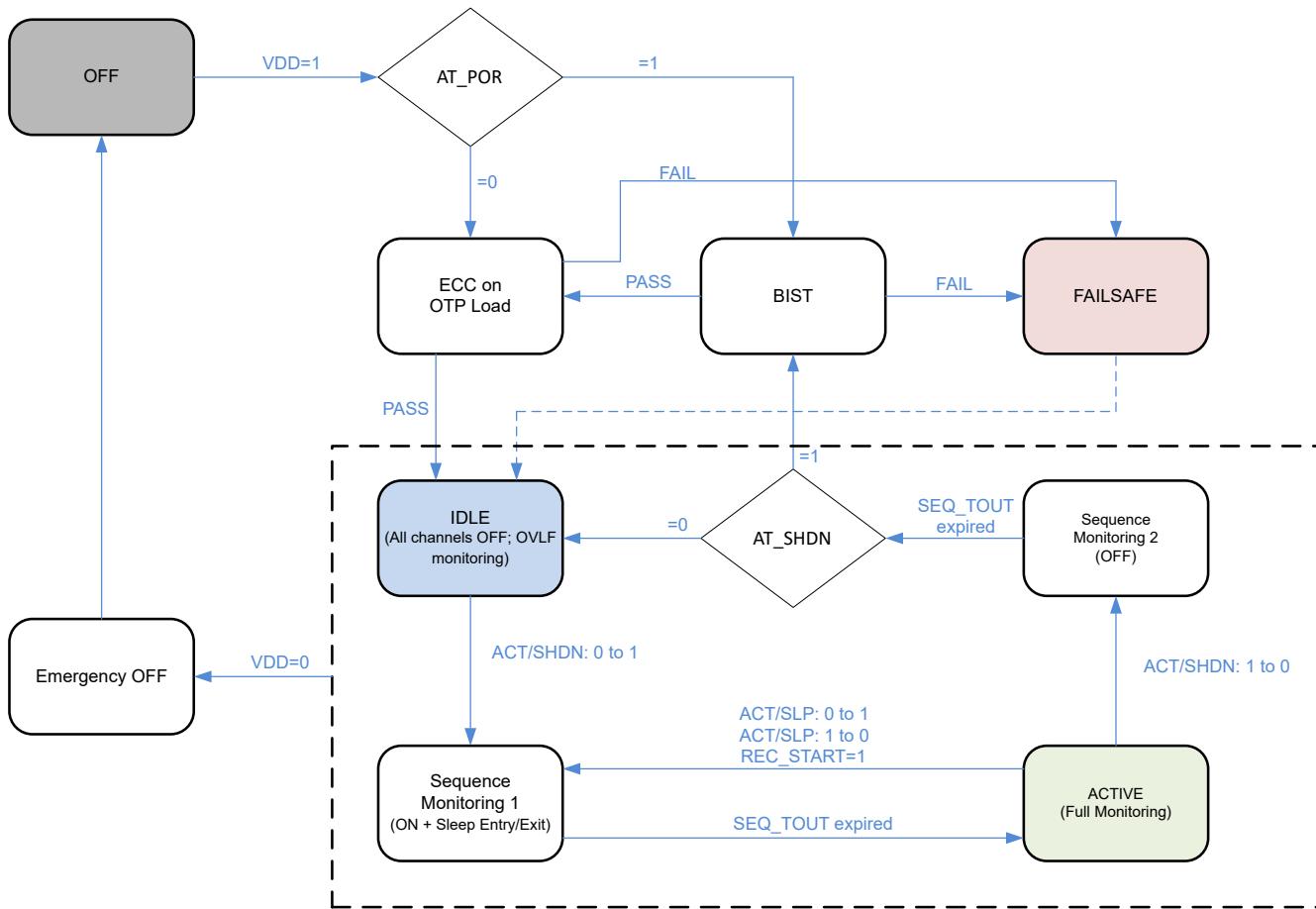


图 7-12. TPS389006/08-Q1、TPS389R0-Q1 状态图

7.4.1 内置自检和配置负载

执行内置自检 (BIST) :

1. 上电复位 (POR) 时，如果 TEST_CFG.AT_POR=1
 2. 如果 TEST_CFG.AT_SHDN=1，则当因 ACT 1→0 转换而退出运行状态时

从 OTP 加载配置由 ECC (支持 SEC-DED) 提供辅助。这是为了防止数据完整性问题并更大程度地提高系统可用性。

在 **BIST** 期间，**NIRQ** 被置为无效（在故障情况下置为有效），**NRST** 被置为有效（对于具有 **NRST** 引脚的器件），输入引脚被忽略，**SYNC** 为三态，并且 **I²C** 块在 **SDA** 和 **SCL** 置为无效时处于不活动状态。**BIST** 包括器件测试，以满足功能安全文档中概述的功能安全目标。一旦 **BIST** 成功完成，**I²C** 将立即激活，并且器件在从 **OTP** 加载配置数据后进入空闲状态。如果 **BIST** 失败且/或 **ECC** 报告双比特错误检测（**DED**；用于在从存储器加载数据时检测多个位翻转），则 **NIRQ** 和 **NRST**（对于具有 **NRST** 引脚的器件）被置为有效，器件进入失效防护状态，并尽可能使 **I²C** 功能保持活动状态。**TEST_INFO** 寄存器可能会提供有关测试结果的附加信息。

BIST 成功/失败时的详细行为由 INT TEST 和 IEN TEST 寄存器控制。通过以下方式报告 BIST 结果：

- NIRQ 引脚：被拉低，具体取决于测试结果以及 IEN_TEST 中的 BIST_C 和 BIST 位
 - NRST 引脚（如果适用）：被拉低，具体取决于测试结果以及 IEN_TEST 中的 BIST_C 和 BIST 位
 - INT_TEST 寄存器中的 I_BIST_C 和 BIST 位，具体取决于 IEN_TEST 设置
 - VMON_STAT.ST_BIST_C 寄存器位

- TEST_INFO[3:0] 寄存器位

7.4.1.1 BIST 执行注意事项

上电复位时，TPS389006/08-Q1、TPS389R0-Q1 需要根据 TEST_CFG.AT_POR 寄存器位的值来决定是否运行 BIST。假设在 BIST 检查 ECC 逻辑本身之后执行该寄存器上的 ECC，则在运行 BIST 之前无法验证数据完整性。

7.4.2 TPS389006/08-Q1、TPS389R0-Q1 上电

TPS389006/08-Q1、TPS389R0-Q1 上电时，可选择执行 BIST（取决于 TEST_CFG.AT_POR 寄存器位）；完成 BIST 并从 OTP 加载配置（由 ECC 提供辅助，支持 SEC-DED）后，I²C 和故障报告（通过 NIRQ）会立即变为激活状态。

配置加载 ECC 和 BIST 结果的详细信息在 TEST_INFO 寄存器中报告。

检测到 ACT 上升沿时，TPS389006/08-Q1、TPS389R0-Q1 将启动序列超时计时器并监测上电序列。SLEEP 将被忽略，直到 ACT 为高电平并且序列超时已结束。然后，TPS389006/08-Q1、TPS389R0-Q1 将对 SLEEP 转换执行操作，以监控/记录睡眠进入/退出序列。

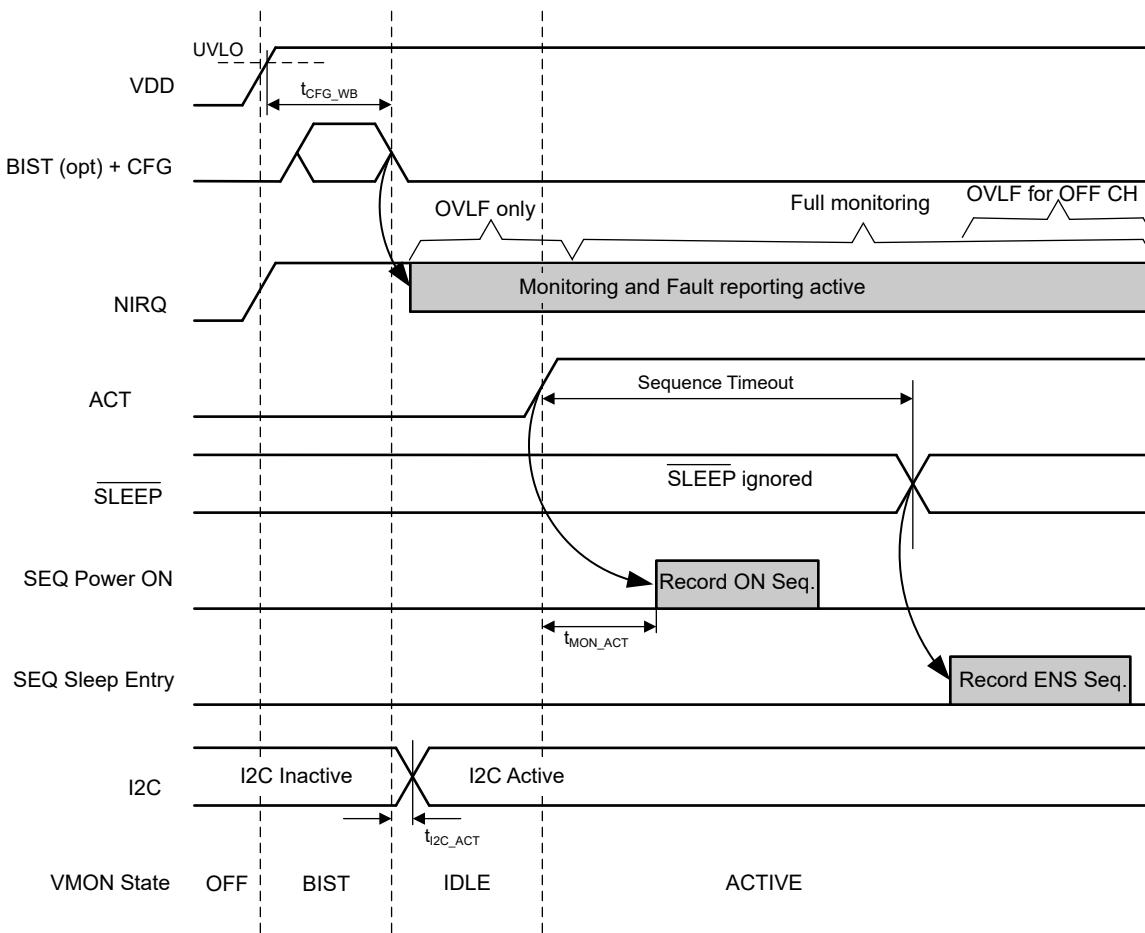


图 7-13. TPS389006/08-Q1 上电信令和内部状态

BIST 完成可通过中断或寄存器轮询来检测：

- 中断：如果 IEN_TEST.BIST_C=1，会设置 INT_TEST.I_BIST_C 标志并且 NIRQ 置为有效
- 轮询：可以轮询 VMON_STAT 寄存器来读取 ST_BIST_C 位

7.4.3 常规监控

TPS389006/08 和 TPS389R0 具有多种监控模式，包括 IDLE、ACTIVE、SLEEP 和 DEEP SLEEP。这些模式指的是器件的监视状态，如表 7-8 所示。

7.4.3.1 IDLE 监测

当 ACT 为低电平并且 BIST 完成时，TPS389006/08-Q1、TPS389R0-Q1 处于空闲状态。

在此状态下，所有受监控通道均应处于关闭状态（低于 OFF 阈值）。

对于处于关闭状态的已启用通道，仅监控过压低频 (OVLF) 阈值，以确保不违反可靠性限制。

7.4.3.2 ACTIVE 监测

当 ACT 为高电平时，TPS389006/08-Q1、TPS389R0-Q1 处于运行状态。

VMON 根据欠压高频 (UVHF)、过压高频 (OVHF)、欠压低频 (UVLF) 和过压低频 (OVLF) 阈值监控高频通道电平（比较器检测路径）和低频通道电平（ADC 检测路径）。

某些通道可连接到由用户软件控制的电源轨。当 TPS389006/08-Q1、TPS389R0-Q1 处于运行状态时，此类通道可以处于关闭状态（低于 OFF 阈值），并且通常会禁用 UVLF/UVHF 中断。一旦这些电源轨打开，TPS389006/08-Q1、TPS389R0-Q1 主机将启用通道 UVLF/UVHF 中断，以实现全面监控。同样，在关闭这些电源轨之前，TPS389006/08-Q1、TPS389R0-Q1 主机会禁用通道 UVLF/UVHF 中断，以避免在斜降期间发生错误的 UV 违规。由于这些通道不是由 ACT 或 SLEEP 启动的时序控制的一部分，因此无法使用自动屏蔽寄存器自动启用/禁用 UVLF/UVHF/OVHF 中断。在关闭状态下，仅监控 OVLF 阈值，以确保不违反可靠性限制。

由于 SLEEP 1→0 转换序列，其他已启用的通道可能处于关闭状态。这些通道由 AMSK_ENS 自动屏蔽寄存器识别，用于在转换期间避免 UVLF 中断（以及 UVHF 和 OVHF 中断）。对于处于关闭状态并由 AMSK_ENS 寄存器标识的通道，仅监控 OVLF 阈值以确保不违反可靠性限制。

表 7-8. 运行模式摘要

模式	引脚/位条件	I _q	被监控 - 如果 CHx 被启用，则触发 NIRQ	仅限状态	ADC/遥测
运行	ACT=高电平，睡眠=高电平	1.5mA	OVLF、UVLF、OVHF、UVHF	关断	启用
空闲	ACT=低电平，睡眠=X	230uA	OVLF	关断	禁用
SLEEP ACT=高电平， SLEEP=低电平 睡眠功率位=1	CHx 未分配到睡眠模式	1.5mA	OVLF、UVLF、OVHF、UVHF	关断	启用
	CHx 分配给睡眠 (AMSK=1)		OVLF	关断	
	CHx 分配给睡眠 (AMSK=0)		OVLF、UVLF、OVHF、UVHF	关断	
DEEP SLEEP ACT=高电平， SLEEP=低电平 睡眠功率位=0	CHx 未分配到睡眠模式	330uA	OVHF、UVHF	-	禁用
	CHx 分配给睡眠 (AMSK=1)		不监控	-	
	CHx 分配给睡眠 (AMSK=0)		OVHF、UVHF	-	

7.4.3.3 序列监控 1

除了电压监控，还会在 ACT 和 SLEEP 更改时或设置 SEQ_REC_CTL.REC_START=1 时监控电压轨序列。

序列监控 1 是在以下情况下进入的过渡状态：

1. ACT 转换 0→1
2. ACT=1 时的 SLEEP 转换 0→1
3. ACT=1 时的 SLEEP 转换 1→0

4. 主机设置 SEQ_REC_CTL.REC_START=1

前三个转换触发同一组操作，TPS389006/08-Q1、TPS389R0-Q1 始终在运行状态下结束。但是，用于记录和检查时序控制信息的寄存器是不同的。

第四种启动序列监控方法（主机设置寄存器位）使主机能够灵活地决定在外部信号为静态时跟踪序列的时间和位置。例如，当使用 FORCE_SHUTDOWN[1:0] 启动软件关断时，此方法很有用。

以下各节明确描述了针对前三种情况执行的操作，使之更加清晰。

7.4.3.3.1 ACT 转换 0→1

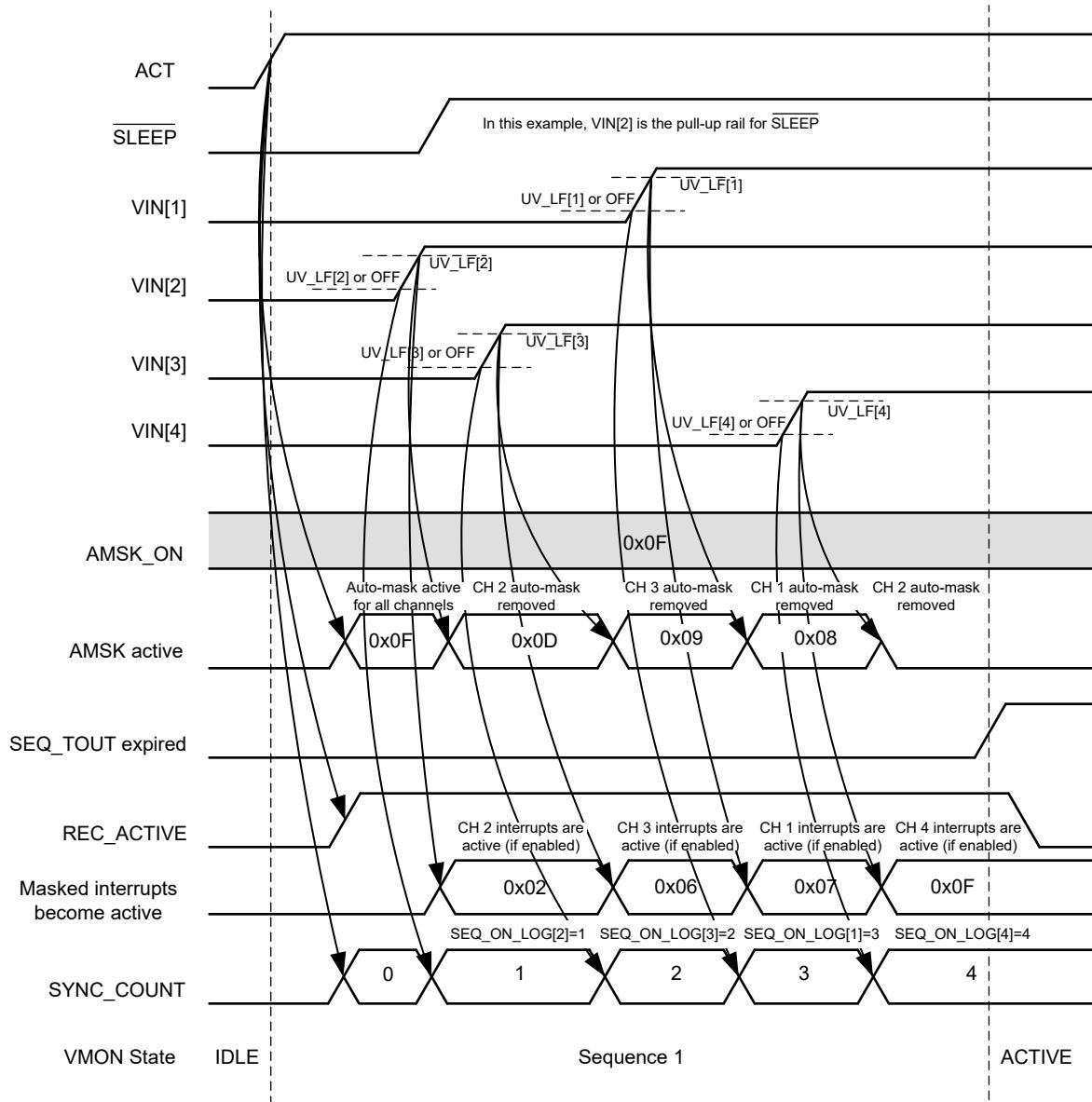


图 7-14. ACT 0→1 转换

1. TPS389006/08-Q1、TPS389R0-Q1 针对 ACT 0→1 转换需要若干操作：

- 同步计数器复位为 0。
- REC_ACTIVE 位被置位，SEQ[1:0] 位更新为 00b。

- c. 如果序列覆盖位被启用 (**EN_SEQ_OW=1**) , 序列记录寄存器 (**SEQ_ON_LOG[N]**) 将被新数据覆盖。如果寄存器中存在未被主机读取的数据 (**SEQ_ON_RDY** 仍被置位) , 则会设置序列覆盖标志 (**SEQ_ON_OW**)。
 - d. 如果启用了时间戳覆盖位 (**EN_TS_OW=1**) , 则时间戳记录寄存器 (**SEQ_TIME_XSB[N]**) 将被新数据覆盖。如果寄存器中存在未被主机读取的数据 (**TS_RDY** 仍被置位) , 则会设置时间戳覆盖标志 (**TS_OW**)。
 - e. 如果序列覆盖位被禁用 (**EN_SEQ_OW=0**) 并且寄存器 **SEQ_ON_LOG[N]** 中有数据未被主机读取和确认 (**SEQ_ON_RDY** 仍被置位) , 则设置序列覆盖标志 (**SEQ_ON_OW**) 且该标志不会用新数据覆盖寄存器。
 - f. 如果时间戳覆盖位被禁用 (**EN_TS_OW=0**) 并且寄存器 **SEQ_TIME_xSB[N]** 中有数据未被主机读取和确认 (**TS_RDY** 仍被置位) , 则设置时间戳覆盖标志 (**TS_OW**) 且该标志不会用新数据覆盖寄存器。
 - g. 内部序列计时器 (重新) 启动。
- 2. 通过自动屏蔽寄存器 **AMSK_ON** 选择的所有 TPS389006/08-Q1、TPS389R0-Q1 输入 , 在欠压低频 (UVLF)、欠压高频 (UVHF) 和过压高频 (OVHF) 条件下开始屏蔽 (禁用) 中断。
 - 3. 当每个电源轨突破 UVLF 阈值 (**UV_LF[N]**) 时 , 相关的 UV 和 OV 中断将自动 (预计会在大约 $5-10 \mu\text{s}$ 内发生) 根据 **IEN_UVLF**、**IEN_UVHF** 和 **IEN_OVHF** 寄存器解除屏蔽和启用/禁用。
 - 4. 当每个电源轨突破 UVLF 或 OFF 阈值 (取决于 **SEQ_UP_THLD.OFF_UV[N]** 寄存器设置) 时 , 用一个对应于上升沿转换顺序的计数器标记电源轨。还会记录时间戳。
 - a. 如果覆盖设置和状态允许 , 标签值会存储在相关状态寄存器 **SEQ_ON_LOG[N]** 中。此外 , 在覆盖设置和状态允许的情况下 , 事件时间戳存储在寄存器 **SEQ_TIME_MSB[N]** 和 **SEQ_TIME_LSB[N]** 中。
 - b. 将 **SEQ_ON_LOG[N]** 寄存器与 **SEQ_EXP[N]** 寄存器中定义的预期序列顺序值进行比较 , 如果不同并且设置了相关中断使能位 (**IEN_SEQ_ON**) , 则会生成一个中断。请注意 , 如果覆盖设置和记录状态不允许向记录寄存器写入新数据 , 则不能执行比较 , 也不会产生中断。
 - 5. 超时后 , 标记停止。
 - a. 清除 **REC_ACTIVE** 位。
 - b. 如果电源轨按照正确的顺序启动 , 则 TPS389006/08-Q1、TPS389R0-Q1 处于运行状态并开始正常监控。
 - c. 如果任何电源轨的标签与 **SEQ_ON_EXP[N]** 寄存器中配置的值不匹配 , 则 **NIRQ** 被置为有效。TPS389006/08-Q1、TPS389R0-Q1 继续正常监控。
 - d. 如果 **SLEEP** 为低电平 , TPS389006/08-Q1、TPS389R0-Q1 将不会开始记录睡眠进入序列 , 因为在 **ACT** 和 **SLEEP** 转换期间或者通过 I²C 命令启动时开始序列记录。

7.4.3.3.2 SLEEP 转换 1→0

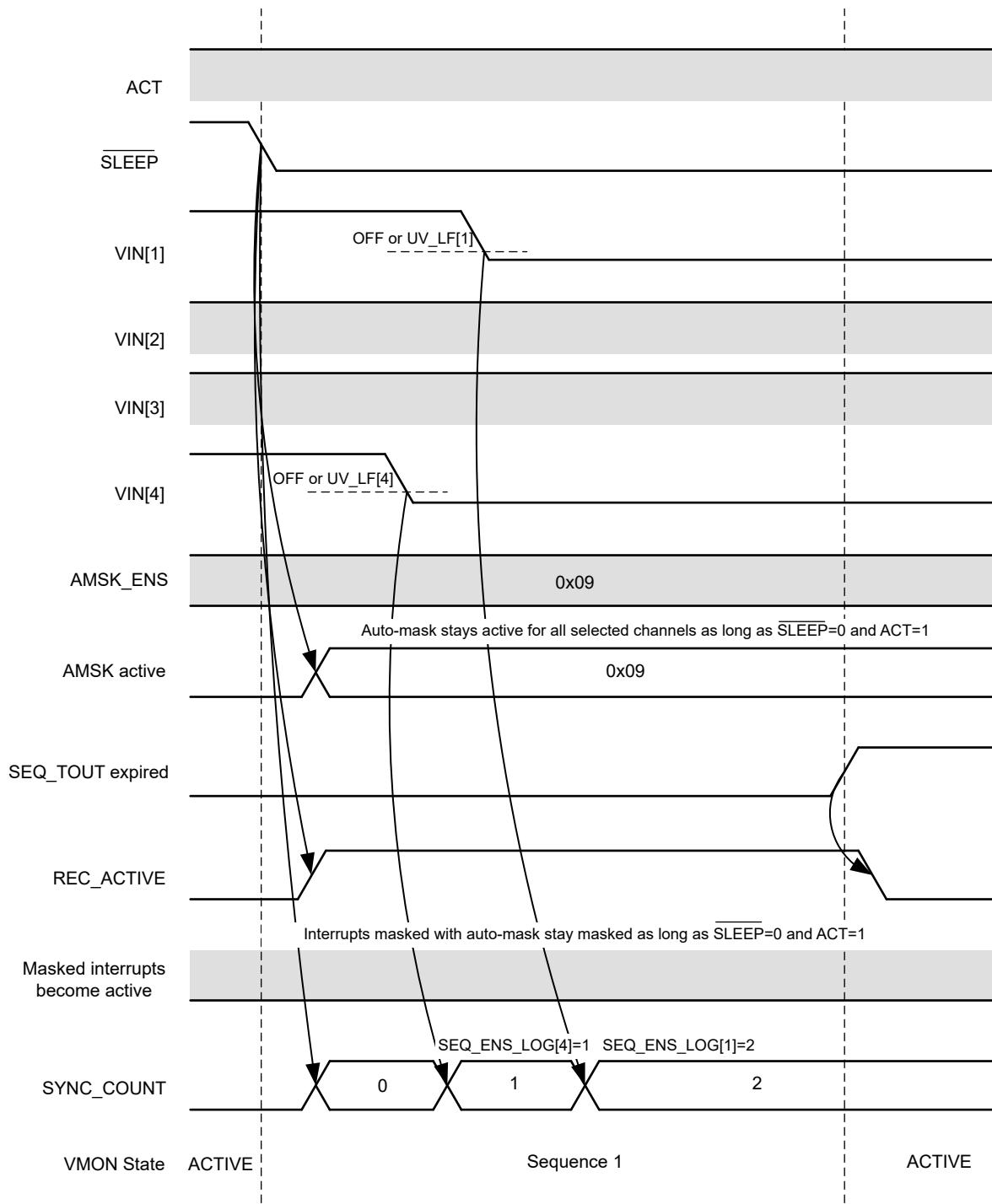


图 7-15. SLEEP 1→0 转换

1. TPS389006/08-Q1、TPS389R0-Q1 针对 **SLEEP** 1→0 转换需要若干操作：

- a. 同步计数器复位为 0。
- b. **REC_ACTIVE** 位被置位，**SEQ[1:0]** 位更新为 11b。

- c. 如果序列覆盖位被启用 (**EN_SEQ_OW=1**)，序列记录寄存器 (**SEQ_ENS_LOG[N]**) 将被新数据覆盖。如果寄存器中存在未被主机读取的数据 (**SEQ_ENS_RDY** 仍被置位)，则会设置时间戳覆盖标志 (**TS_OW**)。
 - d. 如果启用了时间戳覆盖位 (**EN_TS_OW=1**)，则时间戳记录寄存器 (**SEQ_TIME_xSB[N]**) 将被新数据覆盖。如果寄存器中存在未被主机读取的数据 (**TS_RDY** 仍被置位)，则会设置时间戳覆盖标志 (**TS_OW**)。
 - e. 如果序列覆盖位被禁用 (**EN_SEQ_OW=0**) 并且寄存器 **SEQ_ENS_LOG[N]** 中有数据未被主机读取和确认 (**SEQ_ENS_RDY** 仍被置位)，则设置序列覆盖标志 (**SEQ_ENS_OW**) 且不会用新数据覆盖这些寄存器。
 - f. 如果时间戳覆盖位被禁用 (**EN_TS_OW=0**) 并且寄存器 **SEQ_TIME_xSB[N]** 中有数据未被主机读取和确认 (**TS_RDY** 仍被置位)，则设置时间戳覆盖标志 (**TS_OW**) 且不会用新数据覆盖这些寄存器。
 - g. 内部序列计时器 (重新) 启动。
2. 通过自动屏蔽寄存器 **AMSK_ENS** 选择的相关 TPS389006/08-Q1、TPS389R0-Q1 输入是由 **UVLF**、**UVHF** 和 **OVHF** 条件的屏蔽中断设置的。
3. 当每个电源轨突破 **OFF** 或 **UVLF** 阈值 (取决于 **SEQ_DN_THLD.OFF_UV[N]** 寄存器设置) 时，用一个对应于下降沿转换顺序的计数器标记电源轨。还会记录时间戳。
- a. 如果覆盖设置和状态允许，标签值将存储在相关状态寄存器 **SEQ_ENS_LOG[N]** 中。此外，在覆盖设置和状态允许的情况下，事件时间戳会存储在寄存器 **SEQ_TIME_MSB[N]** 和 **SEQ_TIME_LSB[N]** 中。
 - b. 将 **SEQ_ENS_LOG[N]** 寄存器与 **SEQ_ENS_EXP[N]** 寄存器中定义的预期序列顺序值进行比较，如果不相同并且设置了相关中断使能位 (**IEN_SEQ_ENS**)，则会生成一个中断。请注意，如果覆盖设置和记录状态不允许向记录寄存器写入新数据，则不能执行比较，也不会产生中断。
4. 超时后，标记停止。
- a. **REC_ACTIVE** 位被清除。
 - b. 如果电源轨按正确顺序关闭，则 TPS389006/08-Q1、TPS389R0-Q1 处于运行状态并继续正常监控 (仅监控处于关闭状态的已启用通道的 **OVLF** 阈值)。

7.4.3.3 SLEEP 转换 0→1

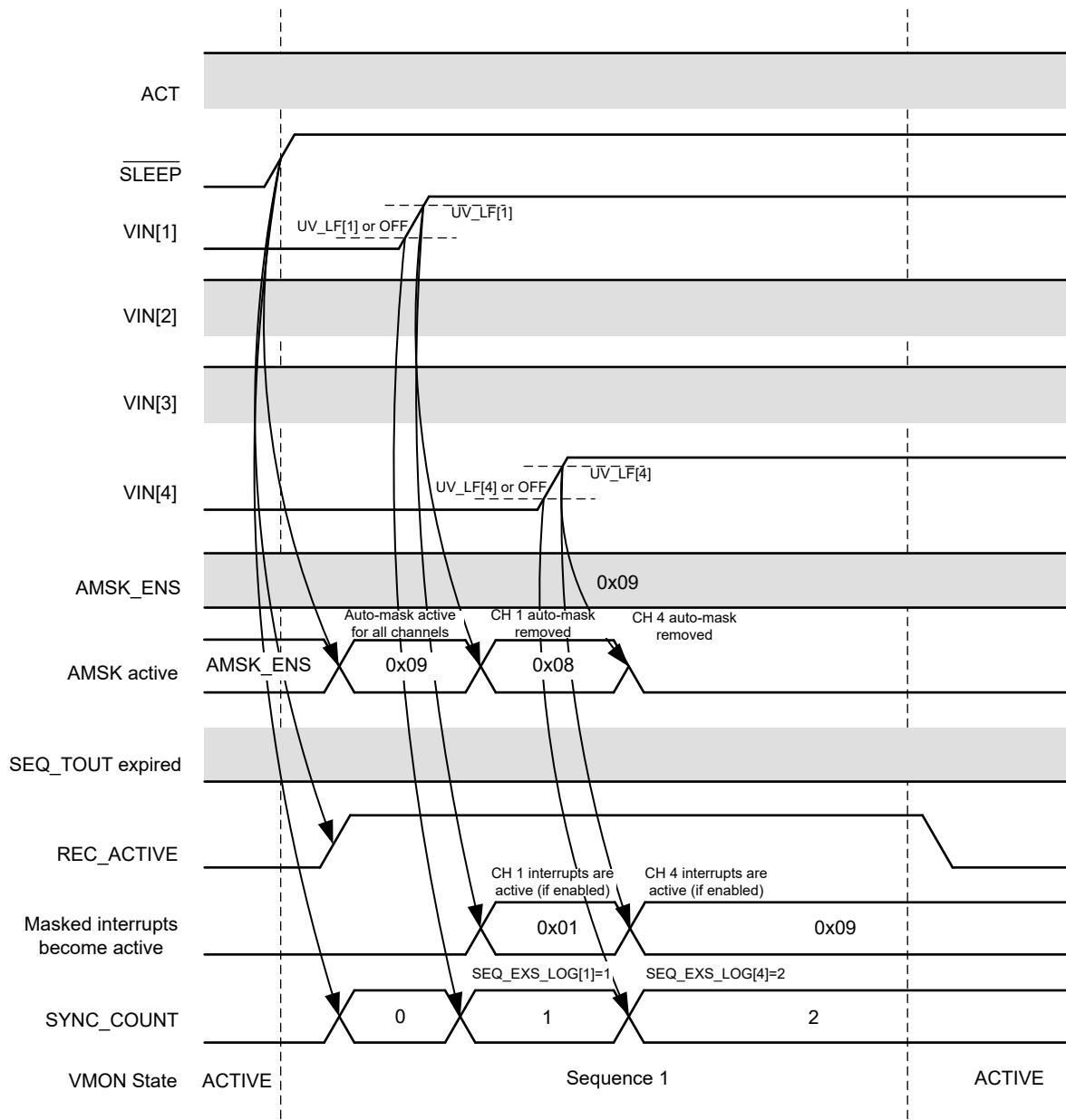


图 7-16. SLEEP 0→1 转换

1. TPS389006/08-Q1、TPS389R0-Q1 针对 SLEEP 0→1 转换需要若干操作：
 - a. 同步计数器复位为 0。
 - b. REC_ACTIVE 位被置位，SEQ[1:0] 位更新为 10b。
 - c. 如果序列覆盖位被启用 (EN_SEQ_OW=1)，序列记录寄存器 (SEQ_EXS_LOG[N]) 将被新数据覆盖。如果寄存器中存在未被主机读取的数据 (SEQ_EXS_RDY 仍被置位)，则会设置序列覆盖标志 (SEQ_EXS_OW)。
 - d. 如果启用了时间戳覆盖位 (EN_TS_OW=1)，则时间戳记录寄存器 (SEQ_TIME_XSB[N]) 将被新数据覆盖。如果寄存器中存在未被主机读取的数据 (TS_RDY 仍被置位)，则会设置时间戳覆盖标志 (TS_OW)。

- e. 如果序列覆盖位被禁用 ($EN_SEQ_OW=0$) 并且寄存器 $SEQ_EXS_LOG[N]$ 中有数据未被主机读取和确认 (SEQ_EXS_RDY 仍被置位) , 则设置序列覆盖标志 (SEQ_EXS_OW) 且不会用新数据覆盖这些寄存器。
 - f. 如果时间戳覆盖位被禁用 ($EN_TS_OW=0$) 并且寄存器 $SEQ_TIME_xSB[N]$ 中有数据未被主机读取和确认 (TS_RDY 仍被置位) , 则设置时间戳覆盖标志 (TS_OW) 且不会用新数据覆盖这些寄存器。
 - g. 内部序列计时器 (重新) 启动。
2. 通过自动屏蔽寄存器 $AMSK_EXS$ 选择的相关 TPS389006/08-Q1、TPS389R0-Q1 输入是由 UVLF、UVHF 和 OVHF 条件的屏蔽 (禁用) 中断设置的。
 3. 当每个电源轨突破 UVLF 阈值 ($UV_LF[N]$) 时, 相关的 UV 和 OV 中断将自动 (预计会在大约 $5-10\ \mu s$ 内发生) 根据 IEN_UVLF 、 IEN_UVHF 和 IEN_OVHF 寄存器解除屏蔽和启用/禁用。
 4. 当每个电源轨突破 UVLF 或 OFF 阈值 (取决于 $SEQ_UP_THLD.OFF_UV[N]$ 寄存器设置) 时, 用一个对应于上升沿转换顺序的计数器标记电源轨。还会记录时间戳。
 - a. 如果覆盖设置和状态允许, 标签值将存储在相关状态寄存器 $SEQ_EXS_LOG[N]$ 中。此外, 在覆盖设置和状态允许的情况下, 事件时间戳会存储在寄存器 $SEQ_TIME_MSB[N]$ 和 $SEQ_TIME_LSB[N]$ 中。
 - b. 将 $SEQ_EXS_LOG[N]$ 寄存器与 $SEQ_EXS_EXP[N]$ 寄存器中定义的预期序列顺序值进行比较, 如果不同并且设置了相关中断使能位 (IEN_SEQ_EXS), 则会生成一个中断。请注意, 如果覆盖设置和记录状态不允许向记录寄存器写入新数据, 则不能执行比较, 也不会产生中断。
 5. 超时后, 标记停止。
 - a. REC_ACTIVE 位被清除。
 - b. 如果电源轨按照正确的顺序启动, 则 TPS389006/08-Q1、TPS389R0-Q1 处于运行状态并开始正常监控。
 - c. 如果任何电源轨的标签与 $SEQ_EXS_EXP[N]$ 寄存器中配置的值不匹配, 则 NIRQ 被置为有效。

TPS389006/08-Q1、TPS389R0-Q1 继续正常监控。

7.4.3.4 序列监控 2

序列监控 2 与序列监控 1 非常相似, 但是, 根据 $TEST_CFG.AT_SHDN$ 寄存器位, 退出此转换状态时会采取额外的步骤。

当执行转换 $ACT\ 1 \rightarrow 0$ 时, 进入序列监控 2。节 7.4.3.4.1 中介绍了所采取的操作。

7.4.3.4.1 ACT 转换 1→0

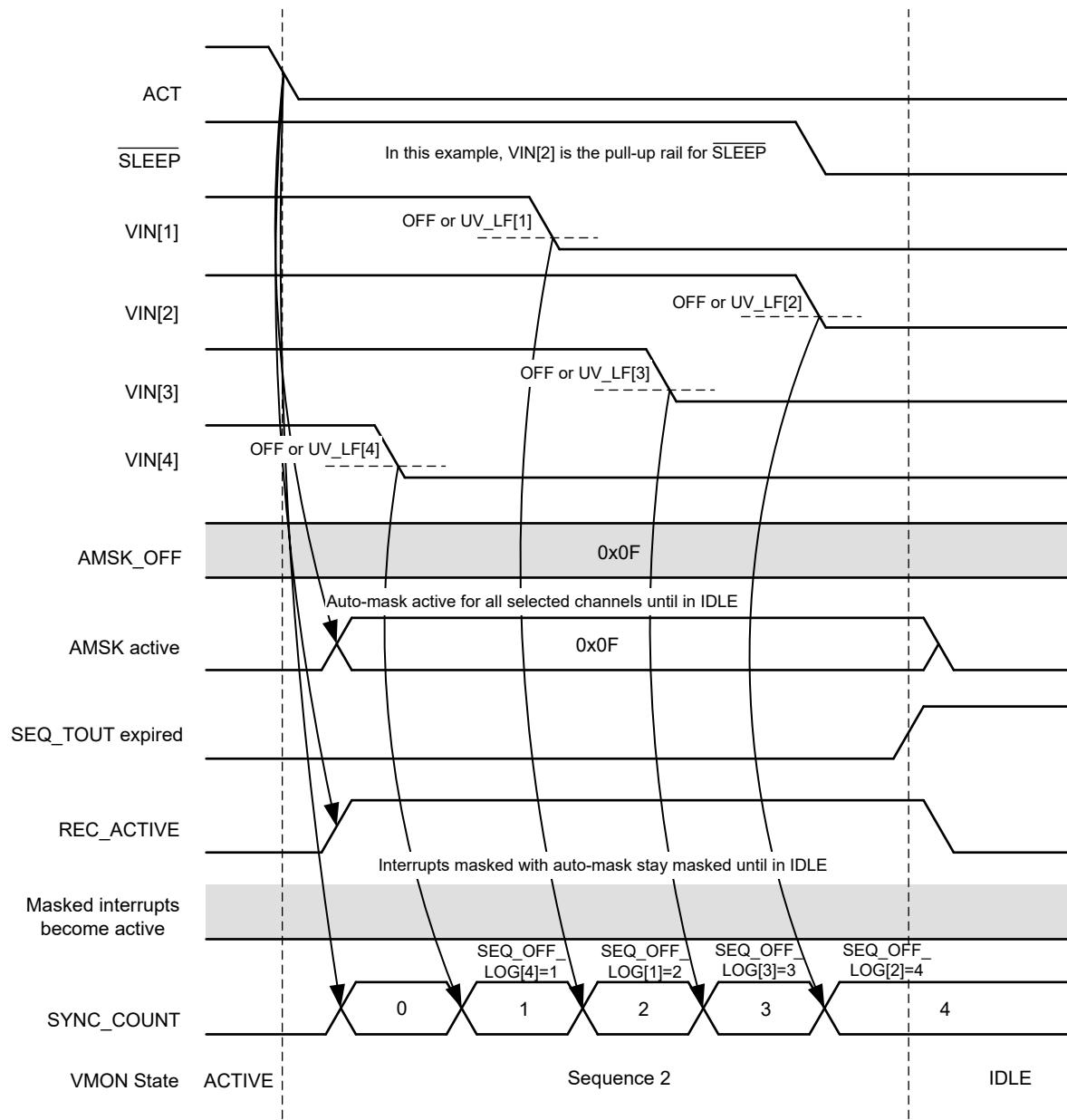


图 7-17. ACT 1→0 转换

1. TPS389006/08-Q1、TPS389R0-Q1 针对 ACT 1→0 转换需要若干操作：
 - a. 同步计数器复位为 0。
 - b. REC_ACTIVE 位被置位，SEQ[1:0] 位更新为 01b。
 - c. 如果序列覆盖位被启用 (EN_SEQ_OW=1)，序列记录寄存器 (SEQ_OFF_LOG[N]) 将被新数据覆盖。如果寄存器中存在未被主机读取的数据 (SEQ_OFF_RDY 仍被置位)，则会设置序列覆盖标志 (SEQ_OWN)。
 - d. 如果启用了时间戳覆盖位 (EN_TS_OW=1)，则时间戳记录寄存器 (SEQ_TIME_XSB[N]) 将被新数据覆盖。如果寄存器中存在未被主机读取的数据 (TS_RDY 仍被置位)，则会设置时间戳覆盖标志 (TS_OWN)。

- e. 如果序列覆盖位被禁用 (**EN_SEQ_OW=0**) 并且寄存器 **SEQ_OFF_LOG[N]** 中有数据未被主机读取和确认 (**SEQ_OFF_RDY** 仍被置位) , 则设置序列覆盖标志 (**SEQ_OFF_OW**) 且不会用新数据覆盖这些寄存器。
 - f. 如果时间戳覆盖位被禁用 (**EN_TS_OW=0**) 并且寄存器 **SEQ_TIME_xSB[N]** 中有数据未被主机读取和确认 (**TS_RDY** 仍被置位) , 则设置时间戳覆盖标志 (**TS_OW**) 且不会用新数据覆盖这些寄存器。
 - g. 内部序列计时器 (重新) 启动。
2. 通过自动屏蔽寄存器 **AMSK_OFF** 选择的所有 TPS389006/08-Q1、TPS389R0-Q1 输入是由 UVLF、UVHF 和 OVHF 条件的屏蔽 (禁用) 中断设置的。
 3. 当每个电源轨突破 OFF 或 UVLF 阈值 (取决于 **SEQ_DN_THLD.OFF_UV[N]** 寄存器设置) 时, 用一个对应于下降沿转换顺序的计数器标记电源轨。还会记录时间戳。
 - a. 如果覆盖设置和状态允许, 标签值将存储在相关状态寄存器 **SEQ_OFF_LOG[N]** 中。此外, 在覆盖设置和状态允许的情况下, 事件时间戳会存储在寄存器 **SEQ_TIME_MSB[N]** 和 **SEQ_TIME_LSB[N]** 中。
 - b. 将 **SEQ_OFF_LOG[N]** 寄存器与 **SEQ_OFF_EXP[N]** 寄存器中定义的预期序列顺序值进行比较, 如果不同并且设置了相关中断使能位 (**IEN_SEQ_OFF**) , 则会生成一个中断。请注意, 如果覆盖设置和记录状态不允许向记录寄存器写入新数据, 则不能执行比较, 也不会产生中断。
 4. 超时后, 标记停止。
 - a. **REC_ACTIVE** 位被清除。
 - b. 如果电源轨按正确的顺序关闭, 请继续检查 **TEST_CFG.AT_SHDN** 寄存器位。
 - c. 如果任何电源轨的标签与 **SEQ_OFF_EXP[N]** 寄存器中配置的值不匹配, 则 **NIRQ** 被置为有效。
TPS389006/08-Q1、TPS389R0-Q1 继续检查 **TEST_CFG.AT_SHDN** 寄存器位。
 5. 如果设置了 **TEST_CFG.AT_SHDN** 寄存器位, 则执行 BIST (下一状态取决于 BIST 结果)。
 6. 如果未设置 **TEST_CFG.AT_SHDN** 寄存器位, 则 TPS389006/08-Q1、TPS389R0-Q1 进入 IDLE 状态。

7.5 寄存器映射

寄存器映射旨在通过寄存器组支持多达 16 个通道，具有以下组织：

- **组 0 - 状态寄存器组摘要：**

- 供应商信息和使用情况寄存器（独立于组）
- 中断寄存器
- 状态寄存器
- 组选择寄存器（独立于组）
- 保护寄存器（独立于组）
- 器件配置寄存器（独立于组）

- **组 1 - 通道 1-8 配置寄存器组摘要：**

- 供应商信息和使用情况寄存器（独立于组）
- 控制寄存器（器件全局寄存器）
- 监视配置寄存器（通道专用寄存器）
- 序列配置寄存器（器件全局寄存器和通道特定寄存器）
- 组选择寄存器（独立于组）
- 保护寄存器（独立于组）
- 器件配置寄存器（独立于组）

无论当前组选择如何，均可在同一地址访问组独立寄存器。访问其他寄存器需要选择适当的组。

所有寄存器为 8 位宽，在引导时加载了此处描述的默认值或在出厂时编程的 OTP 值。

未使用的寄存器地址被保留供将来使用并支持多达 16 个通道。

应否定对受保护寄存器（请参阅 PROT1/2 详细信息）、无效寄存器或具有无效数据的有效寄存器的写访问。

7.5.1 BANK0 寄存器

表 7-9 列出了 BANK0 寄存器的存储器映射寄存器。表 7-9 中未列出的所有寄存器偏移地址都应视为保留的位置，
并且不应修改寄存器内容。

表 7-9. BANK0 寄存器

地址	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0		
0x10	INT_SRC	F_OTHER	RESERVED			测试		控制	MONITOR		
0x11	INT_MONITOR	SEQ_ON	SEQ_OFF	SEQ_EXS	SEQ_ENS	OV_LF	OV_HF	UV_LF	UV_HF		
0x12	INT_UVHF	UVHF[N]									
0x14	INT_UVLF	UVLF[N]									
0x16	INT_OVHF	OVHF[N]									
0x18	INT_OVLF	OVLF[N]									
0x1A	INT_SEQ_ON	F_SEQ_ON[N]									
0x1C	INT_SEQ_OFF	F_SEQ_OFF[N]									
0x1E	INT_SEQ_EXS	F_SEQ_EXS[N]									
0x20	INT_SEQ_ENS	F_SEQ_ENS[N]									
0x22	INT_CONTROL	RESERVED			F_CRC	F_NIRQ	F_TSD	F_SYNC	F_PEC		
0x23	INT_TEST	RESERVED			ECC_SEC	ECCDED	I_BIST_C	BIST			
0x24	INT_VENDOR	Self-Test_CRC	LDO_OV_Error	NRST_mismatch	Freq_DEV_Error	SHORT_DET	OPEN_DET	RESERVED			
0x30	VMON_STAT	FAILSAFE	ST_BIDT_C	ST_VDD	ST_NIRQ	ST_ACTSL_P	ST_ACTSH_DN	ST_SYNC	RESERVED		
0x31	TEST_INFO	RESERVED		ECC_SEC	ECCDED	BIST_VM	BIST_NVM	BIST_L	BIST_A		
0x32	OFF_STAT	VIN[N]									
0x34	SEQ_REC_STAT	REC_ACTIV_E	SEQ		TS_RDY	SEQ_ON_RDY	SEQ_OFF_RDY	SEQ_EXS_RDY	SEQ_ENS_RDY		
0x35	SEQ_OW_STAT	RSVD			TS_OW	SEQ_ON_OW	SEQ_OFF_OW	SEQ_EXS_OW	SEQ_ENS_OW		
0x36	SEQ_ORD_STA_T	SYNC_COUNT[7:0]									
0x40	MON_LVL[1]	ADC[7:0]									
0x41	MON_LVL[2]	ADC[7:0]									
0x42	MON_LVL[3]	ADC[7:0]									
0x43	MON_LVL[4]	ADC[7:0]									
0x44	MON_LVL[5]	ADC[7:0]									
0x45	MON_LVL[6]	ADC[7:0]									
0x46	MON_LVL[7]	ADC[7:0]									
0x47	MON_LVL[8]	ADC[7:0]									
0x50	SEQ_ON_LOG[1]	ORDER[7:0]									
0x51	SEQ_ON_LOG[2]	ORDER[7:0]									
0x52	SEQ_ON_LOG[3]	ORDER[7:0]									
0x53	SEQ_ON_LOG[4]	ORDER[7:0]									
0x54	SEQ_ON_LOG[5]	ORDER[7:0]									
0x55	SEQ_ON_LOG[6]	ORDER[7:0]									

表 7-9. BANK0 寄存器 (续)

地址	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x56	SEQ_ON_LOG[7]								ORDER[7:0]
0x57	SEQ_ON_LOG[8]								ORDER[7:0]
0x60	SEQ_OFF_LOG[1]								ORDER[7:0]
0x61	SEQ_OFF_LOG[2]								ORDER[7:0]
0x62	SEQ_OFF_LOG[3]								ORDER[7:0]
0x63	SEQ_OFF_LOG[4]								ORDER[7:0]
0x64	SEQ_OFF_LOG[5]								ORDER[7:0]
0x65	SEQ_OFF_LOG[6]								ORDER[7:0]
0x66	SEQ_OFF_LOG[7]								ORDER[7:0]
0x67	SEQ_OFF_LOG[8]								ORDER[7:0]
0x70	SEQ_EXS_LOG[1]								ORDER[7:0]
0x71	SEQ_EXS_LOG[2]								ORDER[7:0]
0x72	SEQ_EXS_LOG[3]								ORDER[7:0]
0x73	SEQ_EXS_LOG[4]								ORDER[7:0]
0x74	SEQ_EXS_LOG[5]								ORDER[7:0]
0x75	SEQ_EXS_LOG[6]								ORDER[7:0]
0x76	SEQ_EXS_LOG[7]								ORDER[7:0]
0x77	SEQ_EXS_LOG[8]								ORDER[7:0]
0x80	SEQ_ENS_LOG[1]								ORDER[7:0]
0x81	SEQ_ENS_LOG[2]								ORDER[7:0]
0x82	SEQ_ENS_LOG[3]								ORDER[7:0]
0x83	SEQ_ENS_LOG[4]								ORDER[7:0]
0x84	SEQ_ENS_LOG[5]								ORDER[7:0]
0x85	SEQ_ENS_LOG[6]								ORDER[7:0]
0x86	SEQ_ENS_LOG[7]								ORDER[7:0]
0x87	SEQ_ENS_LOG[8]								ORDER[7:0]

表 7-9. BANK0 寄存器 (续)

地址	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x90	SEQ_TIME_MS_B[1]				CLOCK[7:0]				
0x91	SEQ_TIME_LS_B[1]				CLOCK[7:0]				
0x92	SEQ_TIME_MS_B[2]				CLOCK[7:0]				
0x93	SEQ_TIME_LS_B[2]				CLOCK[7:0]				
0x94	SEQ_TIME_MS_B[3]				CLOCK[7:0]				
0x95	SEQ_TIME_LS_B[3]				CLOCK[7:0]				
0x96	SEQ_TIME_MS_B[4]				CLOCK[7:0]				
0x97	SEQ_TIME_LS_B[4]				CLOCK[7:0]				
0x98	SEQ_TIME_MS_B[5]				CLOCK[7:0]				
0x99	SEQ_TIME_LS_B[5]				CLOCK[7:0]				
0x9A	SEQ_TIME_MS_B[6]				CLOCK[7:0]				
0x9B	SEQ_TIME_LS_B[6]				CLOCK[7:0]				
0x9C	SEQ_TIME_MS_B[7]				CLOCK[7:0]				
0x9D	SEQ_TIME_LS_B[7]				CLOCK[7:0]				
0x9E	SEQ_TIME_MS_B[8]				CLOCK[7:0]				
0x9F	SEQ_TIME_LS_B[8]				CLOCK[7:0]				
0xF0	BANK_SEL				RESERVED				组选择
0xF1	PROT1	RESERVED		WRKC	WRKS	CFG	IEN	MON	SEQ
0xF2	PROT2	RESERVED		WRKC	WRKS	CFG	IEN	MON	SEQ
0xF3	PROT_MON2	RESERVED				MON[N]			
0xF9	I2CADDR	RESERVED		ADDR_NVM[3:0]			ADDR_STRAP[2:0]		
0xFA	DEV_CFG			RESERVED					SOC_IF

复杂的位访问类型经过编码可适应小型表单元。表 7-10 展示了适用于此部分中访问类型的代码。

表 7-10. BANK0 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
W1C	W 1C	写入 1 以清零
复位或默认值		

表 7-10. BANK0 访问类型代码 (续)

访问类型	代码	说明
-n		复位后的值或默认值

7.5.1.1 INT_SRC 寄存器 (地址 = 0x10) [复位 = 0X0]

表 7-11 中显示了 INT_SRC。

返回到[汇总表](#)。

全局中断源状态寄存器。该寄存器包含 UV/OV HF/LF 中断和内部故障中断等故障中断。INT_SRC 表示 NIRQ 被置为有效的原因。当主机处理器收到 NIRQ 时，处理器可以读取该寄存器来快速判断中断源。如果该寄存器清零，则器件未将 NIRQ 置为有效。

表 7-11. INT_SRC 寄存器字段说明

位	字段	类型	复位	说明
7	F_OTHER	R	0b	供应商特定的内部故障。 INT_F_OTHER 中报告了详细信息。 该位表示 INT_F_OTHER 中所有位的或运算值。 0b = INT_F_OTHER 中未报告故障 1b = INT_F_OTHER 中报告故障
6:3	RESERVED	R	b	保留
2	测试	R	xb	内部测试或配置负载故障。 INT_TEST 中报告了详细信息。 表示 INT_TEST 中所有位的或运算值。 0b = 未检测到测试/配置故障 1b = 检测到测试/配置故障
1	控制	R	xb	控制状态或通信故障。 INT_CONTROL 中报告了详细信息。 表示 INT_CONTROL 中所有位的或运算值。 0b = 未检测到状态或通信故障 1b = 检测到状态或通信故障
0	MONITOR	R	xb	电压或序列监控器故障。 INT_MONITOR 中报告了详细信息。 表示 INT_MONITOR 中所有位的或运算值。 0b = 未检测到电压或序列故障 1b = 检测到电压或序列故障

7.5.1.2 INT_MONITOR 寄存器 (地址 = 0x11) [复位 = 0X0]

表 7-12 中显示了 INT_MONITOR。

返回到[汇总表](#)。

电压和序列监控器中断状态寄存器。该寄存器包含用于序列进入/退出活动/睡眠模式以及 HF 和 LF 故障的故障中断。

表 7-12. INT_MONITOR 寄存器字段说明

位	字段	类型	复位	说明
7	SEQ_ON	R	0b	上电序列故障。 INT_SEQ_ON 中报告了详细信息。 表示 INT_SEQ_ON 中所有位的或运算值。 当 SEQ_ON_LOG[N] 寄存器的内容与 SEQ_ON_EXP[N] 寄存器中定义的值不匹配时，会发生上电序列故障。 0b = 未检测到上电序列故障 1b = 检测到上电序列故障

表 7-12. INT_MONITOR 寄存器字段说明 (续)

位	字段	类型	复位	说明
6	SEQ_OFF	R	0b	断电序列故障。 INT_SEQ_OFF 中报告了详细信息。 表示 INT_SEQ_OFF 中所有位的或运算值。 当 SEQ_OFF_LOG[N] 寄存器的内容与 SEQ_OFF_EXP[N] 寄存器中定义的值不匹配时，会发生断电序列故障。 0b = 未检测到断电序列故障 1b = 检测到断电序列故障
5	SEQ_EXS	R	0b	退出睡眠序列故障。 INT_SEQ_EXS 中报告了详细信息。 表示 INT_SEQ_EXS 中所有位的或运算值。 当 SEQ_EXS_LOG[N] 寄存器的内容与 SEQ_EXS_EXP[N] 寄存器中定义的值不匹配时，会发生退出睡眠序列故障。 0b = 未检测到退出睡眠序列故障 1b = 检测到退出睡眠序列故障
4	SEQ_ENS	R	0b	进入睡眠序列故障。 INT_SEQ_ENS 中报告了详细信息。 表示 INT_SEQ_ENS 中所有位的或运算值。 当 SEQ_ENS_LOG[N] 寄存器的内容与 SEQ_ENS_EXP[N] 寄存器中定义的值不匹配时，会发生进入睡眠序列故障。 0b = 未检测到进入睡眠序列故障 1b = 检测到进入睡眠序列故障
3	OV_LF	R	xb	过压低频故障。 INT_OVLF 中报告了详细信息。 表示 INT_OVLF 中所有位的或运算值。 0b = 未检测到 OVLF 故障 1b = 检测到 OVLF 故障
2	OV_HF	R	xb	过压高频故障。 INT_OVHF 中报告了详细信息。 表示 INT_OVHF 中所有位的或运算值。 0b = 未检测到 OVHF 故障 1b = 检测到 OVHF 故障
1	UV_LF	R	xb	欠压低频故障。 INT_UVLF 中报告了详细信息。 表示 INT_UVLF 中所有位的或运算值。 0b = 未检测到 UVLF 故障 1b = 检测到 UVLF 故障
0	UV_HF	R	xb	欠压高频故障。 INT_UVHF 中报告了详细信息。 表示 INT_UVHF 中所有位的或运算值。 0b = 未检测到 UVHF 故障 1b = 检测到 UVHF 故障

7.5.1.3 INT_UVHF 寄存器 (地址 = 0x12) [复位 = 0xX0]

表 7-13 中显示了 INT_UVHF。

[返回到汇总表。](#)

高频通道欠压中断状态寄存器。该寄存器包含有关哪个通道发生 UV HF 故障的信息。

表 7-13. INT_UVHF 寄存器字段说明

位	字段	类型	复位	说明
7:0	UVHF[N]	R/W1C	xxxxb	通道 N (1 至 8) 的欠压高频故障。 如果通道 N 高频信号低于 UV_HF[N]，则跳闸。 故障条件的恢复不会清除该位。 故障只能由主机通过写入 1 以清除来清除。 仅当 UVHF 故障条件同时被清除 (通道 N 高频信号高于 UV_HF[N]) 时，写入 1 以清除才会清除该位。 0b = 通道 N 未检测到 UVHF 故障 (或 IEN_UVHF 寄存器中禁用中断) 1b = 通道 N 检测到 UVHF 故障

7.5.1.4 INT_UVLF 寄存器 (地址 = 0x14) [复位 = 0xX0]

表 7-14 中显示了 INT_UVLF。

返回到[汇总表](#)。

低频通道欠压中断使能寄存器。该寄存器包含有关哪个通道发生 UV LF 故障的信息。

表 7-14. INT_UVLF 寄存器字段说明

位	字段	类型	复位	说明
7:0	UVLF[N]	R/W1C	xxxxb	通道 N (1 至 8) 的欠压低频故障。 如果通道 N 低频信号低于 UV_LF[N]，则跳闸。 故障条件的恢复不会清除该位。 故障只能由主机通过写入 1 以清除来清除。 仅当 UVLF 故障条件同时被清除 (通道 N 低频信号高于 UV_LF[N]) 时，写入 1 以清除才会清除该位。 0b = 通道 N 未检测到 UVLF 故障 (或 IEN_UVLF 寄存器中禁用中断) 1b = 通道 N 检测到 UVLF 故障

7.5.1.5 INT_OVHF 寄存器 (地址 = 0x16) [复位 = 0xX0]

表 7-15 中显示了 INT_OVHF。

返回到[汇总表](#)。

高频通道过压中断使能寄存器。该寄存器包含有关哪个通道发生 OV HF 故障的信息。

表 7-15. INT_OVHF 寄存器字段说明

位	字段	类型	复位	说明
7:0	OVHF[N]	R/W1C	xxxxb	通道 N (1 至 8) 的过压高频故障。 如果通道 N 高频信号高于 OV_HF[N]，则跳闸。 故障条件的恢复并不会清除该位。故障只能由主机通过写入 1 以清除来清除。 仅当 OVHF 故障条件同时被清除 (通道 N 高频信号低于 OV_HF[N]) 时，写入 1 以清除才会清除该位。 0b = 通道 N 未检测到 OVHF 故障 (或 IEN_OVHF 寄存器中禁用中断) 1b = 通道 N 检测到 OVHF 故障

7.5.1.6 INT_OVLF 寄存器 (地址 = 0x18) [复位 = 0xX0]

表 7-16 中显示了 INT_OVLF。

返回到[汇总表](#)。

低频通道过压中断状态寄存器。该寄存器包含有关哪个通道发生 OV_LF 故障的信息。

表 7-16. INT_OVLF 寄存器字段说明

位	字段	类型	复位	说明
7:0	OVLF[N]	R/W1C	xxxxb	通道 N (1 至 8) 的过压低频故障。 如果通道 N 低频信号高于 OV_LF[N]，则跳闸。 故障条件的恢复并不会清除该位。故障只会由主机通过写入 1 以清除来清除。 仅当 OVLF 故障条件同时被清除 (通道 N 低频信号低于 OV_LF[N]) 时，写入 1 以清除才会清除该位。 0b = 通道 N 未检测到 OVLF 故障 (或 IEN_OVLF 寄存器中禁用中断) 1b = 通道 N 检测到 OVLF 故障

7.5.1.7 INT_SEQ_ON 寄存器 (地址 = 0x1A) [复位 = 0X0]

[表 7-17](#) 中显示了 INT_SEQ_ON。

[返回到汇总表。](#)

上电序列 (ACT/ SLEEP 从 0 变为 1) 中断状态寄存器。该寄存器包含有关哪个通道没有遵循上电顺序的信息。

表 7-17. INT_SEQ_ON 寄存器字段说明

位	字段	类型	复位	说明
7:0	F_SEQ_ON[N]	R/W1C	xxxxb	通道 N (1 到 8) 的上电顺序错误。 如果 SEQ_ON_LOG[N] 寄存器中记录的通道 N 上电序列计数器与 SEQ_ON_EXP[N] 寄存器中定义的值不匹配，则跳闸。 故障条件的恢复并不会清除该位。故障只会由主机通过写入 1 以清除来清除。 写入 1 以清除将清除该位。 如果检测到相同的故障，将在下一个序列中再次设置该位。 0b = 未检测到通道 N 上电序列故障 (或 IEN_SEQ_ON 寄存器中禁用中断) 1b = 检测到通道 N 上电序列故障

7.5.1.8 INT_SEQ_OFF 寄存器 (地址 = 0x1C) [复位 = 0X0]

[表 7-18](#) 中显示了 INT_SEQ_OFF。

[返回到汇总表。](#)

断电序列 (ACT/ SLEEP 从 1 变为 0) 中断状态寄存器。该寄存器包含有关哪个通道没有遵循断电顺序的信息。

表 7-18. INT_SEQ_OFF 寄存器字段说明

位	字段	类型	复位	说明
7:0	F_SEQ_OFF[N]	R/W1C	xxxxb	通道 N (1 到 8) 的断电顺序错误。 如果 SEQ_OFF_LOG[N] 寄存器中记录的通道 N 断电序列计数器与 SEQ_OFF_EXP[N] 寄存器中定义的值不匹配，则跳闸。 故障条件的恢复并不会清除该位。故障只会由主机通过写入 1 以清除来清除。 写入 1 以清除将清除该位。 如果检测到相同的故障，将在下一个序列中再次设置该位。 0b = 未检测到通道 N 断电序列故障 (或 IEN_SEQ_OFF 寄存器中禁用中断) 1b = 检测到通道 N 断电序列故障

7.5.1.9 INT_SEQ_EXS 寄存器 (地址 = 0x1E) [复位 = 0X0]

表 7-19 中显示了 INT_SEQ_EXS。

返回到[汇总表](#)。

退出睡眠序列 (ACT/ $\overline{\text{SLEEP}}$ 从 0 变为 1) 中断状态寄存器。该寄存器包含有关哪个通道没有遵循睡眠退出顺序的信息。

表 7-19. INT_SEQ_EXS 寄存器字段说明

位	字段	类型	复位	说明
7:0	F_SEQ_EXS[N]	R/W1C	xxxxb	通道 N (1 到 8) 的退出睡眠序列故障。 如果 SEQ_EXS_LOG[N] 寄存器中记录的通道 N 退出睡眠序列计数器与 SEQ_EXS_EXP[N] 寄存器中定义的值不匹配，则跳闸。 故障条件的恢复并不会清除该位。故障只会由主机通过写入 1 以清除来清除。 写入 1 以清除将清除该位。 如果检测到相同的故障，将在下一个序列中再次设置该位。 0b = 未检测到通道 N 退出睡眠序列故障 (或 IEN_SEQ_EXS 寄存器中禁用中断) 1b = 检测到通道 N 退出睡眠序列故障

7.5.1.10 INT_SEQ_EWS 寄存器 (地址 = 0x20) [复位 = 0X0]

表 7-20 中显示了 INT_SEQ_EWS。

返回到[汇总表](#)。

进入睡眠序列 ($\overline{\text{SLEEP}}$ 从 1 变为 0) 中断状态寄存器。该寄存器包含有关哪个通道没有遵循睡眠进入顺序的信息。

表 7-20. INT_SEQ_EWS 寄存器字段说明

位	字段	类型	复位	说明
7:0	F_SEQ_EWS[N]	R/W1C	xxxxb	通道 N (1 到 8) 的进入睡眠序列故障。 如果 SEQ_EWS_LOG[N] 寄存器中记录的通道 N 进入睡眠序列计数器与 SEQ_EWS_EXP[N] 寄存器中定义的值不匹配，则跳闸。 0b = 未检测到通道 N 进入睡眠序列故障 (或 IEN_SEQ_EWS 寄存器中禁用中断) 1b = 检测到通道 N 进入睡眠序列故障

7.5.1.11 INT_CONTROL 寄存器 (地址 = 0x22) [复位 = 0X0]

表 7-21 中显示了 INT_CONTROL。

返回到[汇总表](#)。

控制和通信中断状态寄存器。

表 7-21. INT_CONTROL 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	b	保留
4	F_CRC	R/W1C	0b	运行时寄存器 CRC 故障：故障条件的恢复并不会清除该位。故障只会由主机通过写入 1 以清除来清除。 写入 1 以清除将清除该位。 如果检测到相同的故障，将在下一次寄存器 CRC 检查期间再次设置该位。 0b = 未检测到故障 (或 IEN_CONTROL.RT_CRC 被禁用) 1b = 检测到寄存器 CRC 故障

表 7-21. INT_CONTROL 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	F_NIRQ	R/W1C	xb	中断引脚故障 (故障位始终启用，无使能位可用)：故障条件的恢复并不会清除该位。故障只会由主机通过写入 1 以清除来清除。 仅当 NIRQ 故障条件同时被清除时，写入 1 以清除才会清除该位。 0b = 在 NIRQ 引脚上未检测到故障 1b = 在 NIRQ 引脚上检测到电源的低电阻路径
2	F_TSD	R/W1C	xb	热关断故障：故障条件的恢复并不会清除该位。故障只会由主机通过写入 1 以清除来清除。 仅当 TSD 故障条件同时被清除时，写入 1 以清除才会清除该位。 0b = 未检测到 TSD 故障 (或 IEN_CONTROL.TSD 被禁用) 1b = 检测到 TSD 故障
1	F_SYNC	R/W1C	xb	SYNC 引脚故障：故障条件的恢复并不会清除该位。故障只会由主机通过写入 1 以清除来清除。 仅当 SYNC 故障条件同时被清除时，写入 1 以清除才会清除该位。 0b = 未在 SYNC 引脚上检测到故障 (或 IEN_CONTROL.SYNC 被禁用) 1b = 在 SYNC 引脚上检测到电源的低电阻路径
0	F_PEC	R/W1C	xb	数据包错误检查故障：故障条件的恢复并不会清除该位。故障只会由主机通过写入 1 以清除来清除。 写入 1 以清除将清除该位。 如果检测到相同的故障，将在下一个 I2C 事务期间再次设置该位。

7.5.1.12 INT_TEST 寄存器 (地址 = 0x23) [复位 = 0xX0]

表 7-22 中显示了 INT_TEST。

返回到 [汇总表](#)。

内部测试和配置加载中断状态寄存器。

表 7-22. INT_TEST 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	b	保留
3	ECC_SEC	R/W1C	xb	在加载 OTP 配置时纠正了 ECC 单比特错误：写入 1 以清除将清除该位。 如果检测到相同的故障，将在下次加载 OTP 配置期间再次设置该位。 0b = 未纠正单比特错误 (或 IEN_TEST.ECC_SEC 被禁用) 1b = 已纠正单比特错误
2	ECCDED	R/W1C	xb	在加载 OTP 配置时检测到 ECC 双比特错误：故障位始终启用 (没有关联的中断使能位)。 写入 1 以清除将清除该位。 如果检测到相同的故障，将在下次加载 OTP 配置期间再次设置该位。 0b = 加载 OTP 时未检测到双比特错误 1b = 加载 OTP 时检测到双比特错误
1	I_BIST_C	R/W1C	xb	内置自检完成指示：写入 1 以清除将清除该位。 将在完成下一次 BIST 执行时再次设置该位。写入 1 以清除将清除该位。 将在完成下一次 BIST 执行时再次设置该位。 0b = BIST 未完成 (或 IEN_TEST.BIST_C 被禁用) 1b = BIST 完成
0	BIST	R/W1C	xb	内置自检故障：写入 1 以清除将清除该位。 如果检测到相同的故障，将在下一次 BIST 执行期间再次设置该位。 0b = 未检测到 BIST 故障 (或 IEN_TEST.BIST 被禁用) 1b = 检测到 BIST 故障

7.5.1.13 INT_VENDOR 寄存器 (地址 = 0x24) [复位 = 0xX0]

表 7-23 中显示了 INT_VENDOR。

返回到 [汇总表](#)。

该寄存器包含各种内部故障和 ADDR 检测引脚故障。

表 7-23. INT_VENDOR 寄存器字段说明

位	字段	类型	复位	说明
7	Self-Test_CRC	R/W1C	0b	启动寄存器 CRC 0b 0 = 自检通过 0b 1 = 自检失败 写入 1 以清除
6	LDO_OV_Error	R/W1C	0b	内部 LDO 故障： 0 = 未检测到内部 LDO 故障 1 = 检测到内部 LDO 故障。 写入 1 以清除将清除该位。
5	NRST_mismatch	R/W1C	0b	NRST 引脚驱动状态和读回状态错误 1b = 检测到不匹配故障。故障条件的恢复不会清除该位。故障只能由主机通过写入 1 以清除来清除。仅当 NRST 故障条件同时被清除时，写入 1 以清除才会清除该位。
4	Freq_DEV_Error	R/W1C	0b	内部振荡器故障： 0 = 未检测到内部振荡器故障 1 = 检测到内部振荡器故障。 写入 1 以清除将清除该位。
3	SHORT_DET	R/W1C	xb	地址引脚故障： 0 = 未检测到地址引脚故障 1 = 检测到地址引脚故障。 写入 1 以清除将清除该位。
2	OPEN_DET	R/W1C	xb	地址引脚故障： 0 = 未检测到地址引脚故障 1 = 检测到地址引脚故障。 写入 1 以清除将清除该位。
1:0	RESERVED	R	b	保留

7.5.1.14 VMON_STAT 寄存器 (地址 = 0x30) [复位 = 0xX0]

表 7-24 中显示了 VMON_STAT。

返回到 [汇总表](#)。

内部操作和其他非关键条件的状态标志。显示 BIST 完成状态 (可以是有效、睡眠或有效/关断) 的寄存器。

表 7-24. VMON_STAT 寄存器字段说明

位	字段	类型	复位	说明
7	FAILSAFE	R	0b	失效防护状态： 0 = 未处于失效防护状态 1 = 处于失效防护状态
6	ST_BIDT_C	R	0b	内置自检状态： 0 = BIST 未完成 1 = BIST 完成
5	ST_VDD	R	0b	VDD 引脚的当前状态： 0 = VDD 引脚为低电平。 1 = VDD 引脚为高电平。

表 7-24. VMON_STAT 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	ST_NIRQ	R	0b	NIRQ 输入的当前状态： 0 = 系统将 NIRQ 引脚驱动为低电平。 1 = 系统将 NIRQ 引脚驱动为高电平。
3	ST_ACTSLP	R	xb	SLEEP 输入的当前状态： 0 = 系统将 SLEEP 引脚驱动为低电平。 1 = 系统将 SLEEP 引脚驱动为高电平。
2	ST_ACTSHDN	R	xb	ACT 输入的当前状态： 0 = 系统将 ACT 引脚驱动为低电平。 1 = 系统将 ACT 引脚驱动为高电平。
1	ST_SYNC	R	xb	SYNC 引脚的当前状态： 0 = $\overline{\text{SYNC}}$ 引脚为低电平。 1 = $\overline{\text{SYNC}}$ 引脚为高电平。
0	RESERVED	R	b	保留

7.5.1.15 TEST_INFO 寄存器 (地址 = 0x31) [复位 = 0X0]

表 7-25 中显示了 TEST_INFO。

返回到 [汇总表](#)。

内部自检和 ECC 信息。

表 7-25. TEST_INFO 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	b	保留
5	ECC_SEC	R	0b	OTP 配置负载上的 ECC 单比特错误更正状态。 0 = 未应用错误更正 1 = 应用单比特错误更正
4	ECCDED	R	0b	OTP 配置负载上 ECC 双比特错误检测的状态。 0 = 未检测到双比特错误 1 = 检测到双比特错误
3	BIST_VM	R	xb	BIST 的易失性存储器测试输出状态。 0 = 易失性存储器测试通过 1 = 易失性存储器测试失败
2	BIST_NVM	R	xb	BIST 的非易失性存储器测试输出状态。 0 = 非易失性存储器测试通过 1 = 非易失性存储器测试失败
1	BIST_L	R	xb	BIST 的逻辑测试输出状态。 0 = 逻辑测试通过 1 = 逻辑测试失败
0	BIST_A	R	xb	BIST 的模拟测试输出状态。 0 = 模拟测试通过 1 = 模拟测试失败

7.5.1.16 OFF_STAT 寄存器 (地址 = 0x32) [复位 = 0X0]

表 7-26 中显示了 OFF_STAT。

返回到 [汇总表](#)。

通道 OFF 状态。

表 7-26. OFF_STAT 寄存器字段说明

位	字段	类型	复位	说明
7:0	VIN[N]	R	xxxxb	该寄存器表示每个通道的 OFF 状态： 0 = 通道 N NOT OFF 1 = 通道 N OFF (低于 OFF 阈值)

7.5.1.17 SEQ_REC_STAT 寄存器 (地址 = 0x34) [复位 = 0X0]

表 7-27 中显示了 SEQ_REC_STAT。

返回到 [汇总表](#)。

序列记录状态寄存器。

表 7-27. SEQ_REC_STAT 寄存器字段说明

位	字段	类型	复位	说明
7	REC_ACTIVE	R	0b	指示序列记录的状态： 0 = 无序列记录处于活动状态。 1 = ACT 或 SLEEP 或 SEQ_REC_CTL.REC_START 启动了电源序列，并且记录处于活动状态。
6:5	SEQ	R	0b	正在记录当前序列：00b = 上电 (ACT 01) 01b = 断电 (ACT 10) 10b = 退出睡眠状态 (SLEEP 01) 11b = 进入睡眠状态 (SLEEP 10)
4	TS_RDY	R	0b	SEQ_TIME_XSB 寄存器中的时间戳数据可用性：如果 EN_TS_OW=0，当 TS_ACK 被主机写入 1 时，该位被清除。 如果 EN_TS_OW=1，则在读取已启用通道（在 VIN_CH_EN 寄存器中）的所有 SEQ_TIME_xSB[N] 寄存器时清除该位。 如果该位已设置且 REC_ACTIVE 也已设置，则 SEQ_TIME_xSB 寄存器中的数据将被覆盖。 0 = 没有新数据可用或已读取数据。 1 = 有新数据可用（仍需要读取数据）。
3	SEQ_ON_RDY	R	xb	SEQ_ON_LOG 寄存器中的上电序列数据可用性：如果 EN_SEQ_OW=0，当 SEQ_ON_ACK 被主机写入 1 时，该位被清除。 如果 EN_SEQ_OW=1，则在读取已启用通道（在 VIN_CH_EN 寄存器中）的所有 SEQ_ON_LOG 寄存器时清除该位。 如果该位已设置，REC_ACTIVE 也已设置，且 SEQ[1:0]=00b，则 SEQ_ON_LOG 寄存器中的数据将被覆盖。 0 = 没有新数据可用或已读取数据。 1 = 有新数据可用（仍需要读取数据）。

表 7-27. SEQ_REC_STAT 寄存器字段说明 (续)

位	字段	类型	复位	说明
2	SEQ_OFF_RDY	R	xb	<p>SEQ_OFF_LOG 寄存器中的断电序列数据可用性：如果 EN_SEQ_OW=0，当 SEQ_OFF_ACK 被主机写入 1 时，该位被清除。</p> <p>如果 EN_SEQ_OW=1，则在读取已启用通道（在 VIN_CH_EN 寄存器中）的所有 SEQ_OFF_LOG 寄存器时清除该位。</p> <p>如果该位已设置，REC_ACTIVE 也已设置，且 SEQ[1:0]=01b，则 SEQ_OFF_LOG 寄存器中的数据将被覆盖。</p> <p>0 = 没有新数据可用或已读取数据。 1 = 有新数据可用（仍需要读取数据）。</p>
1	SEQ_EXS_RDY	R	xb	<p>SEQ_EXS_LOG 寄存器中的睡眠退出序列数据可用性：如果 EN_SEQ_OW=0，当 SEQ_EXS_ACK 被主机写入 1 时，该位被清除。</p> <p>如果 EN_SEQ_OW=1，则在读取已启用通道（在 VIN_CH_EN 寄存器中）的所有 SEQ_EXS_LOG 寄存器时清除该位。</p> <p>如果该位已设置，REC_ACTIVE 也已设置，且 SEQ[1:0]=10b，则 SEQ_EXS_LOG 寄存器中的数据将被覆盖。</p> <p>0 = 没有新数据可用或已读取数据。 1 = 有新数据可用（仍需要读取数据）。</p>
0	SEQ_EWS_RDY	R	xb	<p>SEQ_EWS_LOG 寄存器中的睡眠进入序列数据可用性：如果 EN_SEQ_OW=0，当 SEQ_EWS_ACK 被主机写入 1 时，该位被清除。</p> <p>如果 EN_SEQ_OW=1，则在读取已启用通道（在 VIN_CH_EN 寄存器中）的所有 SEQ_EWS_LOG 寄存器时清除该位。</p> <p>如果该位已设置，REC_ACTIVE 也已设置，且 SEQ[1:0]=11b，则 SEQ_EWS_LOG 寄存器中的数据将被覆盖。</p> <p>0 = 没有新数据可用或已读取数据。 1 = 有新数据可用（仍需要读取数据）。</p>

7.5.1.18 SEQ_OW_STAT 寄存器 (地址 = 0x35) [复位 = 0xX0]

表 7-28 中显示了 SEQ_OW_STAT。

[返回到汇总表。](#)

序列记录覆盖状态寄存器。

表 7-28. SEQ_OW_STAT 寄存器字段说明

位	字段	类型	复位	说明
7:5	RSVD	R	0b	RSVD
4	TS_OW	R	0b	时间戳数据覆盖状态： 0 = 数据未被覆盖 1 = 数据被覆盖（如果 VMON_MISC.EN_TS_OW=1），或者无法写入数据（如果 VMON_MISC.EN_TS_OW=0）

表 7-28. SEQ_OW_STAT 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	SEQ_ON_OW	R	xb	加电序列数据覆盖状态： 0 = 数据未被覆盖 1 = 数据被覆盖 (如果 VMON_MISC.EN_SEQ_OW=1)，或者无法写入数据 (如果 VMON_MISC.EN_SEQ_OW=0)
2	SEQ_OFF_OW	R	xb	断电序列数据覆盖状态： 0 = 数据未被覆盖 1 = 数据被覆盖 (如果 VMON_MISC.EN_SEQ_OW=1)，或者无法写入数据 (如果 VMON_MISC.EN_SEQ_OW=0)
1	SEQ_EXS_OW	R	xb	睡眠退出序列数据覆盖状态： 0 = 数据未被覆盖 1 = 数据被覆盖 (如果 VMON_MISC.EN_SEQ_OW=1)，或者无法写入数据 (如果 VMON_MISC.EN_SEQ_OW=0)
0	SEQ_ENS_OW	R	xb	睡眠进入序列数据覆盖状态： 0 = 数据未被覆盖 1 = 数据被覆盖 (如果 VMON_MISC.EN_SEQ_OW=1)，或者无法写入数据 (如果 VMON_MISC.EN_SEQ_OW=0)

7.5.1.19 SEQ_ORD_STAT 寄存器 (地址 = 0x36) [复位 = 0X0]

表 7-29 中显示了 SEQ_ORD_STAT。

返回到 [汇总表](#)。

时序控制/SYNC 计数器 (电源轨顺序) 寄存器值。

表 7-29. SEQ_ORD_STAT 寄存器字段说明

位	字段	类型	复位	说明
7:0	SYNC_COUNT[7:0]	R	xxxxb	该寄存器表示上电/睡眠序列期间的计数器值。 它对应于检测到的 SYNC 下降沿数量，并用作受监控通道的标记值。

7.5.1.20 MON_LVL[1] 寄存器 (地址 = 0x40) [复位 = 0X0]

表 7-30 中显示了 MON_LVL[1]。

返回到 [汇总表](#)。

对于每个通道的 ADC 读数 - 8 位

表 7-30. MON_LVL[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ADC[7:0]	R	xxxxb	该寄存器表示通道 1 的 8 位电压电平。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 调节设置为 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1LSB = 5mV。 调节设置为 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1LSB = 20mV。

7.5.1.21 MON_LVL[2] 寄存器 (地址 = 0x41) [复位 = 0X0]

表 7-31 中显示了 MON_LVL[2]。

[返回到汇总表。](#)

对于每个通道的 ADC 读数 - 8 位

表 7-31. MON_LVL[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ADC[7:0]	R	xxxxb	该寄存器表示通道 2 的 8 位电压电平。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 调节设置为 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1LSB = 5mV。 调节设置为 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1LSB = 20mV。

7.5.1.22 MON_LVL[3] 寄存器 (地址 = 0x42) [复位 = 0xX0]

[表 7-32](#) 中显示了 MON_LVL[3]。

[返回到汇总表。](#)

对于每个通道的 ADC 读数 - 8 位

表 7-32. MON_LVL[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ADC[7:0]	R	xxxxb	该寄存器表示通道 3 的 8 位电压电平。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 调节设置为 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1LSB = 5mV。 调节设置为 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1LSB = 20mV。

7.5.1.23 MON_LVL[4] 寄存器 (地址 = 0x43) [复位 = 0xX0]

[表 7-33](#) 中显示了 MON_LVL[4]。

[返回到汇总表。](#)

对于每个通道的 ADC 读数 - 8 位

表 7-33. MON_LVL[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ADC[7:0]	R	xxxxb	该寄存器表示通道 4 的 8 位电压电平。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 调节设置为 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1LSB = 5mV。 调节设置为 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1LSB = 20mV。

7.5.1.24 MON_LVL[5] 寄存器 (地址 = 0x44) [复位 = 0xX0]

[表 7-34](#) 中显示了 MON_LVL[5]。

[返回到汇总表。](#)

对于每个通道的 ADC 读数 - 8 位

表 7-34. MON_LVL[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ADC[7:0]	R	xxxxb	该寄存器表示通道 5 的 8 位电压电平。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 调节设置为 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1LSB = 5mV。 调节设置为 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1LSB = 20mV。

7.5.1.25 MON_LVL[6] 寄存器 (地址 = 0x45) [复位 = 0xX0]

表 7-35 中显示了 MON_LVL[6]。

返回到[汇总表](#)。

对于每个通道的 ADC 读数 - 8 位

表 7-35. MON_LVL[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ADC[7:0]	R	xxxxb	该寄存器表示通道 6 的 8 位电压电平。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 调节设置为 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1LSB = 5mV。 调节设置为 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1LSB = 20mV。

7.5.1.26 MON_LVL[7] 寄存器 (地址 = 0x46) [复位 = 0xX0]

表 7-36 中显示了 MON_LVL[7]。

返回到[汇总表](#)。

对于每个通道的 ADC 读数 - 8 位

表 7-36. MON_LVL[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ADC[7:0]	R	xxxxb	该寄存器表示通道 5 的 8 位电压电平。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 调节设置为 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1LSB = 5mV。 调节设置为 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1LSB = 20mV。

7.5.1.27 MON_LVL[8] 寄存器 (地址 = 0x47) [复位 = 0xX0]

表 7-37 中显示了 MON_LVL[8]。

返回到[汇总表](#)。

对于每个通道的 ADC 读数 - 8 位

表 7-37. MON_LVL[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ADC[7:0]	R	xxxxb	该寄存器表示通道 6 的 8 位电压电平。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 调节设置为 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1LSB = 5mV。 调节设置为 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1LSB = 20mV。

7.5.1.28 SEQ_ON_LOG[1] 寄存器 (地址 = 0x50) [复位 = 0xX0]

表 7-38 中显示了 SEQ_ON_LOG[1]。

返回到[汇总表](#)。

通道 N 上电序列顺序值 (ACT/ $\overline{\text{SLEEP}}$ 从 0 变为 1)。

表 7-38. SEQ_ON_LOG[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 1 的上电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[N] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.29 SEQ_ON_LOG[2] 寄存器 (地址 = 0x51) [复位 = 0xX0]

表 7-39 中显示了 SEQ_ON_LOG[2]。

返回到[汇总表](#)。

通道 N 上电序列顺序值 (ACT/ $\overline{\text{SLEEP}}$ 从 0 变为 1)。

表 7-39. SEQ_ON_LOG[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 2 的上电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[N] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.30 SEQ_ON_LOG[3] 寄存器 (地址 = 0x52) [复位 = 0xX0]

表 7-40 中显示了 SEQ_ON_LOG[3]。

返回到[汇总表](#)。

通道 N 上电序列顺序值 (ACT/ $\overline{\text{SLEEP}}$ 从 0 变为 1)。

表 7-40. SEQ_ON_LOG[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 3 的上电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[N] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.31 SEQ_ON_LOG[4] 寄存器 (地址 = 0x53) [复位 = 0xX0]

表 7-41 中显示了 SEQ_ON_LOG[4]。

返回到[汇总表](#)。

通道 N 上电序列顺序值 (ACT/ SLEEP 从 0 变为 1)。

表 7-41. SEQ_ON_LOG[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 4 的上电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[N] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.32 SEQ_ON_LOG[5] 寄存器 (地址 = 0x54) [复位 = 0xX0]

表 7-42 中显示了 SEQ_ON_LOG[5]。

返回到[汇总表](#)。

通道 N 上电序列顺序值 (ACT/ SLEEP 从 0 变为 1)。

表 7-42. SEQ_ON_LOG[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 5 的上电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[N] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.33 SEQ_ON_LOG[6] 寄存器 (地址 = 0x55) [复位 = 0xX0]

表 7-43 中显示了 SEQ_ON_LOG[6]。

返回到[汇总表](#)。

通道 N 上电序列顺序值 (ACT/ SLEEP 从 0 变为 1)。

表 7-43. SEQ_ON_LOG[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 6 的上电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[N] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.34 SEQ_ON_LOG[7] 寄存器 (地址 = 0x56) [复位 = 0xX0]

表 7-44 中显示了 SEQ_ON_LOG[7]。

返回到[汇总表](#)。

通道 N 上电序列顺序值 (ACT/ SLEEP 从 0 变为 1)。

表 7-44. SEQ_ON_LOG[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 7 的上电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[N] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.35 SEQ_ON_LOG[8] 寄存器 (地址 = 0x57) [复位 = 0xX0]

表 7-45 中显示了 SEQ_ON_LOG[8]。

返回到 [汇总表](#)。

通道 N 上电序列顺序值 (ACT/ SLEEP 从 0 变为 1)。

表 7-45. SEQ_ON_LOG[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 8 的上电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[N] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.36 SEQ_OFF_LOG[1] 寄存器 (地址 = 0x60) [复位 = 0xX0]

表 7-46 中显示了 SEQ_OFF_LOG[1]。

返回到 [汇总表](#)。

通道 N 断电序列顺序值 (ACT 从 1 变为 0)。

表 7-46. SEQ_OFF_LOG[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 1 的断电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.37 SEQ_OFF_LOG[2] 寄存器 (地址 = 0x61) [复位 = 0xX0]

表 7-47 中显示了 SEQ_OFF_LOG[2]。

返回到 [汇总表](#)。

通道 N 断电序列顺序值 (ACT 从 1 变为 0)。

表 7-47. SEQ_OFF_LOG[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 2 的断电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.38 SEQ_OFF_LOG[3] 寄存器 (地址 = 0x62) [复位 = 0xX0]

表 7-48 中显示了 SEQ_OFF_LOG[3]。

[返回到汇总表。](#)

通道 N 断电序列顺序值 (ACT 从 1 变为 0)。

表 7-48. SEQ_OFF_LOG[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 3 的断电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.39 SEQ_OFF_LOG[4] 寄存器 (地址 = 0x63) [复位 = 0xX0]

[表 7-49 中显示了 SEQ_OFF_LOG\[4\]。](#)

[返回到汇总表。](#)

通道 N 断电序列顺序值 (ACT 从 1 变为 0)。

表 7-49. SEQ_OFF_LOG[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 4 的断电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.40 SEQ_OFF_LOG[5] 寄存器 (地址 = 0x64) [复位 = 0xX0]

[表 7-50 中显示了 SEQ_OFF_LOG\[5\]。](#)

[返回到汇总表。](#)

通道 N 断电序列顺序值 (ACT 从 1 变为 0)。

表 7-50. SEQ_OFF_LOG[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 5 的断电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.41 SEQ_OFF_LOG[6] 寄存器 (地址 = 0x65) [复位 = 0xX0]

[表 7-51 中显示了 SEQ_OFF_LOG\[6\]。](#)

[返回到汇总表。](#)

通道 N 断电序列顺序值 (ACT 从 1 变为 0)。

表 7-51. SEQ_OFF_LOG[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 6 的断电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.42 SEQ_OFF_LOG[7] 寄存器 (地址 = 0x66) [复位 = 0xX0]

表 7-52 中显示了 SEQ_OFF_LOG[7]。

返回到[汇总表](#)。

通道 N 断电序列顺序值 (ACT 从 1 变为 0)。

表 7-52. SEQ_OFF_LOG[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 7 的断电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.43 SEQ_OFF_LOG[8] 寄存器 (地址 = 0x67) [复位 = 0xX0]

表 7-53 中显示了 SEQ_OFF_LOG[8]。

返回到[汇总表](#)。

通道 N 断电序列顺序值 (ACT 从 1 变为 0)。

表 7-53. SEQ_OFF_LOG[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 8 的断电序列顺序值。 序列顺序值是在 ACT 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.44 SEQ_EXS_LOG[1] 寄存器 (地址 = 0x70) [复位 = 0xX0]

表 7-54 中显示了 SEQ_EXS_LOG[1]。

返回到[汇总表](#)。

通道 N 睡眠退出序列顺序值 ($\overline{\text{SLEEP}}$ 从 0 变为 1)。

表 7-54. SEQ_EXS_LOG[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 1 的睡眠退出序列顺序值。 序列顺序值是在 $\overline{\text{SLEEP}}$ 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[1] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.45 SEQ_EXS_LOG[2] 寄存器 (地址 = 0x71) [复位 = 0xX0]

表 7-55 中显示了 SEQ_EXS_LOG[2]。

返回到[汇总表](#)。

通道 N 睡眠退出序列顺序值 ($\overline{\text{SLEEP}}$ 从 0 变为 1)。

表 7-55. SEQ_EXS_LOG[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 2 的睡眠退出序列顺序值。 序列顺序值是在 SLEEP 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[2] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.46 SEQ_EXS_LOG[3] 寄存器 (地址 = 0x72) [复位 = 0xX0]

表 7-56 中显示了 SEQ_EXS_LOG[3]。

返回到[汇总表](#)。

通道 N 睡眠退出序列顺序值 (SLEEP 从 0 变为 1)。

表 7-56. SEQ_EXS_LOG[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 3 的睡眠退出序列顺序值。 序列顺序值是在 SLEEP 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[3] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.47 SEQ_EXS_LOG[4] 寄存器 (地址 = 0x73) [复位 = 0xX0]

表 7-57 中显示了 SEQ_EXS_LOG[4]。

返回到[汇总表](#)。

通道 N 睡眠退出序列顺序值 (SLEEP 从 0 变为 1)。

表 7-57. SEQ_EXS_LOG[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 4 的睡眠退出序列顺序值。 序列顺序值是在 SLEEP 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[4] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.48 SEQ_EXS_LOG[5] 寄存器 (地址 = 0x74) [复位 = 0xX0]

表 7-58 中显示了 SEQ_EXS_LOG[5]。

返回到[汇总表](#)。

通道 N 睡眠退出序列顺序值 (SLEEP 从 0 变为 1)。

表 7-58. SEQ_EXS_LOG[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 5 的睡眠退出序列顺序值。 序列顺序值是在 SLEEP 触发的序列期间分配给通道的标签。 当电压上升电平超过 UV_LF[5] 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.49 SEQ_EXS_LOG[6] 寄存器 (地址 = 0x75) [复位 = 0xX0]

表 7-59 中显示了 SEQ_EXS_LOG[6]。

[返回到汇总表。](#)

通道 N 睡眠退出序列顺序值 ($\overline{\text{SLEEP}}$ 从 0 变为 1)。

表 7-59. SEQ_EXS_LOG[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 6 的睡眠退出序列顺序值。 序列顺序值是在 $\overline{\text{SLEEP}}$ 触发的序列期间分配给通道的标签。 当电压上升电平超过 $\text{UV_LF}[6]$ 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT 。

7.5.1.50 SEQ_EXS_LOG[7] 寄存器 (地址 = 0x76) [复位 = 0xX0]

[表 7-60](#) 中显示了 SEQ_EXS_LOG[7]。

[返回到汇总表。](#)

通道 N 睡眠退出序列顺序值 ($\overline{\text{SLEEP}}$ 从 0 变为 1)。

表 7-60. SEQ_EXS_LOG[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 7 的睡眠退出序列顺序值。 序列顺序值是在 $\overline{\text{SLEEP}}$ 触发的序列期间分配给通道的标签。 当电压上升电平超过 $\text{UV_LF}[5]$ 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT 。

7.5.1.51 SEQ_EXS_LOG[8] 寄存器 (地址 = 0x77) [复位 = 0xX0]

[表 7-61](#) 中显示了 SEQ_EXS_LOG[8]。

[返回到汇总表。](#)

通道 N 睡眠退出序列顺序值 ($\overline{\text{SLEEP}}$ 从 0 变为 1)。

表 7-61. SEQ_EXS_LOG[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 8 的睡眠退出序列顺序值。 序列顺序值是在 $\overline{\text{SLEEP}}$ 触发的序列期间分配给通道的标签。 当电压上升电平超过 $\text{UV_LF}[6]$ 阈值时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT 。

7.5.1.52 SEQ_ENS_LOG[1] 寄存器 (地址 = 0x80) [复位 = 0xX0]

[表 7-62](#) 中显示了 SEQ_ENS_LOG[1]。

[返回到汇总表。](#)

通道 N 睡眠进入序列顺序值 ($\overline{\text{SLEEP}}$ 从 1 变为 0)。

表 7-62. SEQ_ENS_LOG[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 1 的睡眠进入序列顺序值。 序列顺序值是在 $\overline{\text{SLEEP}}$ 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT 。

7.5.1.53 SEQ_ENS_LOG[2] 寄存器 (地址 = 0x81) [复位 = 0xX0]

表 7-63 中显示了 SEQ_ENS_LOG[2]。

返回到[汇总表](#)。

通道 N 睡眠进入序列顺序值 ($\overline{\text{SLEEP}}$ 从 1 变为 0)。

表 7-63. SEQ_ENS_LOG[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 2 的睡眠进入序列顺序值。 序列顺序值是在 $\overline{\text{SLEEP}}$ 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.54 SEQ_ENS_LOG[3] 寄存器 (地址 = 0x82) [复位 = 0xX0]

表 7-64 中显示了 SEQ_ENS_LOG[3]。

返回到[汇总表](#)。

通道 N 睡眠进入序列顺序值 ($\overline{\text{SLEEP}}$ 从 1 变为 0)。

表 7-64. SEQ_ENS_LOG[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 3 的睡眠进入序列顺序值。 序列顺序值是在 $\overline{\text{SLEEP}}$ 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.55 SEQ_ENS_LOG[4] 寄存器 (地址 = 0x83) [复位 = 0xX0]

表 7-65 中显示了 SEQ_ENS_LOG[4]。

返回到[汇总表](#)。

通道 N 睡眠进入序列顺序值 ($\overline{\text{SLEEP}}$ 从 1 变为 0)。

表 7-65. SEQ_ENS_LOG[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 4 的睡眠进入序列顺序值。 序列顺序值是在 $\overline{\text{SLEEP}}$ 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.56 SEQ_ENS_LOG[5] 寄存器 (地址 = 0x84) [复位 = 0xX0]

表 7-66 中显示了 SEQ_ENS_LOG[5]。

返回到[汇总表](#)。

通道 N 睡眠进入序列顺序值 ($\overline{\text{SLEEP}}$ 从 1 变为 0)。

表 7-66. SEQ_ENS_LOG[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 5 的睡眠进入序列顺序值。 序列顺序值是在 SLEEP 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.57 SEQ_ENS_LOG[6] 寄存器 (地址 = 0x85) [复位 = 0X0]

表 7-67 中显示了 SEQ_ENS_LOG[6]。

返回到[汇总表](#)。

通道 N 睡眠进入序列顺序值 (SLEEP 从 1 变为 0)。

表 7-67. SEQ_ENS_LOG[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 6 的睡眠进入序列顺序值。 序列顺序值是在 SLEEP 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.58 SEQ_ENS_LOG[7] 寄存器 (地址 = 0x86) [复位 = 0X0]

表 7-68 中显示了 SEQ_ENS_LOG[7]。

返回到[汇总表](#)。

通道 N 睡眠进入序列顺序值 (SLEEP 从 1 变为 0)。

表 7-68. SEQ_ENS_LOG[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 7 的睡眠进入序列顺序值。 序列顺序值是在 SLEEP 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.59 SEQ_ENS_LOG[8] 寄存器 (地址 = 0x87) [复位 = 0X0]

表 7-69 中显示了 SEQ_ENS_LOG[8]。

返回到[汇总表](#)。

通道 N 睡眠进入序列顺序值 (SLEEP 从 1 变为 0)。

表 7-69. SEQ_ENS_LOG[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R	xxxxb	该寄存器存储通道 8 的睡眠进入序列顺序值。 序列顺序值是在 SLEEP 触发的序列期间分配给通道的标签。 当电压下降电平超过关断阈值 (200mV) 时分配标签。 在超过阈值时，标签值为 SYNC_ORD_COUNT。

7.5.1.60 SEQ_TIME_MSB[1] 寄存器 (地址 = 0x90) [复位 = 0X0]

表 7-70 中显示了 SEQ_TIME_MSB[1]。

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-70. SEQ_TIME_MSB[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 1 的序列时间戳的 MSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[1] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.61 SEQ_TIME_LSB[1] 寄存器 (地址 = 0x91) [复位 = 0xX0]

[表 7-71 中显示了 SEQ_TIME_LSB\[1\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-71. SEQ_TIME_LSB[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 1 的序列时间戳的 LSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[1] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.62 SEQ_TIME_MSB[2] 寄存器 (地址 = 0x92) [复位 = 0xX0]

[表 7-72 中显示了 SEQ_TIME_MSB\[2\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-72. SEQ_TIME_MSB[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 2 的序列时间戳的 MSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[2] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.63 SEQ_TIME_LSB[2] 寄存器 (地址 = 0x93) [复位 = 0xX0]

[表 7-73 中显示了 SEQ_TIME_LSB\[2\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-73. SEQ_TIME_LSB[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 2 的序列时间戳的 LSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[2] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.64 SEQ_TIME_MSB[3] 寄存器 (地址 = 0x94) [复位 = 0xX0]

[表 7-74 中显示了 SEQ_TIME_MSB\[3\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-74. SEQ_TIME_MSB[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 3 的序列时间戳的 MSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[3] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.65 SEQ_TIME_LSB[3] 寄存器 (地址 = 0x95) [复位 = 0xX0]

[表 7-75 中显示了 SEQ_TIME_LSB\[3\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-75. SEQ_TIME_LSB[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 3 的序列时间戳的 LSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[3] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.66 SEQ_TIME_MSB[4] 寄存器 (地址 = 0x96) [复位 = 0xX0]

[表 7-76 中显示了 SEQ_TIME_MSB\[4\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列) 。

表 7-76. SEQ_TIME_MSB[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 4 的序列时间戳的 MSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[4] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.67 SEQ_TIME_LSB[4] 寄存器 (地址 = 0x97) [复位 = 0X0]

[表 7-77 中显示了 SEQ_TIME_LSB\[4\] 。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列) 。

表 7-77. SEQ_TIME_LSB[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 4 的序列时间戳的 LSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[4] 阈值时 , 将存储时间戳。 当电压下降电平超过电源 200mVd 睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.68 SEQ_TIME_MSB[5] 寄存器 (地址 = 0x98) [复位 = 0X0]

[表 7-78 中显示了 SEQ_TIME_MSB\[5\] 。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列) 。

表 7-78. SEQ_TIME_MSB[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 5 的序列时间戳的 MSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[5] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.69 SEQ_TIME_LSB[5] 寄存器 (地址 = 0x99) [复位 = 0X0]

[表 7-79 中显示了 SEQ_TIME_LSB\[5\] 。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-79. SEQ_TIME_LSB[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 5 的序列时间戳的 LSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[5] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.70 SEQ_TIME_MSB[6] 寄存器 (地址 = 0x9A) [复位 = 0xX0]

[表 7-80 中显示了 SEQ_TIME_MSB\[6\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-80. SEQ_TIME_MSB[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 6 的序列时间戳的 MSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[6] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.71 SEQ_TIME_LSB[6] 寄存器 (地址 = 0x9B) [复位 = 0xX0]

[表 7-81 中显示了 SEQ_TIME_LSB\[6\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-81. SEQ_TIME_LSB[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 6 的序列时间戳的 LSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[6] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.72 SEQ_TIME_MSB[7] 寄存器 (地址 = 0x9C) [复位 = 0xX0]

[表 7-82 中显示了 SEQ_TIME_MSB\[7\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-82. SEQ_TIME_MSB[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 7 的序列时间戳的 MSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[7] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.73 SEQ_TIME_LSB[7] 寄存器 (地址 = 0x9D) [复位 = 0xX0]

[表 7-83 中显示了 SEQ_TIME_LSB\[7\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-83. SEQ_TIME_LSB[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 7 的序列时间戳的 LSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[7] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.74 SEQ_TIME_MSB[8] 寄存器 (地址 = 0x9E) [复位 = 0xX0]

[表 7-84 中显示了 SEQ_TIME_MSB\[8\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列)。

表 7-84. SEQ_TIME_MSB[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 8 的序列时间戳的 MSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[8] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.75 SEQ_TIME_LSB[8] 寄存器 (地址 = 0x9F) [复位 = 0xX0]

[表 7-85 中显示了 SEQ_TIME_LSB\[8\]。](#)

[返回到汇总表。](#)

通道 N 序列时间戳值 MSB 和 LSB (所有序列) 。

表 7-85. SEQ_TIME_LSB[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLOCK[7:0]	R	xxxxb	该寄存器存储通道 8 的序列时间戳的 LSB。 序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。 当电压上升电平超过上电和睡眠退出序列 (ACT 01 或 SLEEP 01) 的 UV_LF[8] 阈值时 , 将存储时间戳。 当电压下降电平超过断电和睡眠进入序列 (ACT 10 或 SLEEP 10) 的 OFF 阈值 (200mV) 时 , 将存储时间戳。 最低有效位对应于 50μs (等于 tSEQ_LSB) 。

7.5.1.76 BANK_SEL 寄存器 (地址 = 0xF0) [复位 = 0x00]

[表 7-86 中显示了 BANK_SEL。](#)

[返回到汇总表。](#)

组选择 = 0 表示组 0 , 1 表示组 1

表 7-86. BANK_SEL 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	b	保留
0	组选择	R/W	b	寄存器组选择编号。

7.5.1.77 PROT1 寄存器 (地址 = 0xF1) [复位 = 0x00]

[表 7-87 展示了 PROT1。](#)

[返回到汇总表。](#)

保护选择寄存器。为了对寄存器组进行写保护 , 主机必须在两个寄存器中设置相关位。为了安全起见 , 寄存器 PROT1 和 PROT2 需要将 POR 值设为 0x00 , 并且一旦设置 , 将变为只读状态 , 直到下电上电。一旦设置为 1 , 主机就不能将该位清除为 0。可以通过以下方式将其清除 (并允许写入不同的 VMON 寄存器配置) : 下电上电 ; 通过在退出序列 2 时执行的 VMON_CTL.RESET_BIST 进行复位 (如果 TEST_CFG.AT_SHDN=1) 。

表 7-87. PROT1 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	b	保留
5	WRKC	R/W	b	0b 0 = 控制工作 (WRKC) 寄存器可写入。 0b 1 = 忽略对控制工作寄存器的写入。
4	WRKS	R/W	b	0b 0 = 序列工作 (WRKS) 寄存器可写入。 0b 1 = 忽略对序列工作寄存器的写入。
3	CFG	R/W	b	0b 0 = 配置 (CFG) 寄存器可写入。 0b 1 = 忽略对配置寄存器的写入。

表 7-87. PROT1 寄存器字段说明 (续)

位	字段	类型	复位	说明
2	IEN	R/W	b	0b 0 = 中断使能 (IEN) 寄存器可写入。 0b 1 = 忽略对中断使能寄存器的写入。
1	MON	R/W	b	0b 0 = 监控 (MON[N]) 寄存器可写入。 0b 1 = 忽略对 PROT_MON 1 寄存器中所选监控寄存器的写入。
0	SEQ	R/W	b	0b 0 = 序列 (SEQ) 寄存器可写入。 0b 1 = 忽略对序列寄存器的写入。

7.5.1.78 PROT2 寄存器 (地址 = 0xF2) [复位 = 0x00]

表 7-88 展示了 PROT2。

返回到 [汇总表](#)。

保护选择寄存器。为了对寄存器组进行写保护，主机必须在两个寄存器中设置相关位。为了安全起见，寄存器 PROT1 和 PROT2 需要将 POR 值设为 0x00，并且一旦设置，将变为只读状态，直到下电上电。一旦设置为 1，主机就不能将该位清除为 0。可以通过以下方式将其清除（并允许写入不同的 VMON 寄存器配置）：下电上电；通过在退出序列 2 时执行的 VMON_CTL.RESET_BIST 进行复位（如果 TEST_CFG.AT_SHDN=1）。

表 7-88. PROT2 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	b	保留
5	WRKC	R/W	b	0b 0 = 控制工作 (WRKC) 寄存器可写入。 0b 1 = 忽略对控制工作寄存器的写入。
4	WRKS	R/W	b	0b 0 = 序列工作 (WRKS) 寄存器可写入。 0b 1 = 忽略对序列工作寄存器的写入。
3	CFG	R/W	b	0b 0 = 配置 (CFG) 寄存器可写入。 0b 1 = 忽略对配置寄存器的写入。
2	IEN	R/W	b	0b 0 = 中断使能 (IEN) 寄存器可写入。 0b 1 = 忽略对中断使能寄存器的写入。
1	MON	R/W	b	0b 0 = 监控 (MON[N]) 寄存器可写入。 0b 1 = 忽略对 PROT_MON 1 寄存器中所选监控寄存器的写入。
0	SEQ	R/W	b	0b 0 = 序列 (SEQ) 寄存器可写入。 0b 1 = 忽略对序列寄存器的写入。

7.5.1.79 PROT_MON2 寄存器 (地址 = 0xF3) [复位 = 0xC1]

表 7-89 展示了 PROT_MON2。

返回到[汇总表](#)。

监控通道配置保护。

表 7-89. PROT_MON2 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	b	保留
5:0	MON[N]	R/W	1b	该寄存器选择在写入 PROT 1、PROT 2 寄存器以保护 MON 组后将受到保护的监视器通道配置。 0 = 通道 N 的监控配置寄存器可写入。 1 = 忽略对通道 N 的监控配置寄存器的写入。

7.5.1.80 I2CADDR 寄存器 (地址 = 0xF9) [复位 = 0X0]

表 7-90 展示了 I2CADDR。

返回到[汇总表](#)。

3 个 LSB 位根据电阻值决定，5 个 MSB 位基于 OTP NVM。ADDR_NVM 的默认值为 30 (出厂默认设置)

表 7-90. I2CADDR 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	b	保留
6:3	ADDR_NVM[3:0]	R	xb	I2C 地址的四个最高有效位。 在 NVM 中设置。
2:0	ADDR_STRAP[2:0]	R	xxxb	I2C 地址的三个最低有效位。 由在 ADDR 引脚上检测到的 strap 电平设置，从 000b 到 111b。

7.5.1.81 DEV_CFG 寄存器 (地址 = 0xFA) [复位 = 0X0]

表 7-91 中显示了 DEV_CFG。

返回到[汇总表](#)。

I2C 接口电平状态，0 表示 3.3V I/F，1 表示 1.2V/1.8V 接口 (出厂默认设置)

表 7-91. DEV_CFG 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	b	保留
0	SOC_IF	R	xb	主机 SoC 接口 (包括 I2C、ACT、SLEEP 和 SYNC)。 0 = 3. 3V 1 = 1. 2V/ 1. 8V

7.5.2 BANK1 寄存器

表 7-92 列出了 BANK1 寄存器的存储器映射寄存器。表 7-92 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 7-92. BANK1 寄存器

地址	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x10	VMON_CTL		DIAG_EN_SCALE	SLP_PWR	RESERVED	RESET_PROT	SYNC_RST	FORCE_SYN_NC	FORCE_NI_RQ
0x11	VMON_MISC			RESERVED		EN_TS_OW	EN_SEQ_OW	REQ_PEC	EN_PEC
0x12	TEST_CFG			RESERVED		AT_SHDN	RESERVED		AT POR
0x13	IEN_UVHF				MON[N]				
0x14	IEN_UVLF				MON[N]				
0x15	IEN_OVHF				MON[N]				
0x16	IEN_OVLF				MON[N]				
0x17	IEN_SEQ_ON		RESERVED			MON[N]			
0x18	IEN_SEQ_OFF		RESERVED			MON[N]			
0x19	IEN_SEQ_EXS		RESERVED			MON[N]			
0x1A	IEN_SEQ_ENS		RESERVED			MON[N]			
0x1B	IEN_CONTROL		RESERVED		RT_CRC Int	RESERVED	TSD Int	SYNC Int	PEC Int
0x1C	IEN_TEST			RESERVED		ECC_SEC	RESERVED	BIST_Complete_INT	BIST_Fail_INT
0x1D	IEN_VENDOR				RESERVED				RESERVED
0x1E	MON_CH_EN				MON[N]				
0x1F	VRANGE_MULT				MON[N]				
0x20	UV_HF[1]				THRESHOLD[7:0]				
0x21	OV_HF[1]				THRESHOLD[7:0]				
0x22	UV_LF[1]				THRESHOLD[7:0]				
0x23	OV_LF[1]				THRESHOLD[7:0]				
0x24	FLT_HF[1]			OV_DEB[3:0]			UV_DEB[3:0]		
0x25	FC_LF[1]		RESERVED		UV_HF_1 至 NRST		THRESHOLD[2:0]		
0x30	UV_HF[2]				THRESHOLD[7:0]				
0x31	OV_HF[2]				THRESHOLD[7:0]				
0x32	UV_LF[2]				THRESHOLD[7:0]				
0x33	OV_LF[2]				THRESHOLD[7:0]				
0x34	FLT_HF[2]			OV_DEB[3:0]			UV_DEB[3:0]		
0x35	FC_LF[2]		RESERVED		UV_HF_2 至 NRST		THRESHOLD[2:0]		
0x40	UV_HF[3]				THRESHOLD[7:0]				
0x41	OV_HF[3]				THRESHOLD[7:0]				
0x42	UV_LF[3]				THRESHOLD[7:0]				
0x43	OV_LF[3]				THRESHOLD[7:0]				
0x44	FLT_HF[3]			OV_DEB[3:0]			UV_DEB[3:0]		
0x45	FC_LF[3]		RESERVED		UV_HF_3 至 NRST		THRESHOLD[2:0]		
0x50	UV_HF[4]				THRESHOLD[7:0]				
0x51	OV_HF[4]				THRESHOLD[7:0]				
0x52	UV_LF[4]				THRESHOLD[7:0]				
0x53	OV_LF[4]				THRESHOLD[7:0]				
0x54	FLT_HF[4]			OV_DEB[3:0]			UV_DEB[3:0]		

表 7-92. BANK1 寄存器 (续)

地址	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0			
0x55	FC_LF[4]	RESERVED			UV_HF_4 至 NRST		THRESHOLD[2:0]					
0x60	UV_HF[5]	THRESHOLD[7:0]										
0x61	OV_HF[5]	THRESHOLD[7:0]										
0x62	UV_LF[5]	THRESHOLD[7:0]										
0x63	OV_LF[5]	THRESHOLD[7:0]										
0x64	FLT_HF[5]	OV_DEB[3:0]			UV_DEB[3:0]							
0x65	FC_LF[5]	RESERVED			UV_HF_5 至 NRST		THRESHOLD[2:0]					
0x70	UV_HF[6]	THRESHOLD[7:0]										
0x71	OV_HF[6]	THRESHOLD[7:0]										
0x72	UV_LF[6]	THRESHOLD[7:0]										
0x73	OV_LF[6]	THRESHOLD[7:0]										
0x74	FLT_HF[6]	OV_DEB[3:0]			UV_DEB[3:0]							
0x75	FC_LF[6]	RESERVED			UV_HF_6 至 NRST		THRESHOLD[2:0]					
0x80	UV_HF[7]	THRESHOLD[7:0]										
0x81	OV_HF[7]	THRESHOLD[7:0]										
0x82	UV_LF[7]	THRESHOLD[7:0]										
0x83	OV_LF[7]	THRESHOLD[7:0]										
0x84	FLT_HF[7]	OV_DEB[3:0]			UV_DEB[3:0]							
0x85	FC_LF[7]	RESERVED			THRESHOLD[2:0]							
0x90	UV_HF[8]	THRESHOLD[7:0]										
0x91	OV_HF[8]	THRESHOLD[7:0]										
0x92	UV_LF[8]	THRESHOLD[7:0]										
0x93	OV_LF[8]	THRESHOLD[7:0]										
0x94	FLT_HF[8]	OV_DEB[3:0]			UV_DEB[3:0]							
0x95	FC_LF[8]	RESERVED			THRESHOLD[2:0]							
0x9F	TI_CONTROL	ENTER_BIS_T	RSVD	手动复位	RESERVED		复位延时时间					
0xA0	SEQ_REC_CTL	REC_STAR_T	SEQ[1:0]		TS_ACK	SEQ_ON_ACK	SEQ_OFF_ACK	SEQ_EXS_ACK	SEQ_ENS_ACK			
0xA1	AMSK_ON	MON[N]										
0xA2	AMSK_OFF	MON[N]										
0xA3	AMSK_EXS	MON[N]										
0xA4	AMSK_ENS	MON[N]										
0xA5	SEQ_TOUT_MS_B	MILLISEC[7:0]										
0xA6	SEQ_TOUT_LS_B	MILLISEC[7:0]										
0xA7	SEQ_SYNC	PULSE_WIDTH[7:0]										
0xA8	SEQ_UP_THLD	MON[N]										
0xA9	SEQ_DN_THLD	MON[N]										
0xB0	SEQ_ON_EXP[1]	ORDER[7:0]										
0xB1	SEQ_ON_EXP[2]	ORDER[7:0]										
0xB2	SEQ_ON_EXP[3]	ORDER[7:0]										

表 7-92. BANK1 寄存器 (续)

地址	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0xB3	SEQ_ON_EXP[4]								ORDER[7:0]
0xB4	SEQ_ON_EXP[5]								ORDER[7:0]
0xB5	SEQ_ON_EXP[6]								ORDER[7:0]
0xB6	SEQ_ON_EXP[7]								ORDER[7:0]
0xB7	SEQ_ON_EXP[8]								ORDER[7:0]
0xC0	SEQ_OFF_EXP[1]								ORDER[7:0]
0xC1	SEQ_OFF_EXP[2]								ORDER[7:0]
0xC2	SEQ_OFF_EXP[3]								ORDER[7:0]
0xC3	SEQ_OFF_EXP[4]								ORDER[7:0]
0xC4	SEQ_OFF_EXP[5]								ORDER[7:0]
0xC5	SEQ_OFF_EXP[6]								ORDER[7:0]
0xC6	SEQ_OFF_EXP[7]								ORDER[7:0]
0xC7	SEQ_OFF_EXP[8]								ORDER[7:0]
0xD0	SEQ_EXS_EXP[1]								ORDER[7:0]
0xD1	SEQ_EXS_EXP[2]								ORDER[7:0]
0xD2	SEQ_EXS_EXP[3]								ORDER[7:0]
0xD3	SEQ_EXS_EXP[4]								ORDER[7:0]
0xD4	SEQ_EXS_EXP[5]								ORDER[7:0]
0xD5	SEQ_EXS_EXP[6]								ORDER[7:0]
0xD6	SEQ_EXS_EXP[7]								ORDER[7:0]
0xD7	SEQ_EXS_EXP[8]								ORDER[7:0]
0xE0	SEQ_ENS_EXP[1]								ORDER[7:0]
0xE1	SEQ_ENS_EXP[2]								ORDER[7:0]
0xE2	SEQ_ENS_EXP[3]								ORDER[7:0]
0xE3	SEQ_ENS_EXP[4]								ORDER[7:0]
0xE4	SEQ_ENS_EXP[5]								ORDER[7:0]

表 7-92. BANK1 寄存器 (续)

地址	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0xE5	SEQ_ENS_EXP[6]								ORDER[7:0]
0xE6	SEQ_ENS_EXP[7]								ORDER[7:0]
0xE7	SEQ_ENS_EXP[8]								ORDER[7:0]

复杂的位访问类型经过编码可适应小型表单元。表 7-93 展示了适用于此部分中访问类型的代码。

表 7-93. BANK1 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

7.5.2.1 VMON_CTL 寄存器 (地址 = 0x10) [复位 = 0X0]

表 7-94 中显示了 VMON_CTL。

返回到 [汇总表](#)。

电压监控器件控制寄存器。

表 7-94. VMON_CTL 寄存器字段说明

位	字段	类型	复位	说明
7:6	DIAG_EN_SCALE	R/W	b	诊断 EN 量程 00 = 不强制 SVS 比较器的 GAINSEL 01 = 强制为 1x 10 = 强制为 2x 11 = 强制为 4x
5	SLP_PWR	R/W	b	睡眠功率位 0 = 睡眠低功率模式 1 = 睡眠高功率模式
4	RESERVED	R	b	保留
3	RESET_PROT	R/W	b	复位 0 = 始终读取 0 1 = 完全复位器件
2	SYNC_RST	R/W	b	SYNC 计数器复位 (SEQ_ORD_STAT.SYNC_COUNT)。 0 = 始终读取 0 1 = 复位 SYNC 计数器
1	FORCE_SYNC	R/W	b	强制 SYNC 置为有效 0 = SYNC 引脚被置为无效并由序列监控逻辑控制。 1 = SYNC 引脚被置为有效 (强制为低电平)

表 7-94. VMON_CTL 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	FORCE_NIRQ	R/W	b	强制 NIRQ 有效 0 = NIRQ 引脚无效并由中断寄存器故障控制 1 = NIRQ 引脚有效 (强制为低电平)

7.5.2.2 VMON_MISC 寄存器 (地址 = 0x11) [复位 = 0x0C]

表 7-95 中显示了 VMON_MISC。

返回到[汇总表](#)。

其他电压监控配置。

表 7-95. VMON_MISC 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	b	保留
3	EN_TS_OW	R/W	1b	允许时间戳记录覆盖 0 = 禁用。 如果序列时间戳数据在 SEQ_TIME_XSB[N] 寄存器中可用，并且设置了 SEQ_REC_STAT.TS_RDY 位 (数据尚未读取)，则新序列将不会覆盖现有数据。 1 = 启用 (默认设置)。 序列时间戳数据被新序列覆盖，与 SEQ_REC_STAT.TS_RDY 位无关。
2	EN_SEQ_OW	R/W	1b	允许序列顺序记录覆盖 0 = 禁用。 如果序列顺序数据在 SEQ_ON_LOG[N]、SEQ_OFF_LOG[N]、SEQ_EXS_LOG[N] 或 SEQ_ENS_LOG[N] 寄存器中可用，并且设置了相应的 SEQ_REC_STAT.SEQ_ON_RDY、SEQ_REC_STAT.SEQ_OFF_RDY、SEQ_REC_STAT.SEQ_EXS_RDY 或 SEQ_REC_STAT.SEQ_ENS_RDY 位 (数据尚未读取)，则新序列不会覆盖现有数据。 1 = 启用 (默认设置)。 序列顺序数据被新序列覆盖，与 SEQ_REC_STAT.SEQ_ON_RDY、SEQ_REC_STAT.SEQ_OFF_RDY、SEQ_REC_STAT.SEQ_EXS_RDY 或 SEQ_REC_STAT.SEQ_ENS_RDY 位无关。
1	REQ_PEC	R/W	b	需要 PEC 字节 (仅当 EN_PEC 为 1 时有效)： 0 = 缺失 PEC 字节被视为正常 PEC 1 = 缺失 PEC 字节被视为错误 PEC，从而触发故障
0	EN_PEC	R/W	b	PEC： 0 = 禁用 PEC (默认) 1 = 启用 PEC

7.5.2.3 TEST_CFG 寄存器 (地址 = 0x12) [复位 = 0X0]

表 7-96 中显示了 TEST_CFG。

返回到[汇总表](#)。

内置自检 BIST 执行配置。

表 7-96. TEST_CFG 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	b	保留

表 7-96. TEST_CFG 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	AT_SHDN	R/W	xb	由于 ACT 从 1 转换为 0 而退出 ACTIVE 状态时运行 BIST。 tCFG_WB 之后器件准备就绪。 该位不能在 OTP/NVM 中设置。 从 OTP/NVM 加载配置时，始终默认为 0。
2	RESERVED	R	b	
1:0	AT_POR	R/W	xxb	在 POR 时运行 BIST。 tCFG_WB 之后器件准备就绪。 00b = OTP 配置有效，在 POR 时跳过 BIST 01b = OTP 配置损坏，在 POR 时运行 BIST 10b = OTP 配置损坏，在 POR 时运行 BIST 11b = OTP 配置有效，在 POR 时运行 BIST

7.5.2.4 IEN_UVHF 寄存器 (地址 = 0x13) [复位 = 0x00]

表 7-97 中显示了 IEN_UVHF。

返回到[汇总表](#)。

高频通道欠压中断使能寄存器。

表 7-97. IEN_UVHF 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	b	VIN 通道 N (1 至 8) 的欠压高频 故障中断 使能。 0 = 中断被禁用 1 = 中断被启用

7.5.2.5 IEN_UVLF 寄存器 (地址 = 0x14) [复位 = 0x00]

表 7-98 中显示了 IEN_UVLF。

返回到[汇总表](#)。

低频通道欠压中断使能寄存器。

表 7-98. IEN_UVLF 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	b	VIN 通道 N (1 至 8) 的欠压低频 故障中断 使能。 0 = 中断被禁用 1 = 中断被启用

7.5.2.6 IEN_OVHF 寄存器 (地址 = 0x15) [复位 = 0x00]

表 7-99 中显示了 IEN_OVHF。

返回到[汇总表](#)。

高频通道过压中断使能寄存器。

表 7-99. IEN_OVHF 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	b	VIN 通道 N (1 至 8) 的过压高频 故障中断 使能。 0 = 中断被禁用 1 = 中断被启用

7.5.2.7 IEN_OVLF 寄存器 (地址 = 0x16) [复位 = 0x00]

表 7-100 中显示了 IEN_OVLF。

[返回到汇总表。](#)

低频通道过压中断使能寄存器。

表 7-100. IEN_OVLF 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	b	VIN 通道 N (1 至 8) 的过压低频 故障中断 使能。 0 = 中断被禁用 1 = 中断被启用

7.5.2.8 IEN_SEQ_ON 寄存器 (地址 = 0x17) [复位 = 0x00]

表 7-101 中显示了 IEN_SEQ_ON。

[返回到汇总表。](#)

上电序列 ACT 从 0 转换到 1 中断使能寄存器。

表 7-101. IEN_SEQ_ON 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	b	保留
5:0	MON[N]	R/W	b	VIN 通道 N (1 至 6) 的上电序列 故障中断 使能。 0 = 中断被禁用 1 = 中断被启用

7.5.2.9 IEN_SEQ_OFF 寄存器 (地址 = 0x18) [复位 = 0x00]

表 7-102 中显示了 IEN_SEQ_OFF。

[返回到汇总表。](#)

断电序列 ACT 从 1 转换到 0 中断使能寄存器。

表 7-102. IEN_SEQ_OFF 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	b	保留

表 7-102. IEN_SEQ_OFF 寄存器字段说明 (续)

位	字段	类型	复位	说明
5:0	MON[N]	R/W	b	VIN 通道 N (1 至 6) 的断电序列 故障中断 使能。 0 = 中断被禁用 1 = 中断被启用

7.5.2.10 IEN_SEQ_EXS 寄存器 (地址 = 0x19) [复位 = 0x00]

表 7-103 中显示了 IEN_SEQ_EXS。

返回到 [汇总表](#)。

退出睡眠序列 $\overline{\text{SLEEP}}$ 从 0 转换到 1 中断使能寄存器。

表 7-103. IEN_SEQ_EXS 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	b	保留
5:0	MON[N]	R/W	b	VIN 通道 N (1 至 6) 的退出睡眠序列 故障中断 使能。 0 = 中断被禁用 1 = 中断被启用

7.5.2.11 IEN_SEQ_ENS 寄存器 (地址 = 0x1A) [复位 = 0x00]

表 7-104 中显示了 IEN_SEQ_ENS。

返回到 [汇总表](#)。

进入睡眠序列 $\overline{\text{SLEEP}}$ 从 1 转换到 0 中断使能寄存器。

表 7-104. IEN_SEQ_ENS 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	b	保留
5:0	MON[N]	R/W	b	VIN 通道 N (1 至 6) 的进入睡眠序列 故障中断 使能。 0 = 中断被禁用 1 = 中断被启用

7.5.2.12 IEN_CONTROL 寄存器 (地址 = 0x1B) [复位 = 0x0X]

表 7-105 中显示了 IEN_CONTROL。

返回到 [汇总表](#)。

控制和通信故障中断使能寄存器。

表 7-105. IEN_CONTROL 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	b	保留
4	RT_CRC Int	R/W	b	运行时寄存器循环冗余校验 (CRC) 故障中断使能： 0 = 中断被禁用 1 = 中断被启用

表 7-105. IEN_CONTROL 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	RESERVED	R	b	保留
2	TSD Int	R/W	b	热关断故障中断使能： 0 = 中断被禁用 1 = 中断被启用
1	SYNC Int	R/W	b	SYNC 引脚故障 (在 SYNC 引脚上检测到电源短路或接地) 中断使能： 0 = 中断被禁用 1 = 中断被启用
0	PEC Int	R/W	b	PEC 故障 (不匹配) 中断使能： 0 = 中断被禁用 1 = 中断被启用

7.5.2.13 IEN_TEST 寄存器 (地址 = 0x1C) [复位 = 0x0X]

表 7-106 中显示了 IEN_TEST。

返回到[汇总表](#)。

内部测试和配置加载故障中断使能寄存器。

表 7-106. IEN_TEST 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	b	保留
3	ECC_SEC	R/W	b	ECC 单比特错误更正故障 (在 OTP 负载上) 中断使能： 0 = 中断被禁用 1 = 中断被启用
2	RESERVED	R	b	保留
1	BIST_Complete_INT	R/W	b	内置自检完成中断使能： 0 = 中断被禁用 1 = 中断被启用
0	BIST_Fail_INT	R/W	b	内置自检故障中断使能： 0 = 中断被禁用 1 = 中断被启用。尽管应该始终被启用，但最好有禁用中断的选项。

7.5.2.14 IEN_VENDOR 寄存器 (地址 = 0x1D) [复位 = 0xX0]

表 7-107 中显示了 IEN_VENDOR。

返回到[汇总表](#)。

供应商特定内部中断使能寄存器。

表 7-107. IEN_VENDOR 寄存器字段说明

位	字段	类型	复位	说明
7:0	RESERVED	R	b	保留

7.5.2.15 MON_CH_EN 寄存器 (地址 = 0x1E) [复位 = 0x00]

表 7-108 中显示了 MON_CH_EN。

返回到[汇总表](#)。

通道 1-8 电压监控使能寄存器。

表 7-108. MON_CH_EN 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	b	VIN 通道 N (1 至 8) 的电压监控使能。 0 = 禁用通道监控器 1 = 启用通道监控器

7.5.2.16 VRANGE_MULT 寄存器 (地址 = 0x1F) [复位 = 0x00]

表 7-109 中显示了 VRANGE_MULT。

[返回到汇总表。](#)

通道 1-8 电压监控范围/调节寄存器。

表 7-109. VRANGE_MULT 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	b	VIN 通道 N (1 至 8) 的电压监控范围/调节。 0 = 1x 调节 (0. 2V 至 1. 475V , 阶跃为 5mV) 1 = 4x 调节 (0. 8V 至 5. 9V , 阶跃为 20mV)

7.5.2.17 UV_HF[1] 寄存器 (地址 = 0x20) [复位 = 0x00]

表 7-110 中显示了 UV_HF[1]。

[返回到汇总表。](#)

通道 1 高频通道欠压阈值。

表 7-110. UV_HF[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时 , 8 位值代表 0.2V 至 1.475V 的范围 , 1 LSB = 5mV。 当调节 = 4x 时 , 8 位值代表 0.8V 至 5.9V 的范围 , 1 LSB = 20mV。

7.5.2.18 OV_HF[1] 寄存器 (地址 = 0x21) [复位 = 0xFF]

表 7-111 中显示了 OV_HF[1]。

[返回到汇总表。](#)

通道 1 高频通道过压阈值。

表 7-111. OV_HF[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	11111111b	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.19 UV_LF[1] 寄存器 (地址 = 0x22) [复位 = 0x00]

表 7-112 中显示了 UV_LF[1]。

返回到[汇总表](#)。

通道 1 低频通道欠压阈值。

表 7-112. UV_LF[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的低频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.20 OV_LF[1] 寄存器 (地址 = 0x23) [复位 = 0xFF]

表 7-113 中显示了 OV_LF[1]。

返回到[汇总表](#)。

通道 1 低频通道过压阈值。

表 7-113. OV_LF[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	11111111b	受监控通道的低频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.21 FLT_HF[1] 寄存器 (地址 = 0x24) [复位 = 0x00]

表 7-114 中显示了 FLT_HF[1]。

返回到[汇总表](#)。

针对高频故障的通道 1 去抖滤波器。支持的最小值为 0.4 μs、最大值为 102.4 μs。

表 7-114. FLT_HF[1] 寄存器字段说明

位	字段	类型	复位	说明
7:4	OV_DEB[3:0]	R/W	b	高频监控路径的过压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = 0.1μs 1000b = 25.6μs 0001b = 0.2μs 1001b = 51.2μs 0010b = 0.4μs 1010b = 102.4μs 0011b = 0.8μs 1011b = 102.4μs 0100b = 1.6μs 1100b = 102.4μs 0101b = 3.2μs 1101b = 102.4μs 0110b = 6.4μs 1110b = 102.4μs 0111b = 12.8μs 1111b = 102.4μs

表 7-114. FLT_HF[1] 寄存器字段说明 (续)

位	字段	类型	复位	说明
3:0	UV_DEB[3:0]	R/W	b	高频监控路径的欠压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = 0.1μs 1000b = 25.6μs 0001b = 0.2μs 1001b = 51.2μs 0010b = 0.4μs 1010b = 102.4μs 0011b = 0.8μs 1011b = 102.4μs 0100b = 1.6μs 1100b = 102.4μs 0101b = 3.2μs 1101b = 102.4μs 0110b = 6.4μs 1110b = 102.4μs 0111b = 12.8μs 1111b = 102.4μs

7.5.2.22 FC_LF[1] 寄存器 (地址 = 0x25) [复位 = 0x14]

表 7-115 中显示了 FC_LF[1]。

返回到[汇总表](#)。

通道 1 低频路径截止频率 3dB 点。该寄存器更改可编程 LPF 的滤波器属性，使总频率响应满足这些截止频率。该寄存器还设置 OV_HF[1]/UV_HF[1] 故障到复位引脚的映射

表 7-115. FC_LF[1] 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	b	保留
4:3	UV_HF_1 至 NRST	R/W	10b	到 NRST 的映射 00 = 不映射 HF 故障 01 = 映射 UV_HF_ 1 10 = 映射 OV_HF_ 1 11 = 映射 UV_HF_ 1 和 OV_HF_ 1
2:0	THRESHOLD[2:0]	R/W	100b	低截止频率。 000b = 无效 001b = 无效 010b = 250Hz 011b = 500Hz 100b = 1kHz (默认值) 101b = 2kHz 110b = 4kHz 111b = 无效

7.5.2.23 UV_HF[2] 寄存器 (地址 = 0x30) [复位 = 0x00]

表 7-116 中显示了 UV_HF[2]。

返回到[汇总表](#)。

通道 2 高频通道欠压阈值。

表 7-116. UV_HF[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.24 OV_HF[2] 寄存器 (地址 = 0x31) [复位 = 0xFF]

表 7-117 中显示了 OV_HF[2]。

返回到[汇总表](#)。

通道 2 高频通道过压阈值。

表 7-117. OV_HF[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.25 UV_LF[2] 寄存器 (地址 = 0x32) [复位 = 0x00]

表 7-118 中显示了 UV_LF[2]。

返回到[汇总表](#)。

通道 2 低频通道欠压阈值。

表 7-118. UV_LF[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的低频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.26 OV_LF[2] 寄存器 (地址 = 0x33) [复位 = 0xFF]

表 7-119 中显示了 OV_LF[2]。

返回到[汇总表](#)。

通道 2 低频通道过压阈值。

表 7-119. OV_LF[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的低频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.27 FLT_HF[2] 寄存器 (地址 = 0x34) [复位 = 0x00]

表 7-120 中显示了 FLT_HF[2]。

返回到[汇总表](#)。

针对 HF 故障的通道 2 去抖滤波器。支持的最小值为 0.4 μs、最大值为 102.4 μs。

表 7-120. FLT_HF[2] 寄存器字段说明

位	字段	类型	复位	说明
7:4	OV_DEB[3:0]	R/W	b	高频监控路径的过压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1μs 1000b = 25.6μs 0001b = 0.2μs 1001b = 51.2μs 0010b = 0.4μs 1010b = 102.4μs 0011b = 0.8μs 1011b = 102.4μs 0100b = 1.6μs 1100b = 102.4μs 0101b = 3.2μs 1101b = 102.4μs 0110b = 6.4μs 1110b = 102.4μs 0111b = 12.8μs 1111b = 102.4μs
3:0	UV_DEB[3:0]	R/W	b	高频监控路径的欠压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1μs 1000b = 25.6μs 0001b = 0.2μs 1001b = 51.2μs 0010b = 0.4μs 1010b = 102.4μs 0011b = 0.8μs 1011b = 102.4μs 0100b = 1.6μs 1100b = 102.4μs 0101b = 3.2μs 1101b = 102.4μs 0110b = 6.4μs 1110b = 102.4μs 0111b = 12.8μs 1111b = 102.4μs

7.5.2.28 FC_LF[2] 寄存器 (地址 = 0x35) [复位 = 0x14]

表 7-121 中显示了 FC_LF[2]。

返回到 [汇总表](#)。

通道 2 低频路径截止频率 3dB 点。该寄存器更改可编程 LPF 的滤波器属性，使总频率响应满足这些截止频率。该寄存器还设置 OV_HF[2]/UV_HF[2] 故障到复位引脚的映射

表 7-121. FC_LF[2] 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	b	保留
4:3	UV_HF_2 至 NRST	R/W	10b	到 NRST 的映射 00 = 不映射 HF 故障 01 = 映射 UV_HF_2 10 = 映射 OV_HF_2 11 = 映射 UV_HF_2 和 OV_HF_2
2:0	THRESHOLD[2:0]	R/W	100b	000b = 无效 001b = 无效 010b = 250Hz 011b = 500Hz 100b = 1kHz (默认值) 101b = 2kHz 110b = 4kHz 111b = 无效

7.5.2.29 UV_HF[3] 寄存器 (地址 = 0x40) [复位 = 0x00]

表 7-122 中显示了 UV_HF[3]。

返回到 [汇总表](#)。

通道 3 高频通道欠压阈值。

表 7-122. UV_HF[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.30 OV_HF[3] 寄存器 (地址 = 0x41) [复位 = 0xFF]

表 7-123 中显示了 OV_HF[3]。

返回到[汇总表](#)。

通道 3 高频通道过压阈值。

表 7-123. OV_HF[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.31 UV_LF[3] 寄存器 (地址 = 0x42) [复位 = 0x00]

表 7-124 中显示了 UV_LF[3]。

返回到[汇总表](#)。

通道 3 低频通道欠压阈值。

表 7-124. UV_LF[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的低频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.32 OV_LF[3] 寄存器 (地址 = 0x43) [复位 = 0xFF]

表 7-125 中显示了 OV_LF[3]。

返回到[汇总表](#)。

通道 3 低频通道过压阈值。

表 7-125. OV_LF[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的低频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.33 FLT_HF[3] 寄存器 (地址 = 0x44) [复位 = 0x00]

表 7-126 中显示了 FLT_HF[3]。

[返回到汇总表。](#)

针对 HF 故障的通道 3 去抖滤波器。支持的最小值为 $0.4 \mu s$ 、最大值为 $102.4 \mu s$ 。

表 7-126. FLT_HF[3] 寄存器字段说明

位	字段	类型	复位	说明
7:4	OV_DEB[3:0]	R/W	b	高频监控路径的过压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = 0.1μs 1000b = 25.6μs 0001b = 0.2μs 1001b = 51.2μs 0010b = 0.4μs 1010b = 102.4μs 0011b = 0.8μs 1011b = 102.4μs 0100b = 1.6μs 1100b = 102.4μs 0101b = 3.2μs 1101b = 102.4μs 0110b = 6.4μs 1110b = 102.4μs 0111b = 12.8μs 1111b = 102.4μs
3:0	UV_DEB[3:0]	R/W	b	高频监控路径的欠压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = 0.1μs 1000b = 25.6μs 0001b = 0.2μs 1001b = 51.2μs 0010b = 0.4μs 1010b = 102.4μs 0011b = 0.8μs 1011b = 102.4μs 0100b = 1.6μs 1100b = 102.4μs 0101b = 3.2μs 1101b = 102.4μs 0110b = 6.4μs 1110b = 102.4μs 0111b = 12.8μs 1111b = 102.4μs

7.5.2.34 FC_LF[3] 寄存器 (地址 = 0x45) [复位 = 0x14]

[表 7-127](#) 中显示了 FC_LF[3]。

[返回到汇总表。](#)

通道 3 低频路径截止频率 $3dB$ 点。该寄存器更改可编程 LPF 的滤波器属性，使总频率响应满足这些截止频率。该寄存器还设置 OV_HF[3]/UV_HF[3] 故障到复位引脚的映射。

表 7-127. FC_LF[3] 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	b	保留
4:3	UV_HF_3 至 NRST	R/W	10b	到 NRST 的映射 00 = 不映射 HF 故障 01 = 映射 UV_HF_3 10 = 映射 OV_HF_3 11 = 映射 UV_HF_3 和 OV_HF_3
2:0	THRESHOLD[2:0]	R/W	100b	000b = 无效 001b = 无效 010b = 250Hz 011b = 500Hz 100b = 1kHz (默认值) 101b = 2kHz 110b = 4kHz 111b = 无效

7.5.2.35 UV_HF[4] 寄存器 (地址 = 0x50) [复位 = 0x00]

[表 7-128](#) 中显示了 UV_HF[4]。

[返回到汇总表。](#)

通道 4 高频通道欠压阈值。

表 7-128. UV_HF[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.36 OV_HF[4] 寄存器 (地址 = 0x51) [复位 = 0xFF]

表 7-129 中显示了 OV_HF[4]。

返回到[汇总表](#)。

通道 4 高频通道过压阈值。

表 7-129. OV_HF[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.37 UV_LF[4] 寄存器 (地址 = 0x52) [复位 = 0x00]

表 7-130 中显示了 UV_LF[4]。

返回到[汇总表](#)。

通道 4 低频通道欠压阈值。

表 7-130. UV_LF[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的低频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.38 OV_LF[4] 寄存器 (地址 = 0x53) [复位 = 0xFF]

表 7-131 中显示了 OV_LF[4]。

返回到[汇总表](#)。

通道 4 低频通道过压阈值。

表 7-131. OV_LF[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的低频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.39 FLT_HF[4] 寄存器 (地址 = 0x54) [复位 = 0x00]

表 7-132 中显示了 FLT_HF[4]。

[返回到汇总表。](#)

针对 HF 故障的通道 4 去抖滤波器。支持的最小值为 0.4 μs、最大值为 102.4 μs。

表 7-132. FLT_HF[4] 寄存器字段说明

位	字段	类型	复位	说明
7:4	OV_DEB[3:0]	R/W	b	高频监控路径的过压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = 0.1μs 1000b = 25.6μs 0001b = 0.2μs 1001b = 51.2μs 0010b = 0.4μs 1010b = 102.4μs 0011b = 0.8μs 1011b = 102.4μs 0100b = 1.6μs 1100b = 102.4μs 0101b = 3.2μs 1101b = 102.4μs 0110b = 6.4μs 1110b = 102.4μs 0111b = 12.8μs 1111b = 102.4μs
3:0	UV_DEB[3:0]	R/W	b	高频监控路径的欠压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = 0.1μs 1000b = 25.6μs 0001b = 0.2μs 1001b = 51.2μs 0010b = 0.4μs 1010b = 102.4μs 0011b = 0.8μs 1011b = 102.4μs 0100b = 1.6μs 1100b = 102.4μs 0101b = 3.2μs 1101b = 102.4μs 0110b = 6.4μs 1110b = 102.4μs 0111b = 12.8μs 1111b = 102.4μs

7.5.2.40 FC_LF[4] 寄存器 (地址 = 0x55) [复位 = 0x14]

[表 7-133](#) 中显示了 FC_LF[4]。

[返回到汇总表。](#)

通道 4 低频路径截止频率 3dB 点。该寄存器更改可编程 LPF 的滤波器属性，使总频率响应满足这些截止频率。该寄存器还设置 OV_HF[4]/UV_HF[4] 故障到复位引脚的映射。

表 7-133. FC_LF[4] 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	b	保留
4:3	UV_HF_4 至 NRST	R/W	10b	到 NRST 的映射 00 = 不映射 HF 故障 01 = 映射 UV_HF_4 10 = 映射 OV_HF_4 11 = 映射 UV_HF_4 和 OV_HF_4
2:0	THRESHOLD[2:0]	R/W	100b	000b = 无效 001b = 无效 010b = 250Hz 011b = 500Hz 100b = 1kHz (默认值) 101b = 2kHz 110b = 4kHz 111b = 无效

7.5.2.41 UV_HF[5] 寄存器 (地址 = 0x60) [复位 = 0x00]

[表 7-134](#) 中显示了 UV_HF[5]。

[返回到汇总表。](#)

通道 5 高频通道欠压阈值。

表 7-134. UV_HF[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.42 OV_HF[5] 寄存器 (地址 = 0x61) [复位 = 0xFF]

表 7-135 中显示了 OV_HF[5]。

返回到[汇总表](#)。

通道 5 高频通道过压阈值。

表 7-135. OV_HF[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.43 UV_LF[5] 寄存器 (地址 = 0x62) [复位 = 0x00]

表 7-136 中显示了 UV_LF[5]。

返回到[汇总表](#)。

通道 5 低频通道欠压阈值。

表 7-136. UV_LF[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的低频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.44 OV_LF[5] 寄存器 (地址 = 0x63) [复位 = 0xFF]

表 7-137 中显示了 OV_LF[5]。

返回到[汇总表](#)。

通道 5 低频通道过压阈值。

表 7-137. OV_LF[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的低频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.45 FLT_HF[5] 寄存器 (地址 = 0x64) [复位 = 0x00]

表 7-138 中显示了 FLT_HF[5]。

[返回到汇总表。](#)

针对 HF 故障的通道 5 去抖滤波器。支持的最小值为 $0.4 \mu s$ 、最大值为 $102.4 \mu s$ 。

表 7-138. FLT_HF[5] 寄存器字段说明

位	字段	类型	复位	说明
7:4	OV_DEB[3:0]	R/W	b	高频监控路径的过压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = $0.1\mu s$ 1000b = $25.6\mu s$ 0001b = $0.2\mu s$ 1001b = $51.2\mu s$ 0010b = $0.4\mu s$ 1010b = $102.4\mu s$ 0011b = $0.8\mu s$ 1011b = $102.4\mu s$ 0100b = $1.6\mu s$ 1100b = $102.4\mu s$ 0101b = $3.2\mu s$ 1101b = $102.4\mu s$ 0110b = $6.4\mu s$ 1110b = $102.4\mu s$ 0111b = $12.8\mu s$ 1111b = $102.4\mu s$
3:0	UV_DEB[3:0]	R/W	b	高频监控路径的欠压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = $0.1\mu s$ 1000b = $25.6\mu s$ 0001b = $0.2\mu s$ 1001b = $51.2\mu s$ 0010b = $0.4\mu s$ 1010b = $102.4\mu s$ 0011b = $0.8\mu s$ 1011b = $102.4\mu s$ 0100b = $1.6\mu s$ 1100b = $102.4\mu s$ 0101b = $3.2\mu s$ 1101b = $102.4\mu s$ 0110b = $6.4\mu s$ 1110b = $102.4\mu s$ 0111b = $12.8\mu s$ 1111b = $102.4\mu s$

7.5.2.46 FC_LF[5] 寄存器 (地址 = 0x65) [复位 = 0x14]

[表 7-139](#) 中显示了 FC_LF[5]。

[返回到汇总表。](#)

通道 5 低频路径截止频率 $3dB$ 点。该寄存器更改可编程 LPF 的滤波器属性，使总频率响应满足这些截止频率。对于具有复位引脚的器件，该寄存器还设置 OV_HF[5]/UV_HF[5] 故障到复位引脚的映射。

表 7-139. FC_LF[5] 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	b	保留
4:3	UV_HF_5 至 NRST	R/W	10b	到 NRST 的映射 00 = 不映射 HF 故障 01 = 映射 UV_HF_5 10 = 映射 OV_HF_5 11 = 映射 UV_HF_5 和 OV_HF_5
2:0	THRESHOLD[2:0]	R/W	100b	000b = 无效 001b = 无效 010b = $250Hz$ 011b = $500Hz$ 100b = $1kHz$ (默认值) 101b = $2kHz$ 110b = $4kHz$ 111b = 无效

7.5.2.47 UV_HF[6] 寄存器 (地址 = 0x70) [复位 = 0x00]

[表 7-140](#) 中显示了 UV_HF[6]。

[返回到汇总表。](#)

通道 6 高频通道欠压阈值。

表 7-140. UV_HF[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.48 OV_HF[6] 寄存器 (地址 = 0x71) [复位 = 0xFF]

表 7-141 中显示了 OV_HF[6]。

返回到[汇总表](#)。

通道 6 高频通道过压阈值。

表 7-141. OV_HF[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.49 UV_LF[6] 寄存器 (地址 = 0x72) [复位 = 0x00]

表 7-142 中显示了 UV_LF[6]。

返回到[汇总表](#)。

通道 6 低频通道欠压阈值。

表 7-142. UV_LF[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的低频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.50 OV_LF[6] 寄存器 (地址 = 0x73) [复位 = 0xFF]

表 7-143 中显示了 OV_LF[6]。

返回到[汇总表](#)。

通道 6 低频通道过压阈值。

表 7-143. OV_LF[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的低频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.51 FLT_HF[6] 寄存器 (地址 = 0x74) [复位 = 0x00]

表 7-144 中显示了 FLT_HF[6]。

[返回到汇总表。](#)

针对 HF 故障的通道 6 去抖滤波器。支持的最小值为 $0.4 \mu s$ 、最大值为 $102.4 \mu s$ 。

表 7-144. FLT_HF[6] 寄存器字段说明

位	字段	类型	复位	说明
7:4	OV_DEB[3:0]	R/W	b	高频监控路径的过压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = $0.1\mu s$ 1000b = $25.6\mu s$ 0001b = $0.2\mu s$ 1001b = $51.2\mu s$ 0010b = $0.4\mu s$ 1010b = $102.4\mu s$ 0011b = $0.8\mu s$ 1011b = $102.4\mu s$ 0100b = $1.6\mu s$ 1100b = $102.4\mu s$ 0101b = $3.2\mu s$ 1101b = $102.4\mu s$ 0110b = $6.4\mu s$ 1110b = $102.4\mu s$ 0111b = $12.8\mu s$ 1111b = $102.4\mu s$
3:0	UV_DEB[3:0]	R/W	b	高频监控路径的欠压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = $0.1\mu s$ 1000b = $25.6\mu s$ 0001b = $0.2\mu s$ 1001b = $51.2\mu s$ 0010b = $0.4\mu s$ 1010b = $102.4\mu s$ 0011b = $0.8\mu s$ 1011b = $102.4\mu s$ 0100b = $1.6\mu s$ 1100b = $102.4\mu s$ 0101b = $3.2\mu s$ 1101b = $102.4\mu s$ 0110b = $6.4\mu s$ 1110b = $102.4\mu s$ 0111b = $12.8\mu s$ 1111b = $102.4\mu s$

7.5.2.52 FC_LF[6] 寄存器 (地址 = 0x75) [复位 = 0x14]

[表 7-145](#) 中显示了 FC_LF[6]。

[返回到汇总表。](#)

通道 6 低频路径截止频率 $3dB$ 点。该寄存器更改可编程 LPF 的滤波器属性，使总频率响应满足这些截止频率。对于具有复位引脚的器件，该寄存器还设置 OV_HF[6]/UV_HF[6] 故障到复位引脚的映射。

表 7-145. FC_LF[6] 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	b	保留
4:3	UV_HF_6 至 NRST	R/W	10b	到 NRST 的映射 00 = 不映射 HF 故障 01 = 映射 UV_HF_6 10 = 映射 OV_HF_6 11 = 映射 UV_HF_6 和 OV_HF_6
2:0	THRESHOLD[2:0]	R/W	100b	000b = 无效 001b = 无效 010b = $250Hz$ 011b = $500Hz$ 100b = $1kHz$ (默认值) 101b = $2kHz$ 110b = $4kHz$ 111b = 无效

7.5.2.53 UV_HF[7] 寄存器 (地址 = 0x80) [复位 = 0x00]

[表 7-146](#) 中显示了 UV_HF[7]。

[返回到汇总表。](#)

通道 7 高频通道欠压阈值。

表 7-146. UV_HF[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.54 OV_HF[7] 寄存器 (地址 = 0x81) [复位 = 0xFF]

表 7-147 中显示了 OV_HF[7]。

返回到[汇总表](#)。

通道 7 高频通道过压阈值。

表 7-147. OV_HF[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.55 UV_LF[7] 寄存器 (地址 = 0x82) [复位 = 0x00]

表 7-148 中显示了 UV_LF[7]。

返回到[汇总表](#)。

通道 7 低频通道欠压阈值。

表 7-148. UV_LF[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的低频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.56 OV_LF[7] 寄存器 (地址 = 0x83) [复位 = 0xFF]

表 7-149 中显示了 OV_LF[7]。

返回到[汇总表](#)。

通道 7 低频通道过压阈值。

表 7-149. OV_LF[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的低频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.57 FLT_HF[7] 寄存器 (地址 = 0x84) [复位 = 0x00]

表 7-150 中显示了 FLT_HF[7]。

[返回到汇总表。](#)

针对 HF 故障的通道 7 去抖滤波器。支持的最小值为 $0.4 \mu s$ 、最大值为 $102.4 \mu s$ 。

表 7-150. FLT_HF[7] 寄存器字段说明

位	字段	类型	复位	说明
7:4	OV_DEB[3:0]	R/W	b	高频监控路径的过压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = $0.1\mu s$ 1000b = $25.6\mu s$ 0001b = $0.2\mu s$ 1001b = $51.2\mu s$ 0010b = $0.4\mu s$ 1010b = $102.4\mu s$ 0011b = $0.8\mu s$ 1011b = $102.4\mu s$ 0100b = $1.6\mu s$ 1100b = $102.4\mu s$ 0101b = $3.2\mu s$ 1101b = $102.4\mu s$ 0110b = $6.4\mu s$ 1110b = $102.4\mu s$ 0111b = $12.8\mu s$ 1111b = $102.4\mu s$
3:0	UV_DEB[3:0]	R/W	b	高频监控路径的欠压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = $0.1\mu s$ 1000b = $25.6\mu s$ 0001b = $0.2\mu s$ 1001b = $51.2\mu s$ 0010b = $0.4\mu s$ 1010b = $102.4\mu s$ 0011b = $0.8\mu s$ 1011b = $102.4\mu s$ 0100b = $1.6\mu s$ 1100b = $102.4\mu s$ 0101b = $3.2\mu s$ 1101b = $102.4\mu s$ 0110b = $6.4\mu s$ 1110b = $102.4\mu s$ 0111b = $12.8\mu s$ 1111b = $102.4\mu s$

7.5.2.58 FC_LF[7] 寄存器 (地址 = 0x85) [复位 = 0x14]

[表 7-151](#) 中显示了 FC_LF[7]。

[返回到汇总表。](#)

通道 7 低频路径截止频率 $3dB$ 点。该寄存器更改可编程 LPF 的滤波器属性，使总频率响应满足这些截止频率。对于具有复位引脚的器件，该寄存器还设置 OV_HF[6]/UV_HF[6] 故障到复位引脚的映射。

表 7-151. FC_LF[7] 寄存器字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	b	保留
2:0	THRESHOLD[2:0]	R/W	100b	000b = 无效 001b = 无效 010b = $250Hz$ 011b = $500Hz$ 100b = $1kHz$ (默认值) 101b = $2kHz$ 110b = $4kHz$ 111b = 无效

7.5.2.59 UV_HF[8] 寄存器 (地址 = 0x90) [复位 = 0x00]

[表 7-152](#) 中显示了 UV_HF[8]。

[返回到汇总表。](#)

通道 8 高频通道欠压阈值。

表 7-152. UV_HF[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = $1x$ 时，8 位值代表 $0.2V$ 至 $1.475V$ 的范围， $1 LSB = 5mV$ 。 当调节 = $4x$ 时，8 位值代表 $0.8V$ 至 $5.9V$ 的范围， $1 LSB = 20mV$ 。

7.5.2.60 OV_HF[8] 寄存器 (地址 = 0x91) [复位 = 0xFF]

表 7-153 中显示了 OV_HF[8]。

返回到[汇总表](#)。

通道 8 高频通道过压阈值。

表 7-153. OV_HF[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.61 UV_LF[8] 寄存器 (地址 = 0x92) [复位 = 0x00]

表 7-154 中显示了 UV_LF[8]。

返回到[汇总表](#)。

通道 8 低频通道欠压阈值。

表 7-154. UV_LF[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	b	受监控通道的低频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.62 OV_LF[8] 寄存器 (地址 = 0x93) [复位 = 0xFF]

表 7-155 中显示了 OV_LF[8]。

返回到[汇总表](#)。

通道 8 低频通道过压阈值。

表 7-155. OV_LF[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	THRESHOLD[7:0]	R/W	1111111b	受监控通道的低频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 的范围，1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 的范围，1 LSB = 20mV。

7.5.2.63 FLT_HF[8] 寄存器 (地址 = 0x94) [复位 = 0x00]

表 7-156 展示了 FLT_HF[8]。

返回到[汇总表](#)。

针对 HF 故障的通道 8 去抖滤波器。支持的最小值为 0.4 μs、最大值为 102.4 μs。

表 7-156. FLT_HF[8] 寄存器字段说明

位	字段	类型	复位	说明
7:4	OV_DEB[3:0]	R/W	b	高频监控路径的过压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = 0.1μs 1000b = 25.6μs 0001b = 0.2μs 1001b = 51.2μs 0010b = 0.4μs 1010b = 102.4μs 0011b = 0.8μs 1011b = 102.4μs 0100b = 1.6μs 1100b = 102.4μs 0101b = 3.2μs 1101b = 102.4μs 0110b = 6.4μs 1110b = 102.4μs 0111b = 12.8μs 1111b = 102.4μs
3:0	UV_DEB[3:0]	R/W	b	高频监控路径的欠压比较器输出去抖时间 (在输出处于稳定状态达到去抖时间之前不要置为有效)。 0000b = 0.1μs 1000b = 25.6μs 0001b = 0.2μs 1001b = 51.2μs 0010b = 0.4μs 1010b = 102.4μs 0011b = 0.8μs 1011b = 102.4μs 0100b = 1.6μs 1100b = 102.4μs 0101b = 3.2μs 1101b = 102.4μs 0110b = 6.4μs 1110b = 102.4μs 0111b = 12.8μs 1111b = 102.4μs

7.5.2.64 FC_LF[8] 寄存器 (地址 = 0x95) [复位 = 0x14]

表 7-157 中显示了 FC_LF[8]。

返回到 [汇总表](#)。

通道 8 低频路径截止频率 3dB 点。该寄存器更改可编程 LPF 的滤波器属性，使总频率响应满足这些截止频率。对于具有复位引脚的器件，该寄存器还设置 OV_HF[6]/UV_HF[6] 故障到复位引脚的映射。

表 7-157. FC_LF[8] 寄存器字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	b	保留
2:0	THRESHOLD[2:0]	R/W	100b	000b = 无效 001b = 无效 010b = 250Hz 011b = 500Hz 100b = 1kHz (默认值) 101b = 2kHz 110b = 4kHz 111b = 无效

7.5.2.65 TI_CONTROL 寄存器 (地址 = 0x9F) [复位 = 0x02]

表 7-158 中显示了 TS_CONTROL。

返回到 [汇总表](#)。

手动 BIST 进入和复位延迟设置寄存器。

表 7-158. TS_CONTROL 寄存器字段说明

位	字段	类型	复位	说明
7	ENTER_BIST	R/W	b	手动 BIST 1 = 进入 BIST
6	RSVD	R/W	b	RSVD
5	手动复位	R/W	b	手动复位： 0 = 复位未被置为有效 1 = 复位被置为有效
4:3	RESERVED	R	b	保留

表 7-158. TS_CONTROL 寄存器字段说明 (续)

位	字段	类型	复位	说明
2:0	复位延时时间	R/W	10b	复位延时时间 000b = 200μs 001b = 1ms 010b = 10ms (默认设置) 011b = 16ms 100b = 20ms 101b = 70ms 110b = 100ms 111b = 200ms

7.5.2.66 SEQ_REC_CTL 寄存器 (地址 = 0xA0) [复位 = 0x00]

表 7-159 中显示了 SEQ_REC_CTL。

返回到 [汇总表](#)。

顺序控制寄存器。

表 7-159. SEQ_REC_CTL 寄存器字段说明

位	字段	类型	复位	说明
7	REC_START	R/W	b	软件启动序列记录： 0 = 始终读取 0 1 = 启动电源序列 (由 SEQ[1:0] 选择) 记录。
6:5	SEQ[1:0]	R/W	b	要记录的序列 (并将故障与相应的预期序列顺序寄存器进行比较)： 00b = 上电 (ACT 从 0 变为 1) 01b = 断电 (ACT 从 1 变为 0) 10b = 退出睡眠状态 (SLEEP 从 0 变为 1) 11b = 进入睡眠状态 (SLEEP 从 1 变为 0)
4	TS_ACK	R/W	b	时间戳数据可以覆盖。 仅当 VMON_MISC.EN_TS_OW=0 时才有效并使用。 00b = 始终读取 0 01b = 确认时间戳数据可以覆盖。 清除 SEQ_REC_STAT.TS_RDY 和 SEQ_OW_STAT.TS_OW。
3	SEQ_ON_ACK	R/W	b	加电序列数据可以覆盖。 仅当 VMON_MISC.EN_SEQ_OW=0 时才有效并使用。 00b = 始终读取 0 01b = 确认加电序列数据可以覆盖。 清除 SEQ_REC_STAT.SEQ_ON_RDY 和 SEQ_OW_STAT.SEQ_ON_OW。
2	SEQ_OFF_ACK	R/W	b	断电序列数据可以覆盖。 仅当 VMON_MISC.EN_SEQ_OW=0 时才有效并使用。 00b = 始终读取 0 01b = 确认断电序列数据可以覆盖。 清除 SEQ_REC_STAT.SEQ_OFF_RDY 和 SEQ_OW_STAT.SEQ_OFF_OW。
1	SEQ_EXS_ACK	R/W	b	睡眠退出序列数据可以覆盖。 仅当 VMON_MISC.EN_SEQ_OW=0 时才有效并使用。 00b = 始终读取 0 01b = 确认睡眠退出序列数据可以覆盖。 清除 SEQ_REC_STAT.SEQ_EXS_RDY 和 SEQ_OW_STAT.SEQ_EXS_OW。

表 7-159. SEQ_REC_CTL 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	SEQ_ENS_ACK	R/W	b	睡眠进入序列数据可以覆盖。 仅当 VMON_MISC.EN_SEQ_OW=0 时才有效并使用。 00b = 始终读取 0 01b = 确认睡眠进入序列数据可以覆盖。 清除 SEQ_REC_STAT.SEQ_ENS_RDY 和 SEQ_OW_STAT.SEQ_ENS_OW。

7.5.2.67 AMSK_ON 寄存器 (地址 = 0xA1) [复位 = 0xFF]

[表 7-160 中显示了 AMSK_ON。](#)

[返回到汇总表。](#)

自动屏蔽开启寄存器。该寄存器用于屏蔽 ACT 从 0 转换到 1 时的 UVLF、UVHF 和 OVHF 中断。

表 7-160. AMSK_ON 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	11111111b	VIN 通道 N (1 到 8) 的 IEN_UVLF、IEN_UVHF 和 IEN_OVHF 的 ACT 0 到 1 转换的自动屏蔽。 00b = 通道中断未自动屏蔽 01b = 通道中断自动屏蔽

7.5.2.68 AMSK_OFF 寄存器 (地址 = 0xA2) [复位 = 0xFF]

[表 7-161 中显示了 AMSK_OFF。](#)

[返回到汇总表。](#)

自动屏蔽关闭寄存器。该寄存器用于屏蔽 ACT 从 1 转换到 0 时的 UVLF、UVHF 和 OVHF 中断。

表 7-161. AMSK_OFF 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	11111111b	VIN 通道 N (1 到 8) 的 IEN_UVLF、IEN_UVHF 和 IEN_OVHF 的 ACT 1 到 0 转换的自动屏蔽。 00b = 通道中断未自动屏蔽 01b = 通道中断自动屏蔽

7.5.2.69 AMSK_EXS 寄存器 (地址 = 0xA3) [复位 = 0xFF]

[表 7-162 中显示了 AMSK_EXS。](#)

[返回到汇总表。](#)

自动屏蔽退出寄存器。该寄存器用于屏蔽 SLEEP 从 0 转换到 1 时的 UVLF、UVHF 和 OVHF 中断。

表 7-162. AMSK_EXS 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	11111111b	VIN 通道 N (1 到 8) 的 IEN_UVLF、IEN_UVHF 和 IEN_OVHF 的 SLEEP 0 到 1 转换的自动屏蔽。 00b = 通道中断未自动屏蔽 01b = 通道中断自动屏蔽

7.5.2.70 AMSK_ENS 寄存器 (地址 = 0xA4) [复位 = 0xFF]

表 7-163 中显示了 AMSK_ENS。

返回到[汇总表](#)。

自动屏蔽进入寄存器。该寄存器用于屏蔽 $\overline{\text{SLEEP}}$ 从 1 转换到 0 时的 UVLF、UVHF 和 OVHF 中断。

表 7-163. AMSK_ENS 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	1111111b	VIN 通道 N (1 到 8) 的 IEN_UVLF、IEN_UVHF 和 IEN_OVHF 的 SLEEP 1 到 0 转换的自动屏蔽。 00b = 通道中断未自动屏蔽 01b = 通道中断自动屏蔽

7.5.2.71 SEQ_TOUT_MSB 寄存器 (地址 = 0xA5) [复位 = 0x00]

表 7-164 中显示了 SEQ_TOUT_MSB。

返回到[汇总表](#)。

序列超时最高有效位寄存器。

表 7-164. SEQ_TOUT_MSB 寄存器字段说明

位	字段	类型	复位	说明
7:0	MILLISEC[7:0]	R/W	b	ACT 和 $\overline{\text{SLEEP}}$ 转换序列超时。 超时后，自动屏蔽 (AMSK_xxx) 被释放，IEN_xVxF 中断变为活动状态。 0x0 000 = 1ms 0x0 001 = 2ms 当未指定最大值时，最好能够将该超时设置为最长 4s、最短 256ms (只使用地址 0xA6 上的 低位 字节)。

7.5.2.72 SEQ_TOUT_LSB 寄存器 (地址 = 0xA6) [复位 = 0x00]

表 7-165 中显示了 SEQ_TOUT_LSB。

返回到[汇总表](#)。

序列超时最低有效位寄存器。

表 7-165. SEQ_TOUT_LSB 寄存器字段说明

位	字段	类型	复位	说明
7:0	MILLISEC[7:0]	R/W	b	ACT 和 SLEEP 转换序列超时。 超时后，自动屏蔽 (AMSK_xxx) 被释放，IEN_xVxF 中断变为活动状态。 0x0 000 = 1ms 0x0 001 = 2ms 当未指定最大值时，最好能够将该超时设置为最长 4s、最短 256ms (只使用地址 0xA6 上的 低位 字节)。

7.5.2.73 SEQ_SYNC 寄存器 (地址 = 0xA7) [复位 = 0x00]

表 7-166 中显示了 SEQ_SYNC。

[返回到汇总表。](#)

序列 SYNC 脉冲持续时间从 50 μ s 到 2600 μ s。

表 7-166. SEQ_SYNC 寄存器字段说明

位	字段	类型	复位	说明
7:0	PULSE_WIDTH[7:0]	R/W	b	SYNC 脉冲的脉冲宽度。 00000000b = 50 μ s 00000001b = 60 μ s 00000010b = 70 μ s ... 11111101b = 2580 μ s 11111110b = 2590 μ s 11111111b = 2600 μ s

7.5.2.74 SEQ_UP_THLD 寄存器 (地址 = 0xA8) [复位 = 0x1F]

表 7-167 中显示了 SEQ_UP_THLD。

[返回到汇总表。](#)

用于上电序列标记 ACT 和 SLEEP 从 0 转换到 1 的阈值选择寄存器。

表 7-167. SEQ_UP_THLD 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	11111b	针对上电和退出睡眠序列标记的 OFF (200mV) 或 UV (UV_LF[N] 寄存器) 阈值选择： 00b = 使用 OFF 阈值 (200mV) 01b = 使用 UV 阈值 (UV_LF[N] 寄存器) 0b = OFF 1b = UVLF

7.5.2.75 SEQ_DN_THLD 寄存器 (地址 = 0xA9) [复位 = 0x00]

表 7-168 中显示了 SEQ_DN_THLD。

[返回到汇总表。](#)

用于断电序列标记 ACT 和 SLEEP 从 1 转换到 0 的阈值选择寄存器。

表 7-168. SEQ_DN_THLD 寄存器字段说明

位	字段	类型	复位	说明
7:0	MON[N]	R/W	b	针对断电和进入睡眠序列标记的 OFF (200mV) 或 UV (UV_LF[N] 寄存器) 阈值选择： 00b = 使用 OFF 阈值 (200mV) 01b = 使用 UV 阈值 (UV_LF[N] 寄存器) 0b = OFF 1b = UVLF

7.5.2.76 SEQ_ON_EXP[1] 寄存器 (地址 = 0xB0) [复位 = 0x00]

表 7-169 中显示了 SEQ_ON_EXP[1]。

返回到[汇总表](#)。

通道 1 上电序列顺序预期值寄存器。该寄存器用于设置通道 1 的预期上电序列顺序的值。

表 7-169. SEQ_ON_EXP[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 1 预期的上电序列顺序值。 该序列顺序值将与在 ACT 触发的序列期间分配给通道的 SEQ_ON_LOG[1] 寄存器进行比较。

7.5.2.77 SEQ_ON_EXP[2] 寄存器 (地址 = 0xB1) [复位 = 0x00]

表 7-170 中显示了 SEQ_ON_EXP[2]。

返回到[汇总表](#)。

通道 2 上电序列顺序预期值寄存器。该寄存器用于设置通道 2 的预期上电序列顺序的值。

表 7-170. SEQ_ON_EXP[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 2 预期的上电序列顺序值。 该序列顺序值将与在 ACT 触发的序列期间分配给通道的 SEQ_ON_LOG[2] 寄存器进行比较。

7.5.2.78 SEQ_ON_EXP[3] 寄存器 (地址 = 0xB2) [复位 = 0x00]

表 7-171 中显示了 SEQ_ON_EXP[3]。

返回到[汇总表](#)。

通道 3 上电序列顺序预期值寄存器。该寄存器用于设置通道 3 的预期上电序列顺序的值。

表 7-171. SEQ_ON_EXP[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 3 预期的上电序列顺序值。 该序列顺序值将与在 ACT 触发的序列期间分配给通道的 SEQ_ON_LOG[3] 寄存器进行比较。

7.5.2.79 SEQ_ON_EXP[4] 寄存器 (地址 = 0xB3) [复位 = 0x00]

表 7-172 中显示了 SEQ_ON_EXP[4]。

返回到[汇总表](#)。

通道 4 上电序列顺序预期值寄存器。该寄存器用于设置通道 4 的预期上电序列顺序的值。

表 7-172. SEQ_ON_EXP[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 4 预期的上电序列顺序值。 该序列顺序值将与在 ACT 触发的序列期间分配给通道的 SEQ_ON_LOG[4] 寄存器进行比较。

7.5.2.80 SEQ_ON_EXP[5] 寄存器 (地址 = 0xB4) [复位 = 0x00]

[表 7-173](#) 中显示了 SEQ_ON_EXP[5]。

[返回到汇总表。](#)

通道 5 上电序列顺序预期值寄存器。该寄存器用于设置通道 5 的预期上电序列顺序的值。

表 7-173. SEQ_ON_EXP[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 5 预期的上电序列顺序值。 该序列顺序值将与在 ACT 触发的序列期间分配给通道的 SEQ_ON_LOG[5] 寄存器进行比较。

7.5.2.81 SEQ_ON_EXP[6] 寄存器 (地址 = 0xB5) [复位 = 0x00]

[表 7-174](#) 中显示了 SEQ_ON_EXP[6]。

[返回到汇总表。](#)

通道 6 上电序列顺序预期值寄存器。该寄存器用于设置通道 6 的预期上电序列顺序的值。

表 7-174. SEQ_ON_EXP[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 6 预期的上电序列顺序值。 该序列顺序值将与在 ACT 触发的序列期间分配给通道的 SEQ_ON_LOG[6] 寄存器进行比较。

7.5.2.82 SEQ_ON_EXP[7] 寄存器 (地址 = 0xB6) [复位 = 0x00]

[表 7-175](#) 中显示了 SEQ_ON_EXP[7]。

[返回到汇总表。](#)

通道 7 上电序列顺序预期值寄存器。该寄存器用于设置通道 7 的预期上电序列顺序的值。

表 7-175. SEQ_ON_EXP[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 7 预期的上电序列顺序值。 该序列顺序值将与在 ACT 触发的序列期间分配给通道的 SEQ_ON_LOG[5] 寄存器进行比较。

7.5.2.83 SEQ_ON_EXP[8] 寄存器 (地址 = 0xB7) [复位 = 0x00]

[表 7-176](#) 中显示了 SEQ_ON_EXP[8]。

[返回到汇总表。](#)

通道 8 上电序列顺序预期值寄存器。该寄存器用于设置通道 8 的预期上电序列顺序的值。

表 7-176. SEQ_ON_EXP[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 8 预期的上电序列顺序值。 该序列顺序值将与在 ACT 触发的序列期间分配给通道的 SEQ_ON_LOG[6] 寄存器进行比较。

7.5.2.84 SEQ_OFF_EXP[1] 寄存器 (地址 = 0xC0) [复位 = 0x00]

表 7-177 中显示了 SEQ OFF EXP[1]。

[返回到汇总表。](#)

通道 1 断电序列顺序预期值寄存器。该寄存器用于设置通道 1 的预期断电序列顺序的值。

表 7-177. SEQ_OFF_EXP[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 1 预期的断电序列顺序值。 该序列顺序值将与 ACT 触发的序列期间分配给通道的 SEQ_OFF_LOG[1] 寄存器进行比较

7.5.2.85 SEQ_OFF_EXP[2] 寄存器 (地址 = 0xC1) [复位 = 0x00]

表 7-178 中显示了 SEQ OFF EXP[2]。

返回到汇总表。

通道 2 断电序列顺序预期值寄存器。该寄存器用于设置通道 2 的预期断电序列顺序的值。

表 7-178. SEQ OFF EXP[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 2 预期的断电序列顺序值。 该序列顺序值将与 ACT 触发的序列期间分配给通道的 SEQ OFF LOG[2] 寄存器进行比较

7.5.2.86 SEQ OFF EXP[3] 寄存器 (地址 = 0xC2) [复位 = 0x00]

表 7-179 中显示了 SEQ OFF EXP[3]。

返回到汇总表。

通道 3 断电序列顺序预期值寄存器。该寄存器用于设置通道 3 的预期断电序列顺序的值。

表 7-179. SEQ OFF EXP[31] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 3 预期的断电序列顺序值。 该序列顺序值将与 ACT 触发的序列期间分配给通道的 SEQ OFF LOG[3] 寄存器进行比较

7.5.2.87 SEQ OFF EXP[4] 寄存器 (地址 = 0xC3) [复位 = 0x00]

表 7-180 中显示了 SEQ OFF EXP[4]。

返回到汇总表。

通道 4 断电序列顺序预期值寄存器。该寄存器用于设置通道 4 的预期断电序列顺序的值。

表 7-180. SEQ_OFF_EXP[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 4 预期的断电序列顺序值。 该序列顺序值将与 ACT 触发的序列期间分配给通道的 SEQ_OFF_LOG[4] 寄存器进行比较

7.5.2.88 SEQ_OFF_EXP[5] 寄存器 (地址 = 0xC4) [复位 = 0x00]

[表 7-181](#) 中显示了 SEQ_OFF_EXP[5]。

[返回到汇总表。](#)

通道 5 断电序列顺序预期值寄存器。该寄存器用于设置通道 5 的预期断电序列顺序的值。

表 7-181. SEQ_OFF_EXP[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 5 预期的断电序列顺序值。 该序列顺序值将与 ACT 触发的序列期间分配给通道的 SEQ_OFF_LOG[5] 寄存器进行比较

7.5.2.89 SEQ_OFF_EXP[6] 寄存器 (地址 = 0xC5) [复位 = 0x00]

[表 7-182](#) 中显示了 SEQ_OFF_EXP[6]。

[返回到汇总表。](#)

通道 6 断电序列顺序预期值寄存器。该寄存器用于设置通道 6 的预期断电序列顺序的值。

表 7-182. SEQ_OFF_EXP[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 6 预期的断电序列顺序值。 该序列顺序值将与 ACT 触发的序列期间分配给通道的 SEQ_OFF_LOG[6] 寄存器进行比较

7.5.2.90 SEQ_OFF_EXP[7] 寄存器 (地址 = 0xC6) [复位 = 0x00]

[表 7-183](#) 中显示了 SEQ_OFF_EXP[7]。

[返回到汇总表。](#)

通道 7 断电序列顺序预期值寄存器。该寄存器用于设置通道 7 的预期断电序列顺序的值。

表 7-183. SEQ_OFF_EXP[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 7 预期的断电序列顺序值。 该序列顺序值将与 ACT 触发的序列期间分配给通道的 SEQ_OFF_LOG[5] 寄存器进行比较

7.5.2.91 SEQ_OFF_EXP[8] 寄存器 (地址 = 0xC7) [复位 = 0x00]

[表 7-184](#) 中显示了 SEQ_OFF_EXP[8]。

[返回到汇总表。](#)

通道 8 断电序列顺序预期值寄存器。该寄存器用于设置通道 8 的预期断电序列顺序的值。

表 7-184. SEQ_OFF_EXP[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 8 预期的断电序列顺序值。 该序列顺序值将与 ACT 触发的序列期间分配给通道的 SEQ_OFF_LOG[6] 寄存器进行比较

7.5.2.92 SEQ_EXS_EXP[1] 寄存器 (地址 = 0xD0) [复位 = 0x00]

[表 7-185](#) 中显示了 SEQ_EXS_EXP[1]。

[返回到汇总表。](#)

通道 1 睡眠退出序列顺序预期值寄存器。该寄存器用于设置通道 1 的预期睡眠退出序列顺序的值

表 7-185. SEQ_EXS_EXP[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 1 的预期睡眠退出序列顺序值。 该序列顺序值将与在 ACT/SLEEP 触发的序列期间分配给通道的 SEQ_EXS_LOG[1] 寄存器进行比较。

7.5.2.93 SEQ_EXS_EXP[2] 寄存器 (地址 = 0xD1) [复位 = 0x00]

[表 7-186](#) 中显示了 SEQ_EXS_EXP[2]。

[返回到汇总表。](#)

通道 2 睡眠退出序列顺序预期值寄存器。该寄存器用于设置通道 2 的预期睡眠退出序列顺序的值

表 7-186. SEQ_EXS_EXP[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 2 的预期睡眠退出序列顺序值。 该序列顺序值将与在 ACT/SLEEP 触发的序列期间分配给通道的 SEQ_EXS_LOG[2] 寄存器进行比较。

7.5.2.94 SEQ_EXS_EXP[3] 寄存器 (地址 = 0xD2) [复位 = 0x00]

[表 7-187](#) 中显示了 SEQ_EXS_EXP[3]。

[返回到汇总表。](#)

通道 3 睡眠退出序列顺序预期值寄存器。该寄存器用于设置通道 3 的预期睡眠退出序列顺序的值

表 7-187. SEQ_EXS_EXP[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 3 的预期睡眠退出序列顺序值。 该序列顺序值将与在 ACT/SLEEP 触发的序列期间分配给通道的 SEQ_EXS_LOG[3] 寄存器进行比较。

7.5.2.95 SEQ_EXS_EXP[4] 寄存器 (地址 = 0xD3) [复位 = 0x00]

[表 7-188](#) 中显示了 SEQ_EXS_EXP[4]。

[返回到汇总表。](#)

通道 4 睡眠退出序列顺序预期值寄存器。该寄存器用于设置通道 4 的预期睡眠退出序列顺序的值

表 7-188. SEQ_EXS_EXP[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 4 的预期睡眠退出序列顺序值。 该序列顺序值将与在 ACT/SLEEP 触发的序列期间分配给通道的 SEQ_EXS_LOG[4] 寄存器进行比较。

7.5.2.96 SEQ_EXS_EXP[5] 寄存器 (地址 = 0xD4) [复位 = 0x00]

[表 7-189](#) 中显示了 SEQ_EXS_EXP[5]。

[返回到汇总表。](#)

通道 5 睡眠退出序列顺序预期值寄存器。该寄存器用于设置通道 5 的预期睡眠退出序列顺序的值

表 7-189. SEQ_EXS_EXP[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 5 的预期睡眠退出序列顺序值。 该序列顺序值将与在 ACT/SLEEP 触发的序列期间分配给通道的 SEQ_EXS_LOG[5] 寄存器进行比较。

7.5.2.97 SEQ_EXS_EXP[6] 寄存器 (地址 = 0xD5) [复位 = 0x00]

[表 7-190](#) 中显示了 SEQ_EXS_EXP[6]。

[返回到汇总表。](#)

通道 6 睡眠退出序列顺序预期值寄存器。该寄存器用于设置通道 6 的预期睡眠退出序列顺序的值

表 7-190. SEQ_EXS_EXP[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 6 的预期睡眠退出序列顺序值。 该序列顺序值将与在 ACT/SLEEP 触发的序列期间分配给通道的 SEQ_EXS_LOG[6] 寄存器进行比较。

7.5.2.98 SEQ_EXS_EXP[7] 寄存器 (地址 = 0xD6) [复位 = 0x00]

[表 7-191](#) 中显示了 SEQ_EXS_EXP[7]。

[返回到汇总表。](#)

通道 7 睡眠退出序列顺序预期值寄存器。该寄存器用于设置通道 7 的预期睡眠退出序列顺序的值

表 7-191. SEQ_EXS_EXP[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 7 的预期睡眠退出序列顺序值。 该序列顺序值将与在 ACT/SLEEP 触发的序列期间分配给通道的 SEQ_EXS_LOG[7] 寄存器进行比较。

7.5.2.99 SEQ_EXS_EXP[8] 寄存器 (地址 = 0xD7) [复位 = 0x00]

[表 7-192](#) 中显示了 SEQ_EXS_EXP[8]。

[返回到汇总表。](#)

通道 8 睡眠退出序列顺序预期值寄存器。该寄存器用于设置通道 8 的预期睡眠退出序列顺序的值。

表 7-192. SEQ_EXS_EXP[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 8 的预期睡眠退出序列顺序值。 该序列顺序值将与在 ACT/SLEEP 触发的序列期间分配给通道的 SEQ_EXS_LOG[6] 寄存器进行比较。

7.5.2.100 SEQ_ENS_EXP[1] 寄存器 (地址 = 0xE0) [复位 = 0x00]

[表 7-193](#) 中显示了 SEQ_ENS_EXP[1]。

[返回到汇总表。](#)

通道 1 睡眠进入序列顺序预期值寄存器。该寄存器用于设置通道 1 的预期睡眠进入序列顺序的值。

表 7-193. SEQ_ENS_EXP[1] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 1 的预期睡眠进入序列顺序值。 该序列顺序值将与 SLEEP 触发的序列期间分配给通道的 SEQ_ENS_LOG[1] 寄存器进行比较。

7.5.2.101 SEQ_ENS_EXP[2] 寄存器 (地址 = 0xE1) [复位 = 0x00]

[表 7-194](#) 中显示了 SEQ_ENS_EXP[2]。

[返回到汇总表。](#)

通道 2 睡眠进入序列顺序预期值寄存器。该寄存器用于设置通道 2 的预期睡眠进入序列顺序的值。

表 7-194. SEQ_ENS_EXP[2] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 2 的预期睡眠进入序列顺序值。 该序列顺序值将与 SLEEP 触发的序列期间分配给通道的 SEQ_ENS_LOG[2] 寄存器进行比较。

7.5.2.102 SEQ_ENS_EXP[3] 寄存器 (地址 = 0xE2) [复位 = 0x00]

[表 7-195](#) 中显示了 SEQ_ENS_EXP[3]。

[返回到汇总表。](#)

通道 3 睡眠进入序列顺序预期值寄存器。该寄存器用于设置通道 3 的预期睡眠进入序列顺序的值。

表 7-195. SEQ_ENS_EXP[3] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 3 的预期睡眠进入序列顺序值。 该序列顺序值将与 SLEEP 触发的序列期间分配给通道的 SEQ_ENS_LOG[3] 寄存器进行比较。

7.5.2.103 SEQ_ENS_EXP[4] 寄存器 (地址 = 0xE3) [复位 = 0x00]

[表 7-196](#) 中显示了 SEQ_ENS_EXP[4]。

[返回到汇总表。](#)

通道 4 睡眠进入序列顺序预期值寄存器。该寄存器用于设置通道 4 的预期睡眠进入序列顺序的值

表 7-196. SEQ_ENS_EXP[4] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 4 的预期睡眠进入序列顺序值。 该序列顺序值将与 SLEEP 触发的序列期间分配给通道的 SEQ_ENS_LOG[4] 寄存器进行比较。

7.5.2.104 SEQ_ENS_EXP[5] 寄存器 (地址 = 0xE4) [复位 = 0x00]

[表 7-197](#) 中显示了 SEQ_ENS_EXP[5]。

[返回到汇总表。](#)

通道 5 睡眠进入序列顺序预期值寄存器。该寄存器用于设置通道 5 的预期睡眠进入序列顺序的值

表 7-197. SEQ_ENS_EXP[5] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 5 的预期睡眠进入序列顺序值。 该序列顺序值将与 SLEEP 触发的序列期间分配给通道的 SEQ_ENS_LOG[5] 寄存器进行比较。

7.5.2.105 SEQ_ENS_EXP[6] 寄存器 (地址 = 0xE5) [复位 = 0x00]

[表 7-198](#) 中显示了 SEQ_ENS_EXP[6]。

[返回到汇总表。](#)

通道 6 睡眠进入序列顺序预期值寄存器。该寄存器用于设置通道 6 的预期睡眠进入序列顺序的值

表 7-198. SEQ_ENS_EXP[6] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 6 的预期睡眠进入序列顺序值。 该序列顺序值将与 SLEEP 触发的序列期间分配给通道的 SEQ_ENS_LOG[6] 寄存器进行比较。

7.5.2.106 SEQ_ENS_EXP[7] 寄存器 (地址 = 0xE6) [复位 = 0x00]

[表 7-199](#) 中显示了 SEQ_ENS_EXP[7]。

[返回到汇总表。](#)

通道 7 睡眠进入序列顺序预期值寄存器。该寄存器用于设置通道 7 的预期睡眠进入序列顺序的值

表 7-199. SEQ_ENS_EXP[7] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 7 的预期睡眠进入序列顺序值。 该序列顺序值将与 SLEEP 触发的序列期间分配给通道的 SEQ_ENS_LOG[7] 寄存器进行比较。

7.5.2.107 SEQ_ENS_EXP[8] 寄存器 (地址 = 0xE7) [复位 = 0x00]

[表 7-200](#) 中显示了 SEQ_ENS_EXP[8]。

[返回到汇总表。](#)

通道 8 睡眠进入序列顺序预期值寄存器。该寄存器用于设置通道 8 的预期睡眠进入序列顺序的值

表 7-200. SEQ_ENS_EXP[8] 寄存器字段说明

位	字段	类型	复位	说明
7:0	ORDER[7:0]	R/W	b	通道 8 的预期睡眠进入序列顺序值。 该序列顺序值将与 SLEEP 触发的序列期间分配给通道的 SEQ_ENS_LOG[6] 寄存器进行比较。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于设计目的。客户应验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

现代 SOC 和 FPGA 器件通常具有多个电源轨，可为 IC 内的不同模块供电。准确的电压电平和时序要求很常见，必须满足这些要求才能确保此类器件正常运行。通过结合使用 TPS389006-Q1 和多通道电压序列发生器，可以满足目标 SOC 或 FPGA 器件的加电和断电时序控制要求以及内核电压要求。此设计侧重于使用 TPS389006-Q1 来满足 SOC 的时序要求。

8.2 典型应用

8.2.1 多通道序列发生器和监视器

图 8-1 展示了 TPS389006 的典型应用。TPS389006 用于为目标 SOC 器件提供适当的电压监控。多通道电压监控器 TPS389006 用于在电压轨加电和断电时监控电压轨，以确保两种情况下都发生了正确的序列。安全微控制器还用于为 TPS389006 提供 ACT、SLEEP 和 I²C 命令，以监控 NIRQ 引脚是否存在活动故障。来自安全微控制器的 ACT 信号会确定 TPS389006 何时进入 IDLE 或 ACTIVE 状态，而 TPS389006 的 NIRQ 引脚充当锁存中断引脚，该引脚在发生故障时置位。主机微控制器可以通过向受影响的寄存器写入 1 来清除故障。为简单起见，图 8-1 未显示安全微控制器的电源轨。

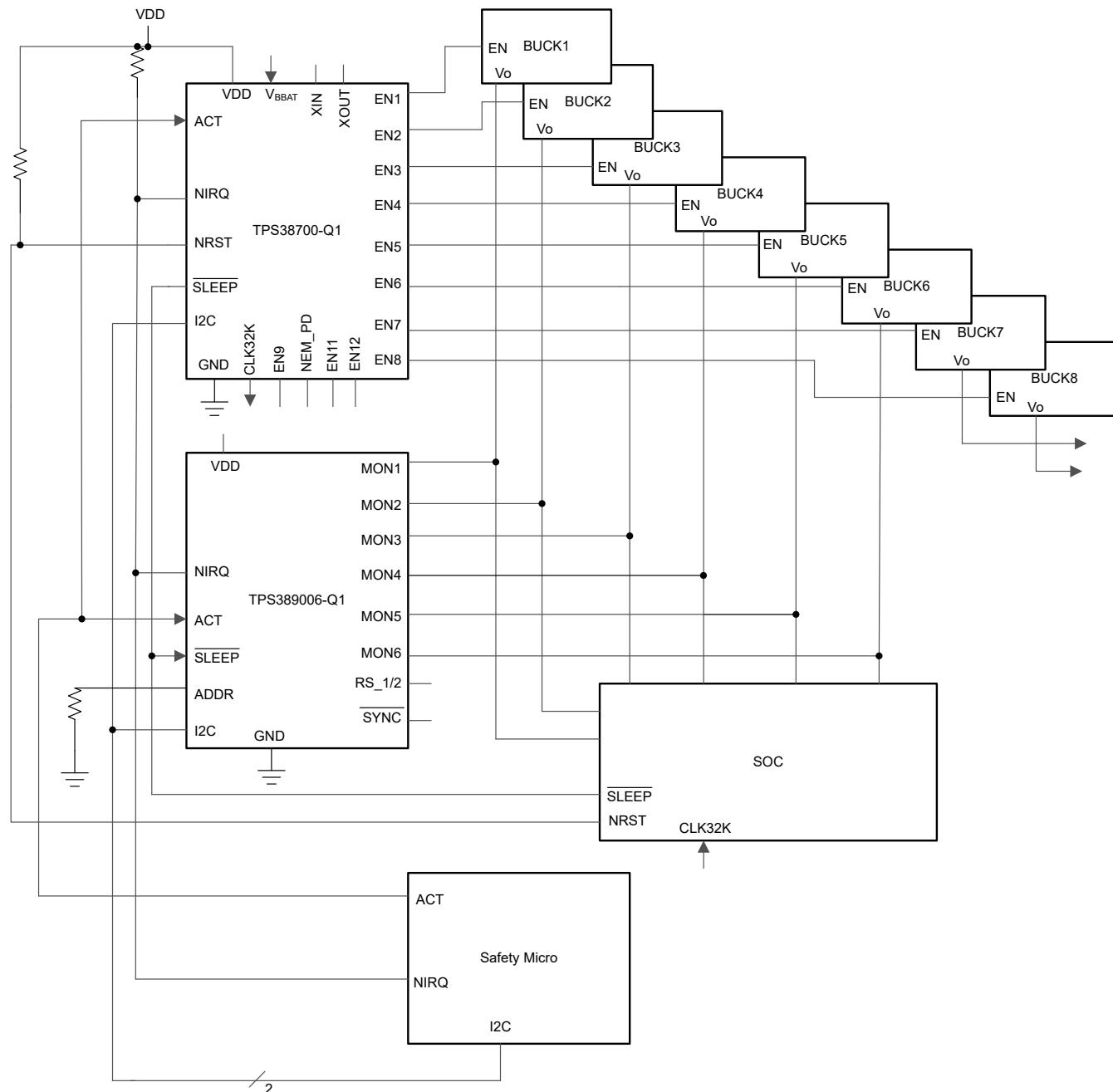


图 8-1. TPS389006 电压监控器设计方框图

8.2.2 设计要求

在此设计中，需要正确监控由直流/直流转换器提供的六个不同电压轨。将通过一个外部硬件中断信号来报告时序控制中检测到的所有故障。所有检测到的故障将记录在内部寄存器中，并可通过 I²C 访问外部处理器。

8.2.3 详细设计过程

TPS389006-Q1 器件选项使用过压、欠压、预期上电和断电序列的默认值进行了预编程。请遵循下面概述的设计要求。

- NIRQ 引脚需要一个 10kΩ 至 100kΩ 范围内的上拉电阻器。
- SDA 和 SCL 线路需要 10kΩ 范围内的上拉电阻器。
- ACT 引脚由外部安全微控制器驱动。当 ACT 引脚被驱动为高电平时，器件将进入运行模式。当 ACT 引脚被驱动为低电平时，器件处于睡眠模式。
- 安全微控制器用于清除通过 NIRQ 中断引脚以及 INT_SCR1 和 INT_SCR2 寄存器报告的故障中断。中断标志只能由主机微控制器通过 write-1-to-clear 操作清零；如果故障条件不再存在，中断标志不会自动清除。

8.2.4 应用曲线

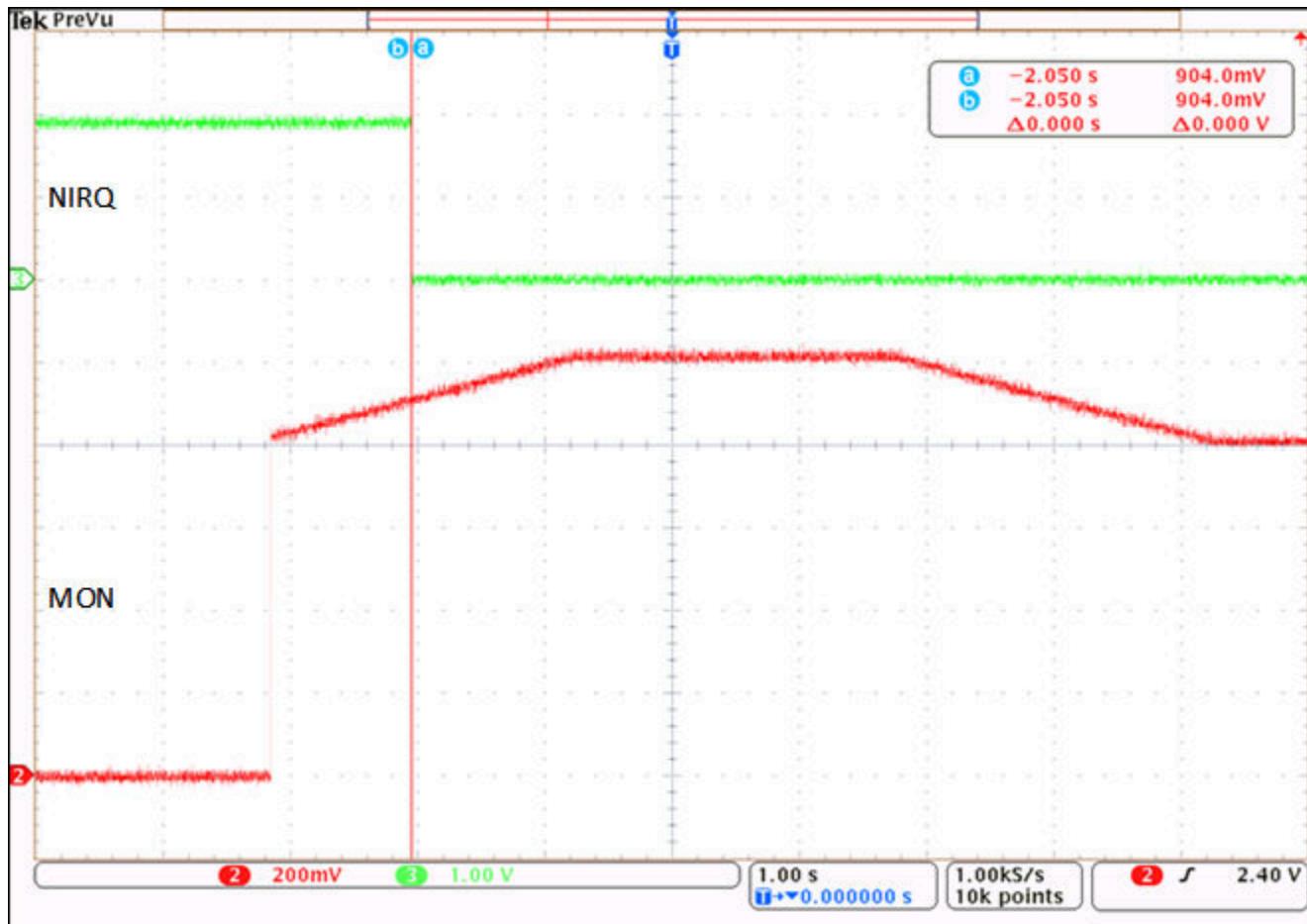


图 8-2. 发生过压故障后触发 NIRQ

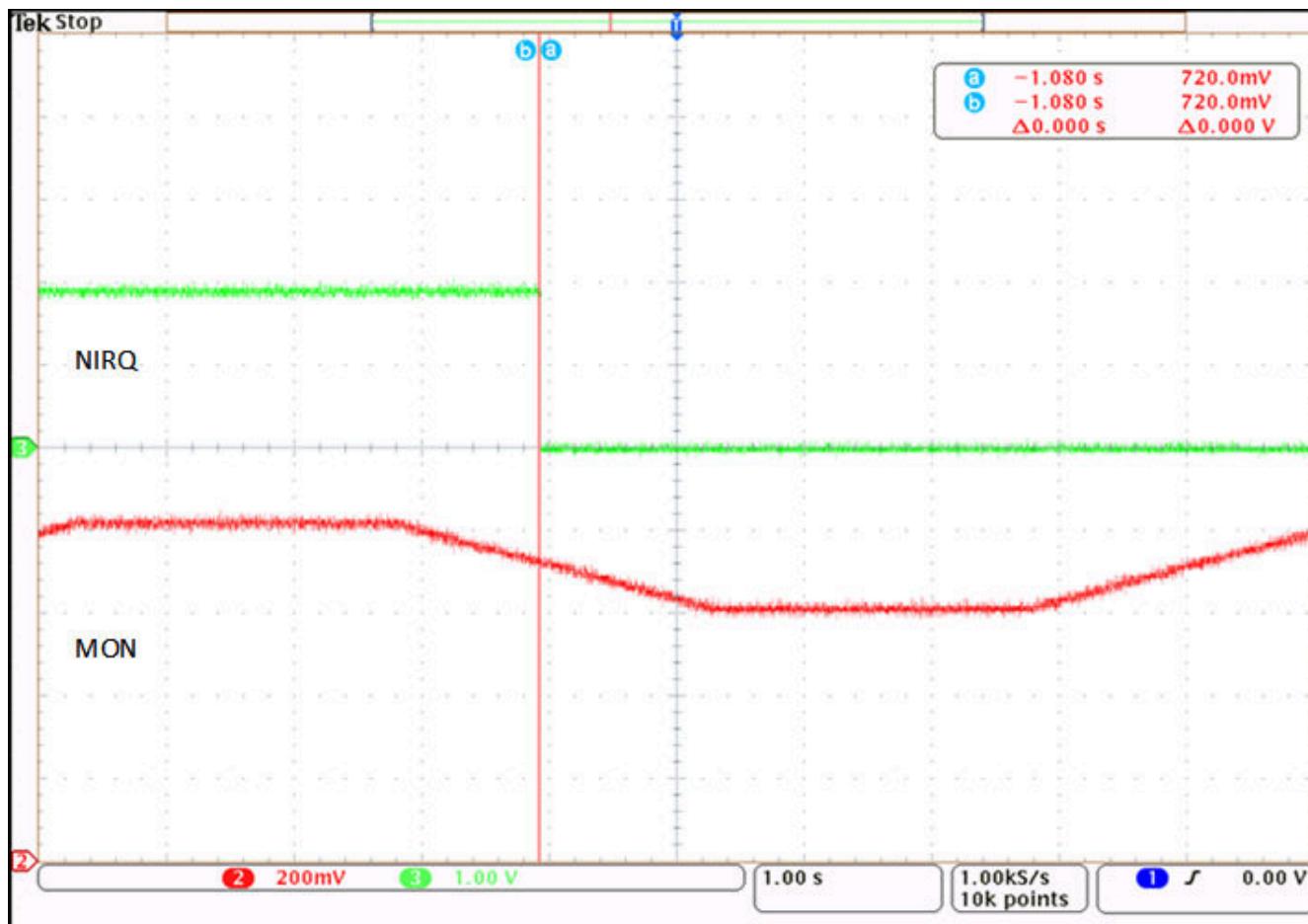


图 8-3. 发生欠压故障后触发 NIRQ

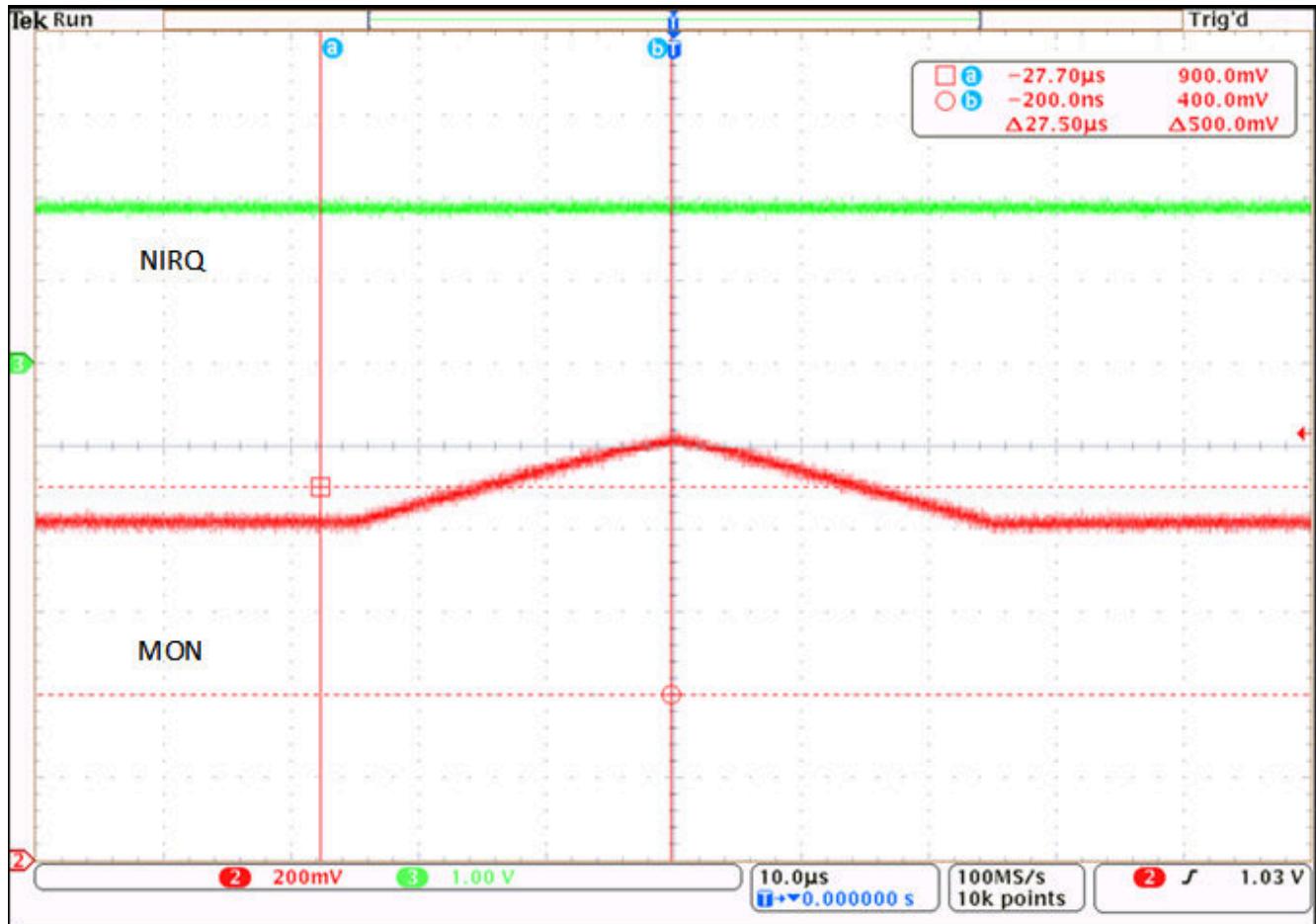


图 8-4. 使用 51.2us OV 去抖滤波器时，发生过压故障时不触发 NIRQ

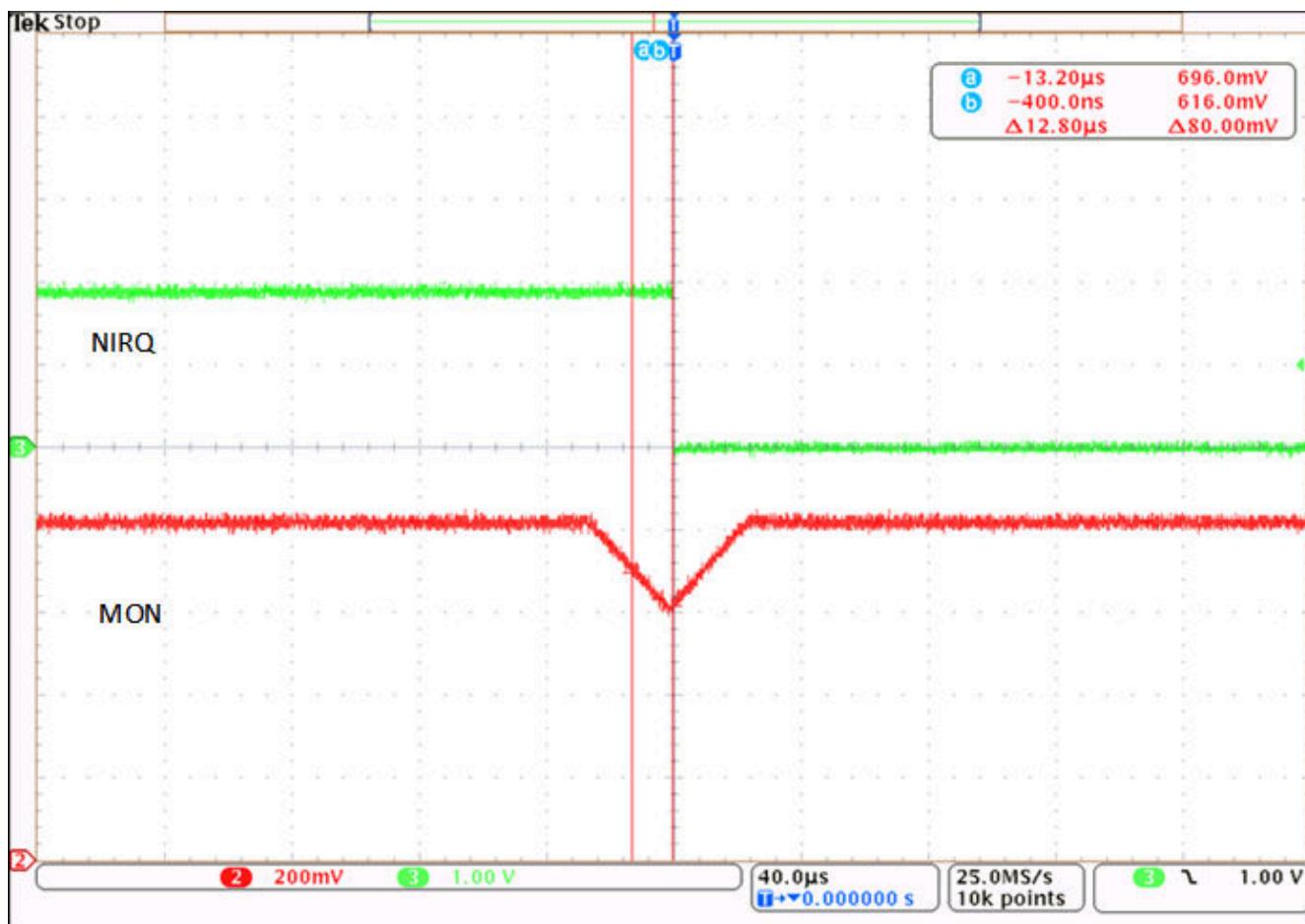


图 8-5. 使用 12.8us UV 去抖滤波器时，发生欠压故障时触发 NIRQ

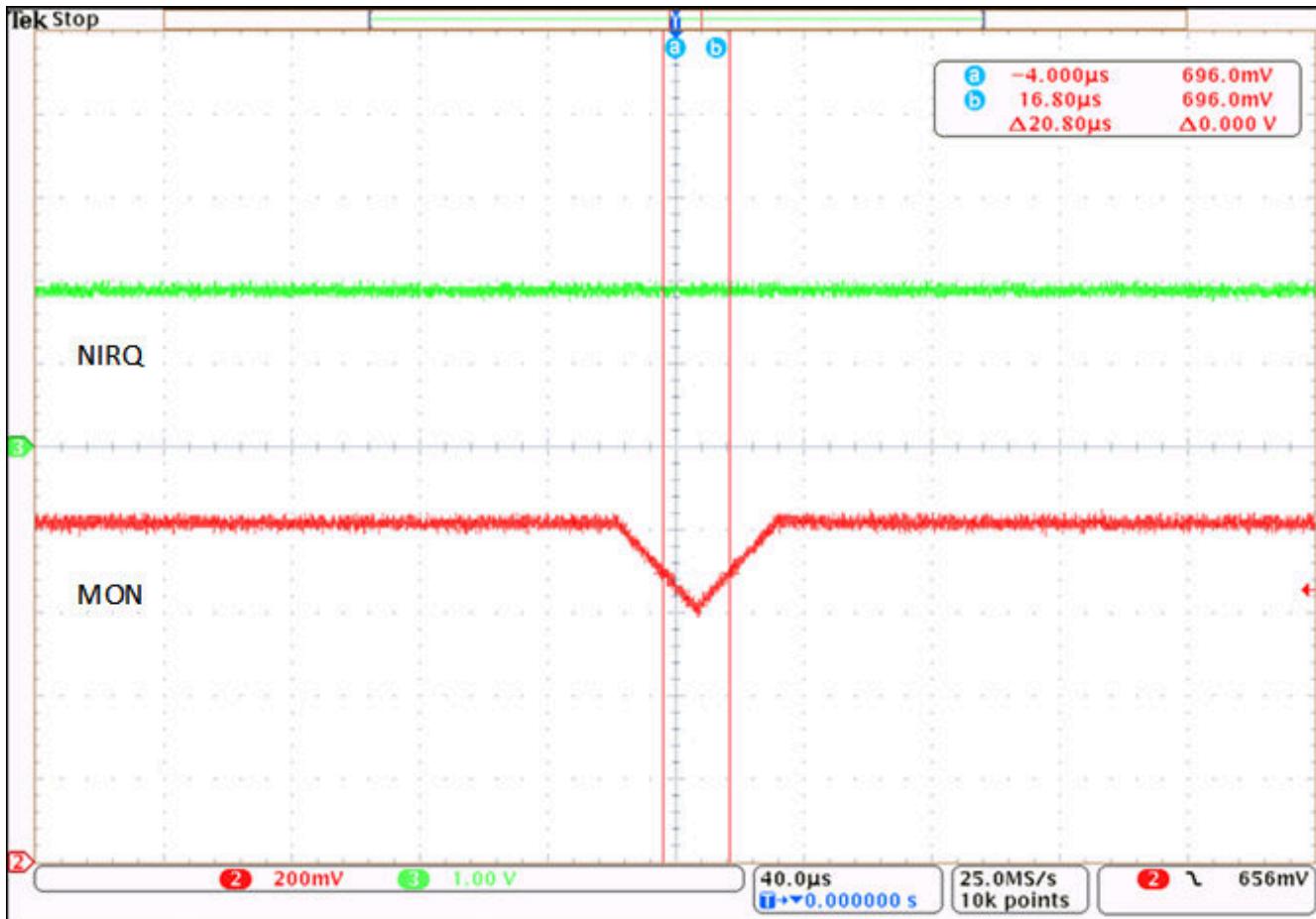


图 8-6. 使用 25us UV 去抖滤波器时，发生欠压故障时不触发 NIRQ

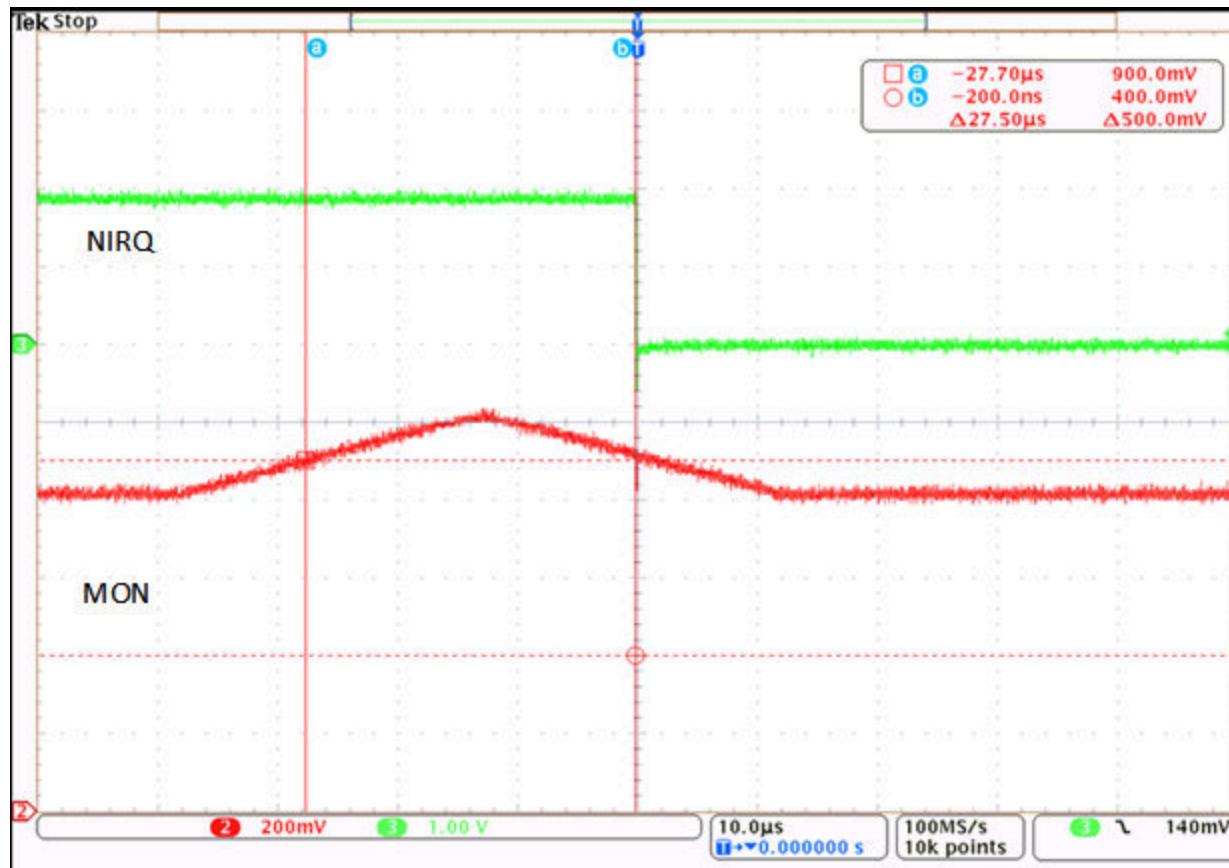


图 8-7. 使用 25us OV 去抖滤波器时，发生过压故障时触发 NIRQ

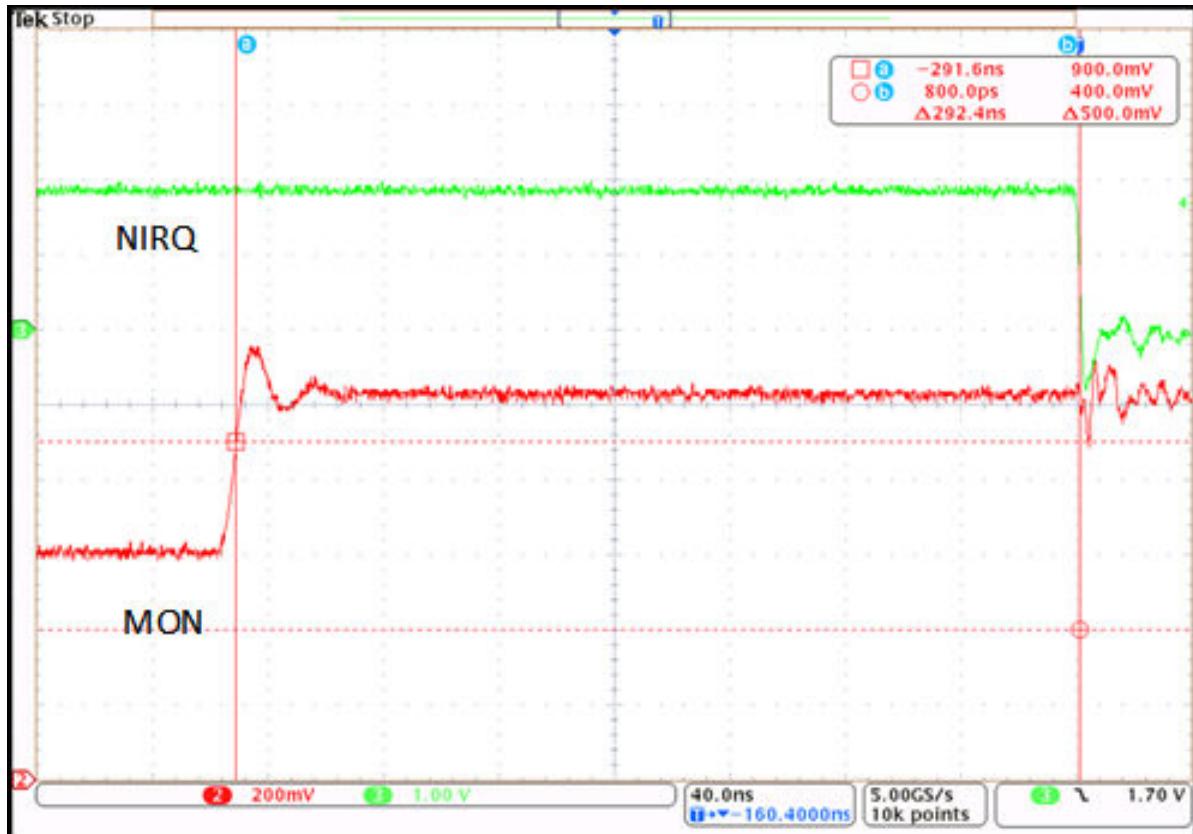


图 8-8. 过压故障导致的 NIRQ 传播延迟

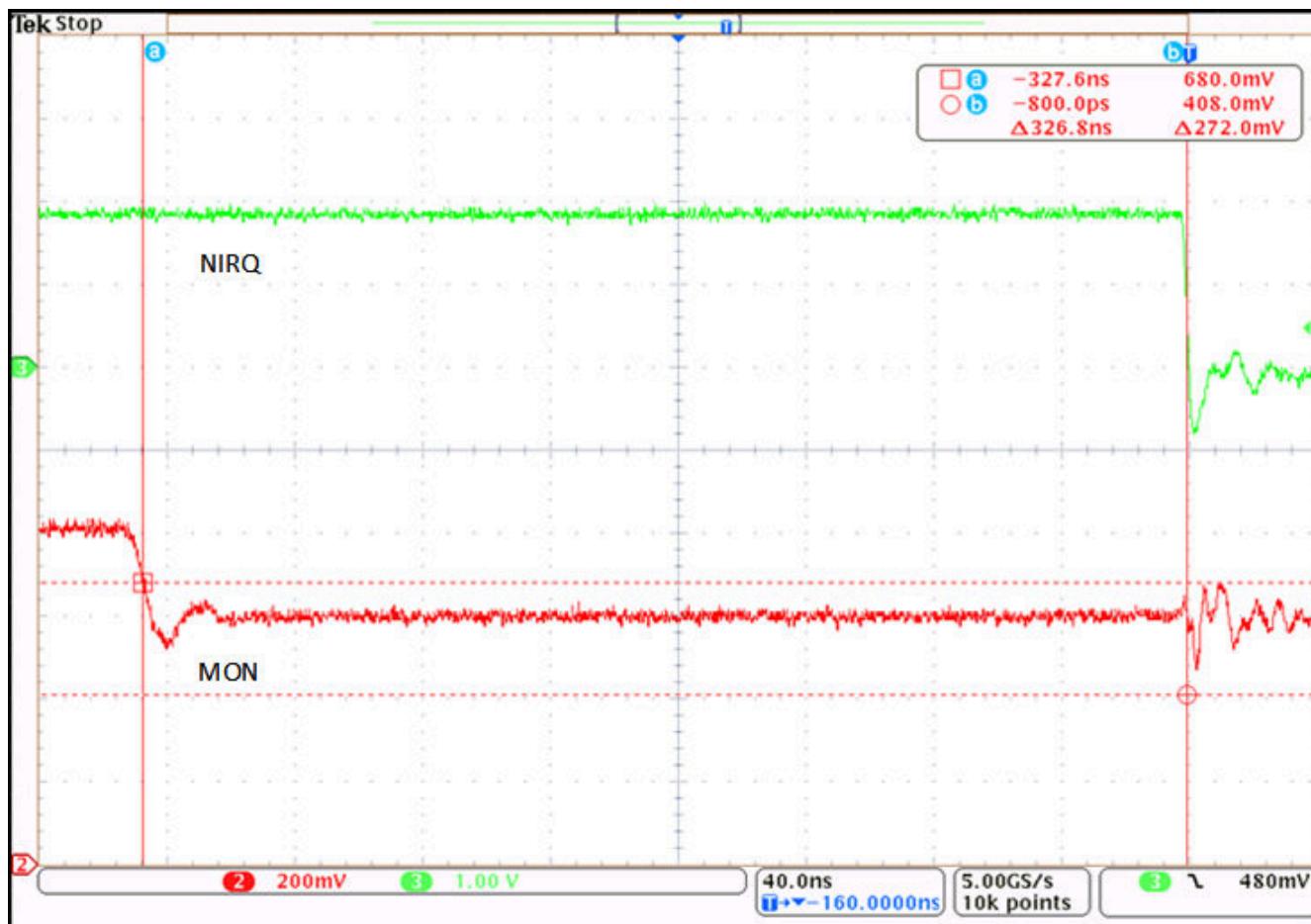


图 8-9. 欠压故障导致的 NIRQ 传播延迟

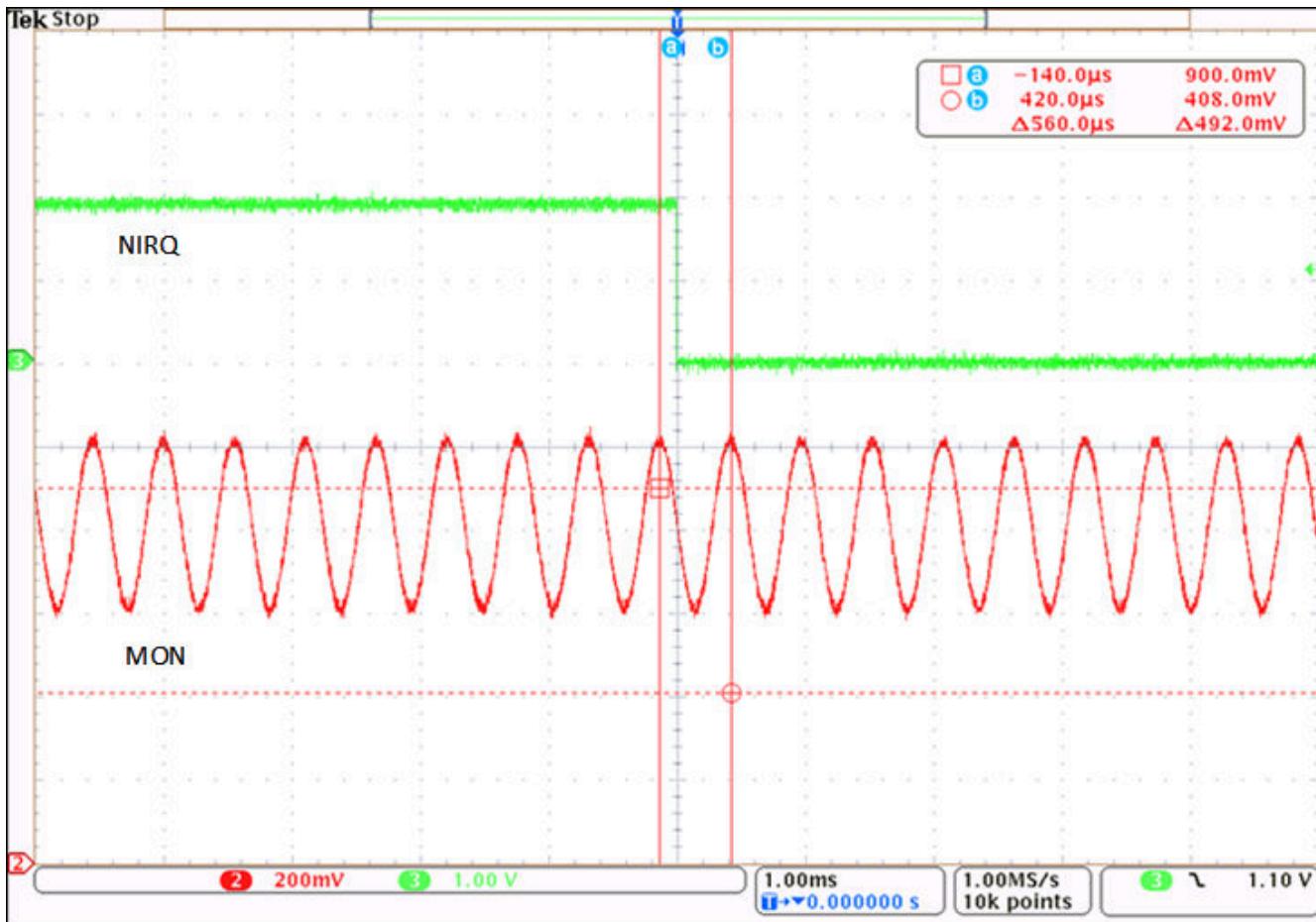


图 8-10. 1kHz 低通滤波器设置。使用具有 0.8V 直流分量的 1.8kHz 信号和 200mVp-p 交流信号时触发 NIRQ。
OV 和 UV 阈值设置为 0.9V 和 0.7V。从 2kHz 开始降低频率，直到 NIRQ 引脚变为低电平。

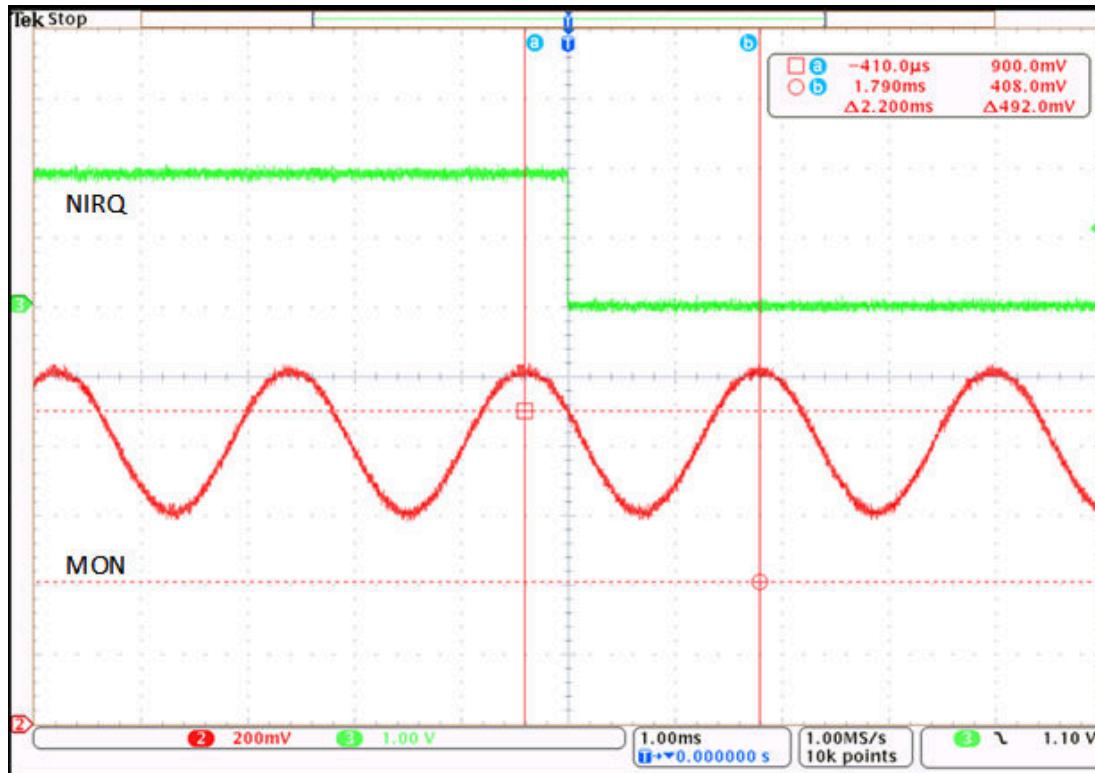


图 8-11. 250Hz 低通滤波器设置。使用具有 0.8V 直流分量的 455Hz 信号和 200mVp-p 交流信号时触发 NIRQ。OV 和 UV 阈值设置为 0.9V 和 0.7V。从 500Hz 开始降低频率，直到 NIRQ 引脚变为低电平。

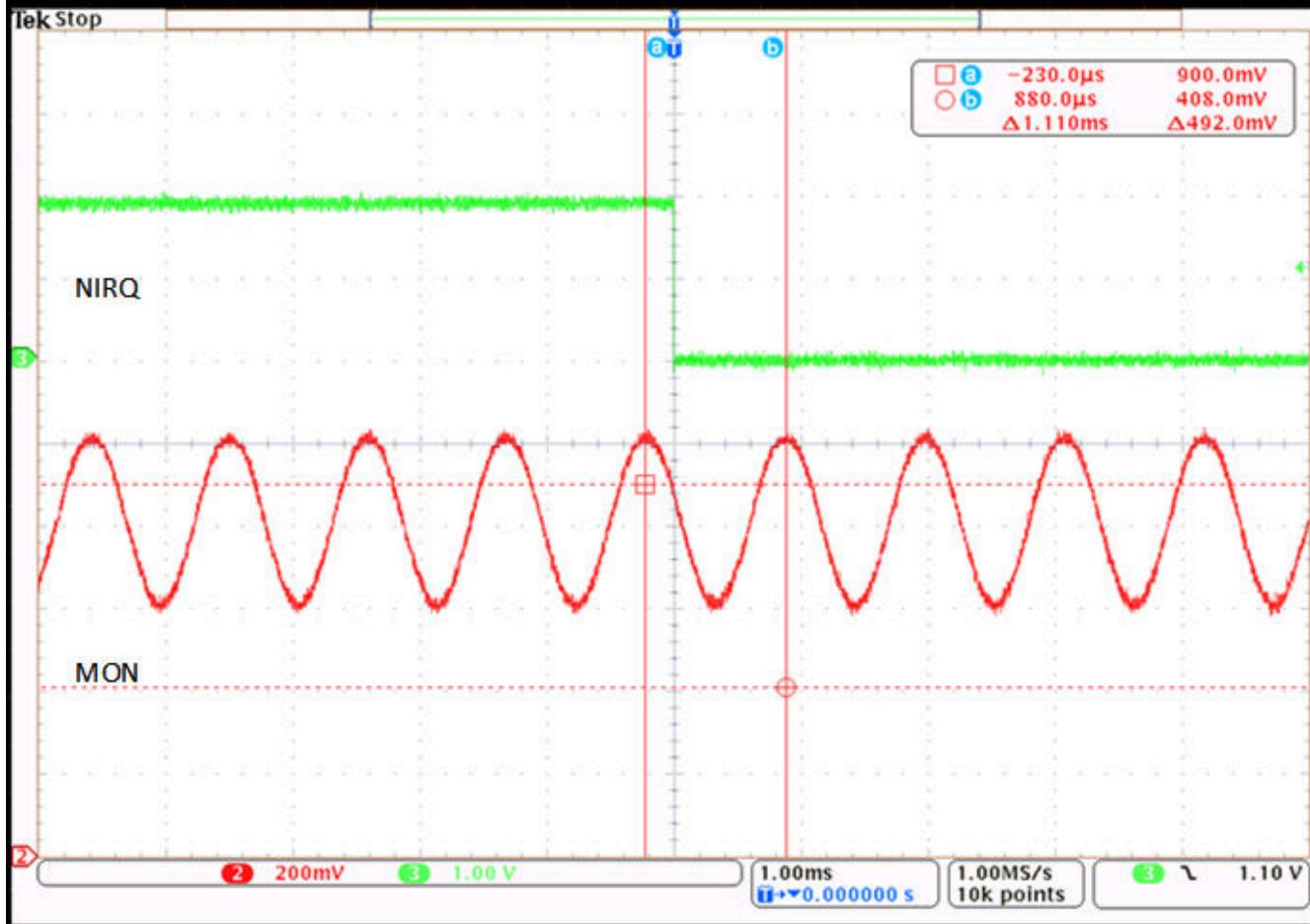


图 8-12. 500Hz 低通滤波器设置。使用具有 0.8V 直流分量的 0.9kHz 信号和 200mVp-p 交流信号时触发 NIRQ。OV 和 UV 阈值设置为 0.9V 和 0.7V。从 1kHz 开始降低频率，直到 NIRQ 引脚变为低电平。

8.3 电源相关建议

8.3.1 电源指南

该器件设计为由电压范围为 2.5V 至 5.5V 的输入电源供电。该器件的 VDD 引脚具有 6V 的绝对最大额定值。良好的模拟实践是根据输入电压电源噪声，在 VDD 引脚和 GND 引脚之间放置一个 0.1 μ F 至 1 μ F 的电容器。如果为 VDD 供电的电压电源易受任何超过最大规格的大电压瞬变的影响，则必须采取额外的预防措施。有关详情，请参阅 [SNVA849](#)。

8.4 布局

8.4.1 布局指南

- 外部元件应尽量靠近器件放置。该配置可防止发生寄生误差。
- 避免对 VDD 电源节点使用长布线。VDD 电容器以及从电源到电容器的寄生电感可以形成 LC 电路，并产生峰值电压高于最大 VDD 电压的振铃。
- 避免使用较长的布线将电压输入到 MON 引脚。长布线会增加寄生电感并导致监控和诊断不准确。
- 如果 MON1 和/或 MON2 需要差分电压检测，则将 RS_1/2 引脚连接到测量点。
- 模拟布线敏感，不能与数字布线平行。尽可能避免数字布线与模拟布线交叉，仅在绝对必要时可垂直交叉布线。

8.4.2 布局示例

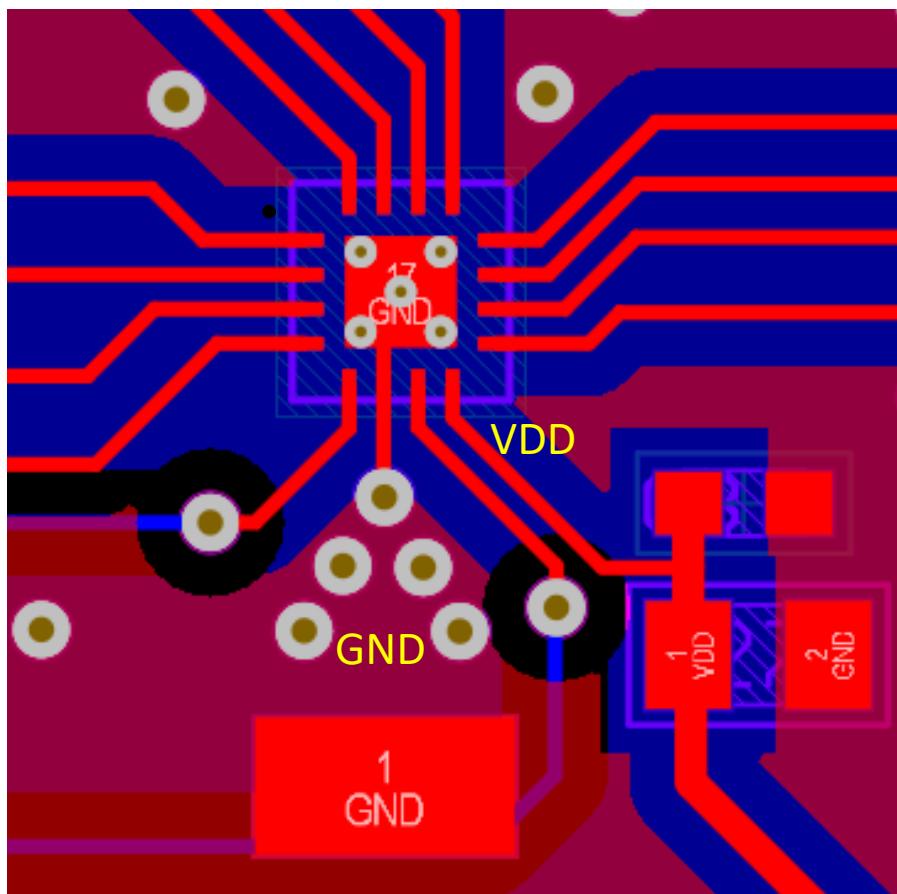


图 8-13. 建议布局

9 器件和文档支持

9.1 器件命名规则

表 9-1 表 9-2 和表 9-3 显示了如何根据器件型号来解码器件的功能。

表 9-1. TPS389006-Q1、TPS389R06-Q1 的器件阈值

订购代码	阈值	VMON1 (V)	VMON2 (V)	VMON3 (V)	VMON4 (V)	VMON5 (V)	VMON6 (V)
TPS389006ADJRTER	UV_HF/OV_HF	0.47/0.53	0.47/0.53	0.66/0.74	0.66/0.74	0.66/0.74	0.66/0.74
	UV_LF/OV_LF	0.5/0.7	0.5/0.7	0.5/0.7	0.5/0.7	0.5/0.7	0.5/0.7
TPS389006007RTER	UV_HF/OV_HF	1.4/2.1	1.4/2.1	1.4/2.1	1.4/2.1	1.4/2.1	1.4/2.1
	UV_LF/OV_LF	1.4/2.1	1.4/2.1	1.4/2.1	1.4/2.1	1.4/2.1	1.4/2.1
TPS389R06ADJRTER 预发布	UV_HF/OV_HF	0.705/0.795	0.705/0.795	0.705/0.795	0.705/0.795	3.1/3.5	4.7/5.3
	UV_LF/OV_LF	0.705/0.795	0.705/0.795	0.705/0.795	0.705/0.795	3.1/3.5	4.7/5.3

表 9-2. TPS389008-Q1 的器件阈值

订购代码	阈值	VMON1 (V)	VMON2 (V)	VMON3 (V)	VMON4 (V)	VMON5 (V)	VMON6 (V)	VMON7 (V)	VMON8 (V)
TPS389008M6HRTER 预发布	UV_HF/OV_HF	0.83/0.91	1.68/1.92	1.68/1.92	0.81/0.91	0.70/0.80	1.005/1.09	0.46/0.535	1.68/1.92
	UV_LF/OV_LF								
TPS389008M62RTER 预发布	UV_HF/OV_HF	0.705/0.80	0.805/0.90	1.05/1.18	1.13/1.27	0.70/0.80	1.035/1.165	3.1/3.5	2.24/2.56
	UV_LF/OV_LF								
TPS389008M67RTER 预发布	UV_HF/OV_HF	0.775/0.825	1.165/1.235	0.775/0.825	1.165/1.235	0.815/0.865	1.165/1.235	1.74/1.86	4.74/5.26
	UV_LF/OV_LF								
TPS389008M64RTER 预发布	UV_HF/OV_HF	0.755/0.845	0.5/1.0	1.05/1.18	0.80/0.90	1.68/1.92	0.755/0.845	1.68/1.92	1.05/1.15
	UV_LF/OV_LF								
TPS389008M66RTER 预发布	UV_HF/OV_HF	1.03/1.155	4.7/5.3	1.13/1.27	1.12/1.25	0.755/0.845	3.1/3.5	1.03/1.155	4.74/5.26
	UV_LF/OV_LF								

表 9-3. 器件配置表

订购代码	功能	调节	OV/UV 去抖	LF 截止频率	I ² C 地址	BIST	SEQ 超时/复位延迟	PEC ⁽¹⁾	I ² C 上拉电压 (V)	ACT/SLEEP
TPS389006ADJRTER	监控 LF/HF	1/1/1/1/1/1	102.4 μs	1kHz	电阻器 Strap 配置	POR 时	25ms/NA	禁用	3.3	电平
TPS389006007RTER	监控 LF/HF	4/4/4/4/4/4	25.6 μs	1kH	电阻器 Strap 配置	POR 时	100ms/NA	禁用	3.3	电平

表 9-3. 器件配置表 (续)

订购代码	功能	调节	OV/UV 去抖	LF 截止频率	I ² C 地址	BIST	SEQ 超时/复位延迟	PEC ⁽¹⁾	I ² C 上拉电压 (V)	ACT/SLEEP
TPS389R06ADJRTER 预发布	监控 LF/HF	1/1/1/1/4/4	51.2 μ sec	1kH	电阻器 Strap 配置	POR 时	50ms/20ms	禁用	3.3	电平
TPS389008M6xRTER 预发布	监控 LF/HF	1 或 4 (基于 阈值)	51.2 μ sec	1kH	电阻器 Strap 配置	POR 时	100ms/NA	禁用	3.3	电平

(1) 对于启用了 PEC 的器件：

- a. PEC 计算基于初始化为 0x00。
- b. 如果出现 PEC 违规，则需要在 NIRQ 被置为有效之前进行下一个 I²C 事务。
- c. 如果 PEC 不正确，器件会将 NIRQ 置为有效。
- d. 如果成功写入正确的 PEC 字节后有额外的字节，则 NIRQ 会被置为有效，写入将失败。

9.2 文档支持

9.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告

 静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (October 2024) to Revision D (October 2024)	Page
• 更新了器件型号，以便与产品文件夹的 GPN 匹配.....	1

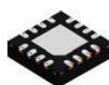
Changes from Revision B (May 2023) to Revision C (October 2024)	Page
• 更新了引脚分配和订购代码命名规则.....	4
• 添加了 TPS389008-Q1 和 TPS389R0-Q1 的引脚排列和引脚说明.....	6
• 将 ACT、SLEEP、SCL、SDA 的绝对最大值从 VDD+0.3V 更新为 6V 并向“绝对最大额定值”和“建议运行条件”中添加了 NRST.....	8
• 将绝对最大值从 VDD+0.3 更改为 6V.....	8
• 更新了引脚电流最大值.....	8
• 将建议的工作电压最大值从 VDD 更新为 5.5V.....	8
• 添加了 NRST 引脚的电气特性.....	9
• 添加了 NRST 引脚的电气特性.....	9
• 添加了 NRST 引脚的时序特性.....	11
• 删除了针对 t _{HLD:DAT} 的最大数值，以符合 I ² C 标准.....	11
• 添加了 NRST 引脚说明.....	24
• 添加了 TPS389R0-Q1 和 TPS389008-Q1 的器件阈值和配置表详细信息.....	126

Changes from Revision A (March 2022) to Revision B (May 2023)	Page
• 首次公开发布.....	1

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

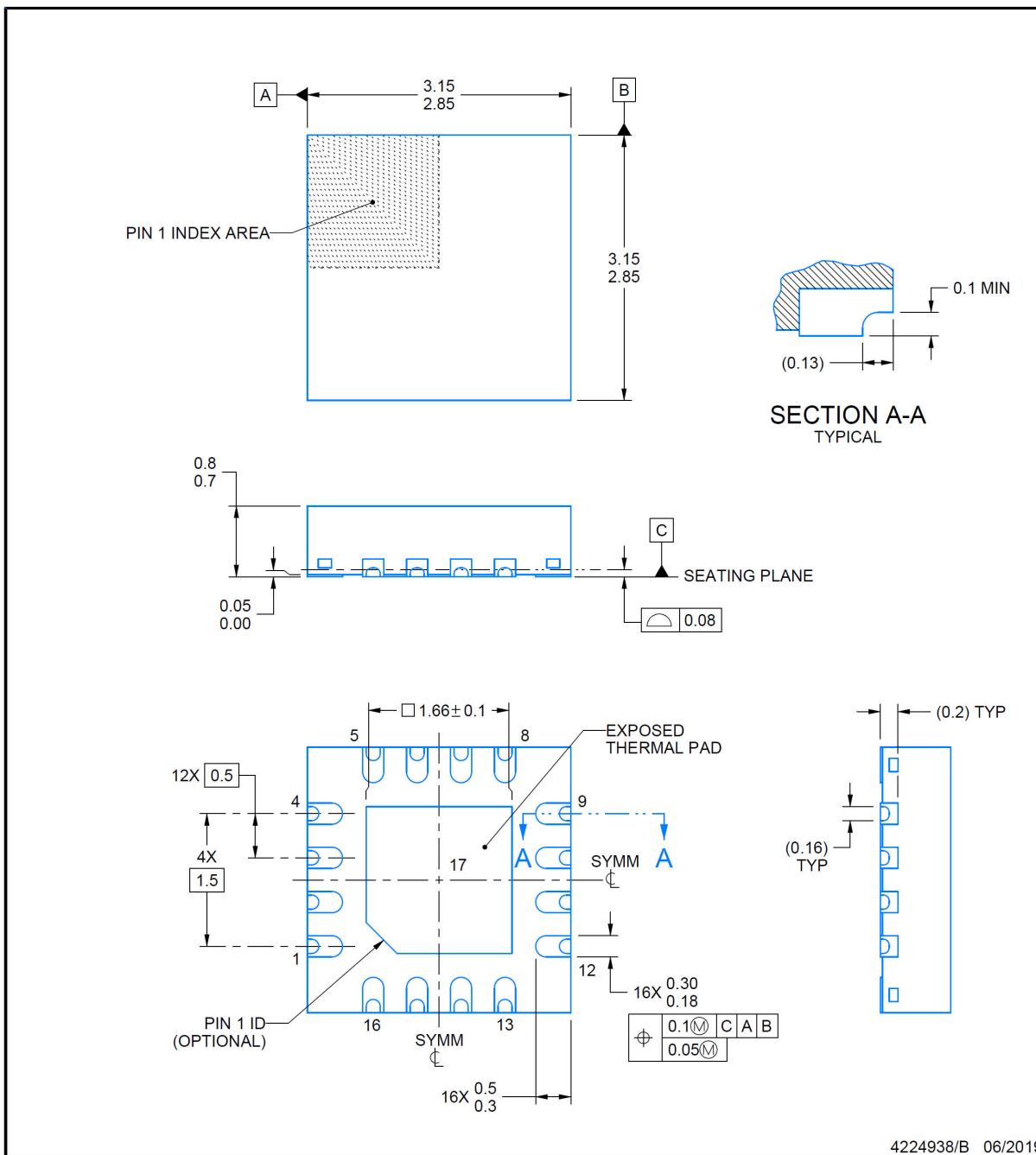
RTE0016K



PACKAGE OUTLINE

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
 2. This drawing is subject to change without notice.
 3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

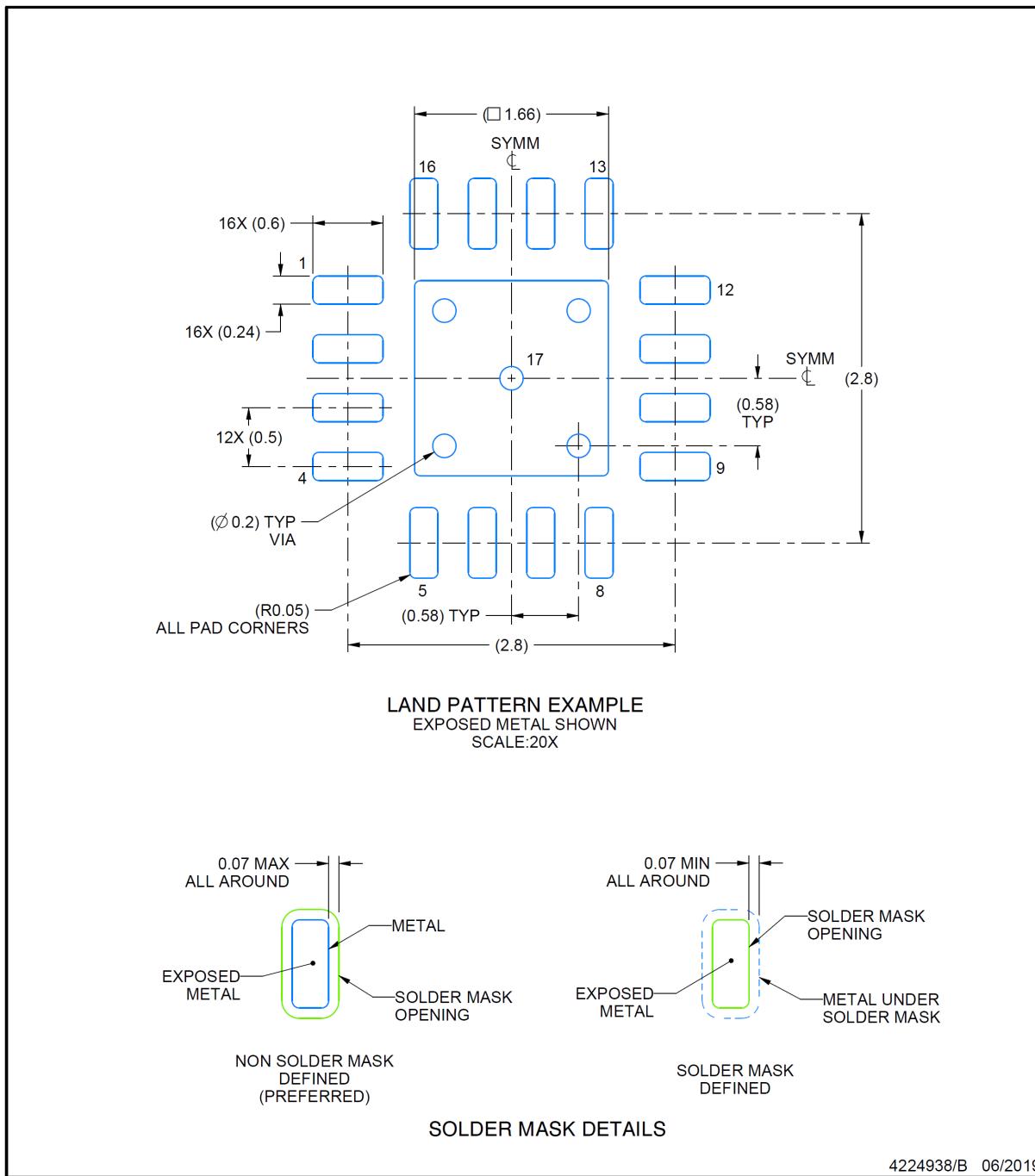
4224938/B 06/2019

EXAMPLE BOARD LAYOUT

RTE0016K

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



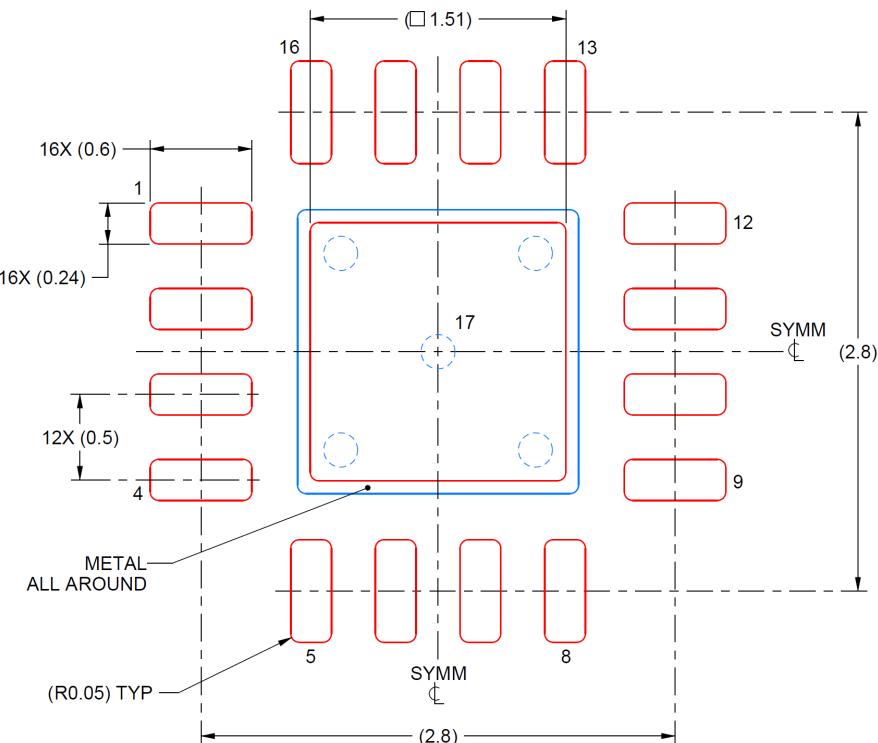
NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

4224938/B 06/2019

EXAMPLE STENCIL DESIGN**RTE0016K****WQFN - 0.8 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17:
 84% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
 SCALE:25X

4224938/B 06/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS389006004RTERQ1	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	6004Q
TPS389006004RTERQ1.A	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	6004Q
TPS389006009RTERQ1	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TA96Q
TPS38900603NRTERQ1	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	0603Q
TPS38900603NRTERQ1.A	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	0603Q
TPS389006ADJRTERQ1	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	6ADJQ
TPS389006ADJRTERQ1.A	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	6ADJQ
TPS389008M64RTERQ1	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TM64Q
TPS389008M66RTERQ1	Active	Production	null (null)	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TM66Q
TPS389008M67RTERQ1	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TM67Q
TPS389008M68RTERQ1	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TM68Q
TPS389008M69RTERQ1	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TM69Q
TPS389008M70RTERQ1	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TM70Q

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

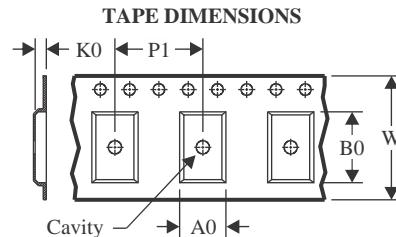
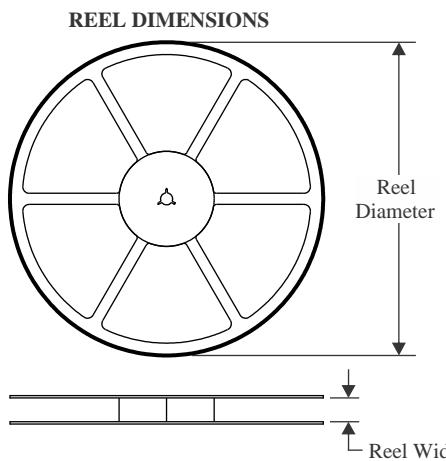
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS389006-Q1 :

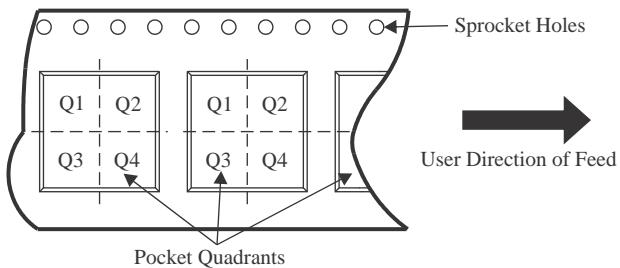
- Catalog : [TPS389006](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

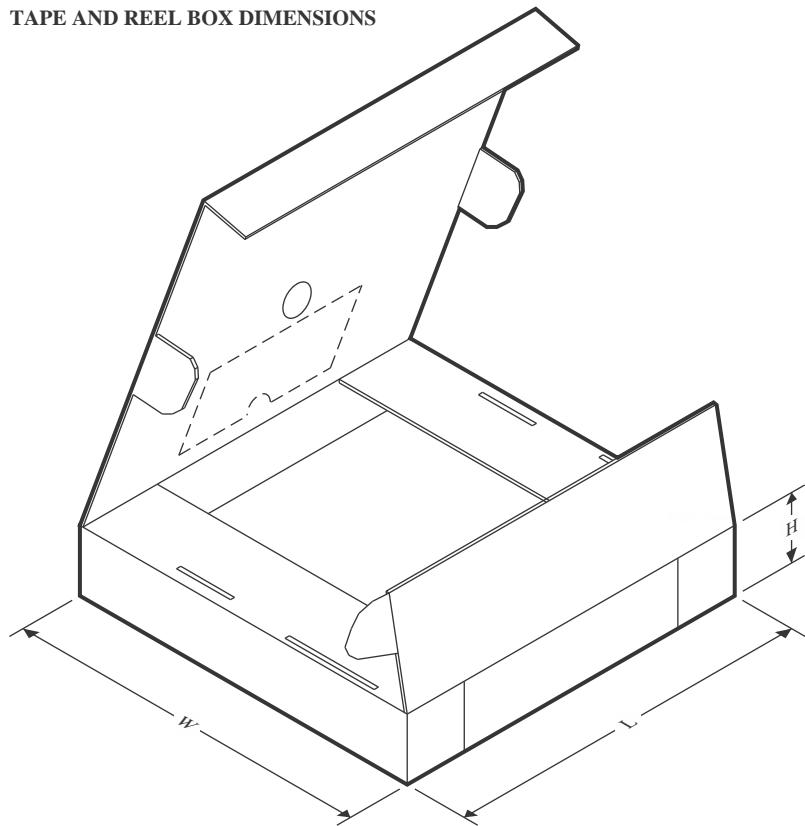
TAPE AND REEL INFORMATION

A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS389006004RTERQ1	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS389006009RTERQ1	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS38900603NRTERQ1	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS389006ADJRTERRQ1	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS389008M64RTERQ1	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS389008M67RTERQ1	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS389008M68RTERQ1	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS389008M69RTERQ1	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS389008M70RTERQ1	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS389006004RTERQ1	WQFN	RTE	16	3000	367.0	367.0	35.0
TPS389006009RTERQ1	WQFN	RTE	16	3000	360.0	360.0	36.0
TPS38900603NRTERQ1	WQFN	RTE	16	3000	367.0	367.0	35.0
TPS389006ADJRTERQ1	WQFN	RTE	16	3000	367.0	367.0	35.0
TPS389008M64RTERQ1	WQFN	RTE	16	3000	360.0	360.0	36.0
TPS389008M67RTERQ1	WQFN	RTE	16	3000	360.0	360.0	36.0
TPS389008M68RTERQ1	WQFN	RTE	16	3000	360.0	360.0	36.0
TPS389008M69RTERQ1	WQFN	RTE	16	3000	360.0	360.0	36.0
TPS389008M70RTERQ1	WQFN	RTE	16	3000	360.0	360.0	36.0

GENERIC PACKAGE VIEW

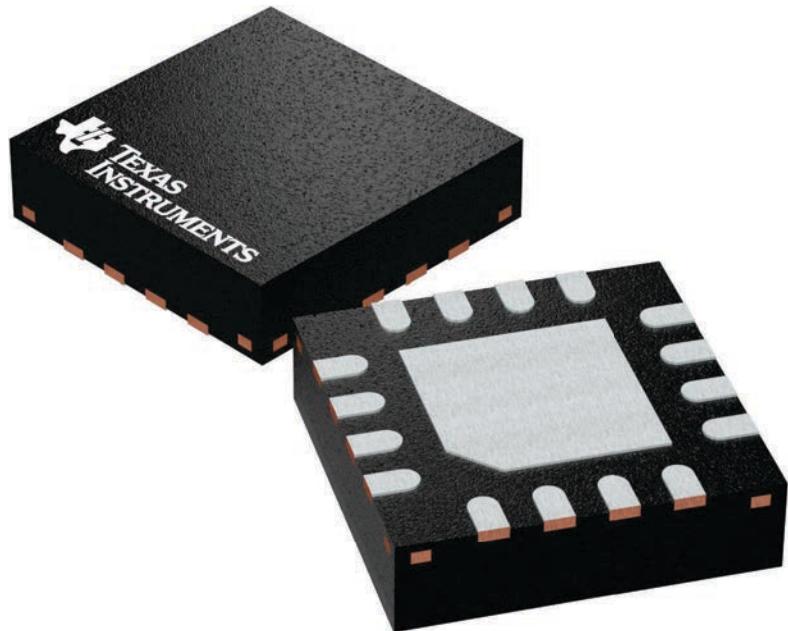
RTE 16

WQFN - 0.8 mm max height

3 x 3, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4225944/A

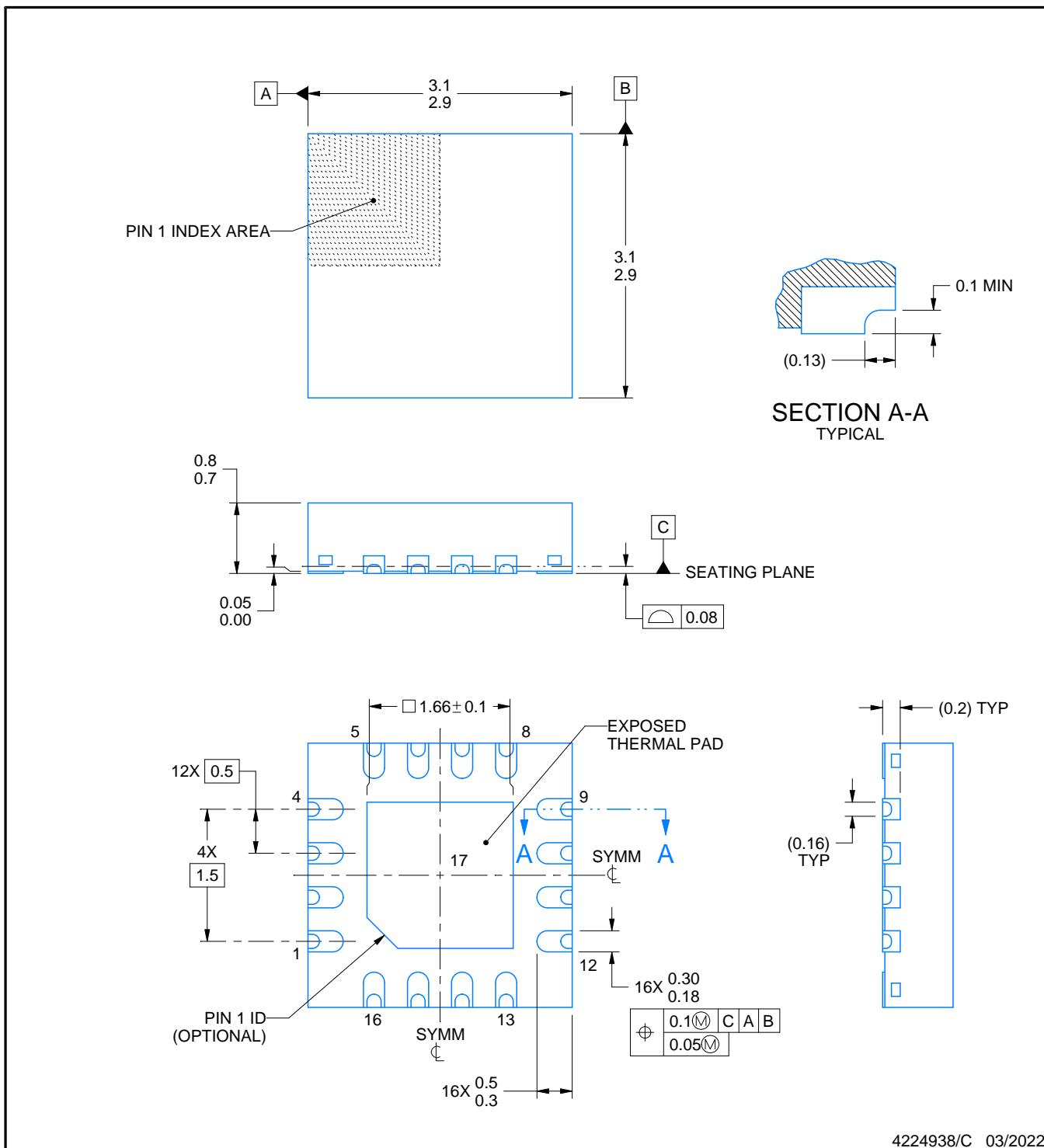
PACKAGE OUTLINE

RTE0016K



WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4224938/C 03/2022

NOTES:

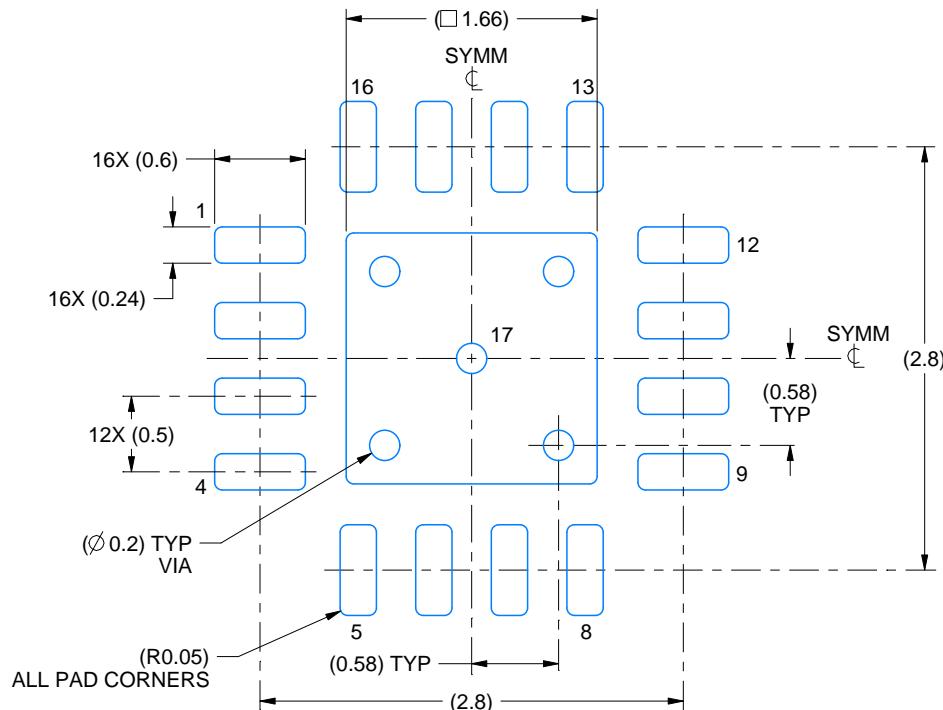
- All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

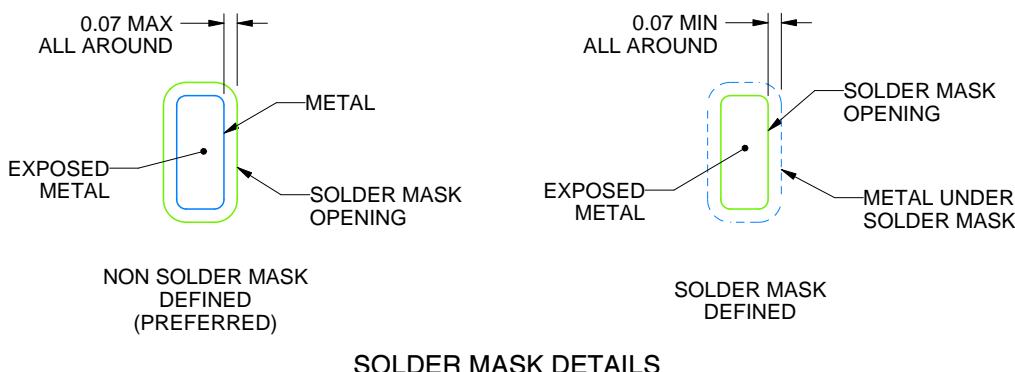
RTE0016K

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X



SOLDER MASK DETAILS

4224938/C 03/2022

NOTES: (continued)

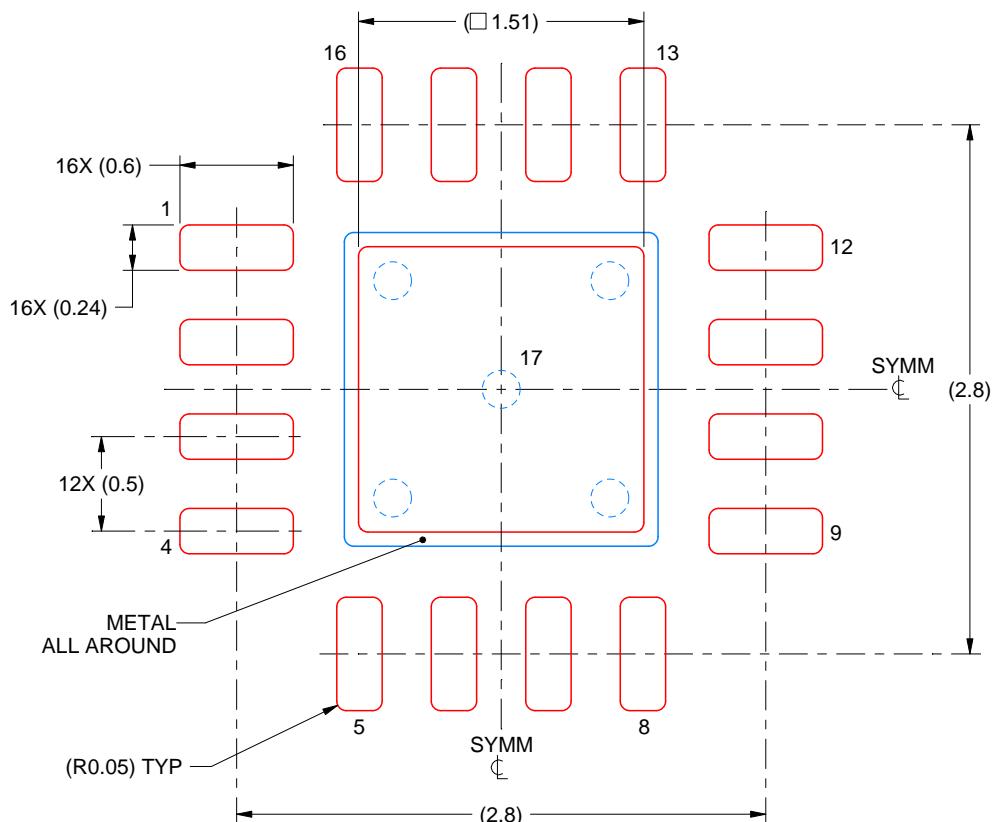
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RTE0016K

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE

EXPOSED PAD 17:
84% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4224938/C 03/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#))、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026 , 德州仪器 (TI) 公司

最后更新日期 : 2025 年 10 月