

TPS22996H-Q1 5.5V、4A、13mΩ 导通电阻双通道汽车类负载开关

1 特性

- 集成双通道负载开关
- 输入电压范围：0.6V 至 V_{BIAS}
- V_{BIAS} 电压范围：2.5V 至 5.5V
- 导通电阻
 - $R_{ON} = 13m\Omega$
($V_{IN} = 0.6V$ 至 $5V$, $V_{BIAS} = 5V$ 时的典型值)
- 每通道最大 4A 持续开关电流
- 静态电流：
 - 18 μA
($V_{IN} = V_{BIAS} = 5V$ 时双通道的典型值)
 - 13 μA
($V_{IN} = V_{BIAS} = 5V$ 时单通道的典型值)
- 耐湿：
 - 器件保持正常运行（开、关、保护），但在以下情况下时序规格受到影响：
 - 100k Ω 短接至 GND
 - 100k Ω 对电源短路
- 控制输入阈值支持使用 1.2V、1.8V、2.5V 和 3.3V 逻辑电平
- 可配置上升时间
- 热关断
- 快速输出放电 (QOD)

2 应用

- 信息娱乐系统
- 仪表组
- ADAS

3 说明

TPS22996H-Q1 是一款开通受控的双通道负载开关。此器件包含两个可在 0.6V 至 5.5V 输入电压范围内运行的 N 沟道 MOSFET，并且每通道可支持最大 4A 的持续电流。每个开关可由一个导通/关断输入（ON1 和 ON2）独立控制，此输入可与低压控制信号直接连接。当结温高于阈值时，该器件能够热关断，从而关闭开关。开关会在结温稳定在安全范围内时再次导通。该器件还提供了一个集成 230 Ω 片上负载电阻器，用于在开关关闭时快速输出放电。

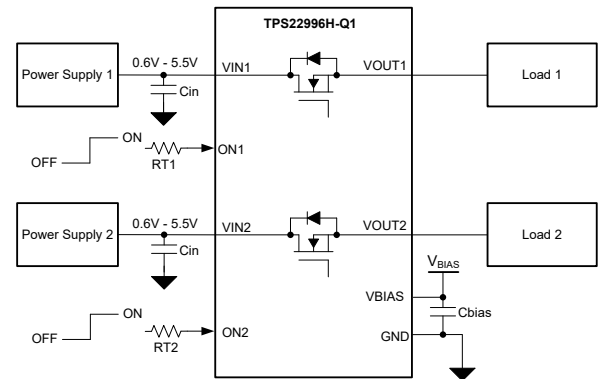
TPS22996H-Q1 的引脚可耐受高湿度条件，这意味着，无论哪个引脚与 GND 或电源之间发生 100k Ω 短路，该器件都能正常运行。

TPS22996H-Q1 采用节省空间的小型 2.1mm × 1.2mm 8-DYC 封装。器件在自然通风环境下的额定运行温度范围为 -40°C 至 125°C。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS22996H	DYC (SOT, 8)	2.1mm x 1.2mm

- (1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- (2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



应用电路



内容

1 特性	1	7.2 功能方框图	14
2 应用	1	7.3 特性说明	14
3 说明	1	7.4 器件功能模式	16
4 引脚配置和功能	3	8 应用和实施	17
5 规格	4	8.1 应用信息	17
5.1 绝对最大额定值.....	4	8.2 典型应用	17
5.2 ESD 等级.....	4	8.3 电源相关建议	20
5.3 建议运行条件.....	4	8.4 布局	20
5.4 热性能信息.....	4	9 器件和文档支持	22
5.5 电气特性.....	5	9.1 接收文档更新通知	22
5.6 开关特性.....	6	9.2 支持资源	22
5.7 典型直流特性.....	7	9.3 商标	22
5.8 典型交流特性.....	8	9.4 静电放电警告	22
6 参数测量信息	12	9.5 术语表	22
7 详细说明	13	10 修订历史记录	22
7.1 概述.....	13	11 机械、封装和可订购信息	22

4 引脚配置和功能

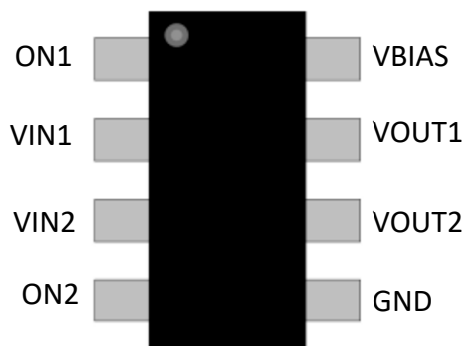


图 4-1. DYC 封装，8 引脚 SOT (顶视图)

表 4-1. 引脚功能

引脚		I/O	说明
编号	名称		
1	ON1	输入	高电平有效开关 1 控制输入。连接串联电阻器来设置压摆率。不保持悬空。有关更多信息，请参阅节 7.3.7。
2	VIN1	输入	开关 1 输入。为实现出色 R_{ON} 性能，这些引脚的建议电压范围为 0.6V 至 V_{BIAS} 。在这些引脚和 GND 之间放置一个可选的去耦电容器，可以减少通道导通期间的 V_{IN1} 骤降。有关更多信息，请参阅节 8.2。
3	VIN2	输入	开关 2 输入。为实现出色 R_{ON} 性能，这些引脚的建议电压范围为 0.6V 至 V_{BIAS} 。在这些引脚和 GND 之间放置一个可选的去耦电容器，可以减少通道导通期间的 V_{IN2} 骤降。有关更多信息，请参阅节 8.2。
4	ON2	输入	高电平有效开关 2 控制输入。连接串联电阻器来设置压摆率。不保持悬空。有关更多信息，请参阅节 7.3.7。
5	GND	—	器件接地。
6	VOUT2	输出	开关 2 输出。
7	VOUT1	输出	开关 1 输出。
8	VBIAS	输入	偏置电压。器件的电源。此引脚的建议电压范围为 2.5V 至 5.5V。请参阅节 8.1。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
$V_{IN1,2}$	输入电压	-0.3	6	V
$V_{OUT1,2}$	输出电压	-0.3	6	V
$V_{ON1,2}$	ON Pin Voltage	-0.3	6	V
V_{BIAS}	偏置电压	-0.3	6	V
I_{MAX}	每通道的最大持续电流		4	A
$I_{MAX,PLS}$	每通道的最大脉冲电流开关，脉冲 <300 μ s，3% 占空比		5.5	A
T_J	结温		150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出绝对最大额定值下列出的应力可能会对器件造成永久性损坏。这些仅为应力等级，并不意味着器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 ⁽¹⁾ HBM ESD	± 2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 CDM ESD，VIN1/VIN2/VOUT1/VOUT2 引脚	± 500	
		充电器件模型 (CDM)，符合 AEC Q100-011 CDM ESD，ON1/ON2/VBIAS 引脚	± 750	V

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
$V_{IN1,2}$	输入电压	0.6		V_{BIAS}	V
V_{BIAS}	偏置电压	2.5		5.5	V
$V_{ON1,2}$	ON Pin Voltage	0		5.5	V
$V_{OUT1,2}$	输出电压	0		V_{IN}	V
V_{IH}	高电平输入电压，ON	1.2		5.5	V
V_{IL}	低电平输入电压，ON	0		0.5	V
T_A	环境温度	-40		125	°C

5.4 热性能信息

热指标 ⁽¹⁾		TPS22996H-Q1	单位
		DYC	
		8 引脚	
R _{θJA}	结至环境热阻	108.7	°C/W
R _{θJC(top)}	结至外壳（顶部）热阻	73.2	°C/W
R _{θJB}	结至电路板热阻	17.5	°C/W
Ψ _{JT}	结至顶部特征参数	2.5	°C/W
Ψ _{JB}	结至电路板特征参数	17.3	°C/W

热指标 ⁽¹⁾		TPS22996H-Q1	单位
		DYC	
		8 引脚	
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体](#)和[IC 封装热指标](#)应用报告。

5.5 电气特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件		T _A	最小值	典型值	最大值	单位	
电源和电流									
I _{Q,VBIAS}	V _{BIAS} 静态电流 (两个通道)	I _{OUT1} = I _{OUT2} = 0mA , V _{IN1,2} = V _{ON1,2} = 5V		25°C	18			μA	
				-40°C 至 85°C	18	22	μA		
				-40°C 至 125°C	25		μA		
I _{Q,VBIAS}	V _{BIAS} 静态电流 (单通道)	I _{OUT1} = I _{OUT2} = 0mA , V _{ON2} = 0V , V _{IN1,2} = V _{IN1} = 5V		25°C	13			μA	
				-40°C 至 85°C	13	17	μA		
				-40°C 至 125°C	19		μA		
I _{SD,VBIAS}	V _{BIAS} 关断电流	V _{ON1,2} = 0V , V _{OUT1,2} = 0V		25°C	0.005		1	μA	
				-40°C 至 85°C	0.005		1	μA	
				-40°C 至 125°C	0.005		1	μA	
I _{SD,VIN}	V _{IN} 关断电流 (每通道)	V _{ON} = 0V , V _{OUT} = 0V		V _{IN} = 5V	25°C	0.002		0.8	μA
					-40°C 至 85°C	0.002		0.8	μA
					-40°C 至 125°C	1		μA	
				V _{IN} = 3.3V	25°C	0.002		0.8	μA
					-40°C 至 85°C	0.002		0.8	μA
					-40°C 至 125°C	1		μA	
				V _{IN} = 1.8V	25°C	0.002		0.8	μA
					-40°C 至 85°C	0.002		0.8	μA
					-40°C 至 125°C	1		μA	
				V _{IN} = 0.6V	25°C	0.002		0.8	μA
					-40°C 至 85°C	0.002		0.8	μA
					-40°C 至 125°C	1		μA	
I _{ON}	ON 引脚漏电流	V _{ON} = 5.5V		-40°C 至 125°C	0.1		μA		
电阻特性									

5.5 电气特性 (续)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件		T_A	最小值	典型值	最大值	单位
R_{ON}	导通电阻	$I_{OUT} = -200mA$	$V_{IN} = 5V$	25°C		13	15	m Ω
				-40°C 至 85°C			18	m Ω
				-40°C 至 125°C			22	m Ω
			$V_{IN} = 3.3V$	25°C		13	15	m Ω
				-40°C 至 85°C			18	m Ω
				-40°C 至 125°C			22	m Ω
			$V_{IN} = 1.8V$	25°C		13	15	m Ω
				-40°C 至 85°C			18	m Ω
				-40°C 至 125°C			22	m Ω
			$V_{IN} = 0.6V$	25°C		13	15	m Ω
				-40°C 至 85°C			18	m Ω
				-40°C 至 125°C			22	m Ω
$V_{ON,VIH}$	VIH	$V_{IN} = 5V$	$V_{IN} = 5V$	-55°C 至 125°C	1.2			V
$V_{ON,VIL}$	VIL	$V_{IN} = 5V$	$V_{IN} = 5V$	-55°C 至 125°C			0.65	V
$V_{ON,HYS}$	ON 引脚滞后	$V_{IN} = 5V$		-55°C 至 125°C		90		mV
R_i	内部 ON 引脚电阻	$V_{ON} = 5V$	$V_{ON} = 5V$	-55°C 至 125°C		12.5		k Ω
R_{PD}	输出下拉电阻	$V_{IN} = V_{OUT} = 5V, V_{ON} = 0V$		-40°C 至 125°C		230	300	Ω
T_{SD}	热关断	结温上升		-		175		°C
$T_{SD,HYS}$	热关断迟滞	结温下降		-		20		°C

5.6 开关特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$V_{IN} = V_{ON} = V_{BIAS} = 5V$						
t_{ON}	开通时间	$R_L = 10\Omega, C_L = 0.1\mu F, I_{ON} = 100\mu A$		946		μs
t_{OFF}	关断时间	$R_L = 10\Omega, C_L = 0.1\mu F, I_{ON} = 100\mu A$		2.1		μs
t_R	上升时间	$R_L = 10\Omega, C_L = 0.1\mu F, I_{ON} = 100\mu A$		626		μs
t_F	下降时间	$R_L = 10\Omega, C_L = 0.1\mu F, I_{ON} = 100\mu A$		2.1		μs
t_D	延迟时间	$R_L = 10\Omega, C_L = 0.1\mu F, I_{ON} = 100\mu A$		320		μs
$V_{IN} = 0.6V, V_{ON} = V_{BIAS} = 5V$						
t_{ON}	开通时间	$R_L = 10\Omega, C_L = 0.1\mu F, I_{ON} = 100\mu A$		587		μs
t_{OFF}	关断时间	$R_L = 10\Omega, C_L = 0.1\mu F, I_{ON} = 100\mu A$		2.1		μs
t_R	上升时间	$R_L = 10\Omega, C_L = 0.1\mu F, I_{ON} = 100\mu A$		203		μs
t_F	下降时间	$R_L = 10\Omega, C_L = 0.1\mu F, I_{ON} = 100\mu A$		2.52		μs
t_D	延迟时间	$R_L = 10\Omega, C_L = 0.1\mu F, I_{ON} = 100\mu A$		384		μs

5.7 典型直流特性

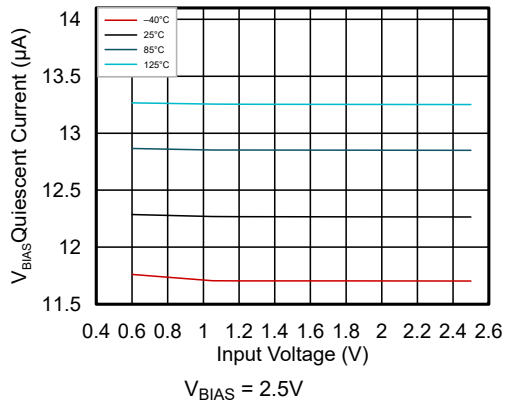


图 5-1. V_{BIAS} 静态电流与输入电压间的关系 (单通道)

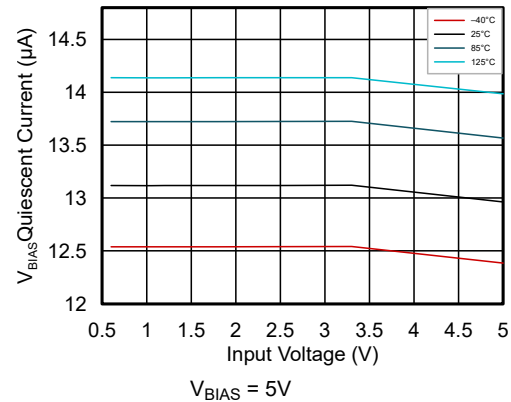


图 5-2. V_{BIAS} 静态电流与输入电压间的关系 (单通道)

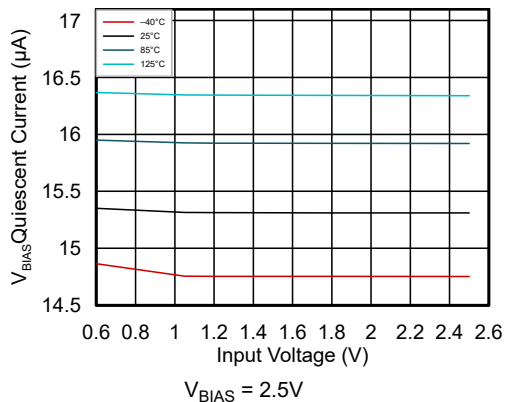


图 5-3. V_{BIAS} 静态电流与输入电压间的关系 (两个通道)

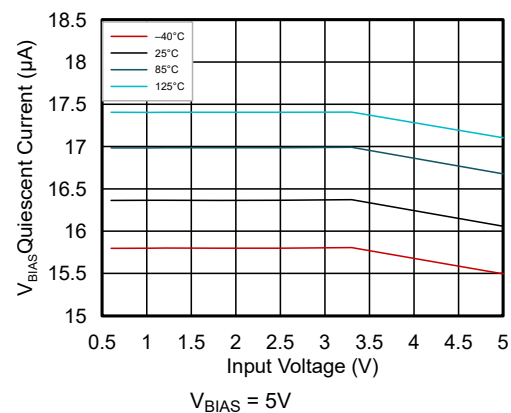


图 5-4. V_{BIAS} 静态电流与输入电压间的关系 (两个通道)

5.8 典型交流特性

交流特性

$C_{IN} = 1\mu F$, $C_L = 0.1\mu F$, $R_L = 10\Omega$, $V_{ON} = 5V$, $I_{ON} = 100\mu A$ (除非另有说明)

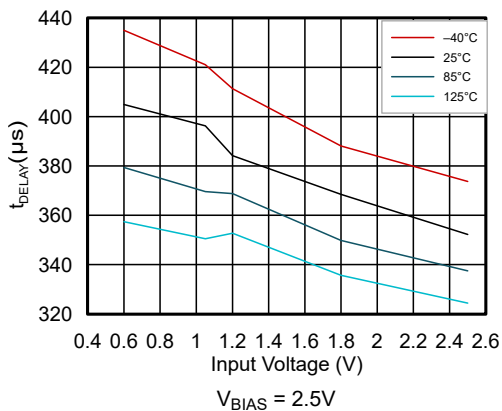


图 5-5. 延迟时间与输入电压间的关系

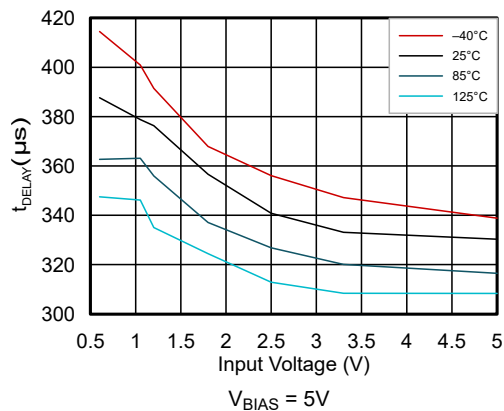


图 5-6. 延迟时间与输入电压间的关系

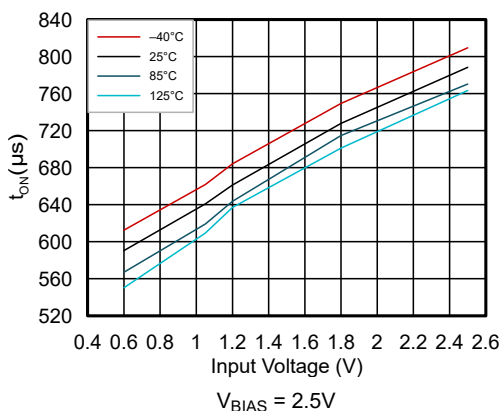


图 5-7. 开通时间与输入电压间的关系

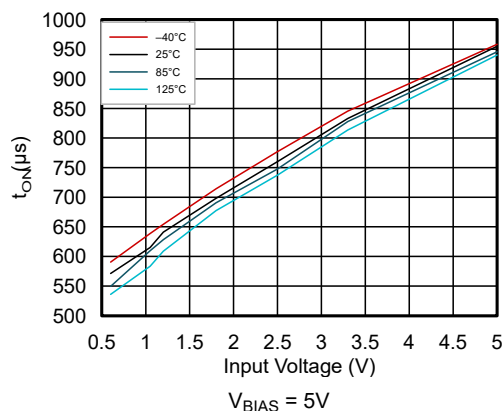


图 5-8. 开通时间与输入电压间的关系

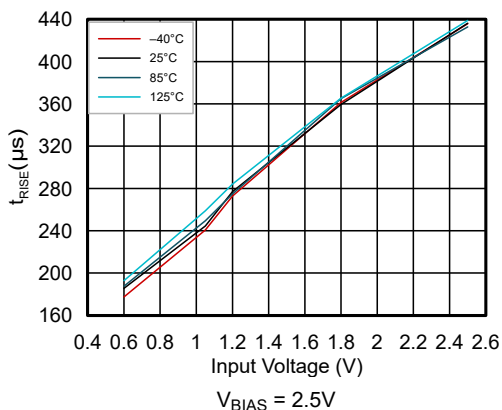


图 5-9. 上升时间与输入电压间的关系

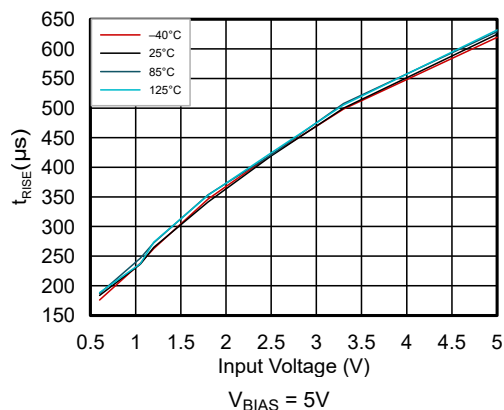


图 5-10. 上升时间与输入电压间的关系

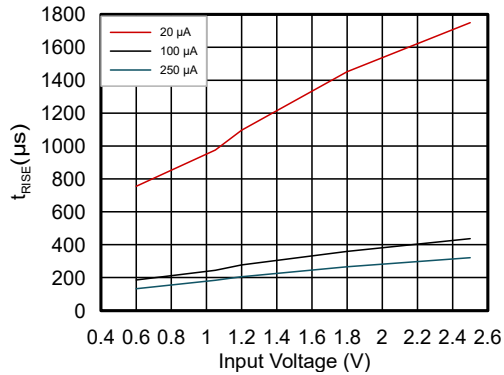


图 5-11. 上升时间与不同 I_{ON} 下输入电压间的关系

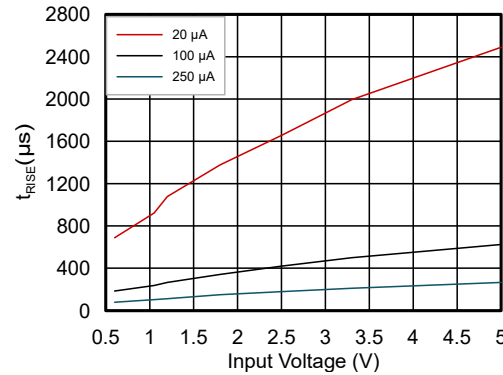


图 5-12. 上升时间与不同 I_{ON} 下输入电压间的关系

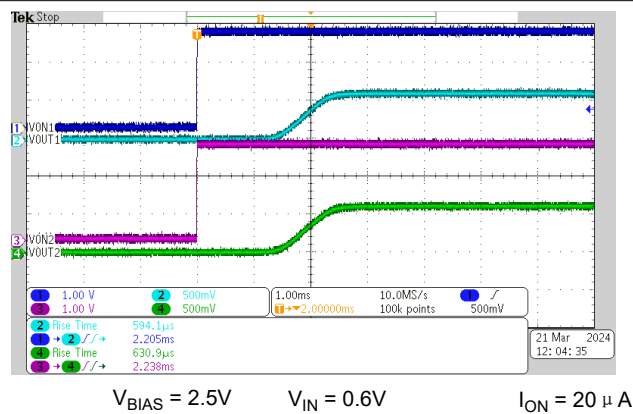


图 5-13. 导通响应时间

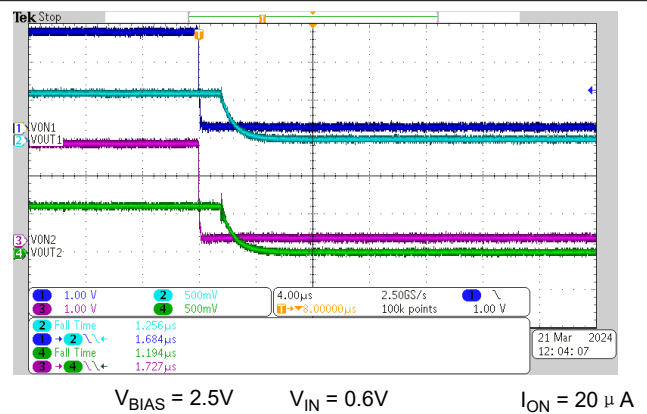


图 5-14. 关断响应时间

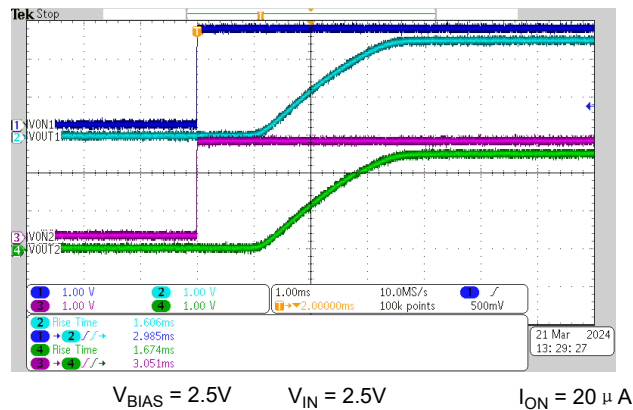


图 5-15. 导通响应时间

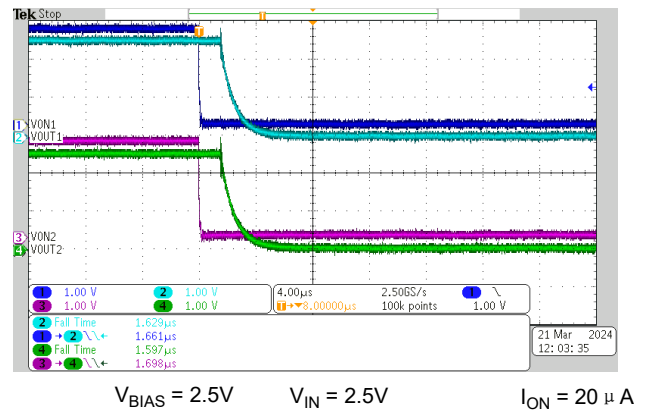


图 5-16. 关断响应时间

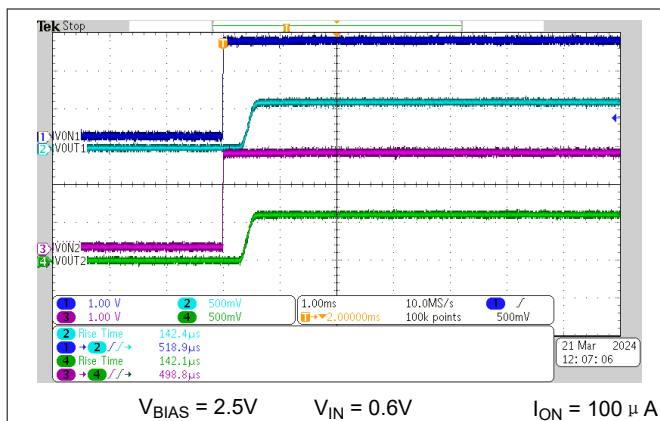


图 5-17. 导通响应时间

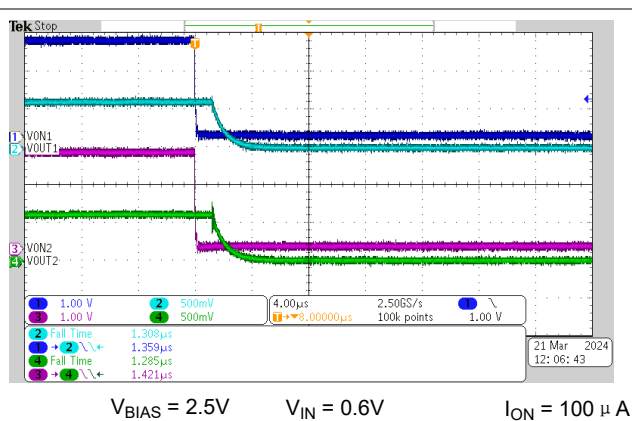


图 5-18. 关断响应时间

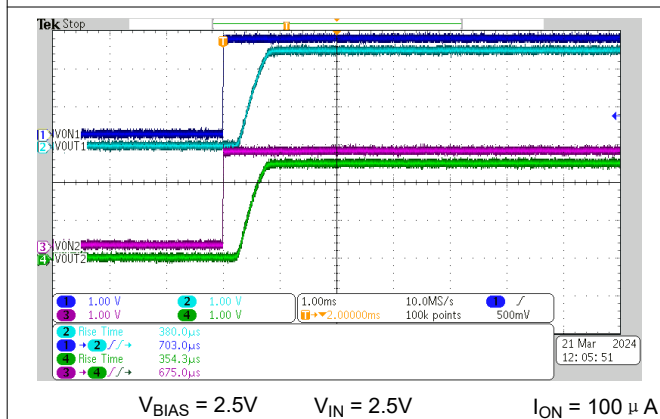


图 5-19. 导通响应时间

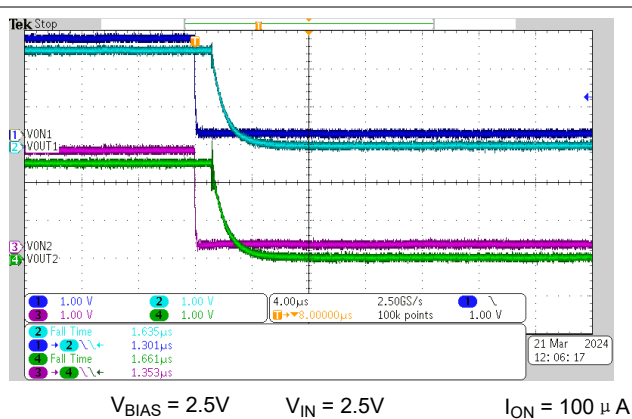


图 5-20. 关断响应时间

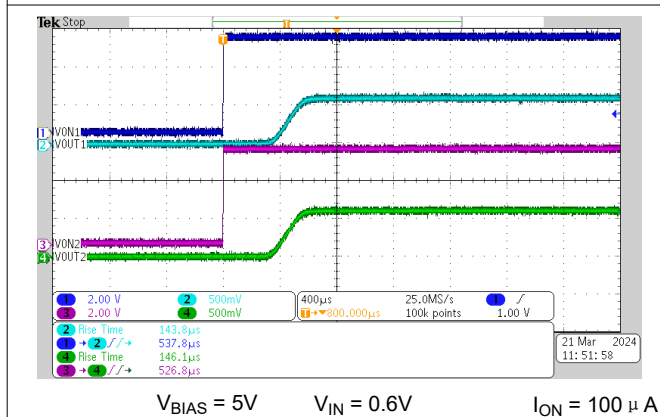


图 5-21. 导通响应时间

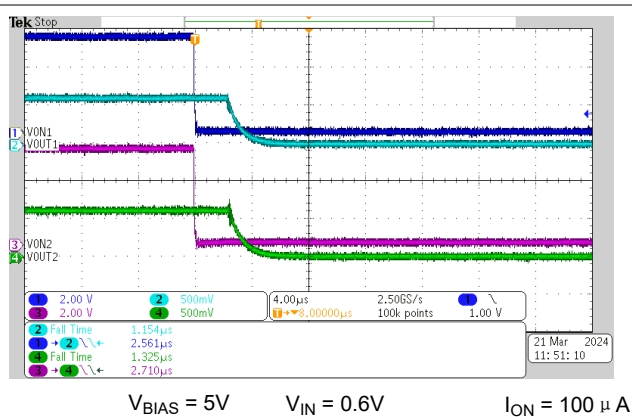
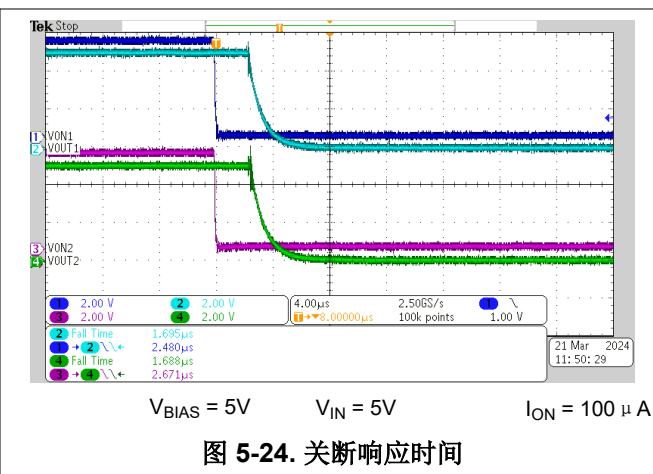
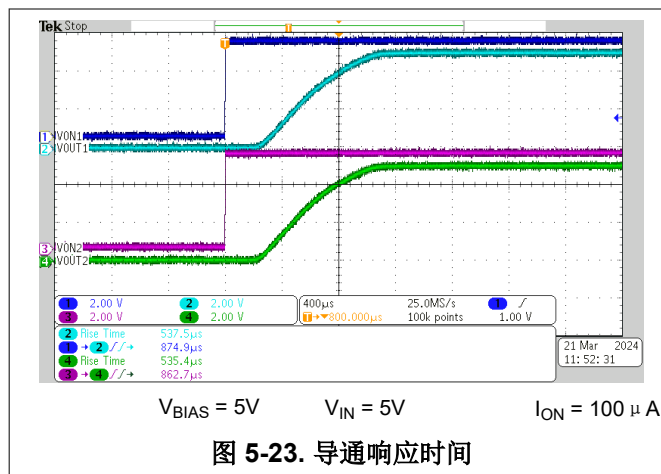


图 5-22. 关断响应时间



6 参数测量信息

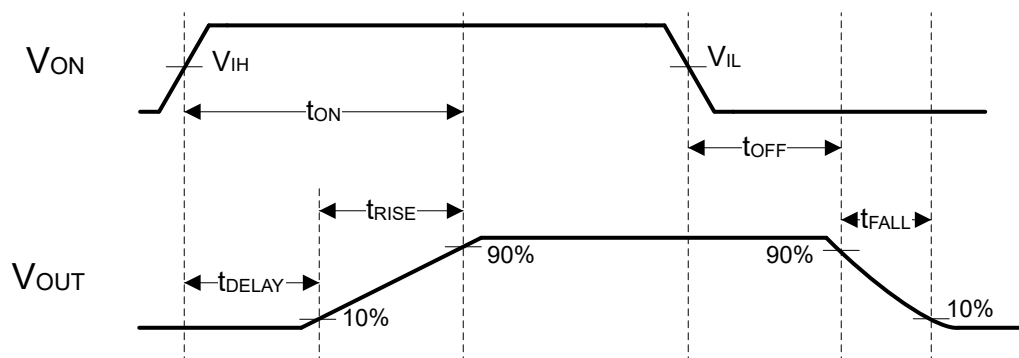


图 6-1. t_{ON} 和 t_{OFF} 波形

7 详细说明

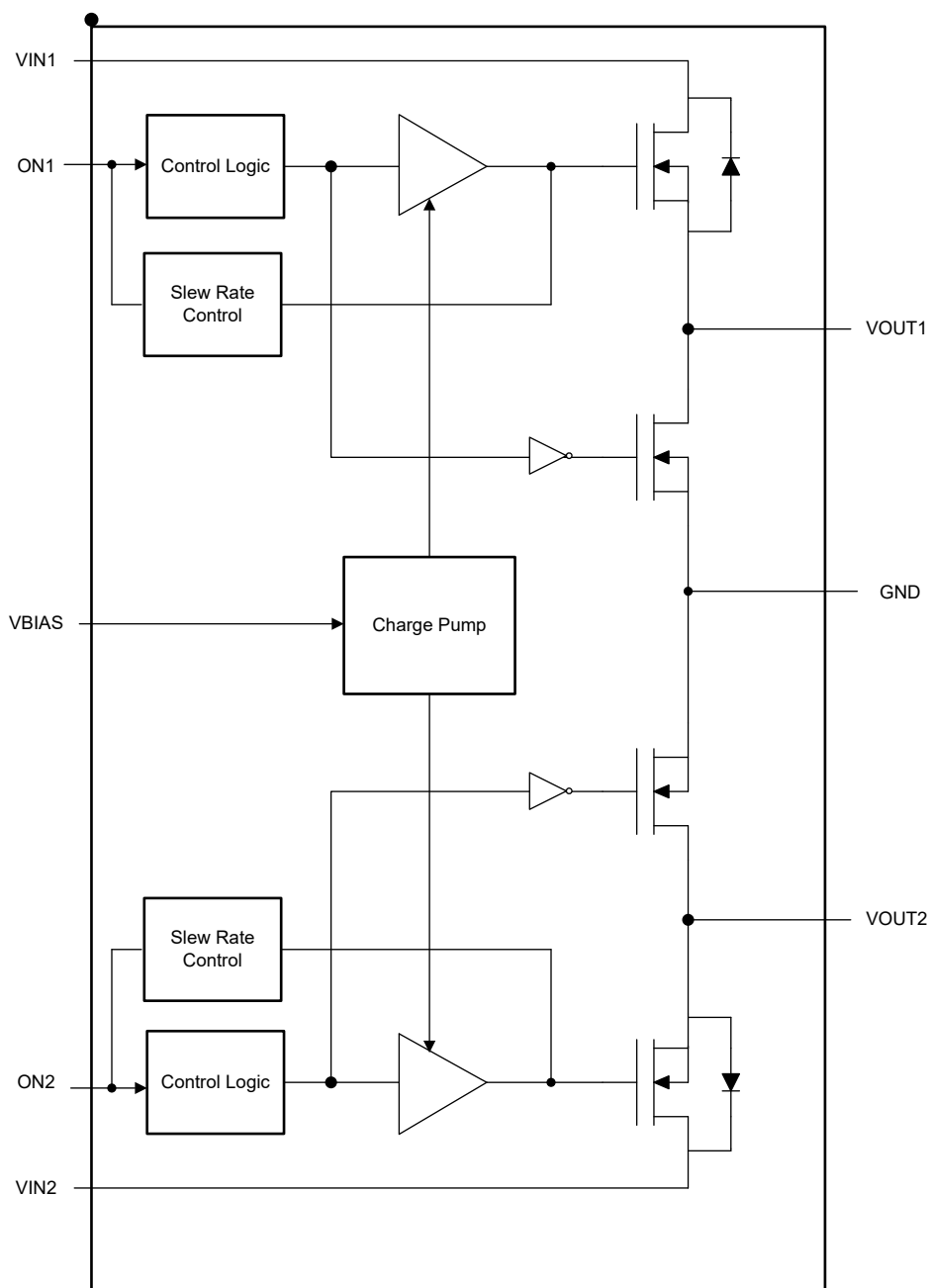
7.1 概述

TPS22996H-Q1 是一款采用 8 引脚 DYC 封装的 5.5V、双通道、 $13\text{m}\Omega$ (典型值) R_{ON} 负载开关。每个通道可支持最大 4A 的持续电流，并由一个开关 GPIO 兼容输入来控制。为降低高电流轨的压降，该器件实施了 N 沟道 MOSFET。请注意，必须连接 ON 引脚且不能悬空。该器件具有可配置的压摆率，适用于需要特定上升时间的应用，从而可以控制浪涌电流。通过控制浪涌电流，可以减少导通时的电源骤降。此外，压摆率与 ONx 引脚上使用的串联电阻成正比。要确定实现期望上升时间所需的正确电阻值，请参阅节 7.3.7。

内部电路由支持 2.5V 至 5.5V 电压的 V_{BIAS} 引脚供电。该电路包括电荷泵、QOD 和控制逻辑。对 V_{BIAS} 施加电压且 $\text{ON}_{1,2}$ 引脚转换为低电平状态时，激活 QOD 功能。这样会通过片上电阻器将 V_{OUT1} 和 V_{OUT2} 接地。典型的下拉电阻 (R_{PD}) 为 230Ω 。

在关断状态下，器件可防止下游电路从电源拉取高待机电流。由于集成了控制逻辑、驱动器、电源和输出放电 FET，所以无需任何外部元件，从而减小了解决方案尺寸和物料清单 (BOM) 计数。

7.2 功能方框图



7.3 特性说明

7.3.1 导通和关断控制

ON 引脚控制开关的状态。将 ON 置为高电平可启用开关。ON 为高电平有效和低阈值，因此可与低压信号连接。ON 引脚与标准 GPIO 逻辑阈值兼容。它可与任何 GPIO 电压为 1.2V 或更高的微控制器搭配使用。该引脚不能悬空，必须连接高电平或低电平才能正常工作。

7.3.2 输入电容器 (可选)

要限制在开关打开进入放电的负载电容器时由瞬态浪涌电流引起的输入电源压降，需要在 VIN 和 GND 引脚之间放置一个电容器。靠近引脚放置的 1μF 陶瓷电容器 C_{IN} 通常就足够了。可以使用更高的 C_{IN} 值来进一步降低大电

流应用期间的压降。在开关重负载时，建议使用一个比输出电容器高大约 10 倍的输入电容器，避免出现过大的压降。

7.3.3 输出电容器 (可选)

由于 NMOS 开关中集成了体二极管，因此强烈建议使 C_{IN} 大于 C_L 。如果 C_L 大于 C_{IN} ，则在移除系统电源后，会导致 V_{OUT} 超过 V_{IN} 。这会导致电流通过体二极管从 V_{OUT} 流向 V_{IN} 。为了尽可能减少启动期间浪涌电流引起的 V_{IN} 下降，建议使用 10:1 的 C_{IN} 与 C_L 之比，但器件正常运行不需要 10:1 的电容比。由于存在浪涌电流，小于 10:1 的比率 (例如 1:1) 会在导通时导致 V_{IN} 骤降略微增加。可以通过增加 ON 引脚上的 R_T 电阻来延长上升时间，从而减少这种骤降 (请参阅节 7.3.7)。

7.3.4 快速输出放电

当禁用开关时，在 V_{OUT} 和 GND 之间连接一个内部放电电阻，用于去除输出端剩余的电荷。此电阻可防止在禁用开关时输出悬空。为获得出色结果，建议在 V_{BIAS} 降至最低建议电压以下之前禁用器件。

7.3.5 耐湿性

TPS22996H-Q1 具有耐湿性，任何引脚与 GND 或电源之间的 $100k\Omega$ 短接都可实现这一点。在这些湿度条件下，我们的器件能够正常运行，实现导通、关断和热关断功能。但是，时序参数将受短路情况的影响，会偏离电气特性表中列出的典型值 (请参阅节 5.5)。

7.3.6 热关断

热关断保护器件免受内部或外部产生的过高温度的影响。当器件温度超过 T_{SD} 时，开关关闭。如果裸片温度降至 T_{SD} 阈值以下 $T_{SD,HYS}$ ，则开关会再次自动导通。

7.3.7 可调上升时间

TPS22996H-Q1 集成了用于调整上升时间的独特架构。该器件会检测流入 ON1 和 ON2 (I_{ON}) 引脚的电流，并利用该信息来设置上升时间。这样用户就可以通过连接由 ON 引脚电压确定的串联电阻来调整上升时间。有关设置电阻器的参考，请参阅表 7-1。

表 7-1. 典型上升时间 ($V_{BIAS} = 5V$)

I_{ON}	$V_{IN} = 0.6V$	$V_{IN} = 1.8V$	$V_{IN} = 2.5V$	$V_{IN} = 3.3V$	$V_{IN} = 5V$
20 μA	764 μs	1380 μs	1700 μs	1955 μs	2350 μs
100 μA	203 μs	343 μs	426 μs	500 μs	626 μs
250 μA	85 μs	148 μs	180 μs	208 μs	265 μs

表 7-2. 典型上升时间 ($V_{BIAS} = 3.3V$)

I_{ON}	$V_{IN} = 0.6V$	$V_{IN} = 1.8V$	$V_{IN} = 2.5V$	$V_{IN} = 3.3V$
20 μA	738 μs	1420 μs	1735 μs	2040 μs
100 μA	191 μs	360 μs	437 μs	512 μs
250 μA	88 μs	239 μs	170 μs	204 μs

以下公式可用于估算满足期望上升时间所需的串联电阻。

$$R_{TX} = 1000 \times (V_{ONx_GPIO} - 1.2V) / I_{ONx} - R_i \quad (1)$$

其中：

- R_{TX} = 通道 x 串联电阻，单位为 $k\Omega$ 。
- R_i = 内部 ON 引脚电阻，单位为 $k\Omega$ 。
- V_{ONx_GPIO} = 通道 x 连接到 ONx 引脚的 GPIO 电压，单位为 V。
- I_{ONx} = 流入 ONx 引脚的电流，单位为 μA 。

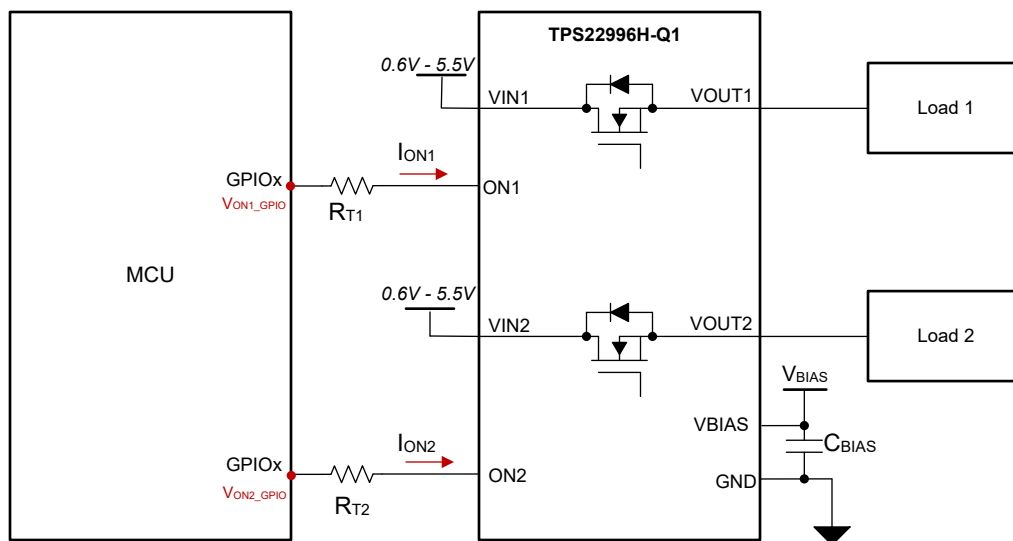


图 7-1. TPS22996H-Q1 可调上升时间配置

7.4 器件功能模式

表 7-3 列出了 TPS22996H-Q1 功能。

表 7-3. TPS22996H-Q1 功能表

ON	VIN 至 VOUT	VOUT
L	关闭	GND
H	开启	VIN

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

本节重点介绍了在各种应用中实施该器件的一些设计注意事项。

8.2 典型应用

此应用演示了如何使用 TPS22996H-Q1 来限制为下游模块上电时的浪涌电流。

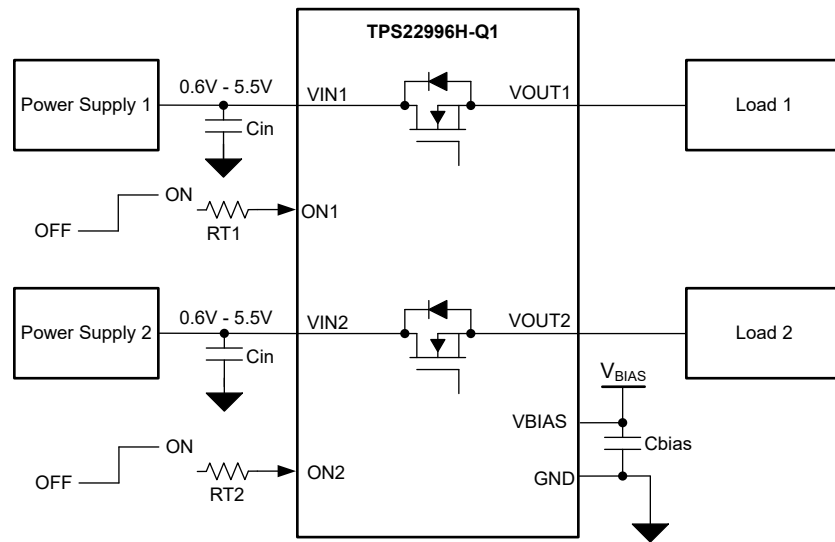


图 8-1. 典型应用电路

表 8-1. 元件说明

设计参数	典型值	说明
C _{IN}	1 μF	滤除电压瞬态
C _{OUT}	100nF	滤除电压瞬态
C _{BIAS}	0.1 μF	滤除电压瞬态
RT1、RT2	10k Ω	用于控制上升时间的串联电阻

8.2.1 设计要求

表 8-2 显示了 TPS22996H-Q1 设计参数。

表 8-2. 设计参数

设计参数	值
V_{BIAS}	5V
V_{IN}	5V
上升时间	1000 μ s

8.2.2 详细设计过程

本示例中的设计尝试为电源时序实现 $1000\ \mu\text{s}$ 上升时间， V_{BIAS} 和 V_{IN} 均为 5V 。由于表 7-1 可知， I_{ON} 需要介于 $20\ \mu\text{A}$ 和 $100\ \mu\text{A}$ 之间。若要确定实现 $1000\ \mu\text{s}$ 上升时间所需的 I_{on} ，可以使用线性插值按如下公式进行估算：

$$T_R = (T_{R2} - T_{R1}) / (I_{\text{ON}2} - I_{\text{ON}1}) * (I_{\text{ON}} - I_{\text{ON}1}) + T_{R1} \quad (2)$$

其中：

- T_R 是所需的 T_R ，即 $1000\ \mu\text{s}$
- I_{ON} 是所需的 I_{ON}
- T_{R1} 是用于线性插值的第一个 T_R ，即 $2350\ \mu\text{s}$
- T_{R2} 是用于线性插值的第二个 T_R ，即 $626\ \mu\text{s}$
- $I_{\text{ON}1}$ 是用于线性插值的第一个 I_{ON} ，即 $20\ \mu\text{A}$
- $I_{\text{ON}2}$ 是用于线性插值的第二个 I_{ON} ，即 $100\ \mu\text{A}$

I_{ON} 经计算为 $82.6\ \mu\text{A}$ 。若要确定 R_T 值，请在方程式 1 中插入参数。

$$R_T = 1000 \times (5\text{V} - 1.2\text{V}) / 82.6\ \mu\text{A} - 12.5\text{k}\Omega = 33.5\text{k}\Omega$$

通过使用最接近 $33.5\text{k}\Omega$ 的标准电阻器值，可以针对板上使用的实际电阻器值计算典型上升时间。

8.3 电源相关建议

该器件可在 2.5V 至 5.5V 的 V_{BIAS} 范围和 0.6V 至 V_{BIAS} 的 V_{IN} 范围内运行。

8.4 布局

8.4.1 布局指南

为了获得出色性能，所有布线必须尽可能短。为了提高效率，输入和输出电容器必须靠近器件放置，从而更大幅度地减少寄生引线电感可能对正常运行产生的影响。为 V_{IN} 、 V_{OUT} 和 GND 使用宽布线有助于更大幅度地降低寄生电效应，同时更大幅度地降低外壳到环境的热阻。

8.4.2 布局示例

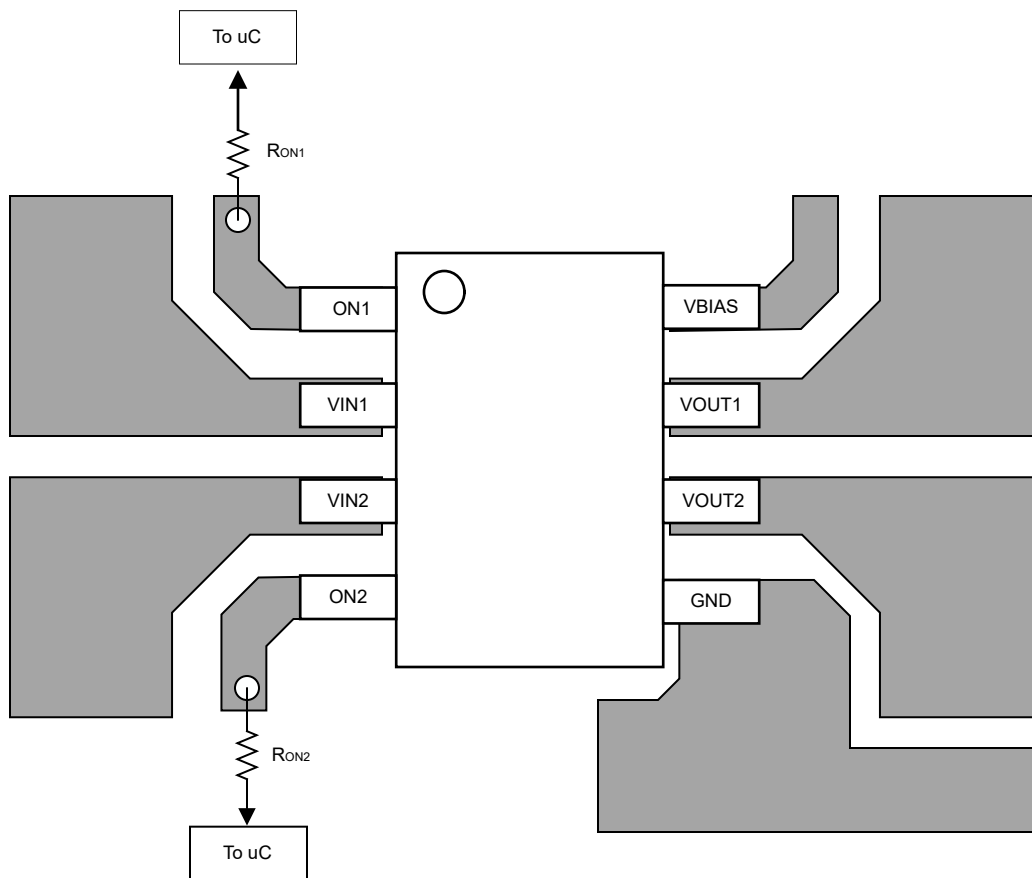


图 8-2. TPS22996H 布局示例

8.4.3 功率耗散

在正常工作条件下，最大 IC 结温必须限制为 150°C。要计算在给定的输出电流和环境温度下允许的最大功率耗散 $P_{D(max)}$ ，请使用 [方程式 3](#)。

$$P_{D(max)} = \frac{T_{J(max)} - T_A}{\theta_{JA}} \quad (3)$$

其中

- $P_{D(max)}$ 是允许的最大功率耗散。
- $T_{J(max)}$ 是允许的最高结温 (TPS22996H 为 150°C)。

- T_A 是器件的环境温度。
- θ_{JA} 是结至空气热阻抗。请参阅节 5.4。此参数很大程度上取决于电路板布局布线。

9 器件和文档支持

9.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (March 2024) to Revision A (October 2024)	Page
• 将文档状态从 <i>预告信息</i> 更改为 <i>量产数据</i>	1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查看左侧的导航面板。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS22996HQDYCRQ1	Active	Production	SOT-5X3 (DYC) 8	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	996HQ
TPS22996HQDYCRQ1.A	Active	Production	SOT-5X3 (DYC) 8	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	996HQ

- ⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).
- ⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- ⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- ⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- ⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- ⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

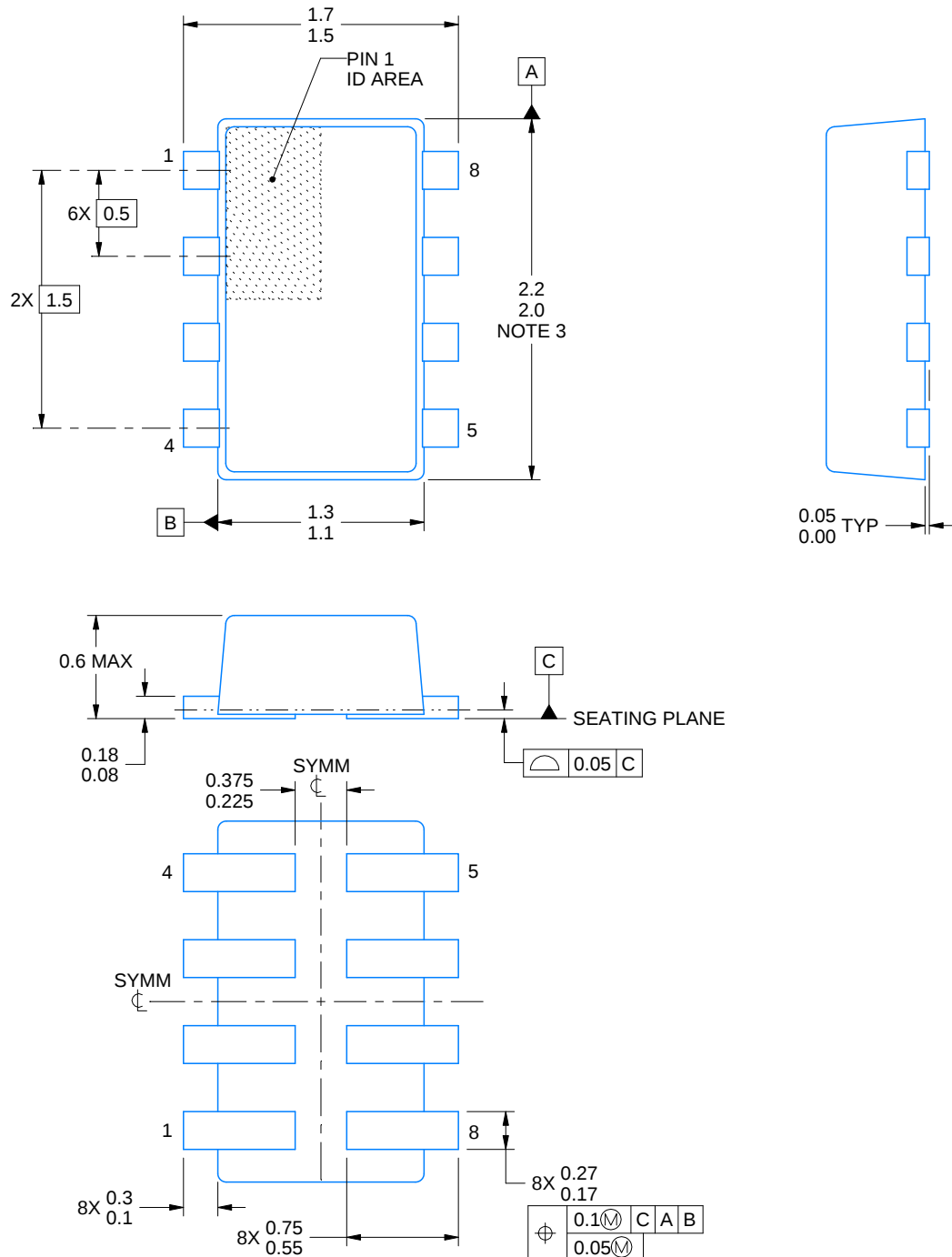
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS22996HQDYCRQ1	SOT-5X3	DYC	8	4000	180.0	8.4	2.75	1.9	0.8	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS22996HQDYCRQ1	SOT-5X3	DYC	8	4000	210.0	185.0	35.0



4226548/B 12/2021

NOTES:

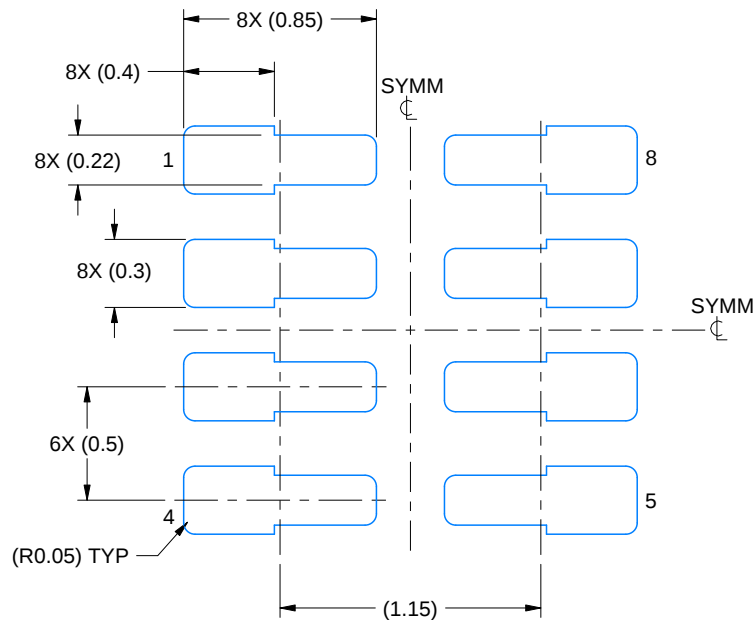
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.

EXAMPLE BOARD LAYOUT

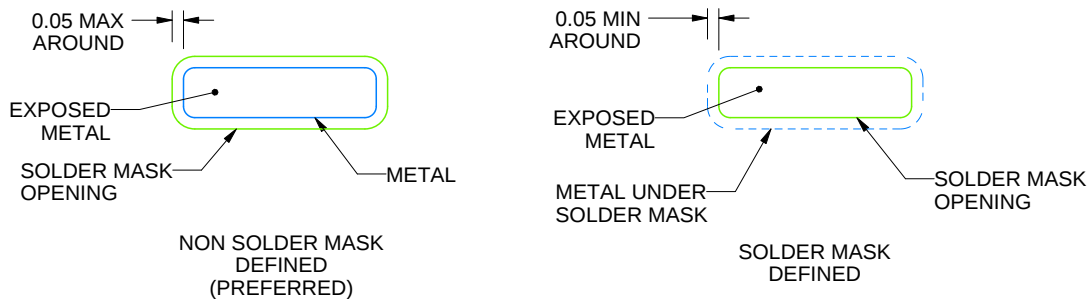
DYC0008A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:30X



SOLDERMASK DETAILS

4226548/B 12/2021

NOTES: (continued)

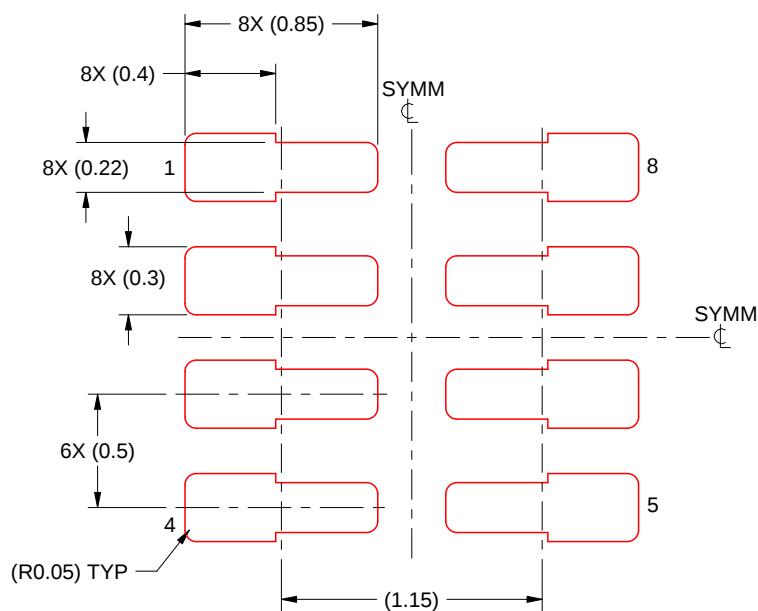
4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
6. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DYC0008A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4226548/B 12/2021

NOTES: (continued)

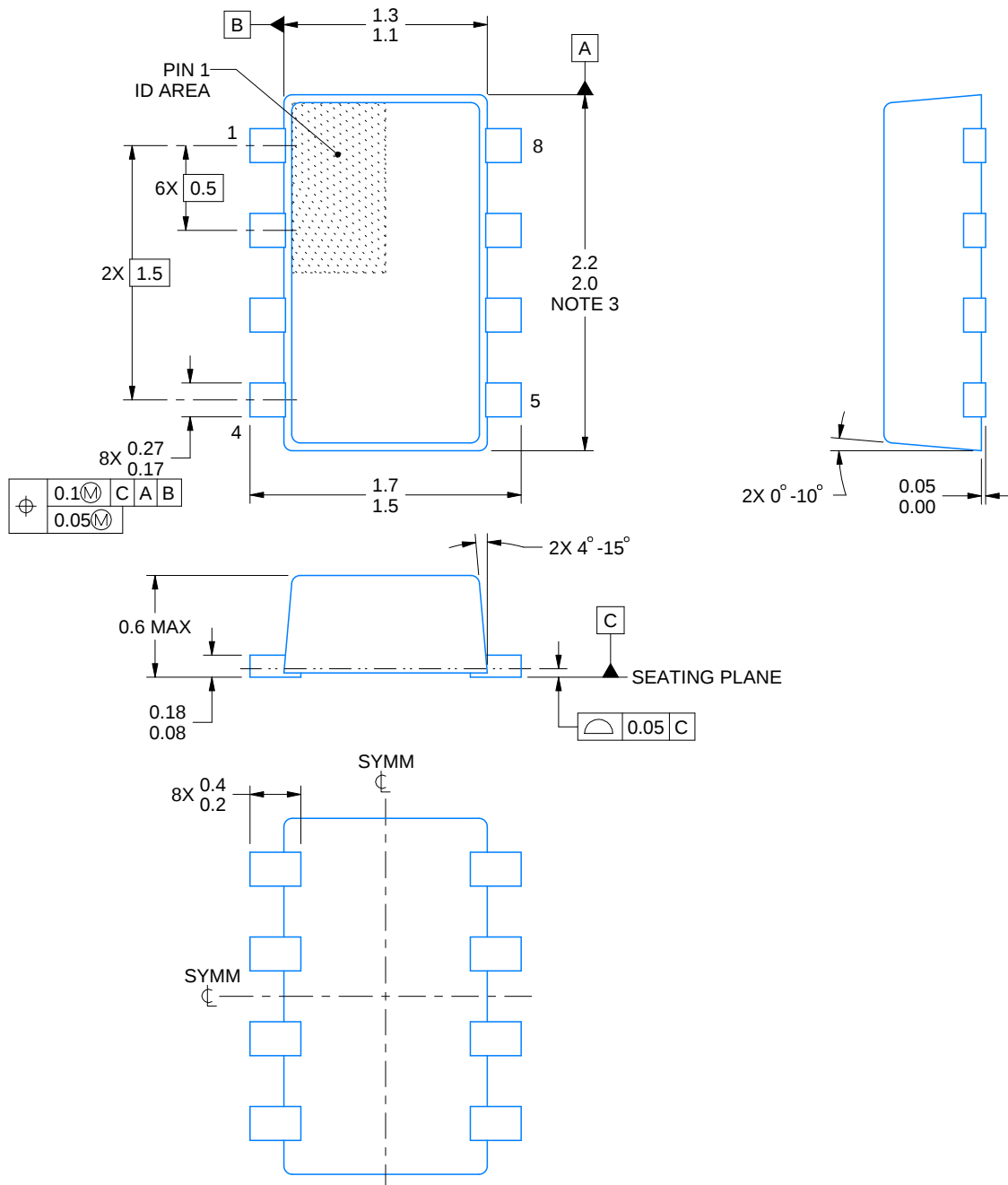
7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

DRL0008A

PACKAGE OUTLINE

SOT-5X3 - 0.6 mm max height

PLASTIC SMALL OUTLINE



4224486/G 11/2024

NOTES:

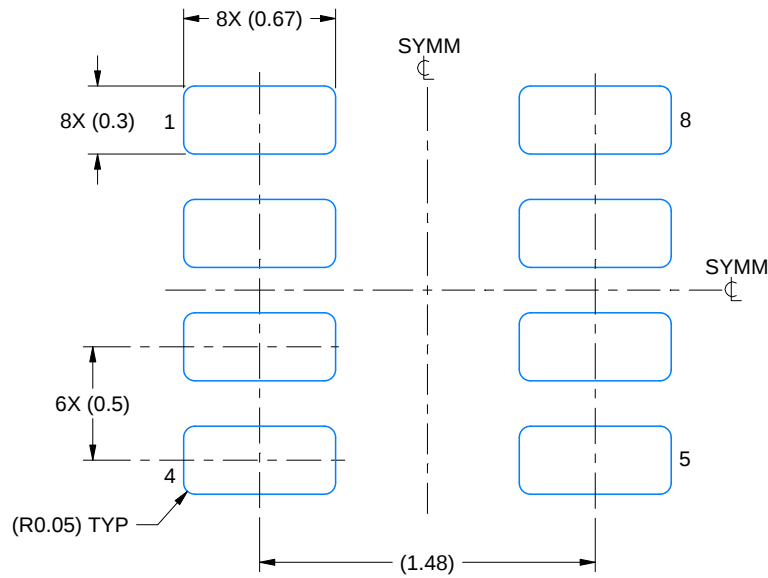
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, interlead flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
- 4.Reference JEDEC Registration MO-293, Variation UDAD

EXAMPLE BOARD LAYOUT

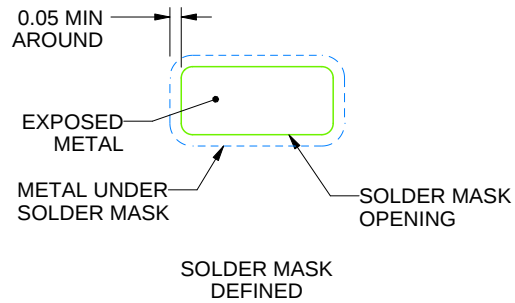
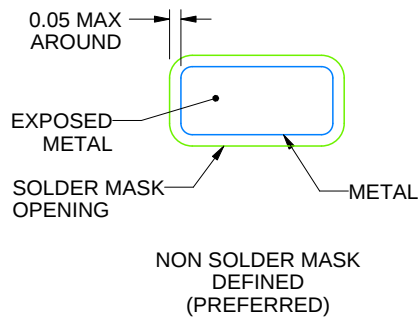
DRL0008A

SOT-5X3 - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:30X



SOLDERMASK DETAILS

4224486/G 11/2024

NOTES: (continued)

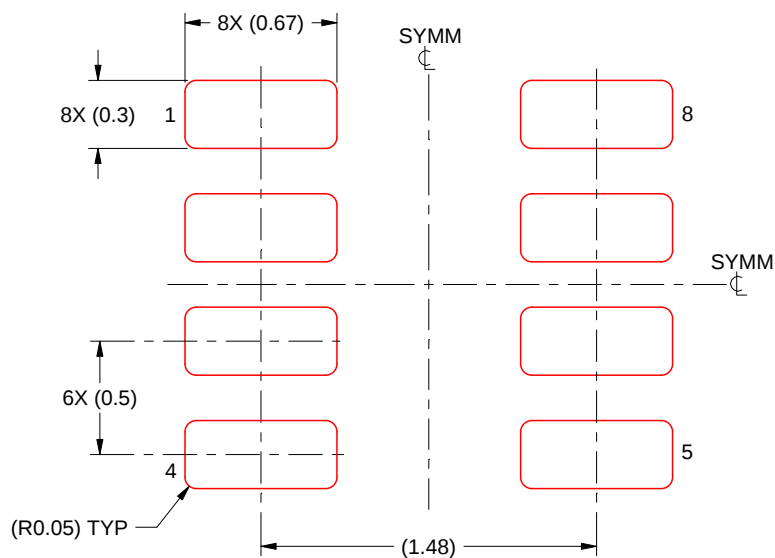
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DRL0008A

SOT-5X3 - 0.6 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4224486/G 11/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月