

TPS1686x 具有准确、快速电流监测器的 9V 至 80V、16mΩ、10A 集成式热插拔器件（电子保险丝）

1 特性

- 输入工作电压范围：9V 至 80V
 - 绝对最大值为 92V
 - 输出端可耐受高达 -5V 的负电压
- 具有低导通电阻的集成 FET： $R_{ON} = 16m\Omega$ （典型值）
- 带有可调节欠压锁定 (UVLO) 的高电平有效使能输入
- 可调节过压保护
- 可调节输出压摆率控制 (dVdt)，用于提供浪涌电流保护
- 精确的负载电流监测
 - >50% 电流时 <3% 误差
 - 1MHz 带宽
- 强大的过流保护
 - 断路器响应
 - 可调节阈值：1A 至 10A
 - 过流保护精度： $\pm 3\%$ （典型值）
 - 可调节的瞬态过流计时器 (ITIMER)，以支持峰值电流
- 对短路事件的快速跳变响应
- 过热保护 (OTP)，具有模拟芯片温度监测器输出 (TEMP)
 - FET SOA：0.8W \sqrt{s}
- FET 运行状况监测和报告
- 故障指示引脚 (FLT)
- 电源正常状态指示引脚 (PGOOD)
- UL 2367 认证（已计划）
- IEC 62368-1 CB 认证（已计划）
- 小尺寸：QFN 6mm × 5mm
 - 在 60V 电压下提供符合 IPC9592B 标准的间隙

2 应用

- 服务器中的风扇负载
- 输入热插拔
- [服务器和高性能计算](#)
- [网络接口卡](#)
- [显卡和硬件加速器卡](#)
- [数据中心交换机和路由器](#)
- [火警控制面板](#)

3 说明

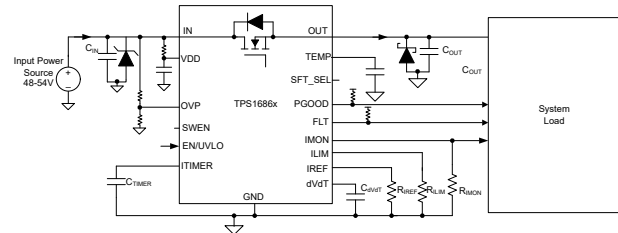
TPS1686x 是一款集成式大电流电路保护和电源管理器件。该器件只需很少的外部元件即可提供多种保护模式，能够非常有效地抵御过载、短路和过多浪涌电流。浪涌电流有特别要求的应用可以通过单个外部电容器设定输出转换率。用户可根据系统需求设置输出电流限制电平。借助用户可调节的过流消隐计时器，系统可在电子保险丝不出现跳变的情况下支持负载电流的瞬态峰值。集成的快速、准确检测模拟负载电流监测器有助于进行预测性维护，并且先进的动态平台电源管理技术（如 Intel PSYS 和 PROCHOT）可优化服务器和数据中心的性能。

此类器件的额定工作结温范围为 -40°C 至 $+125^{\circ}\text{C}$ 。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS16860NLMR	NLM (VQFN, 23)	6.00mm × 5.00mm
TPS16861NLMR		

- (1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- (2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版原理图



内容

1 特性	1	7.3 特性说明.....	20
2 应用	1	7.4 器件功能模式.....	31
3 说明	1	8 应用和实施	32
4 器件比较表	3	8.1 应用信息.....	32
5 引脚配置和功能	4	8.2 典型应用：数据中心服务器中的 54V 风扇负载保护..	33
6 规格	6	8.3 电源相关建议.....	38
6.1 绝对最大额定值.....	6	8.4 布局.....	39
6.2 ESD 等级.....	6	9 器件和文档支持	41
6.3 建议运行条件.....	7	9.1 第三方产品免责声明.....	41
6.4 热性能信息.....	7	9.2 文档支持.....	41
6.5 电气特性.....	7	9.3 接收文档更新通知.....	41
6.6 逻辑接口.....	10	9.4 支持资源.....	41
6.7 时序要求.....	10	9.5 商标.....	41
6.8 开关特性.....	12	9.6 静电放电警告.....	41
6.9 典型特性.....	13	9.7 术语表.....	41
7 详细说明	18	10 修订历史记录	41
7.1 概述.....	18	11 机械、封装和可订购信息	41
7.2 功能方框图.....	19		

4 器件比较表

器件型号	故障行为
TPS16860	自动重试
TPS16861	闭锁

5 引脚配置和功能

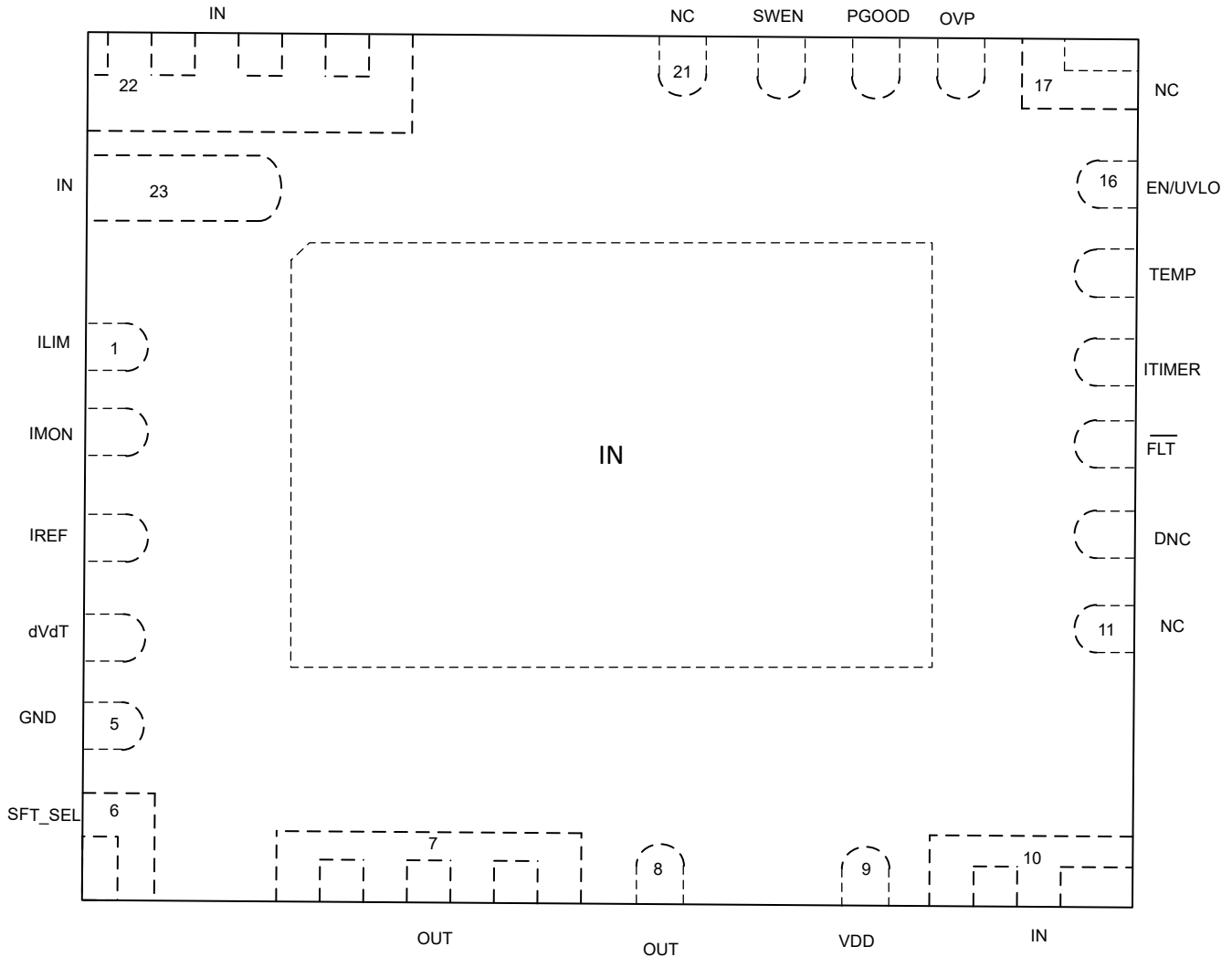


图 5-1. NLM 封装，23 引脚 VQFN (顶视图)

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
ILIM	1	I/O	输出与负载电流成正比的电流。在此引脚和 GND 之间连接一个外部电阻器可监测负载电流。
IMON	2	I/O	该引脚与 GND 之间的外部电阻器可设置稳定状态期间的过流保护阈值和快速跳变阈值。此外，此引脚在稳定状态期间用作快速且准确的模拟输出负载电流监测信号。不保持悬空。
IREF	3	I/O	适用于过流、短路保护以及有源电流共享块的基准电压。可使用内部电流源和该引脚上的电阻器生成，也可以从外部电压源驱动。不保持悬空。
dVdT	4	I/O	启动输出压摆率控制引脚。让该引脚保持开路可实现最快的启动。通过电容器将该引脚接地可降低压摆率以管理浪涌电流。
GND	5	G	器件接地基准引脚。连接到系统地。
SFT_SEL	6	I/O	在稳定状态期间选择可扩展的快速跳变阈值乘法器。在该引脚和 GND 之间连接一个电阻器可选择 SFT 乘法器。
OUT	7、8	P	电源输出。必须均匀地焊接到输出电源平面，以实现适当散热。

表 5-1. 引脚功能 (续)

引脚		类型 ⁽¹⁾	说明
名称	编号		
VDD	9	P	控制器电源输入引脚。可用于通过经过滤波的稳定电源为内部控制电路供电，使之不受系统瞬态的影响。通过一个串联电阻器将该引脚连接至 VIN，并将一个去耦电容器连接至 GND。
IN	10、22、23	P	电源输入。必须均匀地焊接到输入电源平面，以实现适当散热。
NC	11、17、21	-	不要将任何内容连接到该引脚。
DNC	12	I	请勿在此引脚上强行施加电压。可以保持悬空或接地。
FLT	13	O	开漏低电平有效故障输出。使用一个电阻器将该引脚上拉至外部电源电压 (≤ 5V)。
ITIMER	14	I/O	该引脚与 GND 之间的电容器设置过流消隐间隔，在此期间，在器件过流响应采取措施之前，在稳定状态运行期间输出电流可能会暂时超过过流阈值 (但低于快速跳变阈值)。
TEMP	15	I/O	针对结温的模拟电压输出。与器件内部温度成正比的电压
EN/UVLO	16	I	高电平有效使能输入。从输入电源连接电阻分压器以设置欠压阈值。不保持悬空。
OVP	18	I	设置过压设定点。在 VIN 和该引脚之间连接一个电阻分压器。不保持悬空。
PGOOD	19	O	开漏高电平有效电源正常输出。该引脚有弱内部上拉至内部电源。
SWEN	20	I/O	用于指示和控制电源开关开启/关闭状态的开漏信号。该引脚有弱内部上拉至内部电源。
IN	PowerPad™	P	电源输入。必须均匀地焊接到输入电源平面，以实现适当散热。

(1) I = 输入, O = 输出, I/O = 输入或输出, G = 接地, P = 电源。

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

参数		引脚	最小值	最大值	单位
V_{INMAX}, V_{DDMAX}	最高输入电压和电源电压 ($-40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$)	IN, VDD	-0.3	90	V
$V_{INMAX,25}, V_{DDMAX,25}$	最高输入电压和电源电压 ($25^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$)	IN, VDD	-0.3	92	V
V_{OUTMAX}	最大输出电压	OUT	-5 ⁽²⁾	92V 和 $V_{IN} + 0.3$ 中的较小值	
$V_{IN} - V_{OUT}$	IN 和 OUT 之间的最大电压差	IN, OUT	-0.3	90	V
$V_{ILIMMAX}$	ILIM 引脚最高电压	ILIM	-0.3	6	V
$V_{IMONMAX}$	IMON 引脚最高电压	IMON	-0.3	6	V
V_{SFT_SELMAX}	SFT_SEL 引脚最高电压	SFT_SEL	-0.3	6	V
V_{OVP}	OVP 引脚最高电压	OVP	-0.3	6	V
V_{ITIMER}	ITIMER 引脚最高电压	ITIMER	-0.3	6	V
$V_{IREFMAX}$	IREF 引脚最高电压	IREF	-0.3	6	V
$V_{DVDTMAX}$	DVDT 引脚最高电压	DVDT	-0.3	6	V
$V_{SWENMAX}$	SWEN 引脚最高电压	SWEN	-0.3	6	V
$I_{SWENMAX}$	SWEN 引脚最大灌电流	SWEN		10	mA
V_{ENMAX}	EN/UVLO 引脚最高电压	EN/UVLO	-0.3	6	V
$V_{FLTBMAX}$	$\overline{\text{FLT}}$ 引脚最高电压	FLT	-0.3	6	V
$I_{FLTBMAX}$	$\overline{\text{FLT}}$ 引脚最大灌电流	FLT		10	mA
$V_{PGOODMAX}$	PGOOD 引脚最高电压	PGOOD	-0.3	6	V
$I_{PGOODMAX}$	PGOOD 引脚最大灌电流	PGOOD		10	mA
V_{TEMP}	TEMP 引脚最高电压	TEMP	-0.3	6	V
I_{MAX}	最大持续开关电流	IN 至 OUT		内部受限制	A
T_{JMAX}	结温			内部受限制	$^{\circ}\text{C}$

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

(2) 在 FET 关断条件下针对负瞬态。

6.2 ESD 等级

		值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 ⁽¹⁾	± 1500
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚 ⁽²⁾	± 500

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		引脚	最小值	最大值	单位
V _{IN}	输入电压范围	IN	9	80	V
V _{DD}	电源电压范围	VDD	9	80	V
V _{OUT}	输出电压范围	OUT		V _{IN}	V
V _{EN/UVLO}	使能引脚电压范围	EN/ UVLO		5	V
V _{dVdT}	DVDT 引脚电容额定电压	dVdT		4	V
V _{PGOOD}	PGOOD 引脚上拉电压范围	PGOOD		5	V
V _{SMBA/FLTb}	SMBA/FLT 引脚上拉电压范围	SMBA/ FLT		5	V
V _{SWEN}	SWEN 引脚上拉电压范围	SWEN		5	V
V _{TEMP}	TEMP/EECLK/GPIO1 引脚电压额定值	TEMP/ EECLK/ GPIO1		5	V
V _{IREF}	IREF 引脚电压范围	IREF	0.3	1.2	V
V _{ILIM}	ILIM 引脚电压范围	ILIM		0.4	V
V _{IMON}	IMON 引脚电压范围	IMON		1.2	V
C _{IN}	IN 引脚上的电容	IN	10		nF
C _{OUT}	OUT 引脚上的电容	OUT	10		μF
dV _{IN} /dt	IN 引脚上的压摆率	IN		500	V/μs
I _{MAX}	持续开关电流	IN 至 OUT		10	A
I _{MAX, Pulse}	峰值输出电流持续时间 ≤ 10ms, T _A ≤ 70°C	IN 至 OUT		13	A
T _J	结温		-40	125	°C

6.4 热性能信息

热指标 ^{(1) (2)}		TPS1686X		单位
		LQFN		
		引脚		
R _{θJA}	结至环境热阻	20.64		°C/W
Ψ _{JT}	结至顶部特征参数	2.71		°C/W
Ψ _{JB}	结至电路板特征参数	12.13		°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标应用手册](#)。

(2) 基于在将器件安装在 3 x 4.5 英寸 PCB (2s2p) (如 JESD51-7) 上进行的仿真

6.5 电气特性

-40°C ≤ T_J ≤ +125°C, V_{IN} = V_{DD} = 51V, OUT = 开路, R_{IMON} = 5.55kΩ, V_{IREF} = 1V, FLT = 33kΩ 上拉至 3.3V, PGOOD = 33kΩ 上拉至 3.3V, C_{OUT} = 10μF, C_{IN} = 10nF, dVdT = 开路, ITIMER = 开路。V_{EN/UVLO} = 2V, TEMP = 开路。
(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	典型值	最大值	单位
输入电源 (VDD)						
V _{IN}	输入电压范围		9		80	V
V _{DD}	输入电压范围		V _{IN}		80	V

6.5 电气特性 (续)

-40°C ≤ T_J ≤ +125°C, V_{IN} = V_{DD} = 51V, OUT = 开路, R_{IMON} = 5.55kΩ, V_{IREF} = 1V, FLT = 33kΩ 上拉至 3.3V, PGOOD = 33kΩ 上拉至 3.3V, C_{OUT} = 10μF, C_{IN} = 10nF, dVdT = 开路, ITIMER = 开路。V_{EN/UVLO} = 2V, TEMP = 开路。
(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	典型值	最大值	单位
I _{QON(VDD)}	V _{DD} 导通状态静态电流	V _{DD} > V _{UVPR} , V _{EN} ≥ V _{UVLOR} , V _{OVP} < V _{OVPF}		0.47	4	mA
I _{QOFF(VDD)}	V _{DD} 关断状态电流	V _{SDR} < V _{EN} < V _{UVLO}			410	μA
I _{SD(VDD)}	V _{DD} 关断电流	V _{EN} < V _{SDF}			360	μA
V _{UVPR}	V _{DD} 欠压保护阈值上升	V _{DD} 上升		8.5	8.9	V
V _{UVPF}	V _{DD} 欠压保护阈值下降	V _{DD} 下降	6.7	7.05		V
V _{UVPHYS}	UVP 迟滞 VDD			1400		mV
输入电源 (IN)						
V _{UVPR(VIN)}	VIN 欠压保护阈值	V _{IN} 上升		8.45	9	V
V _{UVPF(VIN)}	VIN 欠压保护阈值	V _{IN} 下降	6.5	7.05		V
I _{QON(VIN)}	V _{IN} 导通状态静态电流	V _{EN} ≥ V _{UVLOR}		1.34		mA
I _{QOFF(VIN)}	V _{IN} 关断状态电流	V _{SDR} < V _{EN} < V _{UVLO}		47		μA
I _{SD(VIN)}	V _{IN} 关断电流	V _{EN} < V _{SDF}		46		μA
使能/欠压锁定 (EN/UVLO)						
V _{UVLOR}	用于导通的 EN/UVLO 引脚电压阈值, 上升	EN/UVLO 上升	1.18	1.2	1.23	V
V _{UVLOF}	用于关断和接合 QOD 下降的 EN/UVLO 引脚电压阈值	EN/UVLO 下降	1	1.12	1.14	V
V _{UVLOHYS}	UVLO 迟滞			90		mV
V _{SDF}	关断阈值	EN/UVLO 下降	0.4	0.44		V
V _{SDR}	关断阈值	EN/UVLO 上升		0.51	0.55	V
I _{ENLKG}	EN/UVLO 引脚漏电流				0.1	μA
过压保护 (IN)						
V _{OVP}	过压保护阈值 (上升)	OVP 引脚上升	1.11	1.17	1.2	V
V _{OVPF}	过压保护阈值 (下降)	OVP 引脚下降	1.08	1.12	1.15	V
V _{OVPHYS}	过压保护阈值 (迟滞)			56		mV
I _{OVPKLG}	OVP 引脚漏电流	V _{OVP} = 1.2V	-0.16		0.16	μA
V _{OVP} (IN)	内部过压保护阈值 (上升)	V _{IN} 上升	84	90.55	95	V
V _{OVP} (IN)	内部过压保护阈值 (下降)	V _{IN} 下降	80	84.2	90	V
导通电阻 (IN - OUT)						
R _{ON}	导通状态电阻	I _{OUT} = 3A; T _A = 25°C		15.7		mΩ
R _{ON}	导通状态电阻	I _{OUT} = 3A, -40 < T _A < 125°C			26.5	mΩ
电流限制基准电压 (IREF)						
V _{IREF}	IREF 引脚建议的电压范围		0.3		1.2	V
I _{IREF}	IREF 内部拉电流	V _{IREF} = 1V	24.2	25	25.8	μA
电流限制 (ILIM)						
G _{ILIM(LIN)}	电流监测器增益 (ILIM:IOUT) 与 IOUT 间的关系。	器件处于稳定状态 (PG 置为有效), I _{OUT} = 7A	18.49	18.9	19.37	uA/A
I _{启动峰值}	启动时的峰值电流	V _{OUT} > V _{FB} , GHI 置为无效。 V _{IN} ≤ 60V		400		mA
V _{FB}	折返电压			2		V

6.5 电气特性 (续)

-40°C ≤ T_J ≤ +125°C, V_{IN} = V_{DD} = 51V, OUT = 开路, R_{IMON} = 5.55kΩ, V_{IREF} = 1V, \overline{FLT} = 33kΩ 上拉至 3.3V, PGOOD = 33kΩ 上拉至 3.3V, C_{OUT} = 10μF, C_{IN} = 10nF, dVdT = 开路, ITIMER = 开路。V_{EN/UVLO} = 2V, TEMP = 开路。
(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	典型值	最大值	单位
输出电流监测和过流保护 (IMON)						
G _{IMON}	电流监测器增益 (IMON:IOUT)	器件处于稳定状态 (PG 置为有效), I _{OUT} = 7A	17.9	18.18	18.51	μA/A
G _{IMON}	电流监测器增益 (IMON:IOUT)	器件处于稳定状态 (PG 置为有效), I _{OUT} = 4A		18.2		μA/A
I _{OC} P	IOUT 电流限制跳变 (断路器) 阈值	R _{IMON} = 5.5kΩ, V _{IREF} = 1V	9.9	10.18	10.4	A
电流故障计时器 (ITIMER)						
I _{ITMR}	ITIMER 引脚内部放电电流	I _{OUT} > I _{TRIP} , ITIMER ↓	1.75	2.1	2.7	μA
R _{ITMR}	ITIMER 引脚内部上拉电阻		5	13	23	kΩ
V _{ITMR}	ITIMER 引脚内部上拉电压	I _{OUT} < I _{TRIP}	4.4	5.1	5.6	V
ΔV _{ITMR}	ITIMER 放电电压	I _{OUT} > I _{TRIP} , ITIMER ↓	1.28	1.55	1.8	V
ΔV _{ITMR} /I _{ITMR}	ITIMER 放电电压与放电电流比		0.49	0.72	0.97	V/μA
短路保护						
I _{FFT}	稳定状态下的固定快速跳变阈值	PG 置为高电平有效	24	44.1		A
I _{SFT}	可扩展的快速跳变电流	R _{SFT_SEL} < 95kΩ, PG 置为高电平		I _{OC_BKP}		A
I _{SFT}	可扩展的快速跳变电流	105kΩ < R _{SFT_SEL} < 195kΩ, PG 置为高电平		2.5 × I _{OC} P		A
I _{SFT}	可扩展的快速跳变电流	205kΩ < R _{SFT_SEL} < 295kΩ, PG 置为高电平		2 × I _{OC} P		A
I _{SFT}	可扩展的快速跳变电流	305kΩ < R _{SFT_SEL} , PG 置为高电平		1.5 × I _{OC} P		A
I _{SFT(SAT)}	可扩展的快速跳变电流 (浪涌)	在上电期间, PGOOD 为低电平		2 倍启动电流峰值		A
浪涌电流保护 (DVDT)						
I _{DVDT}	dVdt 引脚充电电流		1.5	2	3	μA
G _{DVDT}	DVDT 增益	0.4V < V _{dVdt} < 2.4V	22	25	28	V/V
R _{DVDT}	DVDT 引脚至 GND 放电电阻			500		Ω
温度均衡						
GHI						
V _{GS(GHI)} 上升	GHI/PG 置为有效时的 G-S 阈值			7		V
R _{ON(GHI)}	GHI/PG 置为有效时的 Ron			18.6		mΩ
快速输出放电 (QOD)						
I _{QOD}	快速输出放电下拉电流	V _{SD(R)} < V _{EN} < V _{UVLO} , 0°C < T _J < 125°C, V _{IN} = 51V	17	22	27	mA
温度传感器输出 (TEMP)						
G _{TMP}	TEMP 传感器增益	V _{IN} = 51V		2.76		mV/°C
V _{TMP}	TEMP 引脚输出电压	T _J = 25°C, V _{IN} = 51V	670	678	690	mV
I _{TMPSRC}	TEMP 引脚拉电流	V _{IN} = 51V	93	119	144	μA
I _{TMPSNK}	TEMP 引脚灌电流	V _{IN} = 51V	7	10.1	13	μA
过热保护 (OTP)						
TSD	绝对热关断上升阈值	T _J 上升, V _{IN} = 51V		150		°C

6.5 电气特性 (续)

-40°C ≤ T_J ≤ +125°C, V_{IN} = V_{DD} = 51V, OUT = 开路, R_{IMON} = 5.55kΩ, V_{IREF} = 1V, $\overline{\text{FLT}}$ = 33kΩ 上拉至 3.3V, PGOOD = 33kΩ 上拉至 3.3V, C_{OUT} = 10μF, C_{IN} = 10nF, dVdT = 开路, ITIMER = 开路。V_{EN/UVLO} = 2V, TEMP = 开路。
(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	典型值	最大值	单位
TSD _{HYS}	绝对热关断迟滞	T _J 下降, V _{IN} = 51V		13		°C
FET 运行状况监测						
V _{DSFLT}	FET D-S 故障阈值	SWEN = L, V _{IN} = 51V		0.5		V
V _{DSOK}	FET D-S 故障恢复阈值	SWEN = L, V _{IN} = 51V		0.65		V
单点故障 (ILIM、IMON、IREF、ITIMER)						
I _{OC_BKP}	备份过流保护阈值	IMON 短路至 GND		18		A

6.6 逻辑接口

-40°C ≤ T_J ≤ +125°C, V_{IN} = V_{DD} = 45V - 60V, OUT = 开路, R_{IMON} = 2.55kΩ, V_{IREF} = 1V, $\overline{\text{FLT}}$ = 33kΩ 上拉至 3.3V, PGOOD = 33kΩ 上拉至 3.3V, C_{OUT} = 10μF, C_{IN} = 10nF, dVdT = 开路, ITIMER = 开路。V_{EN/UVLO} = 2V, TEMP = 开路。
(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	典型值	最大值	单位
SWEN						
R _{SWEN}	SWEN 引脚下拉电阻	SWEN 置为低电平无效		6.2		Ω
I _{SWENLKG}	SWEN 引脚漏电流	SWEN 置为有效高电平, 上拉至 5.5V			2	μA
FAULT INDICATION (FLT B)						
R _{FLT B}	FLT B 引脚下拉电阻	FLT B 置为有效低电平		6.1		Ω
I _{FLT B LKG}	FLT B 引脚漏电流	FLT B 置为无效高电平, 通过 33kΩ 上拉至 3.3V			0.1	μA
电源正常状态指示 (PG)						
R _{PG}	PG 引脚下拉电阻	PG 置为低电平无效		6.3		Ω
I _{PGKG}	PG 引脚漏电流	PG 置为有效高电平, 通过 33kΩ 上拉至 3.3V			1.5	μA

6.7 时序要求

-40°C ≤ T_J ≤ +125°C, V_{IN} = V_{DD} = 45V - 60V, OUT = 开路, R_{IMON} = 2.55kΩ, V_{IREF} = 1V, $\overline{\text{FLT}}$ = 33kΩ 上拉至 3.3V, PGOOD = 33kΩ 上拉至 3.3V, C_{OUT} = 10μF, C_{IN} = 10nF, dVdT = 开路, ITIMER = 开路。V_{EN/UVLO} = 2V, TEMP = 开路。
(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	典型值	最大值	单位
t _{OVP}	过压保护响应时间	V _{OVP} > V _{OVP R} V 至 SWEN ↓		3		us
t _{Insdy}	插入延迟	V _{EN/UVLO} > V _{UVLO(R)} 至 SWEN ↑		18		ms
t _{FFT}	固定快速跳变响应时间硬短路	V _{DS} > V _{DS COMP} 至 SWEN ↓		200		ns
t _{SFT}	可扩展的快速跳变响应时间	I _{OUT} > 3 × I _{TRIP} 至 I _{OUT} ↓		418		ns
t _{TIMER}	过流消隐间隔	I _{OUT} = 1.5 × I _{TRIP} , C _{ITIMER} = 开路		0		ms
t _{TIMER}	过流消隐间隔	I _{OUT} = 1.5 × I _{TRIP} , C _{ITIMER} = 4.7nF		2.75		ms
t _{RST}	自动重试间隔	自动重试型号		841		ms
t _{EN(DG)}	EN/UVLO 抗尖峰脉冲时间			10		us

6.7 时序要求 (续)

-40°C ≤ T_J ≤ +125°C, V_{IN} = V_{DD} = 45V - 60V, OUT = 开路, R_{IMON} = 2.55kΩ, V_{IREF} = 1V, FLT = 33kΩ 上拉至 3.3V, PGOOD = 33kΩ 上拉至 3.3V, C_{OUT} = 10μF, C_{IN} = 10nF, dVdT = 开路, ITIMER = 开路。V_{EN/UVLO} = 2V, TEMP = 开路。
(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	典型值	最大值	单位
t _{SU_TMR}	启动超时间隔	SWEN ↑ 至 FLT ↓		6.9		s
t _{Discharge}	QOD 放电时间 (V _{OUT} 的 90% 至 10%)	V _{SD} < V _{EN/UVLO} < V _{UVLO} , C _{OUT} = 0.5mF, V _{IN} = 51V。		920		ms
t _{QOD}	QOD 使能计时器	V _{SD} < V _{EN/UVLO} < V _{UVLO}		16		μs

6.8 开关特性

输出上升压摆率在个工作电压范围内在内部控制并保持恒定，可确保导通时序不受负载条件影响。可通过在 $dVdt$ 引脚与接地之间添加电容来调节上升压摆率。随着 C_{dVdt} 增加，上升压摆率 (SR) 会变慢。有关更多详细信息，请参阅压摆率和浪涌电流控制 (dVdt) 部分。但是，关断延迟和下降时间取决于负载电容 (C_{OUT}) 和负载电阻 (R_L) 的 RC 时间常数。开关特性仅对电源在稳定状态条件下可用且负载电压在器件启用之前完全放电的上电序列有效。除非另有说明，否则典型值是在 $T_J = 25^\circ\text{C}$ 时测得。 $V_{IN} = 51\text{V}$, $R_{OUT} = 2000\Omega$, $C_{OUT} = 1\text{mF}$

参数		$C_{dVdt} = \text{开路}$	$C_{dVdt} = 22\text{nF}$	$C_{dVdt} = 68\text{nF}$	单位
SR_{ON}	输出上升压摆率	0.180	0.163	0.155	V/ms
$t_{D,ON}$	导通延迟	22.6	24	24.27	ms
t_R	上升时间	227.3	245.6	146.15	ms
t_{ON}	导通时间	249.6	269	270.5	ms

6.9 典型特性

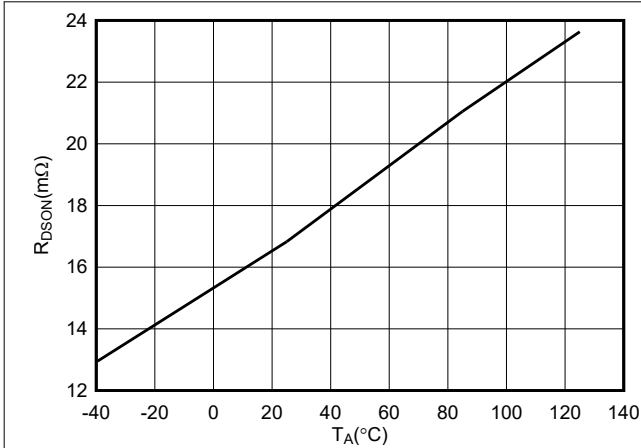


图 6-1. 导通电阻与温度间的关系

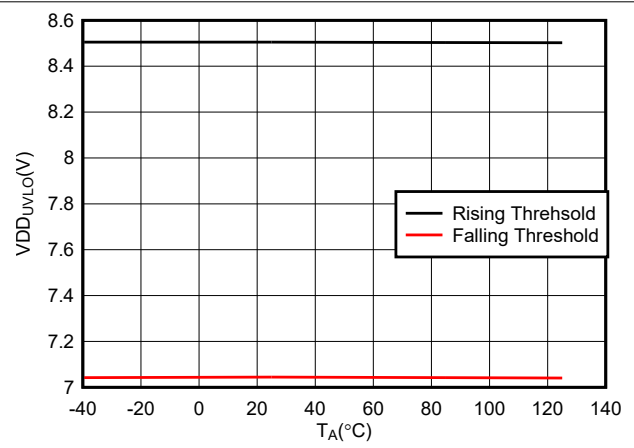


图 6-2. VDD 欠压保护阈值与温度间的关系

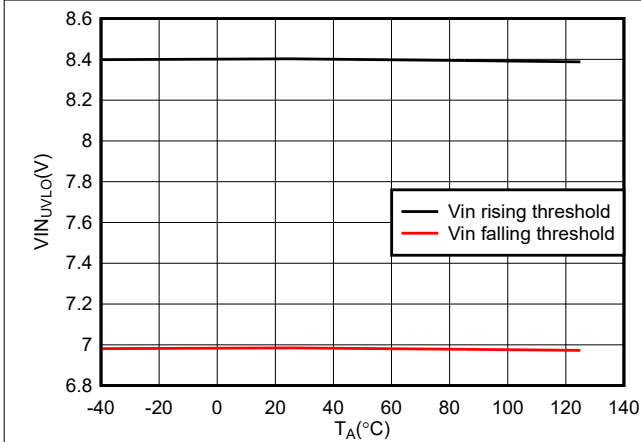


图 6-3. VIN 欠压保护阈值与温度间的关系

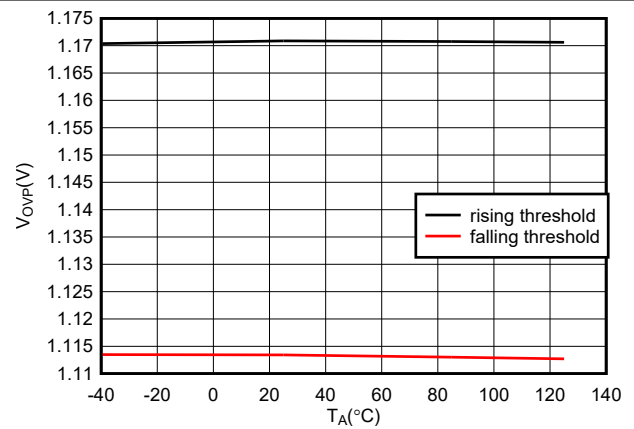


图 6-4. 过压保护阈值与温度间的关系

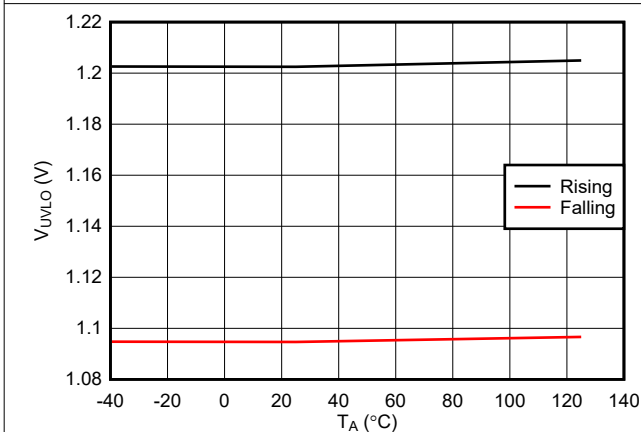


图 6-5. 基于 EN 的关断 (VSD) 阈值与温度间的关系

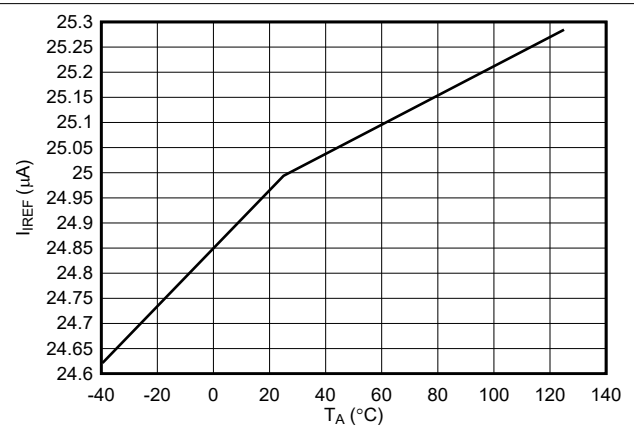


图 6-6. 整个温度范围内的 IREF 充电电流

6.9 典型特性 (续)

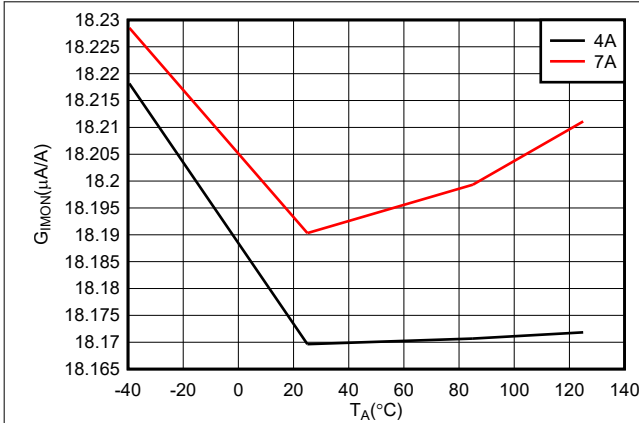


图 6-7. IMON 增益与温度间的关系

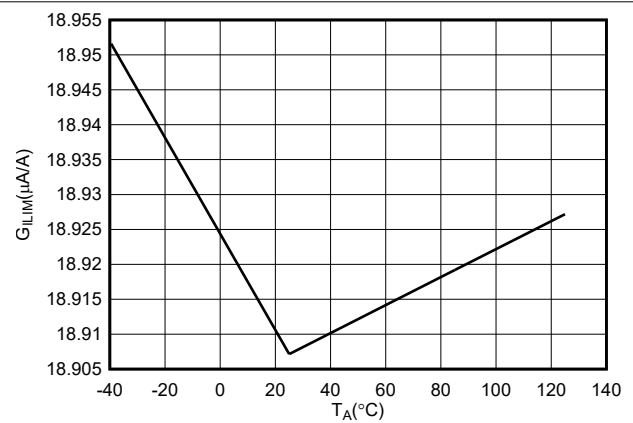


图 6-8. ILIM 增益与温度间的关系

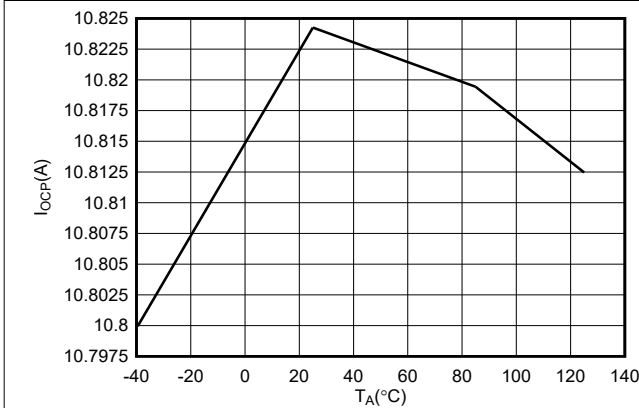


图 6-9. 稳定状态过流保护阈值与温度间的关系

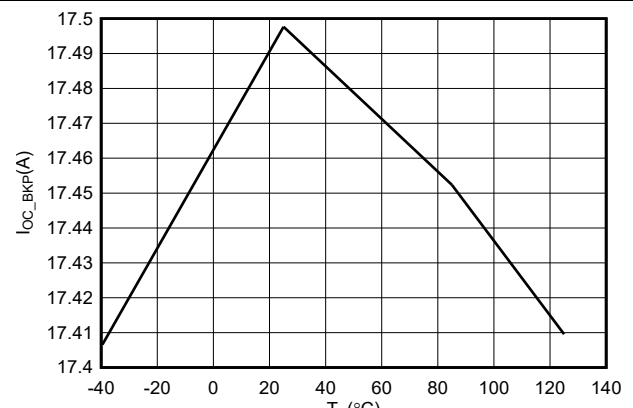


图 6-10. 备用过流保护阈值与温度间的关系

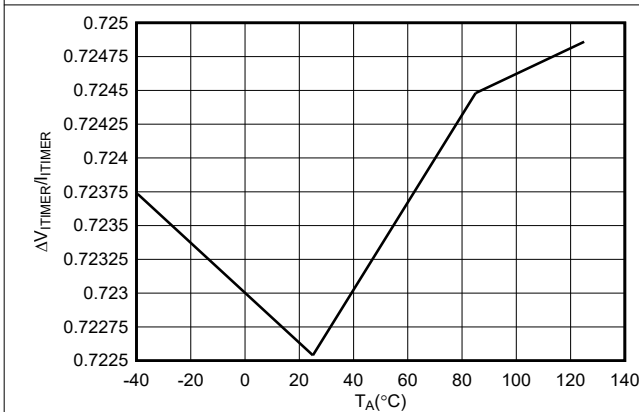


图 6-11. ITIMER 引脚放电差分电压与 ITIMER 引脚电流之比 ($\Delta V_{ITMR}/I_{ITMR}$) 与温度间的关系

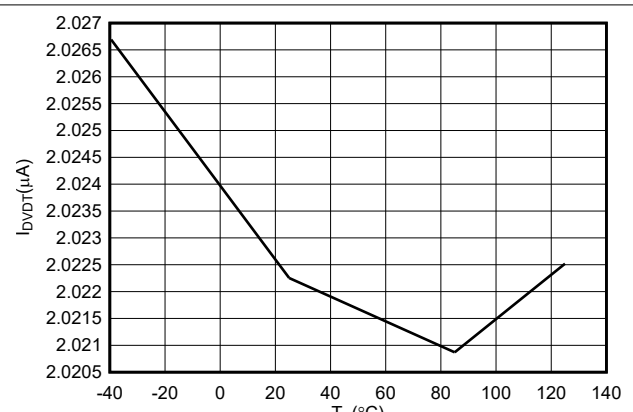


图 6-12. DVDT 充电电流与温度间的关系

6.9 典型特性 (续)

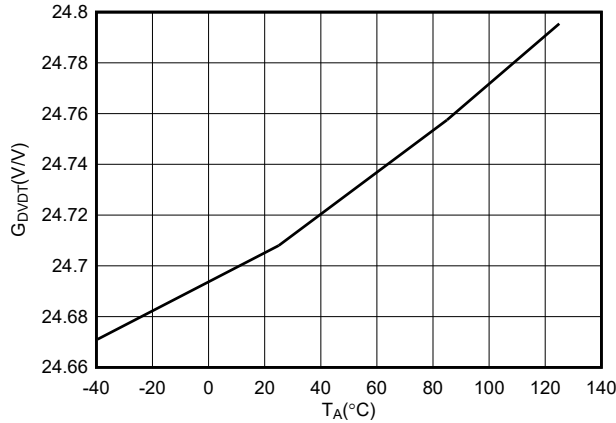


图 6-13. DVDT 增益与温度间的关系

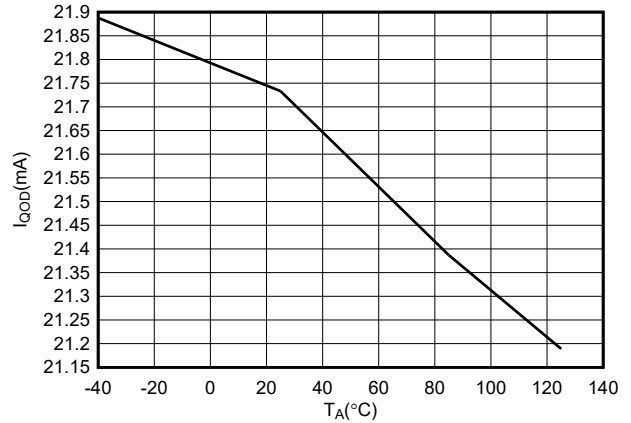


图 6-14. QOD 放电电流与温度间的关系

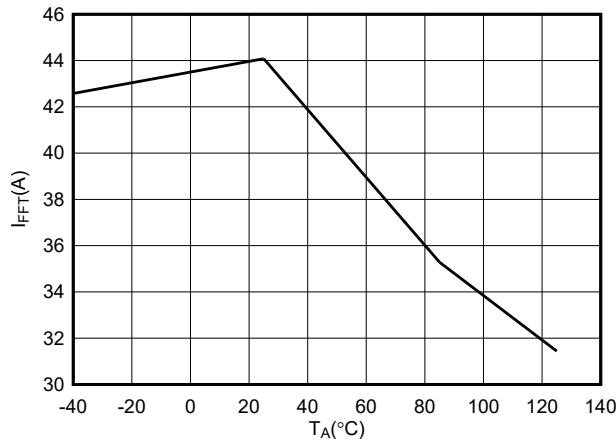


图 6-15. 固定快速跳变 (FFT) 阈值与温度间的关系

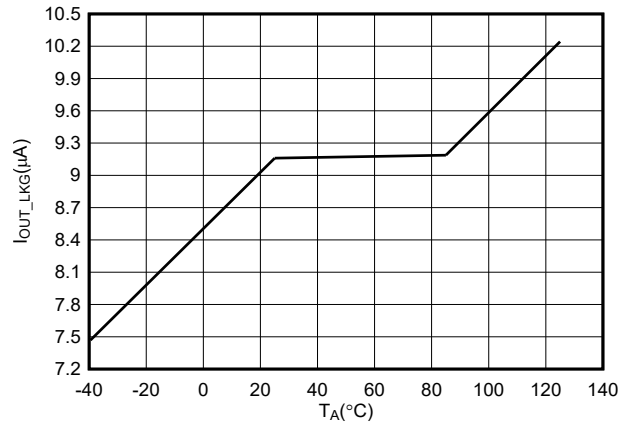


图 6-16. EN = 低电平且 VIN > VIN_UVLO 时的输出漏电流与温度间的关系

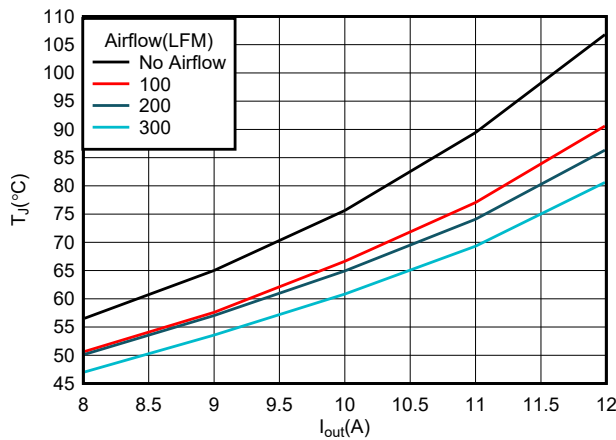


图 6-17. 结温与负载电流间的关系 (T_A = 25°C, 有和无气流)

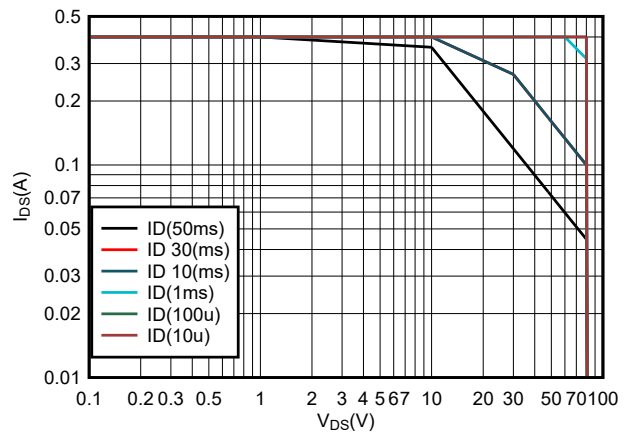


图 6-18. 启动时允许的工作区 (AOA)

6.9 典型特性 (续)

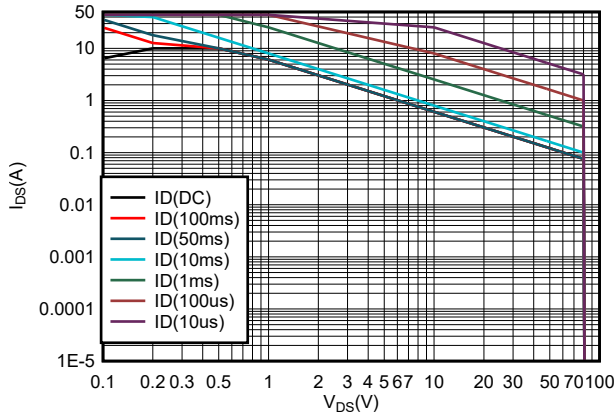
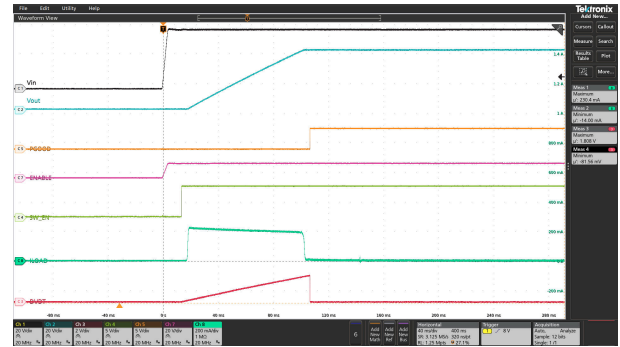
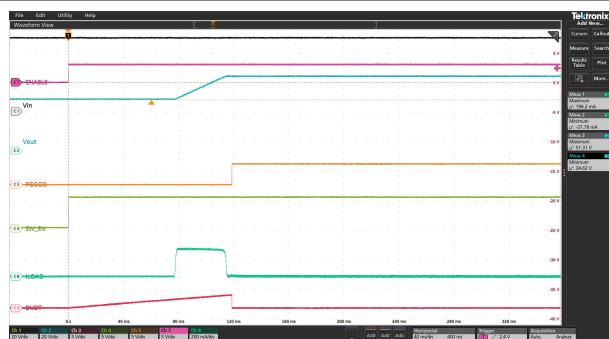


图 6-19. 稳态下允许的工作区 (AOA)



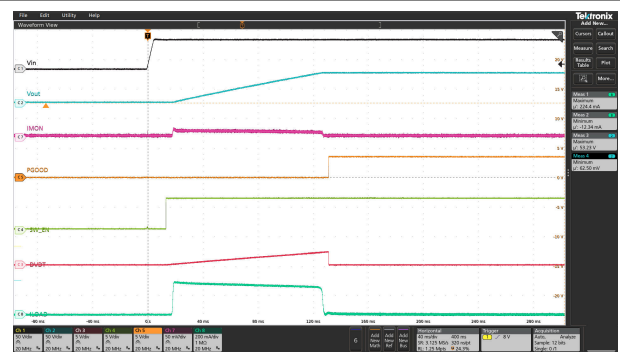
输入电源电压斜升至 40V，使用适当的电阻分压器将 EN 拉至高电平， $C_{DVRT}=100\text{nF}$ ， $C_{OUT}=470\text{ }\mu\text{F}$

图 6-20. 在 EN 经由电阻器连接至 VIN 的情况下使用输入电源的上电时序



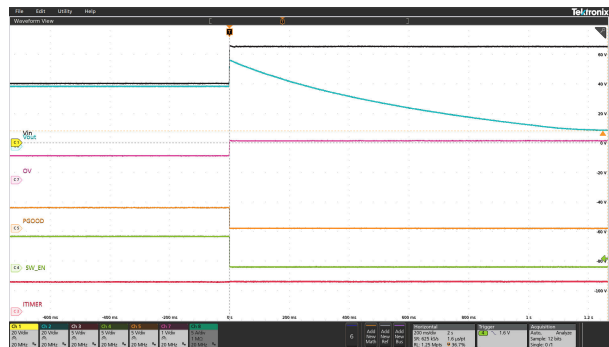
输入电源保持稳定在 54V，EN/UVLO 引脚切换为高电平。
 $C_{DVRT}=100\text{nF}$ ， $C_{OUT}=470\text{ }\mu\text{F}$

图 6-21. 通过 EN/UVLO 引脚上电



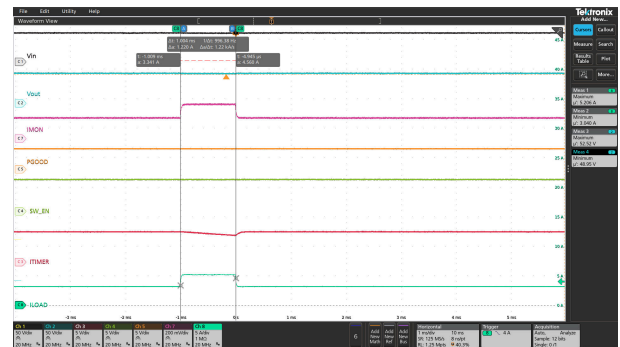
51V 输入电源， $C_{OUT} = 470\text{ }\mu\text{F}$ ， $C_{dvt} = 100\text{nF}$

图 6-22. 容性负载下的浪涌电流控制



输入电源电压斜升至 58V 至 66V 的 OVP 阈值以上

图 6-23. 输入过压保护响应



$I_{OCP} = 5\text{A}$ ， $t_{TIMER} = 2.6\text{ms}$ ，脉冲 I_{OUT} 高于 I_{OCP} 阈值，持续时间为 1ms，短于 T_{TIMER} ，不触发断路器响应

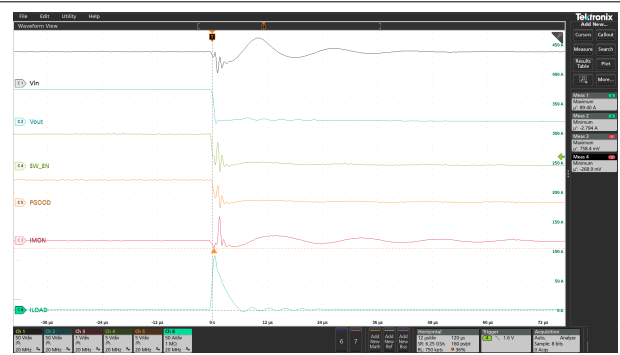
图 6-24. 使用瞬态过流消隐的峰值电流支持

6.9 典型特性 (续)



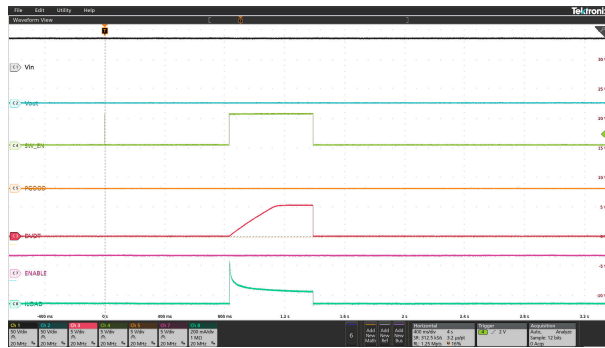
$I_{OCP} = 5A$, $t_{TIMER} = 2.6ms$, I_{OUT} 持续高于 I_{OCP} 阈值以触发断路器响应

图 6-25. 过流保护响应 (断路器)



稳定时输出硬短路至 GND。 I_{OUT} 上升至 $2 \times I_{OCP}$ 以上触发快速跳变响应

图 6-26. 短路保护响应



在输出硬短路至 GND 的情况下，导通器件。器件通过折返来限制电流。

图 6-27. 上电至短路

7 详细说明

7.1 概述

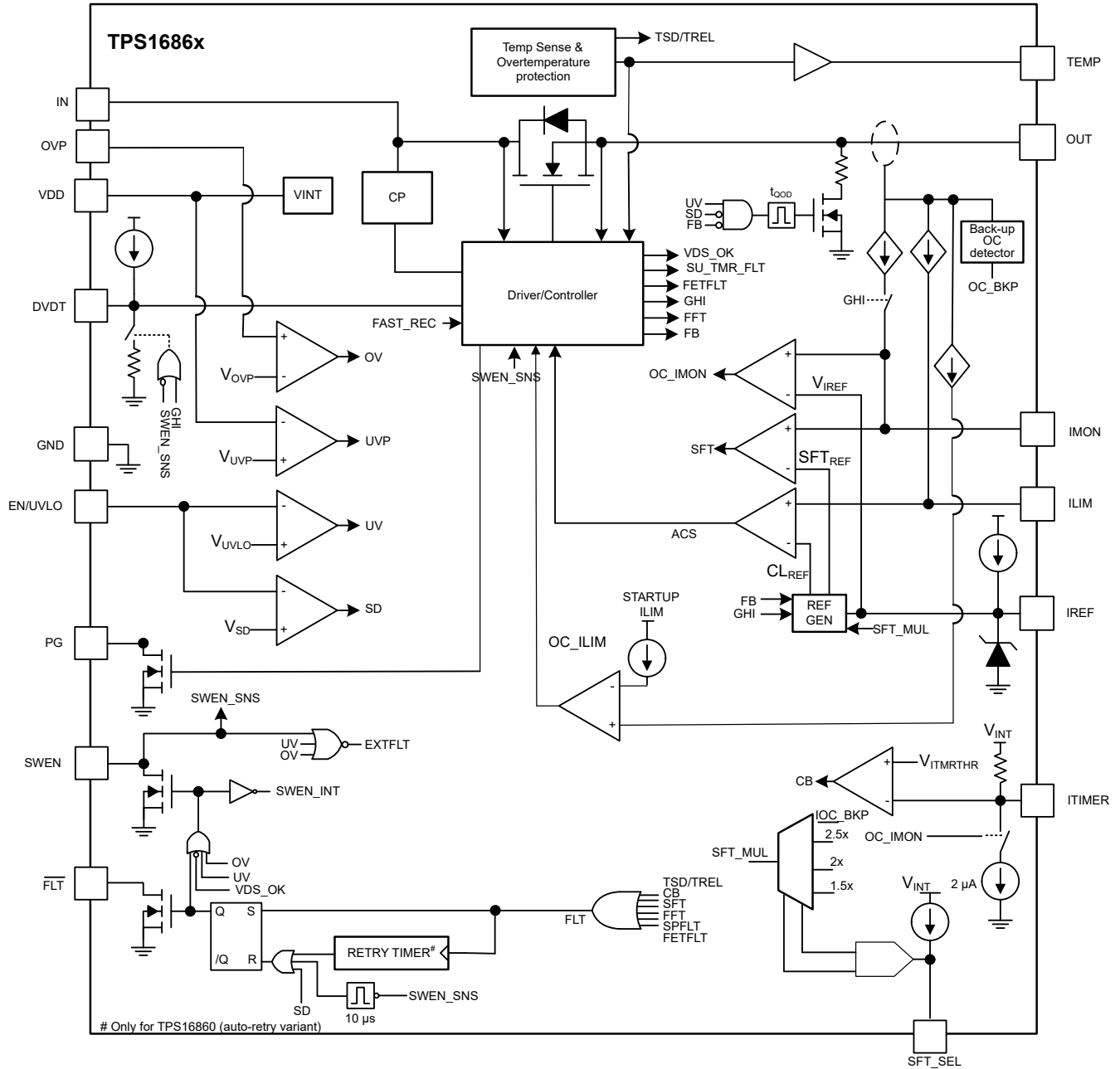
TPS1686x 是一款具有集成电源开关的电子保险丝，用于管理负载电压和负载电流。该器件工作时，首先监测 V_{DD} 和 I_N 总线。当 V_{DD} 和 V_{IN} 超过各自的欠压保护 (UVP) 阈值时，器件会等待插入延迟计时器持续时间，以便电源稳定后再启动。接下来，器件会对 EN/UVLO 引脚进行采样。该引脚上的高电平使内部 MOSFET 开始导通，并允许电流从 I_N 流向 O_UT。当 EN/UVLO 保持低电平时，内部 MOSFET 关断。

启动序列成功后，TPS1686x 器件现在会主动监测其负载电流和输入电压，并控制内部 FET，以确保不超过用户可调节的过流保护阈值限制 I_{OCP} 并且 V_{IN} 上的过压尖峰被切断。这可使系统免受有害电压和电流的影响。同时，用户可调节的过流消隐计时器使系统能够允许负载电流曲线中的瞬态峰值，而不会触发电子保险丝出现跳变。同样，电源线上的电压瞬变被智能屏蔽，以防止干扰性跳变。这提供了针对实际故障的稳健保护设计，并且不受瞬变的影响，从而保持最长的系统正常运行时间。

该器件集成了高精度和高带宽模拟负载电流监测器，使系统能够在稳定状态和瞬态期间精确监测负载电流。这有助于实施先进的动态平台电源管理技术，在不影响安全性和可靠性的前提下，更大限度地提高系统电源利用率和吞吐量。

该器件具有集成保护电路，可保证器件在建议运行条件下的安全性和可靠性。内部 FET 始终受到热关断机制的保护，该机制会在结温 (T_j) 过高时关闭 FET。

7.2 功能方框图



7.3 特性说明

TPS1686x 电子保险丝是一款功能丰富的紧凑型电源管理器件，可在系统发生故障时提供检测、保护和指示。

7.3.1 欠压保护

TPS1686x 会在 VDD 和 VIN 上实现欠压锁定，以防施加的电压变得过低，导致系统或器件无法正常运行。欠压锁定在 VDD 上的内部默认锁定阈值为 V_{UVP} ，在 V_{IN} 上的默认锁定阈值为 V_{UVPIN} 。此外，EN/UVLO 引脚上的 UVLO 比较器允许从外部将欠压保护阈值调整为用户定义的值。下面的图和公式显示了如何使用电阻分压器设置给定电压电源的 UVLO 设定点。

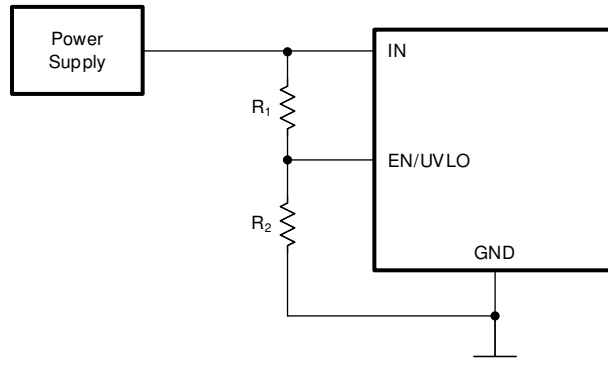


图 7-1. 可调节的欠压保护

$$V_{IN(UV)} = V_{UVLO(R)} \frac{R_1 + R_2}{R_2} \quad (1)$$

EN/UVLO 引脚可实现双电平阈值。

1. $V_{EN} > V_{UVLO(R)}$ ：器件完全导通。
2. $V_{SD(F)} < V_{EN} < V_{UVLO(F)}$ ：FET 以及大多数控制器电路均被关断，但一些关键偏置和数字电路除外。将 EN/UVLO 引脚保持在此状态的时间超过 t_{QOD} 时，将激活输出放电功能。
3. $V_{EN} < V_{SD(F)}$ ：器件内的所有有源电路均关断，并且器件不保留任何数字状态内存。该电路还会复位任何闭锁的故障。在这种情况下，器件的静态电流消耗非常小。

7.3.2 插入延迟

TPS1686x 会在启动时实施插入延迟，从而在该器件尝试导通前让电源稳定。这是为了防止在以下情况下系统出现任何意外行为：如果器件在卡未与背板牢固接触的情况下尝试导通，或者如果在启动期间出现任何电源振铃/振荡。

器件最初会等待 VDD 电源上升至高于 UVP 阈值并且所有内部偏置电压稳定下来。此后，无论 EN/UVLO 引脚状态如何，器件都会保持关断状态并额外延迟 $T_{Insdlly}$ 。

7.3.3 过压保护

TPS1686x 实施过压锁定，以保护负载免受输入过压条件的影响。需要在 OVP 引脚上连接一个电阻分压器，以从外部设置过压设定点。该器件还在 IN 引脚上具有固定的内部过压保护，固定值为 $V_{OVPR(IN)}$ 。

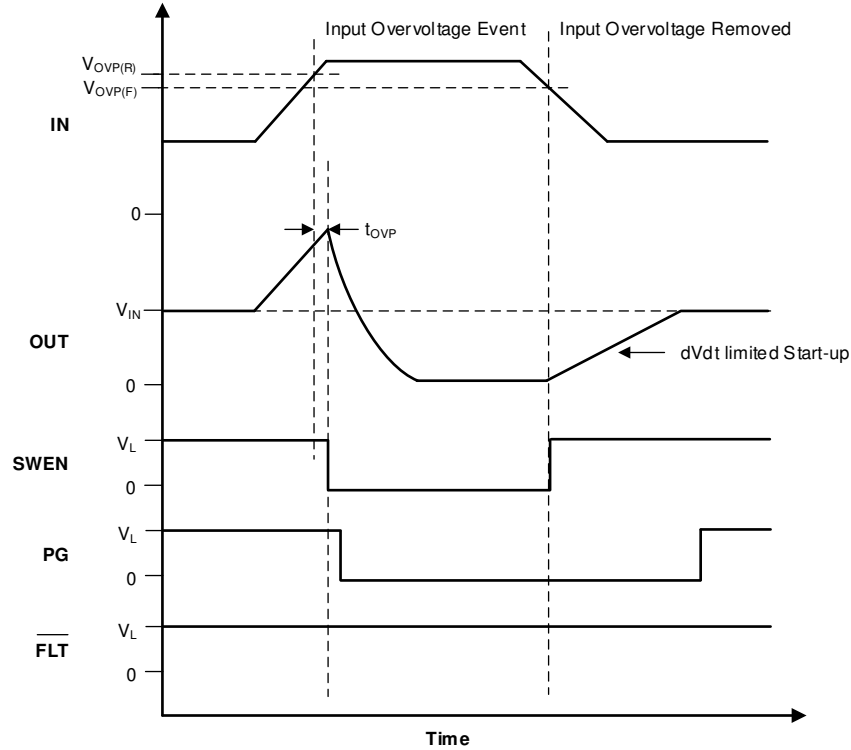


图 7-2. 输入过压保护响应

7.3.4 浪涌电流、过流和短路保护

TPS1686x 包含四个级别的过流保护：

1. 可调节压摆率 (dVdt) 和浪涌电流控制。
2. 固定电流限制 ($I_{start-up}$)，用于在压摆率电流过高时在启动期间提供过流保护。
3. 如果器件温度开始上升，则在启动期间折返电流，以防出现过热。
4. 具有可调节阈值 (I_{OCP}) 和消隐计时器 (t_{TIMER}) 的断路器，用于在稳定状态期间提供过流保护。
5. 发生严重过流故障时，具有可调节阈值 ($I_{SFT} = SFT_MUL \times I_{OCP}$) 的快速跳闸保护响应，用于快速防止严重短路，并在稳定状态期间提供固定阈值 (I_{FFT})。SFT (SFT_MUL) 的乘数可以通过 SFT_SEL 引脚上的电阻器进行选择。

7.3.4.1 压摆率 (dVdt) 和浪涌电流控制

在热插拔事件期间或尝试为大输出电容充电时，可能会存在较大的浪涌电流。如果浪涌电流管理不当，浪涌电流可能会损坏输入连接器并导致系统电源电压下降。此操作可能导致系统其他地方意外重启。导通期间的浪涌电流与负载电容和上升压摆率成正比。可以使用 [方程式 2](#) 来确定在给定负载电容 (C_{LOAD}) 下限制浪涌电流 (I_{INRUSH}) 所需的压摆率 (SR)：

$$SR(V/ms) = \frac{I_{INRUSH}(A)}{C_{LOAD}(mF)} \quad (2)$$

可以在 DVDT 引脚上添加一个电容器，以控制导通期间的上升压摆率并降低浪涌电流。可以使用 [方程式 3](#) 计算产生给定压摆率所需的 CdVdt 电容。

$$C_{DVDT}(nF) = \frac{50}{SR(V/ms)} \quad (3)$$

通过使 dVdt 引脚保持开路，可以实现最快的输出压摆率。

备注

1. 高输入压摆率和高输入电源路径电感相结合会导致启动期间出现振荡。可使用以下一个或多个步骤缓解此问题：
 - a. 降低输入电感。
 - b. 增大 VIN 引脚上的电容。
 - c. 增大 DVDT 引脚电容，以降低压摆率或增加启动时间。

7.3.4.1.1 启动超时

如果启动未完成（即，在 SWEN 置为有效后，FET 未在特定的超时间隔 (t_{SU_TMR}) 内完全导通），器件会将此状况寄存为故障。FLT 被置为有效低电平，并且器件会进入闭锁或自动重试模式，具体视器件配置而定。

7.3.4.2 稳定状态过流保护（断路器）

TPS1686x 通过在用户可调节的瞬态故障消隐间隔后执行断路器操作来应对稳定状态期间的输出过流情况。此操作使该器件能够在用户定义的短时间间隔内支持更高的峰值电流，同时还可确保在出现持续输出故障的情况下予以强大的保护。

该器件会不断检测输出负载电流，并在 IMON 引脚上提供与负载电流成比例的模拟电流输出 (I_{IMON})，进而根据 [方程式 4](#) 在 IMON 引脚电阻器 (R_{IMON}) 两端产生成比例的电压 (V_{IMON})。

$$V_{IMON} = I_{OUT} \times G_{IMON} \times R_{IMON} \quad (4)$$

其中 G_{IMON} 是电流监测器增益 ($I_{IMON}: I_{OUT}$)

通过将此电压与 IREF 引脚上作为基准的电压进行比较来检测过流情况。可以通过两种方式控制基准电压 (V_{IREF})，从而相应地设置过流保护阈值 (I_{OCP})。

- 内部电流源与外部 IREF 引脚电阻 (R_{IREF}) 相互作用，以生成基准电压。通过外部低阻抗基准电压源驱动 IREF 引脚，如 [方程式 5](#) 所示。

$$V_{IREF} = I_{IREF} \times R_{IREF} \quad (5)$$

稳定状态期间的过流保护阈值 (I_{OCP}) 可以使用 [方程式 6](#) 计算得出。

$$I_{OCP} = \frac{V_{IREF}}{G_{IMON} \times R_{IMON}} \quad (6)$$

检测到过流情况后（即负载电流超过可编程过流限制阈值 (I_{OCP})，但仍低于短路阈值 (I_{SFT})，器件开始使用内部下拉电流使 ITIMER 引脚电容器放电。如果在 ITIMER 电容器放电 ΔV_{ITIMER} 之前，负载电流降至电流限制阈值以下，则通过在内部将电压上拉至 V_{INT} 来重置 ITIMER，并且不会启动断路器操作。此操作允许过载瞬态脉冲通过器件而不会使断路器跳闸。如果过流情况仍然存在，ITIMER 电容器将继续放电，电容器下降 ΔV_{ITIMER} 之后，断路器操作会立即关断 FET。同时，ITIMER 电容器再次充电至 V_{INT} ，以便在下一次过流事件之前电容器处于默认状态。此操作可确保为每个过流事件提供完整的消隐计时器间隔。可使用 [方程式 7](#) 来计算所需过流阈值对应的 R_{IMON} 值。

$$R_{IMON} = \frac{V_{IREF}}{G_{IMON} \times I_{OCP}} \quad (7)$$

允许瞬态的持续时间可以通过在 ITIMER 引脚与接地之间使用适当的电容值来调整。瞬态过流消隐间隔可使用 [方程式 8](#) 计算得出。

$$t_{ITIMER}(ms) = \frac{C_{ITIMER}(nF) \times \Delta V_{ITIMER}(V)}{I_{ITIMER}(\mu A)} \quad (8)$$

备注

1. 使 ITIMER 引脚保持开路可让器件以尽可能小的延迟断开电路。不过，这会使断路器响应对噪声极其敏感，并可能会导致在负载瞬变期间误跳闸。
2. 将 ITIMER 引脚短接至地可使过流响应延迟最小（类似于 ITIMER 引脚开路情况），但会增加静态电流，不建议采用这种工作模式。
3. 增大 ITIMER 电容值会延长过流消隐间隔。不过，该值还会延长 ITIMER 电容器在下次过流事件之前充电至 V_{INT} 所需的时间。如果下一个过流事件在 ITIMER 电容器完全充电之前发生，则放电至 V_{ITIMER} 阈值所需的时间更短，因而提供比预期更短的消隐间隔。

图 7-3 展示了 TPS1686x 电子保险丝的过流响应。器件因断路器故障而关断后，会保持闭锁状态（TPS16860 型号）或在固定的延迟时间后自动重启（TPS16861 型号）。

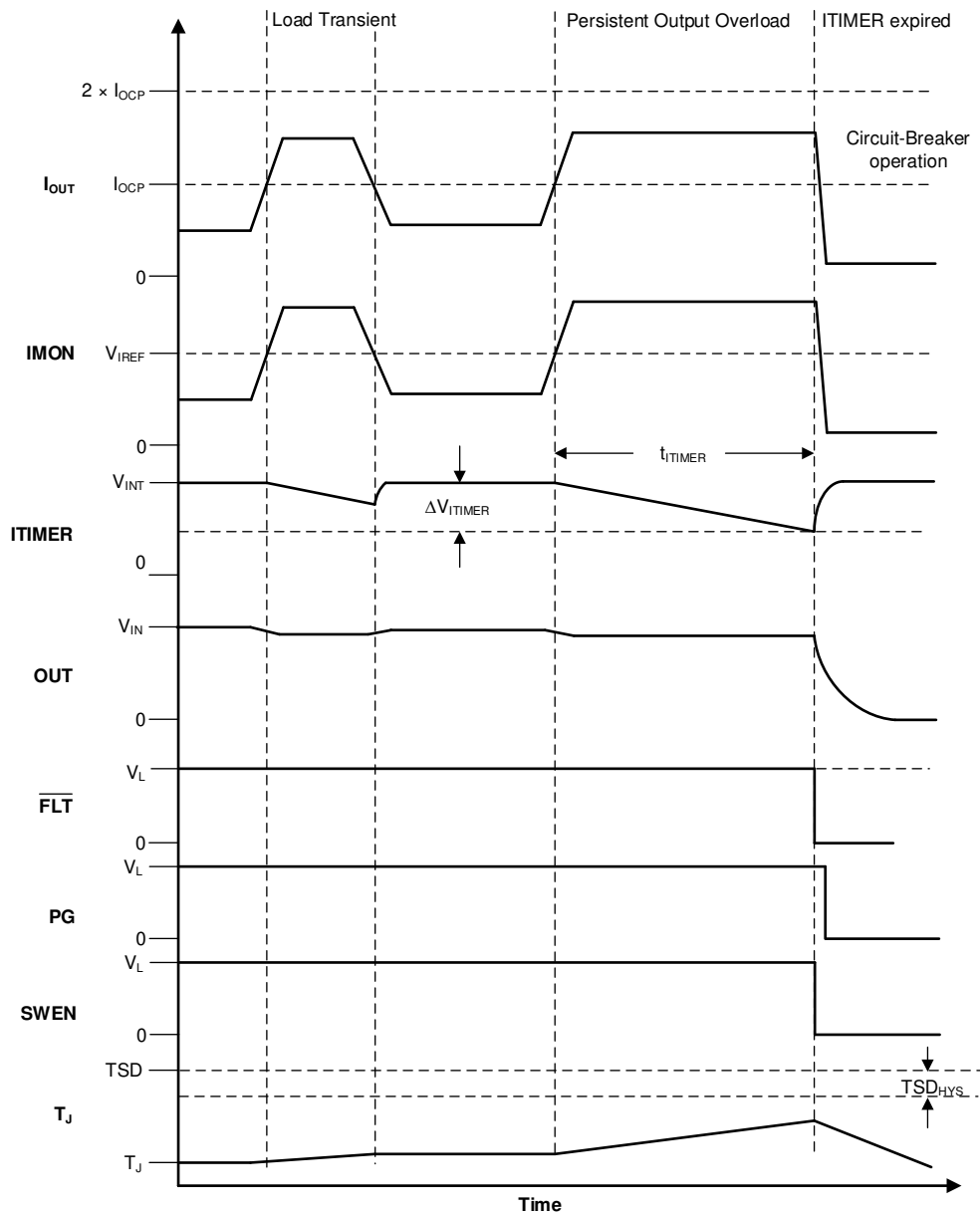


图 7-3. 稳态过流（断路器）响应

7.3.4.3 启动期间的工作电流限制

TPS1686x 通过主动限制电流来应对启动期间的输出过流情况。启动电流限制在内部固定为 $I_{\text{start-up}}$ 。

在电流调节期间，输出电压下降，导致 FET 上的器件功率耗散增加。如果器件内部温度 (T_J) 超过热关断阈值 (TSD)，则会关断 FET。器件因 TSD 故障而关断后，它会保持闭锁状态 (TPS16861 型号) 或在固定的延迟后自动重启 (TPS16860 型号)。有关器件应对过热情况的更多详细信息，请参阅 [过热保护](#) 一节。

备注

主动电流限制块在启动期间根据输出电压 (V_{OUT}) 采用折返机制。当 V_{OUT} 低于折返阈值 (V_{FB}) 时，会进一步降低电流限制阈值。

7.3.4.4 短路保护

在输出短路事件期间，流过器件的电流会迅速增大。当检测到输出短路时，内部快速跳变比较器会触发快速保护序列，以防止电流进一步增大并导致任何损坏或输入电源压降过大。快速跳变比较器在稳定状态期间采用可扩展的阈值 (I_{SFT})。 I_{SFT} 可以通过 SFT_SEL 引脚上的电阻器进行选择。这使用户能够根据系统额定值调整快速跳变阈值，而不是使用固定高阈值，该值可能并非始终适用于所有系统。电流超过快速跳变阈值后，TPS1686x 会在 t_{SFT} 内关断 FET。该器件还采用更高的固定快速跳变阈值 (I_{FFT})，可在稳定状态期间 (FET 处于线性区域) 提供快速短路保护。当电流超过 I_{FFT} 后，会在 t_{FFT} 内将 FET 完全关断。

表 7-1. 基于 SFT_SEL 引脚上的电阻器的器件功能模式

$I_{\text{SFT_SEL}}$	SFT_SEL 引脚
$I_{\text{OC_BKP}}$	$R_{\text{SFT_SEL}} < 95\text{k}\Omega$
$2.5 \times I_{\text{OCP}}$	$105\text{k}\Omega < R_{\text{SFT_SEL}} < 195\text{k}\Omega$
$2 \times I_{\text{OCP}}$	$205\text{k}\Omega < R_{\text{SFT_SEL}} < 295\text{k}\Omega$
$1.5 \times I_{\text{OCP}}$	$305\text{k}\Omega < R_{\text{SFT_SEL}}$

7.3.5 模拟负载电流监测器 (IMON)

TPS1686x 通过在 IMON 引脚上提供与流过 FET 的电流成比例的模拟电流，使系统能够精确监测输出负载电流。电流输出的好处是，信号可以在电路板上路由，而不会由于相邻布线的压降或噪声耦合而增加明显的误差。IMON 信号可以通过在监测点的电阻器上施加电压来转换为电压。用户可以检测 R_{IMON} 两端的电压 (V_{IMON}) 以使用 [方程式 9](#) 来获得输出负载电流的测量值。

$$I_{\text{OUT}} = \frac{V_{\text{IMON}}}{G_{\text{IMON}} \times R_{\text{IMON}}} \quad (9)$$

TPS1686x IMON 电路旨在提供高带宽和高精度，适用于各种负载和温度条件，不受电路板布局布线和其他系统运行条件的影响。此设计允许将 IMON 信号用于先进的动态平台电源管理技术 (如 Intel PSYS 或 PROCHOT)，以更大限度地提高系统功耗和平台吞吐量，而不会影响安全性或可靠性。

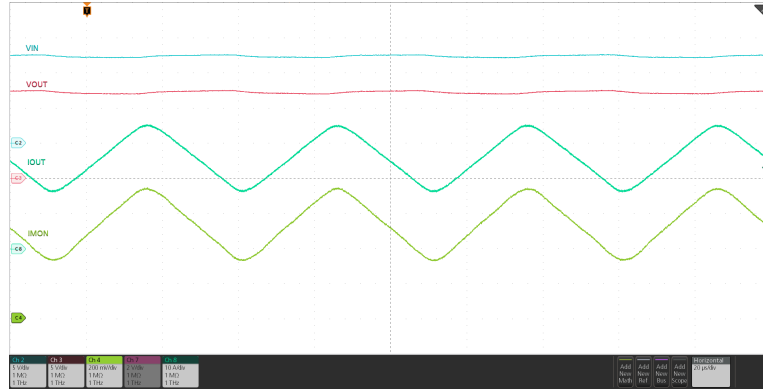


图 7-4. 模拟负载电流监测器响应

备注

1. IMON 引脚仅在稳定状态期间提供负载电流监测信息。在浪涌期间，IMON 引脚报告零负载电流。
2. ILIM 引脚始终报告器件的负载电流，也可用作器件的模拟负载电流监测器。
3. 必须注意尽量减少 IMON 和 ILIM 引脚上的寄生电容，以避免对过流和短路保护时序产生任何影响。

7.3.6 开关启用引脚 (SWEN)

SWEN 引脚是一个信号引脚，当 FET 必须导通时，该引脚被驱动为高电平。当 SWEN 引脚被驱动为低电平时（在内部或在外部），该引脚会向驱动器电路发送信号以关断 FET。

表 7-2. SWEN 汇总

器件状态	FET 驱动器状态	SWEN
稳定状态	打开	H
浪涌	打开	H
过热关断	关闭	L
自动重试计时器正在运行	关闭	L
欠压 (EN/UVLO)	关闭	L
欠压 (VDD UVP)	关闭	L
欠压 (VIN UVP)	关闭	L
插入延迟	关闭	L
过压锁定 (VIN OVP)	关闭	L
瞬态过流	打开	H
断路器 (持续过流，随后 ITIMER 到期)	关闭	L
快速跳变	关闭	L
故障响应单稳态正在运行	关闭	L
故障响应单稳态已过期	打开	H
ILM 引脚开路 (启动)	关闭	L
ILM 引脚短路 (启动)	关闭	L
ILM 引脚开路 (稳定状态)	关闭	L
ILM 引脚短路 (稳定状态)	关闭	L

表 7-2. SWEN 汇总 (续)

器件状态	FET 驱动器状态	SWEN
FET 运行状况故障	关闭	L

备注

1. SWEN 具有弱内部上拉电阻，但如果需要，可使用电阻器上拉至从电子保险丝输入获取的外部稳定电源。

7.3.7 模拟结温监测器 (TEMP)

该器件通过在 TEMP 引脚上提供与芯片温度成比例的模拟电压，使系统能够准确监测结温 (T_J)。此电压可连接到主机控制器或具有数字遥测功能的电子保险丝的 ADC 输入端。在多器件并联配置中，所有器件的 TEMP 输出可以连接在一起。在此配置中，TEMP 信号会报告链中最热器件的温度。

7.3.8 过热保护

TPS1686x 采用内部热关断机制来在内部 FET 过热而无法安全运行时保护器件。当 TPS16860 检测到热过载时，该器件会关断并保持闭锁状态，直到器件下电上电或重新使能。当 TPS16861 检测到热过载时，该器件会保持关断状态，直到它充分冷却。此后，该器件会保持关断状态并额外延迟 t_{RST} ，之后如果关断机制仍处于启用状态，则会自动重试导通。

表 7-3. 过热保护总结

器件	进入 TSD	退出 TSD
TPS16861 (闭锁)	$T_J \geq TSD$	$T_J < TSD - TSD_{HYS}$ VDD 下电上电至 0V 然后高于 $V_{UVP(R)}$ ，或者 EN/UVLO 切换至低于 $V_{SD(F)}$
TPS16860 (自动重试)	$T_J \geq TSD$	$T_J < TSD - TSD_{HYS}$ t_{RST} 计时器到期，或 VDD 下电上电至 0V 然后高于 $V_{UVP(R)}$ ，或者 EN/UVLO 切换至低于 $V_{SD(F)}$

7.3.9 故障响应和指示 (\overline{FLT})

表 7-4 汇总了器件如何应对各种故障情况。

表 7-4. 故障汇总

事件或条件	器件响应	内部锁存故障	FLT 引脚状态	延迟
稳定状态	无	不适用	H	
浪涌	无	不适用	H	
过热	关断	Y	L	
欠压 (EN/UVLO)	关断	N	H	
欠压 (VDD UVP)	关断	N	H	
欠压 (VIN UVP)	关断	N	H	
过压 (VIN OVP)	关断	N	H	
瞬态过流	无	N	H	
持续过流 (稳定状态)	断路器	Y	L	t_{TIMER}
持续过流 (启动)	电流限值	N	L	
短路	快速跳变	Y	L	t_{FT}
IMON 引脚开路 (稳定状态)	关断	Y	L	
IMON 引脚短路 (稳定状态)	关断 (如果 $I_{OUT} > I_{OC_BKP}$)	Y	L	50 μ s
IREF 引脚开路 (启动)	关断 (如果 $I_{OUT} > I_{OC_BKP}$)	Y?	L?	
IREF 引脚开路 (稳定状态)	关断 (如果 $I_{OUT} > I_{OC_BKP}$)	Y	L	t_{TIMER}
IREF 引脚短路 (稳定状态)	关断	Y	L	
IREF 引脚短路 (启动)	关断	Y	L	
ITIMER 引脚被强制为高电压	关断 (如果 $I_{OUT} > I_{OCP}$ 或 $I_{OUT} > I_{OC_BKP}$)	Y	L	t_{SPFAIL_TMR}
启动超时	关断	Y	L	t_{SU_TMR}
FET 运行状况故障 (G-S)	关断	Y	L	10 μ s
FET 运行状况故障 (G-D)	关断	Y	L	
FET 运行状况故障 (D-S)	关断	N	L	t_{SU_TMR}
外部故障 (当器件不处于 UV 或 OV 状态时, 在外部将 SWEN 拉至低电平)	关断	Y	L	

\overline{FLT} 是一个漏极开路引脚, 必须上拉至外部电源。

对于内部锁存的故障, 对器件进行下电上电或将 EN/UVLO 引脚电压拉至低于 $V_{SD(F)}$ 可清除故障, 并且将该引脚置为无效。此操作还会清除 t_{RST} 计时器 (仅限自动重试型号)。在这种情况下, 将 EN/UVLO 拉至低于 UVLO 阈值对器件没有影响。这对于闭锁和自动重试型号都是如此。

7.3.10 电源正常状态指示 (PG)

电源正常指示是一个高电平有效输出，当器件处于稳定状态并且能够提供最大功率时，该输出被置为有效高电平以指示这种情况。

表 7-5. PG 指示汇总

事件或条件	FET 状态	PG 引脚状态	PG 延迟
欠压 ($V_{EN} < V_{UVLO}$)	关闭	L	t_{PGD}
$V_{IN} < V_{UVP}$	关闭	L	
$V_{DD} < V_{UVP}$	关闭	L	
过压 ($V_{IN} > V_{OVP}$)	关闭	L	t_{PGD}
稳定状态	打开	H	t_{PGA}
浪涌	打开	L	t_{PGA}
瞬态过流	打开	H	不适用
断路器 (持续过流, 随后 ITIMER 到期)	关闭	L	t_{PGD} 不适用
快速跳变	关闭	L	t_{PGD} 不适用
ILM 引脚开路	关闭	L	$t_{TIMER} + t_{PGD}$ 不适用
ILM 引脚短路	关闭	L	t_{PGD} 不适用
过热	关断	L	t_{PGD} 不适用

上电后，PG 最初被拉至低电平。器件启动一个浪涌序列，在此序列中，栅极驱动器电路开始从内部电荷泵对栅极电容充电。当 FET 栅极电压达到完全过驱时（指示浪涌序列已完成并且器件能够提供全功率），PG 引脚在抗尖峰脉冲时间 (t_{PGA}) 后被置为高电平有效。

在正常运行期间，如果在任何时候关断 FET，PG 会置为无效。PG 置为无效抗尖峰脉冲时间为 t_{PGD} 。

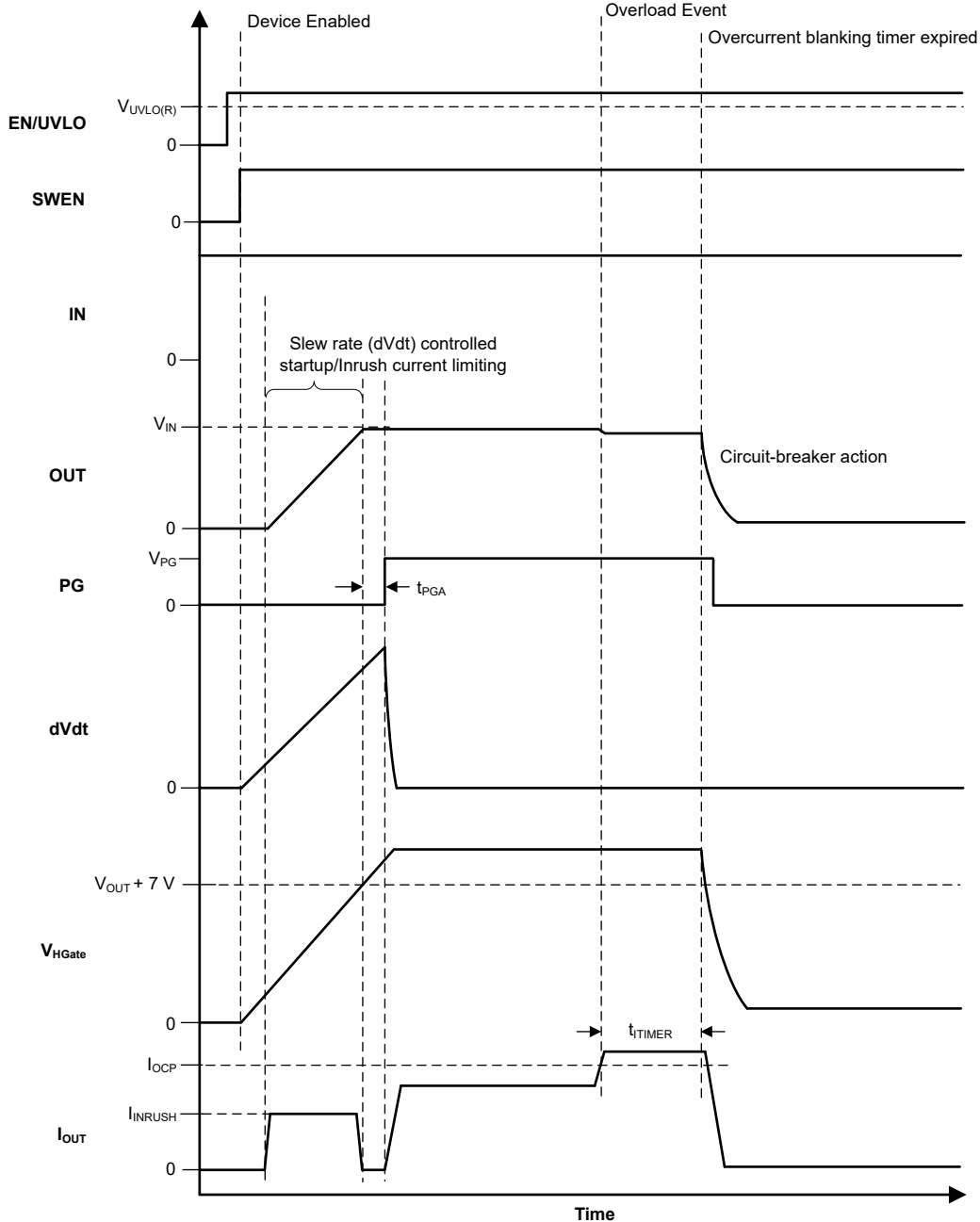


图 7-5. TPS1686x PG 时序图

PG 为漏极开路引脚，必须上拉至外部电源。

当器件未通电时，PG 引脚应保持低电平。不过，在这种情况下，没有有源下拉来将该引脚一直驱动至 0V。如果 PG 引脚被上拉至即使器件未通电也存在的独立电源，则此引脚上可能会出现一个小电压，具体取决于引脚灌电流，这是上拉电源电压和电阻的函数。尽可能减小灌电流，以使该引脚电压保持在足够低的水平，使得在此情况下不会被相关的外部电路检测为逻辑高电平。

7.3.11 输出放电

该器件具有集成输出放电功能，可使用内部恒定电流 (I_{QOD}) 将 OUT 引脚上的电容器放电至 GND。当 EN/UVLO 保持低电平时 ($V_{SD(F)} < V_{EN} < V_{UVLO(F)}$) 并至少持续最短间隔 (t_{QOD}) 时，将会激活输出放电功能。输出放电功能有

助于快速消除大输出电容器上残留的电荷，并防止总线长时间保持在某个未定义的电压。当 $V_{OUT} < V_{FB}$ 或者器件检测到故障时，将会禁用输出放电。

输出放电功能会导致器件内部功率耗散过多，从而导致结温 (T_J) 升高。如果结温 (T_J) 超过 TSD，则会禁用输出放电，以避免器件长期降级。

7.3.12 FET 运行状况监测

TPS1686x 可以检测并报告某些表明电源路径 FET 发生故障的情况。如果未检测到或未报告这些情况，则这些情况可能会因无法正确向负载供电或无法提供必要的保护级别而损害系统性能。检测到 FET 故障后，TPS1686x 会尝试通过拉低栅极来关断内部 FET 并将 \overline{FLT} 引脚置为有效。

- **D-S 短路**：D-S 短路可能会导致从电源到负载形成恒定的不受控制的电力输送路径，这可能是由于电路板组装缺陷或内部 FET 故障造成的。在启动时，通过在 FET 导通之前检查 V_{IN-OUT} 是否小于 V_{DSFLT} 来检测这种情况。如果是，器件会启动内部输出放电以尝试对输出进行放电。如果 V_{OUT} 未能在允许的特定时间间隔内放电至低于 V_{FB} ，则器件会将 \overline{FLT} 引脚置为有效。
- **G-D 短路**：TPS1686x 始终通过检查栅极电压是否接近 V_{IN} 来检测此类 FET 故障，即使内部控制逻辑试图将 FET 保持在关断状态也不例外。
- **G-S 短路**：TPS1686x 在启动期间通过以下方法来检测此类 FET 故障：检查 FET G-S 电压是否未能在栅极驱动器导通后的特定超时时间段 (t_{SU_TMR}) 内达到必要的过驱电压。在稳定状态下，如果在控制器逻辑向栅极驱动器发出关断 FET 的信号之前 G-S 电压变为低电平，这样会将其锁存为 G-S 短路故障。

7.3.13 单点故障缓解

TPS1686x 依靠 IMON、ILIM、IREF 和 ITIMER 引脚上的正确元件连接和偏置，以在任何情况下提供过流和短路保护。作为一项额外的安全措施，该器件使用以下机制来确认器件提供某种形式的过流保护，即使这些引脚中的任何一个在系统中未正确连接或相关元件在现场出现故障也是如此。

7.3.13.1 IMON 引脚单点故障

- **IMON 引脚开路**：在这种情况下，在内部将 IMON 引脚电压上拉至更高的电压并超过阈值 (V_{IREF})，从而导致器件执行断路器操作，即使没有大电流流过器件也不例外。
- **IMON 引脚直接或通过非常低的电阻短接至 GND**：在这种情况下，IMON 引脚电压保持为低电压，即使有大电流流过器件也不允许超过阈值 (V_{IREF})，从而使主要过流保护机制失效。器件依靠内部过流检测机制来提供一定程度的保护作为备用措施。如果器件检测到超过备用电流检测阈值 (I_{OC_BKP}) 的情况但同时 IMON 引脚上的主要过流检测失败，则该引脚会触发单点故障检测并锁存故障。FET 被关断并且 \overline{FLT} 引脚被置为有效。

7.3.13.2 IREF 引脚单点故障

- **IREF 引脚开路或被强制为更高的电压**：在这种情况下，根据建议的 I_{OCP} 或 I_{LIM} 计算结果，会在内部或外部将 IREF 引脚 (V_{IREF}) 上拉至高于目标值的电压，从而防止触发主要断路器、主动限流和短路保护，即使有大电流流过器件也不例外。器件依靠内部过流检测机制来提供一定程度的保护作为备用措施。如果器件检测到超过备用过流阈值的情况但同时 ILIM 或 IMON 引脚上的主要过流或短路检测失败，则该器件会触发单点故障检测并锁存故障。FET 被关断并且 \overline{FLT} 引脚被置为有效。
- **IREF 引脚短接至 GND**：在这种情况下， V_{IREF} 阈值设置为 0V，从而导致器件执行主动限流或断路器操作，即使没有大电流流过器件也不例外。

7.3.13.3 ITIMER 引脚单点故障

- **ITIMER 引脚开路或短接至 GND**：在这种情况下，ITIMER 引脚已放电至低于 $V_{ITIMERTHR}$ ，因此在过流事件后立即指示过流消隐计时器到期，并立即触发断路器操作，没有任何延迟。
- **ITIMER 引脚被强制为高于 $V_{ITIMERTHR}$ 的某个电压**：在这种情况下，ITIMER 引脚无法放电至低于 $V_{ITIMERTHR}$ ，因此无法指示过流消隐计时器到期，从而导致断路器机制失效。器件依靠备用过流计时器机制来提供一定程度的保护作为备用措施。如果器件在 IMON 引脚或备用过流检测电路上检测到过流事件，则该器件会启动内部备用时间器，并且在该计时器到期 ($t_{SPFLTMR}$) 后器件锁存故障。FET 被关断并且 \overline{FLT} 引脚被置为有效。

7.4 器件功能模式

器件的特性取决于工作模式。表 7-6 和表 7-7 总结了器件功能模式。

表 7-6. 基于 EN/UVLO 引脚的器件功能模式

引脚 : EN/UVLO	器件状态	输出放电
$> V_{UVLO(R)}$	完全导通	禁用
$> V_{SD(F)}, < V_{UVLO(F)} (< t_{QOD})$	FET 关断	禁用
$> V_{SD(F)}, < V_{UVLO(F)} (> t_{QOD})$	FET 关断	启用
$< V_{SD(F)}$	关断	禁用

表 7-7. 基于 SFT_SEL 引脚上的电阻器的器件功能模式

I_{SFT_SEL}	SFT_SEL 引脚
I_{OC_BKP}	$R_{SFT_SEL} < 95k\ \Omega$
$2.5 \times I_{OCP}$	$105k\ \Omega < R_{SFT_SEL} < 195k\ \Omega$
$2 \times I_{OCP}$	$205k\ \Omega < R_{SFT_SEL} < 295k\ \Omega$
$1.5 \times I_{OCP}$	$305k\ \Omega < R_{SFT_SEL}$

8 应用和实例

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TPS1686x 是一款高电压和高电流电子保险丝，通常用于电源轨保护应用。该器件的工作电压范围为 9V 至 80V，具有输入过压保护和可调节欠压保护功能。该器件能够控制浪涌电流，并提供过流和短路保护。该器件可以用于各种系统，例如服务器主板、附加卡、显卡、加速器卡、企业交换机、路由器等。可以使用后续小节中介绍的设计过程，根据应用要求选择支持的元件值。此外，Web 产品文件夹中还提供了电子表格设计工具，[TPS1686x 设计计算器](#)。

8.1.1 单器件独立运行

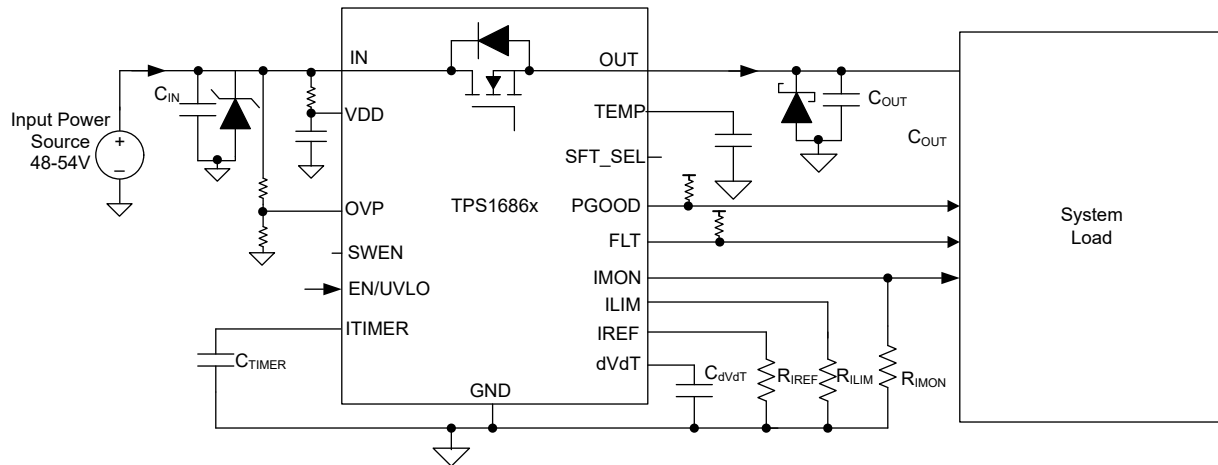


图 8-1. 单器件独立运行

其他不同的情况：

1. IREF 引脚可通过外部基准电压源驱动。
2. 在主机 MCU 控制的系统中，可以将 EN/UVLO 连接至 GPIO 引脚来控制器件。可以使用 ADC 来监测 IMON 引脚电压。主机 MCU 可以使用 DAC 驱动 IREF，以动态更改电流限制阈值。
3. 通过将 ILIM 和 IMON 引脚连接至 GND 并使 IREF 引脚保持开路，该器件可用作简单的高电流负载开关，而无需可调节的过流或快速跳变保护功能。在这种情况下，浪涌电流保护、固定快速跳变和内部固定过流保护仍然有效。

8.2 典型应用：数据中心服务器中的 54V 风扇负载保护

8.2.1 应用

此设计示例考虑了 54V 系统工作电压，对于驱动风扇负载容差为 $\pm 10\%$ 。最大稳定状态负载电流为 9A。如果负载电流超过 10A，电子保险丝电路必须允许间隔长达 3ms 的瞬态过载电流。对于持续时间超过该间隔的持续过载，电子保险丝电路必须断开电路，然后闭锁。图 8-2 展示了此设计示例的应用原理图。

TI 建议将 TPS1686 的 PG 引脚与来自控制器的 PWM 信号短接，并将此配置连接到风扇的 PWM 信号引脚。这有助于验证风扇负载是否在 PG 为高电平后消耗电流。此设置有助于通过仅对大容量电容器负载充电并且在启动期间不让风扇加载，验证 TPS1686 是否以较低的热应力成功启动。

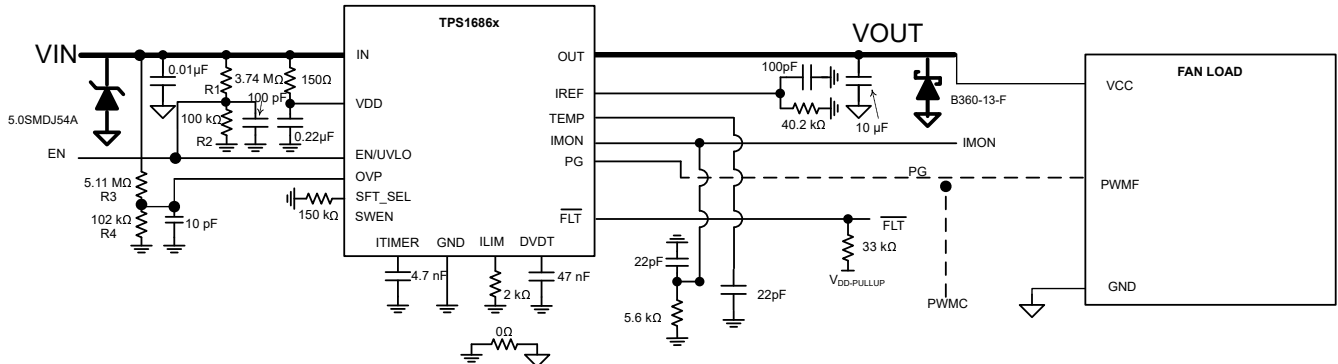


图 8-2. 54V 风扇负载保护电路的应用原理图

8.2.2 设计要求

表 8-1 展示了此应用示例的设计参数。

表 8-1. 设计参数

参数	值
输入电压范围 (V_{IN})	48.5V 至 59.5V
最大 DC 负载电流 ($I_{OUT(max)}$)	9A
最大输出电容 (C_{LOAD})	100 μ F
在 PG 置位之前所有负载是否都关闭?	是
最高环境温度	55°C
瞬态过载消隐计时器	3ms
输出电压压摆率	1V/ms
是否需要承受输出端“热短路”情况?	是
是否需要承受“上电至短路”情况?	是
故障响应	闭锁

8.2.3 详细设计过程

- 选择 C_{DVDT} 电容器以控制输出压摆率和启动时间

必须在 DVDT 引脚与 GND 之间添加一个电容器 (C_{DVDT}) 以设置所需的压摆率值。使用 [方程式 10](#) 来计算 C_{DVDT} 的值。

$$C_{DVDT}(nF) = \frac{50}{V_{IN}(V)/T_{SS}(ms)} \quad (10)$$

要获得 1V/ms 的压摆率，根据上述公式，可以得到 C_{DVDT} 为 50nF。保持接近的标准值 47nF。

- 选择 R_{IREF} 电阻器以设置过流保护的基准电压。

[方程式 11](#) 用于计算 R_{IREF} 的阻值。

$$V_{IREF} = I_{IREF} \times R_{IREF} \quad (11)$$

在此设计示例中， V_{IREF} 设置为 1V。当 $I_{IREF} = 25\mu A$ (典型值) 时，计算出目标 R_{IREF} 为 40k Ω 。 R_{IREF} 的最接近标准值是容差为 0.1% 且额定功率为 100mW 的 40.2k Ω 。为了提高防噪性能，在 IREF 引脚和 GND 之间放置一个 100pF 陶瓷电容器。

备注

将 V_{IREF} 保持在建议的电压范围内，以保证过流检测电路正常工作。

选择 R_{IMON} 电阻器以设置稳定状态期间的过流 (断路器) 和快速跳变阈值

TPS1686x 电子保险丝通过在用户可调节的瞬态故障消隐间隔后关闭输出来应对稳定状态期间的输出过流情况。此电子保险丝器件持续检测系统总电流 (I_{OUT}) 并在 IMON 引脚上产生成比例的模拟电流输出 (I_{IMON})。这会在 IMON 引脚电阻器 (R_{IMON}) 两端产生电压 (V_{IMON})，以响应负载电流，其定义为 [方程式 12](#)。

$$V_{IMON} = I_{OUT} \times G_{IMON} \times R_{IMON} \quad (12)$$

G_{IMON} 是电流监测器增益 ($I_{IMON} : I_{out}$)，其典型值为 $18.2\mu A/A$ 。通过将 V_{IMON} 与作为阈值的 V_{IREF} 进行比较来检测过流情况。稳定状态期间的断路器阈值 (I_{OCP}) 可以使用 [方程式 13](#) 计算得出。

$$I_{OCP} = \frac{V_{IREF}}{G_{IMON} \times R_{IMON}} \quad (13)$$

在此设计示例中， I_{OCP} 被视为 $10A$ ，在 G_{IMON} 为 $18.2\mu A/A$ 且 V_{IREF} 为 $1V$ 的情况下，可以计算出 R_{IMON} 为 $5.5k\Omega$ 。 R_{IMON} 的最接近标准值是容差为 0.1% 且额定功率为 $100mW$ 的 $5.6k\Omega$ 。为了降低噪声，请在 $IMON$ 引脚和 GND 之间放置一个 $22pF$ 陶瓷电容器。

- **选择 C_{ITIMER} 电容器以设置过流消隐计时器**

必须在主器件或独立器件的 $ITIMER$ 引脚与接地端之间连接一个合适的电容器，以调整允许负载瞬态超过断路器阈值的持续时间。瞬态过流消隐间隔可使用 [方程式 14](#) 计算得出。

$$t_{ITIMER}(ms) = \frac{C_{ITIMER}(nF) \times \Delta V_{ITIMER}(V)}{I_{ITIMER}(\mu A)} \quad (14)$$

其中 t_{ITIMER} 是瞬态过流消隐计时器， C_{ITIMER} 是连接在器件的 $ITIMER$ 引脚与 GND 之间的电容器。 $I_{ITIMER} = 2\mu A$ (典型值) 且 $\Delta V_{ITIMER} = 1.55V$ (典型值)。在此设计中，使用容差为 10% 且直流额定电压为 $25V$ 的 $4.7nF$ 电容作为器件的 C_{ITIMER} 。

- **选择电阻器来设置欠压锁定阈值**

欠压锁定 (UVLO) 阈值通过使用连接在器件的 IN 、 $EN/UVLO$ 和 GND 引脚之间的外部分压器网络 R_1 和 R_2 来调整，如欠压保护一节所述。设置 UVLO 阈值所需的电阻值使用 [方程式 15](#) 计算得出。

$$V_{IN(UV)} = V_{UVLO(R)} \frac{R_1 + R_2}{R_2} \quad (15)$$

为了尽可能降低从电源汲取的输入电流，TI 建议对 R_1 和 R_2 使用较高的电阻值。根据器件电气规格，UVLO 上升阈值 $V_{UVLO(R)} = 1.2V$ 。根据设计要求， $V_{INUVLO} = 46V$ 。首先选择 R_1 的值 = $3.74M\Omega$ ，然后使用 [方程式 15](#) 计算得出 $R_2 = 100k\Omega$ 。使用最接近的标准 1% 电阻值： $R_1 = 3.74M\Omega$ 和 $R_2 = 100k\Omega$ 。为了降低噪声，请在 $EN/UVLO$ 引脚和 GND 之间放置一个 $100pF$ 陶瓷电容器。

- **选择电阻器以设置过压锁定阈值**

过压锁定 (OVLO) 阈值通过使用连接在设备的 IN 、 $OVLO$ 和 GND 引脚之间的外部分压器网络 R_3 和 R_4 进行调整，如过压保护一节所述。设置 OVLO 阈值所需的电阻值通过使用下面的公式计算得出。

$$V_{IN(OV)} = V_{OVLO(R)} \frac{R_3 + R_4}{R_4} \quad (16)$$

为了尽可能降低从电源汲取的输入电流，TI 建议对 R_3 和 R_4 使用较高的电阻值。根据器件电气规格，OVLO 上升阈值 $V_{OVLO(R)} = 1.17V$ 。根据设计要求， $V_{INOVL0} = 60V$ 。首先选择 R_1 的值 = $5.11M\Omega$ ，然后使用 [方程式 15](#) 计算得出 $R_3 = 101k\Omega$ 。使用最接近的标准 1% 电阻值： $R_3 = 5.11M\Omega$ 和 $R_4 = 102k\Omega$ 。为了降低噪声，请在 $OVLO$ 引脚和 GND 之间放置一个 $10pF$ 陶瓷电容器。

- **选择 V_{IN} 和 V_{DD} 之间的 R-C 滤波器**

V_{DD} 引脚用于通过经过滤波的稳定电源为电子保险丝器件的内部控制电路供电，使之不受系统瞬态的影响。因此，在输入电源 (IN 引脚) 和 V_{DD} 引脚之间使用 $R (150\Omega) - C (0.22\mu F)$ 滤波器。这有助于滤除电源噪声，并在严重故障 (例如输出端短路) 期间保持控制器电源。在并联链中，必须为每个器件采用此 R-C 滤波器。

- **为 \overline{FLT} 选择上拉电阻器和电源，**

\overline{FLT} 为开漏输出。如果使用这些逻辑信号，则必须通过 $33k\Omega$ 上拉电阻将信号上拉至合适的电源轨电压。

• 选择输入端的 TVS 二极管和输出端的肖特基二极管

如果发生短路或断路器事件，当器件瞬间中断大电流时，输入电感会在输入端产生正电压尖峰，而输出电感会在输出端产生负电压尖峰。这些电压尖峰（瞬变）的峰值振幅取决于与器件输入或输出串联的电感值。如果不采取适当的措施来解决此问题，此类瞬变可能会超过器件的绝对最大额定值，并最终导致因电气过应力 (EOS) 而导致的故障。解决此问题的典型方法包括：

1. 更大限度减少进出器件的引线长度和电感。
2. 使用较大的 PCB GND 平面。
3. 在输入端添加瞬态电压抑制器 (TVS) 二极管来钳制正瞬态尖峰。
4. 在输出端使用肖特基二极管来吸收负尖峰。

请参阅 [热插拔电路中的 TVS 钳位](#)、[在热插拔和 ORing 应用中选择 TVS 二极管](#)、[TVS 二极管建议工具](#) 以了解有关以下详细信息：选择合适的 TVS 二极管以及要并联的 TVS 二极管数量，以有效地将输入端的正瞬态电压钳位在 IN 引脚的绝对最大额定值 (90V) 以下。这些 TVS 二极管还有助于在热插拔事件期间限制 IN 引脚上的瞬态电压。本设计示例使用了一个 (1) 个 SMDJ54A。

备注

所选 TVS 二极管在 I_{pp} (10/1000 μ s) (V) 时的最大钳位电压 V_C 规格必须低于电源输入 (IN) 引脚的绝对最大额定值，以确保电子保险丝器件安全工作。

必须根据以下标准来选择肖特基二极管：

- 所选二极管的非重复峰值正向浪涌电流 (I_{FSM}) 必须大于快速跳变阈值 ($2 \times I_{OCP(TOTAL)}$)。如果单个肖特基二极管无法满足所需的 I_{FSM} 额定值，则必须使用两个或更多个并联的肖特基二极管。[方程式 17](#) 可计算出必须并联的肖特基二极管数量 ($N_{Schottky}$)。

$$N_{Schottky} > \frac{2 \times I_{OCP(TOTAL)}}{I_{FSM}} \quad (17)$$

- 接近 I_{FSM} 的正向压降 (V_F) 必须尽可能小。OUT 引脚上的负瞬态电压必须钳制在 OUT 引脚的绝对最大额定值 (-5V) 内。
- 直流阻断电压 (V_{RM}) 必须大于最大输入工作电压。
- 漏电流 (I_R) 必须尽可能小。

本设计示例使用了 1 个 B360-13-F。

• 选择 C_{IN} 和 C_{OUT}

TI 建议添加陶瓷旁路电容器，以帮助稳定输入端和输出端的电压。 C_{IN} 的值必须保持较小，以最大限度地减小热插拔事件期间的电流尖峰。对于每个器件，0.01 μ F 的 C_{IN} 是合理的目标。由于 C_{OUT} 在热插拔期间不会充电，因此可以在每个器件的 OUT 引脚上使用较大的值（例如 10 μ F）。

8.2.4 应用性能曲线图

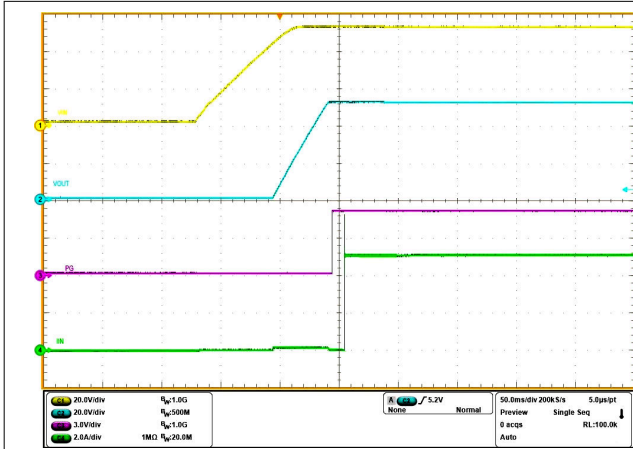


图 8-3. 电源从 0V 斜升至 54V 启动

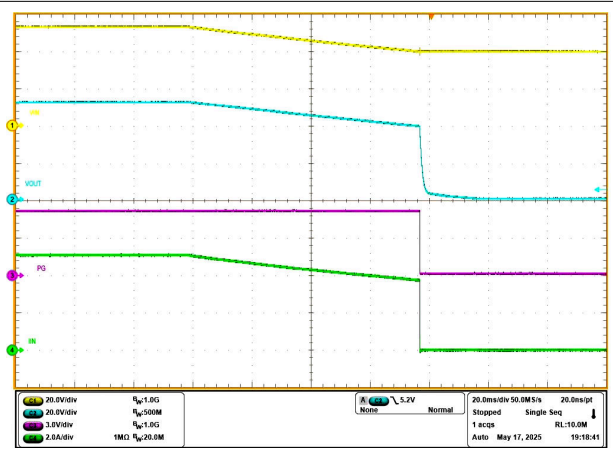


图 8-4. 电源关闭 - UVLO

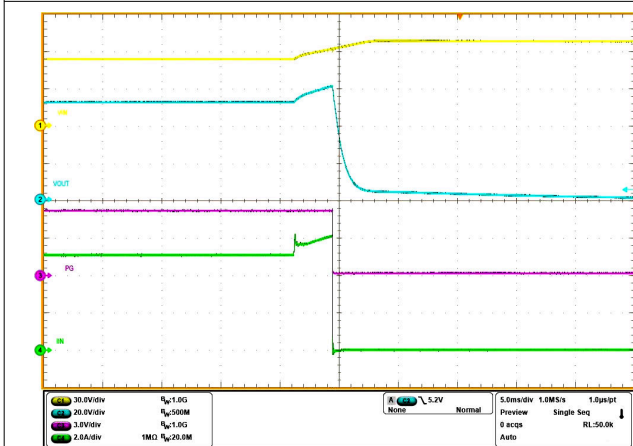


图 8-5. 电源电压斜升至超过 54V - OVLO

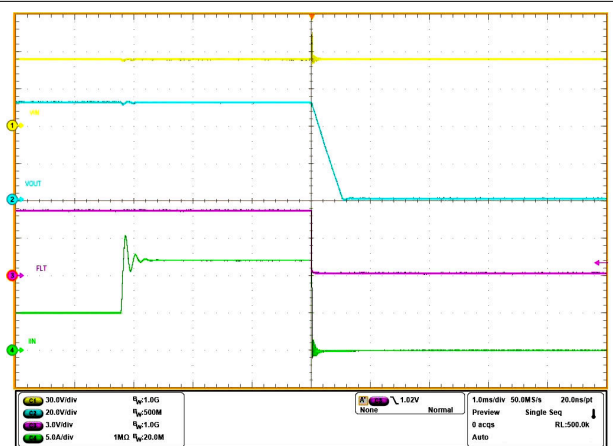


图 8-6. 负载电流高于 10A - 过流断路器响应

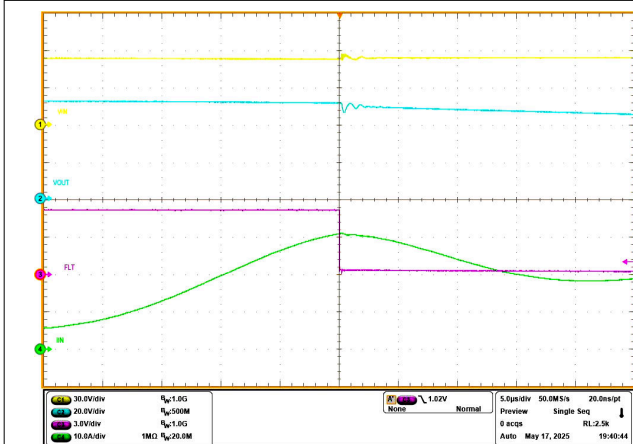


图 8-7. 输出热短接响应

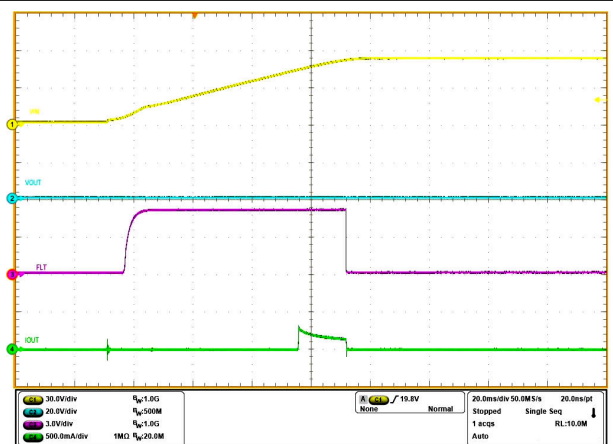


图 8-8. 上电至短路

8.3 电源相关建议

TPS1686x 器件设计为在 IN 和 VDD 引脚上供应 9V 至 80V 的电源电压范围。德州仪器 (TI) 建议在每个器件的 IN 引脚上使用 0.01 μF 的小电容，以避免热插拔事件期间发生高压摆率耦合。TI 还建议在并联链中每个器件的输入电源到 VDD 引脚之间使用 R-C 滤波器，以便滤除电源噪声并在发生短路等严重故障时保持控制器电源稳定。

8.3.1 瞬态保护

如果发生短路或断路器事件，当器件中断电流时，输入电感会在输入端产生正电压尖峰，输出电感会在输出端产生负电压尖峰。电压尖峰（瞬变）的峰值振幅取决于与器件输入或输出串联的电感值。如果未采取措施解决问题，此类瞬变可能会超过器件的绝对最大额定值。解决瞬变的典型方法包括：

- 更大限度减少进出器件的引线长度和电感。
- 使用较大的 PCB GND 平面。
- 在 OUT 引脚和接地端之间连接一个肖特基二极管来吸收负尖峰。
- 在非常靠近器件的 OUT 引脚上连接一个 10 μF 或更大的低 ESR 电容器。
- 在非常靠近器件的 IN 引脚处连接一个 0.01 μF 或更大的陶瓷电容器 C_{IN} ，以抑制输入瞬变的上升时间。电容器电压额定值必须至少为输入电源电压的两倍，才能承受电感振铃期间的正电压偏移。

输入电容的近似值可通过方程式 18 进行估算。

$$V_{\text{SPIKE(Absolute)}} = V_{\text{IN}} + I_{\text{LOAD}} \times \sqrt{\frac{L_{\text{IN}}}{C_{\text{IN}}}} \quad (18)$$

其中

V_{IN} 是标称电源电压。

I_{LOAD} 是负载电流。

L_{IN} 等于在源极中观察到的有效电感。

C_{IN} 是输入端存在的电容。

- 某些应用可能需要添加瞬态电压抑制器 (TVS)，以防止瞬变超过器件的绝对最大额定值。在某些情况下，即使瞬变的最大幅度低于器件的绝对最大额定值，TVS 也有助于吸收过多的能量转储，并防止器件在 IC 的输入电源引脚上产生非常快速的瞬变电压，这种电压可能会耦合到内部控制电路并导致意外行为。

带有可选保护元件的电路实现如图 8-9 所示。

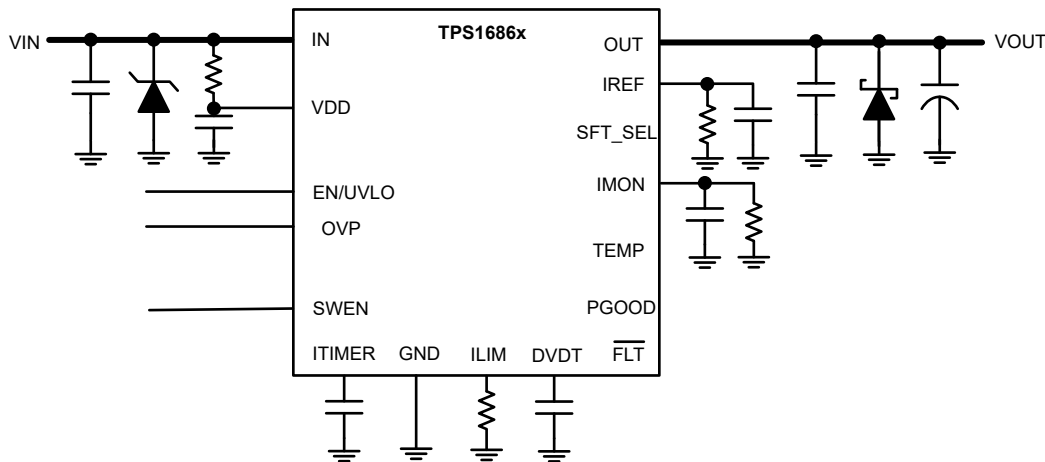


图 8-9. 带有可选保护元件的电路实现

8.3.2 输出短路测量

获得可重复和相似的短路测试结果较困难。以下因素会导致结果的变化：

- 源旁路
- 输入引线
- 电路布局
- 组件选择
- 输出短路方法
- 短路的相对位置
- 仪表

实际短路呈现出一定程度的随机性，因为器件在微观上会弹跳和形成电弧。验证使用适当的配置和方法来获得真实的结果。不要期望看到与本数据表中的波形完全相同的波形，因为每个设置都不同。

8.4 布局

8.4.1 布局指南

- 对于所有应用，TI 建议在 IN 引脚和 GND 引脚之间使用 0.01 μ F 或更大的陶瓷去耦电容器。
- 对于所有应用，TI 建议在 OUT 引脚和 GND 引脚之间使用 10 μ F 或更大的陶瓷去耦电容器。
- 去耦电容器的最优放置位置是紧靠器件的 IN 引脚和 GND 引脚的位置。请务必注意，尽量减小旁路电容器连接和 IC 的 IN 引脚及 GND 引脚所构成的环路区域。如需 PCB 布局示例，请参阅下图。
- 高载流电源路径连接必须尽可能短，并且其大小必须能够承载至少两倍的满载电流。
- 必须在 IC 的引脚处将 GND 引脚连接至 PCB 接地平面。PCB 接地必须是电路板上一个铜层或铜岛。
- IN 和 OUT 引脚用于散热。通过散热过孔连接至尽可能多的铜区域。
- 将以下支持元件放置在靠近连接引脚的位置：
 - R_{ILIM}
 - R_{IMON}
 - C_{IMON}
 - C_{IREF}
 - C_{dVdT}
 - C_{ITIMER}
 - C_{IN}
 - C_{OUT}
 - C_{VDD}
 - 用于 EN/UVLO 引脚的电阻器
- 采用最短的走线将元件另一端连接至器件的 GND 引脚。C_{IN}、C_{OUT}、C_{VDD}、R_{IREF}、C_{IREF}、R_{ILIM}、R_{IMON}、C_{IMON}、C_{ITIMER} 和 C_{dVdT} 元件到器件的布线必须尽可能短，以减少对电流限制、过流消隐间隔和软启动时序的寄生效应。这些走线不得与电路板中的开关信号发生耦合。
- 由于 IMON、IREF 和 ITIMER 引脚直接控制器件的过流保护行为，因此这些节点的 PCB 布线必须远离任何噪声（开关）信号。
- 必须将保护器件（如 TVS、缓冲器、电容器或二极管）放置在紧靠保护器件要保护的器件的物理位置。必须使用短迹线为这些保护器件布线以减少电感。例如，TI 建议使用保护肖特基二极管来解决由于电感负载切换而导致的负瞬变，并且二极管必须位于靠近 OUT 引脚的物理位置。

8.4.2 布局示例

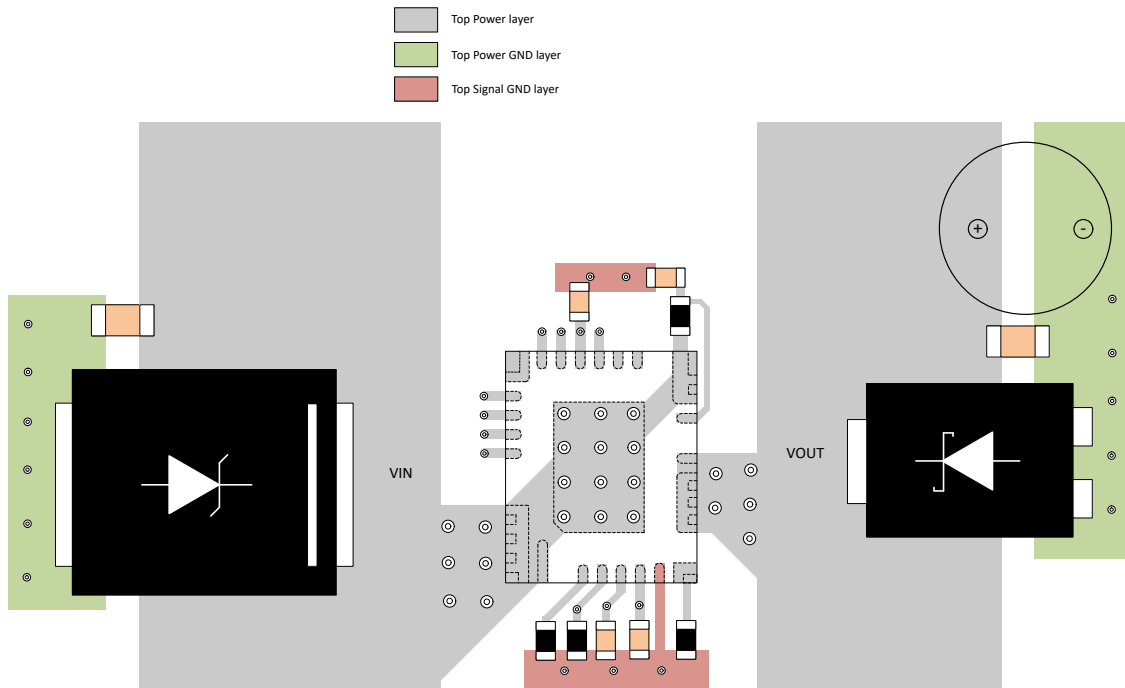


图 8-10. TPS1686x 器件布局示例

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，[TPS1686EVM 电子保险丝评估板](#)
- 德州仪器 (TI)，[TPS1686x 设计计算器](#)

9.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

9.5 商标

PowerPad™ is a trademark of Texas Instruments.

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (July 2025) to Revision A (November 2025)	Page
• 将状态从“预告信息”更改为“量产数据”	1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS16860NLMR	Active	Production	VQFN (NLM) 23	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS16860
TPS16861NLMR	Active	Production	VQFN (NLM) 23	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS16861

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

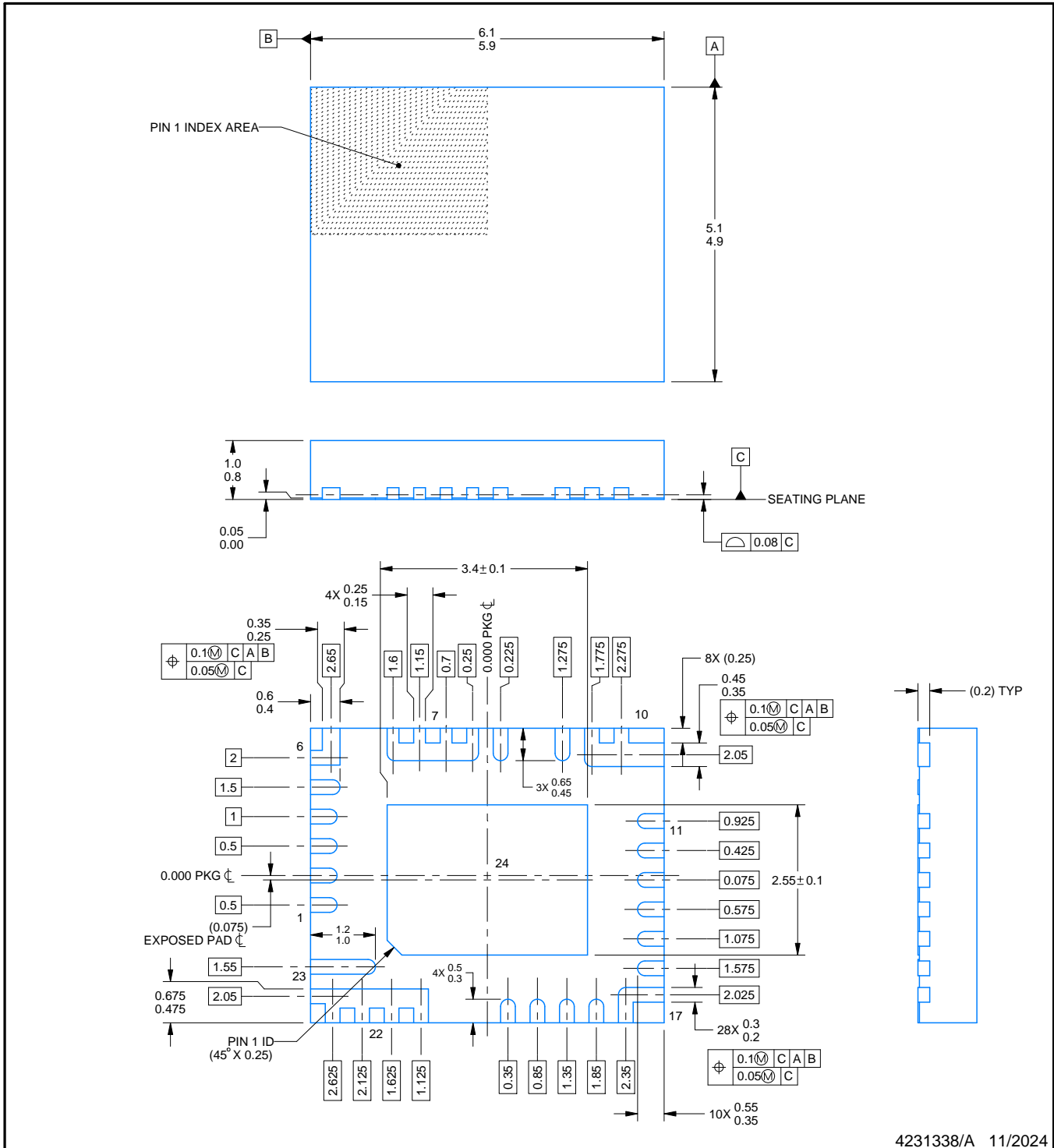
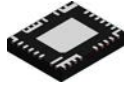

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS16860NLMR	VQFN	NLM	23	3000	330.0	12.4	6.3	5.3	1.2	8.0	12.0	Q1
TPS16861NLMR	VQFN	NLM	23	3000	330.0	12.4	6.3	5.3	1.2	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS16860NLMR	VQFN	NLM	23	3000	367.0	367.0	38.0
TPS16861NLMR	VQFN	NLM	23	3000	367.0	367.0	38.0



4231338/A 11/2024

NOTES:

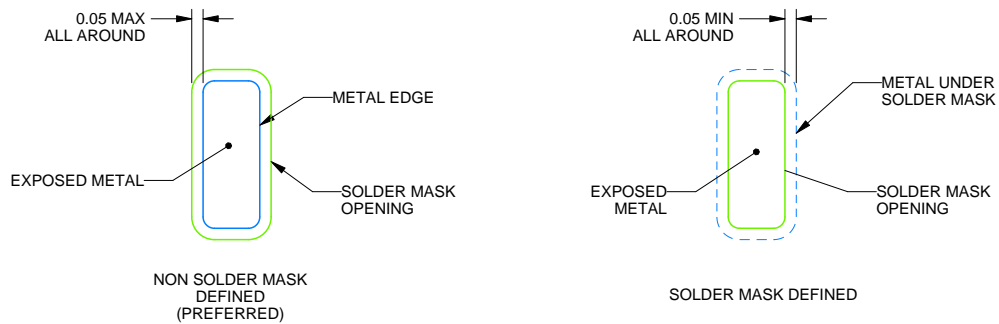
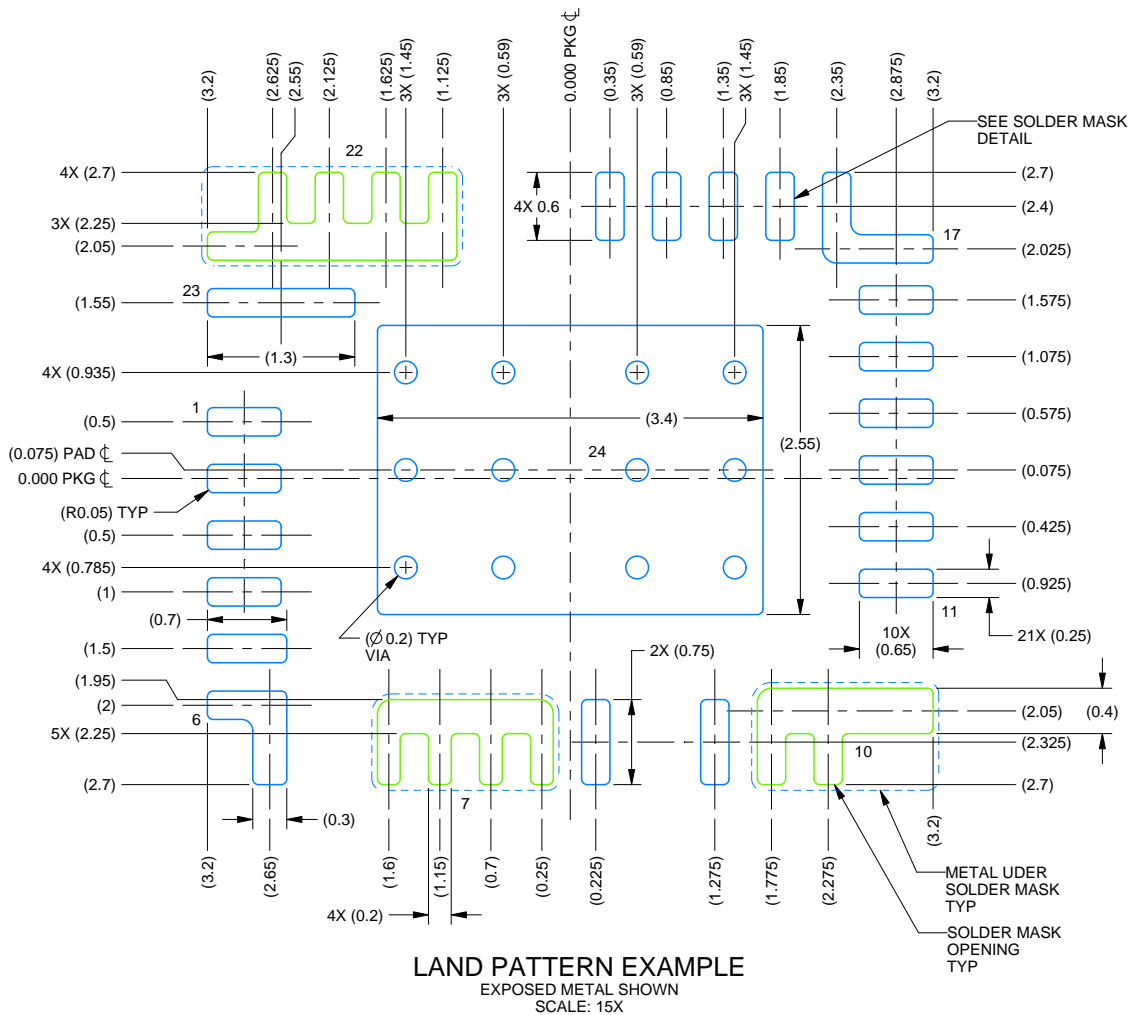
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

NLM0023A

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER MASK DETAILS

NOTES: (continued)

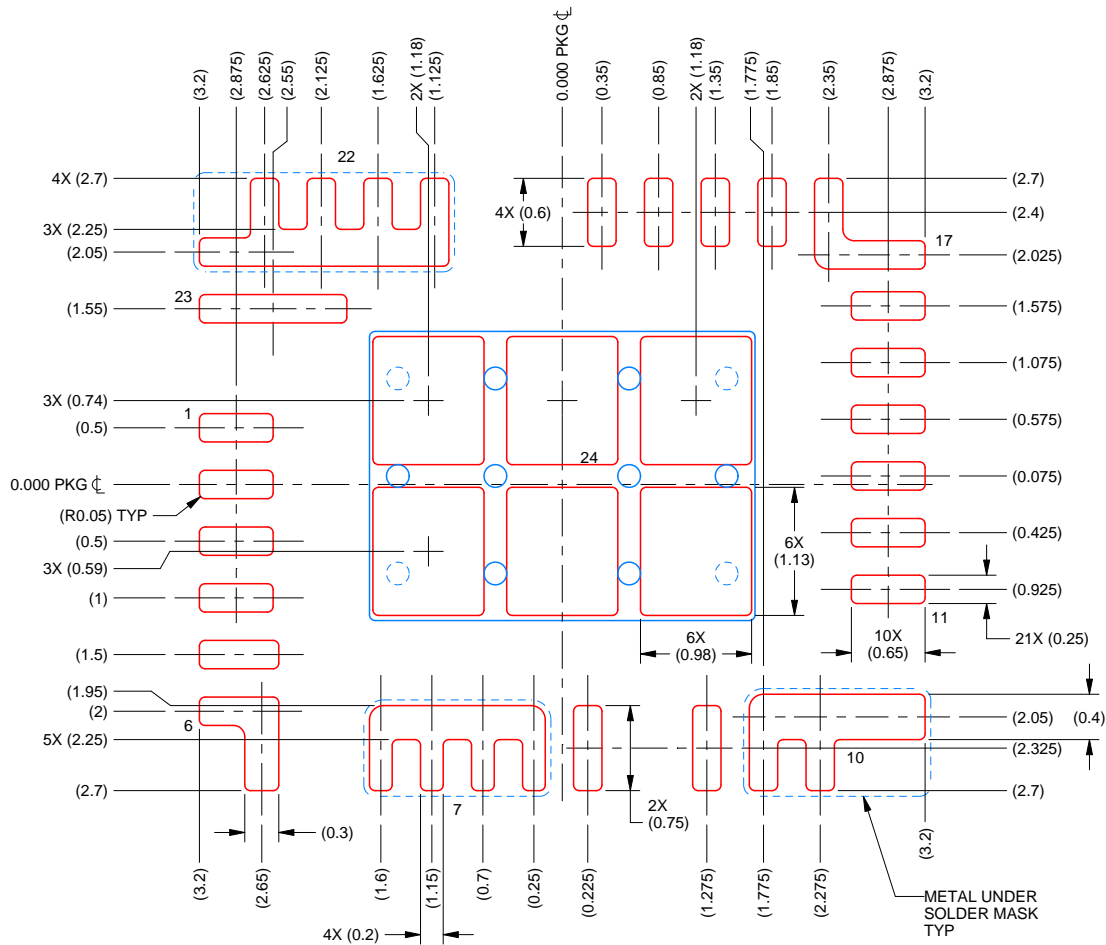
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

NLM0023A

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.125 MM THICK STENCIL
 SCALE: 15X
 EXPOSED PAD 28
 76% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4231338/A 11/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月