

具有可调节输出功率限制功能的 TPS1663x 60V、6A 电子保险丝

1 特性

- 工作电压：4.5V 至 60V
 - 绝对最大值：67V
- 集成式 60V、31mΩ R_{ON} 热插拔 FET
- 可调节电流限制：0.6A 至 6A (±7%)
- 低静态电流：21μA (关断状态)
- 可调节输出功率限制 (仅限 TPS16632 和 TPS16637) (±6%)
- 精度为 ±2% 的可调节 UVLO 和 OVP 切断
 - 39V 固定最大过压钳位 (仅限 TPS16632)
- 可调节输出转换率控制，能提供浪涌电流限制
 - 通过在器件加电期间进行热调节，为大型及未知电容负载充电
- 电源正常输出 (PGOOD)
- 可选过流故障响应选项 (自动重试和闭锁模式)
- 模拟电流监控器 (IMON) 输出 (±6%)
- 通过 UL 2367 认证
 - 文件编号 E169910
 - RILIM ≥ 3kΩ
- 通过 IEC 62368-1 认证
- **功能安全型**
 - 可提供用于功能安全系统设计的文档
- 采用易于使用的 24 引脚 VQFN 封装

2 应用

- 工厂自动化和控制 - PLC、DCS、HMI、I/O 模块、传感器集线器
- 电机驱动器 - CNC、编码器电源
- 电子断路器
- 电信无线电
- 工业打印机

3 说明

TPS1663x 器件是一款易于使用的正 60V、6A 电子保险丝，具有一个 31mΩ 的集成 FET。可提供对负载、电源和电子保险丝本身的保护以及可调特性，例如精确的过流保护、快速短路保护、输出压摆率控制、过压保护和欠压锁定。TPS16332 器件集成了可调节输出功率限制 (PLIM) 功能，更容易遵循 IEC61010-1 和 UL1310 等标准。该器件还具有可调节过流保护功能。可以使用 PGOOD 来启用和禁用下游直流/直流转换器控制。

借助关断引脚，可以从外部控制内部 FET 的启用和禁用以及将器件置于低电流关断模式。为实现系统状态监视和下游负载控制，器件提供故障和精密电流监视输出。MODE 引脚可用于在两种限流故障响应 (闭锁自动重试) 之间灵活地对器件进行配置。

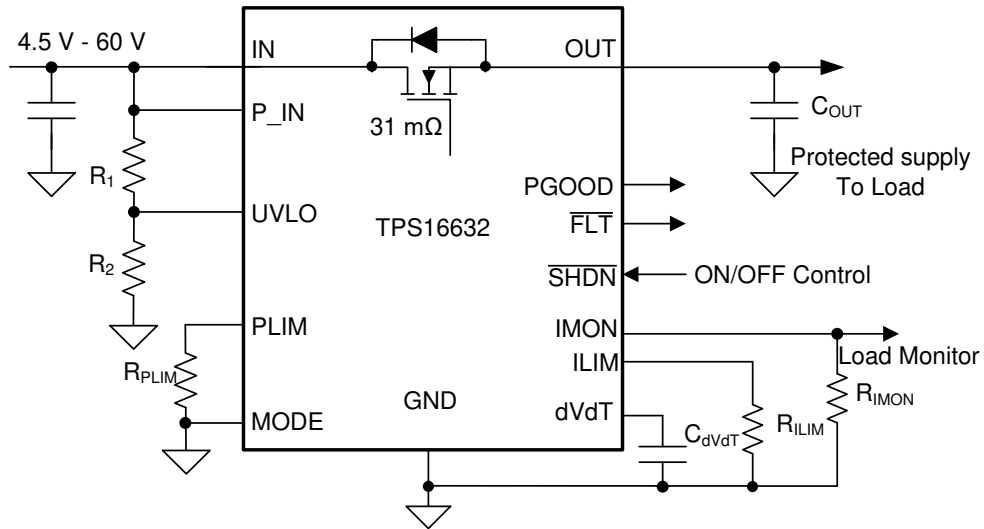
这些器件采用 4mm × 4mm 24 引脚 VQFN 封装，额定工作温度范围为 -40°C 至 +125°C。

封装信息

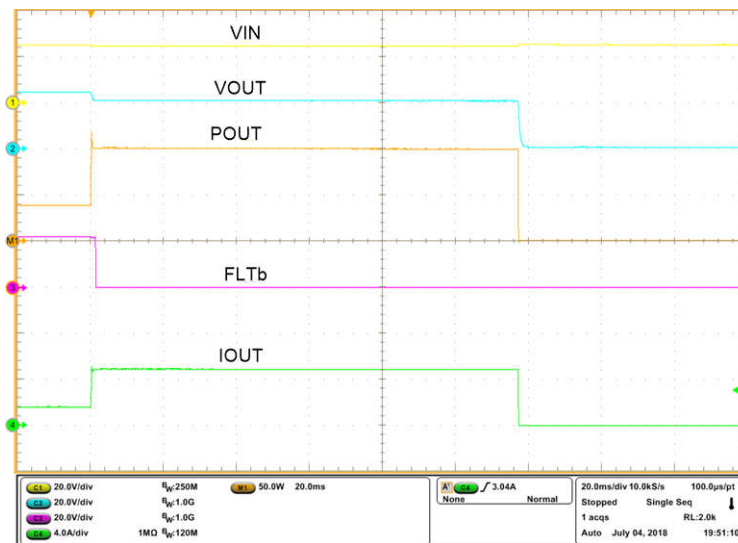
器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS16630	VQFN (24)	4.00mm × 4.00mm
TPS16632		
TPS16637		
TPS16630	HTSSOP (20)	6.50mm × 4.40mm
TPS16637		

- (1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。





简化版原理图



TPS16632 的输出功率限制性能

内容

<p>1 特性..... 1</p> <p>2 应用..... 1</p> <p>3 说明..... 1</p> <p>4 器件比较表..... 4</p> <p>5 引脚配置和功能..... 5</p> <p>6 规格..... 7</p> <p> 6.1 绝对最大额定值..... 7</p> <p> 6.2 ESD 等级..... 7</p> <p> 6.3 建议运行条件..... 7</p> <p> 6.4 热性能信息..... 8</p> <p> 6.5 电气特性..... 8</p> <p> 6.6 时序要求..... 9</p> <p> 6.7 典型特性..... 11</p> <p>7 参数测量信息..... 14</p> <p>8 详细说明..... 15</p> <p> 8.1 概述..... 15</p> <p> 8.2 功能方框图..... 16</p>	<p> 8.3 特性说明..... 17</p> <p> 8.4 器件功能模式..... 25</p> <p>9 应用和实施..... 26</p> <p> 9.1 应用信息..... 26</p> <p> 9.2 典型应用..... 26</p> <p> 9.3 系统示例..... 28</p> <p> 9.4 电源相关建议..... 29</p> <p> 9.5 布局..... 30</p> <p>10 器件和文档支持..... 33</p> <p> 10.1 文档支持..... 33</p> <p> 10.2 接收文档更新通知..... 33</p> <p> 10.3 支持资源..... 33</p> <p> 10.4 商标..... 33</p> <p> 10.5 静电放电警告..... 33</p> <p> 10.6 术语表..... 33</p> <p>11 修订历史记录..... 33</p> <p>12 机械、封装和可订购信息..... 33</p>
--	--

4 器件比较表

器件型号	过压保护	可调节输出功率限制
TPS16630	过压切断, 可调节	否
TPS16632	过压钳位, 固定 (最大 39V)	是
TPS16637	不适用	是

5 引脚配置和功能

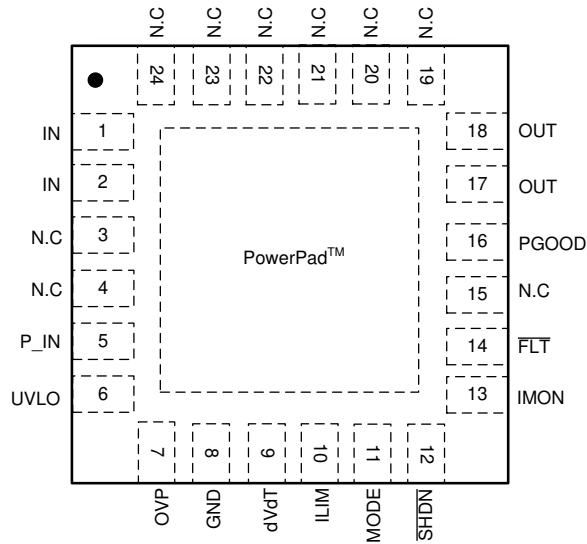


图 5-1. TPS16630 RGE 封装，24 引脚 VQFN（顶视图）

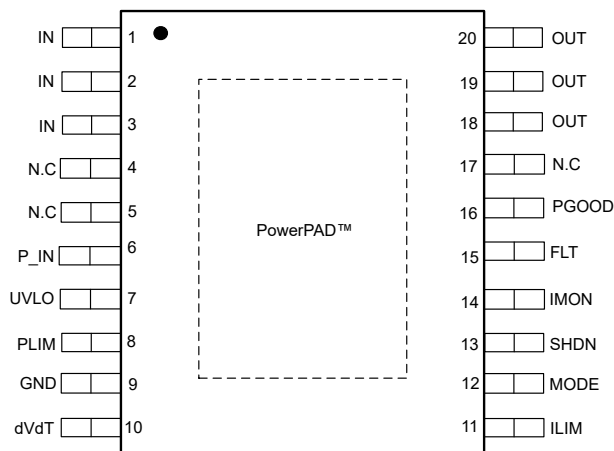


图 5-3. TPS16637 PWP 封装，20 引脚 HTSSOP（顶视图）

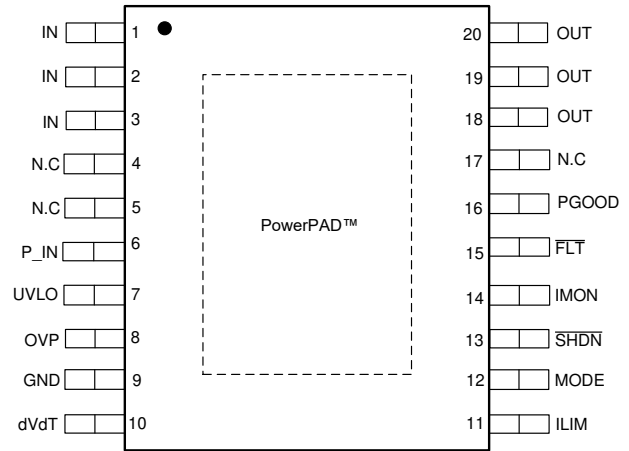


图 5-2. TPS16630 PWP 封装，20 引脚 HTSSOP（顶视图）

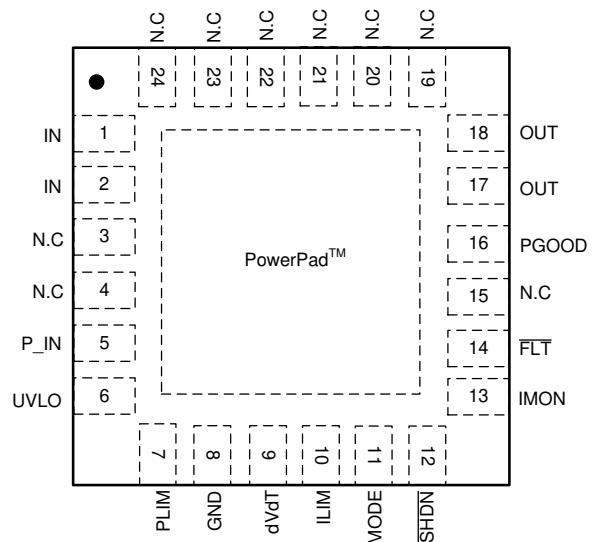


图 5-4. TPS16632 和 TPS16637 RGE 封装，24 引脚 VQFN（顶视图）

表 5-1. 引脚功能

名称	引脚				类型 ⁽¹⁾	说明
	TPS16630		TPS16632 和 TPS16637			
	VQFN	HTSSOP	VQFN	HTSSOP		
IN	1	1	1	1	P	电源输入。连接到内部 FET 的漏极。
	2	2	2	2		
	—	3	—	3		
P_IN	5	6	5	6	P	器件的电源电压。始终将 P_IN 直接连接到 IN。

表 5-1. 引脚功能 (续)

引脚					类型 ⁽¹⁾	说明
名称	TPS16630		TPS16632 和 TPS16637			
	VQFN	HTSSOP	VQFN	HTSSOP		
UVLO	6	7	6	7	I	用于设置可编程欠压锁定阈值的输入。欠压事件会关断内部 FET 并将 $\overline{\text{FLT}}$ 置为有效, 以表示电源故障。
OVP	7	8	—	—	I	用于设置可调节过压保护阈值的输入 (仅适用于 TPS16630)。过压事件会关断内部 FET 并将 $\overline{\text{FLT}}$ 置为有效, 以表示过压故障。
PLIM	—	—	7	8	I	用于设置可调节输出功率限制阈值的输入 (TPS16632 和 TPS16637)。在 PLIM 和 GND 之间连接一个电阻器来设置输出功率限制。如果不使用 PLIM 功能, 可将 PLIM 连接到 GND。请参阅 输出功率限制, PLIM (仅限 TPS16632) 部分。
GND	8	9	8	9	—	将 GND 连接到系统地。
dVdT	9	10	9	10	I/O	该引脚与 GND 之间的电容器可设置输出电压转换率。将该引脚悬空可使器件在热调节模式中上电, 从而使输出快速充电。请参阅 热插拔和浪涌电流控制 部分。
ILIM	10	11	10	11	I/O	该引脚上连接到 GND 的电阻器可设置过载限制。请参阅 过载保护和短路保护 部分。
模式	11	12	11	12	I	用于过载故障响应的模式选择引脚。请参阅 器件功能模式 部分。
SHDN	12	13	12	13	I	关断引脚。将 SHDN 拉低会使器件进入功耗低关断模式。循环 SHDN 引脚电压会复位因故障情况而锁闭的器件。
IMON	13	14	13	14	O	模拟电流监视器输出。该引脚通过内部 FET 提供按比例降低的电流。该引脚与 GND 之间的电阻器可将电流成比例转换为电压。如果未使用, 请将其保持悬空状态。
FLT	14	15	14	15	O	故障事件指示器。该引脚是开漏输出。如果使用, 请保持悬空或连接到 GND。
PGOOD	16	16	16	16	O	高电平有效。高电平表示内部 FET 已增强。当内部 FET 在故障期间被关断或 SHDN 被拉至低电平时, PGOOD 变为低电平。如果未使用 PGOOD, 则连接到 GND 或将其保持悬空。
OUT	17	18	17	18	P	器件的功率输出。
	18	19	18	19		
	—	20	—	20		
N.C	3	4	3	4	—	无连接。
	4	5	4	5		
	15	17	15	17		
	19	—	19	—		
	20	—	20	—		
	21	—	21	—		
	22	—	22	—		
	23	—	23	—		
24	—	24	—			
PowerPAD™					—	将 PowerPAD 连接到 GND 平面以实现散热。请勿将 PowerPAD 用作与 GND 之间的唯一电气连接。

(1) I = 输入, O = 输出, I/O = 输入和输出, P = 电源

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
IN、P_IN、OUT、UVLO、 $\overline{\text{FLT}}$ 、PGOOD	输入电压	-0.3	67	V
IN、P_IN (10ms 瞬态)、 $T_A = 25^\circ\text{C}$		-0.3	75	
OVP、dVdT、IMON、MODE、SHDN、ILIM		-0.3	5.5	
I_{FLT} 、 I_{dVdT} 、 I_{PGOOD}	灌电流		10	mA
I_{dVdT} 、 I_{ILIM} 、 I_{PLIM} 、 I_{MODE} 、 I_{SHDN}	拉电流	受内部限制		
T_J	工作结温	-40	150	$^\circ\text{C}$
	瞬态结温	-65	$T_{(\text{TSD})}$	
T_{stg}	贮存温度	-65	150	

(1) 超出绝对最大额定值范围操作可能会导致器件永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议的工作条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

			值	单位
$V_{(\text{ESD})}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚 ⁽¹⁾	± 2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚 ⁽²⁾	± 1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
IN、P_IN	输入电压	4.5		60	V
OUT、UVLO、PGOOD、FLT		0		60	
OVP、dVdT、IMON、MODE		0		4	
SHDN		0		5	
ILIM	电阻	3		30	k Ω
PLIM		60.4		150	
IMON		1			
IN、P_IN、OUT	外部电容	0.1			μF
dVdT		10			nF
T_J	工作结温	-40	25	125	$^\circ\text{C}$

6.4 热性能信息

热指标 ⁽¹⁾		TPS1663		单位
		RGE (VSON)	PWP (HTSSOP)	
		24 引脚	20 引脚	
R _{θJA}	结至环境热阻	31.4	32.2	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	23.2	23.4	°C/W
R _{θJB}	结至电路板热阻	10.2	10	°C/W
Ψ _{JT}	结至顶部特征参数	0.3	0.3	°C/W
Ψ _{JB}	结至电路板特征参数	10.2	9.9	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	2.8	3.6	°C/W

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标应用手册](#)。

6.5 电气特性

-40°C ≤ T_A = T_J ≤ +125°C, 4.5V < V_(IN) = V_(P_IN) < 60V, V_(SHDN) = 2V, R_(ILIM) = 30kΩ, I_{MON} = PGOOD = $\overline{\text{FLT}}$ = OPEN, C_(OUT) = 1 μF, C_(dVdT) = OPEN。(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	典型值	最大值	单位
电源电压						
V _(IN) 、V _(P_IN)	工作输入电压		4.5		60	V
I _{Q(ON)}	电源电流	启用: V _(SHDN) = 2V		1.38	1.7	mA
I _{Q(OFF)}		V _(SHDN) = 0V		21	60	μA
V _(OVC)	过压钳位	仅限 TPS16632, V _(IN) > 40V, I _(OUT) = 1mA	35.7	36.6	39	V
欠压锁定 (UVLO) 输入						
V _(UVLOR)	UVLO 阈值电压, 上升		1.176	1.2	1.224	V
V _(UVLOF)	UVLO 阈值电压, 下降		1.09	1.122	1.15	V
I _(UVLO)	UVLO 输入漏电流	0V ≤ V _(UVLO) ≤ 60V	-150	8	150	nA
过压保护 (OVP) 输入						
V _(OVPR)	上升时的过压阈值		1.176	1.2	1.224	V
V _(OVPF)	下降时的过压阈值		1.09	1.122	1.15	V
I _(OVP)	OVP 输入漏电流	0V ≤ V _(OVP) ≤ 4V	-150	0	150	nA
电流限制编程 (ILIM)						
I _(OL)	过载电流限制	R _(ILIM) = 30kΩ, V _(IN) - V _(OUT) = 1V	0.54	0.6	0.66	A
		R _(ILIM) = 9kΩ, V _(IN) - V _(OUT) = 1V	1.84	2	2.16	A
		R _(ILIM) = 4.02kΩ, V _(IN) - V _(OUT) = 1V	4.185	4.5	4.815	A
		R _(ILIM) = 3kΩ, V _(IN) - V _(OUT) = 1V	5.58	6	6.42	A
I _(FASTRIP)	快速跳变比较器阈值			2xI _(OL)		A
I _(SCP)	短路保护电流			45		A
输出功率限制控制 (PLIM) 输入 —— 仅限 TPS16632 和 TPS16637						
V _(SEL_PLIM)	功率限制特性选择阈值		180	210	240	mV
I _(PLIM)	PLIM 拉电流	V _(PLIM) = 0V	4.4	5.02	5.6	μA
P _(PLIM)	最大输出功率	R _(PLIM) = 100kΩ	94	100	106	W
		R _(PLIM) = 150kΩ ⁽¹⁾	141.9	151	160.1	W
P _(PLIM)	最大输出功率	R _(PLIM) = 100kΩ, V _{IN} = 54V, TPS16637		100		W

6.5 电气特性 (续)

$-40^{\circ}\text{C} \leq T_A = T_J \leq +125^{\circ}\text{C}$, $4.5\text{V} < V_{(\text{IN})} = V_{(\text{P_IN})} < 60\text{V}$, $V_{(\text{SHDN})} = 2\text{V}$, $R_{(\text{ILIM})} = 30\text{k}\Omega$, $\text{IMON} = \text{PGOOD} = \overline{\text{FLT}} = \text{OPEN}$, $C_{(\text{OUT})} = 1\mu\text{F}$, $C_{(\text{dVdT})} = \text{OPEN}$ 。(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	典型值	最大值	单位
导通 FET 输出 (OUT)						
R_{ON}	IN 至 OUT 总导通电阻	$0.6\text{A} \leq I_{(\text{OUT})} \leq 6\text{A}$, $T_J = 25^{\circ}\text{C}$	26	30.44	34.5	$\text{m}\Omega$
R_{ON}	IN 至 OUT 总导通电阻	$0.6\text{A} \leq I_{(\text{OUT})} \leq 6\text{A}$, $T_J = 85^{\circ}\text{C}$	33		45	$\text{m}\Omega$
R_{ON}	IN 至 OUT 总导通电阻	$0.6\text{A} \leq I_{(\text{OUT})} \leq 6\text{A}$, $-40^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$	19	30.44	53	$\text{m}\Omega$
输出斜坡控制 (dVdT)						
$I_{(\text{dVdT})}$	dVdT 充电电流	$V_{(\text{dVdT})} = 0\text{V}$	1.775	2	2.225	μA
$\text{GAIN}_{(\text{dVdT})}$	dVdT 至 OUT 增益	$V_{(\text{OUT})}/V_{(\text{dVdT})}$	23.5	25	26	V/V
$V_{(\text{dVdTmax})}$	dVdT 最大电容器电压		3.8	4.17	4.75	V
$R_{(\text{dVdT})}$	dVdT 放电电阻		10	16.6	26.6	Ω
电流监测器输出 (IMON)						
$\text{GAIN}_{(\text{IMON})}$	增益系数 $I_{(\text{IMON})}:I_{(\text{OUT})}$	$0.6\text{A} \leq I_{(\text{OUT})} < 2\text{A}$	25.66	27.9	30.14	$\mu\text{A}/\text{A}$
		$2\text{A} \leq I_{(\text{OUT})} \leq 6\text{A}$	26.22	27.9	29.58	$\mu\text{A}/\text{A}$
低 IQ 关断 (SHDN) 输入						
$V_{(\text{SHDN})}$	开路电压	$I_{(\text{SHDN})} = 0.1\mu\text{A}$	2.48	2.7	3.3	V
$V_{(\text{SHUTF})}$	低 IQ 关断 SHDN 阈值电压, 下降		0.8			V
$V_{(\text{SHUTR})}$	上升时的 $\overline{\text{SHDN}}$ 阈值				2	V
$I_{(\text{SHDN})}$	漏电流	$V_{(\text{SHDN})} = 0\text{V}$	-10			μA
故障标志 (FLT): 低电平有效						
$R_{(\text{FLT})}$	$\overline{\text{FLT}}$ 下拉电阻		36	70	130	Ω
$I_{(\text{FLT})}$	$\overline{\text{FLT}}$ 输入漏电流	$0\text{V} \leq V_{(\text{FLT})} \leq 60\text{V}$	-150	6	150	nA
电源正常 (PGOOD)						
$R_{(\text{PGOOD})}$	PGOOD 下拉电阻		36	70	130	Ω
$I_{(\text{PGOOD})}$	PGOOD 输入漏电流	$0\text{V} \leq V_{(\text{PGOOD})} \leq 60\text{V}$	-150	6	150	nA
热保护						
$T_{(\text{J_REG})}$	热调节设定点		136	145	154	$^{\circ}\text{C}$
$T_{(\text{TSD})}$	上升时的热关断 (TSD) 阈值			165		$^{\circ}\text{C}$
$T_{(\text{TSDhyst})}$	TSD 迟滞			11		$^{\circ}\text{C}$
模式						
MODE_SEL	模式选择	MODE = 开路		锁存		
		MODE = 对 GND 短路		自动 — 重试		

(1) 此参数根据设计和特征确定, 而未经生产测试

6.6 时序要求

$-40^{\circ}\text{C} \leq T_A = T_J \leq +125^{\circ}\text{C}$, $4.5\text{V} < V_{(\text{IN})} = V_{(\text{P_IN})} < 60\text{V}$, $V_{(\text{SHDN})} = 2\text{V}$, $R_{(\text{ILIM})} = 30\text{k}\Omega$, $\text{IMON} = \text{PGOOD} = \overline{\text{FLT}} = \text{OPEN}$, $C_{(\text{OUT})} = 1\mu\text{F}$, $C_{(\text{dVdT})} = \text{OPEN}$ 。(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	标称值	最大值	单位
UVLO INPUT (UVLO)						

6.6 时序要求 (续)

$-40^{\circ}\text{C} \leq T_A = T_J \leq +125^{\circ}\text{C}$, $4.5\text{V} < V_{(\text{IN})} = V_{(\text{P_IN})} < 60\text{V}$, $V_{(\text{SHDN})} = 2\text{V}$, $R_{(\text{ILIM})} = 30\text{k}\Omega$, $\text{IMON} = \text{PGOOD} = \overline{\text{FLT}} = \text{OPEN}$, $C_{(\text{OUT})} = 1\mu\text{F}$, $C_{(\text{dVdT})} = \text{OPEN}$ 。(所有电压均以 GND 为基准 (除非另有说明))

参数		测试条件	最小值	标称值	最大值	单位
UVLO_t _{on} (dly)	UVLO 开关导通延迟	当 $C_{(\text{dVdT})} \geq 10\text{nF}$ [$C_{(\text{dVdT})}$ 单位为 nF], UVLO 升高 (比 $V_{(\text{UVLOR})}$ 高 100mV) 导致 $V_{(\text{OUT})} = 100\text{mV}$		742 + 49.5x $C_{(\text{dVdT})}$		μs
UVLO_t _{off} (dly)	UVLO 开关关断延迟	UVLO 下降 (比 $V_{(\text{UVLOF})}$ 低 20mV) 导致 $\overline{\text{FLT}}$ 下降	9	11	16	μs
t _{UVLO_FLT} (dly)	UVLO 导致故障置为无效延迟	UVLO 上升导致 $\overline{\text{FLT}}$ 上升延迟	500	617	700	μs
过压保护输入 (OVP)						
OVP_t _{off} (dly)	OVP 开关关断延迟	OVP 上升 (比 $V_{(\text{OVPR})}$ 高 20mV) 导致 $\overline{\text{FLT}}$ 下降	8.5	11	14	μs
OVP_t _{on} (dly)	OVP 开关禁用延迟	当 $C_{(\text{dVdT})} \geq 10\text{nF}$ [$C_{(\text{dVdT})}$ 单位为 nF], OVP 下降 (比 $V_{(\text{OVPF})}$ 低 100mV) 导致 FET 导通		150 + 49.5x $C_{(\text{dVdT})}$		μs
t _{OVCL} (dly)	过压钳位运行的最长持续时间	仅限 TPS16632		162		ms
OVC_t _{FLT} (dly)	过压钳位运行中的 $\overline{\text{FLT}}$ 置为有效延迟	仅限 TPS16632		617		μs
关断控制输入 (SHDN)						
t _{SD} (dly)	关断入口延迟	$\overline{\text{SHDN}}$ 下降 (低于 $V_{(\text{SHUTF})}$) 导致 FET 关断	0.8	1	1.5	μs
电流限值						
t _{FASTTRIP} (dly)	热短接响应时间	$I_{(\text{OUT})} > I_{(\text{SCP})}$		1		μs
	软短接响应	$I_{(\text{FASTTRIP})} < I_{(\text{OUT})} < I_{(\text{SCP})}$	2.2	3.2	4.5	μs
t _{CL_PLIM} (dly)	最大持续时间: 电流和 (功率限制: TPS16632 和 TPS16637)		129	162	202	ms
t _{CL_PLIM_FLT} (dly)	$\overline{\text{FLT}}$ 延迟: 电流和 (功率限制: TPS16632 和 TPS16637)		1.09	1.3	1.6	ms
输出斜坡控制 (dVdT)						
t _(FASTCHARGE)	快速充电中的输出斜坡时间	$C_{(\text{dVdT})} = \text{开路}$, 10% 至 90% $V_{(\text{OUT})}$, $C_{(\text{OUT})} = 1\mu\text{F}$; $V_{(\text{IN})} = 24\text{V}$	350	495	700	μs
t _(dVdT)	输出斜坡时间	$C_{(\text{dVdT})} = 22\text{nF}$, 10% 至 90% $V_{(\text{OUT})}$, $V_{(\text{IN})} = 24\text{V}$		8.35		ms
电源正常 (PGOOD)						
t _{PGOODR}	PGOOD 延迟 (抗尖峰脉冲) 时间	上升沿	8	11.5	13	ms
t _{PGOODF}	PGOOD 延迟 (抗尖峰脉冲) 时间	下降沿	8	10	13	ms
热保护						
t _(TSD_retry)	TSD 中的重试延迟	MODE = GND	500	648	800	ms
t _(Treg_timeout)	热调节超时		1.1	1.25	1.5	s

6.7 典型特性

-40°C ≤ T_A = T_J ≤ +125°C, V_(IN) = V_(P_IN) = 24V, V_(SHDN) = 2V, R_(ILIM) = 30kΩ, IMON = PGOOD = FLT = 开路, C_(OUT) = 1 μF, C_(dVdT) = 开路 (除非另有说明)

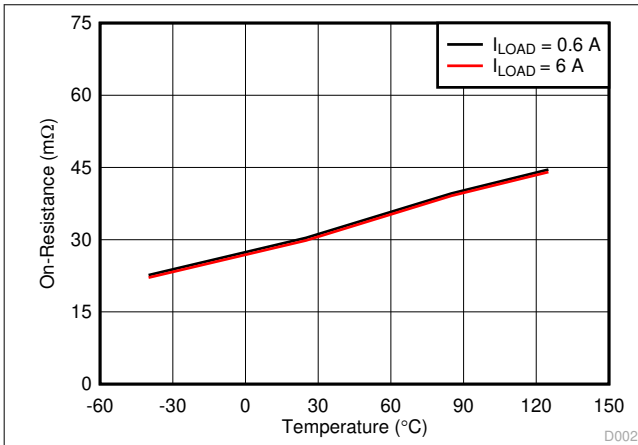
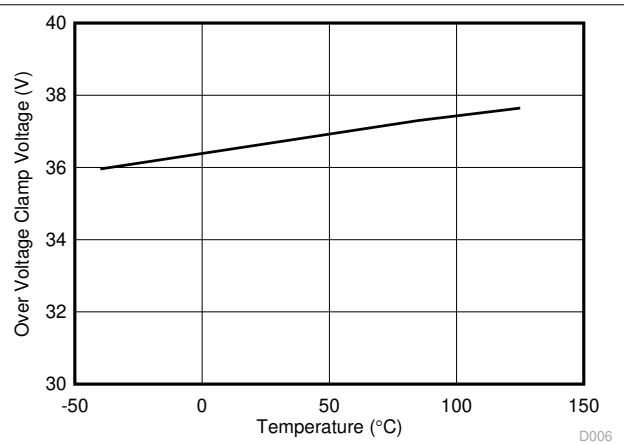


图 6-1. 不同负载电流下导通电阻与温度的关系



TPS16632

图 6-2. 过压钳位阈值与温度的关系

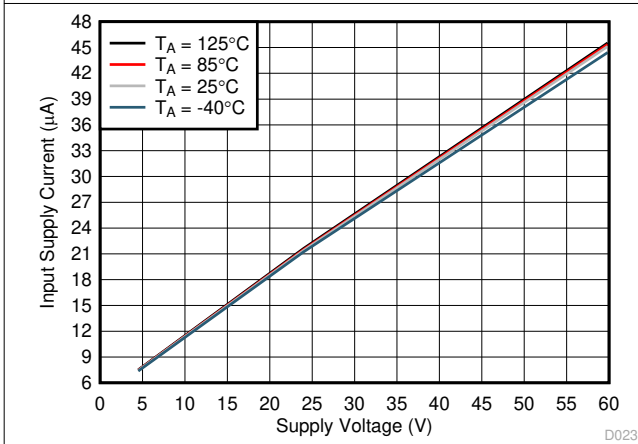


图 6-3. 关断情况下输入电源电流与电源电压的关系

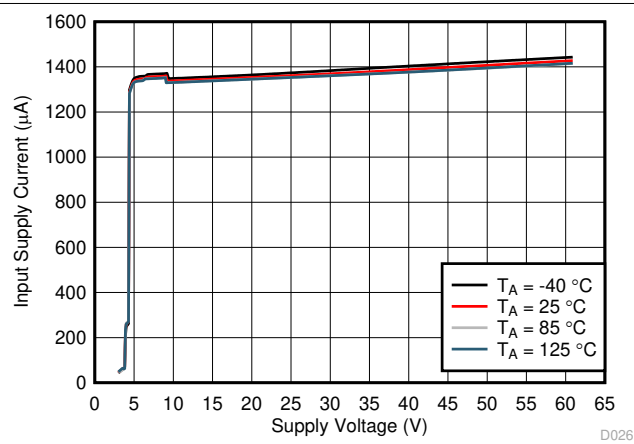


图 6-4. 正常工作期间输入电源电流与电源电压的关系

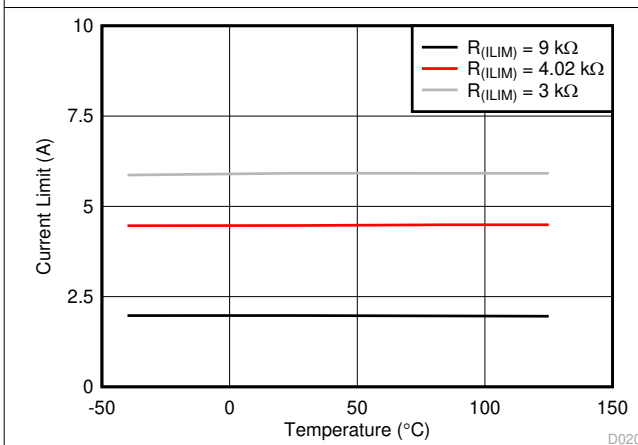


图 6-5. 输出电流限制与温度的关系

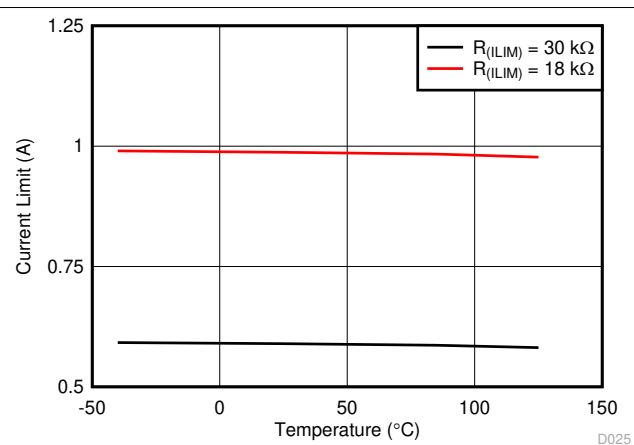


图 6-6. 输出电流限制与温度的关系

6.7 典型特性 (续)

-40°C ≤ T_A = T_J ≤ +125°C, V_(IN) = V_(P_IN) = 24V, V_(SHDN) = 2V, R_(ILIM) = 30kΩ, IMON = PGOOD = FLT = 开路, C_(OUT) = 1 μF, C_(dVdT) = 开路 (除非另有说明)

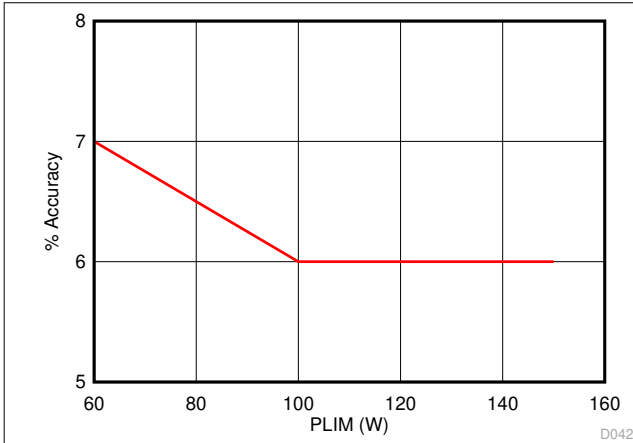
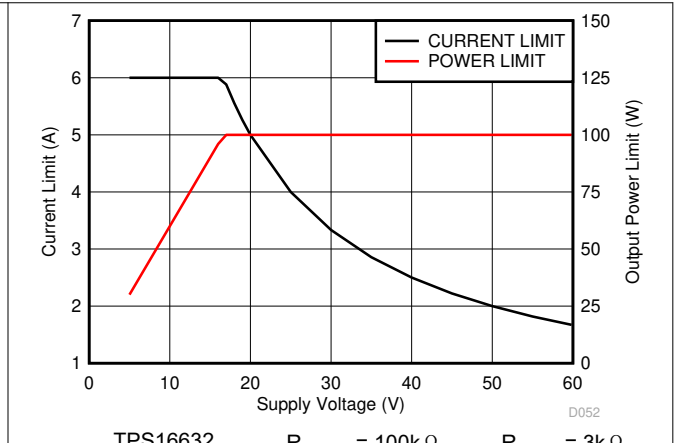


图 6-7. 输出功率限制精度与 PLIM 的关系



TPS16632 R_(PLIM) = 100kΩ R_(ILIM) = 3kΩ

图 6-8. 功率限制、电流限制与电源电压的关系

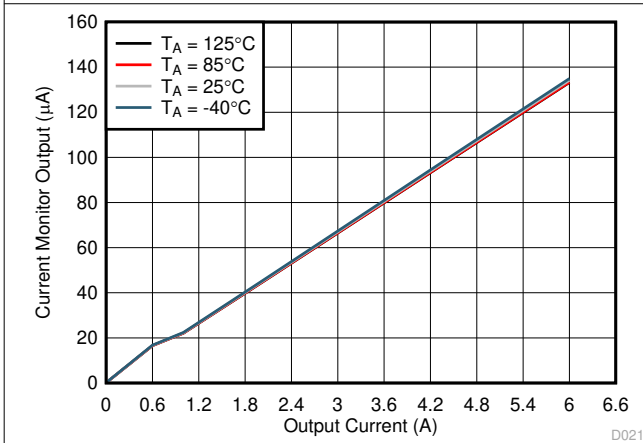


图 6-9. 电流监测器输出与输出电流的关系

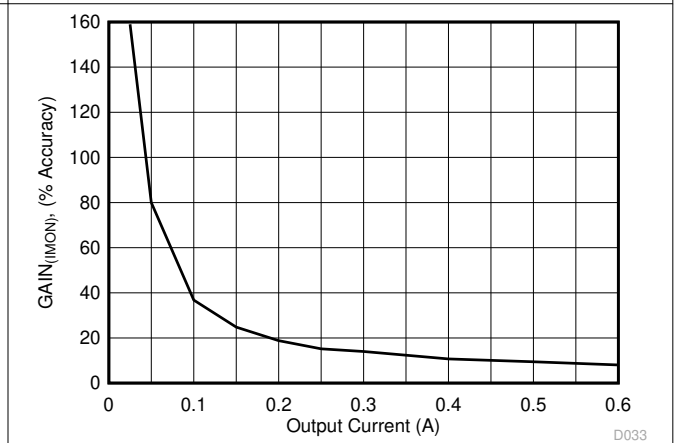


图 6-10. 低输出电流水平下的 IMON 增益精度

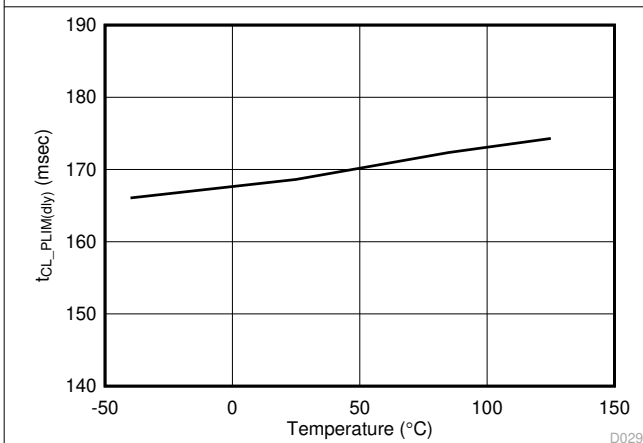


图 6-11. 电流和功率限制的最长持续时间与温度的关系

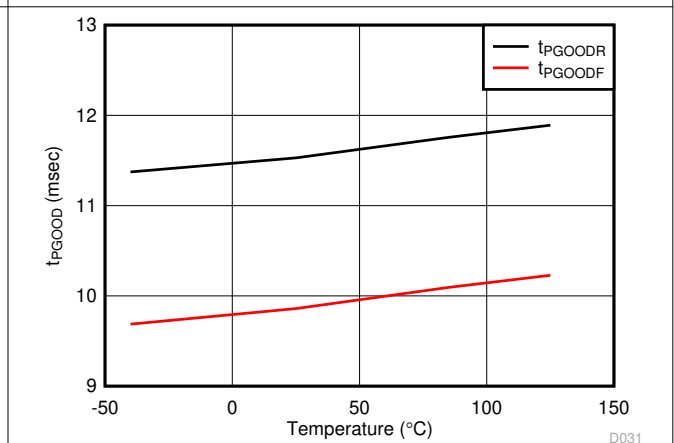
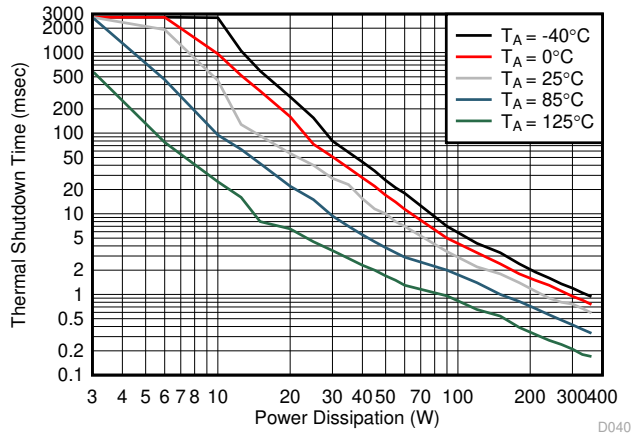


图 6-12. PGOOD 上升和下降延迟与温度的关系

6.7 典型特性 (续)

$-40^{\circ}\text{C} \leq T_A = T_J \leq +125^{\circ}\text{C}$, $V_{(IN)} = V_{(P_IN)} = 24\text{V}$, $V_{(SHDN)} = 2\text{V}$, $R_{(ILIM)} = 30\text{k}\Omega$, $\text{IMON} = \text{PGOOD} = \overline{\text{FLT}} = \text{开路}$, $C_{(OUT)} = 1\mu\text{F}$, $C_{(dVdT)} = \text{开路}$ (除非另有说明)



本在 EVM 板上的 VQFN 器件上获取

图 6-13. 热关断时间与功率耗散的关系

7 参数测量信息

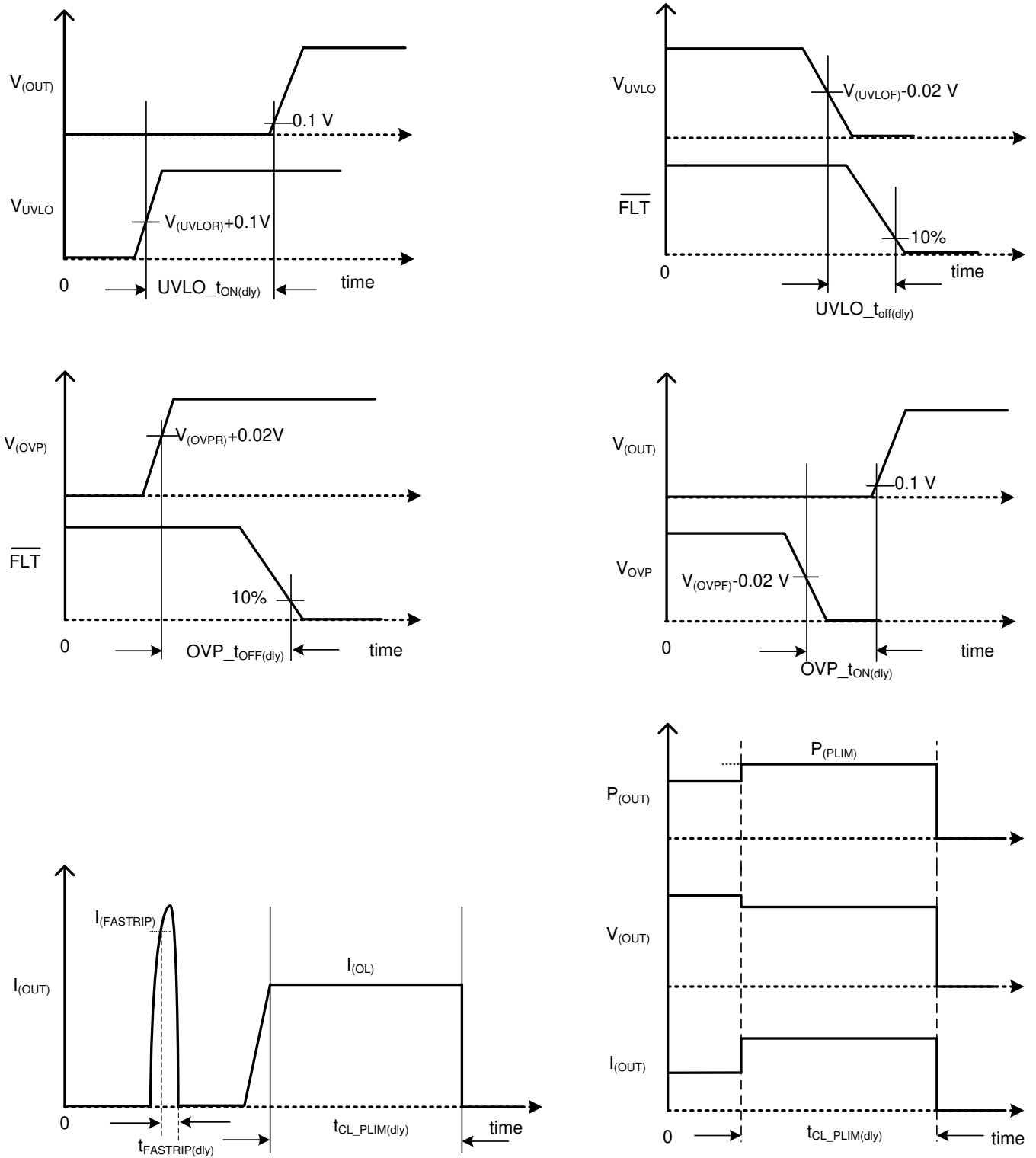


图 7-1. 时序波形

8 详细说明

8.1 概述

TPS1663x 是 60V 工业电子保险丝系列。此器件为所有以 4.5V 至 60V 供电的系统和应用提供强大的保护。对于热插拔电路板，该器件通过 dVdT 引脚提供热插拔电源管理，具有浪涌电流控制和可编程输出电压转换率功能。负载、电源和器件保护配备多种可编程特性，包括过流、过压、欠压。60V 最大直流工作电压和 62V 绝对最大额定电压能够在工业 SELV 电源出现 60V 直流输入电源故障时保护系统。精密过流限值 (6A 时为 $\pm 7\%$) 有助于最大限度地减少输入电源的过度设计，而 1 μ s (典型值) 的快速响应短路保护可在检测到短路时立即将故障负载与输入电源隔离开来。

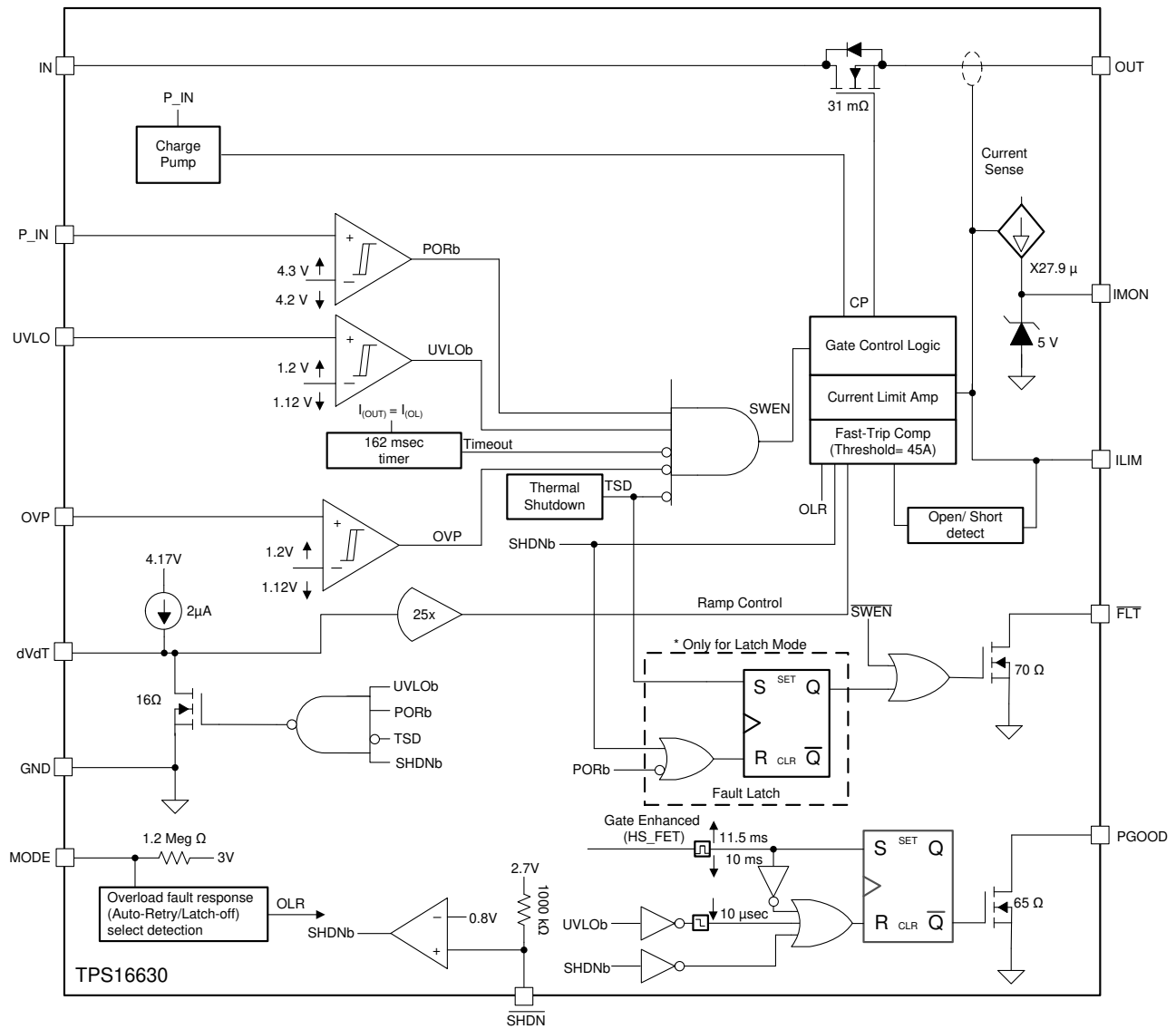
TPS16632 器件集成了可调节输出功率限制 (PLIM) 功能，从而简化需要符合 IEC61010-1 和 UL1310 等标准的系统设计。

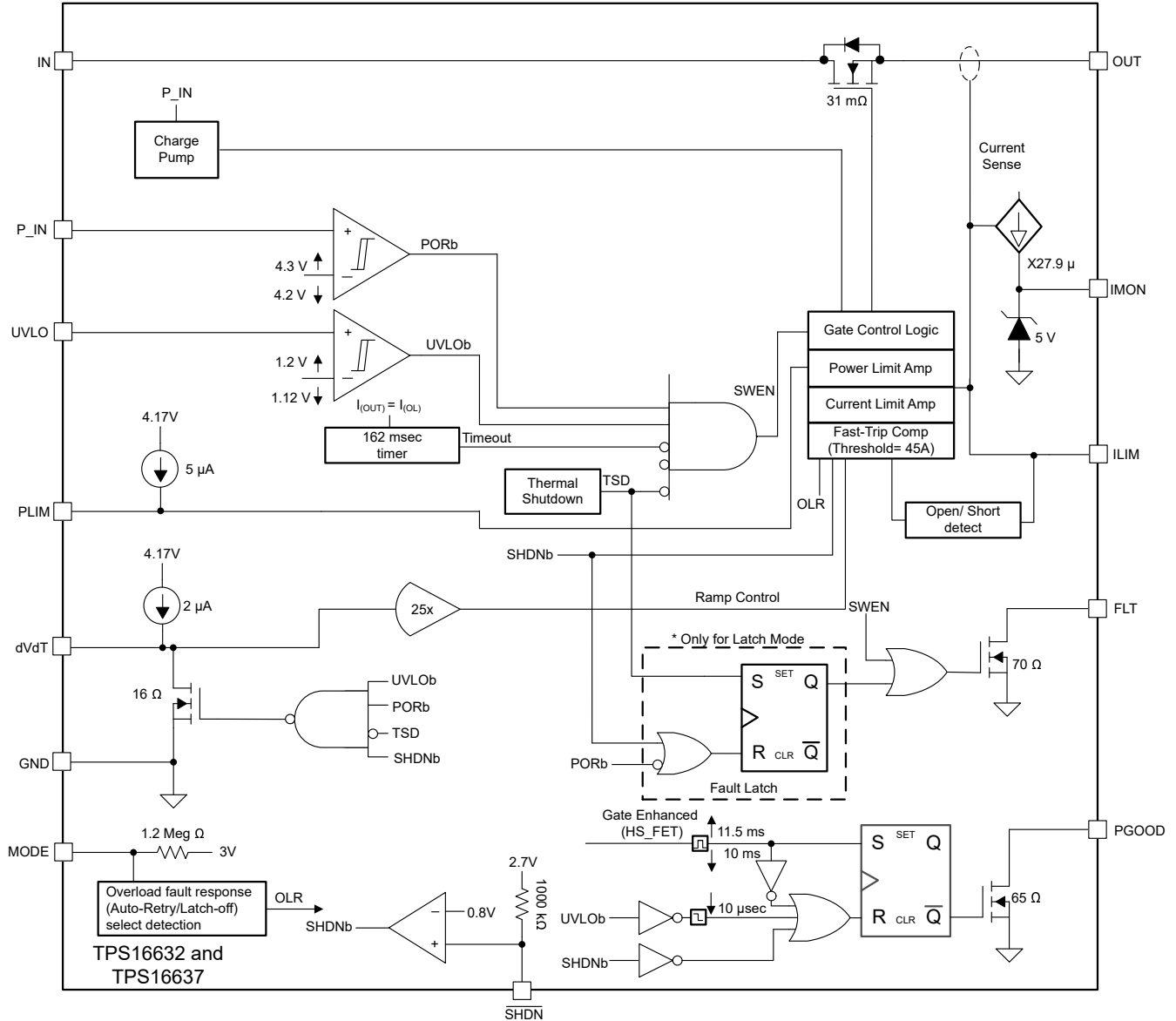
该器件可精确监控电压总线的欠压和过压情况，并为下游系统提供故障信号。此器件的阈值精度为 2%，可确保对总线进行严密监控，无需单独的电源电压监控器芯片。

TPS1663x 的其他特性包括：

- 用于系统运行状况监控的 $\pm 6\%$ 电流监视器输出 (IMON)
- 在电流限制、功率限制和热故障期间，使用 MODE 引脚选择锁存关断或自动重启模式响应
- PGOOD 指示器输出
- 可在发生过流事件时安全关断的过热保护
- 针对欠压和过压故障的抗尖峰故障报告
- 通过 SHDN 引脚，从 MCU 进行启用和禁用控制

8.2 功能方框图





8.3 特性说明

8.3.1 热插拔和浪涌电流控制

这些器件旨在控制将卡插入带电背板或其他热电源时的浪涌电流。此设计可限制背板电源电压上的电压骤降，并防止系统电源发生意外复位。受控启动还有助于消除传导和辐射干扰。从 dVdT 引脚连接到 GND 的外部电容器定义上电时输出电压的转换率。通过使 dVdT 引脚悬空，可实现 24V/500μs 的最快输出转换率。二浪涌电流可以使用 [方程式 1](#) 计算。

$$I = C \times \frac{dV}{dT} \geq I_{(INRUSH)} = C_{(OUT)} \times \frac{V_{(IN)}}{t_{dVdT}} \quad (1)$$

其中

$$t_{dVdT} = 20.8 \times 10^3 \times V_{(IN)} \times C_{(dVdT)} \quad (2)$$

图 8-1 显示了热插拔期间器件的浪涌电流控制性能。

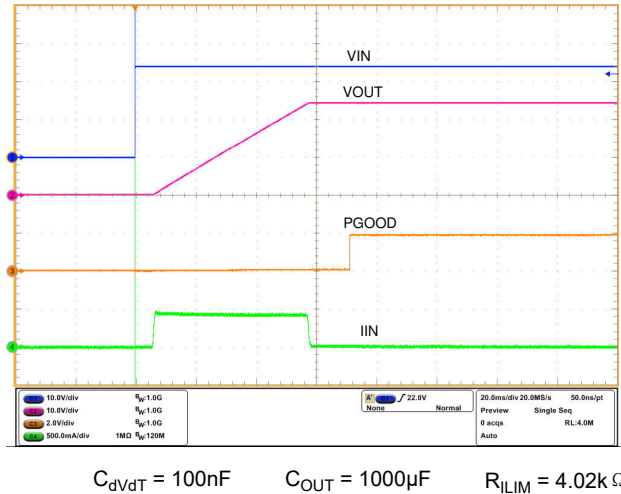


图 8-1. 24V 输入下的热插拔和浪涌电流控制

8.3.1.1 热调节环路

在具有电容负载的加电期间，电子保险丝内的平均功率耗散可使用 [方程式 3](#) 计算得出。

$$P_{D(INRUSH)} = 0.5 \times V_{(IN)} \times I_{(INRUSH)} \tag{3}$$

需要快速为大型输出电容器充电的系统设计可能会导致工作点超过 [图 6-13](#) 特性曲线定义的器件的功率耗散与时间边界限制的关系。此事件可能导致结温升高到超过器件允许的最大结温。为了将结温保持在工作范围内，热调节控制环路通过控制浪涌电流曲线来调节 $T_{(J_REG)}$ (典型值 $145^{\circ}C$) 的结温，从而自动限制器件内的功率耗散。 $t_{(Treg_timeout)}$ 为 1.25 秒 (典型值) 的内部计时器从热调节操作开始时开始计时。如果输出在此时间内未加电，则内部 FET 将关闭。设备的后续运行取决于模式配置 (自动重试或锁存关断) 设置，如 [表 8-1](#) 所示。热调节环路运行的最大超时时间为 1.25 秒 (典型值)，可确保器件和系统板在稳定故障状况 (例如通过输出短路唤醒) 下不会发热。该方案可确保加电运行可靠。

热调节控制环路在通过 $V_{(IN)}$ 加电、UVLO 循环和使用 \overline{SHDN} 控制开启期间，在内部被使能。[图 8-2](#) 展示了器件在加电期间通过 $V_{(IN)}$ 和大输出电容器在热调节环路中运行时的性能。当内部 FET 的栅极得到完全增强或经过 $t_{(Treg_timeout)}$ 为 1.25 秒 (典型值) 的时间时，热调节环路会在加电序列后在内部被禁用。

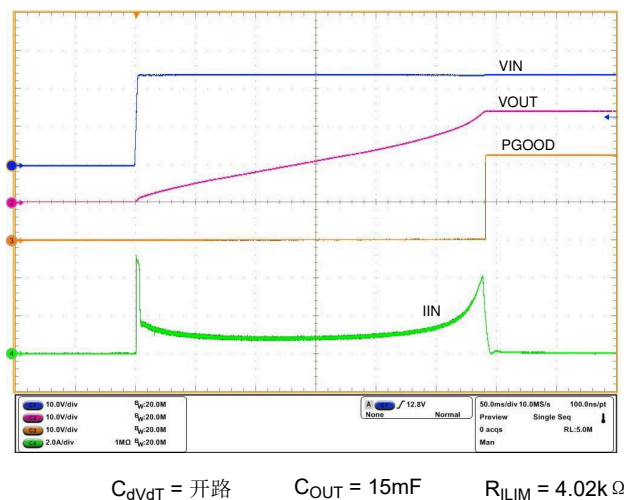


图 8-2. 在大电容负载下加电期间的热调节环路响应

8.3.2 欠压锁定 (UVLO)

TPS1663x 器件具有精确的 $\pm 2\%$ 可调节欠压锁定功能。当 UVLO 引脚上的电压在输入欠压故障期间降至低于 $V_{(UVLOF)}$ 时，内部 FET 会快速关断，并将 \overline{FLT} 置为有效。UVLO 比较器的磁滞为 78mV (典型值)。要设置输入 UVLO 阈值，请在 IN 电源到 UVLO 端子再到 GND 之间连接一个电阻分压器网络，如 图 8-3 所示。如果不需要欠压锁定功能，必须将 UVLO 端子连接到 IN 端子。UVLO 端子不得悬空。

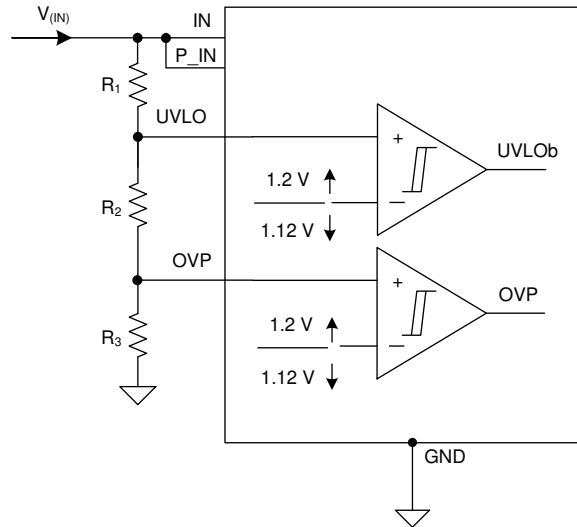


图 8-3. 由 R_1 、 R_2 和 R_3 设置的 UVLO 和 OVP 阈值

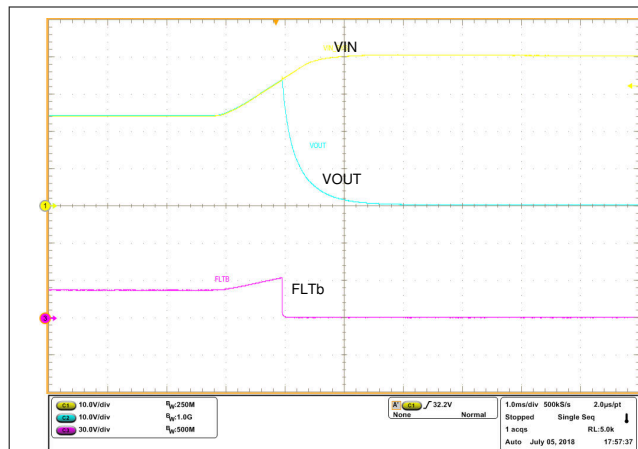
8.3.3 过压保护 (OVP)

TPS1663x 器件包含的电路可在过压情况下保护系统。TPS16630 具有精确的 $\pm 2\%$ 可调节过压切断功能。如果 OVP 引脚上的电压超过 $V_{(OVPR)}$ ，则系统会关断内部 FET 并保护下游负载。要从外预设部 OVP 阈值，请在 IN 电源与 OVP 端子之间连接一个电阻分压器并将其连接到 GND，如 图 8-3 所示。TPS16632 具有内部固定的 39V 最大过压钳位 $V_{(OVC)}$ 功能。当输入电压超过 40V 时，TPS16632 会将输出电压限制到 $V_{(OVC)}$ 。在输出电压钳位运行期间，内部 MOSFET 中的功率耗散为

$$PD = [V_{(IN)} - V_{(OVC)}] \times I_{(OUT)} \quad (4)$$

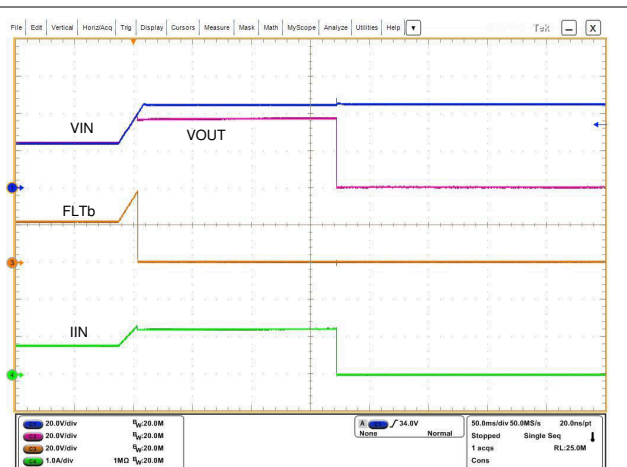
长时间过多的功率耗散会导致器件温度升高。为避免这种情况，内部 FET 在过压钳位下运行的最长持续时间 $t_{OVC(dly)}$ 为 162ms (典型值)。在此持续时间后，内部 FET 关闭，器件的后续运行取决于模式配置 (自动重试或锁存关断) 设置，如 表 8-1 所示。

图 8-4 显示了过压切断功能，图 8-5 显示了过压钳位功能。进入过压钳位模式后， \overline{FLT} 会在 617 μ s (典型值) 延迟后置为有效，并保持有效状态，直到过压故障消失。



TPS16630 OVP 设置为 33V

图 8-4. 在 33V 电平下的过切断压



TPS16632 $C_{OUT} = 10\mu F$, FLT 连接到 VOUT $R_{LOAD} = 30\Omega$

图 8-5. 过压钳位响应

8.3.4 过载保护和短路保护

该器件通过检测内部检测电阻两端的电压来监测负载电流。在启动和正常运行期间会监测 FET 电流。

8.3.4.1 过载保护

TPS1663x 器件具有精确的过载电流限制和快速短路保护功能。如果负载电流超过设定的电流限制 I_{OL} ，器件会将通过自身的电流调节到 I_{OL} ，最终降低输出电压。此操作期间器件上的功率耗散为：

$$(V_{IN} - V_{OUT}) \times I_{OL} \quad (5)$$

这会使器件发热，最终进入热关断状态。通过 FET 的过流的最大持续时间为 $t_{CL_PLIM(dly)}$ ，典型值为 162ms。如果在此时间之前发生热关断，则内部 FET 将关闭，并且根据表 8-1 中的 MODE 引脚配置，器件将以自动重试或锁存关断模式运行。使用方程式 6 设置电流限制。

$$I_{OL} = \frac{18}{R_{(ILIM)}} \quad (6)$$

其中

- $I_{(OL)}$ 是以安培为单位的过载电流限制
- $R_{(ILIM)}$ 是以 $k\Omega$ 为单位的电流限制电阻

在过载电流限制期间，如果过载状况存在的时间超过 $t_{CL_PLIM_FLT(dly)}$ （典型值 1.3ms），则 \overline{FLT} 置为有效，以针对内部 FET 因后续热关断事件或 $t_{CL_PLIM(dly)}$ 计时器到期而即将关断来发出警告。 \overline{FLT} 信号会在故障状况消失且器件恢复正常运行之前，保持置为有效的状态。图 8-6 和图 8-7 展示了过载电流限制性能。

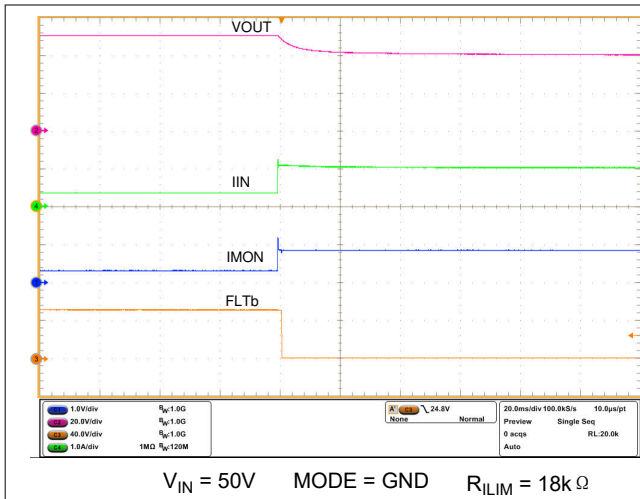


图 8-6. 从 140 Ω 到 40 Ω 的负载阶跃期间的过载性能

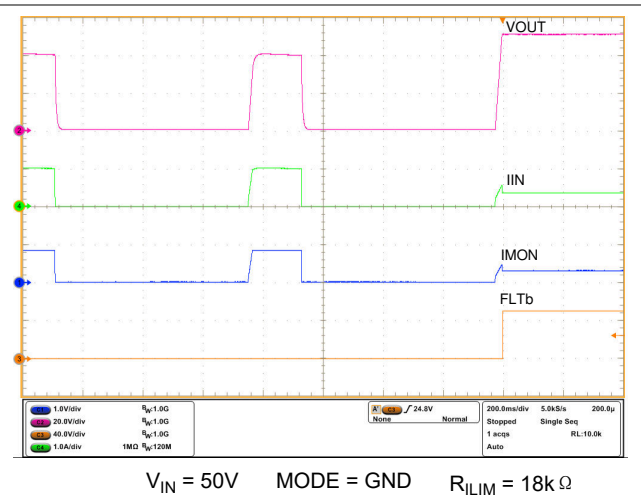


图 8-7. 通过从 40 Ω 到 140 Ω 的负载阶跃退出过载状况

TPS1663x 器件具有 ILIM 引脚短路和开路故障检测及保护功能。当检测到 ILIM 引脚对 GND 短路或开路时，内部 FET 会关断并保持关断状态，直到 ILIM 引脚故障消失。

8.3.4.2 短路保护

在瞬态输出短路事件期间，流过器件的电流会迅速增大。由于电流限制放大器因带宽有限而无法快速响应此事件，该器件包含一个快速跳变比较器。快速跳变比较器架构专用于在输出短路事件期间实现快速关断， $t_{FASTTRIP(dly)} = 1\mu s$ （典型值），并且内部 FET 的 $I_{SCP} = 45A$ 。快速跳变阈值在内部设置为 $I_{FASTTRIP}$ 。快速跳变电路仅将内部 FET 保持关断几微秒，之后器件会缓慢重新导通，从而允许电流限制环路将输出电流调节到 I_{OL} 。然后，器件像在过载状况中那样运行。图 8-8 展示了器件的输出热短路性能。

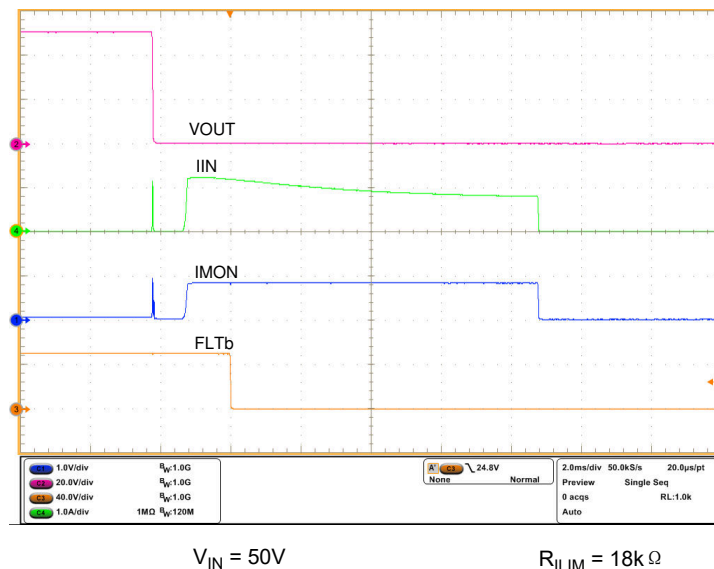


图 8-8. 输出热短路响应

快速跳变比较器架构具有电源线防噪性能，可在噪声多的环境中实现稳健的性能。这种电源线防噪性能通过根据通过器件的过流水平 $I_{FASTTRIP}$ 来控制内部 FET 的关断时间来实现。过流越高，关断时间 $t_{FASTTRIP(dly)}$ 越短。在 $I_{FASTTRIP} < I_{OUT} < I_{SCP}$ 范围内的过载电流大小下，快速跳变比较器响应时间为 $3.2\mu s$ （典型值）。

8.3.4.2.1 通过输出短路启动

当器件在输出端短路启动时，电流开始限制为 $I_{(OL)}$ 。器件内的 $V_{IN} \times I_{(OL)}$ 功率耗散高，因此结温会升高。随后热调节控制环路会限制负载电流，以将结温调节至 $T_{(J_REG)}$ (典型值 145°C)，持续时间为 $t_{(Treg_timeout)}$ (典型值 1.25s)。设备的后续运行取决于模式配置 (自动重试或锁存关断) 设置，如表 8-1 所示。 FLT 在 $t_{(Treg_timeout)}$ 后置为有效，并在输出短路消失之前保持置为有效。图 8-9 展示了器件在此情况中的行为。

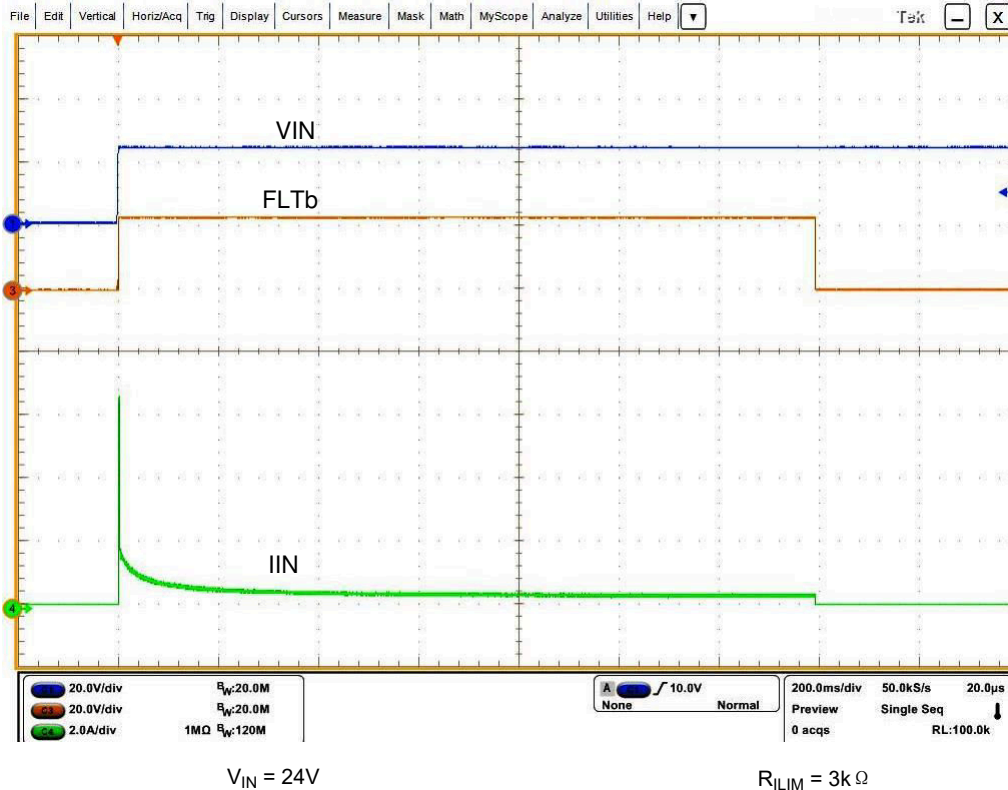


图 8-9. 通过输出短路启动

8.3.5 输出功率限制、PLIM (TPS16632 和 TPS16637)

在 TPS16630 中，使用固定的过流限制阈值后，最大输出功率限制随电源输入而线性增加。PLC CPU 等电气工业过程控制设备必须符合 IEC61010-1 和 UL1310 等防火安全标准，这类标准需要有限的能量和电源电路。在工作电源电压范围较宽的高功率应用中，限制输出功率成为一项挑战。TPS16632 和 TPS16637 集成了可调节输出功率限制功能，从而可简化需要符合此标准的系统设计。

如图 8-10 中所示，在 PLIM 与 GND 之间连接一个电阻器来设置输出功率限制值。如果不需要输出功率限制，则将 PLIM 直接连接到 GND。此连接将禁用 PLIM 功能。

在过功率负载事件期间，TPS16632 和 TPS16637 将输出功率限制在 PLIM 电阻器设置的预设值。该限制可间接使器件在电流限制模式下运行，具有稳定状态输出电压且电流由负载特性和以下项设置：

$$P_{LIM} = V_{OUT} \times I_{OUT} \quad (7)$$

图 6-8 展示了 TPS16632 在 100W 功率限制设置下的输出功率限制和电流限制特性。器件在功率限制模式下的最长持续时间 $t_{CL_PLIM(dly)}$ 为 162ms (典型值)。在此时间之后，根据表 8-1 中的 MODE 引脚配置，器件将以自动重试或锁存关断模式运行。

$$P_{(PLIM)} = 1 \times R_{(PLIM)} \quad (8)$$

在此处， $P_{(PLIM)}$ 是以瓦特为单位的输出功率限制， $R_{(PLIM)}$ 是以 $k\Omega$ 为单位的功率限制设置电阻。

在输出功率限制运行期间， \overline{FLT} 在 $t_{CL_PLIM_FLT(dly)}$ 延迟后置为有效。 \overline{FLT} 信号会在过功率负载状况消失且器件恢复正常运行之前，保持置为有效的状态。

图 8-11 展示了 TPS16632 的输出功率限制性能，其中采用 100W 设置，适用于 2 类电源设计。

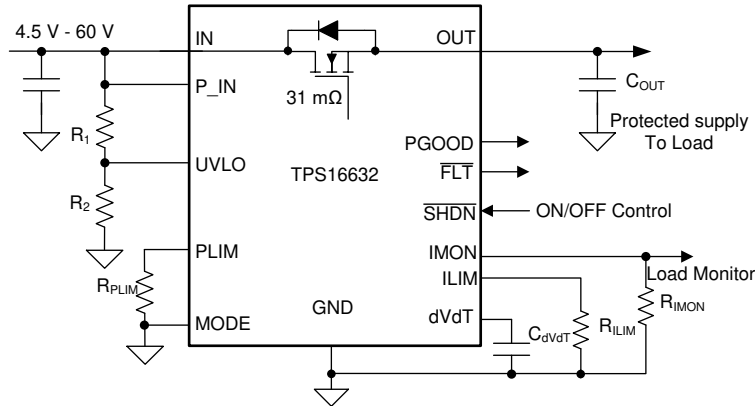
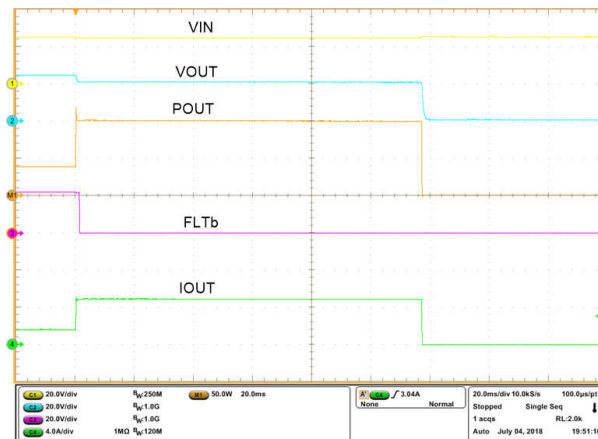


图 8-10. TPS16632 典型应用原理图



$R_{PLIM} = 100k\Omega$

$R_{ILIM} = 3k\Omega$

图 8-11. 100W 2 类条件下，TPS16632 的输出功率限制响应

8.3.6 电流监测输出 (IMON)

TPS1663x 器件具有精确的模拟电流监测输出。IMON 端子上的电流源在内部配置为与从 IN 到 OUT 的电流成比例。使用从 IMON 端子到 GND 端子的电阻器 $R_{(IMON)}$ ，可以将该电流转换为电压。IMON 电压可用于监测流经系统的电流的。用于监测电流的最大电压 ($V_{(IMONmax)}$) 限制为 4V。此限制会限定 $R_{(IMON)}$ 电阻器的最大值，并由 方程式 9 确定。

$$V_{(IMON)} = [I_{(OUT)} \times GAIN_{(IMON)}] \times R_{(IMON)} \quad (9)$$

其中，

- $GAIN_{(IMON)}$ 是增益系数 $I_{(IMON)}:I_{(OUT)} = 27.9 \mu A/A$ (典型值)
- $I_{(OUT)}$ 是负载电流

请参阅图 6-9，了解 IMON 输出与负载电流间的关系图。图 8-12 展示了 IMON 性能。

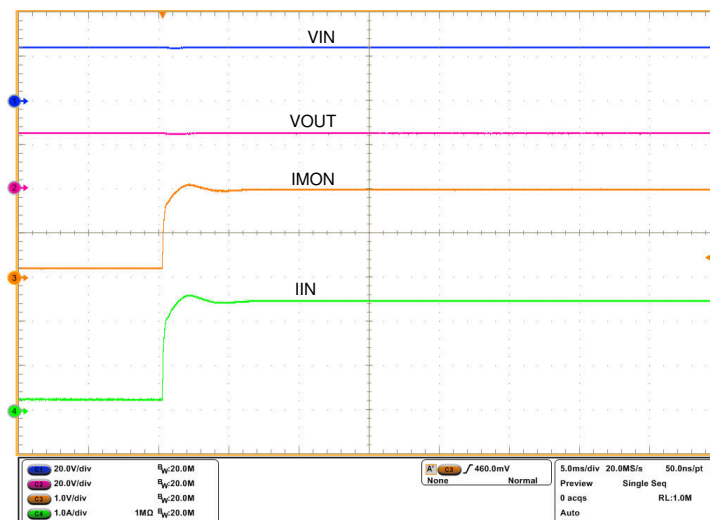


图 8-12. 负载阶跃期间的 IMON 响应

IMON 引脚不得具有旁路电容器，这是为了避免电流监测信息发生延迟。

8.3.7 故障响应 (\overline{FLT})

在发生欠压、过压、过载、功率限制、ILIM 引脚短路和热关断条件等故障事件时， \overline{FLT} 漏极开路输出置为有效（低电平有效）。此器件专用于在无需外部电路的情况下，使用内部抗尖峰脉冲电路来应对故障条件，从而消除错误的报告。 \overline{FLT} 可以在不使用时保持开路或连接到 GND。

8.3.8 电源正常输出 (PGOOD)

这些器件具有漏极开路电源正常 (PGOOD) 指示器输出。PGOOD 可用于对 DC/DC 转换器等下游负载进行启用/禁用控制。当内部 FET 的栅极增强时，PGOOD 变为高电平。当内部 FET 在故障事件期间被关断或 \overline{SHDN} 被拉至低电平时，PGOOD 变为低电平。上升沿的抗尖峰脉冲时间 t_{PGOODR} 为 11.5ms (典型值)，下降沿的抗尖峰脉冲时间 t_{PGOODF} 为 10ms (典型值)。PGOOD 的额定电压为 60V，可以通过电阻器拉至 IN 或 OUT。

8.3.9 IN、P_IN、OUT 和 GND 引脚

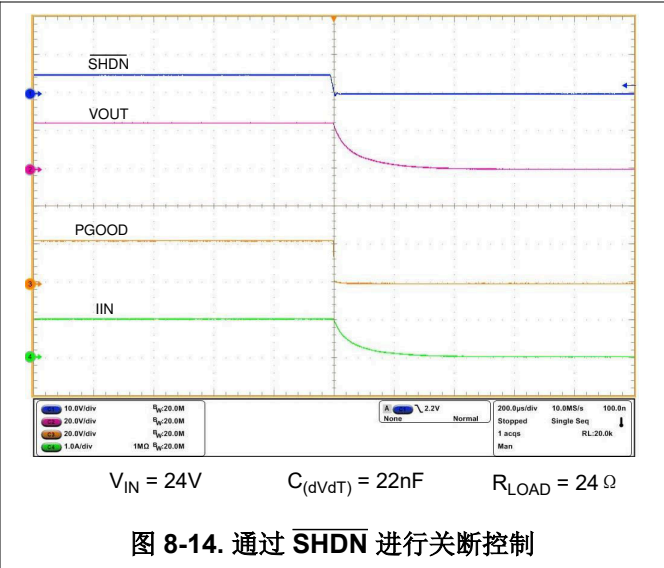
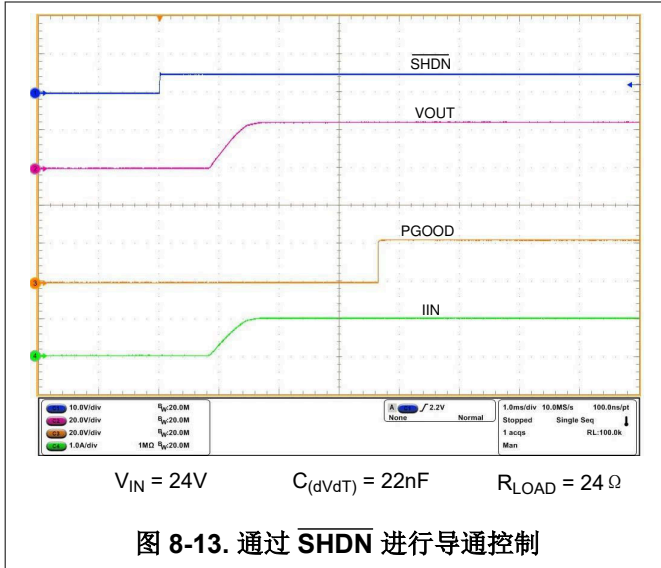
在 IN 和 GND 之间连接一个最低 0.1 μ F 的电容器。将 P_IN 和 IN 连接在一起。请勿使任何 IN 和 OUT 引脚处于未连接状态。

8.3.10 热关断

该器件具有内置的过热关断电路，可在结温超过 $T_{(TSD)}$ (典型值 165°C) 时保护内部 FET。在热关断事件之后，根据如表 8-1 所示配置的故障响应模式，器件会锁存关断或在 $T_J < (T_{(TSD)} - 11^\circ C)$ 后开始 $t_{(TSD_retry)}$ 为 648ms (典型值) 的自动重试周期。在热关断期间，故障引脚 \overline{FLT} 拉至低电平以表明发出故障状态信号。

8.3.11 低电流关断控制 (\overline{SHDN})

内部和外部 FET 以及负载电流可以通过使用微控制器 GPIO 引脚将 \overline{SHDN} 引脚拉至 0.8V 阈值以下来关断，也可以通过光隔离器器件进行远程控制。在关断状态下，器件静态电流降至 21 μ A (典型值)。要将 \overline{SHDN} 置为低电平，下拉电阻必须具有至少 10 μ A 的灌电流能力。要能使该器件， \overline{SHDN} 必须上拉至至少 2V。使能此器件后，内部 FET 将通过 dVdT 模式导通。图 8-13 和图 8-14 展示了 \overline{SHDN} 控制的性能。



8.4 器件功能模式

TPS1663x 器件通过 MODE 引脚配置对过载做出不同的响应。表 8-1 列出了运行上的差异。

表 8-1. 不同模式配置下的器件运行差异

MODE 引脚配置	功率限制、过流故障和热关断运行
开路	最长持续时间 $t_{\text{CL_PLIM(dly)}}$ 的有源电流限制。在锁存关断后。通过将 $\overline{\text{SHDN}}$ 或 UVLO 从低电平切换到高电平，或对 IN 进行下电上电，可复位锁存。
短接至 GND	最长持续时间 $t_{\text{CL_PLIM(dly)}}$ 的有源电流限制。在延迟 $t_{\text{(TSD_retry)}}$ 后自动重试。

9 应用和实例

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

TPS1663x 器件是一款 60V 电子保险丝，通常用于热插拔和电源轨保护应用。该器件的工作电压范围为 4.5V 至 60V，具有可编电流限制、过压和欠压保护功能。该器件有助于控制浪涌电流，并为 PLC、电信无线电和工业打印机等系统提供输出功率限制。该器件还为系统电源轨上的多个故障提供强大的保护。

[详细设计过程](#)部分可用于为此器件选择元件值。此外，Web 产品文件夹中还提供电子表格设计工具 ([TPS1663 设计计算器](#))。

9.2 典型应用

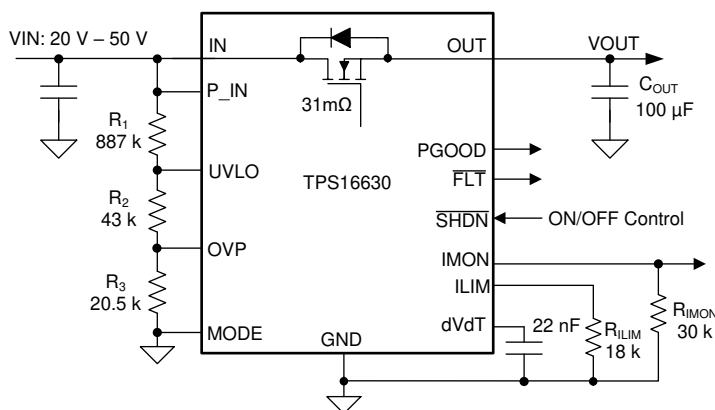


图 9-1. 用于电信无线电的 20V - 50V、1A 电子保险丝保护电路

9.2.1 设计要求

表 9-1 显示 TPS16630 的设计要求。

表 9-1. 设计要求

设计参数		示例值
$V_{(IN)}$	输入电压范围	20V - 50V
$V_{(UV)}$	欠压锁定设定值	18V
$V_{(OV)}$	过压截止设定值	55V
$I_{(LIM)}$	过载电流限制	1A
C_{OUT}	输出电容器	100µF
$I_{(INRUSH)}$	浪涌电流限值	300mA

9.2.2 详细设计过程

9.2.2.1 设定限流阈值 $R_{(ILIM)}$ 选择

ILIM 引脚上的 $R_{(ILIM)}$ 电阻器设置过载电流限制。可以使用 [方程式 10](#) 来设置过载电流限制。

$$R_{(ILIM)} = \frac{18}{I_{OL}} = 18k\Omega \quad (10)$$

其中

- $I_{LIM} = 1A$

选择最接近的标准 1% 电阻值： $R_{(LIM)} = 18k\Omega$

9.2.2.2 欠压锁定和过压设定

通过使用连接在器件 IN、UVLO、OVP 和 GND 引脚之间的 R_1 、 R_2 和 R_3 外部分压器网络，可调节欠压锁定 (UVLO) 和过压跳变点。通过对 [方程式 11](#) 和 [方程式 12](#) 求解，可计算出设置欠压和过压所需的值。

$$V_{(OVPR)} = \frac{R_3}{R_1 + R_2 + R_3} \times V_{(OV)} \quad (11)$$

$$V_{(UVLOR)} = \frac{R_2 + R_3}{R_1 + R_2 + R_3} \times V_{(UV)} \quad (12)$$

为了尽可能减小从电源消耗的输入电流：

$$I_{(R123)} = \frac{V_{(IN)}}{R_1 + R_2 + R_3} \quad (13)$$

TI 建议对 R_1 、 R_2 和 R_3 使用较高的电阻值。

但是，由于连接到电阻串的外部有源元件产生的漏电流会增加这些计算的误差，因此，选择的电阻器串电流 $I_{(R123)}$ 必须为 UVLO 和 OVP 引脚漏电流的 20 倍。

根据器件电气规格， $V_{(OVPR)} = 1.2V$ ， $V_{(UVLOR)} = 1.2V$ 。根据设计要求， $V_{(OV)}$ 为 55V， $V_{(UV)}$ 为 18V。为了求解该公式，首先选择 $R_3 = 20.5k\Omega$ 的值，然后使用 [方程式 11](#) 求解得出 $(R_1 + R_2) = 930k\Omega$ 。使用 [方程式 12](#) 和 $(R_1 + R_2)$ 的值求解得出 $R_2 = 43k\Omega$ ，最后得出 $R_1 = 887k\Omega$ 。

选择最接近的标准 1% 电阻值： $R_1 = 887k\Omega$ ， $R_2 = 43k\Omega$ ， $R_3 = 20.5k\Omega$ 。

9.2.2.3 设置输出电压斜坡时间 (t_{dvdT})

使用 [方程式 1](#) 和 [方程式 2](#) 计算实现 300mA 浪涌电流所需的 $C_{(dvdT)}$ 。 $C_{(dvdT)} = 22nF$ 。图 9-2 和图 9-3 展示了 50V 热插拔条件下的浪涌电流限制性能。

9.2.2.3.1 支持元件选择： R_{PGOOD} 和 $C_{(IN)}$

R_{PGOOD} 用作漏极开路输出的上拉电阻。此引脚的灌电流不得超过 10mA (请参阅[绝对最大额定值表](#))。TI 建议 R_{PGOOD} 的典型电阻值范围为 10k Ω 到 100k Ω 。图 9-5 和图 9-7 分别展示了系统的加电和断电性能。 C_{IN} 是本地旁路电容器，用于抑制输入端的噪声。TI 建议 $C_{(IN)}$ 至少为 0.1 μF 。

9.2.3 应用曲线

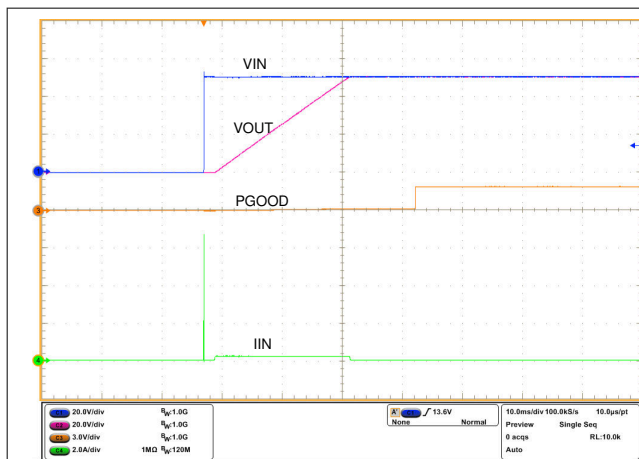


图 9-2. 在 50V 电源且无负载的情况下进行热插拔

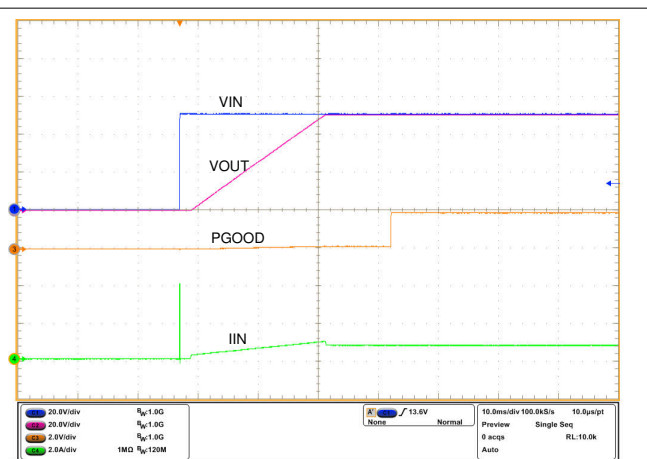


图 9-3. 在 50V 电源和 60 Ω 负载下进行热插拔

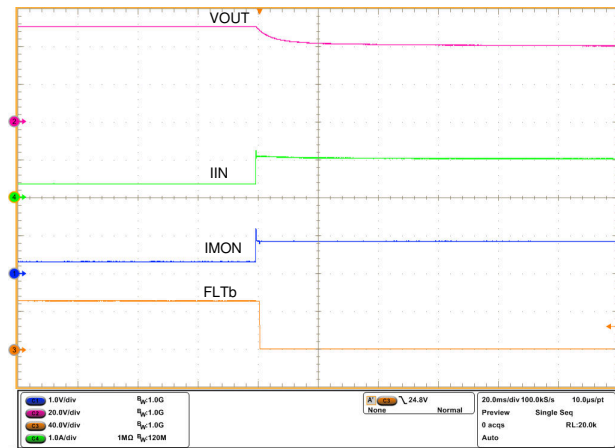


图 9-4. 从 140 Ω 到 40 Ω 的负载阶跃期间的过载性能

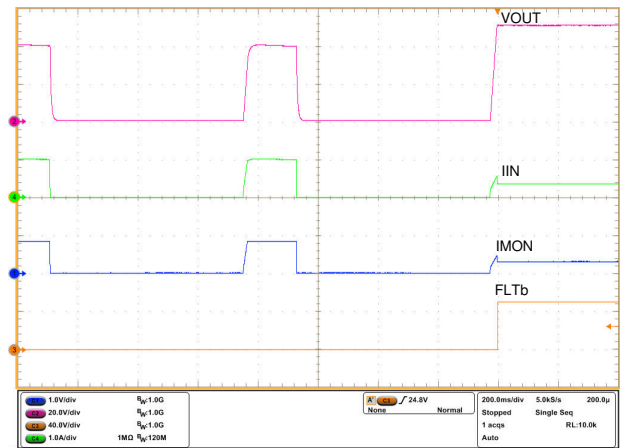


图 9-5. 通过从 40 Ω 到 140 Ω 的负载阶跃退出过载

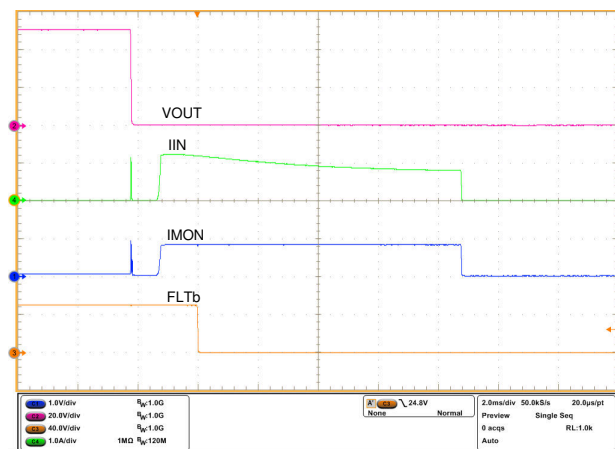


图 9-6. 使用 50V 输入电源时的输出热短路性能

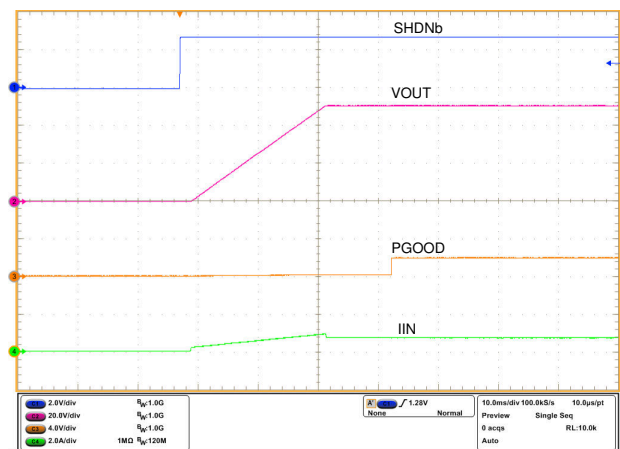


图 9-7. 使用 SHDN 控制导通

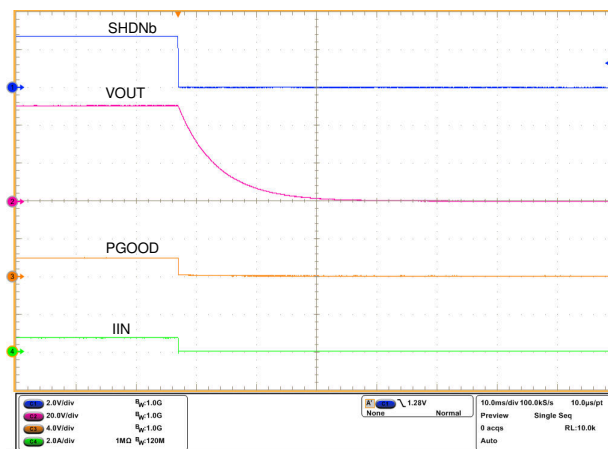


图 9-8. 使用 SHDN 控制关断

9.3 系统示例

9.3.1 简单 24V 电源路径保护

使用 TPS1663x，至少可以使用三个外部元件实现简单的 24V 电源路径保护，如 图 9-9 中的原理图所示。所需的外部元件是用于对电流限制进行预设的 $R_{(ILIM)}$ 电阻器，以及 $C_{(IN)}$ 和 $C_{(OUT)}$ 电容器。

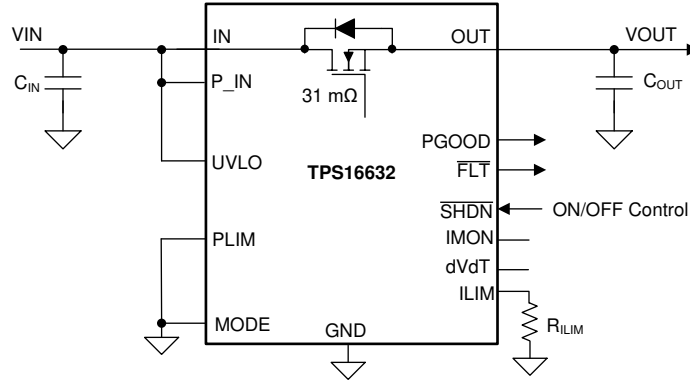


图 9-9. 将 TPS16630 配置为简单电源路径保护

采用此配置的保护特性包括：

- 39V (最大值) 过压钳位输出
- 浪涌电流控制，其输出电压转换率为 24V/500μs
- 具有自动重试功能的精确电流限制

9.4 电源相关建议

TPS1663x 电子保险丝专用于 $4.5V \leq V_{IN} \leq 60V$ 的电源电压范围。如果输入电源距离器件超过几英寸，TI 建议使用高于 $0.1 \mu F$ 的输入陶瓷旁路电容器。电源的额定值必须高于设定的电流限制，以避免在过流和短路情况下出现压降。

9.4.1 瞬态保护

在短路和过载电流限制情况下，当器件中断电流时，输入电感在输入端产生正电压尖峰，输出电感在输出端产生负电压尖峰。电压尖峰（瞬变）的峰值振幅取决于与器件输入或输出串联的电感值。如果未采取措施解决问题，这些瞬态可能会超过器件的**绝对最大额定值**。

解决瞬变的典型方法包括：

- 更大限度减少进出器件的引线长度和电感
- 使用大 PCB GND 平面
- 在输出端和 GND 使用肖特基二极管来吸收负尖峰
- 使用低容值陶瓷电容器 (C_{IN} 低至约 $0.1 \mu F$) 来吸收能量并抑制瞬变。

输入电容的近似值可通过**方程式 14** 进行估算。

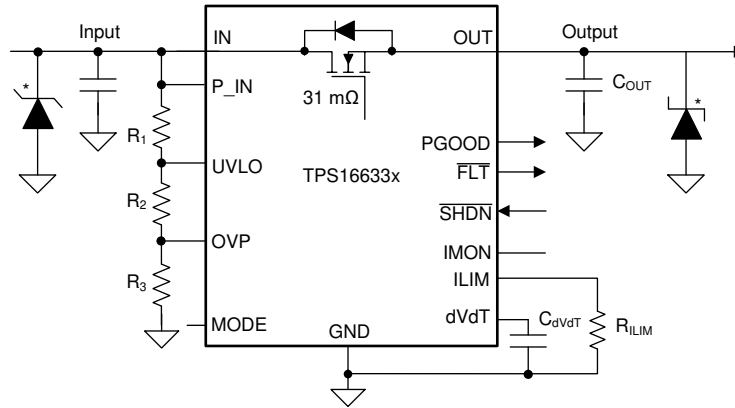
$$V_{\text{spike(Absolute)}} = V_{IN} + I_{(LOAD)} \times \sqrt{\frac{L_{(IN)}}{C_{(IN)}}} \quad (14)$$

其中

- $V_{(IN)}$ 是标称电源电压
- $I_{(LOAD)}$ 是负载电流
- $L_{(IN)}$ 等于在源极中观察到的有效电感
- $C_{(IN)}$ 是输入端存在的电容

某些应用可能需要额外的瞬态电压抑制器 (TVS)，以防止瞬变超过器件的**绝对最大额定值**。这些瞬变可能发生在电源线上的正负浪涌测试期间。在此类应用中，TI 建议至少放置 $1\mu F$ 的输入电容器。

采用可选保护元件（陶瓷电容器、TVS 和肖特基二极管）的电路实现方案如**图 9-10** 所示。



* 抑制瞬态所需的可选元件

图 9-10. 采用可选保护元件的 TPS1663x 电路实现方案

9.5 布局

9.5.1 布局指南

- 在所有应用下，TI 建议在 IN 端子和 GND 之间使用 0.1μF 或更高值的陶瓷去耦电容器。
- 高载流电源路径连接必须尽可能短，并且其大小必须能够承载至少两倍的满载电流。有关典型的 PCB 布局示例，请参阅图 9-11 和图 9-12。
- 使所有 TPS1663x 系列支持元件 R_(ILIM)、R_(PLIM)、C_(dVdT)、R_(IMON)、UVLO 和 OVP 电阻器靠近其相应的连接引脚。采用最短的布线长度将元件另一端连接至 GND。
- 为了减少对电流限制和功率限制精度的寄生效应，应使将 R_(ILIM)、R_(PLIM) 元件连接该器件的布线尽可能短。这些走线不得与电路板中的开关信号发生耦合。
- 必须将保护器件（如 TVS、缓冲器、电容器或二极管）放置于空间上靠近有意保护的器件的位置上，并采用短线布线，以降低电感。例如，TI 建议使用保护肖特基二极管来解决由于电感负载切换而导致的负瞬变，并且它必须位于物理上靠近 OUT 和 GND 引脚的位置。
- 散热注意事项：正确安装后，PowerPAD 封装可显著提高冷却能力。要在额定功率下运行，PowerPAD 必须直接焊接到器件正下方的电路板 GND 平面。在电流更高的应用中，其他平面（例如电路板的底部）可用于增加散热。

9.5.2 布局示例

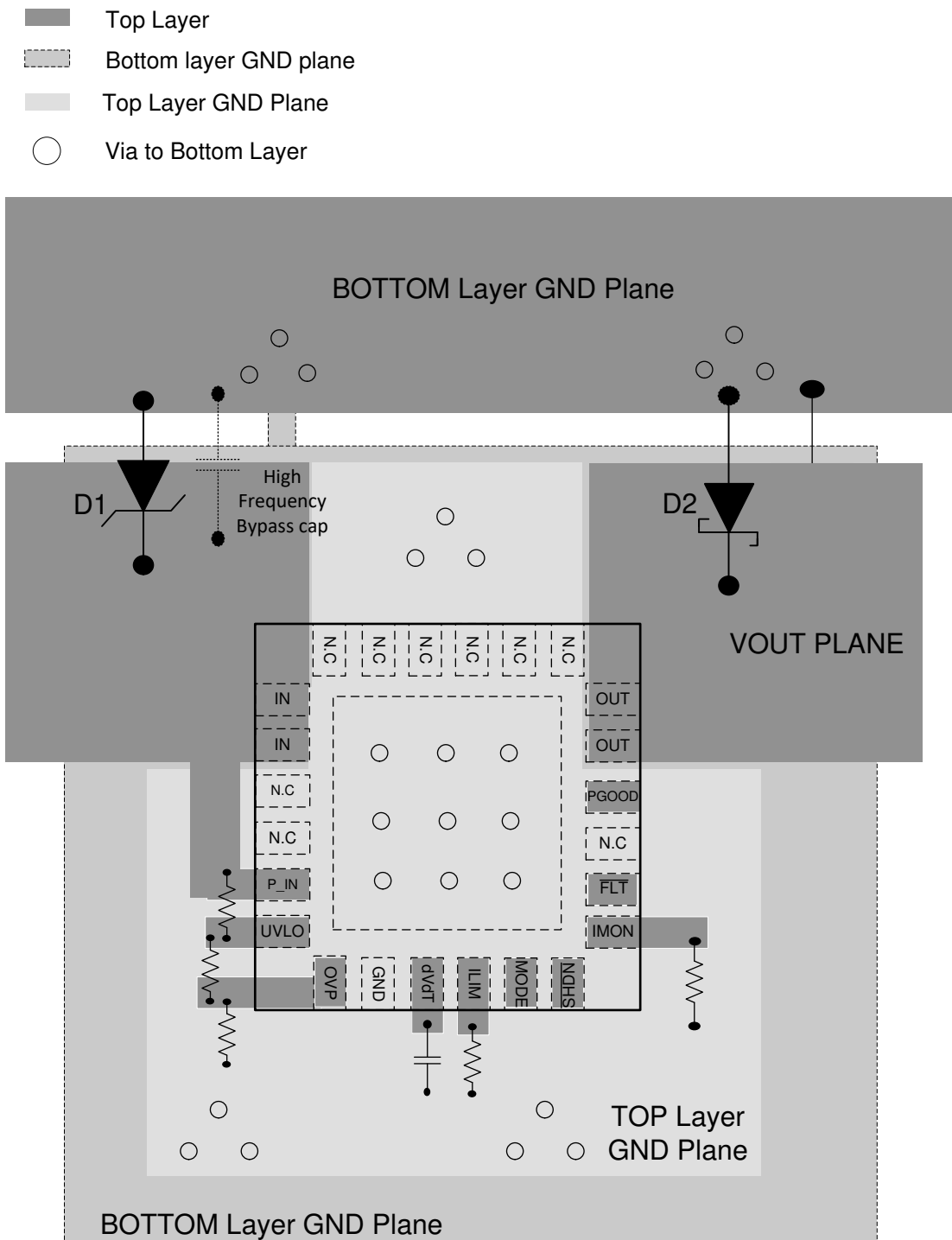


图 9-11. 采用 QFN 封装并采用 2 层 PCB 的 PCB 布局示例

- Top Layer
- Bottom layer GND plane
- Top Layer GND Plane
- Via to Bottom Layer

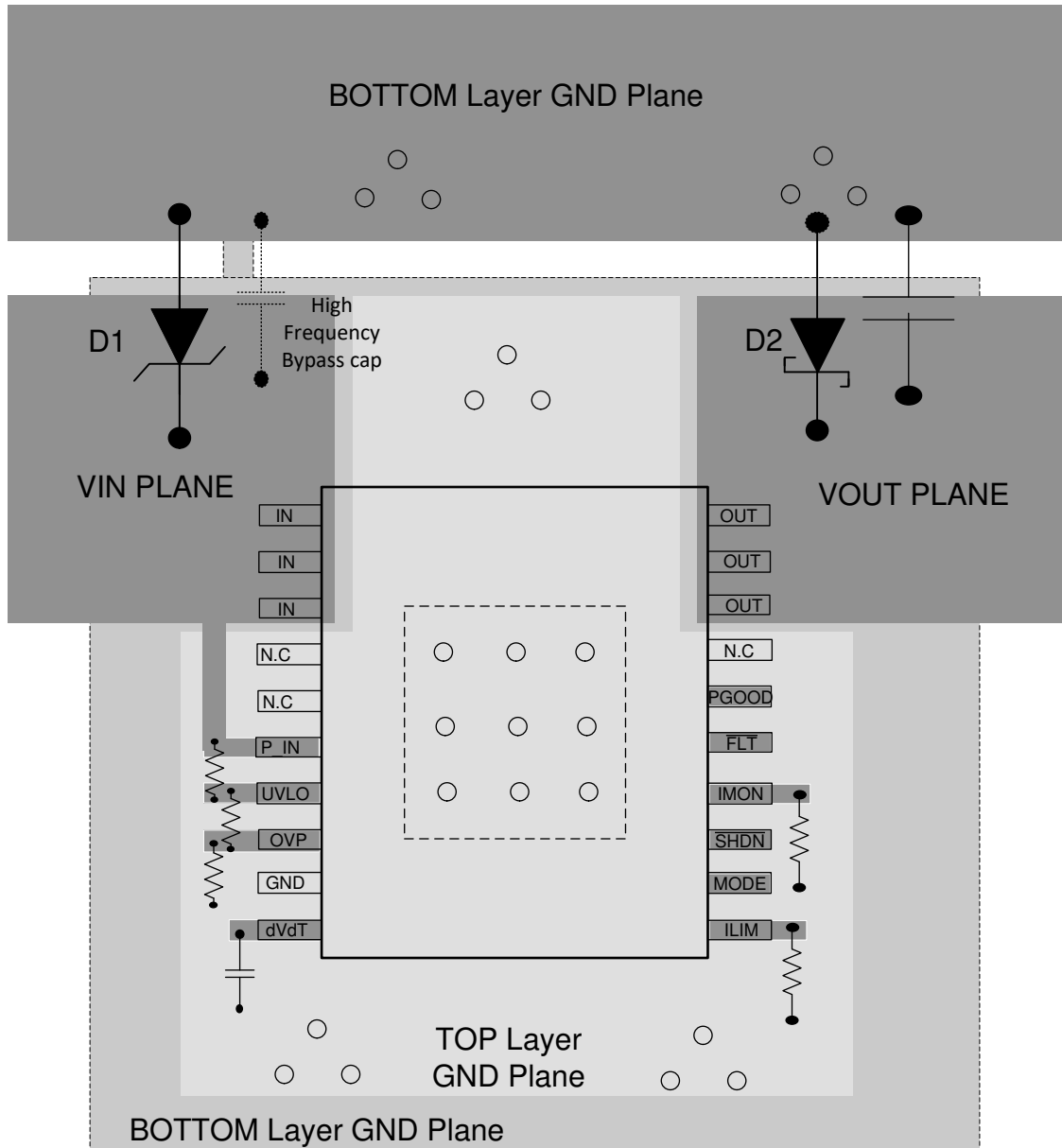


图 9-12. 采用 HTSSOP 封装和 2 层 PCB 的典型 PCB 布局示例

10 器件和文档支持

10.1 文档支持

10.1.1 相关文档

- [TPS1663 设计计算器](#)

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.4 商标

PowerPAD™ and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

10.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision F (February 2023) to Revision G (April 2026) Page

• 添加了 TPS16637 器件型号.....	1
• 添加了 TPS16637 器件型号.....	4
• 添加了 TPS16637 器件型号.....	5

Changes from Revision E (March 2020) to Revision F (February 2023) Page

• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 向 特性 部分添加了“提供功能安全型”要点.....	1

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS16630PWPR	Active	Production	HTSSOP (PWP) 20	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS16630
TPS16630PWPR.A	Active	Production	HTSSOP (PWP) 20	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS16630
TPS16630PWPT	Active	Production	HTSSOP (PWP) 20	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS16630
TPS16630PWPT.A	Active	Production	HTSSOP (PWP) 20	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS16630
TPS16630RGER	Active	Production	VQFN (RGE) 24	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16630
TPS16630RGER.A	Active	Production	VQFN (RGE) 24	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16630
TPS16630RGERG4	Active	Production	VQFN (RGE) 24	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16630
TPS16630RGERG4.A	Active	Production	VQFN (RGE) 24	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16630
TPS16630RGET	Active	Production	VQFN (RGE) 24	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16630
TPS16630RGET.A	Active	Production	VQFN (RGE) 24	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16630
TPS16632RGER	Active	Production	VQFN (RGE) 24	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16632
TPS16632RGER.A	Active	Production	VQFN (RGE) 24	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16632
TPS16632RGET	Active	Production	VQFN (RGE) 24	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16632
TPS16632RGET.A	Active	Production	VQFN (RGE) 24	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16632
TPS16637PWPR	Active	Production	HTSSOP (PWP) 20	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS16637
TPS16637PWPR.A	Active	Production	HTSSOP (PWP) 20	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS16637
TPS16637RGER	Active	Production	VQFN (RGE) 24	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16637
TPS16637RGER.A	Active	Production	VQFN (RGE) 24	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPS 16637

(1) **Status:** For more details on status, see our [product life cycle](#).

- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS16630PWPR	HTSSOP	PWP	20	2000	330.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1
TPS16630PWPT	HTSSOP	PWP	20	250	180.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1
TPS16630RGER	VQFN	RGE	24	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
TPS16630RGERG4	VQFN	RGE	24	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
TPS16630RGET	VQFN	RGE	24	250	180.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
TPS16632RGER	VQFN	RGE	24	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
TPS16632RGET	VQFN	RGE	24	250	180.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
TPS16637PWPR	HTSSOP	PWP	20	2000	330.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1
TPS16637RGER	VQFN	RGE	24	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS16630PWPR	HTSSOP	PWP	20	2000	353.0	353.0	32.0
TPS16630PWPT	HTSSOP	PWP	20	250	213.0	191.0	35.0
TPS16630RGER	VQFN	RGE	24	3000	367.0	367.0	35.0
TPS16630RGERG4	VQFN	RGE	24	3000	367.0	367.0	35.0
TPS16630RGET	VQFN	RGE	24	250	210.0	185.0	35.0
TPS16632RGER	VQFN	RGE	24	3000	367.0	367.0	35.0
TPS16632RGET	VQFN	RGE	24	250	210.0	185.0	35.0
TPS16637PWPR	HTSSOP	PWP	20	2000	353.0	353.0	32.0
TPS16637RGER	VQFN	RGE	24	3000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

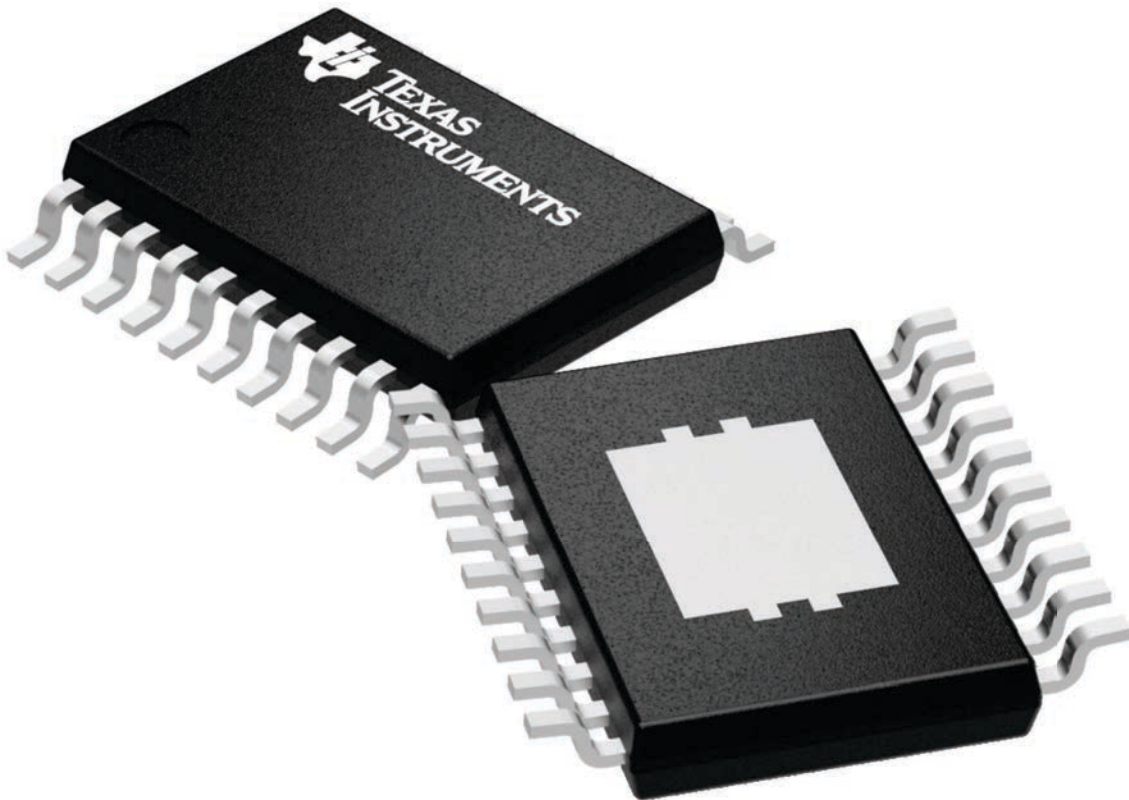
PWP 20

HTSSOP - 1.2 mm max height

6.5 x 4.4, 0.65 mm pitch

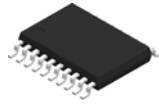
SMALL OUTLINE PACKAGE

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4224669/A

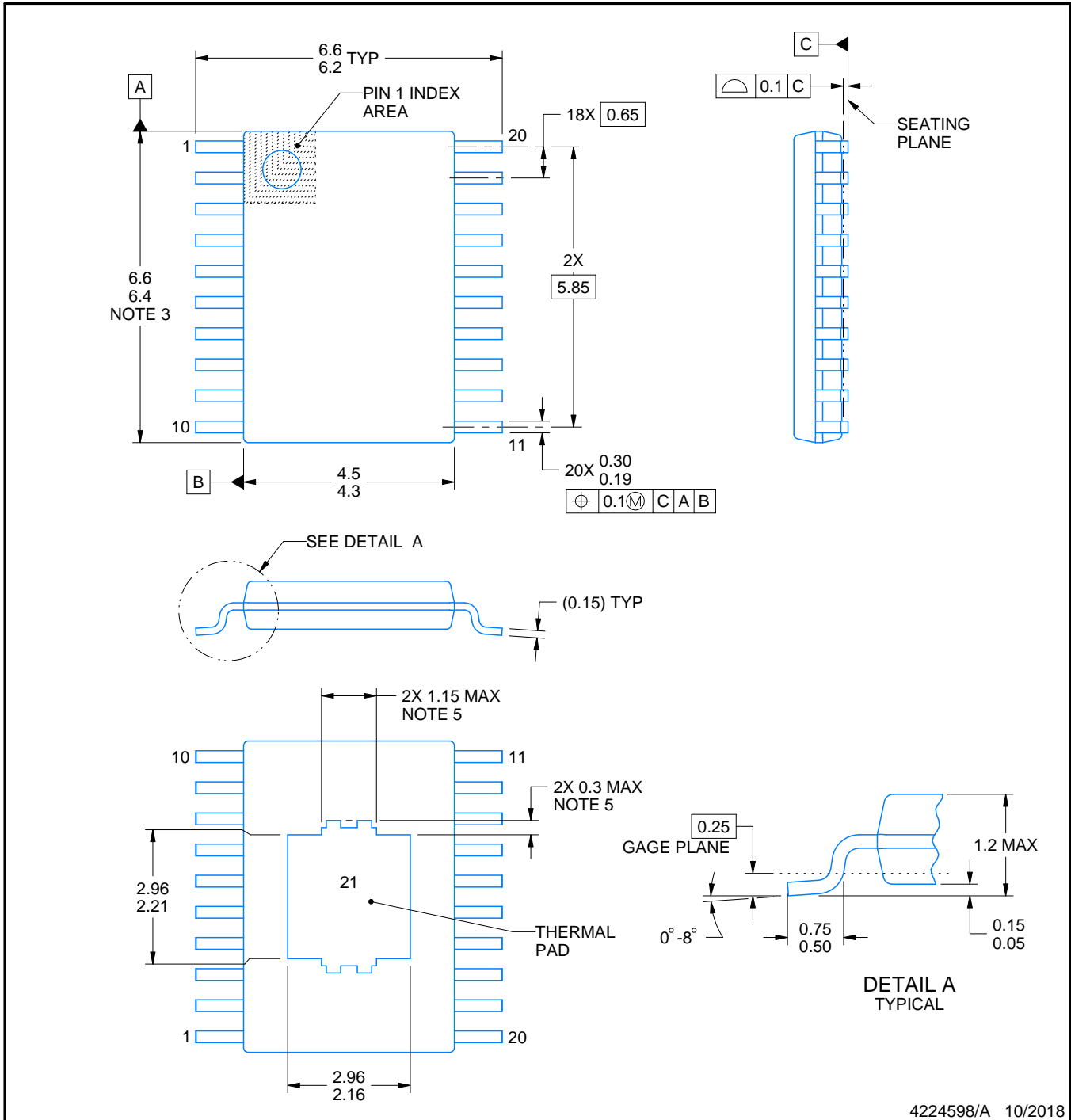
PWP0020T



PACKAGE OUTLINE

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



4224598/A 10/2018

PowerPAD is a trademark of Texas Instruments.

NOTES:

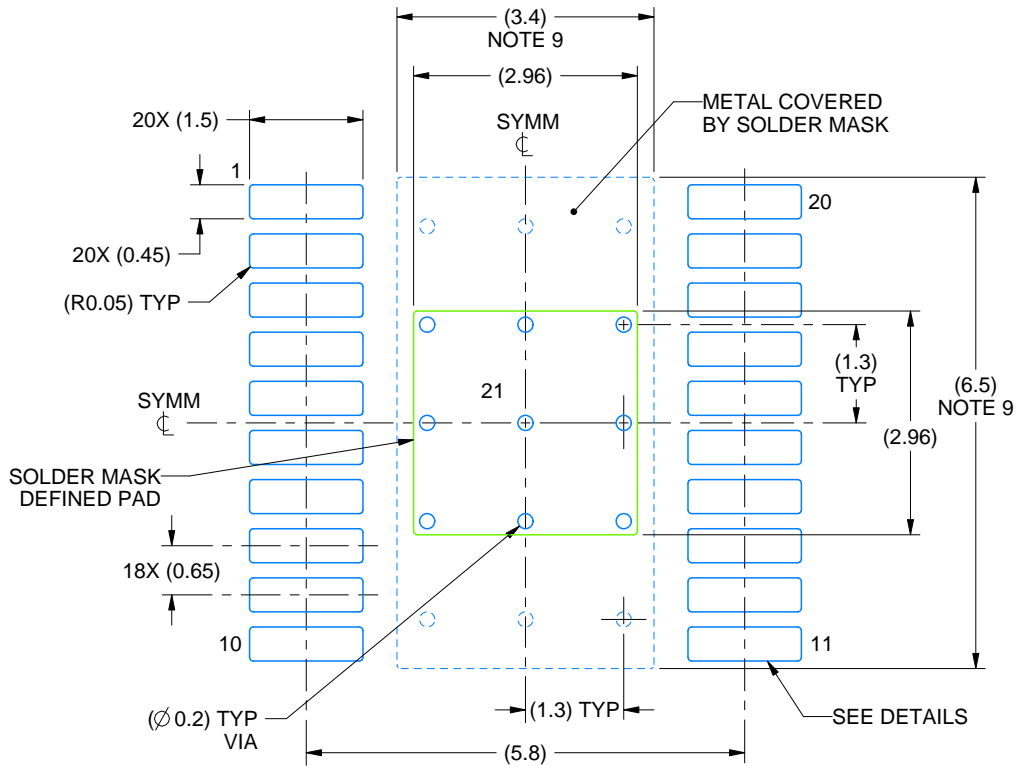
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ or may not be present.

EXAMPLE BOARD LAYOUT

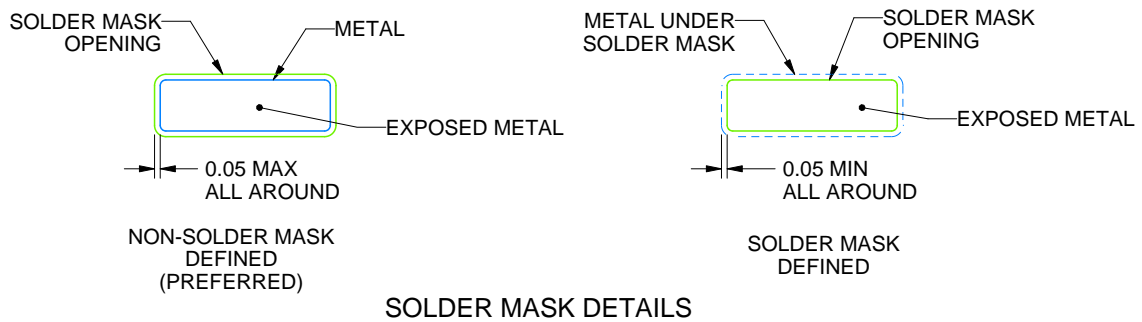
PWP0020T

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



4224598/A 10/2018

NOTES: (continued)

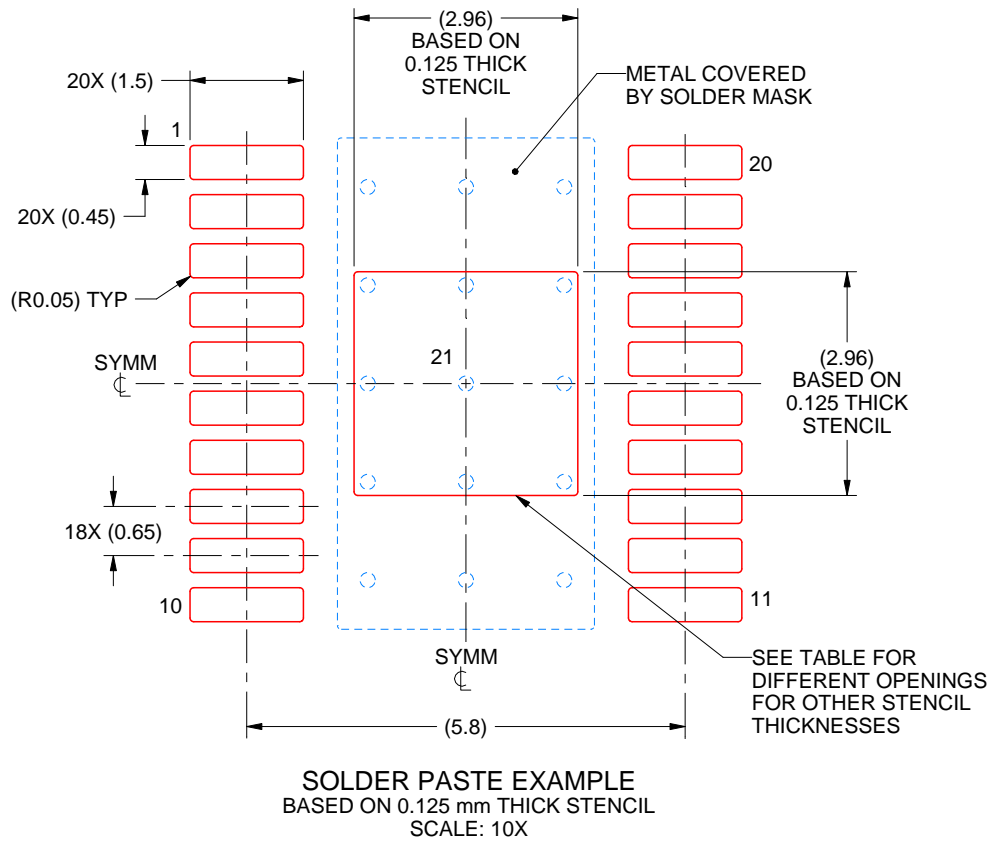
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

PWP0020T

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.31 X 3.31
0.125	2.96 X 2.96 (SHOWN)
0.15	2.70 X 2.70
0.175	2.50 X 2.50

4224598/A 10/2018

NOTES: (continued)

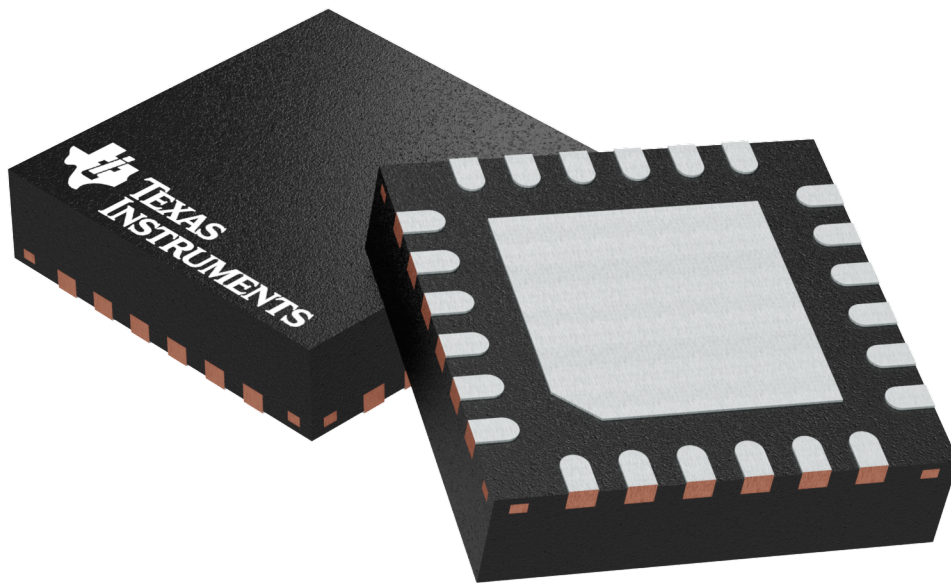
11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

RGE 24

GENERIC PACKAGE VIEW

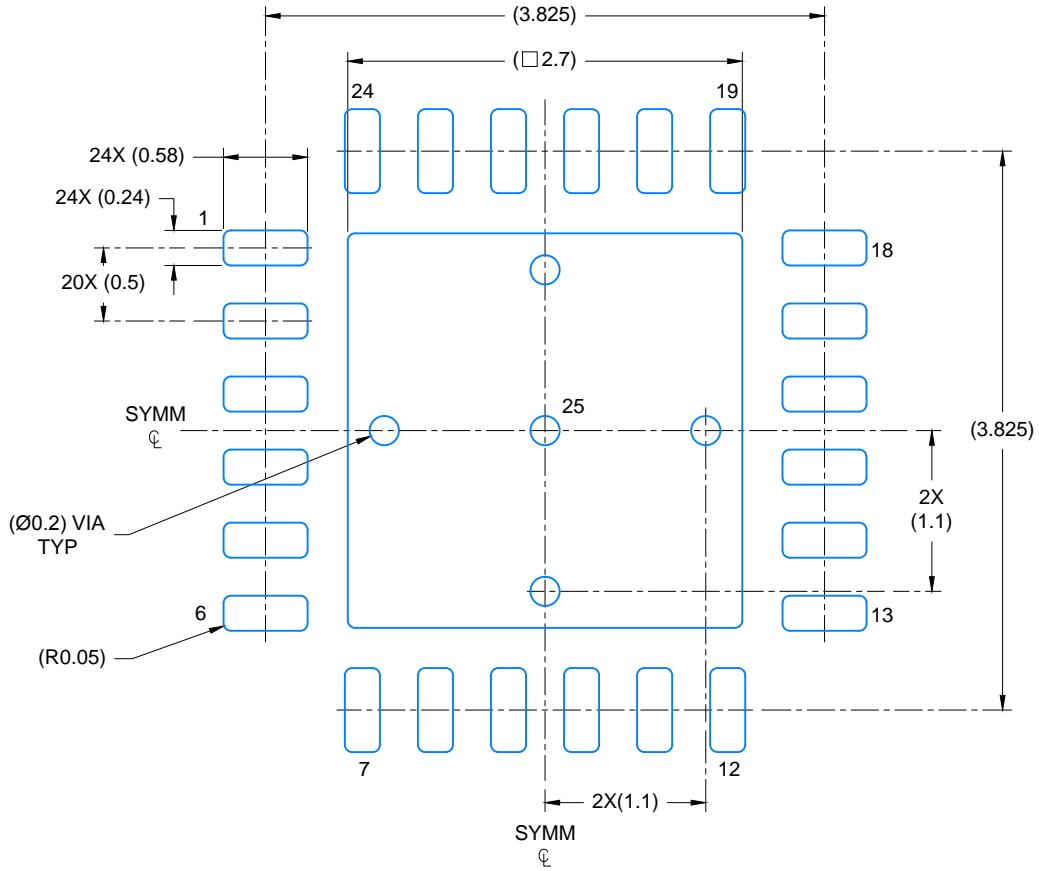
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

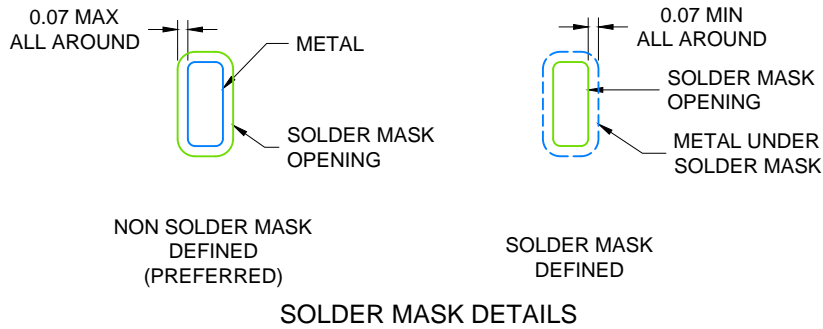


Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4204104/H



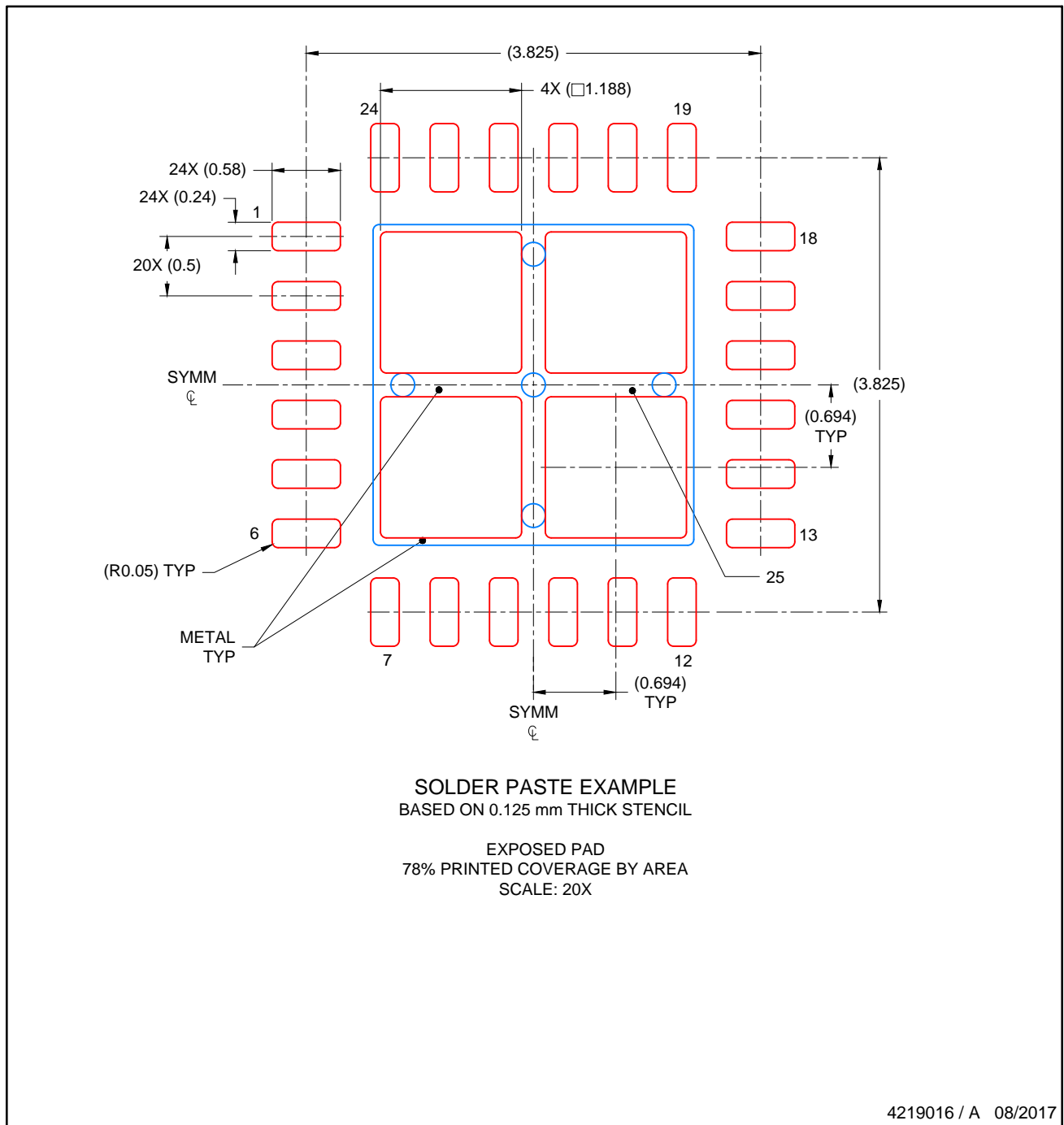
LAND PATTERN EXAMPLE
SCALE: 20X



4219016 / A 08/2017

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations..

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月