

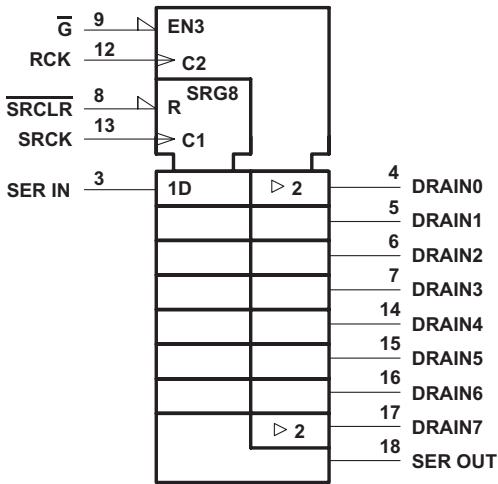
TPIC6B595 电源逻辑 8 位移位寄存器

1 特性

- 低 $r_{DS(on)}$ ， $5\ \Omega$ （典型值）
- 雪崩能量， 30mJ
- 150mA 连续电流的八个功率 DMOS 晶体管输出
- 输出钳位电压， 50V
- 器件可级联
- 低功耗

2 应用

- 仪表组
- 信号灯
- LED 照明和控制
- 汽车继电器或螺线管驱动器



此符号符合 ANSI/IEEE 标准 91-1984 和 IEC 出版物 617-12。

逻辑符号

3 说明

TPIC6B595 器件是一款单片、高压、中等电流功率 8 位移位寄存器，专为负载功率要求相对较高的系统而设计。该器件包含内置的输出钳位电压，用于提供电感瞬态保护。电源驱动器应用包括继电器、螺线管和其他中等电流或高电压负载。

该器件包含一个可对 8 位 D 类存储寄存器进行馈送的 8 位串行输入、并行输出移位寄存器。移位和存储寄存器之间的数据传输分别在移位寄存器时钟 (SRCK) 和寄存器时钟 (RCK) 的上升沿上发生。

当移位寄存器清零 ($\overline{\text{SRCLR}}$) 为高电平时，存储寄存器将数据传输到输出缓冲器。只有当 RCK 为低电平时，写入数据和读取数据才有效。当 SRCLR 为低电平时，输入移位寄存器将清零。当输出使能 ($\overline{\text{G}}$) 保持高电平时，输出缓冲器中的所有数据将保持低电平，并且所有漏极输出将关闭。当 $\overline{\text{G}}$ 保持低电平时，来自存储寄存器中的数据对输出缓冲器透明。当输出缓冲器中的数据较低时，DMOS 晶体管的输出被关闭。当数据较高时，DMOS 晶体管输出具有灌电流能力。串行输出 (SER OUT) 允许将数据从移位寄存器级联到其他器件。

输出为低侧、漏极开路 DMOS 晶体管，额定输出功率为 50V ，连续灌电流能力为 150mA 。在 $T_C = 25^\circ\text{C}$ 时，每个输出可提供 500mA 的典型电流限。电流限制会随着结温的升高而降低，以实现额外的器件保护。

TPIC6B595 具有 -40°C 至 125°C 的额定管壳工作温度范围。

器件信息 (1)

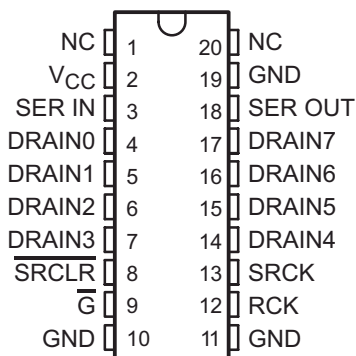
器件型号	封装	本体尺寸 (标称值)
TPIC6B595	SOIC (20)	$12.80\text{mm} \times 7.50\text{mm}$
	PDIP (20)	$25.40\text{mm} \times 6.35\text{mm}$

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

内容

1 特性	1	7.2 功能方框图	11
2 应用	1	7.3 特性说明	12
3 说明	1	7.4 器件功能模式	13
4 引脚配置和功能	3	8 应用和实施	14
5 规格	4	8.1 应用信息	14
5.1 绝对最大额定值.....	4	8.2 典型应用	14
5.2 ESD 等级.....	4	8.3 电源相关建议	16
5.3 建议运行条件.....	4	8.4 布局	16
5.4 热性能信息.....	5	9 器件和文档支持	18
5.5 电气特性.....	5	9.1 支持资源	18
5.6 开关特性.....	6	9.2 商标	18
5.7 典型特性.....	7	9.3 静电放电警告	18
6 参数测量信息	9	9.4 术语表	18
7 详细说明	11	10 修订历史记录	18
7.1 概述.....	11	11 机械、封装和可订购信息	18

4 引脚配置和功能



NC - 无内部连接

图 4-1. DW 或 N 封装 20 引脚 SOIC 或 PDIP 顶视图

表 4-1. 引脚功能

引脚		I/O	说明
名称	编号		
DRAIN0	4	O	开漏输出
DRAIN1	5		
DRAIN2	6		
DRAIN3	7		
DRAIN4	14		
DRAIN5	15		
DRAIN6	16		
DRAIN7	17		
$\bar{G}$	9	I	输出使能，低电平有效
GND	10、11、19	—	电源地
NC	1、20	—	无内部连接
RCK	12	I	寄存器时钟
SERIN	3	I	串行数据输入
SEROUT	18	O	串行数据输出
SRCK	15	I	移位寄存器时钟
SRCLR	8	I	移位寄存器清零，低电平有效
VCC	2	I	电源

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

	最小值	最大值	单位
V_{CC} 逻辑电源电压 ⁽²⁾	-0.3	7	V
V_I 逻辑输入电压	-0.3	7	V
V_{DS} 功率 DMOS 漏源电压 ⁽³⁾	-0.3	50	V
持续源漏二极管阳极电流	0	500	mA
脉冲源漏二极管阳极电流 ⁽⁴⁾	0	1	A
I_D 脉冲漏极电流，每个输出，所有输出开启， $T_C = 25^\circ\text{C}$ ⁽⁴⁾	0	500	mA
I_D 持续漏极电流，每个输出，所有输出开启， $T_C = 25^\circ\text{C}$ ⁽⁴⁾	0	150	mA
I_{DM} 峰值漏极电流单路输出， $T_C = 25^\circ\text{C}$ ⁽⁴⁾	0	500	mA
E_{AS} 单脉冲雪崩能量（参见下文的 典型特性 ）	0	30	mJ
I_{AS} 雪崩电流 ⁽⁵⁾	0	500	mA
持续总功耗	请参阅 热性能信息		
T_J 工作虚拟结温	-40	150	$^\circ\text{C}$
T_C 工作外壳温度	-40	125	$^\circ\text{C}$
T_{stg} 贮存温度	-65	150	$^\circ\text{C}$

(1) 应力超出绝对最大额定值下面列出的值可能会对器件造成永久损坏。这些列出的值仅仅是应力等级，这并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 所有电压值均以 GND 为基准。

(3) 每个功率 DMOS 源在内部连接至 GND。

(4) 脉冲持续时间 $\leq 100 \mu\text{s}$ ，占空比 $\leq 2\%$ 。

(5) 漏极电源电压 = 15V，起始结温 (T_{JS}) = 25°C ， $L = 1.5\text{h}$ ， $I_{AS} = 200\text{mA}$ （参见下文的 [典型特性](#)）。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 标准 ⁽¹⁾		± 2000
	充电器件模型 (CDM)，符合 AEC Q100-011 标准	所有引脚	± 500
		转角引脚（1、10、20、11）	± 750

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

	最小值	标称值	最大值	单位
V_{CC} 逻辑电源电压	4.5		5.5	V
V_{IH} 高电平输入电压	0.85 V_{CC}			V
V_{IL} 低电平输入电压			0.15 V_{CC}	V
脉冲漏极输出电流， $T_C = 25^\circ\text{C}$ ， $V_{CC} = 5\text{V}$ ，所有输出开启 ^{(1) (2)} （详情请参阅下文的 典型特性 ）	-500		500	mA
t_{su} 建立时间，SRCK 上升沿前 SER IN 保持高电平（详情请参阅下文的 典型特性 ）	20			ns
t_h 保持时间，SRCK 上升沿后 SER IN 保持高电平（详情请参阅下文的 典型特性 ）	20			ns
t_w 脉冲持续时间（详情请参阅下文的 典型特性 ）	40			ns

在自然通风条件下的工作温度范围内测得 (除非另有说明)

	最小值	标称值	最大值	单位
T_C 工作外壳温度	-40		125	°C

- (1) 脉冲持续时间 $\leq 100 \mu s$, 占空比 $\leq 2\%$ 。
(2) 技术人员应将 $T_J - T_C$ 的最大值限制为 $10^\circ C$ 。

5.4 热性能信息

热指标 ⁽¹⁾	TPIC6B595		单位
	DW (SOIC)	N (PDIP)	
	20 引脚	20 引脚	
$R_{\theta JA}$ 结至环境热阻	75.3	57	°C/W
$R_{\theta JC(top)}$ 结至外壳 (顶部) 热阻	39.8	58.5	°C/W
$R_{\theta JB}$ 结至电路板热阻	43.1	38	°C/W
Ψ_{JT} 结至顶部特征参数	15.4	25.2	°C/W
Ψ_{JB} 结至电路板特征参数	42.6	37.9	°C/W

- (1) 有关新旧热指标的更多信息, 请参阅半导体和 IC 封装热指标应用报告, [SPRA953](#)。

5.5 电气特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
$V_{(BR)DSX}$ 漏源击穿电压	$I_D = 1mA$	50			V
V_{SD} 源极至漏极二极管正向电压	$I_F = 100mA$		0.85	1	V
V_{OH} 高电平输出电压, SER OUT	$I_{OH} = -20\mu A$, $V_{CC} = 4.5V$	4.4	4.49		V
	$I_{OH} = -4mA$, $V_{CC} = 4.5V$	4	4.2		
V_{OL} 低电平输出电压, SER OUT	$I_{OL} = 20\mu A$, $V_{CC} = 4.5V$		0.005	0.1	V
	$I_{OL} = 4mA$, $V_{CC} = 4.5V$		0.3	0.5	
I_{IH} 高电平输入电流	$V_{CC} = 5.5V$, $V_I = V_{CC}$			1	μA
I_{IL} 低电平输入电流	$V_{CC} = 5.5V$, $V_I = 0$			-1	μA
I_{CC} 逻辑电源电流	$V_{CC} = 5.5V$	所有输出关闭	20	100	μA
		所有输出开启	150	300	
$I_{CC(FRQ)}$ 频率下的逻辑电源电流	$f_{SRCK} = 5MHz$, $C_L = 30pF$, 所有输出关闭, 详情请参阅下文的典型特性		0.4	5	mA
I_N 标称电流	$V_{DS(on)} = 0.5V$, $I_N = I_D$, $T_C = 85^\circ C$ 请参阅 ⁽¹⁾ ⁽²⁾ ⁽³⁾		90		mA
I_{DSX} 关断状态漏电流	$V_{DS} = 40V$, $V_{CC} = 5.5V$		0.1	5	μA
	$V_{DS} = 40V$, $T_C = 125^\circ C$, $V_{CC} = 5.5V$		0.15	8	
$r_{DS(on)}$ 静态漏极至源极导通状态电阻	$I_D = 100mA$, $V_{CC} = 4.5V$	请参阅下文的 ⁽¹⁾ 和 ⁽²⁾ 了解典型特性	4.2	5.7	Ω
	$I_D = 100mA$, $T_C = 125^\circ C$, $V_{CC} = 4.5V$		6.8	9.5	
	$I_D = 350mA$, $V_{CC} = 4.5V$		5.5	8	

- (1) 技术人员应将 $T_J - T_C$ 的最大值限制为 $10^\circ C$ 。
(2) 这些参数是利用独立于载流触点的电压检测触点测得的。
(3) 定义标称电流是为了在不同来源的器件之间进行一致的比较。它是在 $T_C = 85^\circ C$ 时产生 $0.5V$ 压降的电流。

5.6 开关特性

$V_{CC} = 5V$, $T_C = 25^{\circ}C$

参数	测试条件	最小值	典型值	最大值	单位
t_{PLH} 源自 $\overline{G}$ 的低至高电平输出的传播延迟时间	$C_L = 30pF$, $I_D = 100mA$, 详情请参阅下文的典型特性		150		ns
t_{PHL} 源自 $\overline{G}$ 的高至低电平输出的传播延迟时间			90		ns
t_r 上升时间, 漏极输出			200		ns
t_f 下降时间, 漏极输出			200		ns
t_a 反向恢复电流上升时间	$I_F = 100mA$, $di/dt = 10A/\mu s^{(1)(2)}$, 详情请参阅下文的典型特性		100		ns
t_{rr} 反向恢复时间			300		

- (1) 技术人员应将 $T_J - T_C$ 的最大值限制为 $10^{\circ}C$ 。
(2) 这些参数是利用独立于载流触点的电压检测触点测得的。

5.7 典型特性

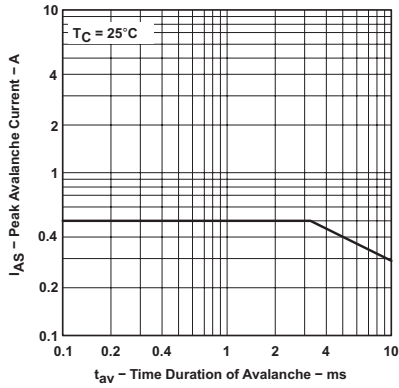


图 5-1. 峰值雪崩电流与雪崩持续时间之间的关系

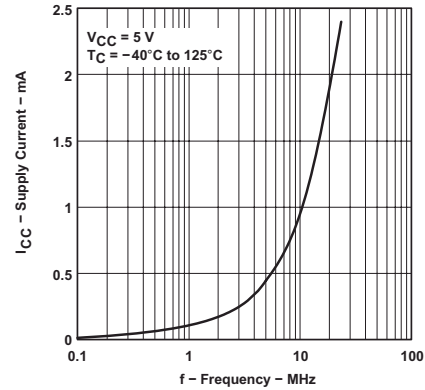
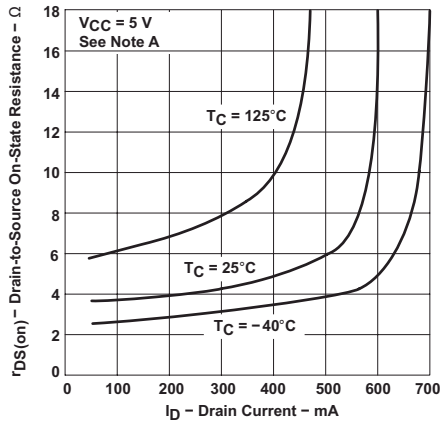
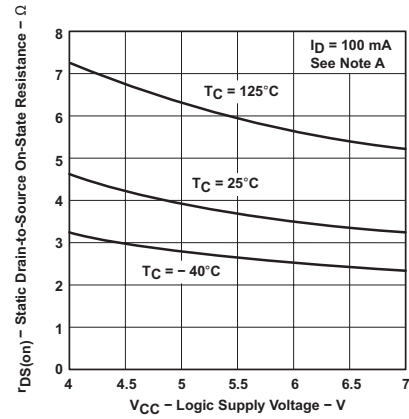


图 5-2. 电源电流与频率间的关系



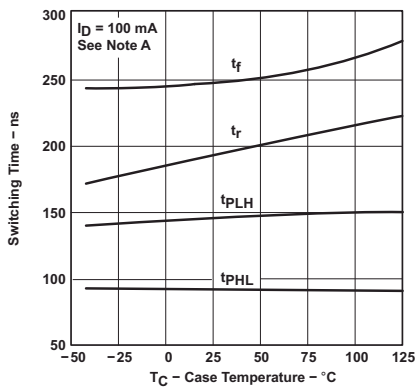
技术人员应将 $T_J - T_C$ 的最大值限制为 10°C 。

图 5-3. 漏源导通状态电阻与漏极电流之间的关系



技术人员应将 $T_J - T_C$ 的最大值限制为 10°C 。

图 5-4. 静态漏源导通状态电阻与逻辑电源电压之间的关系



技术人员应将 $T_J - T_C$ 的最大值限制为 10°C

图 5-5. 开关时间与管壳温度之间的关系

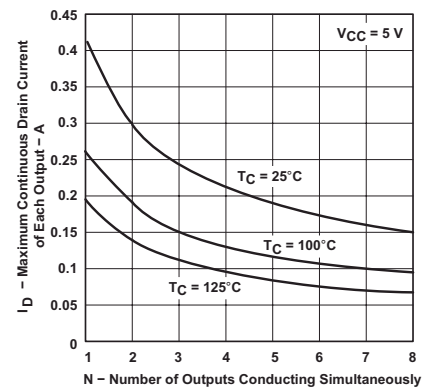


图 5-6. 每个输出的最大连续漏极电流与同时导通的输出数量之间的关系

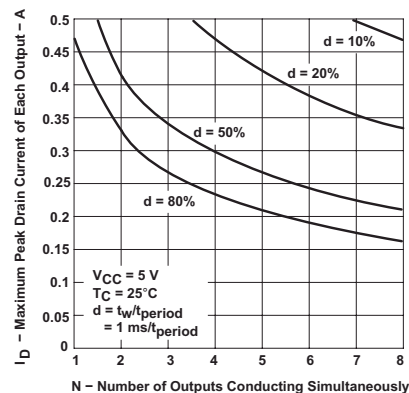
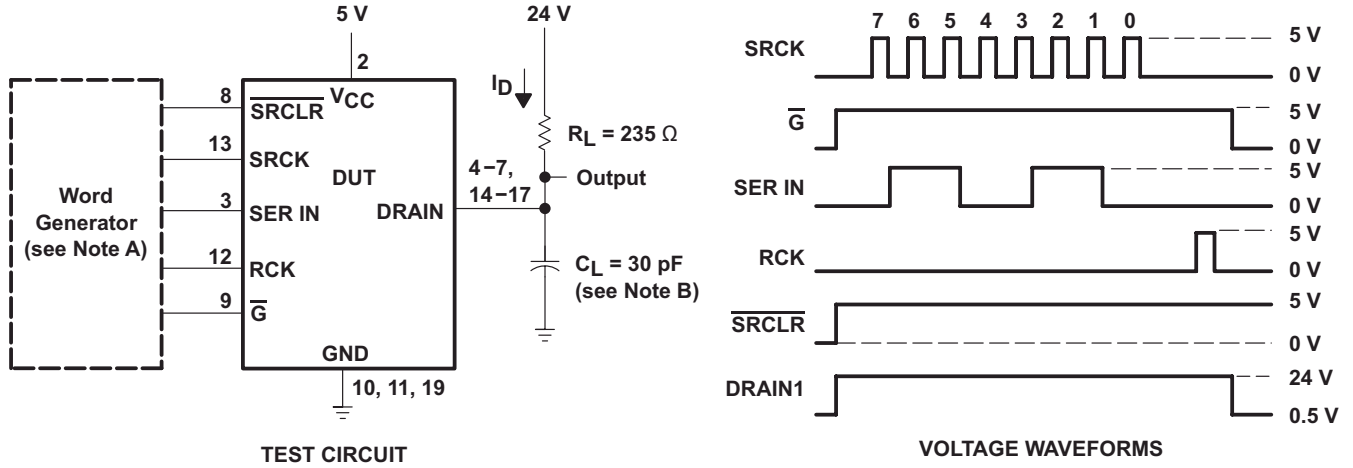


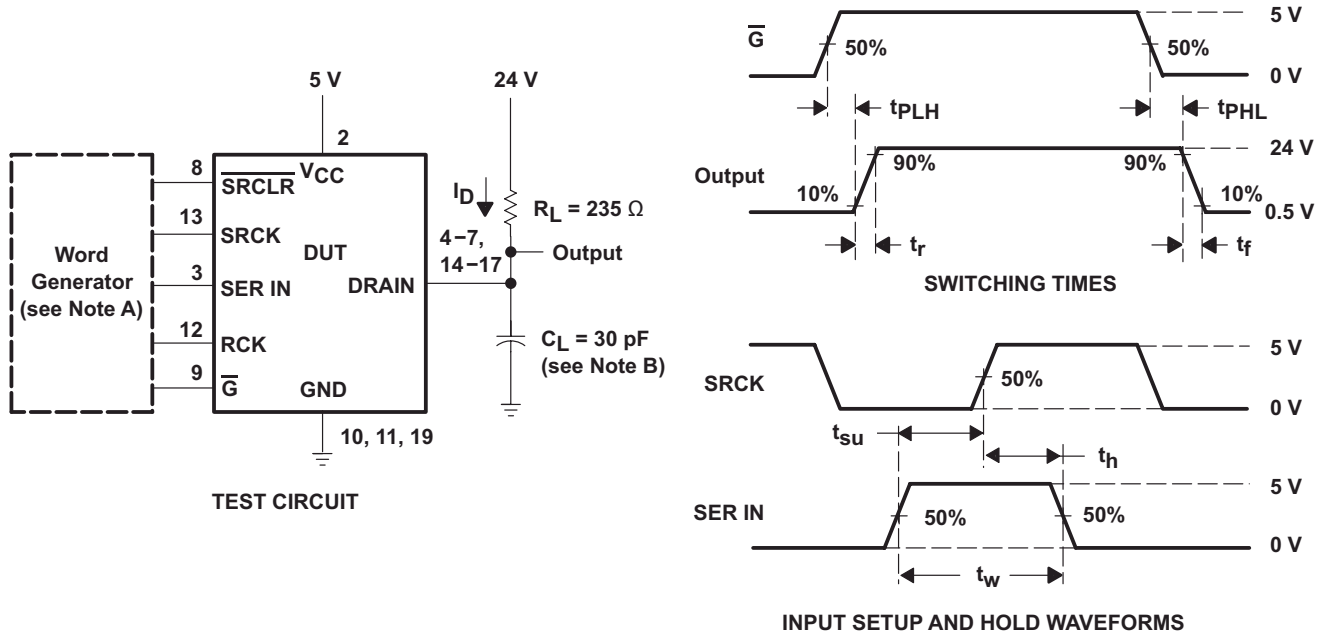
图 5-7. 每个输出的最大峰值漏极电流与同时导通的输出数量之间的关系

6 参数测量信息



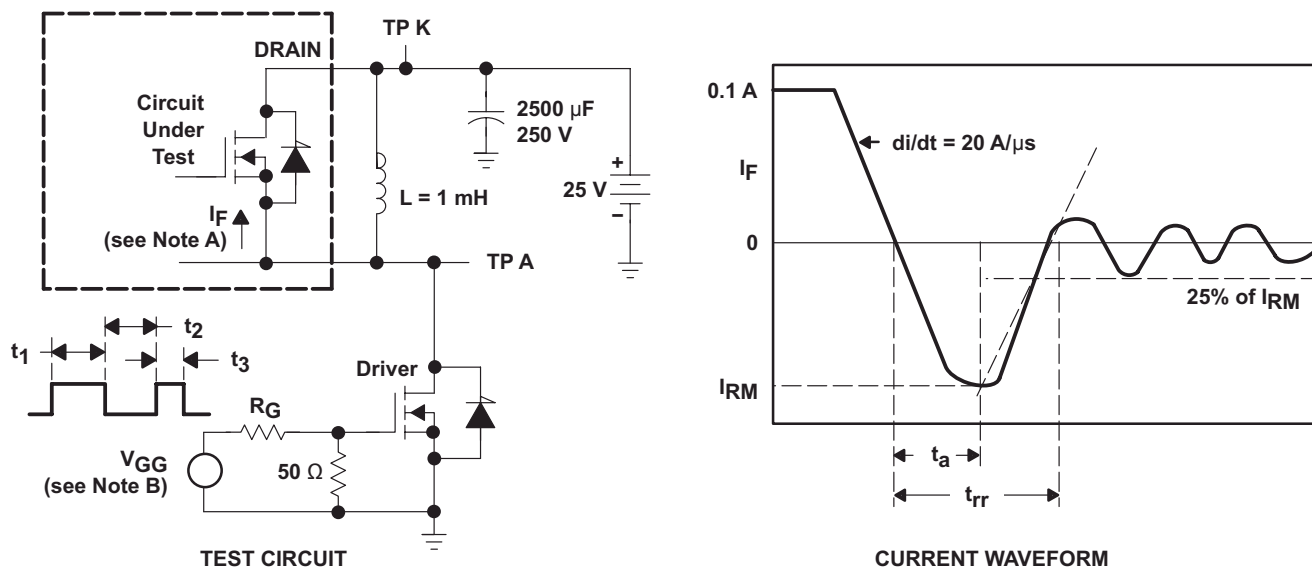
- A. 字发生器具有以下特性： $t_r \leq 10\text{ns}$ 、 $t_f \leq 10\text{ns}$ 、 $t_w = 300\text{ns}$ 、脉冲重复率 (PRR) = 5kHz、 $Z_O = 50\Omega$ 。
- B. C_L 包括探头和夹具电容。
- C. 只有当 RCK 为低电平时，写入数据和读取数据才有效

图 6-1. 电阻负载测试电路和电压波形



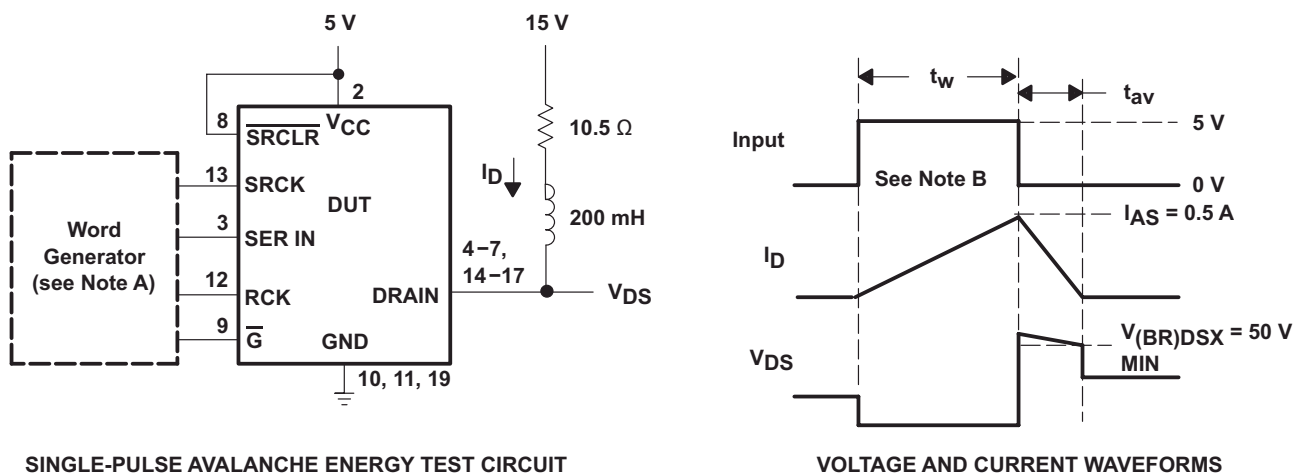
- A. 字发生器具有以下特性： $t_r \leq 10\text{ns}$ 、 $t_f \leq 10\text{ns}$ 、 $t_w = 300\text{ns}$ 、脉冲重复率 (PRR) = 5kHz、 $Z_O = 50\Omega$ 。
- B. C_L 包括探头和夹具电容。

图 6-2. 测试电路、开关时间和电压波形



- A. 被测漏极端子已连接到 TP K 测试点。所有其他端子均相互连接并接至 TP A 测试点。
- B. 当 $di/dt = 20\text{ A}/\mu\text{s}$ 时，可以调节 V_{GG} 振幅和 R_G 。 V_{GG} 双脉冲序列用于设置 $I_F = 0.1\text{ A}$ ，其中 $t_1 = 10\mu\text{s}$ 、 $t_2 = 7\mu\text{s}$ 且 $t_3 = 3\mu\text{s}$ 。

图 6-3. 源极至漏极二极管的反向恢复电流测试电路和波形



- A. 字发生器具有以下特性： $t_r \leq 10\text{ ns}$ ， $t_f \leq 10\text{ ns}$ ， $Z_O = 50\ \Omega$ 。
- B. 输入脉冲持续时间 t_w 逐渐增加，直至峰值电流 $I_{AS} = 0.5\text{ mA}$ 。能量测试水平定义为 $E_{AS} = I_{AS} \times V_{(BR)DSX} \times t_{av}/2 = 30\text{ mJ}$ 。

图 6-4. 单脉冲雪崩能量测试电路和波形

7 详细说明

7.1 概述

TPIC6B595 器件是一款单片、高压、中等电流功率的 8 位移位寄存器，专为负载功率要求相对较高的系统而设计。该器件的输出端内置电压钳位，用于提供电感瞬态保护，因此也可驱动继电器、螺线管和其他中等电流或高压负载。

7.2 功能方框图

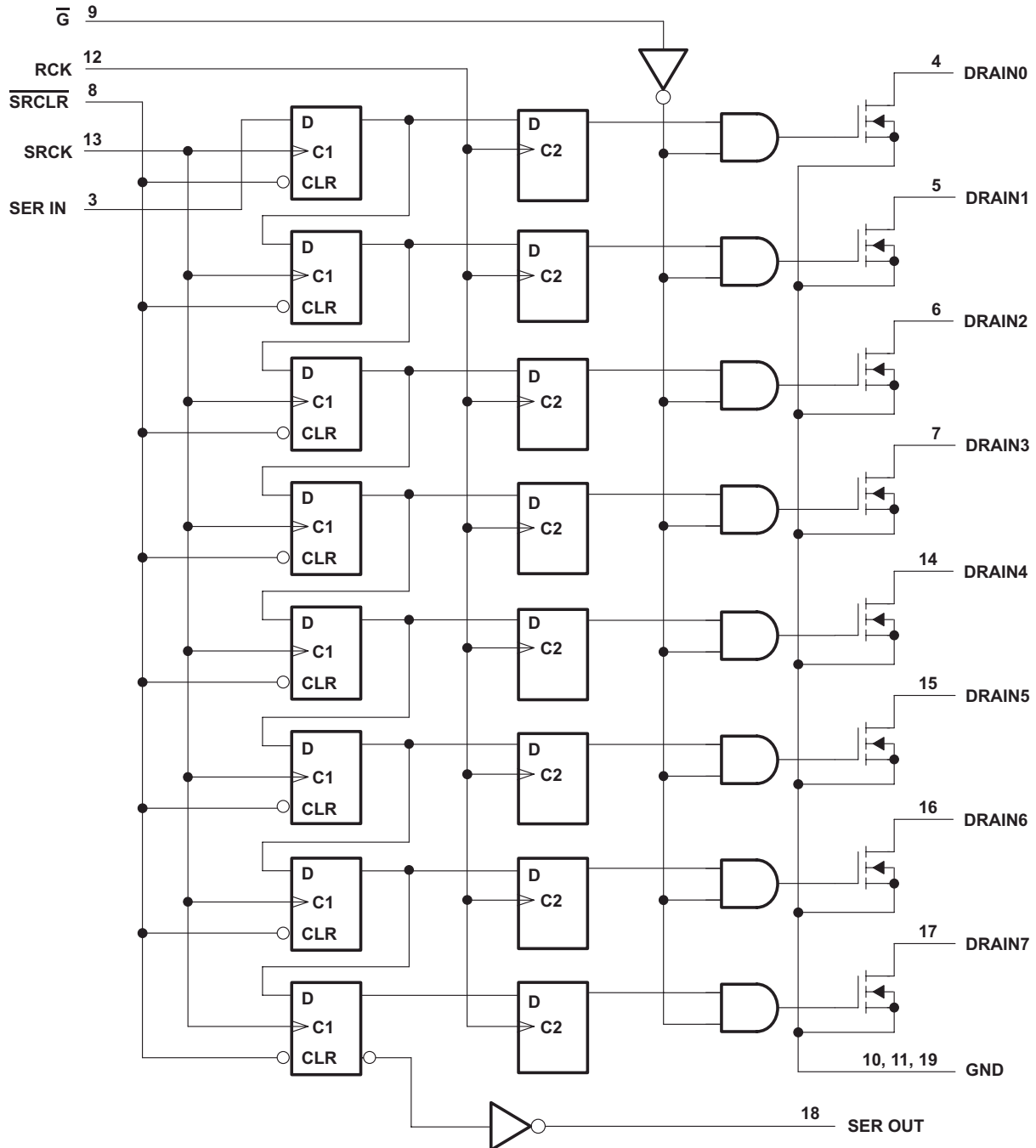


图 7-1. 逻辑图 (正逻辑)

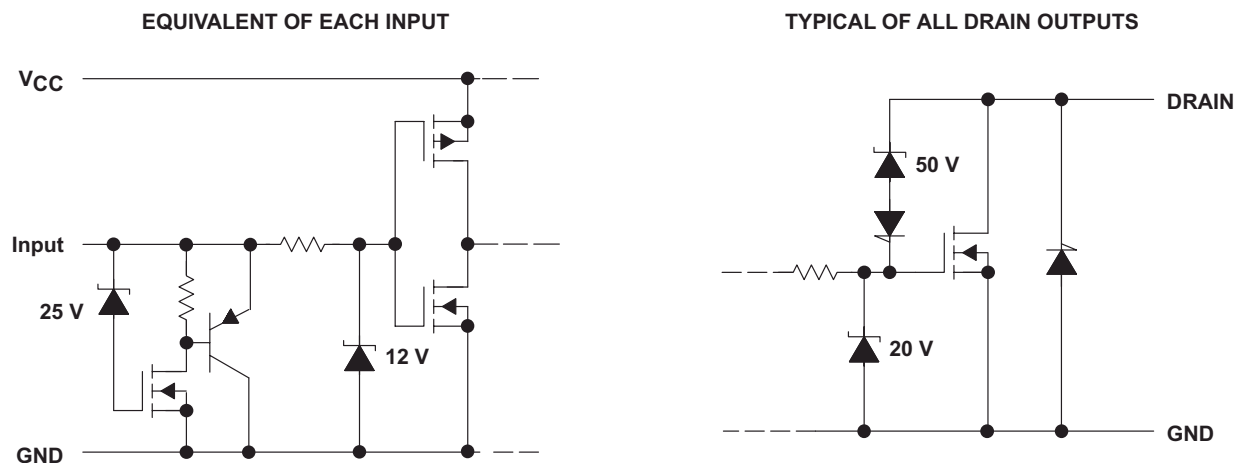


图 7-2. 输入端原理图

7.3 特性说明

7.3.1 串行输入接口

该器件包含一个可对 8 位 D 类存储寄存器进行馈送的 8 位串行输入、并行输出移位寄存器。移位和存储寄存器之间的数据传输分别在移位寄存器时钟 (SRCK) 和寄存器时钟 (RCK) 的上升沿上发生。只有当 RCK 为低电平时，写入数据和读取数据才有效。当移位寄存器清零 (SRCLR) 为高电平时，存储寄存器将数据传输到输出缓冲器。

7.3.2 清除寄存器

(SRCLR) 上的逻辑低电平会清除器件中的所有寄存器。TI 建议在上电或初始化期间清除器件。

7.3.3 输出控制

当输出使能端 ($\overline{G}$) 保持高电平时，输出缓冲器中的所有数据将保持低电平，且所有漏极输出将关闭。保持 ($\overline{G}$) 为低电平时，存储寄存器中的数据将透明地传输到输出缓冲器。当输出缓冲器中的数据为低电平时，DMOS 晶体管输出将关闭。当数据为高电平时，DMOS 晶体管输出具有灌电流能力。该引脚还可用于全局 PWM 调光控制。

7.3.4 级联应用

串行输出 (SER OUT) 允许将数据从移位寄存器级联到其他器件。将本器件的串行输出 (SER OUT) 引脚连接到下一个器件的串行输入 (SER IN) 引脚，即可实现菊花链连接。

7.3.5 电流限制功能

输出为低侧、漏极开路 DMOS 晶体管，额定输出功率为 50W，连续灌电流能力为 150mA。在 $T_C = 25^\circ\text{C}$ 时，每个输出可提供 500mA 的典型电流限。电流限制会随着结温的升高而降低，以实现额外的器件保护。

7.4 器件功能模式

7.4.1 在 $V(V_{CC}) < 4.5$ (最小 $V(V_{CC})$) 的情况下运行

当工作电压低于 4.5V 时，该器件在 $4.5V \leq V(V_{CC}) \leq 5.5V$ 范围内能正常工作。TI 无法确保器件的行为，包括通信接口和电流能力。

7.4.2 工作电压范围为 $5.5V < V(V_{CC}) < 6V$

器件在此电压范围内可正常工作，但如果器件长期在此电压范围内运行，可能会出现可靠性问题。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

TPIC6B595 器件是一款串行输入并联输出的 Power+LogicE 8 位移位寄存器，具有每通道 150mA 的低侧开关 DMOS 额定输出。该器件专为需要相对较高负载功率的系统而设计。该器件包含内置的输出钳位电压，用于提供电感瞬态保护。电源驱动器应用包括继电器、螺线管和其他中等电流或高电压负载。以下内容将重点介绍 TPIC6B595 器件在汽车仪表组应用中的使用。

8.2 典型应用

TPIC6B595 器件的典型应用是汽车仪表组驱动器。在此示例中，两个 TPIC6B595 功率移位寄存器进行了级联，用于点亮仪表组面板中的 LED。在这种情况下，LED 必须在所有 16 位数据都加载到串行移位寄存器后更新。在为移位寄存器时钟 (SRCK) 计时的同时，MCU 将数据输出到串行输入 (SER IN)。在第 16 个时钟之后，一个到寄存器时钟 (RCK) 的脉冲将数据传输到存储寄存器。如果输出使能 (G) 为低电平，则根据状态字对应的位来点亮 LED，其中 1 表示对应的 LED 点亮，0 表示对应的 LED 熄灭。通过这种简单的方案，使用 SPI 接口的 MCU 只需两个 IC 即可点亮 16 个 LED，如图 8-1 所示。

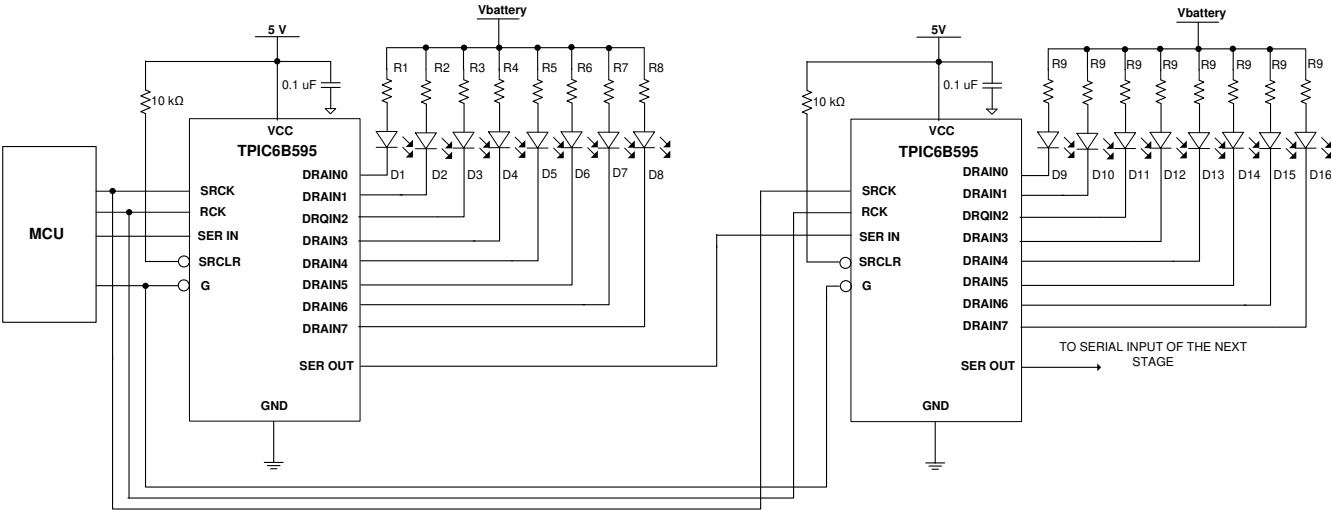


图 8-1. 典型应用原理图

8.2.1 设计要求

此设计示例使用表 8-1 中列出的设计参数。

表 8-1. 设计参数

设计参数	示例值
VSUPPLY	9-16V
V(D1)、V(D2)、V(D3)、V(D4)、V(D5)、V(D6)、V(D7)、V(D8)	2V
V(D9)、V(D10)、V(D11)、V(D12)、V(D13)、V(D14)、V(D15)、V(D16)	3.3V
I(D1)、I(D2)、I(D3)、I(D4)、I(D5)、I(D6)、I(D7)、I(D8)	电池电压为 12V 时，电流为 20mA
I(D9)、I(D10)、I(D11)、I(D12)、I(D13)、I(D14)、I(D15)、I(D16)	电池电压为 12V 时，电流为 30mA

8.2.2 详细设计过程

要开始设计过程，首先需要确定一些参数。设计人员必须了解以下内容：

- V_{supply} ：LED 电源直接连接电池或固定电压，在此应用中直接连接电池。
- $V(Dx)$ ：LED 正向电压
- $I(Dx)$ ：电池电压为 12V 时，LED 的设定电流。

$R1, R2, R3, R4, R5, R6, R7, R8$

$$R1 = R2 = R3 = R4 = R5 = R6 = R7 = R8 = \frac{(V_{supply} - V(Dx))}{I(Dx)} = \frac{(12V - 2V)}{0.02A} = 500\Omega \quad (1)$$

当 V_{supply} 为 9V 时，

$$I(D1) = I(D2) = I(D3) = I(D4) = I(D5) = I(D6) = I(D7) = I(D8) = \frac{(V_{supply} - V(Dx))}{R_x} = 14mA \quad (2)$$

当 V_{supply} 为 16V 时，

$$I(D1) = I(D2) = I(D3) = I(D4) = I(D5) = I(D6) = I(D7) = I(D8) = \frac{(V_{supply} - V(Dx))}{R_x} = 28mA \quad (3)$$

$R9, R10, R11, R12, R13, R14, R15, R16$

$$R9 = R10 = R11 = R12 = R13 = R14 = R15 = R16 = \frac{(V_{supply} - V(Dx))}{I(Dx)} = \frac{(12V - 3.3V)}{0.03A} = 290\Omega \quad (4)$$

当 V_{supply} 为 9V 时，

$$I(D9) = I(D10) = I(D11) = I(D12) = I(D13) = I(D14) = I(D15) = I(D16) = \frac{(V_{supply} - V(Dx))}{R_x} = 19.7mA \quad (5)$$

当 V_{supply} 为 16V 时，

$$I(D9) = I(D10) = I(D11) = I(D12) = I(D13) = I(D14) = I(D15) = I(D16) = \frac{(V_{supply} - V(Dx))}{R_x} = 43.8mA \quad (6)$$

备注

如果客户能够接受电池电压变化时的电流波动，则可以将器件直接连接到电池。如果客户需要更稳定的电流，则必须使用稳压器作为 LED 的电源电压，或直接更改为恒流 LED 驱动器。

8.2.3 应用曲线

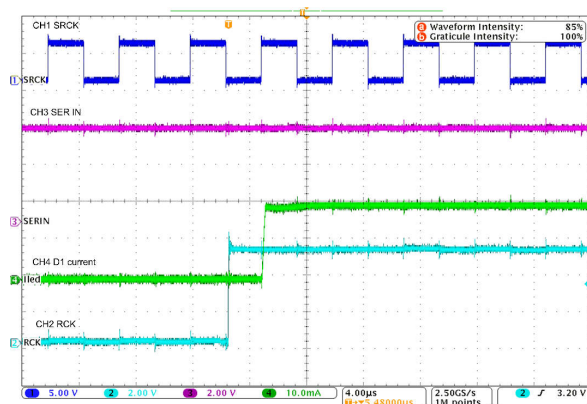


图 8-2. CH1 对应于 SRCK，CH2 对应于 RCK，CH3 对应于 SER IN，CH4 对应于 D1 电流

8.3 电源相关建议

TPIC6B595 器件设计为可在 4.5V 至 5.5V 的输入电源电压范围内运行。该输入电源应经过良好调节。TI 建议将陶瓷旁路电容器放置在 VCC 引脚附近。

8.4 布局

8.4.1 布局指南

数字信号引脚没有特殊的布局要求；唯一的要求是将陶瓷旁路电容器放置在相应的引脚附近。TPIC6B595 器件没有热关断保护功能，因此为了防止热损坏， T_J 必须小于 150°C 。如果总灌电流较高，则功率耗散可能会很大。这些器件目前不采用散热焊盘封装，因此良好的 PCB 设计可以优化热传递，这对于器件的长期可靠性至关重要。尽可能地扩大 PCB 上的覆铜面积以提高电路板的导热性，因为从封装到环境的主要热流路径是通过 PCB 上的覆铜。当设计中未包括在封装另一侧的 PCB 上安装散热器时，尽可能地增加覆铜面积极其重要。

- 在封装接地焊盘正下方添加尽可能多的散热过孔，以优化电路板的导热性。
- 所有散热过孔都应在电路板的两侧进行电镀闭合或者堵塞并加盖，以防止出现焊料空洞。为了确保可靠性和性能，焊接覆盖面积应至少为 85%。

8.4.2 布局示例

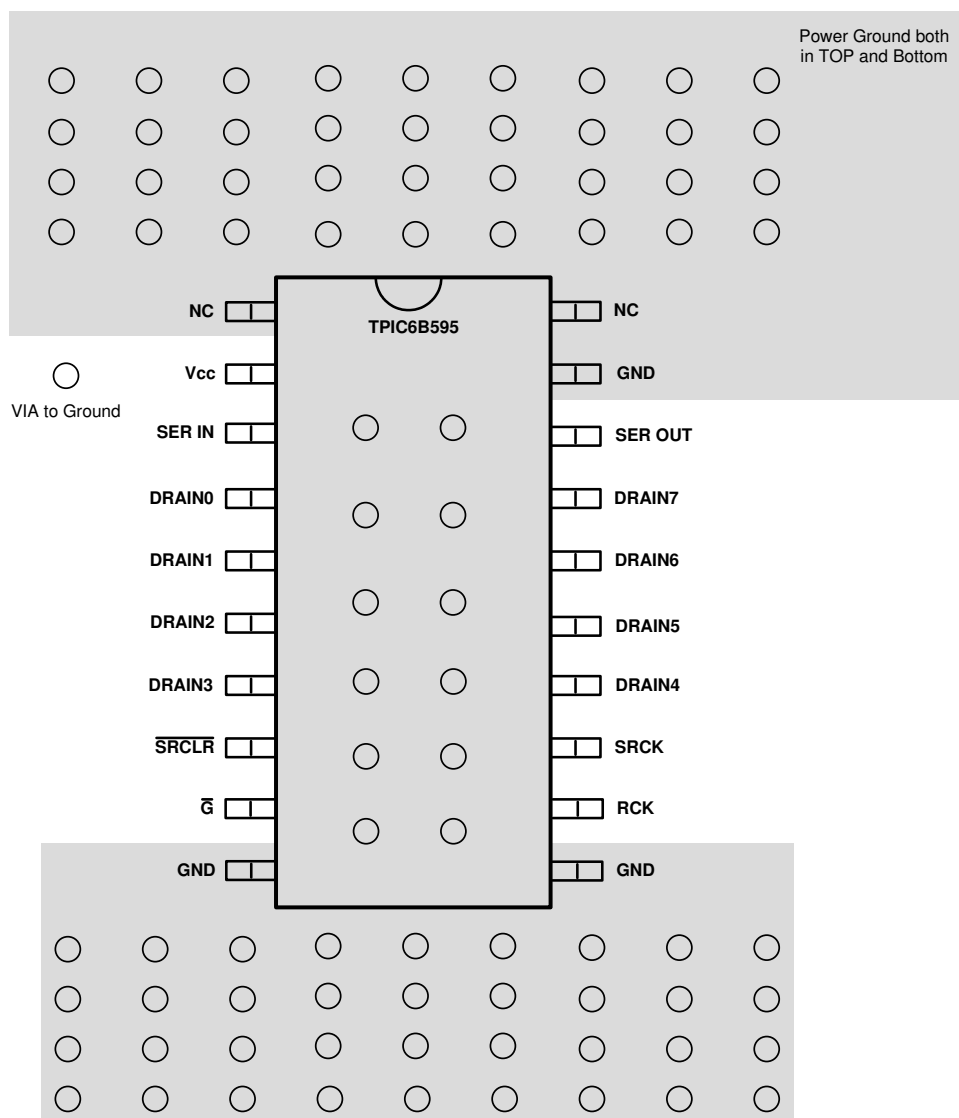


图 8-3. TPIC6B595 布局示例

9 器件和文档支持

9.1 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

9.2 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.3 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.4 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (March 2025) to Revision D (April 2025)	Page
• 更新了“器件信息”表.....	1

Changes from Revision B (September 2014) to Revision C (March 2025)	Page
• 更新了“应用”部分.....	1

Changes from Revision A (May 2005) to Revision B (September 2014)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 更改了 SRCLR 时序图.....	1
• 添加了 ESD 等级表、特性说明部分、器件功能模式、应用和实现部分、电源相关建议部分、布局部分、器件和文档支持部分以及机械、封装和可订购信息部分.....	4

Changes from Revision * (July 1995) to Revision A (May 2005)	Page
• 更改了 SRCLR 时序图.....	1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPIC6B595DW	Obsolete	Production	SOIC (DW) 20	-	-	Call TI	Call TI	-40 to 125	TPIC6B595
TPIC6B595DWG4	Obsolete	Production	SOIC (DW) 20	-	-	Call TI	Call TI	-	TPIC6B595
TPIC6B595DWR	Active	Production	SOIC (DW) 20	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPIC6B595
TPIC6B595DWR.A	Active	Production	SOIC (DW) 20	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPIC6B595
TPIC6B595DWRG4	Obsolete	Production	SOIC (DW) 20	-	-	Call TI	Call TI	-	TPIC6B595
TPIC6B595N	Active	Production	PDIP (N) 20	20 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 125	TPIC6B595N
TPIC6B595N.A	Active	Production	PDIP (N) 20	20 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 125	TPIC6B595N

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

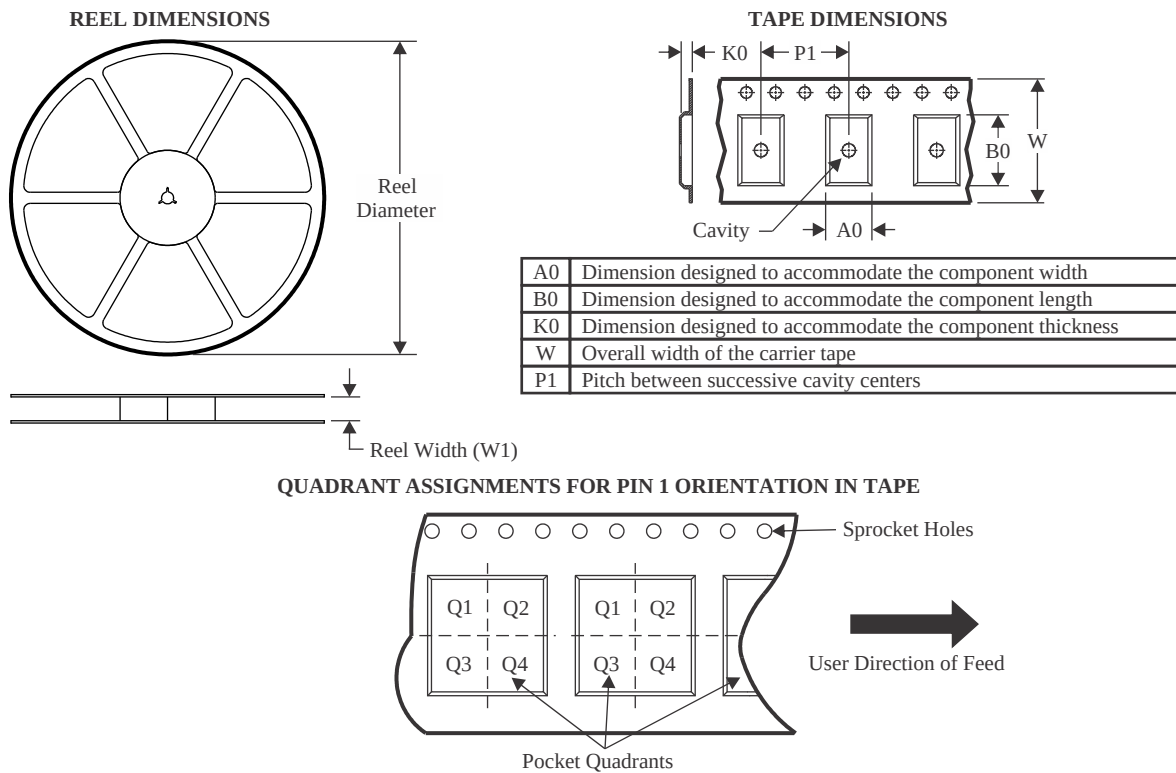
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

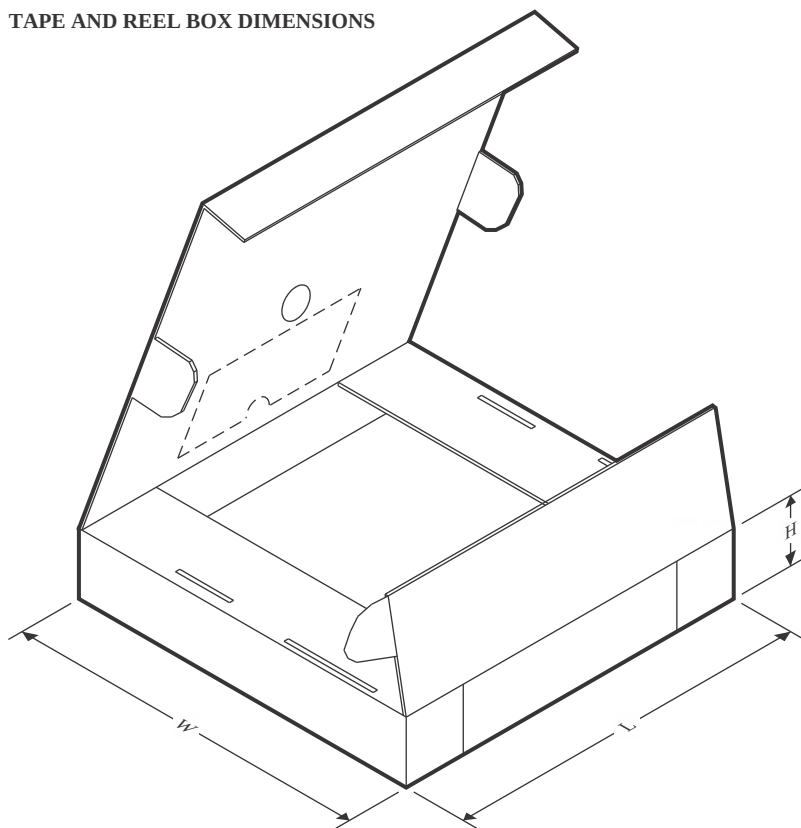
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPIC6B595DWR	SOIC	DW	20	2000	330.0	24.4	10.8	13.3	2.7	12.0	24.0	Q1
TPIC6B595DWR	SOIC	DW	20	2000	330.0	24.4	10.8	13.3	2.7	12.0	24.0	Q1

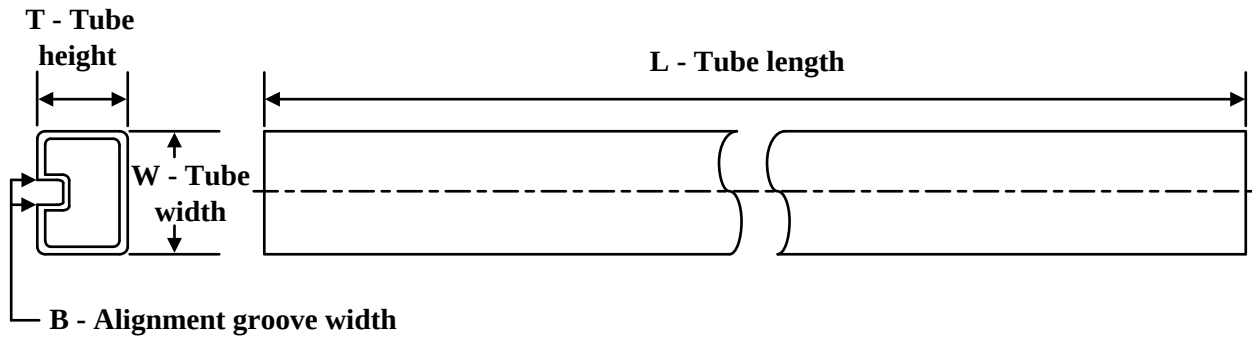
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPIC6B595DWR	SOIC	DW	20	2000	350.0	350.0	43.0
TPIC6B595DWR	SOIC	DW	20	2000	350.0	350.0	43.0

TUBE



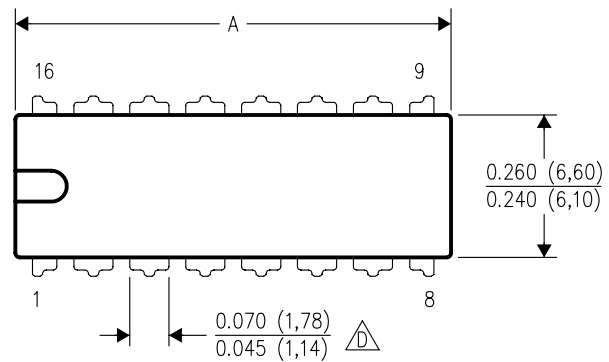
*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
TPIC6B595N	N	PDIP	20	20	506	13.97	11230	4.32
TPIC6B595N.A	N	PDIP	20	20	506	13.97	11230	4.32

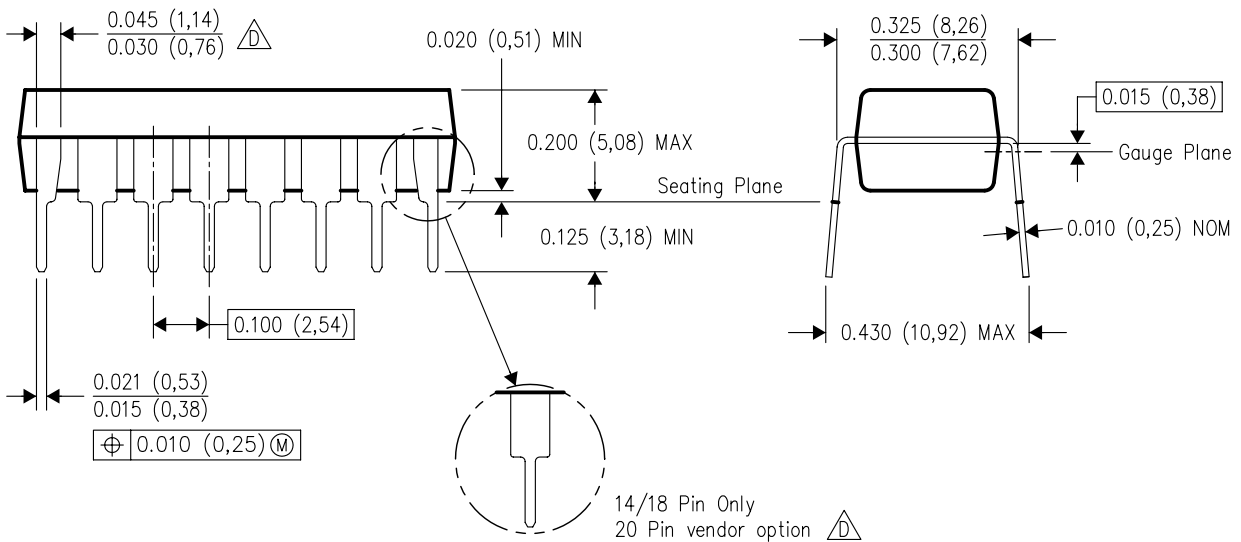
N (R-PDIP-T**)

16 PINS SHOWN

PLASTIC DUAL-IN-LINE PACKAGE



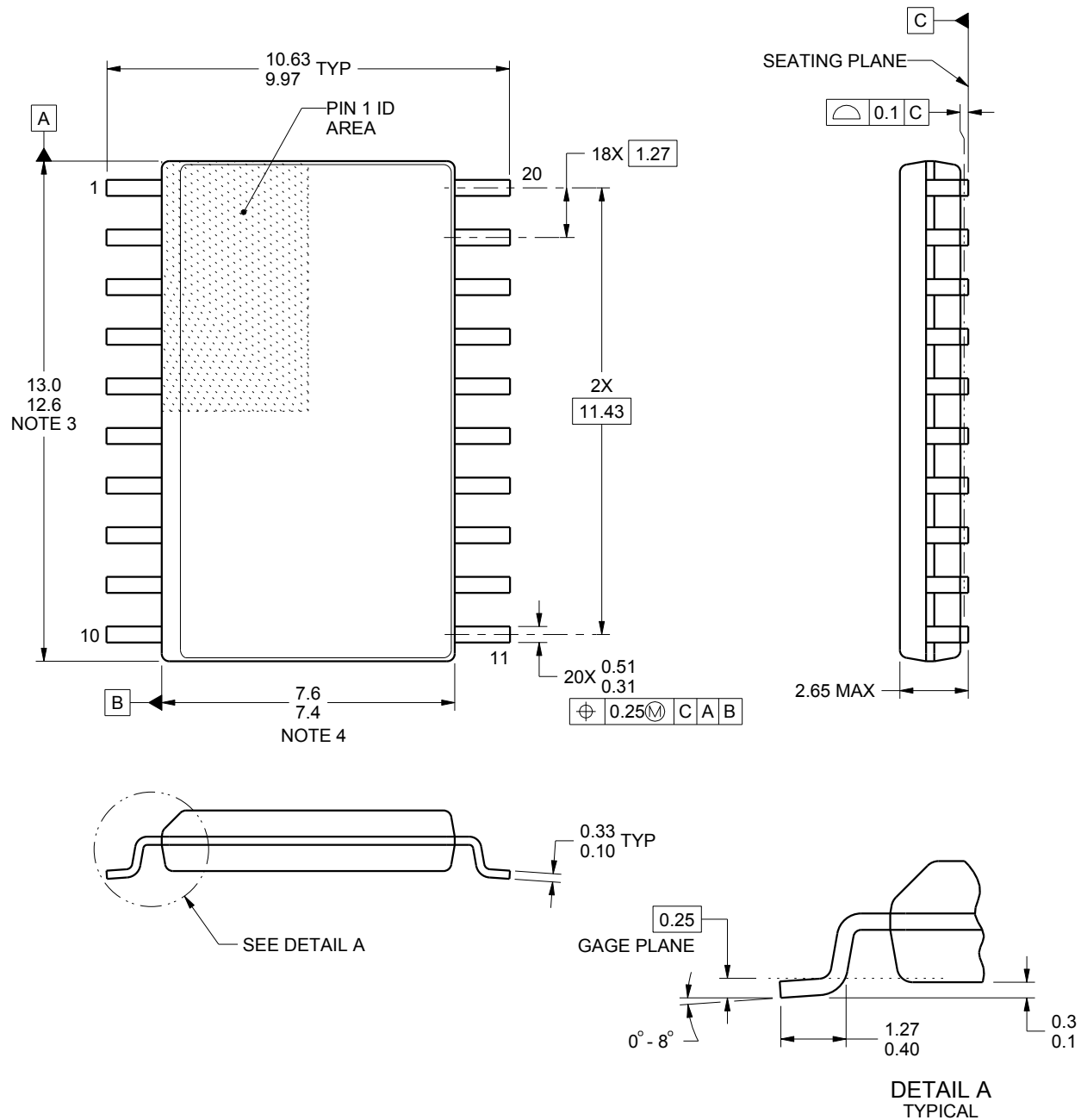
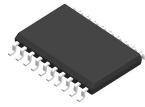
PINS **	14	16	18	20
DIM				
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS-001 VARIATION	AA	BB	AC	AD



14/18 Pin Only
20 Pin vendor option

4040049/E 12/2002

- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
 - The 20 pin end lead shoulder width is a vendor option, either half or full width.



4220724/A 05/2016

NOTES:

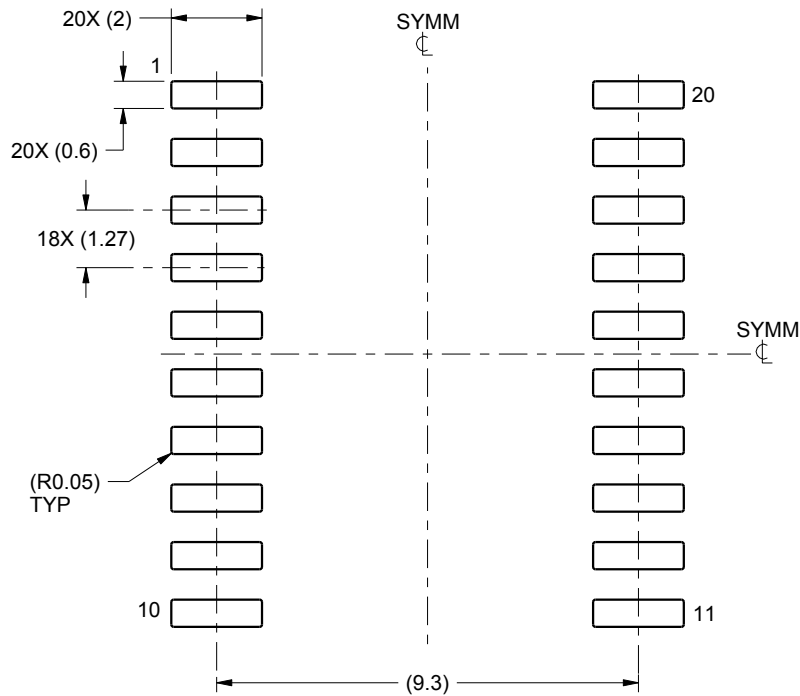
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm per side.
5. Reference JEDEC registration MS-013.

EXAMPLE BOARD LAYOUT

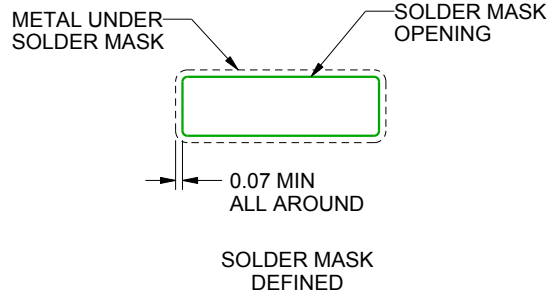
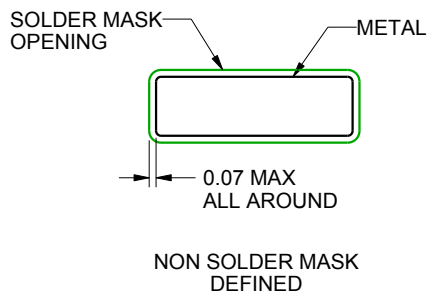
DW0020A

SOIC - 2.65 mm max height

SOIC



LAND PATTERN EXAMPLE
SCALE:6X



SOLDER MASK DETAILS

4220724/A 05/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

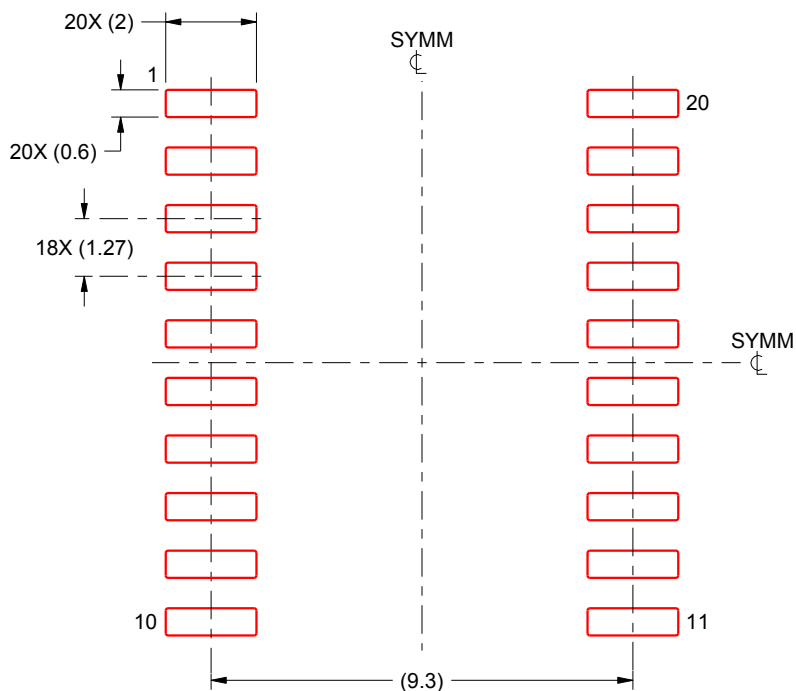
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DW0020A

SOIC - 2.65 mm max height

SOIC



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:6X

4220724/A 05/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](https://www.ti.com) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月