

TMUX611x $\pm 17V$ 低电容、低泄漏电流、 精密四通道 SPST 开关

1 特性

- 宽电源电压范围： $\pm 5V$ 至 $\pm 17V$ (双电源)
10V 至 17V (单电源)
- 所有引脚的闩锁性能都达到 100mA，符合 JESD78 II 类 A 级要求
- 低导通电容：4.2pF
- 低输入泄漏电流：5pA
- 低电荷注入：0.6pC
- 轨到轨运行
- 低导通电阻：120 Ω
- 快速开关导通时间：66ns
- 先断后合开关 (TMUX6113)
- EN 引脚可连接至 V_{DD}
- 低电源电流：17 μA
- 人体放电模型 (HBM) ESD 保护：所有引脚上均为 $\pm 2kV$
- 业界通用的 TSSOP 封装和较小的 WQFN 封装

2 应用

- 工厂自动化和工业过程控制
- 可编程逻辑控制器 (PLC)
- 模拟输入模块
- 半导体测试设备
- 电池测试设备

3 说明

TMUX6111, TMUX6112, and TMUX6113 器件是互补金属氧化物半导体 (CMOS) 器件，具有四个独立可选的单极/单掷 (SPST) 开关。这些器件在双电源 ($\pm 5V$ 至 $\pm 17V$)、单电源 (10V 至 17V) 或非对称电源供电时均能正常运行。所有数字输入均具有兼容晶体管-晶体管逻辑 (TTL) 的阈值，从而确保 TTL/CMOS 逻辑兼容性。

这些开关通过 TMUX6111 中的数字控制输入上的逻辑 0 打开。需要逻辑 1 才能打开 TMUX6112 中的开关。TMUX6113 有两个开关的数字控制逻辑与 TMUX6111 类似，而另外两个开关的控制逻辑是相反的。TMUX6113 具有先断后合开关，因此该器件可用于交叉点开关应用。

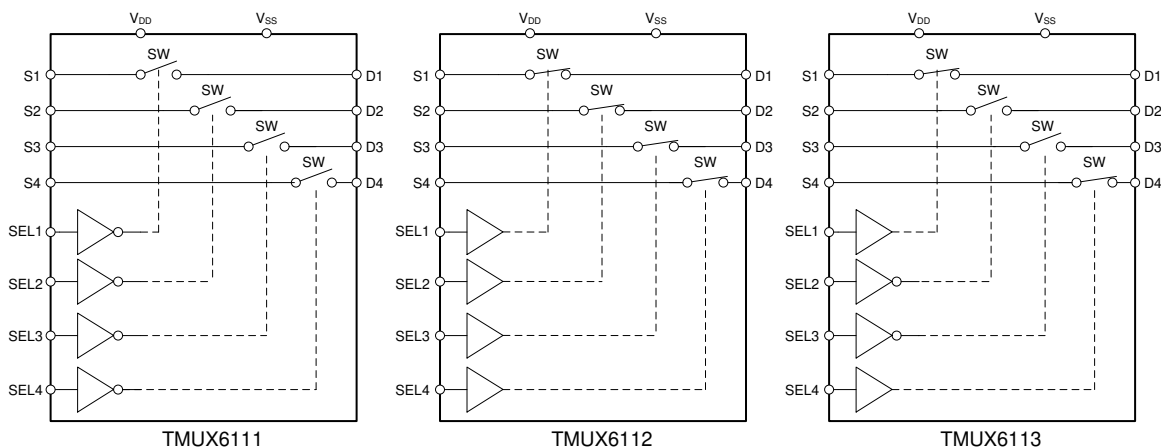
TMUX611x 是德州仪器 (TI) 精密开关和多路复用器系列中的一款产品。该器件具有非常低的漏电流和电荷注入，因此可用于高精度测量应用。由于具有 17 μA 的低电源电流，因此这些器件可用于便携式应用。

封装信息

器件型号 ⁽¹⁾	封装 ⁽²⁾	封装尺寸
TMUX6111	TSSOP (16)	5.00mm x 4.40mm
TMUX6112	WQFN (16)	3.00mm x 3.00mm
TMUX6113		

(1) 请参阅节 4

(2) 有关更多信息，请参阅节 12



简化版原理图



内容

1 特性	1	8.1 概述	13
2 应用	1	8.2 功能方框图	18
3 说明	1	8.3 特性说明	18
4 器件比较表	3	8.4 器件功能模式	19
5 引脚配置和功能	3	9 应用和实施	20
6 规格	4	9.1 应用信息	20
6.1 绝对最大额定值.....	4	9.2 典型应用	20
6.2 ESD 等级.....	4	9.3 电源相关建议	21
6.3 热性能信息.....	4	9.4 布局	22
6.4 建议运行条件.....	4	10 器件和文档支持	23
6.5 电气特性 (双电源 : $\pm 15V$)	5	10.1 文档支持	23
6.6 开关特性 (双电源 : $\pm 15V$)	6	10.2 接收文档更新通知	23
6.7 电气特性 (单电源 : $12V$)	7	10.3 支持资源	23
6.8 开关特性 (单电源 : $12V$)	8	10.4 商标	23
6.9 典型特性.....	9	10.5 静电放电警告	23
7 参数测量信息	12	10.6 术语表	23
7.1 真值表.....	12	11 修订历史记录	24
8 详细说明	13	12 机械、封装和可订购信息	24

4 器件比较表

产品	说明
TMUX6111	±17V 低电容、低漏电流、精密四通道 SPST 开关 (常闭)
TMUX6112	±17V 低电容、低漏电流、精密四通道 SPST 开关 (常开)
TMUX6113	±17V 低电容、低漏电流、精密四通道 SPST 开关 (双开 + 双闭)

5 引脚配置和功能

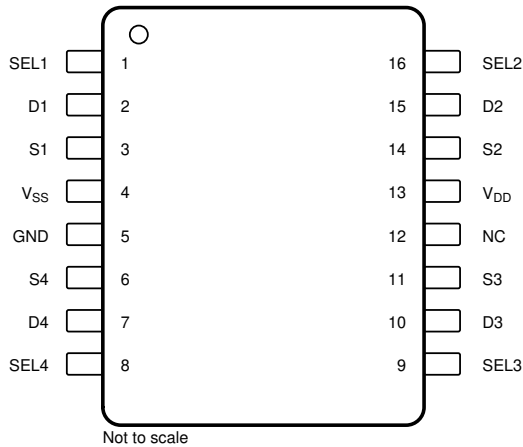


图 5-1. PW 封装，16 引脚 TSSOP (顶视图)

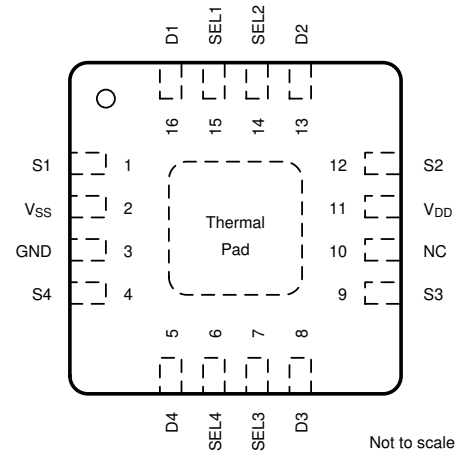


图 5-2. RTE 封装，16 引脚 WQFN (顶视图)

表 5-1. 引脚功能

名称	引脚		类型 ⁽¹⁾	说明
	TSSOP	WQFN		
SEL1	1	15	I	逻辑控制输入 1。
D1	2	16	I/O	漏极引脚 1。可以是输入或输出。
S1	3	1	I/O	源极引脚 1。可以是输入或输出。
V _{SS}	4	2	P	负电源。该引脚是负电源电势最高的引脚。在单电源应用中，该引脚可以接地。为了实现可靠运行，应在 V _{SS} 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。
GND	5	3	P	接地 (0V) 基准
S4	6	4	I/O	源极引脚 4。可以是输入或输出。
D4	7	5	I/O	漏极引脚 4。可以是输入或输出。
SEL4	8	6	I	逻辑控制输入 4。
SEL3	9	7	I	逻辑控制输入 3。
D3	10	8	I/O	漏极引脚 3。可以是输入或输出。
S3	11	9	I/O	源极引脚 3。可以是输入或输出。
NC	12	10	-	无内部连接。
V _{DD}	13	11	P	正电源。该引脚是正电源电势最高的引脚。为了实现可靠运行，应在 V _{DD} 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。
S2	14	12	I/O	源极引脚 2。可以是输入或输出。
D2	15	13	I/O	漏极引脚 2。可以是输入或输出。
SEL2	16	14	I	逻辑控制输入 2。
-	-	EP	-	外露焊盘。外露焊盘在内部连接到 V _{SS} 。将 EP 连接到 V _{SS} ，以实现额定的热性能和 ESD 性能。

(1) I = 输入，O = 输出，I/O = 输入和输出，P = 电源

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）。⁽¹⁾

		最小值	最大值	单位
V _{DD} 至 V _{SS}	电源电压		36	V
V _{DD} 至 GND		-0.3	18	V
V _{SS} 接地		-18	0.3	V
V _{DIG}	数字输入引脚 (SEL1、SEL2、SEL3、SEL4) 电压	GND - 0.3	V _{DD} +0.3	V
I _{DIG}	数字输入引脚 (SEL1、SEL2、SEL3、SEL4) 电流	-30	30	mA
V _{ANA_IN}	模拟输入引脚 (Sx) 电压	V _{SS} - 0.3	V _{DD} +0.3	V
I _{ANA_IN}	模拟输入引脚 (Sx) 电流	-30	30	mA
V _{ANA_OUT}	模拟输出引脚 (D) 电压	V _{SS} - 0.3	V _{DD} +0.3	V
I _{ANA_OUT}	模拟输出引脚 (D) 电流	-30	30	mA
T _A	环境温度	-55	140	°C
T _J	结温		150	°C
T _{stg}	贮存温度	-65	150	°C

(1) 超出绝对最大额定值下列出的应力可能会对器件造成永久性损坏。这些仅为应力等级，并不意味着器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚 ⁽²⁾	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 热性能信息

热指标 ⁽¹⁾		TMUX6111/ TMUX6112/ TMUX6113		单位
		PW (TSSOP)	RTE (QFN)	
		16 引脚	16 引脚	
R _{θJA}	结至环境热阻	111.0	51.9	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	41.7	53.3	°C/W
R _{θJB}	结至电路板热阻	57.2	26.6	°C/W
Ψ _{JT}	结至顶部特征参数	4.1	1.7	°C/W
Ψ _{JB}	结至电路板特征参数	56.6	26.6	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	不适用	11.6	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标应用报告](#)。

6.4 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）。

		最小值	标称值	最大值	单位
V _{DD} 至 V _{SS} ⁽¹⁾	电源电压差	10		34	V

在自然通风条件下的工作温度范围内测得 (除非另有说明) 。

		最小值	标称值	最大值	单位
V _{DD} 至 GND	正电源电压 (单电源, V _{SS} = 0V)	10		17	V
V _{DD} 至 GND	正电源电压 (双电源)	5		17	V
V _{SS} 接地	负电源电压 (双电源)	-5		-17	V
V _S ⁽²⁾	源极引脚电压	V _{SS}		V _{DD}	V
V _D	漏极引脚电压	V _{SS}		V _{DD}	V
V _{DIG}	数字输入引脚 (SEL1、SEL2、SEL3、SEL4) 电压	0		V _{DD}	V
I _{CH}	通道电流 (T _A = 25°C)	-25		25	mA
T _A	环境温度	-40		125	°C

(1) 只要满足 $10V \leq (V_{DD} - V_{SS}) \leq 34V$ 条件, V_{DD} 和 V_{SS} 就可以是任意值。

(2) V_S 是所有 S 引脚上的电压。

6.5 电气特性 (双电源 : ±15V)

T_A = 25°C, V_{DD} = 15V, 且 V_{SS} = -15V (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
模拟开关							
V _A	模拟信号范围		T _A = -40°C 至 +125°C	V _{SS}		V _{DD}	V
R _{ON}	导通电阻	V _S = 0V, I _S = 1mA			120	135	Ω
		V _S = ±10V, I _S = 1mA	T _A = -40°C 至 +85°C			210	Ω
			T _A = -40°C 至 +125°C			245	Ω
ΔR _{ON}	通道间的导通电阻不匹配	V _S = ±10V, I _S = 1mA			2.5	6	Ω
ΔR _{ON}	通道间的导通电阻不匹配	V _S = ±10V, I _S = 1mA	T _A = -40°C 至 +85°C			9	Ω
			T _A = -40°C 至 +125°C			11	Ω
R _{ON_FLAT}	导通电阻平坦度	V _S = -10V、0V、+10V, I _S = 1mA			23	33	Ω
			T _A = -40°C 至 +85°C			37	Ω
			T _A = -40°C 至 +125°C			38	Ω
R _{ON_DRIFT}	导通电阻漂移	V _S = 0V			0.52		%/°C
I _{S(OFF)}	源极关断漏电流 ⁽¹⁾	开关状态为关断, V _S = +10V/-10V, V _D = -10V/10V		-0.02	0.005	0.02	nA
			T _A = -40°C 至 +85°C	-0.14		0.05	nA
			T _A = -40°C 至 +125°C	-1.3		0.25	nA
I _{D(OFF)}	漏极关断漏电流 ⁽¹⁾	开关状态为关断, V _S = +10V/-10V, V _D = -10V/+10V		-0.02	0.005	0.02	nA
			T _A = -40°C 至 +85°C	-0.14		0.05	nA
			T _A = -40°C 至 +125°C	-1.3		0.25	nA
I _{D(ON)}	漏极导通漏电流	开关状态为导通, V _S = +10V/-10V, V _D = -10V/+10V		-0.04	0.01	0.04	nA
			T _A = -40°C 至 +85°C	-0.25		0.1	nA
			T _A = -40°C 至 +125°C	-1.8		0.5	nA
数字输入 (SELx 引脚)							
V _{IH}	逻辑电压高电平			2			V
V _{IL}	逻辑电压低电平					0.8	V
R _{PD(IN)}	SELx 引脚上的下拉电阻				6		MΩ
电源							

$T_A = 25^\circ\text{C}$, $V_{DD} = 15\text{V}$, 且 $V_{SS} = -15\text{V}$ (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
I_{DD}	V_{DD} 电源电流	$V_A = 0\text{V}$ 或 3.3V , $V_S = 0\text{V}$			17	21	μA
			$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			22	μA
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			23	μA
I_{SS}	V_{SS} 电源电流	$V_A = 0\text{V}$ 或 3.3V , $V_S = 0\text{V}$			8	10	μA
			$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			11	μA
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			12	μA

(1) 当 V_S 为正值时, V_D 则为负值, 反之亦然。

6.6 开关特性 (双电源: $\pm 15\text{V}$)

$T_A = 25^\circ\text{C}$, $V_{DD} = 15\text{V}$, 且 $V_{SS} = -15\text{V}$ (除非另有说明)。

参数		测试条件		最小值	典型值	最大值	单位
t_{ON}	启用开通时间	$V_S = \pm 10\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$			66	78	ns
		$V_S = \pm 10\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$, $T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$				107	ns
		$V_S = \pm 10\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$				117	ns
t_{OFF}	启用关闭时间	$V_S = \pm 10\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$			56	68	ns
		$V_S = \pm 10\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$, $T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$				77	ns
		$V_S = \pm 10\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$				81	ns
t_{BBM}	先断后合延时时间 (仅限 TMUX6113)	$V_S = 10\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		8	40		ns
Q_J	电荷注入	$V_S = 0\text{V}$, $R_S = 0\ \Omega$, $C_L = 1\text{nF}$			0.6		pC
O_{ISO}	关断隔离	$R_L = 50\ \Omega$, $C_L = 5\text{pF}$, $f = 1\text{MHz}$			-85		dB
X_{TALK}	通道间串扰	$R_L = 50\ \Omega$, $C_L = 5\text{pF}$, $f = 1\text{MHz}$, 相邻通道			-100		dB
		$R_L = 50\ \Omega$, $C_L = 5\text{pF}$, $f = 1\text{MHz}$, 非相邻通道			-115		dB
I_L	插入损耗	$R_L = 50\ \Omega$, $C_L = 5\text{pF}$, $f = 1\text{MHz}$			-7.0		dB
ACPSRR	交流电源抑制比	$R_L = 10\text{k}\ \Omega$, $C_L = 5\text{pF}$, $V_{PP} = 0.62\text{V}$ (在 V_{DD} 上), $f = 1\text{MHz}$			-59		dB
		$R_L = 10\text{k}\ \Omega$, $C_L = 5\text{pF}$, $V_{PP} = 0.62\text{V}$ (在 V_{SS} 上), $f = 1\text{MHz}$			-59		dB
BW	-3dB 带宽	$R_L = 50\ \Omega$, $C_L = 5\text{pF}$			800		MHz
THD	总谐波失真 + 噪声	$R_L = 10\text{k}\ \Omega$, $C_L = 5\text{pF}$, $f = 20\text{Hz}$ 至 20kHz			0.08		%
C_{IN}	数字输入电容	$V_{IN} = 0\text{V}$ 或 V_{DD}			1.5		pF
$C_{S(OFF)}$	源极关断电容	$V_S = 0\text{V}$, $f = 1\text{MHz}$ (PW 封装)			1.9	3.0	pF
		$V_S = 0\text{V}$, $f = 1\text{MHz}$ (RTE 封装)			2.5	3.6	pF
$C_{D(OFF)}$	漏极关断电容	$V_S = 0\text{V}$, $f = 1\text{MHz}$			2.4	3.1	pF
$C_{S(ON)}$, $C_{D(ON)}$	源极和漏极导通电容	$V_S = 0\text{V}$, $f = 1\text{MHz}$			4.2	6.0	pF

6.7 电气特性 (单电源 : 12V)

$T_A = 25^\circ\text{C}$, $V_{DD} = 12\text{V}$, 且 $V_{SS} = 0\text{V}$ (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位	
模拟开关								
V_A	模拟信号范围	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		V_{SS}		V_{DD}	V	
R_{ON}	导通电阻	$V_S = 10\text{V}$, $I_S = 1\text{mA}$			230	265	Ω	
			$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			355	Ω	
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			405	Ω	
ΔR_{ON}	通道间的导通电阻不匹配	$V_S = 10\text{V}$, $I_S = 1\text{mA}$			5	12	Ω	
			$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			19	Ω	
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			23	Ω	
R_{ON_DRIFT}	导通电阻漂移	$V_S = 0\text{V}$			0.5		%/ $^\circ\text{C}$	
$I_{S(OFF)}$	源极关断漏电流 ⁽¹⁾	开关状态为关断, $V_S = 10\text{V}/1\text{V}$, $V_D = 1\text{V}/10\text{V}$		-0.02	0.005	0.02	nA	
			$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$		-0.1		0.04	nA
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		-1		0.2	nA
$I_{D(OFF)}$	漏极关断漏电流 ⁽¹⁾	开关状态为关断, $V_S = 10\text{V}/1\text{V}$, $V_D = 1\text{V}/10\text{V}$		-0.02	0.005	0.02	nA	
			$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$		-0.1		0.04	nA
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		-1		0.2	nA
$I_{D(ON)}$	漏极导通漏电流	开关状态为导通, $V_S =$ 悬空, $V_D = 1\text{V}/10\text{V}$		-0.04	0.01	0.04	nA	
			$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$		-0.16		0.08	nA
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		-1.4		0.4	nA
数字输入 (SELx 引脚)								
V_{IH}	逻辑电压高电平			2			V	
V_{IL}	逻辑电压低电平					0.8	V	
$R_{PD(EN)}$	SELx 引脚上的下拉电阻				6		M Ω	
电源								
I_{DD}	V_{DD} 电源电流	$V_A = 0\text{V}$ 或 3.3V , $V_S = 0\text{V}$			13	16	μA	
			$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			17	μA	
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			18	μA	

(1) 当 V_S 为正值时, V_D 则为负值, 反之亦然。

6.8 开关特性 (单电源 : 12V)

$T_A = 25^\circ\text{C}$, $V_{DD} = 12\text{V}$, 且 $V_{SS} = 0\text{V}$ (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
t_{ON}	启用开通时间	$V_S = 8\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$		72	84	ns
		$V_S = 8\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$, $T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			117	ns
		$V_S = 8\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			128	ns
t_{OFF}	启用关闭时间	$V_S = 8\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$		57	66	ns
		$V_S = 8\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$, $T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			78	ns
		$V_S = 8\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			84	ns
t_{BBM}	先断后合延时时间 (仅限 TMUX6113)	$V_S = 8\text{V}$, $R_L = 300\ \Omega$, $C_L = 35\text{pF}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	17	47		ns
Q_J	电荷注入	$V_S = 0\text{V}$ 至 12V , $R_S = 0\ \Omega$, $C_L = 1\text{nF}$		0.6		pC
O_{ISO}	关断隔离	$R_L = 50\ \Omega$, $C_L = 5\text{pF}$, $f = 1\text{MHz}$		-86		dB
X_{TALK}	通道间串扰	$R_L = 50\ \Omega$, $C_L = 5\text{pF}$, $f = 1\text{MHz}$, 相邻通道		-98		dB
		$R_L = 50\ \Omega$, $C_L = 5\text{pF}$, $f = 1\text{MHz}$, 非相邻通道		-117		dB
I_L	插入损耗	$R_L = 50\ \Omega$, $C_L = 5\text{pF}$, $f = 1\text{MHz}$		-14		dB
ACPSRR	交流电源抑制比	$R_L = 10\text{k}\ \Omega$, $C_L = 5\text{pF}$, $V_{pp} = 0.62\text{V}$, $f = 1\text{MHz}$		-59		dB
BW	-3dB 带宽	$R_L = 50\ \Omega$, $C_L = 5\text{pF}$		750		MHz
C_{IN}	数字输入电容	$V_{IN} = 0\text{V}$ 或 V_{DD}		1.6		pF
$C_{S(OFF)}$	源极关断电容	$V_S = 6\text{V}$, $f = 1\text{MHz}$ (PW 封装)		2.2	3.1	pF
		$V_S = 6\text{V}$, $f = 1\text{MHz}$ (RTE 封装)		2.9	4.0	pF
$C_{D(OFF)}$	漏极关断电容	$V_S = 6\text{V}$, $f = 1\text{MHz}$		2.8	3.5	pF
$C_{S(ON)}$, $C_{D(ON)}$	源极和漏极导通电容	$V_S = 6\text{V}$, $f = 1\text{MHz}$		4.6	6.3	pF

6.9 典型特性

$T_A = 25^\circ\text{C}$, $V_{DD} = 15\text{V}$, 且 $V_{SS} = -15\text{V}$ (除非另有说明)

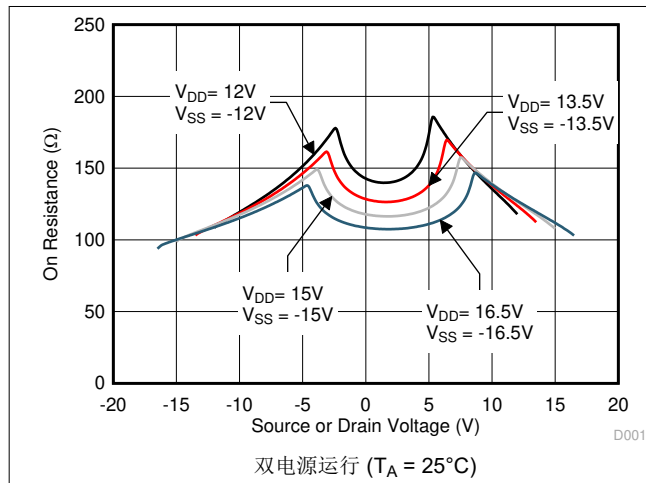


图 6-1. 导通电阻与源极或漏极电压之间的关系

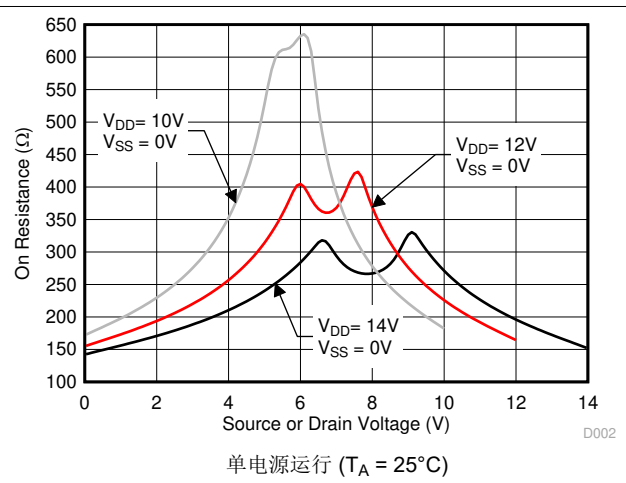


图 6-2. 导通电阻与源极或漏极电压之间的关系

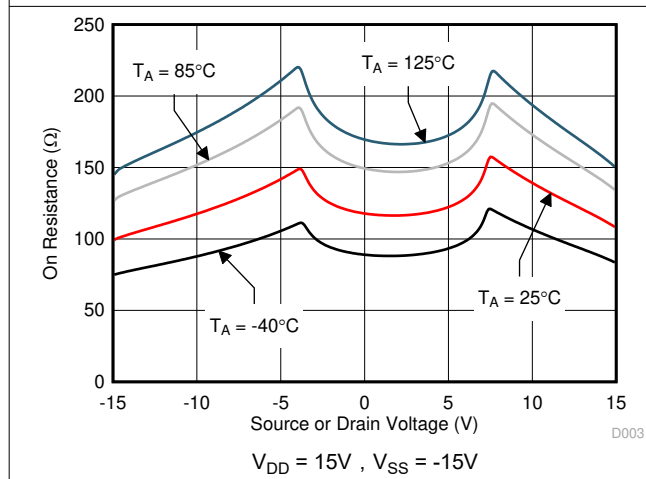


图 6-3. 导通电阻与源极或漏极电压之间的关系

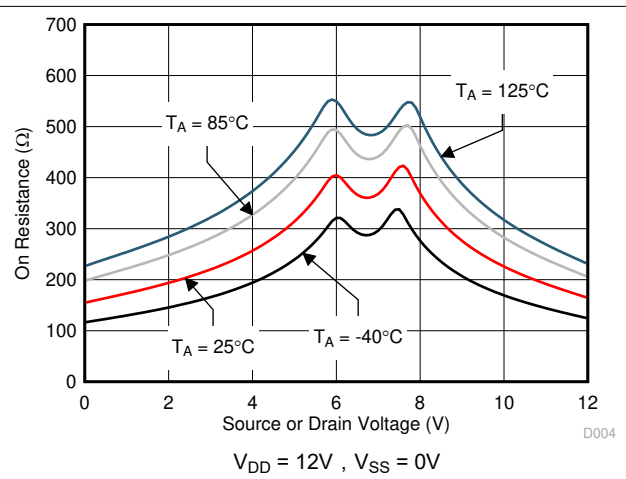


图 6-4. 导通电阻与源极或漏极电压之间的关系

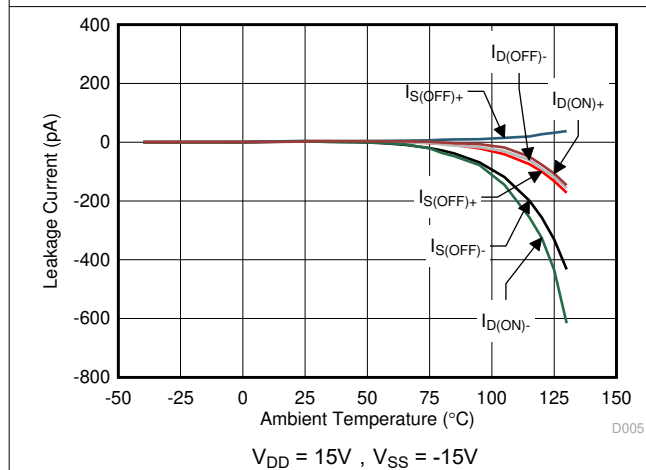


图 6-5. 漏电流与温度间的关系

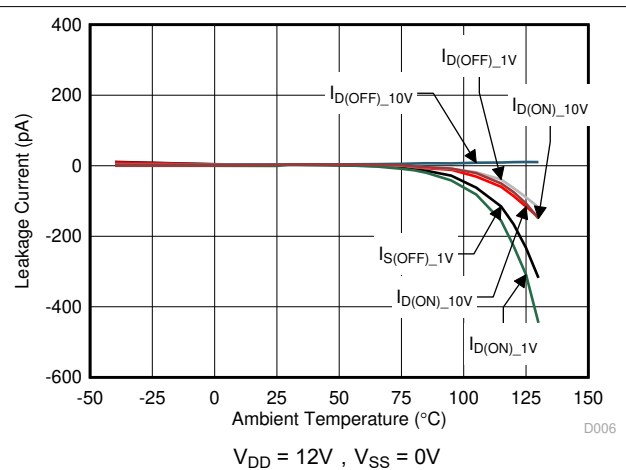


图 6-6. 漏电流与温度间的关系

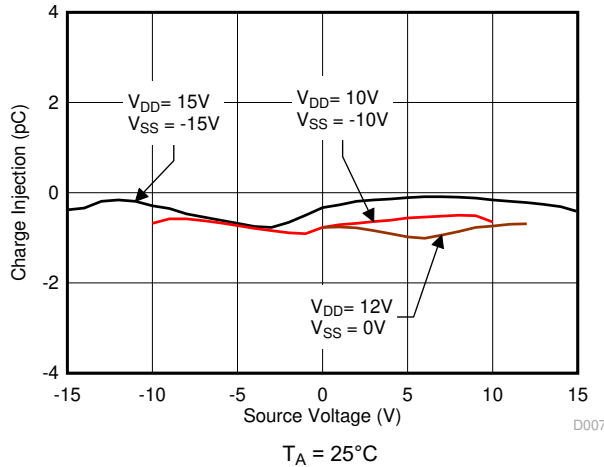


图 6-7. 电荷注入与源极电压间的关系

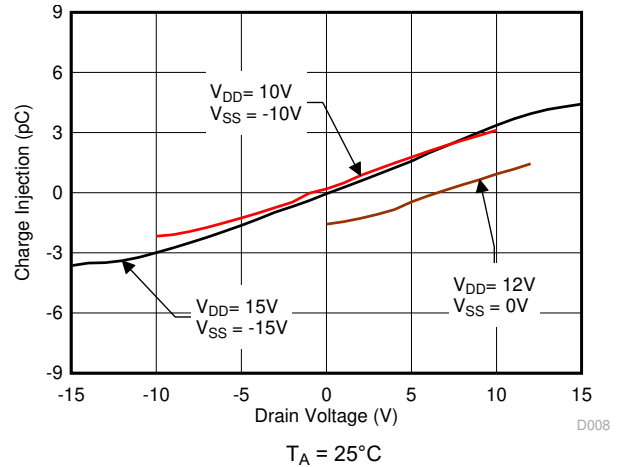


图 6-8. 电荷注入与漏极电压间的关系

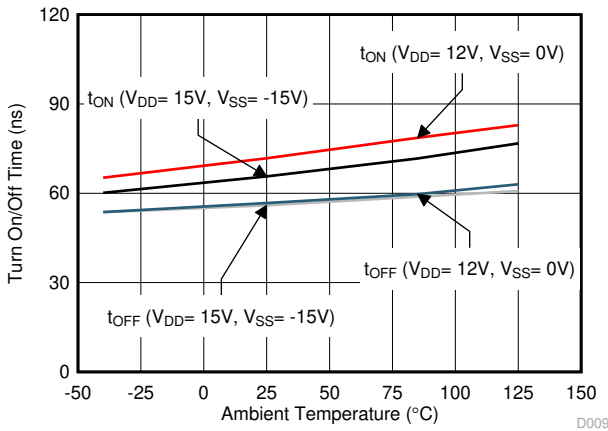


图 6-9. 开启和关闭时间与温度的关系

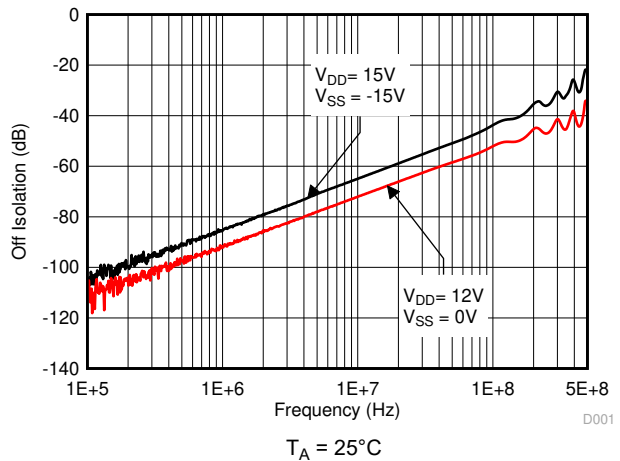


图 6-10. 关断隔离与频率间的关系

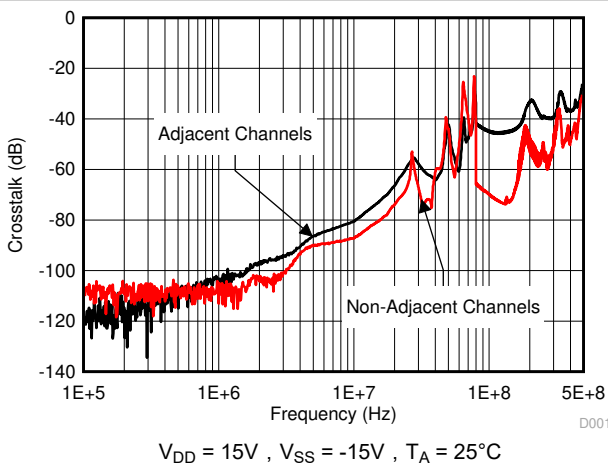


图 6-11. 串扰与频率间的关系

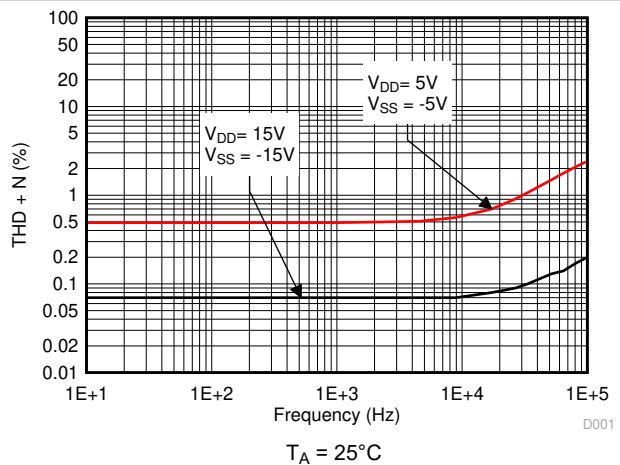


图 6-12. THD+N 与频率间的关系

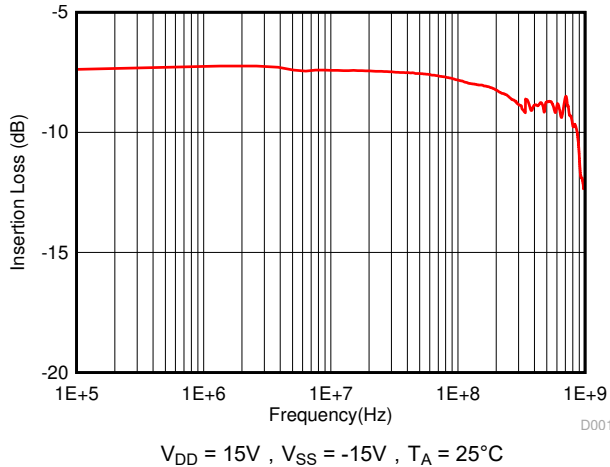


图 6-13. 导通响应与频率间的关系

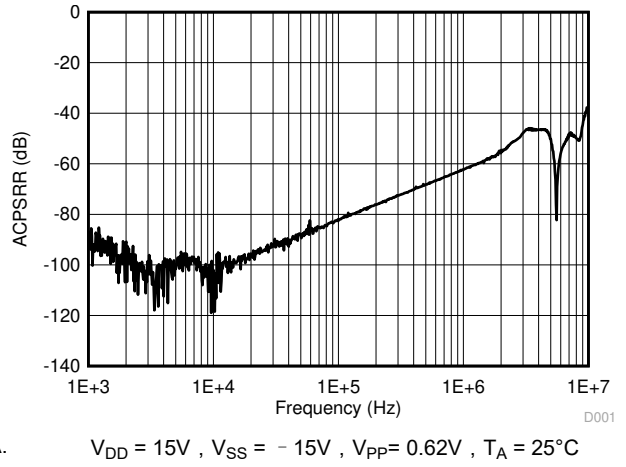


图 6-14. ACPSRR 与频率间的关系

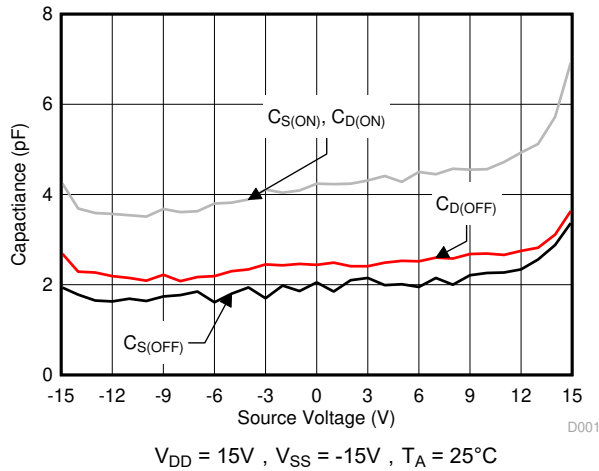


图 6-15. 电容与源极电压之间的关系

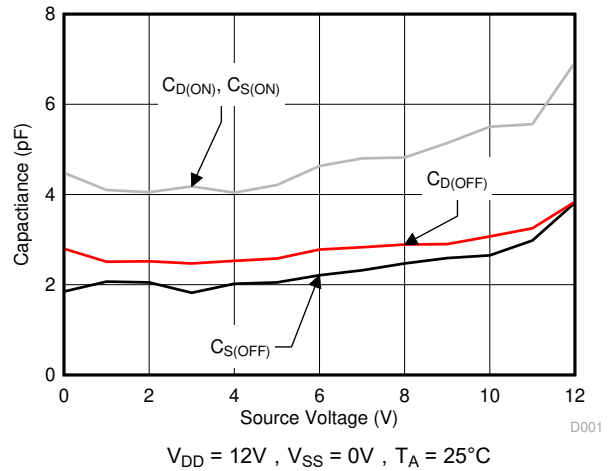


图 6-16. 电容与源极电压之间的关系

7 参数测量信息

7.1 真值表

表 7-1、表 7-2 和表 7-3 分别展示了 TMUX6111, TMUX6112, and TMUX6113 的真值表。

表 7-1. TMUX6111 真值表

SELx	状态
0	所有开关均导通
1	所有开关均关断

表 7-2. TMUX6112 真值表

SELx	状态
0	所有开关均关断
1	所有开关均导通

表 7-3. TUMUX6113 真值表

SELx	状态
0	开关 1、4 关断 开关 2、3 导通
1	开关 1、4 导通 开关 2、3 关断

8 详细说明

8.1 概述

TMUX6111, TMUX6112, and TMUX6113 是 4 通道单极单掷 (SPDT) 开关，支持双电源 (±5V 至 ±17V) 或单电源 (10V 至 17V) 工作。每个开关通道的导通或关断由其对应 SELx 引脚的状态决定。节 8.2 部分提供了开关的顶层方框图。

8.1.1 导通电阻

TMUX6111, TMUX6112, and TMUX6113 的导通电阻是器件源极 (Sx) 和漏极 (Dx) 引脚之间的欧姆电阻。导通电阻随输入电压和电源电压的变化而变化。符号 R_{ON} 用于表示导通电阻。图 8-1 展示了用于测量 R_{ON} 的测量设置。电压 (V) 和电流 (I_{CH}) 通过此设置进行测量， R_{ON} 的计算方法如方程式 1 所示：

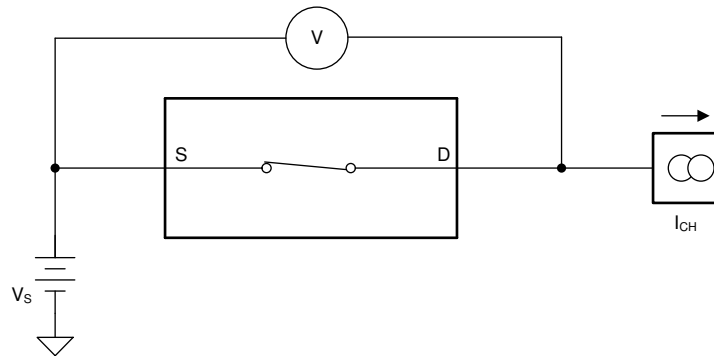


图 8-1. 导通电阻测量设置

$$R_{ON} = V / I_{CH} \quad (1)$$

8.1.2 关断漏电流

在关断状态下，开关有两种类型的漏电流：

1. 源极关断漏电流
2. 漏极关断漏电流

源极漏电流定义为开关断开时流入或流出源极引脚的漏电流。该电流用符号 $I_{S(OFF)}$ 表示。

漏极漏电流定义为开关断开时流入或流出漏极引脚的漏电流。该电流用符号 $I_{D(OFF)}$ 表示。

图 8-2 展示了用于测量两种关断漏电流的设置

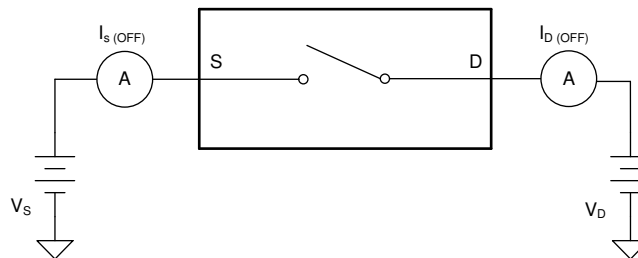


图 8-2. 关断漏电流测量设置

8.1.3 导通漏电流

导通漏电流定义为开关在导通状态时流入或流出漏极引脚的漏电流。在测量期间，源极引脚保持悬空。图 8-3 展示了用于测量导通漏电流（用 $I_{D(ON)}$ 表示）的电路。

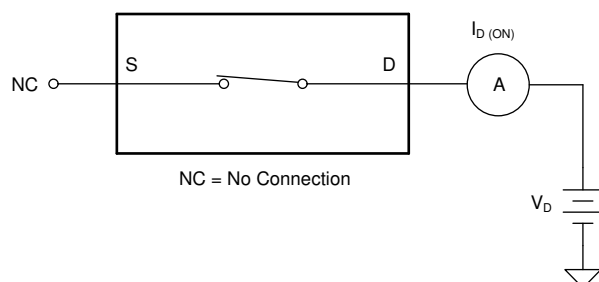


图 8-3. 导通漏电流测量设置

8.1.4 先断后合延迟

先断后合延迟是 TMUX6113 开关的一项安全功能。TMUX6113 的导通开关会先断开，之后原本关断的开关才会接通。断开和闭合之间的延时时间称为先断后合延迟。图 8-4 展示了用于测量先断后合延迟（用符号 t_{BBM} 表示）的设置。

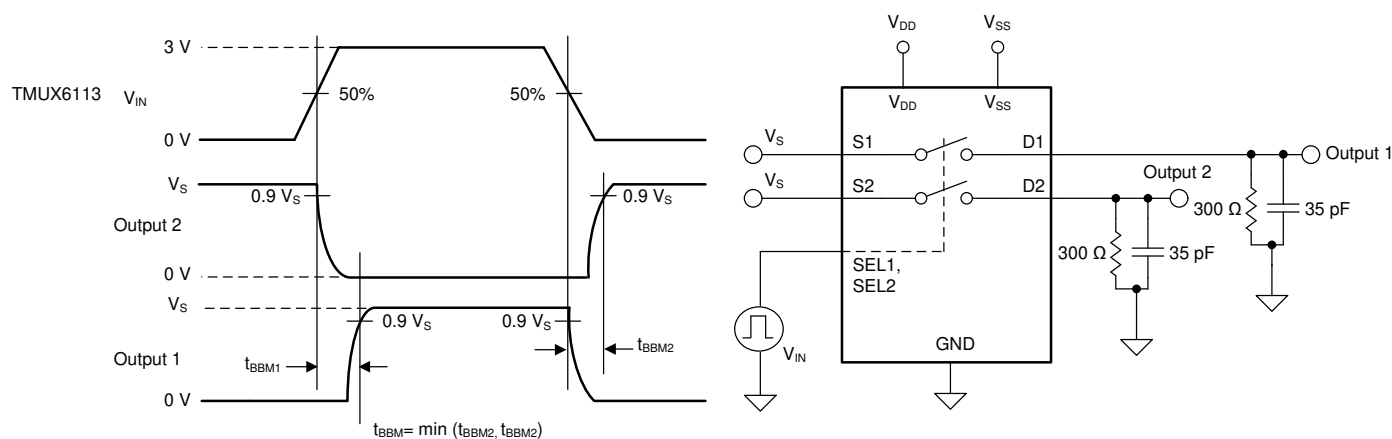


图 8-4. 先断后合延迟测量设置

8.1.5 导通和关断时间

导通时间定义为 $SELx$ 信号上升（对于 NC 开关）或下降（对于 NO 开关）至 50% 最终值以后，TMUX6111, TMUX6112, and TMUX6113 输出上升至 90% 最终值所需要的时间。图 8-5 展示了用于测量导通时间的设置。导通时间用符号 t_{ON} 表示。

关断时间定义为 $SELx$ 信号下降（对于 NC 开关）或上升（对于 NO 开关）到 50% 初始值后，TMUX6111, TMUX6112, and TMUX6113 输出下降到 10% 初始值所需要的时间。图 8-5 展示了用于测量关断时间的设置。关断时间用符号 t_{OFF} 表示。

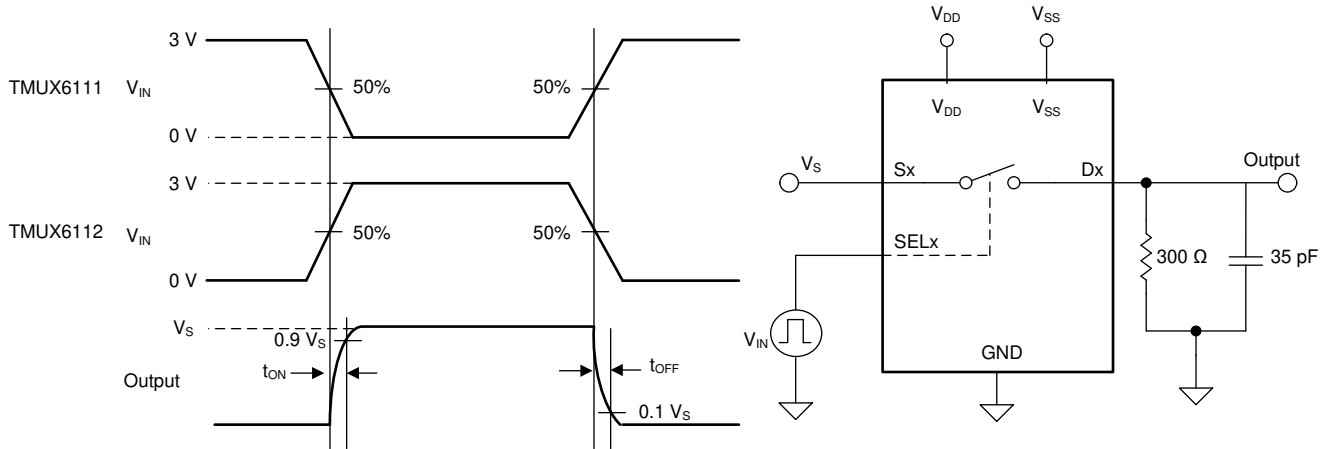


图 8-5. 导通和关断时间测量设置

8.1.6 电荷注入

TMUX6111, TMUX6112, and TMUX6113 具有简单的传输门拓扑。NMOS 和 PMOS 晶体管之间电容的任何不匹配都会导致在栅极信号的下降沿或上升沿期间向漏极或源极注入电荷。注入器件源极或漏极的电荷量称为电荷注入，用符号 Q_{INJ} 表示。图 8-6 显示了用于测量电荷注入的设置。

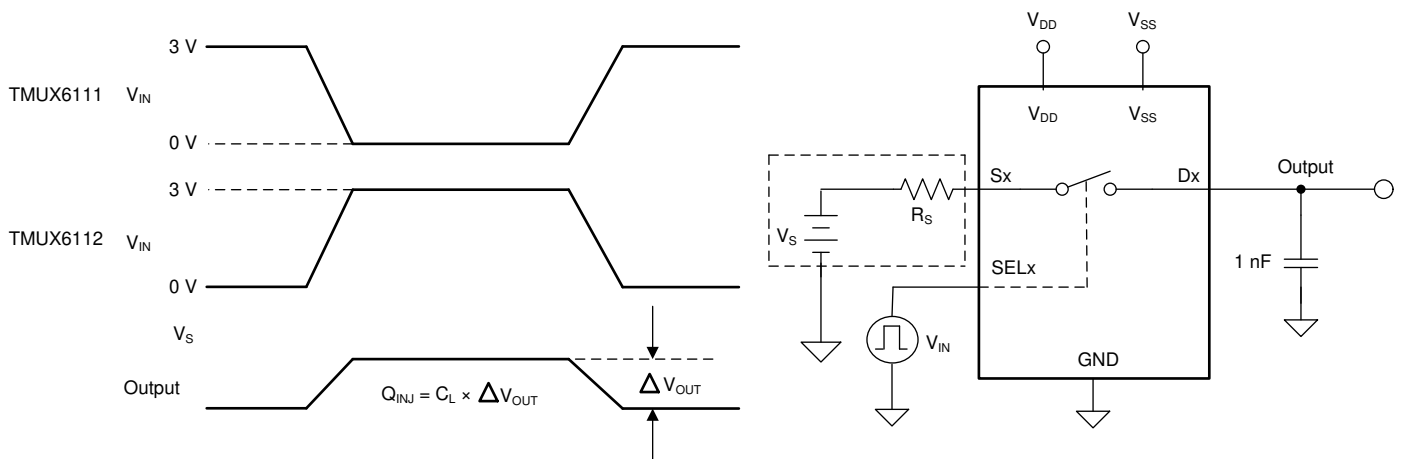


图 8-6. 电荷注入测量设置

8.1.7 关断隔离

关断隔离定义为：当向关断状态开关的源极引脚 (Sx) 施加 $1-V_{RMS}$ 信号时，TMUX6111, TMUX6112, and TMUX6113 的漏极引脚 (Dx) 上的电压。图 8-7 显示了用于测量关断隔离的设置。使用方程式 2 计算隔离。

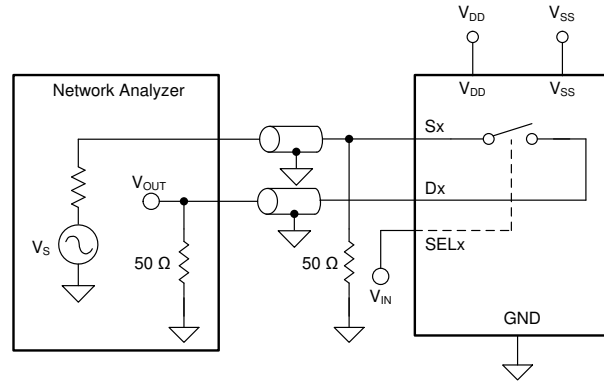


图 8-7. 关断隔离测量设置

$$\text{Off Isolation} = 20 \cdot \text{Log} \left(\frac{V_{\text{OUT}}}{V_{\text{S}}} \right) \quad (2)$$

8.1.8 通道间串扰

通道间串扰定义为当在导通通道的源极引脚 (Sx) 施加 $1V_{\text{RMS}}$ 信号时, 关断通道源极引脚 (Sx) 上出现的电压。图 8-8 展示了用于测量通道间串扰的设置, 而方程式 3 则用于计算通道间串扰。

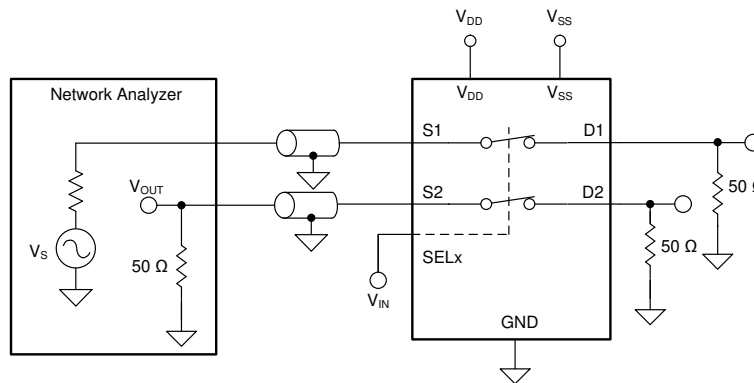


图 8-8. 通道间串扰测量设置

$$\text{Channel-to-Channel Crosstalk} = 20 \cdot \text{Log} \left(\frac{V_{\text{OUT}}}{V_{\text{S}}} \right) \quad (3)$$

8.1.9 带宽

带宽定义为当输入施加到开启通道的源极引脚 (Sx), 并且输出在 TMUX6111, TMUX6112, and TMUX6113 的漏极引脚 (Dx) 处测量时衰减小于 3dB 的频率范围。图 8-9 展示了用于测量开关带宽的设置。使用方程式 4 计算衰减。

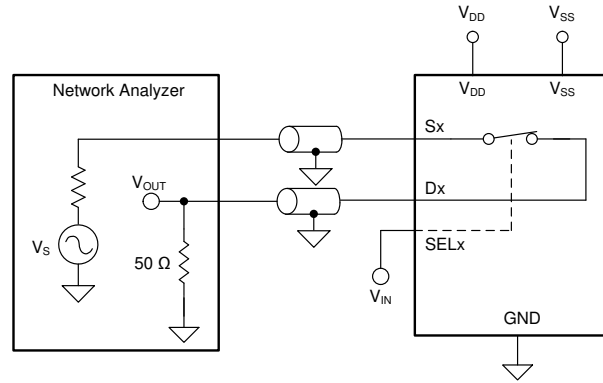


图 8-9. 带宽测量设置

$$\text{Attenuation} = 20 \cdot \text{Log} \left(\frac{V_2}{V_1} \right) \quad (4)$$

8.1.10 THD + 噪声

信号的总谐波失真 (THD) 是对谐波失真的度量，定义为多路复用器输出端所有谐波分量的功率之和与基频功率之比。TMUX6111, TMUX6112, and TMUX6113 的导通电阻随输入信号振幅的变化而变化，当漏极引脚连接到低阻抗负载时，会导致失真。总谐波失真加上噪声表示为 THD+N。图 8-10 展示了用于测量 TMUX6111, TMUX6112, and TMUX6113 THD+N 的设置。

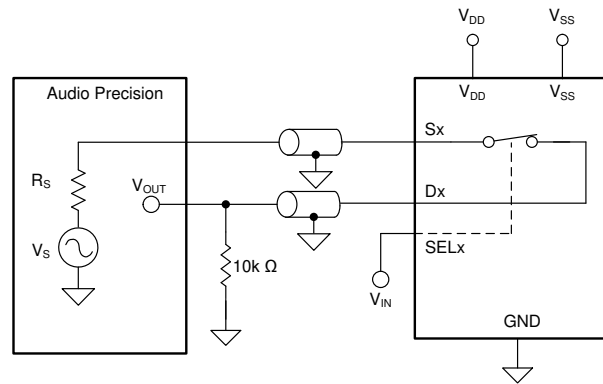
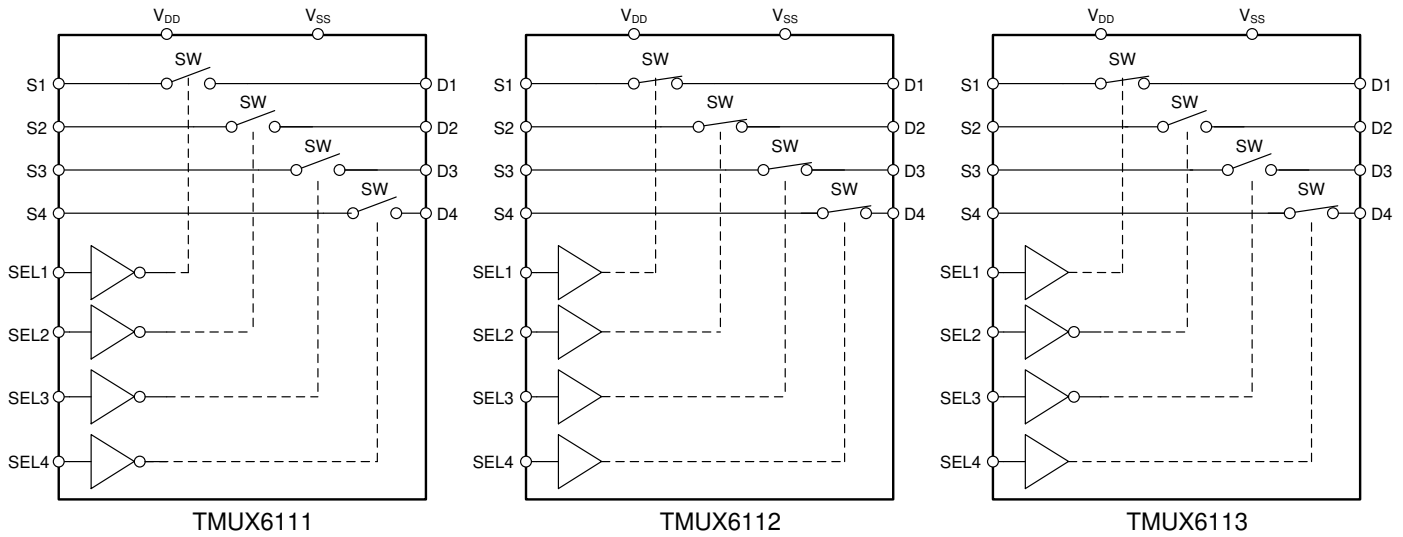


图 8-10. THD+N 测量设置

8.2 功能方框图



8.3 特性说明

8.3.1 超低漏电流

TMUX6111, TMUX6112, and TMUX6113 器件提供超低的导通漏电流和关断漏电流。该器件由于具有超低漏电流，因此能够将高源阻抗输入中的信号切换至高输入阻抗运算放大器，并且失调电压误差非常小。图 8-11 展示了器件的典型漏电流与温度间的关系。

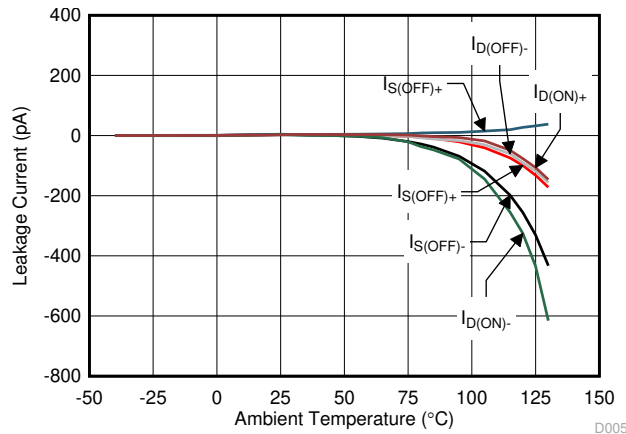


图 8-11. 漏电流与温度间的关系

8.3.2 超低电荷注入

TMUX6111, TMUX6112, and TMUX6113 采用简单的传输门拓扑结构实现，如图 8-12 所示。与 NMOS 和 PMOS 相关的杂散电容中的任何不匹配都会在开关断开或闭合时导致输出电平发生变化。这些器件利用特殊的电荷注入消除电路，可将源极 (Sx) 至漏极 (Dx) 的电荷注入降低至最低 0.6pC (在 $V_S = 0V$ 条件下)，如图 8-13 所示。

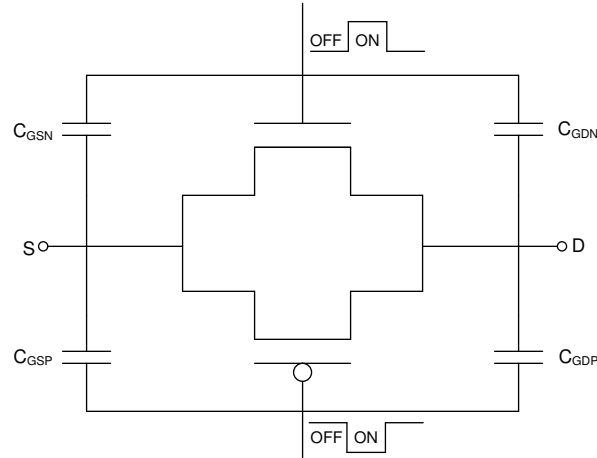


图 8-12. 传输门拓扑

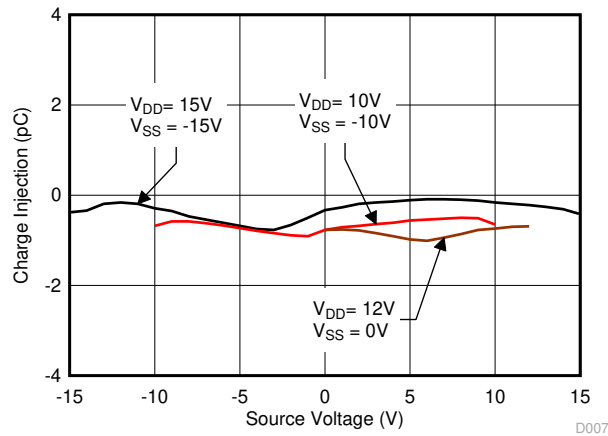


图 8-13. 源极至漏极电荷注入与源极或漏极电压间的关系

8.3.3 双向和轨到轨运行

TMUX6111, TMUX6112, and TMUX6113 从源极 (Sx) 到漏极 (Dx) 或从漏极 (Dx) 到源极 (Sx) 的导电性能同样出色。开关的每个通道在两个方向上都具有非常相似的特性。器件的输入信号从 V_{SS} 摆动到 V_{DD} ，而性能没有任何显著下降。这些器件的导通电阻随输入信号的变化而变化。

8.4 器件功能模式

TMUX6111, TMUX6112, and TMUX6113 各通道的通断状态由对应 SELx 控制引脚独立控制。SELx 引脚通过内部 $6M\Omega$ 的电阻实现弱下拉，确保器件上电时开关维持稳定状态。SELx 引脚可连接至 V_{DD} 。

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

TMUX6111, TMUX6112, and TMUX6113 具备出色的超低输入/输出漏电流特性和超低电荷注入。这些器件的工作电压最高可达 34V (双电源) 或 17V (单电源)，并支持真正的轨到轨输入和输出。TMUX6111, TMUX6112, and TMUX6113 的导通电容较低。这些特性使得 TMUX6111, TMUX6112, and TMUX6113 成为一系列适用于高电压工业应用、稳定可靠的高性能精密模拟多路复用器。

9.2 典型应用

利用 TMUX6111, TMUX6112, and TMUX6113 精密性能的一个典型应用是采样保持电路。采样和保持电路可用于模数转换器 (ADC) 对可变输入电压进行采样，同时提高可靠性和稳定性。也可用于在多输出应用中存储单一数模转换器 (DAC) 的输出样本。使用诸如 TMUX6111, TMUX6112, and TMUX6113 等模拟开关，可实现一个简易的采样保持电路。

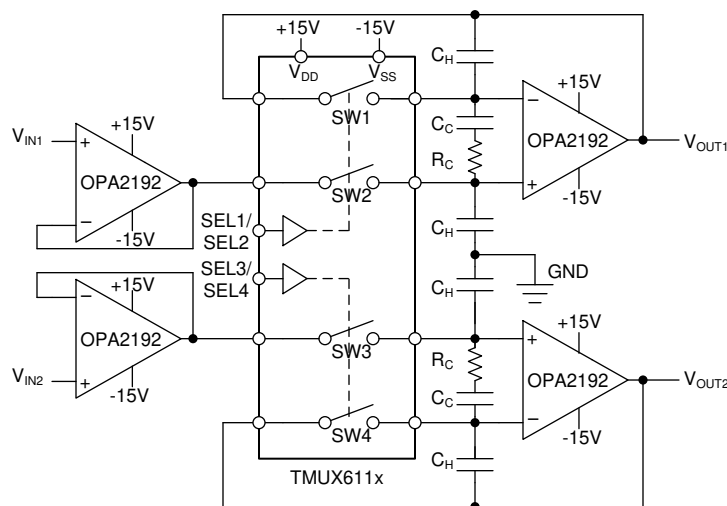


图 9-1. 使用 TMUX611x 模拟开关实现的一条双输出采样保持电路

9.2.1 设计要求

此精密设计的目的是使用 4 通道 SPST 开关实现一个优化的双输出采样保持电路。该采样保持电路需要能够支持高达 $\pm 15V$ 的高压输出摆幅，同时将基底误差降至最低并实现快速稳定时间。总系统方框图如图 9-1 所示。

9.2.2 详细设计过程

TMUX6111、TMUX6112 或 TMUX6113 开关与电压保持电容器 (C_H) 配合使用，实现采样保持电路。基本操作如下：

1. 当开关 (SW2 或 SW3) 闭合时，它实现对输入电压采样，并将保持电容器 (C_H) 充电至输入电压值。
2. 当开关 (SW2 或 SW3) 断开时，保持电容器 (C_H) 会保持其先前的值，使放大器输出端 (V_{OUT}) 的电压保持稳定。

理想情况下，该开关仅将输入信号传输到保持电容器。但实际上，当开关切换状态时，会有一些电荷以电荷注入的形式转移至开关输出端，从而导致轻微的采样误差。TMUX6111, TMUX6112, and TMUX6113 开关的电荷注入性能极其出色，仅为 $0.6pC$ ，使其成为本设计中最大限度降低采样误差的理想选择。

由于存在开关和电容器存在漏电流，保持电容器上的电压会随时间逐渐下降。TMUX6111, TMUX6112, and TMUX6113 凭借其超低的漏电流特性，可有效抑制这种电压下降情况。在 $25^\circ C$ 环境下，TMUX6111, TMUX6112, and TMUX6113 的泄漏电流极小，典型值仅为 $1pA$ ，最大值为 $20pA$ 。

TMUX6111, TMUX6112, and TMUX6113 器件还支持高压功能。该类器件支持最高 $\pm 17V$ 的双电源供电，使其成为高压采样保持应用场景中的理想解决方案。

电路中还并联接入了第二个开关 SW1 (或 SW4)，与 SW2 (或 SW3) 协同工作，以降低开关切换过程中产生的基底误差。由于两个开关采用同电位驱动，它们对于运算放大器而言相当于共模信号，从而最大限度抵消了开关切换动作引起的电荷注入效应。此外，电路中还加入了由 R_C 和 C_C 构成的补偿网络，在进一步降低基底误差的同时，减少了保持时间的电压尖峰，并改善了电路的趋稳时间。

9.2.3 应用曲线

TMUX6111, TMUX6112, and TMUX6113 器件具有仅 $0.6pC$ (典型值) 的出色电荷注入性能，是尽可能减小采样保持应用中采样误差的理想选择。图 9-2 展示了 TMUX6111, TMUX6112, and TMUX6113 的电荷注入与源极输入电压间的关系图。

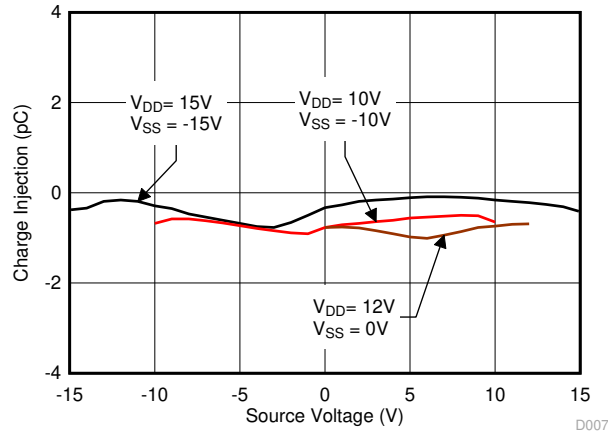


图 9-2. TMUX6111、TMUX6112 和 TMUX6113 的电荷注入与源极电压间的关系

9.3 电源相关建议

TMUX6111, TMUX6112, and TMUX6113 在 $\pm 5V$ 至 $\pm 17V$ (单电源模式下为 $10V$ 至 $17V$) 的宽电源范围内运行。此类器件还适用于非对称电源，例如 $V_{DD} = 12V$ 和 $V_{SS} = -5V$ 。为提高电源噪声抗扰度，可在 V_{DD} 和 V_{SS} 引脚与

接地端之间使用 $0.1\mu\text{F}$ 至 $10\mu\text{F}$ 的电源去耦电容器。在电源斜升之前，务必确保已建立接地 (GND) 连接。作为最佳实践，建议在双电源或非对称电源应用中先斜升 V_{SS} ，然后再斜升 V_{DD} 。

设备的导通电阻随电源电压的变化而变化，如图 9-3 所示。

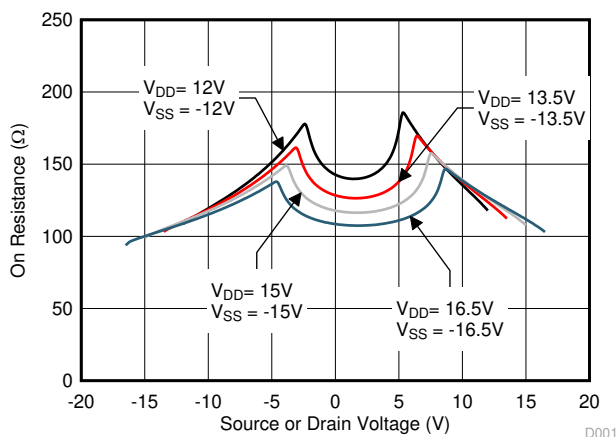


图 9-3. 导通电阻随电源和输入电压的变化

9.4 布局

9.4.1 布局指南

图 9-4 显示了采用 TMUX6112PW 的 PCB 布局示例。一些重要注意事项有：

- 使用一个 $0.1\mu\text{F}$ 电容器对 V_{DD} 和 V_{SS} 引脚进行去耦，该电容器尽可能靠近引脚放置。确保电容器额定电压足以满足 V_{DD} 和 V_{SS} 电源的要求。
- 尽可能缩短输入线路。
- 使用实心接地层有助于散热和降低电磁干扰 (EMI) 噪声拾取。
- 敏感的模拟布线不能与数字布线平行。尽可能避免数字引线 with 模拟引线交叉，仅在必要时以垂直交叉方式布线。

9.4.2 布局示例

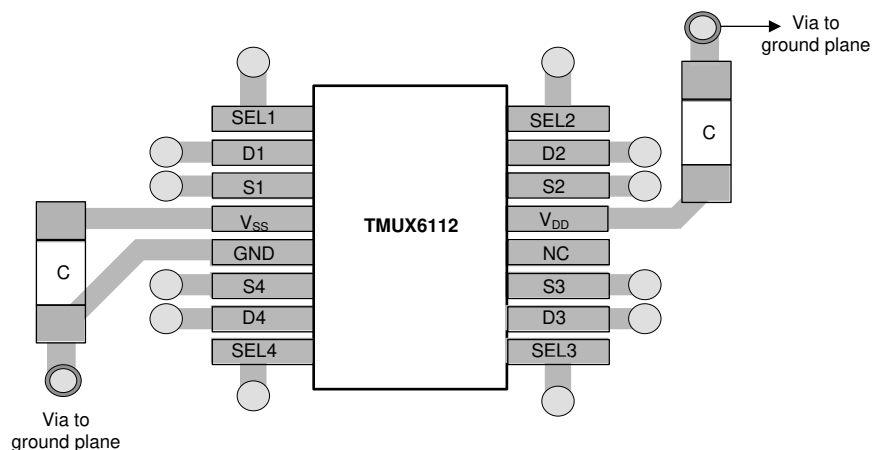


图 9-4. TMUX6112PW 布局示例

10 器件和文档支持

10.1 文档支持

10.1.1 相关文档

- 德州仪器 (TI), [OPAx192 36V、精密、轨到轨输入/输出、低失调电压、带 e-trim™ 的低输入偏置电流运算放大器](#)

10.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision E (December 2019) to Revision F (July 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 更改了宽电源范围：10V 至 17V (单电源) 改为 10V 至 17V (双电源)	1
• 更改了低输入泄漏电流：0.5pA 更改为 5pA.....	1

Changes from Revision D (January 2019) to Revision E (December 2019)	Page
• 将标题从 TMUX611x $\pm 16.5V$ 改为 TMUX611x $\pm 17V$	1
• 更改了特性，从宽电源范围： $\pm 5V$ 至 $\pm 16.5V$ (双电源)、10V 至 16.5V (单电源) 改为宽电源范围： $\pm 5V$ 至 $\pm 17V$ (双电源)，10V 至 17V (单电源)	1
• 更改了说明，从双电源 ($\pm 5V$ 至 $\pm 16.5V$)、单电源 (10V 至 16.5V) 更改为双电源 ($\pm 5V$ 至 $\pm 17V$)、单电源 (10V 至 17V)	1
• 更改了器件比较表中的说明，将 $\pm 16.5V$ 更改为 $\pm 17.5V$	3
• 更改了推荐的电源电压差，从 33V 改为 34V.....	4
• 更改了推荐的单电源电压，从 16.5V 改为 17V.....	4
• 更改了正负电源电压，改为 +17V 和 -17V.....	4
• 概述，从：“双电源 ($\pm 5V$ 至 $\pm 16.5V$) 或单电源 (10V 至 16.5V)” 更改为“双电源 ($\pm 5V$ 至 $\pm 17V$) 或单电源 (10V 至 17V)”	13
• 更改了应用信息，从：16.5V (单电源) 改为 17V (单电源)	20
• 更改了电源相关建议，从“ $\pm 5V$ 至 $\pm 16.5V$ (单电源模式下为 10V 至 16.5V) 的宽电源范围” 更改为“ $\pm 5V$ 至 $\pm 17V$ (单电源模式下为 10V 至 17V)”	21

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMUX6111PWR	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	MUX6111
TMUX6111PWR.B	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX6111
TMUX6111RTER	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TM6111
TMUX6111RTER.B	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TM6111
TMUX6112PWR	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	MUX6112
TMUX6112PWR.B	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX6112
TMUX6112RTER	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM6112
TMUX6112RTER.B	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM6112
TMUX6112RTERG4	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM6112
TMUX6112RTERG4.B	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM6112
TMUX6113PWR	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	MUX6113
TMUX6113PWR.B	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX6113
TMUX6113PWRG4	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX6113
TMUX6113PWRG4.B	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX6113
TMUX6113RTER	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TM6113
TMUX6113RTER.B	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TM6113

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

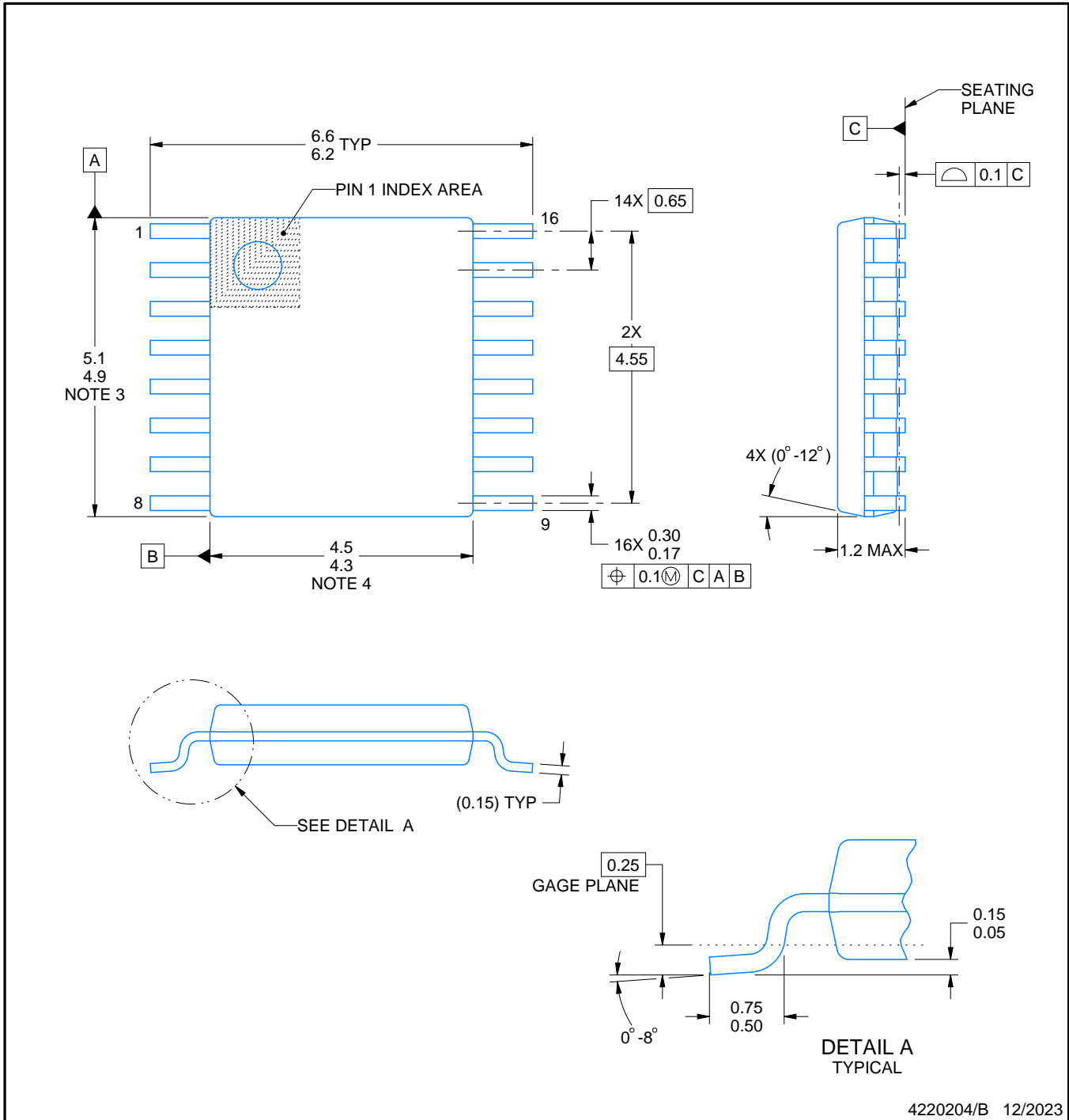
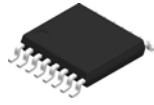

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMUX6111PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX6111RTER	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TMUX6112PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX6112RTER	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TMUX6112RTER	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TMUX6112RTERG4	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TMUX6113PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX6113PWRG4	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX6113RTER	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMUX6111PWR	TSSOP	PW	16	2000	356.0	356.0	35.0
TMUX6111RTER	WQFN	RTE	16	3000	367.0	367.0	35.0
TMUX6112PWR	TSSOP	PW	16	2000	356.0	356.0	35.0
TMUX6112RTER	WQFN	RTE	16	3000	356.0	356.0	36.0
TMUX6112RTER	WQFN	RTE	16	3000	367.0	367.0	35.0
TMUX6112RTERG4	WQFN	RTE	16	3000	367.0	367.0	35.0
TMUX6113PWR	TSSOP	PW	16	2000	356.0	356.0	35.0
TMUX6113PWRG4	TSSOP	PW	16	2000	353.0	353.0	32.0
TMUX6113RTER	WQFN	RTE	16	3000	367.0	367.0	35.0



4220204/B 12/2023

NOTES:

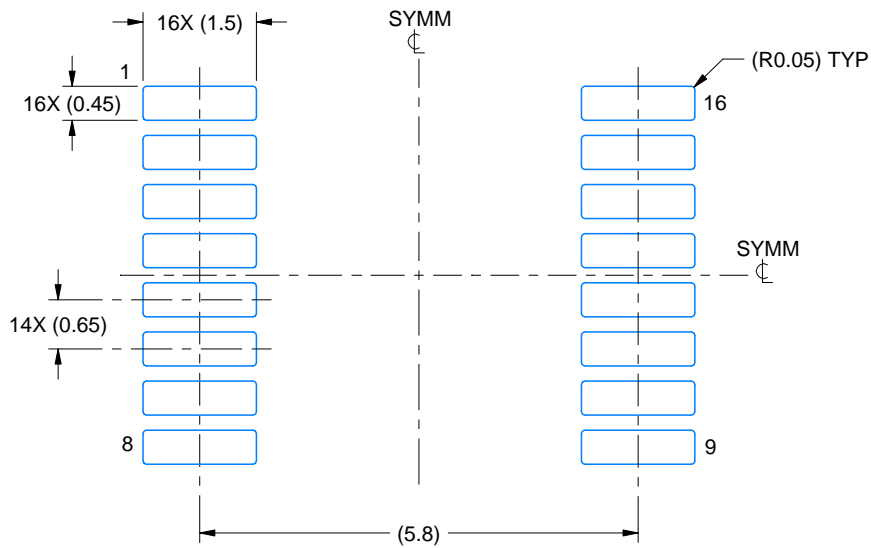
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

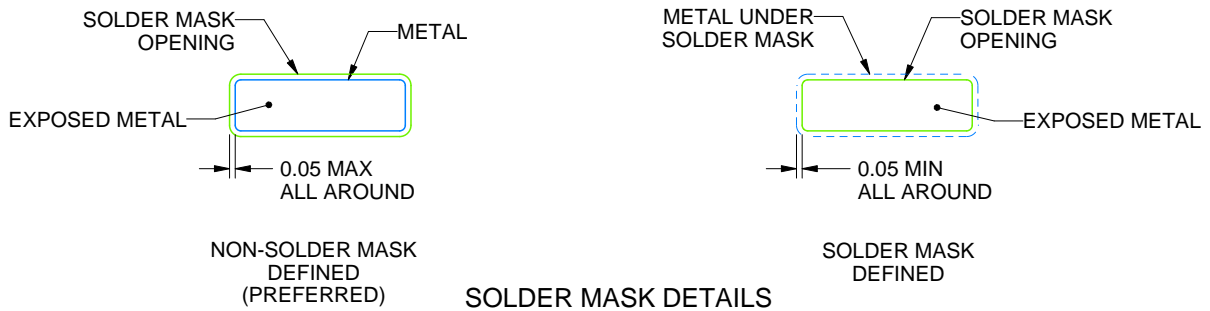
PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

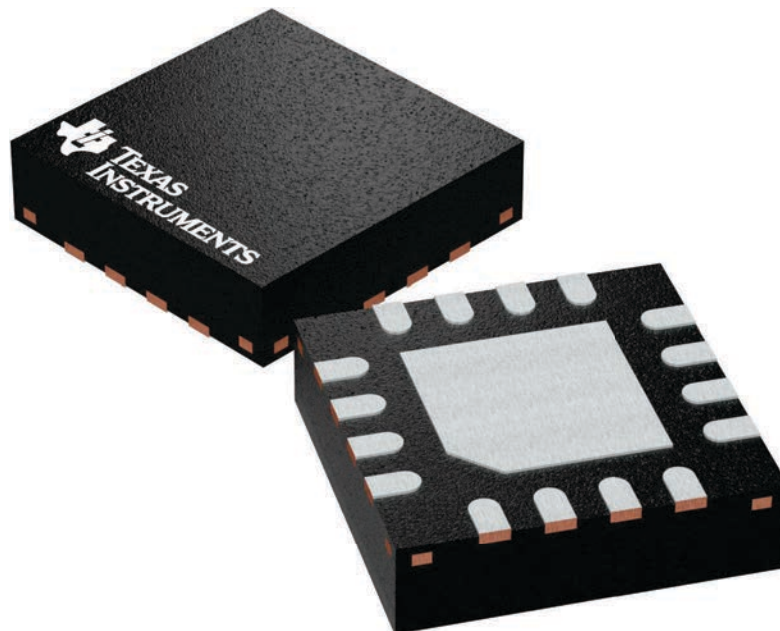
RTE 16

WQFN - 0.8 mm max height

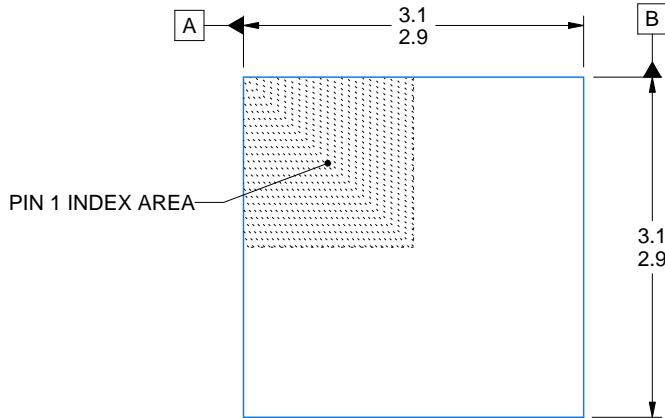
3 x 3, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

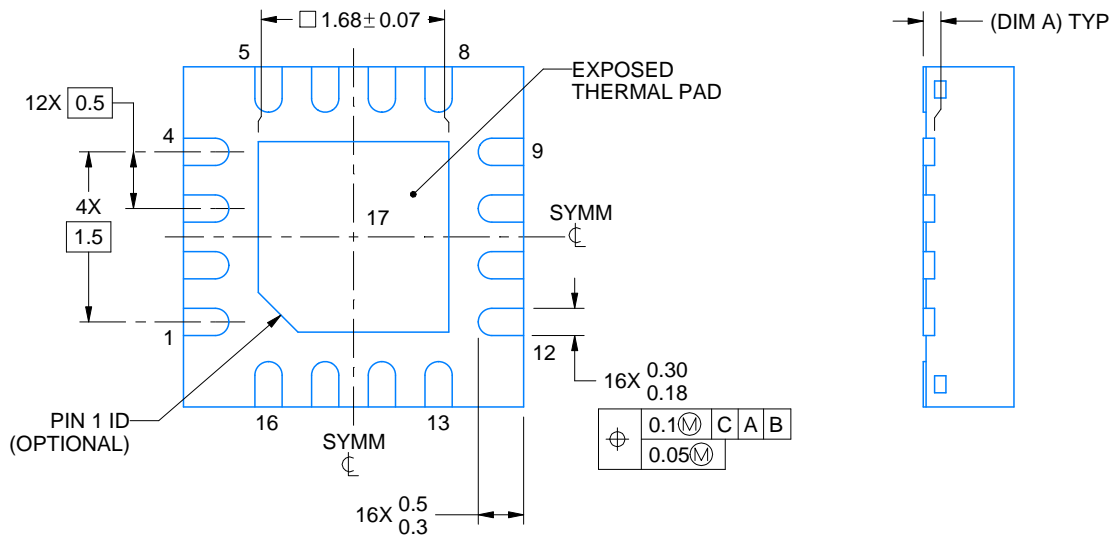
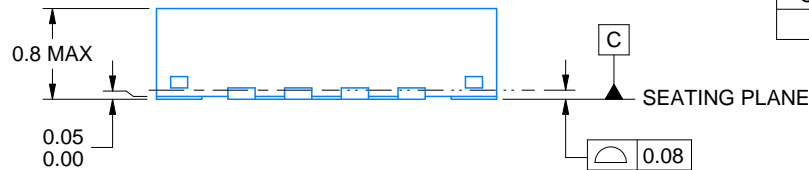
This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4225944/A



SIDE WALL METAL THICKNESS DIM A	
OPTION 1	OPTION 2
0.1	0.2



4219117/B 04/2022

NOTES:

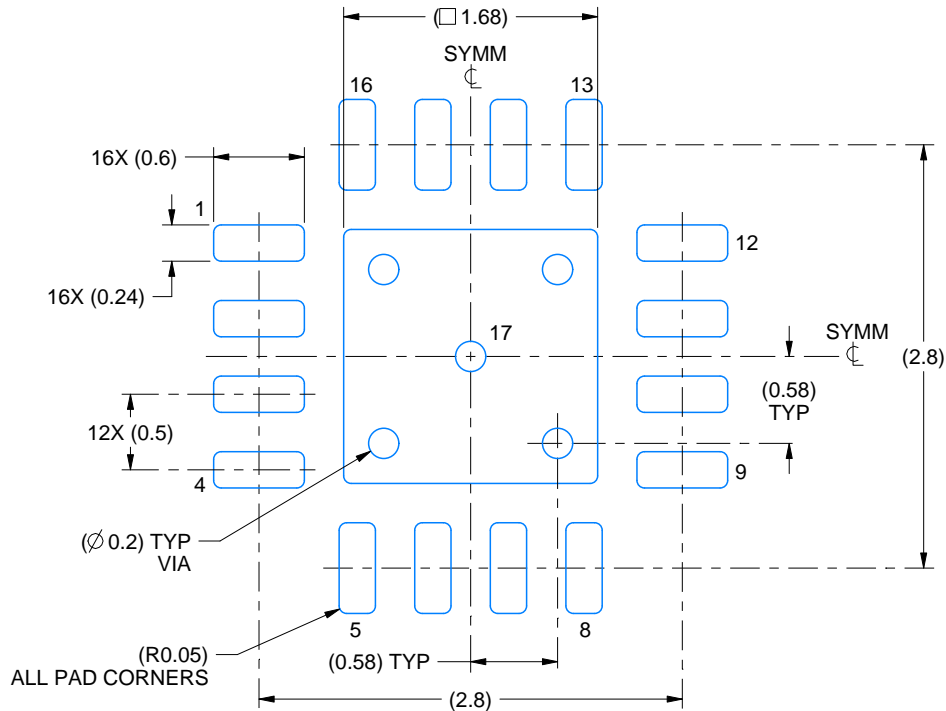
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

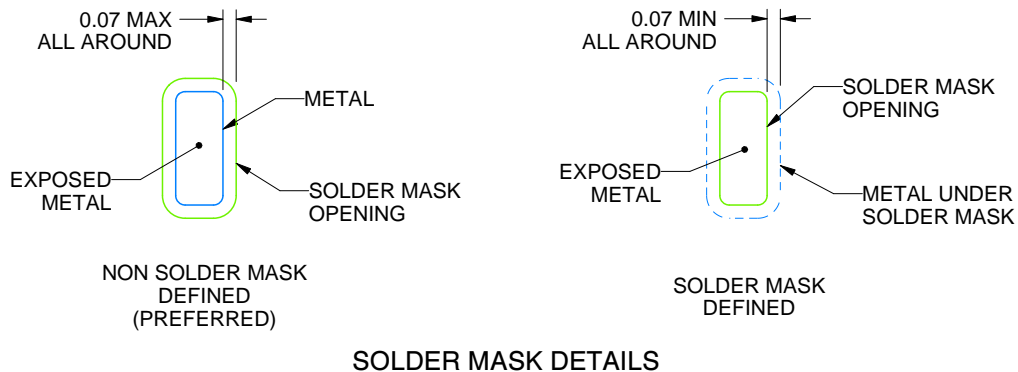
RTE0016C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X



SOLDER MASK DETAILS

4219117/B 04/2022

NOTES: (continued)

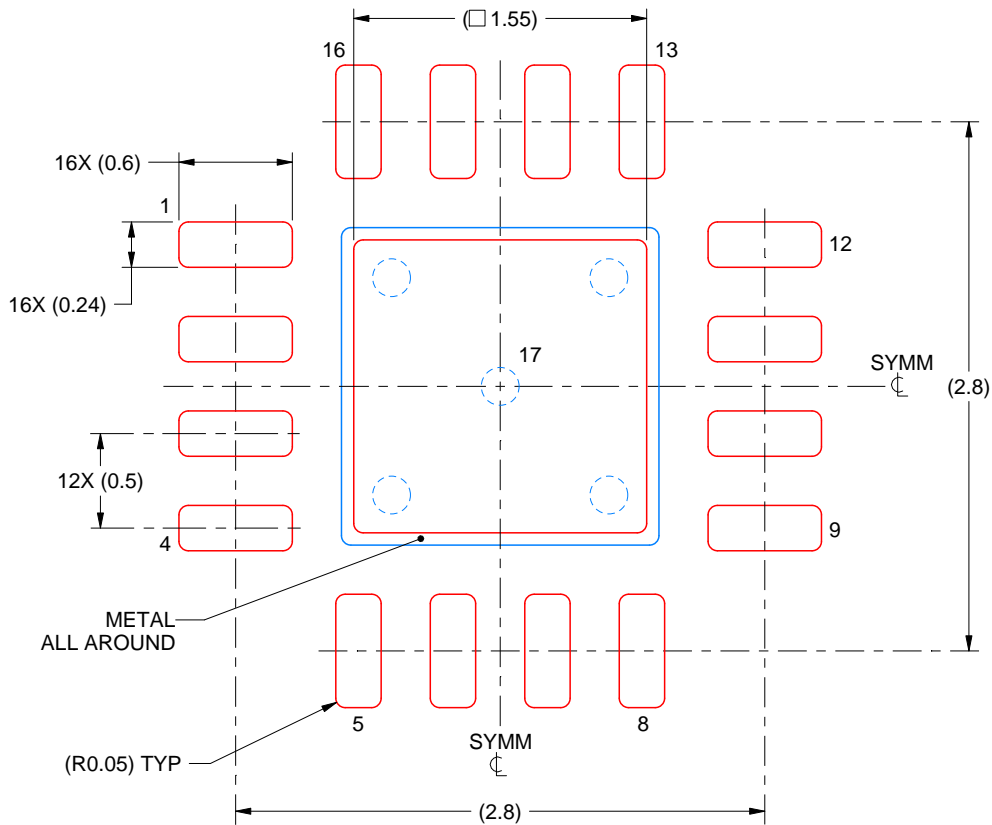
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RTE0016C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17:
85% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4219117/B 04/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月