

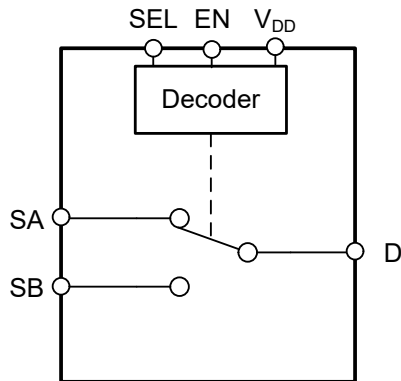
TMUX48xx 具有 0.16Ω Ron、1.2V 和 1.8V 兼容逻辑电平的 ±15V（超出电源电压）1:1 双通道及 2:1 单通道断电保护开关

1 特性

- 电源电压范围：1.8V 至 5.5V
- 超出电源电压的信号范围：-15V 至 15V
- 大电流支持：1.1A（最大值）
- 超低导通电阻：0.16Ω
- 低导通电阻平坦度：0.1mΩ（典型值）
- 低 THD+N：0.001% (-100dB)
- 工作温度范围：-40°C 至 +125°C
- 断电保护
- 在 5V V_{DD} 下兼容 1.8V 逻辑电平
- 在 1.8V V_{DD} 下兼容 1.2V 逻辑电平
- 逻辑引脚上带有集成下拉电阻器
- 失效防护逻辑
- 先断后合开关

2 应用

- 陆地移动无线电
- 国防无线电
- 音频输入或输出开关
- 超声波燃气流量变送器
- 模拟输入模块
- 工业模块检测



TMUX4819 和 TMUX4821 方框图

3 说明

TMUX48xx 是一款互补金属氧化物半导体 (CMOS) 多路复用器，具有 2 种配置：1:1 单刀单掷 (SPST) 双通道 (TMUX4821) 和 2:1 单刀双掷 (SPDT) 单通道 (TMUX4819)。此器件使用单电源（1.8V 至 5.5V），但可传递超出电源电压的双向模拟和数字信号（-15V 至 15V）。

TMUX48xx 还具有高达 ±15V 的双向断电保护功能，即使在没有电源电压 ($V_{DD} = 0V$) 的情况下也能隔离开关。如果没有该保护功能，开关上的任意电压均可通过内部 ESD 二极管为电源轨进行反向供电，从而对系统的其余部分造成潜在损坏。

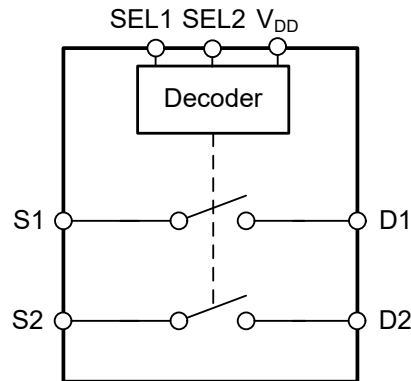
由于具有 0.001% 的 THD+N 和 1mΩ 的 R_{ON} 平坦度，TMUX48xx 是传递精密模拟信号和音频信号的绝佳选择，并且不会增加失真。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TMUX4819	DSG (SON, 8)	2mm × 2mm
TMUX4821		

(1) 有关更多信息，请参阅节 19。

(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



内容

1 特性	1	14.10 电源抑制比 (PSRR)	18
2 应用	1	14.11 电荷注入	18
3 说明	1	14.12 带宽	19
4 引脚配置和功能	3	14.13 关断隔离	19
5 绝对最大额定值	3	14.14 串扰	20
6 ESD 等级	4	15 详细说明	21
7 热性能信息	5	15.1 功能方框图	21
8 建议运行条件	5	15.2 器件功能模式	21
9 源极或漏极持续电流	5	15.3 特性说明	21
10 源极或漏极 RMS 电流	5	16 应用和实施	23
11 电气特性	6	16.1 应用信息	23
12 开关特性	8	16.2 典型应用	23
13 典型特性	10	16.3 电源相关建议	27
14 参数测量信息	14	16.4 布局	27
14.1 导通电阻.....	14	17 器件和文档支持	29
14.2 导通漏电流.....	15	17.1 文档支持	29
14.3 关断漏电流.....	15	17.2 接收文档更新通知	29
14.4 断电漏电流.....	15	17.3 支持资源	29
14.5 传播延迟.....	16	17.4 商标	29
14.6 $t_{ON}(VDD)$ 和 $t_{OFF}(VDD)$ 时间.....	16	17.5 静电放电警告	29
14.7 转换时间.....	16	17.6 术语表	29
14.8 先断后合.....	17	18 修订历史记录	29
14.9 THD + 噪声.....	17	19 机械、封装和可订购信息	29

4 引脚配置和功能

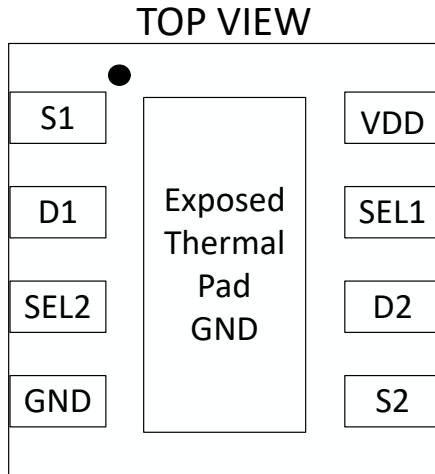


图 4-1. DSG 封装 TMUX4821 (1:1 双通道)

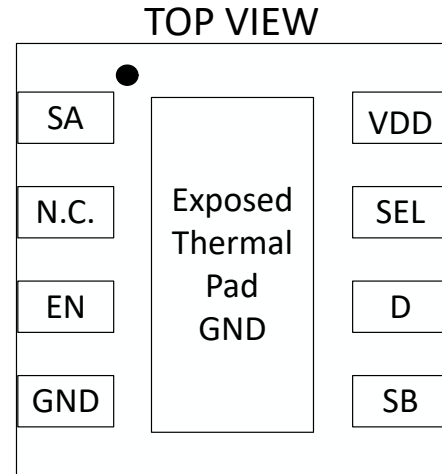


图 4-2. DSG 封装 TMUX4819 (2:1 单通道)

引脚功能

编号	引脚		类型 ⁽¹⁾	说明
	TMUX4821	TMUX4819		
1	S1	SA	I/O	源极引脚 1 或 A。可以是输入或输出。
2	D1	N.C	I/O	漏极引脚 1。可以是输入或输出。对于 N.C.，将引脚连接到 GND 可将引脚保持在已知状态（未在内部连接）。
3	SEL2	EN	I	逻辑控制输入。控制开关连接
4	GND	GND	GND	接地 (0V) 基准
5	S2	SB	I/O	源极引脚 2 或 B。可以是输入或输出。
6	D2	D	I/O	漏极引脚 2 或漏极。可以是输入或输出。
7	SEL1	SEL	I	逻辑控制输入。控制开关连接。
8	VDD	VDD	P	正电源。该引脚是正电源电势最高的引脚。为了实现可靠运行，应在 VDD 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。根据表 15-1 控制开关连接。
散热焊盘	GND	GND	GND	接地 (0V) 基准

(1) I = 输入，I/O = 输入或输出，GND = 接地，P = 电源。

5 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）^{(1) (2)}

		最小值	最大值	单位
V _{DD} 至 GND	电源电压	-0.5	6	V
V _{SEL} 至 GND	逻辑控制输入引脚电压	-0.5	6	V
V _S 或 V _D 至 GND	接地的源极或漏极电压（S _x 、D _x ）	-17	17	V
V _S 至 V _D 或 V _S	源极至漏极或源极（相同通道） ⁽⁴⁾	-18	18	V
	源极至漏极或源极（单独通道） ⁽³⁾	-24	24	V
I _{SEL}	逻辑控制输入引脚电流	-30	30	mA
I _S 或 I _D (CONT)	源极或漏极连续电流（S _x 、D _x ）	I _{DC} + 10% ⁽⁵⁾		mA
T _A	环境温度	-55	150	°C
T _{stg}	贮存温度	-65	150	°C

在自然通风条件下的工作温度范围内测得（除非另有说明）^{(1) (2)}

		最小值	最大值	单位
T _J	结温		150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内短暂运行，器件可能不会受到损坏，但可能无法完全正常工作。以这种方式运行器件可能会影响器件的可靠性、功能和性能，并缩短器件寿命。
- (2) 除非另有说明，否则所有电压均以接地为基准。
- (3) 引脚被二极管钳制至电源轨。过压信号的电压和电流必须限制在最大额定值内。
- (4) 同一通道内源极和漏极引脚之间的最大电压。例如：S1A 至 D1 或 S1A 至 S1B
- (5) 有关 I_{DC} 规格，请参阅源极或漏极连续电流表。

6 ESD 等级

				值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/ JEDEC JS-001 ⁽¹⁾	所有引脚	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/ JEDEC JS-002 ⁽²⁾		±1000	

- (1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

7 热性能信息

热指标 ⁽¹⁾		TMUX48xx	单位
		DSG	
		8 引脚	
$R_{\theta JA}$	结至环境热阻	69.1	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	84.0	°C/W
$R_{\theta JB}$	结至电路板热阻	35.7	°C/W
Ψ_{JT}	结至顶部特征参数	4.0	°C/W
Ψ_{JB}	结至电路板特征参数	35.7	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	14.3	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体](#)和[IC 封装热指标](#)应用报告。

8 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V_{DD}	正电源电压	1.8		5.5	V
V_S 或 V_D	信号路径输入/输出电压 (源极或漏极引脚) (Sx 、 D)	-15		15	V
V_{SEL}	地址/选择引脚电压	0		5.5	V
I_S 或 $I_D (CONT)$	源极或漏极连续电流 (Sx 、 D)			$I_{DC}^{(1)}$	A
T_A	环境温度	-40		125	°C

(1) 有关 I_{DC} 规格, 请参阅[源极或漏极连续电流](#)表。

9 源极或漏极持续电流

$V_{DD} = 3.3V$, $GND = 0V$ (除非另有说明)

每通道持续电流 (I_{DC})				
封装	25°C	85°C	125°C	单位
DSG	1.1	0.87	0.27	A

10 源极或漏极 RMS 电流

$V_{DD} = 3.3V$, $GND = 0V$ (除非另有说明)

每通道 RMS 电流 (I_{RMS})				
封装	25°C	85°C	125°C	单位
DSG	1.1	1.1	0.54	A

11 电气特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

典型值在 $V_{DD} = 3.3V$ 、 $T_A = 25^\circ C$ 时测得 (除非另有说明)

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	$V_{DD} = 2.5V$ 至 $5.5V$ $V_S = -15V$ 至 $+15V$ $I_D = -100mA$	$25^\circ C$		0.16	0.20	Ω
			$-40^\circ C$ 至 $+85^\circ C$			0.225	Ω
			$-40^\circ C$ 至 $+125^\circ C$			0.3	Ω
R_{ON}	导通电阻	$V_{DD} = 1.8V$ 至 $2.5V$ $V_S = -15V$ 至 $+15V$ $I_D = -100mA$	$25^\circ C$		0.16	0.25	Ω
			$-40^\circ C$ 至 $+85^\circ C$			0.26	Ω
			$-40^\circ C$ 至 $+125^\circ C$			0.3	Ω
ΔR_{ON}	通道间的导通电阻不匹配	$V_{DD} = 2.5V$ 至 $5.5V$ $V_S = -15V$ 至 $+15V$ $I_D = -100mA$	$25^\circ C$		0.0008	0.03	Ω
			$-40^\circ C$ 至 $+85^\circ C$			0.03	Ω
			$-40^\circ C$ 至 $+125^\circ C$			0.05	Ω
ΔR_{ON}	通道间的导通电阻不匹配	$V_{DD} = 1.8V$ 至 $2.5V$ $V_S = -15V$ 至 $+15V$ $I_D = -100mA$	$25^\circ C$		0.008	0.035	Ω
			$-40^\circ C$ 至 $+85^\circ C$			0.04	Ω
			$-40^\circ C$ 至 $+125^\circ C$			0.06	Ω
$R_{ON\ FLAT}$	导通电阻平坦度	$V_{DD} = 2.5V$ 至 $5.5V$ $V_S = -15V$ 至 $+15V$ $I_D = -100mA$	$25^\circ C$		0.0001	0.01	Ω
			$-40^\circ C$ 至 $+85^\circ C$			0.05	Ω
			$-40^\circ C$ 至 $+125^\circ C$			0.07	Ω
$R_{ON\ FLAT}$	导通电阻平坦度	$V_{DD} = 1.8V$ 至 $2.5V$ $V_S = -15V$ 至 $+15V$ $I_D = -100mA$	$25^\circ C$		0.0004	0.015	Ω
			$-40^\circ C$ 至 $+85^\circ C$			0.07	Ω
			$-40^\circ C$ 至 $+125^\circ C$			0.09	Ω
$R_{ON\ DRIFT}$	导通电阻漂移	$V_S = 0V$, $I_S = -100mA$	$-40^\circ C$ 至 $+125^\circ C$		0.0006 5		$\Omega/^\circ C$
$I_{S(OFF)}$	源极关断漏电流 ⁽¹⁾	开关状态为关 $V_S = \pm 15V/0V$ $V_D = 0V/\pm 15V$	$25^\circ C$		0.001		μA
			$-40^\circ C$ 至 $+85^\circ C$	-0.1		0.1	μA
			$-40^\circ C$ 至 $+125^\circ C$	-1		1	μA
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流 ⁽²⁾	开关状态为开 $V_S = V_D = \pm 15V$	$25^\circ C$		0.001		μA
			$-40^\circ C$ 至 $+85^\circ C$	-0.1		0.1	μA
			$-40^\circ C$ 至 $+125^\circ C$	-1		1	μA
$I_{S(POFF)}$	源极关断漏电流 ⁽¹⁾	$V_{DD} = 0V$ $V_S = \pm 15V/0V$ $V_D = 0V/\pm 15V$	$25^\circ C$		0.02		μA
			$-40^\circ C$ 至 $+85^\circ C$	-0.1		0.1	μA
			$-40^\circ C$ 至 $+125^\circ C$	-2		2	μA
$I_{D(POFF)}$	漏极关断漏电流 ⁽¹⁾	$V_{DD} = 0V$ $V_S = \pm 15V/0V$ $V_D = 0V/\pm 15V$	$25^\circ C$		0.02		μA
			$-40^\circ C$ 至 $+85^\circ C$	-0.1		0.1	μA
			$-40^\circ C$ 至 $+125^\circ C$	-2		2	μA

在自然通风条件下的工作温度范围内测得 (除非另有说明)
典型值在 $V_{DD} = 3.3V$ 、 $T_A = 25^{\circ}C$ 时测得 (除非另有说明)

参数	测试条件	T_A	最小值	典型值	最大值	单位
逻辑输入 (SEL/EN 引脚)						
V_{IH}	逻辑电压高电平	$V_{DD} = 5.5V$	$-40^{\circ}C$ 至 $+125^{\circ}C$	1.2	5.5	V
		$V_{DD} = 3.3V$		1.1	5.5	
		$V_{DD} = 1.8V$		0.8	5.5	
V_{IL}	逻辑电压低电平	$V_{DD} = 5.5V$		0	0.6	
		$V_{DD} = 3.3V$		0	0.6	
		$V_{DD} = 1.8V$		0	0.42	
I_{IH}	输入漏电流		$-40^{\circ}C$ 至 $+125^{\circ}C$	1	1.5	μA
I_{IL}	输入漏电流		$-40^{\circ}C$ 至 $+125^{\circ}C$	-10	-1	nA
C_{IN}	逻辑输入电容		$-40^{\circ}C$ 至 $+125^{\circ}C$	5		pF
电源						
I_{DD}	V_{DD} 电源电流	逻辑输入 = 0V、5V 或 V_{DD}	$25^{\circ}C$	55	125	μA
			$-40^{\circ}C$ 至 $+85^{\circ}C$		130	μA
			$-40^{\circ}C$ 至 $+125^{\circ}C$		140	μA

- (1) 当 V_S 处于电压电势时, V_D 为 0V, 或当 V_S 为 0V 时, V_D 处于电压电势。
(2) 当 V_S 处于电压电势时, V_D 处于浮动状态, 或当 V_D 处于电压电势时, V_S 处于浮动状态。

12 开关特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

典型值在 $V_{DD} = 3.3V$ 、 $T_A = 25^\circ C$ 时测得 (除非另有说明)

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{TRAN}	控制输入的转换时间	$V_{DD} = 2.5V$ 至 $5.5V$ $V_S = 3.3V$ $R_L = 50\ \Omega$, $C_L = 35pF$	$25^\circ C$		80	185	us
			$-40^\circ C$ 至 $+85^\circ C$			220	
			$-40^\circ C$ 至 $+125^\circ C$			220	
		$V_{DD} = 1.8V$ 至 $2.5V$ $V_S = 3.3V$ $R_L = 50\ \Omega$, $C_L = 35pF$	$25^\circ C$		10	340	
			$-40^\circ C$ 至 $+85^\circ C$			490	
			$-40^\circ C$ 至 $+125^\circ C$			490	
t_{BBM}	先断后合延时时间	$V_{DD} = 2.5V$ 至 $5.5V$ $V_S = 3.3V$ $R_L = 50\ \Omega$, $C_L = 35pF$	$25^\circ C$	40		300	us
			$-40^\circ C$ 至 $+85^\circ C$	40		300	
			$-40^\circ C$ 至 $+125^\circ C$	40		300	
		$V_{DD} = 1.8V$ 至 $2.5V$ $V_S = 3.3V$ $R_L = 50\ \Omega$, $C_L = 35pF$	$25^\circ C$	40		420	
			$-40^\circ C$ 至 $+85^\circ C$	40		490	
			$-40^\circ C$ 至 $+125^\circ C$	40		490	
t_{ON}	控制输入的开通时间	$V_S = 3.3V$ $R_L = 50\ \Omega$, $C_L = 35pF$	$25^\circ C$		155	300	us
			$-40^\circ C$ 至 $+85^\circ C$			400	us
			$-40^\circ C$ 至 $+125^\circ C$			450	us
t_{OFF}	控制输入的关断时间	$V_S = 3.3V$ $R_L = 50\ \Omega$, $C_L = 35pF$	$25^\circ C$		14		us
			$-40^\circ C$ 至 $+85^\circ C$		14		us
			$-40^\circ C$ 至 $+125^\circ C$		14		us
$t_{ON}(V_{DD})$	器件开通时间 (V_{DD} 至输出)	V_{DD} 上升时间 = $1\ \mu s$ $R_L = 50\ \Omega$, $C_L = 35pF$	$25^\circ C$		175		us
Q_{INJ}	电荷注入	$V_S = 0V$, $C_L = 100pF$	$25^\circ C$		5		pC
O_{ISO}	关断隔离	$R_L = 50\ \Omega$, $C_L = 5pF$ $V_S = 200mV_{RMS}$, $V_{BIAS} = 0V$, $f = 100kHz$	$25^\circ C$		-50		dB
X_{TALK}	串扰 — 4821	$R_L = 50\ \Omega$, $C_L = 5pF$ $V_S = 200mV_{RMS}$, $V_{BIAS} = 0V$, $f = 100kHz$	$25^\circ C$		-100		dB
	串扰 — 4819	$R_L = 50\ \Omega$, $C_L = 5pF$ $V_S = 200mV_{RMS}$, $V_{BIAS} = 0V$, $f = 100kHz$	$25^\circ C$		-55		
BW	-3dB 带宽 (小信号)	$R_L = 50\ \Omega$, $C_L = 5pF$ $V_S = 200mV_{RMS}$, $V_{BIAS} = 0V$	$25^\circ C$		100		MHz
I_L	插入损耗	$R_L = 50\ \Omega$, $C_L = 5pF$ $V_S = 200mV_{RMS}$, $V_{BIAS} = 0V$, $f = 1MHz$	$25^\circ C$		-0.01		dB
ACPSRR	交流电源抑制比	$V_{PP} = 0.62V$ (V_{DD} 上) $R_L = 32\ \Omega$, $C_L = 5pF$, $f = 20kHz$	$25^\circ C$		-100		dB
$C_{S(OFF)}$	源极关断电容	$V_S = 0V$, $f = 1MHz$	$25^\circ C$		70		pF
$C_{S(ON)}$, $C_{D(ON)}$	导通电容	$V_S = 0V$, $f = 1MHz$	$25^\circ C$		40		pF

在自然通风条件下的工作温度范围内测得 (除非另有说明)
典型值在 $V_{DD} = 3.3V$ 、 $T_A = 25^{\circ}C$ 时测得 (除非另有说明)

参数		测试条件	T_A	最小值	典型值	最大值	单位
THD+N	总谐波失真 + 噪声	$V_{PP} = 0.5V$, $V_{BIAS} = 0V$ $R_L = 600\Omega$ $f = 20Hz$ 至 $20kHz$	$25^{\circ}C$		-107		dB
			$-40^{\circ}C$ 至 $+85^{\circ}C$		-105		
			$-40^{\circ}C$ 至 $+125^{\circ}C$		-105		
		$V_{PP} = 0.5V$, $V_{BIAS} = 0V$ $R_L = 32\Omega$ $f = 20Hz$ 至 $20kHz$	$25^{\circ}C$		-102		
			$-40^{\circ}C$ 至 $+85^{\circ}C$		-102		
			$-40^{\circ}C$ 至 $+125^{\circ}C$		-102		

13 典型特性

$T_A = 25^\circ\text{C}$ (除非另有说明)

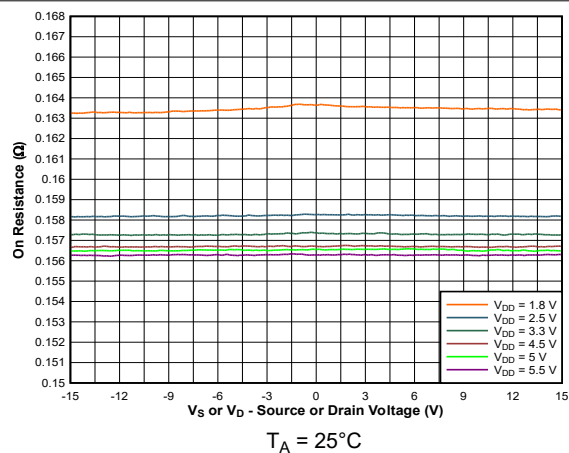


图 13-1. 导通电阻与源极或漏极电压之间的关系

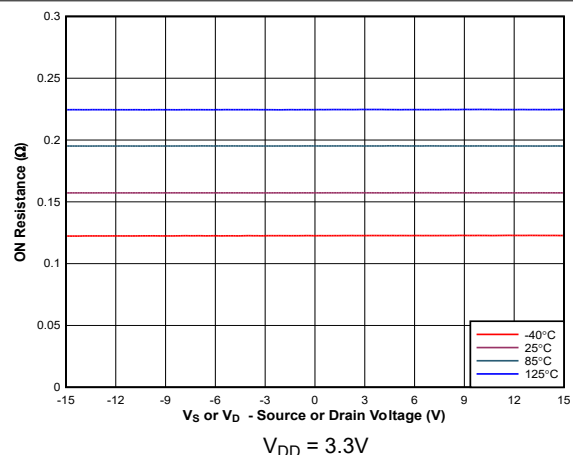


图 13-2. 不同温度下导通电阻与源极或漏极电压间的关系

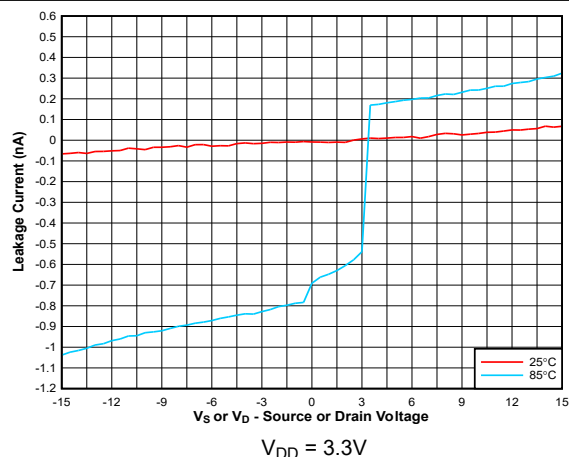


图 13-3. 导通漏电流与源极或漏极电压间的关系

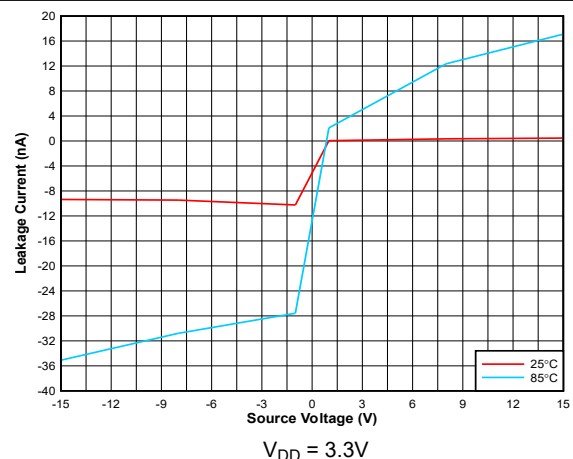


图 13-4. ISOFF 漏电流与源极电压间的关系

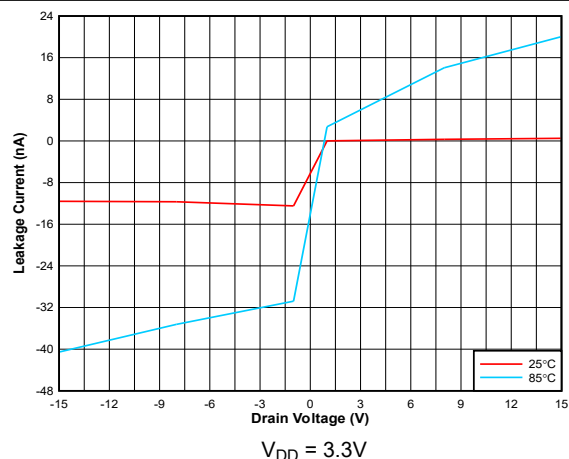


图 13-5. IDOFF 漏电流与漏极电压间的关系

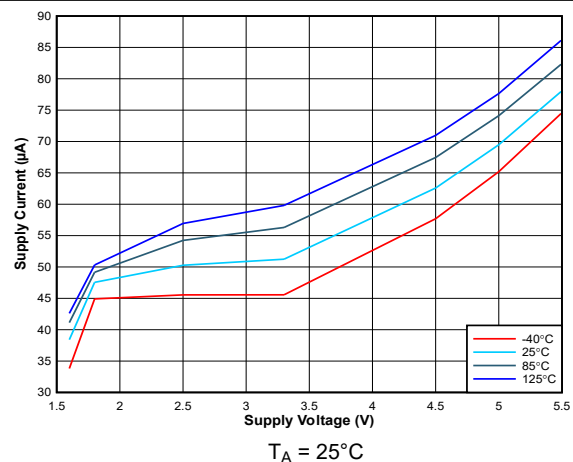


图 13-6. 电源电流与电源电压间的关系

13 典型特性 (续)

$T_A = 25^\circ\text{C}$ (除非另有说明)

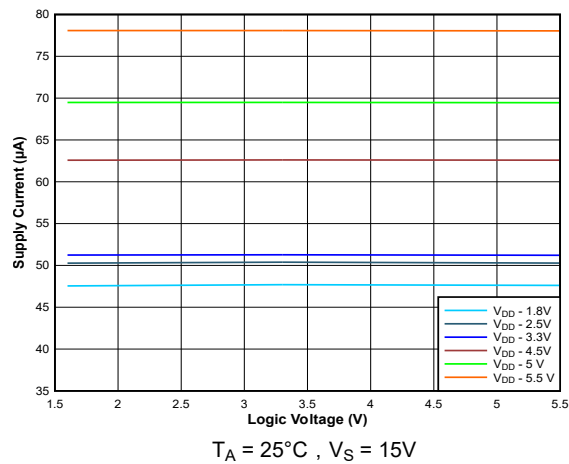


图 13-7. 电源电流与逻辑电压间的关系

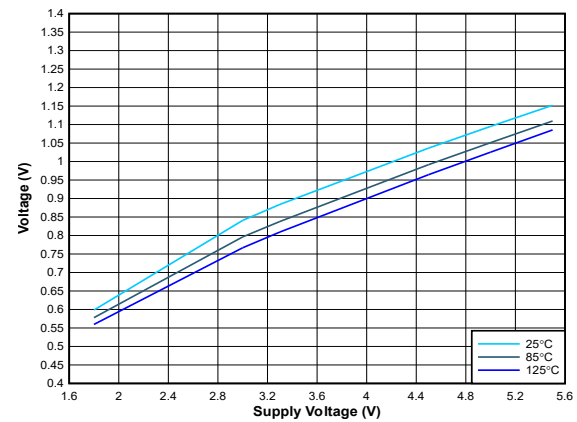


图 13-8. V_{IH} 逻辑阈值与电源电压间的关系

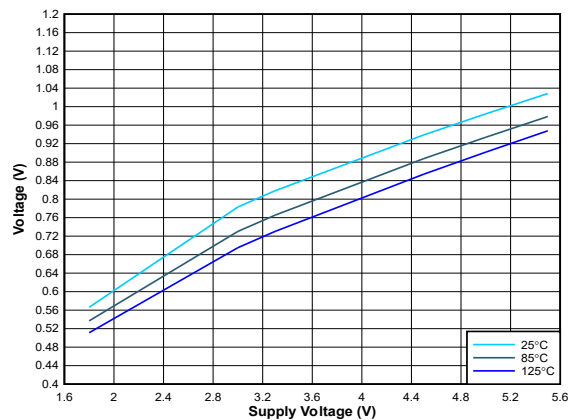


图 13-9. V_{IL} 逻辑阈值与电源电压间的关系

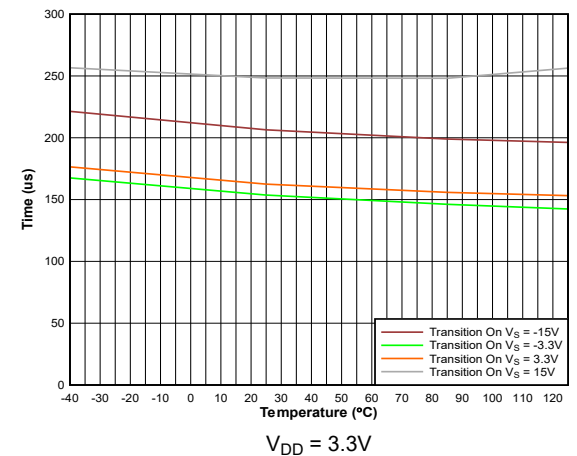


图 13-10. 转换时间与温度间的关系

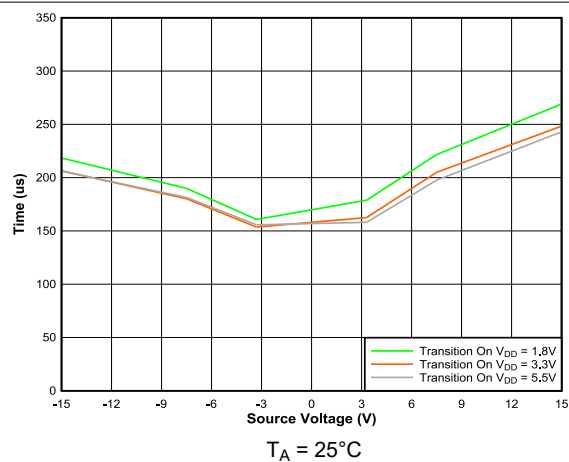


图 13-11. 转换时间与电源电压间的关系

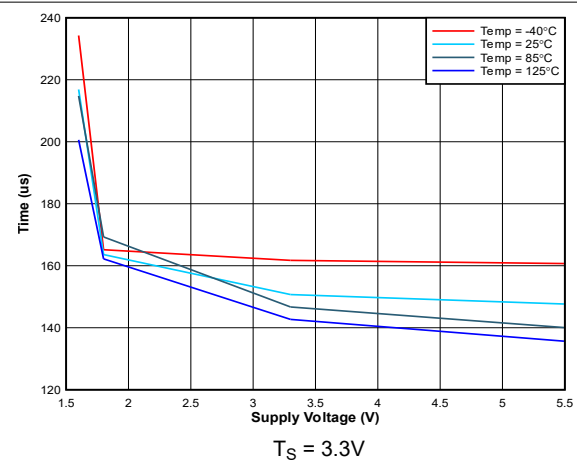


图 13-12. t_{BBM} 与电源电压间的关系

13 典型特性 (续)

$T_A = 25^\circ\text{C}$ (除非另有说明)

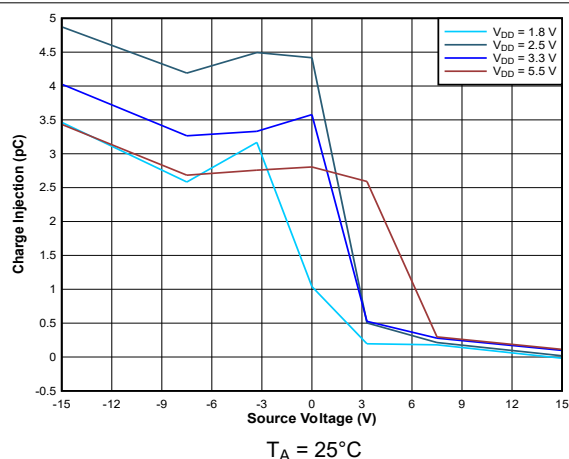


图 13-13. 电荷注入与源极电压间的关系

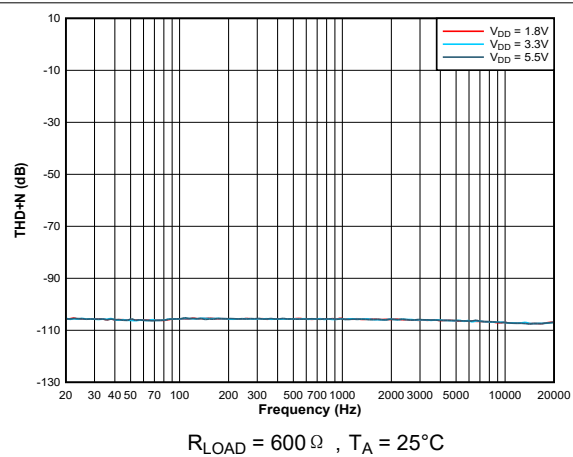


图 13-14. THD+N 与频率间的关系

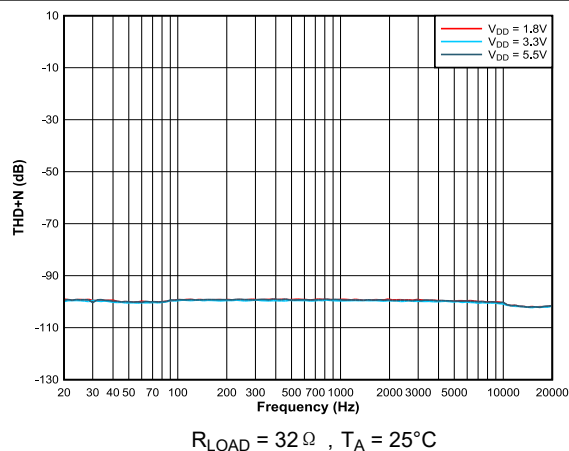


图 13-15. THD+N 与频率间的关系

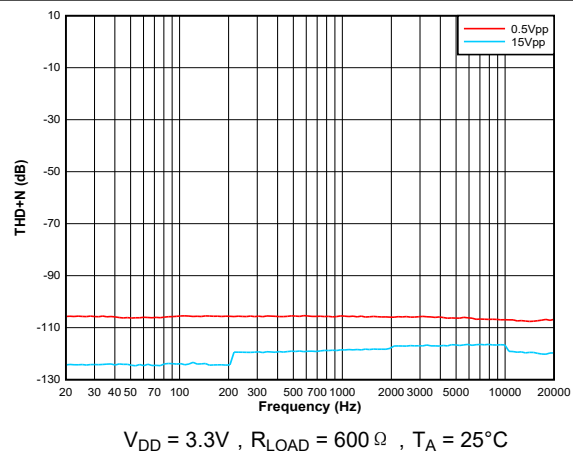


图 13-16. THD+N 与频率间的关系

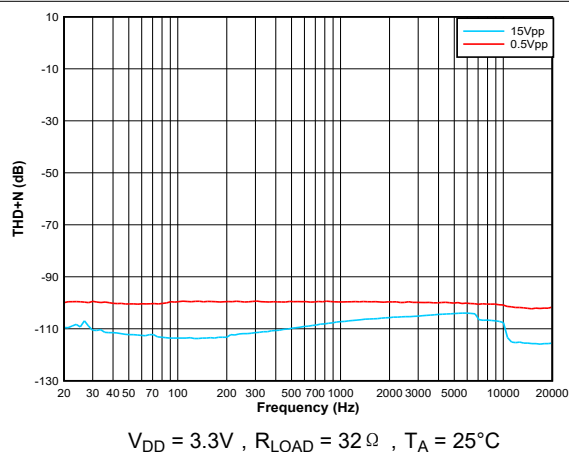


图 13-17. THD+N 与频率间的关系

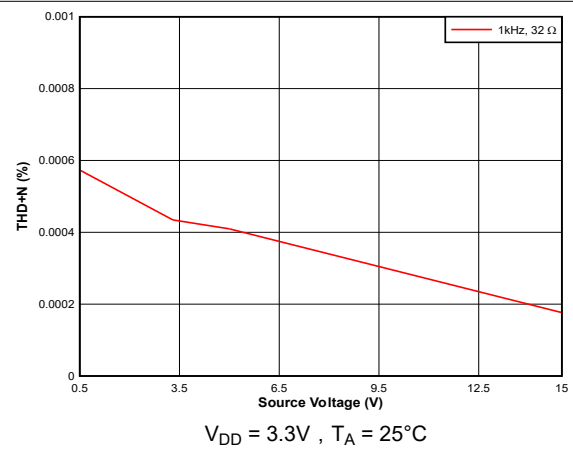


图 13-18. THD+N 与峰峰值电压间的关系

13 典型特性 (续)

$T_A = 25^\circ\text{C}$ (除非另有说明)

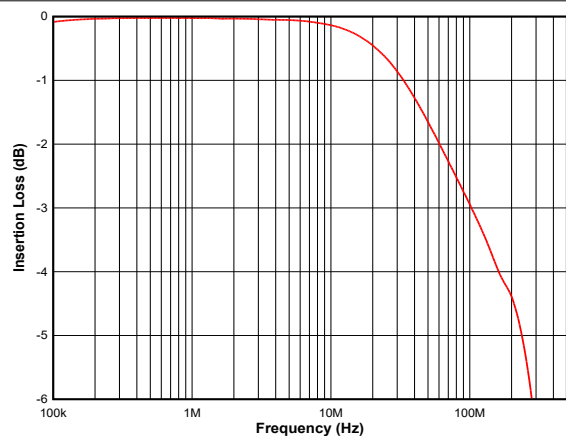


图 13-19. 插入损耗与频率间的关系

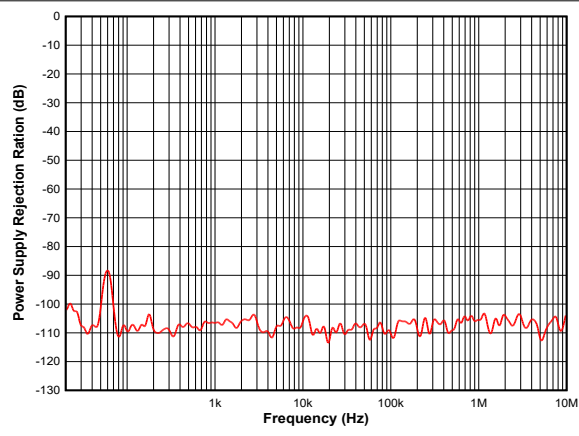


图 13-20. ACPSRR 与频率间的关系

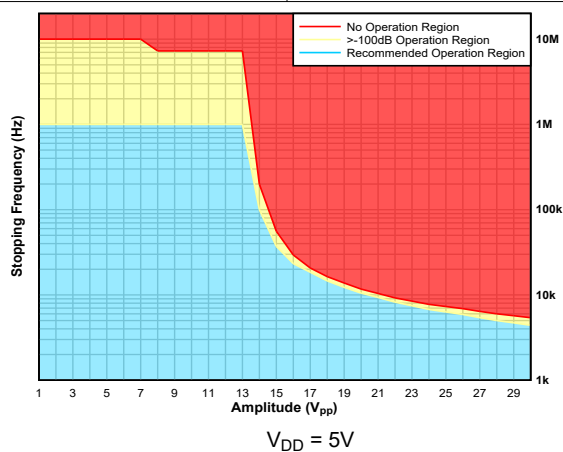


图 13-21. 最大正弦信号摆幅

14 参数测量信息

14.1 导通电阻

器件的导通电阻是器件源极 (Sx) 和漏极 (Dx) 引脚之间的欧姆电阻。导通电阻随输入电压和电源电压的变化而变化。符号 R_{ON} 用于表示导通电阻。图 14-1 展示了用于测量 R_{ON} 的测量设置。电压 (V) 和电流 (I_{SD}) 可通过此设置进行测量，而 R_{ON} 可通过 $R_{ON} = V/I_{SD}$ 来计算。

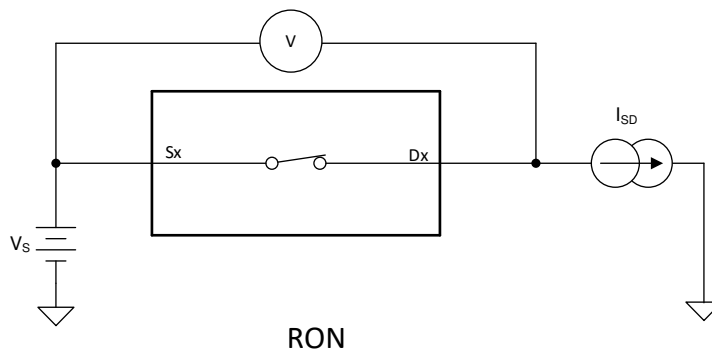


图 14-1. 导通电阻测量设置

14.2 导通漏电流

源极导通漏电流定义为开关闭合时流入或流出源极引脚的漏电流。该电流用符号 $I_{S(ON)}$ 表示。漏极导通漏电流定义为开关闭合时流入或流出漏极引脚的漏电流。该电流用符号 $I_{D(ON)}$ 表示。在测量期间，源极引脚或漏极引脚均保持悬空。图 14-2 展示了用于测量导通漏电流（用 $I_{S(ON)}$ 或 $I_{D(ON)}$ 表示）的电路。

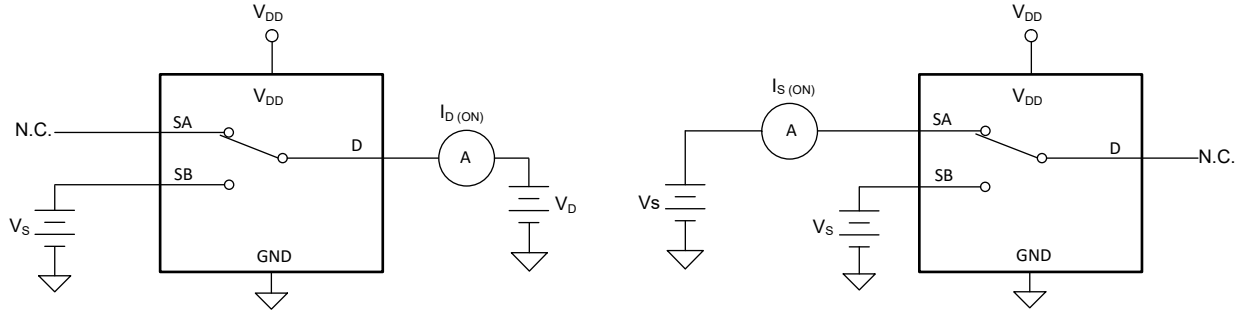


图 14-2. 导通漏电流测量设置

14.3 关断漏电流

源极和漏极关断漏电流定义为开关关闭时流入或流出源极或漏极引脚的漏电流。该电流用符号 $I_{S(OFF)}$ 和 $I_{D(OFF)}$ 表示。图 14-3 展示了用于测量关断漏电流的设置。

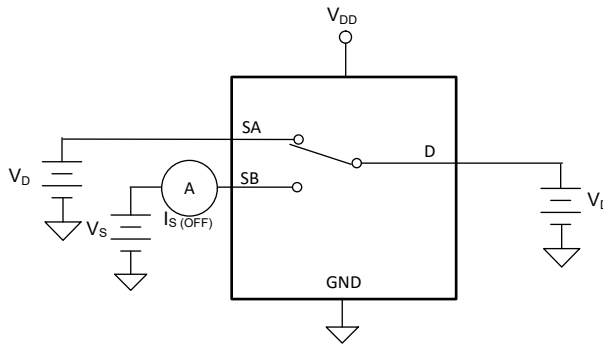


图 14-3. 关断漏电流测量设置

14.4 断电漏电流

源极和漏极断电漏电流定义为器件处于断电状态时流入或流出源极或漏极引脚的漏电流。该电流用符号 $I_{PS(OFF)}$ 和 $I_{PD(OFF)}$ 表示。图 14-4 展示了用于测量关断漏电流的设置。

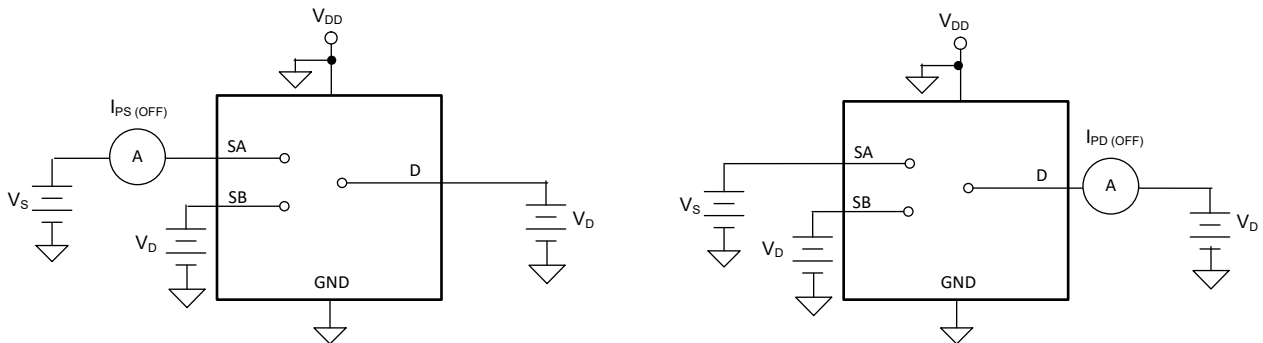


图 14-4. 断电漏电流测量设置

14.5 传播延迟

传播延迟定义为在输入信号上升或下降至超过 50% 阈值后器件输出上升或下降 50% 所需的时间。图 14-5 展示了用于测量传播延迟 (用符号 t_{PD} 表示) 的设置。

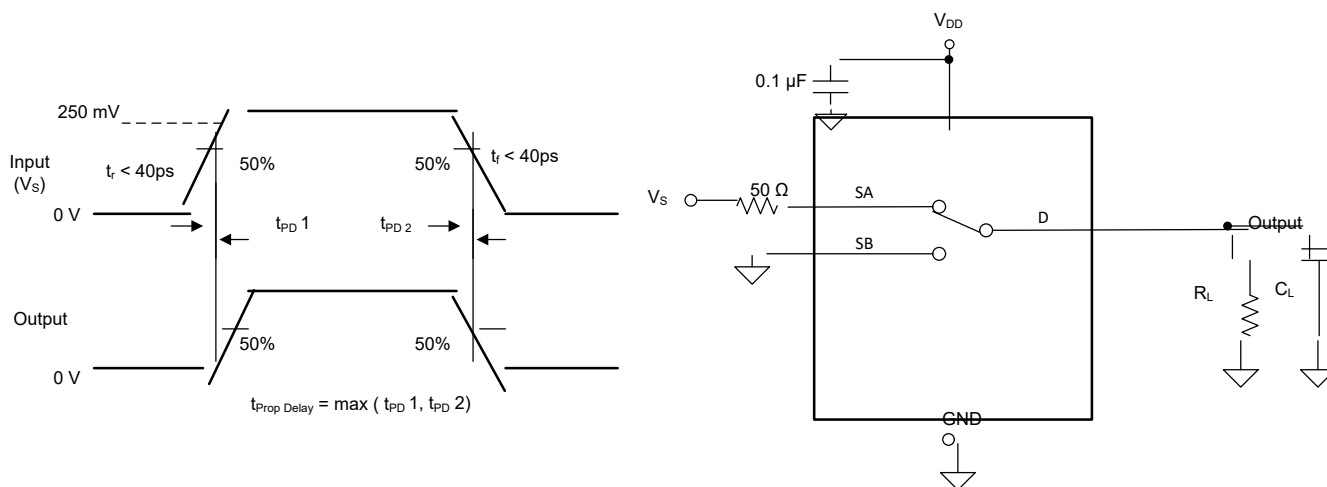


图 14-5. 传播延迟测量设置

14.6 $t_{ON}(V_{DD})$ 和 $t_{OFF}(V_{DD})$ 时间

$t_{ON}(V_{DD})$ 时间定义为电源上升到超过电源阈值后器件输出上升至 90% 所需的时间。90% 测量用于提供器件在系统中导通的时序。图 14-6 展示了用于测量开通时间 (用符号 $t_{ON}(V_{DD})$ 表示) 的设置。

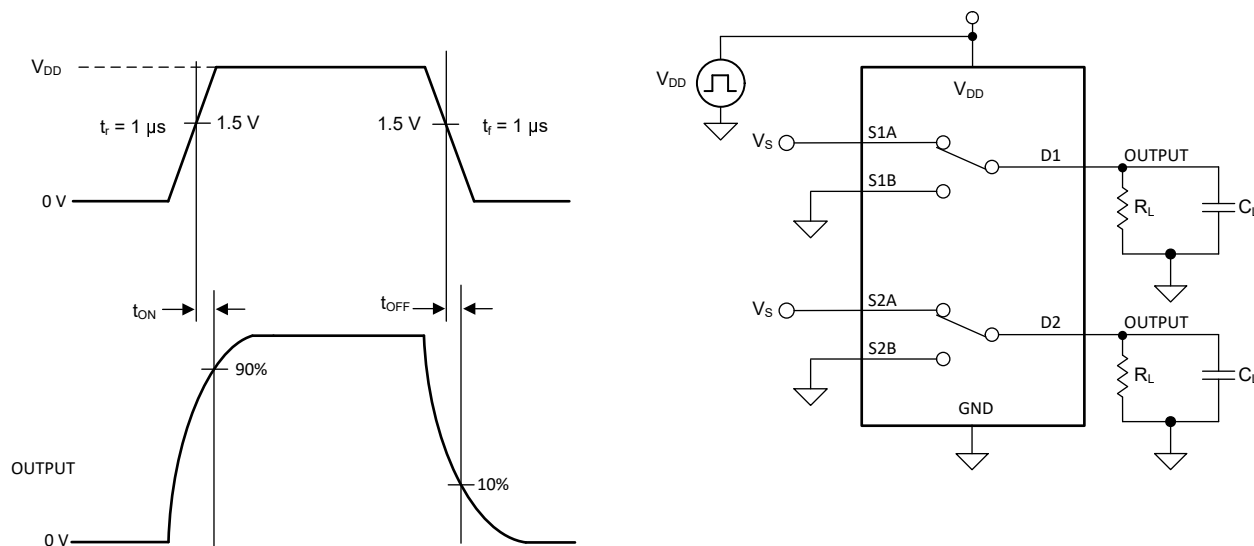


图 14-6. $t_{ON}(V_{DD})$ 和 $t_{OFF}(V_{DD})$ 时间测量设置

14.7 转换时间

转换时间定义为在控制信号上升或下降至超过逻辑阈值后器件输出上升或下降 10% 所需的时间。10% 转换测量值用于提供器件的时序。然后，系统级时序可以考虑到由负载电阻和负载电容所增加的时间常数。图 14-7 展示了用于测量转换时间 (用符号 $t_{TRANSITION}$ 表示) 的设置。

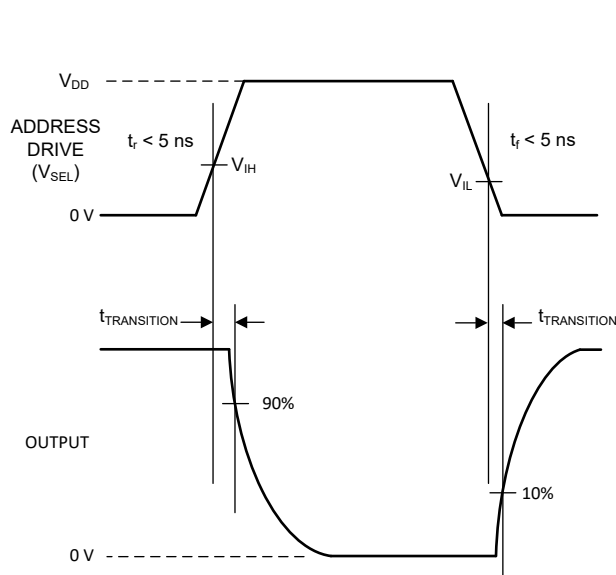


图 14-7. 转换时间测量设置

14.8 先断后合

先断后合延迟是一项安全功能，可防止在开关器件时连接两个输入。输出首先断开与导通状态开关的连接，然后与下一个导通状态开关建立连接。断开和闭合之间的延时时间称为先断后合延迟。图 14-8 展示了用于测量先断后合延迟（用符号 $t_{\text{OPEN(BBM)}}$ 表示）的设置。

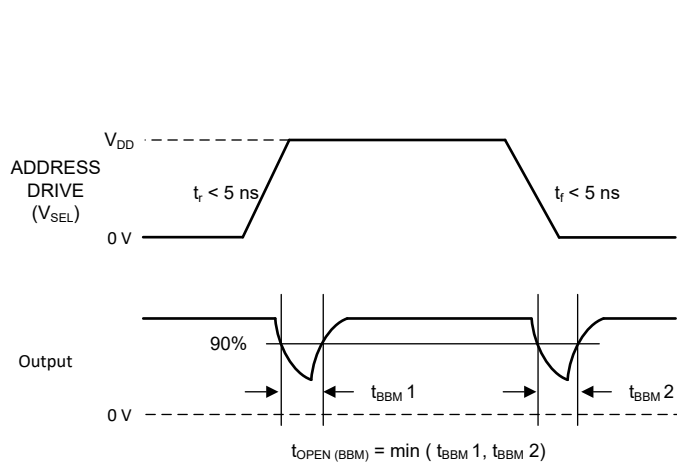
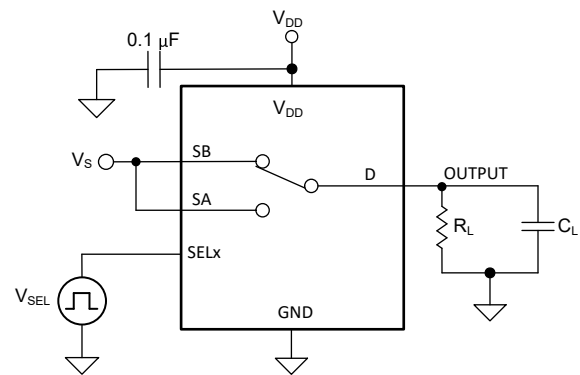
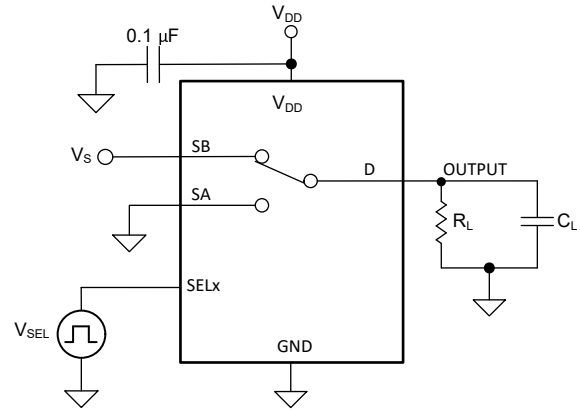


图 14-8. 先断后合延迟测量设置

14.9 THD + 噪声

信号的总谐波失真 (THD) 是对谐波失真的度量，定义为多路复用器输出端所有谐波分量的功率之和与基频功率之比。该器件的导通电阻随输入信号振幅的变化而变化，当漏极引脚连接到低阻抗负载时，会导致失真。总谐波失真加噪声表示为 THD + N。



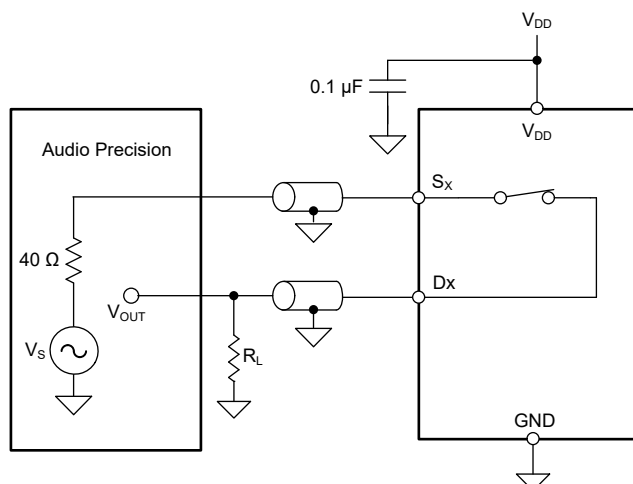


图 14-9. THD + N 测量设置

14.10 电源抑制比 (PSRR)

PSRR 衡量器件防止出现在电源电压引脚上的噪声和杂散信号耦合到开关输出的能力。器件电源上的直流电压由 100mV_{PP} 的正弦波调制。输出端信号振幅与调制信号振幅之比为交流 PSRR。

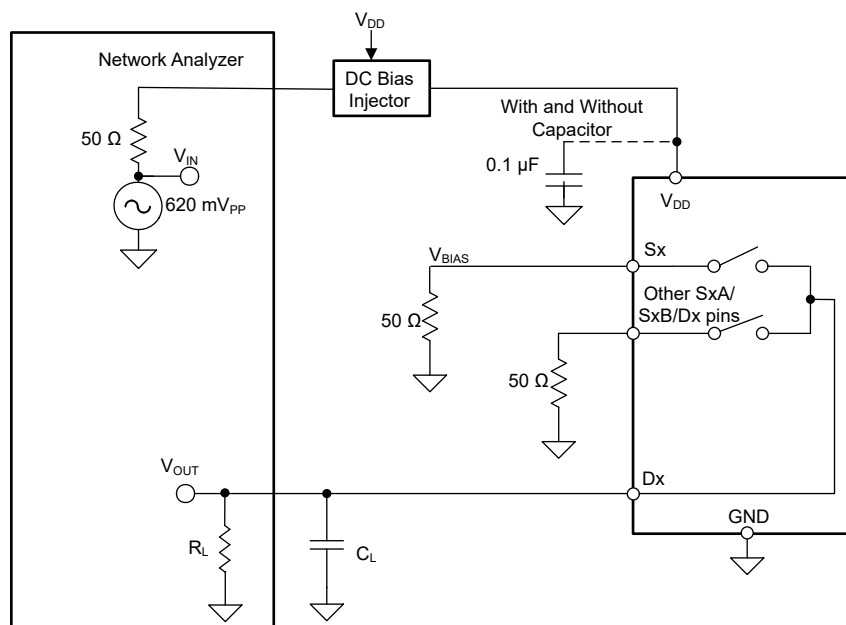


图 14-10. 交流 PSRR 测量设置

14.11 电荷注入

电容的任何不匹配都会导致在栅极信号的下降沿或上升沿期间向漏极或源极注入电荷。注入器件源极或漏极的电荷量称为电荷注入，用符号 Q_C 表示。图 14-11 展示了用于测量从漏极 (D) 到源极 (S_x) 的电荷注入的设置。

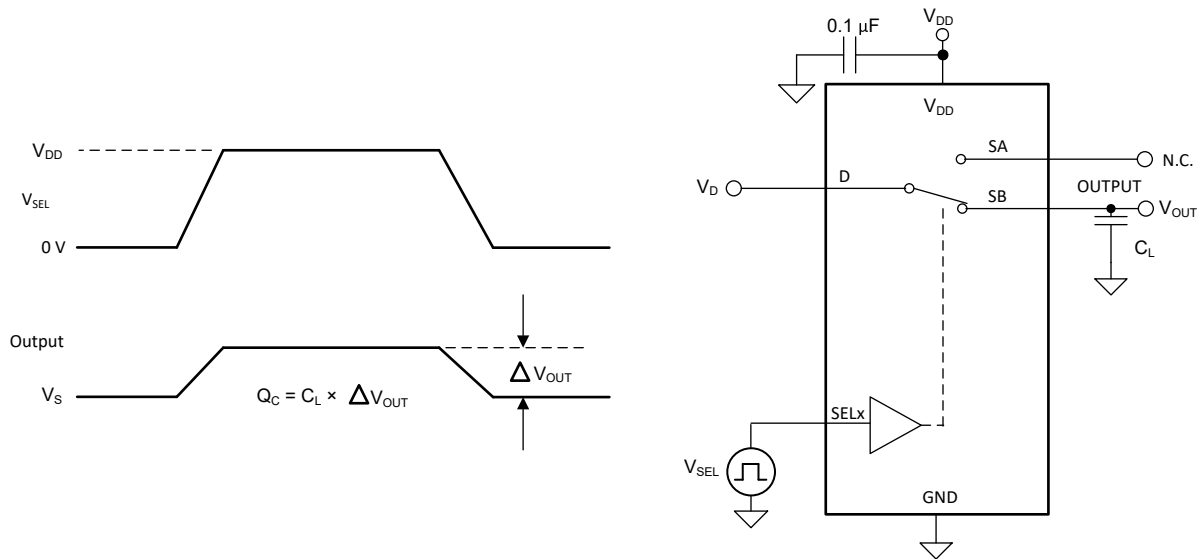


图 14-11. 电荷注入测量设置

14.12 带宽

带宽定义为当输入施加到开启通道的源极引脚 (Sx) 且输出在器件的漏极引脚 (Dx) 处测量时衰减小于 3dB 的频率范围。图 14-12 展示了用于测量带宽的设置。

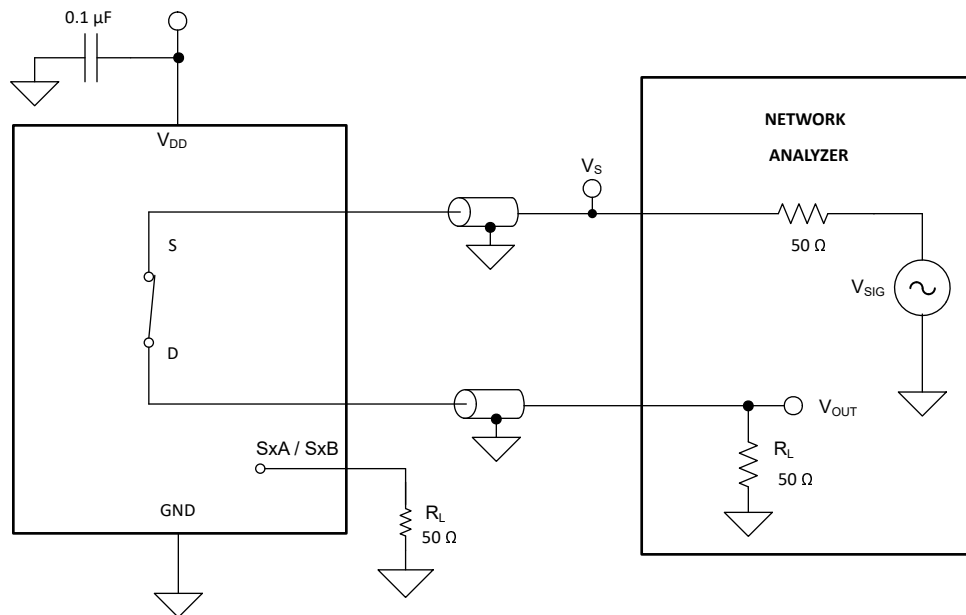


图 14-12. 带宽测量设置

14.13 关断隔离

关断隔离定义为器件的漏极引脚 (D) 处的信号与关断通道的源极引脚 (Sx) 上施加的信号之比。图 14-13 展示了用于测量关断隔离的设置和用于计算关断隔离的公式。

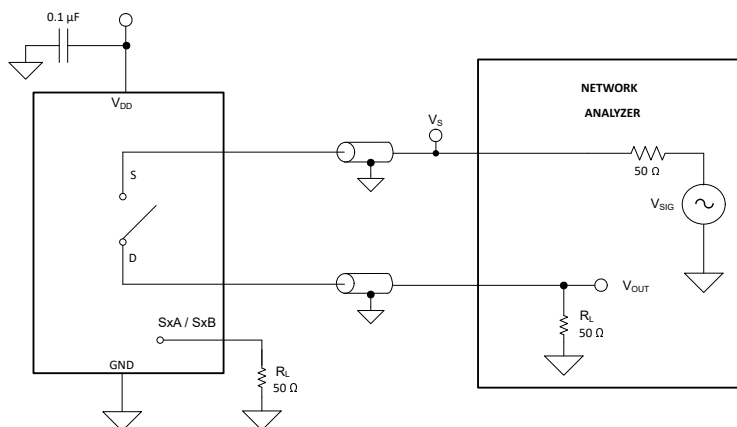


图 14-13. 关断隔离测量设置

$$Off\ Isolation = 20 \times \log \left(\frac{V_{OUT}}{V_S} \right) \quad (1)$$

14.14 串扰

串扰定义为另一通道的漏极引脚 (D) 处的信号与开启通道的源极引脚 (Sx) 上施加的信号之比。图 14-14 展示了用于测量串扰的设置和用于计算串扰的公式。

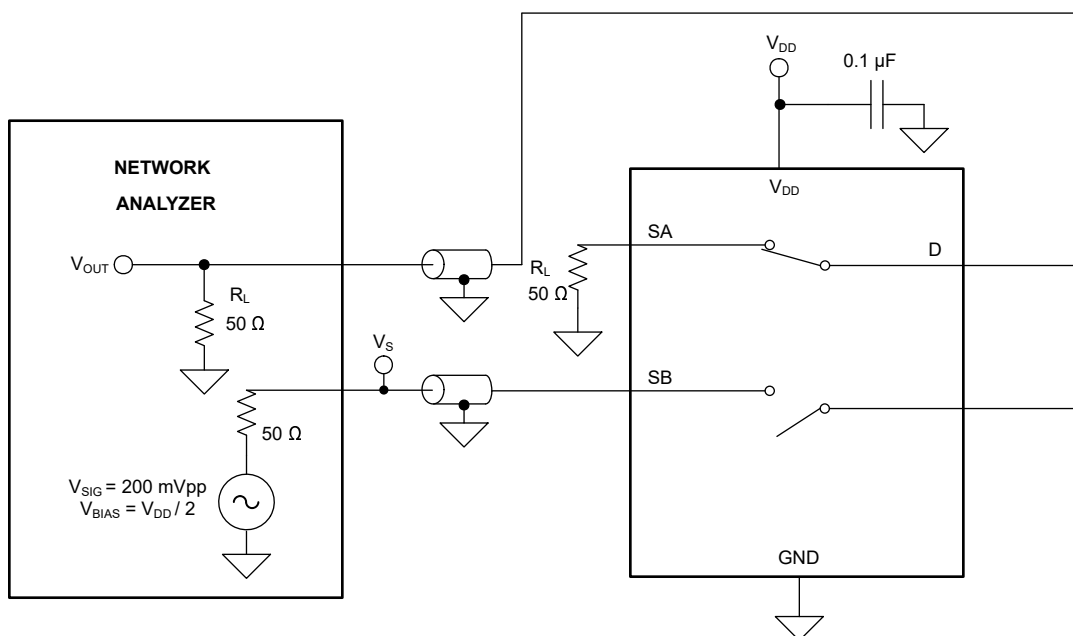


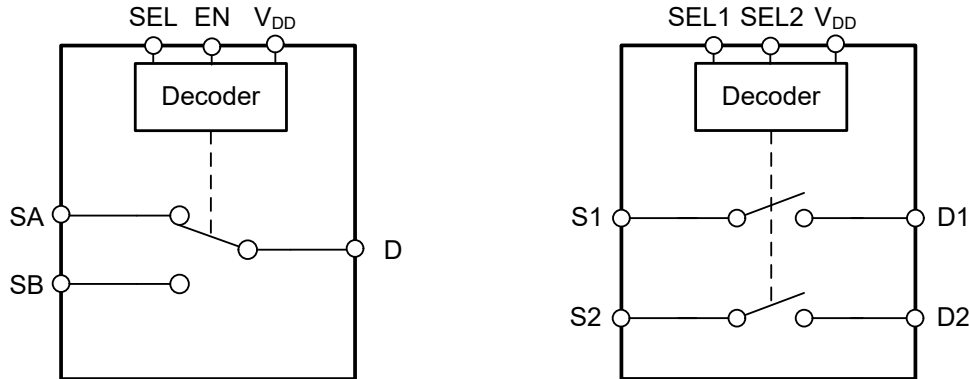
图 14-14. 串扰测量设置

$$Channel - to - Channel\ Crosstalk = 20 \times \log \left(\frac{V_{OUT}}{V_S} \right) \quad (2)$$

15 详细说明

15.1 功能方框图

TMUX4821 为 1:1 双通道多路复用器或多路信号分离器，TMUX4819 为 2:1 单通道多路复用器或多路信号分离器。每个输入根据选择线和 V_{DD} 引脚的状态开启或关闭。



15.2 器件功能模式

表 15-1 提供了 TMUX48xx 的真值表。

表 15-1. TMUX4821 真值表

VDD	SELx	通道 x
0	X ⁽¹⁾	所有通道均关闭（高阻态）。器件处于断电保护状态。
1	0	通道 x 关闭
1	1	通道 x 开启

表 15-2. TMUX4819 真值表

VDD	SEL	EN	所选择的连接到漏极 (D) 引脚的输入
0	X ⁽¹⁾	X	所有通道均关闭（高阻态）。器件处于断电保护状态。
1	X	0	所有通道均关闭（高阻态）。器件处于断电保护状态。
1	0	1	SxA
1	1	1	SxB

(1) X 表示无关。

15.3 特性说明

15.3.1 超出电源电压

TMUX48xx 可在源极 (Sx) 和漏极 (Dx) 引脚上支持超出电源电压的信号电压，最高可达 $\pm 15V$ 。此特性允许在使用单向电源时让高于 V_{DD} 和低于接地电压的交流和直流双向信号通过开关而不失真。此器件会保持在 *电气特性* 中提到的性能范围内。

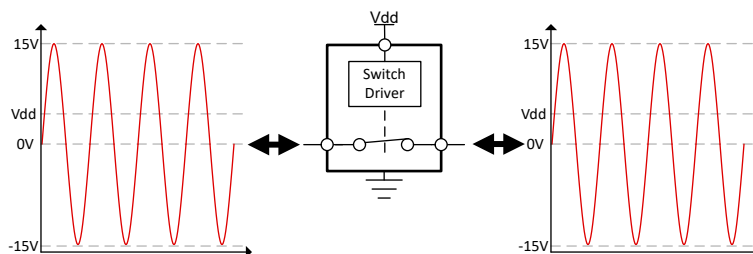


图 15-1. 支持超出电源电压的信号

15.3.2 双向运行

TMUX48xx 从源极 (Sx) 到漏极 (Dx) 或从漏极 (Dx) 到源极 (Sx) 的导电性能同样出色。每个通道在两个方向上都有非常相似的特性，并都支持模拟和数字信号。

15.3.3 断电保护

TMUX48xx 在开关路径上具有高达 $\pm 15\text{V}$ 的断电保护功能。因此，可将开关保持在高阻抗模式下，并在移除电源 ($V_{\text{DD}} = 0\text{V}$) 时隔离源极 (Sx) 和漏极 (Dx) 引脚。由于无需在信号路径上进行电源时序控制，因此断电保护功能可以更大限度地降低系统复杂性。器件性能保持在电气规格中所述的泄漏性能范围内。更多有关断电保护的信息，请参阅 [利用关断保护信号开关消除电源时序](#)。

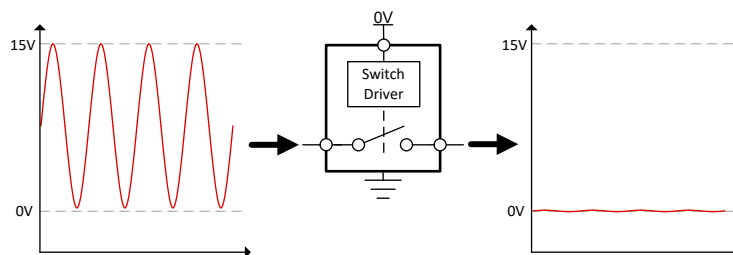


图 15-2. 超出电源电压的断电保护

15.3.4 1.2V 或 1.8V 逻辑兼容输入

TMUX48xx 在 1.8V 电源下兼容 1.2V 逻辑电平，在 5V 电源 (V_{DD}) 下兼容 1.8V 逻辑电平。具有较低的逻辑电平输入使该器件能够连接具有较低逻辑电平 I/O 轨的处理器，并且无需外部电压转换器，从而节省了空间和物料清单 (BOM) 成本。有关 1.8V 逻辑实现的更多信息，请参阅 [使用 1.8V 逻辑多路复用器和开关简化设计](#)。

15.3.5 逻辑引脚上带有集成下拉电阻器

TMUX48xx 具有连接至 GND 的内部弱下拉电阻器，使逻辑引脚不会悬空。此功能集成了最多两个外部元件，可减小系统尺寸并降低成本。

该下拉电阻器的阻值约为 $6\text{M}\Omega$ 。

15.3.6 失效防护逻辑

TMUX48xx 在控制输入引脚 (SEL) 上支持失效防护逻辑，因此无论电源引脚的状态如何，均支持高达 5.5V 的工作电压。此特性允许在电源引脚之前对控制引脚施加电压，从而保护器件免受潜在的损坏。失效防护逻辑无需在逻辑控制引脚上进行电源时序控制，从而更大限度地降低了系统复杂性。例如，失效防护逻辑特性允许在 $V_{\text{DD}} = 0\text{V}$ 时将 TMUX48xx 的逻辑输入引脚斜升至 5.5V。在断电情况下，可防止逻辑控制输入出现高达 5.5V 的正向故障，但不针对负向过压情况提供保护。

16 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

16.1 应用信息

TMUX4821 和 TMUX4819 是超出电源电压的开关和多路复用器器件系列的一员。这意味着，该器件可以使用 1.8V 至 5.5V 的低压电源对 -15V 至 15V 的信号执行开关操作。此外，TMUX48xx 具有断电保护功能，根据设计，即使没有电源，也能使开关保持断开状态。这种独特的特性组合使 TMUX48xx 能够非常广泛地用于各种应用，例如升压输出和高共模失调电压。

16.2 典型应用

16.2.1 音频放大器切换

通常，系统中有多个音频源，让用户可以选择将哪个音频源连接到扬声器。为了在这些音频源之间进行切换，可以使用 TMUX48xx。线路输入可偏置为负电压，而 D 类放大器输出可高于常用的 3V 和 5V 电源电压。因此，任何连接的电路都需要处理这个双极电压。在具有多个扬声器输出和一个音频源的系统中，同样也可以使用这个方案。此处使用开关从内部扬声器切换到外部扬声器。图 16-1 所示为这些应用的方框图。此处使用 TLV320AIC3x 作为驱动 TPA313x D 类音频放大器的音频编解码器。此外，如果外部连接器（音频插孔输入或外部扬声器）需要 IEC 保护，则可以使用双通道 TPD2E007。

TMUX48xx 可用于在 1.8V 至 5.5V 的电源电压范围内切换至 $\pm 15V$ 。电源也可直接由 GPIO 驱动，从而允许用户将器件置于超低功耗模式。在此模式下，TMUX48xx 以断电保护状态运行，因此输入端的任何高电压都不会传播到输出端。此特性有助于正确执行上电循环并提高系统稳健性。此外，TMUX48xx 具有出色的 THD+N 性能，因此通过开关可更大限度地降低对音频信号质量的影响。得益于这一优势，系统设计人员能够在不影响信号完整性的情况下节省很大一部分电路板面积。

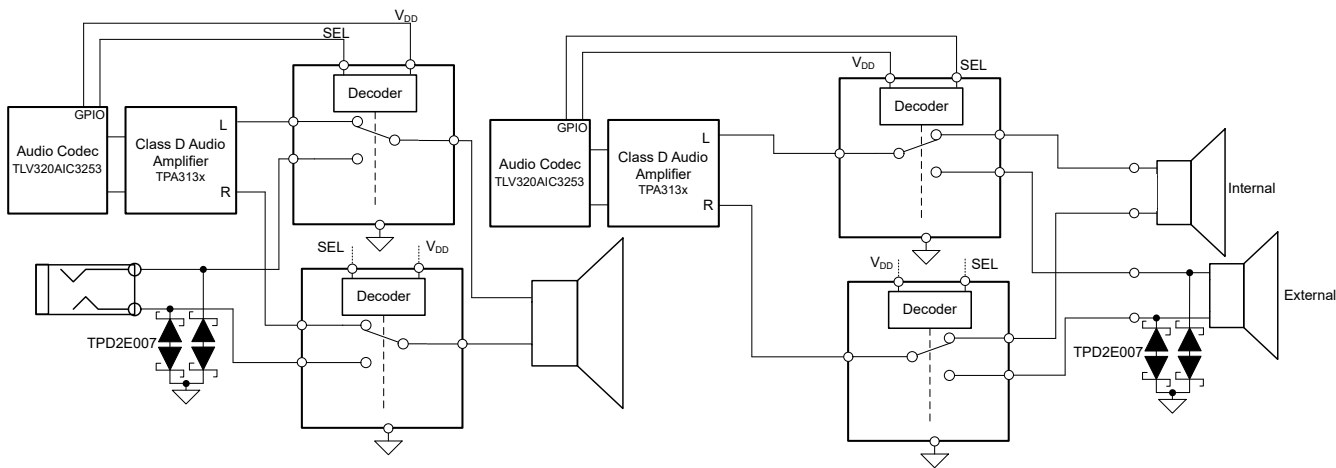


图 16-1. 音频放大器切换

16.2.1.1 设计要求

表 16-1. 设计参数

参数	值
电源 (V_{DD})	1.8V 至 5.5V
多路复用器 I/O 信号范围 (V_S 、 V_D)	-15V 至 15V
控制逻辑阈值 (V_{SEL})	1.8V 至 5.5V

16.2.1.2 详细设计过程

TMUX48xx 无需任何外部元件（电源去耦电容器除外）即可支持超出电源电压的双向信号。图 15-1 显示了信号范围高于和低于器件电源电压范围的情况。此外，极低的导通电阻和超平坦的响应使得 TMUX48xx 具有极低的 THD+N，并且对直流损耗和自发热的的影响更小。这些特性使得 TMUX48xx 非常适合音频应用。

16.2.1.3 应用曲线

低导通电阻和超平坦响应使 TMUX48xx 具有非常低的 THD+N。因此，即使在高性能系统中，也几乎不会影响音频保真度。得益于这一优势，系统设计能够在不影响信号完整性的情况下节省很大一部分电路板面积。

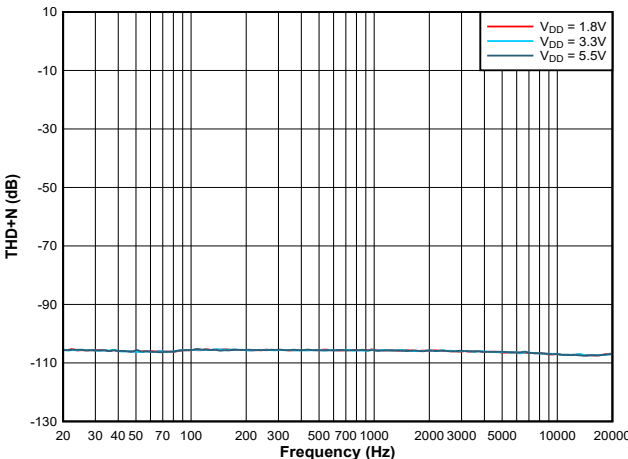


图 16-2. THD+N , $R_L = 600 \Omega$

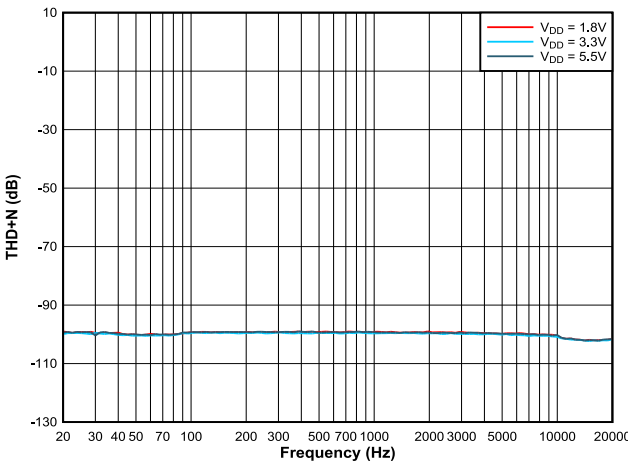


图 16-3. THD+N , $R_L = 32 \Omega$

得益于如此低的导通电阻，该器件可用于具有极低输出扬声器阻抗的应用，例如 8Ω 或 4Ω 系统。在这些应用中，流经开关的电流会大幅增加，从而导致自发热。

16.2.2 智能给药流量计

对于智能给药应用，必须监测药物剂量的测量是否精确。一种非常精确的架构是基于传感器的飞行时间差 (ToF) 架构。与气体应用相比，许多液体流量传感器系统具有更高的衰减。在这些高衰减的情况下，使用更高的激励电压可以显著提高信噪比 (SNR)。采用双向 2:1 多路复用器，可将 MCU 的发送和接收信号切换至收发器，且不会失真。

由于 TMUX48xx 可以支持超出电源电压的信号，因此是处理这种更高激励电压的绝佳选择。TMUX48xx 可用于在 1.8V 至 5.5V 的电源电压范围内切换至 -15V 至 15V，并具有超低导通电阻，可最大限度降低对信号质量的影响。电源也可直接由 GPIO 驱动，从而允许用户将器件置于超低功耗模式。在此模式下，TMUX48xx 以断电保护状态运行，因此输入端的任何高电压都不会传播到输出端。此特性有助于正确执行上电循环并提高系统稳健性。此外，TMUX48xx 具有出色的 THD+N 性能，因此通过开关可更大限度地降低对信号质量的影响。

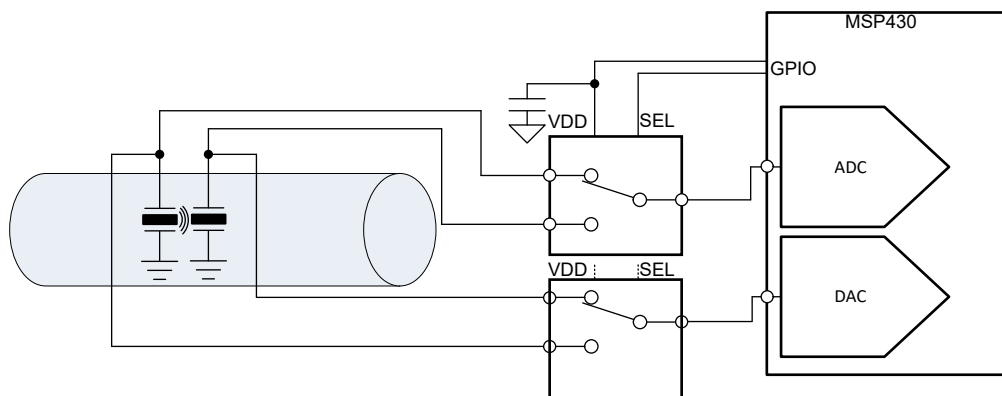


图 16-4. 智能给药流量计

16.2.2.1 设计要求

表 16-2. 设计参数

参数	值
电源 (V_{DD})	1.8V 至 5.5V
多路复用器 I/O 信号范围 (V_S 、 V_D)	-15V 至 15V (超出电源电压)
控制逻辑阈值 (V_{SEL})	1.8V 至 5.5V

16.2.2.2 详细设计过程

TMUX48xx 无需任何外部元件 (电源去耦电容器除外) 即可支持超出电源电压的双向信号。节 15.3.1 显示了信号范围高于和低于器件电源电压范围的情况。此外, 极低的导通电阻和超平坦的响应使得 TMUX48xx 具有极低的 THD+N, 并且对直流损耗和自发热的影响更小。这些特性使 TMUX48xx 成为高衰减传感器应用的理想选择。有关流量计系统的详细分析, 请参阅节 16.2.2.3。

16.2.2.3 应用曲线

TMUX48xx 的线性响应可减少信号失真和损耗的任何影响, 因此是高精度工业系统的绝佳选择。TMUX48xx 采用专门的架构来保持极为平坦的导通电阻, 同时支持超出电源电压的 -15V 至 15V 信号。此外, TMUX48xx 还支持在宽频率范围内驱动输出电容式传感器。此器件具有低导通电阻, 因此插入损耗也极低。

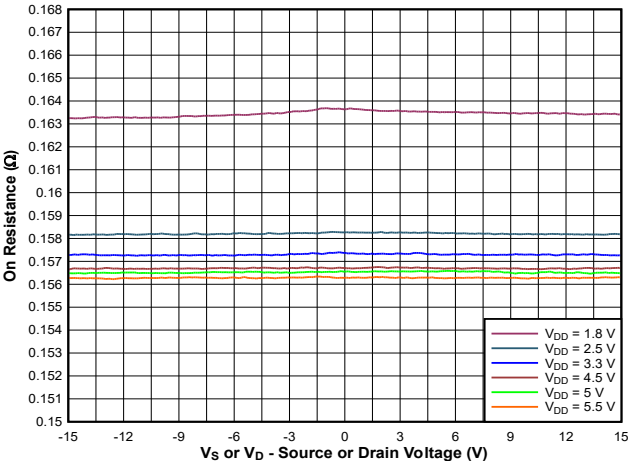


图 16-5. 插入损耗与频率的关系

16.3 电源相关建议

在 1.8V 至 5.5V 的宽电源电压范围内运行，同时支持 -15V 至 15V 的输入或输出信号。

电源旁路可提高噪声容限并防止开关噪声从电源轨传播到其他元件。良好的电源去耦对于实现卓越性能至关重要。为提高电源噪声抗扰度，请在 V_{DD} 和地之间使用 $0.1\ \mu\text{F}$ 至 $10\ \mu\text{F}$ 的电源去耦电容器。使用低阻抗连接方式将旁路电容器放置在尽可能靠近器件电源引脚的位置。TI 建议使用多层陶瓷贴片电容 (MLCC) 提供等效串联电阻 (ESR) 和电感 (ESL) 特性，从而实现电源去耦。

对于敏感度较高或在恶劣噪声环境中使用的系统，避免使用过孔将电容与器件引脚相连，以获得出色的噪声抗扰度。并行使用多个过孔可降低总电感值并且有利于与接地层和电源层相连。在电源斜升之前，务必确认已接地 (GND)。

16.4 布局

16.4.1 布局指南

当 PCB 布线以 90° 角拐角时，会发生反射。反射的主要原因是布线宽度发生了变化。在拐角的顶点，布线宽度增加到原来宽度的 1.414 倍。这种增加会影响传输线特性，尤其是导致反射的布线的分布式电容和自感特性。并非所有 PCB 布线都是直线，因此某些布线必须拐角。图 16-6 展示了渐入佳境的圆角技术。只有最后一个示例 (理想) 保持恒定的布线宽度并能够更大限度地减少反射。

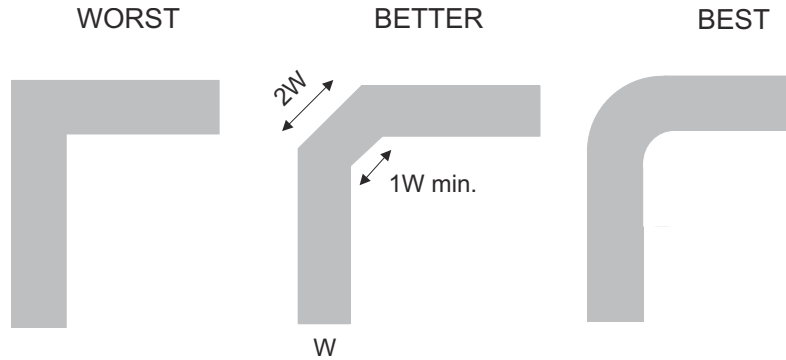


图 16-6. 布线示例

使用较少的过孔和拐角路由高速信号可减少信号反射和阻抗变化。当必须使用过孔时，增加其周边的间隙尺寸以降低其电容。每一过孔均为信号传输线引入了非连续性，并增加了电路板其他层的干扰几率。设计测试点时要小心，不建议在高频下使用穿孔引脚。

一些关键的考虑因素如下：

- 为了实现可靠运行，应在 VDD 和 GND 之间连接一个 0.1 μ F 至 10 μ F 的去耦电容器。TI 建议使用 0.1 μ F 和 1 μ F 电容器，将值最低的电容器尽可能靠近引脚放置。确保电容器额定电压足以满足电源电压要求。
- 尽可能缩短输入线路。
- 使用实心接地平面有助于降低电磁干扰 (EMI) 噪声拾取。
- 敏感的模拟布线不能与数字布线平行。尽可能避免数字引线 with 模拟引线交叉，仅在必要时以垂直交叉方式布线。
- 并联使用多个过孔可降低总电感并且有利于与接地平面相连。

16.4.2 布局示例

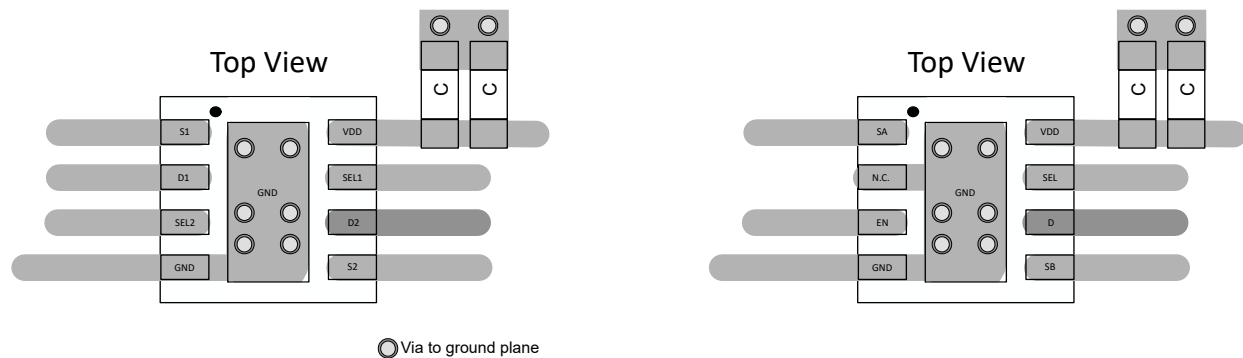


图 16-7. TMUX48xx 布局示例

17 器件和文档支持

17.1 文档支持

17.1.1 相关文档

欲查看相关文件，请参阅以下内容：

- 德州仪器 (TI)，[利用关断保护信号开关消除电源时序 应用简报](#)
- 德州仪器 (TI)，[使用 1.8V 逻辑多路复用器和开关简化设计 应用简报](#)

17.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

17.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

17.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

17.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

17.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

18 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (October 2025) to Revision A (December 2025)	Page
• 将数据表状态从 预告信息 更改为 量产数据	1
• 更新了 节 13	10
• 更新了 节 16.1	23

日期	修订版本	注释
October 2025	*	初始发行版

19 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMUX4819DSGR	Active	Production	WSO (DSG) 8	3000 LARGE T&R	-	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T481
TMUX4821DSGR	Active	Production	WSO (DSG) 8	3000 LARGE T&R	-	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T482

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

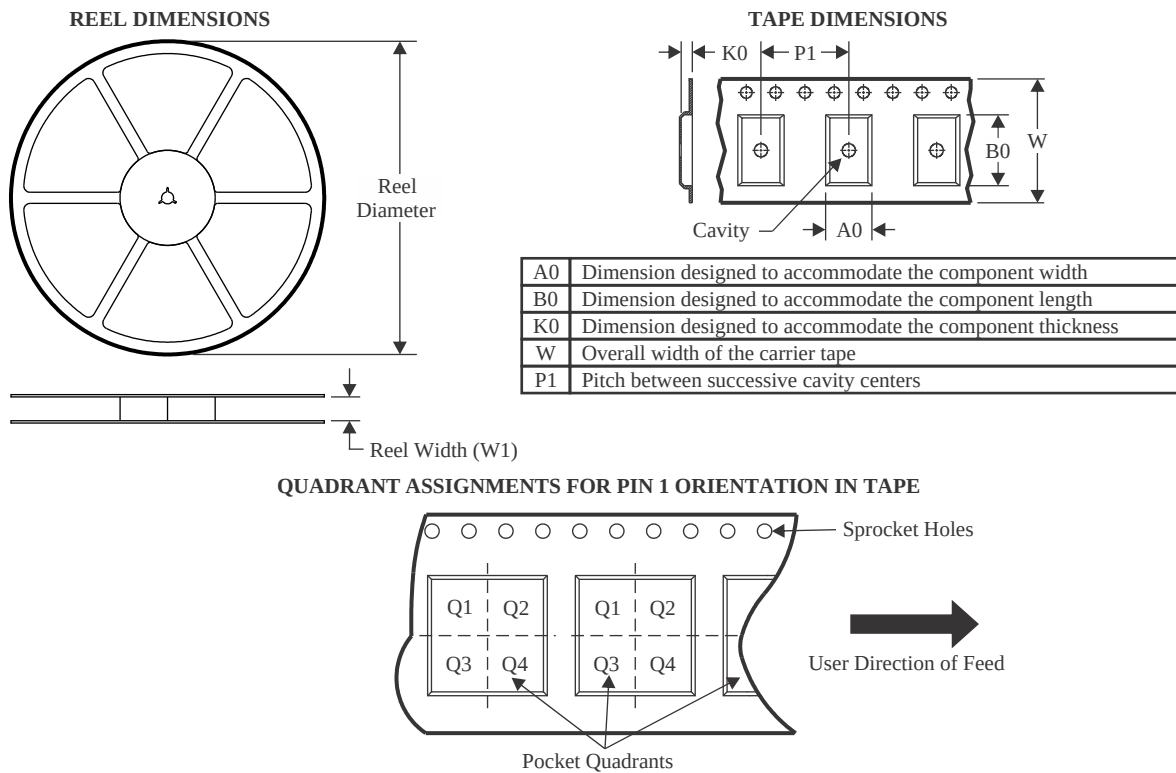
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

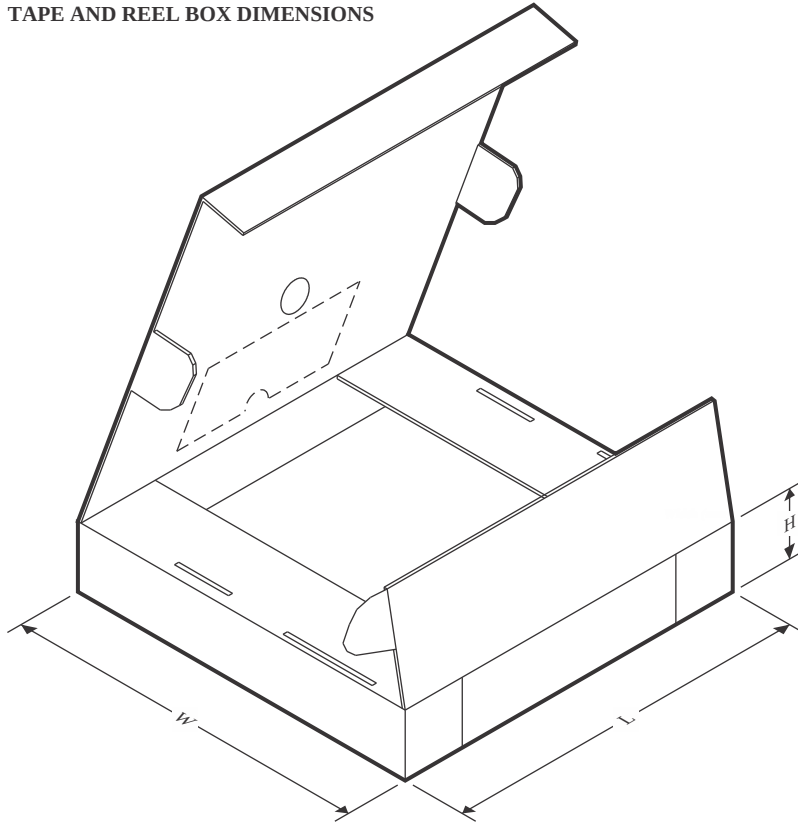
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMUX4819DSGR	WSO	DSG	8	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TMUX4821DSGR	WSO	DSG	8	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMUX4819DSGR	WSO	DSG	8	3000	182.0	182.0	20.0
TMUX4821DSGR	WSO	DSG	8	3000	182.0	182.0	20.0

GENERIC PACKAGE VIEW

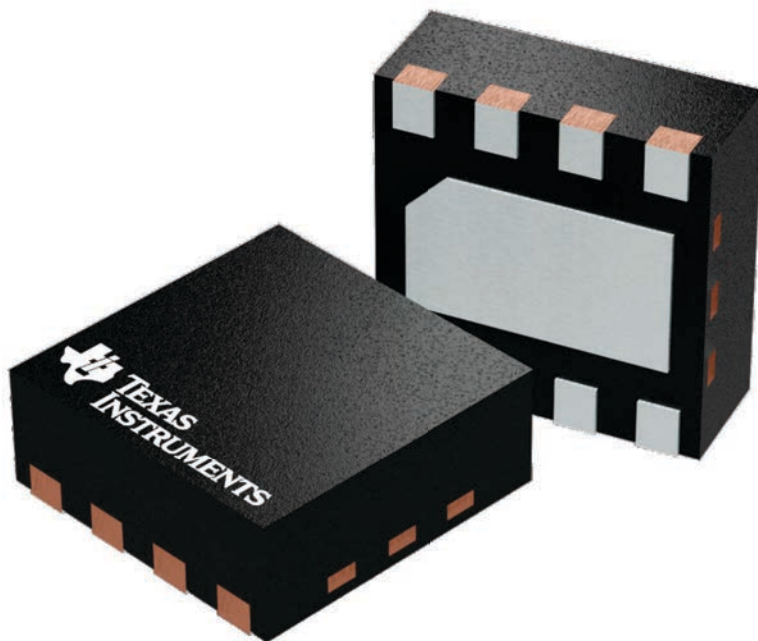
DSG 8

WSON - 0.8 mm max height

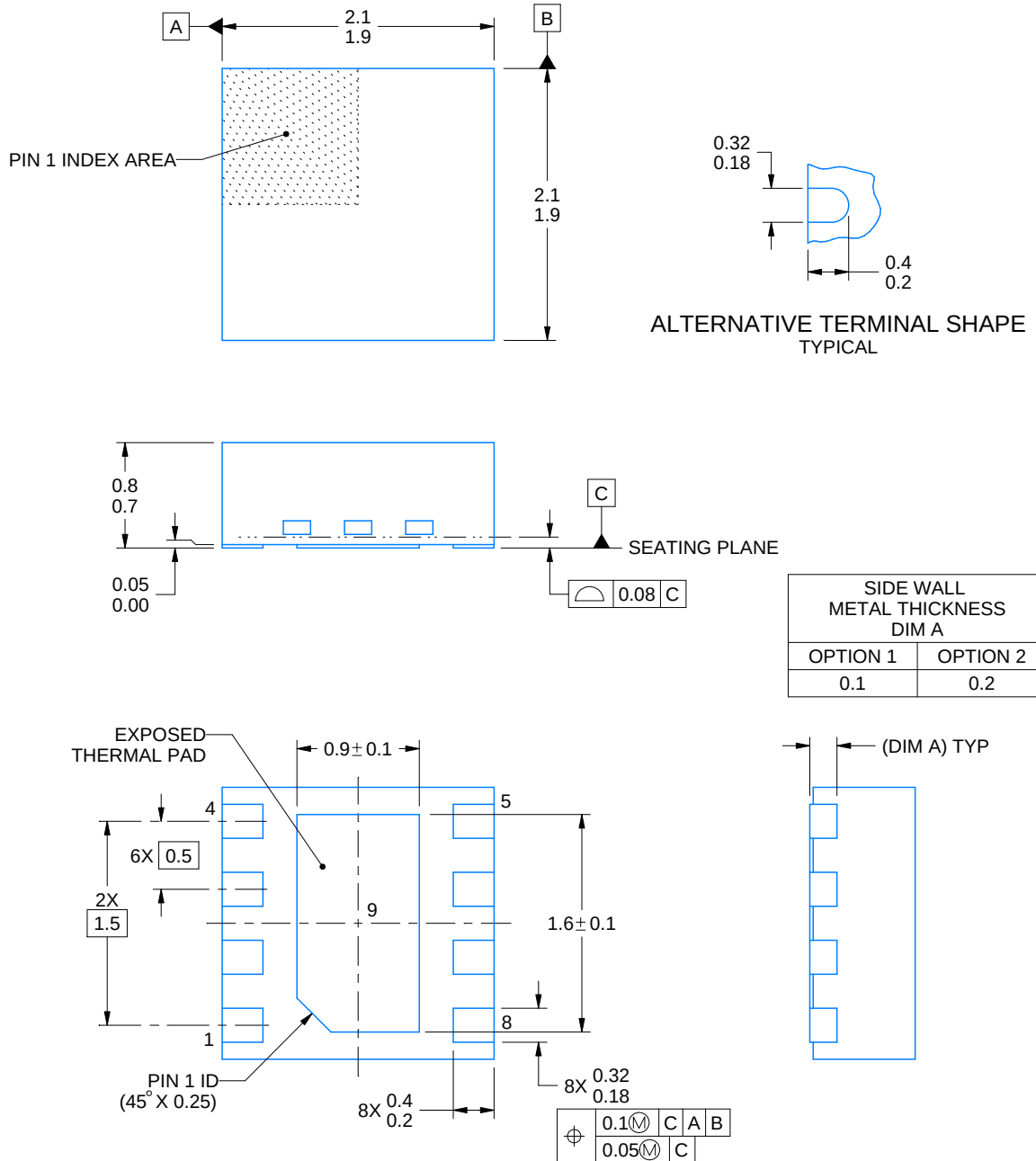
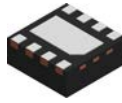
2 x 2, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4224783/A



4218900/E 08/2022

NOTES:

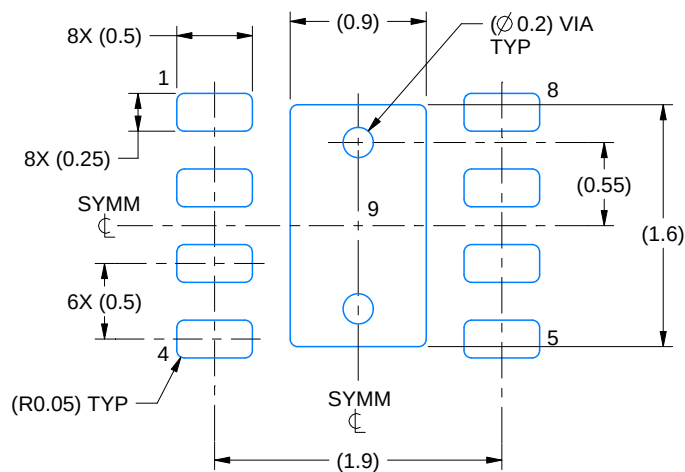
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

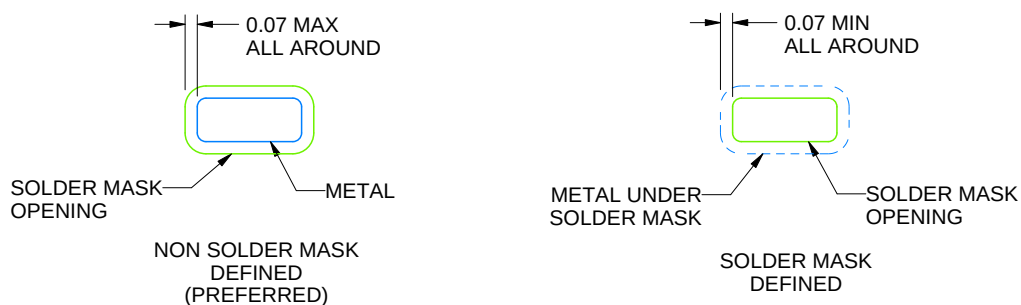
DSG0008A

WSN - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
SCALE:20X



SOLDER MASK DETAILS

4218900/E 08/2022

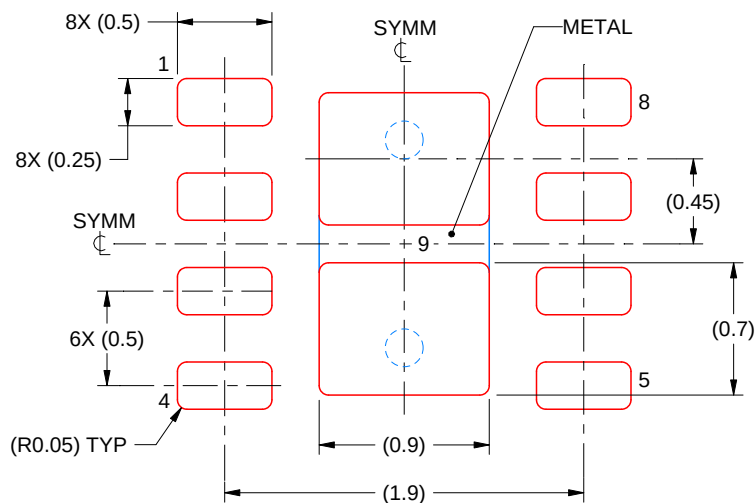
NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

DSG0008A

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 9:
87% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4218900/E 08/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月