

TLC372-EP 双通道差分比较器

1 特性

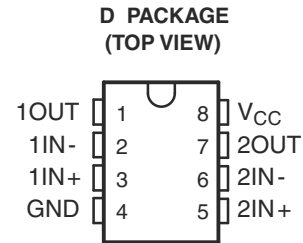
- 受控基线
 - 一个封测厂，一个制造厂
- 工作温度范围为 -55°C 至 125°C
- ESD 保护超过 2000V (根据 MIL-STD-883 方法 3015) ; 超过 100V (使用机器模型, $C = 200\text{pF}$, $R = 0$)
- 单电源或双电源运行
- 宽电源电压范围 ...4V 至 16V
- 超低电流损耗 ...10 μA (典型值)
- 快速响应时间 ...TTL 电平输入阶跃的典型值为 420ns
- 内置 ESD 保护
- 高输入阻抗 ... $10^{12}\Omega$ (典型值)
- 极低输入偏置电流...5pA (典型值)
- 超稳定的低输入偏移电压
- 共模输入电压范围包括接地
- 输出与 TTL、MOS 和 CMOS 兼容
- 引脚与 LM393 兼容

2 说明

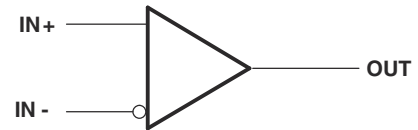
该器件使用 CMOS 技术制造, 包含两个独立的电压比较器, 每个比较器采用单电源供电设计。如果两个电源之间的电压差在 4V 至 16V 之间, 也可由双电源供电运行。每个器件都具有极高的输入阻抗 (通常大于 $10^{12}\Omega$), 因此可以直接连接高阻抗源。输出为 N 通道漏极开路配置, 可连接来实现正逻辑线与关系。

TLC372 具有内部静电放电 (ESD) 保护电路, 并根据人体放电模型 (HBM) 测试获评 2000V ESD 等级。不过, 在处理该器件时必须小心, 因为接触 ESD 会导致器件参数性能下降。

TLC372 的工作温度范围是 -55°C 至 125°C 。



SYMBOL (each comparator)



内容

1 特性	1	5 应用和实施	8
2 说明	1	5.1 应用信息.....	8
订购信息	2	5.2 典型应用.....	9
3 规格	3	5.3 电源相关建议.....	10
3.1 绝对最大额定值.....	3	5.4 布局.....	10
3.2 建议运行条件.....	3	6 器件和文档支持	12
3.3 电气特性.....	4	6.1 文档支持.....	12
3.4 开关特性.....	4	6.2 接收文档更新通知.....	12
3.5 典型特性.....	5	6.3 支持资源.....	12
4 详细说明	6	6.4 商标.....	12
4.1 概述.....	6	6.5 静电放电警告.....	12
4.2 功能方框图.....	6	6.6 术语表.....	12
4.3 特性说明.....	6	7 修订历史记录	12
4.4 器件功能模式.....	6	8 机械、封装和可订购信息	12

订购信息

T _A ⁽¹⁾	封装 ⁽²⁾		可订购器件型号	正面标识
-55°C 至 125°C	SOIC-(D)	卷带	TLC372MDREP	372MEP

(1) 如需了解最新的封装及订购信息，请参见本文件结尾处的“Package Option Addendum（封装选项附录）”，或登录 TI 的网站 www.ti.com 进行查询。

(2) 封装图、标准包装数量、热数据、符号和 PCB 设计指南可从 www.ti.com/sc/package 获取。

3 规格

3.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) (1)

	最小值	最大值	单位
V _{DD} 电源电压 (2)		18	V
V _{ID} 差分输入电压(3)		±V _{DD}	V
V _I 输入电压范围	-0.3	V _{DD}	V
V _O 输出电压		18	V
I _I 输入电流		±5	mA
I _O 输出电流		20	mA
输出接地短路的持续时间(4)			无限
T _A 自然通风条件下的工作温度范围	-55	125	°C
T _{stg} 贮存温度范围	-65	150	°C
10s 内距离外壳 1.6mm (1/16 英寸) 的引脚温度 :		260	°C

- (1) 应力超出“绝对最大额定值”下列出的值会对器件造成永久损坏。这些仅为在额定值下的工作情况，对于额定值下或者在超出“推荐的操作条件”下的任何其它情况下的器件功能性操作，在此并未说明。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 除差分电压外的所有电压值都是相对于网络接地而言的。
- (3) 差分电压是相对于 IN⁻ 的 IN⁺ 上的值。
- (4) 从输出到 V_{DD} 的短路会导致过热，最终导致器件损坏。

3.2 建议运行条件

	最小值	最大值	单位
V _{DD} 电源电压	4	16	V
V _{IC} 共模输入电压	V _{DD} = 5V	0	3.5
	V _{DD} = 10V	0	8.5
T _A 自然通风条件下的工作温度范围	-55	125	°C

3.3 电气特性

在指定自然通风温度下， $V_{DD} = 5V$ (除非另有说明)

参数		测试条件		T_A ⁽¹⁾	最小值	典型值	最大值	单位
V_{IO}	输入失调电压	$V_{IC} = V_{ICRmin}^{(2)}$		25°C		1	5	mV
				完整范围			10	
I_{IO}	输入失调电流			25°C		1		pA
				最大值			10	nA
I_{IB}	输入偏置电流			25°C		5		pA
				最大值			20	nA
V_{ICR}	共模输入电压范围			25°C	0 至 $V_{DD} - 1$		V	
				完整范围	0 至 $V_{DD} - 1.5$			
I_{OH}	高电平输出电流	$V_{ID} = 1V$		$V_{OH} = 5V$	25°C		0.1	nA
				$V_{OH} = 15V$	完整范围			3
V_{OL}	低电平输出电压	$V_{ID} = -1V$	$I_{OL} = 4mA$	25°C		150	400	mV
				完整范围			700	
I_{OL}	低电平输出电流	$V_{ID} = -1V$	$V_{OL} = 1.5V$	25°C		6	16	mA
I_{DD}	电源电流 (两个比较器)	$V_{ID} = -1V$	无负载	25°C		10	20	μA
				完整范围			30	

(1) 除非另有说明，否则所有特性均在零共模输入电压下测得。完整范围为 $-55^{\circ}C$ 至 $125^{\circ}C$ 。

重要信息：请参阅“参数测量信息”。

(2) 给出的偏移电压限值是在输出与 V_{DD} 之间使用 $10k\Omega$ 电阻器将输出驱动至高于 $4V$ 或低于 $400mV$ 所需的最大值。可以对限值进行验证，方法是将限值应用到输入并检查是否有适当的输出状态。

3.4 开关特性

$V_{DD} = 5V$, $T_A = 25^{\circ}C$

参数	测试条件		典型值	单位
响应时间	R_L 通过 $5.1k\Omega$ 连接到 $5V$, $C_L = 15pF$ ^{(1) (2)}	具有 $10mV$ 过驱的 $100mV$ 输入阶跃	650	ns
		$100mV$ 过驱	420	

(1) C_L 包括探头和夹具电容。

(2) 指定的响应时间是输入阶跃函数与输出超过 $1.4V$ 的那一时刻之间的间隔。

3.5 典型特性

$T_A = 25^\circ\text{C}$, $V_S = 12\text{V}$, $R_{\text{PULLUP}} = 2.5\text{k}$, $C_L = 20\text{pF}$, $V_{\text{CM}} = 0\text{V}$, $V_{\text{UNDERDRIVE}} = 100\text{mV}$, $V_{\text{OVERDRIVE}} = 100\text{mV}$ (除非另有说明)。

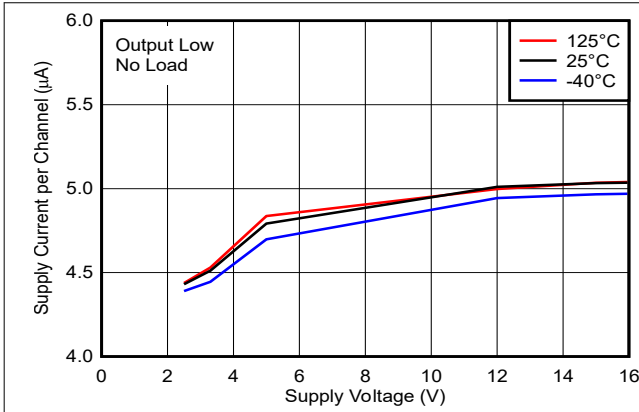


图 3-1. 每通道电源电流与电源电压间的关系，输出低电平

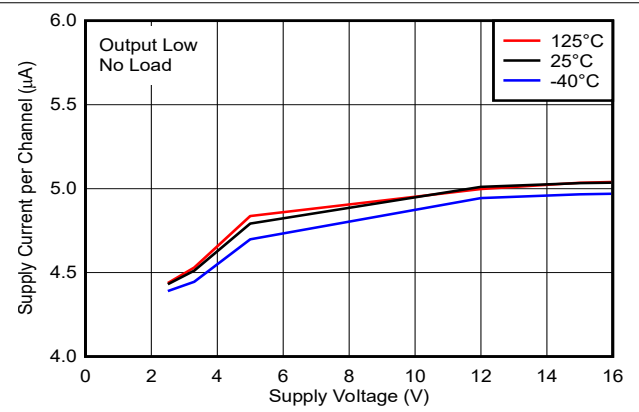


图 3-2. 每通道电源电流与电源电压间的关系，输出高电平

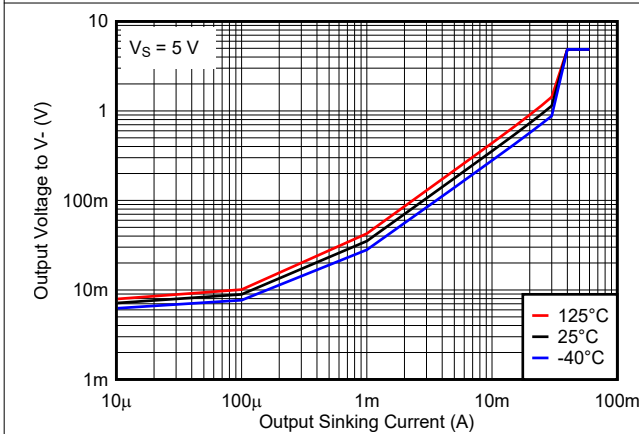


图 3-3. 输出电压与输出灌电流间的关系，5V

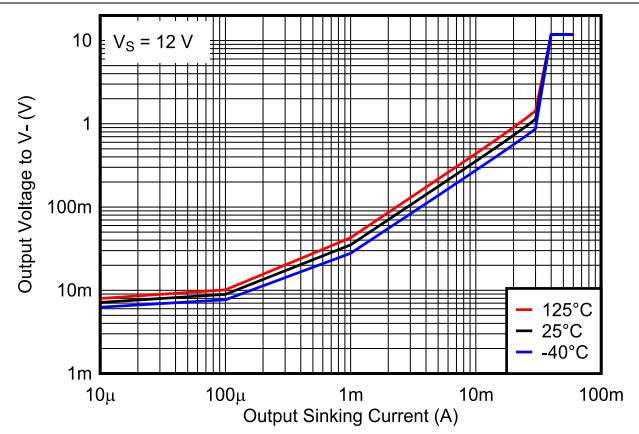


图 3-4. 输出电压与输出灌电流间的关系，12V

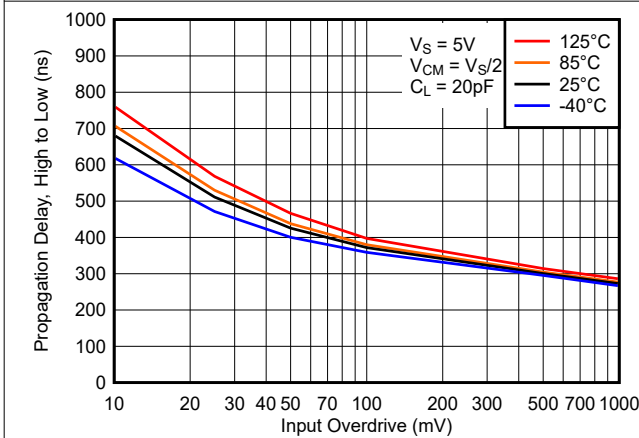


图 3-5. 传播延迟，从高电平到低电平，5V

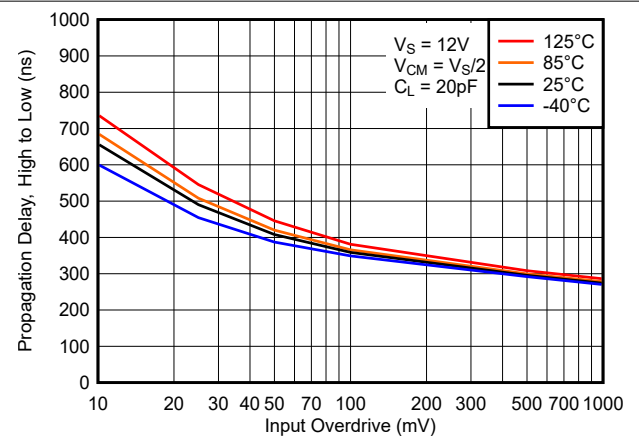


图 3-6. 传播延迟，从高电平到低电平，12V

4 详细说明

4.1 概述

TLC372-EP 器件是一款具有漏极开路输出的低功耗比较器。TLC372-EP 的工作电压低至 4V，而每通道仅消耗 5 μ A 电流，因此非常适合功耗敏感型应用。

4.2 功能方框图

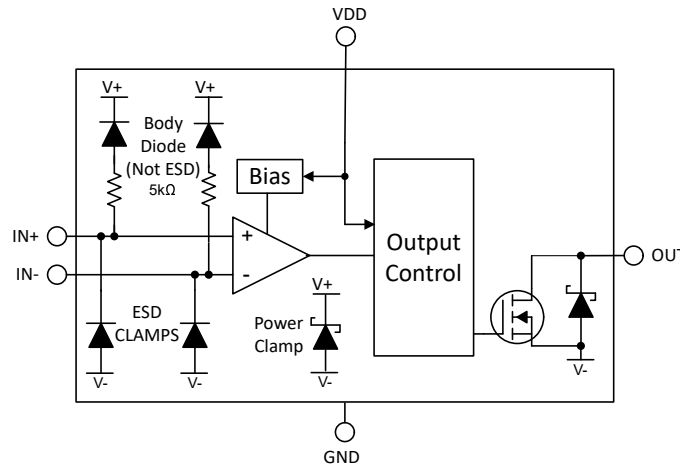


图 4-1. 方框图

4.3 特性说明

TLC372-EP 比较器包含一个 CMOS 差分对输入，使器件能够获得非常高的增益，能快速响应且在最小的输入偏置电流下运行。输出包含一个漏极开路输出级，能够通过负差分输入电压灌入电流。

4.4 器件功能模式

4.4.1 输入

在全温度范围内，TLC372-EP 输入电压范围覆盖 V^- 至比 V^+ 低 1.5V 的区间。差分输入电压 (V_{ID}) 可以是上述范围内的任何电压。当输入电压保持在指定范围内时，比较器输出不会发生相位转换。

4.4.2 ESD 保护

TLC372-EP 开漏输出 ESD 保护电路包括输出和 GND 之间的快速复位 ESD 钳位，以允许将输出拉至高于 VCC，最高为 16V。对于输入，GND 和输入之间有一个“下部”ESD 钳位，输入和 VCC 之间还有一个具有 5k Ω 等效电阻的寄生“上部”ESD 软钳位二极管。TI 建议不要在没有电源电压的情况下向输入施加信号。

当输入端要连接到低阻抗源（例如电源或缓冲参考线）时，请添加一个与输入端串联的限流电阻器，以限制钳位导通时的任何电流。电流必须限制在 10mA 或更小，但 TI 建议将电流限制在 1mA 或更小。该串联电阻可以是任何电阻输入分压器或网络的一部分。

4.4.3 未使用的输入

如果不使用通道，请勿将输入端连接在一起。由于存在高等效带宽和低偏移电压，将输入端直接连接在一起可导致高频抖动，因为器件会触发其自身的内部宽带噪声。必须将输入端连接到处于指定输入电压范围内并提供至少 50mV 差分电压的任何可用电压。例如，一个输入可以接地，另一个输入可以连接到基准电压。

4.4.4 开漏输出

TLC372-EP 具有一个仅灌入的漏极开路（通常也被称为集电极开路）输出级，可将输出逻辑电平上拉至一个外部电压（0V 至 16V），而不受比较器电源电压 (VDD) 的影响。该开漏输出允许对多个开漏输出进行逻辑或运算和

逻辑电平转换。TI 建议将上拉电阻器电流设置为 100uA 至 1mA。较低的上拉电阻值有助于增加上升沿的上升时间，但代价是会增加 VOL 和功率耗散。上升时间将取决于总上拉电阻和总负载电容的时间常数。较大的上拉电阻值 (>1MΩ) 由于输出 RC 时间常数而产生指数上升沿，并增加上升时间。

直接将输出短接至 VDD 会导致热失控，并最终在高上拉电压 (>12V) 下摧毁器件。如果可能发生输出短路，建议使用一个串联限流电阻器来限制功率耗散。

未使用的漏极开路输出可保持悬空，如果不允许使用悬空引脚，也可以连接到 GND 引脚。

4.4.5 迟滞

如果所施加的差分输入电压接近比较器的失调电压，则基本比较器配置可能会出现振荡或产生有噪声的“抖动”输出。该情况通常在输入信号非常缓慢地超过比较器的开关阈值时发生。

可以通过添加迟滞或正反馈来防止发生该问题。

图 4-2 所示为迟滞传递曲线。该曲线是一个涉及三个分量的函数： V_{TH} 、 V_{OS} 和 V_{HYST} ：

- V_{TH} 是实际设定电压或阈值跳变电压。
- V_{OS} 是 V_{IN+} 和 V_{IN-} 之间的内部失调电压。该电压与 V_{TH} 相加以形成实际跳变点，比较器必须响应该跳变点以改变输出状态。
- V_{HYST} 是旨在降低比较器对噪声敏感性的迟滞（或跳变窗口）。

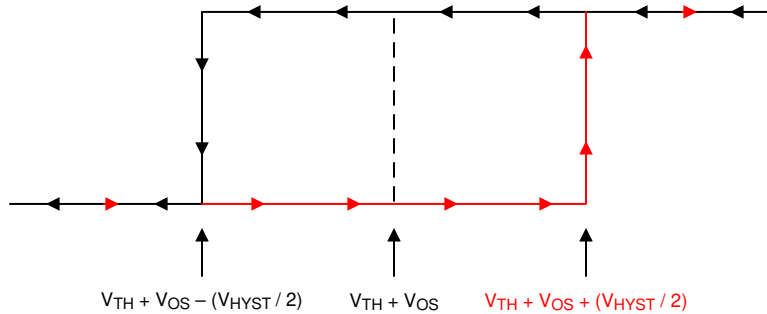


图 4-2. 迟滞传递曲线

更多相关信息，请参阅应用手册 SBOA219 “具有/不具有迟滞功能的比较器电路”。

5 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

5.1 应用信息

5.1.1 基本的比较器定义

5.1.1.1 运行

基本比较器将一个输入端上的输入电压 (V_{IN}) 与另一输入端上的基准电压 (V_{REF}) 进行比较。在下面的 图 5-1 示例中，如果 V_{IN} 小于 V_{REF} ，则输出电压 (V_O) 为逻辑低电平 (V_{OL})。如果 V_{IN} 大于 V_{REF} ，则输出电压 (V_O) 为逻辑高电平 (V_{OH})。表 5-1 总结了输出条件。只需交换输入引脚，即可反转输出逻辑。

表 5-1. 输出条件

输入条件	输出
$IN+ > IN-$	高 (V_{OH})
$IN+ = IN-$	不确定 (抖动 - 请参阅迟滞)
$IN+ < IN-$	低 (V_{OL})

5.1.1.2 传播延迟

在输入超过基准电压和输出响应之间存在一定的延迟，这种延迟称为传播延迟。输入从高电平转换为低电平和从低电平转换为高电平时，传播延迟可能不同。这在 图 5-1 中显示为 t_{pLH} 和 t_{pHL} ，从输入的中点到输出的中点进行测量。同样，传播也会随着所谓的过驱 (V_{OD}) 和欠驱 (V_{UD}) 电压电平变化而变化 (参见下面部分)。

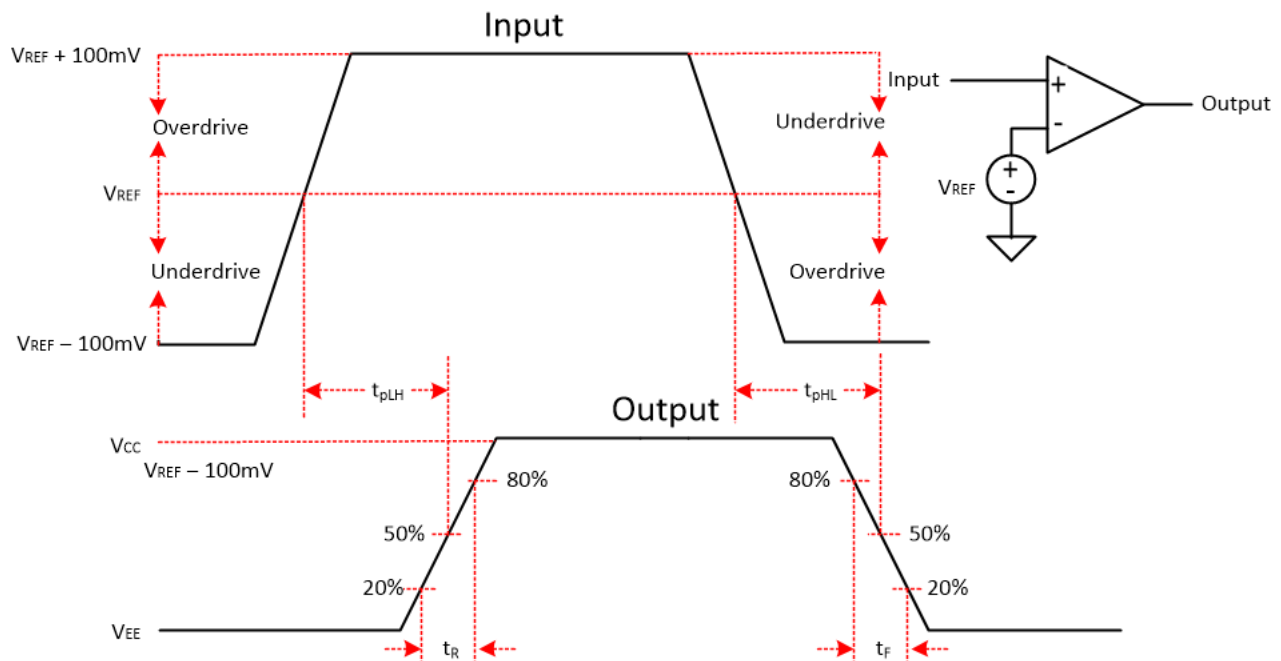


图 5-1. 比较器时序图

5.1.1.3 过驱动和欠驱动电压

过驱动电压 V_{OD} 是超出基准电压的输入电压（而不是总输入峰值间电压）。如图 5-1 示例所示，过驱动电压为 100mV。类似地，欠驱动电压 V_{UD} 是指输入在开始时低于 REF 的幅度。过驱动和欠驱动电压会影响传播延迟 (t_p)。有关更多详细信息，请参阅“典型特性”部分中的曲线。过驱动电压越小，传播延迟越长，尤其在 $< 100\text{mV}$ 时。如果需要非常快的速度，使用尽可能大的过驱动电压。与过驱动电压相反，更大的欠驱动电压会导致传播延迟增加。这在比较器输入存在轨到轨输入摆幅的应用中尤其重要。结果可能是传播延迟偏移 (t_{pLH} 和 t_{pHL} 之间的差异)。作为低功耗比较器，如果传播延迟变化至关重要，请勿使用该比较器。

上升时间 (t_r) 和下降时间 (t_f) 是从输出波形的 20% 和 80% 点开始的时间。

5.2 典型应用

5.2.1 窗口比较器

窗口比较器通常用于检测欠压和过压情况。下图显示了一个用于监视 24V PLC 电源的简单窗口比较器电路。

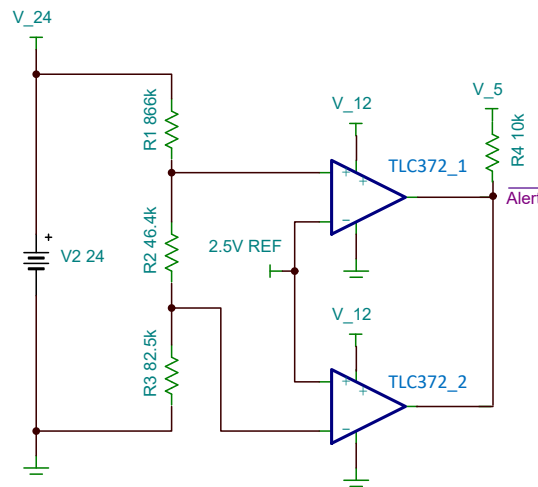


图 5-2. 窗口比较器

5.2.1.1 设计要求

对于此设计，请遵循以下设计要求：

- 当 24V 电源低于 19.2V 时的 UV_Alert (逻辑低电平输出)
- 当 24V 电源高于 30V 时的 OV_Alert (逻辑低电平输出)
- 电阻器串中消耗的电流为 30uA
- 比较器由 12V 电源供电
- 采用 2.5V 外部基准

5.2.1.2 详细设计过程

如上面的电路所示配置电路，其中 TLC372-EP 的 2.5V REF 用作参考电压，R1、R2 和 R3 的电阻器串用于定义 24V PLC 电源的阈值电压上限和下限。当比较器检测到 24V 电源已超过 30V 的最大电压或降至 19.2V 的最小电压以下时，OV_Alert 和 UV_Alert 网络被拉至逻辑低电平状态。

第一步是使用 30uA 的耗散限值来确定电阻器串 (R1、R2、R3) 的总电阻。在最高工作电压为 30V 的情况下，如果 $R1+R2+R3$ 的总电阻为 1Mohm，则电阻器串的电消耗为 30uA。

第二步是设置 R3 的值，以便下限比较器在 24V 电源达到 30V 时将输出状态从高电平更改为低电平。当 R2 和 R3 结点处的电压等于 2.5V 的参考电压时，即可实现此目的。由于在 30V 的电压下会有 30uA 通过电阻器串，因此 R3 可以根据 $2.5\text{V}/30\text{uA}$ 计算得出，约为 83.3kΩ。

第三步是设置 R2 的值，以便上限比较器在 24V 电源达到 19.2V 时将输出状态从高电平更改为低电平。当 R1 和 R2 结点处的电压等于 2.5V 的参考电压时，即可实现此目的。由于在 19.2V 的电压下会有 19.2 μ A 通过电阻器串，因此 R2 可以根据 $(2.5V / 19.2\mu A) \cdot R3$ 计算得出，约为 46.9k Ω 。

最后，R1 的值根据 $1\text{Mohm} - (R2 + R3)$ 计算得出，约为 870k Ω 。请注意，为电路选择了标准的 1% 电阻器值

当 24V PLC 电源小于 19.2V 或大于 30V 时，相应的比较器输出 (OV_Alert 和 UV_Alert) 为低电平。同样，当 24V 电源在 19.2V 至 30V 范围内 (在“窗口”内) 时，相应的比较器输出为高电平，如下所示。

5.2.1.3 应用曲线

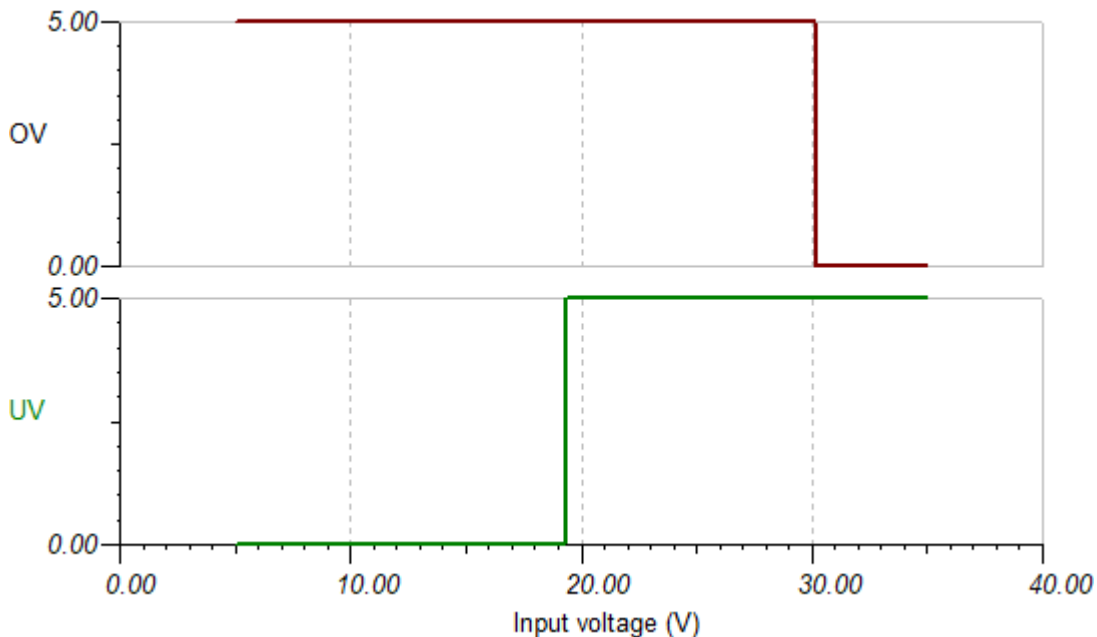


图 5-3. 窗口比较器结果

5.3 电源相关建议

由于输出边沿速率较快，务必在电源引脚上安装旁路电容器以防止电源发生振铃和误触发以及振荡。在 V+ 引脚与接地引脚之间直接放一个低 ESR 0.1 μ F 陶瓷旁路电容器，直接在每个器件上旁路电源。输出转换期间会汲取窄峰值电流，特别是对于推挽输出器件而言。这些窄脉冲会导致电源线未被旁路和不良的接地振铃，可能会导致输入电压范围发生变化并产生不准确的比较，甚至造成振荡。

5.4 布局

5.4.1 布局指南

在应用精确比较器时，保持电源干净、稳定，对于将输出干扰降至最低至关重要。输出上升和下降时间为几十纳秒，必须被视为高速逻辑器件。旁路电容器必须尽可能靠近电源引脚放置并连接到实心接地层，最好直接放在 VCC 与 GND 引脚之间。

尽量减少输出和输入之间的耦合，以防止输出振荡。除非输出之间存在 VCC 或 GND 布线，否则请勿并联布置输出和输入布线，以减少耦合。向输入端添加串联电阻时，将电阻器放在靠近器件的位置。还可以在输出端串联一个低阻值 (≤ 100 欧姆) 电阻器，以抑制非阻抗控制的长迹线上出现任何振铃或反射。为获得理想边沿形状，在进行长距离布线时必须使用带有反向终端的受控阻抗迹线。

5.4.2 布局示例

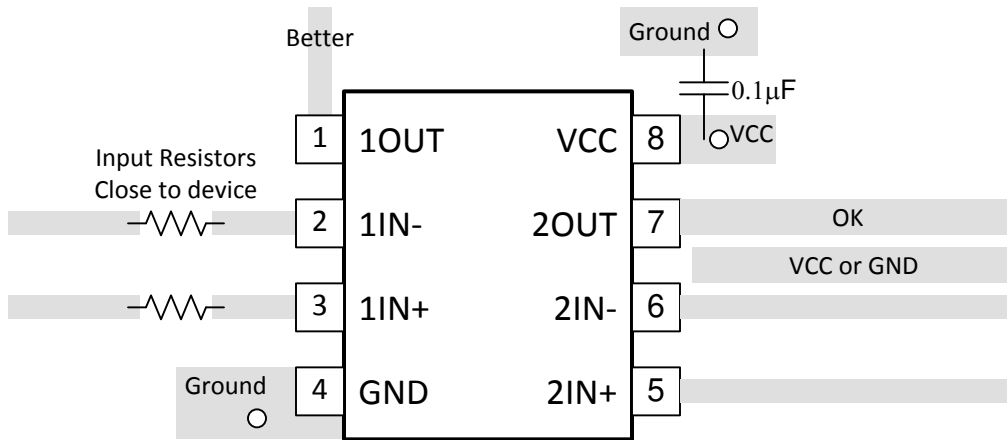


图 5-4. 双通道布局示例

6 器件和文档支持

6.1 文档支持

6.1.1 相关文档

6.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

6.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

6.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

6.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

6.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

7 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (March 2007) to Revision A (June 2025)	Page
• 更改了整个数据表，以反映新设计的性能.....	1
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1

8 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC372MDREP	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	372MEP
TLC372MDREP.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	372MEP
V62/06675-01XE	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	372MEP

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TLC372-EP :

- Catalog : [TLC372](#)

- Military : [TLC372M](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Military - QML certified for Military and Defense Applications

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLC372MDREP	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLC372MDREP	SOIC	D	8	2500	353.0	353.0	32.0



D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

- Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed $.006$ [0.15] per side.
- This dimension does not include interlead flash.
- Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
 EXPOSED METAL SHOWN
 SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月