具有压摆率控制、集成式 120 欧姆可切换终端和双工切换的 THVD1424 3V 至 5.5V RS-485 收发器

1 特性

- 符合或超出 TIA/EIA-485A 标准要求
- 3V 至 5.5V 总线电源电压
- 用于逻辑信号的 1.65V 至 5.5V 电源
- 差分输出超过 2.1V，在 5V 电源下与 PROFIBUS 兼容
- 引脚可配置半双工和全双工
- 总线引脚上的引脚控制片上 120Ω 端接电阻
- 最大数据速率可配置
  - SLR = 高：500kbps
  - SLR = 低电平或悬空：20Mbps
- 总线 I/O 保护
  - ±16kV HBM ESD
  - ±8kV IEC 61000-4-2 接触放电
  - ±15kV IEC 61000-4-2 空气间隙放电
  - ±4kV IEC 61000-4-4 快速瞬变脉冲
  - ±16V 总线故障保护（总线引脚上的绝对最大电压）
- 工业级工作温度范围：-40°C 至 125°C
- 低功耗
  - 关断电源电流 < 5μA
  - 运行期间静态电流 < 3mA
- 适用于热插拔功能的无干扰上电/断电
- 开路、短路和空闲总线失效防护
- 节省空间的小型 16VQFN (3mm x 3mm) 封装

2 应用

- 工厂自动化与控制
- 楼宇自动化
- 工业运输
- HVAC 系统
- 智能电表
- 照明
- 电网基础设施

3 说明

THVD1424 是一款适用于工业应用的灵活 RS-485 收发器。该器件具有片上 120Ω 端接电阻器、压摆率控制以及半双工和全双工模式之间的可互换性等特性。所有特性均由引脚控制。这使得该器件可以在任何网络中的任何节点位置（末端节点或中间节点）使用，无论是慢速还是快速的两线（半双工）或四线（全双工）。终端设备设计人员现在可以设计通用印刷电路板 (PCB)，并通过软件对其进行配置以满足各种应用需求。这可以为客户节省大量的设计和鉴定时间。

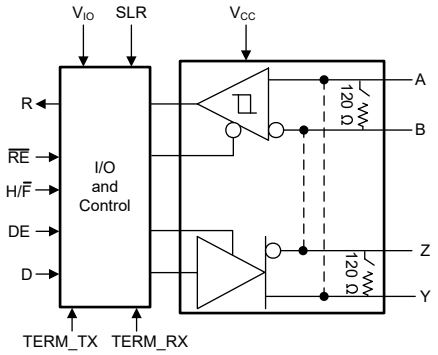
这些总线引脚可耐受高级别的 IEC 接触放电 ESD 事件，因此无需使用其他系统级保护元件。该器件由 3V 至 5.5V 总线电源供电，而逻辑电源电压范围为 1.65V 至 5.5V。总线引脚具有宽共模电压范围和低输入泄漏，因此适用于长线缆上的多点应用。

该器件采用节省空间的有高效散热型 16 引脚 VQFN 封装。该器件的额定温度范围为 –40°C 至 125°C。

封装信息

器件型号	封装(1)	封装尺寸（标称值）
THVD1424	VQFN (16)	3mm x 3mm

(1) 如需完整的器件型号，请参阅数据表末尾的可订购产品附录。



简化原理图

本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。
English Data Sheet: SLLSFQ4

内容

1 特性.... 1
2 应用.... 1
3 说明.... 1
4 修订历史记录.... 2
5 引脚配置和功能.... 3
6 规格.... 4
6.1 绝对最大额定值.... 4
6.2 ESD 等级.... 4
6.3 ESD 等级 [IEC].... 4
6.4 建议运行条件.... 5
6.5 热性能信息.... 5
6.6 功率损耗.... 5
6.7 电气特性.... 6
6.8 Switching Characteristics_500 kbps.... 8
6.9 Switching Characteristics_20 Mbps.... 8
6.10 Switching Characteristics_Termination resistor.... 9
6.11 Switching Characteristics_Duplex switching.... 9
6.12 典型特性.... 10
7 参数测量信息.... 12
8 详细说明.... 15
8.1 概述.... 15
8.2 功能方框图.... 15
8.3 特性说明.... 15
8.4 器件功能模式.... 15
9 应用信息免责声明.... 19
9.1 应用信息.... 19
9.2 典型应用.... 19
9.3 电源相关建议.... 26
9.4 布局.... 26
10 器件和文档支持.... 28
10.1 器件支持.... 28
10.2 接收文档更新通知.... 28
10.3 支持资源.... 28
10.4 商标.... 28
10.5 静电放电警告.... 28
10.6 术语表.... 28
11 机械、封装和可订购信息.... 28

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (September 2022) to Revision A (March 2023)	Page
• 更改了图 9-2	19

Copyright © 2023 Texas Instruments Incorporated

5 引脚配置和功能

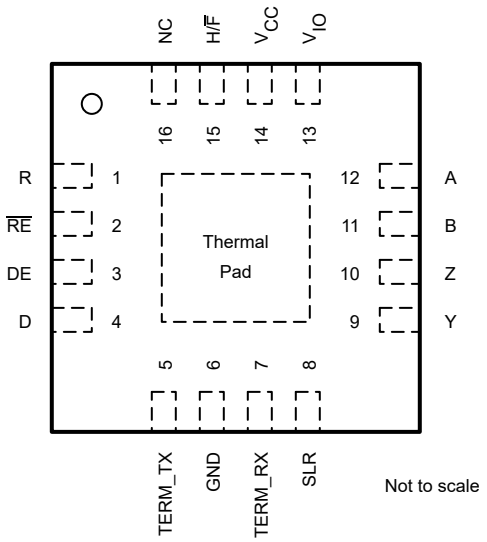


图 5-1. 16 引脚 VQFN (RGT) 封装
（顶视图）

表 5-1. 引脚功能

引脚		类型	说明
名称	编号		
R	1	数字输出	逻辑输出 RS485 数据
$\overline{RE}$	2	数字输入	接收器启用/禁用。内部上拉。默认情况下，接收器被禁用
DE	3	数字输入	驱动器启用/禁用。内部下拉。默认情况下，驱动器被禁用
D	4	数字输入	逻辑输入 RS485 数据。内部上拉。如果启用了驱动器，则默认将总线驱动为高电平
TERM_TX	5	数字输入	Y/Z 引脚的 120Ω 片上终端控制。内部下拉。默认禁用 Y/Z 之间的终端
GND	6	GND	接地
TERM_RX	7	数字输入	A/B 引脚的 120Ω 片上终端控制。内部下拉。默认禁用 A/B 之间的终端
SLR	8	数字输入	压摆率控制。内部下拉，默认运行速度为 20Mbps。逻辑高电平 SLR 支持低速运行 (500kbps)
Y	9	总线输入/输出	RS485 总线引脚。在全双工模式下，此引脚为同相驱动器输出。在半双工模式下，这是同相驱动器输出和同相接收器输入
Z	10	总线输入/输出	RS485 总线引脚。在全双工模式下，该引脚是反相驱动器输出。在半双工模式下，这是反相驱动器输出和反相接收器输入
B	11	总线输入	全双工模式下的 RS485 接收器反相输入引脚
A	12	总线输入	全双工模式下的 RS485 接收器同相输入引脚
V_{IO}	13	电源	1.65V 至 5.5V 逻辑电源电压
V_{CC}	14	电源	3V 至 5.5V 电源电压
H/$\overline{F}$	15	数字输入	半双工到全双工控制。内部下拉，因此默认为全双工模式 - Y/Z 是驱动器输出引脚，A/B 是接收器输入引脚
NC	16	无连接	未在内部进行连接
散热焊盘		--	连接至 GND 以实现出色的热性能和电气性能

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）[(1) (2)]

		最小值	最大值	单位
总线电源电压	V_{CC}	-0.5	7	V
逻辑电源电压	V_{IO}	– 0.5	V_{CC} + 0.2	V
总线电压	任何总线引脚（Y、Z、A 或 B）上相对于 GND 的电压	– 16	16	V
差分总线电压	(Y-Z) 或 (Z-Y)、(A-B) 或 (B-A)（启用终端）	-6	6	V
输入电压	任何逻辑引脚（D、DE、SLR、TERM_TX、TERM_RX、H/$\overline{F}$ 或 $\overline{RE}$）上的范围	– 0.3	V_{IO} + 0.2	V
接收器输出电流	I_O	– 24	24	mA
存储温度	T_{stg}	– 65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 除差分 I/O 总线电压外的所有电压值都是相对于接地引脚的值。

6.2 ESD 等级

				值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准[(1)]	总线端子（Y、Z、A、B）和 GND	±16,000	V
			除总线端子和 GND 外的所有引脚	±4,000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101[(2)]		±1,500	V

(1) JEDEC 文档 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产。
(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 ESD 等级 [IEC]

				值	单位
$V_{(ESD)}$	静电放电，器件配置为半双工或全双工，片上终端开启或关闭	接触放电，符合 IEC 61000-4-2 标准	总线端子和 GND	±8,000	V
		空气间隙放电，符合 IEC 61000-4-2 标准	总线端子和 GND	±15,000	
$V_{(EFT)}$	电气快速瞬变	符合 IEC 61000-4-4 标准	总线终端	±4,000	V

Copyright © 2023 Texas Instruments Incorporated

6.4 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
V_{CC}	电源电压		3		5.5	V
V_{IO}	I/O 电源电压		1.65		V_{CC}	V
V_I	任何总线端子上的输入电压（独立或共模）(1)		–7		12	V
V_{IH}	高电平输入电压（D、DE、$\overline{RE}$、TERM_TX、TERM_RX、SLR、H/$\overline{F}$ 输入）		0.7*V_{IO}		V_{IO}	V
V_{IL}	低电平输入电压（D、DE、$\overline{RE}$、TERM_TX、TERM_RX、SLR、H/$\overline{F}$ 输入）		0		0.3*V_{IO}	V
I_O	驱动器输出电流		-60		60	mA
I_{OR}	接收器输出电流	V_{IO} = 1.8V 或 2.5V	-4		4	mA
I_{OR}	接收器输出电流	V_{IO} = 3.3V 或 5V	–8		8	mA
R_L	差分负载电阻		54	60		Ω
$1/t_{UI}$	信令速率	SLR = V_{IO}			500	kbps
		SLR = GND 或悬空			20	Mbps
T_A ((2))	运行环境温度		-40		125	°C
T_J (2)	结温		-40		150	°C

(1) 本数据表采用将最小正值（最大负值）指定为最小值的代数约定。
(2) 内部温度（结温）额定值高达 150°C。对于每个应用，都应考虑由于内部功率耗散引起的自热。最大结温受内部热关断 (TSD) 电路的限制，当结温达到 170°C 的典型值时，该电路会禁用驱动器和接收器。

6.5 热性能信息

热指标(1)		THVD1424 RGT (QFN) 16 引脚	单位
$R_{\theta JA}$	结至环境热阻	46.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	50.9	°C/W
$R_{\theta JB}$	结至电路板热阻	20.6	°C/W
ψ_{JT}	结至顶部特征参数	1.1	°C/W
ψ_{JB}	结至电路板特征参数	20.6	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	6.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅该应用报告。

6.6 功率损耗

参数		测试条件			典型	最大值	单位
P_D	驱动器和接收器被启用，通过 A 连接至 Y、B 连接至 Z 实现外部环回 V_{IO} = V_{CC} = 5.5V，T_A = 125°C，D = 方波 50% 占空比	未端接，TERM_TX = L，TERM_RX = L	SLR = H	500kbps	185	210	mW
			SLR = L	20Mbps	310	340	
		TERM_RX = H，A/B 输入之间具有 120Ω 的负载	SLR = H	500kbps	316	360	mW
			SLR = L	20Mbps	396	430	
		TERM_TX = TERM_RX = H；Y/Z 输出以及 A/B 输入之间具有 120Ω 的负载，C_L = 50pF（驱动器）	SLR = H	500kbps	407	470	mW
			SLR = L	20Mbps	476	510	

6.7 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）。除非另有说明，否则所有典型值均在温度为 25°C、电源电压 V_{CC} = 5V、V_{IO} = 3.3V 的条件下测得。

参数		测试条件		最小值	典型值	最大值	单位
驱动器							
$\|V_{OD}\|$	驱动器差分输出电压幅度	R_L = 60Ω，–7V ≤ V_{test} ≤ 12V（请参阅图 7-1）		1.5	3.3		V
		R_L = 60Ω，–7V ≤ V_{test} ≤ 12V，4.5V ≤ V_{CC} ≤ 5.5V（请参阅图 7-1）		2.1	3.3		V
		R_L = 100Ω（请参阅图 7-2）		2	4		V
		R_L = 54Ω，4.5V ≤ V_{CC} ≤ 5.5V（请参阅图 7-2）		2.1	3.3		V
		R_L = 54Ω（请参阅图 7-2）		1.5	3.3		V
$\Delta\|V_{OD}\|$	差分输出电压幅度的改变	R_L = 54Ω 或 100Ω（请参阅图 7-2）		-50		50	mV
V_{OC}	共模输出电压	R_L = 54Ω 或 100Ω（请参阅图 7-2）			V_{CC}/2	3	V
$\Delta V_{OC(SS)}$	稳态共模输出电压的变化	R_L = 54Ω 或 100Ω（请参阅图 7-2）		-50		50	mV
I_{OS}	短路输出电流	DE = V_{IO}，-7V ≤（V_Y 或 V_Z）≤ 12V，或 Y 短接至 Z		-250		250	mA
I_{OZD}	全双工模式下 Y 和 Z 上的驱动器高阻抗输出漏电流	H/$\overline{F}$ = GND，TERM_TX = GND，DE = GND，V_{CC} = GND 或 5.5V，V_O = -7V、+12V		-100		110	μA
		H/$\overline{F}$ = GND，TERM_TX = V_{IO}，DE = GND，V_{CC} = 5.5V，V_O = -7V、+12V		-300		300	μA
接收器							
I_I	总线输入电流（禁用终端）	DE = 0V，V_{CC} 和 V_{IO} = 0V 或 5.5V	V_I = 12 V		85	110	μA
			V_I = –7 V	–100	–70		μA
I_{RXT}	启用终端时的接收器总线输入漏电流	DE = 0V，V_{CC} 和 V_{IO} = 5.5V，TERM_RX = V_{IO}	VI = -7V 至 12V	-300		300	μA
V_{TH+}	正向输入阈值电压(1)	在 -7V 至 12V 的共模范围内测量			-85	-45	mV
V_{TH-}	负向输入阈值电压(1)			–200	–135		mV
V_{HYS}	输入滞后			30	50		mV
$C_{A,B}$	输入差分电容	在 A 和 B 之间测量，f = 1MHz			20		pF
V_{OH}	输出高电压	I_{OH} = –8mA，V_{IO} = 3V 至 3.6V 或 4.5V 至 5.5V		V_{IO} – 0.4	V_{IO} – 0.2		V
V_{OL}	输出低电压	I_{OL} = 8mA，V_{IO} = 3V 至 3.6V 或 4.5V 至 5.5V			0.2	0.4	V
V_{OH}	输出高电压	I_{OH} = –4mA，V_{IO} = 1.65V 至 1.95V 或 2.25V 至 2.75V		V_{IO} – 0.4	V_{IO} – 0.2		V
V_{OL}	输出低电压	I_{OL} = 4mA，V_{IO} = 1.65V 至 1.95V 或 2.25V 至 2.75V			0.2	0.4	V
I_{OZ}	输出高阻抗电流，R 引脚	V_O = 0V 或 V_{IO}，$\overline{RE}$ = V_{IO}		-2		2	μA
逻辑							
I_{IN}	输入电流（D、$\overline{RE}$、DE、SLR、TERM_TX、TERM_RX、H/$\overline{F}$）	1.65V ≤ V_{IO} ≤ 5.5V，0V ≤ V_{IN} ≤ V_{IO}		-5		5	μA
过热保护							
T_{SHDN}	热关断阈值	温度上升		150	170		°C
T_{HYS}	热关断迟滞				15		°C
电源							
$UV_{VCC(rising)}$	V_{CC} 上升欠压阈值				2.5	2.7	V
$UV_{VCC(falling)}$	V_{CC} 下降欠压阈值			2	2.1		V
$UV_{VCC(hys)}$	V_{CC} 的欠压迟滞				400		mV
$UV_{VIO(rising)}$	V_{IO} 上升欠压阈值				1.5	1.6	V
$UV_{VIO(falling)}$	V_{IO} 下降欠压阈值			1.3	1.4		V
$UV_{VIO(hys)}$	V_{IO} 的欠压迟滞				100		mV

Copyright © 2023 Texas Instruments Incorporated

6.7 电气特性 (continued)

在自然通风条件下的工作温度范围内测得（除非另有说明）。除非另有说明，否则所有典型值均在温度为 25°C、电源电压 V_{CC} = 5V、V_{IO} = 3.3V 的条件下测得。

参数		测试条件		最小值	典型值	最大值	单位
I_{CC}	电源电流（静态），V_{CC} = 4.5V 至 5.5V TERM_RX、TERM_TX = 悬空或低电平，SLR = X	驱动器和接收器被启用，H/$\overline{F}$ = GND	$\overline{RE}$ = 0V，DE = V_{IO}，空载		1.5	3	mA
		驱动器被启用，接收器被禁用，H/$\overline{F}$ = GND	$\overline{RE}$ = V_{IO}，DE = V_{IO}，空载		1.3	2.5	mA
		驱动器被禁用，接收器被启用，H/$\overline{F}$ = GND	$\overline{RE}$ = 0V、DE = 0V，空载		0.8	1.2	mA
		驱动器和接收器被禁用，H/$\overline{F}$ = GND	$\overline{RE}$ = V_{IO}，DE = 0V，D = 开路，空载		0.1	2	μA
I_{CC}	电源电流（静态），V_{CC} = 3V 至 3.6V TERM_RX、TERM_TX = 悬空或低电平，SLR = X	驱动器和接收器被启用，H/$\overline{F}$ = GND	$\overline{RE}$ = 0V，DE = V_{IO}，空载		1.4	2	mA
		驱动器被启用，接收器被禁用，H/$\overline{F}$ = GND	$\overline{RE}$ = V_{IO}，DE = V_{IO}，空载		1	1.5	mA
		驱动器被禁用，接收器被启用，H/$\overline{F}$ = GND	$\overline{RE}$ = 0V、DE = 0V，空载		0.7	1	mA
		驱动器和接收器被禁用，H/$\overline{F}$ = GND	$\overline{RE}$ = V_{IO}，DE = 0V，D = 开路，空载		0.1	2	μA
I_{IO}	逻辑电源电流（静态），V_{IO} = 3V 至 3.6V TERM_RX、TERM_TX = 悬空或低电平	驱动器被禁用，接收器被启用，SLR = GND	DE = 0V，$\overline{RE}$ = 0V，空载		6	11	μA
		驱动器被禁用，接收器被启用，SLR = V_{IO}	DE = 0V，$\overline{RE}$ = 0V，空载		8	11	μA
		驱动器被禁用，接收器被禁用，SLR = GND	DE = 0V，$\overline{RE}$ = V_{IO}，空载		2	4	μA
		驱动器被禁用，接收器被禁用，SLR = V_{IO}	DE = 0V，$\overline{RE}$ = V_{IO}，空载		4	7	μA
I_{CCDT}	驱动器终端模式下的电源电流	驱动器被启用并且终端开启，H/$\overline{F}$ = GND	DE= V_{IO}，TERM_TX = V_{IO}		39	48	mA
I_{CCRT}	接收器终端模式下的电源电流	接收器被启用并且终端开启，H/$\overline{F}$ = GND	$\overline{RE}$ = GND，TERM_RX = V_{IO}		1	1.3	mA
I_{CCT}	器件禁用、终端开启模式下的电源电流	驱动器和接收器被禁用，H/$\overline{F}$ = GND	DE = GND，$\overline{RE}$ = V_{IO}，TERM_RX = V_{IO}		200	310	μA
片上终端电阻器							
R_{TERM_TX}	驱动器输出 Y/Z 端子之间的 120Ω 终端	DE = GND，TERM_TX = V_{IO}，V_{YZ} = 2V，V_Z = -7V、0V、10V 请参阅图 7-9		102	120	138	Ω
R_{TERM_RX}	接收器输出 A/B 端子之间的 120Ω 终端	TERM_RX = V_{IO}，V_{AB} = 2V，V_B = -7V、0V、10V 请参阅图 7-10		102	120	138	Ω

(1) 在任何特定情况下，确保 V_{TH+} 至少比 V_{TH-} 高 V_{HYS}。

6.8 Switching Characteristics_500 kbps

500kbps（SLR = V_{IO}），在建议运行条件下测得。除非另有说明，否则所有典型值均在温度为 25°C、电源电压 V_{CC} = 5V、V_{IO} = 3.3V 的条件下测得。((1))

参数		测试条件		最小值	典型值	最大值	单位
驱动器							
t_r，t_f	差分输出上升/下降时间	R_L = 54Ω，C_L = 50pF 请参阅图 7-3	V_{CC} = 3V 至 3.6V，典型值为 3.3V	200	250	600	ns
			V_{CC} = 4.5V 至 5.5V，典型值为 5V	220	270	600	ns
t_{PHL}，t_{PLH}	传播延迟		V_{CC} = 3V 至 3.6V，典型值为 3.3V		260	500	ns
			V_{CC} = 4.5V 至 5.5V，典型值为 5V		260	450	ns
$t_{SK(P)}$	脉冲延迟，$\lvert t_{PHL} - t_{PLH}\rvert$		V_{CC} = 3V 至 3.6V，典型值为 3.3V		2	15	ns
			V_{CC} = 4.5V 至 5.5V，典型值为 5V		2	15	ns
t_{PHZ}，t_{PLZ}	禁用时间	$\overline{RE}$ = X	请参阅图 7-4 和图 7-5		80	200	ns
t_{PZH}，t_{PZL}	启用时间	$\overline{RE}$ = 0V			200	650	ns
		$\overline{RE}$ = V_{IO}			6	11	μs
接收器							
t_r，t_f	输出上升/下降时间	C_L = 15 pF	请参阅图 7-6		5	20	ns
t_{PHL}，t_{PLH}	传播延迟				620	1200	ns
$t_{SK(P)}$	脉冲延迟，$\lvert t_{PHL} - t_{PLH}\rvert$				10	40	ns
t_{PHZ}，t_{PLZ}	禁用时间	DE = X	请参阅图 7-7		20	60	ns
$t_{PZH(1)}$	启用时间	DE = V_{IO}			80	155	ns
$t_{PZL(1)}$	启用时间	DE = V_{IO}			650	1250	ns
$t_{PZH(2)}$、$t_{PZL(2)}$	启用时间	V_{IO} = 1.65V 至 1.95V；DE = 0V	请参阅图 7-8		7	12	μs
		V_{IO} = 3V 至 3.6V；DE = 0V			7	12	

(1) 在全双工模式下，A、B 为 RX 输入端子，Y/Z 为驱动器输出端子

6.9 Switching Characteristics_20 Mbps

20Mbps (SLR = GND)，在建议运行条件下测得。所有典型值均在温度为 25°C 以及电源电压 V_{CC} = 5V、V_{IO} = 3.3V 条件下测得。((1))

参数		测试条件		最小值	典型值	最大值	单位
驱动器							
t_r，t_f	差分输出上升/下降时间	R_L = 54Ω，C_L = 50pF 请参阅图 7-3	V_{CC} = 3V 至 3.6V，典型值为 3.3V	5	9	15	ns
			V_{CC} = 4.5V 至 5.5V，典型值为 5V	4.5	8	15	ns
t_{PHL}，t_{PLH}	传播延迟		V_{IO} = 1.65V 至 1.95V	14	25	50	ns
			V_{IO} = 3V 至 3.6V	9	20	40	ns
$t_{SK(P)}$	脉冲延迟，$\lvert t_{PHL} - t_{PLH}\rvert$		V_{CC} = 3V 至 3.6V，典型值为 3.3V		1	3.5	ns
			V_{CC} = 4.5V 至 5.5V，典型值为 5V		1	3.5	ns
t_{PHZ}，t_{PLZ}	禁用时间	$\overline{RE}$ = X	请参阅图 7-4 和图 7-5		25	50	ns
t_{PZH}，t_{PZL}	启用时间	$\overline{RE}$ = 0V	请参阅图 7-4 和图 7-5		30	70	ns
t_{PZH}，t_{PZL}	启用时间	$\overline{RE}$ = V_{IO}，V_{IO} = 1.65V 至 1.95V	请参阅图 7-4 和图 7-5		6	11	μs
		$\overline{RE}$ = V_{IO}，V_{IO} = 3V 至 3.6V			6	11	
接收器							

Copyright © 2023 Texas Instruments Incorporated

6.9 Switching Characteristics_20 Mbps (continued)

20Mbps (SLR = GND)，在建议运行条件下测得。所有典型值均在温度为 25°C 以及电源电压 V_{CC} = 5V、V_{IO} = 3.3V 条件下测得。((1))

参数		测试条件		最小值	典型值	最大值	单位
t_r，t_f	输出上升/下降时间	C_L = 15 pF	请参阅图 7-6		5	10	ns
t_{PHL}，t_{PLH}	传播延迟				30	55	ns
$t_{SK(P)}$	脉冲延迟，$\lvert t_{PHL} - t_{PLH} \rvert$					4	ns
t_{PHZ}，t_{PLZ}	禁用时间	DE = X	请参阅图 7-7		20	58	ns
$t_{PZH(1)}$、$t_{PZL(1)}$	启用时间	DE = V_{IO}			80	155	ns
$t_{PZH(2)}$、$t_{PZL(2)}$	启用时间	V_{IO} = 1.65V 至 1.95V；DE = 0V	请参阅图 7-8		6	11	µs
		V_{IO} = 3V 至 3.6V；DE = 0V			6	11	µs

(1) 在全双工模式下，A、B 为 RX 输入端子，Y/Z 为驱动器输出端子。

6.10 Switching Characteristics_Termination resistor

建议工作条件下的参数。除非另有说明，否则所有典型值均在温度为 25°C、电源电压 V_{CC} = 5V、V_{IO} = 3.3V 的条件下测得。

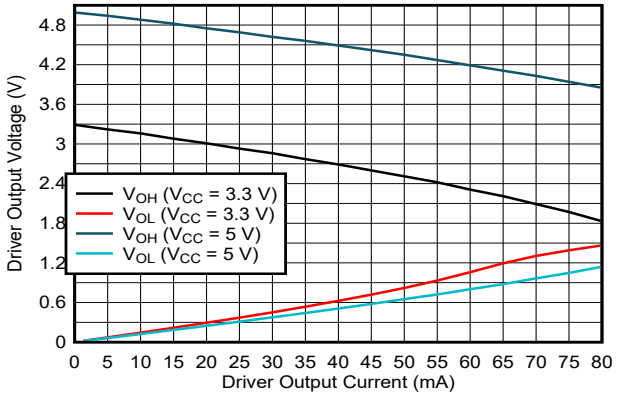
参数		测试条件	最小值	典型值	最大值	单位
t_{DTEN}	驱动器端子终端电阻器开通时间	H/$\overline{F}$ = GND，V_{IO} = 3V 至 3.6V，DE = GND，V_{YZ} = 2V，V_Z = 0V 请参阅图 7-9		1500	4000	ns
t_{DTZ}	驱动器端子终端电阻器关闭时间	H/$\overline{F}$ = GND，V_{IO} = 3V 至 3.6V，DE = GND，V_{YZ} = 2V，V_Z = 0V 请参阅图 7-9		4600	7200	ns
t_{RTEN}	接收器端子终端电阻器开通时间	H/$\overline{F}$ = GND，V_{IO} = 3V 至 3.6V，$\overline{RE}$ = X，V_{AB} = 2V，V_B = 0V 请参阅图 7-10		1500	4000	ns
t_{RTZ}	接收器端子终端电阻器关闭时间	H/$\overline{F}$ = GND，V_{IO} = 3V 至 3.6V，$\overline{RE}$ = X，V_{AB} = 2V，V_B = 0V 请参阅图 7-10		4600	7200	ns

6.11 Switching Characteristics_Duplex switching

建议工作条件下的参数。除非另有说明，否则所有典型值均在温度为 25°C、电源电压 V_{CC} = 5V、V_{IO} = 3.3V 的条件下测得。

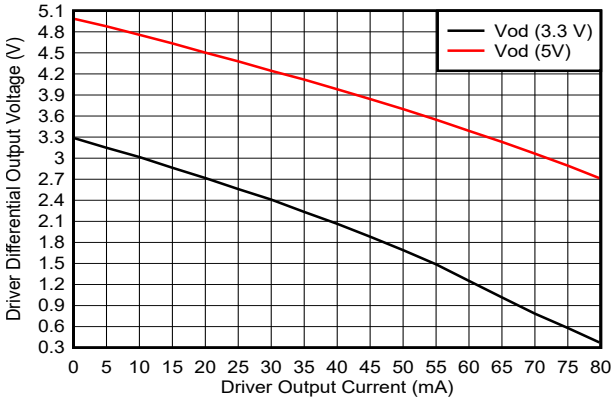
参数		测试条件	最小值	典型值	最大值	单位
t_{HFD}	从半双工模式切换到全双工模式所需的时间	V_{IO} = 3V 至 3.6V，驱动器和接收器被启用，TERM_TX = V_{IO} 请参阅图 7-11		0.1	1.2	µs
t_{FHD}	从全双工模式切换到半双工模式所需的时间	V_{IO} = 3V 至 3.6V，驱动器和接收器被启用，TERM_TX = V_{IO} 请参阅图 7-11		0.1	1.2	µs

6.12 典型特性



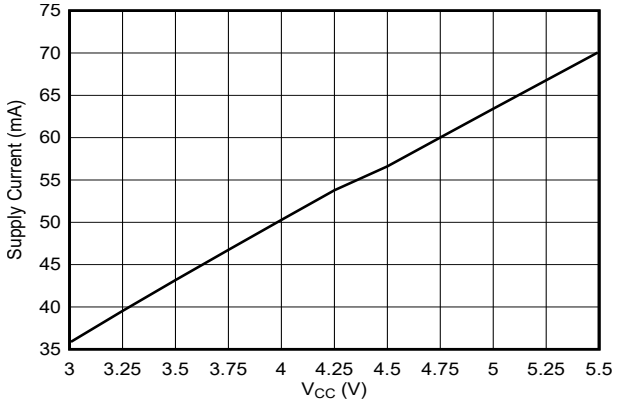
DE = V_{IO} T_A = 25°C

图 6-1. 驱动器输出电压与驱动器输出电流之间的关系



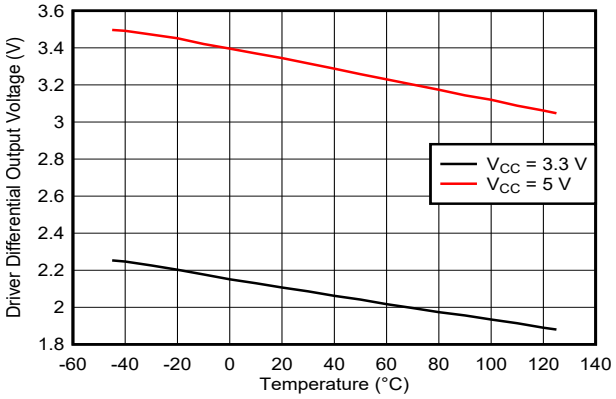
DE = V_{IO} T_A = 25°C

图 6-2. 驱动器差分输出电压与驱动器输出电流之间的关系



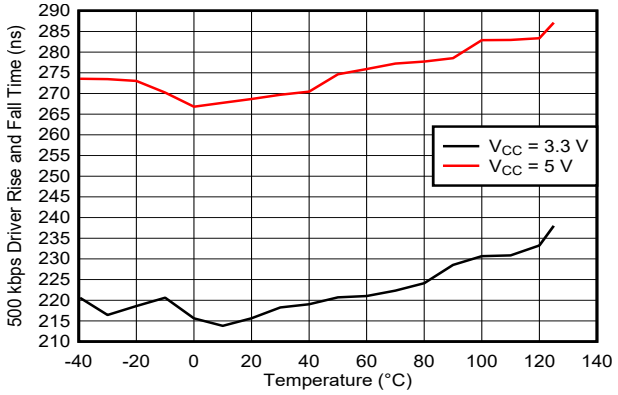
R_L = 54 Ω DE = V_{IO} D = V_{IO}
T_A = 25°C

图 6-3. 电源电流与电源电压间的关系



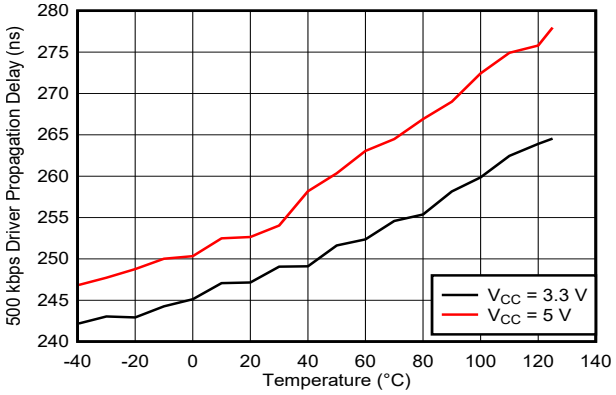
R_L = 54 Ω DE = V_{IO} D = V_{IO}

图 6-4. 驱动器输出电压与温度之间的关系



R_L = 54 Ω C_L = 50pF DE = V_{IO}

图 6-5. 驱动器上升时间或下降时间与温度之间的关系 (500kbps)



R_L = 54 Ω C_L = 50pF DE = V_{IO}

图 6-6. 驱动器传播延迟与温度之间的关系 (500kbps)

Copyright © 2023 Texas Instruments Incorporated

6.12 典型特性 (continued)

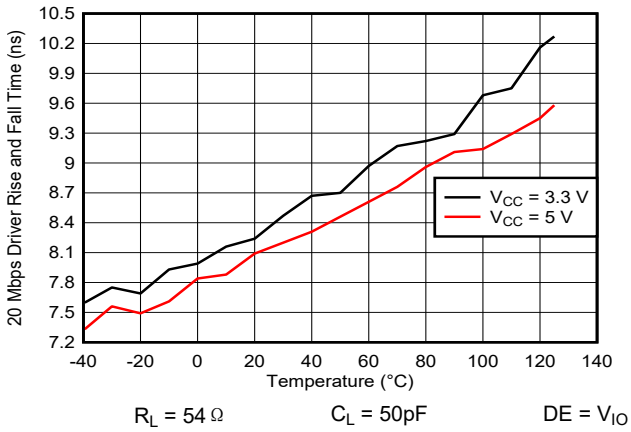


图 6-7. 驱动器上升时间或下降时间与温度之间的关系 (20Mbps)

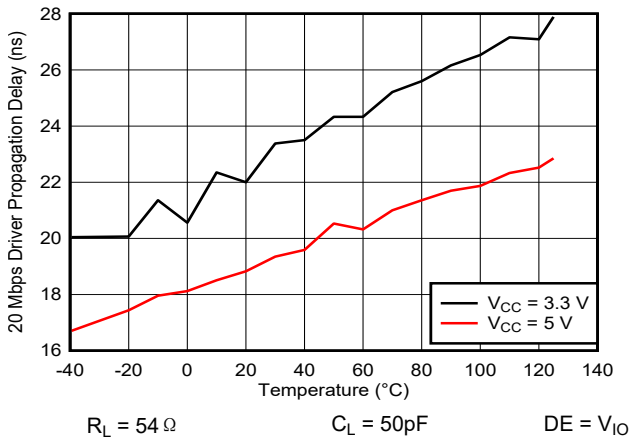


图 6-8. 驱动器传播延迟与温度之间的关系 (20Mbps)

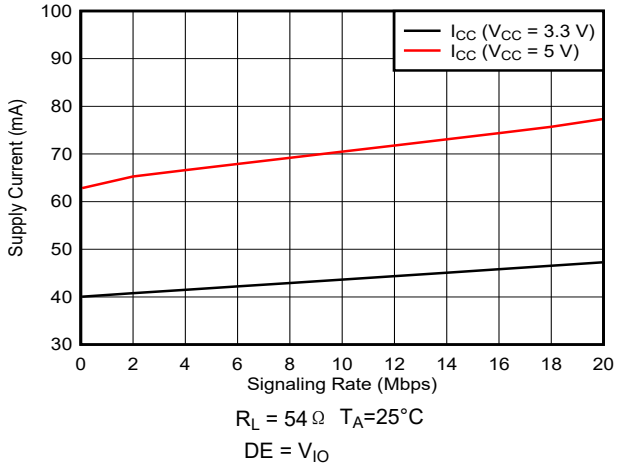


图 6-9. 电源电流与信号速率之间的关系 (20Mbps)

7 参数测量信息

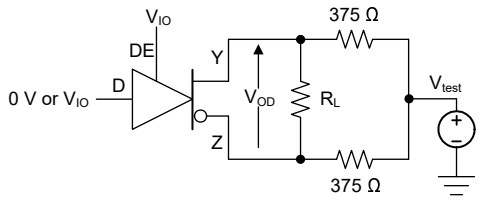


图 7-1. 具有共模负载的驱动器差分输出电压的测量

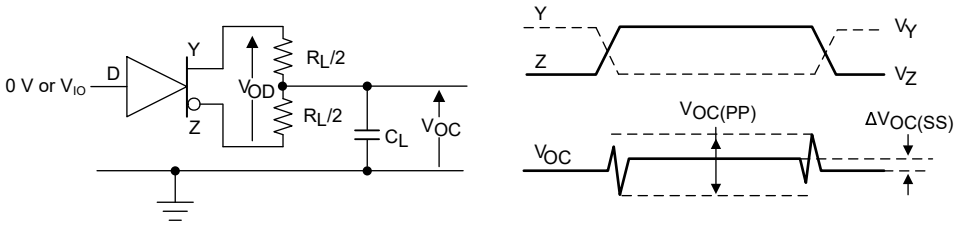


图 7-2. 具有 RS-485 负载的驱动器差分和共模输出的测量

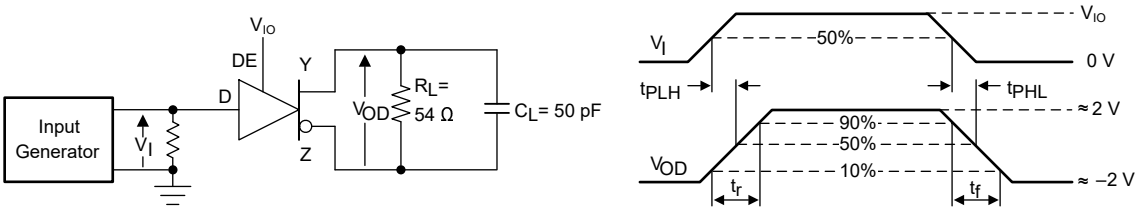


图 7-3. 驱动差分输出上升和下降次数以及传播延迟的测量

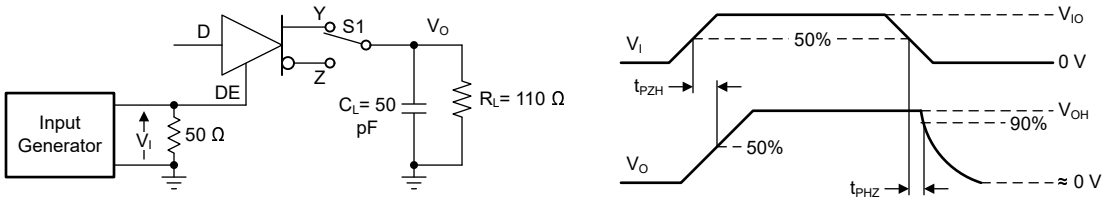


图 7-4. 具有高电平有效输出和下拉负载的驱动器启用和禁用次数的测量

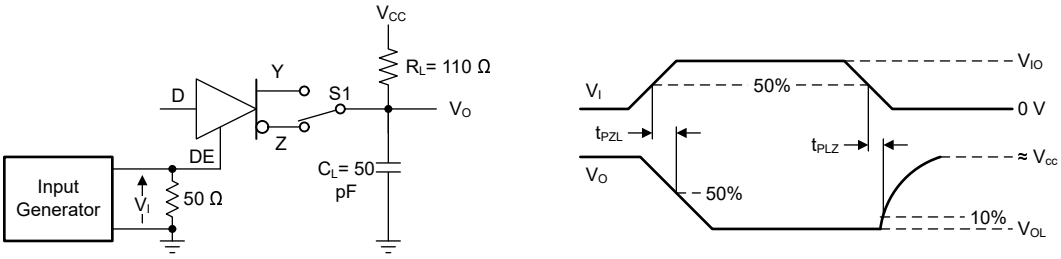


图 7-5. 具有低电平有效输出和上拉负载的驱动器启用和禁用次数的测量

Copyright © 2023 Texas Instruments Incorporated

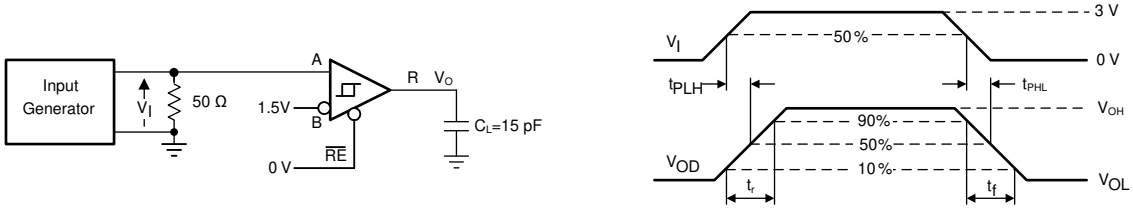


图 7-6. 接收器输出上升和下降次数以及传播延迟的测量

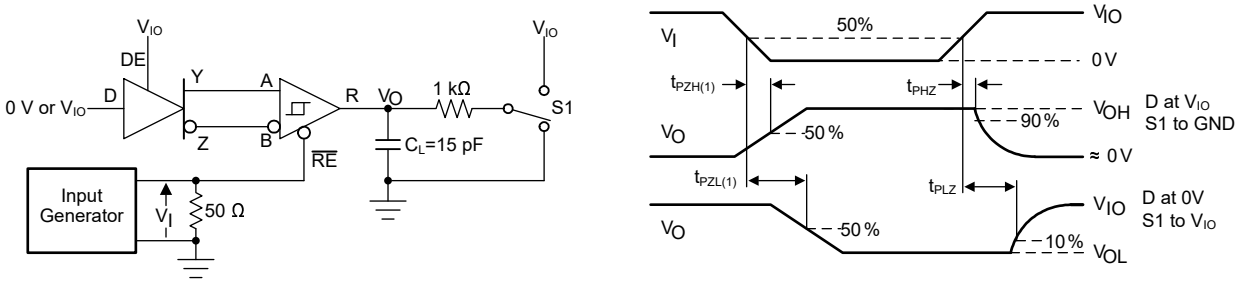


图 7-7. 驱动器已启用情况下接收器启用/禁用次数的测量

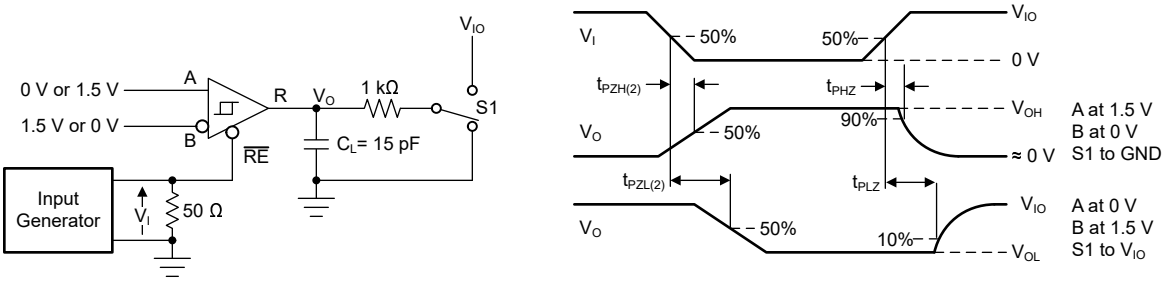


图 7-8. 驱动器被禁用情况下接收器启用次数的测量

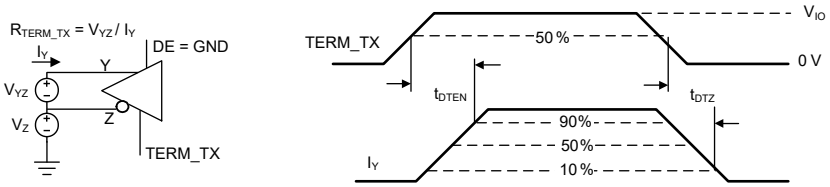


图 7-9. 驱动器端子终端电阻器启用和禁用时间测量

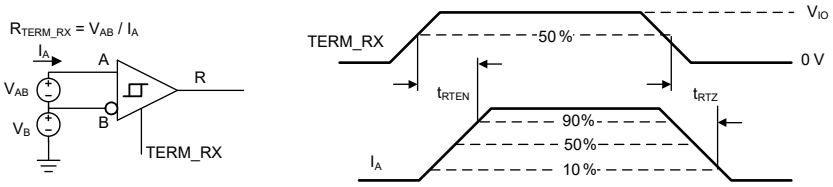


图 7-10. 接收器端子终端电阻器启用和禁用时间测量

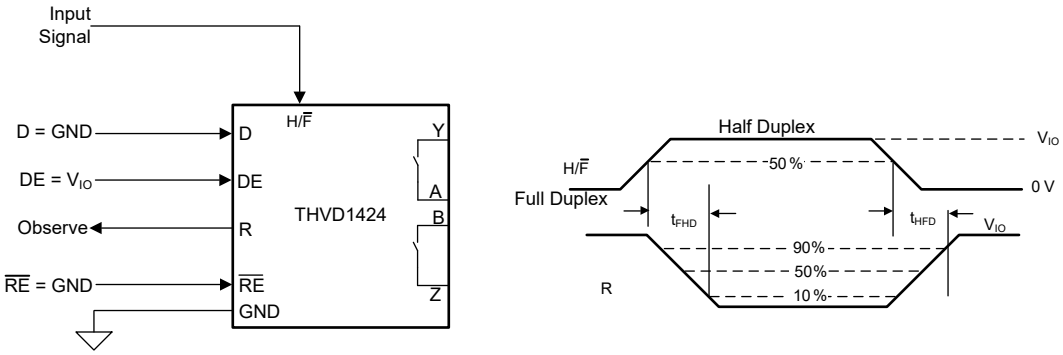


图 **7-11.** 半双工模式到全双工模式的切换以及相反切换的时间测量

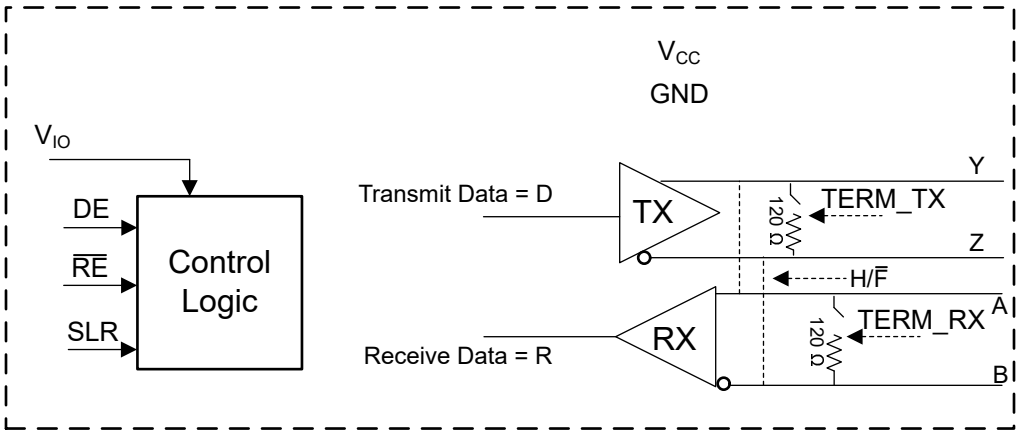
Copyright © 2023 Texas Instruments Incorporated

8 详细说明

8.1 概述

THVD1424 是一款灵活的 RS-485 收发器，可通过配置引脚 H/$\overline{F}$ 用于半双工或全双工 RS-485 网络。该器件具有压摆率控制引脚 SLR，可用于将器件设置为最大 20Mbps 模式或转换速率限制为 500kbps 模式。THVD1424 还在 Y/Z 端子和 A/B 端子之间具有片上 120Ω 终端电阻器。可以使用两个引脚 TERM_TX 和 TERM_RX 来控制终端电阻器。

8.2 功能方框图



8.3 特性说明

THVD1424 由 3V 至 5.5V 总线电源供电。该器件具有一个 V_{IO} 引脚，用于将该器件连接至 1.8V、2.5V、3.3V 或 5V 逻辑接口。内部 ESD 保护电路可根据高达 ±8 kV（接触放电）、±15kV（空气间隙放电）的 IEC 61000-4-2 标准，保护收发器免受静电放电 (ESD) 的影响，并根据高达 ±4kV 的 IEC 61000-4-4 标准，保护收发器免受电气快速瞬变 (EFT) 的影响。

8.4 器件功能模式

THVD1424 具有 H/$\overline{F}$ 引脚，使该器件可用于半双工或全双工网络。下表介绍了 H/$\overline{F}$ 引脚的功能操作。

表 8-1. 双工切换功能表

信号状态	驱动器	接收器	备注
H/$\overline{F}$ = V_{IO}	驱动器输出引脚为 Y 和 Z	接收器输入引脚为 Y 和 Z	半双工模式：驱动器和接收器共享相同的总线引脚，器件状态由 DE 和 $\overline{RE}$ 引脚控制
H/$\overline{F}$ = GND	驱动器输出引脚为 Y 和 Z	接收器输入引脚为 A 和 B	全双工模式：这是器件的默认状态，以防 H/$\overline{F}$ 悬空。

当驱动器使能引脚 DE 为逻辑高电平时，差分输出 Y 和 Z 跟随数据输入 D 的逻辑状态。D 处的逻辑高电平会导致 Y 变为高电平，Z 变为低电平。在这种情况下，定义为 $V_{OD} = V_Y - V_Z$ 的差分输出电压为正。当 D 为低电平时，输出状态反转，Z 变为高电平，Y 变为低电平，V_{OD} 是负数。

当 DE 为低电平时，两个输出都变为高阻态。在这种情况下，D 处的逻辑状态是无关紧要的。DE 引脚有一个内部下拉电阻到地；因此，当保持打开状态时，驱动程序默认禁用（高阻抗）。D 引脚有一个连接到 V_{IO} 的内部上拉电阻器，因此，当启用驱动器且处于开路状态时，输出 Y 变为高电平，Z 变为低电平。

表 8-2. 驱动器功能表

输入	使能	输出		功能
D	DE	Y	Z	
H	H	H	L	有源驱动总线高电平

表 8-2. 驱动器功能表 (continued)

输入	使能	输出		功能
D	DE	Y	Z	
L	H	L	H	有源驱动总线低电平
X	L	Z	Z	驱动器被禁用
X	断开	Z	Z	默认情况下，驱动器被禁用
断开	H	H	L	默认情况下，有源驱动总线高电平

当接收器使能引脚 $\overline{RE}$ 为逻辑低电平时，接收器被启用。当定义为 $V_{ID} = V_A - V_B$（全双工模式）或 $V_Y - V_Z$（半双工模式）的差分输入电压为正且高于正输入阈值 V_{TH+} 时，接收器输出 R 变为高电平。当 V_{ID} 为负并且低于负输入阈值 V_{TH-} 时，接收器输出 R 变为低电平。如果 V_{ID} 介于 V_{TH+} 和 V_{TH-} 之间，则输出是不确定的。

当 $\overline{RE}$ 为逻辑高电平或处于开路时，接收器输出为高阻抗，与 V_{ID} 的幅度和极性无关。当收发器与总线断开（开路）、总线线路短路（短路）或未对总线进行有源驱动（空闲总线）时，接收器输入的内部偏置会导致输出 R 变为失效防护高电平。

表 8-3. 接收器功能表

差分输入	使能	输出	功能
$V_{ID} = V_A - V_B$（全双工模式）或 $V_Y - V_Z$（半双工模式）	$\overline{RE}$	R	
$V_{TH+} < V_{ID}$	L	H	接收有效总线高电平
$V_{TH-} < V_{ID} < V_{TH+}$	L	?	待定总线状态
$V_{ID} < V_{TH-}$	L	L	接收有效总线低电平
X	H	Z	接收器被禁用
X	断开	Z	默认情况下，接收器被禁用
开电路总线	L	H	故障安全高电平输出
短路总线	L	H	故障安全高电平输出
闲置（终止）总线	L	H	故障安全高电平输出

8.4.1 片上可切换终端

THVD1424 有 2 个标称值为 120Ω 的终端电阻器，一个跨接 Y/Z，另一个跨接 A/B。如片上终端功能表中所述，通过使用引脚来启用或禁用两个终端电阻器。两个终端电阻器都可以独立于驱动器或接收器的状态而启用或禁用。如果器件未通电或处于热关断状态，则终端关闭。

表 8-4. 片上终端功能表

信号状态	设备模式	功能	注释
TERM_TX = V_{IO}	全双工模式	在 Y 和 Z 之间启用 120Ω	默认禁用 Y/Z 之间的终端
TERM_TX = GND 或悬空	全双工模式	在 Y 和 Z 之间禁用 120Ω	
TERM_RX = V_{IO}	全双工模式	在 A 和 B 之间启用 120Ω	默认禁用 A/B 之间的终端
TERM_RX = GND 或悬空	全双工模式	在 A 和 B 之间禁用 120Ω	
TERM_RX = X，TERM_TX = V_{IO}	半双工模式	在 Y 和 Z 之间启用 120Ω	在半双工模式下，TERM_RX 无关，TERM_TX 具有更高的优先级
TERM_RX = X，TERM_TX = GND	半双工模式	在 Y 和 Z 之间禁用 120Ω	

下面的两个图展示了片上 120Ω 终端电阻器随温度和共模电压的变化情况。

Copyright © 2023 Texas Instruments Incorporated

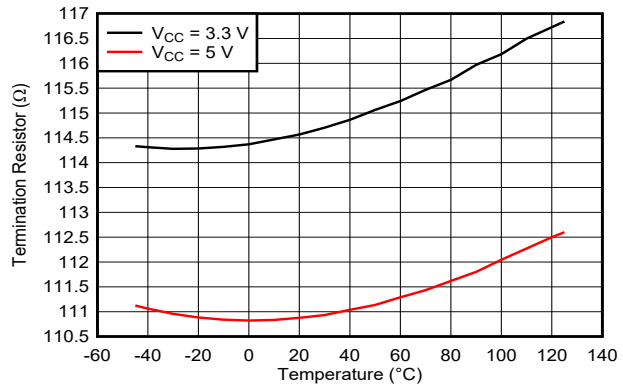


图 8-1. 终端电阻器与温度之间的关系

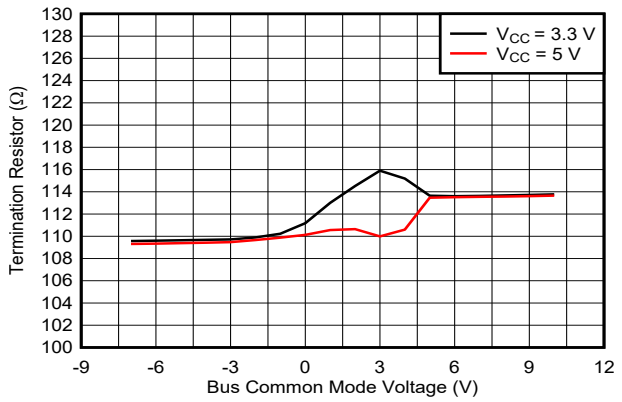


图 8-2. 终端电阻器与总线共模电压之间的关系

THVD1424 片上终端电阻器经过专门设计，从而使终端块可以为总线提供阻性负载，并且不会改变从直流到 20Mbps 信号的总线信号的幅度或相位。请参阅下面的两个图，其中总线电压从 -6V 扫描至 +6V。流入总线的电流在终端开启或关闭的两种情况下呈线性变化。

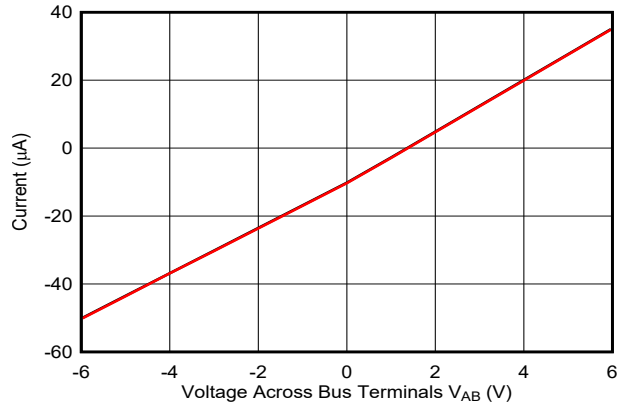


图 8-3. 终端关闭时 AB 总线引脚上的电压与电流之间的关系

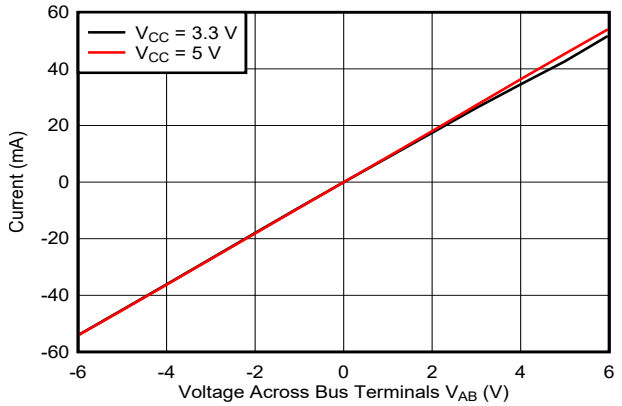


图 8-4. 终端开启时 AB 总线引脚上的电压与电流之间的关系

8.4.2 运行数据速率

通过配置压摆率控制 (SLR) 引脚，THVD1424 可用于低速或快速 RS-485 网络。下表介绍了压摆率控制功能。

表 8-5. 压摆率控制功能表

信号状态	驱动器	接收器	备注
SLR = V_{IO}	最大运行速度 = 500kbps	最大运行速度 = 500kbps	对驱动器输出施加有效高压摆率限制并在接收器路径中启用干扰滤波器
SLR = GND 或悬空	最大运行速度 = 20Mbps	最大运行速度 = 20Mbps	在驱动器输出上禁用压摆率限制并在接收器路径中禁用干扰滤波器

低速模式 (500kbps) 下的接收器路径提供额外的噪声滤波。为了衰减来自总线的可能被错误解释为有效数据的高频噪声脉冲，SLR = V_{IO} 可启用低通滤波器以滤除频率高于典型值 800kHz 的脉冲。

8.4.3 保护特性

THVD1424 具有内置保护功能，例如电源欠压、总线短路和热关断。

V_{CC} 和 V_{IO} 电源均具有电源欠压保护功能。当两个电源均高于其上升欠压阈值时，这会使总线输出和接收器逻辑输出保持在已知的驱动状态。下表介绍了不同电源电平情况下的器件行为。

表 8-6. 电源功能表

V_{CC}	V_{IO}	驱动器输出	接收器输出	总线引脚 YZ 以及 AB 之间的终端
> $UV_{VCC(rising)}$	> $UV_{VIO(rising)}$	由 DE 和 D 输入决定	由 $\overline{RE}$ 和 A-B 决定	由 TERM_TX 和 TERM_RX 引脚决定
< $UV_{VCC(falling)}$	> $UV_{VIO(rising)}$	高阻抗	不确定	关闭
> $UV_{VCC(rising)}$	< $UV_{VIO(falling)}$	高阻抗	高阻抗	不确定
< $UV_{VCC(falling)}$	< $UV_{VIO(falling)}$	高阻抗	高阻抗	关闭

总线端子受到高达 ±16V 的高压短路事件保护。此外，总线短路电流限制为 250mA。因此，在多个驱动器同时驱动总线时的总线争用等事件中，通过总线端子的电流在内部受到限制。如果功率耗散使结温超过 150°C，则会激活热关断功能，这将禁用驱动器和接收器，从而降低片上功率耗散。一旦结温下降达数据表电气参数部分中指定的热关断迟滞，就会启用该器件。

Copyright © 2023 Texas Instruments Incorporated

9 应用信息免责声明

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

THVD1424 是一款灵活的 RS-485 收发器，用于异步数据传输。驱动器和接收器使能引脚以及压摆率控制、双工控制和终端控制引脚使该器件适用于各种点对点或多点网络配置。

9.2 典型应用

RS-485 总线包含多个并联到总线电缆的收发器。为了消除线路反射，每个电缆末端都用一个端接电阻 R_T，其值与电缆的特征阻抗 $_0$ 匹配。这种方法称为并行端接，允许在更长的电缆长度上实现更高的数据速率。THVD1424 具有片上 120Ω 终端电阻器，非常适合 RS-485 应用中很常用的电缆。图 9-1 显示两个终端节点已端接，而其余节点未端接。THVD1424 可用于所有节点设计。TERM_TX 引脚允许为网络中的终端节点和中间节点配置节点。

图 9-2 展示了全双工网络中每对电缆的终端节点上的终端。利用 THVD1424，同样可以为所有节点采用通用板设计。利用 TERM_TX 和 TERM_RX 引脚，可以对终端节点和中间节点进行配置。

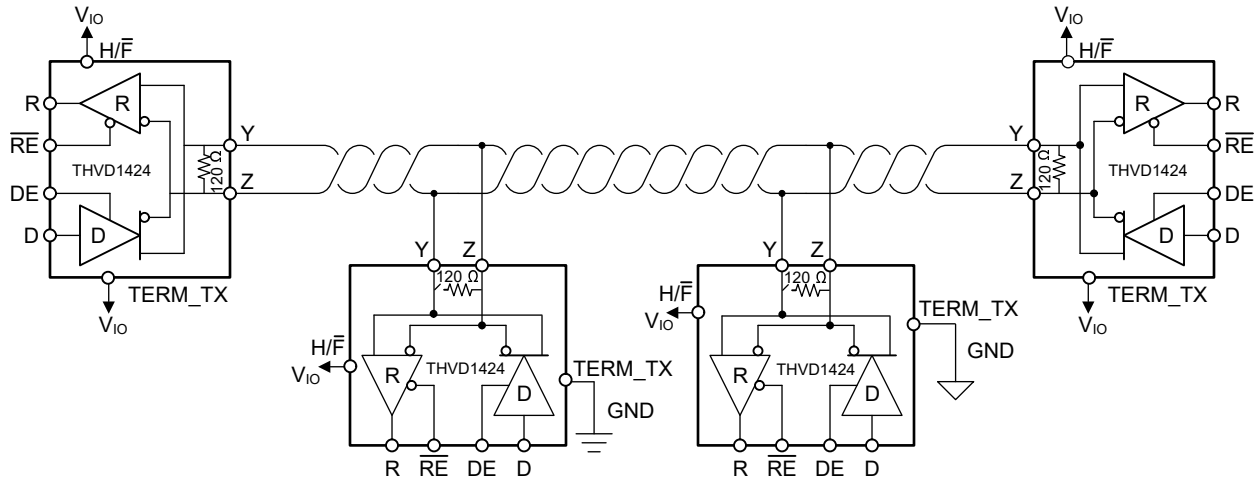


图 9-1. THVD1424 配置为半双工模式的典型 RS-485 网络

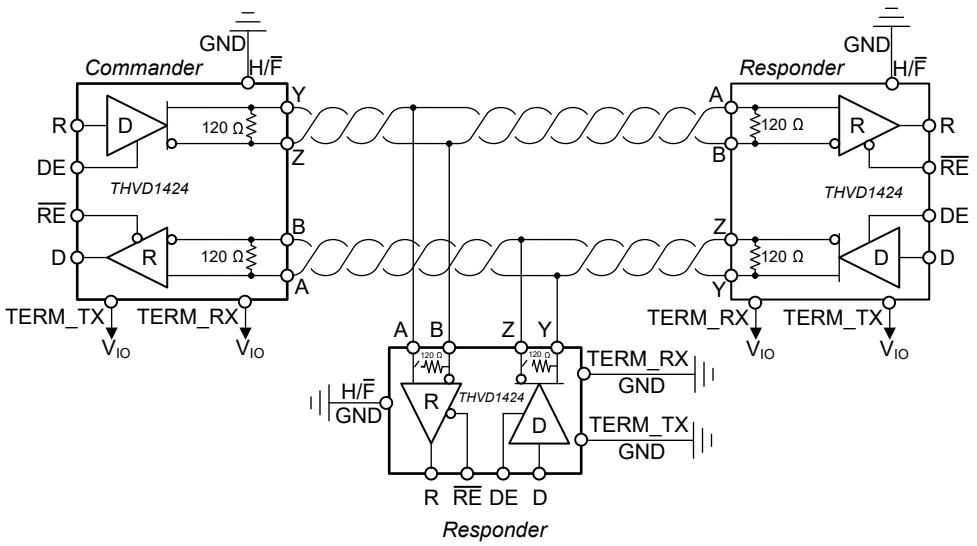


图 9-2. THVD1424 配置为全双工模式的典型 RS-485 网络

9.2.1 设计要求

RS-485 是一种稳健的电气标准，适用于长距离网络，可用于具有不同要求（例如距离、数据速率和节点数量）的各种应用。

9.2.1.1 数据速率和总线长度

数据速率与电缆长度成反比关系，即数据速率越高，电缆长度越短；反之，数据速率越低，电缆长度越长。虽然大多数 RS-485 系统使用介于 10kbps 和 100kbps 之间的数据速率，但在 4000 英尺或更远距离范围内，某些应用需要的数据速率高达 300kbps。通过允许高达 5% 或 10% 的小信号抖动，可以实现更长的距离。

Copyright © 2023 Texas Instruments Incorporated

9.2.1.2 桩线长度

将节点连接到总线时，收发器输入和电缆干线之间的距离（称为桩线）应尽可能短。桩线是一段无端接的总线线路，随着长度的增加，桩线会引入反射。作为通用指南，桩线的电气长度或往返延迟应小于驱动器上升时间的十分之一，即最大的物理桩线长度，如方程式 1 所示。

$$L_{(STUB)} \leqslant 0.1 \times t_r \times v \times c \quad (1)$$

其中

- t_r 是驱动器上升时间的 10/90
- c 是光速 (3×10^8m/s)
- v 是电缆或布线的信号速度，以 c 的系数表示

THVD1424 可用于具有 SLR 引脚可配置性的低速和高速网络。压摆率限制会使驱动器输出上升/下降时间变长，从而可能使存根长度增加。

9.2.1.3 总线负载

RS-485 标准规定，符合标准的驱动器必须能够驱动 32 个单元负载 (UL)，其中 1 个单元负载表示大约 12kΩ 的负载阻抗。由于 THVD1424 包含 1/8 UL 收发器，因此可将多达 256 个收发器连接到总线。

9.2.1.4 接收器故障安全

THVD1424 的差分接收器由于以下原因而*失效防护*至无效总线状态：

- 出现总线开路，例如连接器断开
- 出现总线短路，例如电缆损坏，将双绞线短路在一起
- 当总线上的驱动器没有进行有源驱动时，出现总线空闲

在其中任一种情况下，此差分接收器将输出一个失效防护逻辑高电平状态，因此接收器的输出并非未明确。

接收器失效防护通过将接收器阈值进行偏移来完成，因此*输入不确定* 范围并不包括零电压差分。为了符合 RS-422 和 RS-485 标准，接收器输出必须在差分输入 V_{ID} 正向大于 200mV 时输出一个高电平，并且当 V_{ID} 负向大于 -200mV 时输出一个低电平。用于确定失效防护性能的接收器参数是 V_{TH+}、V_{TH-} 和 V_{HYS}（V_{TH+} 和 V_{TH-} 之间的间隔）。如*表 8-3* 所示，负电压高于 -200mV 的差分信号始终会导致接收器输出低电平，而正电压高于 200mV 的差分信号始终会导致接收器输出高电平。

当差分输入信号接近于零时，它将仍高于 V_{TH+} 阈值，接收器输出为高电平。只有当差分输入比 V_{TH+} 低出超过 V_{HYS} 时，接收器输出才会转换至低电平状态。因此，总线故障条件下接收器输入的抗噪性包括接收器迟滞值 V_{HYS} 以及 V_{TH+} 的值。

9.2.1.5 瞬态保护

THVD1424 收发器系列的总线引脚包括针对 ±16kV HBM 和 ±8kV IEC 61000-4-2 接触放电的片上 ESD 保护。国际电工委员会 (IEC) ESD 测试远比 HBM ESD 测试严格得多。IEC 模型的充电电容 $C_{(S)}$ 高出 50%，放电电阻 $R_{(D)}$ 低出 78%，所产生的放电电流明显高于 HBM 模型。

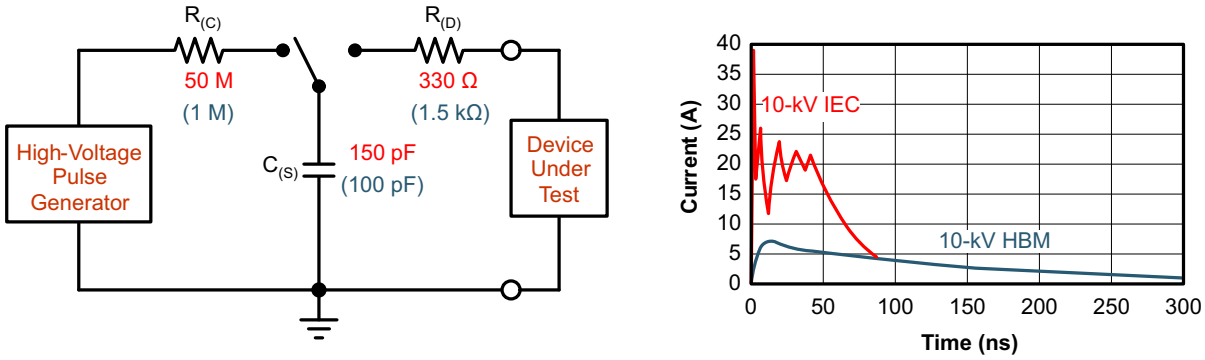


图 9-3. HBM 模型和 IEC ESD 模型的电流比较（括号中为 HBM 值）

IEC ESD 保护的片上实现可显著提高设备的稳健性。人体接触连接器和电缆时，会发生常见的放电事件。设计人员可以选择针对持续时间较长的瞬变（通常称为浪涌瞬变）实施保护。

EFT 通常是由继电器触点回跳或电感负载中断引起的。浪涌瞬变通常由雷击（直接雷击或感应电压和电流的间接雷击）或电力系统切换（包括负载变化和短路切换）引起。这些瞬变通常发生在工业环境中，例如工厂自动化和电网系统。

图 9-4 将 EFT 和浪涌瞬态的脉冲功率与 IEC ESD 瞬态功率进行了比较。左图显示了 0.5kV 浪涌瞬态和 4kV EFT 瞬态的相对脉冲功率，相比之下，左下角的 10kV ESD 瞬态不是很明显。500V 浪涌瞬态代表工业和过程自动化中工厂环境中可能发生的事件。

右图展示了 6kV 浪涌瞬变相对于相同 0.5kV 浪涌瞬变的脉冲功率。6kV 浪涌瞬变最有可能发生在发电和电网系统中。

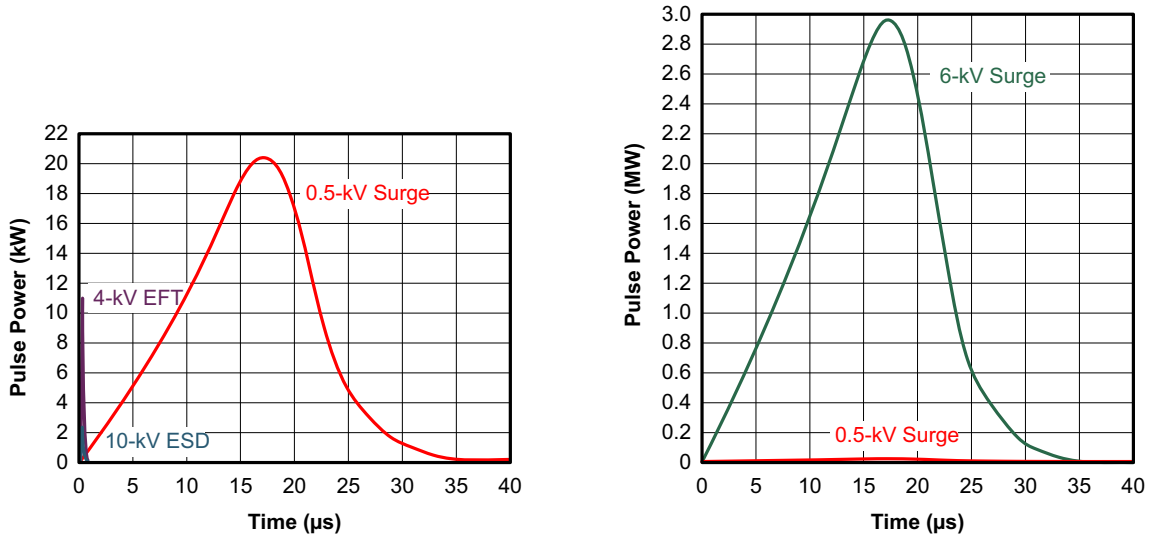


图 9-4. ESD、EFT 和浪涌瞬态的功耗比较

在浪涌瞬变情形中，高能量内容的特点是脉冲持续时间长和脉冲功率衰减缓慢。转储到收发器内部保护单元的瞬变电能被转换成热能，从而加热并破坏保护单元，进而损坏收发器。图 9-5 显示了单个 ESD、EFT、浪涌瞬变以及合规性测试期间常用的 EFT 脉冲序列的瞬态能量差异很大。

Copyright © 2023 Texas Instruments Incorporated

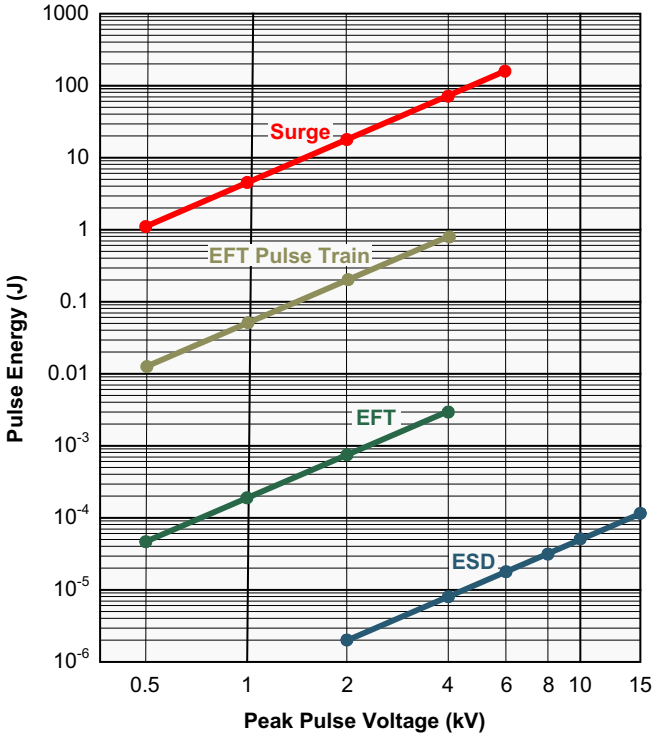

1000
100
10
1
0.1
0.01
10^{-3}
10^{-4}
10^{-5}
10^{-6}
Pulse Energy (J)
Surge
EFT Pulse Train
EFT
ESD
0.5
1
2
4
6
8
10
15
Peak Pulse Voltage (kV)

图 9-5. 瞬态能量的比较

9.2.2 详细设计过程

为了保护总线节点免受浪涌等高能瞬变的影响，有必要实施外部瞬变保护器件。图 9-6 和图 9-7 表明应使用保护电路来抵御 1kV 浪涌 (IEC 61000-4-5) 瞬变。表 9-1 显示了相关的物料清单。

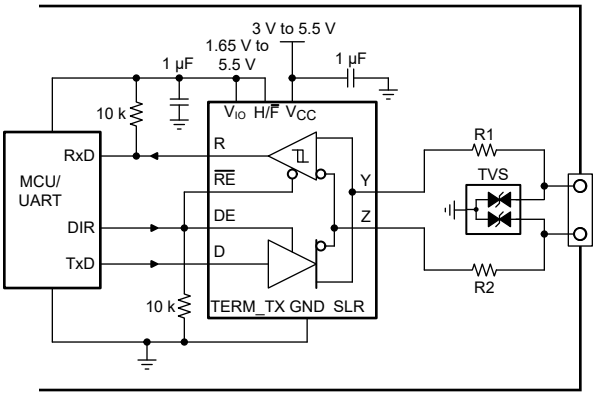


图 9-6. 帮助配置为半双工模式的 THVD1424 抵御浪涌瞬态的瞬态保护

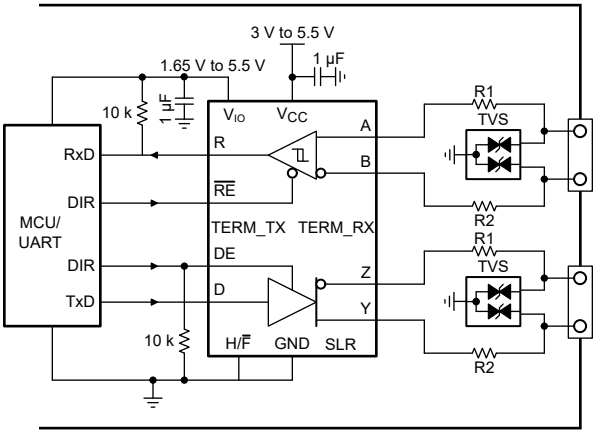


图 9-7. 帮助配置为全双工模式的 THVD1424 抵御浪涌瞬态的瞬态保护

表 9-1. 物料清单

器件	功能	订货编号	制造商(1)
收发器	RS-485 收发器	THVD1424	TI
R1	10 Ω 防脉冲厚膜电阻器	CRCW0603010RJNEAHP	Vishay（威世）
R2			
TVS	双向 400W 瞬态抑制器	CDSOT23-SM712	Bourns（伯恩斯）

(1) 请参阅第三方产品免责声明。

Copyright © 2023 Texas Instruments Incorporated

9.2.3 应用曲线

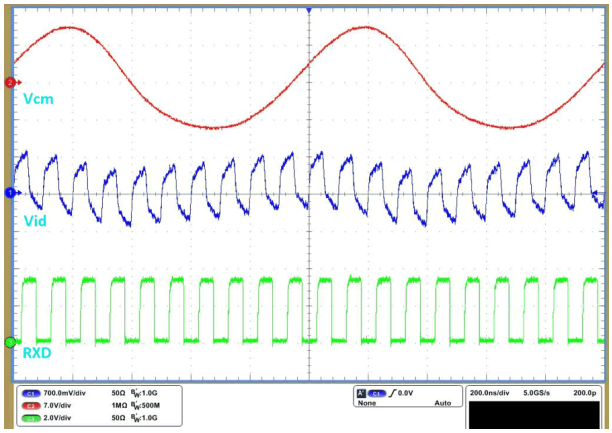


图 9-8. 20Mbps 时的 THVD1424 接收器波形，共模移动频率为 1MHz

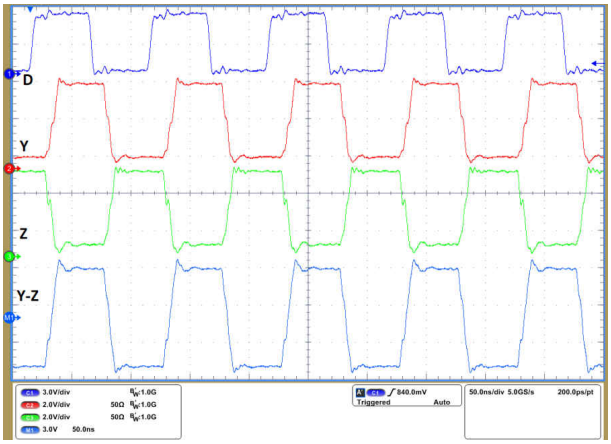


图 9-9. 20Mbps 时的 THVD1424 驱动器波形（启用终端）

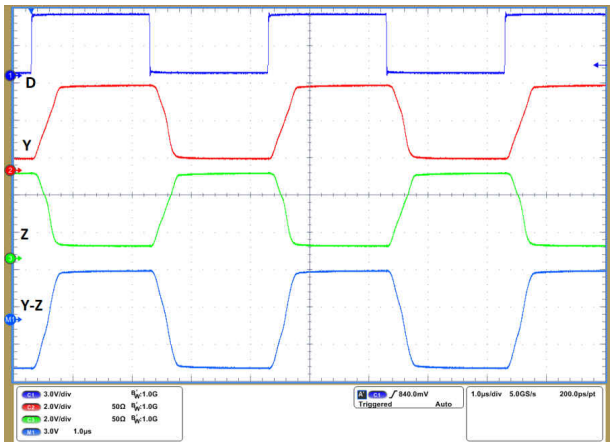


图 9-10. 500kbps 时的 THVD1424 驱动器波形（启用终端）

9.3 电源相关建议

为确保在所有数据速率和电源电压下可靠运行，应使用至少 1μF 的陶瓷电容器对两个电源引脚 V_{CC} 和 V_{IO} 进行去耦，该电容器的位置应尽可能靠近电源引脚。这样有助于减少开关模式电源输出中出现的电源电压波纹，并且有助于补偿 PCB 电源层的电阻和电感。要使器件正常运行，总线侧电源 V_{CC} 需要在电源电压上升或稳态运行期间大于或等于逻辑电源 V_{IO}。

9.4 布局

9.4.1 布局指南

稳健而可靠的总线节点设计通常需要使用外部瞬态保护器件，以抑制工业环境中可能出现的浪涌瞬变。这些瞬变的频率带宽较宽（大概 3MHz 至 300MHz），因此在 PCB 设计过程中应该应用高频布局技术。

1. 将保护电路放置在靠近总线连接器的位置，以防止噪声瞬变在电路板上传播。
2. 使用 V_{CC} 和接地平面来提供低电感。请注意，高频电流会选择阻抗最小的路径，而非电阻最小的路径。
3. 将保护元件设计成信号路径的方向。不得将瞬态电流从信号路径强行转移至保护器件。
4. 在尽可能靠近电路板上收发器、UART 和/或控制器 IC 的 V_{CC} 和 V_{IO} 引脚的位置应用至少 1μF 的去耦电容器。
5. 当去耦电容器和保护器件连接 V_{CC}、V_{IO} 和接地端时，应至少使用两个过孔以更大限度减小实际过孔电感。
6. 将 1kΩ 至 10kΩ 的上拉和下拉电阻器用于逻辑线路，从而在瞬态事件期间限制这些线路中的噪声电流。
7. 如果 TVS 钳位电压高于收发器总线引脚的指定最大电压，则在 Y、Z、A 和 B 总线线路中插入防脉冲电阻器。这些电阻器可限制进入收发器的剩余钳位电流并防止其锁存。
8. 虽然纯 TVS 保护足以应对高达 1kV 的浪涌瞬态，但更高的瞬态需要金属氧化物压敏电阻 (MOV) 将瞬态降低到几百伏的钳位电压，以及瞬态阻断单元 (TBU) 将瞬态电流限制在小于 1mA。

Copyright © 2023 Texas Instruments Incorporated

9.4.2 布局示例

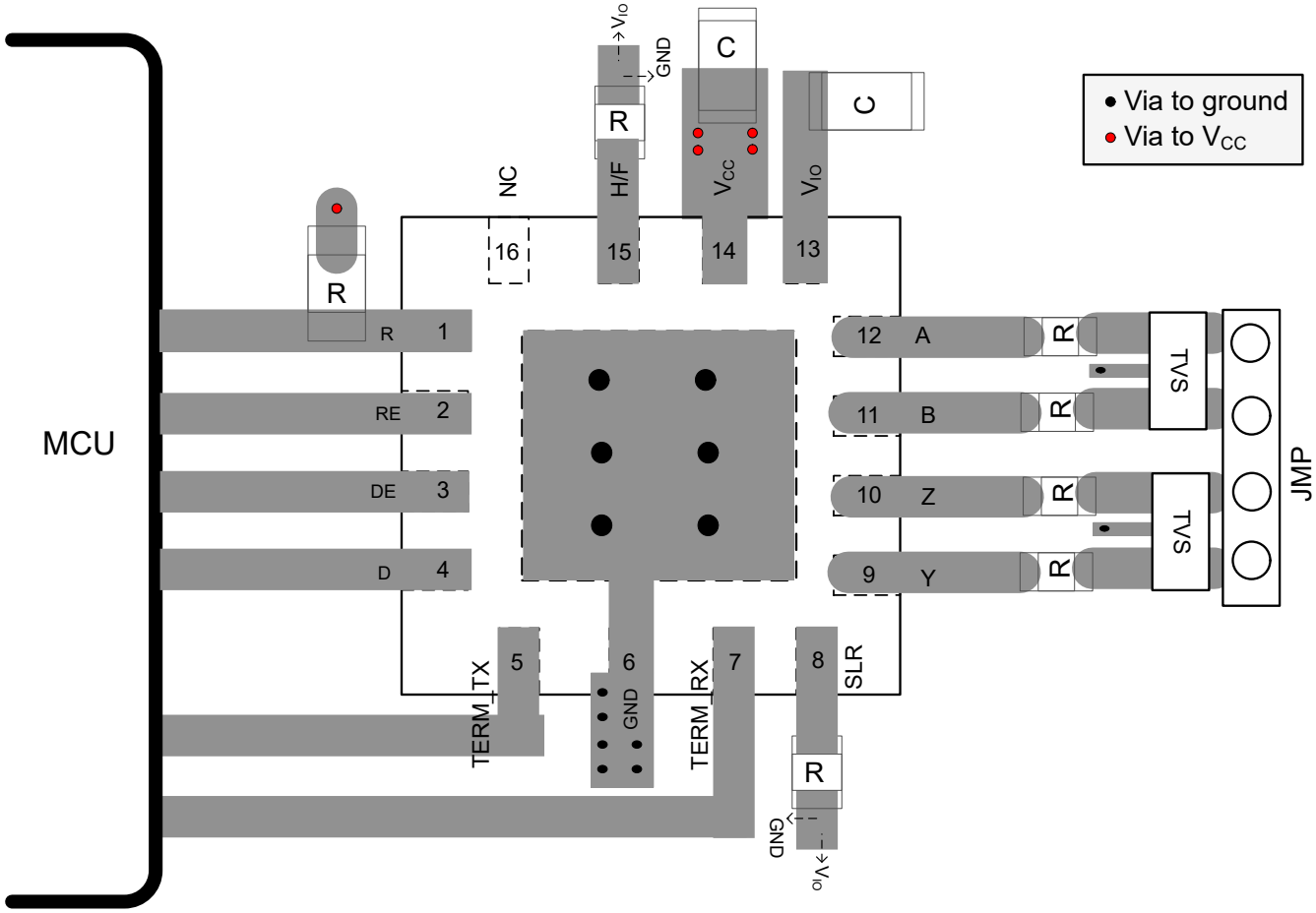


图 9-11. 采用 VQFN-16 封装的 THVD1424 布局示例

10 器件和文档支持

10.1 器件支持

10.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*订阅更新* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

TI E2E™ 支持论坛是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2023 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
THVD1424RGTR	Active	Production	VQFN (RGT) | 16	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1424
THVD1424RGTR.A	Active	Production	VQFN (RGT) | 16	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1424
THVD1424RGTRG4	Active	Production	VQFN (RGT) | 16	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1424
THVD1424RGTRG4.A	Active	Production	VQFN (RGT) | 16	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1424

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

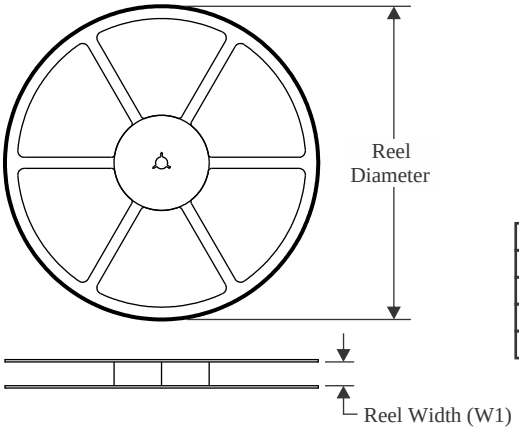
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

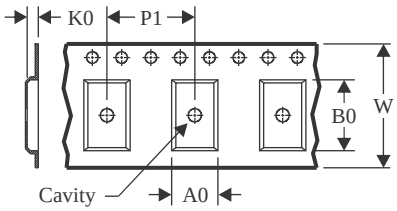
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

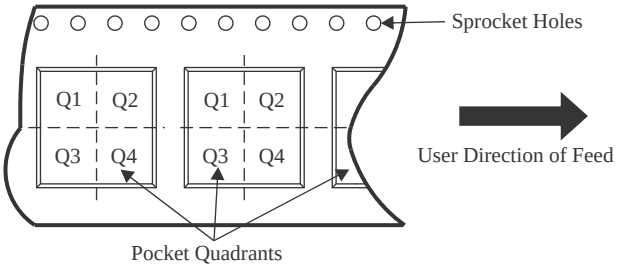


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

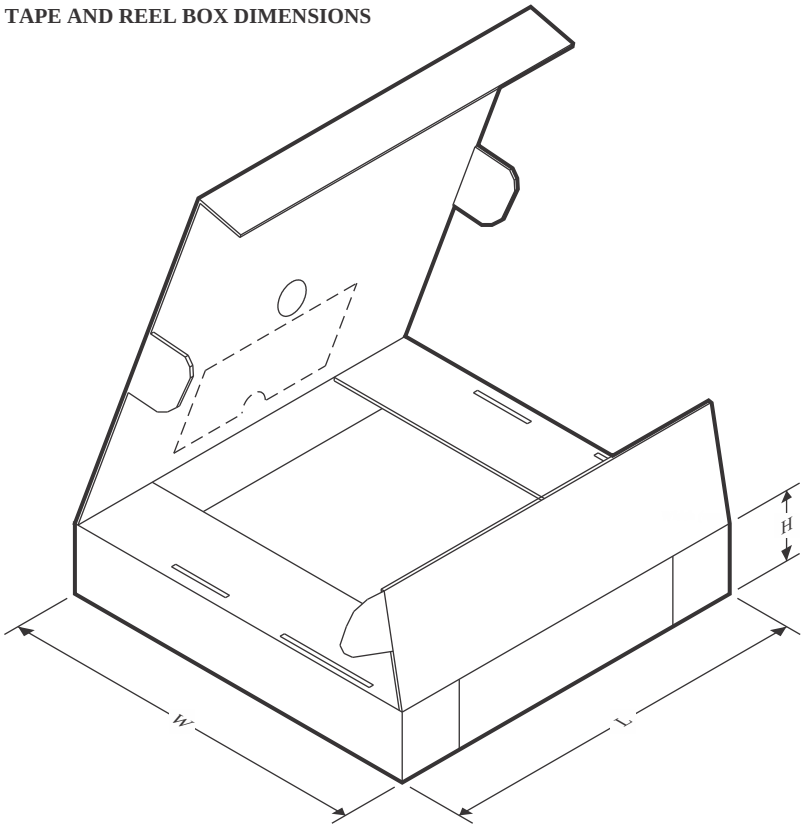
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
THVD1424RGTR	VQFN	RGT	16	5000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
THVD1424RGTRG4	VQFN	RGT	16	5000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



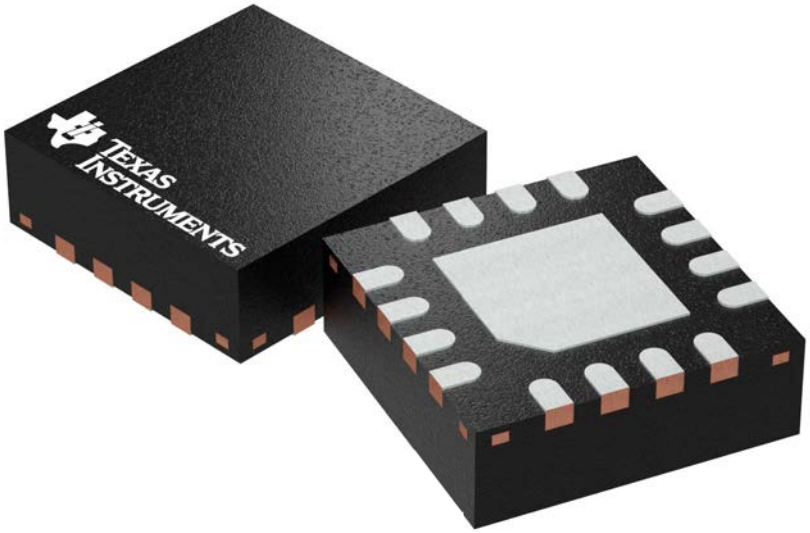
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
THVD1424RGTR	VQFN	RGT	16	5000	367.0	367.0	35.0
THVD1424RGTRG4	VQFN	RGT	16	5000	367.0	367.0	35.0

RGT 16

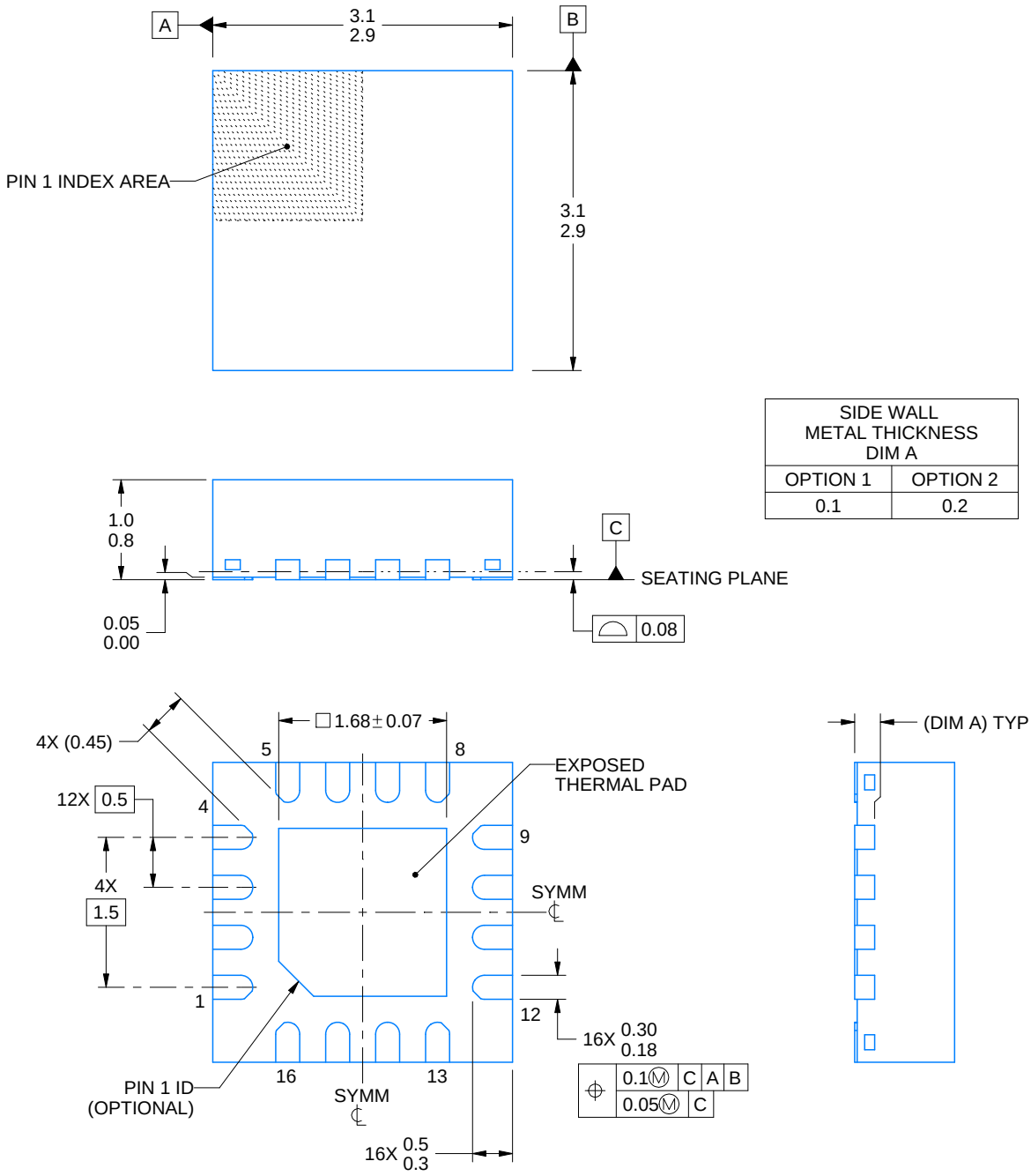
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4203495/I

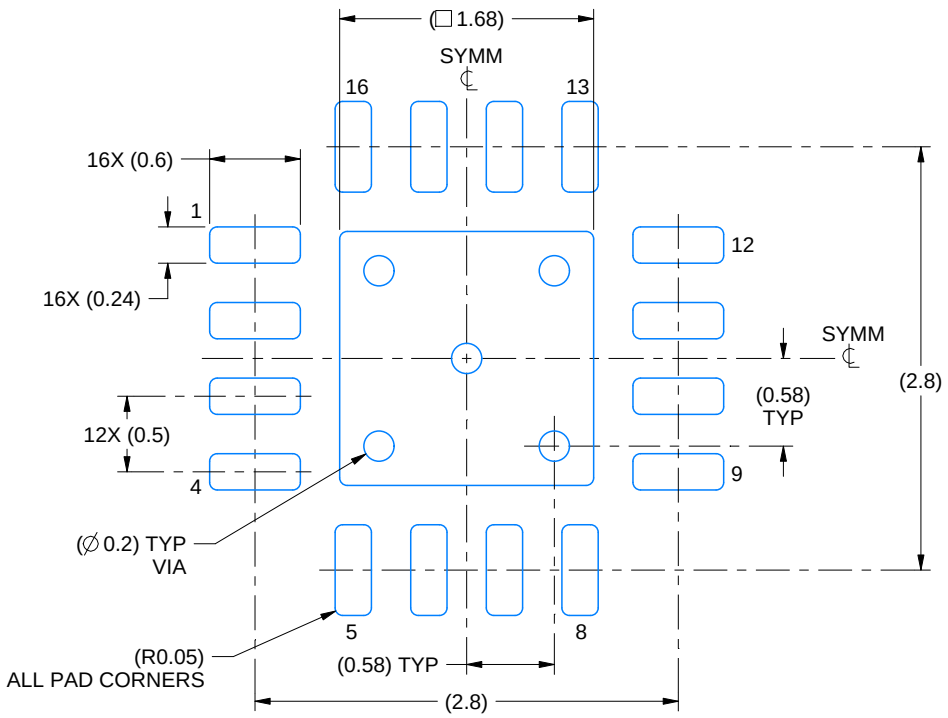


SIDE WALL METAL THICKNESS DIM A	
OPTION 1	OPTION 2
0.1	0.2

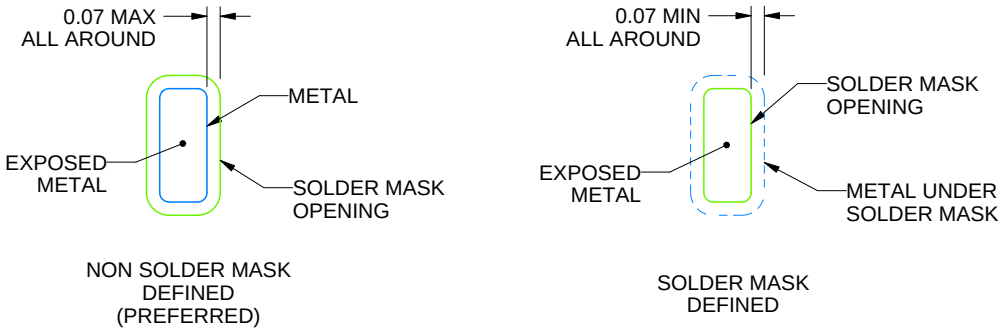
4222419/E 07/2025

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X

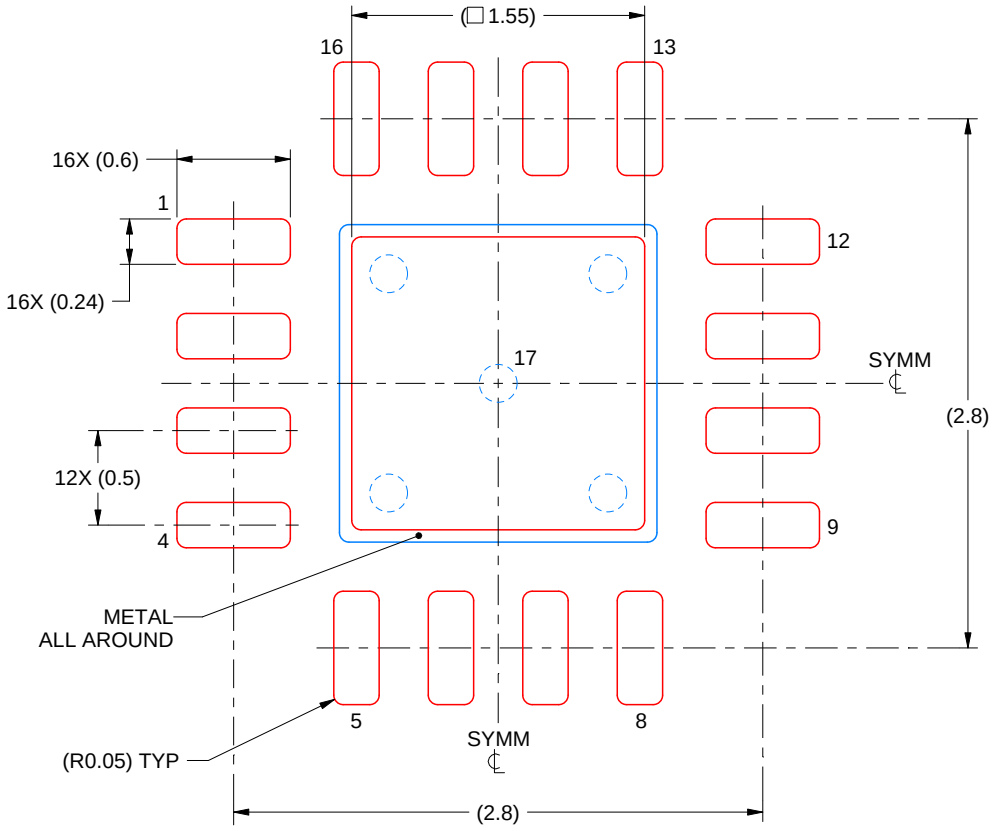


SOLDER MASK DETAILS

4222419/E 07/2025

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17:
85% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4222419/E 07/2025

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月