

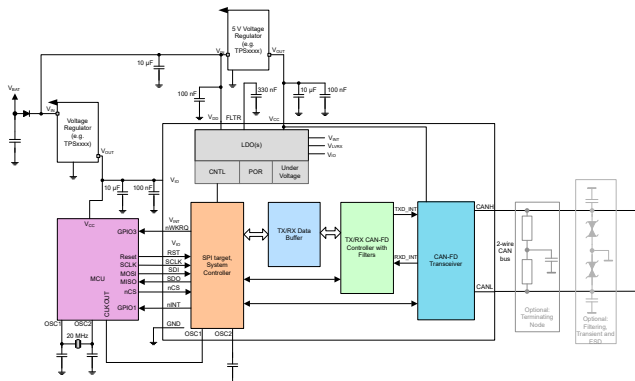
TCAN4572-Q1 集成收发器的汽车控制器局域网灵活数据速率 (CAN FD) 控制器

1 特性

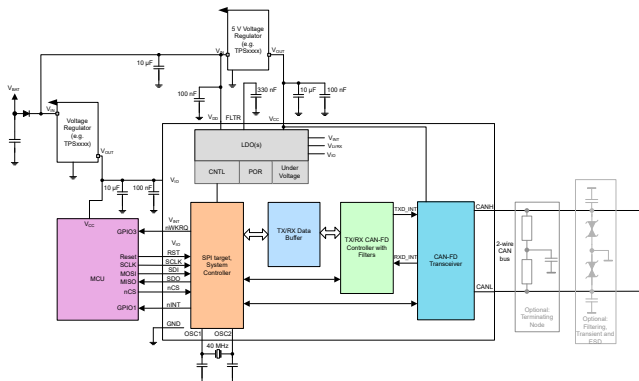
- AEC-Q100：符合汽车应用要求
 - 温度：- 40°C 至 125°C T_A
- **功能安全型**
- 集成 CAN SIC 收发器的 CAN FD 控制器
- CAN FD 和 FD Light 控制器支持 ISO 11898-1:2024
- 收发器符合 ISO 11898-2:2024 附录 A 的要求，速率最高可达 5Mbps
- 支持高达 5Mbps 的 CAN FD 数据速率，最高支持 40MHz SPI 时钟速度
- 向后兼容经典 CAN
- 工作模式：正常、待机、睡眠和失效防护
- CAN 总线上具有宽工作电压范围
 - ±58V 总线故障防护
 - ±12V 共模电压
- 优化了未上电时的性能
 - 总线和逻辑终端为高阻抗 (运行总线或应用上无负载)
 - 上电和断电无干扰运行

2 应用

- 车身电子装置和照明
- 信息娱乐系统与仪表组
- 工业运输



简化版原理图，CLKIN 来自 MCU



简化版原理图，晶振

3 说明

TCAN4572-Q1 是一款集成 CAN 信号改善功能 (SIC) 收发器的 CAN FD 控制器。该 CAN FD 控制器符合 ISO11898-1:2015 规范和 ISO11898-2:2016 的物理层要求。此外，CAN 控制器还支持 CAN FD Light 协议。TCAN4572-Q1 通过串行外设接口 (SPI) 在 CAN 总线和系统处理器之间提供了一个接口，从而为处理器提供端口扩展或 CAN FD 支持。TCAN4572-Q1 通过实现 ISO11898-2:2016 唤醒模式 (WUP)，支持使用 CAN 总线进行总线唤醒。

为了保证器件和 CAN 总线的稳健耐用性，此器件包括很多保护特性。这些特性包括失效防护模式、内部显性状态超时和宽总线工作范围。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TCAN4572	SOT-23 (16)	4.2mm × 2mm

(1) 有关更多信息，请参阅节 12。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



内容

1 特性	1	8.1 应用设计注意事项.....	50
2 应用	1	8.2 典型应用.....	54
3 说明	1	8.3 电源相关建议.....	55
4 引脚配置和功能	3	8.4 布局.....	56
5 规格	4	9 寄存器映射	57
5.1 绝对最大额定值.....	4	9.1 DEVICE_INFO_AND_SPI 寄存器.....	57
5.2 ESD 等级.....	4	9.2 DEVICE_CONFIG 寄存器.....	67
5.3 ESD 等级、IEC ESD 和 ISO 瞬态规格.....	4	9.3 中断/诊断标志和使能标志寄存器：16'h0820 至 16'h0830.....	82
5.4 建议运行条件.....	5	9.4 CAN_CONTROLLER 寄存器.....	86
5.5 热性能信息.....	5	10 器件和文档支持	160
5.6 电源特性.....	5	10.1 文档支持.....	160
5.7 电气特性.....	6	10.2 接收文档更新通知.....	160
5.8 时序要求.....	9	10.3 支持资源.....	160
5.9 开关特性.....	10	10.4 商标.....	160
6 参数测量信息	13	10.5 静电放电警告.....	160
7 详细说明	21	10.6 术语表.....	160
7.1 概述.....	21	11 修订历史记录	161
7.2 功能方框图.....	21	12 机械、封装和可订购信息	161
7.3 特性说明.....	23	12.1 封装信息.....	162
7.4 器件功能模式.....	27	12.2 卷带包装信息.....	163
7.5 编程.....	40	12.3 机械数据.....	165
8 应用和实施	50		

4 引脚配置和功能

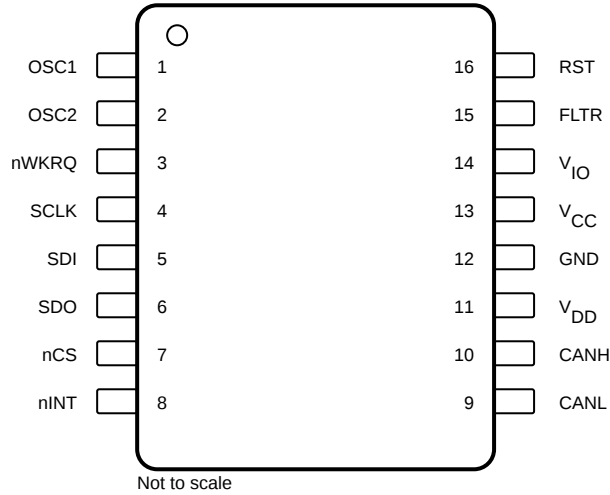


图 4-1. DYY 封装，16 引脚 (SOT)
(顶视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
编号	名称		
1	OSC1	I	外部晶体振荡器或时钟输入
2	OSC2	O	外部晶体振荡器输出。当将单输入时钟接入 OSC1 时，该引脚必须接地
3	nWKRQ	DO	唤醒请求（低电平有效）。该引脚为漏极开路输出，需要连接一个上拉电阻器。
4	SCLK	DI	SPI 时钟输入
5	SDI	DI	从控制器输出端输入的 SPI 响应器数据
6	SDO	DO	向控制器输入端输出的 SPI 响应器数据
7	nCS	DI	SPI 片选（低电平有效）
8	nINT	DO	MCU 中断引脚（低电平有效）。该引脚为漏极开路输出，需要连接一个上拉电阻器。
9	CANL	HV 总线 I/O	低电平 CAN 总线
10	CANH	HV 总线 I/O	高电平 CAN 总线
11	V _{DD}	电源	宽电源输入范围。可连接到电池
12	GND	GND	接地连接
13	V _{CC}	电源输入	5V CAN 总线电源电压
14	V _{IO}	电源输入	数字 I/O 电压电源
15	FLTR	—	内部稳压器滤波器。需要将一个外部电容器接地
16	RST	DI	器件复位输入

(1) 注意：DI = 数字输入；DO = 数字输出；HV = 高压

5 规格

5.1 绝对最大额定值

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
V_{DD}	器件电源电压	-0.3	42	V
V_{IO}	电源电压 I/O 电平转换器	-0.3	6	V
V_{CC}	5V CAN 收发器电源电压	-0.3	6	V
V_{FLTR}	FLTR 内部数字电源引脚	-0.3	1.8	V
V_{BUS_CAN}	CAN 总线 I/O 电压 (CANH、CANL)	-42	42	V
V_I	数字逻辑输入端子电压	-0.3	6	V
V_{DO}	数字输出端子电压	-0.5	6	V
$I_{O(DO)}$	数字输出电流		8	mA
T_{stg}	贮存温度	-65	150	$^{\circ}\text{C}$

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

			值	单位	
$V_{(ESD)}$	静电放电	根据 AEC Q100-002, 人体放电模型 (HBM) 等级为 H2 ⁽¹⁾	除 CANH 和 CANL 外的所有端子	± 4000	V
		根据 AEC Q100-002, 人体放电模型 (HBM) 等级为 3A ⁽²⁾	CANH 和 CANL	± 12000	
		充电器件模型 (CDM) 分级等级 C5, 符合 AEC Q100-011 标准	所有端子	± 750	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

(2) 端子相对于 GND 的应力

5.3 ESD 等级、IEC ESD 和 ISO 瞬态规格

			值	单位
$V_{(ESD)}$	根据 IBEE CAN EMC 测得的静电放电 ⁽¹⁾	接触放电	$\pm 8,000$	V
$V_{(ESD)}$	根据 SAEJ2962-2 测得的静电放电 ⁽²⁾	接触放电	$\pm 8,000$	V
		气隙放电	$\pm 15,000$	V
V_{TRAN}	根据 IBEE CAN EMC 测试规范测得的 ISO-7637-2 瞬态 CAN 总线端子 (CANH 和 CANL), 以及 V_{DD} 与 GND 之间 ⁽³⁾	脉冲 1	-100	V
		脉冲 2	75	V
		脉冲 3a	-150	V
		Pulse 3b	100	V
	根据 IBEE CAN EMC 测试规范测得的 ISO-7637-3 瞬态 CAN 总线端子 (CANH 和 CANL) 与 GND 之间 ⁽³⁾	直接耦合电容器, 通过 100nF 耦合电容器的“慢速瞬态脉冲” - 供电	± 30	V

(1) 此处给出的结果特定于 IBEE CAN EMC 测试规格条件。不同的系统级配置可能产生不同的结果。测试在第三方 IBEE Zwickau 测试机构内完成, 可应要求提供测试报告。

(2) SAEJ2962-2 测试在经 US3 认可的第三方 EMC 测试设施内完成, 可应要求提供测试报告。

(3) ISO7637 是系统级瞬态测试。此处给出的结果特定于 IBEE CAN EMC 测试规格条件。不同的系统级配置可能产生不同的结果。

5.4 建议运行条件

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

		最小值	典型值	最大值	单位
V_{DD}	器件电源电压	4.5		36	V
V_{CC}	CAN 收发器电源电压	4.75		5.25	V
V_{IO}	逻辑引脚电源电压	1.71		5.5	V
$V_{I/O}$	数字逻辑输入和输出端子电压	0		5.5	V
$I_{OH(DO)}$	数字端子高电平输出电流	-2			mA
$I_{OL(DO)}$	数字端子低电平输出电流			2	mA
C_{FLTR}	建议的 FLTR 引脚电容	230	330	600	nF
		230	470	600	
C_{VDD}	建议的 V_{DD} 引脚电容		100		nF
C_{VCC}	建议的 V_{CC} 引脚电容		100		nF
C_{VIO}	建议的 V_{IO} 引脚电容		100		nF
T_{VJ}	虚拟结温	-40		150	$^{\circ}\text{C}$

5.5 热性能信息

热指标 ⁽¹⁾		封装	单位
		DYY	
		16 引脚	
$R_{\theta JA}$	结至环境热阻	80.1	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	27.6	$^{\circ}\text{C}/\text{W}$
$R_{\theta JB}$	结至电路板热阻	28.0	$^{\circ}\text{C}/\text{W}$
Ψ_{JT}	结至顶部特征参数	0.6	$^{\circ}\text{C}/\text{W}$
Ψ_{JB}	结至电路板特征参数	27.9	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	$^{\circ}\text{C}/\text{W}$

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标](#) 应用手册。

5.6 电源特性

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数			测试条件	最小值	典型值	最大值	单位
V_{DD}							
I_{DD}	器件电源电流	正常	40MHz 晶体或时钟	3	4		mA
I_{DD}	器件电源电流	正常	20Mhz 晶体、时钟或内部	1.5	2.3		mA
I_{DD}	器件电源电流	待机	$4.5\text{V} \leq V_{DD} \leq 36$; 总线空闲	1	1.5		mA
I_{DD}	器件电源电流	待机	$4.5\text{V} \leq V_{DD} \leq 36$; 总线空闲	600	900		μA
I_{DD}	器件电源电流	睡眠	$4.5\text{V} \leq V_{DD} \leq 36$, nCS = 高电平; 总线空闲 $T_J \leq 125^{\circ}\text{C}$	20	85		μA
			$4.5\text{V} \leq V_{DD} \leq 36$, nCS = 高电平; 总线空闲 $T_J > 125^{\circ}\text{C}$	100	150		

5.6 电源特性 (续)

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数			测试条件	最小值	典型值	最大值	单位
UV _{DD}	V _{DD} 上升斜坡欠压检测 (欠压保护模式)	上升		3.3	3.7	4.1	V
	V _{DD} 下降斜坡欠压检测 (欠压保护模式)	下降		3.2	3.6	4	V
V _{DD_POR}	V _{DD} 上升斜坡上电复位	上升		2.2	2.8	3.6	V
	V _{DD} 下降斜坡上电复位	下降		2	2.7	3.4	V
V_{CC}							
I _{CC}	CAN 电源电流, 正常模式	显性	R _L = 60 Ω, C _L = 开路。典型总线负载			60	mA
I _{CC}	CAN 电源电流, 正常模式	显性	R _L = 50 Ω, C _L = 开路, 高总线负载。			65	mA
I _{CC}	CAN 电源电流, 正常模式	显性, 存在总线故障	CANH = -25V, R _L = 开路, C _L = 开路			90	mA
I _{CC}	CAN 电源电流, 正常模式	隐性	R _L = 60 Ω, C _L = 开路, R _{CM} = 开路		2.5	4	mA
I _{CC}	CAN 电源电流, 待机模式	待机模式	R _L = 60 Ω, C _L = 开路, CANH/L 端接至 2.5V		1	5	μA
I _{CC}	CAN 电源电流, 睡眠模式	睡眠模式	R _L = 60 Ω, C _L = 开路, CANH/L 端接至 2.5V		1	4	μA
UV _{CCR}	V _{CC} 上升斜坡欠压检测 (受保护模式)				4.2	4.4	V
UV _{CCF}	V _{CC} 下降斜坡欠压检测 (受保护模式)			3.5	4		V
V_{IO}							
I _{IO}	I/O 电源电流	正常/待机模式	CLKIN = 40MHz, V _{IO} = 5.5V	200	2500		μA
I _{IO}	I/O 电源电流		晶体 = 40MHz, V _{IO} = 5.5V			3	mA
I _{IO}	I/O 电源电流	正常/待机模式	V _{IO} = 5.5V, OSC1 = OSC2 = GND			5	μA
I _{IO}	I/O 电源电流	睡眠模式	V _{IO} = 5.5V, OSC1 = CLKIN = 0V 且 OSC2 = GND			5	μA
UV _{IOR}	V _{IO} 上升斜坡欠压检测 (受保护模式)				1.4	1.65	V
UV _{IOF}	V _{IO} 下降斜坡欠压检测 (受保护模式)			1	1.25		V

5.7 电气特性

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数		测试条件 ⁽¹⁾	最小值	典型值	最大值	单位
CAN 驱动器电气特性						
V _{O(D)}	CANH 上的总线输出电压 (显性)	45 Ω ≤ R _L ≤ 65 Ω, C _L = 开路, R _{CM} = 开路	3		4.26	V
	CANL 上的总线输出电压 (显性)		0.75		2.01	V
V _{O(R)}	CANH 和 CANL 的总线输出电压 (隐性)	R _L = 45 Ω ≤ R _L ≤ 65 Ω, 分裂端接电容 4.7nF	2.256	2.5	2.756	V
V _{O(R)}	CANH 和 CANL 的总线输出电压 (隐性)	R _L = 开路 (无负载), R _{CM} = 开路	2	2.5	3	V

5.7 电气特性 (续)

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数		测试条件 ⁽¹⁾	最小值	典型值	最大值	单位
V _{O(INACT)}	总线偏置未激活时 CANH 上的总线输出电压 (待机模式)	R _L = 开路 (无负载), R _{CM} = 开路	-0.1		0.1	V
	总线偏置未激活时 CANL 上的总线输出电压 (待机模式)		-0.1		0.1	V
	总线偏置未激活时的总线输出电压 (待机模式) CANH - CANL		-0.2		0.2	V
V _{OD(D)}	差分输出电压 (显性)	45Ω ≤ R _L ≤ 65Ω, C _L = 开路, R _{CM} = 开路	1.5		3	V
		45Ω ≤ R _L ≤ 70Ω, C _L = 开路, R _{CM} = 开路	1.5		3.3	V
		R _L = 2.24kΩ, C _L = 开路, R _{CM} = 开路	1.5		5	V
V _{OD(R)}	差分输出电压 (隐性)	R _L = 60Ω, C _L = 开路, R _{CM} = 开路	-120		12	mV
		R _L = 开路 (无负载), C _L = 开路, R _{CM} = 开路	-50		50	mV
V _{SYM}	输出对称性 (显性或隐性) (VO(CANH) + VO(CANL)) / V _{REC}	R _L = 45Ω ≤ R _L ≤ 65Ω, C _L = 开路, R _{CM} = 开路, C1 = 4.7nF, TXD_INT = 250kHz、1MHz、2.5MHz	0.95		1.05	V/V
V _{SYM_DC}	输出对称性 (显性或隐性) (VCC - VO(CANH) - VO(CANL))	R _L = 45Ω ≤ R _L ≤ 65Ω, C _L = 开路, R _{CM} = 开路, C1 = 4.7nF	-300		300	mV
I _{OS_DOM}	短路稳态输出电流, 显性	-3.0V ≤ V _{CANH} ≤ 18.0V, CANL = 开路	-115			mA
		-3.0V ≤ V _{CANL} ≤ +18.0V, CANH = 开路			115	mA
I _{OS_REC}	短路稳态输出电流; 隐性	-27V ≤ V _{BUS} ≤ 42V, V _{BUS} = CANH = CANL	-5		5	mA
R _{SE_ACT_REC}	主动隐性驱动阶段的单端 SIC 阻抗 (CANH 到共模偏置, CANL 到共模偏置)	如果 -12V ≤ V _{O(D)} ≤ 12V, TXD = 0V, 2V ≤ V _{O(D)} ≤ VCC - 2V 使用 Delta V/Delta I 方法 (与 RX 部分中用于 R _{SE_PAS_REC} /R _{DIFF_PAS_REC} 的方法相同), 总线上无负载	37.5		66.5	Ω
R _{DIFF_ACT_REC}	主动隐性驱动阶段的差分输入电阻 (CANH 至 CANL)	2V ≤ V _{O(D)} ≤ VCC - 2V TXD 持续时间 = 从低电平到高电平边沿经历主动隐性驱动周期的时间 (t _{REC_START}), 使用 Delta V/Delta I 方法 (与在 RX 部分中用于 R _{SE_PAS_REC} /R _{DIFF_PAS_REC} 的方法相同), 总线上无负载	75		133	Ω
CAN 接收器电气特性						
V _{ITDOM}	接收器显性状态差分输入电压范围, 总线偏置激活	-12.0V ≤ V _{CANL} ≤ +12.0V -12.0V ≤ V _{CANH} ≤ +12.0V	0.9		8	V
V _{ITREC}	接收器隐性状态差分输入电压范围, 总线偏置激活		-3		0.5	V
V _{HYS}	输入阈值磁滞电压, 正常模式			135		mV
V _{DIFF_DOM}	接收器显性状态差分输入电压范围, 总线偏置未激活	-12.0V ≤ V _{CANL} ≤ +12.0V -12.0V ≤ V _{CANH} ≤ +12.0V	1.15		8	V
V _{DIFF_REC}	接收器隐性状态差分输入电压范围, 总线偏置未激活	-12.0V ≤ V _{CANL} ≤ +12.0V -12.0V ≤ V _{CANH} ≤ +12.0V	-3		0.4	V
V _{CM}	共模范围: 正常模式和待机模式		-12		12	V

5.7 电气特性 (续)

 在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数		测试条件 ⁽¹⁾	最小值	典型值	最大值	单位
$I_{\text{IOFF(LKG)}}$	断电 (未供电) 时的总线输入漏电流	$V_{\text{CANH}} = V_{\text{CANL}} = 5\text{V}$, V_{sup} 通过 0Ω 和 $47\text{k}\Omega$ 电阻器连接到 GND	-5		5	μA
C_{I}	对地输入电容 (CANH 或 CANL)				20	pF
C_{ID}	差分输入电容				10	pF
$R_{\text{DIFF_PAS_REC}}$	处于被动隐性阶段期间的差分输入电阻	$V_{\text{TXD}} = V_{\text{IO}}$, 正常模式: $-2\text{V} \leq V_{\text{CANH}} \leq +7\text{V}$; $-2\text{V} \leq V_{\text{CANL}} \leq +7\text{V}$	12		100	$\text{k}\Omega$
$R_{\text{SE_CANH/L}}$	被动隐性阶段期间的单端输入电阻 (CANH 或 CANL)	$-2\text{V} \leq V_{\text{CANH}} \leq +7\text{V}$ $-2\text{V} \leq V_{\text{CANL}} \leq +7\text{V}$	6		50	$\text{k}\Omega$
$R_{\text{IN(M)}}$	输入电阻匹配: $[1 - (R_{\text{IN(CANH)}}) / (R_{\text{IN(CANL)}})] \times 100\%$	$V_{\text{CANH}} = V_{\text{CANL}} = 5.0\text{V}$	-1		1	%
热关断						
T_{SDR}	热关断上升		155	170	185	$^{\circ}\text{C}$
T_{SDF}	热关断下降		150	165	180	$^{\circ}\text{C}$
$T_{\text{SD(HYS)}}$	热关断迟滞			5		$^{\circ}\text{C}$
T_{CSD}	热临界关断			185	200	$^{\circ}\text{C}$
$T_{\text{SDR_TO_CSD}}$	热关断上升与临界热关断之间的差值		10	16		$^{\circ}\text{C}$
FLTR 端子						
V_{FLTR}	在 FLTR 引脚上测得的电压			1.5		V
SDI、SCLK 输入端子						
V_{IH}	高电平输入电压		0.70			V_{IO}
V_{IL}	低电平输入电压				0.3	V_{IO}
I_{IL}	低电平输入漏电流	输入 = 0V	-1		1	μA
I_{IH}	高电平输入漏电流	输入 = $V_{\text{IO}} = 5.5\text{V}$	5		30	μA
$I_{\text{LKG(OFF)}}$	未供电时的泄漏电流 (仅限 SDI 和 SCK)	输入 = 5.5V, $V_{\text{IO}} = V_{\text{DD}} = 0\text{V}$	-1		1	μA
R_{PD}	内部下拉电阻		250	350	450	$\text{k}\Omega$
C_{IN}	输入电容	20MHz		15	20	pF
SDO 输出端						
V_{OH}	高电平输出电压	$I_{\text{OH}} = 2\text{mA}$	0.8			V_{IO}
V_{OL}	低电平输出电压	$I_{\text{OL}} = 2\text{mA}$			0.2	V_{IO}
$I_{\text{LKG(OFF)}}$	未供电时的漏电流	输入 = 5.5V, $V_{\text{IO}} = V_{\text{DD}} = 0\text{V}$	-1		1	μA
nCS 输入端子						
V_{IH}	高电平输入电压		0.70			V_{IO}
V_{IL}	低电平输入电压				0.3	V_{IO}
I_{IH}	高电平输入漏电流	$n\text{CS} = V_{\text{IO}} = 5.5\text{V}$	-1		1	μA
I_{IL}	低电平输入漏电流	$n\text{CS} = 0\text{V}$, $V_{\text{IO}} = 5.5\text{V}$	-50		-5	μA
$I_{\text{LKG(OFF)}}$	未供电时的漏电流	$n\text{CS} = 5.5\text{V}$, $V_{\text{IO}} = V_{\text{DD}} = 0\text{V}$	-1		1	μA
R_{PU}	内部上拉电阻器		250	350	450	$\text{k}\Omega$
C_{IN}	输入电容	20MHz		15	20	pF
RST 输入终端						
V_{IH}	高电平输入电压		0.7			V_{IO}
V_{IL}	低电平输入电压				0.3	V_{IO}
I_{IH}	高电平输入泄漏电流	$\text{RST} = V_{\text{IO}} = 5.5\text{V}$	1		10	μA

5.7 电气特性 (续)

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数		测试条件 ⁽¹⁾	最小值	典型值	最大值	单位
I_{IL}	低电平输入泄漏电流	RST = 0V, $V_{IO} = 5.5\text{V}$	-1		1	μA
$I_{LKG(OFF)}$	未供电时的漏电流	RST = V_{IO} , $V_{DD} = 0\text{V}$	-1		1	μA
R_{PD}	内部下拉电阻器		0.65	1.3	1.95	$\text{m}\Omega$
INT 输出端子						
V_{OL}	低电平输出电压	$I_{OL} = 6\text{mA}$			0.7	V
nWKRQ 输出端子						
V_{OL}	低电平输出电压	$I_{OL} = 6\text{mA}$			0.7	V
OSC1/OSC2 端子和晶体规格						
V_{IH}	高电平输入电压	单端时钟输入。OSC2 = GND, 测试了 OSC1	0.85			V_{IO}
V_{IL}	低电平输入电压	单端时钟输入。OSC2 = GND, 测试了 OSC1			0.3	V_{IO}
F_{OSC1}	时钟输入频率容差	20MHz	-0.5		0.5	%
F_{OSC1}	时钟输入频率容差	40MHz	-0.5		0.5	%
C_{OSC1}	OSC1 的引脚电容		6	8	10	pF
C_{OSC2}	OSC2 的引脚电容		3	5	7	pF
t_{OSC}	时钟输入周期		12		50	ns
t_{DC}	输入占空比		45		55	%
ESR	负载电容的晶体 ESR				60	Ω

(1) 所有 TXD_INT、RXD_INT 和 EN_INT 基准均用于内部节点, 这些节点表示物理层收发器的相同功能。

5.8 时序要求

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
电源						
t_{TSD}	热关断计时器	发生热关断事件时, 该计时器启动, 为结温恢复提供时间。有关热关断的说明, 请参阅“热关断”。	250		550	ms
$t_{UVIO_RE-ENABLE}$	UV 事件清除后的重新使能时间	清除 UV_{IO} 欠压事件后, 器件准备好处理 SPI 事务所需的时间			300	μs
t_{UV}	欠压滤波时间	如果 UV_{CC} 或 UV_{IO} 事件使该计时器到期, 且失效防护功能已启用, 器件便可进入睡眠模式。	250		550	ms
t_{UVIO}	欠压滤波时间	发生 UV_{IO} 事件时, 该计时器启动, 为电源输入恢复提供时间。计时器到期时, 它将禁用输出驱动器。	20	30	40	μs
t_{UVCC}	欠压滤波时间	发生 UV_{CC} 事件时, 该计时器将启动。计时器到期时, 它将禁用 CAN 驱动器。	7	10	20	μs
模式更改时序						
$t_{MODE_POR_STBY}$	从器件为 VDD 和 VIO 供电到 nINT 首次置为有效 (内部时钟) 的时间	VDD 加电, 为 VIO 供电, OSC1 = OSC2 = GND			1	ms
$t_{MODE_STBY_NOM}$	基于 SPI 写入的待机到正常模式切换时间			3	5	μs

5.8 时序要求 (续)

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$t_{\text{MODE_NOM_SLP}}$	通过 SPI 写入从正常模式切换至睡眠模式: WKRQ 关闭			5	10	μs
$t_{\text{MODE_SLP_STBY}}$	从 WUP 事件到 nWKRQ 变为低电平的时间。时钟在 nWKRQ 变为低电平时开始加电			1.2	5	μs
$t_{\text{MODE_NOM_STBY}}$	通过 SPI 写入从正常模式切换至待机模式。			3	5	μs
复位						
t_{RST}	用于复位器件的 RST 引脚脉冲宽度。短于最小值的脉冲可能被忽略		50			μs
$t_{\text{RESET_TIME}}$	复位事件后到器件准备就绪的时间。	CLKIN/晶体 = 20MHz			700	μs
时钟开关						
$t_{\text{CLKIN_STARTUP}}^{(1)}$	如果时钟输入在 nINT/nWKRQ (从睡眠模式) 变为低电平之前切换, 表示从 nINT 变为低电平到准备好处理 SPI 事务的最短等待时间	20MHz 或 40MHz 时钟输入 POR 或退出睡眠模式之后。	300			μs
$t_{\text{CLKIN_STARTUP}}^{(1)}$	当输入时钟在 nINT/nWKRQ 变为低电平后开始切换时, 从输入时钟开始切换到准备好处理 SPI 事务的最短等待时间	20MHz 或 40MHz 时钟输入 POR 或退出睡眠模式之后。	300			μs
$t_{\text{CLOCK_SWITCH}}$	系统切换到请求的时钟所花的时间。这是 MCU 在时钟切换事件后到器件准备好使用时钟之前必须等待的时间。切换到晶体时, 由于每个晶体的启动时间不同, 因此该时间可能更长	切换到内部 HS 时钟或外部时钟输入。 晶体的切换时间取决于所使用的晶体和电容。	100			μs

(1) 此规格通过设计保证, 未经生产测试

5.9 开关特性

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
内部振荡器						
OSC1 和 OSC2 引脚						
$t_{\text{OSC_READY}}$	从 UVIO 到振荡器达到稳定的高速振荡器稳定周期	40MHz 晶体 备注: 该值取决于应用和晶体		3		ms
器件开关特性						
$t_{\text{WK_FILTER}}$	满足唤醒请求滤波总线要求的总线时间	待机模式	500		950	ns
$t_{\text{WK_TIMEOUT}}$	总线唤醒超时: 必须在该时间内发生 WUP 才能被视为有效		0.8		2	ms
t_{SILENCE}	总线空闲超时	当总线从显性状态变为隐性状态时, 计时器会复位并重新启动, 反之亦然。	0.6		1.2	s
t_{INACTIVE}	处理器在加电、加电复位或唤醒事件后, 清除唤醒标志或将器件切换至正常模式所需的时间。若未在该时间内完成操作, 器件将进入睡眠模式		2	4	6	最小值
t_{BIAS}	从显性-隐性-显性序列开始到现在的时间	每个阶段 $6\mu\text{s}$ 直至 $V_{\text{sym}} \geq 0.1$			250	μs
$t_{\text{TXD_INT_DTO}}$	显性超时 ⁽²⁾ (仅限 CAN 收发器) ⁽¹⁾		1		5	ms
发送器和接收器开关特性						

5.9 开关特性 (续)

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$t_{\text{BIT(BUS)-2M}}$	在 2Mbps 下发送的隐性位宽	$R_{\text{ST}} = 0\text{V}$, $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$	490		510	ns
$t_{\text{BIT(BUS)-5M}}$	在 5Mbps 下发送的隐性位宽	$R_{\text{ST}} = 0\text{V}$, $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$	190		210	ns
$t_{\text{BIT(RXD)-2M}}$	在 2Mbps 下接收的隐性位宽	$R_{\text{ST}} = 0\text{V}$, $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$	470		520	ns
$t_{\text{BIT(RXD)-5M}}$	在 5Mbps 下接收的隐性位宽	$R_{\text{ST}} = 0\text{V}$, $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$	170		220	ns
$\Delta t_{\text{REC}}^{(3)}$	在 2Mbps 下的接收器时序对称性	$R_{\text{ST}} = 0\text{V}$, $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$	-20		15	ns
$\Delta t_{\text{REC}}^{(3)}$	在 5Mbps 下的接收器时序对称性	$R_{\text{ST}} = 0\text{V}$, $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$	-20		15	ns
$t_{\text{PAS_REC_STAR T}}$	被动隐性阶段的信号增强开始时间	从 TXD 上升沿 (斜率 $< 5\text{ns}$, 50% 阈值) 开始测量, 持续到信号改善阶段结束; $R_{\text{DIFF_PAS_REC}} \geq R_{\text{DIFF_ACT_REC}}$ 最小值; $R_{\text{SE_CANH/L}} \geq R_{\text{SE_SIC_REC}}$ 最小值			530	ns
$t_{\text{ACT_REC_STAR T}}$	主动信号改善阶段的开始时间	从 TXD 上升沿 (斜率 $< 5\text{ns}$, 50% 阈值) 开始测量,			120	ns
$t_{\text{ACT_REC_END}}$	主动信号改善阶段的结束时间	从 TXD 上升沿 (斜率 $< 5\text{ns}$, 50% 阈值) 开始测量,	355			ns
$t_{\text{prop(TXD_BUSR EC)}}$	传播延迟时间, 低电平到高电平的 TXD 边沿到驱动器隐性状态 (显性状态到隐性状态)	典型条件: $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$, $R_{\text{CM}} = \text{开路}$		55	80	ns
$t_{\text{prop(TXD_BUSD OM)}}$	传播延迟时间, 高电平到低电平的 TXD 边沿到驱动器显性状态 (隐性状态到显性状态)	典型条件: $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$, $R_{\text{CM}} = \text{开路}$		55	80	ns
$t_{\text{sk(p)}}$	脉冲偏移 ($t_{\text{PHR}} - t_{\text{PLD}}$)	典型条件: $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$, $R_{\text{CM}} = \text{开路}$		15	25	ns
t_{R}	差动输出信号上升时间:	典型条件: $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$, $R_{\text{CM}} = \text{开路}$		30	60	ns
t_{F}	差动输出信号下降时间:	典型条件: $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$, $R_{\text{CM}} = \text{开路}$		30	55	ns
$t_{\text{prop(BUSREC_R XD)}}$	传播延迟时间, 总线隐性输入到 RXD 高电平输出 (显性状态到隐性状态)	$C_{\text{RXD}} = 15\text{pF}$; $\text{CANL} = 1.5\text{V}$, $\text{CANH} = 3.5\text{V}$		65	110	ns
$t_{\text{prop(BUSDOM_R XD)}}$	传播延迟时间, 总线显性输入到 RXD 低电平输出 (隐性状态到显性状态)	$C_{\text{RXD}} = 15\text{pF}$; $\text{CANL} = 1.5\text{V}$, $\text{CANH} = 3.5\text{V}$		60	110	ns
t_{LOOP}	环路延迟 ⁽¹⁾	典型条件: $45\ \Omega \leq R_{\text{L}} \leq 65\ \Omega$, $C_{\text{L}} = 100\text{pF}$, $C_{\text{RXD}} = 15\text{pF}$, $4.5\text{V} \leq V_{\text{CC}} \leq 5.5\text{V}$, $V_{\text{CC1}} \pm 2\%$			190	ns
SPI 开关特性						

5.9 开关特性 (续)

在 $-40^{\circ}\text{C} \leq T_{VJ} \leq 150^{\circ}\text{C}$ 的工作虚拟结温范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
f _{SCK}	SCLK, SPI 时钟频率	f _{OSC} = 20 (CRC 关闭), 40MHz V _{IO} ≥ 3.0V 待机或正常模式			40	MHz
		f _{OSC} = 20 (CRC 关闭), 40MHz V _{IO} < 3.0V 待机或正常模式			20	
		f _{OSC} = 20MHz (CRC 开启) 待机或正常模式			20	
		睡眠模式			20	
t _{SCK}	SCLK, SPI 时钟周期		25		ns	
t _{RSCK}	SCLK 上升时间	f _{SCLK} = 40MHz			6	ns
t _{FSCK}	SCLK 下降时间	f _{SCLK} = 40MHz			6	ns
t _{SCKH}	SCLK, SPI 时钟高电平		11		ns	
t _{SCKL}	SCLK, SPI 时钟低电平		11		ns	
t _{CSS}	芯片选择建立时间		10		ns	
t _{CSH}	芯片选择保持时间		10		ns	
t _{CSD}	芯片选择禁用时间		50		ns	
t _{SISU}	数据输入建立时间		5		ns	
t _{SIH}	数据输入保持时间		5		ns	
t _{SOV}	数据输出有效				10	ns
t _{RSO}	SDO 上升时间	C _L = 10pF			10	ns
t _{FSO}	SDO 下降时间	C _L = 10pF			10	ns

- 所有 TXD_INT、RXD_INT、EN_INT 和仅限 CAN 收发器的基准均适用于表示独立收发器的相同功能的内部节点。
- 一旦 TXD_INT 处于显性状态的持续时间超过 TXD 显性超时 (t_{TXD_INT_DTO}) 值, t_{TXD_INT_DTO} 便会立即禁用收发器的驱动器, 从而释放总线以进入隐性状态, 防止因本地故障而将总线锁定为显性状态。驱动器只有在 TXD_INT 返回高电平 (隐性状态) 后才能发送显性信号。尽管这样可防止总线出现本地故障, 进而锁定总线显性状态, 但会限制可能的最小数据速率。CAN 协议允许 (TXD_INT 上) 在最差情况下最多可有 11 个连续显性位, 其中 5 个连续显性位后面紧接一个错误帧。该条件与 t_{TXD_INT_DTO} 最小值一同限制了最小比特率。最小比特率的计算公式如下: 最小比特率 = 11 / t_{TXD_INT_DTO} = 11 位 / 1.2ms = 9.2kbps。
- $\Delta t_{\text{Rec}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$

6 参数测量信息

备注

所有 TXD_INT、RXD_INT 和 EN_INT 基准均用于内部节点，这些节点表示物理层收发器的相同功能。在测试模式下，这些信号可引出到引脚，用于测试收发器或 CAN FD 控制器。

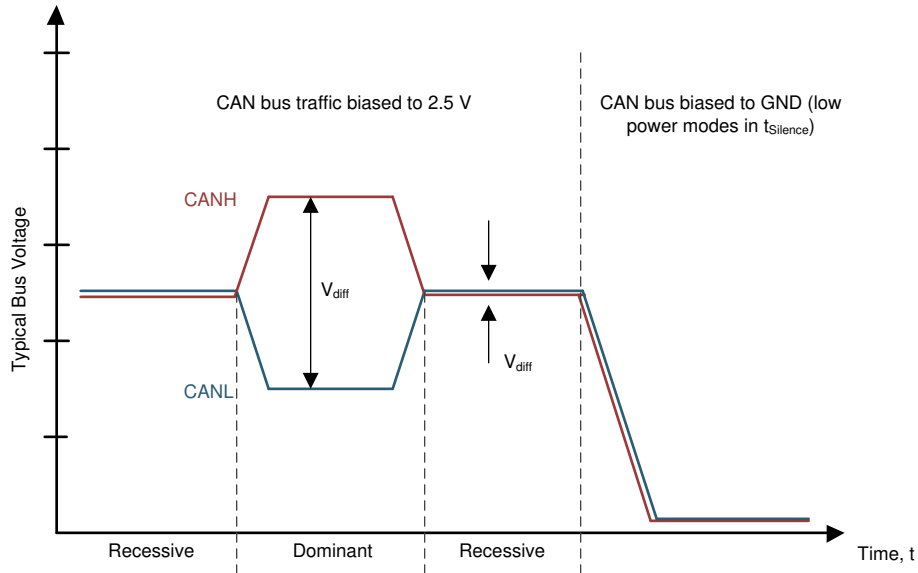
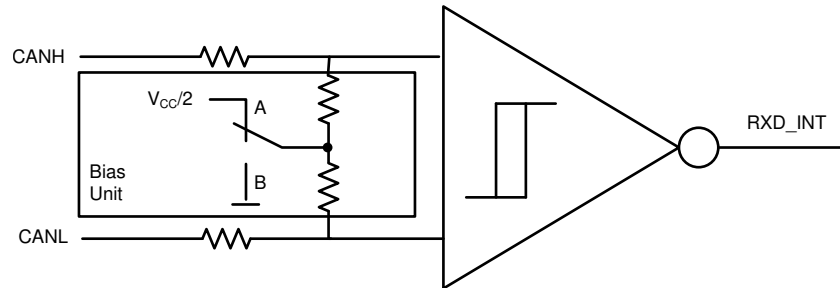


图 6-1. 总线状态 (物理位表示)



- A. A : 选择性唤醒
- B. B : 待机和睡眠模式 (低功耗)

图 6-2. 简化的隐性共模偏置单元和接收器

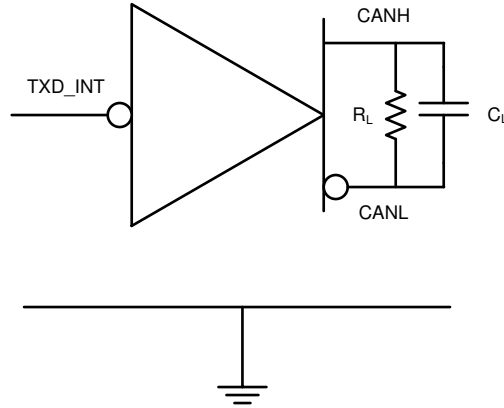


图 6-3. 电源测试电路

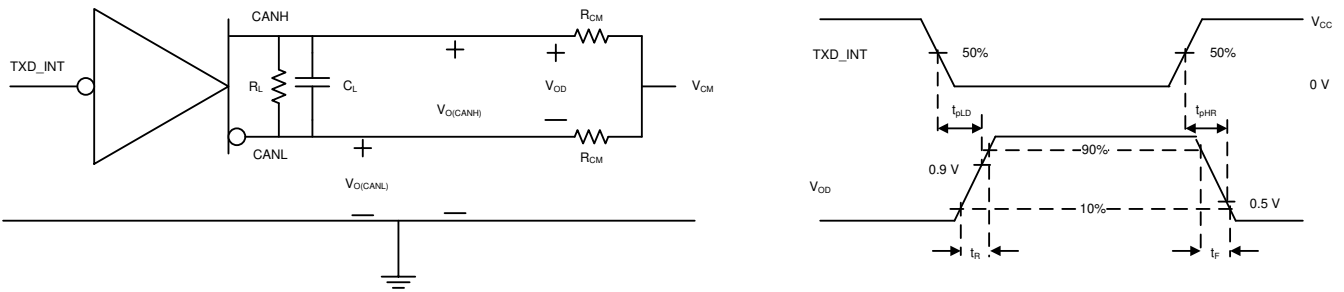


图 6-4. 驱动器测试电路与测量

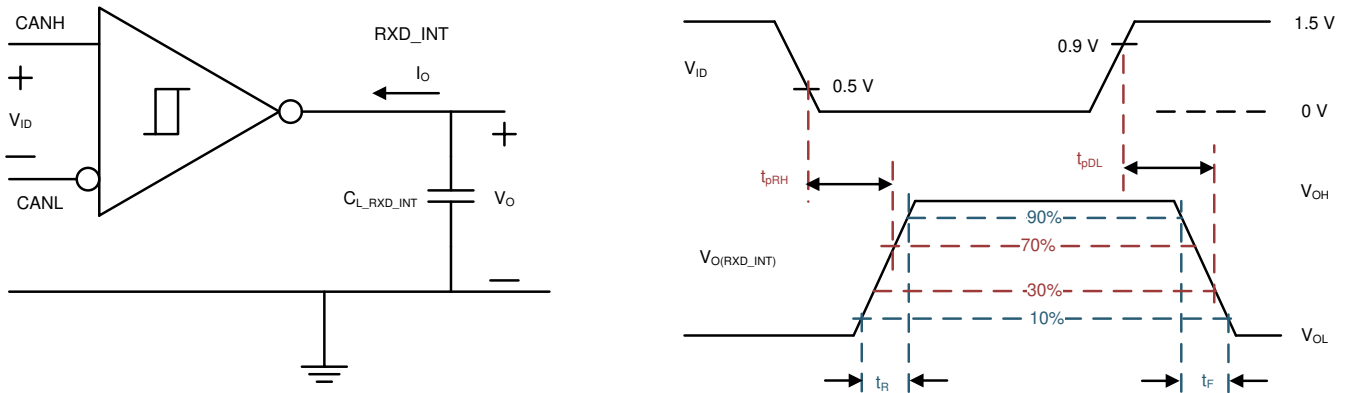


图 6-5. 接收器测试电路与测量

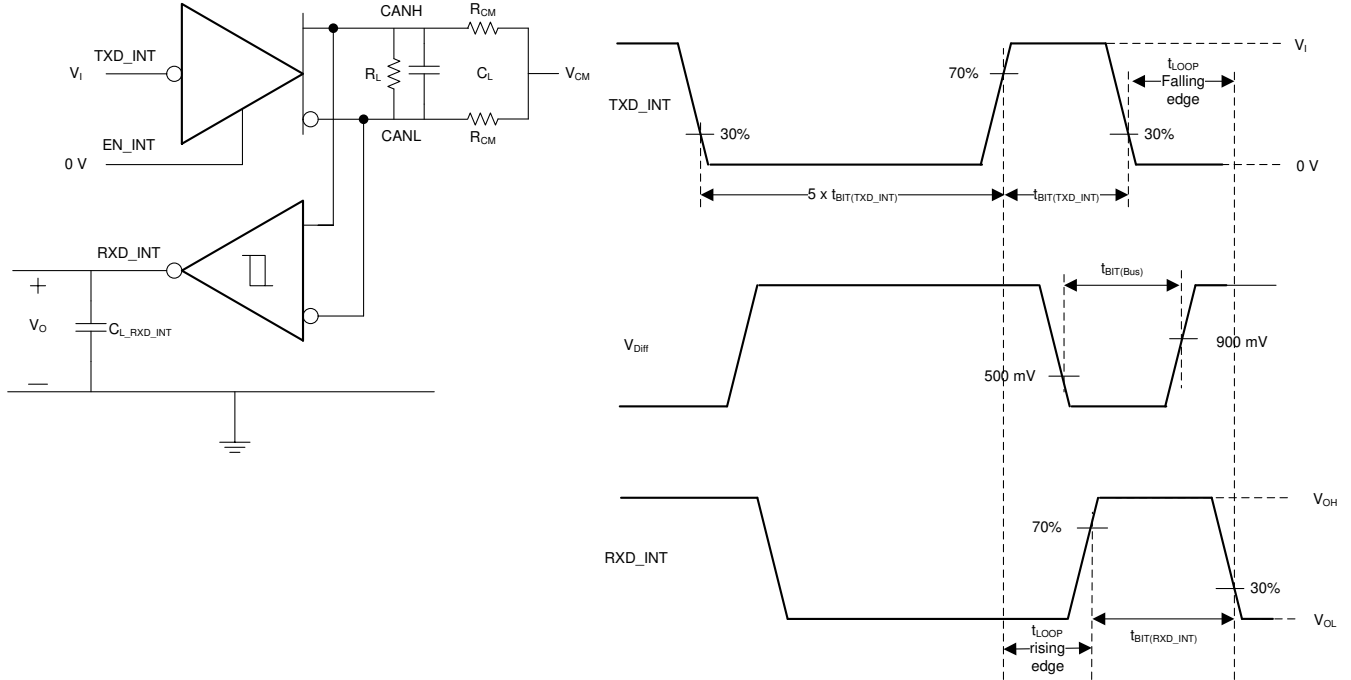


图 6-6. 发送器和接收器时序行为测试电路和测量

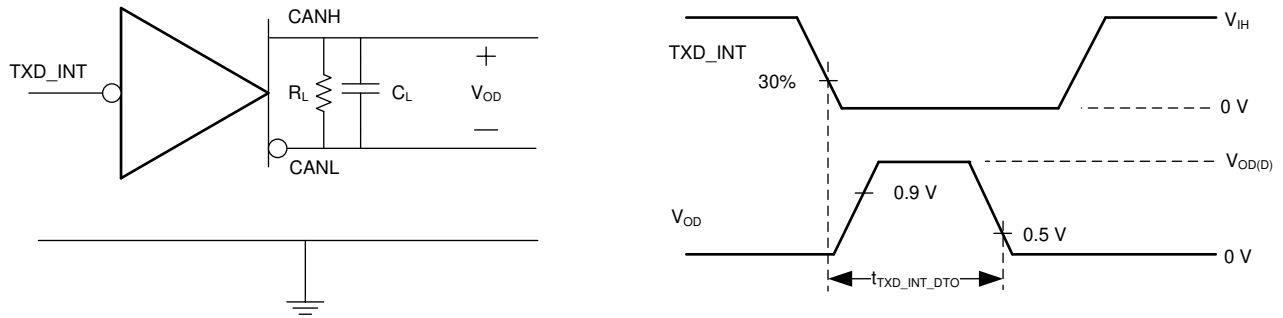


图 6-7. TXD_INT 显性超时测试电路与测量

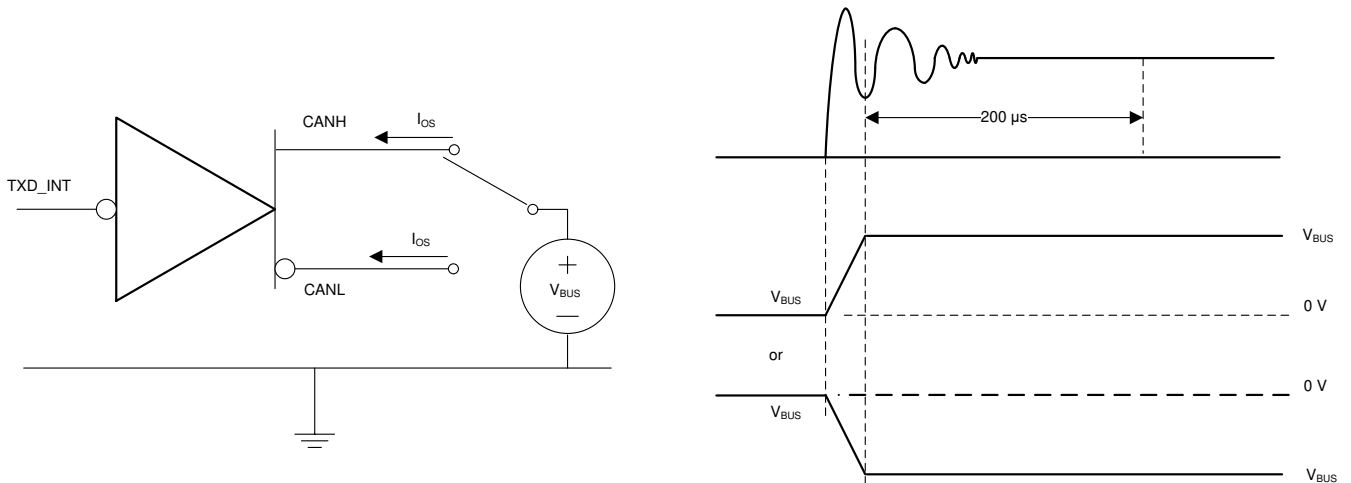


图 6-8. 驱动器短路电流测试与测量

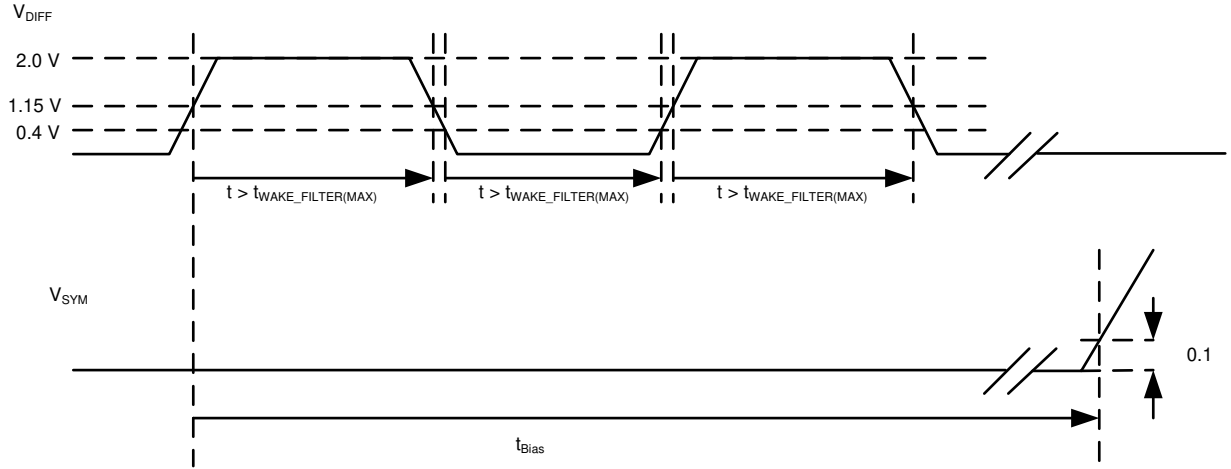


图 6-9. 偏置反应时间测量的测试信号定义

ADVANCE INFORMATION

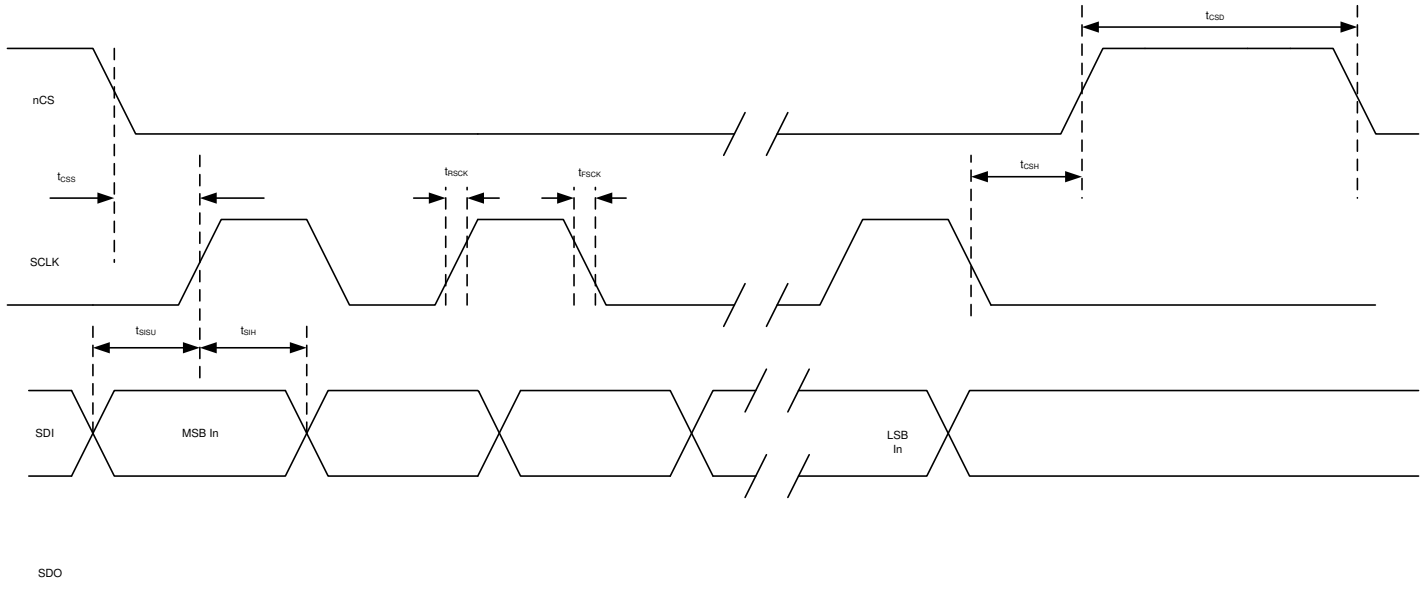


图 6-10. SPI AC 特征写入

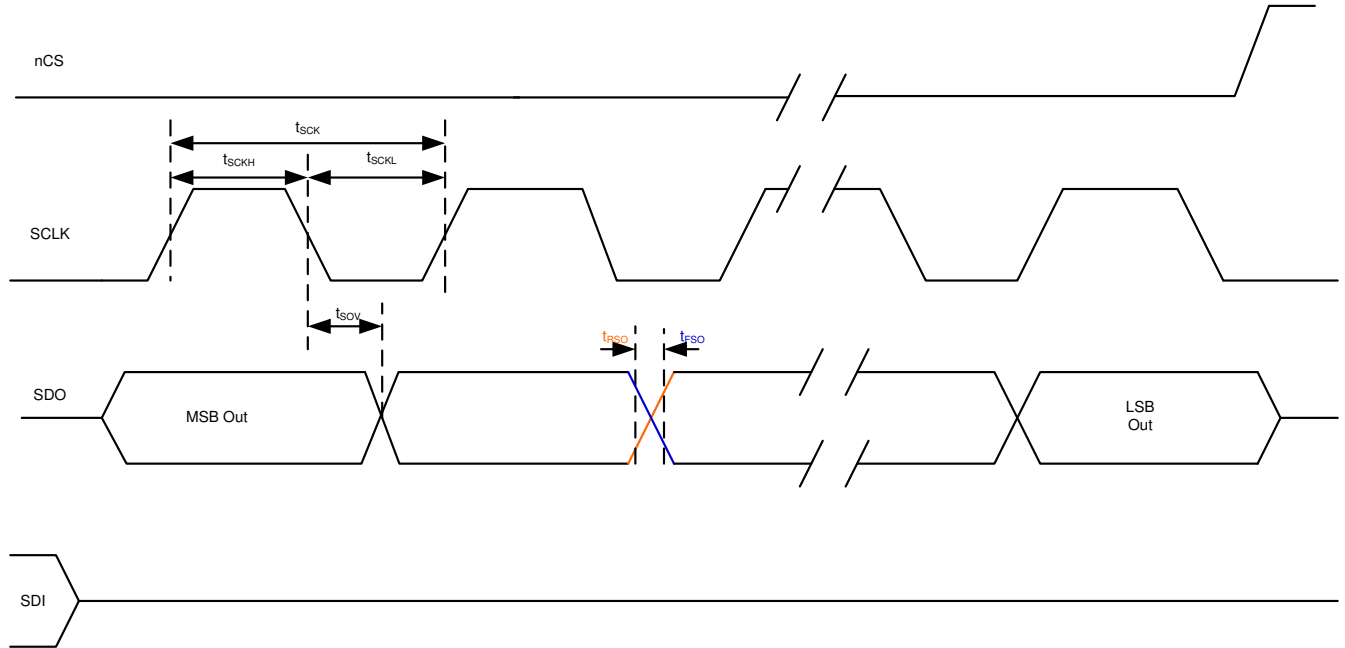


图 6-11. SPI AC 特征读取

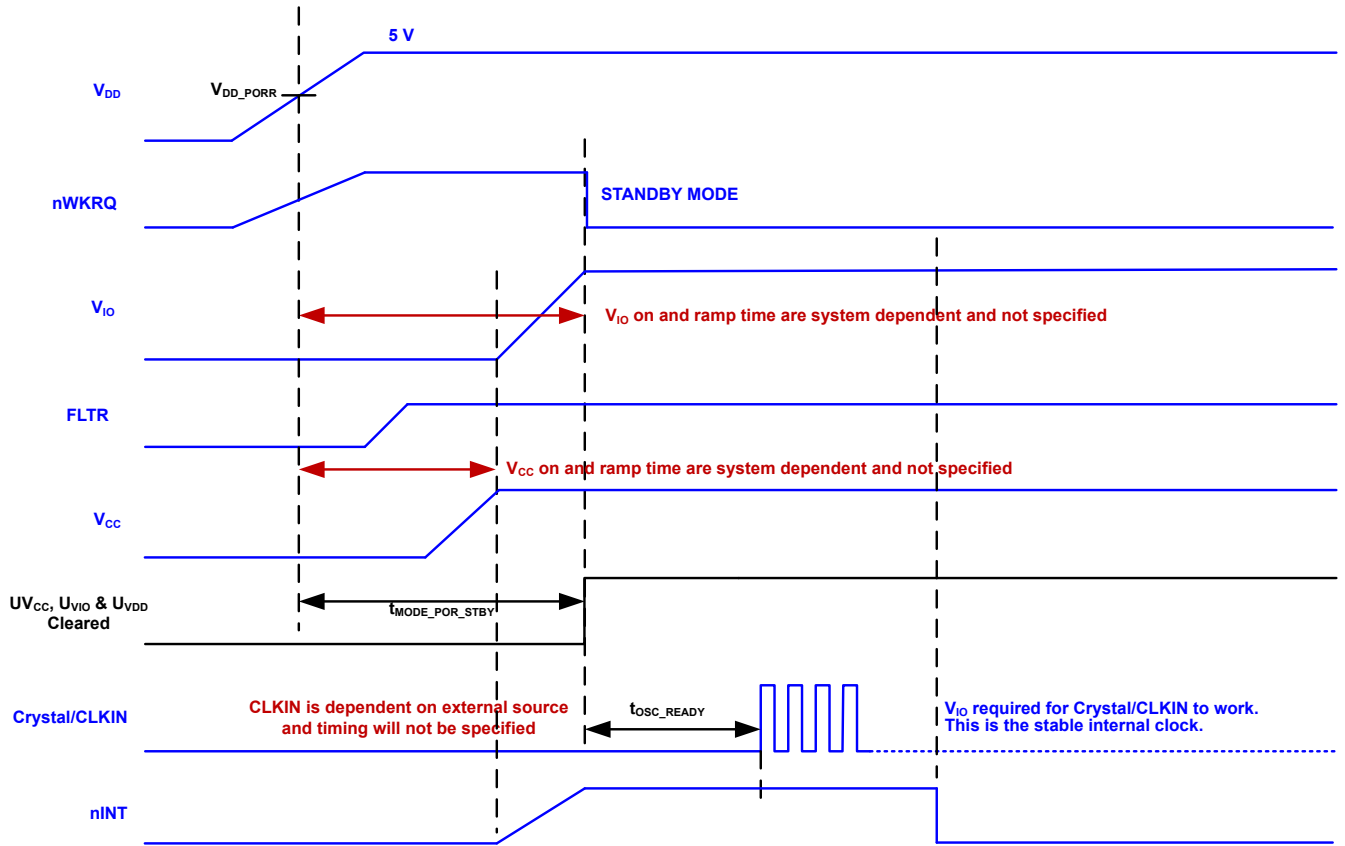


图 6-12. 上电时序

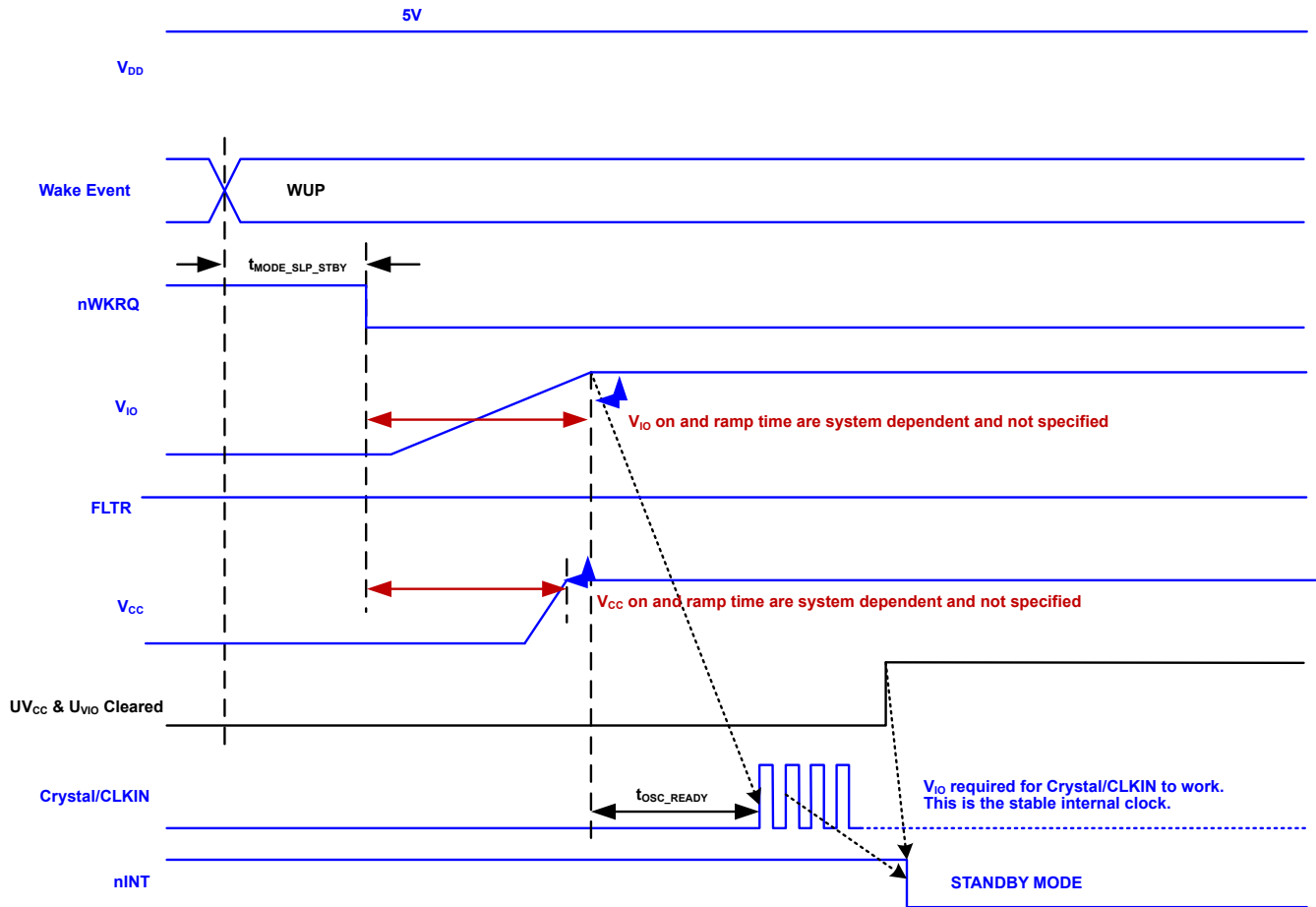


图 6-13. 睡眠到待机时序 (通过总线或 SPI)

备注

使用单端时钟输入时，由于在等待单端输入时使用内部时钟，nINT 引脚可以在接收单端输入时钟之前置为有效。

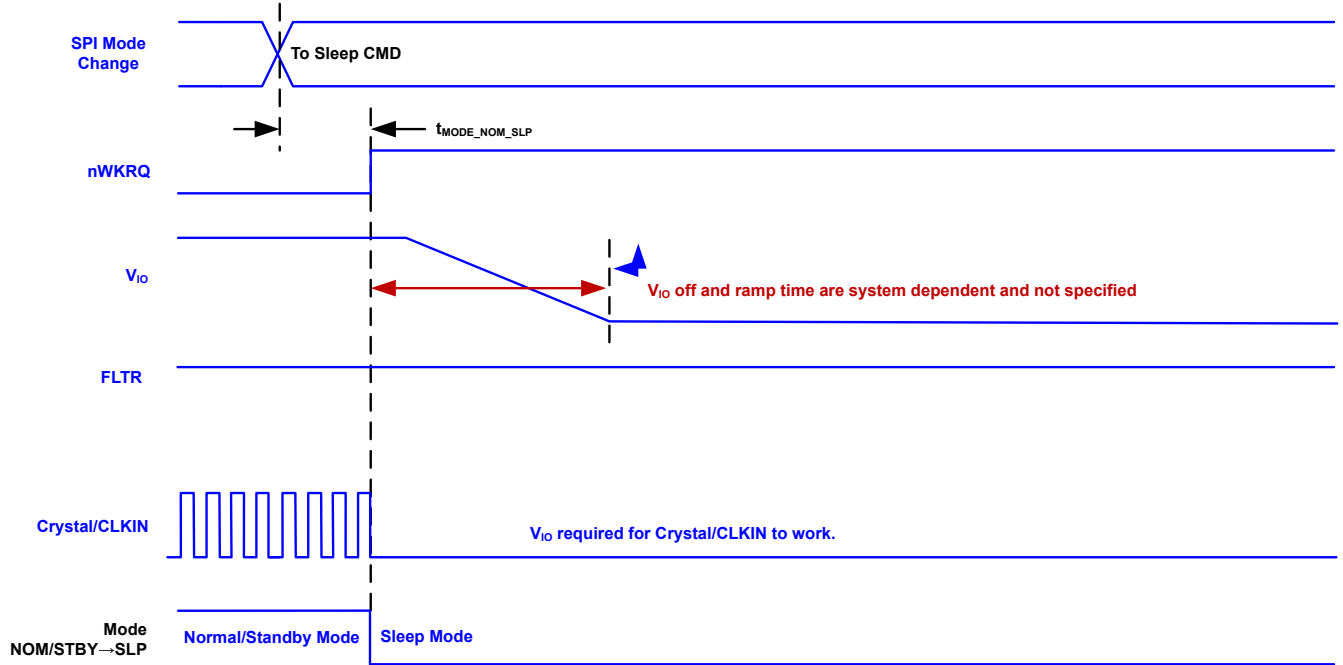


图 6-14. 从正常或待机到睡眠的时序

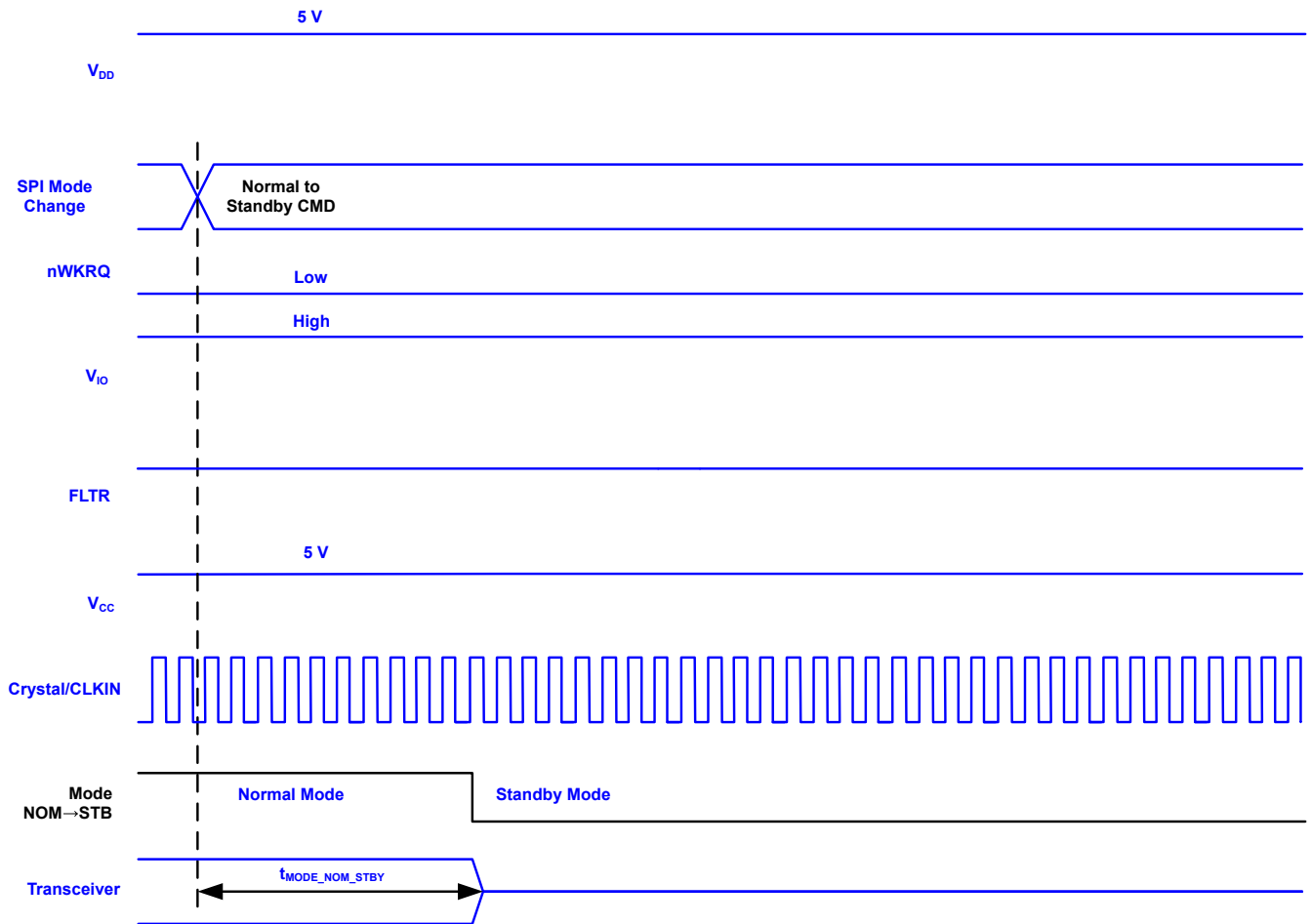


图 6-15. 正常到待机时序

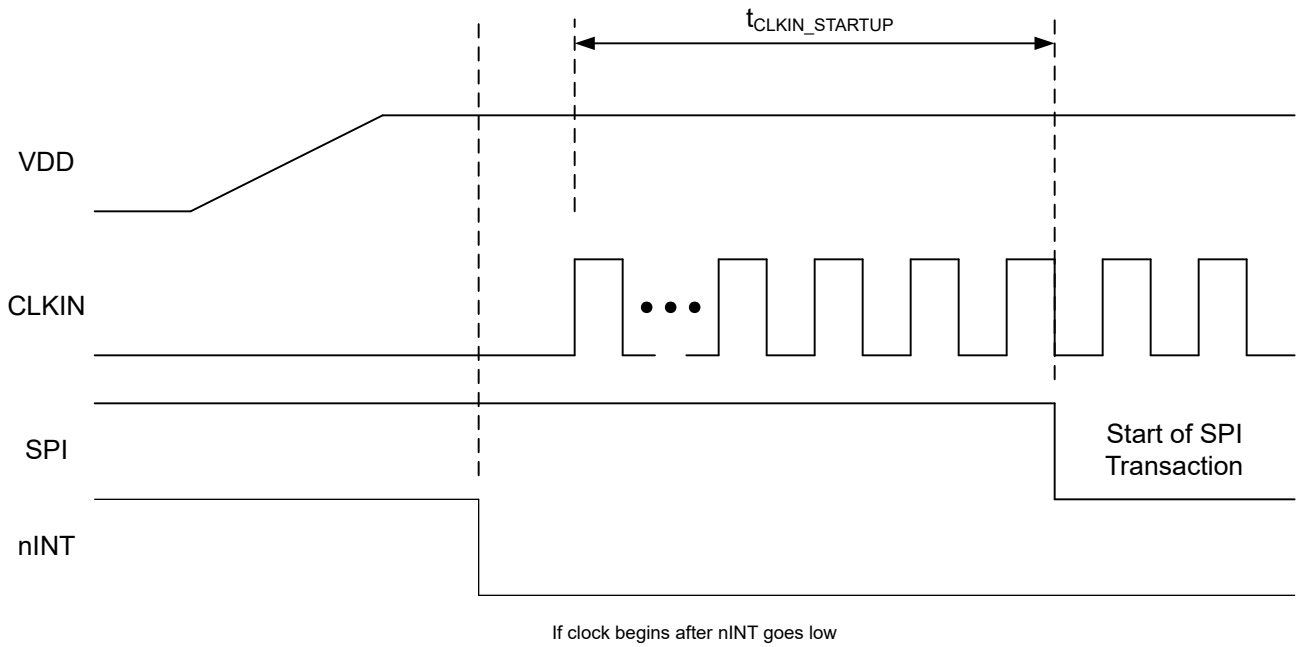
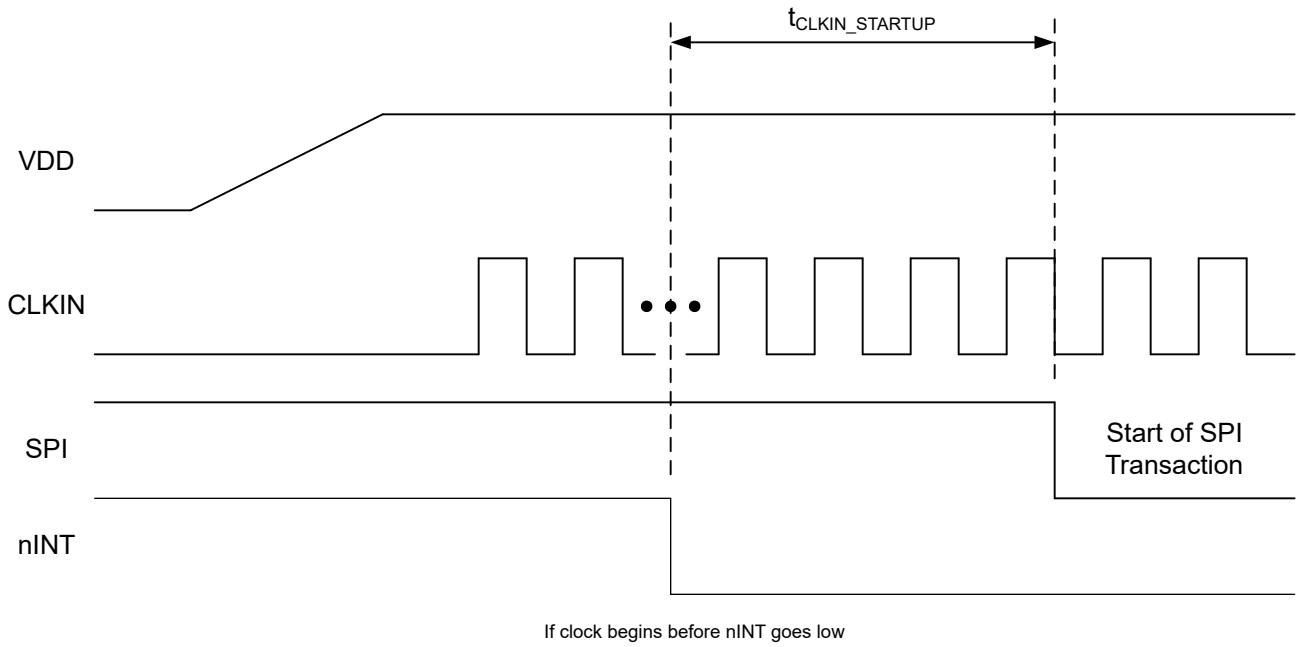


图 6-16. 单端时钟输入时序

7 详细说明

7.1 概述

TCAN4572-Q1 是具有集成式 CAN FD 收发器的 CAN FD 控制器，支持高达 5Mbps 的数据速率。CAN FD 控制器符合 ISO 11898-1:2015 高速控制器局域网 (CAN) 数据链路层规范，满足 ISO 11898-2:2016 高速控制器局域网 (CAN) 规范的物理层要求，在 CAN 总线和 CAN 协议控制器之间提供了一个接口，同时支持传统 CAN 和 CAN FD (数据速率高达 5 兆位/秒 (Mbps))。TCAN4572-Q1 提供了 CAN FD 收发器功能：发送到总线的差分发送能力和从总线接收的差分接收能力。该器件包含许多保护特性，可确保器件和 CAN 网络的稳健性。这些器件还可以通过使用实现 ISO 11898-2:2016 唤醒模式 (WUP) 的 CAN 总线进行远程唤醒。TCAN4572-Q1 具有串行外设接口 (SPI)，可连接到本地微处理器进行器件配置，以及发送和接收 CAN 帧。

CAN 总线在运行期间有两种逻辑状态：隐性和显性。

在隐性总线状态下，总线通过各节点接收器的高阻内部输入电阻器偏置到 2.5V 的共模电压。隐性状态相当于逻辑高电平。隐性状态也是空闲状态。

在显性总线状态下，总线由一个或多个驱动器差分驱动。电流流经终端电阻器并在总线上产生差分电压。显性状态相当于逻辑低电平。显性状态会覆盖隐性状态。

在仲裁期间，多个 CAN 节点可以同时传输一个显性位。在这种情况下，总线的差分电压高于单个驱动器的差分电压。

具有低功耗待机模式的收发器有第三种总线状态，在这种状态下，总线端子通过接收器的高阻值内部电阻弱偏置到接地。TCAN4572-Q1 支持自动偏置，请参阅节 8.1.3.2

7.2 功能方框图

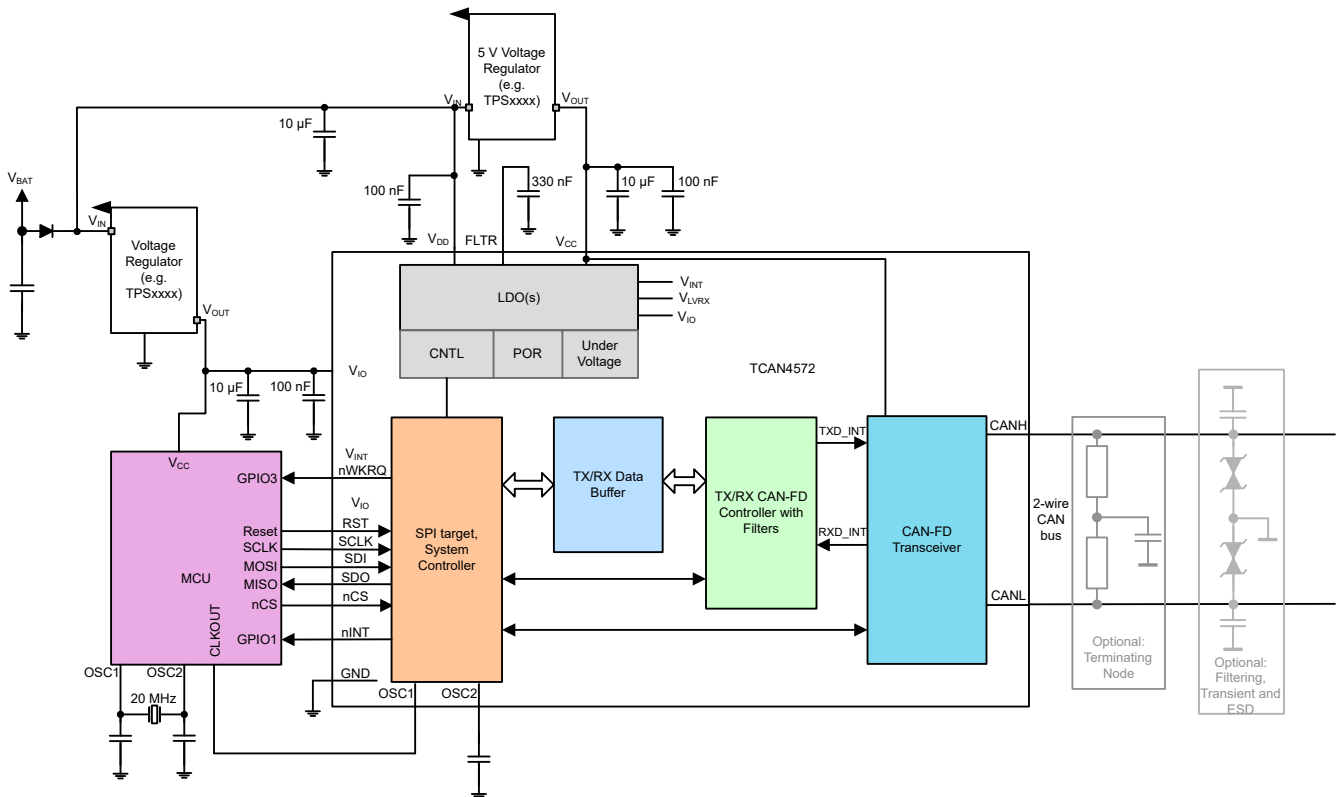


图 7-1.

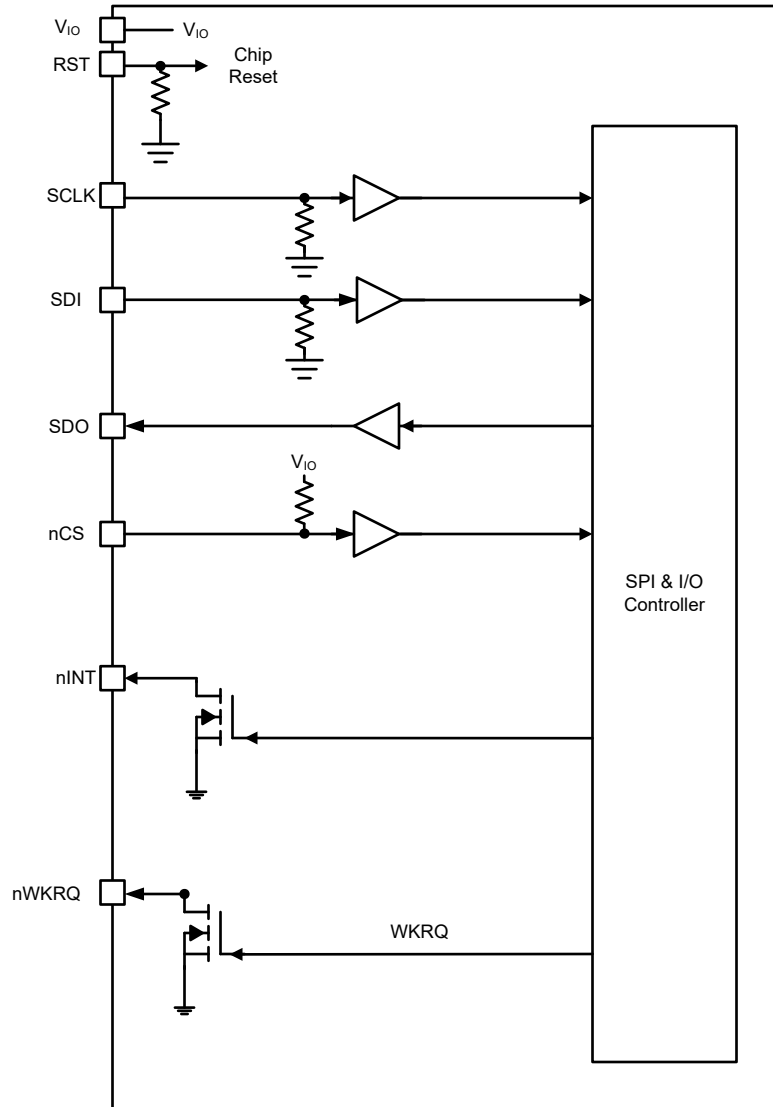


图 7-3. SPI 和数字 IO 方框图

7.3 特性说明

7.3.1 V_{DD} 引脚

该引脚连接到市电电源，也可连接到电池。该引脚为支持数字内核的内部稳压器供电。该引脚需要连接一个 100nF 电容器。有关更多信息，请参阅节 8.3。加电时，V_{DD} 需要升至 UV_{DD} 上升阈值以上。

当 V_{DD} 引脚电压降至 UV_{DD} 以下时，器件被置于受保护状态，这会将所有由 V_{IO} 控制的 IO 设置为高阻抗。这意味着当 V_{DD} 低于 UV_{DD} 时，SPI 无法访问。器件退出 UV_{DD} 条件后，将触发一个 UV_{DD} 中断，让处理器知道器件由于 UV_{DD} 条件而被置于受保护模式。

7.3.2 V_{CC} 引脚

该引脚为内部 CAN 收发器提供 5V 电源电压。有关更多信息，请参阅节 8.3。加电时，V_{CC} 需要升至 UV_{CC} 上升阈值以上。

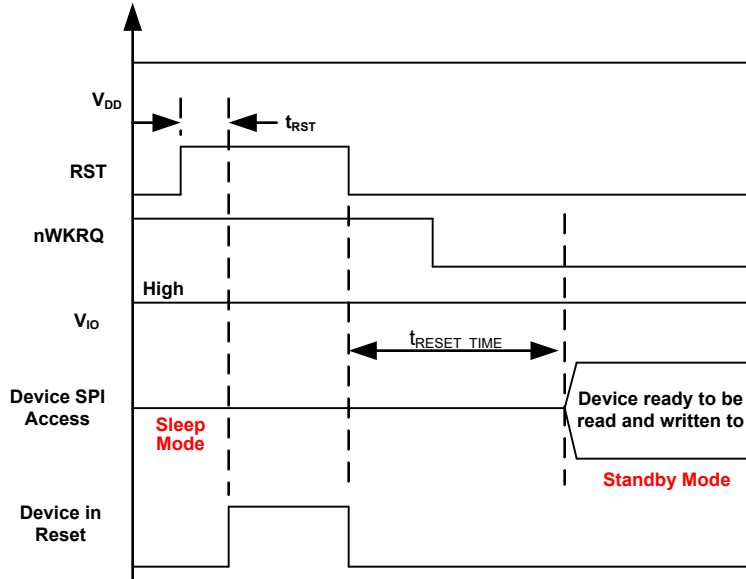


图 7-5. 睡眠模式下 RST 引脚的时序

7.3.6 SPI CRC 特性

TCAN4572-Q1 支持 16 位 SPI CRC。该特性会阻止使用无效 CRC 的写入，并确保 CPU 和器件之间的通信正确，从而防止发生具有无效 CRC 的写入。有关更多信息，请参阅节 7.5.1.6。

7.3.7 OSC1、OSC2 引脚与自动时钟检测

这些引脚用于晶体振荡器。OSC1 引脚还可用作来自微处理器或其他一些时钟源的单端时钟输入。有关这些引脚的功能的更多信息，请参阅节 8.1 部分。请注意，晶体驱动电路由 VIO 电源供电。

要在加电时自动使用内部振荡器，OSC1 和 OSC2 都必须短接至地。当两个引脚都短接至地时，使用内部 20MHz 振荡器。

OSC1 和 OSC2 引脚具有多种功能，具体取决于器件需要的时钟计时方式。如果使用外部晶体振荡器，则 OSC1 和 OSC2 连接到晶体。如果使用单端输入，则 OSC2 接地，OSC1 接收来自外部源的单端时钟输入。

时钟块的检测逻辑是：加电时检查 OSC2 引脚，看看它接地还是连接到晶体振荡器。该检测会快速完成，并告知器件要使用哪种驱动模式。完成了该初始检测后，时钟模式即保持不变，直到发生上电复位事件，以便降低因切换时钟模式产生噪声的可能性。如果使用内部振荡器，则一旦检测到 OSC2 接地，就始终在开始时使用内部振荡器。将一直使用内部时钟，直到 OSC1 引脚开始从外部源切换。一旦检测到 OSC1 发生切换，器件便会切换到该外部单端输入，并保持“锁定”到该时钟，直至电源复位且检测过程重新开始。如果在发生有效的 SPI 事务时未检测到外部时钟输入，则待机模式下的 SPI 事务也会将时钟“锁定”到内部振荡器。SPI 帧完成对 SPI 标头的处理（以确定它是否有效）后，如果尚未检测到外部时钟，器件将锁定到内部时钟。

备注

对于早期的器件版本，请将器件与外部晶体配合使用，以确保器件正常工作。要确定是否使用了早期器件，请读取地址 0x8 处的寄存器 DEVICE_REV；如果 REV_MINOR（位 7-0）读数为 0x0，请迁移到最新的器件。

7.3.8 手动时钟选择

可通过手动方式“动态”选择外部时钟和内部时钟，从而在应用需要时降低功耗。关于此功能有一些注意事项。请参阅节 7.3.7 了解自动时钟检测方案的工作原理，因为对器件进行复位会触发部分或完整的时钟检测操作，如下所述。请注意，只有降至 POR 阈值以下的 VDD 切换才会重新触发晶体检测。

备注

手动切换时钟时，处理器必须等待 $t_{\text{CLOCK_SWITCH}}$ 时间之后才能进行任何后续 SPI 写入，以便为器件提供足够的时钟切换时间。如果切换到外部晶体，所需等待时间取决于晶体启动时间。该时间因使用的晶体而异，需要针对每种应用进行评估。

表 7-1. 手动选择后复位时的时钟行为

加电时检测到时钟	复位后 (强制为内部时钟)	复位后 (强制为外部时钟)
晶体	晶体	晶体
单端时钟输入	重新检测单端输入或内部时钟	重新检测单端输入或内部时钟
内部时钟	重新检测单端输入或内部时钟	重新检测单端输入或内部时钟

在切换时钟时，有一项重要事项会影响加电检测到的时钟为外部单端时钟输入的情况。如果时钟被强制切换到内部时钟，随后解除强制设置，时钟源仍会保持为内部时钟。如果用户希望返回外部单端时钟，则需要重新选择并强制切换到该时钟，或执行一次复位事件以重新检测时钟源。从内部时钟源切换到外部时钟单端输入时，情况也是如此

表 7-2. 高速时钟源选择

加电检测到的时钟	CLK_SEL	CLK_FORCE 写入值	
		1	0 (先前的值为 1)
INT (内部 20MHz)	0	INT	INT
	1	ECI	ECI
XTAL (外部晶体)	0	INT	XTAL
	1	XTAL	XTAL
ECI (外部时钟单端输入)	0	INT	INT
	1	ECI	ECI

7.3.9 nWKRQ、nINT1 引脚

该引脚默认是一个漏极开路唤醒请求引脚，用于总线唤醒 (WUP) 请求和上电 (PWRON)。nWKRQ 引脚默认配置为基于唤醒事件的唤醒使能输出 (类似于 INH 输出)。在此配置下，输出被拉低并锁存，以用作稳压器的使能信号。通过设置 $16'h0800[8] = 1$ ，可将 nWKRQ 引脚配置为唤醒中断引脚，此时它会将输出拉低；但一旦唤醒中断标志被清除，它便会释放输出以回到高电平。在此配置下，如果发生唤醒事件，nWKRQ 引脚将从高电平切换为低电平。该引脚为漏极开路输出，需要将一个外部上拉电阻器连接到 V_{IO} 电源轨。某些外部稳压器或电源管理芯片可能需要一个数字逻辑引脚来接收唤醒请求，此时即可使用该引脚。

该引脚的另一项功能是用作 M_CAN INT1 的低电平有效中断输出。这样，用户可以将某些中断 (例如新消息中断或发送完成中断) 配置到备用引脚上，从而减少部分 SPI 读取操作并优化特定的中断服务例程 (ISR)，以此提升器件的数据吞吐量。要将该引脚用作 INT1 输出，还必须配置 MCAN 以启用 INT1，并通过配置 MCAN 的 ILE 和 ILS 寄存器来选择要使用的中断。

该引脚的驱动器由主数字电源驱动，不依靠 V_{IO} 来拉低。

表 7-3. nWKRQ 引脚配置

功能	nWKRQ_CONFIG(0x0800[8])	nWKRQ_MCAN_INT1(0x0800[10])
MCAN INT1 中断 (低电平有效)	x	1

表 7-3. nWKRQ 引脚配置 (续)

功能	nWKRQ_CONFIG(0x0800[8])	nWKRQ_MCAN_INT1(0x0800[10])
唤醒中断 (低电平有效)	1	0
INH 功能 (低电平有效)	0	0

备注

- 该引脚低电平有效，是来自寄存器 16'h0820 的 CANINT 和 WKERR 信号的逻辑或；当配置为唤醒中断功能时，这些中断源不会被屏蔽

7.3.10 nINT 中断引脚

nINT 是专用的漏极开路全局中断输出引脚。此引脚需要一个连接到 V_{IO} 的外部上拉电阻器才能正常工作。当该引脚被拉低时，所有中断请求都会反映在该引脚上。

它具有抗尖峰脉冲功能，可确保引脚置为无效 (逻辑高电平) 的时间极短。该值根据使用的输入时钟频率而变化，在开关特性部分进行了规定。如果在清除中断后立即发生中断，该功能会在下一次置为有效 (逻辑低电平) 之前提供一小段延迟。确保处理器检测到下降沿切换。

备注

该引脚低电平有效，是寄存器 16'h0820 和 16'h0824 中所有未被屏蔽的故障信号的逻辑或。

7.3.11 CANH 和 CANL 总线引脚

这些是 CAN 高电平和 CAN 低电平差分总线引脚。这些引脚连接到 CAN 收发器和低电压 WUP CAN 接收器。本文通篇对这些引脚的功能进行了说明。请参阅节 8.1.3.2 以了解 CAN 总线偏置。

7.4 器件功能模式

TCAN4572-Q1 具有多种工作模式：正常模式、待机模式、睡眠模式和一种受保护模式。前三种模式通过 SPI 寄存器进行选择。受保护模式是一种经过修改的待机模式，用于保护器件或总线。TCAN4572-Q1 收到唤醒事件时会自动从睡眠模式进入待机模式。请参阅表 7-4，了解各种模式以及每种模式下器件内处于运行状态的部分。

TCAN4572-Q1 状态图展示了 CAN 总线在每种工作模式下的偏置。

表 7-4. 模式概述

模式	RST 引脚	nINT	nWKRQ	低功耗 CAN RX	SPI	CAN TX/RX	存储器和配置
正常	L	开启	开启	关闭	开启	开启	已保存
待机	L	开启	开启	开启	开启	关闭	已保存
TSD 受保护	L	开启	开启	开启	开启	关闭	已保存
睡眠	L	关闭	关闭	开启	打开 ⁽¹⁾	关闭	已部分保存

- (1) 在睡眠模式下，可以访问精简的寄存器子集。需要给 V_{IO} 加电。

表 7-5. 时钟状态

时钟	睡眠模式	待机模式	正常模式	TSD 受保护
外部 HS 振荡器	无效	有效	有效	无效
内部 HS 振荡器	无效 ⁽¹⁾	无效 ⁽¹⁾	无效 ⁽¹⁾	无效
内部 LS 振荡器	无效 ⁽²⁾	有效	有效	有效

- (1) 如果 CAN 总线偏置激活且启用了选择性唤醒，则有效
 (2) 如果 CAN 总线偏置激活，则有效

备注

- 只要 V_{IO} 高于 U_{VIO} ，SPI 就处于运行状态，因为缓冲器以 V_{IO} 为基准

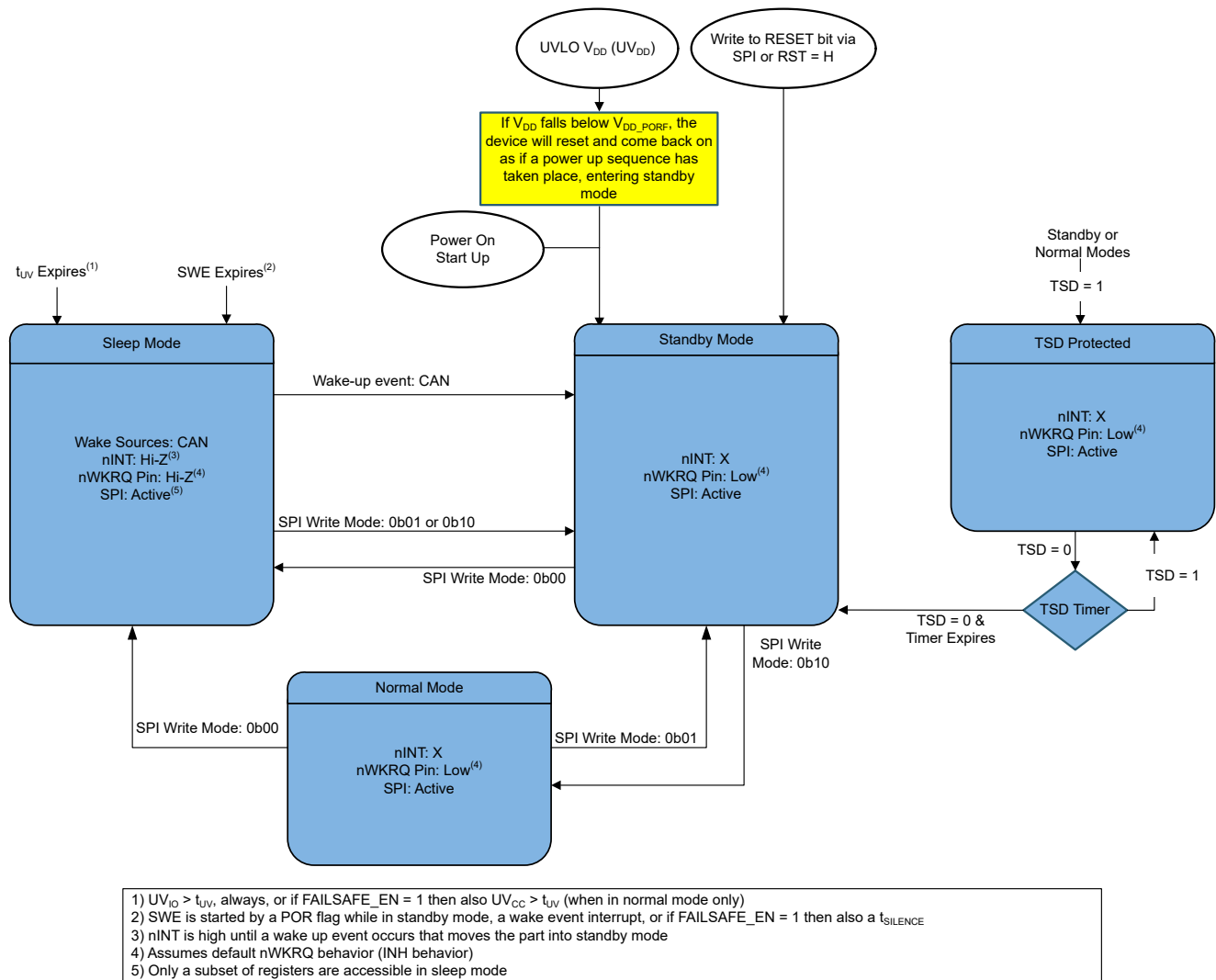


图 7-6. 器件状态图

7.4.1 正常模式

此模式是器件的正常运行模式。CAN 驱动器和接收器已启用。驱动器将来自 CAN FD 控制器的 TXD_INT 信号上的数字输入转换为 CANH 和 CANL 上的差分输出。接收器将来自 CANH 和 CANL 的差分信号转换为发送到 CAN FD 控制器的 RXD_INT 信号上的数字输出。正常模式通过 SPI 接口启用或禁用。

如果器件处于正常模式，PWRON 标志不会导致 SWE 运行。但是，其他故障可能导致 SWE 计时器运行（例如，如果设置了 $t_{SILENCE}$ 且 FAILSAFE_EN = 1，SWE 计时器就会运行）。

7.4.2 待机模式

在待机模式下，总线发送器不发送数据，正常模式接收器也不接收数据。在此模式下，有几个模块处于运行状态。低功耗 CAN 接收器处于运行状态，监视 CAN 唤醒模式 (WUP)。SPI 接口处于运行状态，因此微处理器可以读取和写入存储器中的状态和配置寄存器。在默认配置下，nWKRQ 引脚在此模式下处于低电平，也可用作外部稳压器或电源管理集成电路 (PMIC) 的数字使能引脚。所有其他模块均被置于尽可能低的功耗状态。这是

TCAN4572-Q1 无需 SPI 事务即可自动切换到的唯一模式。当发生总线 WUP 事件时，器件将自动从睡眠模式进入待机模式。进入待机模式时，仅提供一个针对 CAN 的唤醒中断 (CANINT)。在待机模式下不会提供新的唤醒中断，除非器件切换至正常或睡眠模式后再返回待机模式。这避免了在待机期间总线流量对处理器产生中断轰炸，并确保向处理器提供第一个发出的唤醒中断。

上电复位或来自睡眠模式的唤醒事件将使 TCAN4572-Q1 进入待机模式。这将启动一个四分钟的计时器 $t_{INACTIVE}$ (也称为睡眠唤醒错误 SWE 计时器)，要求处理器在计时器到期前要么清除唤醒事件或上电复位标志，要么将器件配置为正常模式。如果计时器到期，器件将置于睡眠模式。如果处理器没有正确启动，此功能可确保节点处于最低功耗模式。当器件已被置于睡眠模式并收到 (来自总线的) 唤醒事件时，也会发生这种自动模式切换。要针对睡眠事件禁用此功能，必须将寄存器 16'h0800[1] (SWE_DIS) 设置为 1。这不会在发生上电或上电复位时禁用该功能。

待机模式会将 CCCR.INIT 位置为 1，以确保在待机或配置期间不会发生通信。在从待机模式切换至正常模式时，该位将自动清除。

7.4.3 睡眠模式

睡眠模式与待机模式类似，但如果 V_{IO} 被拉低，可能禁用 SPI 接口。由于低功耗 CAN 接收器由 V_{DD} 供电，因此实现人员可以关闭 V_{IO} 。nWKRQ 引脚由 V_{DD} 电源内部逻辑电平稳压器供电。这使 TCAN4572-Q1 能够在发生唤醒事件时向 MCU 提供中断而无需升高 V_{IO} 。当器件进入睡眠模式时，高速振荡器会关断以降低功耗。除非 V_{DD} 降至 POR 阈值以下，否则寄存器中的数据不会丢失。只要 V_{IO} 高于 UV_{IO} ，SPI 就处于运行状态。器件提供了睡眠模式状态标志，以确定器件是通过正常运行进入睡眠模式，还是由故障导致模式变化。寄存器 16'h0820[23] 提供该状态。如果故障导致器件进入睡眠模式，该标志会设置为 1。

备注

要通过 SPI 唤醒器件，请将 2'b01 或 2'b10 写入 0x0800 中的器件模式字段 (7:6)，以唤醒器件并将其置于待机模式。在睡眠模式下只允许单字写入。多字写入会被忽略。

备注

当器件处于睡眠模式时，允许的最大 SPI 频率较低。有关更多信息，请参阅器件开关特性部分。

备注

睡眠模式与待机模式之间的差异

- 睡眠模式通过将 nWKRQ 置为无效来降低整个节点的功耗，该信号可连接到外部 VREG 以关闭外部电源，从而进一步降低功耗。此外，如果没有总线活动，将会禁用器件振荡器。
- 待机模式通过禁用 CAN 收发器来降低 TCAN4572-Q1 功耗。器件振荡器仍处于启用状态，并且可以在待机模式下进行器件配置。睡眠模式使用的电流比待机模式更小。

7.4.3.1 睡眠模式：寄存器数据和访问

在睡眠模式下，所有器件寄存器的状态都会保留。仅在 POR 事件期间 (或者如果 V_{DD} 降至 POR 阈值以下)，寄存器才会复位。

在睡眠模式下，仍可访问部分寄存器。下面列出了可访问的寄存器及其访问权限。

备注

在睡眠模式下，最大 SPI 频率受到限制。有关更多信息，请参阅器件开关特性。

表 7-6. 睡眠可访问寄存器

寄存器	访问	说明
0x0800	R/W	仅可访问位 0x0800[7:6]，写入时忽略所有其他位。向位 [7:6] 写入正常或待机模式请求将使器件进入待机模式。

表 7-6. 睡眠可访问寄存器 (续)

寄存器	访问	说明
0x0820	R	读取器件中断
0x0824	R	读取 MCAN 中断

备注

只有摘要中断寄存器在睡眠模式下可用 (0x0820 至 0x0824) , 而并非这些寄存器的源寄存器 (如 0x1050)

7.4.3.2 在睡眠模式下通过 RXD_INT 请求进行总线唤醒 (BWRR)

TCAN4572-Q1 支持低功耗睡眠模式, 并使用称为通过 RXD_INT 请求进行总线唤醒 (BWRR) 的 CAN 总线唤醒机制。一旦收到这种模式, TCAN4572-Q1 就会自动切换到待机模式, 并在 nINT 和 nWKRQ 引脚上插入一个中断, 以向主机微处理器指示总线处于运行状态, 并且处理器必须唤醒并为 TCAN4572-Q1 提供服务。在睡眠模式下会启用低功耗接收器和总线监测器, 以允许通过 CAN 总线发出 RXD_INT 唤醒请求。唤醒请求是连接到 RXD_INT (驱动为低电平) 的输出, 如图 7-8 所示。唤醒逻辑监测 RXD_INT 的切换情况 (从高电平切换为低电平) , 然后根据 RXD_INT 唤醒请求重新激活器件, 使其进入待机模式。在此模式期间, CAN 总线端子被弱下拉至 GND。

这些器件使用 ISO 11898-2:2016 中的唤醒模式 (WUP) 将总线流量限定为唤醒主机微处理器的请求。总线唤醒请求会以“下降沿加低电平”的形式发送给集成式 CAN FD 控制器, 其中低电平信号对应于 RXD_INT 端子上的“滤波”总线显性信号 (BWRR)。

唤醒模式 (WUP) 包括:

- 至少为 t_{WK_FILTER} 的滤波显性总线时间, 后跟
- 至少为 t_{WK_FILTER} 的滤波隐性总线时间, 后跟
- 至少为 t_{WK_FILTER} 的第二个滤波显性总线时间

检测到 WUP 后, 每次从总线收到已滤波的显性时间, 器件都会开始在 RXD_INT 信号上发出唤醒请求 (BWRR)。第一个滤波显性信号会发起 WUP, 之后总线监测器会等待滤波隐性信号, 其他总线流量不会将总线监测器复位。接收到滤波隐性信号后, 总线监视器会等待另一个滤波显性信号; 其他总线通信不会使总线监视器复位。在接收到第二个滤波显性信号后, 总线监视器会立即识别 WUP 并切换到 BWRR 模式。确认收到 WUP 后, 器件会立即将总线监测器切换为 BWRR 模式, 并通过将 RXD_INT 内部信号驱动为低电平且保持超过 t_{WK_FILTER} 时间的显性总线时间来指示该信号上的所有滤波显性总线时间, 因此 BWRR 期间的 RXD_INT 输出与传统 8 引脚 CAN 器件相匹配, 后者使用总线上的单滤波显性信号作为唤醒请求机制, 符合 ISO 11898-2:2016 标准。

对于被视为已滤波的显性或隐性信号, 总线必须保持该状态超过 t_{WK_FILTER} 时间。由于 t_{WK_FILTER} 存在变化性, 可以分为以下几种情况来判定。

- 时间短于 $t_{WK_FILTER(MIN)}$ 的总线状态不会被检测为 WUP 的一部分, 因此不会生成 BWRR。
- $t_{WK_FILTER(MIN)}$ 和 $t_{WK_FILTER(MAX)}$ 之间的总线状态时间可以检测为 WUP 的一部分, 并且可以生成 BWRR。
- 时间超过 $t_{WK_FILTER(MAX)}$ 的总线状态始终会被检测为 WUP 的一部分, 因此始终会生成 BWRR。

请参阅图 7-7 以了解 WUP 的时序图。

用于 WUP 和 BWRR 的模式和 t_{WK_FILTER} 时间可防止噪声和总线卡在显性状态故障导致错误的唤醒请求, 同时允许任何 CAN 或 CAN FD 报文发起 BWRR。如果器件切换到正常模式, 或者 V_{CC} 上发生欠压事件, 则会丢失 BWRR。WUP 模式必须在 $t_{WK_TIMEOUT}$ 时间内发生; 否则, 器件会处于等待下一个隐性信号和有效 WUP 模式的状态。

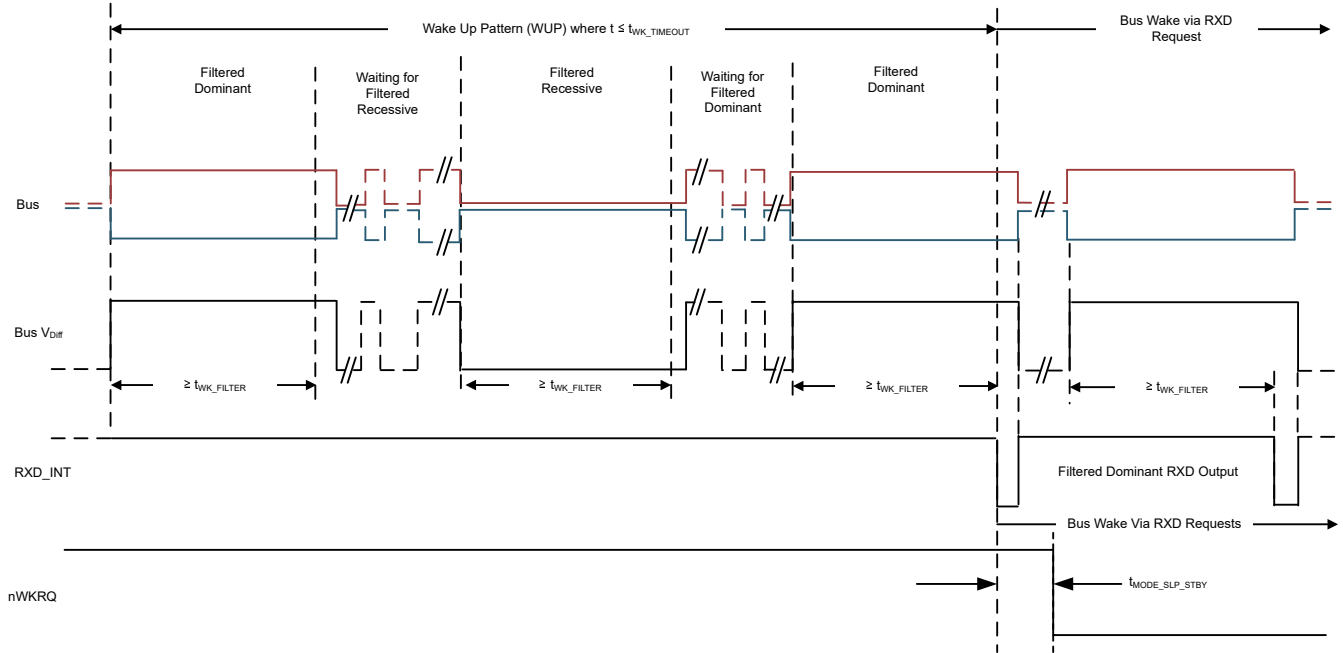


图 7-7. 唤醒模式 (WUP) 和通过 RXD_INT 请求进行总线唤醒 (BWRR)

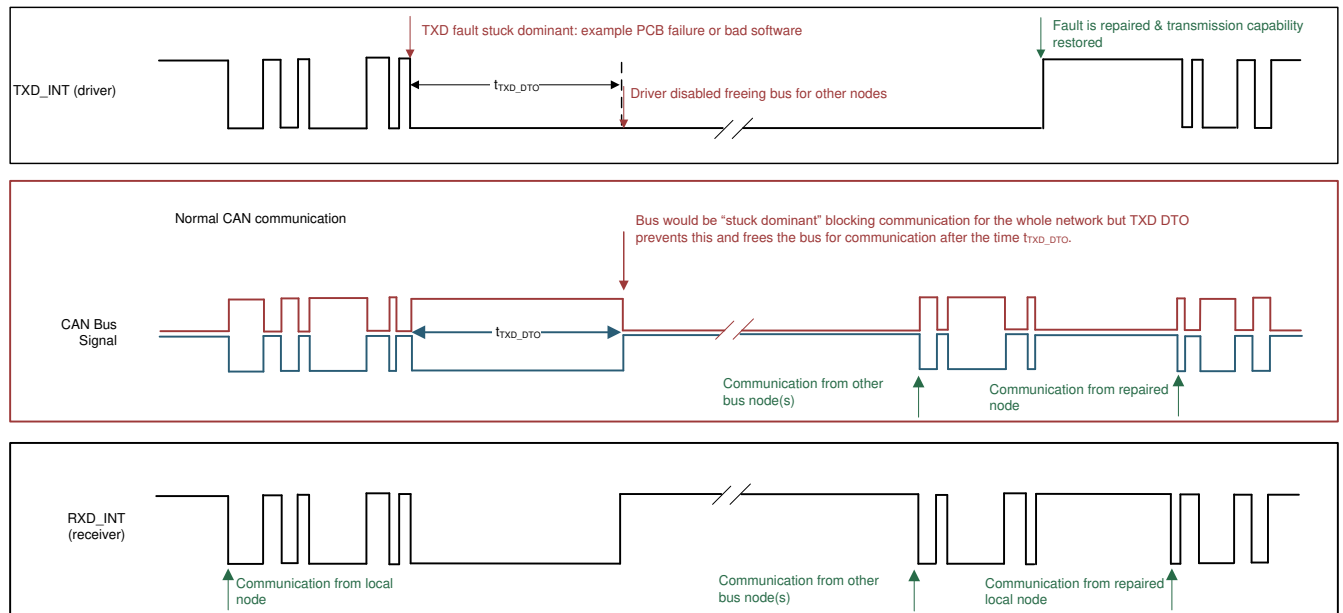


图 7-8. TXD_INT DTO 的时序图示例

当从空闲总线检测到第一个显性信号时，器件会开启低速时钟。一旦检测到有效的 WUP，就会请求开启高速时钟。

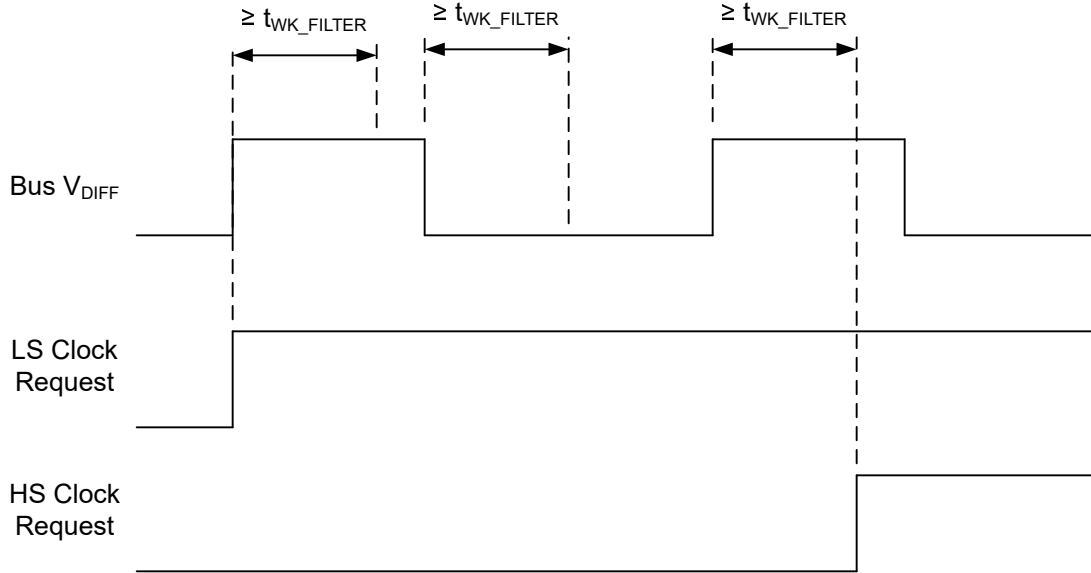


图 7-9. CAN WUP 时钟请求

7.4.4 测试模式

TCAN4572-Q1 包含一种具有三种配置的测试模式。其中一种通过 SPI 接口启用，使用配置寄存器，设置寄存器位 16'h0800[21] = 1。在此模式下，收发器的 TXD_INT_PHY 映射到 SDI 引脚，RXD_INT_PHY 映射到 SDO 引脚。EN_INT 引脚映射到 SCLK 引脚，请参阅图 7-10。在向 16'h0800 写入以启用收发器测试模式后，当 nCS 被置为无效时，立即进入该模式。在该测试模式下，无法进行 SPI 通信，因为 SPI 引脚被复用到收发器上。只要 nCS 保持高电平，该测试模式就会保持启用状态。一旦 nCS 变为低电平（或发生 POR 事件），该测试模式就会立即禁用，SPI 通信恢复正常。

还有两种 M_CAN 内核专属的测试模式可通过 SPI 进入，但直接写入 M_CAN 内核寄存器，请参阅图 7-11 和图 7-12。

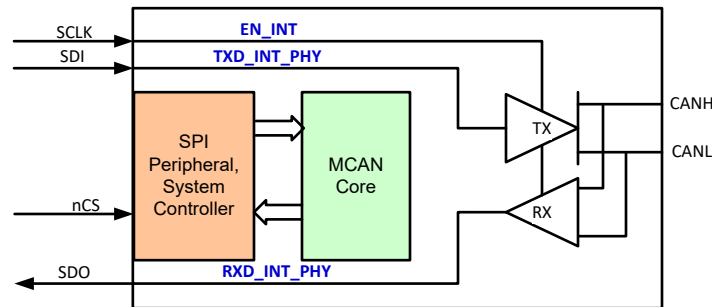


图 7-10. 收发器测试模式

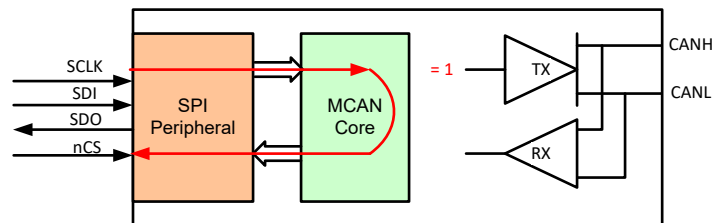


图 7-11. M_CAN 内部环回测试模式

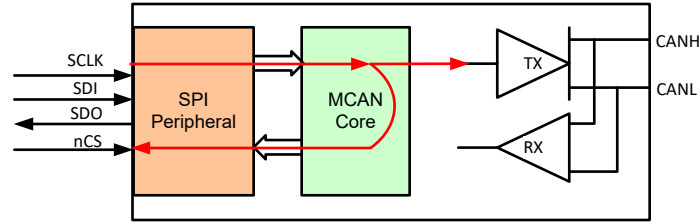


图 7-12. M_CAN 外部环回测试模式

表 7-7. CAN 测试模式寄存器配置

测试模式	TEST_MODE_EN(0x0800[21])	CCCR.TEST(0x1018[7])	CCCR.MON(0x1018[5])	TEST.LBCK(0x1010[4])
收发器测试模式	1	0	0	0
M_CAN 内部环回	0	1	1	1
M_CAN 外部环回	0	1	0	1

7.4.5 失效防护特性

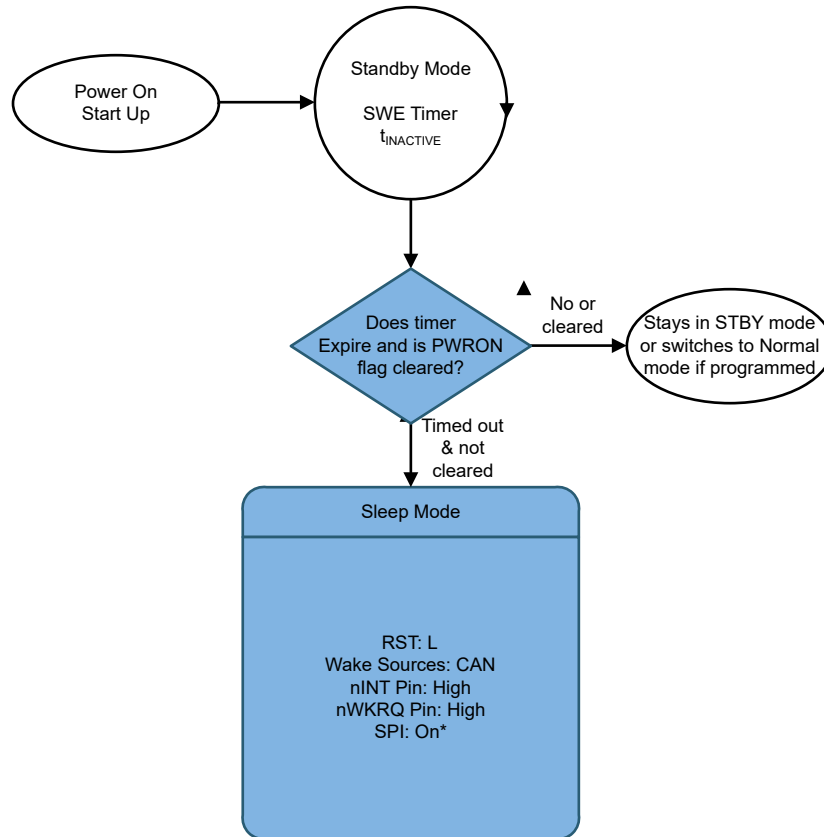
失效防护特性指在出现系统问题时 TCAN4572-Q1 可以减少节点功耗的各种方法。其中一些特性可以通过 0x0800 (模式和引脚配置寄存器) 中的 FAILSAFE_EN 位启用或禁用, 其他功能则依赖于睡眠唤醒错误 (SWE) 计时器, 该计时器可通过 0x0800 (模式和引脚配置寄存器) 中的 SWE_DIS 位禁用。SWE_DIS 位仅用于禁用唤醒计时器的 SWE 计时器。下表显示了启用特定附加失效防护特性所需的 FAILSAFE_EN 和 SWE_DIS 值。失效防护特性和 SWE 计时器用于在发生故障指定时长后将器件置于低功耗状态。

表 7-8. 失效防护特性

特性	说明	所需 FAILSAFE_EN 值	所需 SWE_DIS 值
PWRON 无效	POR 后, 一旦状态机进入待机模式, SWE 计时器就会启动, 并且 MCU 有大约 4 分钟时间来清除 PWRON 标志, 或切换到正常模式以停止计时器。如果计时器到期, 器件将进入睡眠模式。该特性无法禁用。	不适用	不适用
唤醒无效	当 TCAN4572-Q1 收到唤醒事件, 导致设备唤醒进入待机模式时, SWE ($t_{INACTIVE}$) 计时器就会启动。如果唤醒中断 (CANINT) 未清除或器件在 $t_{INACTIVE}$ 到期前未置于正常模式, 器件将恢复睡眠状态。	不适用	0
正常模式总线静默	在正常模式下, 如果总线静默的时间足够长, 使得 $t_{SILENCE}$ 计时器到期, 则会触发 CANSLNT 中断。这将启动一个在 $t_{INACTIVE}$ 之后到期的 SWE 计时器。如果在 SWE 计时器到期前未清除静默总线中断, 器件将进入睡眠状态。如果器件处于待机模式, SWE 计时器在到期时不会将器件置于睡眠模式。	1	不适用
VCC 欠压事件	在正常模式下, 如果发生触发 UVCC 中断的 UV 事件 (要求 UV 事件持续时间超过 t_{UVCC}), 则 t_{UV} 计时器将启动。如果在 t_{UV} 计时器到期前 VCC 未上升到 UVCC 阈值以上, 器件将切换到睡眠模式。在待机模式下, 无法置位 UVCC 标志。有关欠压锁定特性的详细信息, 请参阅节 7.4.6.6。	1	不适用

表 7-8. 失效防护特性 (续)

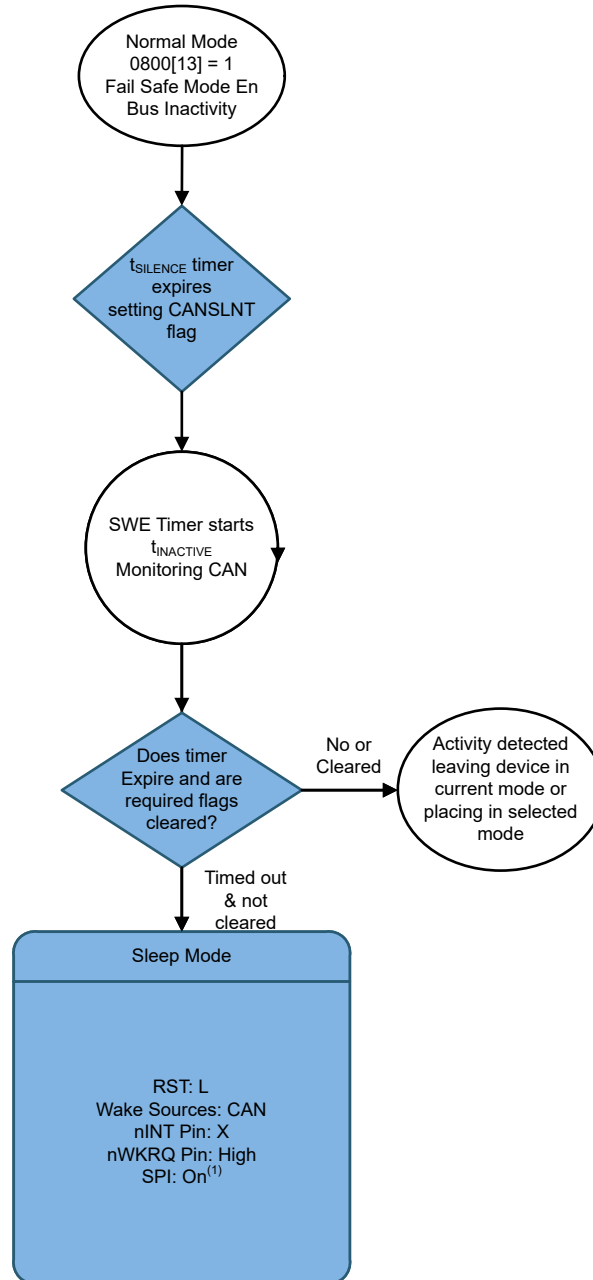
特性	说明	所需 FAILSAFE_EN 值	所需 SWE_DIS 值
UVIO 欠压事件	在正常或待机模式下, 如果发生触发 UVIO 中断的 UV 事件, t_{UV} 计时器将启动。如果在 t_{UV} 计时器到期前 VIO 尚未上升到 UVIO 阈值以上, 器件将切换到睡眠模式。无法禁用此特性, 因为 VIO 用于 SPI 接口。有关欠压锁定特性的详细信息, 请参阅节 7.4.6.6。	不适用	不适用



*Only register 0x0800 (Device mode and pin control) is accessible in sleep mode

图 7-13. 上电失效防护特性

ADVANCE INFORMATION



1) Only a subset of registers are accessible in sleep mode, see sleep mode section for more information.

图 7-14. 正常和待机失效防护特性

7.4.6 保护特性

TCAN4572-Q1 具有多种保护功能，如下所述。

7.4.6.1 驱动器和接收器功能

TXD_INT 和 RXD_INT 是内部信号路径，其行为与物理层收发器的 TXD 和 RXD 引脚类似。在正常运行期间，外部引脚无法访问这些引脚。TCAN4572-Q1 提供了将这些信号映射到外部引脚的测试模式，请参阅节 7.4.4。这些器件的数字逻辑输入和输出电平是相对于 V_{IO} 的 CMOS 电平，以便与具有 1.8V 至 5V 逻辑或 I/O 的协议控制器兼容。表 7-9 和表 7-10 提供了 CAN 驱动器和 CAN 接收器在每种模式下的状态。

表 7-9. 驱动器功能表

器件模式	TXD_INT 输入	总线输出		驱动总线状态
		CANH	CANL	
正常	L	H	L	显性
	H 或开路	Z	Z	偏置隐性
待机	X	Z	Z	弱下拉到 GND
睡眠	X	Z	Z	弱下拉到 GND

表 7-10. 接收器功能表 (正常模式和待机模式)

器件模式	CAN 差分输入 $V_{ID} = V_{CANH} - V_{CANL}$	总线状态	RXD_INT 端子
正常	$V_{ID} \geq 0.9V$	显性	L
	$0.5V < V_{ID} < 0.9V$	未定义	未定义
	$V_{ID} \leq 0.5V$	隐性	H
待机/睡眠	$V_{ID} \geq 1.15V$	显性	请参阅图 7-7
	$0.4V < V_{ID} < 1.15V$	未定义	
	$V_{ID} \leq 0.4V$	隐性	
不限	开路 ($V_{ID} \approx 0V$)	开路	H

7.4.6.2 悬空端子

这些器件的关键端子上带有内部上拉和下拉电阻，确保端子悬空时使器件进入已知状态。有关端子偏置条件的详细信息，请参阅表 7-11。

表 7-11. 端子偏置

终端	上拉或下拉	注释
SCLK	下拉	将输入弱偏置到接地
SDI	下拉	将输入弱偏置到接地
nCS	上拉	将输入弱偏置到 V_{IO} ，使得器件未被选中
nWKRQ	无	由于该引脚为漏极开路缓冲器，因此需要一个外部上拉电阻器。
RST	下拉	将 RST 端子向正常工作模式方向弱偏置

备注

不得将内部偏置用作唯一的终端手段，尤其是在噪声环境中，而必须将其视为一种失效防护。当器件与带有开漏输出的 MCU 搭配使用时，需特别小心。

7.4.6.3 CAN TXD_INT 显性超时 (DTO)

TCAN4572-Q1 支持显性状态超时。这是基于 TXD_INT 路径的内部功能。TXD_INT DTO 电路可防止本地节点在发生硬件或软件故障 (TXD_INT 保持显性状态 (低电平) 的时间超过超时周期 $t_{TXD_INT_DTO}$) 时阻塞网络通信。TXD_INT DTO 电路由 TXD_INT 上的下降沿触发。如果在此电路的超时常数 $t_{TXD_INT_DTO}$ 前没有发现上升沿，将禁用 CAN 驱动器。这样可释放总线，供网络上的其他节点进行通信。CAN 驱动器在 TXD_INT 端子上出现隐性信号 (高电平) 时重新激活，从而清除显性超时。接收器保持运行状态，RXD_INT 端子反映 CAN 总线上的活动，而总线端子会在 TXD_INT DTO 故障期间偏置至隐性电平。

备注

TXD_INT DTO 电路所允许的最短显性 TXD_INT 时间限制了器件的最低数据发送速率。CAN 协议允许 (TXD_INT 上) 在最差情况下最多可有 11 个连续显性位，其中 5 个连续显性位后面紧接一个错误帧。

7.4.6.4 CAN 总线短路电流限制

该器件有多种保护特性可以在 CAN 总线短路时限制短路电流。其中包括 CAN 驱动器电流限制功能。该器件还具有 TXD_INT 显性超时，可防止出现系统故障时显性状态始终保持较高的短路电流。在 CAN 通信期间，总线会在显性与隐性状态之间切换；因此，可将短路电流视为每种总线状态期间的电流或者视为平均直流电流。出于端接电阻器和共模扼流器额定值中的系统电流和功率方面的考虑，必须使用平均短路电流。显性百分比受限于以下因素：TXD_INT 显性超时、具有强制状态切换功能的 CAN 协议以及隐性位（比如位填充、控制字段和帧间间隔）。这使得总线上具有最短的隐性状态持续时间，即使数据字段包含很高的显性位百分比也如此。

备注

总线的短路电流取决于隐性位与显性位的比率以及它们对应的短路电流。平均短路电流可使用 [方程式 1](#) 来计算。

$$I_{OS(AVG)} = \%Transmit \times [(\%REC_Bits \times IOS(SS)_REC) + (\%DOM_Bits \times IOS(SS)_DOM)] + [\%Receive \times IOS(SS)_REC] \quad (1)$$

其中

- $I_{OS(AVG)}$ 是平均短路电流。
- $\%Transmit$ 为节点发送 CAN 报文所占的百分比。
- $\%Receive$ 为节点接收 CAN 报文所占的百分比
- $\%REC_Bits$ 为所发送 CAN 报文中的隐性位所占百分比
- $\%DOM_Bits$ 为所发送 CAN 报文中的显性位所占百分比
- $IOS(SS)_REC$ 是隐性稳态短路电流， $IOS(SS)_DOM$ 则是显性稳态短路电流。

备注

确定端接电阻、其他网络组件以及用于生成 V_{SUP} 的电源的额定功率值时，必须考虑短路电流以及可能的网络故障。

7.4.6.5 热关断

这是一个设备保存事件。如果器件的结温超过热关断阈值，器件将关断 CAN 收发器，从而阻断信号到总线的传输路径。还会置位一个热关断中断标志，以便通知微处理器。如果发生此事件，可能会置位其他中断标志，例如 CAN 总线短接至 V_{BAT} (V_{DD}) 的总线故障。发生这种情况时，数字内核和 SPI 接口仍处于运行状态。一旦热关断事件清除，就会启动一个约 300ms 的计时器，该计时器到期（在检查 TSD 故障是否仍被清除后），器件将退出待机模式。在热关断保护模式下，会忽略将器件更改为正常模式或待机模式的 SPI 写入，而接受更改为睡眠模式的写入。

此外还存在一种临界热关断 (t_{CSD})，当常规热关断无法阻止温度继续升高时，该机制会关断数字电源。这种热关断将切断数字部分的供电，这意味着器件将表现得如同未通电一样，直至其冷却下来。这是为了为器件提供额外保护。

备注

处于 TSD 状态时， UV_{IO} 事件不会使器件进入睡眠状态。一旦器件退出 TSD，如果 UV_{IO} 事件仍然存在且 t_{UV} 计时器到期，器件就会进入睡眠状态。

7.4.6.6 欠压锁定 (UVLO) 与未供电器件

TCAN4572-Q1 监测 V_{DD} 、 V_{IO} 和 V_{CC} 引脚是否发生欠压事件。这些电压轨具有欠压检测电路，如果 V_{DD} 和 V_{IO} 发生欠压故障，该电路会将器件置于受保护状态。这样，在这些端子发生欠压事件期间，总线就会得到保护。如果 V_{DD} 处于欠压状态，器件将失去保持内部稳压器运行所需的电源。这会导致器件进入微处理器和 TCAN4572-Q1 之间通信被禁用的状态。TCAN4572-Q1 无法从总线接收信息；因此，不会将任何来自总线的信号传递给微处理器，包括任何通过 BWRR 信号进行总线唤醒的信号。

仅在退出 UV_{CC} 后 (在加电或睡眠后) 或请求器件切换到正常模式时, 才会监测到 UV_{CC} 事件。例如, 由于该器件支持灵活的电源顺序, 因此不会在加电时立即触发 UV_{CC} 中断, 因为器件会等待检测到 VCC 启动。一旦 VCC 高于 UV_{CC}, 如果它超过 UV_{CC}, 就会触发中断。另一种情况是, 如果处理器请求切换到正常模式, 但 VCC 仍低于 UV_{CC}, 就会触发故障中断。

UV_{DD} 事件将置位中断标志并将器件切换到待机模式以提醒 CPU, 无论 FAILSAFE_EN 特性的状态如何。

备注

无论 FAILSAFE_EN 特性的状态如何, UV_{IO} 事件都会将器件切换到待机模式并置位中断标志以提醒 MCU。如果 UV_{IO} 事件发生的时间足够长, 以至于 t_{UV} 到期, 器件将进入睡眠模式。

备注

根据 FLTR 引脚电压 (而不是直接根据 VDD) 检查 POR 阈值电压。根据 VDD 斜升或斜降的速度, FLTR 引脚上可能会出现延迟效应。由于 POR 事件会复位整个器件, 该特性提供了针对电源噪声的额外稳健性。

UVLO 电路会监视电源轨在上升和下降时的上升沿和下降沿。

表 7-12. 欠压锁定和 IO 电平位移器件

V _{DD}	V _{IO}	器件状态	CAN 总线	RXD_INT	GPIO/SPI
> UV _{DD}	> UV _{VIO}	正常	根据 TXD_INT	镜像总线	正常
< UV _{DD}	> UV _{VIO}	受保护	高阻态	高电平 (隐性)	高阻态
> UV _{DD}	< UV _{VIO}	受保护	隐性	高阻态	高阻态
< UV _{DD}	< UV _{VIO}	受保护	高阻态	高阻态	高阻态

备注

一旦欠压条件和中断标志被清除, 并且 V_{DD} 电源恢复到有效电平, 器件通常需要 t_{MODE_CHANGE} 的时间来切换到正常工作模式。在此切换时间结束前, 主机处理器不得尝试发送或接收消息。

7.4.6.6.1 UV_{CC}

当器件处于正常模式且 VCC 降至 UV_{CC} 阈值以下的时间超过 t_{UVCC} 时, 可以触发 UV_{CC} 中断。这将关闭 CAN 收发器并使 MCAN 保持复位状态。器件不会退出正常模式。将触发一个中断且 MCAN/CAN 保持在伪复位状态 (置位 MCAN INIT 位且收发器关闭)。请注意, 睡眠模式下的 UV_{CC} 事件没有任何作用, 因为器件预计可以从 VCC 移除电源, 并在需要时使用内部电源轨来偏置 CAN 总线, 从而在睡眠状态下无需 VCC 即可对传入的 CAN 帧进行解码。

7.4.6.6.2 UV_{IO}

如果 V_{IO} 降至 UV_{IO} 欠压检测阈值以下, 则会禁用多项功能。收发器将会关闭, 直到 V_{IO} 恢复。输入时钟或晶体电路被禁用, 并且 TCAN4572-Q1 与微处理器之间的 IO 未激活。当 UV_{IO} 触发时, t_{UV} 计时器启动。如果该计时器超时且 UV_{IO} 仍然存在, 器件将进入睡眠模式。如果 V_{IO} 恢复, 器件不会自动唤醒。进入睡眠模式后, 需要唤醒事件才能将 TCAN4572-Q1 置于待机模式, 或者如果 V_{IO} 恢复, 则需要写入 SPI 来将器件置于待机模式。由于寄存器在睡眠模式下未被清除, 因此当 V_{IO} 恢复到 UV_{IO} 阈值以上时, 会保留 UV_{IO} 中断标志。如果 UV_{IO} 事件仍然存在, 则会重复该周期。如果在热关断事件期间发生 UV_{IO} 事件, 器件会自动进入睡眠模式。

根据设计, 器件在未供电时对于 CAN 总线而言是“无源”或“无负载”器件。总线端子 (CANH、CANL) 在器件未供电时具有低泄漏电流, 不会对总线施加负载。如果网络的某些节点未供电, 而网络的其余部分仍正常工作, 这一特性至关重要。逻辑端子在器件未供电时也具有低泄漏电流, 因此这些端子不会对其他保持供电的电路施加负载。

7.4.6.6.3 故障和 M_CAN 内核行为：

在 UV_{IO} 或 TSD 故障期间，TCAN4572-Q1 会自动执行以下操作，以使 M_CAN 内核保持已知状态。只要发生正常→待机切换，就会发出向 CCCR.INIT 写入 1 的命令。任何当前待执行的 TX 或 RX 处理都会暂停。器件重新进入正常模式后，就会发出向 CCCR.INIT 写入 0 的命令，并且会自动发送任何待处理的消息（TXBRP 有效位）。

7.5 编程

TCAN4572-Q1 使用 32 位存取方式。TCAN4572-Q1 提供了 2K 字节的器件存储器 RAM (称为 MRAM)，可根据系统需求完全配置为 TX/RX 缓冲区/FIFO。为了防止在读取尚未写入的存储器区域时发生 ECC 错误，POR 后 MRAM 会被自动填充为 0。这一过程为 MRAM 生成有效的 ECC 值，并将其置于已知状态。

7.5.1 SPI 通信

SPI 通信使用标准 SPI 接口。具体而言，数字接口引脚为 nCS (芯片选择未激活)、SDI (SPI 数据输入)、SDO (SPI 数据输出) 和 SCLK (SPI 时钟)。每个 SPI 事务都是一个 32 位字，其中包含一个命令字节，后跟两个地址字节和长度字节。针对事务在 SDO 引脚上移出的数据始终从全局状态寄存器 (字节) 开始。此寄存器提供有关器件状态的高级状态信息。接下来，作为对命令字节的“响应”的两个数据字节被移出。写入命令期间移出的数据字节是要写入新数据并更新寄存器之前的寄存器内容。读取命令期间移出的数据字节是寄存器的当前内容，并且寄存器不会更新。

SDI 上的 SPI 输入数据会在 SCLK 的从低到高边沿上采样。SDO 上的 SPI 输出数据会在 SCLK 的从高到低边沿上改变。

7.5.1.1 芯片选择非 (nCS) :

此输入引脚用于选择负责 SPI 事务的器件。该引脚低电平有效，因此当 nCS 为高电平时，器件的 SDO 引脚为高阻抗，从而允许设计 SPI 总线。当 nCS 为低电平时，SDO 驱动器会激活，通信可以启动。nCS 引脚会在 SPI 事务期间保持低电平。该器件的一项特殊功能允许 SDO 引脚在 nCS 的下降沿立即显示全局故障标志。

备注

为了在 nCS 引脚悬空时保护该引脚的状态，内部设有上拉电阻器。

7.5.1.2 SPI 时钟输入 (SCLK) :

该输入引脚用于输入 SPI 的时钟，以同步输入和输出串行数据位流。SPI 数据输入会在 SCLK 的上升沿进行采样，而 SPI 数据输出会在 SCLK 的下降沿改变。

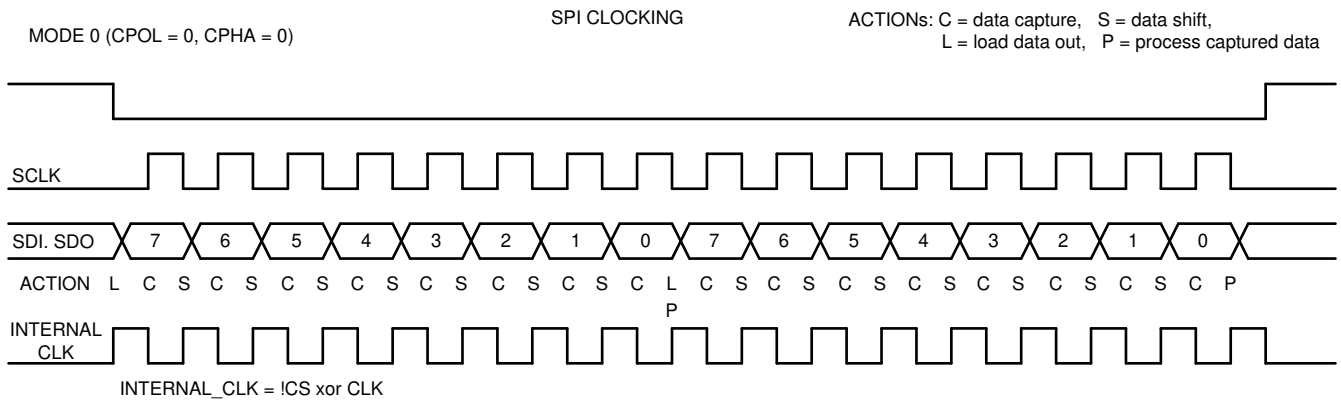


图 7-15. SPI 时钟

备注

为了在 nCS 引脚悬空时保护该引脚的状态，内部设有上拉电阻器。

7.5.1.3 SPI 数据输入 (SDI) :

此输入引脚用于将数据移位到器件。通过 nCS 上的低电平启用 SPI 后，SDI 就会在 SCLK 的每个上升沿对输入移位数据进行采样。数据会移入 32 位移位寄存器。如果命令代码是写入，仅在 SCLK 完成 32 位移位且 nCS 具有一个上升沿以取消选择器件后，新数据才会写入寻址的寄存器。如果在一次 SPI 事务 (nCS 为低电平) 期间移入的位数并非 32 的整数倍，则该次传输的最后一个字会被忽略，同时 SPIERR 标志置位。

备注

由于每个 SPI 事务上需要位数为 32 的倍数，因此该器件必须按并行运行方式接线，将 SPI 作为总线，通过 nCS 对器件进行控制，而非采用移位寄存器菊花链形式。

备注

为了在 SDI 引脚悬空时保护该引脚的状态，内部设有上拉电阻器。

7.5.1.4 SPI 数据输出 (SDO)

该引脚处于高阻抗状态，直到通过 nCS 启用了 SPI 输出。一旦通过 nCS 上的低电平启用 SPI，如果使用 SPI 时钟，SDO 会立即被驱动为高电平或低电平，以显示全局故障标志状态，它也是要移出的第一个位（位 32）。SCLK 开始后，在时钟的第一个从低到高边沿，SDO 会保留全局故障标志，即移位的第 31 位。在 SCLK 的第一个下降沿，数据移出操作将继续在 SCLK 的每个下降沿进行，直到所有 32 个位都移出移位寄存器。

7.5.1.5 SPI 标头格式和字节顺序

每个 SPI 帧都以 1 字 SPI 标头开始。此标头包含的信息会告诉器件有关要传输的 SPI 帧的几个关键信息片段。它包含：

1. 操作码，用于定义帧是读取还是写入（以及字节顺序）
2. 访问的寄存器的起始地址
3. 要传输的字数（每个字 4 字节）

如果启用了 SPI CRC，则每个 SPI 帧将以一个 CRC 字结束。有关更多信息，请参阅节 7.5.1.6。

起始地址必须进行字对齐（32 位）。任何时候访问寄存器，都会忽略地址的位 [1:0]，因为地址始终采用字（32 位/4 字节）对齐方式。以访问 M_CAN 寄存器为例，对于寄存器 0x1004，提供 SPI 地址 1004、1005、1006 或 1007，并访问寄存器 1004。在这个示例中，寄存器为 32 位，只有 1004 有效。

输入 MRAM 起始地址时，不需要 0x8000 前缀。例如，如果所需的起始地址为 0x8634，则位 SA[15:0] 为 0x0634。

表 7-13 提供了编程操作码。

表 7-13. 访问命令

名称	操作码	说明	用法（在标头中）
WRITE_B_H（突发脉冲： 一次固定长度的 SPI 写入，高数据字节优先）	8'h61	写入一个或多个地址，高数据字节优先	< WRITE_B_FL ><2 个地址字节> <1 个长度字节> <写入器件的数据载荷>
READ_B_H（突发脉冲： 一次固定长度的 SPI 读取，高数据字节优先）	8'h41	读取一个或多个地址，高数据字节优先	< READ_B_FL ><2 个地址字节> <1 个长度字节> <来自器件的数据载荷>
WRITE_B_L（突发脉冲： 一次固定长度的 SPI 写入，低数据字节优先）	8'h60	写入一个或多个地址，低数据字节优先	< WRITE_B_FL ><2 个地址字节> <1 个长度字节> <写入器件的数据载荷>
READ_B_L（突发脉冲： 一次固定长度的 SPI 读取，数据字节优先）	8'h40	读取一个或多个地址，首先读取低数据字节	< READ_B_FL ><2 个地址字节> <1 个长度字节> <来自器件的数据载荷>

备注

长度字段不包含标头字，仅包含标头之后传输的数据字节。如果使用 CRC，则也不包含 CRC 字。

备注

- 将忽略两个低位地址位
- 长度为 8'h00 表示要传输 256 个字

WRITE_B_H

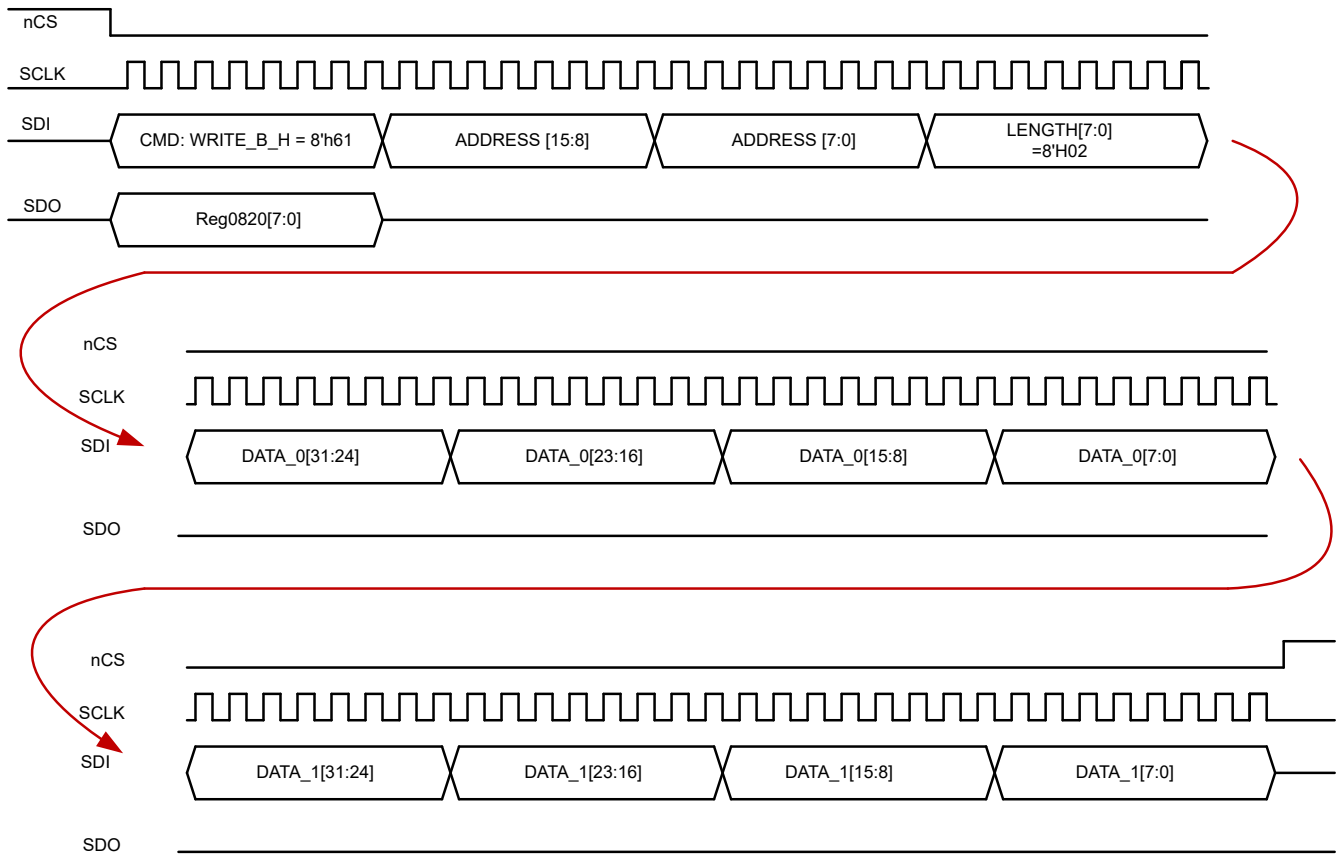


图 7-16. 写入，高字节优先 (命令操作码 8'h61)

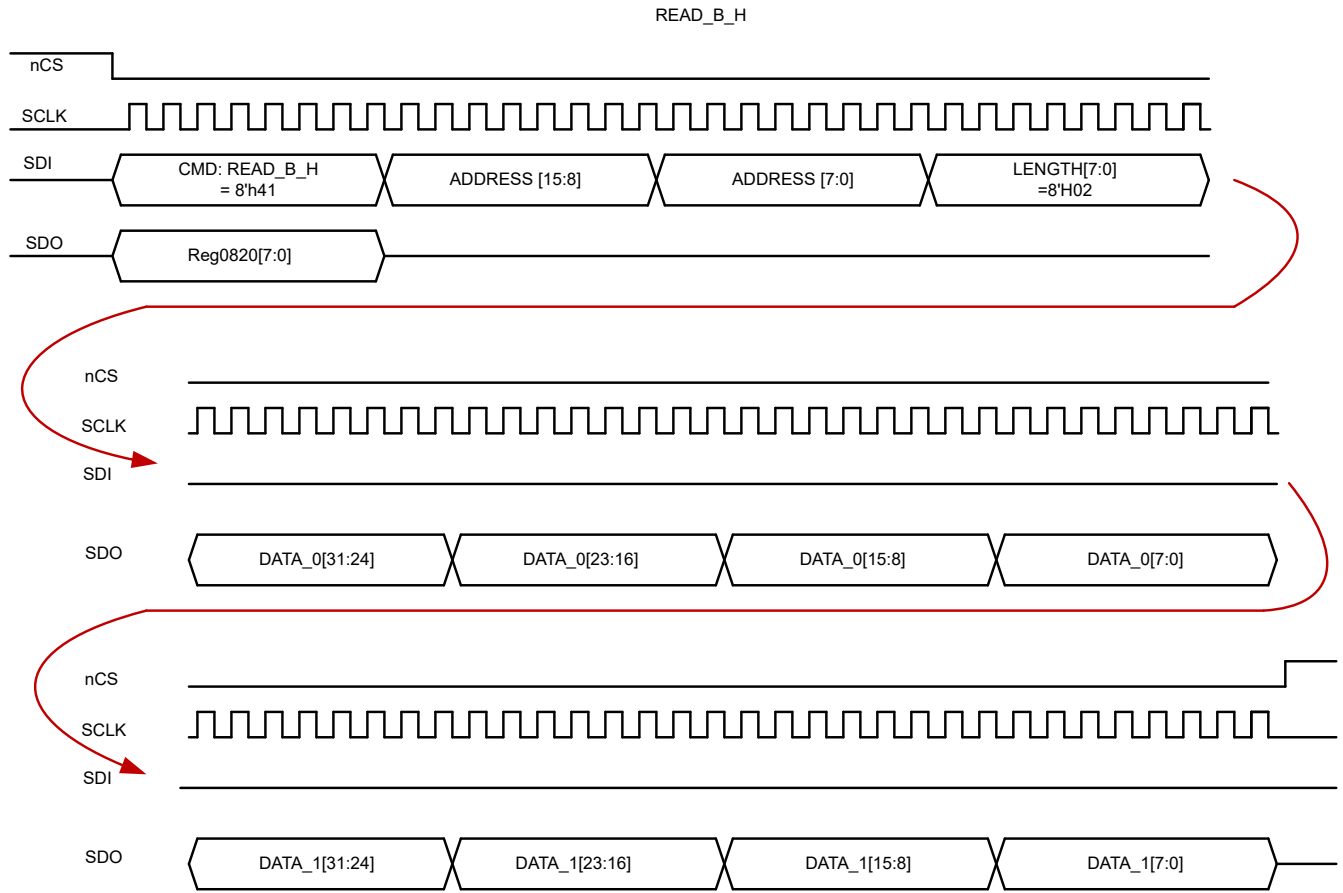


图 7-17. 读取，高字节优先 (命令操作码 8'h41)

WRITE_B_L

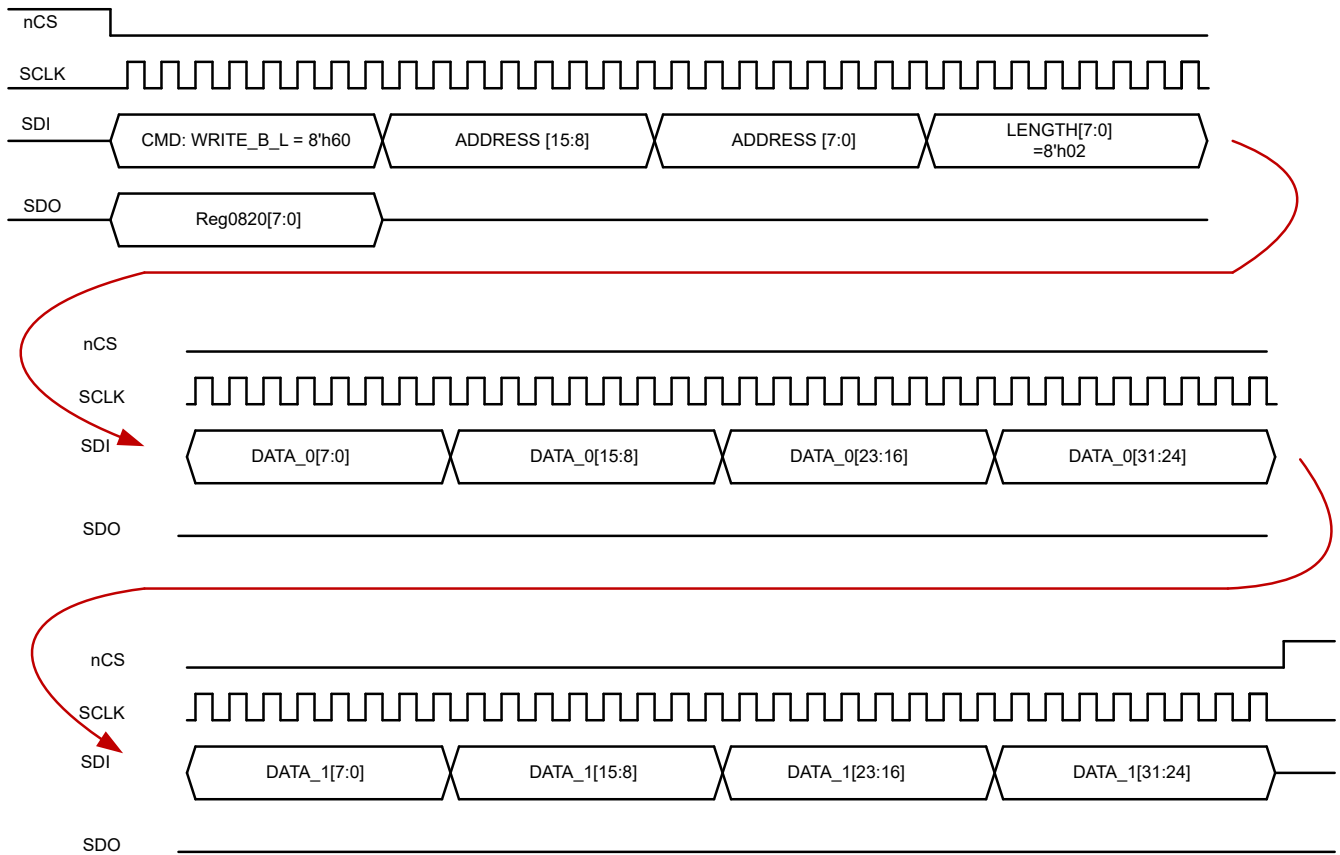


图 7-18. 写入，低字节优先 (命令操作码 8'h60)

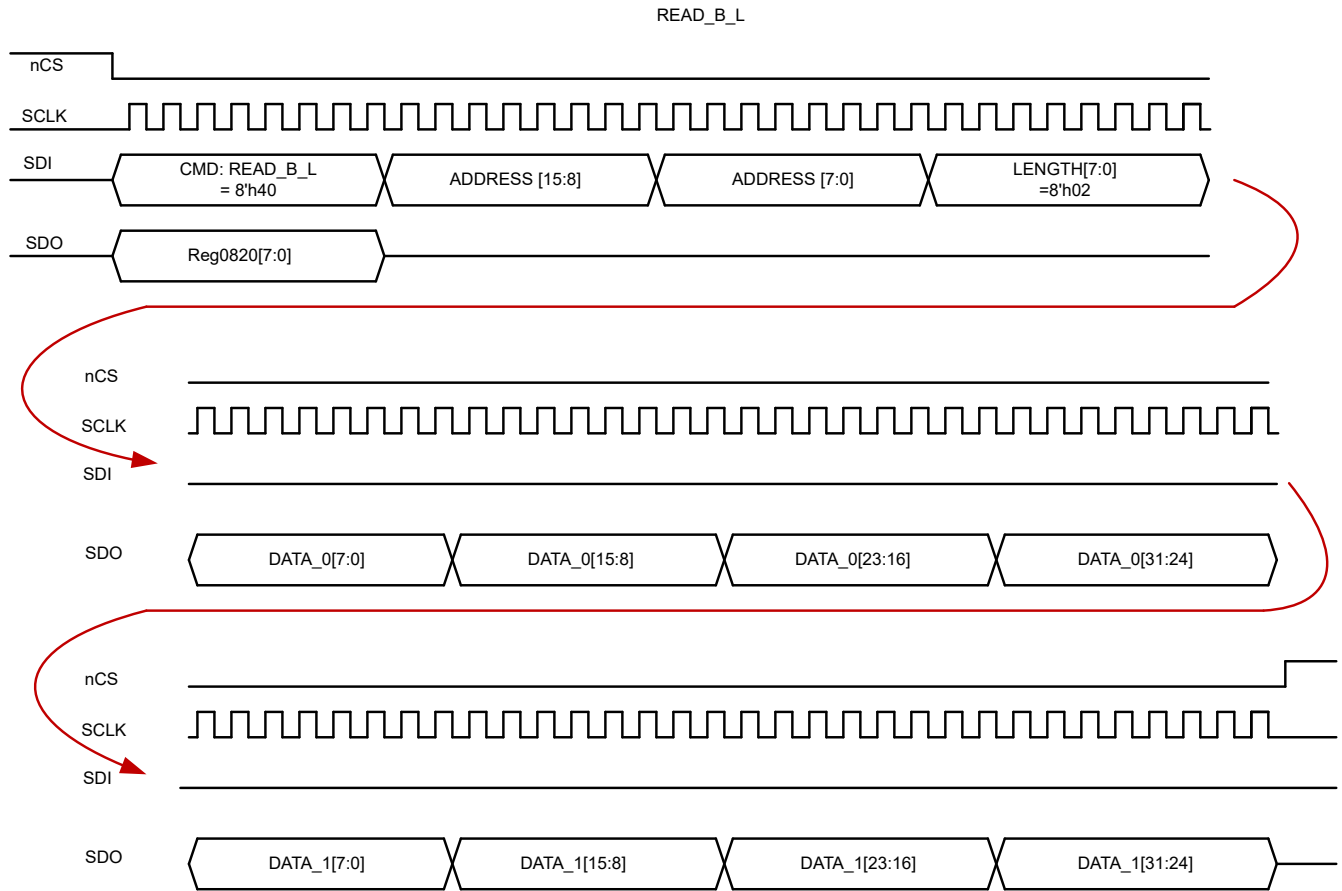


图 7-19. 读取，低字节优先（命令操作码 8'h40）

7.5.1.6 SPI 循环冗余校验 (CRC)

SPI 接口支持使用 SPI 帧 16 位 CRC。为数据使用 16 位 CRC，从而允许在用于 CRC 的 32 位字末尾发送状态标志。

默认情况下不会启用 CRC。要启用 CRC，必须在 SPI 配置寄存器中启用相应的位。启用后，SPI 模块会执行存储转发类型的行为，等待 SPI 事务结束时确认计算出的 CRC 匹配，然后再将数据写入所需的寄存器。如果 CRC 不匹配，则 CRC_STATUS 字节返回否定响应，并且数据不会写入寄存器。这可确保不会因翻转位而发生数据损坏。

CRC 配置支持翻转（用于 CRC 计算的字节顺序翻转）和可编程的 32 位种子（用作每个 SPI 事务的起始种子）。

备注

当启用 SPI CRC 时，非 SPI 域寄存器（寄存器 0x1000 及以上）的每个 SPI 事务的最大字长为 18 个字（72 字节）。任何更长的事务都需要拆分为多个较短的消息。如果在启用 CRC 的情况下请求大于 18 的字长，则写入将被忽略。对于读取，18 个字的限制不适用，仍然允许最多 256 个字（表示为 0）。对于 SPI 域寄存器（0x0000 至 0x0FFF），最大值更小。

如图 7-20 所示，对于读取和写入，CRC 字都始终是事务的最后一个字。SPI 字的前 16 位始终是 16 位 CRC 值。将其置于字的开头可以为器件提供足够的时间来计算 CRC 并返回状态。

WRITE_B_x (CRC Enabled)

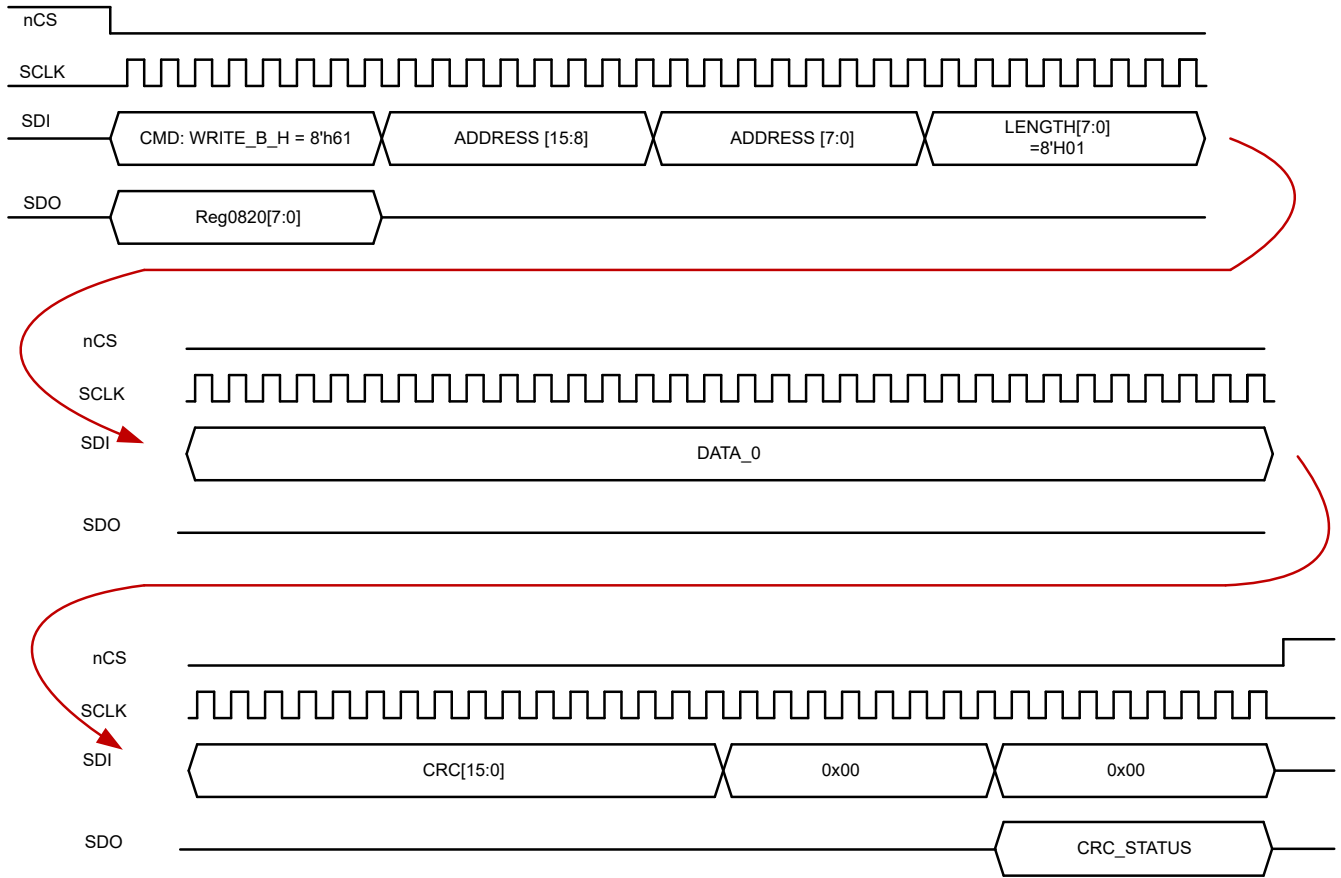


图 7-20. CRC SPI 事务示例

7.5.2 MCAN CAN FD 控制器和 MRAM 编程

TCAN4572-Q1 集成了 Bosch MCAN CAN FD 控制器，用于发送和接收 CAN 消息。有关如何发送和接收 CAN 帧的信息和示例，请参阅 [TCAN45xx 软件用户指南](#) 中的 CAN/CAN FD 部分。该用户指南举例说明了如何配置 MRAM 以及发送/接收 CAN 帧。

7.5.3 MRAM 分配

TCAN4572-Q1 提供了 2,048 字节的器件存储器 RAM (称为 MRAM)，可根据系统需求完全配置为 TX/RX 缓冲区/FIFO。为了防止在读取尚未写入的存储器区域时发生 ECC 错误，POR 时 MRAM 会被自动填充为 0。这一过程为 MRAM 生成有效的 ECC 值，并将其置于已知状态。

该存储器由所有 MCAN 功能 (消息过滤器，TX FIFO、RX FIFO、RX 缓冲区等) 共享。

请务必注意防止这些部分重叠：否则可能发生意外行为。

7.5.4 MCAN DMA 改进

TCAN4572-Q1 具有旨在提高吞吐量的额外特性。该特性通过读取和写入已知地址，将 CAN 消息移入或移出 TCAN4572-Q1 内部 MRAM，从而实现类似 DMA 的功能。nWKRQ 引脚也可改作专用的“新消息”中断输出，根据 FIFO 中是否存在新消息来清除和置位。

这样会省去多次 SPI 寄存器读取。以下是从 MRAM 中读取 RX FIFO 0 消息的典型流程示例：

1. 读取 IR 寄存器，检测到 MCAN 位被置位。
2. 读取 MCAN IR 寄存器，检测到 RX0N 被置位 (RX FIFO 0 中有新消息)。
3. 读取 RXF0S，查看 FIFO 中有多少条消息，以及起始地址是什么。
4. 如果未存储 MRAM 中的基地址，则读取 RXF0C 以确定基地址
5. 进行数学运算以确定 FIFO 地址。从 MRAM 读取 FIFO 的内容。
6. 通过写入 RXF0A 来确认 FIFO 消息。

以下是从 RX DMA 读取的示例过程

1. nWKRQ (在新消息中断模式下) 被拉低。
2. MCU 从 RX DMA 地址 (16'h5100) 读取完整的 FIFO 元素数据字。
3. 检查 nWKRQ 是否仍为低电平。如果是，重复第 2 步，直到 nWKRQ 变为高电平。

这使得每个传入的消息都只需进行单次 SPI 读取，而不是 6 次以上。

每个 DMA 段的地址如下：

- 寄存器 16'h5000 至 16'h5044 为 TX DMA
- 寄存器 16'h5100 至 16'h5144 为 RX0 DMA
- 寄存器 16'h5200 至 16'h5244 为 RX1 DMA

备注

MRAM 仍必须按常规进行配置。器件必须设置为 FIFO 模式，用户不得手动访问 0x8000 寄存器空间中的该寄存器空间，否则可能出现意外结果。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用设计注意事项

8.1.1 晶体和时钟输入要求

选择晶体还是时钟输入取决于系统实现。要支持 2 和 5Mbps 的 CAN FD，时钟输入或晶体需要具有 0.5% 的频率精度。支持 2Mbps 速率的 CAN FD 至少需要 20MHz 的时钟。若要支持数据速率高达 5Mbps 的 CAN FD 以实现更高的数据吞吐量，CLKIN 或晶体的推荐值为 40MHz。如果使用晶体，请参阅制造商关于正确偏置的文档。

晶体布局至关重要，同时还建议在 OSC1 引脚与晶体端子之间放置一个功率耗散电阻器。最初可使用 0Ω，但预留该封装位置可让用户在需要时调整输送到晶体的功率。

备注

TCAN4572-Q1 采用 NX2016SA 20MHz 和 40MHz 晶体进行了评估

8.1.2 总线负载能力、长度和节点数

典型 CAN 应用的最大总线长度可达 40m，最大残桩长度可为 0.3m。但是，如果设计得当，用户可以获得更长的电缆长度、桩线长度和更多的节点。如果节点数量较多，则需要具有高输入阻抗的收发器，例如本收发器系列。

许多 CAN 组织和标准已将 CAN 的使用范围扩展至原始 ISO 11898-2:2016 标准之外的应用。它们在总线的速率、电缆长度和寄生负载方面做出了系统层面的折衷决策。这些 CAN 系统级规范的示例包括 ARINC825、CANopen、DeviceNet、SAE J2284、SAE J1939 和 NMEA200。

CAN 系统设计就是对一系列因素的权衡。在 ISO 11898-2:2016 中，驱动器差分输出是在总线负载范围为 50Ω 至 65Ω 的条件下规定的，此时差分输出电压必须大于 1.5V。TCAN4572-Q1 可在超出此负载范围时满足 1.5V 要求，并在 45Ω 总线负载时满足 1.4V 差分输出要求。该系列收发器的差分输入阻抗至少为 30kΩ。如果总线上有 167 个这样的并联收发器，这就相当于 180Ω 差分负载与 60Ω 端接电阻并联，因此总线负载总共为 45Ω。因此，该系列理论上在单个总线段上最多支持 167 个收发器，但为了满足每个接收节点 1.2V 的最小差分输入电压要求，会留有一定的裕度。但在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、时序、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度，因此实际的最大节点数通常更少。此外，通过对系统设计和数据速率加以谨慎权衡，还可以使总线长度超过原始 ISO 11898-2:2016 标准规定的 40m。例如，CANopen 网络设计指南允许通过更改终端电阻和布线、减少节点数（少于 64 个）并显著降低数据速率，将网络扩展至 1km。

CAN 网络设计的这种灵活性是其主要优势之一，允许以原始 ISO 11898-2 CAN 标准为基础建立这些系统级网络扩展和附加标准。不过，在利用这种灵活性时，CAN 网络系统设计人员必须保证良好的网络设计，以确保网络稳定运行。

8.1.3 CAN 端接

标准 CAN 总线采用具有 120Ω 特性阻抗 (Z_0) 的单根双绞线电缆（屏蔽或非屏蔽）进行互连。

8.1.3.1 端接

电缆两端采用阻值等于线路特性阻抗的电阻器进行端接，以避免信号反射。连接节点与总线的无端接分支线（桩线）必须尽可能短，以便更最大限度地减少信号反射。端接电阻器可以放置在节点中，但通常不建议这样做，尤其是当节点可能从总线中移除时。端接电阻器必须小心放置，以便其不会从总线上移除。CANopen 等系统级 CAN 实现方案可实现不同的端接和布线概念，例如增加电缆长度。

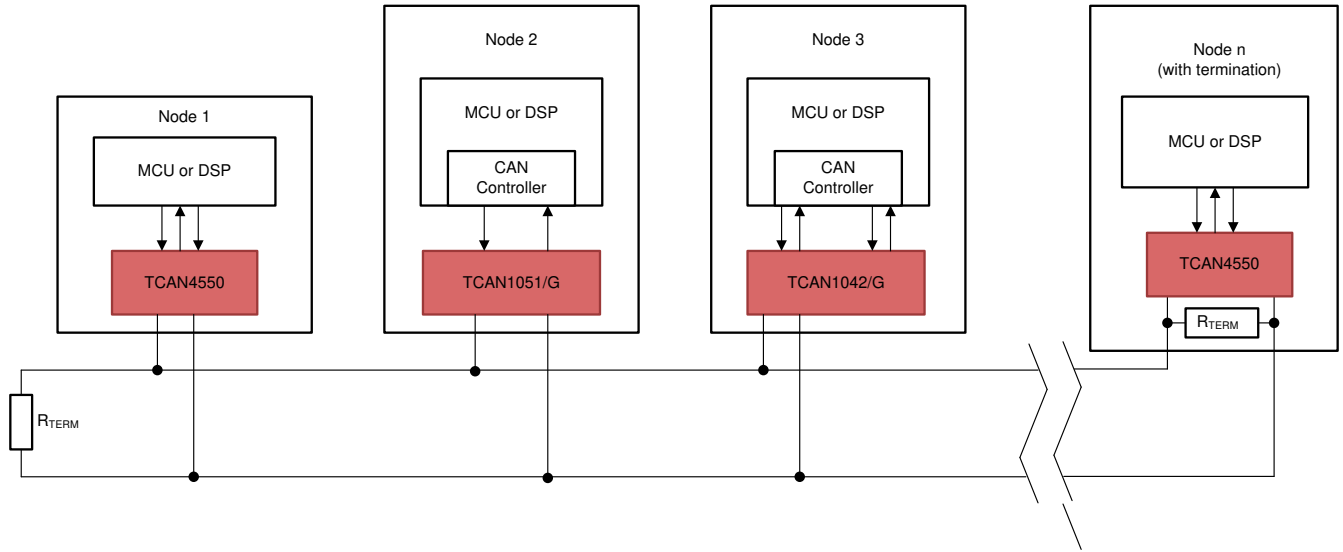


图 8-1. 典型 CAN 总线

总线末端可以采用单个 $120\ \Omega$ 电阻进行端接，放在电缆上或端接节点中。如果总线的共模电压需要进行滤波和稳压，则可以采用“分裂端接”方式，具体请参阅图 8-2。分裂端接可消除开始和结束消息传输时出现的总线共模电压电平波动，从而改善网络的电磁辐射性能。

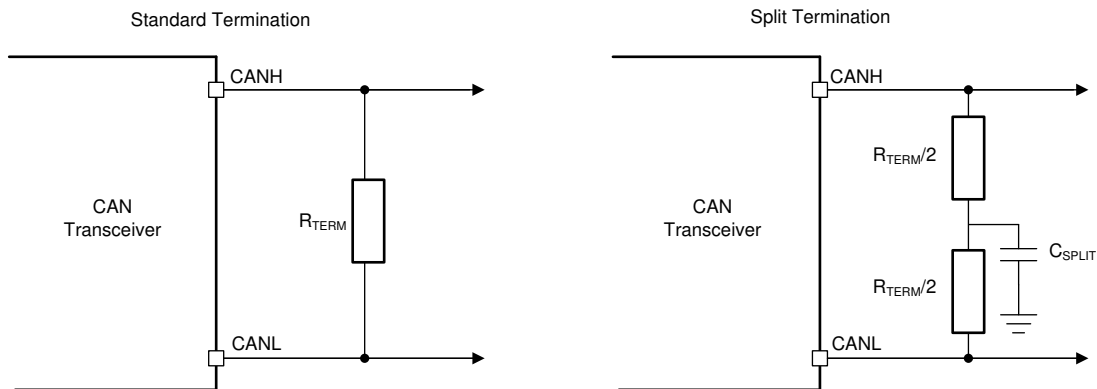


图 8-2. CAN 总线端接概念

8.1.3.2 CAN 总线偏置

无论是在正常模式下处于运行状态，还是在低功耗模式下处于非运行状态，总线偏置都可以正常偏置。自动电压偏置是指总线在正常模式下处于运行状态，但在低功耗模式下由 CANH 和 CANL 之间的电压控制。请参阅图 8-3 状态图，了解 TCAN4572-Q1 如何执行自动偏置。图 8-4 基于工作模式提供总线偏置。

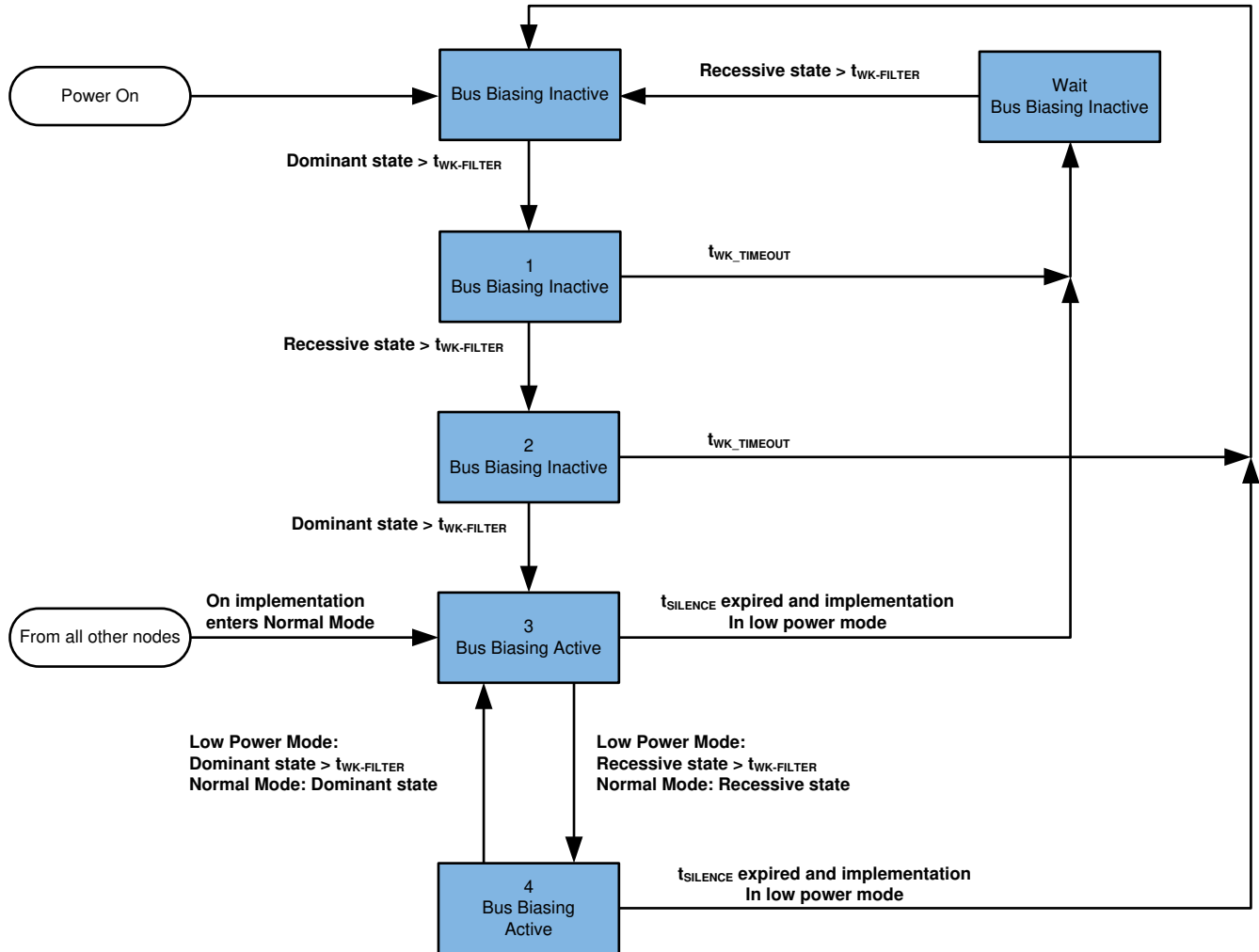


图 8-3. 自动总线偏置状态图

ADVANCE INFORMATION

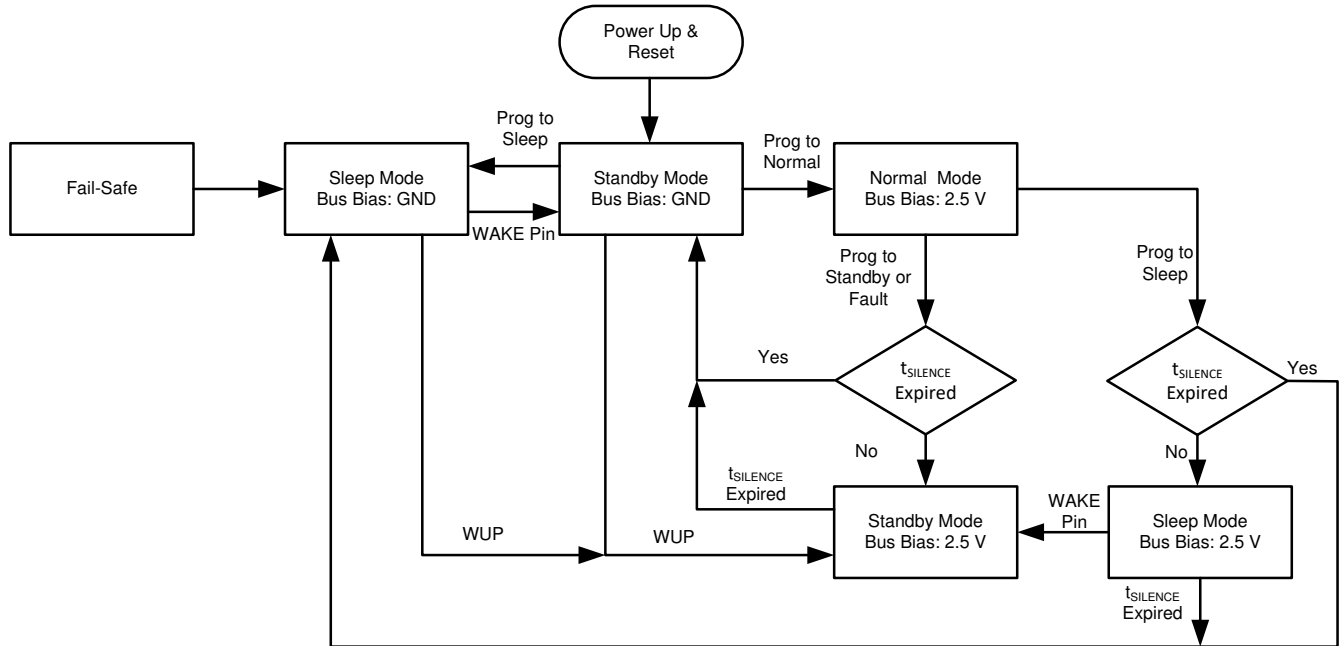


图 8-4. 基于工作模式的总线偏置

8.2 典型应用

TCAN4572-Q1 通常用于具有主机微处理器或 FPGA (不包括 CAN 协议的链路层部分) 的应用。图 8-5 是适用于 3.3V 微处理器应用的典型应用配置。

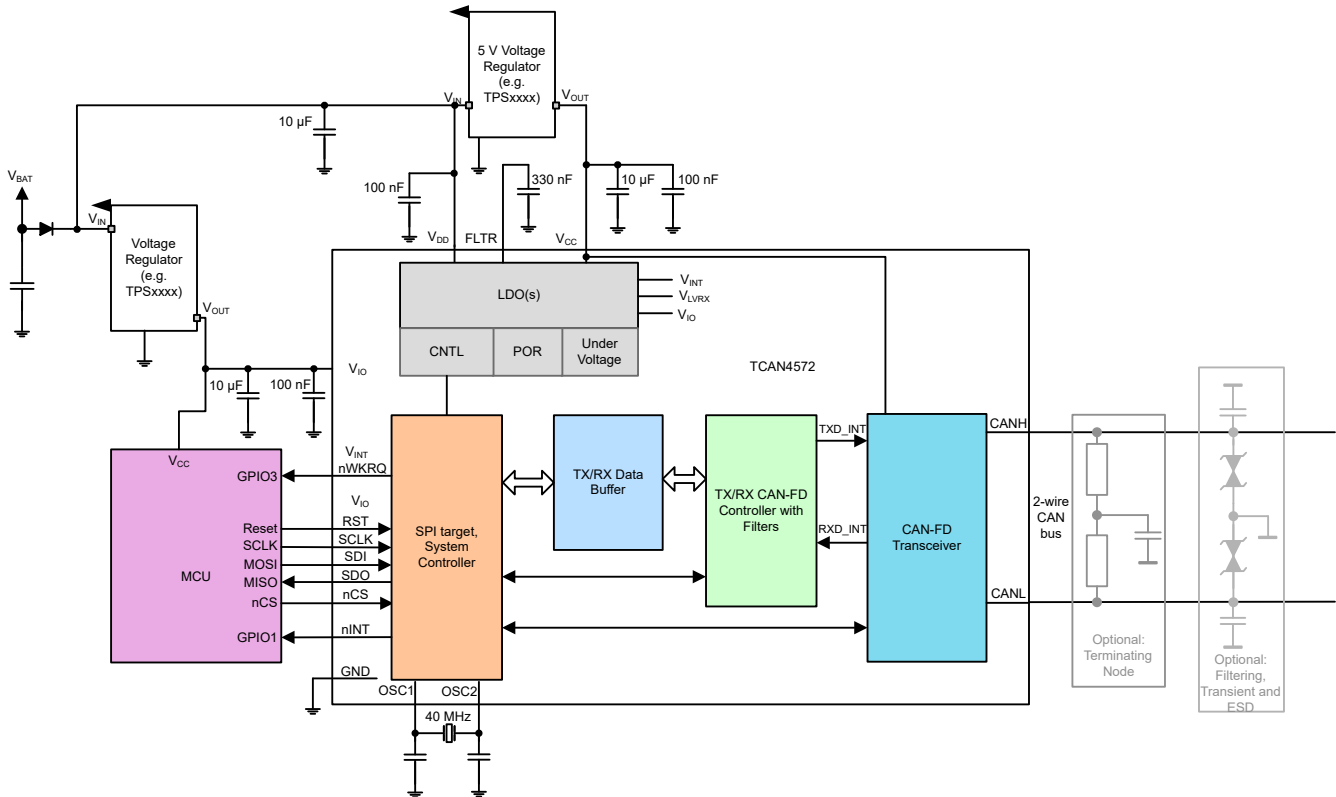


图 8-5. 适用于 3.3V μ C 和晶体的 TCAN4572-Q1 典型 CAN 应用

8.2.1 详细要求

当使用微处理器稳压器的 V_{IO} 引脚时, TCAN4572-Q1 可与 3.3V 和 5V 微处理器配合使用。图中显示了总线终端以方便说明。

8.2.2 详细设计过程

TCAN4572-Q1 设计用于采用 ISO 11898 标准的应用, 支持 45Ω 至 65Ω 的总线负载。由于 TCAN4572-Q1 支持高达 5Mbps 的 CAN FD 数据速率, 建议使用 40MHz 晶体, 并尽量使处理器与器件之间的走线长度匹配且尽可能短。由于标准中定义了 CAN 残桩长度, 建议按照标准进行系统设计。鉴于温度和输入电压范围较高, 建议使用具有高导热系数的电路板, 并采用适当的散热方法, 以实现最佳性能。

8.2.3 应用曲线

内部振荡器值随温度变化而变化, 通常在温度的每个极端边缘 (冷角和热角) 减慢速度。还需要注意的是, 极低的 VDD 电压也会减慢振荡器的速度。

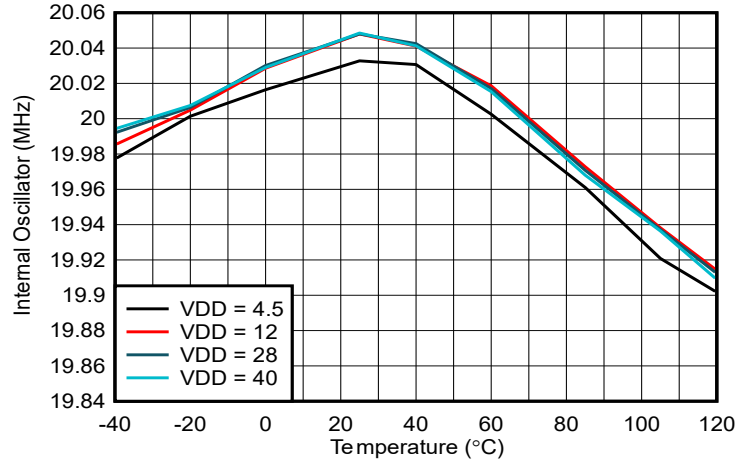


图 8-6. 整个温度和电压范围内的振荡器值

8.3 电源相关建议

TCAN4572-Q1 设计可在 V_{DD} 引脚上的宽电压范围内运行。CAN 收发器由 V_{CC} 输入提供支持。为了支持众多微处理器，SPI 接口由 V_{IO} 引脚供电，该引脚支持 1.8V 到 5V 标称电源轨的电平。大容量电容必须放置在满足系统要求的 V_{DD} 、 V_{IO} 和 V_{CC} 电压轨上。建议在 V_{DD} 、 V_{IO} 和 V_{CC} 电源端子附近放置一个 100nF 的电容，以帮助对噪声进行去耦。

备注

- 所选电容值必须考虑到随时间推移而出现的性能下降，使电容值不会降至低于显示的最小值。
- 上述为最小电容值，出于系统考虑，可能需要更大的电容。

8.4 布局

稳健而可靠的总线节点设计通常需要使用外部瞬态保护器件，以防止工业环境中可能出现的 EFT 和浪涌瞬变。因为 ESD 和瞬态的频率带宽较宽（大约 3MHz 至 3GHz），因此在 PCB 设计过程中必须应用高频布局技术。该系列具有高性能片上 IEC ESD 保护，如果需要更高级别的系统级抗扰度，可以使用外部 TVS 二极管。TVS 二极管和总线滤波电容器可以尽可能靠近板载连接器布置，以防止噪声瞬态事件进一步传播到 PCB 和系统中。

8.4.1 布局指南

将保护和滤波电路放置于尽可能靠近总线连接器 J1 的位置，以防瞬变脉冲群、ESD 和噪声传送到电路板。布局布线示例提供了有关器件周围元件的信息。如需额外保护，可添加瞬态电压抑制 (TVS) 器件，如 D1 所示。双向 TVS 二极管或额定值符合应用要求的压敏电阻可用作生产解决方案。此示例还显示了可选的总线滤波电容 C10 和 C11。串联共模扼流圈 (CMC) 放置在 TCAN4572-Q1 与连接器 J1 之间的 CANH 和 CANL 线路上。

朝信号路径的方向设计总线保护元件。不得将瞬态电流从信号路径强行转移至保护器件。使用电源和接地层来提供低电感。

备注

高频电流会选择阻抗最小的路径，而非电阻最小的路径。

对于晶体振荡器，有一些特殊注意事项，建议用户阅读《TCAN455x 时钟优化和设计指南》应用手册 [TCAN455x 时钟优化和设计指南 \(SLLA549\)](#)。下面列出了部分建议

- 在 OSC1 和晶体之间放置一个功率耗散电阻器。如果晶体被过驱，该电阻器可以降低晶体的功率。如示例中的 R1 所示

当旁路电容器和保护器件连接电源和地时，应至少使用两个过孔，以更大限度减少走线电感和过孔电感。

- 旁路电容器和大容量电容器应尽可能靠近收发器的电源端子放置，例如 FLTR、V_{IO}、V_{CC} 引脚上的 C3、C4 和 C5，以及 V_{DD} 电源上的 C6 和 C7。
- 总线端接：本布局布线示例显示的是分裂端接。其中，端接分为 R5 和 R6 两个电阻，端接的中心或分接抽头通过电容 C9 接地。分裂端接为总线提供共模滤波。当在电路板上而非直接在总线上进行总线端接时，务必谨慎操作以确保端接节点不会从总线上移除，否则也会导致没有端接。
- 由于 nINT 和 nWKRQ 为漏极开路，因此需要一个连接到电源（通常为 V_{IO}）的外部电阻器。这些电阻器的值可以在 1k Ω 和 10k Ω 之间。

8.4.2 布局示例

备注

CANH 和 CANL 上的扼流圈及更高级的平衡网络并非强制要求，但能改善发射性能。

9 寄存器映射

TCAN4572-Q1 有一个具有 32 位寻址功能的综合寄存器组。寄存器分为以下几个部分：

- 器件 ID 和中断/诊断标志寄存器：16'h0000 至 16'h002F
- 器件配置寄存器：16'h0800 至 16'h08FF
- CAN FD 寄存器：16'h1000 至 16'h10FF
- CAN TX DMA 寄存器：16'h5000 至 16'h5044
- CAN RX0 DMA 寄存器：16'h5100 至 16'h5144
- CAN RX1 DMA 寄存器：16'h5200 至 16'h5244

9.1 DEVICE_INFO_AND_SPI 寄存器

节 9.1 列出了 Device_Info_and_SPI 寄存器的存储器映射寄存器。节 9.1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不得修改寄存器内容。

器件信息和 SPI 寄存器

表 9-1. DEVICE_INFO_AND_SPI 寄存器

地址	首字母缩写词	寄存器名称	部分
0x0	DEVICE_ID0	器件 ID 0	节 9.1.1
0x4	DEVICE_ID1	器件 ID 1	节 9.1.2
0x8	DEVICE_REV	器件修订版本	节 9.1.3
0xC	SPI_IR_STATUS	SPI 状态和中断	节 9.1.4
0x10	SPI_IE	SPI 中断使能	节 9.1.5
0x14	SPI_CRC_CONF	SPI CRC 配置	节 9.1.6
0x18	SPI_CRC_SEED	SPI CRC 种子值	节 9.1.7
0x1C	SCRATCHPAD	高速缓存	节 9.1.8

复杂的位访问类型经过编码可适应小型表单元。节 9.1 展示了适用于此部分中访问类型的代码。

表 9-2. Device_Info_and_SPI 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RH	R H	读取 由硬件置位或清零
写入类型		
W	W	写入
W1C	W 1C	写入 1 以清零
复位或默认值		
-n		复位后的值或默认值

9.1.1 DEVICE_ID0 寄存器 (地址 = 0x0) [复位 = 0x4E414354]

图 9-1 展示了 DEVICE_ID0，表 9-3 对其进行了介绍。

返回到汇总表。

图 9-1. DEVICE_ID0 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DEVICE_ID0[31:0]																															
R-0x4E414354																															

表 9-3. DEVICE_ID0 寄存器字段说明

位	字段	类型	复位	说明
31-0	DEVICE_ID0[31:0]	R	0x4E414354	“TCAN” 的 ASCII 码

9.1.2 DEVICE_ID1 寄存器 (地址 = 0x4) [复位 = 0x32373534]

图 9-2 展示了 DEVICE_ID1，表 9-4 对其进行了介绍。

返回到[汇总表](#)。

图 9-2. DEVICE_ID1 寄存器

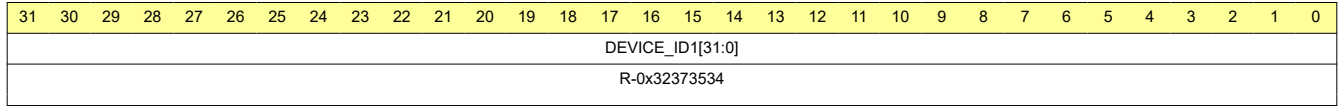


表 9-4. DEVICE_ID1 寄存器字段说明

位	字段	类型	复位	说明
31-0	DEVICE_ID1[31:0]	R	0x32373534	“4572” 的 ASCII 码

9.1.3 DEVICE_REV 寄存器 (地址 = 0x8) [复位 = 0x04000300]

图 9-3 展示了 DEVICE_REV，表 9-5 中对此进行了介绍。

返回到汇总表。

图 9-3. DEVICE_REV 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SPI_REVISION								RESERVED							
R-0x4								R-0x0							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
REV_MAJOR								REV_MINOR							
R-0x3								R-0x0							

表 9-5. DEVICE_REV 寄存器字段说明

位	字段	类型	复位	说明
31-24	SPI_REVISION	R	0x4	SPI 模块的修订版本
23-16	RESERVED	R	0x0	保留
15-8	REV_MAJOR	R	0x3	器件修订 ID (主要)
7-0	REV_MINOR	R	0x0	器件修订 ID (次要)

9.1.4 SPI_IR_STATUS 寄存器 (地址 = 0xC) [复位 = 0x00000000]

图 9-4 展示了 SPI_IR_STATUS，表 9-6 中对此进行了介绍。

返回到汇总表。

图 9-4. SPI_IR_STATUS 寄存器

31	30	29	28	27	26	25	24
RESERVED	SLP_IA	INT_R_ERR	INT_W_ERR	ERR_LOG_NE	R_FIFO_UF	R_FIFO_EMPTY	W_FIFO_OF
R-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
23	22	21	20	19	18	17	16
RESERVED	CRC_ERR	SPI_END_ERR	IC	SPI_W_OF	SPI_W_UF	SPI_R_OF	SPI_R_UF
R-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
15	14	13	12	11	10	9	8
RESERVED							
R-0x0							
7	6	5	4	3	2	1	0
RESERVED	W_FIFO_A	R_FIFO_A	INT_ACT	INT_ERR	SPI_ERR	中断	
R-0x0	R-0x0	R-0x0	RH-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 9-6. SPI_IR_STATUS 寄存器字段说明

位	字段	类型	复位	说明
31	RESERVED	R	0x0	保留
30	SLP_IA	R/W1C	0x0	在睡眠模式下尝试读取无效地址。 大多数寄存器在睡眠模式下不可访问
29	INT_R_ERR	R/W1C	0x0	内部读取错误
28	INT_W_ERR	R/W1C	0x0	内部写入错误
27	ERR_LOG_NE	R/W1C	0x0	条目已写入内部错误日志
26	R_FIFO_UF	R/W1C	0x0	返回 1 个或多个读取数据字后读取 FIFO 下溢。 这通常表明高速时钟存在问题
25	R_FIFO_EMPTY	R/W1C	0x0	通过 SPI 返回第一个读取数据字时，读取 FIFO 为空。 这通常表明高速时钟存在问题
24	W_FIFO_OF	R/W1C	0x0	写入命令 FIFO 溢出。 这通常表明高速时钟存在问题
23	RESERVED	R	0x0	保留
22	CRC_ERR	R/W1C	0x0	发生了 SPI CRC 错误。 收到的 CRC 与预期值不匹配，如果数据为写入请求，会将其忽略。
21	SPI_END_ERR	R/W1C	0x0	SPI 传输没有在字节边界上结束。 通常表明 SPI 线路上存在尖峰脉冲/噪声
20	IC	R/W1C	0x0	在 SPI 请求中收到无效命令
19	SPI_W_OF	R/W1C	0x0	SPI 写入溢出，写入序列在传输完指定字数后继续。 这是由于写入的数据字数超过 SPI 标头中指定的数量所致
18	SPI_W_UF	R/W1C	0x0	SPI 写入下溢，写入序列在传输完指定字数前结束。 这是由于写入的数据字数少于 SPI 标头中指定的数量所致
17	SPI_R_OF	R/W1C	0x0	SPI 读取溢出，读取序列在传输指定数量的字数后继续。 这是由于读取的数据字数超过 SPI 标头中指定的数量所致
16	SPI_R_UF	R/W1C	0x0	SPI 读取下溢，读取序列在传输完指定字数前结束。 这是由于读取的数据字数少于 SPI 标头中指定的数量所致
15-6	RESERVED	R	0x0	保留
5	W_FIFO_A	R	0x0	写入 FIFO 有可用空间。 这是状态标志，而不是中断

表 9-6. SPI_IR_STATUS 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	R_FIFO_A	R	0x0	读取 FIFO 有可用空间。 这是状态标志，而不是中断
3	INT_ACT	RH	0x0	当前正在进行内部传输模式访问。 这是状态标志，而不是中断
2	INT_ERR	R	0x0	未屏蔽的内部错误标志。 如果触发了任何内部传输错误中断，则会置位该位
1	SPI_ERR	R	0x0	未屏蔽的 SPI 错误标志。 如果触发了任何 SPI 传输错误中断，则会置位该位
0	中断	R	0x0	中断输出。 如果触发了任何屏蔽的中断，则会置位该位

9.1.5 SPI_IE 寄存器 (地址 = 0x10) [复位 = 0x00000000]

图 9-5 展示了 SPI_IE，表 9-7 中对此进行了介绍。

返回到[汇总表](#)。

图 9-5. SPI_IE 寄存器

31	30	29	28	27	26	25	24
RESERVED	SLP_IA	INT_R_ERR	INT_W_ERR	ERR_LOG_NE	R_FIFO_UF	R_FIFO_EMPTY	W_FIFO_OF
R-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0
23	22	21	20	19	18	17	16
RESERVED	SPI_END_ERR	IC	SPI_W_OF	SPI_W_UF	SPI_R_OF	SPI_R_UF	
R-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0
15	14	13	12	11	10	9	8
RESERVED							
R-0x0							
7	6	5	4	3	2	1	0
RESERVED							
R-0x0							

表 9-7. SPI_IE 寄存器字段说明

位	字段	类型	复位	说明
31	RESERVED	R	0x0	保留
30	SLP_IA	R/W	0x0	在睡眠模式下尝试读取无效地址。 大多数寄存器在睡眠模式下不可访问 0x0 = 禁用中断 0x1 = 中断被启用
29	INT_R_ERR	R/W	0x0	内部读取错误 0x0 = 禁用中断 0x1 = 中断被启用
28	INT_W_ERR	R/W	0x0	内部写入错误 0x0 = 禁用中断 0x1 = 中断被启用
27	ERR_LOG_NE	R/W	0x0	条目已写入内部错误日志 0x0 = 禁用中断 0x1 = 中断被启用
26	R_FIFO_UF	R/W	0x0	返回 1 个或多个读取数据字后读取 FIFO 下溢。 这通常表明高速时钟存在问题 0x0 = 禁用中断 0x1 = 中断被启用
25	R_FIFO_EMPTY	R/W	0x0	通过 SPI 返回第一个读取数据字时，读取 FIFO 为空。 这通常表明高速时钟存在问题 0x0 = 禁用中断 0x1 = 中断被启用
24	W_FIFO_OF	R/W	0x0	写入命令 FIFO 溢出。 这通常表明高速时钟存在问题 0x0 = 禁用中断 0x1 = 中断被启用
23-22	RESERVED	R	0x0	保留
21	SPI_END_ERR	R/W	0x0	SPI 传输没有在字节边界上结束。 通常表明 SPI 线路上存在尖峰脉冲/噪声 0x0 = 禁用中断 0x1 = 中断被启用
20	IC	R/W	0x0	在 SPI 请求中收到无效命令 0x0 = 禁用中断 0x1 = 中断被启用

表 9-7. SPI_IE 寄存器字段说明 (续)

位	字段	类型	复位	说明
19	SPI_W_OF	R/W	0x0	SPI 写入溢出，写入序列在传输完指定字数后继续。 这是由于写入的数据字数超过 SPI 标头中指定的数量所致 0x0 = 禁用中断 0x1 = 中断被启用
18	SPI_W_UF	R/W	0x0	SPI 写入下溢，写入序列在传输完指定字数前结束。 这是由于写入的数据字数少于 SPI 标头中指定的数量所致 0x0 = 禁用中断 0x1 = 中断被启用
17	SPI_R_OF	R/W	0x0	SPI 读取溢出，读取序列在传输指定数量的字数后继续。 这是由于读取的数据字数超过 SPI 标头中指定的数量所致 0x0 = 禁用中断 0x1 = 中断被启用
16	SPI_R_UF	R/W	0x0	SPI 读取下溢，读取序列在传输完指定字数前结束。 这是由于读取的数据字数少于 SPI 标头中指定的数量所致 0x0 = 禁用中断 0x1 = 中断被启用
15-0	RESERVED	R	0x0	保留

9.1.6 SPI_CRC_CONF 寄存器 (地址 = 0x14) [复位 = 0x00000000]

图 9-6 展示了 SPI_CRC_CONF，表 9-8 中对此进行了介绍。

返回到汇总表。

图 9-6. SPI_CRC_CONF 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED							
R-0x0							
15	14	13	12	11	10	9	8
RESERVED							
R-0x0							
7	6	5	4	3	2	1	0
RESERVED		CRC_BYTE_ORDER	CRC_POLY		CRC_SEED_CFG		CRC_EN
R-0x0		R/W-0x0	R/W-0x0		R/W-0x0		R/W-0x0

表 9-8. SPI_CRC_CONF 寄存器字段说明

位	字段	类型	复位	说明
31-6	RESERVED	R	0x0	保留
5	CRC_BYTE_ORDER	R/W	0x0	CRC 字节顺序 0x0 = MSB 在前 0x1 = LSB 在前
4-3	CRC_POLY	R/W	0x0	用于 CRC 计算的 CRC 多项式 0x0 = 0x8005 (CRC-16-IBM) 0x1 = 0x1021 (CRC-16-CCITT) 0x2 = 0xC867 (CRC-16-CDMA2000) 0x3 = 0x0589 (CRC-16-DECT)
2-1	CRC_SEED_CFG	R/W	0x0	用于每个 SPI 帧的 CRC 种子值 0x0 = 0x0000 0x1 = 0xFFFF 0x2 = 使用 CRC_SEED 中的值 0x3 = 保留
0	CRC_EN	R/W	0x0	CRC 使能 0x0 = 禁用 SPI CRC 0x1 = SPI CRC 被使能

9.1.7 SPI_CRC_SEED 寄存器 (地址 = 0x18) [复位 = 0x00000000]

图 9-7 展示了 SPI_CRC_SEED，表 9-9 中对此进行了介绍。

返回到汇总表。

图 9-7. SPI_CRC_SEED 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED																SPI_CRC_SEED															
R-0x0																R/W-0x0															

表 9-9. SPI_CRC_SEED 寄存器字段说明

位	字段	类型	复位	说明
31-16	RESERVED	R	0x0	保留
15-0	SPI_CRC_SEED	R/W	0x0	用于计算每个 SPI 帧的 CRC 的初始种子值。 仅在 SPI_CRC_CONF.SPI_SEED_CFG = 2 时使用

9.1.8 SCRATCHPAD 寄存器 (地址 = 0x1C) [复位 = 0x00000000]

图 9-8 展示了 SCRATCHPAD，表 9-10 对此进行了介绍。

返回到[汇总表](#)。

图 9-8. SCRATCHPAD 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SCRATCHPAD																															
R/W-0x0																															

表 9-10. SCRATCHPAD 寄存器字段说明

位	字段	类型	复位	说明
31-0	SCRATCHPAD	R/W	0x0	用于测试的 Scratchpad 寄存器。 该位不会在复位时保留

9.2 DEVICE_CONFIG 寄存器

节 9.2 列出了 DEVICE_CONFIG 寄存器的存储器映射寄存器。节 9.2 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不得修改寄存器内容。

器件信息和 SPI 寄存器

表 9-11. DEVICE_CONFIG 寄存器

地址	首字母缩写词	寄存器名称	部分
0x800	DEV_MODE_PINS	器件工作模式和引脚配置	节 9.2.1
0x804	TIMESTAMP_PRESCALER	时间戳预分频器	节 9.2.2
0x808	SCRATCHPAD	器件时间戳	节 9.2.3
0x80C	ECC_CONFIG	ECC 配置	节 9.2.4
0x814	IP_EN_CNTRL	IP 使能和控制	节 9.2.5
0x820	INT_DEVICE	器件中断标志	节 9.2.6
0x824	INT_MCAN	MCAN 中断标志	节 9.2.7
0x830	INT_DEVICE_EN	器件中断使能	节 9.2.8
0x830	INT_DEVICE_EN	器件中断使能	节 9.2.9

复杂的位访问类型经过编码可适应小型表单元。节 9.2 展示了适用于此部分中访问类型的代码。

表 9-12. DEVICE_CONFIG 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
R-0	R -0	读取 返回 0
RH	R H	读取 由硬件置位或清零
写入类型		
W	W	写入
W1C	W 1C	写入 1 以清零
W1S	W 1S	写入 1 以进行设置
WP	W P	写入 需要特权访问
复位或默认值		

表 9-12. DEVICE_CONFIG 访问类型代码 (续)

访问类型	代码	说明
-n		复位后的值或默认值

9.2.1 DEV_MODE_PINS 寄存器 (地址 = 0x800) [复位 = 0x00000040]

图 9-9 展示了 DEV_MODE_PINS，表 9-13 中对此进行了介绍。

返回到[汇总表](#)。

备注

MODE_SEL 字段可以更改模式，但读回操作将读回器件当前所处的模式。

图 9-9. DEV_MODE_PINS 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED		TEST_MODE_EN	RESERVED				
R-0x0		R/W-0x0	R-0x0				
15	14	13	12	11	10	9	8
RESERVED		FAILSAFE_EN	RESERVED		nWKRQ_MCAN_INT 1	RESERVED	nWKRQ_CONFIG
R-0x0		R/W-0x0	R-0x0		R/W-0x0	R-0x0	R/W-0x0
7	6	5	4	3	2	1	0
MODE_SEL		RESERVED	保留	RESERVED	DEV_RESET	SWE_DIS	RESERVED
R/W-0x1		R-0x0	R-0x0	R-0x0	R-0x0	R/W-0x0	R-0x0

表 9-13. DEV_MODE_PINS 寄存器字段说明

位	字段	类型	复位	说明
31-22	RESERVED	R	0x0	保留
21	TEST_MODE_EN	R/W	0x0	收发器测试模式使能 备注 该位始终读为 0，因为即使设置为 1，尝试读取该寄存器的行为也将退出测试模式，使其变为 0 0x0 = 禁用 0x1 = 启用。CAN 收发器 TXD 映射到 SDI，RXD 连接到 SDO，EN 连接到 SCLK。nCS 置为无效后，测试模式将立即激活。nCS 重新置为有效后，将立即退出测试模式。
20-14	RESERVED	R	0x0	保留
13	FAILSAFE_EN	R/W	0x0	失效防护模式使能 备注 不包括加电失效防护。 有关更多信息，请参阅失效防护部分 0x0 = 禁用 0x1 = 启用
12-11	RESERVED	R	0x0	保留

表 9-13. DEV_MODE_PINS 寄存器字段说明 (续)

位	字段	类型	复位	说明
10	nWKRQ_MCAN_INT1	R/W	0x0	<p>nWKRQ 覆盖为 MCAN INT1。 设置 nWKRQ 的功能，使其连接到 MCAN 的 INT1 输出线路。</p> <hr/> <p style="text-align: center;">备注</p> <p>要利用 MCAN 中的 INT1，MCAN_ILE 寄存器必须启用 INT1，并使用 MCAN_ILS 选择将哪个 INT 线路用于各种 MCAN 中断</p> <hr/> <p>0x0 = nWKRQ 根据 nWKRQ_CONFIG 进行配置 0x1 = nWKRQ 用作 MCAN_INT1 (低电平有效)</p>
9	RESERVED	R	0x0	保留
8	nWKRQ_CONFIG	R/W	0x0	<p>nWKRQ 引脚功能 0x0 = nWKRQ 镜像 INH 功能 0x1 = nWKRQ 是唤醒请求中断引脚 (低电平有效)</p>
7-6	MODE_SEL	R/W	0x1	<p>器件模式选择</p> <hr/> <p style="text-align: center;">备注</p> <p>将器件更改为正常模式时，会自动发出向 CCCR.INIT 位写入 0 的命令。 从正常模式更改为待机或睡眠模式时，会自动发出向 CCCR.INIT 写入 1 的命令。</p> <hr/> <p>0x0 = 睡眠 0x1 = 待机 0x2 = 正常 0x3 = TSD 受保护 (只读)</p>
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	DEV_RESET	R	0x0	<p>器件复位</p> <hr/> <p style="text-align: center;">备注</p> <p>器件必须处于待机、正常或 TSD 保护模式，该位才会发挥作用。 如果处于睡眠状态，必须首先进入待机模式来唤醒器件</p> <hr/> <p>0x0 = nWKRQ 镜像 INH 功能 0x1 = nWKRQ 是唤醒请求中断引脚 (低电平有效)</p>
1	SWE_DIS	R/W	0x0	<p>睡眠唤醒错误禁用。</p> <hr/> <p style="text-align: center;">备注</p> <p>这会在器件因为唤醒事件而退出睡眠模式时禁止器件启动四分钟计时器。 如果启用了睡眠唤醒错误 (= 0)，则必须在这个四分钟窗口内进行 SPI 读取或写入，否则器件将返回睡眠状态。 这不会在初始上电复位时禁用该功能</p> <hr/>
0	RESERVED	R	0x0	保留

9.2.2 **TIMESTAMP_PRESCALER** 寄存器 (地址 = 0x804) [复位 = 0x0000002]

图 9-10 展示了 **TIMESTAMP_PRESCALER**，表 9-14 中对此进行了介绍。

返回到[汇总表](#)。

图 9-10. **TIMESTAMP_PRESCALER** 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RESERVED															
R-0x0															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED								预分频器							
R-0x0								R/W-0x2							

表 9-14. **TIMESTAMP_PRESCALER** 寄存器字段说明

位	字段	类型	复位	说明
31-8	RESERVED	R	0x0	保留
7-0	预分频器	R/W	0x2	写入该寄存器会将内部时间戳计数器复位为 0，并将用于生成 MCAN 时间戳的内部 CAN 时钟分频器设置为 (时间戳预分频器 x 8)

9.2.3 SCRATCHPAD 寄存器 (地址 = 0x808) [复位 = 0x00000000]

图 9-11 展示了 SCRATCHPAD，表 9-15 对此进行了介绍。

返回到[汇总表](#)。

图 9-11. SCRATCHPAD 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SCRATCHPAD																															
R/W-0x0																															

表 9-15. SCRATCHPAD 寄存器字段说明

位	字段	类型	复位	说明
31-0	SCRATCHPAD	R/W	0x0	测试读写暂存区寄存器

9.2.4 ECC_CONFIG 寄存器 (地址 = 0x80C) [复位 = 0x00000000]

图 9-12 展示了 ECC_CONFIG，表 9-16 中对此进行了介绍。

返回到汇总表。

图 9-12. ECC_CONFIG 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED		ECC_ERR_FORCE_BIT_SEL					
R-0x0		R/W-0x0					
15	14	13	12	11	10	9	8
RESERVED			ECC_ERR_FORCE	ECC_ERR_CHECK	RESERVED		
R-0x0			R/W-0x0	R/W1C-0x0	R-0x0		
7	6	5	4	3	2	1	0
RESERVED							
R-0x0							

表 9-16. ECC_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
31-22	RESERVED	R	0x0	保留
21-16	ECC_ERR_FORCE_BIT_SEL	R/W	0x0	将待翻转位中的一个指定位设置为正确值的翻转值。 6b 000000 = 位 0 6b 000001 = 位 1 6b 000010 = 位 2 且 6b 100110 = 位 38
15-13	RESERVED	R	0x0	保留
12	ECC_ERR_FORCE	R/W	0x0	强制生成 single-bit ECC 错误 0x0 = 未强制生成错误 0x1 = 强制为 MRAM 生成一位 ECC 错误
11	ECC_ERR_CHECK	R/W1C	0x0	指示是否检测到 ECC 错误的状态位。 0x0 = 未检测到 single-bit ECC 错误 0x1 = 检测到 single-bit ECC 错误
10-0	RESERVED	R	0x0	保留

9.2.5 IP_EN_CNTRL 寄存器 (地址 = 0x814) [复位 = 0x000000X0]

图 9-13. IP_EN_CNTRL 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED							
R-0x0							
15	14	13	12	11	10	9	8
RESERVED		CLK_SEL	CLK_FORCE	RESERVED			
R-0x0		R/WP-0x0	R/WP-0x0	R-0x0			
7	6	5	4	3	2	1	0
CLK_EXT	CLK_XTAL	FDL_ACK_DIS	FDL_CMDR_EN	RESERVED			CCE
R-0xX	R-0xX	R/WP-0x0	R/WP-0x0	R-0x0			R/W-0x0

表 9-17. IP_EN_CNTRL 寄存器字段说明

位	字段	类型	复位	说明
31-14	RESERVED	R	0x0	保留
13	CLK_SEL	R/WP	0x0	时钟源选择：如果启用了 CLK_FORCE，可通过该位选择使用哪个时钟源 0x0 = 内部 20MHz 时钟 0x1 = 外部时钟源
12	CLK_FORCE	R/WP	0x0	时钟源覆盖：该位将覆盖自动时钟选择逻辑，并将强制器件使用 CLK_SEL 中指定的时钟源。 备注 更改时钟源时，务必等待 t _{CLOCK_SWITCH} 时间以让系统切换时钟。 如果切换到外部晶体，等待时间取决于晶体启动时间。 0x0 = 使用自动时钟检测源 0x1 = 覆盖时钟源
11-8	RESERVED	R	0x0	保留
7	CLK_EXT	R	X	时钟状态：外部：反映当前选定的时钟源 0x0 = 内部时钟源 0x1 = 外部时钟源
6	CLK_XTAL	R	X	检测到晶体：反映器件在加电时检测到晶体振荡器。 0x0 = 未检测到晶体（外部时钟输入或内部时钟输入） 0x1 = 检测到晶体
5	FDL_ACK_DIS	R/WP	0x0	确认禁用位：如果在 CAN FD Light 命令器模式下（位 4 = 1），该位用于禁用 ACK 位。 当速度大于 1Mbps 时，建议通过将该位设置为 1 来禁用 ACK 位 0x0 = 启用确认位（与正常 CAN 行为类似） 0x1 = 禁用确认位
4	FDL_CMDR_EN	R/WP	0x0	启用 CAN FD Light 命令器模式：用于启用 CAN FD Light 命令器功能 0x0 = CAN FD 功能 0x1 = CAN FD Light 命令器功能
3-1	RESERVED	R	0x0	保留

表 9-17. IP_EN_CNTRL 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	CCE	R/W	0x0	启用配置更改 <hr/> <p style="text-align: center;">备注</p> <p>CCE 位仅允许访问该 IP 使能寄存器 (0x0814) 中的受保护位。 该位只能在待机模式下置位。 正常模式下对它的置位尝试将被忽略。 另请注意，从待机模式切换到正常模式将自动清除 CCE 位。</p> <hr/> <p>0x0 = 没有受保护配置寄存器的写入访问权限 0x1 = 启用对受保护配置寄存器的写入访问权限 (要求器件处于待机模式)</p>

9.2.6 INT_DEVICE 寄存器 (地址 = 0x820) [复位 = 0x00100000]

图 9-14 展示了 INT_DEVICE，表 9-18 中对此进行了介绍。

返回到汇总表。

图 9-14. INT_DEVICE 寄存器

31	30	29	28	27	26	25	24
RESERVED	MODE_SLEEP	RESERVED					
R-0x0	R-0x0	R-0x0					
23	22	21	20	19	18	17	16
SMS	UV _{DD}	UV _{IO}	PWRON	TSD	RESERVED	UVCC	ECCERR
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x1	R/W1C-0x0	R-0x0	R/W1C-0x0	R/W1C-0x0
15	14	13	12	11	10	9	8
	RESERVED	WKERR		CRCERR_INT	CANSLNT	RESERVED	CANDOM
	R-0x0	R-0x0		R/W1C-0x0	R/W1C-0x0	R-0x0	R/W1C-0x0
7	6	5	4	3	2	1	0
GLOBALERR	WKRQ	CANERR	CBF	SPIERR	保留	MCAN_INT	VT
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 9-18. INT_DEVICE 寄存器字段说明

位	字段	类型	复位	说明
31	RESERVED	R	0x0	保留
30	MODE_SLEEP	R	0x0	一个向 MCU 指示器件当前处于睡眠模式的位。 如果器件处于睡眠状态，则只能访问寄存器的子集。 如果置位了该标志，则必须首先唤醒器件以清除任何中断。 有关更多信息，请参阅睡眠模式部分。
29-24	RESERVED	R	0x0	保留
23	SMS	R/W1C	0x0	睡眠模式状态 (标志而非中断)。 仅在通过 WKERR、UV _{IO} 超时或 UVCC 超时 (如果启用了失效防护) 进入睡眠模式时置位
22	UV _{DD}	R/W1C	0x0	V _{DD} 欠压。 这只是一个标志，用于在 POR 发生之前提醒用户
21	UV _{IO}	R/W1C	0x0	V _{IO} 欠压。
20	PWRON	R/W1C	0x1	上电电阻中断。 只要发生电源复位事件，就会置位该标志。 也可以通过进入睡眠模式或正常模式来清除该标志。
19	TSD	R/W1C	0x0	热关断
18	RESERVED	R	0x0	保留
17	UVCC	R/W1C	0x0	VCC 欠压。 在故障消失之前，无法清除该标志。
16	ECCERR	R/W1C	0x0	检测到无法校正的 ECC 错误
14	RESERVED	R	0x0	保留
13	WKERR	R	0x0	唤醒错误：如果器件收到唤醒请求 WUP 且在 t _{INACTIVE} 前没有切换到正常模式或清除 PWRON 或唤醒标志，器件将切换到睡眠模式。 唤醒事件后，将报告唤醒错误 (WKERR)，并将 SMS 标志设置为 1。
12	RESERVED	R	0x0	保留
11	CRCERR_INT	R/W1C	0x0	检测到内部 EEPROM CRC 错误
10	CANSLNT	R/W1C	0x0	由于 CAN 总线静默，CAN 静默 (t _{SILENCE}) 计时器已到期
9	RESERVED	R	0x0	保留
8	CANDOM	R/W1C	0x0	CAN 总线卡在显性状态

表 9-18. INT_DEVICE 寄存器字段说明 (续)

位	字段	类型	复位	说明
7	GLOBALERR	R	0x0	全局错误 (任何故障) : 所有故障/中断的逻辑或。 不包含某些状态标志 (睡眠模式标志)
6	WKRQ	R	0x0	唤醒请求 : CANINT 和 WKERR 的逻辑或
5	CANERR	R	0x0	CAN 错误 : CANSLNT 和 CANDOM 故障的逻辑或
4	CBF	R	0x0	CAN 总线故障 : CANHCANL、CANHVDD、CANLGND、 CANBUSOPEN、CANBUSGND 和 CANBUSVDD 故障的逻辑或
3	SPIERR	R	0x0	SPI 错误 : 如果触发了 0x000C[30:16] 中的任何中断, 将会置位该位。 要清除这些中断, 必须清除 0x000C 中的位。
2	SWERR	R	0x0	选择性唤醒错误
2	RESERVED	R	0x0	保留
1	MCAN_INT	R	0x0	MCAN 全局 INT 的逻辑或
0	VT	R	0x0	全局电压、温度或 ECC 错误 : UVCC、UVDD、UV _{IO} 、TSD 和 ECCERR 的逻辑 OR。

9.2.7 INT_MCAN 寄存器 (地址 = 0x824) [复位 = 0x00000000]

图 9-15 展示了 INT_MCAN，表 9-19 中对此进行了介绍。

返回到汇总表。

图 9-15. INT_MCAN 寄存器

31	30	29	28	27	26	25	24
RESERVED		ARA	PED	PEA	WDI	BO	EW
R-0x0		R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
23	22	21	20	19	18	17	16
EP	ELO	BEU	BEC	DRX	TOO	MRAF	TSW
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
15	14	13	12	11	10	9	8
TEFL	TEFF	TEFW	TEFN	TFE	TCF	TC	HPM
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
7	6	5	4	3	2	1	0
RF1L	RF1F	RF1W	RF1N	RF0L	RF0F	RF0W	RF0N
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 9-19. INT_MCAN 寄存器字段说明

位	字段	类型	复位	说明
31-30	RESERVED	R	0x0	保留
29	ARA	R	0x0	访问保留地址
28	PED	R	0x0	数据段协议错误 (使用数据位时间)
27	PEA	R	0x0	仲裁段协议错误 (使用标称位时间)
26	WDI	R	0x0	MRAM 看门狗中断
25	BO	R	0x0	总线关闭中断
24	EW	R	0x0	警告状态
23	EP	R	0x0	错误被动
22	ELO	R	0x0	错误记录溢出
21	BEU	R	0x0	位错误未校正
20	BEC	R	0x0	位错误已校正
19	DRX	R	0x0	消息存储到专用 RX 缓冲区
18	TOO	R	0x0	发生超时
17	MRAF	R	0x0	消息 RAM 访问失败
16	TSW	R	0x0	时间戳绕回
15	TEFL	R	0x0	TX 事件 FIFO 元素丢失
14	TEFF	R	0x0	TX 事件 FIFO 已满
13	TEFW	R	0x0	TX 事件 FIFO 达到水线
12	TEFN	R	0x0	TX 事件 FIFO 新条目
11	TFE	R	0x0	TX FIFO 为空
10	TCF	R	0x0	完成发送取消
9	TC	R	0x0	完成发送
8	HPM	R	0x0	高优先级消息
7	RF1L	R	0x0	RX FIFO 1 消息丢失
6	RF1F	R	0x0	RX FIFO 1 已满
5	RF1W	R	0x0	RX FIFO 1 达到水线
4	RF1N	R	0x0	RX FIFO 1 新消息

表 9-19. INT_MCAN 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	RF0L	R	0x0	RX FIFO 0 消息丢失
2	RF0F	R	0x0	RX FIFO 0 已满
1	RF0W	R	0x0	RX FIFO 0 达到水位
0	RF0N	R	0x0	RX FIFO 0 新消息

9.2.8 INT_DEVICE_EN 寄存器 (地址 = 0x830) [复位 = 0xFFFFF01]

图 9-16 展示了 INT_DEVICE_EN，表 9-20 中对此进行了介绍。

返回到汇总表。

图 9-16. INT_DEVICE_EN 寄存器

31	30	29	28	27	26	25	24
RESERVED		CANHCANL	CANHVDD	CANLGND	CANBUSOPEN	CANBUSGND	CANBUSVDD
R-0x0		R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1
23	22	21	20	19	18	17	16
RESERVED		UV _{IO}	RESERVED	TSD	RESERVED	UVCC	ECCERR
R-0x0		R/W-0x1	R-0x0	R/W-0x1	R-0x0	R/W-0x1	R/W-0x1
15	14	13	12	11	10	9	8
CANINT			RESERVED		CANSLNT	RESERVED	CANDOM
R/W-0x1			R-0x0		R/W-0x1	R-0x0	R/W-0x1
7	6	5	4	3	2	1	0
RESERVED							
R-0x0							

表 9-20. INT_DEVICE_EN 寄存器字段说明

位	字段	类型	复位	说明
31	RESERVED	R	0x0	保留
29	CANHCANL	R/W	0x1	CANH 和 CANL 短接在一起
28	CANHVDD	R/W	0x1	CANH 短接至 VDD
27	CANLGND	R/W	0x1	CANL 短接至 GND
26	CANBUSOPEN	R/W	0x1	CAN 总线开路 (三个可能的位置之一)
25	CANBUSGND	R/W	0x1	CANH 短接至 GND，或者 CANH 和 CANL 都短接至 GND
24	CANBUSVDD	R/W	0x1	CANH 短接至 VDD，或者 CANH 和 CANL 都短接至 VDD
23	RESERVED	R	0x0	保留
21	UV _{IO}	R/W	0x1	V _{IO} 欠压。
20	RESERVED	R	0x0	保留
19	TSD	R/W	0x1	热关断
18	RESERVED	R	0x0	保留
17	UVCC	R/W	0x1	VCC 欠压。 在故障消失之前，无法清除该标志。
16	ECCERR	R/W	0x1	检测到无法校正的 ECC 错误
15	CANINT	R/W	0x1	CAN 总线唤醒中断。 表示发生了由 CAN 唤醒事件引起的唤醒事件。 也可以通过切换到正常模式或睡眠模式来清除该标志
13-11	RESERVED	R	0x0	保留
10	CANSLNT	R/W	0x1	由于 CAN 总线静默，CAN 静默 (t _{SILENCE}) 计时器已到期
9	RESERVED	R	0x0	保留
8	CANDOM	R/W	0x1	CAN 总线卡在显性状态
7-0	RESERVED	R	0x0	保留

9.2.9 INT_DEVICE_EN 寄存器 (地址 = 0x830) [复位 = 0xFFFFF01]

图 9-17 展示了 INT_DEVICE_EN，表 9-21 中对此进行了介绍。

返回到汇总表。

图 9-17. INT_DEVICE_EN 寄存器

31	30	29	28	27	26	25	24
RESERVED	RESERVED	CANHCANL	CANHVDD	CANLGND	CANBUSOPEN	CANBUSGND	CANBUSVDD
R-0x0	R-0x0	R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1
23	22	21	20	19	18	17	16
RESERVED	RESERVED	UV _{IO}	RESERVED	TSD	RESERVED	UVCC	ECCERR
R-0x0	R-0x0	R/W-0x1	R-0x0	R/W-0x1	R-0x0	R/W-0x1	R/W-0x1
15	14	13	12	11	10	9	8
CANINT	RESERVED	RESERVED			CANSLNT	RESERVED	CANDOM
R/W-0x1	R-0x0	R-0x0			R/W-0x1	R-0x0	R/W-0x1
7	6	5	4	3	2	1	0
RESERVED							
R-0x0							

表 9-21. INT_DEVICE_EN 寄存器字段说明

位	字段	类型	复位	说明
31	RESERVED	R	0x0	保留
30	RESERVED	R	0x0	保留
29	CANHCANL	R/W	0x1	CANH 和 CANL 短接在一起
28	CANHVDD	R/W	0x1	CANH 短接至 VDD
27	CANLGND	R/W	0x1	CANL 短接至 GND
26	CANBUSOPEN	R/W	0x1	CAN 总线开路 (三个可能的位置之一)
25	CANBUSGND	R/W	0x1	CANH 短接至 GND，或者 CANH 和 CANL 都短接至 GND
24	CANBUSVDD	R/W	0x1	CANH 短接至 VDD，或者 CANH 和 CANL 都短接至 VDD
23	RESERVED	R	0x0	保留
22	RESERVED	R	0x0	保留
21	UV _{IO}	R/W	0x1	V _{IO} 欠压。
20	RESERVED	R	0x0	保留
19	TSD	R/W	0x1	热关断
18	RESERVED	R	0x0	保留
17	UVCC	R/W	0x1	VCC 欠压。 在故障消失之前，无法清除该标志。
16	ECCERR	R/W	0x1	检测到无法校正的 ECC 错误
15	CANINT	R/W	0x1	CAN 总线唤醒中断。 表示发生了由 CAN 唤醒事件引起的唤醒事件。 也可以通过切换到正常模式或睡眠模式来清除该标志
14	RESERVED	R	0x0	保留
13-11	RESERVED	R	0x0	保留
10	CANSLNT	R/W	0x1	由于 CAN 总线静默，CAN 静默 (t _{SILENCE}) 计时器已到期
9	RESERVED	R	0x0	保留
8	CANDOM	R/W	0x1	CAN 总线卡在显性状态
7-0	RESERVED	R	0x0	保留

9.3 中断/诊断标志和使能标志寄存器：16'h0820 至 16'h0830

该寄存器块提供器件的所有中断标志。M-CAN 中断标志 16'h0824 已在 16'h1050 MCAN 寄存器说明部分介绍，因此此处将仅显示该标志，需要前往 16'h1050 查看介绍。16'h0830 是中断使能寄存器，用于触发 16'h0820 的中断。

9.3.1 中断 (地址 = h0820) [复位 = h00100000]

图 9-18. 中断

31	30	29	28	27	26	25	24
RSVD	MODE_SLEEP	CANHCANL	CANHVDD	CANLGND	CANBUSOPEN	CANBUSGND	CANBUSVDD
R	R	R	R	R	R	R	R
23	22	21	20	19	18	17	16
SMS		UVIO	PWRON	TSD	RSVD	UVCC	ECCERR
R	R	R/WC	R/WC/U	R/WC	R	R/WC	R/WC
15	14	13	12	11	10	9	8
CANINT	RSVD	WKERR	RSVD	CRCERR_INT	CANSLNT	RSVD	CANDOM
R/WC	R	R/WC	R	R/WC	R/WC	R	R/WC
7	6	5	4	3	2	1	0
GLOBALERR	WKRQ	CANERR	RSVD	SPIERR	RSVD	M_CAN_INT	VT
R	R	R	R	R	R	R	R

表 9-22. 中断字段说明

位	字段	类型	复位	说明
31	RSVD	R	1'b0	保留
30	MODE_SLEEP	R	1'b0	一个向 MCU 指示器件当前处于睡眠状态的位。如果器件处于睡眠状态，则只能访问寄存器的子集。这让 CPU 知道它必须唤醒器件以清除中断。
29	CANHCANL	R/WC	1'b0	CANH 和 CANL 短接在一起
28	CANHVDD	R/WC	1'b0	CANH 短接至 V _{DD}
27	CANLGND	R/WC	1'b0	CANL 短接至 GND
26	CANBUSOPEN	R/WC	1'b0	CAN 总线开路 (三个可能的位置之一)
25	CANBUSGND	R/WC	1'b0	CANH 短接至 GND，或者 CANH 和 CANL 都短接至 GND
24	CANBUSVDD	R/WC	1'b0	CANH 短接至 V _{DD} ，或者 CANH 和 CANL 都短接至 V _{DD}
23	SMS	R/WC	1'b0	睡眠模式状态 (标志而非中断)：仅在通过 WKERR、UVIO 超时或 UVCC 超时 (如果启用了失效防护) 进入睡眠模式时置位
22	UVDD	R/WC	1'b0	V _{DD} 上存在欠压。在故障消失之前，无法清除该标志。
21	UVIO	R/WC	1'b0	V _{IO}
20	PWRON	R/WC/U	1'b1	上电复位中断
19	TSD	R/WC	1'b0	热关断
18	RSVD	R	1'b0	保留
17	UVCC	R/WC	1'b0	V _{CC} 欠压。在故障消失之前，无法清除该标志。
16	ECCERR	R/WC	1'b0	检测到无法校正的 ECC 错误
15	CANINT	R/WC	1'b0	CAN 总线唤醒中断
14	RSVD	R	1'b0	保留
13	WKERR	R/WC	1'b0	唤醒错误
12	RSVD	R	1'b0	保留
11	CRCERR_INT	R/WC	1'b0	检测到内部 EEPROM CRC 错误

表 9-22. 中断字段说明 (续)

位	字段	类型	复位	说明
10	CANSLNT	R/WC	1'b0	CAN 静默
9	RSVD	R	1'b0	保留
8	CANDOM	R/WC	1'b0	CAN 卡在显性状态
7	GLOBALERR	R	1'b0	全局错误 (任何故障)
6	WKRQ	R	1'b0	唤醒请求
5	CANERR	R	1'b0	CAN 误差
4	CBF	R	1'b0	CAN 总线故障
3	SPIERR	R	1'b0	SPI 误差
2	RSVD	R	1'b0	保留
1	M_CAN_INT	R	1'b0	
0	VT	R	1'b0	全局电压、温度或 ECC 错误

GLOBALERR : 寄存器 0x0820-0824 中所有故障/中断的逻辑或。

WKRQ : CANINT 和 WKERR 的逻辑或。

CANBUSNOM 不是中断，而是标志。在正常模式下，第一次显性-隐性切换后会将其置位。当进入待机或睡眠模式或在正常模式下出现总线故障情况时，该位复位为 0。

CANERR : CANSLNT 和 CANDOM 故障的逻辑或。

CBF : CANBUSTERMOPEN、CANHCANL、CANHVDD、CANLGND、CANBUSOPEN、CANBUSGND 和 CANBUSVDD 故障的逻辑或。

SPIERR : 如果置位了任何 SPI 状态寄存器 16'h000C[30:16]，会将该位置位。

- 如果 SPI 下溢，则在下一个 SPI 事务开始前不会检测/提醒该错误。
- 16'h0010[30:16] 是这些错误的掩码

VT : UV_{CC}、UV_{DD}、UV_{IO}、TSD 和 ECCERR 的逻辑或。

CANINT : 指示发生了 WUP ; 可以通过更改为正常或睡眠模式来清除标志。

WKERR : 如果器件收到唤醒请求 WUP 且在 t_{INACTIVE} 前没有切换到正常模式或清除 PWRON 或唤醒标志，器件将切换到睡眠模式。唤醒事件后，将报告唤醒错误 (WKERR)，并将 SMS 标志设置为 1。

备注

可通过写入 1 或从待机模式进入睡眠模式或正常模式来清除 PWRON 标志。

9.3.2 MCAN 中断 (地址 = h0824) [复位 = h00000000]

备注

即使相应的中断使能 (IE) 寄存器位未启用, 也会将中断寄存器中的位置位。但是, 如果未置位 IE 位, 中断位不会导致 nINT 置为无效。

图 9-19. MCAN 中断

31	30	29	28	27	26	25	24
RSVD		ARA	PED	PEA	WDI	BO	EW
R		R	R	R	R	R	R
23	22	21	20	19	18	17	16
EP	ELO	BEU	BEC	DRX	TOO	MRAF	TSW
R	R	R	R	R	R	R	R
15	14	13	12	11	10	9	8
TEFL	TEFF	TEFW	TEFN	TFE	TCF	TC	HPM
R	R	R	R	R	R	R	R
7	6	5	4	3	2	1	0
RF1L	RF1F	RF1W	RF1N	RF0L	RF0F	RF0W	RF0N
R	R	R	R	R	R	R	R

表 9-23. MCAN 中断字段说明

位	字段	类型	复位	说明
31:30	RSVD	R	1'b0	保留
29	ARA	R	1'b0	ARA : 访问保留地址
28	PED	R	1'b0	PED : 数据段协议错误 (使用数据位时间)
27	PEA	R	1' b0	PEA : 仲裁段协议错误 (使用标称位时间)
26	WDI	R	1'b0	WDI : 看门狗中断
25	BO	R	1'b0	BO : Bus_Off 状态
24	EW	R	1'b0	EW : 警告状态
23	EP	R	1'b0	EP : 错误被动
22	ELO	R	1'b0	ELO : 错误记录溢出
21	BEU	R	1'b0	BEU : 位错误未校正
20	BEC	R	1'b0	BEC : 位错误已校正
19	DRX	R	1' b0	DRX : 消息存储到专用 Rx 缓冲区
18	TOO	R	1'b0	TOO : 发生超时
17	MRAF	R	1'b0	MRAF : 消息 RAM 访问失败
16	TSW	R	1'b0	TSW : 时间戳绕回
15	TEFL	R	1'b0	TEFL : Tx 事件 FIFO 元素丢失
14	TEFF	R	1'b0	TEFF : Tx 事件 FIFO 已满
13	TEFW	R	1'b0	TEFW : Tx 事件 FIFO 达到水线
12	TEFN	R	1'b0	TEFN : Tx 事件 FIFO 新条目
11	TFE	R	1' b0	TFE : Tx FIFO 为空
10	TCF	R	1'b0	TCF : 完成发送取消
9	TC	R	1'b0	TC : 完成发送
8	HPM	R	1'b0	HPM : 高优先级消息
7	RF1L	R	1'b0	RF1L : Rx FIFO 1 消息丢失

表 9-23. MCAN 中断字段说明 (续)

位	字段	类型	复位	说明
6	RF1F	R	1'b0	RF1F : Rx FIFO 1 已满
5	RF1W	R	1'b0	RF1W : Rx FIFO 1 达到水线
4	RF1N	R	1'b0	RF1N : Rx FIFO 1 新消息
3	RF0L	R	1' b0	RF0L : Rx FIFO 0 消息丢失
2	RF0F	R	1'b0	RF0F : Rx FIFO 0 已满
1	RF0W	R	1'b0	RF0W : Rx FIFO 0 达到水线
0	RF0N	R	1'b0	RF0N : Rx FIFO 0 新消息

9.3.3 中断使能 (地址 = h0830) [复位 = hFFFFFFF]

图 9-20. 32 位, 4 行

31	30	29	28	27	26	25	24
RSVD	CANBUSTERM OPEN	CANHCANL	CANHVDD	CANLGND	CANBUSOPEN	CANBUSGND	CANBUSVDD
R	R	R	R	R	R	R	R
23	22	21	20	19	18	17	16
RSVD	UVDD	UVIO	RSVD	TSD	RSVD	UVCC	ECCERR
R	R/W	R/W	R	R/W	R	R	R/W
15	14	13	12	11	10	9	8
CANINT	RSVD				CANSLNT	RSVD	CANDOM
R/W	R				R/W	R	R
7	6	5	4	3	2	1	0
RSVD							
R							

表 9-24. 中断使能字段说明

位	字段	类型	复位	说明
31	RSVD	R	1'b1	保留
30	CANBUSTERMOPEN	R/W	1'b1	CAN 总线有一个端接点开路使能位
29	CANHCANL	R/W	1'b1	CANH 和 CANL 短路检测使能
28	CANHVDD	R/W	1'b1	CANH 短接至 V _{DD} 检测使能
27	CANLGND	R/W	1'b1	CANL 短接至 GND 检测使能
26	CANBUSOPEN	R/W	1'b1	CAN 总线开路检测使能
25	CANBUSGND	R/W	1'b1	CANH 短接至 GND 或 CANH 和 CANL 都短接至 GND 检测使能
24	CANBUSVDD	R/W	1'b1	CANH 短接至 V _{DD} 或 CANH 和 CANL 都短接至 V _{DD} 检测使能
23	RSVD	R	1'b1	保留
22	UVDD	R/W	1'b1	欠压 V _{DD}
21	UVIO	R/W	1'b1	欠压 V _{IO}
20	RSVD	R	1'b1	保留
19	TSD	R/W	1'b1	热关断
18	RSVD	R	1'b1	保留
17	UVCC	R/W	1'b1	欠压 V _{CC}
16	ECCERR	R/W	1'b1	检测到无法校正的 ECC 错误
15	CANINT	R/W	1'b1	CAN 总线唤醒中断
14:11	RSVD	R	4'b1111	保留
10	CANSLNT	R/W	1'b1	CAN 静默
9	RSVD	R	1'b1	保留
8	CANDOM	R/W	1'b1	CAN 卡在显性状态
7:0	RSVD	R	8' hFF	保留

9.4 CAN_CONTROLLER 寄存器

节 9.4 列出了 CAN_Controller 寄存器的存储器映射寄存器。节 9.4 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不得修改寄存器内容。

CAN 控制器

表 9-25. CAN_CONTROLLER 寄存器

地址	首字母缩写词	寄存器名称	部分
0x1000	CREL	内核版本寄存器	节 9.4.1
0x1004	ENDN	字节序寄存器	节 9.4.2
0x100C	DBTP	数据位时序和预分频器寄存器	节 9.4.3
0x1010	测试	测试寄存器	节 9.4.4
0x1014	RWD	RAM 看门狗	节 9.4.5
0x1018	CCCR	CC 控制寄存器	节 9.4.6
0x101C	NBTP	标称位时序和预分频器寄存器	节 9.4.7
0x1020	TSCC	时间戳计数器配置	节 9.4.8
0x1024	TSCV	时间戳计数器值	节 9.4.9
0x1028	TOCC	超时计数器配置	节 9.4.10
0x102C	TOCV	超时计数器值	节 9.4.11
0x1040	ECR	错误计数器寄存器	节 9.4.12
0x1044	PSR	协议状态寄存器	节 9.4.13
0x1048	TDCR	发送器延迟补偿寄存器	节 9.4.14
0x1050	IR	中断寄存器	节 9.4.15
0x1054	IE	中断启用	节 9.4.16
0x1058	ILS	中断线路选择	节 9.4.17
0x105C	ILE	中断线路使能	节 9.4.18
0x1080	GFC	全局过滤器配置	节 9.4.19
0x1084	SIDFC	标准 ID 过滤器配置	节 9.4.20
0x1088	XIDFC	扩展 ID 过滤器配置	节 9.4.21
0x1090	XIDAM	扩展 ID 和掩码	节 9.4.22
0x1094	HPMS	高优先级消息状态	节 9.4.23
0x1098	NDAT1	新数据 1	节 9.4.24
0x109C	NDAT2	新数据 2	节 9.4.25
0x10A0	RXF0C	Rx FIFO 0 配置	节 9.4.26
0x10A4	RXF0S	Rx FIFO 0 状态	节 9.4.27
0x10A8	RXF0A	Rx FIFO 0 确认	节 9.4.28
0x10AC	RXBC	RX 缓冲器配置	节 9.4.29
0x10B0	RXF1C	Rx FIFO 1 配置	节 9.4.30
0x10B4	RXF1S	Rx FIFO 1 状态	节 9.4.31
0x10B8	RXF1A	Rx FIFO 1 确认	节 9.4.32
0x10BC	RXESC	Rx 缓冲区/FIFO 元素大小配置	节 9.4.33
0x10C0	TXBC	Tx 缓冲区配置	节 9.4.34
0x10C4	TXFQS	Tx FIFO/队列状态	节 9.4.35
0x10C8	TXESC	Tx 缓冲区元素大小配置	节 9.4.36
0x10CC	TXBRP	Tx 缓冲区请求待处理	节 9.4.37
0x10D0	TXBAR	Tx 缓冲区添加请求	节 9.4.38
0x10D4	TXBCR	Tx 缓冲区取消请求	节 9.4.39
0x10D8	TXBTO	发生 Tx 缓冲区发送	节 9.4.40
0x10DC	TXBCF	Tx 缓冲区取消完成	节 9.4.41
0x10E0	TXBTIE	Tx 缓冲区发送中断使能	节 9.4.42
0x10E4	TXBCIE	Tx 缓冲区取消完成中断使能	节 9.4.43
0x10F0	TXEFC	Tx 事件 FIFO 配置	节 9.4.44
0x10F4	TXEFS	Tx 事件 FIFO 状态	节 9.4.45
0x10F8	TXEFA	Tx 事件 FIFO 确认	节 9.4.46

复杂的位访问类型经过编码可适应小型表单元。节 9.4 展示了适用于此部分中访问类型的代码。

表 9-26. CAN_Controller 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
R0	R	读取
RC	R C	读取 以清零
RH	R H	读取 由硬件置位或清零
RS	R S	读取 以设置
写入类型		
W	W	写入
W1C	W 1C	写入 1 以清零
W1S	W 1S	写入 1 以进行设置
WP	W P	写入 需要特权访问
复位或默认值		
-n		复位后的值或默认值

9.4.1 CREL 寄存器 (地址 = 0x1000) [复位 = 0x32380608]

图 9-21 展示了 CREL，表 9-27 中对此进行了介绍。

返回到汇总表。

图 9-21. CREL 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
REL				STEP				SUBSTEP				YEAR			
R-0x3				R-0x2				R-0x3				R-0x8			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MONTH								DAY							
R-0x6								R-0x8							

表 9-27. CREL 寄存器字段说明

位	字段	类型	复位	说明
31-28	REL	R	0x3	一位，BCD 编码
27-24	STEP	R	0x2	一位，BCD 编码
23-20	SUBSTEP	R	0x3	一位，BCD 编码
19-16	YEAR	R	0x8	一位，BCD 编码
15-8	MONTH	R	0x6	两位，BCD 编码
7-0	DAY	R	0x8	两位，BCD 编码

9.4.2 ENDN 寄存器 (地址 = 0x1004) [复位 = 0x87654321]

图 9-22 展示了 ENDN，表 9-28 中对此进行了介绍。

返回到汇总表。

图 9-22. ENDN 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
ETV_31:24								ETV_23:16							
R-0x87								R-0x65							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ETV_15:8								ETV_7:0							
R-0x43								R-0x21							

表 9-28. ENDN 寄存器字段说明

位	字段	类型	复位	说明
31-24	ETV_31:24	R	0x87	字节序测试值
23-16	ETV_23:16	R	0x65	字节序测试值
15-8	ETV_15:8	R	0x43	字节序测试值
7-0	ETV_7:0	R	0x21	字节序测试值

9.4.3 DBTP 寄存器 (地址 = 0x100C) [复位 = 0x00000A33]

图 9-23 展示了 DBTP，表 9-29 中对此进行了介绍。

返回到[汇总表](#)。

数据段位时序配置

备注

通过 DBTP 为 CAN FD 数据段配置的比特率，必须高于或等于通过 NBTP 为仲裁段配置的比特率。

图 9-23. DBTP 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
TDC	RESERVED				DBRP		
R/WP-0x0	R-0x0				R/WP-0x0		
15	14	13	12	11	10	9	8
RESERVED				DTSEG1			
R-0x0				R/WP-0xA			
7	6	5	4	3	2	1	0
DTSEG2				DSJW			
R/WP-0x3				R/WP-0x3			

表 9-29. DBTP 寄存器字段说明

位	字段	类型	复位	说明
31-24	RESERVED	R	0x0	保留
23	TDC	R/WP	0x0	发送器延迟补偿 0x0 = TDC 已禁用 0x1 = TDC 已启用
22-21	RESERVED	R	0x0	保留
20-16	DBRP	R/WP	0x0	数据比特率预分频器：用于对振荡器频率进行分频以生成位时间配额的值。 位时间由这个配额的倍数构成。 比特率预分频器的有效值为 0 至 31。 硬件对该值的实际解释是使用的值比这里编程的值大 1。
15-13	RESERVED	R	0x0	保留
12-8	DTSEG1	R/WP	0xA	采样点之前的数据时间段：有效值为 0 至 31。 硬件对该值的实际解释是使用的值比编程的值大 1。
7-4	DTSEG2	R/WP	0x3	采样点之后的数据时间段：有效值为 0 至 15。 硬件对该值的实际解释是使用的值比编程的值大 1。
3-0	DSJW	R/WP	0x3	数据（重新）同步跳转宽度：有效值为 0 至 15。 硬件对该值的实际解释是使用的值比这里编程的值大 1。

9.4.4 TEST 寄存器 (地址 = 0x1010) [复位 = 0x00000000]

图 9-24 展示了 TEST，表 9-30 中对此进行了介绍。

返回到[汇总表](#)。

必须通过将位 CCCR.TEST 设置为“1”来启用对测试寄存器的写入访问。当位 CCCR.TEST 复位时，所有测试寄存器功能均设置为其复位值。

图 9-24. TEST 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED							
R-0x0							
15	14	13	12	11	10	9	8
RESERVED							
R-0x0							
7	6	5	4	3	2	1	0
RX	RESERVED		LBCK	RESERVED			
RH-0x0	R-0x0		R/WP-0x0	R-0x0			

表 9-30. TEST 寄存器字段说明

位	字段	类型	复位	说明
31-8	RESERVED	R	0x0	保留
7	RX	RH	0x0	接收引脚：监测 MCAN RX 引脚的实际值
6-5	RESERVED	R	0x0	
4	LBCK	R/WP	0x0	环回模式：有关更多信息，请参阅 CAN 环回模式部分 0x0 = 复位值，禁用环回模式 0x1 = 启用环回模式
3-0	RESERVED	R	0x0	保留

9.4.5 RWD 寄存器 (地址 = 0x1014) [复位 = 0x00000000]

图 9-25 展示了 RWD，表 9-31 中对此进行了介绍。

返回到[汇总表](#)。

RAM 看门狗监测消息 RAM 的 READY 输出。通过 M_CAN 的通用主接口访问消息 RAM 时，消息 RAM 看门狗计数器将以 RWD.WDC 字段所配置的值开始计数。当消息 RAM 通过激活其 READY 输出发出成功完成信号时，计数器将重新加载 RWD.WDC。如果在计数器倒计时至零之前消息 RAM 没有响应，则计数器停止并置位中断标志 IR.WDI。RAM 看门狗计数器由主机时钟计时。

图 9-25. RWD 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED																WDV						WDC									
R-0x0																R-0x0						R/WP-0x0									

表 9-31. RWD 寄存器字段说明

位	字段	类型	复位	说明
31-16	RESERVED	R	0x0	保留
15-8	WDV	R	0x0	实际消息 RAM 计数器值
7-0	WDC	R/WP	0x0	消息 RAM 看门狗计数器的起始值。 当复位值为 0 时，计数器处于禁用状态。

9.4.6 CCCR 寄存器 (地址 = 0x1018) [复位 = 0x00000001]

图 9-26 展示了 CCCR，表 9-32 中对此进行了介绍。

返回到[汇总表](#)。

图 9-26. CCCR 寄存器

31								30								29								28								27								26								25								24							
RESERVED																																																															
R-0x0																																																															
23								22								21								20								19								18								17								16							
RESERVED																																																															
R-0x0																																																															
15								14								13								12								11								10								9								8							
NISO								TXP								EFBI								PXHD								RESERVED								BRSE								FDOE															
R/WP-0x0								R/WP-0x0								R/WP-0x0								R/WP-0x0								R-0x0								R/WP-0x0								R/WP-0x0															
7							6							5							4							3							2							1							0														
测试							DAR							MON							CSR							CSA							ASM							CCE							INIT														
R/WP-0x0							R/WP-0x0							R/WP-0x0							R/WP-0x0							R-0x0							R/WP-0x0							R/WP-0x0							R/W-0x1														

表 9-32. CCCR 寄存器字段说明

位	字段	类型	复位	说明
31-16	RESERVED	R	0x0	保留
15	NISO	R/WP	0x0	非 ISO 操作 0x0 = 符合 ISO 11898-1:2015 的 CAN FD 帧格式 0b1 = 符合 Bosch CAN FD 规范 V1.0 的 CAN FD 帧格式
14	TXP	R/WP	0x0	发送器暂停：如果将该位置位，则 M_CAN 在成功发送一帧后，会暂停两个 CAN 位时间，然后再开始下一次发送。 0x0 = 禁用发送暂停 0x1 = 启用发送暂停
13	EFBI	R/WP	0x0	总线集成期间的边沿滤波 0x0 = 禁用边沿滤波 0x1 = 需要两个连续的显性时间份额才能检测到硬同步边沿。
12	PXHD	R/WP	0x0	协议异常处理禁用。 备注 禁用协议异常处理后，M_CAN 将在检测到协议异常情况时发送一个错误帧（除非启用了 CAN FD Light 模式） 0x0 = 启用协议异常处理 0x1 = 禁用协议异常处理
11-10	RESERVED	R	0x0	保留
9	BRSE	R/WP	0x0	比特率开关使能#NOTE#当禁用 CAN FD 运行时 (FDOE = 0)#/NOTE# 0x0 = 禁用发送比特率切换 0x1 = 启用发送比特率切换
8	FDOE	R/WP	0x0	FD 运行使能 0x0 = 禁用 FD 操作 0x1 = 启用 FD 操作
7	测试	R/WP	0x0	测试模式使能 0x0 = 正常运行，TEST 寄存器保存复位值 0x1 = 测试模式，启用对 TEST 寄存器的写入访问
6	DAR	R/WP	0x0	禁用自动重新发送 0x0 = 启用未成功发送消息时自动重新发送 0x1 = 禁用自动重新发送

ADVANCE INFORMATION

表 9-32. CCCR 寄存器字段说明 (续)

位	字段	类型	复位	说明
5	MON	R/WP	0x0	总线监测使能 0x0 = 禁用总线监测模式 0x1 = 启用总线监测
4	CSR	R/WP	0x0	时钟停止请求#NOTE#器件通过硬件处理停止请求。 在待机模式下，会自动设置时钟停止请求。 如果在执行读取-修改-写入时不需要时钟停止请求，用户必须确保向该位写入 0#NOTE# 0x0 = 未请求时钟停止 0x1 = 请求了时钟停止。当请求时钟停止时，在所有待处理的传输请求完成且 CAN 总线达到空闲状态后，将首先设置 INIT，然后设置 CSA。
3	CSA	R	0x0	时钟停止确认 0x0 = 未请求时钟停止 0x1 = 已确认 M_CAN 时钟请求，可以停止 CAN 时钟 (内部处理)
2	ASM	R/WP	0x0	受限工作模式：仅当 CCE 和 INIT 均设置为 1 时，该位才能由主机设置。 主机随时可以复位该位。 0x0 = 正常 CAN 操作 0x1 = 激活受限工作模式
1	CCE	R/WP	0x0	配置更改使能#NOTE#CCE 位可用于访问 MCAN 寄存器空间 (0x1000-0x10F8) 中的受保护位#NOTE# 0x0 = 主机没有受保护配置寄存器的写入访问权限 0x1 = 主机具有受保护配置寄存器的写入访问权限 (需要将 CCCR.INIT 设置为 1，才能将该位设置为 1)
0	INIT	R/W	0x1	初始化：MCAN 保持“复位”状态#NOTE#当器件处于待机模式时，INIT 位通过硬件设置#NOTE# 0x0 = 正常运行 0x1 = 初始化模式 (需要将 CCCR.CCE 设置为 1)

9.4.7 NBTP 寄存器 (地址 = 0x101C) [复位 = 0x06000A03]

图 9-27 展示了 NBTP，表 9-33 中对此进行了介绍。

返回到[汇总表](#)。

图 9-27. NBTP 寄存器

31	30	29	28	27	26	25	24
NSJW							NBRP
R/WP-0x3							R/WP-0x0
23	22	21	20	19	18	17	16
NBRP							
R/WP-0x0							
15	14	13	12	11	10	9	8
NTSEG1							
R/WP-0xA							
7	6	5	4	3	2	1	0
RESERVED	NTSEG2						
R-0x0	-0						

表 9-33. NBTP 寄存器字段说明

位	字段	类型	复位	说明
31-25	NSJW	R/WP	0x3	标称 (重新) 同步跳转宽度。 有效值为 0 至 127。 硬件的实际解释比这里编程的值大 1
24-16	NBRP	R/WP	0x0	标称比特率预分频器：用于对振荡器频率进行分频以生成位时间配额的值。 有效值为 0 至 511。 硬件的实际解释比这里编程的值大 1
15-8	NTSEG1	R/WP	0xA	采样点之前的标称时间段。 有效值为 1 至 255。 硬件的实际解释比这里编程的值大 1
7	RESERVED	R	0x0	保留
6-0	NTSEG2	0x0	采样点之后的标称时间段。 有效值为 1 至 127。 硬件的实际解释比这里编程的值大 1	

9.4.8 TSCC 寄存器 (地址 = 0x1020) [复位 = 0x00000000]

图 9-28 展示了 TSCC，表 9-34 中对此进行了介绍。

返回到[汇总表](#)。

图 9-28. TSCC 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RESERVED											TCP				
R-0x0											R/WP-0x0				
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED													TSS		
R-0x0													R/WP-0x0		

表 9-34. TSCC 寄存器字段说明

位	字段	类型	复位	说明
31-20	RESERVED	R	0x0	保留
19-16	TCP	R/WP	0x0	时间戳计数器预分频器有效值：0x0 - 0xF：以 CAN 位时间的倍数 [1 和 16] 配置时间戳和超时计数器时间单位
15-2	RESERVED	R	0x0	保留
1-0	TSS	R/WP	0x0	时间戳选择 0x0 = 时间戳计数器值始终为 0x0000 0x1 = 时间戳计数器值根据 TCP 位预分频器递增 0x2 = 使用外部时间戳计数器值 (与器件相同) 0x3 = 与 0b00 配置相同

9.4.9 TSCV 寄存器 (地址 = 0x1024) [复位 = 0x00000000]

图 9-29 展示了 TSCV，表 9-35 中对此进行了介绍。

返回到[汇总表](#)。

图 9-29. TSCV 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED																TSC															
R-0x0																R/W1C-0x0															

表 9-35. TSCV 寄存器字段说明

位	字段	类型	复位	说明
31-16	RESERVED	R	0x0	保留
15-0	TSC	R/W1C	0x0	时间戳计数器值：帧开始时捕获内部/外部时间戳计数器值 (RX 和 TX)。 当 TSCC.TSS = 0b01 时，时间戳计数器以 CAN 位时间的倍数 [1 和 16] 递增，具体取决于 TSCC.TCP 的配置。 绕回会置位中断标志 IR.TSW。 写入访问会将计数器复位为零。 当 TSCC.TSS = '0b10' 时，TSC 反映外部时间戳计数器值，而写入访问不起作用。

9.4.10 TOCC 寄存器 (地址 = 0x1028) [复位 = 0xFFFF0000]

图 9-30 展示了 TOCC，表 9-36 中对此进行了介绍。

返回到汇总表。

图 9-30. TOCC 寄存器

31	30	29	28	27	26	25	24
顶层							
R/WP-0xFFFF							
23	22	21	20	19	18	17	16
顶层							
R/WP-0xFFFF							
15	14	13	12	11	10	9	8
RESERVED							
R-0x0							
7	6	5	4	3	2	1	0
RESERVED					TOS		ETOC
R-0x0					R/WP-0x0		R/WP-0x0

表 9-36. TOCC 寄存器字段说明

位	字段	类型	复位	说明
31-16	顶层	R/WP	0xFFFF	超时周期：超时计数器（递减计数器）的起始值。 配置的超时周期
15-3	RESERVED	R	0x0	保留
2-1	TOS	R/WP	0x0	超时选择：在连续模式下运行时，写入 TOCV 会将计数器预设为 TOCC.TOP 配置的值，并继续递减计数。 当超时计数器由其中一个 FIFO 控制时，空 FIFO 会将计数器预设为 TOCC.TOP 配置的值。 存储第一个 FIFO 元素时开始递减计数。 0x0 = 连续运行 0b01 = 超时由 TX 事件 FIFO 控制 0x2 = 超时由 RX FIFO 0 控制 0x3 = 超时由 RX FIFO 1 控制
0	ETOC	R/WP	0x0	启用超时计数器 0x0 = 禁用超时计数器 0x1 = 启用超时计数器

9.4.11 TOCV 寄存器 (地址 = 0x102C) [复位 = 0x0000FFFF]

图 9-31 展示了 TOCV，表 9-37 中对此进行了介绍。

返回到[汇总表](#)。

图 9-31. TOCV 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED																TOC															
R-0x0																R/W1C-0xFFFF															

表 9-37. TOCV 寄存器字段说明

位	字段	类型	复位	说明
31-16	RESERVED	R	0x0	保留
15-0	TOC	R/W1C	0xFFFF	超时计数器：超时计数器以 CAN 位时间的倍数递减 [1 和 16]

9.4.12 ECR 寄存器 (地址 = 0x1040) [复位 = 0x00000000]

图 9-32 展示了 ECR，表 9-38 中对此进行了介绍。

返回到汇总表。

图 9-32. ECR 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RESERVED								CEL							
R-0x0								RC-0x0							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RP		REC						TEC							
R-0x0		R-0x0						R-0x0							

表 9-38. ECR 寄存器字段说明

位	字段	类型	复位	说明
31-24	RESERVED	R	0x0	保留
23-16	CEL	RC	0x0	CAN 错误记录：每当 CAN 协议错误导致发送错误计数器或接收错误计数器递增时，该计数器都会递增。 该计数器通过对 CEL 的读取访问来复位。 该计数器在 0xFF 处停止；TEC 或 REC 的下一个增量会置位中断标志 IR.ELO
15	RP	R	0x0	接收错误被动 0x0 = 接收错误计数器低于错误被动级别 128 0x1 = 接收错误计数器达到错误被动级别 128
14-8	REC	R	0x0	接收错误计数器的实际状态，值介于 0 和 127 之间
7-0	TEC	R	0x0	发送错误计数器的实际状态，值介于 0 和 255 之间

9.4.13 PSR 寄存器 (地址 = 0x1044) [复位 = 0x00000707]

图 9-33 展示了 PSR，表 9-39 中对此进行了介绍。

返回到汇总表。

备注

当一个 CAN FD 格式的帧到达设置了 BRS 标志的数据段时，下一个 CAN 事件（错误或有效帧）将显示在 DLEC 而不是 LEC 中。CAN FD CRC 序列的固定填充位中的错误将显示为“格式错误”，而不是“填充错误”。设置或复位 CCCR.INIT 并不能缩短 Bus_Off 恢复序列（请参阅 ISO 11898-1:2015）。如果器件进入 Bus_Off 状态，它将自行设置 CCCR.INIT，从而停止所有总线活动。一旦 CCCR.INIT 被 CPU 清零，器件将等待 129 次出现总线空闲（129 * 11 个连续隐性位），然后再恢复正常运行。Bus_Off 恢复序列结束时，错误管理计数器将会复位。在 CCCR.INIT 复位后的等待期间，每次监测到含 11 个隐性位的序列时，都会向 PSR.LEC 写入一个 Bit0Error 代码，使 CPU 不但可以轻易地检测 CAN 总线是卡在显性状态还是持续受到干扰，还可以对 Bus_Off 恢复序列进行监测。ECR.REC 用于对这些序列进行计数。

图 9-33. PSR 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED	TDCV						
R-0x0	R-0x0						
15	14	13	12	11	10	9	8
RESERVED	PXE	RFDF	RBRS	RESI	DLEC		
R-0x0	RC-0x0	RC-0x0	RC-0x0	RC-0x0	RS-0x7		
7	6	5	4	3	2	1	0
BO	EW	EP	ACT		LEC		
R-0x0	R-0x0	R-0x0	R-0x0		RS-0x7		

表 9-39. PSR 寄存器字段说明

位	字段	类型	复位	说明
31-23	RESERVED	R	0x0	保留
22-16	TDCV	R	0x0	发送器延迟补偿值：0x00-0x7F - 二次采样点的位置，由 m_can_tx 到 m_can_rx 的实测延迟与 TDCR.TDCO 之和来确定。 在数据段中，SSP 位置是发送的位的起点与二次采样点之间的 tq 数。 有效值为 0 至 127
15	RESERVED	R	0x0	保留
14	PXE	RC	0x0	协议异常事件 0x0 = 自上次读取访问以来未发生协议异常事件 0x1 = 发生协议异常事件
13	RFDF	RC	0x0	收到 CAN FD 消息：无论是否执行接受过滤，都会置位该位 0x0 = 自该位由 CPU 复位以来，未收到 CAN FD 消息 0x1 = 收到置位了 FDF 标志的 CAN FD 格式消息
12	RBRS	RC	0x0	最后收到的 CAN FD 消息的 BRS 标志：该位与 RFDF 一起置位，无论是否执行接受过滤 0x0 = 最后收到的 CAN FD 消息未置位 BRS 标志 0x1 = 最后收到的 CAN FD 消息已置位 BRS 标志
11	RESI	RC	0x0	最后收到的 CAN FD 消息的 ESI 标志：该位与 RFDF 一起置位，无论是否执行接受过滤 0x0 = 最后收到的 CAN FD 消息未置位 ESI 标志 0x1 = 最后收到的 CAN FD 消息已置位 ESI 标志

表 9-39. PSR 寄存器字段说明 (续)

位	字段	类型	复位	说明
10-8	DLEC	RS	0x7	在设置了 BRS 标志的 CAN FD 格式帧的数据段发生的最后一个错误的类型。 当无误地接收或发送置位了 BRS 标志的 CAN FD 格式帧时, 该字段将清零。 该字段的值与 LEC 字段相同。
7	BO	R	0x0	总线关闭 0x0 = M_CAN 未处于 Bus_Off 状态 0x1 = M_CAN 处于 Bus_Off 状态
6	EW	R	0x0	错误警告 0x0 = 两个错误计数器都低于 Error_Warning 限值 96 0x1 = 至少有一个错误计数器达到 Error_Warning 限值 96
5	EP	R	0x0	错误被动 0x0 = M_CAN 处于 Error_Active 状态。它通常会参与总线通信, 并在检测到错误时发送主动错误标志 0x1 = M_CAN 处于 Error_Passive 状态
4-3	ACT	R	0x0	活动: 监测模块的 CAN 通信状态 0x0 = 正在同步 - 节点正在 CAN 通信中同步 0x1 = 空闲 - 节点既不是接收器, 也不是发送器 0x2 = 接收器 - 节点作为接收器运行 0b11 - 发送器 - 节点作为发送器运行

表 9-39. PSR 寄存器字段说明 (续)

位	字段	类型	复位	说明
2-0	LEC	RS	0x7	<p>CAN 总线上最后发生的错误的类型。 当无误地接收或发送消息后，该字段将自动清零</p> <hr/> <p style="text-align: center;">备注</p> <p>当一个 CAN FD 格式帧到达置位了 BRS 标志的数据段时，下一个 CAN 事件（错误或有效帧）将显示在 DLEC 而不是 LEC 中。 CAN FD CRC 序列的固定填充位中的错误将显示为“格式错误”，而不是“填充错误”。</p> <hr/> <p style="text-align: center;">备注</p> <p>置位或复位 CCCR.INIT 并不能缩短 Bus_Off 恢复序列（请参阅 ISO 11898-1:2015）。 如果器件进入 Bus_Off 状态，它将自行置位 CCCR.INIT，从而停止所有总线活动。 一旦 CCCR.INIT 被 CPU 清零，器件将等待 129 次出现总线空闲（129 * 11 个连续隐性位），然后再恢复正常运行。 Bus_Off 恢复序列结束时，错误管理计数器将会复位。 在 CCCR.INIT 复位后的等待期间，每次监测到含 11 个隐性位的序列时，都会向 PSR.LEC 写入一个 Bit0Error 代码，使 CPU 不但可以轻易地检测 CAN 总线是卡在显性状态还是持续受到干扰，还可以对 Bus_Off 恢复序列进行监测。 ECR.REC 用于对这些序列进行计数。</p> <hr/> <p>0x0 = 无错误 - 自 DLEC 通过成功接受或发送而复位以来，未发生错误 0x1 = 填充错误 - 在收到消息的某个部分连续检测到超过 5 个相等的位，而不允许出现该情况 0x2 = 形式错误 - 收到的帧的固定格式部分存在格式错误 0x3 = AckError - M_CAN 发送的消息未被另一节点确认 0x4 = Bit1Error - 在消息（仲裁字段除外）发送期间，器件想要发送一个隐性电平（逻辑值为“1”的位），但监测到的总线值为显性 0x5 = Bit0Error - 在消息（或确认位、主动错误标志或过载标志）发送期间，器件想要发送一个显性电平（数据或标识符位逻辑值为“0”），但监测到的总线值为隐性。在 Bus_Off 恢复期间，每次监测到含 11 个隐性位的序列时都会设置此状态。这使得 CPU 能够监测 Bus_Off 恢复序列的进程（表明总线并未卡在显性状态或持续受到干扰）。</p>

ADVANCE INFORMATION

9.4.14 TDCR 寄存器 (地址 = 0x1048) [复位 = 0x00000000]

图 9-34 展示了 TDCR，表 9-40 中对此进行了介绍。

返回到汇总表。

图 9-34. TDCR 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED							
R-0x0							
15	14	13	12	11	10	9	8
RESERVED	TDCO						
R-0x0	R/WP-0x0						
7	6	5	4	3	2	1	0
RESERVED	TDCF						
R-0x0	R/WP-0x0						

表 9-40. TDCR 寄存器字段说明

位	字段	类型	复位	说明
31-15	RESERVED	R	0x0	保留
14-8	TDCO	R/WP	0x0	发送器延迟补偿偏移：该偏移值定义测得的从 m_can_tx 到 m_can_rx 的延迟与二次采样点之间的距离。 有效值为 0 至 127 tq
7	RESERVED	R	0x0	保留
6-0	TDCF	R/WP	0x0	发送器延迟补偿滤波器窗口长度：定义 SSP 位置的最小值。在发送器延迟测量中，会忽略 m_can_rx 上导致更早 SSP 位置的显性边沿。 当 TDCF 配置为大于 TDCO 的值时，就会启用该功能。 有效值为 0 至 127 mtq

9.4.15 IR 寄存器 (地址 = 0x1050) [复位 = 0x00000000]

图 9-35 展示了 IR，表 9-41 中对此进行了介绍。

返回到汇总表。

图 9-35. IR 寄存器

31	30	29	28	27	26	25	24
RESERVED		ARA	PED	PEA	WDI	BO	EW
R-0x0		R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
23	22	21	20	19	18	17	16
EP	ELO	BEU	BEC	DRX	TOO	MRAF	TSW
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
15	14	13	12	11	10	9	8
TEFL	TEFF	TEFW	TEFN	TCE	TCF	TC	HPM
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
7	6	5	4	3	2	1	0
RF1L	RF1F	RF1W	RF1N	RF0L	RF0F	RF0W	RF0N
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0

表 9-41. IR 寄存器字段说明

位	字段	类型	复位	说明
31-30	RESERVED	R	0x0	保留
29	ARA	R/W1C	0x0	访问保留地址 0x0 = 未发生对保留地址的访问 0x1 = 发生对保留地址的访问
28	PED	R/W1C	0x0	数据段协议错误 (使用数据位时间) 0x0 = 无数据段协议错误
27	PEA	R/W1C	0x0	仲裁段协议错误 (使用标称位时间) 0x0 = 无仲裁段协议错误
26	WDI	R/W1C	0x0	看门狗中断 0x0 = 未发生消息 RAM 看门狗事件 0x1 = 由于缺少 READY 而导致消息 RAM 看门狗事件
25	BO	R/W1C	0x0	Bus_Off 状态 0x0 = Bus_Off 状态不变 0x1 = Bus_Off 状态改变
24	EW	R/W1C	0x0	警告状态 0x0 = Error_Warning 状态不变 0x1 = Error_Warning 状态改变
23	EP	R/W1C	0x0	错误被动 0x0 = Error_Passive 状态不变 0x1 = Error_Passive 状态改变
22	ELO	R/W1C	0x0	错误记录溢出 0x0 = CAN 错误记录计数器未溢出 0x1 = 发生了 CAN 错误记录计数器溢出
21	BEU	R/W1C	0x0	位错误未校正: 检测到消息 RAM 位错误, 未校正。 由连接到消息 RAM 的 ECC 逻辑控制。 一条未校正的消息 RAM 位错误将 CCCR.INIT 设置为“1”。 这样做是为了避免发送损坏的数据。 0x0 = 从消息 RAM 读取时未检测到位错误 0x1 = 检测到位错误, 未校正
20	BEC	R/W1C	0x0	检测到消息 RAM 位错误且已校正。 由连接到消息 RAM 的外部 ECC 逻辑控制 0x0 = 从消息 RAM 读取时未检测到位错误 0x1 = 检测到位错误, 已校正

表 9-41. IR 寄存器字段说明 (续)

位	字段	类型	复位	说明
19	DRX	R/W1C	0x0	消息存储到专用 Rx 缓冲区：每当收到的消息存储到专用 Rx 缓冲区中时，就会置位该标志 0x0 = 未更新 Rx 缓冲区 0x1 = 已将至少一条收到的消息存储到 Rx 缓冲区
18	TOO	R/W1C	0x0	发生超时 0x0 = 无超时 0x1 = 达到超时
17	MRAF	R/W1C	0x0	消息 RAM 访问失败：当 Rx 处理程序尚未完成接受过滤或已接受消息的存储时，一直到收到后续消息的仲裁字段之前，都会将该标志置位。 在这种情况下，接受过滤或消息存储将中止，Rx 处理程序开始处理后续消息。 如果 Rx 处理程序无法向消息 RAM 写入消息，也会置位该标志。 在这种情况下，消息存储将中止。 在这两种情况下，FIFO Put 索引都不会更新。 当 Tx 处理程序无法及时从消息 RAM 读取消息时，也会置位该标志。 在这种情况下，消息发送将中止。 如果 Tx 处理程序访问失败，M_CAN 将切换到受限工作模式。 要离开受限工作模式，主机 CPU 必须复位 CCCR.ASM。 0x0 = 未发生消息 RAM 访问失败 0x1 = 发生消息 RAM 访问失败
16	TSW	R/W1C	0x0	时间戳绕回 0x0 = 无时间戳计数器绕回 0x1 = 时间戳计数器绕回
15	TEFL	R/W1C	0x0	Tx 事件 FIFO 元素丢失 0x0 = 无 Tx 事件 FIFO 元素丢失 0x1 = Tx 事件 FIFO 元素丢失，尝试向大小为零的 Tx 事件 FIFO 写入后也会置位
14	TEFF	R/W1C	0x0	Tx 事件 FIFO 已满 0x0 = Tx 事件 FIFO 未滿 0x1 = Tx 事件 FIFO 已滿
13	TEFW	R/W1C	0x0	Tx 事件 FIFO 达到水线 0x0 = Tx 事件 FIFO 填充级别低于水线 0x1 = Tx 事件 FIFO 填充级别达到水线
12	TEFN	R/W1C	0x0	Tx 事件 FIFO 新条目 0x0 = Tx 事件 FIFO 状态未变 0x1 = Tx 事件 FIFO 新元素
11	TCE	R/W1C	0x0	Tx FIFO 为空 0x0 = Tx FIFO 非空 0x1 = Tx FIFO 为空
10	TCF	R/W1C	0x0	完成发送取消 0x0 = 未完成发送取消 0x1 = 完成发送取消
9	TC	R/W1C	0x0	完成发送 0x0 = 未完成发送 0x1 = 完成发送
8	HPM	R/W1C	0x0	高优先级消息 0x0 = 未收到高优先级消息 0x1 = 收到高优先级消息
7	RF1L	R/W1C	0x0	Rx FIFO 1 消息丢失 0x0 = Rx FIFO 1 消息未丢失 0x1 = Rx FIFO 1 消息丢失，尝试向大小为零的 Rx FIFO 1 写入后也会置位

表 9-41. IR 寄存器字段说明 (续)

位	字段	类型	复位	说明
6	RF1F	R/W1C	0x0	Rx FIFO 1 已满 0x0 = Rx FIFO 1 未滿 0x1 = Rx FIFO 1 已滿
5	RF1W	R/W1C	0x0	Rx FIFO 1 达到水线 0x0 = Rx FIFO 1 填充级别低于水线 0x1 = Rx FIFO 1 填充级别达到水线
4	RF1N	R/W1C	0x0	Rx FIFO 1 新消息 0x0 = 无 Rx FIFO 1 新消息 0x1 = Rx FIFO 1 新消息
3	RF0L	R/W1C	0x0	Rx FIFO 0 消息丢失 0x0 = Rx FIFO 0 消息未丢失 0x1 = Rx FIFO 0 消息丢失, 尝试向大小为零的 Rx FIFO 0 写入后也会置位
2	RF0F	R/W1C	0x0	Rx FIFO 0 已滿 0x0 = Rx FIFO 0 未滿 0x1 = Rx FIFO 0 已滿
1	RF0W	R/W1C	0x0	Rx FIFO 0 达到水线 0x0 = Rx FIFO 0 填充级别低于水线 0x1 = Rx FIFO 0 填充级别达到水线
0	RF0N	R/W1C	0x0	Rx FIFO 0 新消息 0x0 = 无 Rx FIFO 0 新消息 0x1 = 有 Rx FIFO 0 新消息

9.4.16 IE 寄存器 (地址 = 0x1054) [复位 = 0x00000000]

图 9-36 展示了 IE，表 9-42 中对此进行了介绍。

返回到汇总表。

图 9-36. IE 寄存器

31		30		29		28		27		26		25		24	
RESERVED				ARAE		PEDE		PEAE		WDIE		BOE		EWE	
R-0x0				R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0	
23		22		21		20		19		18		17		16	
EPE		ELOE		BEUE		BECE		DRXE		TOOE		MRAFE		TSWE	
R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0	
15		14		13		12		11		10		9		8	
TEFLE		TEFFE		TEFWE		TEFNE		TCEE		TCFE		TCE		HPME	
R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0	
7		6		5		4		3		2		1		0	
RF1LE		RF1FE		RF1WE		RF1NE		RF0LE		RF0FE		RF0WE		RF0NE	
R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0	

表 9-42. IE 寄存器字段说明

位	字段	类型	复位	说明
31-30	RESERVED	R	0x0	保留
29	ARAE	R/W	0x0	访问保留地址中断使能 0x0 = 禁用中断 0x1 = 启用中断
28	PEDE	R/W	0x0	数据段协议错误中断使能 0x0 = 禁用中断 0x1 = 启用中断
27	PEAE	R/W	0x0	仲裁段协议错误中断使能 0x0 = 禁用中断 0x1 = 启用中断
26	WDIE	R/W	0x0	看门狗中断使能 0x0 = 禁用中断 0x1 = 启用中断
25	BOE	R/W	0x0	Bus_Off 状态中断使能 0x0 = 禁用中断 0x1 = 启用中断
24	EWE	R/W	0x0	警告状态中断使能 0x0 = 禁用中断 0x1 = 启用中断
23	EPE	R/W	0x0	错误被动中断使能 0x0 = 禁用中断 0x1 = 启用中断
22	ELOE	R/W	0x0	错误记录溢出中断使能 0x0 = 禁用中断 0x1 = 启用中断
21	BEUE	R/W	0x0	位错误未校正中断使能 0x0 = 禁用中断 0x1 = 启用中断
20	BECE	R/W	0x0	消息 RAM 位错误中断使能 0x0 = 禁用中断 0x1 = 启用中断

表 9-42. IE 寄存器字段说明 (续)

位	字段	类型	复位	说明
19	DRXE	R/W	0x0	消息存储到专用 Rx 缓冲区中断使能 0x0 = 禁用中断 0x1 = 启用中断
18	TOOE	R/W	0x0	发生超时中断使能 0x0 = 禁用中断 0x1 = 启用中断
17	MRAFE	R/W	0x0	消息 RAM 访问失败中断使能 0x0 = 禁用中断 0x1 = 启用中断
16	TSWE	R/W	0x0	时间戳绕回中断使能 0x0 = 禁用中断 0x1 = 启用中断
15	TEFLE	R/W	0x0	Tx 事件 FIFO 元素丢失中断使能 0x0 = 禁用中断 0x1 = 启用中断
14	TEFFE	R/W	0x0	Tx 事件 FIFO 已满中断使能 0x0 = 禁用中断 0x1 = 启用中断
13	TEFWE	R/W	0x0	Tx 事件 FIFO 达到水线中断使能 0x0 = 禁用中断 0x1 = 启用中断
12	TEFNE	R/W	0x0	Tx 事件 FIFO 新条目中断使能 0x0 = 禁用中断 0x1 = 启用中断
11	TCEE	R/W	0x0	Tx FIFO 为空中断使能 0x0 = 禁用中断 0x1 = 启用中断
10	TCFE	R/W	0x0	完成发送取消中断使能 0x0 = 禁用中断 0x1 = 启用中断
9	TCE	R/W	0x0	完成发送中断使能 0x0 = 禁用中断 0x1 = 启用中断
8	HPME	R/W	0x0	高优先级消息中断使能 0x0 = 禁用中断 0x1 = 启用中断
7	RF1LE	R/W	0x0	Rx FIFO 1 消息丢失中断使能 0x0 = 禁用中断 0x1 = 启用中断
6	RF1FE	R/W	0x0	Rx FIFO 1 已满中断使能 0x0 = 禁用中断 0x1 = 启用中断
5	RF1WE	R/W	0x0	Rx FIFO 1 达到水线中断使能 0x0 = 禁用中断 0x1 = 启用中断
4	RF1NE	R/W	0x0	Rx FIFO 1 新消息中断使能 0x0 = 禁用中断 0x1 = 启用中断
3	RF0LE	R/W	0x0	Rx FIFO 0 消息丢失中断使能 0x0 = 禁用中断 0x1 = 启用中断

表 9-42. IE 寄存器字段说明 (续)

位	字段	类型	复位	说明
2	RF0FE	R/W	0x0	Rx FIFO 0 已满中断使能 0x0 = 禁用中断 0x1 = 启用中断
1	RF0WE	R/W	0x0	Rx FIFO 0 达到水位线中断使能 0x0 = 禁用中断 0x1 = 启用中断
0	RF0NE	R/W	0x0	Rx FIFO 0 新消息中断使能 0x0 = 禁用中断 0x1 = 启用中断

9.4.17 ILS 寄存器 (地址 = 0x1058) [复位 = 0x00000000]

图 9-37 展示了 ILS，表 9-43 中对此进行了介绍。

返回到汇总表。

图 9-37. ILS 寄存器

31	30	29	28	27	26	25	24
RESERVED		ARAL	PEDL	PEAL	WDIL	BOL	EWL
R-0x0		R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0
23	22	21	20	19	18	17	16
EPL	ELOL	BEUL	BECL	DRXL	工具	MRAFL	TSWL
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0
15	14	13	12	11	10	9	8
TEFLL	TEFFL	TEFWL	TEFNL	TCEL	TCFL	TCL	HPML
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0
7	6	5	4	3	2	1	0
RF1LL	RF1FL	RF1WL	RF1NL	RF0LL	RF0FL	RF0WL	RF0NL
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0

表 9-43. ILS 寄存器字段说明

位	字段	类型	复位	说明
31-30	RESERVED	R	0x0	保留
29	ARAL	R/W	0x0	访问保留地址线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
28	PEDL	R/W	0x0	数据段协议错误线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
27	PEAL	R/W	0x0	仲裁段协议错误线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
26	WDIL	R/W	0x0	看门狗中断线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
25	BOL	R/W	0x0	Bus_Off 状态线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
24	EWL	R/W	0x0	警告状态线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
23	EPL	R/W	0x0	错误被动线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
22	ELOL	R/W	0x0	错误记录溢出线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
21	BEUL	R/W	0x0	位错误未校正: 检测到消息 RAM 位错误, 未校正线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
20	BECL	R/W	0x0	检测到消息 RAM 位错误且已校正线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)

表 9-43. ILS 寄存器字段说明 (续)

位	字段	类型	复位	说明
19	DRXL	R/W	0x0	消息存储到专用 Rx 缓冲区线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
18	工具	R/W	0x0	发生超时线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
17	MRAFL	R/W	0x0	消息 RAM 访问失败线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
16	TSWL	R/W	0x0	时间戳绕回线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
15	TEFLL	R/W	0x0	Tx 事件 FIFO 元素丢失线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
14	TEFFL	R/W	0x0	Tx 事件 FIFO 已满线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
13	TEFWL	R/W	0x0	Tx 事件 FIFO 达到水线线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
12	TEFNL	R/W	0x0	Tx 事件 FIFO 新条目线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
11	TCEL	R/W	0x0	Tx FIFO 为空线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
10	TCFL	R/W	0x0	完成发送取消线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
9	TCL	R/W	0x0	完成发送线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
8	HPML	R/W	0x0	高优先级消息线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
7	RF1LL	R/W	0x0	Rx FIFO 1 消息丢失线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
6	RF1FL	R/W	0x0	Rx FIFO 1 已满线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
5	RF1WL	R/W	0x0	Rx FIFO 1 达到水线线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
4	RF1NL	R/W	0x0	Rx FIFO 1 新消息线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
3	RF0LL	R/W	0x0	Rx FIFO 0 消息丢失线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)

表 9-43. ILS 寄存器字段说明 (续)

位	字段	类型	复位	说明
2	RF0FL	R/W	0x0	Rx FIFO 0 已满线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
1	RF0WL	R/W	0x0	Rx FIFO 0 达到水线线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)
0	RF0NL	R/W	0x0	Rx FIFO 0 新消息线路 0x0 = 为该中断选择中断线路 0 (如果已启用) 0x1 = 为该中断选择中断线路 1 (如果已启用)

9.4.18 ILE 寄存器 (地址 = 0x105C) [复位 = 0x00000000]

图 9-38 展示了 ILE，表 9-44 中对此进行了介绍。

返回到汇总表。

启用来自 CAN 控制器的中断输出。#NOTE#m_can_int0 (INT0) 路由到主器件 nINT 引脚。默认情况下，m_can_int1 (INT1) 不会路由到任何引脚，但可以路由到 nWKRQ 作为 INT1 线路的低电平有效输出。该功能在寄存器 0x0800[10] 中启用。#NOTE#

图 9-38. ILE 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED							
R-0x0							
15	14	13	12	11	10	9	8
RESERVED							
R-0x0							
7	6	5	4	3	2	1	0
RESERVED						EINT1	EINT0
R-0x0						R/W-0x0	R/W-0x0

表 9-44. ILE 寄存器字段说明

位	字段	类型	复位	说明
31-2	RESERVED	R	0x0	保留
1	EINT1	R/W	0x0	启用中断线路 1 0x0 = 禁用中断线路 m_can_int1 0x1 = 启用中断线路 m_can_int1
0	EINT0	R/W	0x0	启用中断线路 0 0x0 = 禁用中断线路 m_can_int0 0x1 = 启用中断线路 m_can_int0

9.4.19 GFC 寄存器 (地址 = 0x1080) [复位 = 0x00000000]

图 9-39 展示了 GFC，表 9-45 中对此进行了介绍。

返回到汇总表。

图 9-39. GFC 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED							
R-0x0							
15	14	13	12	11	10	9	8
RESERVED							
R-0x0							
7	6	5	4	3	2	1	0
RESERVED		ANFS		ANFE		RRFS	RRFE
R-0x0		R/WP-0x0		R/WP-0x0		R/WP-0x0	R/WP-0x0

表 9-45. GFC 寄存器字段说明

位	字段	类型	复位	说明
31-6	RESERVED	R	0x0	保留
5-4	ANFS	R/WP	0x0	接受非匹配帧标准 ID：定义如何处理收到的具有 11 位 ID 且与过滤器列表中任何元素均不匹配的消息。 0x0 = 接受到 Rx FIFO 0 中 0x1 = 接受到 Rx FIFO 1 中 0x2 = 拒绝 0x3 = 拒绝
3-2	ANFE	R/WP	0x0	接受非匹配帧扩展 ID：定义如何处理收到的具有 29 位 ID 且与过滤器列表中任何元素均不匹配的消息。 0x0 = 接受到 Rx FIFO 0 中 0x1 = 接受到 Rx FIFO 1 中 0x2 = 拒绝 0x3 = 拒绝
1	RRFS	R/WP	0x0	拒绝远程帧标准 ID 0x0 = 过滤具有 11 位标准 ID 的远程帧 0x1 = 拒绝所有具有 11 位标准 ID 的远程帧
0	RRFE	R/WP	0x0	拒绝远程帧扩展 ID 0x0 = 过滤具有 29 位扩展 ID 的远程帧 0x1 = 拒绝所有具有 29 位扩展 ID 的远程帧

9.4.20 SIDFC 寄存器 (地址 = 0x1084) [复位 = 0x00000000]

图 9-40 展示了 SIDFC，表 9-46 中对此进行了介绍。

返回到汇总表。

图 9-40. SIDFC 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED								LSS								FLSSA															
R-0x0								R/WP-0x0								R/WP-0x0															

表 9-46. SIDFC 寄存器字段说明

位	字段	类型	复位	说明
31-24	RESERVED	R	0x0	保留
23-16	LSS	R/WP	0x0	列表大小标准 0 = 无标准消息 ID 过滤器 1- 128 = 标准消息 ID 过滤器元素数量# 62# 128 = 大于 128 的值视为 128
15-0	FLSSA	R/WP	0x0	过滤器列表标准起始地址：标准消息 ID 过滤器列表的起始地址。 #NOTE#需要特别注意该寄存器的 MRAM 和起始地址 FLSSA。 起始地址必须在 MRAM 中进行字对齐 (32 位)。 写入时会忽略 2 个最低有效位，以保证该特性。 输入 MRAM 起始地址时，不需要 0x8000 前缀。 例如，如果所需的起始地址为 0x8634，则输入位 SA[15:0] 中的值必须为 0x0634#NOTE#

9.4.21 XIDFC 寄存器 (地址 = 0x1088) [复位 = 0x00000000]

图 9-41 展示了 XIDFC，表 9-47 中对此进行了介绍。

返回到汇总表。

图 9-41. XIDFC 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED									LSE									FLSEA													
R-0x0									R/WP-0x0									R/WP-0x0													

表 9-47. XIDFC 寄存器字段说明

位	字段	类型	复位	说明
31-23	RESERVED	R	0x0	保留
22-16	LSE	R/WP	0x0	列表大小扩展 0 = 无标准消息 ID 过滤器 1- 128 = 标准消息 ID 过滤器元素数量# 62# 128 = 大于 128 的值视为 128
15-0	FLSEA	R/WP	0x0	过滤器列表扩展起始地址：扩展消息 ID 过滤器列表的起始地址。 #NOTE#需要特别注意该寄存器的 MRAM 和起始地址 FLSSA。 起始地址必须在 MRAM 中进行字对齐 (32 位)。 写入时会忽略 2 个最低有效位，以保证该特性。 输入 MRAM 起始地址时，不需要 0x8000 前缀。 例如，如果所需的起始地址为 0x8634，则输入位 SA[15:0] 中的值必须为 0x0634#NOTE#

9.4.22 XIDAM 寄存器 (地址 = 0x1090) [复位 = 0x3FFFFFFF]

图 9-42 展示了 XIDAM，表 9-48 中对此进行了介绍。

返回到汇总表。

图 9-42. XIDAM 寄存器

31	30	29	28	27	26	25	24
RESERVED			扩展				
R-0x0			R/WP-0x3FFFFFFF				
23	22	21	20	19	18	17	16
扩展							
R/WP-0x3FFFFFFF							
15	14	13	12	11	10	9	8
扩展							
R/WP-0x3FFFFFFF							
7	6	5	4	3	2	1	0
扩展							
R/WP-0x3FFFFFFF							

表 9-48. XIDAM 寄存器字段说明

位	字段	类型	复位	说明
31-30	RESERVED	R	0x0	保留
29-0	扩展	R/WP	0x3FFFFFFF	扩展 ID 掩码：对于扩展帧的接受过滤，扩展 ID 和掩码与接收帧的消息 ID 进行逻辑与运算。 用于屏蔽 SAE J1939 中的 29 位 ID。 当所有位的复位值均设置为 1 时，掩码不会生效。

9.4.23 HPMS 寄存器 (地址 = 0x1094) [复位 = 0x00000000]

图 9-43 展示了 HPMS，表 9-49 中对此进行了介绍。

返回到汇总表。

图 9-43. HPMS 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED							
R-0x0							
15	14	13	12	11	10	9	8
FLST				FIDX			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
MSI			BIDX				
R-0x0			R-0x0				

表 9-49. HPMS 寄存器字段说明

位	字段	类型	复位	说明
31-16	RESERVED	R	0x0	保留
15	FLST	R	0x0	过滤器列表：表示匹配的过滤器元素列表 0x0 = 标准过滤器列表 0x1 = 扩展过滤器列表
14-8	FIDX	R	0x0	过滤器索引：匹配的过滤器元素的索引。 范围为 0 至 SIDFC.LSS - 1 至 XIDFC.LSE - 1
7-6	MSI	R	0x0	消息存储指示器 0x0 = 未选择 FIFO 0x1 = FIFO 消息丢失 0x2 = 存储在 FIFO0 中的消息 0x3 = 存储在 FIFO1 中的消息
5-0	BIDX	R	0x0	缓冲区索引：存储消息的 Rx FIFO 元件的索引。 仅当 MSI[1] = '1' 时有效

9.4.24 NDAT1 寄存器 (地址 = 0x1098) [复位 = 0x00000000]

图 9-44 展示了 NDAT1，表 9-50 对其进行了介绍。

返回到汇总表。

图 9-44. NDAT1 寄存器

31	30	29	28	27	26	25	24
ND31	ND30	ND29	ND28	ND27	ND26	ND25	ND24
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
23	22	21	20	19	18	17	16
ND23	ND22	ND21	ND20	ND19	ND18	ND17	ND16
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
15	14	13	12	11	10	9	8
ND15	ND14	ND13	ND12	ND11	ND10	ND9	ND8
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
7	6	5	4	3	2	1	0
ND7	ND6	ND5	ND4	ND3	ND2	ND1	ND0
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0

表 9-50. NDAT1 寄存器字段说明

位	字段	类型	复位	说明
31	ND31	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
30	ND30	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
29	ND29	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
28	ND28	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
27	ND27	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
26	ND26	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
25	ND25	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
24	ND24	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
23	ND23	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
22	ND22	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
21	ND21	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
20	ND20	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
19	ND19	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
18	ND18	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
17	ND17	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息

表 9-50. NDATA1 寄存器字段说明 (续)

位	字段	类型	复位	说明
16	ND16	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
15	ND15	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
14	ND14	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
13	ND13	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
12	ND12	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
11	ND11	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
10	ND10	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
9	ND9	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
8	ND8	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
7	ND7	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
6	ND6	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
5	ND5	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
4	ND4	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
3	ND3	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
2	ND2	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
1	ND1	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
0	ND0	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息

9.4.25 NDAT2 寄存器 (地址 = 0x109C) [复位 = 0x00000000]

图 9-45 展示了 NDAT2，表 9-51 对其进行了介绍。

返回到汇总表。

图 9-45. NDAT2 寄存器

31	30	29	28	27	26	25	24
ND63	ND62	ND61	ND60	ND59	ND58	ND57	ND56
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
23	22	21	20	19	18	17	16
ND55	ND54	ND53	ND52	ND51	ND50	ND49	ND48
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
15	14	13	12	11	10	9	8
ND47	ND46	ND45	ND44	ND43	ND42	ND41	ND40
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0
7	6	5	4	3	2	1	0
ND39	ND38	ND37	ND36	ND35	ND34	ND33	ND32
R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0	R/W1C-0x0

表 9-51. NDAT2 寄存器字段说明

位	字段	类型	复位	说明
31	ND63	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
30	ND62	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
29	ND61	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
28	ND60	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
27	ND59	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
26	ND58	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
25	ND57	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
24	ND56	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
23	ND55	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
22	ND54	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
21	ND53	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
20	ND52	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
19	ND51	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
18	ND50	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息
17	ND49	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新，增加了新消息

表 9-51. NDAT2 寄存器字段说明 (续)

位	字段	类型	复位	说明
16	ND48	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
15	ND47	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
14	ND46	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
13	ND45	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
12	ND44	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
11	ND43	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
10	ND42	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
9	ND41	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
8	ND40	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
7	ND39	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
6	ND38	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
5	ND37	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
4	ND36	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
3	ND35	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
2	ND34	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
1	ND33	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息
0	ND32	R/W1C	0x0	0x0 = Rx 缓冲区未更新 0x1 = Rx 缓冲区已更新, 增加了新消息

9.4.26 RXF0C 寄存器 (地址 = 0x10A0) [复位 = 0x00000000]

图 9-46 展示了 RXF0C，表 9-52 对其进行了介绍。

返回到汇总表。

图 9-46. RXF0C 寄存器

31	30	29	28	27	26	25	24
F0OM				F0WM			
R/WP-0x0				R/WP-0x0			
23	22	21	20	19	18	17	16
RESERVED				F0S			
R-0x0				R/WP-0x0			
15	14	13	12	11	10	9	8
F0SA							
R/WP-0x0							
7	6	5	4	3	2	1	0
F0SA							
R/WP-0x0							

表 9-52. RXF0C 寄存器字段说明

位	字段	类型	复位	说明
31	F0OM	R/WP	0x0	FIFO 0 工作模式：设置 FIFO 已满时对新消息的定义处理行为 0x0 = FIFO 0 处于拒绝新消息模式 0x1 = FIFO 0 处于覆盖旧消息模式
30-24	F0WM	R/WP	0x0	FIFO 0 水线 0 = 禁用水线中断 1- 64 = Rx FIFO 级别 0 水线中断 (IR.RF 0W) # 62# 64 =禁用水线中断
23	RESERVED	R	0x0	保留
22-16	F0S	R/WP	0x0	FIFO 0 大小：有多少个 Rx FIFO 有 0 个元素。 0 = 无 Rx FIFO 0 1- 64= Rx FIFO 数量 0 个元素 # 62# 64 = 视为 64
15-0	F0SA	R/WP	0x0	Rx FIFO 0 起始地址：Rx FIFO0 的起始地址#NOTE#需要特别注意该寄存器的 MRAM 和起始地址。 起始地址必须在 MRAM 中进行字对齐 (32 位)。 写入时会忽略 2 个最低有效位，以保证该特性。 输入 MRAM 起始地址时，不需要 0x8000 前缀。 例如，如果所需的起始地址为 0x8634，则输入位 SA[15:0] 中的值必须为 0x0634#NOTE#

9.4.27 RXF0S 寄存器 (地址 = 0x10A4) [复位 = 0x00000000]

图 9-47 展示了 RXF0S，表 9-53 对其进行了介绍。

返回到汇总表。

图 9-47. RXF0S 寄存器

31	30	29	28	27	26	25	24
RESERVED						RF0L	RF0F
R-0x0						R-0x0	R-0x0
23	22	21	20	19	18	17	16
RESERVED				F0PI			
R-0x0				R-0x0			
15	14	13	12	11	10	9	8
RESERVED				F0GI			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
RESERVED		F0FL					
R-0x0		R-0x0					

表 9-53. RXF0S 寄存器字段说明

位	字段	类型	复位	说明
31-26	RESERVED	R	0x0	保留
25	RF0L	R	0x0	Rx FIFO 0 消息丢失：该位是中断标志 IR RF0L 的副本。 当 IR.RF0L 复位时，该位也会复位 #NOTE#通过设置 RXF0C.F0OM = 1 覆盖最旧的消息时，不会将此标志置位#NOTE# 0x0 = Rx FIFO 0 消息未丢失 0x1 = Rx FIFO 0 消息丢失，尝试向大小为零的 Rx FIFO 0 写入后也会置位
24	RF0F	R	0x0	Rx FIFO 0 已满：该位是中断标志 IR RF0F 的副本。 当 IR.RF0F 被清除时，该位也会复位 0x0 = Rx FIFO 0 未滿 0x1 = Rx FIFO 0 已滿
23-22	RESERVED	R	0x0	保留
21-16	F0PI	R	0x0	Rx FIFO 0 Put 索引：有效范围为 0 至 63
15-14	RESERVED	R	0x0	保留
13-8	F0GI	R	0x0	Rx FIFO 0 Get 索引：有效范围为 0 至 63
7	RESERVED	R	0x0	保留
6-0	F0FL	R	0x0	Rx FIFO 0 填充级别：存储在 Rx FIFO 0 中的元素数量，有效范围为 0 至 64

9.4.28 RXF0A 寄存器 (地址 = 0x10A8) [复位 = 0x00000000]

图 9-48 展示了 RXF0A，表 9-54 对其进行了介绍。

返回到[汇总表](#)。

图 9-48. RXF0A 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED																F0AI															
R-0x0																R/W-0x0															

表 9-54. RXF0A 寄存器字段说明

位	字段	类型	复位	说明
31-6	RESERVED	R	0x0	保留
5-0	F0AI	R/W	0x0	Rx FIFO 0 确认索引：主机从 Rx FIFO 0 读取一条消息或一系列消息后，必须将从 Rx FIFO 0 读取的最后一个元素的缓冲区索引写入 F0AI。这会将 Rx FIFO 0 Get 索引设置为 F0AI + 1，并更新 RXF0S.F0FL 中所示的填充级别

9.4.29 RXBC 寄存器 (地址 = 0x10AC) [复位 = 0x00000000]

图 9-49 展示了 RXBC，表 9-55 中对此进行了介绍。

返回到汇总表。

图 9-49. RXBC 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED																RBSA															
R-0x0																R/WP-0x0															

表 9-55. RXBC 寄存器字段说明

位	字段	类型	复位	说明
31-16	RESERVED	R	0x0	保留
15-0	RBSA	R/WP	0x0	<p>Rx 缓冲区起始地址：Rx 缓冲区的起始地址#NOTE#需要特别注意该寄存器的 MRAM 和起始地址。</p> <p>起始地址必须在 MRAM 中进行字对齐 (32 位)。</p> <p>写入时会忽略 2 个最低有效位，以保证该特性。</p> <p>输入 MRAM 起始地址时，不需要 0x8000 前缀。</p> <p>例如，如果所需的起始地址为 0x8634，则输入位 SA[15:0] 中的值必须为 0x0634#NOTE#</p>

9.4.30 RXF1C 寄存器 (地址 = 0x10B0) [复位 = 0x00000000]

图 9-50 展示了 RXF1C，表 9-56 对其进行了介绍。

返回到汇总表。

图 9-50. RXF1C 寄存器

31	30	29	28	27	26	25	24
F1OM				F1WM			
R/WP-0x0				R/WP-0x0			
23	22	21	20	19	18	17	16
RESERVED				F1S			
R-0x0				R/WP-0x0			
15	14	13	12	11	10	9	8
F1SA							
R/WP-0x0							
7	6	5	4	3	2	1	0
F1SA							
R/WP-0x0							

表 9-56. RXF1C 寄存器字段说明

位	字段	类型	复位	说明
31	F1OM	R/WP	0x0	FIFO 1 工作模式：设置 FIFO 已满时对新消息的定义处理行为 0x0 = FIFO 1 处于拒绝新消息模式 0x1 = FIFO 1 处于覆盖旧消息模式
30-24	F1WM	R/WP	0x0	FIFO 1 水线 0 = 禁用水线中断 1- 64 = Rx FIFO 级别 1 水线中断 (IR.RF 1W) # 62# 64 =禁用水线中断
23	RESERVED	R	0x0	保留
22-16	F1S	R/WP	0x0	FIFO 1 大小：有多少个 Rx FIFO 有 1 个元素。 0 = 无 Rx FIFO 1 1- 64= Rx FIFO 数量 1 个元素# 62# 64 = 视为 64
15-0	F1SA	R/WP	0x0	Rx FIFO 1 起始地址：Rx FIFO1 的起始地址#NOTE#需要特别注意该寄存器的 MRAM 和起始地址。 起始地址必须在 MRAM 中进行字对齐 (32 位)。 写入时会忽略 2 个最低有效位，以保证该特性。 输入 MRAM 起始地址时，不需要 0x8000 前缀。 例如，如果所需的起始地址为 0x8634，则输入位 SA[15:0] 中的值必须为 0x0634#NOTE#

9.4.31 RXF1S 寄存器 (地址 = 0x10B4) [复位 = 0x00000000]

图 9-51 展示了 RXF1S，表 9-57 对其进行了介绍。

返回到汇总表。

图 9-51. RXF1S 寄存器

31	30	29	28	27	26	25	24
RESERVED						RF1L	RF1F
R-0x0						R-0x0	R-0x0
23	22	21	20	19	18	17	16
RESERVED				F1PI			
R-0x0				R-0x0			
15	14	13	12	11	10	9	8
RESERVED				F1GI			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
RESERVED		F1FL					
R-0x0		R-0x0					

表 9-57. RXF1S 寄存器字段说明

位	字段	类型	复位	说明
31-26	RESERVED	R	0x0	保留
25	RF1L	R	0x0	Rx FIFO 1 消息丢失：该位是中断标志 IR.RF1L 的副本。 当 IR.RF1L 复位时，该位也会复位#NOTE#通过设置 RXF1C.F1OM = 1 覆盖最旧的消息时，不会将此标志置位#NOTE# 0x0 = Rx FIFO 1 消息未丢失 0x1 = Rx FIFO 1 消息丢失，尝试向大小为零的 Rx FIFO 1 写入后也会置位
24	RF1F	R	0x0	Rx FIFO 1 已满：该位是中断标志 IR.RF1F 的副本。 当 IR.RF1F 被清除时，该位也会复位 0x0 = Rx FIFO 1 未满 0x1 = Rx FIFO 1 已满
23-22	RESERVED	R	0x0	保留
21-16	F1PI	R	0x0	Rx FIFO 1 Put 索引：有效范围为 0 至 63
15-14	RESERVED	R	0x0	保留
13-8	F1GI	R	0x0	Rx FIFO 1 Get 索引：有效范围为 0 至 63
7	RESERVED	R	0x0	保留
6-0	F1FL	R	0x0	Rx FIFO 1 填充级别：存储在 Rx FIFO 1 中的元素数量，有效范围为 0 至 64

9.4.32 RXF1A 寄存器 (地址 = 0x10B8) [复位 = 0x00000000]

图 9-52 展示了 RXF1A，表 9-58 对其进行了介绍。

返回到[汇总表](#)。

图 9-52. RXF1A 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED																F1AI															
R-0x0																R/W-0x0															

表 9-58. RXF1A 寄存器字段说明

位	字段	类型	复位	说明
31-6	RESERVED	R	0x0	保留
5-0	F1AI	R/W	0x0	Rx FIFO 1 确认索引：主机从 Rx FIFO 1 读取一条消息或一系列消息后，必须将从 Rx FIFO 1 读取的最后一个元素的缓冲区索引写入 F1AI。这会将 Rx FIFO 1 Get 索引设置为 F1AI + 1，并更新 RXF1S.F1FL 中所示的填充级别

9.4.33 RXESC 寄存器 (地址 = 0x10BC) [复位 = 0x00000000]

图 9-53 展示了 RXESC，表 9-59 中对此进行了介绍。

返回到[汇总表](#)。

图 9-53. RXESC 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED							
R-0x0							
15	14	13	12	11	10	9	8
RESERVED						RBDS	
R-0x0						R/WP-0x0	
7	6	5	4	3	2	1	0
RESERVED	F1DS			RESERVED	F0DS		
R-0x0	R/WP-0x0			R-0x0	R/WP-0x0		

表 9-59. RXESC 寄存器字段说明

位	字段	类型	复位	说明
31-11	RESERVED	R	0x0	保留
10-8	RBDS	R/WP	0x0	Rx 缓冲区数据字段大小 0x0 = 8 字节数据字段 0x1 = 12 字节数据字段 0x2 = 16 字节数据字段 0x3 = 20 字节数据字段 0x4 = 24 字节数据字段 0x5 = 32 字节数据字段 0x6 = 48 字节数据字段 0x7 = 64 字节数据字段
7	RESERVED	R	0x0	保留
6-4	F1DS	R/WP	0x0	Rx FIFO 1 数据字段大小 0x0 = 8 字节数据字段 0x1 = 12 字节数据字段 0x2 = 16 字节数据字段 0x3 = 20 字节数据字段 0x4 = 24 字节数据字段 0x5 = 32 字节数据字段 0x6 = 48 字节数据字段 0x7 = 64 字节数据字段
3	RESERVED	R	0x0	保留
2-0	F0DS	R/WP	0x0	Rx FIFO 0 数据字段大小 0x0 = 8 字节数据字段 0x1 = 12 字节数据字段 0x2 = 16 字节数据字段 0x3 = 20 字节数据字段 0x4 = 24 字节数据字段 0x5 = 32 字节数据字段 0x6 = 48 字节数据字段 0x7 = 64 字节数据字段

9.4.34 TXBC 寄存器 (地址 = 0x10C0) [复位 = 0x00000000]

图 9-54 展示了 TXBC，表 9-60 中对此进行了介绍。

返回到汇总表。

图 9-54. TXBC 寄存器

31	30	29	28	27	26	25	24
RESERVED	TFQM	TFQS					
R-0x0	R/WP-0x0	R/WP-0x0					
23	22	21	20	19	18	17	16
RESERVED		NDTB					
R-0x0		R/WP-0x0					
15	14	13	12	11	10	9	8
TBSA							
R/WP-0x0							
7	6	5	4	3	2	1	0
TBSA							
R/WP-0x0							

表 9-60. TXBC 寄存器字段说明

位	字段	类型	复位	说明
31	RESERVED	R	0x0	保留
30	TFQM	R/WP	0x0	Tx FIFO/队列模式 0x0 = Tx FIFO 运行 0x1 = Tx 队列运行
29-24	TFQS	R/WP	0x0	发送 FIFO/队列大小 0 = 无 Tx FIFO/队列 1- 32 = 用于 Tx FIFO/队列的 Tx 缓冲区数量 # 62# 32 = 大于 32 的值视为 32
23-22	RESERVED	R	0x0	保留
21-16	NDTB	R/WP	0x0	专用发送缓冲区数量 0 = 无 Tx FIFO/队列 1- 32 = 用于 Tx FIFO/队列的 Tx 缓冲区数量 # 62# 32 = 大于 32 的值视为 32
15-0	TBSA	R/WP	0x0	Tx 缓冲区起始地址：消息 RAM 中 Tx 缓冲区部分的起始地址 #NOTE#需要特别注意该寄存器的 MRAM 和起始地址。 起始地址必须在 MRAM 中进行字对齐 (32 位)。 写入时会忽略 2 个最低有效位，以保证该特性。 输入 MRAM 起始地址时，不需要 0x8000 前缀。 例如，如果所需的起始地址为 0x8634，则输入位 SA[15:0] 中的值必须为 0x0634#NOTE#

9.4.35 TXFQS 寄存器 (地址 = 0x10C4) [复位 = 0x00000000]

图 9-55 展示了 TXFQS，表 9-61 中对此进行了介绍。

返回到[汇总表](#)。

图 9-55. TXFQS 寄存器

31	30	29	28	27	26	25	24
RESERVED							
R-0x0							
23	22	21	20	19	18	17	16
RESERVED		TFQF			TFQPI		
R-0x0		R-0x0			R-0x0		
15	14	13	12	11	10	9	8
RESERVED				TFGI			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
RESERVED				TFFL			
R-0x0				R-0x0			

表 9-61. TXFQS 寄存器字段说明

位	字段	类型	复位	说明
31-22	RESERVED	R	0x0	保留
21	TFQF	R	0x0	Tx FIFO/队列已满 0x0 = Tx FIFO/队列未满 0x1 = Tx FIFO/队列已满
20-16	TFQPI	R	0x0	Tx FIFO/队列 Put 索引：Tx FIFO/队列写索引指针，范围为 0 至 31
15-13	RESERVED	R	0x0	保留
12-8	TFGI	R	0x0	Tx FIFO Get 索引：Tx FIFO 读索引指针，范围为 0 至 31。 配置为 Tx 队列运行 (TXBC.TFQM = 1) 时读取为零
7-6	RESERVED	R	0x0	保留
5-0	TFFL	R	0x0	Tx FIFO 空闲级别：从 TFGI 开始的连续 Tx FIFO 元素数量 (范围为 0 至 32)。 配置为 Tx 队列运行 (TXBC.TFQM = 1) 时读取为零。#NOTE#在专用 Tx 缓冲区与 Tx FIFO 或 Tx 队列组合的混合配置情况下，Put 和 Get 索引将指示从第一个专用 Tx 缓冲区开始的 Tx 缓冲区数量。 示例：对于 12 个专用 Tx 缓冲区和含 20 个缓冲区的 Tx FIFO 的配置，Put 索引 15 指向 Tx FIFO 的第四个缓冲区#NOTE#

9.4.36 TXESC 寄存器 (地址 = 0x10C8) [复位 = 0x00000000]

图 9-56 展示了 TXESC，表 9-62 中对此进行了介绍。

返回到汇总表。

图 9-56. TXESC 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RESERVED															
R-0x0															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED													TBDS		
R-0x0													R/WP-0x0		

表 9-62. TXESC 寄存器字段说明

位	字段	类型	复位	说明
31-3	RESERVED	R	0x0	保留
2-0	TBDS	R/WP	0x0	Tx 缓冲区数据字段大小#NOTE#如果 Tx 缓冲区元素的数据长度代码 DLC 配置为高于 Tx 缓冲区数据字段大小 TXESC.TBDS 的值，则未由 Tx 缓冲区定义的字节将作为“0xCC”（填充字节）传输。# NOTE# 0x0 = 8 字节数据字段 0x1 = 12 字节数据字段 0x2 = 16 字节数据字段 0x3 = 20 字节数据字段 0x4 = 24 字节数据字段 0x5 = 32 字节数据字段 0x6 = 48 字节数据字段 0x7 = 64 字节数据字段

9.4.37 TXBRP 寄存器 (地址 = 0x10CC) [复位 = 0x00000000]

图 9-57 展示了 TXBRP，表 9-63 中对此进行了介绍。

返回到[汇总表](#)。

发送请求待处理寄存器：每个 Tx 缓冲区都有自己的发送请求待处理位。这些位通过寄存器 TXBAR 进行设置。在一个请求的传输完成后或已通过寄存器 TXBCR 取消后，这些位会复位。只为那些通过 TXBC 配置的 Tx 缓冲区设置 TXBRP 位。设置 TXBRP 位后，开始进行一次 Tx 扫描，检查具有最高优先级的待处理 Tx 请求（具有最低消息 ID 的 Tx 缓冲区）。取消请求会复位寄存器 TXBRP 的相应传输请求待处理位。如果在请求取消时已启动传输，则无论传输是否成功，都将在传输结束时执行此操作。复位相应的 TXBRP 位后，将直接复位取消请求位。请求取消后，在以下情况下，将通过 TXBCF 发出完成取消的信号：1) 发送成功后（连同相应的 TXBTO 位），2) 取消时尚未开始发送，3) 发送因仲裁丢失而中止，4) 在帧发送期间发生错误。在 DAR 模式下，如果发送不成功，所有发送都会自动取消。对于所有不成功的传输，将设置相应的 TXBCF 位。**#NOTE#**在这个特定的 Tx 扫描期间，不考虑 Tx 扫描进行过程中置位的 TXBRP 位。如果请求取消此类 Tx 缓冲区，则立即取消该添加请求，并复位相应的 TXBRP 位。**#NOTE#**

图 9-57. TXBRP 寄存器

31	30	29	28	27	26	25	24
TRP31	TRP30	TRP29	TRP28	TRP27	TRP26	TRP25	TRP24
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
23	22	21	20	19	18	17	16
TRP23	TRP22	TRP21	TRP20	TRP19	TRP18	TRP17	TRP16
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
15	14	13	12	11	10	9	8
TRP15	TRP14	TRP13	TRP12	TRP11	TRP10	TRP9	TRP8
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
7	6	5	4	3	2	1	0
TRP7	TRP6	TRP5	TRP4	TRP3	TRP2	TRP1	TRP0
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 9-63. TXBRP 寄存器字段说明

位	字段	类型	复位	说明
31	TRP31	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
30	TRP30	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
29	TRP29	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
28	TRP28	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
27	TRP27	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
26	TRP26	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
25	TRP25	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理

表 9-63. TXBRP 寄存器字段说明 (续)

位	字段	类型	复位	说明
24	TRP24	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
23	TRP23	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
22	TRP22	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
21	TRP21	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
20	TRP20	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
19	TRP19	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
18	TRP18	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
17	TRP17	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
16	TRP16	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
15	TRP15	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
14	TRP14	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
13	TRP13	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
12	TRP12	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
11	TRP11	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
10	TRP10	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
9	TRP9	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
8	TRP8	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理

表 9-63. TXBRP 寄存器字段说明 (续)

位	字段	类型	复位	说明
7	TRP7	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
6	TRP6	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
5	TRP5	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
4	TRP4	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
3	TRP3	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
2	TRP2	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
1	TRP1	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理
0	TRP0	R	0x0	发送请求待处理：请参阅上述注释 0x0 = 无发送请求待处理 0x1 = 发送请求待处理

9.4.38 TXBAR 寄存器 (地址 = 0x10D0) [复位 = 0x00000000]

图 9-58 展示了 TXBAR，表 9-64 中对此进行了介绍。

返回到汇总表。

Tx 缓冲区添加请求：每个 Tx 缓冲区都有自己的添加请求位。写入 1 将置位相应的添加请求位；写入 0 则没有影响。这使得主机能够通过一次写入 TXBAR，置位对多个 Tx 缓冲区的发送请求。只为那些通过 TXBC 配置的 Tx 缓冲区设置 TXBAR 位。当没有 Tx 扫描正在运行时，这些位将立即复位，否则这些位将保持置位状态，直到 Tx 扫描过程完成。**#NOTE#**如果对一个存在待处理发送请求（相应 TXBRP 位已置位）的 Tx 缓冲区应用添加请求，则该添加请求将被忽略。**#NOTE#**

图 9-58. TXBAR 寄存器

31	30	29	28	27	26	25	24
AR31	AR30	AR29	AR28	AR27	AR26	AR25	AR24
RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0
23	22	21	20	19	18	17	16
AR23	AR22	AR21	AR20	AR19	AR18	AR17	AR16
RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0
15	14	13	12	11	10	9	8
AR15	AR14	AR13	AR12	AR11	AR10	AR9	AR8
RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0
7	6	5	4	3	2	1	0
AR7	AR6	AR5	AR4	AR3	AR2	AR1	AR0
RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0

表 9-64. TXBAR 寄存器字段说明

位	字段	类型	复位	说明
31	AR31	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
30	AR30	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
29	AR29	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
28	AR28	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
27	AR27	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
26	AR26	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
25	AR25	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
24	AR24	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
23	AR23	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求

表 9-64. TXBAR 寄存器字段说明 (续)

位	字段	类型	复位	说明
22	AR22	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
21	AR21	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
20	AR20	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
19	AR19	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
18	AR18	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
17	AR17	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
16	AR16	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
15	AR15	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
14	AR14	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
13	AR13	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
12	AR12	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
11	AR11	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
10	AR10	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
9	AR9	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
8	AR8	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
7	AR7	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
6	AR6	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
5	AR5	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求

表 9-64. TXBAR 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	AR4	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
3	AR3	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
2	AR2	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
1	AR1	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求
0	AR0	RH/W1S	0x0	添加请求 0x0 = 未添加发送请求 0x1 = 添加了发送请求

9.4.39 TXBCR 寄存器 (地址 = 0x10D4) [复位 = 0x00000000]

图 9-59 展示了 TXBCR，表 9-65 中对此进行了介绍。

返回到[汇总表](#)。

每个 Tx 缓冲区都具有自己的取消请求位。写入 1 将置位相应的取消请求位；写入 0 则没有影响。这使得主机能够通过一次写入 TXBCR，置位对多个 Tx 缓冲区的取消请求。只为通过 TXBC 配置的 Tx 缓冲区置位 TXBCR 位。这些位保持置位状态，直到 TXBRP 的相应位复位#NOTE#处于 CAN FD Light 命令器模式时不得使用这些位#NOTE#

图 9-59. TXBCR 寄存器

31	30	29	28	27	26	25	24
CR31	CR30	CR29	CR28	CR27	CR26	CR25	CR24
RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0
23	22	21	20	19	18	17	16
CR23	CR22	CR21	CR20	CR19	CR18	CR17	CR16
RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0
15	14	13	12	11	10	9	8
CR15	CR14	CR13	CR12	CR11	CR10	CR9	CR8
RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0
7	6	5	4	3	2	1	0
CR7	CR6	CR5	CR4	CR3	CR2	CR1	CR0
RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0	RH/W1S-0x0

表 9-65. TXBCR 寄存器字段说明

位	字段	类型	复位	说明
31	CR31	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
30	CR30	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
29	CR29	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
28	CR28	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
27	CR27	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
26	CR26	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
25	CR25	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
24	CR24	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
23	CR23	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理

表 9-65. TXBCR 寄存器字段说明 (续)

位	字段	类型	复位	说明
22	CR22	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
21	CR21	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
20	CR20	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
19	CR19	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
18	CR18	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
17	CR17	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
16	CR16	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
15	CR15	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
14	CR14	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
13	CR13	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
12	CR12	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
11	CR11	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
10	CR10	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
9	CR9	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
8	CR8	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
7	CR7	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
6	CR6	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
5	CR5	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理

表 9-65. TXBCR 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	CR4	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
3	CR3	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
2	CR2	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
1	CR1	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理
0	CR0	RH/W1S	0x0	取消请求 0x0 = 无取消待处理 0x1 = 取消待处理

9.4.40 TXBTO 寄存器 (地址 = 0x10D8) [复位 = 0x00000000]

图 9-60 展示了 TXBTO，表 9-66 中对此进行了介绍。

返回到[汇总表](#)。

每个 Tx 缓冲区都有自己的发生传输位。当成功传输后相应的 TXBRP 位清零时，设置这些位。当通过向寄存器 TXBAR 的相应位写入 1 来请求新的发送时，会复位这些位

图 9-60. TXBTO 寄存器

31	30	29	28	27	26	25	24
TO31	TO30	TO29	TO28	TO27	TO26	TO25	TO24
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
23	22	21	20	19	18	17	16
TO23	TO22	TO21	TO20	TO19	TO18	TO17	TO16
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
15	14	13	12	11	10	9	8
TO15	TO14	TO13	TO12	TO11	TO10	TO9	TO8
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
7	6	5	4	3	2	1	0
TO7	TO6	TO5	TO4	TO3	TO2	TO1	TO0
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 9-66. TXBTO 寄存器字段说明

位	字段	类型	复位	说明
31	TO31	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
30	TO30	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
29	TO29	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
28	TO28	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
27	TO27	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
26	TO26	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
25	TO25	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
24	TO24	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
23	TO23	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
22	TO22	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送

表 9-66. TXBTO 寄存器字段说明 (续)

位	字段	类型	复位	说明
21	TO21	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
20	TO20	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
19	TO19	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
18	TO18	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
17	TO17	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
16	TO16	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
15	TO15	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
14	TO14	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
13	TO13	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
12	TO12	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
11	TO11	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
10	TO10	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
9	TO9	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
8	TO8	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
7	TO7	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
6	TO6	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
5	TO5	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
4	TO4	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送

表 9-66. TXBTO 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	TO3	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
2	TO2	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
1	TO1	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送
0	TO0	R	0x0	发生了发送 0x0 = 未发生发送 0x1 = 发生了发送

9.4.41 TXBCF 寄存器 (地址 = 0x10DC) [复位 = 0x00000000]

图 9-61 展示了 TXBCF，表 9-67 中对此进行了介绍。

返回到[汇总表](#)。

每个 Tx 缓冲区都有自己的取消完成位。当通过 TXBCR 请求取消后，相应的 TXBRP 位清零时，会复位这些位。如果在取消时未设置相应的 TXBRP 位，则立即设置 CF。当通过向寄存器 TXBAR 的相应位写入 1 来请求新的发送时，会复位这些位。

图 9-61. TXBCF 寄存器

31	30	29	28	27	26	25	24
CF31	CF30	CF29	CF28	CF27	CF26	CF25	CF24
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
23	22	21	20	19	18	17	16
CF23	CF22	CF21	CF20	CF19	CF18	CF17	CF16
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
15	14	13	12	11	10	9	8
CF15	CF14	CF13	CF12	CF11	CF10	CF9	CF8
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0
7	6	5	4	3	2	1	0
CF7	CF6	CF5	CF4	CF3	CF2	CF1	CF0
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 9-67. TXBCF 寄存器字段说明

位	字段	类型	复位	说明
31	CF31	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
30	CF30	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
29	CF29	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
28	CF28	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
27	CF27	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
26	CF26	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
25	CF25	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
24	CF24	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
23	CF23	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
22	CF22	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成

表 9-67. TXBCF 寄存器字段说明 (续)

位	字段	类型	复位	说明
21	CF21	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
20	CF20	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
19	CF19	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
18	CF18	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
17	CF17	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
16	CF16	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
15	CF15	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
14	CF14	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
13	CF13	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
12	CF12	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
11	CF11	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
10	CF10	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
9	CF9	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
8	CF8	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
7	CF7	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
6	CF6	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
5	CF5	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
4	CF4	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成

表 9-67. TXBCF 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	CF3	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
2	CF2	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
1	CF1	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成
0	CF0	R	0x0	取消完成 0x0 = 无发送缓冲区取消 0x1 = 发送缓冲区取消完成

9.4.42 TXBTIE 寄存器 (地址 = 0x10E0) [复位 = 0x00000000]

图 9-62 展示了 TXBTIE，表 9-68 中对此进行了介绍。

返回到[汇总表](#)。

每个 TX 缓冲区都有自己的发送中断使能位

图 9-62. TXBTIE 寄存器

31		30		29		28		27		26		25		24	
TIE31	TIE30	TIE29	TIE28	TIE27	TIE26	TIE25	TIE24								
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0								
23		22		21		20		19		18		17		16	
TIE23	TIE22	TIE21	TIE20	TIE19	TIE18	TIE17	TIE16								
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0								
15		14		13		12		11		10		9		8	
TIE15	TIE14	TIE13	TIE12	TIE11	TIE10	TIE9	TIE8								
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0								
7		6		5		4		3		2		1		0	
TIE7	TIE6	TIE5	TIE4	TIE3	TIE2	TIE1	TIE0								
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0								

表 9-68. TXBTIE 寄存器字段说明

位	字段	类型	复位	说明
31	TIE31	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
30	TIE30	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
29	TIE29	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
28	TIE28	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
27	TIE27	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
26	TIE26	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
25	TIE25	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
24	TIE24	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
23	TIE23	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
22	TIE22	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断

表 9-68. TXBTIE 寄存器字段说明 (续)

位	字段	类型	复位	说明
21	TIE21	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
20	TIE20	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
19	TIE19	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
18	TIE18	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
17	TIE17	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
16	TIE16	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
15	TIE15	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
14	TIE14	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
13	TIE13	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
12	TIE12	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
11	TIE11	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
10	TIE10	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
9	TIE9	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
8	TIE8	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
7	TIE7	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
6	TIE6	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
5	TIE5	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
4	TIE4	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断

表 9-68. TXBTIE 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	TIE3	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
2	TIE2	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
1	TIE1	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断
0	TIE0	R/W	0x0	发送中断使能 0x0 = 禁用发送中断 0x1 = 启用发送中断

9.4.43 TXBCIE 寄存器 (地址 = 0x10E4) [复位 = 0x00000000]

图 9-63 展示了 TXBCIE，表 9-69 中对此进行了介绍。

返回到[汇总表](#)。

每个 Tx 缓冲区都有自己的取消完成中断使能位

图 9-63. TXBCIE 寄存器

31	30	29	28	27	26	25	24
CFIE31	CFIE30	CFIE29	CFIE28	CFIE27	CFIE26	CFIE25	CFIE24
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0
23	22	21	20	19	18	17	16
CFIE23	CFIE22	CFIE21	CFIE20	CFIE19	CFIE18	CFIE17	CFIE16
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0
15	14	13	12	11	10	9	8
CFIE15	CFIE14	CFIE13	CFIE12	CFIE11	CFIE10	CFIE9	CFIE8
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0
7	6	5	4	3	2	1	0
CFIE7	CFIE6	CFIE5	CFIE4	CFIE3	CFIE2	CFIE1	CFIE0
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0

表 9-69. TXBCIE 寄存器字段说明

位	字段	类型	复位	说明
31	CFIE31	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
30	CFIE30	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
29	CFIE29	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
28	CFIE28	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
27	CFIE27	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
26	CFIE26	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
25	CFIE25	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
24	CFIE24	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
23	CFIE23	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
22	CFIE22	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断

表 9-69. TXBCIE 寄存器字段说明 (续)

位	字段	类型	复位	说明
21	CFIE21	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
20	CFIE20	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
19	CFIE19	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
18	CFIE18	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
17	CFIE17	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
16	CFIE16	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
15	CFIE15	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
14	CFIE14	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
13	CFIE13	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
12	CFIE12	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
11	CFIE11	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
10	CFIE10	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
9	CFIE9	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
8	CFIE8	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
7	CFIE7	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
6	CFIE6	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
5	CFIE5	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
4	CFIE4	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断

表 9-69. TXBCIE 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	CFIE3	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
2	CFIE2	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
1	CFIE1	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断
0	CFIE0	R/W	0x0	取消完成中断使能 0x0 = 禁用取消完成中断 0x1 = 启用取消完成中断

9.4.44 TXEFC 寄存器 (地址 = 0x10F0) [复位 = 0x00000000]

图 9-64 展示了 TXEFC，表 9-70 中对此进行了介绍。

返回到汇总表。

图 9-64. TXEFC 寄存器

31	30	29	28	27	26	25	24
RESERVED				EFWM			
R-0x0				R/WP-0x0			
23	22	21	20	19	18	17	16
RESERVED				EFS			
R-0x0				R/WP-0x0			
15	14	13	12	11	10	9	8
EFSA							
R/WP-0x0							
7	6	5	4	3	2	1	0
EFSA							
R/WP-0x0							

表 9-70. TXEFC 寄存器字段说明

位	字段	类型	复位	说明
31-30	RESERVED	R	0x0	保留
29-24	EFWM	R/WP	0x0	事件 FIFO 水线 0 = 禁用水线中断 1- 32 = Tx 事件 FIFO 水线中断 (IR.TEFW) 级别# 62# 32 = 禁用水线中断
23-22	RESERVED	R	0x0	保留
21-16	EFS	R/WP	0x0	事件 FIFO 大小 0 = 禁用 Tx 事件 FIFO 1 - 32 = Tx 事件 FIFO 元素数量# 62# 32 = 视为 32
15-0	EFSA	R/WP	0x0	事件 FIFO 起始地址#NOTE#该寄存器的 MRAM 和起始地址需要特别注意。 起始地址必须在 MRAM 中进行字对齐 (32 位)。 写入时会忽略 2 个最低有效位，以保证该特性。 输入 MRAM 起始地址时，不需要 0x8000 前缀。 例如，如果所需的起始地址为 0x8634，则输入位 SA[15:0] 中的值必须为 0x0634#NOTE#

9.4.45 TXEFS 寄存器 (地址 = 0x10F4) [复位 = 0x00000000]

图 9-65 展示了 TXEFS，表 9-71 中对此进行了介绍。

返回到[汇总表](#)。

图 9-65. TXEFS 寄存器

31	30	29	28	27	26	25	24
RESERVED						TEFL	TEFF
R-0x0						R-0x0	R-0x0
23	22	21	20	19	18	17	16
RESERVED				EFPI			
R-0x0				R-0x0			
15	14	13	12	11	10	9	8
RESERVED				REFGI			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
RESERVED			EFFL				
R-0x0			R-0x0				

表 9-71. TXEFS 寄存器字段说明

位	字段	类型	复位	说明
31-26	RESERVED	R	0x0	保留
25	TEFL	R	0x0	Tx 事件 FIFO 元素丢失：该位是中断标志 IR.TEFL 的副本。 当 IR.TEFL 复位时，该位也会复位 0x0 = 无 Tx 事件 FIFO 元素丢失 0x1 = Tx 事件 FIFO 元素丢失，尝试向大小为零的 Tx 事件 FIFO 写入后也会置位
24	TEFF	R	0x0	Tx 事件 FIFO 已满：该位是中断标志 IR.TEFF 的副本。 当 IR.TEFF 复位时，该位也会复位 0x0 = Tx 事件 FIFO 未满 0x1 = Tx 事件 FIFO 已满
23-21	RESERVED	R	0x0	保留
20-16	EFPI	R	0x0	Tx 事件 FIFO Put 索引：Tx 事件 FIFO 写索引指针，范围为 0 至 31
15-13	RESERVED	R	0x0	保留
12-8	REFGI	R	0x0	Tx 事件 FIFO Get 索引：Tx 事件 FIFO 读索引指针，范围为 0 至 31
7-6	RESERVED	R	0x0	保留
5-0	EFFL	R	0x0	Tx 事件 FIFO 填充级别：存储在 Tx 事件 FIFO 中的元素数量，范围为 0 至 32

9.4.46 TXEFA 寄存器 (地址 = 0x10F8) [复位 = 0x00000000]

图 9-66 展示了 TXEFA，表 9-72 中对此进行了介绍。

返回到[汇总表](#)。

图 9-66. TXEFA 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED																								EFAI							
R-0x0																								R0/W-0x0							

表 9-72. TXEFA 寄存器字段说明

位	字段	类型	复位	说明
31-5	RESERVED	R	0x0	保留
4-0	EFAI	R0/W	0x0	事件 FIFO 确认索引：主机从 Tx 事件 FIFO 中读取一个元素或一系列元素后，必须将从 Tx 事件 FIFO 中读取的最后一个元素的索引写入 EFAI。这会将 Tx 事件 FIFO Get 索引 TXEFS.EFGI 设置为 EFAI + 1，并更新事件 FIFO 填充级别 TXEFS.EFFL

10 器件和文档支持

10.1 文档支持

10.1.1 相关文档

10.1.1.1 CAN 收发器物理层标准：

- ISO 11898-2:2016：具有低功耗模式的高速介质访问单元
- 符合 ISO 8802-3：CSMA/CD - 作为 ISO11898-2 碰撞检测的参考
- CAN FD 1.0 规范和论文
- Bosch “CAN 位计时配置”，第 6 届国际 CAN 会议 (ICC) 上的论文，1999 年。复制到本系统规范的 DCAN IP CAN 控制器规范中多次引用了该论文。
- SAE J2284-2：适用于汽车应用的 250kbps 高速 CAN (HSC)
- SAE J2284-3：适用于汽车应用的 500kbps 高速 CAN (HSC)
- Bosch M_CAN 控制器局域网修订版 3.2.1.1 (2016 年 3 月 24 日)

10.1.1.2 EMC 要求：

- SAE J2962-2：CAN 收发器的 US3 要求
- CAN、LIN、FR V1.3 的硬件要求

10.1.1.3 符合性测试要求：

- HS_TRX_Test_Spec_V_1_0：GIFT/ICT CAN 的高速物理层测试要求

10.1.1.4 支持文档

- [TCAN45xx 软件用户指南](#)
- “A Comprehensible Guide to Controller Area Network”，Wilfried Voss, Copperhill Media Corporation
- “CAN System Engineering: From Theory to Practical Applications”，2nd Edition, 2013; Dr. Wolfhard Lawrenz, Springer.

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
May 2026	*	初始发行版

12 机械、封装和可订购信息

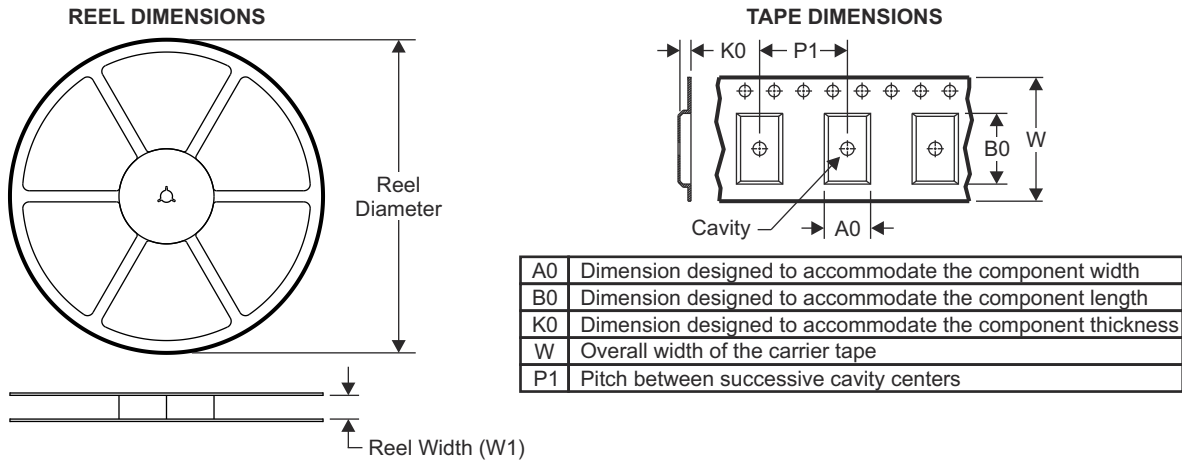
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

12.1 封装信息

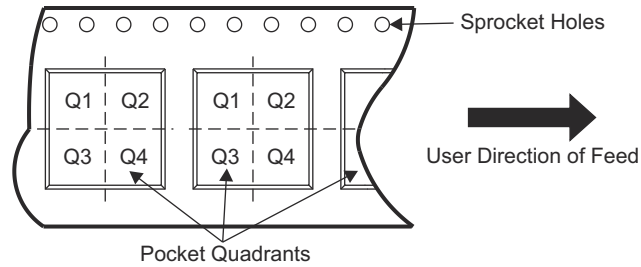
可订购器件型号	状态 ⁽¹⁾	材料类型 ⁽²⁾	封装 引脚	包装数量 包装	RoHS ⁽³⁾	引脚镀层/焊球材料 ⁽⁴⁾	MSL 等级/回流焊峰值温度 ⁽⁵⁾	工作温度 (°C)	器件标识 ⁽⁶⁾
TCAN4572-Q1	有效	量产	VQFN (RGY)/20	3,000/托盘	RoHS 与绿色 环保	CU NIPDAU	Level-1-260C-1 YEAR	-40 至 85	待定

- (1) **状态**：有关状态的详细信息，请参阅我们的 [产品生命周期](#)。
- (2) **材料类型**：指定时，预量产器件是原型/试验器件，尚未获批或发布以进行全面生产。测试和最终工艺（包括但不限于质量保证、可靠性测试以及/或工艺鉴定）可能尚未完成，并且本器件可能会进一步更改，也可能中断研发。即使可供订购，所购器件仍将可能在结算时被取消，并且所购器件仅可用于早期内部评估。这些器件一经售出，概不提供任何保修。
- (3) **RoHS 值**：是、否、RoHS 豁免。有关更多信息和值定义，请参阅“[TI RoHS 声明](#)”。
- (4) **引脚镀层/焊球材料**：器件可能有多种材料镀层选项。各镀层选项用垂直线隔开。如果铅镀层/焊球值超出最大列宽，则会折为两行。
- (5) **MSL 等级/回流焊峰值温度**：湿敏等级等级和峰值焊接（回流焊）温度。如果器件具有多个湿敏等级，则仅显示符合 JEDEC 标准的最低等级。有关将器件安装到印刷电路板上时采用的实际回流焊温度，请参阅装运标签。
- (6) **器件标识**：器件上可能还有与徽标、批次跟踪代码信息或环境分类相关的其他标识。如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。

12.2 卷带包装信息

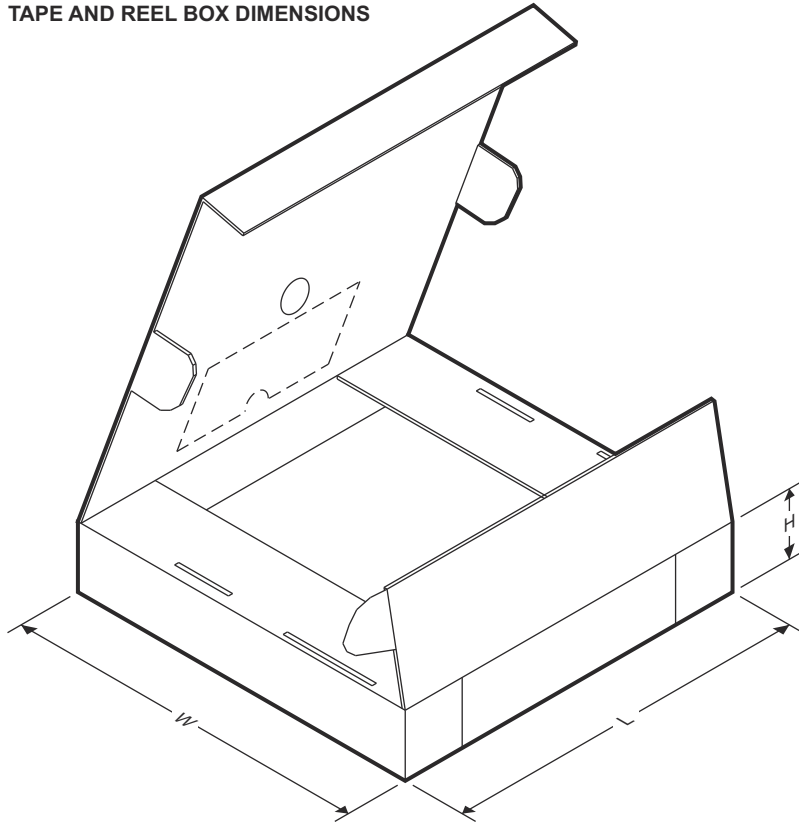


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
TCAN4572-Q1	SOT	DYY	16	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3

TAPE AND REEL BOX DIMENSIONS



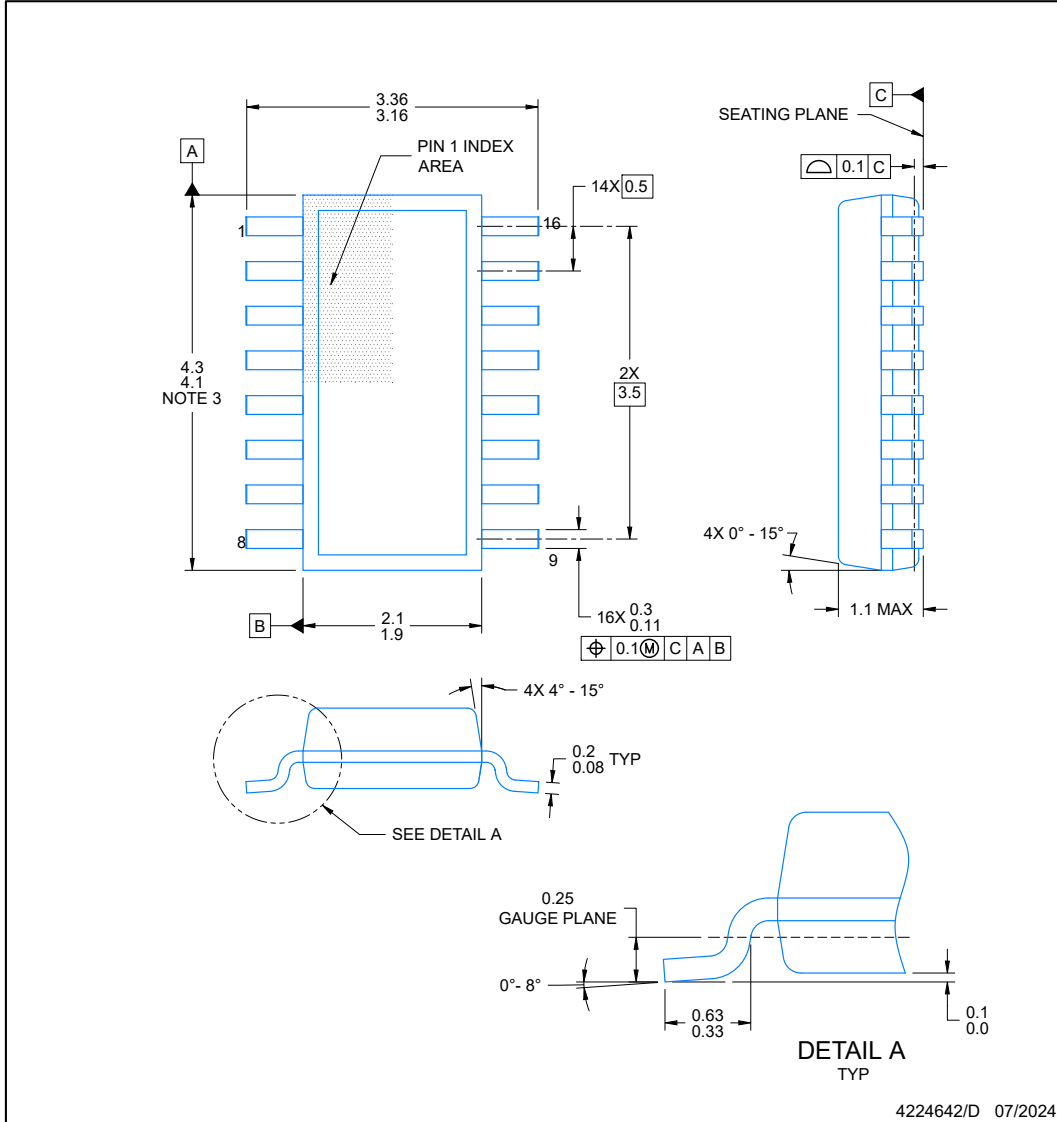
ADVANCE INFORMATION

器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
TCAN4572-Q1	SOT	DYY	16	3000	336.6	336.6	31.8

12.3 机械数据

DYY0016A **PACKAGE OUTLINE**
SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



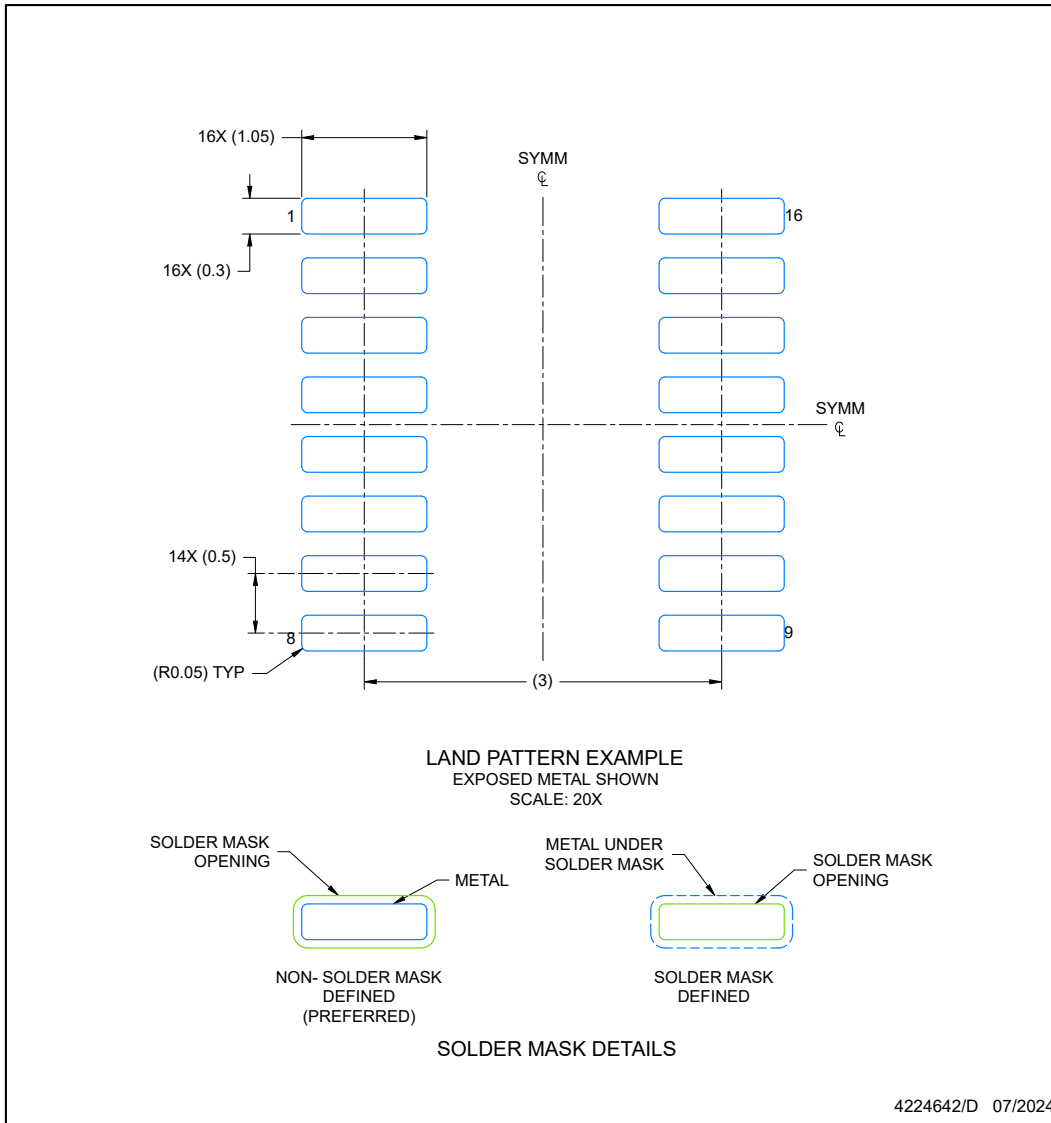
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AA

EXAMPLE BOARD LAYOUT
SOT-23-THIN - 1.1 mm max height

DYY0016A

PLASTIC SMALL OUTLINE



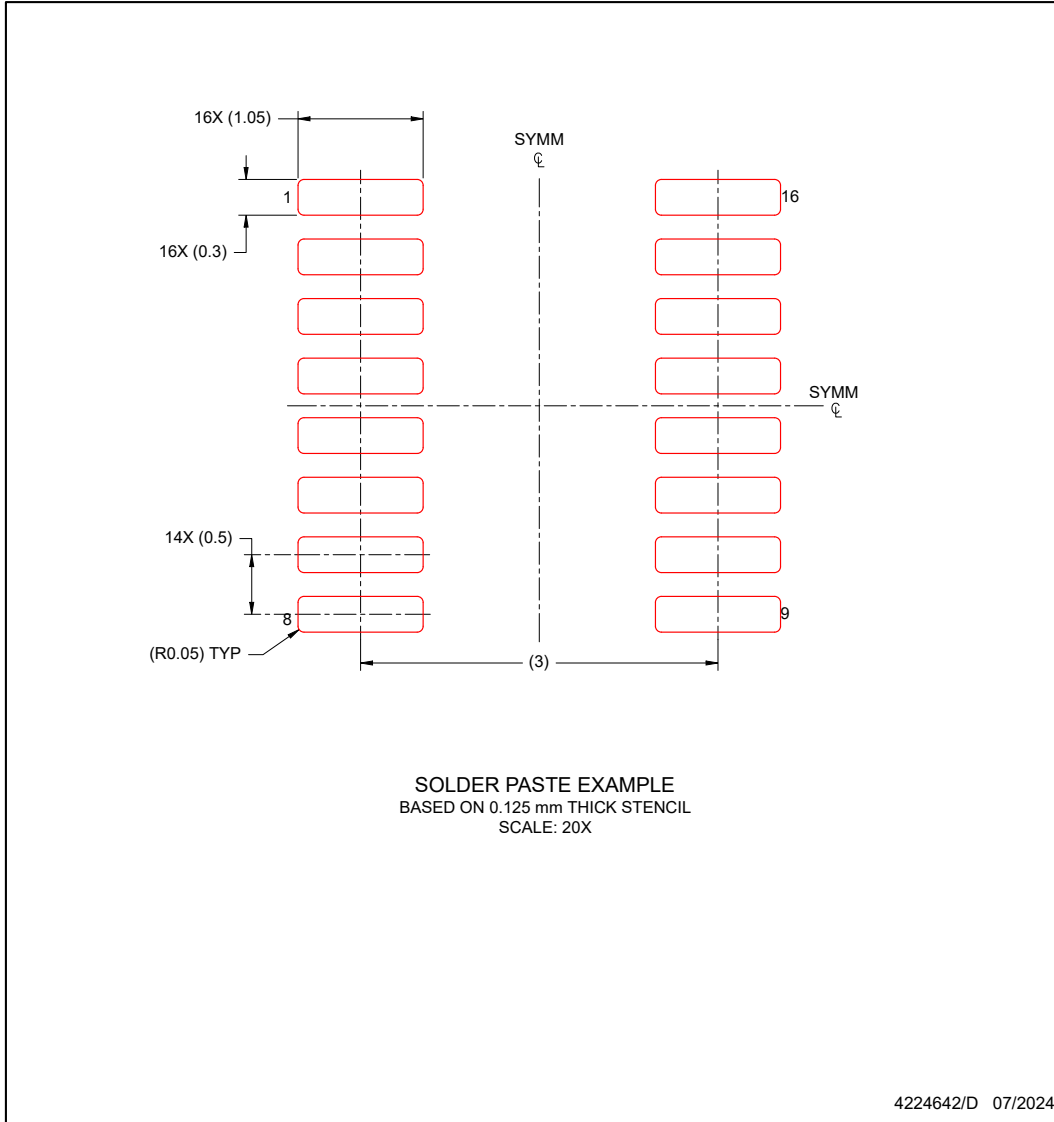
NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN
SOT-23-THIN - 1.1 mm max height

DYY0016A

PLASTIC SMALL OUTLINE



NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

ADVANCE INFORMATION

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTCAN4572DYRQ1	Active	Preproduction	SOT-23-THIN (DYY) 16	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

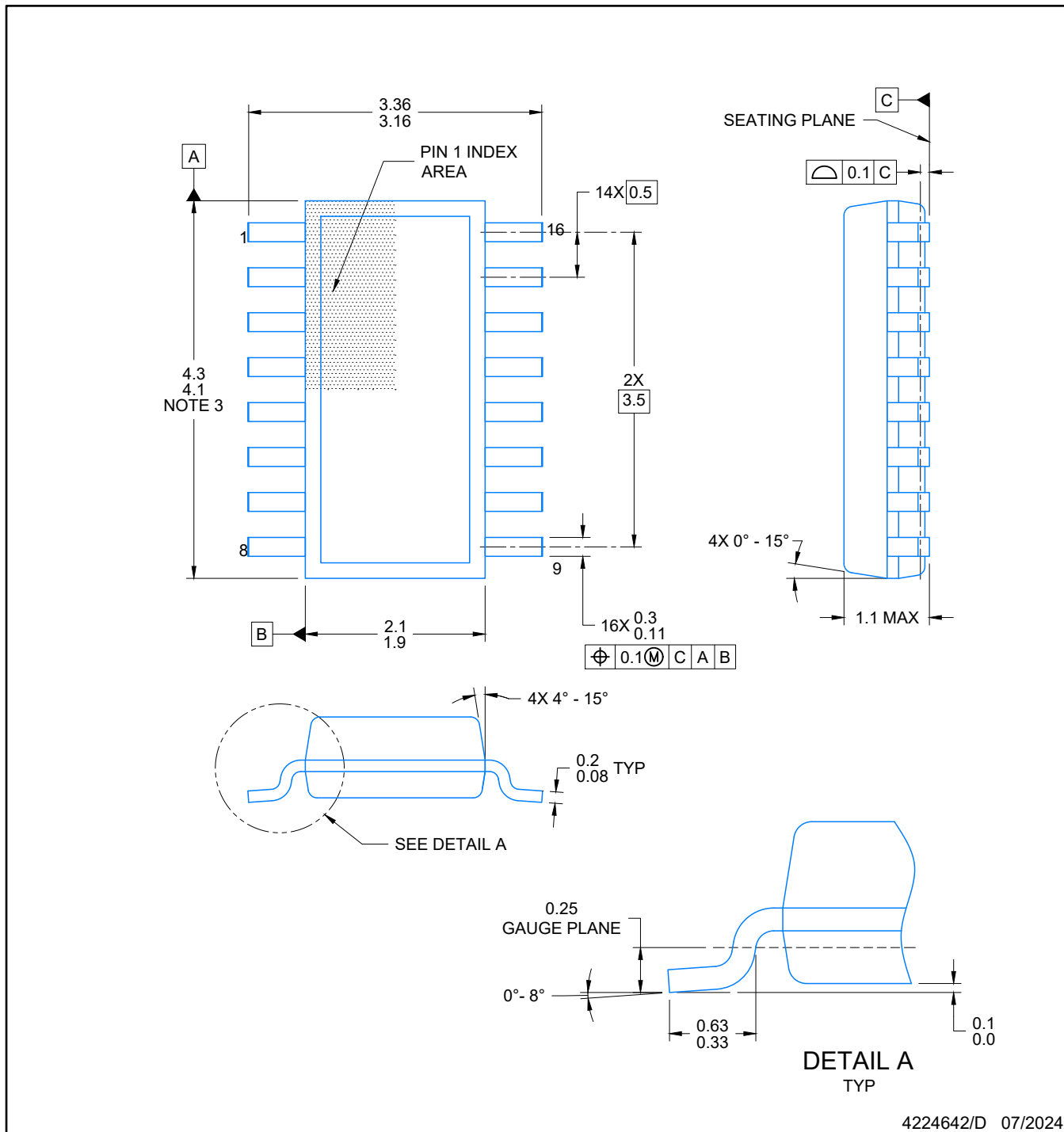
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

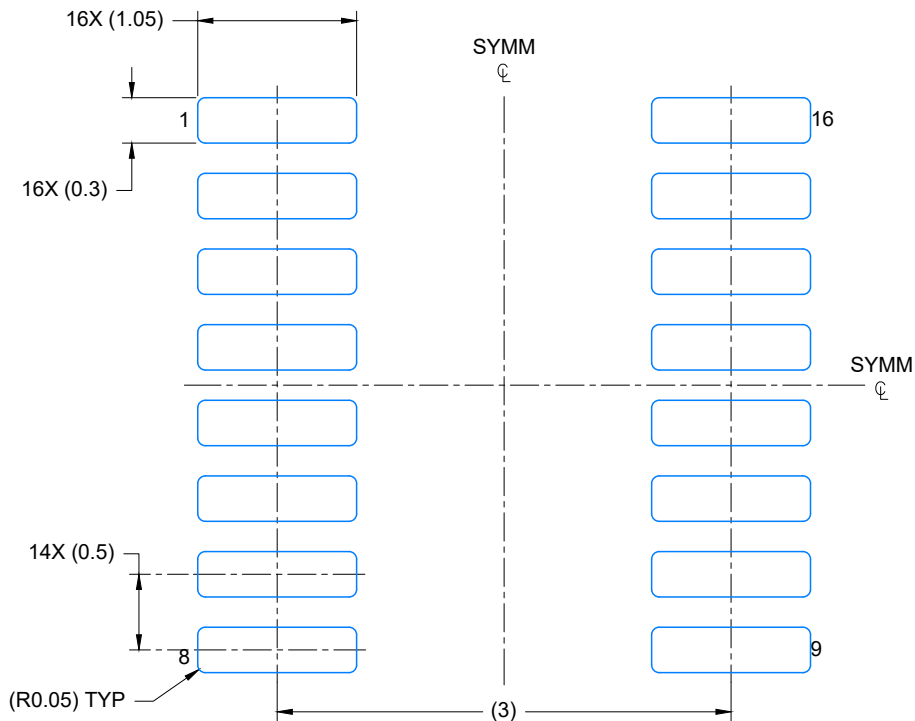
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



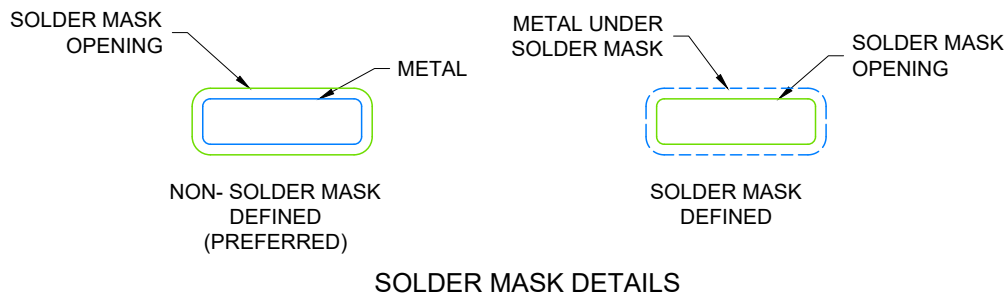
4224642/D 07/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AA



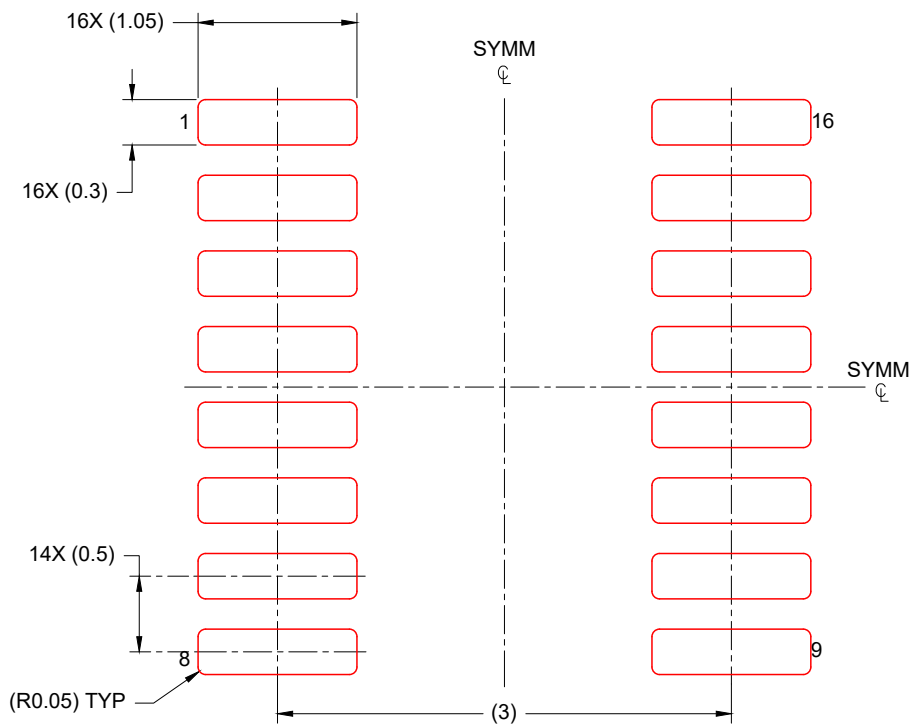
LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



4224642/D 07/2024

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

4224642/D 07/2024

NOTES: (continued)

- 8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
- 9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月