

TCAN245x-Q1 具有集成式稳压降压器和看门狗以及信号改善功能的汽车类 CAN FD 系统基础芯片 (SBC)

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
- 满足 ISO 11898-2:2024 关于 CAN-FD 和 CAN-FD 信号改善功能 (SIC) 的要求
- **功能安全质量管理型**
- 集成具有 1A 输出能力的 3.3V 或 5V 降压稳压器 (VCC1)
 - 提供基于 VSEL 引脚连接的引脚可选输出 (3.3V 或 5V)
 - 1.8MHz 到 2.4MHz 的开关频率选项可实现更小的板载电感器
 - 集成展频调制可改善 EMC 性能
- 5V LDO 稳压器 (VCC2) 最高支持 200mA，并具有非板载功能和电池短路保护
- 多种从睡眠模式唤醒的方法
 - CAN 总线唤醒模式 (WUP)
 - 采用四个 WAKE 引脚实现本地唤醒 (LWU)
 - 采用高侧开关 (HSS4) 的循环检测唤醒
 - 选择性唤醒 (局部联网) 功能，仅限 TCAN2451-Q1
 - 使用 SW 引脚实现数字唤醒
- WAKE 引脚可配置为 ID 引脚，用于识别车辆中的 ECU 位置
- 四个高侧开关可支持多个负载并实现循环检测唤醒
- 失效防护输出引脚 (LIMP)：
 - 可选择用作低侧开关
- ±58V 总线故障保护
- 高级 CAN 总线故障诊断
- 支持超时、窗口和 Q&A 看门狗
- 访问 EEPROM 以保存器件配置
- 采用 32 引脚无引线封装，具有可湿性侧面，提高了自动光学检测 (AOI) 能力

2 应用

- 车身电子装置和照明
- 汽车门禁或安全
- 混合动力、电动和动力总成系统
- 工业运输

3 说明

TCAN245x-Q1 是一系列系统基础芯片 (SBC)，内置了支持控制局域网灵活数据速率 (CAN FD) 并满足 ISO-11898-2:2024 物理层要求 (包括 SIC 规范) 的收发器。该 CAN FD 收发器支持高达 8Mbps 的数据速率。TCAN245x-Q1 集成了一个可输出 3.3V 或 5V 并提供高达 1A 输出电流的降压稳压器 (VCC1)。降压稳压器集成了展频调制功能，可改善 EMC 性能。VCC2 LDO 为高达 200mA 的负载提供 5V 输出。TCAN2451-Q1 通过识别选择性唤醒帧 (WUF) 来支持局部联网

TCAN245x-Q1 具有 LIMP、四个本地唤醒输入和四个高侧开关等特性。高侧开关可由开/关、10 位 PWM 或计时器控制。利用 GFO 引脚，可以控制外部 CAN FD、LIN 收发器、CAN SBC 或 LIN SBC。WAKE 引脚可以配置为基于静态检测、循环检测 (使用 HSS4 引脚) 和脉冲进行唤醒。这些器件提供 EEPROM 来存储特定器件配置信息，从而避免在电源波动后进行大量重新编程。

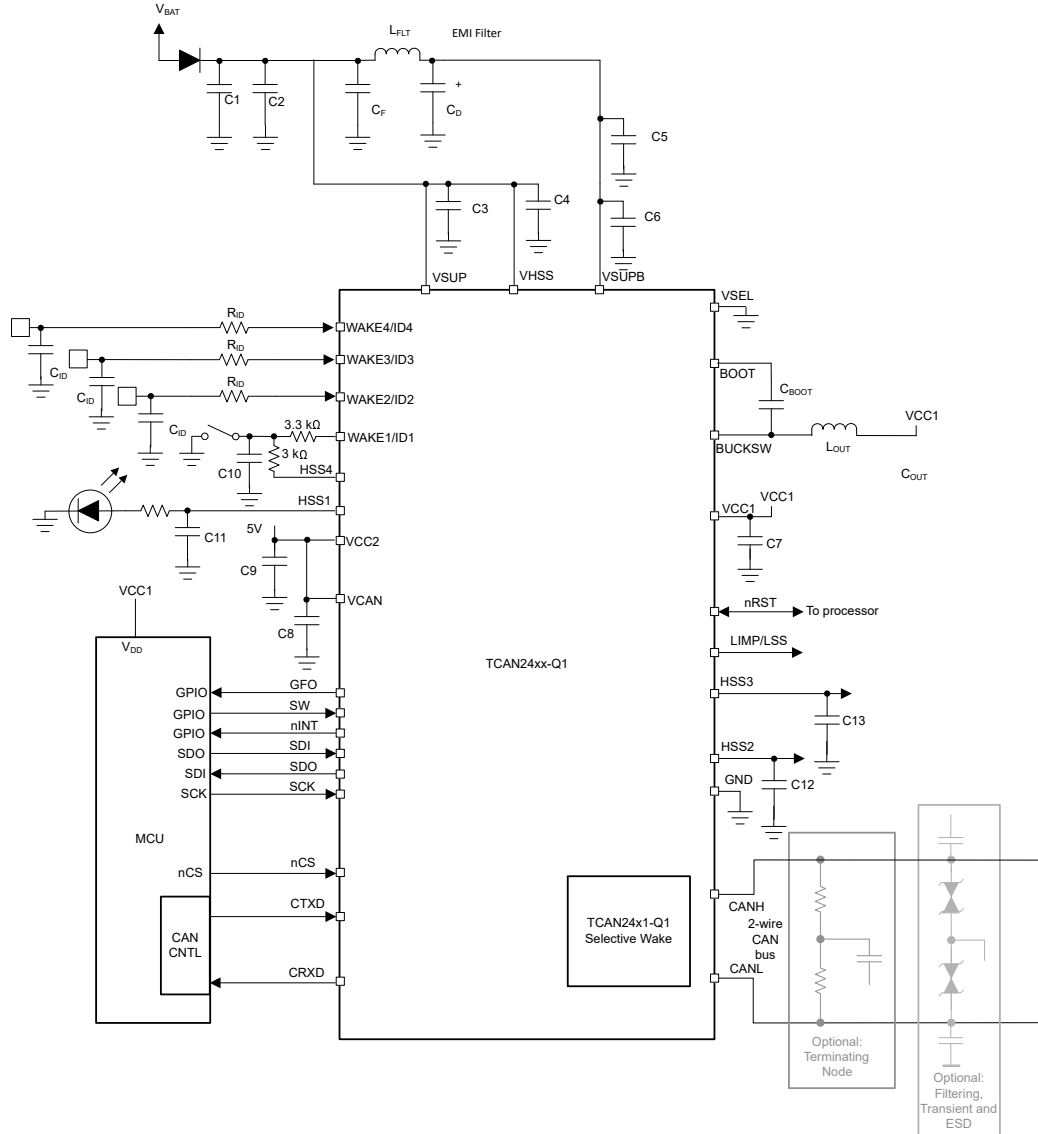
封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TCAN2450-Q1 TCAN2451-Q1	VQFN (32)	5mm × 5mm

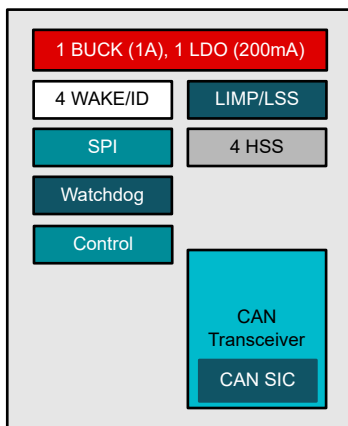
(1) 有关更多信息，请参阅节 13。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。

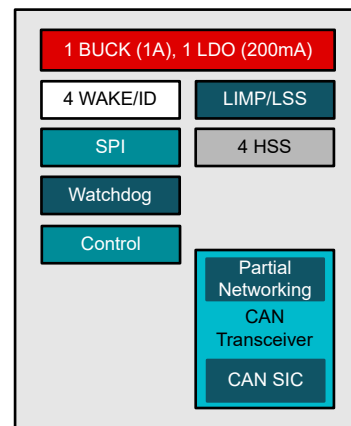




典型应用图



TCAN2450-Q1 示意图



TCAN2451-Q1 示意图

内容

1 特性	1	8.2 功能方框图	33
2 应用	1	8.3 特性说明	35
3 说明	1	8.4 器件功能模式	99
4 器件比较表	4	9 器件寄存器表	111
5 引脚配置和功能	5	9.1 器件寄存器	111
6 规格	7	10 应用和实施	196
6.1 绝对最大额定值.....	7	10.1 应用信息.....	196
6.2 ESD 等级.....	7	10.2 典型应用.....	201
6.3 IEC ESD 等级.....	8	10.3 电源相关建议.....	204
6.4 建议运行条件.....	8	10.4 布局.....	204
6.5 热性能信息.....	9	11 器件和文档支持	206
6.6 电源特性.....	9	11.1 文档支持.....	206
6.7 电气特性.....	14	11.2 接收文档更新通知.....	206
6.8 时序要求.....	18	11.3 支持资源.....	206
6.9 开关特性.....	23	11.4 商标.....	206
6.10 典型特性.....	25	11.5 静电放电警告.....	207
7 参数测量信息	26	11.6 术语表.....	207
8 详细说明	33	12 修订历史记录	207
8.1 概述.....	33	13 机械、封装和可订购信息	207

4 器件比较表

器件型号	选择性唤醒	可订购器件型号	REV_ID
TCAN2450-Q1		TCAN2450RHBRQ1	20h
		TCAN2450MRHBRQ1	21h
TCAN2451-Q1	X	TCAN2451RHBRQ1	20h
		TCAN2451MRHBRQ1	21h

5 引脚配置和功能

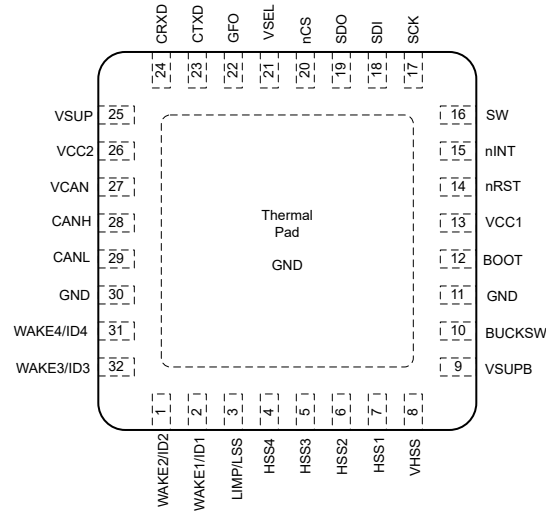


图 5-1. RHB 封装，32 引脚 (VQFN)
(顶视图)

表 5-1. 引脚功能

名称	引脚编号	类型 ⁽¹⁾	说明
	RHB		
BOOT	12	P	HV。内部高侧驱动器的自举电源电压。在该引脚与 BUCKSW 引脚之间连接一个 100nF 优质电容器。
BUCKSW	10	P	HV。降压稳压器开关节点。连接到功率电感器。
CANH	28	I/O	支持 HV。高电平 CAN 总线 I/O 线路
CANL	29	I/O	支持 HV。低电平 CAN 总线 I/O 线路
CRXD	24	O	LV 数字。CAN 接收数据输出 (显性总线状态下为低电平；隐性总线状态下为高电平)，三态
CTXD	23	I	LV 数字。CAN 发送数据输入 (显性总线状态下为低电平；隐性总线状态下为高电平)； 60k Ω 的内部上拉。
GFO	22	O	LV 数字。通用输出引脚 (SPI 可配置)； 推挽
GND	11	G	接地
GND	30	G	接地连接：必须焊接至地
GND	散热焊盘	G	接地连接：必须焊接至地
HSS1	7	O	HV。高侧开关 1 输出
HSS2	6	O	HV。高侧开关 2 输出
HSS3	5	O	HV。高侧开关 3 输出
HSS4	4	O	HV。高侧开关 4 输出
LIMP/LSS	3	O	支持 HV。跛行回家模式输出 (低电平有效；开漏输出)
NC	-	NC	内部未连接。
nCS	20	I	LV 数字。片选输入 (低电平有效)。 60k Ω 的内部上拉
nINT	15	O	LV 数字。中断输出 (低电平有效)

表 5-1. 引脚功能 (续)

名称	引脚编号	类型 ⁽¹⁾	说明
	RHB		
nRST	14	I/O	低压 (LV) 数字。VCC1 欠压监控输出引脚 (低电平有效) 和器件复位输入
SCK	17	I	LV 数字。SPI 时钟输入
SDI	18	I	LV 数字。SPI 数据输入。 60k Ω 的内部上拉
SDO	19	O	LV 数字。SPI 数据输出。
SW	16	I	LV 数字。编程模式输入引脚 (SPI 可配置高电平有效或低电平有效)。 60k Ω 的内部上拉 (低电平有效配置) 或下拉 (高电平有效配置)
VCAN	27	P	CAN FD 收发器的 5V 电源输入
VCC1	13	P	降压稳压器输出 3.3V 或 5V。将优质电容器连接到 GND。
VCC2	26	P	5V LDO 输出。电池短路保护。
VHSS	8	P	HV。针对高侧开关的独立输入电源。通常连接到电池, 但也可以独立供电。
VSEL	21	I	LV 数字。 VCC1 输出电压选择器引脚。 1. 连接到 GND : VCC1 = 5V 2. 悬空 : VCC1 = 3.3V。 30k Ω 的内部上拉
VSUP	25	P	HV。输入电源引脚, 通常连接到电池。
VSUPB	9	P	HV。来自电池的降压稳压器输入电源。 VSUPB 和 VSUP 必须由相同的电池电源供电, 但必须按应用原理图中所示通过 EMI 滤波器隔开, 以减少 VSUP 引脚上的传导 EMI。
WAKE1/ID1	2	I	支持 HV。本地唤醒输入端子。可配置为 ID 引脚
WAKE2/ID2	1	I	支持高电压 (HV)。本地唤醒输入端子。 可配置为 ID 引脚
WAKE3/ID3	32	I	HV。本地唤醒输入端子。可配置为 ID 引脚
WAKE4/ID4	31	I	支持 HV。本地唤醒输入端子。可配置为 ID 引脚

(1) I = 输入, O = 输出, I/O = 输入或输出, G = 接地, P = 电源, NC = 无连接

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) (1)

		最小值	最大值	单位
V_{SUP}	电源电压 (2)	-0.3	40	V
V_{SUPB}	降压稳压器输入电源电压 (2)	-0.3	40	V
V_{SW}	降压开关节点电压 (2)	-1	$V_{SUPB}+0.3$	V
V_{BOOT_SW}	BOOT 至 SW 电压	-0.3	6	V
V_{HSS}	高侧开关电源电压 (2)	-0.3	40	V
V_{CC1}	3.3V 和 5V 稳压输出电源	-0.3	6	V
V_{nRST}	复位输出电压	-0.3	$V_{CC1} + 0.3$	V
V_{CAN}	CAN 收发器电源电压	-0.3	6	V
V_{CC2}	5V CAN 收发器和外部 LDO (2)	-0.3	40 且 $V_O \leq V_{SUP}+0.3$	V
V_{BUSCAN}	CAN 总线 I/O 电压 (CANH、CANL)	-58	58	V
$V_{WAKE/ID}$	WAKE 输入电压 (2)	-0.3	40 且 $V_O \leq V_{SUP}+0.3$	V
V_{HSSx}	高侧开关引脚输出电压范围 (2)	-0.3	40 且 $V_O \leq V_{HSS}+0.3$	V
V_{LIMP}	LIMP 引脚输出电压范围 (2)	-0.3	40 且 $V_O \leq V_{SUP}+0.3$	V
V_{LOGIC_IN}	逻辑引脚输入电压范围	-0.3	6	V
V_{LOGIC_OUT}	逻辑引脚输出电压范围	-0.5	6	V
$I_{O(Logic)}$	逻辑引脚输出电流		8	mA
$I_{(WAKE/ID)}$	WAKE 引脚输入电流	-55	55	mA
$I_{(LIMP)}$	LIMP 引脚输入电流		40	mA
$I_{O(nRST)}$	复位输出电流	-5	5	mA
T_J	结温	-55	165	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

(2) 能够支持 300ms 内高达 40V 的负载突降

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 标准 (1)	介于 V_{SUP} 、 V_{SUPB} 、 V_{HSS} 、CANL/H、WAKE _x 和 GND 之间	±8000
		人体放电模型 (HBM), 符合 AEC Q100-002 标准 (1)	所有其他引脚	±4000
		充电器件模型 (CDM), 符合 AEC Q100-011 标准		±750
				±750

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 IEC ESD 等级

			值	单位
$V_{(ESD)}$	静电放电, 符合 IEC 62228-3 ⁽¹⁾	接触放电, CANH、CANL、VSUP、VSUPB、VHSS、WAKE	±8000	V
$V_{(ESD)}$	SAE J2962-2 (根据 ISO 10605) 供电接触放电	接触放电 (CANH、CANL)	±8000	V
$V_{(ESD)}$	SAE J2962-2 (根据 ISO 10605) 供电空气放电	气隙放电 (CANH、CANL)	±15000	
ISO7637-2 和 IEC 62215-3 瞬态、CANH/L、VSUP、VHSS 和 WAKE ⁽²⁾		脉冲 1	-100	V
		脉冲 2	75	
		脉冲 3a	-150	
		Pulse 3b	100	
ISO7637-3 慢速瞬态脉冲 CAN 总线端子至 GND ⁽³⁾		直接耦合电容器, 通过 100nF 耦合电容器的“慢速瞬态脉冲”- 供电	±30	V

- (1) IEC 62228-3 ESD 由 IBEE Zwickau 执行。不同的系统级配置可能产生不同的结果。根据建议应用图, VSUP、VSUPB、VHSS 连接到电池电源
- (2) 符合 IEC 62228-2 和 IEC 62228-3 的 ISO 7637-2 是系统级瞬态测试。不同的系统级配置可能产生不同的结果。
- (3) ISO 7637-3 是系统级瞬态测试。不同的系统级配置可能产生不同的结果。

6.4 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V_{SUP} 、 V_{SUPB}	电源电压范围	5.5		28	V
V_{SUP} 、 V_{SUPB}	VCC1=3.3V 配置的电源电压范围 ⁽¹⁾	4.5		28	V
V_{HSS}	高侧开关电源电压	5		28	V
V_{CAN}	CAN 收发器电源电压	4.75	5	5.25	V
$I_{OH(DO)}$	数字输出高电平电流	-2			mA
$I_{OL(DO)}$	数字输出低电平电流			2	mA
$I_{O(LIMP)}$	配置为 LIMP 时的 LIMP/LSS 引脚电流			6	mA
$I_{O(LSS)}$	配置为低侧开关时的 LIMP/LSS 引脚电流			25	mA
$C_{(VSUP)}$ 、 $C_{(VSUPB)}$	V_{SUP} 、 V_{SUPB} 电源电容	100			nF
$C_{(VCC2)}$	VCC2 电源有效电容	1			μF
ESR_{CO}	VCC2 输出 ESR 电容要求	0.001		1	Ω
TSDWR	热关断警告	140		165	°C
TSDWF	热关断警告解除	130		155	°C
TSDWHYS	热关断警告迟滞		10.0		°C
TSDR	热关断	165		200	°C
TSDF	热关断释放	155		190	°C
TSDHYS	热关断迟滞		10.0		°C
T_J	工作结温范围	-40		150	°C

- (1) 当 VCC1 为 3.3V 输出时, VCC1 将使用 4.5V 的 VSUP, 但其他 LDO 将处于直通模式, 并且输出电压将不会处于稳压值。要使所有 LDO 处于稳压状态, VSUP 需要为 5.5V 或更高。

6.5 热性能信息

热指标 ⁽¹⁾		RHB (VQFN)	单位
		32-PINS	
R _{θJA}	结至环境热阻	31.8	°C/W
R _{θJB}	结至电路板热阻	11.8	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	21.4	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	2.8	°C/W
Ψ _{JT}	结至顶部特征参数	0.3	°C/W
Ψ _{JB}	结至电路板特征参数	11.8	°C/W

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标应用手册](#)。

6.6 电源特性

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 T_J = 25°C、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 R_L = 60 Ω 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
电池电流消耗 (包括 VSUP 和 VSUPB)						
ISUP _{NORMAL-150C}	正常模式: 电池电源电流	SBC 处于正常模式; CAN 收发器关闭; VCC1 = 开启 (FPWM 模式) 但空载, VCC2 = 关闭, V _{SUP} = 5.5V 至 28V		8	11	mA
ISUP _{STDBY-85C}	待机模式: 最高 85°C 时的电池电源电流	VCC1 = 开启但空载; 展频调制禁用; VCC2 = 关闭; 所有 HSS = 关闭; VCC1 电流吸收禁用; CAN 收发器关闭; WAKE 引脚处于关闭状态; 选择性唤醒 = 关闭; 循环检测 = 关闭, 循环唤醒 = 关闭; WD = 关闭, 长窗口已结束 VSUP、VSUPB = 6.5V 至 12V; T _J : -40°C 至 85°C		60	70	μA
ISUP _{SLP-85C}	睡眠模式: 最高 85°C 时的电池电源电流	睡眠模式; 选择性唤醒关闭; VCC1 和 VCC2 = 关闭; 6.5V ≤ VSUP ≤ 12V; 收发器关闭; 所有 HSS 均关闭; 1 个 WAKE 引脚有效; 循环检测/唤醒关闭, VCC1 和 VCC2 处于关闭状态; T _J ≤ 85°C		18	31	μA
ISUP _{SLP-150C}	睡眠模式: 最高 150°C 时的电池电源电流	睡眠模式; VCC1 和 VCC2 = 关闭; 1 个 WAKE 引脚有效; CAN 收发器 = 关闭; 循环检测唤醒 = 关闭; 循环唤醒 = 关闭 VSUP、VSUPB = 6.5V 至 28V; T _J : -40°C 至 150°C;		18	50	μA
特性增量电流消耗 (包括 VSUP 和 VSUPB)						
ISUP _{STDBY-CS-WK-85C}	在待机或睡眠模式下为 WAKE1 或 WAKE2、WAKE3 引脚启用循环检测唤醒功能时的额外电流 ⁽¹⁾	循环检测唤醒功能启用, VSUP=14V, T _J ≤ 85°C, TIMERx 导通宽度 = 1ms, 周期 = 100ms		2.5	8	μA
ISUP _{STDBY-CS-WK4-85C}	在待机或睡眠模式下为 WAKE4 引脚启用循环检测唤醒功能时的额外电流 ⁽¹⁾	循环检测唤醒功能启用, VSUP=14V, T _J ≤ 85°C, TIMERx 导通宽度 = 1ms, 周期 = 100ms		45	50	μA
ISUP _{STDBY-HSS-NOLOAD}	待机模式: 每个 HSS 均已启用时的额外电源电流消耗	每个 HSS 均设置为“开启”但空载 VSUP = 6.5V 至 12V; T _J : -40°C 至 85°C		35	60	μA

6.6 电源特性 (续)

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 $T_J = 25^\circ\text{C}$ 、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
ISUP _{SLP-VCC2-85C}	睡眠模式：VCC2 启用时的额外电源电流	睡眠模式；VCC2 启用但空载时的额外电流。 VSUP = 6.5V 至 12V； T_J ：-40°C 至 85°C		25	35	μA
ISUP _{SLP-VCC1-85C}	睡眠模式：VCC1 降压稳压器启用时的额外电源电流	VCC1 = 开启但空载；VCC1 电流吸收 = 关闭；展频调制 = 关闭； VSUP = 6.5V 至 12V； T_J ：-40°C 至 85°C		30	39	μA
ISUP _{SLP-swk}	选择性唤醒功能开启并且 CAN 总线上发生 WUP (总线处于活动状态) 时的额外电流	选择性唤醒启用并且总线处于活动状态时的额外睡眠电流消耗；VCC1 和 VCC2 = 关闭		480	550	μA
ISUP _{SLP-CANWK-85C}	睡眠模式：CAN 收发器支持唤醒时的额外电源电流	睡眠模式：CAN 收发器支持唤醒时的额外电源电流； VSUP = 6.5V 至 12V； T_J ：-40°C 至 85°C		7	10	μA
ISUP _{SLP-wake-85C}	睡眠模式：来自 WAKE 引脚的额外电源电流消耗	睡眠模式：支持唤醒时每个 WAKE 引脚的额外电流；WAKE 引脚悬空或接地。		0.5	1	μA
ISUP _{WD-TO-85C}	待机模式或睡眠模式：WD 类型设置为超时的额外电源电流	待机模式或睡眠模式：WD 类型设置为超时的额外电源电流。 VSUP = 6.5V 至 12V； T_J ：-40°C 至 85°C		2	2.5	μA
ISUP _{WD-85C}	待机模式：WD 设置为窗口或 Q/A 类型时的额外电源电流	待机模式：WD 设置为窗口或 Q/A 时的额外电源电流。 VSUP = 6.5V 至 12V； T_J ：-40°C 至 85°C		40	50	μA
VSUP 电源监控						
VSUP _{(PU)R}	电源开启检测	VSUP 上升；请参阅图 10-6 和图 10-4	3.1	3.4	3.7	V
VSUP _{(PU)F}	电源关闭检测	VSUP 下降；请参阅图 10-6 和图 10-4	2.7	3	3.3	V
VSUP _{(PU)HYS}	电源关闭检测迟滞		50	150	550	mV
UVSUP _{5R}	电源欠压恢复	VSUP 上升；请参阅图 10-3 和图 10-4	4.9		5.5	V
UVSUP _{5F}	电源欠压检测	VSUP 下降；请参阅图 10-3 和图 10-4	4.5		5.1	V
UVSUP _{5HYS}	电源欠压检测迟滞			400		mV
UVSUP _{33R}	电源欠压恢复	VSUP 上升；请参阅图 10-5 和图 10-6	3.7		4.4	V
UVSUP _{33F}	电源欠压检测	VSUP 下降；请参阅图 10-5 和图 10-6	3.55		4.25	V
UVSUP _{33HYS}	电源欠压检测迟滞			150		mV
VSUP _{UVLOVCC1(F)}	VCC1 稳压器关闭时的欠压锁定下降 VSUP 阈值	下降 VSUP，VSUP_UVLO_SEL = 0b	3.1		3.3	V
VSUP _{UVLOVCC1(R)}	欠压锁定解除值	上升 VSUP，VSUP_UVLO_SEL = 0b	3.3		3.5	V
VSUP _{UVLOVCC1(F)}	欠压锁定解除值	下降 VSUP，VSUP_UVLO_SEL = 1b	4.9		5.1	V
VSUP _{UVLOVCC1(R)}	VCC1 稳压器关闭时的欠压锁定下降 VSUP 阈值	上升 VSUP，VSUP_UVLO_SEL = 1b	5.1		5.3	V
VSUPB - 降压稳压器输入电源						
ISUPB _{VCC1-OFF-85c}	降压稳压器禁用时的 VSUPB 电源电流	睡眠模式；VCC1 禁用；VSUPB = 12V； $T_J \leq 85^\circ\text{C}$		1	3	μA

6.6 电源特性 (续)

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 $T_J = 25^\circ\text{C}$ 、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
ISUPB _{VCC1-ON-85c}	降压稳压器启用但无负载电流时的 VSUPB 电源电流; VCC1 = 5V	VCC1 启用但空载, VCC1 电流吸收禁用; 降压稳压器处于自动模式; VSUPB=12V; $T_J \leq 85^\circ\text{C}$		3	8	μA
ISUPB _{VCC1-ON-85c}	降压稳压器启用但无负载电流时的 VSUPB 电源电流; VCC1 = 3.3V	VCC1 启用但空载, VCC1 电流吸收禁用; 降压稳压器处于自动模式; VSUPB=12V; $T_J \leq 85^\circ\text{C}$		2.5	5	μA
VHSS - 高侧开关电源输入						
IVHSS _{SLP}	睡眠模式下的高侧开关电源 (VHSS) 电流消耗	睡眠模式; 循环检测唤醒功能 = 关闭; $-40^\circ\text{C} \leq T_J \leq 85^\circ\text{C}$		1	2	μA
IHSS _{NOLOAD}	每个已开启 HSS 的额外电流消耗	对于每个开启的 HSS, HSS 输出端上无负载		100	140	μA
UVHSS _R	高侧开关电源欠压恢复	VHSS 上升	4.6		4.9	V
UVHSS _F	高侧开关电源欠压检测	VHSS 下降	4.4		4.7	V
UVHSS _{HYS}	高侧开关电源欠压检测迟滞		100			mV
OVHSS _F	VHSS 过压下降阈值; VHSS 必须低于此阈值才能再次启用高侧开关	VHSS 下降	18.8		21.2	V
OVHSS _R	VHSS 过压上升阈值; 如果 HSS_OV_DIS = 0b, 高侧开关会断开	VHSS 上升	20		22	V
OVHSS _{HYS}	VHSS 过压阈值迟滞		800		1200	mV
VCC1 - 降压稳压器输出						
VCC1 ₅	稳压输出范围, 5V 版本	VSUPB = 6V 至 28V, ICC1 = 0 至 1A, PWM 模式	4.9	5	5.1	V
VCC1 ₅	稳压输出范围, 5V 版本	VSUPB = 6V 至 28V, ICC1 = 0 至 1A, PFM 模式	4.85	5	5.15	V
VCC1 ₃₃	稳压输出范围, 3.3V 版本	VSUPB = 4.5V 至 28V, ICC1 = 0 至 1A, PWM 模式	3.23	3.3	3.37	V
VCC1 ₃₃	稳压输出范围, 3.3V 版本	VSUPB = 4.5V 至 28V, ICC1 = 0 至 1A, PFM 模式	3.20	3.3	3.40	V
VCC1 _{EFF}	降压转换器效率	ICC1 = 500mA; VCC1 电流吸收禁用。VCC1 = 3.3V, VSUPB = 12V; PWM 模式		0.85		
VCC1 _{EFF}	降压转换器效率	ICC1 = 100mA; VCC1 电流吸收禁用。VCC1 = 3.3V, VSUPB = 12V; PFM 模式		0.80		
		ICC1 = 10mA; VCC1 电流吸收禁用。VCC1 = 3.3V, VSUPB = 12V; PFM 模式		0.8		
		ICC1 = 1mA; VCC1 电流吸收禁用。VCC1 = 3.3V, VSUPB = 12V; PFM 模式		0.7		
		ICC1 = 0.1mA; VCC1 电流吸收禁用。VCC1 = 3.3V, VSUPB = 12V; PFM 模式		0.4		
R _{DS-ON-LS}	低侧 MOSFET 导通电阻	ICC1 = 0.3A, VSUPB = 12V		0.24		Ω
R _{DS-ON-HS}	高侧 MOSFET 导通电阻	ICC1 = 0.3A, VSUPB = 12V		0.45		Ω
ICC1	VCC1 输出电流	VCC1 处于稳压状态; VSUPB = 12V	0		1	A

6.6 电源特性 (续)

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 $T_j = 25^\circ\text{C}$ 、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
ICC1_SINK	VCC1 开启时的 VCC1 电流吸收能力 (如果启用)	VSUPB = 12V 且寄存器 8'h0C[4] = 0b、8'h0D[3] = 0b		-10		μA
		VSUPB = 12V 且寄存器 8'h0C[4] = 0b、8'h0D[3] = 1b		-1000		μA
R_QOD-VCC1	VCC1 禁用时 VCC1 上的输出放电电阻器	VCC1 禁用且外部 VCC1=100mV (对于 3.3V VCC1 选项)		0.9		k Ω
R_QOD-VCC1	VCC1 禁用时 VCC1 上的输出放电电阻器	VCC1 禁用且外部 VCC1=100mV (对于 5V VCC1 选项)		0.9		k Ω
ICC1_SC	降压稳压器高侧电流限制	寄存器 8'h65[0]=0	1.2	1.6	1.95	A
ICC1_SC	降压稳压器高侧电流限制	寄存器 8'h65[0]=1	0.6	0.8	1	A
ICC1_LS	降压稳压器低侧电流限制	寄存器 8'h65[0]=0	0.9	1.1	1.3	A
ICC1_LS	降压稳压器低侧电流限制	寄存器 8'h65[0]=1	0.45	0.55	0.65	A
UVCC1_5FPR	VCC1 欠压恢复阈值预警	VCC1 上升	4.65	4.78	4.9	V
	VCC1 欠压检测阈值预警	VCC1 下降	4.55	4.67	4.80	V
UVCC1_5R1	VCC1 欠压恢复阈值 1	VCC1 上升, 寄存器 8'h0E[4:3] = 00b	4.60	4.72	4.85	V
UVCC1_5F1	VCC1 欠压检测阈值 1	VCC1 下降, 寄存器 8'h0E[4:3] = 00b	4.50	4.62	4.75	V
UVCC1_5R2	VCC1 欠压恢复阈值 2	VCC1 上升, 寄存器 8'h0E[4:3] = 01b	3.85	4.00	4.15	V
UVCC1_5F2	VCC1 欠压检测阈值 2	VCC1 下降, 寄存器 8'h0E[4:3] = 01b	3.75	3.90	4.05	V
UVCC1_5R3	VCC1 欠压恢复阈值 3	VCC1 上升, 寄存器 8'h0E[4:3] = 10b	3.25	3.40	3.55	V
UVCC1_5F3	VCC1 欠压检测阈值 3	VCC1 下降, 寄存器 8'h0E[4:3] = 10b	3.15	3.30	3.45	V
UVCC1_5R4	VCC1 欠压恢复阈值 4	VCC1 上升, 寄存器 8'h0E[4:3] = 11b	4.60	4.72	4.85	V
UVCC1_5F4	VCC1 欠压检测阈值 4	VCC1 下降, 寄存器 8'h0E[4:3] = 11b	3.45	3.6	3.75	V
UVCC1_5HYS	欠压检测 5V 迟滞, VCC1 设置为 5V	寄存器 8'h0E[4:3] = 00b、01b 或 10b	50.00		150.00	mV
UVCC1_5HYS4	欠压检测 5V 迟滞, VCC1 设置为 5V	寄存器 8'h0E[4:3] = 11b		1200		mV
UVCC1_33RPR	VCC1 欠压恢复阈值预警	VCC1 上升	3.1	3.2	3.28	V
UVCC1_33FPR	VCC1 欠压检测阈值预警	VCC1 下降	3	3.1	3.2	V
UVCC1_33R1	VCC1 欠压恢复阈值 1	VCC1 上升, 寄存器 8'h0E[4:3] = 00b	3	3.1	3.2	V
UVCC1_33F1	VCC1 欠压检测阈值 1	VCC1 下降, 寄存器 8'h0E[4:3] = 00b	2.95	3.05	3.15	V
UVCC1_33R2	VCC1 欠压恢复阈值 2	VCC1 上升, 寄存器 8'h0E[4:3] = 01b	2.55	2.65	2.75	V
UVCC1_33F2	VCC1 欠压检测阈值 2	VCC1 下降, 寄存器 8'h0E[4:3] = 01b	2.5	2.6	2.7	V
UVCC1_33R3	VCC1 欠压恢复阈值 3	VCC1 上升, 寄存器 8'h0E[4:3] = 10b	2.25	2.35	2.45	V
UVCC1_33F3	VCC1 欠压检测阈值 3	VCC1 下降, 寄存器 8'h0E[4:3] = 10b	2.2	2.3	2.4	V
UVCC1_33R4	VCC1 欠压恢复阈值 4	VCC1 上升, 寄存器 8'h0E[4:3] = 11b	3	3.1	3.2	V
UVCC1_33F4	VCC1 欠压检测阈值 4	VCC1 下降, 寄存器 8'h0E[4:3] = 11b	2.2	2.3	2.4	V
UVCC1_33HYS	欠压检测迟滞, VCC1 设置为 3.3V	寄存器 8'h0E[4:3] = 00b、01b 或 10b	30		140	mV
UVCC1_33HYS4	欠压检测迟滞, VCC1 设置为 3.3V	寄存器 8'h0E[4:3] = 11b		800		mV
VDROP-OUT-33	压降电压。VCC1 设置为 3.3V	VSUPB = 3.5V, ICC1 = 0.5A, F _{SW} = 2.2MHz, L _{OUT-ESR} = 50m Ω		0.35		V
VDROP-OUT-33	压降电压。VCC1 设置为 3.3V	VSUPB = 3.5V, ICC1 = 1A, F _{SW} = 2.2MHz, L _{OUT-ESR} = 50m Ω		0.7		V
VDROP-OUT-5	压降电压。VCC1 设置为 5V	VSUPB = 5V, ICC1 = 0.5A, F _{SW} = 2.2MHz, L _{OUT-ESR} = 50m Ω		0.35		V

6.6 电源特性 (续)

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 $T_J = 25^\circ\text{C}$ 、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
VDROP-OUT-5	压降电压。VCC1 设置为 5V	VSUPB = 5V, ICC1 = 1A, $F_{SW} = 2.2\text{MHz}$, $L_{OUT-ESR} = 50\text{m}\Omega$		0.7		V
OVCC1 _{5R1}	进入睡眠模式或失效防护模式的过压 5V VCC1 阈值	斜升, 寄存器 8'h0C[7] = 0b	5.3	5.45	5.6	V
OVCC1 _{5F1}	过压 5V VCC1 阈值	斜降, 寄存器 8'h0C[7] = 0b	5.2	5.35	5.5	V
OVCC1 _{5R2}	进入睡眠模式或失效防护模式的过压 5V VCC1 阈值	斜升, 寄存器 8'h0C[7] = 1b	5.47	5.6	5.73	V
OVCC1 _{5F2}	过压 5V VCC1 阈值	斜降, 寄存器 8'h0C[7] = 1b	5.37	5.5	5.63	V
OVCC1 _{5HYS}	过压 5V VCC1 阈值迟滞			100		mV
OVCC1 _{33R1}	进入睡眠模式或失效防护模式的过压 3.3V VCC 阈值	斜升, 寄存器 8'h0C[7] = 0b	3.5	3.6	3.7	V
OVCC1 _{33F1}	过压 3.3V VCC 阈值	斜降, 寄存器 8'h0C[7] = 0b	3.4	3.5	3.6	V
OVCC1 _{33R2}	进入睡眠模式或失效防护模式的过压 3.3V VCC 阈值	斜升, 寄存器 8'h0C[7] = 1b	3.6	3.7	3.8	V
OVCC1 _{33F2}	过压 3.3V VCC 阈值	斜降, 寄存器 8'h0C[7] = 1b	3.55	3.65	3.75	V
OVCC1 _{33HYS1}	过压 3.3V VCC 阈值迟滞	寄存器 8'h0C[7] = 0b		100		mV
OVCC1 _{33HYS2}	过压 3.3V VCC 阈值迟滞	寄存器 8'h0C[7] = 1b		50		mV
VCC1 _{5SC}	5V 版本进入睡眠模式或失效防护模式的 VCC1 短路阈值		1.7	2	2.3	V
VCC1 _{33SC}	3.3V 版本进入睡眠模式或失效防护模式的 VCC1 短路阈值		1.12	1.22	1.26	V
VCC2 - LDO 稳压器输出						
VCC2 _{nom}	包括负载调节在内的稳压输出电压	VSUP = 14V, ICC2 = 5 至 200mA	4.9	5	5.1	V
VCC2 _{reg}	包括负载和线路调节在内的稳压输出电压	VSUP = 8V 至 18V, ICC2 = 10 μ A 至 200mA	4.85	5	5.15	V
VCC2 _{red}	适用于缩小的负载范围的稳压输出电压	VSUP = 8V 至 18V; ICC2 = 10 μ A 至 5mA; $T_J = -40^\circ\text{C}$ 至 125°C	4.95	5	5.05	V
ICC2 _{LIM}	VCC2 = 输出电流限制	VCC2 = 2.5V	250		650	mA
UVCC2 _R	欠压恢复 VCC2	VCC2 上升	4.6		4.9	V
UVCC2 _F	欠压检测 VCC2	VCC2 下降	4.5		4.75	V
UVCC2 _{HYS}	欠压检测 VCC2 迟滞		70	125	175	mV
OVCC2 _R	过压 CAN LDO 阈值	斜升	5.37	5.5	5.63	V
OVCC2 _F	过压 CAN LDO 阈值	斜降	5.25	5.38	5.5	V
OVCC2 _{HYS}	过压 CAN LDO 阈值迟滞			125		mV
VCC2 _{SC}	VCC2 LDO 短路阈值	VSUP \geq UVSUP	1.7		2.3	V
V _{5DROP2}	压降电压 (5V LDO 输出, VCC2)	VSUP = 5V, ICC2 = 100mA			750	mV
VCAN - CAN 电源输入						
I _{CAN-NORMAL-REC}	正常模式: CAN FD 总线隐性	正常模式: 隐性, $V_{TXD} = VCC1$, VCC1 和 VCC2 = 空载		3	5	mA

6.6 电源特性 (续)

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 $T_J = 25^\circ\text{C}$ 、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$I_{\text{CAN-NORMAL-DOM}}$	正常模式: CAN FD 总线显性	正常模式: 显性, $V_{\text{TXD}} = 0\text{V}$, $R_L = 60\ \Omega$ 且 $C_L =$ 开路, 典型总线负载, VCC1 和 VCC2 = 空载			60	mA
		正常模式: 显性, $V_{\text{TXD}} = 0\text{V}$, $R_L = 50\ \Omega$ 且 $C_L =$ 开路, 高总线负载, VCC1 和 VCC2 = 空载			65	mA
		正常模式: 显性且总线故障, $V_{\text{TXD}} = 0\text{V}$, CANH = -25V, R_L 和 $C_L =$ 开路, VCC1 和 VCC2 = 空载			100	mA
U_{VCAN_R}	电源欠压恢复	VCAN 上升	4.6		4.85	V
U_{VCAN_F}	电源欠压检测	VCAN 下降	4.5		4.75	V
$U_{\text{VCAN}_{\text{HYS}}}$	VCAN 电源欠压检测迟滞			100		mV

- (1) WAKE1、WAKE2 和 WAKE3 引脚的循环检测功能使用低功耗 10kHz 内部时钟来降低电流消耗。WAKE4 引脚的循环检测功能使用 1MHz 内部时钟, 消耗的电流会多于 10kHz 时钟。建议使用 WAKE1-3 引脚进行循环检测, 以降低电流消耗。

6.7 电气特性

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 $T_J = 25^\circ\text{C}$ 、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
CAN 驱动器						
$V_{\text{CANH(D)}}$	总线输出电压 (显性) CANH	请参阅图 7-4, $V_{\text{CTXD}} = 0\text{V}$, $R_L = 45\ \Omega$ 至 $65\ \Omega$, $C_L =$ 开路, $R_{\text{CM}} =$ 开路	3		4.26	V
$V_{\text{CANL(D)}}$	总线输出电压 (显性) CANL		0.75		2.01	V
$V_{\text{CANH(R)}}$ $V_{\text{CANL(R)}}$	总线输出电压 (隐性)	请参阅图 7-1 和图 7-4, $V_{\text{CTXD}} =$ VCC1, $R_L =$ 开路 (无负载), $R_{\text{CM}} =$ 开路	2	2.5	3	V
$V_{\text{(DIFF)}}$	最大差分电压额定值		-42		42	V
$V_{\text{DIFF(D)}}$	差分输出电压 (显性)	请参阅图 7-1 和图 7-4, $V_{\text{CTXD}} = 0\text{V}$, $45\ \Omega \leq R_L \leq 65\ \Omega$, $C_L =$ 开路, $R_{\text{CM}} =$ 开路	1.5		3	V
		请参阅图 7-1 和图 7-4, $V_{\text{CTXD}} = 0\text{V}$, $45\ \Omega \leq R_L \leq 70\ \Omega$, $C_L =$ 开路, $R_{\text{CM}} =$ 开路	1.5		3.3	V
		请参阅图 7-1 和图 7-4, $V_{\text{CTXD}} = 0\text{V}$, $R_L = 2.24\text{k}\ \Omega$, $C_L =$ 开路, $R_{\text{CM}} =$ 开路	1.5		5	V
$V_{\text{DIFF(R)}}$	差分输出电压 (隐性)	请参阅图 7-1 和图 7-4, $V_{\text{CTXD}} =$ VCC1, $R_L = 60\ \Omega$, $C_L =$ 开路, $R_{\text{CM}} =$ 开路	-120		12	mV
		请参阅图 7-1 和图 7-4, $V_{\text{CTXD}} =$ VCC1, $R_L =$ 开路 (无负载), $C_L =$ 开路, $R_{\text{CM}} =$ 开路	-50		50	mV
$V_{\text{CANH(INACT)}}$	总线偏置未激活时 CANH 上的总线输出电压 (STBY)	请参阅图 7-1 和图 7-4, $V_{\text{CTXD}} =$ VCC1, $R_L =$ 开路, $C_L =$ 开路, $R_{\text{CM}} =$ 开路	-0.1		0.1	V
$V_{\text{CANL(INACT)}}$	总线偏置未激活时 CANL 上的总线输出电压 (STBY)		-0.1		0.1	V
$V_{\text{DIFF(INACT)}}$	总线偏置未激活时 CANH - CANL (隐性) 上的总线输出电压 (STBY)		-0.2		0.2	V

6.7 电气特性 (续)

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 $T_j = 25^\circ\text{C}$ 、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
V_{SYM}	输出对称性 (显性或隐性) $(V_{\text{O(CANH)}} + V_{\text{O(CANL)}})/V_{\text{REC}}$ 其中 $V_{\text{REC}} = V_{\text{CANH(R)}} + V_{\text{CANL(R)}}$	请参阅图 7-1 和图 7-4, $45\ \Omega \leq R_L \leq 65\ \Omega$, $C_L =$ 开路, $R_{\text{CM}} =$ 开路, $C_1 = 4.7\text{nF}$, $\text{CTXD} = 250\text{kHz}$ 、 1MHz 、 2.5MHz	0.95		1.05	V/V
$V_{\text{SYM_DC}}$	直流输出对称性 $(V_{\text{CAN}} - V_{\text{O(CANH)}} - V_{\text{O(CANL)})}$	请参阅图 7-1 和图 7-4, $45\ \Omega \leq R_L \leq 65\ \Omega$, $C_L =$ 开路, $R_{\text{CM}} =$ 开路, $C_1 = 4.7\text{nF}$	-300		300	mV
$I_{\text{CANH(OS)}}$	短路稳态输出电流 (显性) 请参阅图 7-1 和图 7-8	$-3.0\text{V} \leq V_{\text{CANH}} \leq +18.0\text{V}$, CANL = 开路, $V_{\text{CTXD}} = 0\text{V}$	-100			mA
$I_{\text{CANL(OS)}}$		$-3.0\text{V} \leq V_{\text{CANL}} \leq +18.0\text{V}$, CANH = 开路, $V_{\text{CTXD}} = 0\text{V}$			100	mA
$I_{\text{OS_REC}}$	短路稳态输出电流 (隐性) 请参阅图 7-1 和图 7-8	$-42\text{V} \leq V_{\text{BUS}} \leq +42\text{V}$, $V_{\text{BUS}} = \text{CANH} = \text{CANL}$	-5		5	mA
CAN 接收器						
$V_{\text{DIFF_RX(D)}}$	接收器显性状态差分输入电压范围, 总线偏置激活	$-12.0\text{V} \leq V_{\text{CANL}} \leq +12.0\text{V}$ $-12.0\text{V} \leq V_{\text{CANH}} \leq +12.0\text{V}$; 请参阅图 7-5 和表 8-3	0.9		8	V
$V_{\text{DIFF_RX(R)}}$	接收器隐性状态差分输入电压范围, 总线偏置激活		-3		0.5	V
V_{HYS}	输入阈值的迟滞电压, 正常模式和选择性唤醒模式			135		mV
$V_{\text{DIFF_RX(D_INA CT)}}$	接收器显性状态差分输入电压范围, 总线偏置未激活	$-12.0\text{V} \leq V_{\text{CANL}} \leq +12.0\text{V}$ $-12.0\text{V} \leq V_{\text{CANH}} \leq +12.0\text{V}$; 请参阅图 7-5 和表 8-3	1.15		8	V
$V_{\text{DIFF_RX(R_INA CT)}}$	接收器隐性状态差分输入电压范围, 总线偏置未激活		-3		0.4	V
$V_{\text{CM_NORM}}$	共模范围: 正常模式		-12		12	V
$V_{\text{CM_STBY}}$	共模范围: 待机模式		-12		12	V
$I_{\text{LKG(OFF)}}$	断电 (未供电) 时的总线输入漏电流	CANH = CANL = 5V, VCAN = VSUP = 0			5	μA
C_i	对地输入电容 (CANH 或 CANL)				30	pF
C_{ID}	差分输入电容				15	pF
$R_{\text{SE_CANH/L}}$	单端输入电阻 (CANH 或 CANL)	$-2.0\text{V} \leq V_{\text{CANH}} \leq +7.0\text{V}$ $-2.0\text{V} \leq V_{\text{CANL}} \leq +7.0\text{V}$	6		50	$\text{k}\ \Omega$
$R_{\text{DIFF_PAS_REC}}$	处于被动隐性阶段期间的差分输入电阻	$V_{\text{TXD}} = V_{\text{IO}}$, 正常模式: $-2.0\text{V} \leq V_{\text{CANH}} \leq +7.0\text{V}$; $-2.0\text{V} \leq V_{\text{CANL}} \leq +7.0\text{V}$	12		100	$\text{k}\ \Omega$
$R_{\text{IN(M)}}$	输入电阻匹配: $[2 \times (R_{\text{IN(CANH)}} - R_{\text{IN(CANL)}}) / (R_{\text{CANH}} + R_{\text{IN(CANL)}})] \times 100\%$	$V_{\text{CANH}} = V_{\text{CANL}} = 5.0\text{V}$	-1		1	%
CAN 信号改善功能						
$R_{\text{SE_ACT_REC}}$	主动隐性驱动阶段的单端 SIC 阻抗 (CANH 到共模偏置, CANL 到共模偏置)	$2\text{V} \leq V_{\text{CANH}}, \text{CANL} \leq V_{\text{CAN}} - 2\text{V}$ 从 TXD 低电平到高电平边沿到有效隐性阶段结束的持续时间 ($t_{\text{SIC_END}}$)。请参阅图 7-17	37.5		66.5	Ω
$R_{\text{DIFF_ACT_REC}}$	主动隐性驱动阶段的差分输入电阻 (CANH 至 CANL)	$2\text{V} \leq V_{\text{CANH}}, \text{CANL} \leq V_{\text{CAN}} - 2\text{V}$ 从 TXD 低电平到高电平边沿到有效隐性阶段结束的持续时间 ($t_{\text{SIC_END}}$)。请参阅图 7-17	75		133	Ω
LIMP 输出 (漏极开路)						
V_{OL}	漏极开路输出电压 (低电平有效)	$4.5\text{V} < V < 28\text{V}$, $I_{\text{LIMP}} = -6\text{mA}$		0.5	1	V

6.7 电气特性 (续)

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 $T_J = 25^\circ\text{C}$ 、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$I_{LKG(LIMP)}$	输出电流 (未激活)	$V_{LIMP} = 0V$ 至 28V	-2		2	μA
$V_{OL-LSS1}$	低侧输出电压 (如果配置为低侧开关)	$5V < VSUP < 28V$, $I_{LSS} = -20\text{mA}$;			1	V
$V_{OL-LSS2}$	低侧输出电压 (如果配置为低侧开关)	$5V < VSUP < 28V$, $I_{LSS} = -100\mu\text{A}$			5	mV
I_{LSS}	低侧开关电流限值	$5V < VSUP < 28V$	22	30	38	mA
HSS1、HSS2、HSS3、HSS4 (高电压输出)						
R_{dson}	HSS 输出的漏源导通电阻	$I_O = -60\text{mA}$		7	16	Ω
$I_{OC(HSS)}$	HSS 过流检测限值	VHSS = 14V	150		300	mA
$I_{OL(HSS)}$	HSS 开路负载检测电流阈值, 下降	VHSS = 14V	0.4		3.0	mA
$I_{OLHYS(HSS)}$	HSS 开路负载检测电流迟滞	VHSS = 14V	0.05	0.45	1	mA
I_{lkg}	漏电流	HSSx = 0V, 睡眠模式	-1		1	μA
$SR_{R/F}$	输出上升和下降压摆率 (HSS1-4)	$5V \leq VHSS \leq 18V$, $R_L = 220\ \Omega$, $V_{O(HSSx)} 20\%$ 至 80% (持续 t_R) 和 80% 至 20% (持续 t_F)	0.45		2.5	V/ μs
t_{HSS_on}	从 nCS=高电平到 VHSS 的 80% 的 HSSx 导通延迟	VHSS = 14V, $R_L = 220\ \Omega$, $V_{OUT} = VHSS$ 的 80%	30		90	μs
t_{HSS_off}	从 nCS=高电平到 VHSS 的 20% 的 HSSx 关断延迟	VHSS = 14V, $R_L = 220\ \Omega$, $V_{OUT} = VHSS$ 的 20%	30		90	μs
t_{OCFLTR}	设置过流中断故障的 HSS 过流滤波时间	VHSS = 14V		16		μs
t_{OLFLTR}	HSS 开路负载滤波时间	VHSS = 14V		64		μs
t_{OCOFF}	HSS 过流关断时间。如果在此期间存在过流条件, 则 HSS 会关断	$I_{O(HSS)} > I_{OC(HSS)}$	200		350	μs
WAKE1/ID1、WAKE2/ID2、WAKE3/ID3、WAKE4/ID4 输入端子 (高压输入)						
V_{IH}	高电平输入电压: WAKE 引脚已启用并处于睡眠模式、选择性唤醒模式或待机模式, 或在 ID 功能已启用时 ⁽¹⁾	寄存器设置为 00b, 基于 VCC1	0.7*VCC1			V
		寄存器设置 01b	2.7	2.8	2.9	V
		寄存器设置 10b	4.0	4.1	4.2	V
		寄存器设置 10b (仅限 TCAN245xMRHBRQ1 型号)	3.9	4.1	4.3	V
		寄存器设置 11b	6.4	6.6	6.8	V
V_{IL}	低电平输入电压: WAKE 引脚已在睡眠模式、选择性唤醒模式或待机模式下启用, 或在 ID 功能已启用时 ⁽¹⁾	寄存器设置为 00b, 基于 VCC1			0.3*VCC1	V
		寄存器设置 01b	2.1	2.2	2.4	V
		寄存器设置 10b	3.2	3.35	3.5	V
		寄存器设置 11b	5.3	5.45	5.6	V
		寄存器设置 11b (仅限 TCAN245xMRHBRQ1 型号)	5.2	5.45	5.6	V
I_{IH}	高电平输入电流, WAKE 引脚已启用	WAKE = 12V		10	15	μA
I_{IL}	低电平输入电流, WAKE 引脚已启用	WAKE = 1V		1	2	μA
t_{WAKE}	在待机模式或睡眠模式下, WAKE 引脚唤醒沿 (上升或下降) 触发后的唤醒保持时间 (静态检测)。	请参阅图 8-18 和图 8-19	140			μs
$t_{WAKE_INVALID}$	在待机或睡眠模式下, WAKE 引脚短于该时长的脉冲将在静态检测中被滤除。	请参阅图 8-18 和图 8-19			10	μs

6.7 电气特性 (续)

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 $T_j = 25^\circ\text{C}$ 、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
ID _{Pu}	上拉电流	IDx 引脚已启用 (寄存器位 IDx_EN = 1b), VSUP = 5.5V 至 18V, WAKE_ID_PU_PD = 10b	-2		-1	mA
ID _{Pd}	下拉电流 (TCAN245xMRHBRQ1 型号)	IDx 引脚已启用 (寄存器位 IDx_EN = 1b), VSUP = 5.5V 至 18V, WAKE_IDx_PU_PD = 01b, IDx_PD_VALUE=0b	3		5	mA
ID _{Pd}	下拉电流	IDx 引脚已启用 (寄存器位 IDx_EN = 1b), VSUP = 5.5V 至 18V, WAKE_IDx_PU_PD = 01b, IDx_PD_VALUE=0b	3		5.5	mA
ID _{Pd}	下拉电流	IDx 引脚已启用 (寄存器位 IDx_EN = 1b), VSUP = 5.5V 至 18V, WAKE_IDx_PU_PD = 01b, IDx_PD_VALUE=1b	9		18	mA
t _d IDSTAT	SPI 命令与 IDx_STAT 寄存器中 ID 引脚状态更新之间的延迟	IDx 引脚已启用 (寄存器位 IDx_EN = 1b, 具有自动检测功能) 或 WAKE_IDx_PU_PD 位值从 00b/01b/10b 更改为 11b	20		30	ms
t _d CS	SPI 命令与电流源激活之间的延迟	IDx 引脚已启用 (寄存器位 IDx_EN = 1b)。WAKE_IDx_PU_PD 位值从 00b 更改为 10b 或 01b	0.5		50	μs
SW 输入终端						
V _{IL}	低电平输入电压: SW (当存在 VCC1 时)				0.3	VCC1
V _{IH}	高电平输入电压: SW (当存在 VCC1 时)		0.7			VCC1
V _{IH} SWINT	用于睡眠或失效防护模式的 VCC1 缺失时的 SW 引脚高电平输入电压	寄存器 8'h0E[1] = 1 和/或 8'h0E[2] = 1 且 VCC1 在睡眠或失效防护模式下缺失	1.2			V
V _{IL} SWINT	用于睡眠或失效防护模式的 VCC1 缺失时的 SW 低电平输入电压	寄存器 8'h0E[1] = 1 和/或 8'h0E[2] = 1 且 VCC1 在睡眠或失效防护模式下缺失			0.4	V
I _{IH} SWINT-PD	VCC1 关闭时 SW 引脚的高电平输入泄漏电流 (高电平有效)	VCC1 关闭, 内部下拉电阻已启用, (SW_POL_SEL=1b), V _{SW} = 5V	-2.5		125	μA
I _{IL} SWINT-PD	VCC1 关闭时 SW 引脚的低电平输入泄漏电流 (高电平有效)	VCC1 关闭, 内部下拉电阻已启用, (SW_POL_SEL=1b), V _{SW} = 0V	-1		1	μA
I _{IH} SWINT-PU	VCC1 关闭时 SW 引脚的高电平输入泄漏电流 (低电平有效)	VCC1 关闭, 内部上拉电阻已启用, (SW_POL_SEL=0b), V _{SW} = 5V	-1		1	μA
I _{IL} SWINT-PU	VCC1 关闭时 SW 引脚的低电平输入泄漏电流 (低电平有效)	VCC1 关闭, 内部上拉电阻已启用, (SW_POL_SEL=0b), V _{SW} = 0V	-125		-2	μA
I _{IH} SW	VCC1 开启时 SW 引脚的高电平输入泄漏电流	VCC1 开启, 内部下拉电阻已启用, V _{SW} =VCC1	-2		125	μA
I _{IL} SW	VCC1 开启时 SW 引脚的低电平输入泄漏电流	VCC1 开启, 内部上拉电阻已启用, V _{SW} =0V	-125		-2	μA
R _{pd}	SW 引脚下拉电阻器		40	60	80	kΩ
R _{pu}	SW 引脚上拉电阻器		40	60	80	kΩ

6.7 电气特性 (续)

在建议工作条件下且 VSUP/VSUPB/VHSS = 5.5V 至 28V 时测得 (除非另有说明)。所有典型值均在 $T_J = 25^\circ\text{C}$ 、VSUP/VSUPB/VHSS = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$I_{LKG(OFF)}$	未供电时的漏电流	输入 = 5.5V, VCC1 = VSUP = 0V, $T_J = -40^\circ\text{C}$ 至 85°C	-1	0	1	μA
C_{IN}	输入电容				10	pF
VSEL 输入终端						
$R_{VSEL-SHORT}$	VSEL 引脚与 GND 之间检测为短路时的最大外部电阻 (VCC1 设置为 5V)				10	$k\Omega$
$R_{VSEL-OPEN}$	VSEL 引脚与 GND 之间检测为开路时的最小外部电阻 (VCC1 设置为 3.3V)		35			$k\Omega$
CTXD、SDI、CLK 和 nCS 输入端子						
$I_{LKG(OFF)}$	未供电时的漏电流	输入 = 5.5V, VCC1 = VSUP = 0V, $T_J = -40^\circ\text{C}$ 至 85°C	-1	0	1	μA
C_{IN}	输入电容			2	10	pF
I_{IH}	高电平输入漏电流	VCC1 $\pm 2\%$	-1		1	μA
I_{IL}	低电平输入漏电流	输入 = 0V, VCC1 $\pm 2\%$	-125		-2	μA
V_{IH}	高电平输入电压		0.7			VCC1
V_{IL}	低电平输入电压				0.3	VCC1
R_{pd}	如果 SDI_POL=0b, 则为 SDI 上的内部下拉电阻器; 如果 SPI 配置为模式 0 或模式 1, 则为 SCK 上的内部下拉电阻器		40	60	80	$k\Omega$
R_{pu}	如果配置为上拉 (SDI_POL=1b), 则为 CTXD、nCS、SDI 上的内部上拉电阻器; 如果 SPI 配置为模式 2 或模式 3, 则为 SCK 上的内部上拉电阻器		40	60	80	$k\Omega$
CRXD、SDO、GFO、nINT 输出端子						
V_{OH}	高电平输出电压	$I_{OH} = -2\text{mA}$	0.8			VCC1
V_{OL}	低电平输出电压	$I_{OL} = 2\text{mA}$			0.2	VCC1
$I_{LKG(OFF)}$	未供电时的漏电流	VSUP = 0V; VCC1 = 0V; $V_O = 0\text{V}$ 至 5V	-5		5	μA
nRST 终端 (输入/输出)						
V_{IH}	高电平输入切换阈值电压	基于内部电压	2.1			V
V_{IL}	低电平输入切换阈值电压	基于内部电压			0.8	V
V_{OL}	低电平输出电压	$I_{OL} = 1.5\text{mA}$			0.4	V
I_{OL}	低电平输出电流, 漏极开路	nRST = 0.4V	1.5			mA
I_{LKG}	漏电流, 高电平	nRST = VCC1	-5		5	μA
R_{PU}	上拉电阻 (输出已上拉至 VCC1)		10	30	50	$k\Omega$

(1) 使用 WAKE1 的寄存器 8'h12[1:0] 默认值 10b、WAKE2 的寄存器 8'h2B[5:4] 默认值 10b、WAKE3 的寄存器 8'h2B[1:0] 默认值 10b 选择

6.8 时序要求

参数	测试条件	最小值	标称值	最大值	单位
电源					
t_{PWRUP}	VSUP 超过 UVSUP3R 且 VCC1 > UVCC1 后的时间。(4)			5	ms
t_{UVFLTR}	VCC1 和 VCC2 的欠压检测延迟时间(4)	25		50	μs

6.8 时序要求 (续)

参数		测试条件	最小值	标称值	最大值	单位
t _{UVCC1PR}	VCC1 预警的欠压滤波时间 ⁽⁴⁾		2		14	μs
t _{UVCANFLTR}	VCAN 的欠压滤波时间 ⁽⁴⁾		4	10	15	μs
t _{OVFLTR-VCC1}	VCC1 的过压检测滤波时间 ⁽⁴⁾		50	60	75	μs
t _{OVFLTR-VCC2}	VCC2 的过压检测滤波时间 ⁽⁴⁾		20		40	μs
t _{OVFLTRVHSS}	VHSS 的过压检测滤波时间 ⁽⁴⁾		4		35	μs
t _{VSC-VCC1}	VCC1 接地短路检测延迟时间 ⁽⁴⁾		75	100	125	μs
t _{VSC-VCC2}	VCC2 接地短路检测延迟时间 ⁽⁴⁾		75	100	125	μs
t _{SS-VCC2}	VCC2 软启动时间 ⁽⁴⁾	V _{CC2} 范围为 0V 到 4.5V		0.75	1.25	ms
t _{REGON}	VCC1 启动时的短路滤波时间；VCC1 应在该计时器到期之前清除短路阈值。 ⁽⁴⁾	请参阅 图 7-14	3	3.4	3.8	ms
t _{VCC2ON}	VCC2 启动时的短路滤波时间；VCC2 应在该计时器到期之前清除短路阈值。 ⁽⁴⁾	请参阅 图 7-14	3	3.4	3.8	ms
t _{REGOFF}	在接受唤醒事件并检查故障情况之前，VCC1 在失效防护模式下关闭的时间 ⁽⁴⁾	在接受唤醒事件并检查故障情况之前，VCC1 在失效防护模式下关闭的时间	250	300	350	ms
降压稳压器						
t _{ON-MIN}	最短开关导通时间 ⁽⁴⁾	I _{CC1} = 1A		70		ns
t _{OFF-MIN}	最短开关关断时间 ⁽⁴⁾	I _{CC1} = 1A		125		ns
t _{ON-max}	最大开关导通时间 ⁽⁴⁾			7.5		μs
D _{MAX}	最大开关占空比 ⁽⁴⁾			98		%
t _{SS-VCC1}	VCC1 软启动时间	V _{CC1} 范围为 0V 至 V _{CC1} 的 90%		1.8	2.1	ms
f _{SW}	开关频率，寄存器设置 1 ⁽⁴⁾	BUCK_FSW 寄存器字段 65h[5:4] = 00b	1.62	1.8	2.1	MHz
f _{SW}	开关频率，寄存器设置 2 ⁽⁴⁾	BUCK_FSW 寄存器字段 65h[5:4] = 01b	1.8	2.0	2.3	MHz
f _{SW}	开关频率，寄存器设置 3，默认设置 ⁽⁴⁾	BUCK_FSW 寄存器字段 65h[5:4] = 10b	1.98	2.2	2.42	MHz
f _{SW}	开关频率，寄存器设置 4 ⁽⁴⁾	BUCK_FSW 寄存器字段 65h[5:4] = 11b	2.1	2.4	2.7	MHz
f _{SS-MOD}	展频调制频率，设置 1 ⁽⁴⁾	SS_MOD_FREQ 寄存器字段 65h[7:6]=00b		0		%
f _{SS-MOD}	展频调制频率，设置 2 ⁽⁴⁾	SS_MOD_FREQ 寄存器字段 65h[7:6]=01b ⁽⁶⁾		4		%
f _{SS-MOD}	展频调制频率，设置 3 ⁽⁴⁾	SS_MOD_FREQ 寄存器字段 65h[7:6]=10b ⁽⁶⁾		8		%
模式更改						
t _{MODE_STBY_NO M_CTRX}	通过 SPI 写入将 CAN 收发器从关闭状态或可唤醒状态切换至开启或监听状态的转换时间，此时 CRXD 引脚镜像 CAN 总线状态 ⁽⁴⁾	通过 SPI 写入将 CAN 收发器从关闭状态或支持唤醒状态切换至开启状态或监听状态的状态更改时间，此时 CRXD 引脚镜像 CAN 总线状态			20	μs
t _{MODE_NOM_SLP}	从 SPI 睡眠命令开始的时间，此时 CAN 收发器关闭，CRXD 不反映总线状态 ⁽⁴⁾	请参阅 图 7-15			5	μs
t _{MODE_NOM_STBY}	通过 SPI 写入将器件从正常模式切换至待机模式的时间 ⁽⁴⁾	请参阅 图 7-16			5	μs
器件时序						

6.8 时序要求 (续)

参数		测试条件	最小值	标称值	最大值	单位
t_{RSTN_act}	$VCC1 \geq UVCC1$ 以退出重启模式所需的时间 ⁽⁴⁾	寄存器 29h[5] = 0b (默认值) ; 请参阅图 7-13、图 7-14、图 8-16 和图 10-3 作为示例	1.5	2	2.5	ms
t_{RSTN_act}	$VCC1 \geq UVCC1$ 以退出重启模式所需的时间 ⁽⁴⁾	寄存器 29h[5] = 1b ; 请参阅图 7-13、图 7-14、图 8-16 和图 10-3 作为示例	10	15	20	ms
t_{NRSTIN}	在 nRST 引脚上识别到器件复位所需的输入脉冲 ⁽⁴⁾	请参阅图 8-59。	75	100	125	μ s
t_{RSTTO}	重启计时器超时。UVCC1 事件之后器件进入失效防护模式 (如果启用) 或睡眠模式 (如果失效防护模式禁用) 之前所需的时间 ⁽⁴⁾		120	150	180	ms
t_{NRST_TOG}	nRST 输出脉冲宽度 ⁽⁴⁾	寄存器 29h[5] = 0, 请参阅图 8-59	1.5	2	2.5	ms
		寄存器 29h[5] = 1, 请参阅图 8-59	10	15	20	ms
$t_{WK_TIMEOUT}$	总线唤醒超时值 ⁽⁴⁾	请参阅图 8-16	0.8		2	ms
t_{WK_FILTER}	满足唤醒请求滤波总线要求的总线时间	请参阅图 8-16	0.5		0.95	μ s
$t_{WK_WIDTH_MIN}$ (2) (3) (5)	最小 WAKE 引脚脉冲宽度 ⁽⁴⁾	WAKE_WIDTH_INVALID = 00b ; 请参阅图 8-20 和图 8-21	10			ms
		最小 WAKE 引脚脉冲宽度 WAKE_WIDTH_INVALID = 01b ; 请参阅图 8-20 和图 8-21	20			ms
		最小 WAKE 引脚脉冲宽度 WAKE_WIDTH_INVALID = 10b ; 请参阅图 8-20 和图 8-21	40			ms
		最小 WAKE 引脚脉冲宽度 WAKE_WIDTH_INVALID = 11b ; 请参阅图 8-20 和图 8-21	80			ms
$t_{WK_WIDTH_INVALID}$ (2) (3) (5)	被视为无效的最大 WAKE 引脚脉冲宽度 ⁽⁴⁾	WAKE_WIDTH_INVALID = 00b ; 请参阅图 8-20 和图 8-21			5	ms
		被视为无效的最大 WAKE 引脚脉冲宽度 WAKE_WIDTH_INVALID = 01b ; 请参阅图 8-20 和图 8-21			10	ms
		被视为无效的最大 WAKE 引脚脉冲宽度 WAKE_WIDTH_INVALID = 10b ; 请参阅图 8-20 和图 8-21			20	ms
		被视为无效的最大 WAKE 引脚脉冲宽度 WAKE_WIDTH_INVALID = 11b ; 请参阅图 8-20 和图 8-21			40	ms

6.8 时序要求 (续)

参数		测试条件	最小值	标称值	最大值	单位
t _{WK_WIDTH_MAX} ⁽²⁾	最大 WAKE 引脚脉冲窗口 ⁽⁴⁾	WAKE_WIDTH_MAX = 00b; 请参阅图 8-20	750		950	ms
		最大 WAKE 引脚脉冲窗口 WAKE_WIDTH_MAX = 01b; 请参阅图 8-20	1000		1250	ms
		最大 WAKE 引脚脉冲窗口 WAKE_WIDTH_MAX = 10b; 请参阅图 8-20	1500		1875	ms
		最大 WAKE 引脚脉冲窗口 WAKE_WIDTH_MAX = 11b; 请参阅图 8-20	2000		2500	ms
t _{WK_CYC}	t _{WK_CYC} ⁽⁴⁾	用于循环检测的采样窗口; 待机或睡眠模式, 寄存器 8'h12[5] = 0b; 请参阅图 8-23	10	25	35	μs
		用于循环检测的采样窗口; 待机或睡眠模式, 寄存器 8'h12[5] = 1b; 请参阅图 8-23	55	70	85	μs
t _{SILENCE_CAN}	t _{SILENCE_CAN} ⁽⁴⁾	总线不活动超时 当总线从显性状态变为隐性状态或反之, 计时器会复位并重新启动。	0.6		1.2	s
t _{INACTIVE}	t _{INACTIVE} ⁽⁴⁾	用于失效防护模式和不活动的 SWE 计时器。 可以使用寄存器 8'h1C[6:3] 编程为不同的值	4	5	6	min
t _{Bias}	t _{Bias} ⁽⁴⁾	从显性-隐性-显性序列开始到现在的时间。 每个相位 6μs 直至 V _{sym} ≥ 0.1。 请参阅图 7-10			250	μs
t _{SW}	要识别状态更改的 SW 引脚滤波时间 ⁽⁴⁾	要识别状态更改的 SW 引脚滤波时间	130			μs
t _{INITWD}	看门狗的初始长窗口 ⁽⁴⁾	看门狗的初始长窗口, 请参阅图 8-43	127	150	173	ms
		WD_CONFIG_1 寄存器 8'h13[1:0] = 01b; 请参阅图 8-42	255	300	345	ms
		WD_CONFIG_1 寄存器 8'h13[1:0] = 10b (默认值); 请参阅图 8-42	510	600	690	ms
		WD_CONFIG_1 寄存器 8'h13[1:0] = 11b; 请参阅图 8-42	850	1000	1150	ms
t _{CTXD_DTO}	t _{CTXD_DTO} ⁽⁴⁾	显性超时 ⁽¹⁾ , R _L = 60 Ω, C _L = 开路; 请参阅图 7-7	1		5	ms
t _{TOGGLE}	t _{TOGGLE} ⁽⁴⁾	在 WUP 之后进行编程时的 CRXD 引脚切换时序; 请参阅图 8-16	5	10	15	μs
t _{WD-ACC}	超时看门狗时序精度 ⁽⁴⁾	超时看门狗已启用。选择看门狗计时器的典型值时请参考表 8-16	-15	tWD	15	%
f _{PWM-ACC}	HSS1-4 PWM 频率精度 ⁽⁴⁾	HSS 设置为 PWM, PWM 频率设置为 200Hz 或 400Hz (根据 PWMx_FREQ 位确定)	-10		10	%
t _{WD-ACC}	窗口和问答看门狗计时精度 ⁽⁴⁾	窗口看门狗或问答看门狗已启用。选择看门狗计时器的典型值时请参考表 8-16	-10	tWD	10	%
t _{TMRACC}	Timer1、Timer2 周期/导通时间精度或 SWE 计时器精度 ⁽⁴⁾	根据寄存器 8'h25 (TIMER1_CONFIG) 或 8'h26 (TIMER2_CONFIG) 配置的 Timer1 或 Timer2 的典型值; 根据 8'h25 配置的 SWE 计时器的典型值 (SWE_TIMER_SET)	-15		15	%
F _{OSC-16M}	16MHz 时钟频率		15.36	16	16.64	MHz

6.8 时序要求 (续)

参数		测试条件	最小值	标称值	最大值	单位
F _{OSC-1M}	1MHz 时钟频率		0.94	1.04	1.14	MHz
F _{OSC-10k}	10kHz 时钟频率		8.8	10.4	12	kHz

- (1) 一旦 CTXD 处于显性状态的持续时间超过 CTXD 显性超时 (t_{CTXD_DTO}) 值, t_{CTXD_DTO} 便会立即禁用收发器的驱动器, 从而释放 CAN 总线线路以进入隐性状态, 防止因本地故障而将总线锁定为显性状态。驱动器只有在 CTXD 返回高电平 (隐性状态) 后才能发送显性信号。尽管这样可防止 CAN 总线出现本地故障, 以免将总线锁定在显性状态, 但会限制可能的最小数据速率。CAN 协议允许 (CTXD 上) 在最差情况下最多可有 11 个连续显性位, 其中 5 个连续显性位后面紧接一个错误帧。该条件与 t_{CTXD_DTO} 最小值一同限制了最小位速率。最小比特率的计算公式如下: 最小比特率 = 11 ÷ t_{CTXD_DTO} = 11 位 ÷ 1.2ms = 9.2kbps。
- (2) 该参数仅在寄存器 11h[7:6] = 11b 时有效
- (3) 这是器件会将 WAKE 引脚输入检测为良好脉冲的最小脉冲宽度。t_{WK_WIDTH_MIN} 最小值与 t_{WK_WIDTH_INVALID} 最大值之间的值是不确定的, 是否被视为有效也是不确定的。
- (4) 根据设计指定
- (5) 该参数根据 t_{WK_WIDTH_INVALID} 寄存器 11h[3:2] 的编程值进行设置
- (6) 不适用于 REV_ID=20h 的器件

6.9 开关特性

在建议工作条件下，且 VSUP/VSUPB = 5.5V 至 28V (除非另有说明)。除非另有说明，否则所有典型值都在 $T_J = 25^\circ\text{C}$ 、VSUP/VSUPB = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定

参数		测试条件	最小值	典型值	最大值	单位
发送器和接收器特性						
$t_{\text{prop(TxD-busrec)}}$	传播延迟时间，低电平到高电平的 CTXD 边沿到驱动器隐性状态 (显性状态到隐性状态)	$45\ \Omega \leq R_L \leq 65\ \Omega$, $C_L = 100\text{pF}$, $R_{\text{CM}} = \text{开路}$; 请参阅图 7-4		50	80	ns
$t_{\text{prop(TxD-busdom)}}$	传播延迟时间，高电平到低电平的 CTXD 边沿到驱动器显性状态 (隐性状态到显性状态)			50	80	ns
$t_{\text{sk(p)}}$	脉冲偏斜 ($ t_{\text{prop(TxD-busrec)}} - t_{\text{prop(TxD-busdom)}} $)			10	25	ns
t_{R}	差分输出信号上升时间:			30	50	ns
t_{F}	差分输出信号下降时间:			35	55	ns
$t_{\text{prop(busrec-RXD)}}$	传播延迟时间，总线隐性输入到 CRXD 高电平输出 (显性状态到隐性状态)	$45\ \Omega \leq R_L \leq 65\ \Omega$, $C_L = 100\text{pF}$, $R_{\text{CM}} = \text{开路}$, $C_{\text{RXD}} = 15\text{pF}$ 请参阅图 7-5		75	110	ns
$t_{\text{prop(busdom-RXD)}}$	传播延迟时间，总线显性输入到 CRXD 低电平输出 (隐性状态到显性状态)			75	110	ns
t_{LOOP}	环路延迟 ⁽¹⁾	$45\ \Omega \leq R_L \leq 65\ \Omega$, $C_L = 100\text{pF}$, $C_{\text{RXD}} = 15\text{pF}$, $V_{\text{CC1}} \pm 2\%$, 请参阅节 7			170	ns
符合 ISO 11898-2:2024 的 CAN FD 时序特性，包括信号改善特性 (SIC)；$t_{\text{bit(TXD)}} \geq 125\text{ns}$。典型条件：$R_L = 45\ \Omega$ 至 $65\ \Omega$，$C_L = 100\text{pF}$，$C_{\text{CRXD}} = 15\text{pF}$；请参阅节 7						
$t_{\Delta \text{Bit(Bus)}}$	发送的位宽时间差	总线隐性位长度相对于 TXD 位长度的差异， $\Delta t_{\text{Bit(Bus)}} = t_{\text{Bit(Bus)}} - t_{\text{Bit(TXD)}}$	-10		10	ns
$t_{\Delta \text{Bit(RXD)}}$	接收的位宽时间差	RXD 隐性位长度相对于 TXD 位长度的差异， $\Delta t_{\text{Bit(RXD)}} = t_{\text{Bit(RXD)}} - t_{\text{Bit(TXD)}}$	-30		20	ns
$t_{\Delta \text{REC}}$	接收器时间对称性	RXD 隐性位长度相对于总线位长度的差异， $\Delta t_{\text{REC}} = t_{\text{Bit(RXD)}} - t_{\text{Bit(Bus)}}$	-20		15	ns
$t_{\text{REC_START}}$	从 TXD 上升沿至被动隐性阶段开始的延迟时间	请参阅图 7-17			530	ns
$t_{\text{SIC_START}}$	从 TXD 上升沿至主动隐性阶段开始的延迟时间				120	ns
$t_{\text{SIC_END}}$	从 TXD 上升沿至主动隐性阶段结束的延迟时间			355		ns
SPI 开关特性						
f_{SCK}	SPI 时钟频率 ⁽²⁾	正常模式和待机模式、睡眠模式 - 如果存在 VCC1，且如果存在寄存器 BYTE_CNT，则 09h[3]=0b (单字节模式)			4	MHz
f_{SCK}	SPI 时钟频率 ⁽²⁾	正常模式和待机模式、睡眠模式 - 如果存在 VCC1，且如果存在寄存器 BYTE_CNT，则 09h[3]=1b (双字节模式)			2	MHz
t_{SCK}	SPI 时钟周期 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1；如果寄存器 BYTE_CNT，则 09h[3]=0b (单字节模式) 请参阅图 7-12	250			ns

6.9 开关特性 (续)

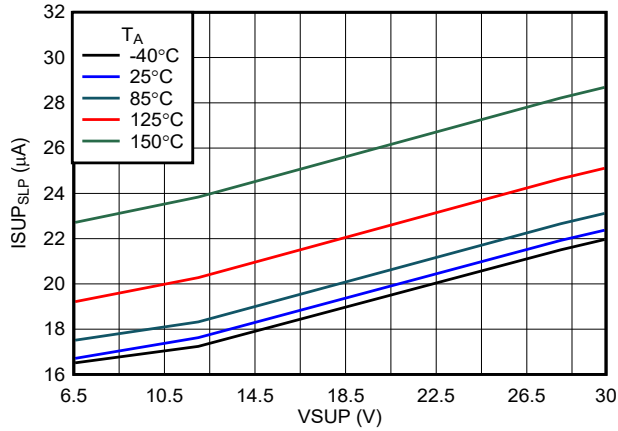
在建议工作条件下, 且 VSUP/VSUPB = 5.5V 至 28V (除非另有说明)。除非另有说明, 否则所有典型值都在 $T_J = 25^\circ\text{C}$ 、VSUP/VSUPB = 12V、VCAN = 5V 且 $R_L = 60\ \Omega$ 条件下指定

参数		测试条件	最小值	典型值	最大值	单位
t_{SCK}	SPI 时钟周期 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 如果寄存器 BYTE_CNT, 则 09h[3]=1b (双字节模式) 请参阅 图 7-12	500			ns
t_{SCKR}	SPI 时钟上升时间 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 请参阅 图 7-11			40	ns
t_{SCKF}	SPI 时钟下降时间 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 请参阅 图 7-12			40	ns
t_{SCKH}	SPI 时钟高电平 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 如果寄存器 BYTE_CNT, 则 09h[3]=0b (单字节模式) 请参阅 图 7-12	125			ns
t_{SCKH}	SPI 时钟高电平 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 如果寄存器 BYTE_CNT, 则 09h[3]=1b (双字节模式) 请参阅 图 7-12	250			ns
t_{SCKL}	SPI 时钟低电平 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 如果寄存器 BYTE_CNT, 则 09h[3]=0b (单字节模式) 请参阅 图 7-12	125			ns
t_{SCKL}	SPI 时钟低电平 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 如果寄存器 BYTE_CNT, 则 09h[3]=1b (双字节模式) 请参阅 图 7-12	250			ns
t_{nCSS}	nCS 芯片选择建立时间 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 请参阅 图 7-12	100			ns
t_{nCSH}	nCS 芯片选择保持时间 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 请参阅 图 7-12	100			ns
t_{nCSD}	nCS 芯片选择禁用时间 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 请参阅 图 7-11	50			ns
t_{SISU}	数据输入建立时间 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 请参阅 图 7-11	50			ns
t_{SIH}	数据输入保持时间 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 请参阅 图 7-11	50			ns
t_{SOV}	数据输出有效 ⁽²⁾	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 请参阅 图 7-12			80	ns
t_{RSO}	SDO 上升时间 ⁽²⁾ , $C_{\text{LOAD}} \leq 20\text{pF}$	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 请参阅 图 7-12			40	ns
t_{FSO}	SDO 下降时间 ⁽²⁾ , $C_{\text{LOAD}} \leq 20\text{pF}$	正常模式和待机模式以及睡眠模式 - 如果存在 VCC1; 请参阅 图 7-12			40	ns

(1) 从 TXD 输入上的信号边沿到 RXD 输出上极性相同的下一个信号边沿的时间, 将考虑两个信号边沿的最大延迟。

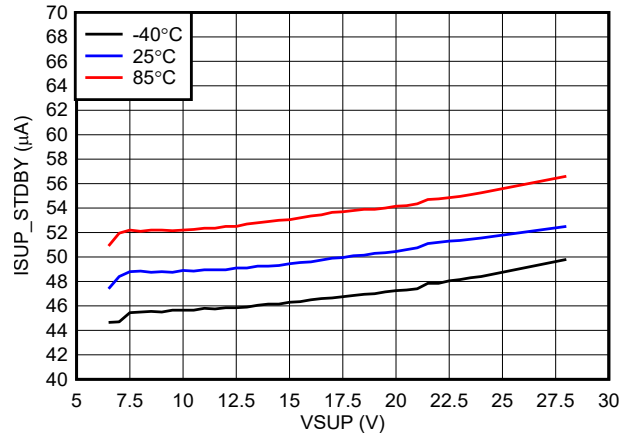
(2) 根据设计指定

6.10 典型特性



WAKE 引脚有效、CAN = 关闭 循环检测 = 关闭
悬空 循环唤醒 = 关闭 VCC1 = 关闭 选择性唤醒 = 关闭

图 6-1. 睡眠模式电池电流消耗与 VSUP 和温度间的关系



唤醒引脚禁用 CAN = 关闭 循环检测 = 关闭
循环唤醒 = 关闭 WD = 关闭 选择性唤醒 = 关闭

图 6-2. 待机模式电池电流消耗与 VSUP 和温度间的关系

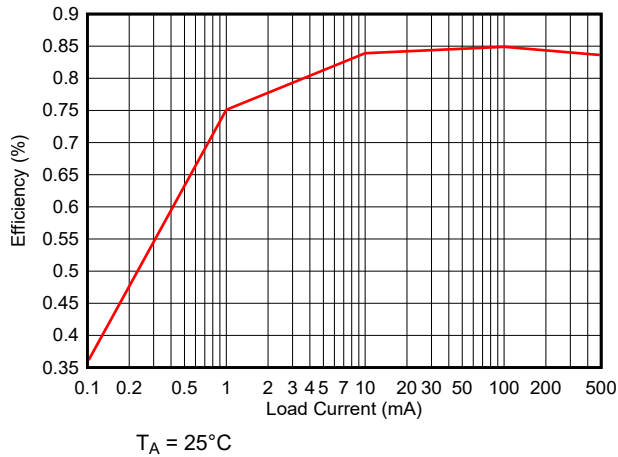


图 6-3. 自动模式下的 VCC1 降压转换器效率 (VCC1 = 3.3V)

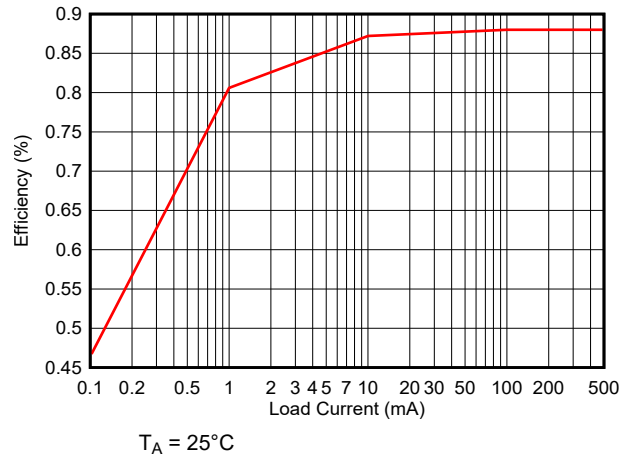


图 6-4. 自动模式下的 VCC1 降压转换器效率 (VCC1 = 5V)

7 参数测量信息

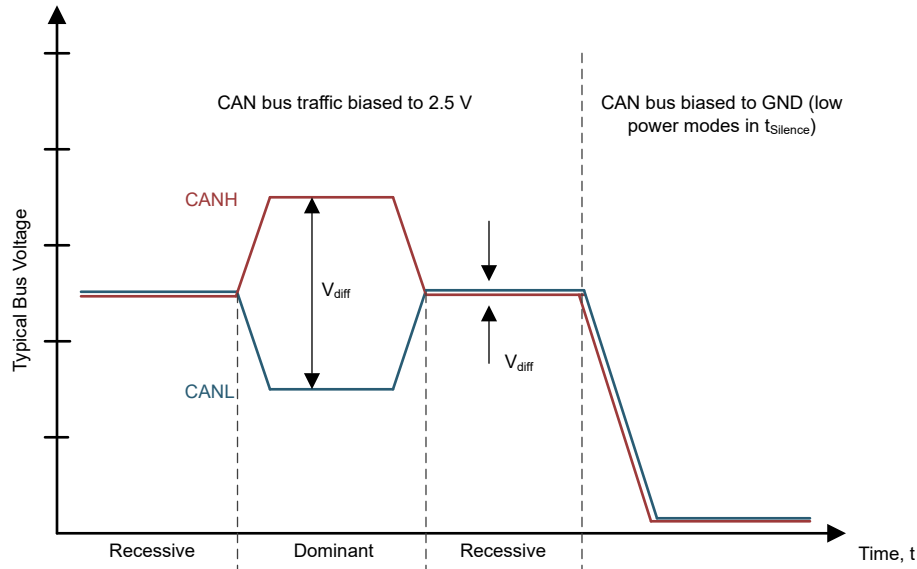
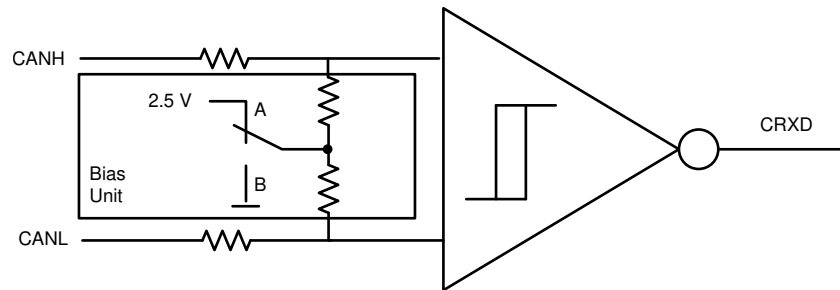


图 7-1. 总线状态 (物理位表示)



- A. 正常模式、监听模式
- B. 待机和睡眠模式 (低功耗)

图 7-2. 简化的隐性共模偏置单元和接收器

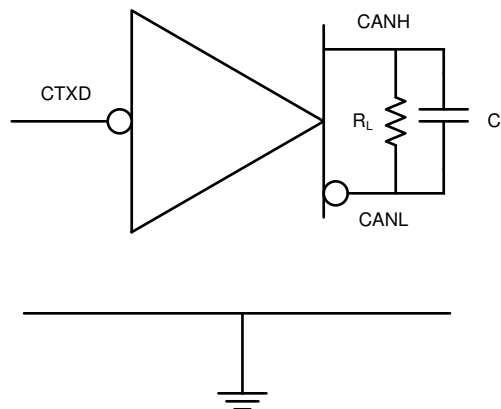


图 7-3. 电源测试电路

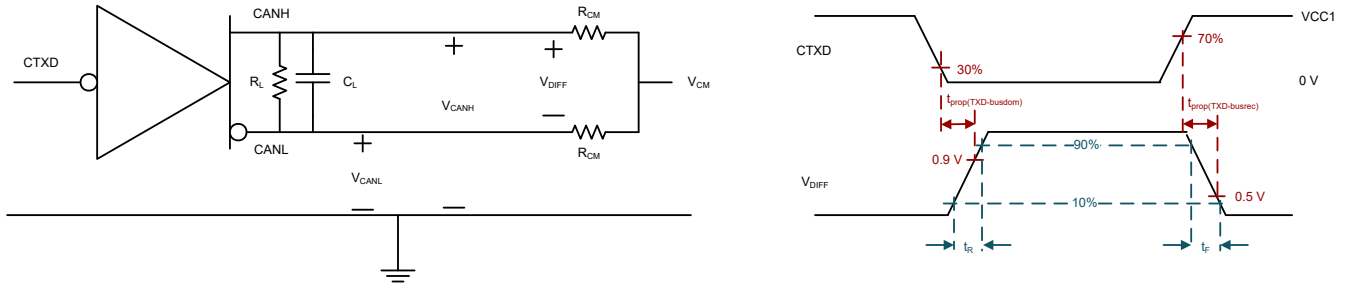


图 7-4. 驱动器测试电路与测量

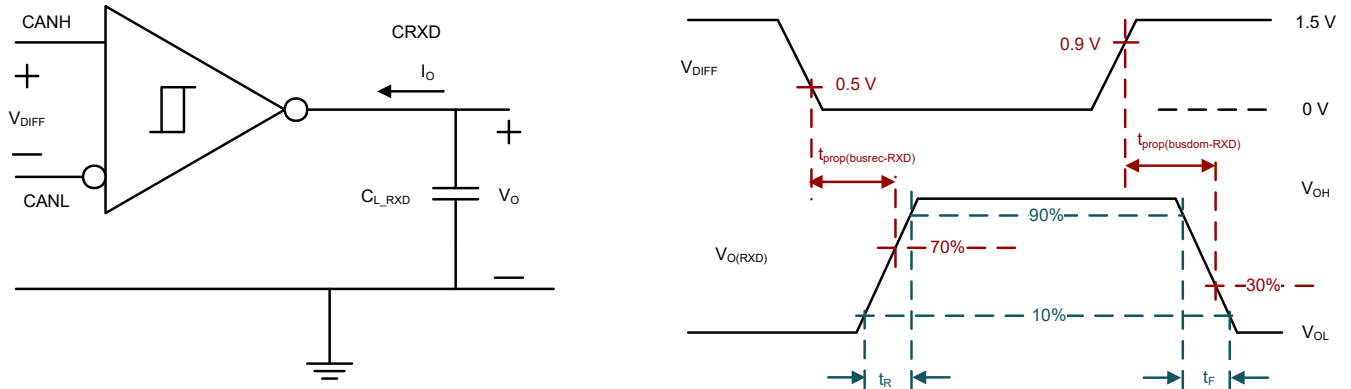


图 7-5. 接收器测试电路与测量

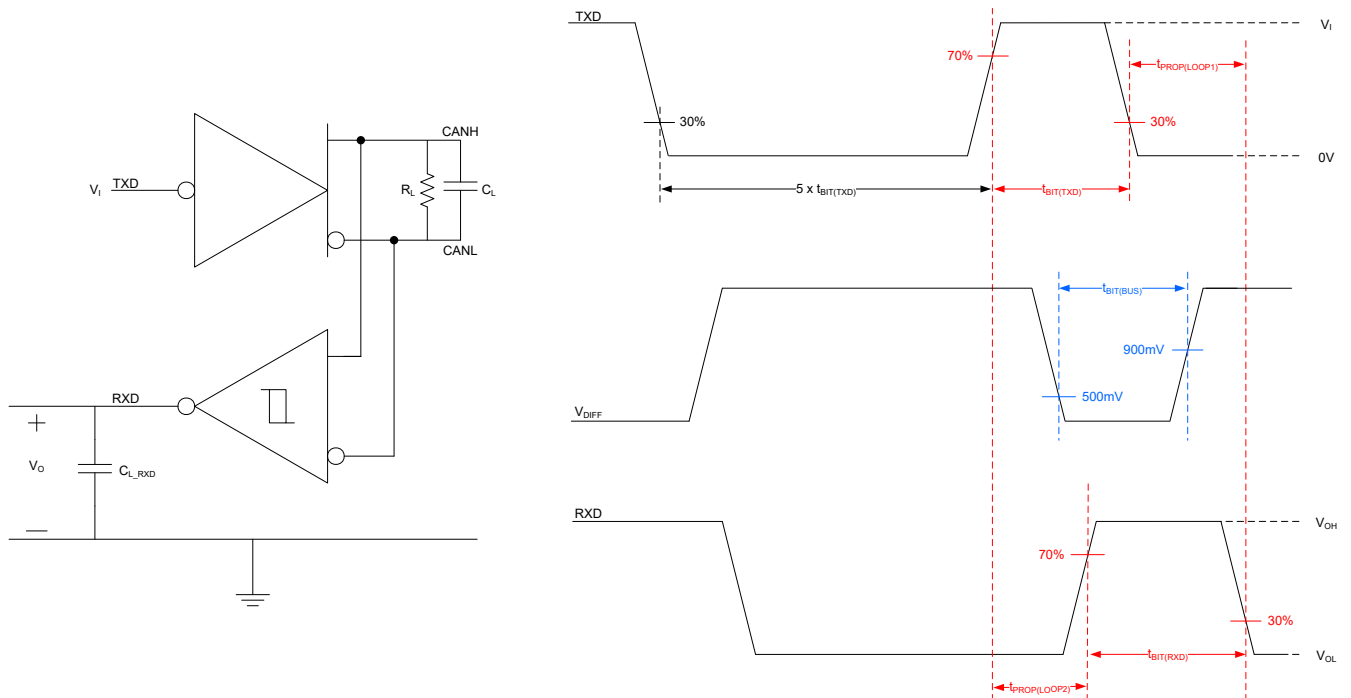


图 7-6. 发送器和接收器时序行为测试电路和测量

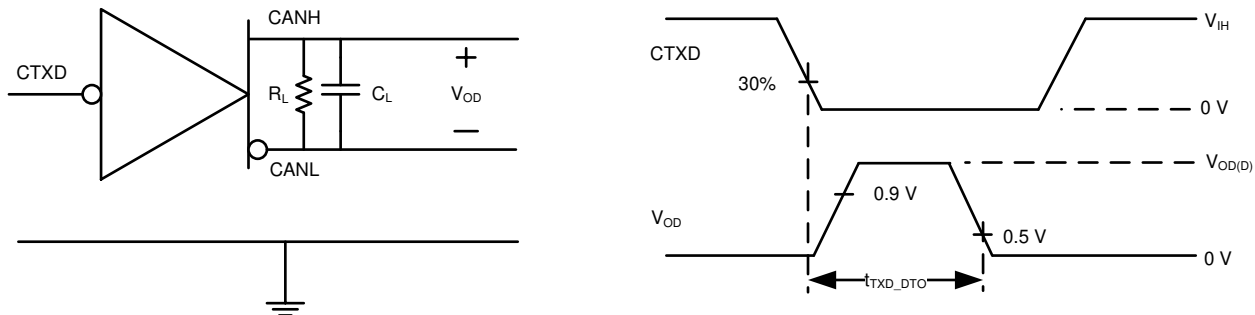


图 7-7. TXD 显性超时测试电路与测量

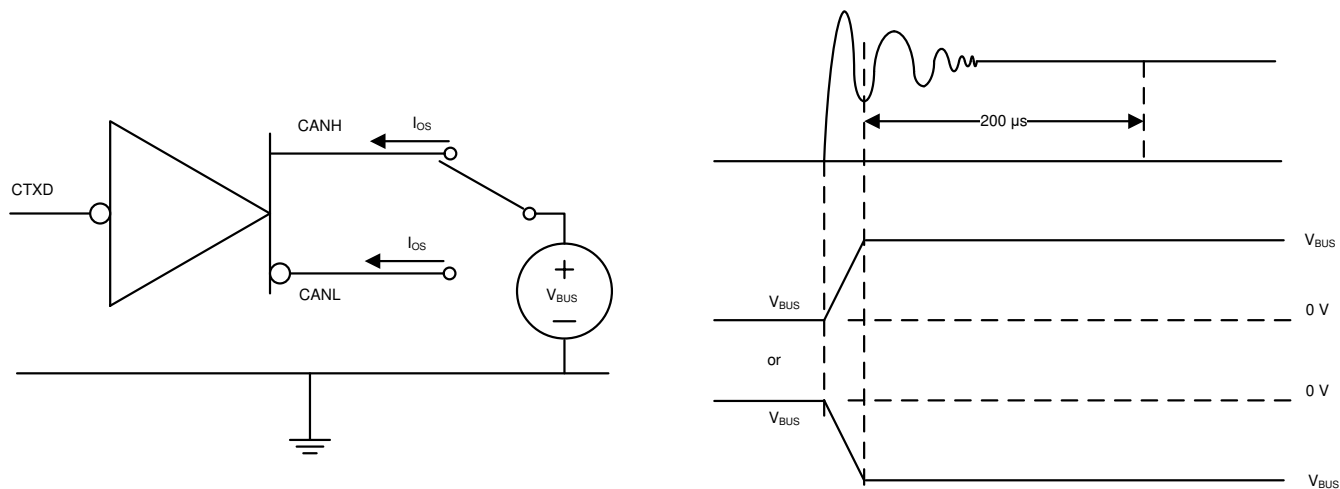


图 7-8. 驱动器短路电流测试与测量

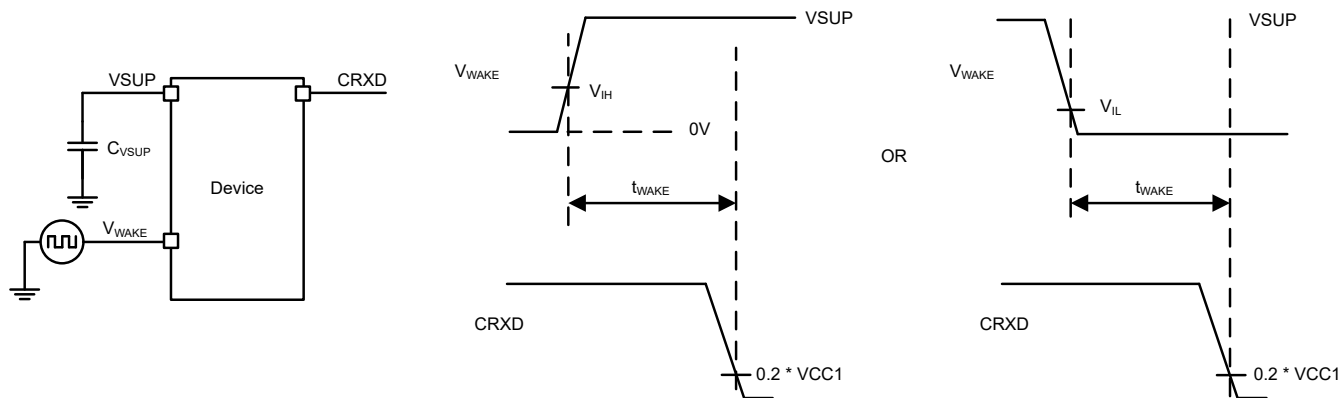


图 7-9. 监控 RXD 输出时的 t_{WAKE}

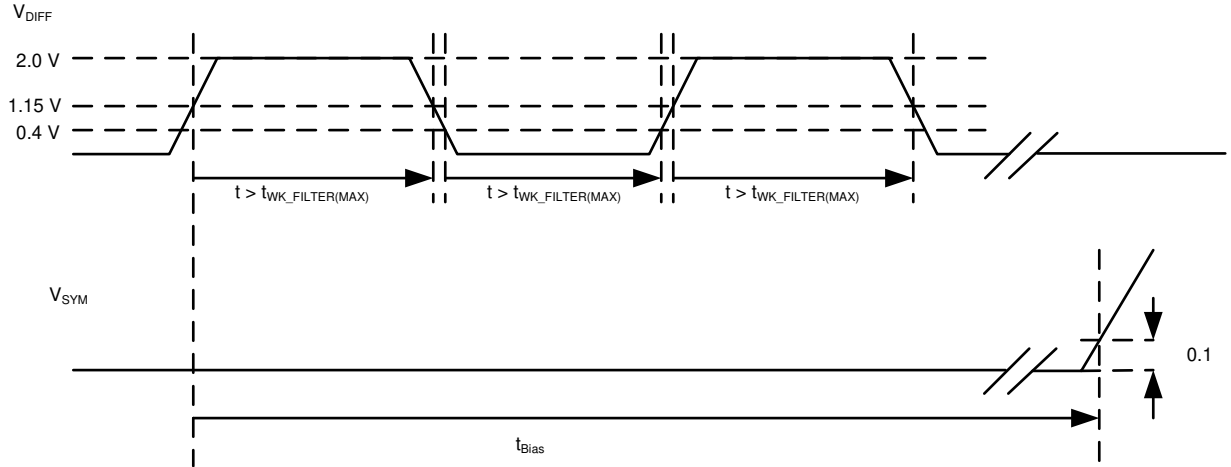


图 7-10. 偏置反应时间测量的测试信号定义

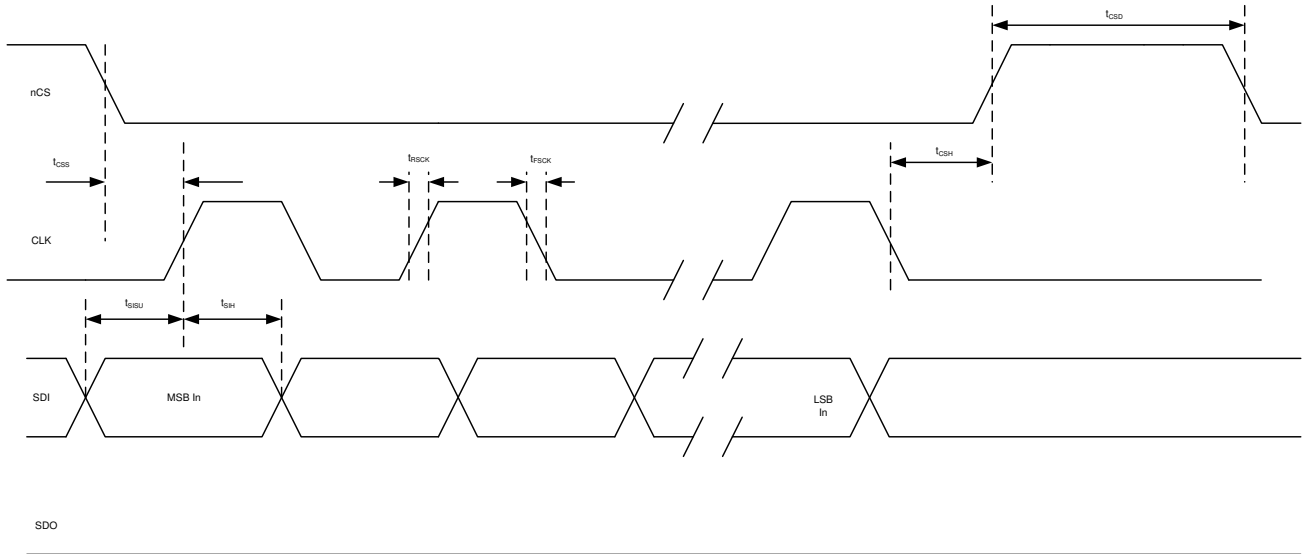


图 7-11. SPI AC 特征写入

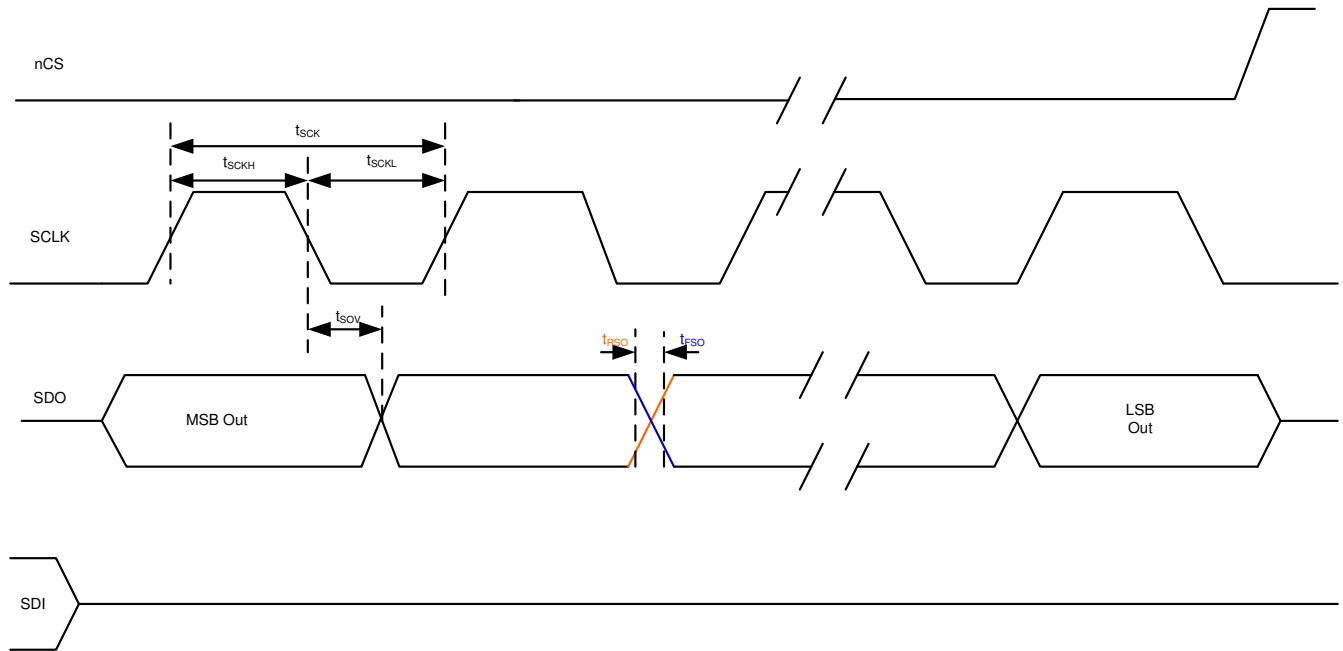


图 7-12. SPI AC 特征读取

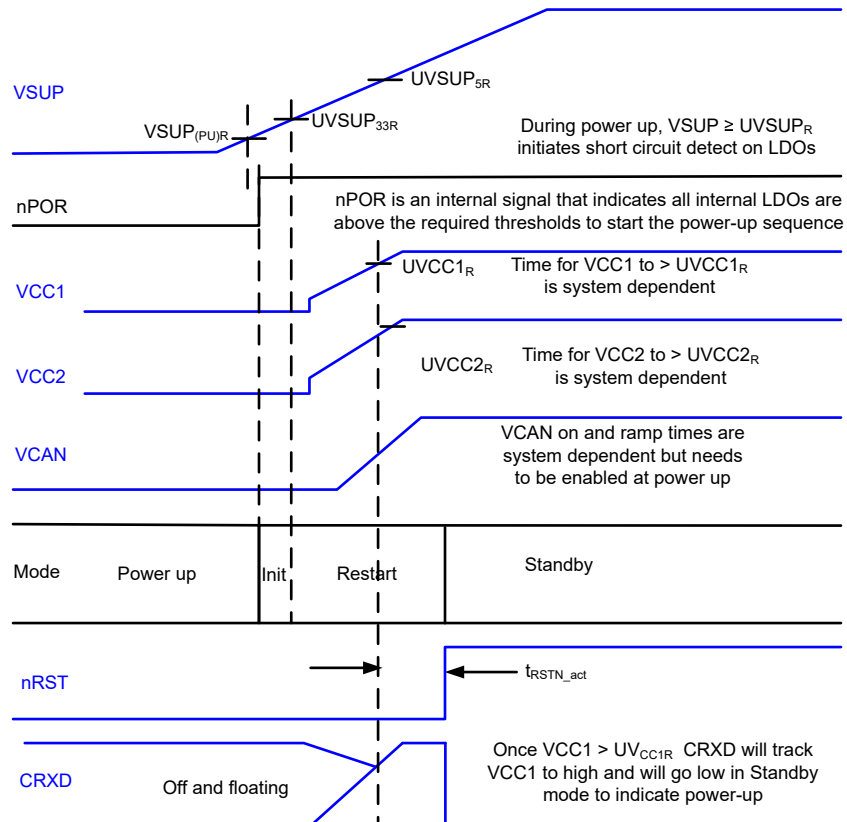


图 7-13. 上电时序

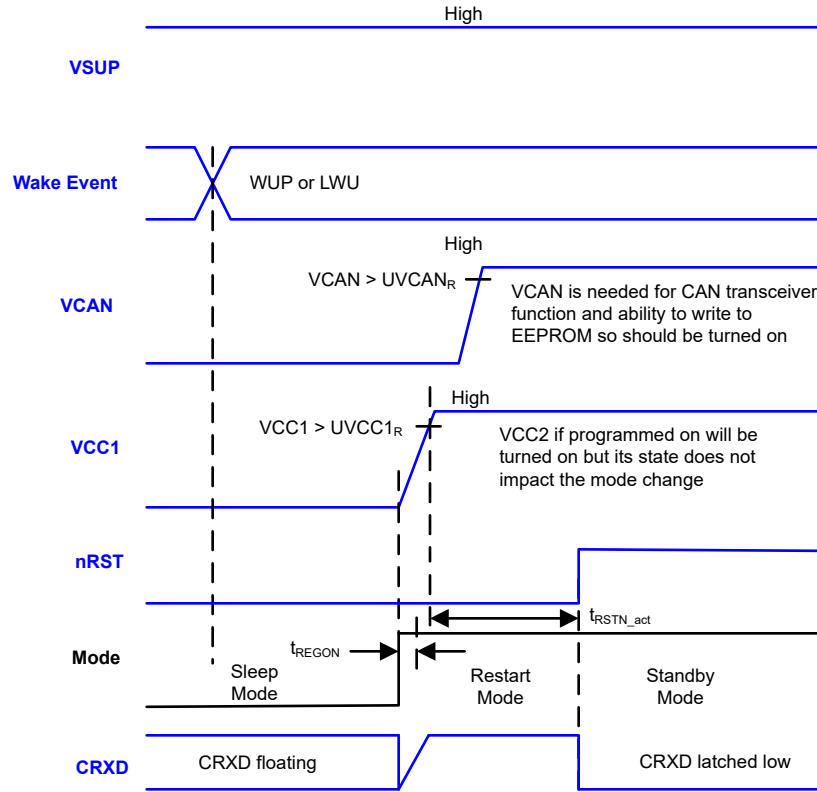


图 7-14. 睡眠到重启机时序

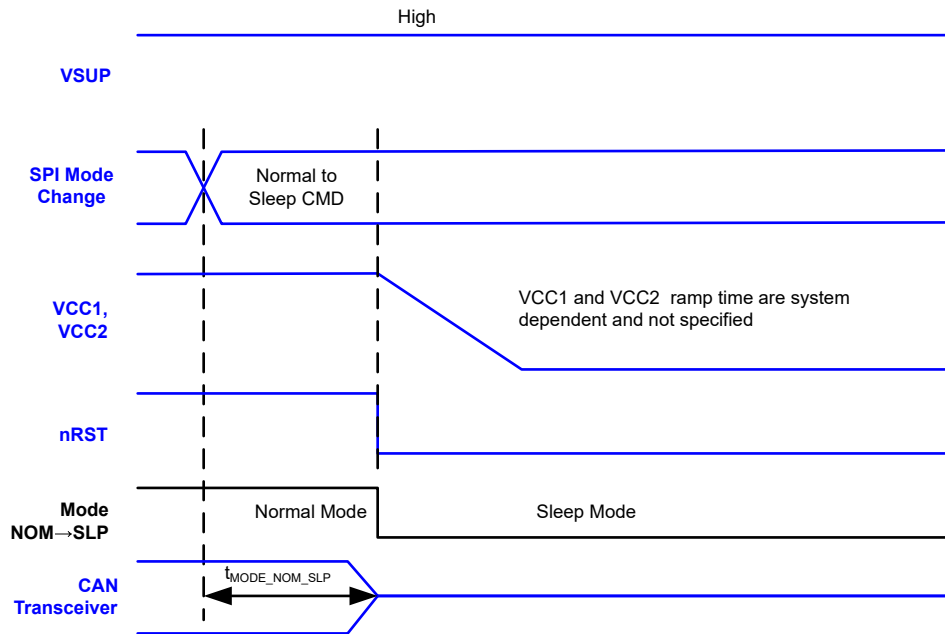


图 7-15. 正常到睡眠时序

- A. 如果配置为依赖于器件模式（在睡眠模式下关闭），则 VCC1 和 VCC2 会在睡眠模式下关闭。请注意，VCC1 和 VCC2 可以配置为在睡眠模式下保持开启。
- B. 蓝色信号是 TCAN245x-Q1 的输入或输出，黑色信号是 TCAN245x-Q1 的内部信号。这适用于时序图图 7-13、图 7-14、图 7-15 和图 7-16。

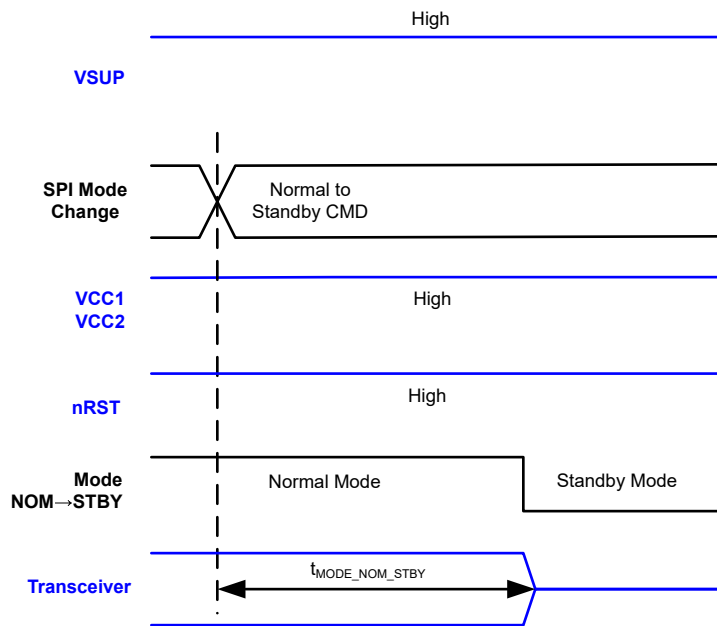


图 7-16. 正常到待机时序

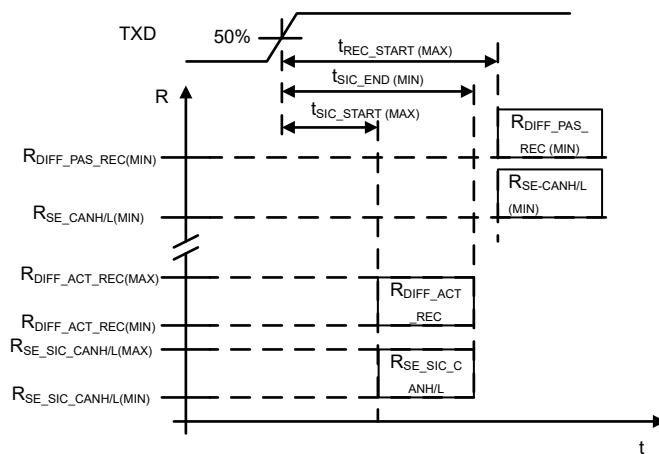


图 7-17. 主动隐性阶段期间的电阻值，用于信号改善功能

8 详细说明

8.1 概述

TCAN245x-Q1 系统基础芯片 (SBC) 系列集成了 CAN FD 收发器。CAN FD 收发器支持高达 5Mbps 的数据速率，符合高速 CAN 物理层标准：ISO 11898-2:2024。TCAN2451-Q1 支持在专用 CAN 帧上进行选择性唤醒。该器件可以通过使用实现 ISO 11898-2:2024 唤醒模式 (WUP) 的 CAN 总线进行远程唤醒。该器件具有串行外设接口 (SPI)，可连接到本地微处理器进行配置。SPI 支持高达 4MHz 的时钟速率。该器件提供一个软件开发引脚，可帮助实施者进行开发。在此模式下，看门狗仍处于运行状态，但仅设置标志。

这些器件根据 VSEL 引脚连接，提供 3.3V 或 5V 的 V_{CC1} 输出，并支持高达 1A 的负载。这些器件有一个单独的 5V LDO (V_{CC2})，可在外部提供高达 200mA 的电流，并具有对电池短路保护功能。CAN FD 收发器使用 5V 输入电源 VCAN。

8.2 功能方框图

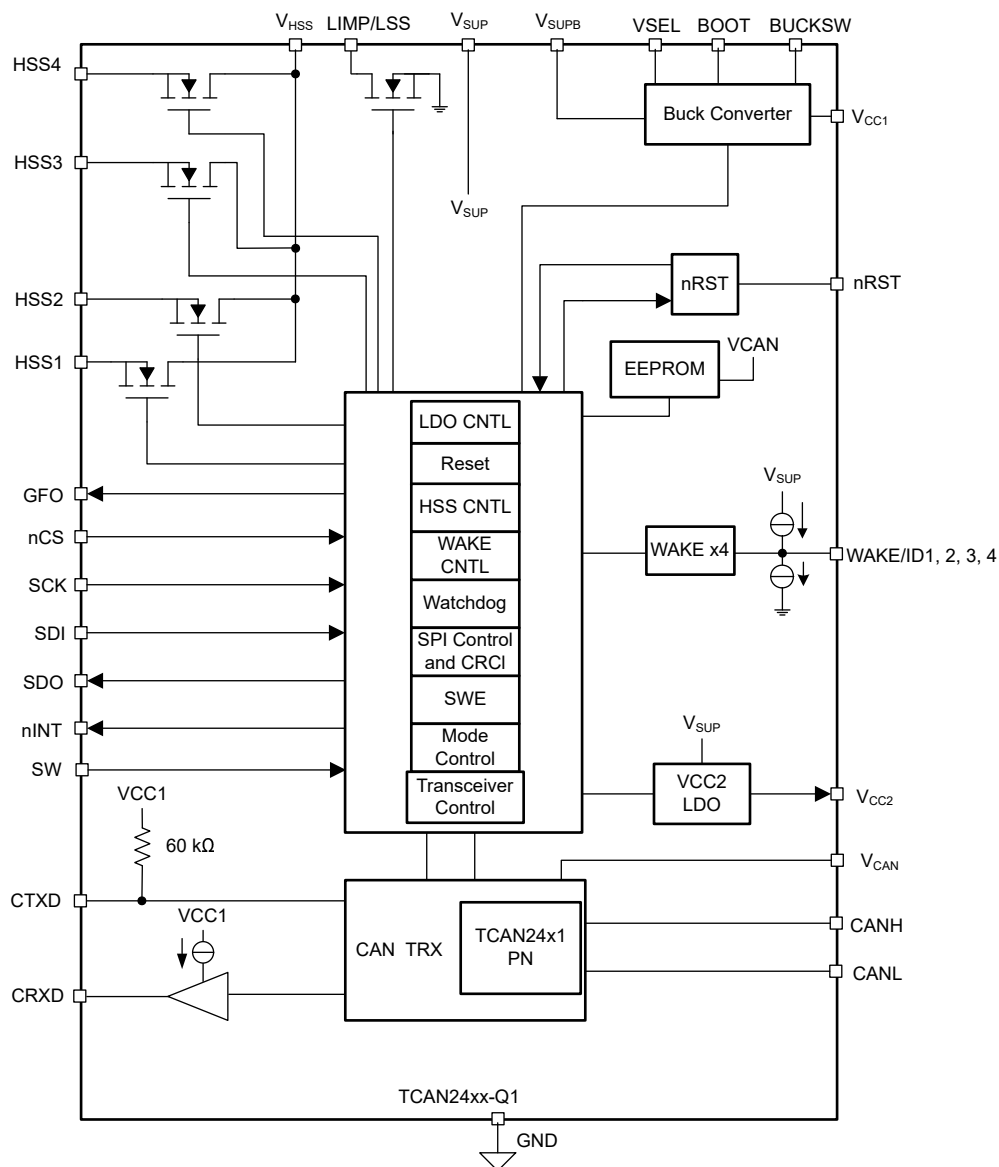


图 8-1. TCAN245x-Q1 功能方框图

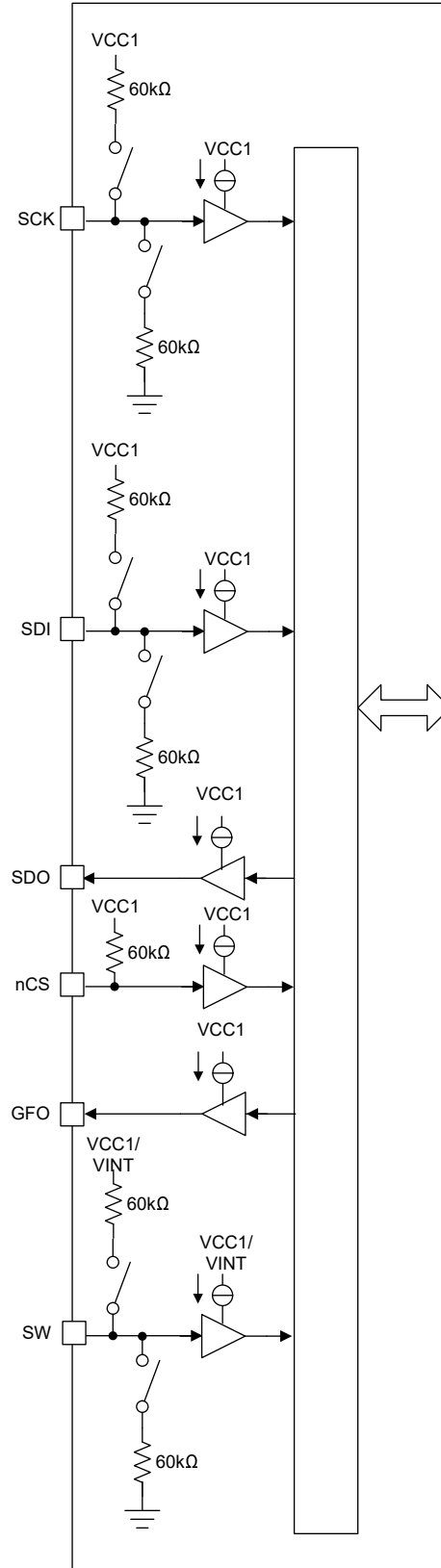


图 8-2. 数字输入/输出方框图

8.3 特性说明

8.3.1 CAN FD 收发器

图 8-3 展示了 CAN FD 收发器的方框图。

CTXD 是处理器向 CAN FD 发送器提供的输入，用于控制 CAN FD 总线的状态。当 CTXD 为低电平时，总线输出为显性状态。当 CTXD 为高电平时，总线输出为隐性状态，即逻辑 0。CTXD 输入结构与具有 3.3V 至 5V V_O 的处理器兼容。CTXD 有一个连接到 VCC1 的内部上拉电阻。总线会受到保护，避免因系统故障，无法通过显性状态超时计时器将 CTXD 驱动为低电平，而导致卡滞在显性状态。

CRXD 是 CAN FD 接收器的输出。发生 CAN 唤醒事件时，CRXD 引脚被锁存为低电平。CRXD 还指示来自高压 WAKE 引脚的本地唤醒 (LWU)。CRXD 是推挽输出缓冲器，因此不需要外部上拉电阻。在重启模式下，RXD 引脚被驱动为高电平。当 $VCC1 > UVCC1$ 且持续 t_{RSTN_act} 时，器件自动转换至待机模式。CRXD 引脚被拉至低电平，以指示唤醒请求。对 CRXD 引脚进行编程，使其以 t_{TOGGLE} 的脉冲宽度切换低电平或高电平，可参阅图 8-16 查看此特性的示例。

VCAN 引脚为 CAN FD 收发器提供 5V 电源输入。监测 VCAN 是否发生欠压事件 UVCAN。当 VCAN 存在且未处于故障状态时，寄存器 8'h4F[1] 的 VCAN_STATUS 设置为 1b。为了使 CAN FD 收发器可用，VCAN 必须存在。此引脚也用于 EEPROM 写入，因此必须开启才能执行此功能。

CAN FD 收发器支持关闭、开启、监听和支持唤醒状态。收发器的状态使用寄存器 8'h10[2:0] 进行编程。ON 表示独立收发器的正常模式。进入失效防护模式时，CAN 收发器默认为支持唤醒，但可以通过使寄存器 8'h10[3] 处的 CAN1_FSM_DIS = 1b 来在此模式下禁用。

V_{CAN} 引脚为 CAN FD 发送器提供 5V 电源输入。监测 V_{CAN} 是否发生欠压事件 UV_{CAN}。当 V_{CAN} 存在且未处于故障状态时，寄存器 8'h4F[1] 的 VCAN_STATUS 设置为 1b。为了使 CAN FD 发送器可用，VCAN 必须存在。此引脚也用于 EEPROM 写入，因此必须存在 VCAN 才能执行此功能。

发生 CAN 唤醒事件时，CRXD 引脚被锁存为低电平。CRXD 还指示由 WAKE_x 引脚引起的唤醒。CRXD 引脚是推挽式输出，因此不需要外部上拉电阻。在重启模式下，CRXD 引脚被驱动为高电平。当 VCC1 > UVCC1 且持续 t_{RSTN_act} 时，器件自动转换至待机模式。然后 CRXD 引脚被拉至低电平，以指示唤醒请求。对 CRXD 引脚进行编程，使其以 t_{TOGGLE} 的脉冲宽度切换低电平或高电平，可参阅“静态唤醒”查看此特性的示例。

表 8-1. CAN FD 收发器在 SBC 模式下的可编程状态

SBC 模式	开启	侦听	支持唤醒	关闭	SBC 模式控制
正常	✓	✓	✓	✓	开启
待机		✓	✓	✓	支持唤醒
睡眠			✓ 默认	✓	支持唤醒
重启			✓ 默认	✓	支持唤醒
失效防护			✓ 默认	✓	支持唤醒

备注

- 进入 SBC 重启模式时，收发器变为支持唤醒
- 进入 SBC 失效防护模式时，收发器默认为支持唤醒。

8.3.1.1 驱动器和接收器功能

CTXD 和 CRXD 引脚是处理器和 CAN FD 物理层收发器之间的输入和输出。这些器件的数字逻辑输入和输出电平是相对于 VCC1 的 TTL 电平，以便与具有 3.3V 或 5V 逻辑的协议控制器兼容。表 8-2 和表 8-3 提供了 CAN 驱动器和 CAN 接收器在每种模式下的状态。

表 8-2. 驱动器功能表

收发器状态	TXD 输入	总线输出		驱动的总线状态
		CANH	CANL	
CAN 导通	L	H	L	显性
	H 或开路	Z	Z	偏置隐性
支持唤醒 (CAN)	X	Z	Z	弱下拉到 GND
关闭	X	Z	Z	

表 8-3. CAN 接收器功能表

收发器状态	CAN 差分输入 V _{ID} = V _{CANH} - V _{CANL}	总线状态	RXD 端子
导通/侦听	V _{ID} ≥ 0.9V	显性	L
	0.5V < V _{ID} < 0.9V	未定义	未定义
	V _{ID} ≤ 0.5V	隐性	H
支持唤醒	V _{ID} ≥ 1.15V	显性	请参阅图 8-16
	0.4V < V _{ID} < 1.15V	未定义	
	V _{ID} ≤ 0.4V	隐性	
关闭	开路 (V _{ID} ≈ 0V)	开路	H

8.3.2 VCC1 稳压器

TCAN245x-Q1 在 VCC1 上包含一个完全集成的同步降压稳压器。VCC1 是低压数字 I/O 引脚的主电源，也是微控制器的预期电源。图 8-4 显示了经过简化的方框图。

VSUPB 是降压稳压器的输入电源引脚。但是，应确认 VSUP 和 VSUPB 在电路板上连接在一起，以便降压稳压器导通并正常运行。确认 VSUP/VSUPB 通过外部反向电池保护二极管和 EMI 滤波网络连接到电池。VSUPB 引脚是可耐受高压的引脚。建议在靠近该引脚的位置连接电容值为 100nF 的去耦电容器，以提高瞬态性能。

VCC1 输出引脚为外部电路提供 3.3V 或 5V 的电源，负载电流高达 1A。如果 VSEL 引脚连接到 GND，则 VCC1 输出设置为 5V。如果 VSEL 引脚保持悬空，则 VCC1 输出设置为 3.3V。在上电时检测 VSEL 引脚的状态，并相应地配置 VCC1 输出电平。上电序列完成后，VSEL 引脚的状态不会影响 VCC1 输出配置。上电序列完成后，内部上拉电阻禁用，以避免从 VSEL 引脚消耗电流。

VCC1 引脚能够根据寄存器设置 VCC1_SINK 来吸收 10 μ A 或 1000 μ A 的电流，并且默认处于活动状态。通过设置寄存器位 VCC1_SNK_DIS 来禁用电流吸收。

在 BUCKSW 和 VCC1 引脚之间连接一个具有合适电感值的电感器 L_{OUT}。VCC1 和 GND 之间需要连接一个输出电容器 C_{OUT}。应用部分介绍了 L_{OUT} 和 C_{OUT} 正确值的选择标准。在 BUCKSW 和 BOOT 引脚之间连接一个 100nF 的引导电容器 C_{BOOT}。需要使用 C_{BOOT} 电容器来确保高侧开关正常运行。

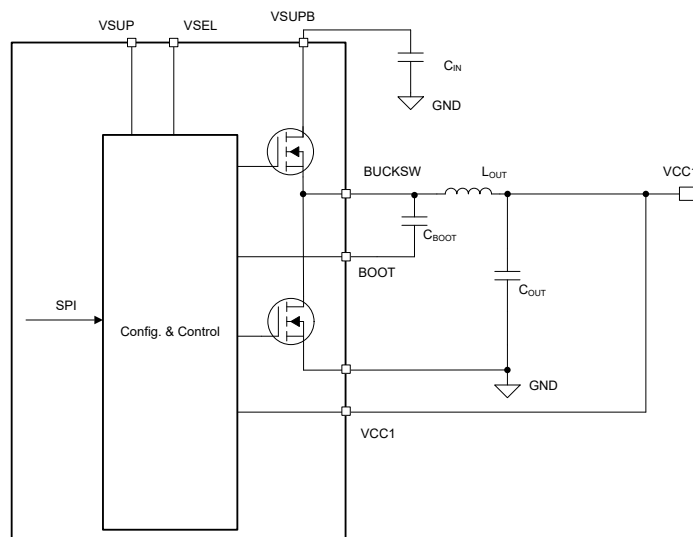


图 8-4. VCC1 降压稳压器方框图

TCAN245x-Q1 允许通过 SPI 寄存器配置降压稳压器。寄存器 VCC1_CFG 确定降压稳压器是否始终处于导通状态，或者状态是否由器件模式控制（默认），如表 8-27 所述。

寄存器 BUCK_CONFIG1 允许用户设置展频调制选项 SS_MOD_FREQ、常规开关频率、低功耗模式下的 PWM 和自动模式配置以及电流限制设置。降压稳压器采用双随机展频 (DSRSS) 方法

V_{CC1} 上有三个监控器：欠压 (UVCC1)、过压 (OVCC1) 和接地短路 (VCC1_{SC})。V_{CC1} 是主稳压器输出，用于设置数字 IO 电压电平。V_{CC1} 上的任何故障都会导致如图 8-53 所述的器件状态更改。

8.3.2.1 降压稳压器功能说明

8.3.2.1.1 固定频率峰值电流模式控制

TCAN245x-Q1 中集成的降压稳压器是一款同步降压转换器，具有集成式高侧 (HS) 和低侧 (LS) 开关。该稳压器通过以受控的占空比打开高侧和低侧 NMOS 开关，提供稳定的输出电压。请参阅图 8-5。高侧开关导通期间，BUCKSW 引脚电压上升至约 VSUPB，电感器电流 i_L 以线性斜率 $(VSUPB - VCC1)/L$ 增加。当高侧开关被控制逻辑断开时，低侧开关在经过反击穿死区时间 (t_D) 后将会导通。电感器电流通过低侧开关以 $-VCC1/L$ 的斜率放

电。降压转换器的控制参数定义为占空比 $D = t_{ON}/T_{SW}$ ，其中 t_{ON} 是高侧开关导通时间， T_{SW} 是开关周期。转换器控制环路通过调整占空比 D 来维持恒定的输出电压。在可忽略损耗的降压转换器中， D 与输出电压成正比，与输入电压成反比： $D = V_{CC1}/V_{SUPB}$ 。

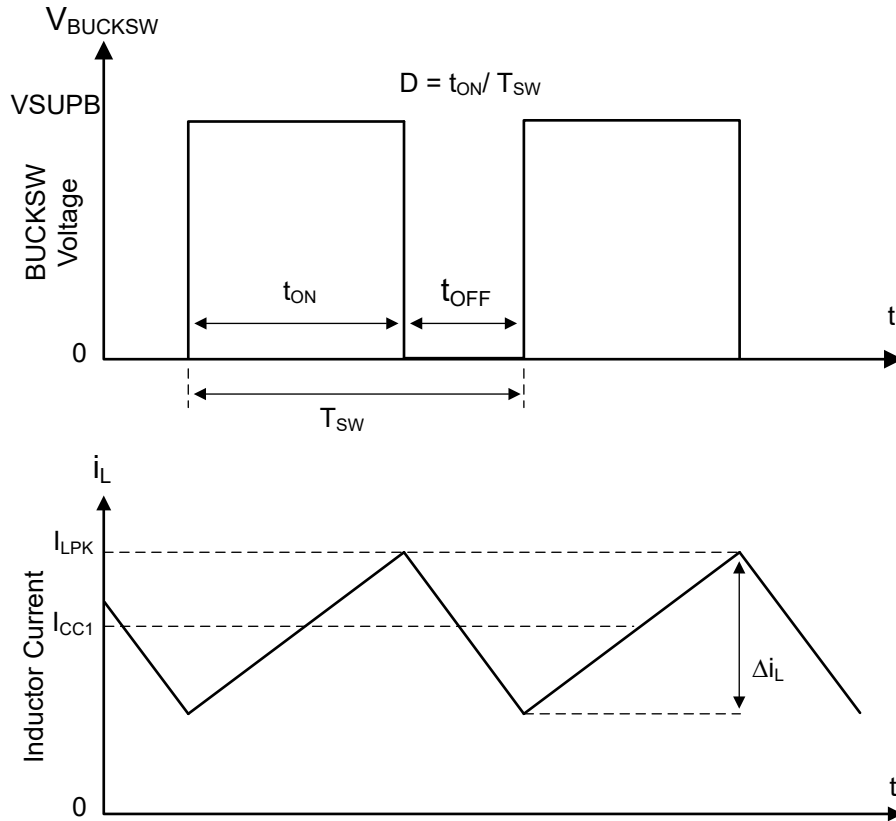


图 8-5. 连续电流模式 (CCM) 下的开关节点波形

该降压稳压器采用固定频率峰值电流模式控制。它使用电压反馈环路并基于电压偏移量调节峰值电流命令来实现精确的直流电压调节。通过检测高侧开关的峰值电感电流，并与峰值电流阈值进行比较来控制高侧开关的导通时间。电压反馈环路具有内部补偿功能，需要较少外部元件，设计简单，并且可以在采用各种输出电容器的情况下稳定地工作。正常负载条件下，转换器以固定开关频率工作。当设置为自动模式（从 PWM 自动转换到 PFM 模式）时，在轻载条件下，降压稳压器在 PFM 模式下运行，以保持高效率。当设置为强制 PWM (FPWM) 模式时，该稳压器在 PWM 模式下运行，以实现低输出电压纹波、严格的输出电压调节和恒定的开关频率。

8.3.2.1.2 最短导通时间、最短关断时间和频率折返

最短导通时间 (T_{ON_MIN}) 是指高侧开关可导通的最短时间。 T_{ON_MIN} 通常为 60ns。最短关断时间 (T_{OFF_MIN}) 是指高侧开关可关断的最短时间。 T_{OFF_MIN} 通常为 110ns。在 CCM 运行模式下， T_{ON_MIN} 和 T_{OFF_MIN} 将限制电压转换范围，而没有开关频率折返。不允许频率折返的最小占空比为：

$$D_{MIN} = T_{ON_MIN} \times f_{SW} \quad (1)$$

不允许频率折返的最大占空比为：

$$D_{MAX} = 1 - T_{OFF_MIN} \times f_{SW} \quad (2)$$

给定所需的输出电压时，无频率折返的最大 V_{SUPB} 可通过以下公式得出：

$$V_{SUPB_MAX} = V_{CC1} \div [f_{SW\ ON_} \times T_{MIN}] \quad (3)$$

不考虑频率折返时，可由下式计算得出最小 VSUPB：

$$VSUPB_MIN = VCC1 \div [1 - f_{SW} \times T_{OFF_MIN}] \quad (4)$$

一旦 T_{ON_MIN} 或 T_{OFF_MIN} 被触发，就会采用频率折返方案，这可以延长最大占空比或降低最小占空比。导通时间会随着 VSUPB 电压的增加而减少。一旦导通时间降至 T_{ON_MIN} ，开关频率就会开始降低，同时 VSUPB 继续升高，这进一步降低了占空比，从而使 VCC1 保持在稳压范围内。

当在低 VSUPB 条件下需要更大的占空比时，频率折返方案也适用。在器件达到 T_{OFF_MIN} 后，频率就会降低，从而延长最大占空比。在这种情况下，频率可以低至大约 133kHz。宽频率折返范围使 VCC1 能够在电源电压 VSUPB 大幅降低的情况下保持稳定，从而实现更低的有效压降。在发生频率折返并保持稳定输出电压的情况下， f_{SW} 减小时，VSUPB_MAX 将升高，而 VSUPB_MIN 将会降低。

8.3.2.1.3 过流和短路保护

降压稳压器整合了峰值和谷值电感器电流限制，可为器件提供过载和短路保护，并限制最大输出电流。谷值电流限值可防止电感器电流在输出短路期间失控，而峰值和谷值限值则协同工作，以限制转换器的最大输出电流。逐周期电流限制用于过载，而断续模式用于持续短路。高侧 MOSFET 过流保护是通过峰值电流模式控制的特性来实现的。当高侧开关在既定消隐时间后接通时，会检测到高侧开关电流。每个开关周期内，高侧开关电流会与误差放大器 (EA) 减去斜坡补偿的输出进行比较。高侧开关的峰值电流由恒定的最大钳位峰值电流阈值 I_{SC} 限制。此外，还将对流经低侧 MOSFET 的电流进行检测和监控。当低侧开关导通时，电感电流开始下降。如果低侧开关的电流在开关周期结束时高于低侧电流限制 I_{LS_LIMIT} ，将不会关闭。低侧开关保持导通，从而使电感器电流不断下降，直到电感器电流低于低侧电流限值 I_{LS_LIMIT} 。然后，低侧开关关断，高侧开关在经过死区时间之后导通。达到 I_{LS_LIMIT} 后，峰值和谷值电流限制控制提供到负载的最大电流，并可以通过下式计算得出：

$$I_{CC1-max} = [I_{LS_LIMIT} + I_{SC}] \div 2 \quad (5)$$

如果内部反馈电压低于 VCC1_{33SC} 阈值 (VCC1_{33SC} 针对 3.3V VCC1、VCC1_{5SC} 针对 5V VCC1)，则会激活短路保护模式，TCAN245x-Q1 将进入失效防护模式。在失效防护模式下，降压稳压器将关断。图 8-36 介绍了 TCAN245x-Q1 如何在 VCC1 上发生短路故障后退出失效防护模式。

8.3.2.1.4 软启动

集成软启动电路可防止输入浪涌电流影响稳压器和输入电源。软启动是通过在器件首次启用或上电时缓慢升高内部基准电压来实现的。典型软启动时间为 1.8ms。如果没有此特性，在具有大输出电容和高 VOUT 的应用中，浪涌电流会大到足以触发限流保护，这可能会在器件进入失效防护模式时导致错误启动。该器件还会在稳压器导通后 t_{REGON} 时间内阻止短路检测，以防止错误启动。

8.3.2.2 降压稳压器功能模式

8.3.2.2.1 降压稳压器关断模式

在以下情况下，降压稳压器处于关断模式：

- TCAN245x-Q1 处于关闭状态或失效防护模式
- TCAN245x-Q1 处于睡眠模式 (除非编程为开启)

8.3.2.2.2 降压稳压器运行模式

当降压稳压器处于活动状态时，工作模式取决于 SBC 模式和 BUCK_CONFIG1 寄存器中的设置。如果 TCAN245x-Q1 处于 SBC 正常模式，则降压稳压器默认处于强制 PWM 模式。如果 TCAN245x-Q1 处于 SBC 待机模式或 SBC 睡眠模式，则降压稳压器默认处于自动模式。但是，通过使用 BUCK_CONFIG1 寄存器 8'h65[2]=1b，可以在 SBC 待机模式或 SBC 睡眠模式下强制稳压器进入 PWM (FPWM) 模式。同样，通过使用 BUCK_CONFIG1 寄存器 8'h65[3]=0b，可以在 SBC 正常模式下强制稳压器进入自动模式。在 SBC 重启模式下，降压稳压器处于自动模式。

在自动模式下，稳压器根据负载电流自动从 PWM 模式切换到 PFM 模式。如果流经高侧开关的峰值电流小于 300mA（典型值），则稳压器将转换到 PFM 模式。

表 8-4. 降压稳压器模式与 SBC 模式

PWM_PFM_CNTL 设置 (8'h65[3:2])	正常	待机	睡眠	失效防护	重启
00b	自动	自动	自动	关闭	自动
01b	自动	FPWM	FPWM	关闭	自动
10b (默认值)	FPWM	自动	自动	关闭	自动
11b	FPWM	FPWM	FPWM	关闭	自动

8.3.3 V_{CC2} 稳压器

V_{CC2} 引脚为外部电路提供 5V 电压和最高 200mA 的电流，且需要一个接地的外部电容器。V_{CC2} 引脚提供对电池短路保护，如果连接到 VCAN 或外部 CAN 收发器，不得将 VCC2 从电路板上移除，否则可能发生对电池短路。V_{CC2} 上有三个监控器：欠压 (UVCC2)、过压 (OVCC2) 和接地短路 (VCC2_{SC})。当检测到这些故障时，会提供中断并且可能会也可能不会关闭 LDO。不会发生模式更改。当 VCC2 开启且未处于故障状态时，寄存器 8'h4F[2] 的 VCC2_STATUS 通过设置为 1b 来指示这一点。

8.3.3.1 V_{CC2} 电池短路保护

V_{CC2} 的输出级具有电池短路保护。如果外部电压等于或高于 OVCC2，则不会出现反向电流。这种保护针对达到该引脚的绝对最大额定值的电压。如果器件上电时出现电池短路且电压高于额定电压，则可能会损坏器件或出现可靠性问题。

8.3.4 复位功能 (nRST 引脚)

nRST 引脚是一个双向开漏低侧驱动器，可提供多种功能：用于监测欠压事件的 VCC1 监测输出、向处理器指示已进入重启状态的指示器以及器件输入复位。

nRST 通过 30kΩ 电阻连接到 V_{CC1}，请参阅图 8-6。当发生 V_{CC1} 欠压 (UVCC1) 事件时，器件转换到重启模式，并且 nRST 引脚锁存为低电平。nRST 引脚的行为如图 8-7 所示，具体取决于 SBC 运行模式以及如何进入该模式。

当器件进入重启模式时，该引脚的行为取决于进入方法。如果进入重启模式会使 VCC1 稳压器导通，nRST 会锁存为低电平，直到器件进入待机模式。此时间为 t_{RSTN_act}，从 LDO 超过 LDO 上升欠压电平开始计算。如果 VCC1 稳压器在进入重启模式时已经导通，则该引脚被拉至低电平并持续 t_{NRST_TOG} 时间。在此时间之后，器件转换至待机模式并将 nRST 恢复高电平。

该引脚可以确定何时施加 t_{NRSTIN} 的输入脉冲，导致器件重新加载 EEPROM，将其他寄存器设置为出厂默认值并进入重启模式。

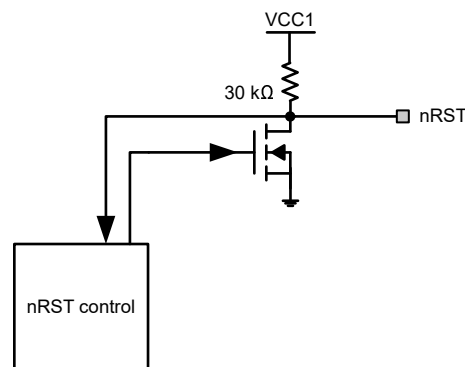


图 8-6. nRST 方框图

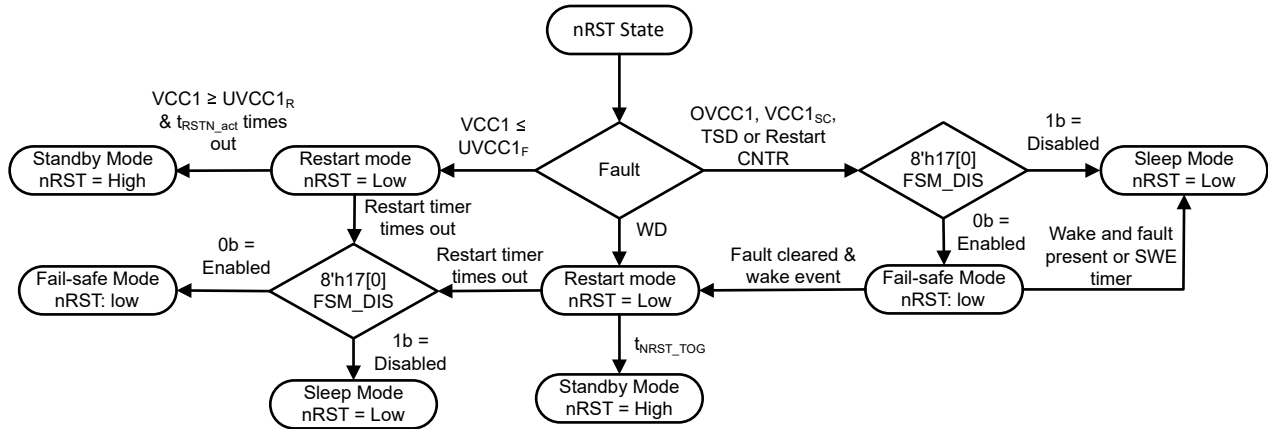


图 8-7. nRST 状态图

8.3.5 LIMP 功能

LIMP 引脚适用于跛行回家功能，是一个开漏、低电平有效输出。如果看门狗已超时，导致发生复位，则使用该引脚进入跛行回家模式。通过连接到电源（通常是电池电源 V_{SUP} ）的外部电阻器上拉引脚。为关闭 LIMP 引脚，确认看门狗错误计数器因正确的输入触发或 SPI 向 LIMP_RESET 位 (8'h1A[1]) 写入 1b 而归零。如果对任何事件进行了编程来触发失效防护模式，则也会导通 LIMP 引脚。如果出现 VCC1SC、OVCC1、看门狗错误或热关断故障，使用寄存器位 LIMP_SLP_FLT_EN (8'h1A[7])，将 LIMP 引脚配置为在睡眠模式下处于活动状态。如果失效防护模式禁用，此功能使 LIMP 能够在因任何故障进入睡眠模式时激活。

对 LIMP 引脚进行编程，以用作低侧开关。使用寄存器位 LIMP_LSS_SEL 配置低侧开关。要将此引脚用作低侧开关，请使用寄存器位 LIMP_DIS 禁用 LIMP 功能。否则，器件会忽略低侧开关设置。使用寄存器位 LIMP_LSS_CNTL，可以将低侧开关用作常开或常关，或配置为使用 PWM1、PWM2、Timer1 或 Timer2。

8.3.6 高侧开关

HSS1-4 引脚是高侧开关的输出。 V_{HSS} 引脚是高侧开关输出的专用电源引脚。对这些引脚进行编程，以支持 200Hz 或 400Hz 的 10 位 PWM。PWM1、PWM2、PWM3 或 PWM4 可以分配至 HSSx。将 HSS4 配置为使用两个计时器中的一个，使 HSS4 可与支持循环检测的 WAKEx/IDx 引脚配合使用。循环检测用于睡眠模式，从而降低睡眠模式电流。

要配置 HSS3 和 HSS4，请使用寄存器 8'h4D[7:0]。要配置 PWM3 和 PWM4 SBC_CONFIG0 寄存器 8'h0C[5:4] = 01b，请使用 PWM1 和 PWM2 配置寄存器对其进行编程。这会将 PWM1 控制寄存器更改为 PWM3，将 PWM2 控制寄存器更改为 PWM4。配置寄存器后，最佳做法是更改 8'h0C[5:4] = 00b。因此，将 PWM 寄存器转换回 PWM1 和 PWM2。

任何 HSS 都可以连接到任何其他 HSS，并通过为 HSS 分配相同的控制机制进行同步。这允许使用更高的电流负载。将相同的 PWM 分配至多个 HSS 会同步选定的 HSS。按相同方式使用 Timer1 和 Timer2。同步高侧开关时，请按照以下流程操作。

要使用同一计时器进行同步，请执行以下操作：

- 首先确保所选计时器处于关闭状态
- 将所选高侧开关编程为同一控制计时器
- 对计时器周期和导通时间进行编程
- 高侧开关会在导通时间编程完成且选定的 HSSx 同步后立即启动

要将多个 HSSx 与同一 PWM 同步，请按照顺序执行下述步骤：

- 对 PWMx_FREQ 进行编程
- 对 PWMx_DC_MSB 进行编程

- 对 PWMx_DC (LSB 位) 进行编程。在此步骤后, PWM 被编程, 并且 HSSx 会以选定的 PWM 频率和占空比导通
- 确认对 PWMx_FREQ 或 PWMx_DC_MSB 的任何更改都将对 PWMx_DC (LSB 位) 进行编程作为最后一步, 使得更新得以实施

监控高侧开关是否存在开路负载和过流故障。当检测到有过流通过 HSS 时, 滤波时间 t_{OCFLTR} 用来确定过流是否有效。如果有效, 则会在 INT_7 寄存器 (8'h55) 中设置相应的 HSSx 过流中断标志。如果过流条件持续 t_{OCOFF} 时间, HSS 将关断并且 HSSx_CNTL 寄存器将复位为 000b。HSS 不会自动重新导通。通过写入相应的 HSSx_CNTL 寄存器, HSS 可以在另一个 t_{OCOFF} 周期后再次导通。如果过流故障被清除, HSS 保持导通。如果过流故障存在, HSS 将在 t_{OCOFF} 时间后关断。在 HSS 上检测到开路负载故障时, 会在 INT_7 寄存器 (8'h55) 中设置中断标志。HSS 不会因开路负载故障关断。请注意, HSSx 过流或开路负载故障中断标志在故障清除后不会自动清除。

还会根据 OVHSS 阈值, 监测 VHSS 引脚上是否存在高侧开关过压条件。如果 VHSS 超过此阈值, 会在 INT_4 寄存器 (8'h5A[2]) 中设置中断标志, 并且所有四个高侧开关都将断开, HSSx_CNTL 寄存器位也将复位为 000b。同样, 当 VHSS 降至 UVHSS 阈值以下时, 会在 INT_4 寄存器 (8'h5A[2]) 中设置中断标志, 并且所有四个高侧开关都将断开, HSSx_CNTL 寄存器位也将复位为 000b。在 VHSS 恢复到正常电平后, 如果 HSS_OV_UV_REC 寄存器 (8'h4F[5]) 设置为 1b, 则高侧开关会自动启用至之前的状态。如果 HSS_OV_UV_REC = 0b, 则高侧开关由于 VHSS 上的过压或欠压事件保持关断。也可以分别通过 HSS_OV_DIS 和 HSS_UV_DIS 寄存器位 (8'h4F[7] 和 8'h4F[6]) 禁用 OVHSS 和 UVHSS 故障。请注意, OVHSS/UVHSS 中断标志在故障清除后不会自动清除。

备注

- 对于电阻负载, 不需要使用接地的外部电容器。
- 对于电感负载, 需要使用一个外部 100nF 的接地电容器。
- 将 10 位 PWM 用于 HSS 时, 可以选择由于开关的导通和关断时间而无法实现的值。00 0000 0001b 就是一个这样的例子

8.3.7 WAKE 和 ID 输入

WAKE1/ID1、WAKE2/ID2、WAKE3/ID3 和 WAKE4/ID4 是接地偏置的本地唤醒 (LWU) 输入引脚, 可耐受高电压。这些引脚也可配置为 ID 引脚, 以帮助识别 ECU 在车辆中的位置。请参阅“ID 功能”

通过设置 WAKE_PIN_CONFIG3 寄存器 (地址 = 2Ah) [复位 = F0h] 中的寄存器位 [7:4], 可以单独配置引脚的唤醒功能。“通过 WAKE 输入端子实现本地唤醒 (LWU)”中进一步说明了唤醒功能。这些引脚支持上升沿和下降沿触发, 这意味着它们可以在 WAKE 引脚转换的任一边沿识别 LWU。该引脚可配置为接受脉冲, 请参阅图 8-20 了解此行为的时序图。WAKE 引脚默认启用, 但可以通过使用寄存器 8'h2A[7:5] 的 WAKE_PIN_SET 关闭单个 WAKE 引脚来禁用。寄存器 8'h11[7:6] 设置引脚用来注册唤醒事件的方法。这些引脚可以配置为循环检测唤醒 (请参阅“循环检测唤醒”) 或静态唤醒。

WAKE 引脚具有四个单独的阈值, 可针对状态变化设置这些阈值。

- 寄存器 8'h12[1:0] 的 WAKE1_LEVEL
- 寄存器 8'h2B[5:4] 的 WAKE2_LEVEL
- 寄存器 8'h2B[1:0] 的 WAKE3_LEVEL
- 寄存器 8'h7B[5:4] 的 WAKE4_LEVEL

备注

如果选择了 WAKEx_LEVEL = 10b 或 11b 并使用静态唤醒, 则系统设计人员必须确保 VSUP 不会超过唤醒引脚阈值; 否则, 可能会发生误唤醒。VSUP 上的正常欠压事件不会导致发生这种情况。

如果 WAKEx_LEVEL = 00b 且器件进入失效防护模式或睡眠模式且 VCC1 关闭, 则 WAKEx 引脚会被禁用并且 CAN 和 LIN 设置为支持唤醒。

寄存器 8'h2A[4:0] 的 MULTI_WAKE_STAT 规定导致 LWU 事件的 WAKE 引脚或 WAKE 引脚组合。在 SPI 可用的任何模式下，均可通过 SPI 读取引脚的各个状态（低电平或高电平）。

- 寄存器 8'h11[5] 的 WAKE1_STAT
- 寄存器 8'h2B[6] 的 WAKE2_STAT
- 寄存器 8'h2B[2] 的 WAKE3_STAT
- 寄存器 8'h7B[6] 的 WAKE4_STAT

8.3.7.1 ID 功能

要配置 WAKE1/ID1、WAKE2/ID2、WAKE3/ID3、WAKE4/ID4 引脚的 ID 功能，请使用 WAKE_ID_CONFIG1 寄存器（地址 = 79h）[复位 = 66h] 和 WAKE_ID_CONFIG2 寄存器（地址 = 7Ah）[复位 = 66h] 中的 IDx_EN 字段：

- 寄存器 8'h79[3] = 1b，以将 WAKE1/ID1 设置为 ID1 引脚
- 寄存器 8'h79[7] = 1b，以将 WAKE2/ID2 设置为 ID2 引脚
- 寄存器 8'h7A[3] = 1b，以将 WAKE3/ID3 设置为 ID3 引脚
- 寄存器 8'h7A[7] = 1b，以将 WAKE4/ID4 设置为 ID4 引脚

当 IDx_EN 字段设置为 1b 时，器件会自动接通内部上拉和下拉电流（如果 PU_PD_CONFIG 寄存器设置为“自动”），以便检测 ID 引脚的连接状态。器件确定 ID 引脚是连接到 VSUP、GND 还是悬空。如果引脚连接到 GND，则器件会在内部激活下拉，以降低电流消耗。如果引脚连接到 VSUP，则器件在内部激活上拉，以降低电流消耗。如果引脚悬空，则器件会停用该引脚上的上拉和下拉。

用户可以通过设置 WAKE_ID_CONFIG1 寄存器（地址 = 79h）[复位 = 66h] 和 WAKE_ID_CONFIG2 寄存器（地址 = 7Ah）[复位 = 66h] 中的 WAKE_ID_PU_PD 字段来强制该引脚激活下拉或上拉。建议仅在短时间内采取此操作，以保持低电流消耗。如果上拉或下拉被强制激活，IDx_STAT 寄存器将不会反映引脚连接状态，而是将状态设置为“未知”。WAKEx_STAT 寄存器可用于读取引脚上的逻辑，并且可手动推导出 ID 引脚连接状态。

IDx 引脚连接状态存储在 ID_PIN_STATUS 寄存器（地址 = 78h）[复位 = 00h] 中：

- 寄存器字段 8'h78[7-6] 存储 ID1 引脚的连接状态
- 寄存器字段 8'h78[5-4] 存储 ID2 引脚的连接状态
- 寄存器字段 8'h78[3-2] 存储 ID3 引脚的连接状态
- 寄存器字段 8'h78[1-0] 存储 ID4 引脚的连接状态

8.3.8 中断功能 (nINT 引脚)

该引脚是处理器的中断输出引脚。当 TCAN245x-Q1 需要处理器注意时，该引脚被拉至低电平。中断已清除且 nINT 引脚已解除并恢复高电平后，将发生 1ms 的延迟，然后才会发生另一次中断并再次将 nINT 引脚锁存为低电平。

中断块设计为以 VCC1 电源为基准的推挽式输出级。当 TCAN245x-Q1 由于任何生成中断的事件（中断寄存器中设置的任何未屏蔽中断）而需要处理器注意时，该引脚会被拉至低电平。中断清除后，nINT 引脚被解除并恢复高电平。在可以发生另一个中断并再次将 nINT 引脚锁存为低电平之前，有一个 1ms 的延迟。

默认情况下，nINT 引脚是全局中断指示器，并针对中断寄存器 8'h51-8'h55、8'h5A 和 8'h5C 中任何未屏蔽的中断激活。如果需要，可以屏蔽特定中断，使这些中断不会激活 nINT 引脚。可以使用寄存器 8'h51-8'h55、8'h5D 和 8'h60 中的中断使能位来屏蔽中断。

所有中断都存储在相应的中断寄存器中，直到通过 SPI 写入 1b (W1C) 将它们清除。

8.3.9 SPI 通信

SPI 通信使用标准 SPI 接口。具体而言，数字接口引脚为 nCS（芯片选择未激活）、SDI（SPI 数据输入）、SDO（SPI 数据输出）和 SCK（SPI 时钟）。每个 SPI 事务都由一个带有 R/W 位的七位地址发起。TCAN245x-Q1 可配置为每个事务一个数据字节或两个数据字节，具体取决于 SPI_CONFIG 寄存器 8'h09[3] 处的 BYTE_CNT 位的值。默认为一个字节。当选择两个字节时，第二个数据字节用于地址 + 1。

针对事务在 SDO 引脚上移出的数据始终从全局中断寄存器 8'h50[7:0] 开始。此寄存器提供有关器件的高级中断状态信息。接下来移出地址“应答”的数据字节和 R/W 字节。有关循环冗余禁用时的读取和写入方法，请参阅图 8-8 和图 8-9。

要读取两个字节，请参阅图 8-10。当发生双字节 SPI 写入时，地址和地址 + 1 中的当前信息会反馈到 SDO 引脚上。有关双字节模式下的 SPI 写入，请参阅图 8-11。双字节模式不支持 CRC。

器件默认处于模式 0，SDI 上的 SPI 输入数据会在 SCK 的从低到高边沿上采样。SDO 上的 SPI 输出数据会在 SCK 的从高到低边沿上改变。通过使用 SPI_CONFIG 中的 SPI_MODE 位，可将该器件配置为支持模式 1-3。SPI 通信图基于模式 0。

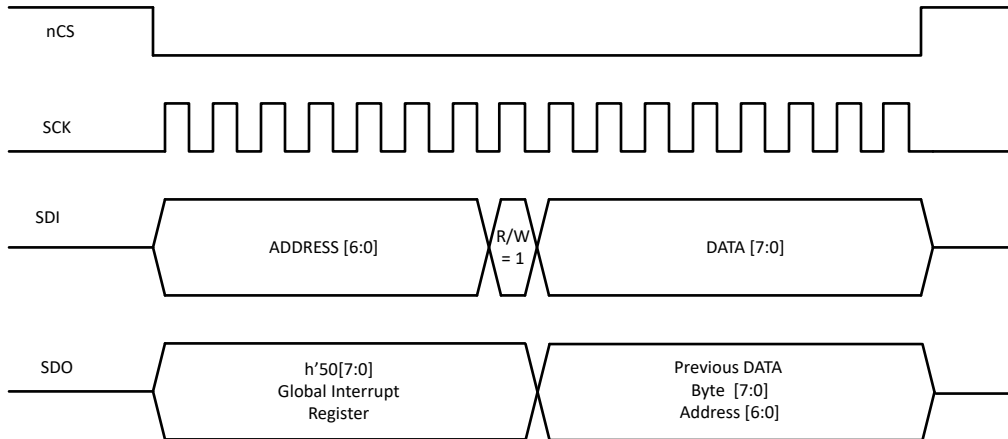


图 8-8. SPI 写入

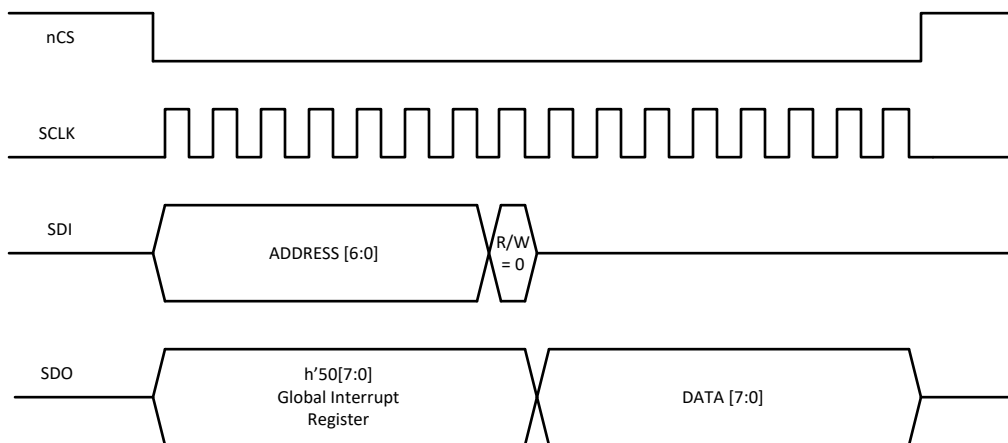


图 8-9. SPI 读取

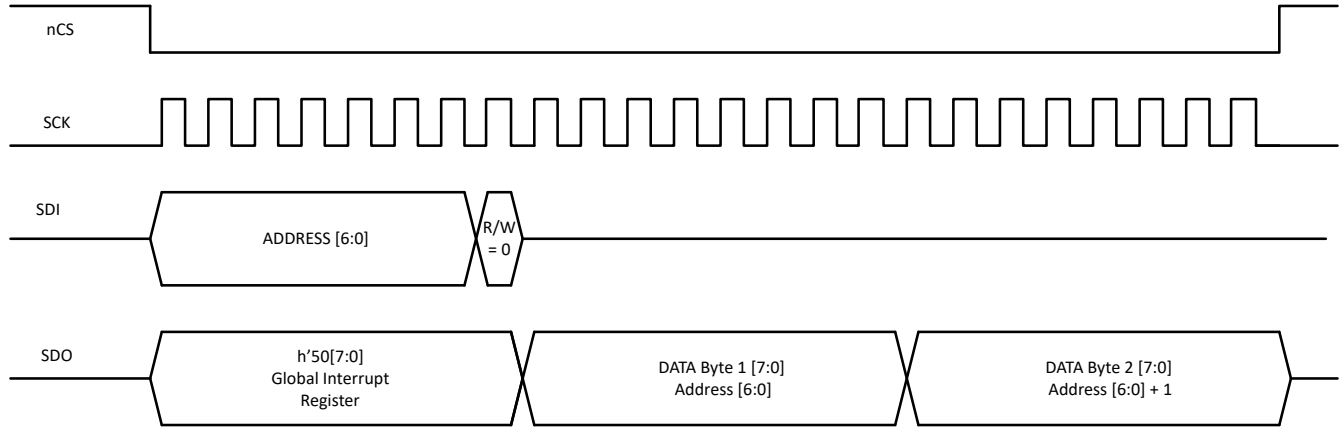


图 8-10. SPI 读取 (双字节模式)

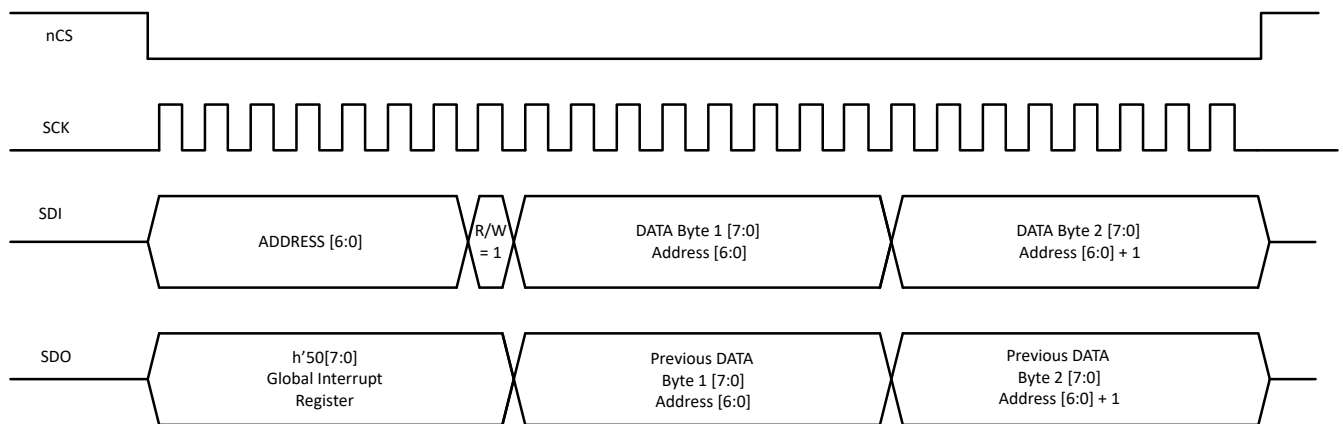


图 8-11. SPI 写入 (双字节模式)

8.3.9.1 循环冗余校验

默认禁用 TCAN245x-Q1 系列的 SPI 事务循环冗余校验 (CRC)。寄存器 'h0A[0] 可用于启用此特性。默认多项式支持 AutoSAR CRC8H2F、 $X^8 + X^5 + X^3 + X^2 + X + 1$ ，请参阅表 8-5。此外，还支持符合 SAE J1850 标准的 CRC8，并可以在寄存器 8'h0B[0] 中选择启用。启用 CRC 后，填充字节 00h 用于计算读取/写入操作期间的 CRC 值，请参阅图 8-12 和图 8-13。

备注

当配置了双字节数据时，不会实施 CRC。在双字节模式下启用 CRC 会阻止 SPI 通信，并且需要复位器件才能从 SPI 通信丢失中恢复。

表 8-5. CRC8H27

SPI 事务	
CRC 结果宽度	8 位
多项式	2Fh
初始值	FFh
反映出的输入数据	否
反映出的结果数据	否
XOR 值	FFh
检查	DFh

表 8-5. CRC8H27 (续)

SPI 事务	
魔法校验	42h

表 8-6. CRC8 SAE J1850

SPI 事务	
CRC 结果宽度	8 位
多项式	1Dh
初始值	FFh
反映出的输入数据	否
反映出的结果数据	否
XOR 值	FFh
检查	4Bh
魔法校验	C4h

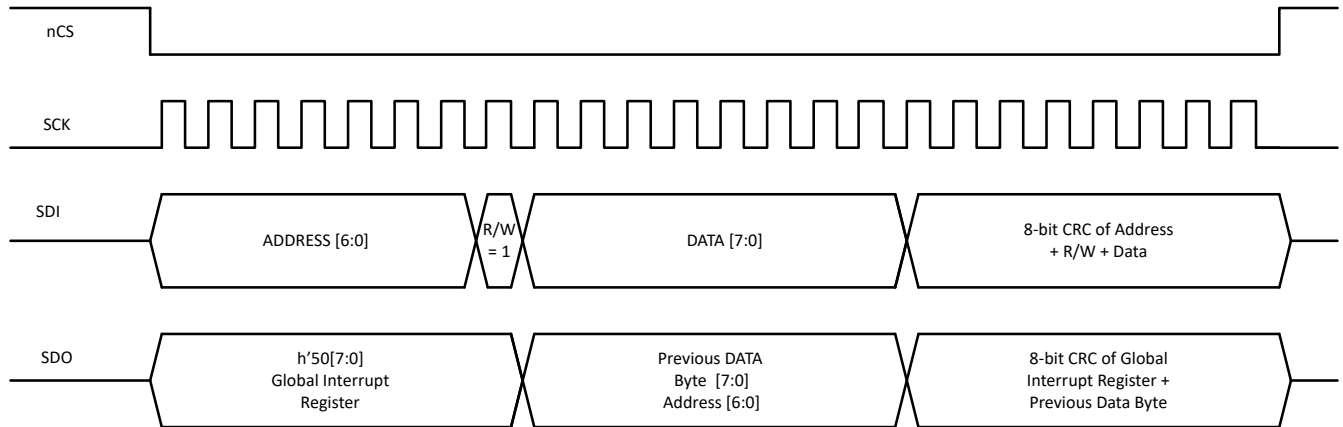


图 8-12. CRC SPI 写入

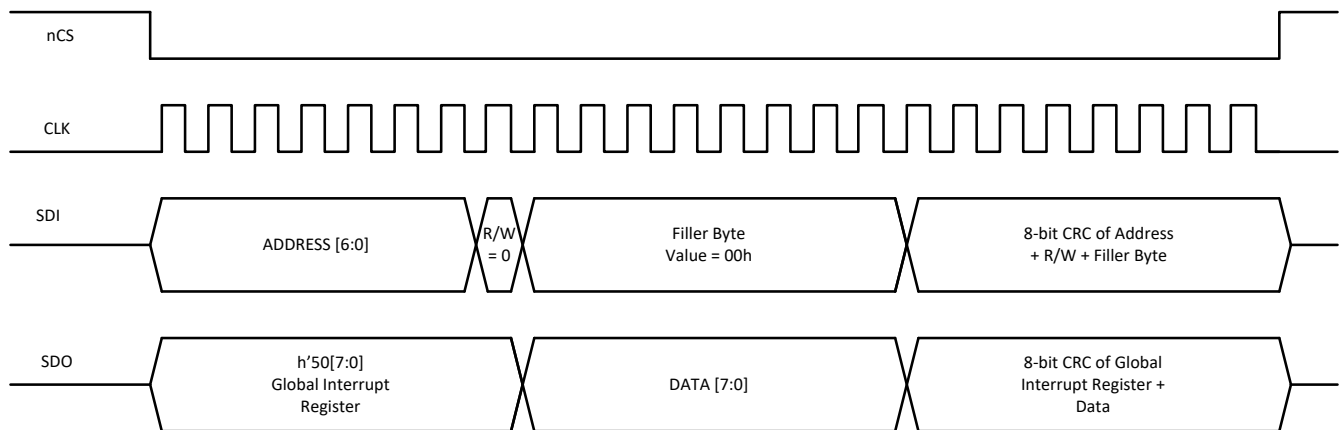


图 8-13. CRC SPI 读取

8.3.9.2 芯片选择非 (nCS) :

此输入引脚用于选择负责 SPI 事务的器件。该引脚为低电平有效，因此当 nCS 为高电平时，器件的 SPI 数据输出 (SDO) 引脚为高阻抗，从而允许设计 SPI 总线。当 nCS 为低电平时，SDO 驱动器会激活，通信可以启动。nCS 引脚会在 SPI 事务期间保持低电平。该器件的一项特殊功能允许 SDO 引脚在 nCS 的下降沿立即显示全局故障标志。

8.3.9.3 SPI 时钟输入 (SCK) :

该输入引脚用于输入 SPI 的时钟，以同步输入和输出串行数据位流。默认的 SPI 模式 0 为：数据输入在 SCK 上升沿采样，SPI 数据输出在 SCK 下降沿变化。请参阅图 8-14。图示提供了基于模式 0 (默认值) 的时序。表 8-7 提供可配置模式及其对应的时钟相位。

表 8-7. SPI 模式

模式	CPOL	CPHA	时钟相位
0	0	0	数据会在上升沿进行采样，并在下降沿移位
1	0	1	数据会在下降沿进行采样，并在上升沿移位
2	1	0	数据会在下降沿进行采样，并在上升沿移位
3	1	1	数据会在上升沿进行采样，并在下降沿移位

备注

- CPOL 表示时钟极性，其中 0 = 逻辑低电平，1 = 逻辑高电平
- CPHA 是时钟相位

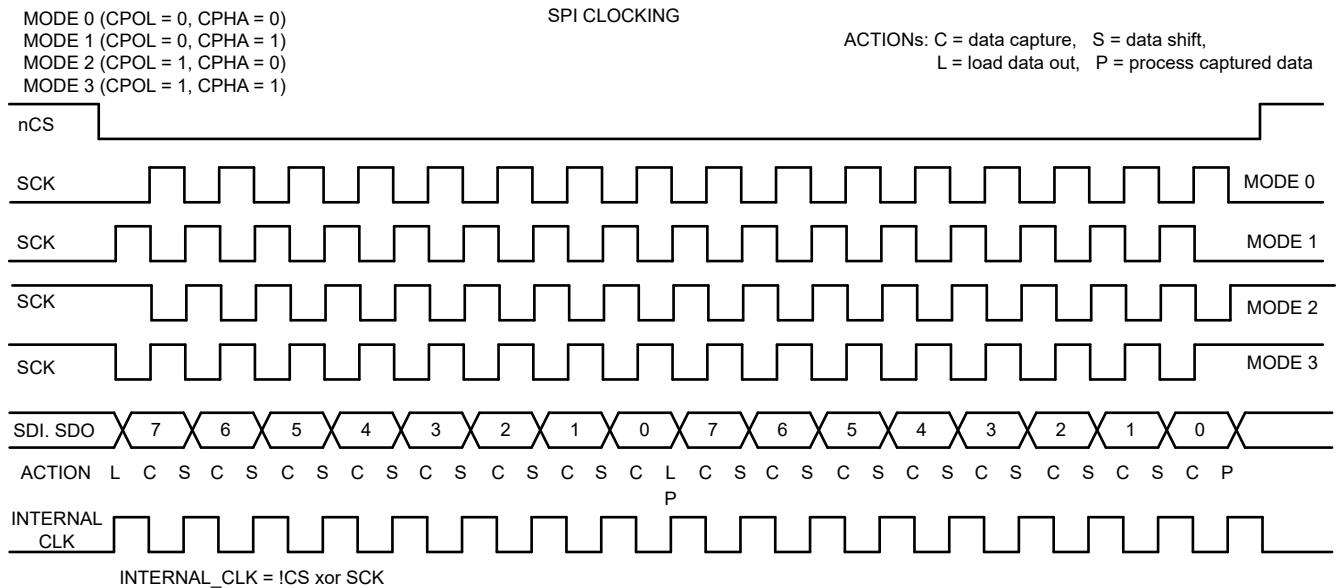


图 8-14. SPI 时钟

8.3.9.4 SPI 数据输入 (SDI) :

此输入引脚用于将数据移位到器件。通过 nCS 上的低电平启用 SPI 后，SDI 就会在 SPI 时钟 (SCK) 的每个上升沿对输入移位数据进行采样。数据会移入 8 位移位寄存器。在八 (8) 个时钟周期并移位后，将读取寻址的寄存器，从而在 SDO 上移出数据。八个时钟周期后，移位寄存器已满且 SPI 事务完成。如果命令代码是写入，仅在 SCK 完成 8 位移位且 nCS 具有一个上升沿以取消选择器件后，新数据才会写入寻址的寄存器。如果在一次 SPI 事务期间没有正好 8 位数据移入器件 (nCS 低电平)，则系统会忽略 SPI 命令，设置 SPIERR 标志，并且数据不会写入器件，以防止器件执行任何错误操作。

8.3.9.5 SPI 数据输出 (SDO) :

该引脚处于高阻抗状态，直到通过 nCS 启用了 SPI 输出。一旦通过 nCS 上的低电平启用 SPI，如果使用 SPI 时钟，SDO 会立即被驱动为高电平或低电平，以显示全局故障标志状态，它也是要移出的第一个位 (位 7)。在 SCK 的第一个下降沿，数据移出操作将继续在 SCK 的每个下降沿进行，直到所有 8 个位都移出移位寄存器。

8.3.10 SW 引脚

在调试或开发期间，此引脚可用于禁用看门狗操作。当该引脚处于活动状态时，器件需要正常的 WD 触发，但会忽略设置看门狗故障中断标志以及递增和递减看门狗计数器之外的任何模式更改或操作。当该引脚被解除时，标志会自行清除，并且看门狗计数器恢复到默认值或已编程值。该引脚默认为高电平有效，但可以通过使用寄存器 8'h0E[0] = 0b 配置为低电平有效。

当器件处于睡眠或失效防护模式时，可以通过使用寄存器 8'h0E[1] = 1b 和 8'h0E[2] = 1b 来启用该功能，将该引脚用作数字唤醒引脚。如果睡眠模式下存在 VCC1，则阈值基于 VCC1 电平。如果 VCC1 不存在，则电平基于内部电压轨 V_{IHSWINT} 和 V_{ILSWINT}。然后，可使用该引脚在外部 CAN FD 或 LIN 收发器支持唤醒时进行唤醒，或者使用 MCU 来唤醒 TCAN245x-Q1。这可通过多种方式实现。如果外部收发器具有抑制引脚，则可使用外部电路向该引脚提供唤醒输入。处理器无需 SPI 命令即可直接连接到此引脚并启动唤醒。

图 8-15 提供了有关 SW 引脚行为的状态图。

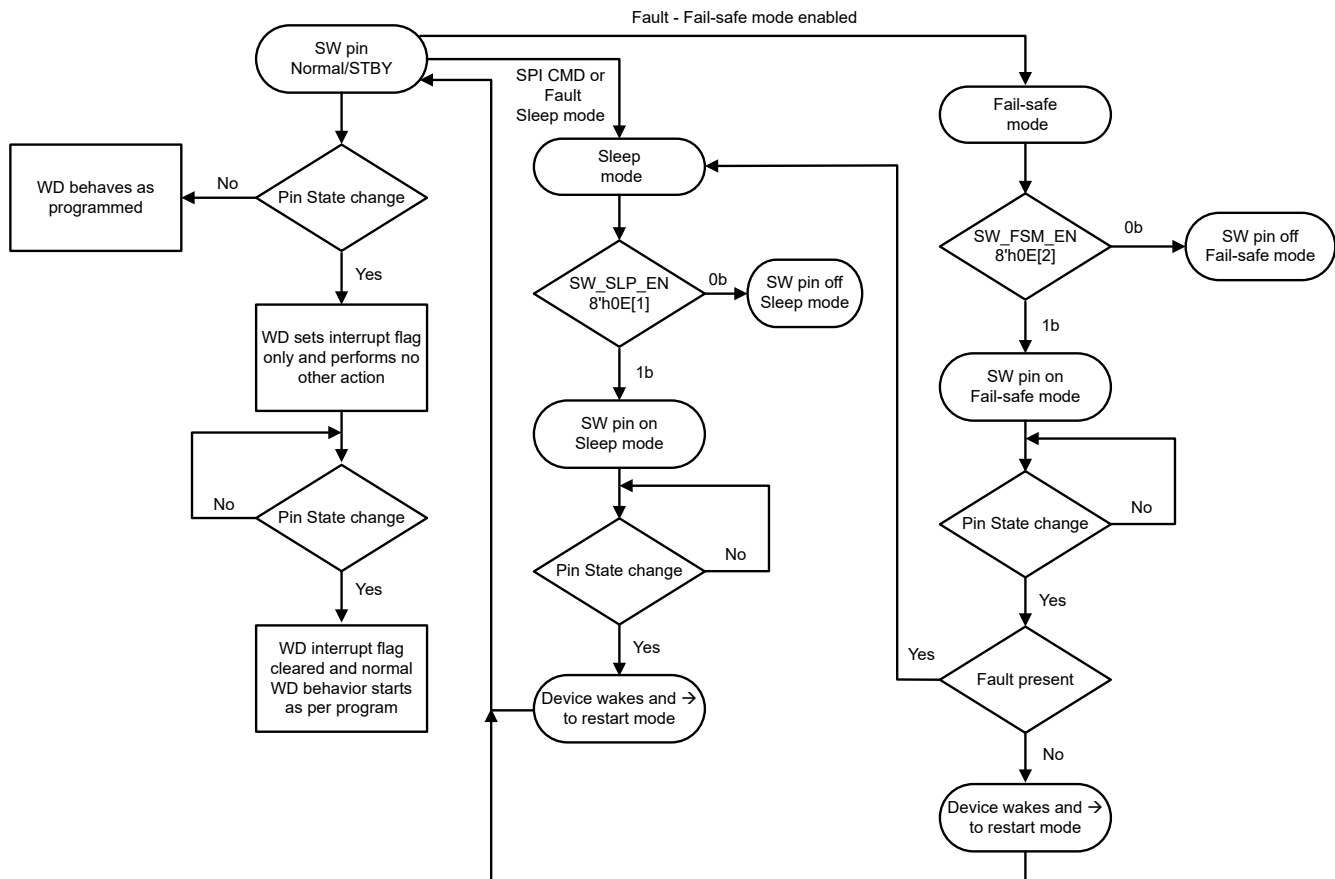


图 8-15. SW 引脚状态图

备注

- SW 引脚有一个滤波器计时器，使得状态变化必须至少为 $t_{SW} = 140 \mu s$
- 上拉电阻和下拉电阻根据寄存器 8'h0E[0] 的设置进行自配置。高电平有效表示下拉有效，低电平有效表示上拉有效。
- 如果器件在 SW 引脚连接到高电平时上电，器件会将此为没有发生任何看门狗操作。

8.3.11 GFO 引脚

可以使用 `nRST_GFO_CNTL` 寄存器 (地址 = 29h) [复位 = 0Ch] 对该引脚进行编程, 以将某些信息返回到处理器。这些都可以视为中断, 例如 UVCC1 或看门狗故障。可以对该引脚进行配置, 以指明发生了哪些唤醒事件, 通过总线唤醒或通过 WAKE 引脚进行的本地唤醒。可进行配置, 以指示器件已进入失效防护模式。

引脚还可配置为用作使能引脚, 以控制外部 LIN 或 CAN 收发器。这可通过将引脚配置为支持正确的极性, 然后对外部器件模式进行编程来实现。

8.3.12 唤醒功能

有多种方法可用于从睡眠模式唤醒。

- 使用 BWRR 唤醒 CAN 总线
- 使用选择性唤醒功能唤醒 CAN 总线 (TCAN2451-Q1)
- 通过 WAKEx 引脚实现本地唤醒
- 如果 SW 引脚被编程为数字唤醒输入

8.3.12.1 在睡眠模式下使用 RXD 请求 (BWRR) 进行 CAN 总线唤醒

TCAN245x-Q1 支持低功耗睡眠模式和待机模式, 并使用称为“通过 RXD 请求进行总线唤醒 (BWRR)”的 CAN 总线唤醒机制。一旦接收到这种模式, 器件就会从睡眠模式自动切换到待机模式, 并在 nINT 引脚 (如果启用) 上插入一个中断, 以向主机微处理器指示总线处于活动状态。如果成功, 处理器唤醒并为器件提供服务。在睡眠模式下会启用低功耗接收器和总线监视器, 以允许通过 CAN 总线发出 RXD 唤醒请求。唤醒请求是连接到 RXD (驱动为低电平) 的输出, 如图 8-16 所示。外部 CAN FD 控制器会监视 RXD 的转换情况 (从高电平转换为低电平), 然后根据 RXD 唤醒请求重新激活器件, 使其进入正常模式。在此模式下, CAN 总线端子弱下拉至 GND; 请参阅图 7-2。

该器件使用 ISO 11898-2:2016 标准中的唤醒模式 (WUP): 来将总线流量限定为唤醒主机微处理器的请求。总线唤醒请求会以“下降沿加低电平”的形式发送给集成式 CAN FD 控制器, 其中低电平信号对应于 RXD 端子上的“滤波”总线显性信号 (BWRR)。

唤醒模式 (WUP) 包括:

- 至少为 t_{WK_FILTER} 的滤波显性总线时间, 后跟
- 至少为 t_{WK_FILTER} 的滤波隐性总线时间, 后跟
- 至少为 t_{WK_FILTER} 的第二个滤波显性总线时间

检测到 WUP 后, 器件会开始在 RXD 引脚上发出唤醒请求 (BWRR)。该引脚的行为由寄存器 8'h12[2] 确定。如果 8'h12[2] = 0b, 一旦接收到满足显性、隐性、显性滤波时间的 WUP 模式, RXD 引脚就会被拉低。第一个滤波显性信号会发起 WUP, 之后总线监视器会等待滤波隐性信号, 其他总线通信不会使总线监视器复位。接收到滤波隐性信号后, 总线监视器会等待另一个滤波显性信号; 其他总线通信不会使总线监视器复位。在接收到第二个滤波显性信号后, 总线监视器会立即识别 WUP 并切换到 BWRR 模式。在确认接收到 WUP 后, 器件会立即将总线监视器转换为 BWRR 模式, 并通过将 RXD 内部信号驱动为低电平且持续超过 t_{WK_FILTER} 时间的显性总线时间来指示该信号上的所有滤波显性总线时间, 因此 BWRR 期间的 RXD 输出与传统 8 引脚 CAN 器件相匹配, 后者使用总线上的单滤波显性信号作为唤醒请求机制, 符合 ISO 11898-2: 2016。

对于被视为已滤波的显性或隐性信号, 总线必须保持该状态超过 t_{WK_FILTER} 时间。由于 t_{WK_FILTER} 存在变化性, 可以分为以下几种情况来判定。

- 短于 $t_{WK_FILTER(MIN)}$ 的总线状态时间不会被检测为 WUP 的一部分, 因此不会生成 BWRR。
- $t_{WK_FILTER(MIN)}$ 和 $t_{WK_FILTER(MAX)}$ 之间的总线状态时间可能被检测为 WUP 的一部分, 并且可能生成 BWRR。
- 超过 $t_{WK_FILTER(MAX)}$ 的总线状态时间始终会被检测为 WUP 的一部分, 因此始终会生成 BWRR。

请参阅图 8-16 以了解 WUP 的时序图。

用于 WUP 和 BWRR 的模式和 t_{WK_FILTER} 时间可防止噪声和总线卡在显性状态故障导致错误的唤醒请求, 同时允许任何 CAN 或 CAN FD 报文发起 BWRR。如果器件切换到正常模式, 或者 V_{CC} 上发生欠压事件, 则会丢失

BWRR。WUP 模式必须在 $t_{WK_TIMEOUT}$ 时间内发生；否则，器件会处于等待下一个隐性信号和有效 WUP 模式的状态。

如果 $8'h12[2] = 1$ ，RXD 引脚会在 $t_{TOGGLE} = 10\mu S$ 内从低电平切换到高电平再切换到低电平，直到器件进入正常模式或监听模式。BWRR 会在加电时以及退出睡眠模式或某些失效防护模式条件后，在待机模式下激活。如果 SPI 写入将器件置于待机模式，RXD 引脚将处于高电平，直到发生唤醒事件。然后，RXD 引脚的行为与器件因唤醒事件而退出睡眠模式类似。

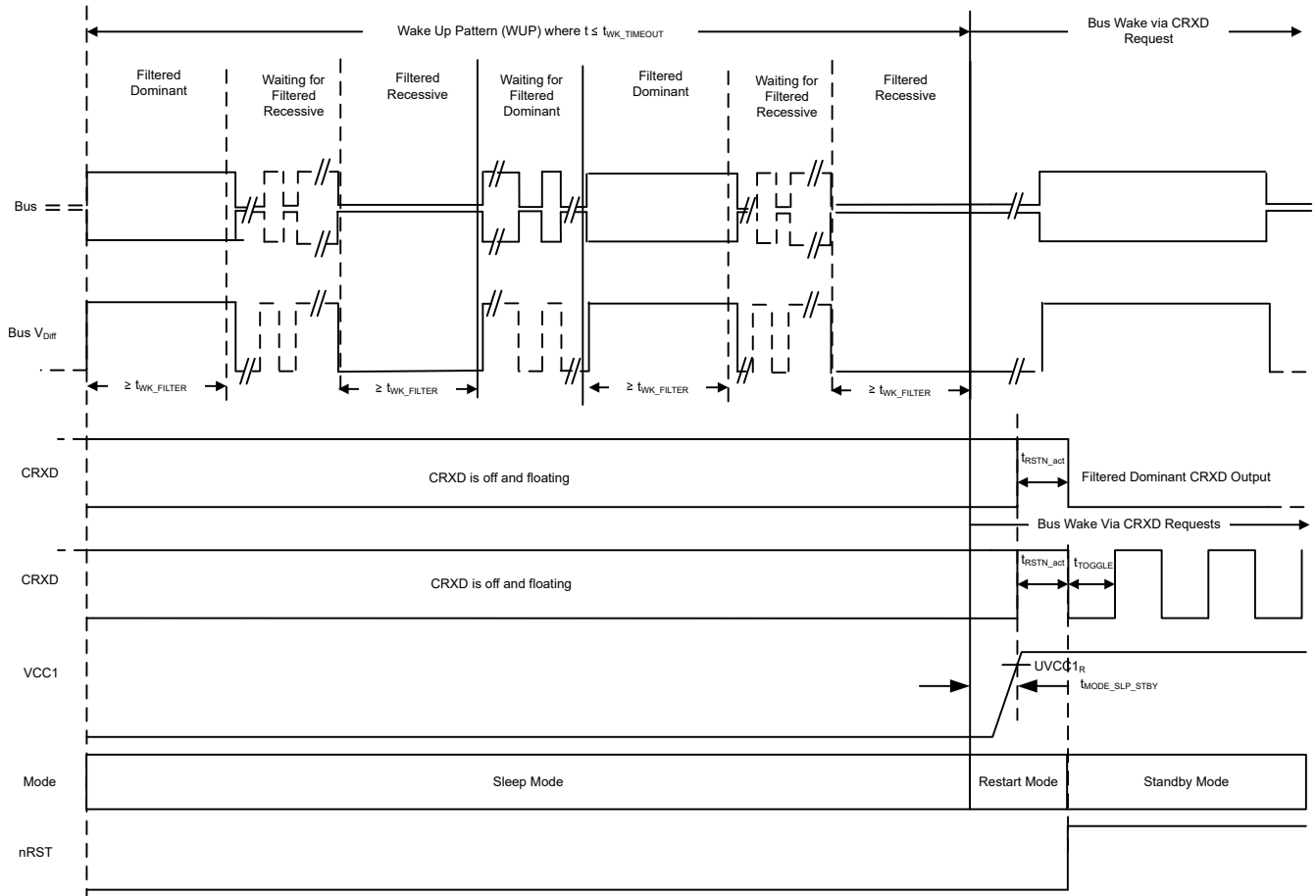


图 8-16. 唤醒模式 (WUP) 和通过 RXD 请求进行总线唤醒 (BWRR)

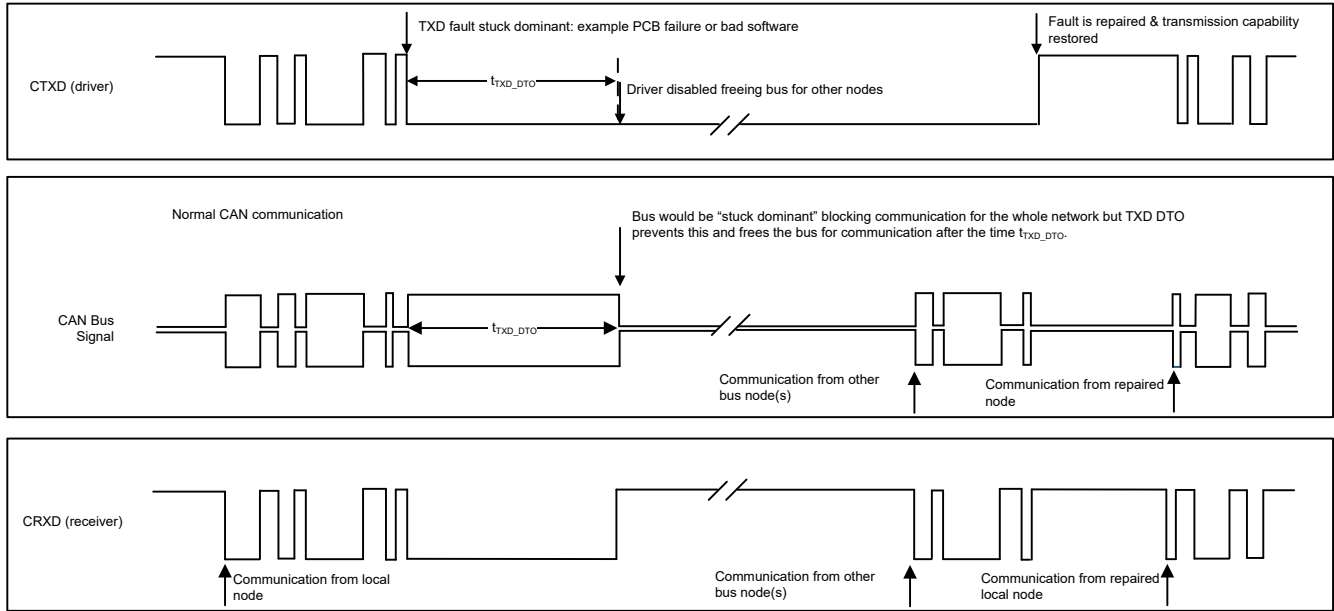


图 8-17. TXD DTO 的时序图示例

8.3.12.2 通过 WAKEx 输入端子进行本地唤醒 (LWU)

WAKEx 终端是基于接地且支持高压的高度可配置输入，可用于通过电压切换发出本地唤醒 (LWU) 请求。此唤醒事件有两种方法。系统会检查基于引脚电平变化的静态唤醒或基于时序的循环检测（即周期性地开启 WAKEx 引脚，在开启期间发生的变化即为触发事件）。

该器件通过寄存器 2Ah[4:0] 提供 WAKE 引脚状态变更信息，准确指示发生状态切换的具体 WAKE 引脚。

有两种使用 WAKE 引脚的方法，具体取决于 WAKEx_SENSE 寄存器位设置：

- 静态唤醒
- 循环检测唤醒

WAKE 引脚采用全局控制，用于指定唤醒操作采用何种方式，即上升沿、下降沿、双向触发、脉冲或滤波脉冲。WAKE 引脚具有可编程的阈值。

8.3.12.2.1 静态唤醒

WAKEx 引脚默认为静态检测唤醒（WAKE_CONFIG2、WAKE_CONFIG4 和 WAKE_CONFIG5 寄存器中 WAKEx_SENSE 寄存器位的默认值）。WAKEx 引脚默认为双向输入，但可通过 WAKE_CONFIG 寄存器 8'h11[7:6] 配置为上升沿和下降沿转换，具体请参阅图 8-18 和图 8-19。WAKE 引脚是基于接地的唤醒输入，可与开关一起连接到接地或 V_{SUP} 。WAKEx 引脚输入阈值可以基于 V_{CC1} 电平，从而允许直接连接到处理器或通过开关连接到 V_{CC1} 电源压轨。如果不使用该端子，则将其接地，以避免不必要的寄生唤醒。在器件进入睡眠模式后，WAKEx 端子电压电平需要在 t_{WAKE} 时间内一直处于低电平或高电平状态，才能确定 WAKE 输入的状态转换。小于 $t_{WAKE_INVALID}$ 的脉冲宽度会被滤除。

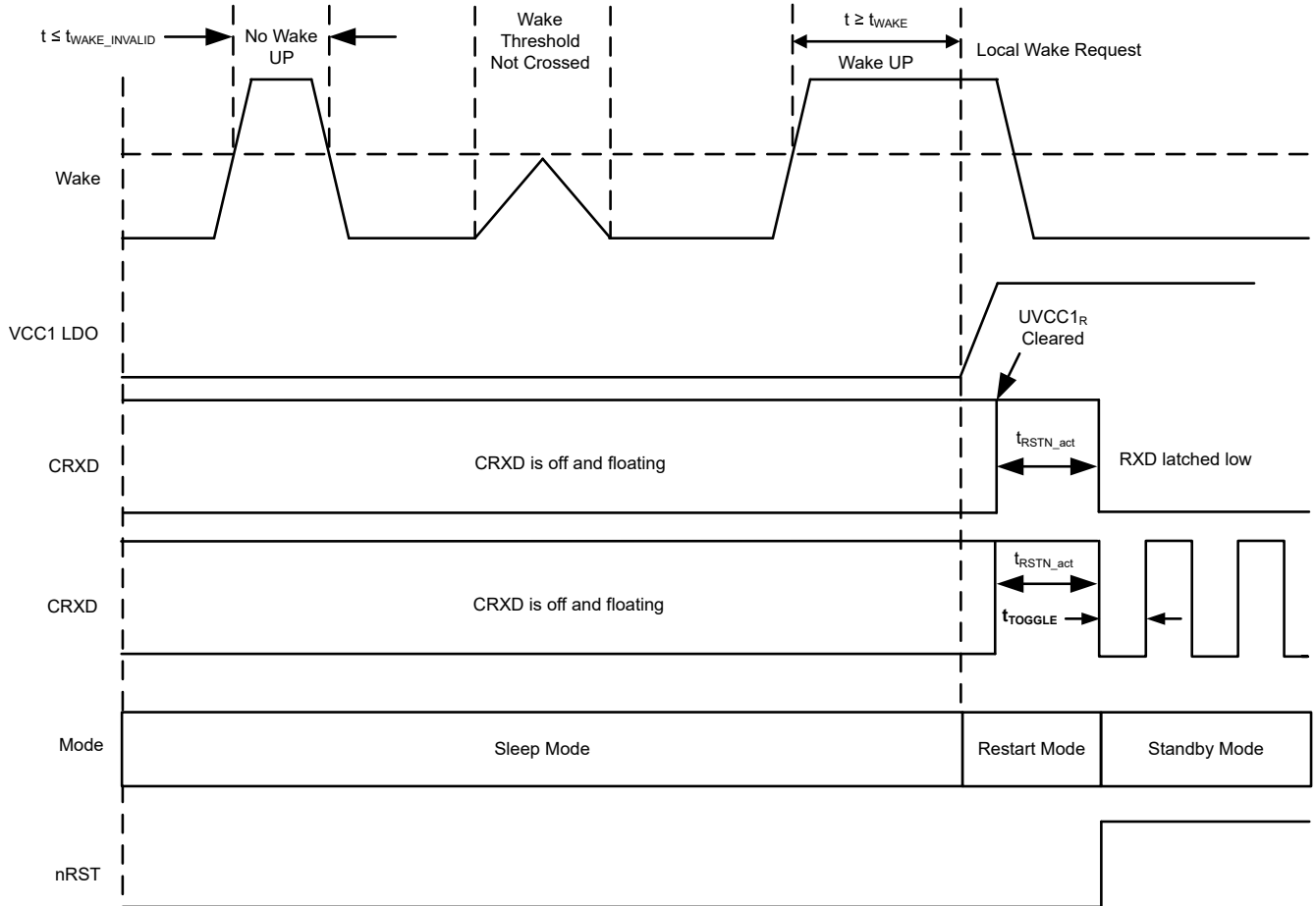


图 8-18. 本地唤醒 - 上升沿

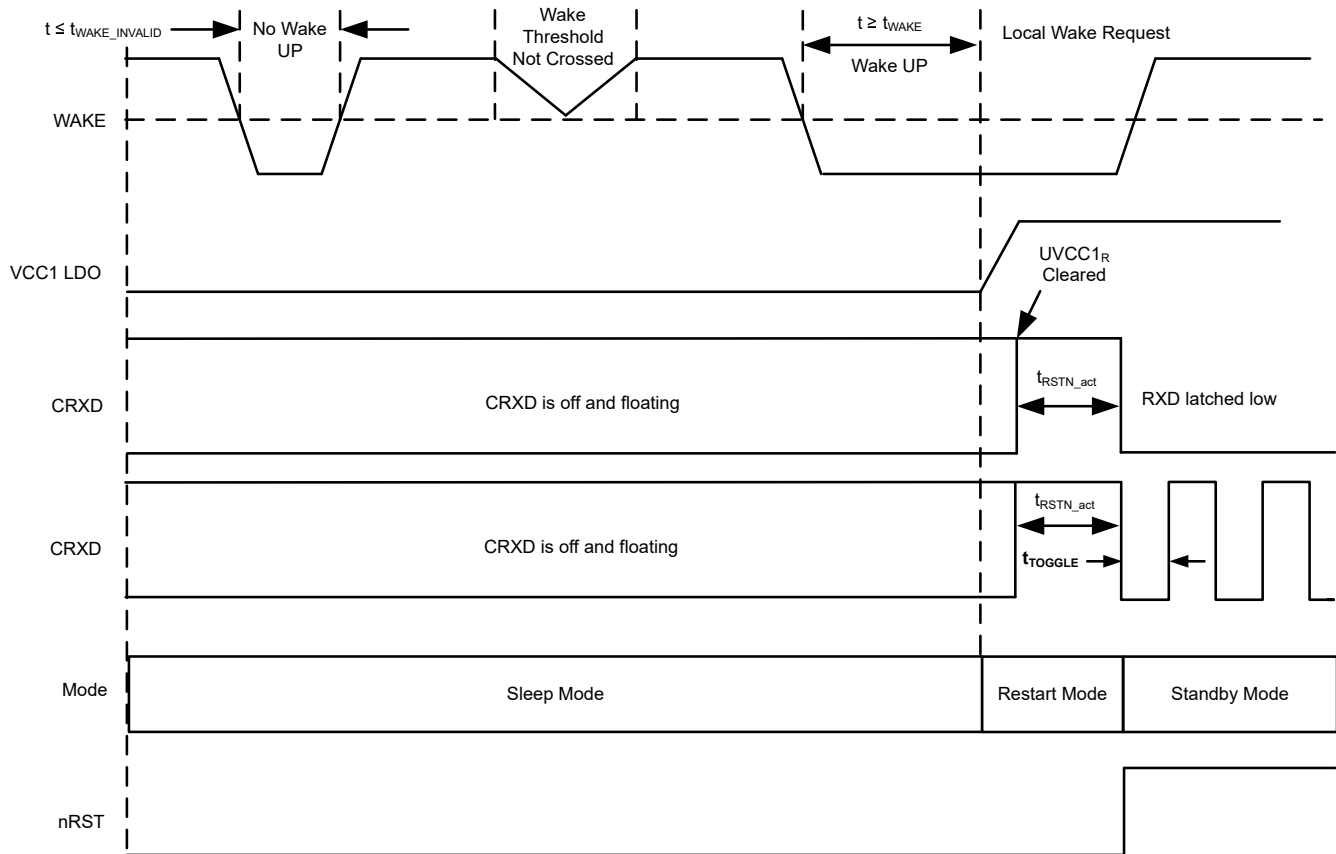


图 8-19. 本地唤醒 - 下降沿

备注

当 WAKE 引脚配置为静态检测并且 WAKE_CONFIG 设置为双向上升沿或下降沿时，在 WAKE 引脚电平超过所选的唤醒阈值后，引脚必须稳定至少 t_{WAKE} 时间，这样才能被识别为有效的唤醒事件。

- 如果选择了上升沿并且器件以 WAKE 高电平进入睡眠模式，则在上升沿唤醒事件之前必须至少存在 t_{WAKE} 的低电平
- 如果选择了下降沿并且器件在 WAKE 低电平时进入睡眠状态，则在下降沿唤醒事件之前必须至少存在 t_{WAKE} 的高电平
- 在双向边沿配置中，器件根据超过阈值的情况确定唤醒电平的變化，并相应地应用 t_{WAKE} 滤波器。
- 图 8-18 和图 8-19 提供了上升沿或下降沿 WAKE 输入的示例。一旦 $VCC1 > UVCC1$ 并且进入待机模式，RXD 会被拉至低电平。

可以使用 WAKE_CONFIG 寄存器 8'h11[7:6] 将 WAKE 端子配置为使用脉冲（请参阅图 8-20）。该端子可以配置为仅处理一个脉冲。脉冲必须介于 $t_{WK_WIDTH_MIN}$ 和 $t_{WK_WIDTH_MAX}$ 之间。该图提供了三个脉冲以及器件是否唤醒的示例。 $t_{WK_WIDTH_MIN}$ 由寄存器 8'h11[3:2] 设置的 $t_{WK_WIDTH_INVALID}$ 值确定。有两个区域中可能会检测到脉冲，也可能不会。通过使用寄存器 8'h1B[1] 的 WAKE_WIDTH_MAX_DIS，可将脉冲模式配置为滤波唤醒输入。向该位写入 1 将禁用 $t_{WK_WIDTH_MAX}$ ，并且 WAKE 输入将基于寄存器 8'h11[3:2] 的配置，通过该配置选择 $t_{WK_WIDTH_INVALID}$ 和 $t_{WK_WIDTH_MIN}$ 值。短于 $t_{WK_WIDTH_INVALID}$ 的 WAKE 输入会被滤除。如果超过 $t_{WK_WIDTH_MIN}$ ，器件会进入重启模式，并导通 LDO。二者之间的区域可能被计入，也可能不被计入，请参阅图 8-21。寄存器 8'h12[7] 确定所识别脉冲或滤波器边沿的方向。默认脉冲检测为正（低电平-高电平-低电平），但寄存器 8'h12[7] (WAKE_PULSE_CONFIG) 也可以设置为“1b”，以检测负脉冲（高电平-低电平-高电平）。

WAKE 引脚的状态可通过寄存器 8'h11[5:4] 来确定。当 WAKE 引脚发生变化时，器件会将其记为上升沿或下降沿。然后在向这些位写入 00 之前一直锁存。

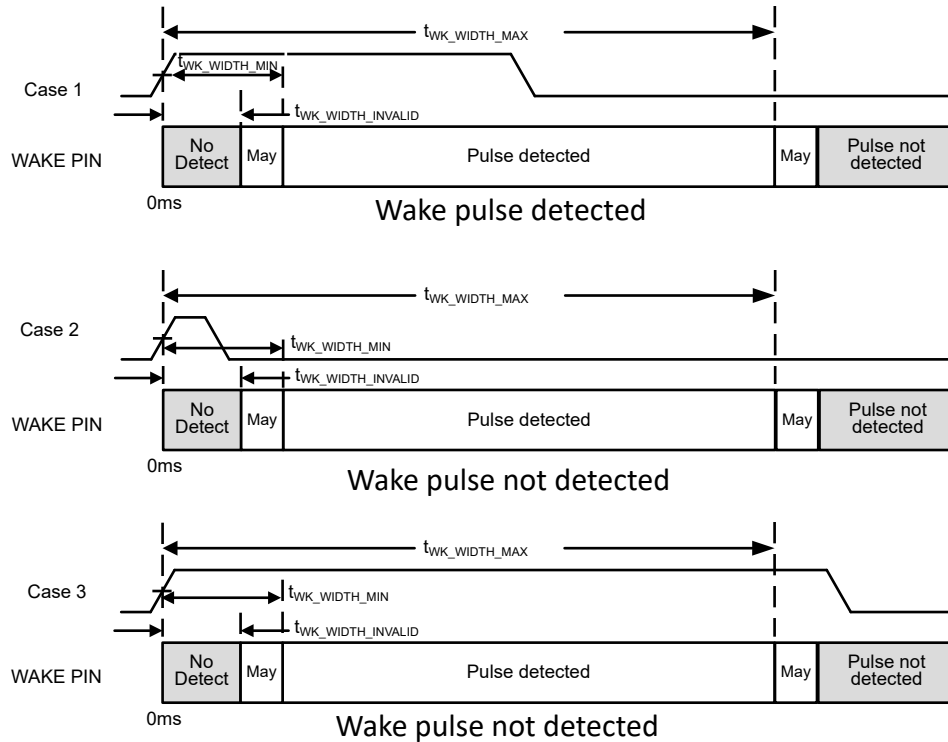


图 8-20. WAKE 引脚脉冲行为 (正脉冲示例)

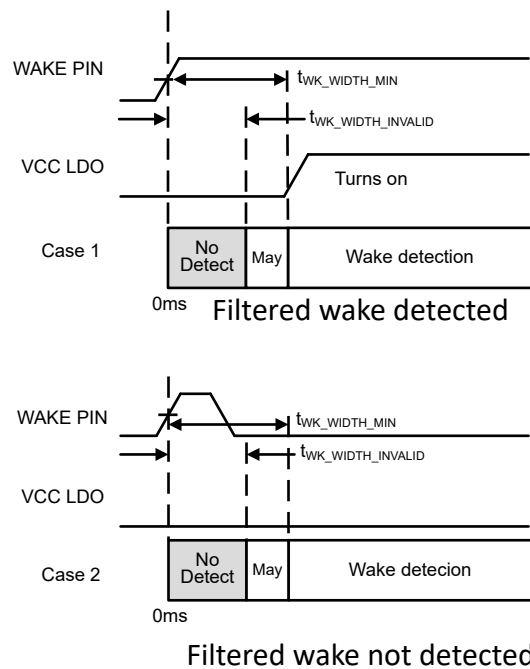


图 8-21. WAKE 引脚滤波脉冲行为

8.3.12.2.2 循环检测唤醒

循环检测唤醒可用于降低器件在睡眠模式下的静态电流。启用循环检测唤醒后，器件的静态电流会降低，因为唤醒电路仅在 HSS4 导通期间处于活动状态。

在待机模式下也支持循环检测唤醒。在待机模式下，器件仅设置相应的唤醒引脚中断。正常模式下不支持循环检测唤醒。TI 建议在进入正常模式之前，将 WAKEx_SENSE 位设置为 0b，以便在 SBC 正常模式下运行 HSS4。

要启用循环检测唤醒，请执行以下操作：

- 将所需的 WAKE 引脚连接到 HSS4，如图 8-22 所示
- 将所需的 WAKEx 引脚设置为循环检测模式
 - WAKE1 : h' 12[6] WAKE1_SENSE=1b
 - WAKE2 : h' 2B[7] WAKE2_SENSE=1b
 - WAKE3 : h' 2B[3] WAKE3_SENSE=1b
 - WAKE4 : h' 7B[7] WAKE4_SENSE=1b
- 使用 HSS4_CNTL 位将 HSS4 设置为所需的计时器
 - h'4D[2:0] = Timer1 或 Time2
- 将所选的计时器配置设置为所需的导通时间和周期（注意：除非除了循环检测唤醒之外还需要配置循环唤醒，否则请勿在计时器配置中设置循环唤醒位）
 - 置 h'25 以得到 Timer1 周期和导通时间
 - 置 h'26 以得到 Timer2 周期和导通时间

在进入睡眠模式之前，请确认配置已完成。HSS4 会在导通时间配置完成后立即导通。HSS4 引脚根据所选的周期和导通时间导通，从而将 VSUP 应用于外部本地唤醒电路。每次执行此操作时，WAKEx 都会设置一个指示引脚为高电平还是低电平的位，并将其与上一状态进行比较。如果发生变化，器件会唤醒；否则器件保持睡眠模式。有关时序图，请参阅图 8-23。如图 8-23 中所示，实现了由寄存器 8'h12[5] 确定 t_{WK_CYC} 滤波时间。滤波时间应用于导通时间结束时，唤醒输入电平在滤波时间内不应超过唤醒阈值（唤醒输入应保持稳定）。实现此设置的目的是为了忽略瞬变并避免误唤醒。

备注

- REV_ID = 20h：当 CAN 收发器模式编程为关闭 (CAN1_TRX_SEL = 000b) 时，循环检测唤醒不起作用。如果 CAN 收发器需要在睡眠模式下关闭并且需要循环检测功能，则编程 CAN1_TRX_SEL = 010b (SBC 模式控制 WUP 禁用)
- 如果在循环检测唤醒期间发生 HSS4 过流或 OVHSS 故障，则循环检测唤醒可能无法按预期正常工作

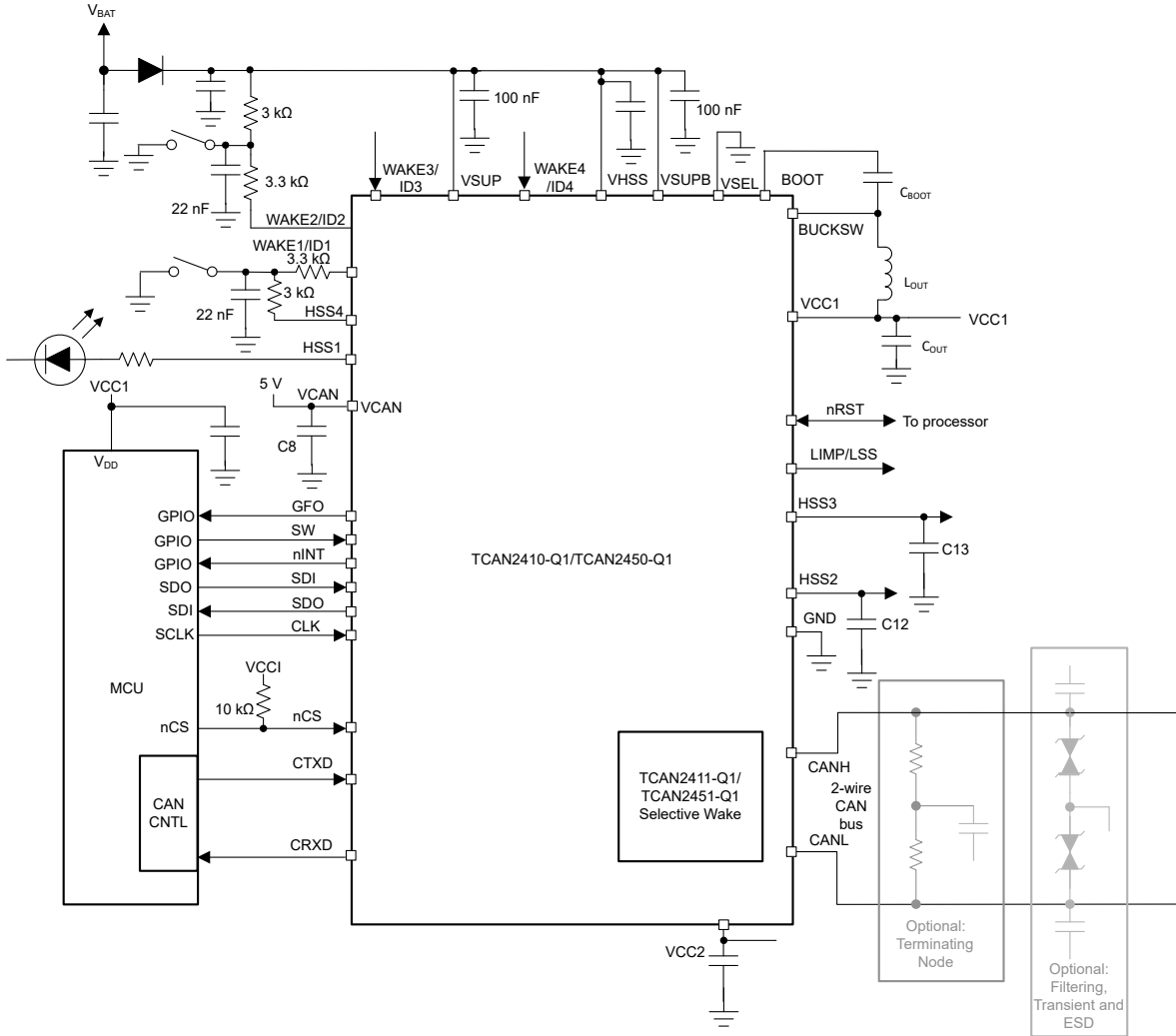


图 8-22. 采用循环检测配置的应用图

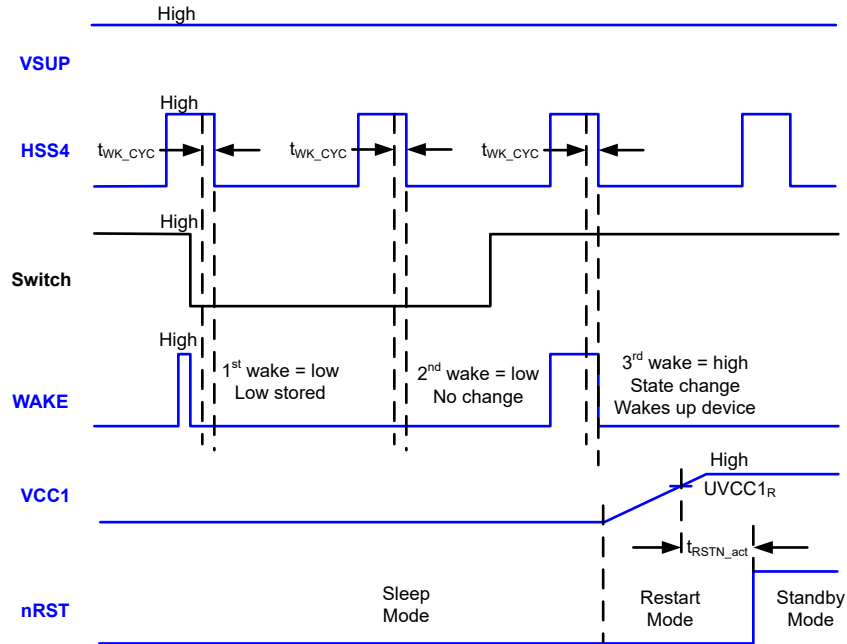


图 8-23. 循环检测时序图

8.3.12.3 循环唤醒

通过循环唤醒功能，可利用 Timer1 或 Timer2 的周期，在无需外部唤醒事件的情况下，使器件自行唤醒。此功能会以特定方式运行，具体取决于器件所处的 SBC 模式以及该功能是否启用。此功能可在正常模式、待机模式、失效防护模式和睡眠模式下使用。在正常模式和待机模式下，在编程的“开启时间”开始时，器件会将 nINT 拉至低电平并在周期结束后解除。第一个开启时间脉冲会被忽略，但随后的每个开启时间脉冲都会造成中断。循环唤醒通过对 Timer1 使用寄存器 8'h25[3] 或对 Timer2 使用寄存器 8'h26[3] 来启用。

在失效防护模式下，可通过设置寄存器 8'h0E[6]=1b 来启用。由于在失效防护模式下 VCC1 处于关闭状态，因此 nINT 引脚不会被使用。启用后，需为计时器选择 500ms、1s 或 2s 的周期。进入开启时间后，器件会判断故障是否仍然存在。如果故障尚未清除，器件将保持在失效防护模式，并重复此过程，直到 SWE 计时器超时，随后器件转入睡眠模式。如果故障已清除，则将此视为唤醒事件，器件将转换到重启模式。

可通过设置寄存器 8'h4F[4]=1b 在睡眠模式下启用该功能。在睡眠模式下，器件将唤醒并转换到重启模式，此时稳压器导通。器件进入待机模式后，编程的长窗口会开始计时，器件会在此窗口内等待来自处理器的 WD 触发信号。如果没有发生此情况，器件会转换回睡眠模式。在此过程中，如果检测到故障，器件会转换回睡眠模式。

8.3.12.4 选择性唤醒

TCAN245x-Q1 根据 ISO 11898-1 与 Bosch CAN 协议规范 3.2.1.1 执行 CAN 通信。

8.3.12.4.1 选择性唤醒模式 (TCAN2451-Q1)

这是器件的中等省电模式。WUF 接收器开启并在内部连接到帧检测逻辑，该逻辑会查找数据表的“帧检测”部分中所述的唤醒帧 (WUF)。在这种状态下，CAN 总线数据不会放在 RXD 引脚上。该器件由来自系统电池的 VSUP 电源供电。

选择性唤醒模式下的有效唤醒源为：

- 唤醒帧 (WUF)
- WAKE 引脚本地唤醒 (LWU)。WAKE 引脚上的事件必须与寄存器 8'h11[7:6] 中 WAKE 引脚的编程要求相匹配
- 帧溢出 (FRAME_OVF)
- 进入另一状态的 SPI 命令

如果发生 WUF 和/或 LWU 事件，则会设置相应唤醒事件标志 (WUF 和/或 LWU)。此时，会使用 nINT 引脚 (如果启用) 或通过下拉 RXD 引脚向 MCU 提供中断。

要进入选择性唤醒模式，必须满足以下条件：

- 设置了选择性唤醒配置 (SWCFG) 标志
 - 在读取之前写入所有选择性唤醒寄存器，以确保正确编程，从而实现正确的帧检测和选择性唤醒配置。配置完成后，SWCFG 位设置为 1b。
- 选择性唤醒错误 (SWERR) 标志会清除
- 将选择性唤醒使能 (SW_EN) 设置为 1b (寄存器 8'h10[7] = 1b)

如果在转换期间有帧传入，该帧可能会丢失，并且对于额外四个传入 CAN 帧，帧检测可能无法与帧同步。

备注

如果故障状况或 FRAME_OVF 强制器件进入睡眠模式、禁用了失效防护模式，或进入失效防护模式，则将禁用 SW_EN，同时关闭选择性唤醒功能。

8.3.12.4.2 帧检测

帧检测逻辑用于处理来自 CAN 总线的串行数据或 CAN 帧。器件具有选择性唤醒控制寄存器，可设置该器件通过 CAN ID (11 位或 29 位) 或 CAN ID 加上数据帧 (包括数据屏蔽) 来查找已编程的匹配。如果从总线接收到的已检测 CAN 帧与帧检测逻辑中的配置要求相匹配，这种情况称为唤醒帧 (WUF)。

在启用或使用帧检测之前，需要在器件寄存器中正确配置 WUF 验证或匹配所需的数据。正确配置器件以允许帧检测或选择性唤醒功能后，必须设置 SWCFG (选择性唤醒配置) 以加载器件的 WUF 参数。如果检测到有效的 WUF，则会通过 CANINT 标志显示，包括选择性唤醒。

启用帧检测后，当逻辑正在解码器件在总线上接收到的 CAN 帧，可能会发生其他几种操作。这包括错误检测和计数以及通过 CAN_SYNC 和 CAN_SYNC_FD 标志指示 CAN 帧的接收。

如果在帧检测模式下发生帧溢出 (FRAME_OVF)，则会禁用该条件并清除 SW_EN 位。

启用帧检测后，如果从接收器偏置未打开的模式转换，则在帧检测稳定之前，对于 500kbps 及更低的数据速率，器件可忽略多达四个 CAN 帧，而对于 500kbps 以上的数据速率，则最多可忽略八个 CAN 帧。

正确配置器件以使用帧检测和选择性唤醒的过程如下：

- 写入所有用于帧检测 (选择性唤醒) 的控制寄存器、选择性唤醒配置 1-4 (寄存器 8'h44 至 8'h47) 以及 ID 和 ID 掩码 (寄存器 8'h30 和 8'h40)
- 建议读取所有选择性唤醒寄存器，以便软件确认器件已正确写入并配置
- 将选择性唤醒配置 (SWCFG) 位设置为 1b (寄存器 8'h47[7] = 1b)
- 将选择性唤醒使能位设置为 1b (寄存器 8'h10[7] = 1b)
- 通过 SPI 写入将器件置于待机模式 (寄存器 8'h10[2:0] = 100b)。即使已处于待机模式，也必须执行此步骤。

如果因“帧溢出”标志而发生 SWERR 中断，则需要清除“帧溢出”中断，然后必须再次将 SWCFG 位设置为 1b。

8.3.12.4.3 唤醒帧 (WUF) 验证

当满足以下所有条件时，接收到的帧方可确认为有效唤醒帧 (WUF)：

- 当 DLC (数据长度代码) 匹配未禁用时，接收到的帧是传统 CAN 数据帧。DLC 匹配禁用时，该帧也可以是远程帧。
- 接收到的传统 CAN 帧的 ID (如 ISO 11898-1:2015 8.4.2.2 中定义) 与相关位位置中配置的 ID 完全匹配。相关的位位置由 WUF DLC 验证中所示的 ID 掩码给出
- 接收到的传统 CAN 数据帧的 DLC (如 ISO 11898-1:2015 8.4.2.4 中定义) 与配置的 DLC 完全匹配。请参阅“WUF 数据验证”中所示的机制。或者，可以在实现中通过配置来禁用此 DLC 匹配条件。

- 当 DLC 大于 0 且启用了 DLC 匹配时，接收帧的数据字段（如 ISO 11898-1:2015 8.4.2.5 中定义）会在位位置至少设置一个位，该位置对应于配置的数据掩码中的设置位。请参阅 [WUF DLC 验证](#) 所示的机制。
- 这时接收到了正确的循环冗余校验 (CRC)，包括隐性 CRC 定界符，并且在确认 (ACK) 间隙之前未检测到任何错误（根据 ISO 11898-1:2015 10.11）。

8.3.12.4.4 WUF ID 验证

在所有必需的位位置中，接收帧的 ID 都要与配置的 ID 相匹配。相关的位位置由 8'h30 到 8'h33 中配置的 ID 以及 8'h34 和 8'h38 中编程的 ID 掩码决定。器件支持传统基帧格式 (CBFF) 11 位基本 ID 和传统扩展帧格式 (CEFF) 29 位扩展 ID 和 ID 掩码。除了“无关”位外，所有被屏蔽的 ID 位都必须与为 WUF 验证配置的 ID 位完全匹配。如果被屏蔽的 ID 位配置为“无关”，则该 ID 中同时接受“1”和“0”。在 ID 掩码寄存器中，1 表示“无关”。

图 8-24 显示了有效 WUF ID 和相应 ID 掩码寄存器的示例

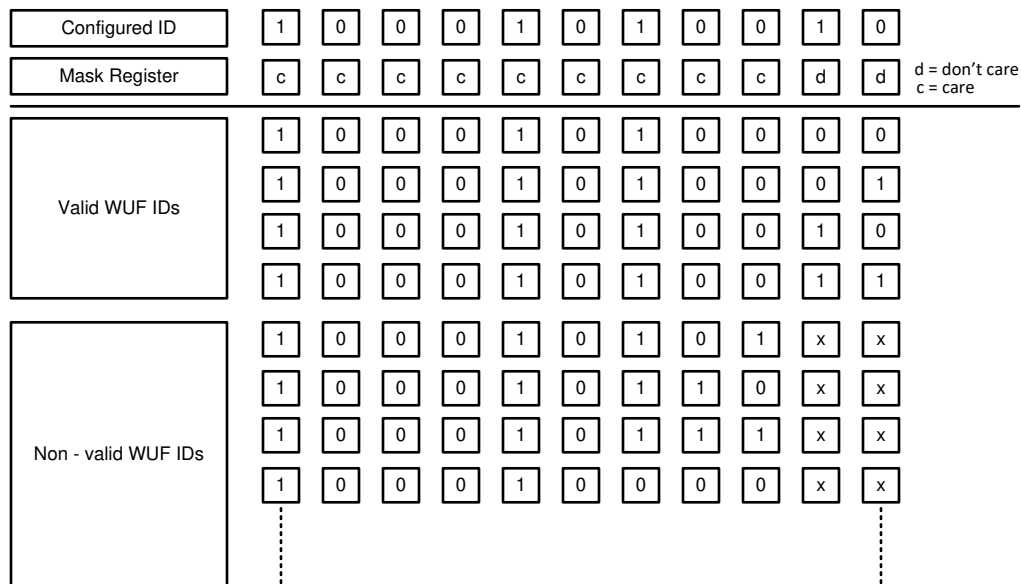


图 8-24. WUF 的 ID 和 ID 掩码示例

8.3.12.4.5 WUF DLC 验证

如果设置了数据掩码位，则接收帧的 DLC（数据长度代码）必须与配置的 DLC 完全匹配。DLC 在 8'h38[4:1] 中配置。数据掩码位在 8'h38[0] 中设置。

表 8-8. DLC

帧	数据长度代码				数据字节数。
	DLC3	DLC2	DLC1	DLC0	
传统帧和 FD 帧	0	0	0	0	0
	0	0	0	1	1
	0	0	1	0	2
	0	0	1	1	3
	0	1	0	0	4
	0	1	0	1	5
	0	1	1	0	6
	0	1	1	1	7
传统帧。	1	0 或 1	0 或 1	0 或 1	8

8.3.12.4.6 WUF 数据验证

当通过数据掩码位启用数据掩码时，接收帧的数据必须与配置的数据匹配，其中接收帧的数据字段中至少有一个逻辑高电平 (1) 位与所配置数据的数据字段中一个逻辑高电平 (1) 匹配。相关位位置由 8'h39 至 8'h40 中配置的数据确定，并由 8'h38[0] 中的数据掩码启用。图 8-25 显示了一个匹配数据和不匹配数据的示例。

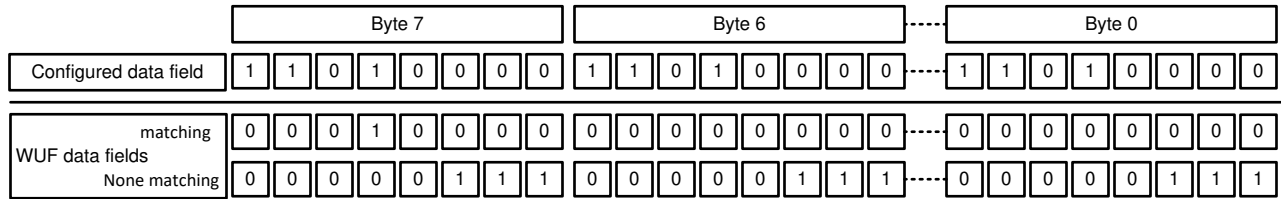


图 8-25. WUF 示例的数据字段验证

选择性唤醒数据验证确保总线上发送的最后一个字节将被解释为数据掩码字节 0。这意味着对于 8 个数据字节，发送的第一个字节将被解释为数据掩码字节 7。对于 DLC 为 3 的情况，总线上发送的最后一个字节将被解释为数据掩码字节 0，而发送的第一个字节将被解释为数据掩码字节 2。图 8-26 提供了一些示例，说明了哪些字节将用作发送和接收的各种字节。

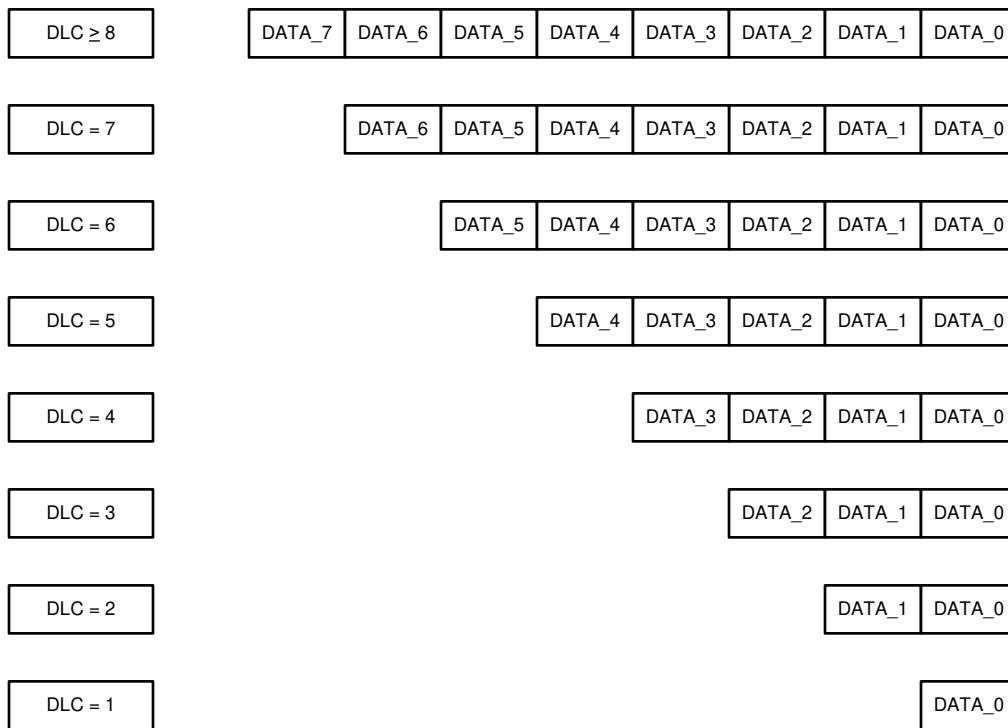


图 8-26. 不同 DLC 值的数据寄存器掩码值

8.3.12.4.7 帧错误计数器

在激活选择性唤醒功能时以及在 t_{SILENCE} 到期时，CAN 帧错误计数器会设置为零。该错误计数器确定器件检测到的 CAN 帧错误。该错误出现在 8'h45 中，错误计数器称为 FRAME_CNTx。

该计数器的初始值为零，并且对于检测到的每个接收帧错误（填充位、CRC 或 CRC 定界符形式错误），其值会递增 1。假设计数器不为零，则对于每个正确接收到的 CAN 帧，计数器都会递减 1。如果器件在具有灵活数据速率帧的 CAN 上设置为被动，则检测为 CAN FD 帧的任何帧都不会影响帧错误计数器（不递增或递减）。如果接收到有效的传统 CAN 帧并且该计数器不为零，则该计数器应减 1。CRC 定界符和间隔字段末尾之间的显性位不会使得帧错误计数器向上计数。

在错误计数器每次递增或递减时，解码器单元都会等待 $nBits_idle$ 个隐性位，然后再将显性位视为帧起始 (SOF)。有关在接收到传统 CAN 帧以及发生错误的情况下强制帧起始检测的位置，请参阅图 8-27。

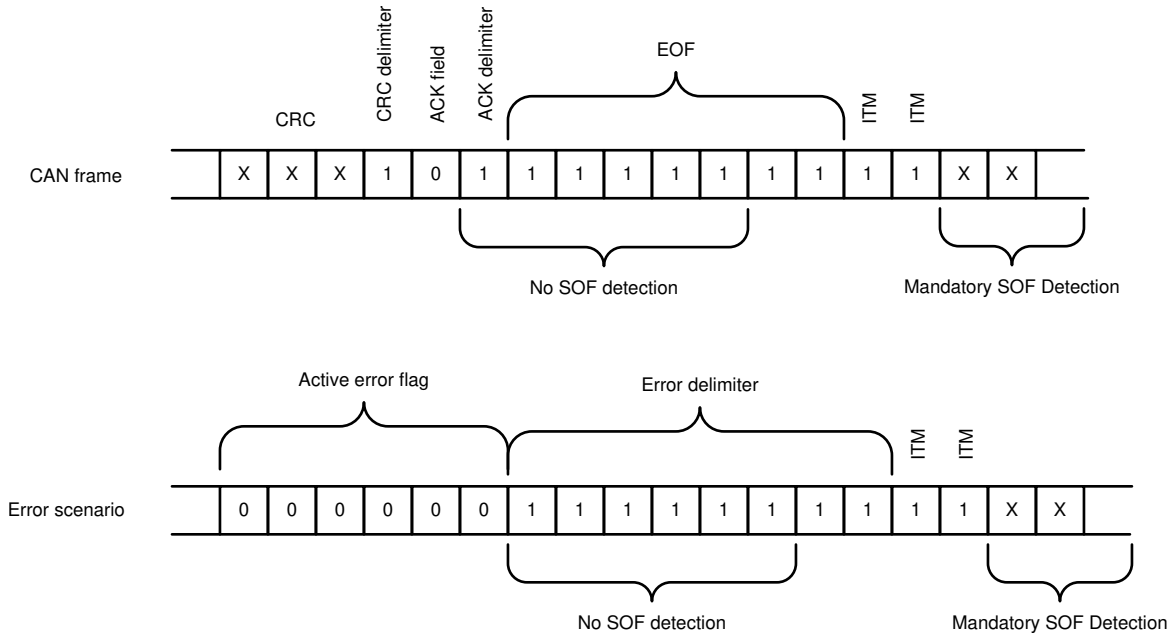


图 8-27. 在传统 CAN 帧和出现错误的情况下进行强制 SOF 检测

帧错误计数器阈值的默认值为 31，因此在第 32 个错误时会设置帧溢出标志 (FRAME_OVF)。

最多四个 (比特率大于 500kbps 时为八个) 连续的传统 CAN 数据和在偏置反应时间 t_{Bias} 结束后启动的远程帧可能会被忽略，错误计数器不会因故障而增加，或被判定为错误 (即使没有错误，错误计数器也会增加)。

CEFF 中接收到的帧具有非标称保留位 (SRR、r0) 不会导致错误计数器增加。

器件会将帧错误计数器与 8'h46 中的帧错误计数器阈值 FRAME_CNT_THRESHOLD 进行比较。如果计数器溢出阈值，则设置帧错误溢出标志 FRAME_OVF。帧错误计数器阈值的默认值为 31，因此在第 32 个错误时会设置溢出标志。但是，如果应用需要不同的帧，则将错误计数溢出阈值的所需值编程到 FRAME_CNT_THRESHOLD 寄存器中。

该计数器通过以下方式复位：禁用帧检测，设置 CANSLNT 标志，并设置寄存器 8'h51[2] = 1b。

检测到的错误的描述：

- **填充位错误**：当接收到相同状态 (电平) 的第 6 个连续位时，会检测到填充位错误。CAN 报文编码在数据流的这个位位置有一个填充位。
- **CRC 错误**：CRC 序列由发送节点的 CRC 计算结果组成。该器件使用与发送节点相同的多项式来计算 CRC。如果计算结果与 CRC 序列中接收到的结果不同，则检测到 CRC 错误。
- **CRC 定界符错误**：当在定义为逻辑高电平 (隐性) 的 CRC 定界符位位置接收到错误状态 (逻辑低电平或显性) 的位时，即检测到 CRC 定界符错误。

8.3.12.4.8 CAN FD 帧容差

在收到一个 FD Format indicator (FDI) 后跟一个显性保留位后，解码器单元会等待 $nBits_idle$ 个隐性位，然后将另一个显性位视为 SOF，如图 8-27 所示。表 8-9 定义了 $nBits_idle$ 。

表 8-9. 下一个 SOF 之前的隐性位数

参数	符号	值	
		最小值	最大值
接受新 SOF 之前的隐性位数	nBits_idle	6	10

有两个比特滤波器选项来支持仲裁和数据相位比特率的不同组合。pBitfilter 选项通过寄存器 8'h47[4] 来选择。

- 比特滤波器 1：数据相位比特率小于或等于仲裁速率的四倍或 2Mbps，以较小者为准
- 比特滤波器 2：数据相位比特率小于或等于仲裁速率的十倍或 5Mbps，以较小者为准

如果持续时间小于或等于仲裁位时间的 pBitfilter 最小值（参阅表 8-10），显性信号不被认为是有效信号，也不会重新启动隐性位计数器。如果持续时间大于或等于仲裁位时间的 pBitfilter 最大值，显性信号会重新启动隐性位计数器。

表 8-10. 下一个 SOF 之前的隐性位数

参数	符号	值	
		最小值	最大值
CAN FD 数据相位比特滤波器 1	pBitfilter1	5.00%	17.50%
CAN FD 数据相位比特滤波器 2	pBitfilter2	2.50%	8.75%

8.3.12.4.9 8Mbps 滤波

- 比特滤波器 3：数据相位比特率小于或等于仲裁速率的 16 倍或 8Mbps，以较小者为准
- pBitfilter 3 最小值 1.25% 至最大值 4.375%

8.3.13 保护特性

TCAN245x-Q1 具有多种保护功能，如下所述。

8.3.13.1 失效防护特性

TCAN245x-Q1 具有失效防护模式，可用于降低节点系统问题的节点功耗。可以分为两种工作模式：睡眠模式和失效防护模式。

8.3.13.1.1 通过睡眠唤醒错误进入睡眠模式

睡眠唤醒错误 (SWE) 计时器是用于确定特定功能是否工作或器件与处理器之间是否存在通信的计时器。SWE 计时器默认禁用。如有需要，可以通过设置 SWE_EN 8'h1C[7] = 1b 来启用 SWE 计时器。有关 SWE 计时器在哪些模式下启动以及何时启动的信息，请参阅图 8-28。

如果 CAN 总线提供 WUP 或发生本地唤醒事件，器件会唤醒并进入待机模式。进入待机模式后，SWE 计时器启动。任何 SPI 命令都会复位 SWE 计时器。如果 SWE 计时器在 t_{INACTIVE} 时间后到期，器件会重新进入睡眠模式。

在待机或正常模式下，如果因 CAN 总线上的无活动时间达到 t_{SILENCE} 而设置了 CANSLNT 标志，则 SWE 计时器将启动。如果 CANSLNT_SWE_DIS=0，则必须清除 CANSLNT 标志才能复位 SWE 计时器。如果 CANSLNT_SWE_DIS=1，则 CAN 总线上的任何活动都会自动复位 SWE 计时器。

备注

- 当 VCC1 在睡眠模式下启用时，SWE 计时器超时会导致器件转换到重启模式，而不是睡眠模式。这会导致 nRST 引脚被拉至低电平，以复位处理器并设置 WKERR 和 SMS 中断标志。
- 如果在睡眠模式下启用，SWE 计时器超时不会影响 VCC2。

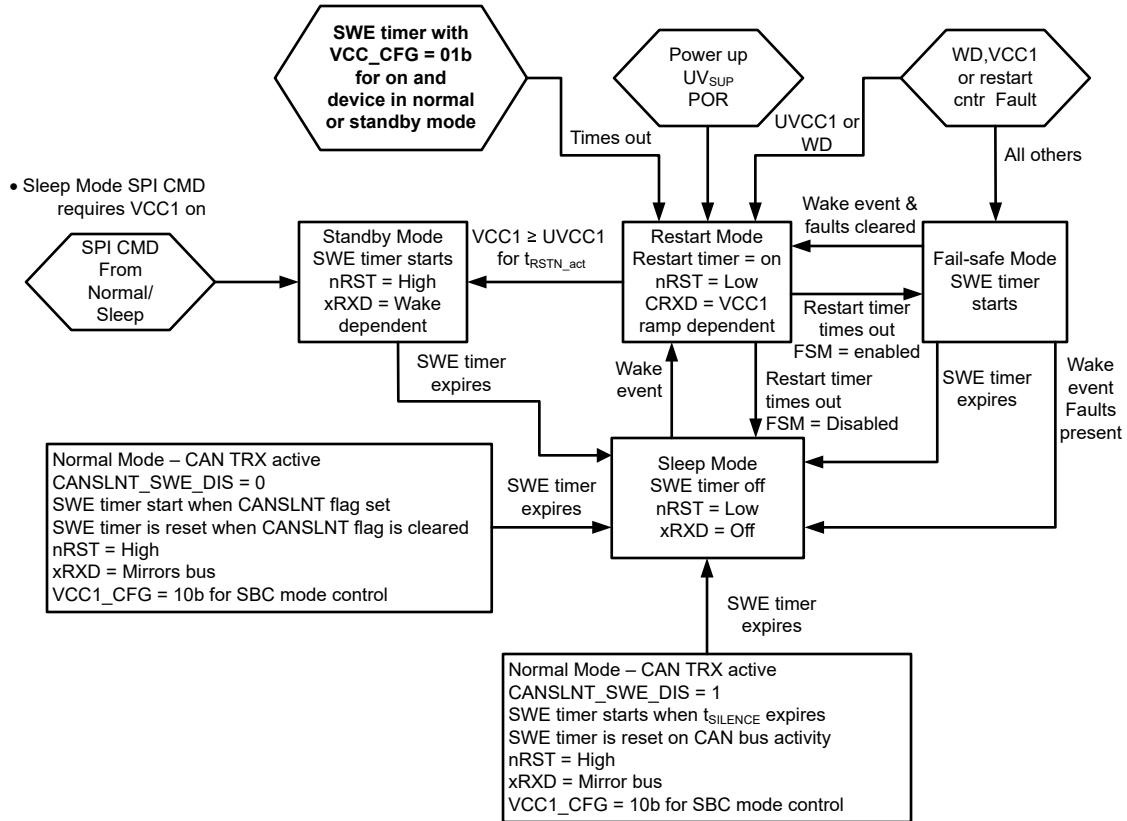
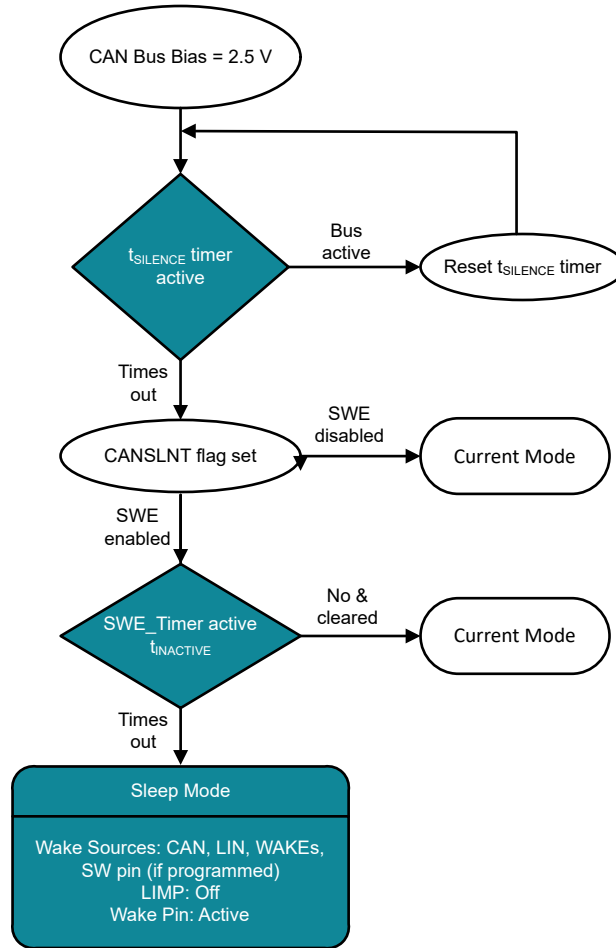


图 8-28. 不同模式下的 SWE 计时器



备注

此图基于 CAN FD 收发器开启或处于仅监听状态。

图 8-29. 从正常模式和待机模式进入睡眠模式

8.3.13.2 器件复位

TCAN245x-Q1 系列具有三种复位器件的方法。其中两种是通过 SPI 命令实现的，分别是软复位和硬复位。软复位和硬复位的实现方法是将 1b 写入 DEVICE_RST 寄存器 8'h19[1] 以进行软复位，或写入 8'h19[0] 以进行硬复位。

也可以通过将 nRST 拉低保持 t_{NRSTIN} 时间来执行硬复位，请参阅图 8-30。

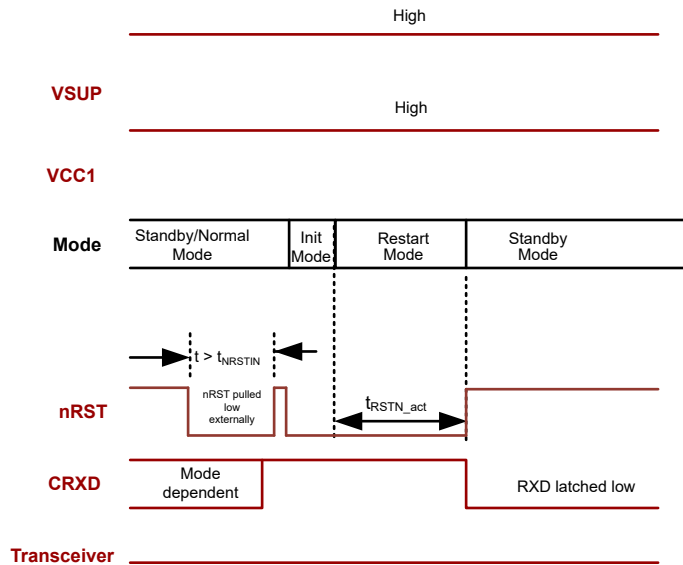


图 8-30. 使用 nRST 引脚执行硬复位

执行软复位时，会发生以下情况：

- 重新加载保存的 EEPROM 寄存器
- 所有其他寄存器都复位为默认值
- VCC1 和 VCC2 不改变状态
- 器件切换至待机模式

执行硬复位时，会发生以下情况：

- 器件切换至初始模式
- 重新加载保存的 EEPROM 寄存器
- 所有其他寄存器都复位为默认值
- 大多数内部器件逻辑都会复位为默认值
- VCC1 和 VCC2 不改变状态
- 然后器件切换至重启模式，最后切换至待机模式，此时器件可以重新编程

将 nRST 引脚拉至低电平并释放时，会发生以下情况：

- 器件切换至初始模式
- 重新加载保存的 EEPROM 寄存器
- 所有其他寄存器都复位为默认值
- 大多数内部逻辑都会复位为默认值
- VCC1 和 VCC2 不改变状态
- 然后器件切换至重启模式，最后切换至待机模式，此时器件可以重新编程

备注

对存储到 EEPROM 中的寄存器进行的任何更改，都建议保存到 EEPROM 中。复位会导致从 EEPROM 加载这些寄存器。这会使用 EEPROM 上一次保存的寄存器值覆盖未保存的更改。

8.3.13.3 悬空端子

这些器件的关键端子上带有内部上拉和下拉电阻，确保端子悬空时使器件进入已知状态。有关端子偏置条件的详细信息，请参阅表 8-11。

表 8-11. 端子偏置

终端	上拉或下拉	注释
SW	60kΩ 下拉或上拉	当 SW 引脚为高电平有效时，引脚将输入弱偏置到 GND 当 SW 引脚为低电平有效时，引脚将输入弱偏置到 VCC1 或内部电压轨
SCK	60kΩ 上拉 或下拉	根据所选的弱偏置输入的 SPI 模式，自动配置为上拉或下拉 • 模式 0 或 1 配置为下拉 • 模式 2 或 3 配置为上拉
SDI	60kΩ 上拉或下拉	根据 SPI_CONFIG 寄存器 8'h09[2] 中的 SDI_POL 配置，输入引脚被配置为上拉或下拉，从而弱偏置输入
nCS	60kΩ 上拉	对输入进行弱偏置，使得器件未被选中
nRST	30kΩ 上拉	上拉至 VCC1
CTXD	60kΩ 上拉	弱偏置输入

备注

不要依赖内部偏置作为唯一的端接，尤其是在嘈杂环境中。请将内部偏置视为失效防护手段。当该器件与具有开漏输出的 MCU 配合使用时，请特别小心。

8.3.13.4 TXD 显性超时 (DTO)

TCAN245x-Q1 支持 CAN 总线上的显性状态超时。这是基于 TXD 路径的内部功能。TXD DTO 电路可防止本地节点在发生硬件或软件故障 (TXD 保持显性状态 (低电平) 的时间超过超时周期 t_{TXD_DTO}) 时阻塞网络通信。TXD DTO 电路由 TXD 上的下降沿触发。如果在此电路的超时常量 t_{TXD_DTO} 前没有发现上升沿，总线驱动器将被禁用。这样可释放总线，供网络上的其他节点进行通信。该驱动器在 TXD 终端上出现隐性信号 (高电平) 时重新激活，从而清除显性超时。接收器保持活动状态，RXD 端子反映 CAN 总线上的活动，而总线端子会在 TXD DTO 故障期间偏置为隐性电平。此功能可通过使用 CAN 的寄存器 8'h10[6] TXD_DTO_DIS 来禁用。

备注

TXD DTO 电路所允许的最短显性 TXD 时间限制了器件的最低数据发送速率。CAN 协议允许 (TXD 上) 在最差情况下最多可有 11 个连续显性位，其中 5 个连续显性位后面紧接一个错误帧。

8.3.13.5 CAN 总线短路电流限制

这些器件具有多种保护功能，可在 CAN 总线短路时限制短路电流，其中包括 CAN 驱动器限流功能 (显性和隐性)。该器件还具有 TXD 显性超时，可防止出现系统故障时显性状态始终保持较高的短路电流。在 CAN 通信期间，总线会在显性与隐性状态之间切换；因此，可将短路电流视为这两种总线状态期间的电流或者视为平均直流电流。出于对端接电阻器和共模扼流圈额定值中的系统电流和功率的考虑，应使用平均短路电流。显性百分比受限于以下因素：TXD 显性超时、具有强制状态切换功能的 CAN 协议以及隐性位 (位填充、控制字段和帧间间隔)。这确保了总线上具有最短的隐性状态时间，即使数据字段包含很高的显性位百分比也是如此。

备注

总线的短路电流取决于隐性位与显性位的比率以及它们对应的短路电流。使用方程式 6 计算平均短路电流。

$$I_{OS(AVG)} = \%Transmit \times [(\%REC_Bits \times IOS(SS)_REC) + (\%DOM_Bits \times IOS(SS)_DOM)] + [\%Recieve \times IOS(SS)_REC] \quad (6)$$

其中

- $I_{OS(AVG)}$ 是平均短路电流。

- %Transmit 为节点发送 CAN 报文所占的百分比。
- %Receive 为节点接收 CAN 报文所占的百分比
- %REC_Bits 为所发送 CAN 报文中的隐性位所占百分比
- %DOM_Bits 为所发送 CAN 报文中的显性位所占百分比
- IOS (SS)_REC 是隐性稳态短路电流，IOS (SS)_DOM 则是显性稳态短路电流。

备注

确定端接电阻、其他网络元件以及用于生成 VSUP 的电源的功率额定值时，考虑短路电流以及可能的网络故障。

8.3.13.6 热关断

TCAN245x-Q1 有两个热传感器，用于监控裸片的结温。

1. TSD_SBC：包括 VCC1 降压稳压器和高侧开关
2. TSD_CAN：包括 VCC2 LDO 和 CAN 收发器

提供了一个热关断预警 (TSDW 中断)，当 TSD_SBC 热传感器的结温达到警告温度级别时，会触发该热关断预警。当其中一个传感器的结温达到热关断温度时，还会触发另外两个中断。器件行为取决于哪个传感器发生 TSD 事件。这是器件保护功能。

- INT_6 寄存器 8'h5C[7] 是 TSDW 中断
- INT_2 寄存器 8'h52[0] 是 TSD_SBC 中断，其中包括 VCC1 降压稳压器
- INT_3 寄存器 8'h53[1] 是 TSD_CAN 中断，其中包括 VCC2 LDO

超过最大结温的时间超过 t_{TSD} 会设置中断标志，并通过将 nINT 拉至低电平来指示。如果 TSD_SBC 导致 TSD 事件 (由于 VCC1 或高侧开关)，则器件会关闭 VCC1 稳压器并进入失效防护模式 (如果启用) 或睡眠模式。由于 VCC1 关闭，会设置热关断中断标志 (TSD_SBC) 但不会在 nINT 引脚上指示。在此 TSD 事件期间，nRST 引脚被拉至接地。一旦过热故障条件消失并且结温冷却至低于 TSDF 温度达 1s，器件会从失效防护模式转换到重启模式，并开启 VCC1 (如果启用)。

TSD_SBC 故障还会通过复位 HSS1-4_CNTL 寄存器来断开高侧开关。当结温降至 TSDF 以下 1 秒后，可以重新启用高侧开关。

如果包括 CAN 收发器和 VCC2 的第二个传感器检测到 TSD，则禁用 CAN 发送器，从而将收发器置于监听模式。VCC2 LDO 禁用并设置中断标志。这不会导致 SBC 状态变化。在过热故障条件消失且结温冷却至超过 TSDF 温度后，CAN 发送器重新启用。在 1 秒的进一步等待时间后，VCC2 LDO 开启。请注意，由于 LDO 已被禁用，所以此处未设置 UVCC2。读取寄存器 8'h4F[2] 的 VCC2_STATUS 以确定 VCC2 何时重新启用。如果在系统中使用 VCC2 作为 VCAN 的电源，VCC2 关闭状态会导致 UVCAN 条件。CAN 收发器变为支持唤醒，并且在 VCC2 再次完全加电之前无法重新启用。VCC2_STATUS 也会指示 VCAN 的状态。当 VCC2_STATUS=1b 时，CAN 收发器重新启用并且可以清除 UVCAN 中断标志。

8.3.13.7 欠压和过压锁定与未供电器件

TCAN245x-Q1 可同时监控输入 (VSUP、VHSS 和 VCAN) 和输出 (VCC1 和 VCC2)。对于输入电源轨，VSUP 和 VHSS 受到欠压监控，而且可以对 VHSS 进行过压监控。所有输出电源轨都受到欠压、过压和短路故障监控。所有这些故障事件都有相应的中断，VSUP 和 VCC1 故障导致器件 SBC 模式更改。有关器件模式与 VSUP、VCC1 和 VCC2 故障之间的关系，请参阅表 8-12。

表 8-12. VSUP、VCC1 和 VCC2 故障对器件模式的影响

VSUP	VCC1	VCC2	器件模式
> UVSUP	> UVCC1	> UVCC2	正常或待机
> UVSUP	< UVCC1 _{PR}	> UVCC2	上一节
> UVSUP	< UVCC1	不适用	重启
> UVSUP	不适用	< UVCC2	上一节

表 8-12. VSUP、VCC1 和 VCC2 故障对器件模式的影响 (续)

VSUP	VCC1	VCC2	器件模式
< UVSUP	不适用	不适用	UVSUP
> UVSUP	> OVCC1	不适用	失效防护或睡眠
> UVSUP	不适用	> OVCC2	上一节
> UVSUP	< VCC1SC	不适用	失效防护或睡眠
> UVSUP	> UVCC1	< VCC2SC	上一节

备注

OVHSS 仅影响高侧开关，故而未显示在上表中。

- 如果 VCC1 上发生永久故障且失效防护模式禁用，则可能会由于唤醒事件和 VCC1 SBC 故障而进入在重启和睡眠模式之间进行的环路。
 - 建议在 VCC1 编程为在睡眠模式下开启时启用失效防护模式，或者将 LIMP 配置为因 VCC1 故障而在睡眠模式下开启。
 - 为了避免在失效防护模式启用的情况下由于永久故障而出现环路情况，建议使用 FSM_CONFIG 寄存器 8'h17[7:4] = 0100b，即 FSM_CNTR_ACT，并在稳压器关断时将器件置于睡眠模式，直到发生下电上电复位。

TCAN245x-Q1 监控 VCC1 和 VCC2 是否存在过压条件。过压由 OVCC1 和 OVCC2 表示。TCAN245x-Q1 监控 VCC1 和 VCC2 是否存在接地短路条件。接地短路由 VCC1_{33SC}、VCC1_{5SC} 和 VCC2_{SC} 表示。

TCAN245x-Q1 监控高侧开关电源电压 V_{HSS} 是否发生过压事件。可通过将 1b 写入 8'h4F[7] (HSS_OV_DIS) 来禁用。在 HVSS 电源上监测欠压 UVHSS。可通过将 1b 写入 8'h4F[6] (HSS_UV_DIS) 来禁用。除非通过向 8'h4F[5] (HSS_OV_UV_REC) 写入 1b 来禁用，否则 HSS 开关会自动从 OVHSS 或 UVHSS 恢复。

8.3.13.7.1 欠压

该器件监控 VSUP、VHSS、VCAN、VCC1 和 VCC2 是否发生欠压事件。欠压事件由 UVSUP_x、UVHSS、UVCAN 和 UVCC2 表示。VCC1 具有预警 UVCC1_{xPR} 和故障 UVCC1_x。x 为 33 (对于 3.3V VCC1) 或 5 (对于 5V VCC1)。由于 VCC1 为 3.3V 或 5V，所以相应具有不同的阈值。由于 VCC1 为 3.3V 或 5V，所以 UVSUP 相应具有不同的阈值，分别为 UVSUP_{33R/F} 和 UVSUP_{5R/F}。因为 VSUP 和 VSUPB 必须连接在电路板上，所以不会明确监控 VSUPB 电源。如果 VSUPB 与 VSUP 断开连接，VCC1 会经历欠压事件，器件最终进入失效防护模式 (如果启用) 或睡眠模式 (如果失效防护模式禁用)。

该器件还在 VCC1 和 VCC2 上提供过压和短路 (接地短路) 保护。检测到 OVCC1 或 VCC1_{33/5SC} 后，器件会根据器件设置进入失效防护模式或睡眠模式。由于收发器独立于器件模式进行编程，因此此处不对收发器的行为多作介绍。表 8-13 展示了故障条件下基于 VCC1 和 VCC2 的器件模式。

表 8-13. VSUP、VCC1 和 VCC2 故障

VSUP	VCC1	VCC2	器件模式
> UVSUP	> UVCC1	> UVCC2	正常或待机
> UVSUP	< UVCC1 _{PR}	> UVCC2	上一节
> UVSUP	< UVCC1	不适用	重启
> UVSUP	不适用	< UVCC2	上一节
> UVSUP	不适用	不适用	上一节
< UVSUP	不适用	不适用	UVSUP
> UVSUP	> OVCC1	不适用	失效防护或睡眠 (OVCC1_ACTION=0b) 上一状态 (OVCC1_ACTION=1b)
> UVSUP	不适用	> OVCC2	上一节
> UVSUP	< VCC1SC	不适用	失效防护或睡眠

表 8-13. VSUP、VCC1 和 VCC2 故障 (续)

VSUP	VCC1	VCC2	器件模式
> UVSUP	不适用	< VCC2SC	上一节

备注

因为 OVHSS 仅影响高侧开关，所以“VSUP、VCC1 和 VCC2 故障”部分未显示 OVHSS。

8.3.13.7.1.1 VSUP 和 VHSS 欠压

VSUP 是器件正常运行所需的主输入电源轨。器件监控三个电压电平：上电复位电平和两个欠压电平。要使所有功能和输出电压轨处于稳压状态，VSUP 电源轨必须超过 UVSUP_{5R}。如果 VSUP 处于欠压状态，器件将失去让内部稳压器保持稳压状态所需的电源。如果 VSUP 不断斜降并降至 VSUP_{(PU)F} 以下，则器件进入断电状态。当 VSUP 恢复时，器件会像初始上电一样启动。所有寄存器都会被清除，并且器件必须根据保留的已存储 EEPROM 值重新配置。有关更多信息，请参阅电源欠压图图 10-3、图 10-4、图 10-6 和图 10-6。

当 VCC1 配置为 5V 输出时，UVSUP_{5R/F} 是唯一受监控的 VSUP 欠压电源轨。当 VSUP 降至 UVSUP_{5F} 以下时，CAN 收发器关闭，器件进入受保护 UVSUP 状态。VCC2 LDO 处于直通模式，可触发 UVCC2 事件。VCC1 稳压器处于最大占空比开关模式，可根据所选的 UVCC1 阈值触发 UVCC1 事件。有关 VSUP、VCC1₅、VCAN、器件模式和 CAN 收发器之间的关系，请参阅表 8-14。

当 VCC1 配置为 3.3V 输出时，则会监测 UVSUP_{33R/F} 和 UVSUP_{5R/F}。上电时，VSUP 必须超过 UVSUP_{33R} 才能使 VCC1 处于稳压状态，并高于 UVSUP_{5R} 才能使 VCC2 和器件的其他功能正常工作。当 VSUP 斜降时，UVSUP_{5F} 是设置 UVSUP5 中断标志寄存器 8'h52[4] 并关闭 CAN 收发器的第一个 UVSUP 电平。如果 VSUP 不断下降，下一个电平是 UVSUP_{33F}。达到该值时，会设置 UVSUP₃₃ 中断标志，即寄存器 8'h52[3]，且器件进入 UVSUP 模式。有关 VSUP、VCC1₃₃、VCAN、器件模式和 CAN 收发器之间的关系，请参阅表 8-15。

高侧开关电源 VHSS 上的欠压由中断 INT_4 寄存器 8'5A[0] UVHSS 指示。高侧开关因 UVHSS 事件而表现的行为由 HSS_CNTL3 寄存器 8'h4F[6:5] 决定。

表 8-14. VCC1₅ 的欠压事件、器件状态和收发器状态

VSUP	VCC1	VCAN	器件状态	CAN 收发器
> UVSUP ₅	> UVCC1 ₅	> UVCAN	正常或待机	根据编程
> UVSUP ₅	< UVCC1 ₅	不适用	重启	支持唤醒功能或关闭
> UVSUP ₅	> UVCC1 ₅	> UVCAN	上一状态	根据编程
< UVSUP ₅	> 不适用	不适用	UVSUP	关闭
> UVSUP ₅	< UVCC1 ₅	< UVCAN	重启	监听模式

表 8-15. VCC1₃₃ 的欠压事件、器件状态和收发器状态

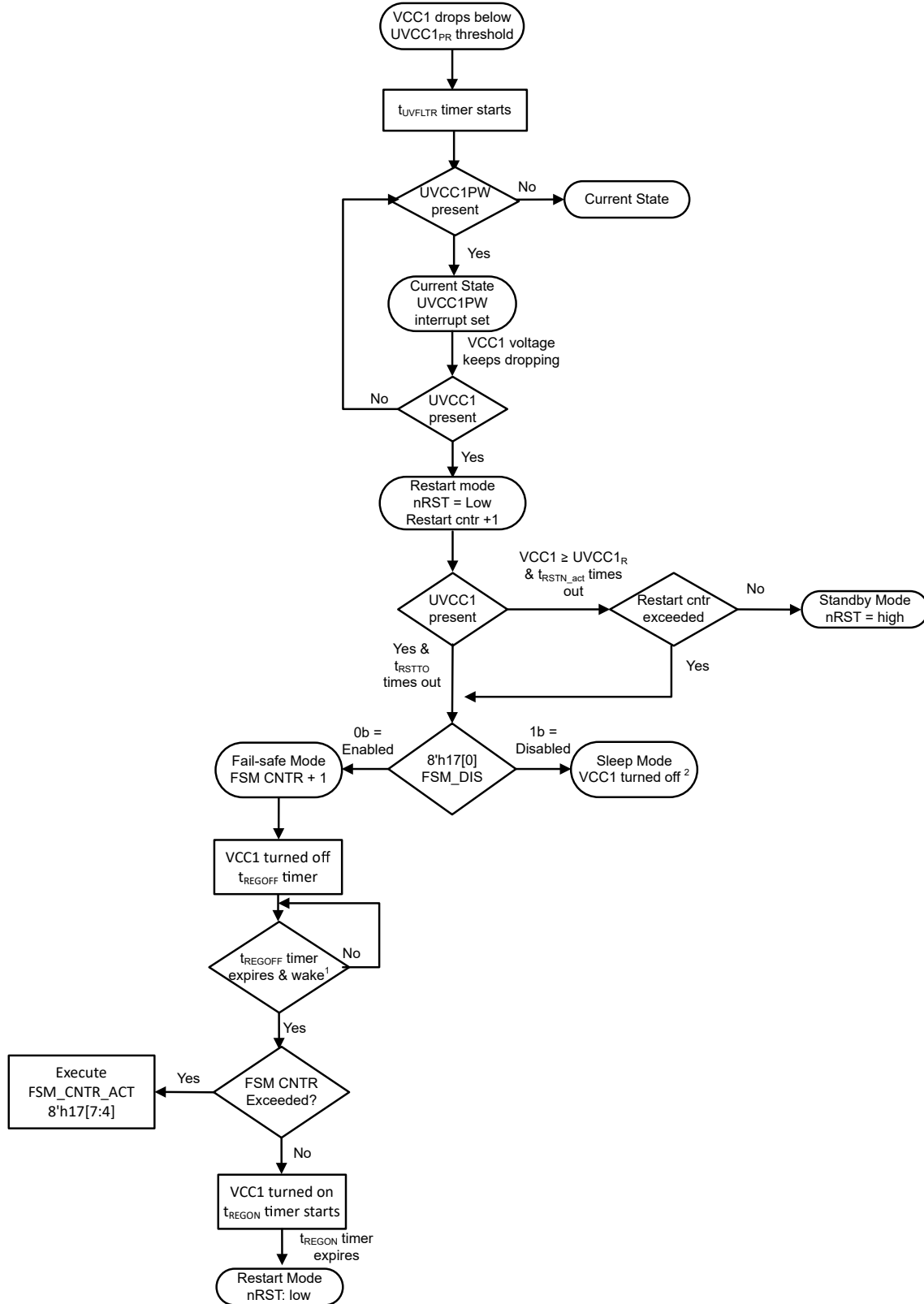
VSUP	VCC1	VCAN	器件状态	CAN 收发器
> UVSUP ₅	> UVCC1 ₃₃	> UVCAN	正常或待机	根据编程
> UVSUP ₅	< UVCC1 ₃₃	不适用	重启	支持唤醒功能或关闭
> UVSUP ₅	> UVCC1 ₃₃	> UVCAN	上一状态	根据编程
< UVSUP ₅ , > UVSUP ₃₃	> UVCC1 ₃₃	不适用	正常或待机	关闭
< UVSUP ₅ , > UVSUP ₃₃	< UVCC1 ₃₃	不适用	重启	关闭
< UVSUP ₃₃	不适用	不适用	UVSUP	关闭
> UVSUP ₅	> UVCC1 ₃₃	< UVCAN	正常或待机	支持唤醒功能或关闭

备注

- 如果在稳压器处于欠压 (UV) 状态时发生热关断或短路事件，则器件会转换到睡眠模式 (失效防护模式禁用) 或转换到失效防护模式 (如果启用)。
- 当 UVCC1 未在重启计时器内清除时，器件进入失效防护模式 (如果启用)。如果失效防护模式禁用，器件会转换到睡眠模式并关闭 VCC1。当 VCC1 在睡眠模式下启用时，UVCC1 事件以相同的方式继续发生。
- 上表中未显示 OV/UVHSS，因为它仅影响高侧开关。

8.3.13.7.1.2 VCC1 欠压

VCC1 电源轨为数字输入或输出引脚供电，预计会连接到节点处理器。对 VCC1 进行欠压监测，它有两个受监测的电平，即预警 (UVCC1_{xPR}) 和欠压 (UVCC1_{xxR/FX})。欠压有四个电平中的一个，可使用寄存器 8'h0E[4:3] 的 UVCC1_SEL 进行编程。在提供外部电源的电源轨中，VCC1 是唯一被视为会导致状态变化的 SBC 故障的电源轨。当发生欠压预警事件时，会在 INT_6 寄存器 8'h5C[6] 中设置中断并且 nINT 引脚被拉至低电平。VCC1 达到其中一个编程阈值后 (由 SBC_CONFIG1 寄存器 8'h0E[4:3] 设置)，器件会转换至重启模式并将 nRST 锁存为低电平，直到 VCC1 超过欠压上升阈值。在清除 UV 阈值后，nRST 保持锁存为低电平并且器件保持在重启模式，持续 t_{RSTN_act} 的时间。对于 UVCC1，有一个滤波时间 t_{UVFLTR}，欠压事件必须持续超过该时间，器件才能进入重启模式。有关 UVCC1 的行为，请参阅图 8-31。



If the exit events do not take place before the SWE timer timeouts the device will enter sleep mode

备注

1. 当 VCC1_CFG = 01b 时，表示 VCC1 始终开启，退出失效防护模式无需唤醒事件。t_{REGOFF} 计时器到期后，器件会退出失效防护模式。
2. 如果在超过重启计数器时进入睡眠模式（由于 FSM_DIS=1b），则当 VCC1-CFG=01b 时，VCC1 将保持开启状态

图 8-31. UVCC1 状态图

8.3.13.7.1.3 VCC2 欠压

UVCC2 设置中断标志（寄存器 INT_6；8'h5C[2]），但不会导致模式更改。有关欠压行为，请参阅图 8-32。

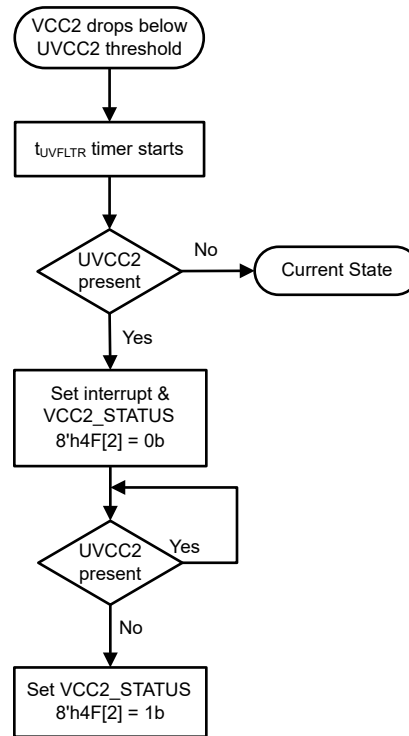


图 8-32. UVCC2 状态图

8.3.13.7.1.4 VCAN 欠压

如果 VCAN 降至 UVCAN 欠压检测阈值以下，CAN 驱动器将关闭并与总线断开，直到 VCAN 恢复。有关器件行为，请参阅图 8-33。根据设计，器件在未供电情况下对于 CAN 总线而言是“无源”器件或“无负载”。总线端子（CANH、CANL）在器件未供电时具有低漏电流，不会对总线施加负载。如果网络的某些节点未供电，而网络的其余部分仍正常工作，这一点至关重要。逻辑端子在器件未供电时的漏电流也极低，因此它们不会对其他保持供电的电路造成负载。

UVLO 电路会监视电源轨在上升和下降时的上升沿和下降沿。

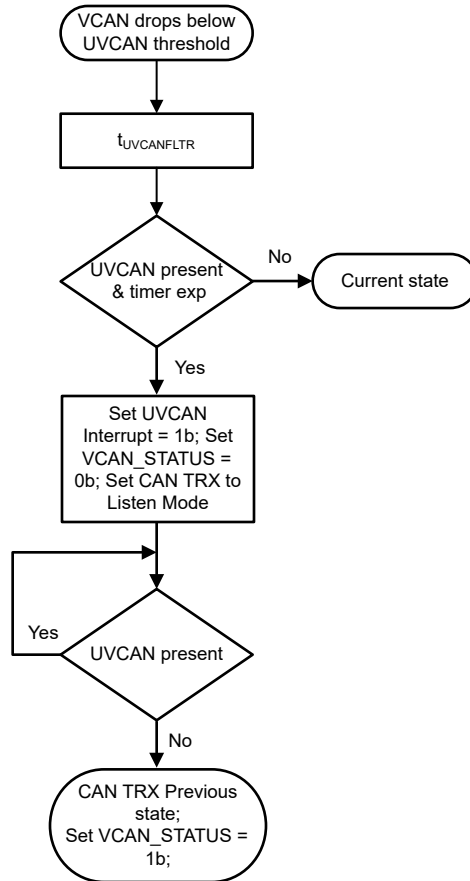


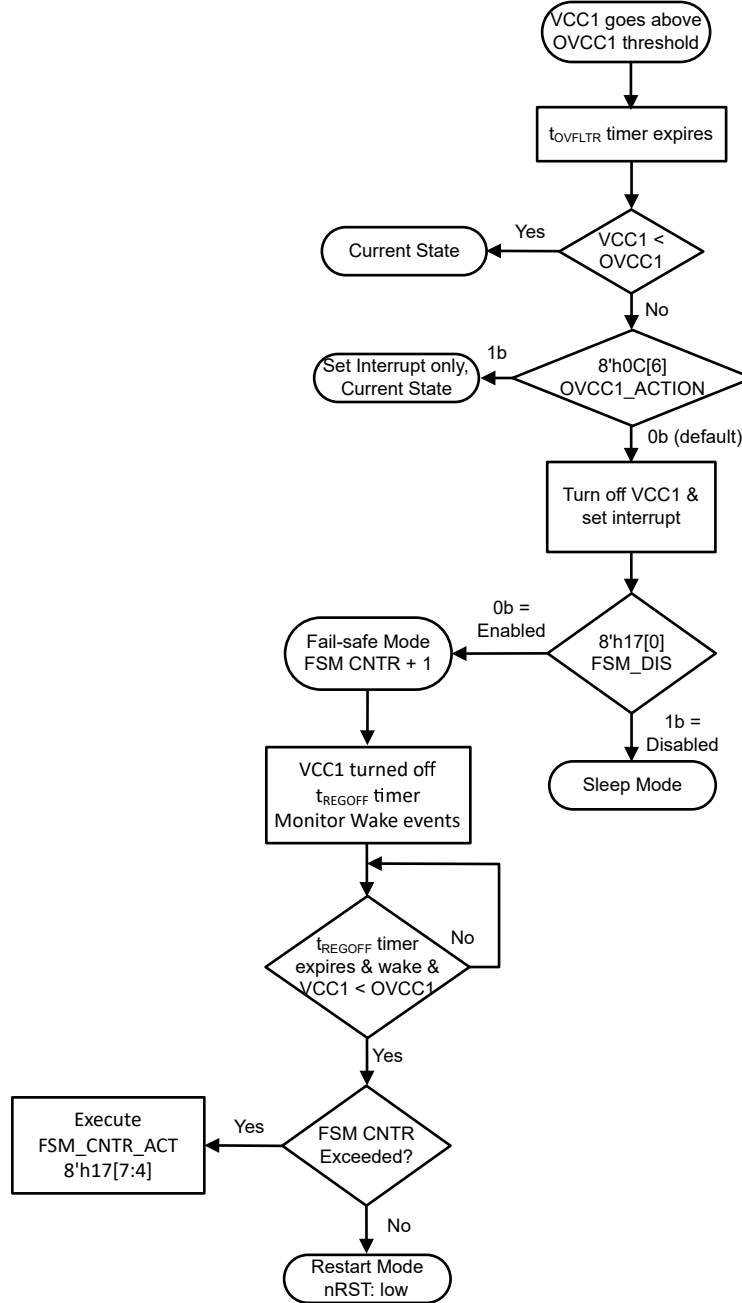
图 8-33. UVCAN 状态图

备注

- UVCAN 比较器仅在 SBC 正常模式和待机模式下启用。
- EEPROM 写入需要 VCAN，因此在写入 EEPROM 之前，需要检查确认寄存器 8'h4F[1] 中 VCAN_STATUS = 1b。

8.3.13.7.2 VCC1 和 VCC2 过压

TCAN245x-Q1 监控 VCC1 和 VCC2 是否存在过压条件。过压由 OVCC1 和 OVCC2 表示。如果 OVCC1_ACTION (8'h0C[6]) 为 0b (默认值) 并且发生 OVCC1，则 VCC1 将关闭，并且器件将进入失效防护模式 (如果启用) 或睡眠模式。通过将 OVCC1_ACTION 设置为 1b，可以将器件配置为仅设置 OVCC1 中断，而不进入失效防护模式或睡眠模式。当 OVCC2 发生时，LDO 关闭并且设置中断标志，但不会发生模式更改。进入失效防护模式时，器件会关闭所有稳压器并启动 t_{REGOFF} 计时器。该计时器超时后，会检查 OVCC1 是否存在过压。如果 OV 事件已清除且发生唤醒事件，则器件进入重启模式。如果 OVCC1 仍然存在，器件将保持失效防护模式。唤醒事件会受到监测，但在 t_{REGOFF} 超时之前不会对其执行操作。如果没有发生唤醒事件并且 OV 事件已清除，则器件仍处于失效防护模式，直到 SWE 计时器超时或发生唤醒事件。有关过压事件期间的器件行为，请参阅图 8-34 和图 8-35。



If the exit events do not take place before the SWE timer timeouts the device will enter sleep mode

备注

当 VCC1_CFG = 01b 时，表示 VCC1 始终开启，退出失效防护模式无需唤醒事件。tREGOFF 计时器到期后，器件会退出失效防护模式。

图 8-34. OVCC1 状态图

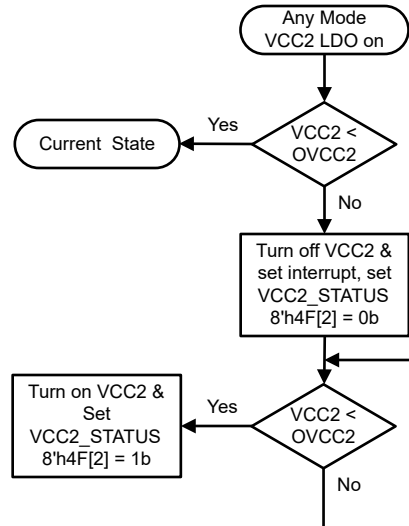
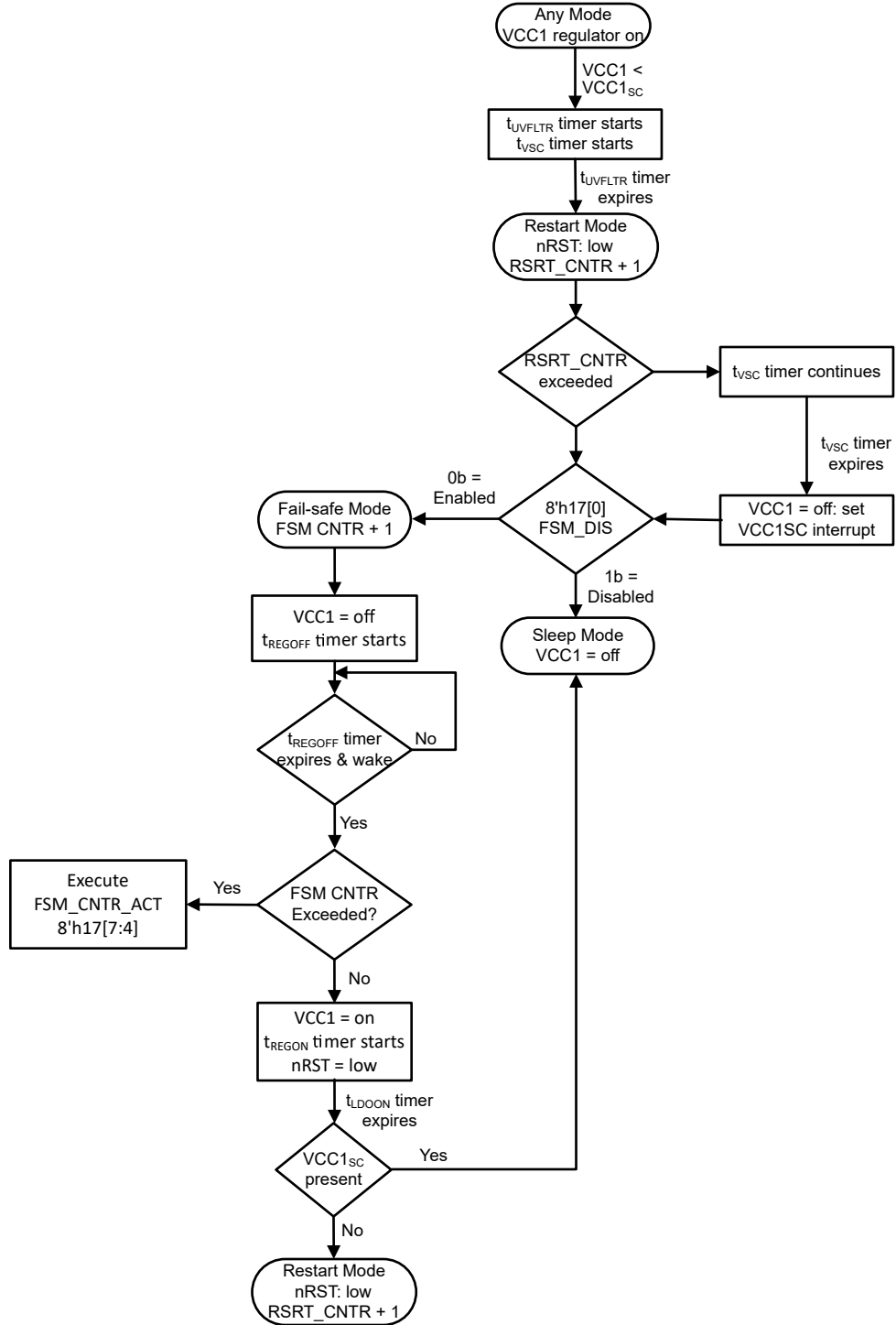


图 8-35. OVCC2 状态图

8.3.13.7.3 VCC1 和 VCC2 短路

TCAN245x-Q1 可监控 VCC1 和 VCC2 (CAN LDO) 是否存在接地短路情况。接地短路由 VCC1_{33SC}、VCC1_{5SC} 和 VCC2_{SC} 表示。接地短路可关闭集成式稳压器。在 VCC1 电源上，当 VCC1 电压低于设定的 UVCC1 阈值的时间长于 t_{VSC-VCC1} 时，即检测到短路。在 VCC2 电源上，当 VCC2 电压低于设定的 UVCC2 阈值的时间长于 t_{VSC-VCC2} 时，即检测到短路

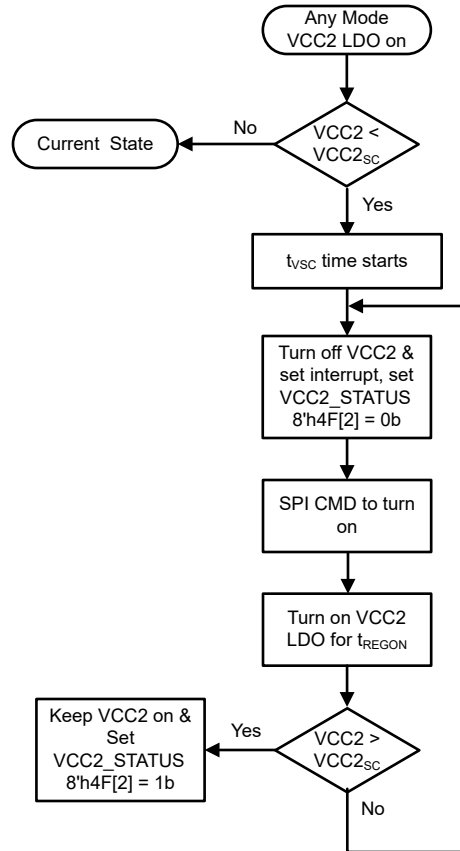
当 VCC1_{SC} 发生时，VCC1 至少关闭 t_{REGOFF}，器件将进入失效防护模式（如果启用）或睡眠模式。在此期间，唤醒事件会被监测和保留。无法在 LDO 关闭时监测短路事件。唤醒事件会导致 VCC1 在 t_{REGON} 时间内导通来查看 SC 事件是否仍然存在。如果仍然存在，器件会切换至睡眠模式。如果不存在，器件将切换为重启模式。在失效防护模式下，SWE 计时器会启动，如果未清除故障并且在计时器超时之前未发生唤醒事件，则器件会切换至睡眠模式。如果失效防护模式被禁用，则器件会切换为睡眠模式。有关接地短路事件期间的器件行为，请参阅图 8-36 和图 8-37。



备注

当 VCC1_CFG = 01b 时，表示 VCC1 始终开启，退出失效防护模式无需唤醒事件。tREGOFF 计时器到期后，器件会退出失效防护模式。

图 8-36. VCC1sc 状态图

图 8-37. VCC2_{SC} 状态图

8.3.13.8 看门狗

TCAN245x-Q1 具有集成的看门狗功能。该器件通过在寄存器 8'h13[7:6] 的 WD_CONFIG 处的 WD_CONFIG_1 进行 SPI 编程来提供默认的基于窗口、超时和问答 (Q&A) 看门狗。只有当器件处于待机模式时，才能对看门狗配置和类型进行编程。正常模式支持全部三种看门狗配置，而待机模式默认为超时看门狗。当器件进入待机模式时，看门狗配置会自动更改为超时看门狗。通过将寄存器 8'h13[2] 编程为 1b，可以将待机模式看门狗配置为与正常模式相同的类型。看门狗在睡眠模式下默认关断，但可以通过在寄存器 8'h13[3] 将 WD_SLP_EN 编程为 1b，将其配置为处于工作状态的超时看门狗。图 8-40 展示了在睡眠模式下启用或禁用看门狗时的器件行为流程图。

从重启模式进入待机模式时，nRST 从低电平转换到高电平。该转换启动 t_{INITWD} 计时器并在重启模式下包括 t_{RSTN_act} 计时器。WD 触发输入必须发生在该初始长窗口超时之前。初始长窗口默认为 600ms，但可以在寄存器 8'h13[1:0] 的 WD_LW_SEL 处编程为其他值。有关时序图，请参阅图 8-38。提供长窗口看门狗后，在待机模式中配置的看门狗立即启动。

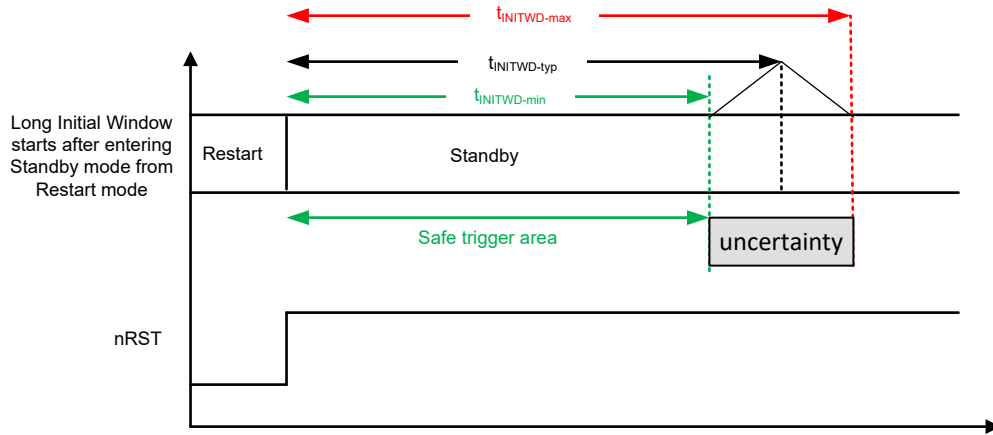


图 8-38. 长窗口看门狗时序图

进入正常模式时，已编程的看门狗计时器会根据编程的配置启动。看门狗计时器在睡眠、重启和失效防护模式下关断。LIMP 引脚提供跛行回家功能。处于睡眠模式时，LIMP 引脚会关闭。当错误计数器超过看门狗触发事件电平时，LIMP 引脚导通，从而将 LIMP 拉至接地，如“LIMP 引脚”部分所述。看门狗具有广泛的配置性，包括能够选择超时或 Q&A 看门狗。在待机模式下看门狗默认为启用，但可以通过设置寄存器 8'h14[0] = 1b 来禁用看门狗。可以将寄存器 8'h13[7:6] 设置为 00b 以禁用 WD。提供了一个 WD 错误计数器，请参阅节 8.3.13.8.1 以了解该计数器的说明。

图 8-39 提供了待机模式下看门狗流程图。

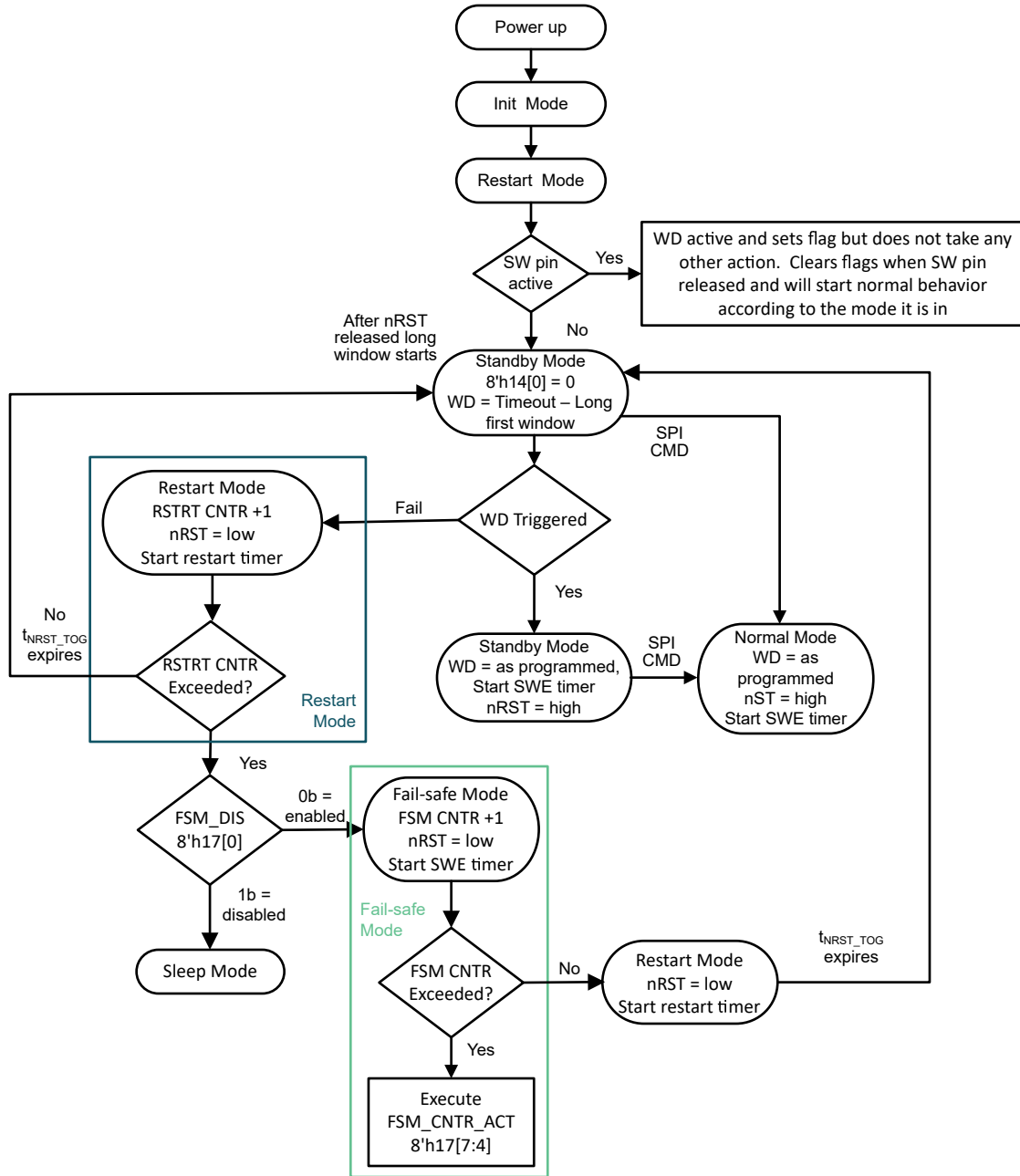


图 8-39. 待机模式下的看门狗

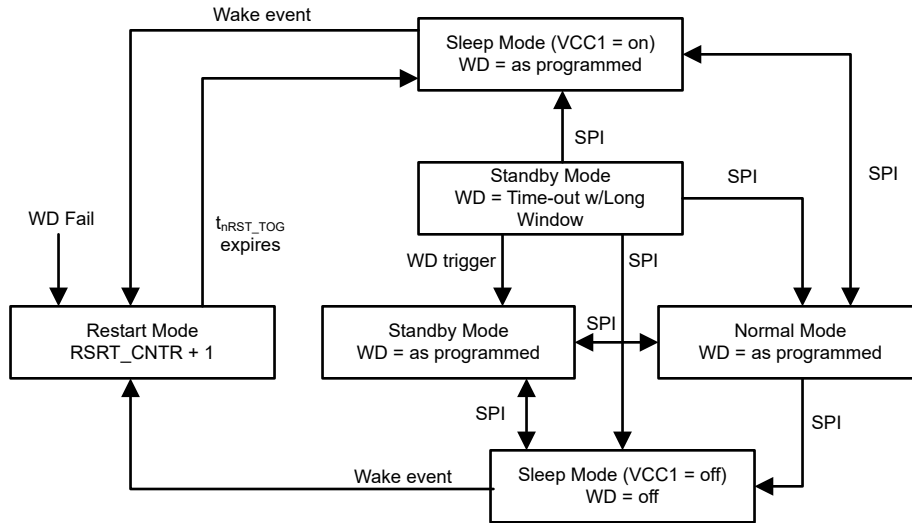


图 8-40. 睡眠模式下的看门狗

备注

- 当 SBC 模式更改时，只要看门狗类型在 SBC 模式之间相同，看门狗计时器就不会重新启动。如果看门狗在 SBC 模式之间配置为不同类型，则看门狗计时器会在 SBC 模式更改时重新启动。在此情况下，建议在更改为正常模式之前，在当前 SBC 模式下触发看门狗，从而避免因错过安全触发窗口而出现看门狗错误。
- 将 WD 计时器值从较长值更改为较短值时，建议在对较短值进行编程之前先提供 WD 触发，以避免 WD 错误。

8.3.13.8.1 看门狗错误计数器和操作

TCAN245x-Q1 具有看门狗错误计数器。该计数器是一个加/减计数器，对于每个错过的窗口或错误的输入看门狗触发事件，该计数器会递增。对于每个正确的输入触发，该计数器会递减，但不会降到 0 以下。该计数器的默认触发条件是：每当发生一次事件时，就会触发一个看门狗事件。用户可通过 8'h16[7:4] 配置该计数器，将错误输入触发器的限制值设置为最多 15 次。该错误计数器可以在寄存器 8'h14[4:1] 处读取。

超过编程设定的 WD 错误计数器限制后，器件将切换至重启模式，从而将 nRST 拉至低电平，持续时间为 tNRST_TOG。错误计数器也随即复位为 0。tNRST_TOG 超时后，器件会切换回待机模式，从而将 nRST 恢复为高电平。如果 WD 故障导致重启计数器超过其已编程的限制，则器件会切换到失效防护模式（如果启用）或睡眠模式。

8.3.13.8.2 看门狗 SPI 编程

寄存器 8'h13 到 8'h15 控制看门狗功能。通过将 8'h13[6] 设定为所选方法，可以将看门狗设置为超时看门狗或窗口看门狗。计时器基于寄存器 8'h13[5:4] WD 预分频器和 8'h14[7:5] WD 计时器，并以 ms 为单位。请参阅表 8-16 以了解可实现的时间。如果使用较小的时间窗口，建议使用看门狗的超时版本。这适用于 4ms 和 64ms 之间的时间。

表 8-16. 看门狗窗口和超时计时器配置 (ms)

WD_TIMER (ms)	8'h13[5:4] WD_PRE			
	00	01	10	11
8'h14[7:5]	00	01	10	11
000	4	8	12	16
001	32	64	96	128
010	128	256	384	512
011	256	384	512	768

表 8-16. 看门狗窗口和超时计时器配置 (ms) (续)

WD_TIMER (ms)	8'h13[5:4] WD_PRE			
100	512	1024	1536	2048
101	2048	4096	6144	8192
110	10240	20240	RSVD	RSVD
1111	RSVD	RSVD	RSVD	RSVD

备注

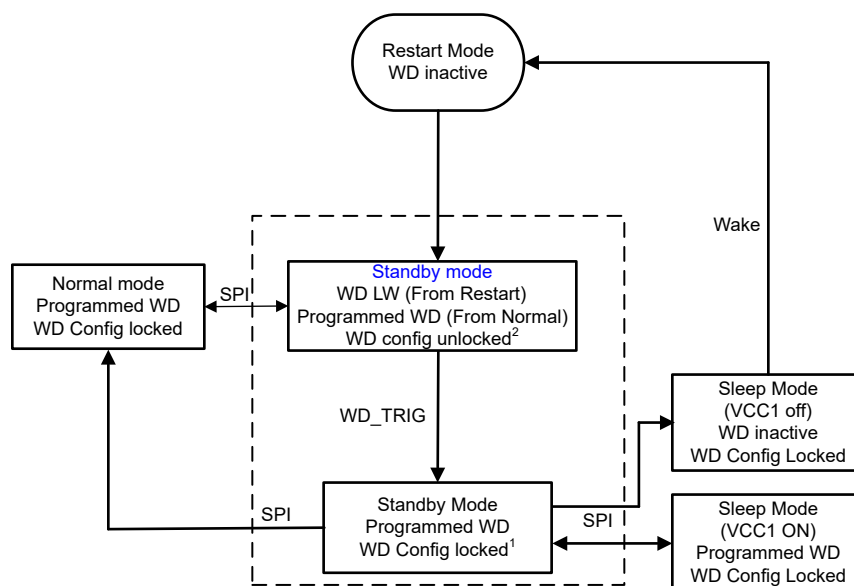
如果在看门狗运行时更改了时序参数，WD 计时器会自动重新并应用新的窗口。

8.3.13.8.2.1 看门狗配置锁定机制

为避免意外的看门狗配置更改，TCAN245x-Q1 系列实施了看门狗配置寄存器锁定和解锁机制。寄存器 8'h13、8'h14、8'h16 和 8'h2D 仅在待机模式下可编程，并且是锁定的寄存器。这些寄存器会自动锁定第一个 WD 输入触发事件，或在通过 SPI 命令切换到正常模式时锁定。看门狗可通过切换到待机模式重新解锁进行编程；这允许对四个寄存器中的每一个进行一次写入。如果寄存器在待机模式下被锁定，有两种方法可以解锁配置寄存器：

- SW 引脚激活：只要 SW 引脚在待机模式下处于活动状态，看门狗寄存器就会保持解锁状态
- 将器件切换到任何其他模式，然后再返回待机模式。

WD 可以在睡眠模式下启用，并且只能进行超时操作，配置寄存器会被锁定。请参阅图 8-41；其中显示了所述的行为。



1 As long as SW pin is active in Standby mode, WD is unlocked for programming in Standby mode

2 Allows one write to registers 8'h13, 8'h14, 8'h16 and 8'h2D before WD trigger.

图 8-41. 看门狗配置寄存器锁定和解锁流程图

8.3.13.8.2.1.1 SPI 两字节模式下的看门狗配置

在 REV_ID = 20h 的器件版本中，在 SPI 双字节模式 (BYTE_CNT=1b) 下，器件会在第一次 SPI 写入寄存器 13h 和 14h 后无意中锁定配置寄存器。因此，如果 WD_ERR_CNT_SET=0，器件进入重启模式并将 LIMP 引脚设置为活动状态。

如果 $WD_ERR_CNT_SET=0$ 并且器件处于双字节模式，则需要执行以下步骤，以免进入重启模式并将 LIMP 引脚设置为活动状态：

- 将 $0x16h$ 处的 $WD_ERR_CNT_SET$ 更改为非零值。
 - 这会在 $16h$ 处产生一个锁定
- 根据所需的配置修改 $13/14h$ 。
 - 它们现在已锁定。看门狗错误中断已设置。
 - 清除该中断。由于未达到错误计数器阈值，器件没有进入重启模式
- 仅在 $WD_ERR_CNT_SET$ 需要再次设置为 0 时：
 - 将模式更改为正常模式并返回待机模式以解锁 WD 配置锁定
 - 写入 $16h$ 以将 $WD_ERR_CNT_SET$ 设置为 0

8.3.13.8.3 看门狗计时

TCAN245x-Q1 提供了三种设置看门狗的方法：窗口、超时和问答。有关问答看门狗的介绍可参阅节 8.3.13.8.4。如果需要更频繁 ($< 64ms$) 的输入触发事件，建议使用超时计时器，因为这是时间事件内的事件，而不是特定于开放窗口的事件。请参阅图 8-42 以了解超时看门狗时序图。超时看门狗的内部精度为 $\pm 15\%$ 。

使用窗口看门狗时，了解闭合和开放窗口的各个方面非常重要。TCAN245x-Q1 设置了一个 $50\%/50\%$ 的开放和闭合窗口，并且基于一个精度范围为 $\pm 10\%$ 的内部振荡器。要确定何时提供该输入触发，需要考虑此差异。使用 $64ms$ 标称总窗口 t_{WINDOW} 可提供各为 $32ms$ 的闭合和开放窗口。考虑到精度 $\pm 10\%$ 的内部振荡器，意味着 t_{WINDOW} 可以介于 $57.6ms$ 和 $70.4ms$ 之间。闭合窗口 t_{CLOSED} 和开放窗口 t_{OPEN} 介于 $28.8ms$ 和 $35.2ms$ 之间。使用 $57.6ms$ 的 t_{WINDOW} 和 $35.2ms$ 的 t_{CLOSED} 时，总 t_{OPEN} 为 $22.4ms$ 。安全触发区域需要出现在 $46.4ms \pm 11.2ms$ 处，即 $t_{OPEN\ min} + t_{CLOSED\ max}$ 的一半。其他窗口值使用相同的方法。图 8-43 以图形方式提供了上述信息。

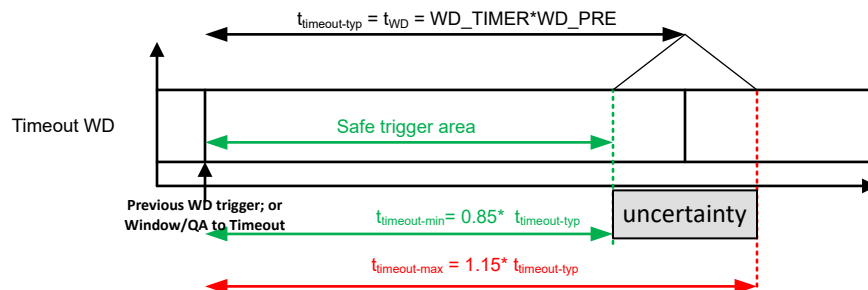


图 8-42. 超时看门狗时序图

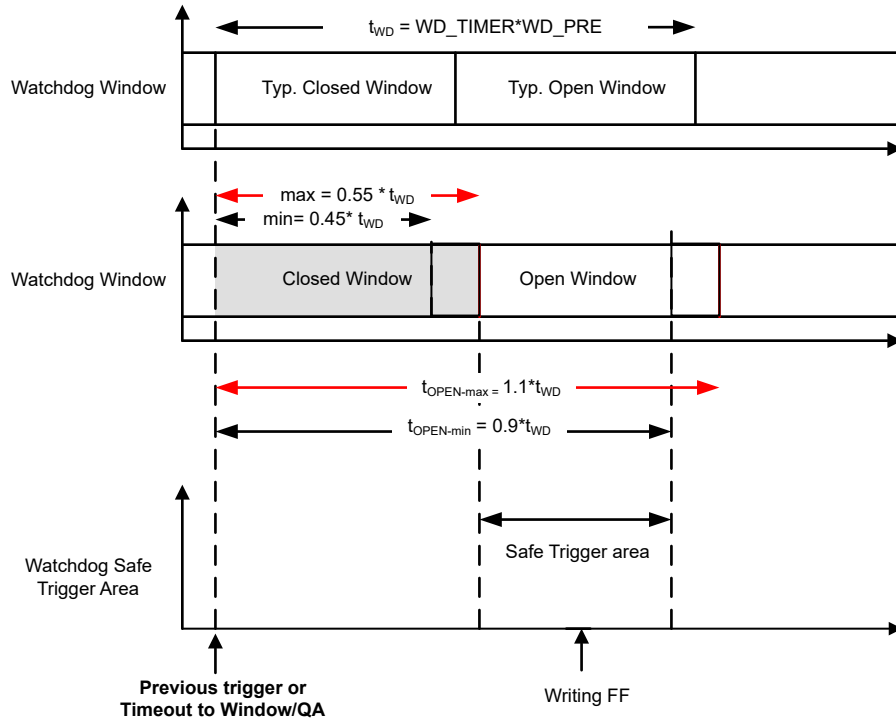


图 8-43. 看门狗时序图

8.3.13.8.4 问答看门狗

TCAN245x-Q1 器件包含可通过 SPI 选择的问答看门狗。器件默认设置为窗口看门狗。

问答 WD 示例说明了 WD 初始化事件。

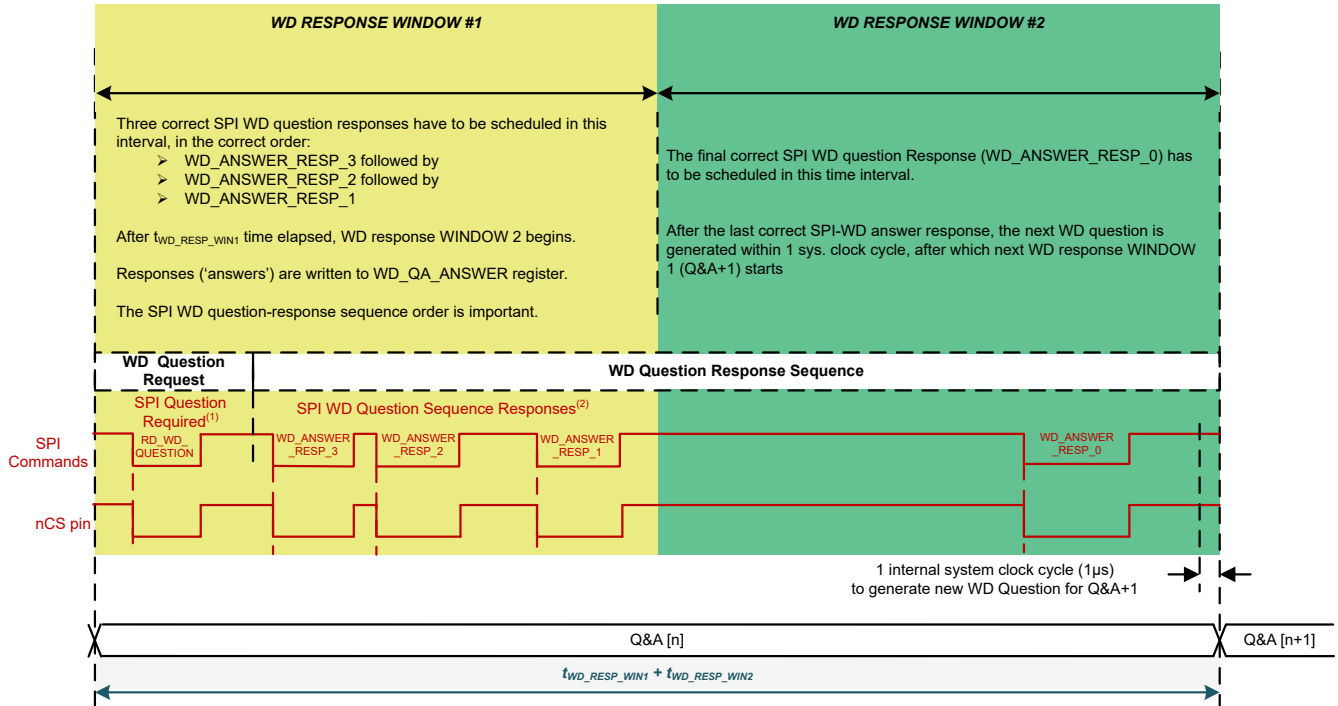
8.3.13.8.4.1 WD 问答基本信息

问答 (Q&A) 看门狗是一种看门狗类型，它不是简单地通过 SPI 写入来重置看门狗，而是 MCU 必须从 TCAN245x-Q1 读取“问题”，根据问题进行数学运算，然后将计算得出的答案写回 TCAN245x-Q1。正确答案是 4 字节响应。每个字节都必须按照正确的时序进行写入，才能获得正确的答案。

有 2 个看门狗窗口，称为 WD 响应窗口 1 和 WD 响应窗口 2 (例如图 8-44 WD QA 窗口)。每个窗口的大小将是总看门狗窗口时间 $t_{WD_RESP_WIN1} + t_{WD_RESP_WIN2}$ 的 50%，该时间在 WD_TIMER 和 WD_PRE 寄存器位选择。

每个看门狗问答都是一个完整的看门狗周期。一般过程是 MCU 在 WD 响应窗口 1 期间读取问题。CPU 必须对问题执行数学函数运算，从而得到 4 个字节的答案。4 个答案字节中的 3 个必须按照正确的顺序写入 WD 响应窗口 1 内的应答寄存器。最后一个答案必须在第一个响应窗口之后 WD 响应窗口 2 内写入应答寄存器。如果所有 4 个答案字节都正确且顺序无误，则响应将被视为良好，错误计数器递减，并生成新问题，从而重新开始该循环。

如果有任何内容错误或缺失，则响应将被认为不良，并且看门狗问题不会改变。此外，错误计数器将递增。一旦该错误计数器超过阈值 (在 WD_ERR_CNT_SET 寄存器字段中定义)，就会执行看门狗故障操作。操作示例包括中断或复位切换等。



- A. MCU 无需请求 WD 问题。MCU 可以从响应窗口 1 中任意位置的正确答案 `WD_ANSWER_RESP_x` 字节开始。新的 WD 问题始终在上一个 WD Q&A 序列运行期间最后一个 `WD_ANSWER_RESP_0` 答案后的一个系统时钟周期内生成。
- B. 只要在响应窗口 1 中提供 `WD_ANSWER_RESP_[3:1]` 字节并且在响应窗口 2 中提供 `WD_ANSWER_RESP_0`，MCU 就可以在 `WD_ANSWER_RESPx` 响应之间调度其他 SPI 命令（甚至是请求 WD 问题的命令），而不会对 WD 功能造成任何影响。

图 8-44. WD Q&A 多答案模式的 WD Q&A 序列运行

8.3.13.8.4.2 问答寄存器和设置

有多个寄存器用于配置看门狗寄存器，请参阅表 8-17。

表 8-17. 与看门狗相关的寄存器列表

寄存器地址	寄存器名称	说明
0x16	WD_RST_PULSE	设置错误计数器阈值
0x2D	WD_QA_CONFIG	与 Q&A 看门狗配置相关的配置
0x2E	WD_QA_ANSWER	用于写入计算所得答案的寄存器
0x2F	WD_QA_QUESTION	读取当前 Q&A 看门狗问题

`WD_CONFIG_1` 和 `WD_CONFIG_2` 寄存器主要用于设置看门狗窗口时间长度。请参阅表 8-16 以查看窗口大小选项，以及 `WD_TIMER` 值和 `WD_PRE` 值所需的值。请注意，2 个响应窗口中的每个窗口都是所选值的一半。由于需要为每个看门狗 QA 事件使用多个字节的 SPI，因此在使用 QA 看门狗功能时建议使用大于 64ms 的窗口。

当看门狗错误计数器超过错误计数器阈值时，也可以执行不同的操作。

8.3.13.8.4.3 WD 问答值生成

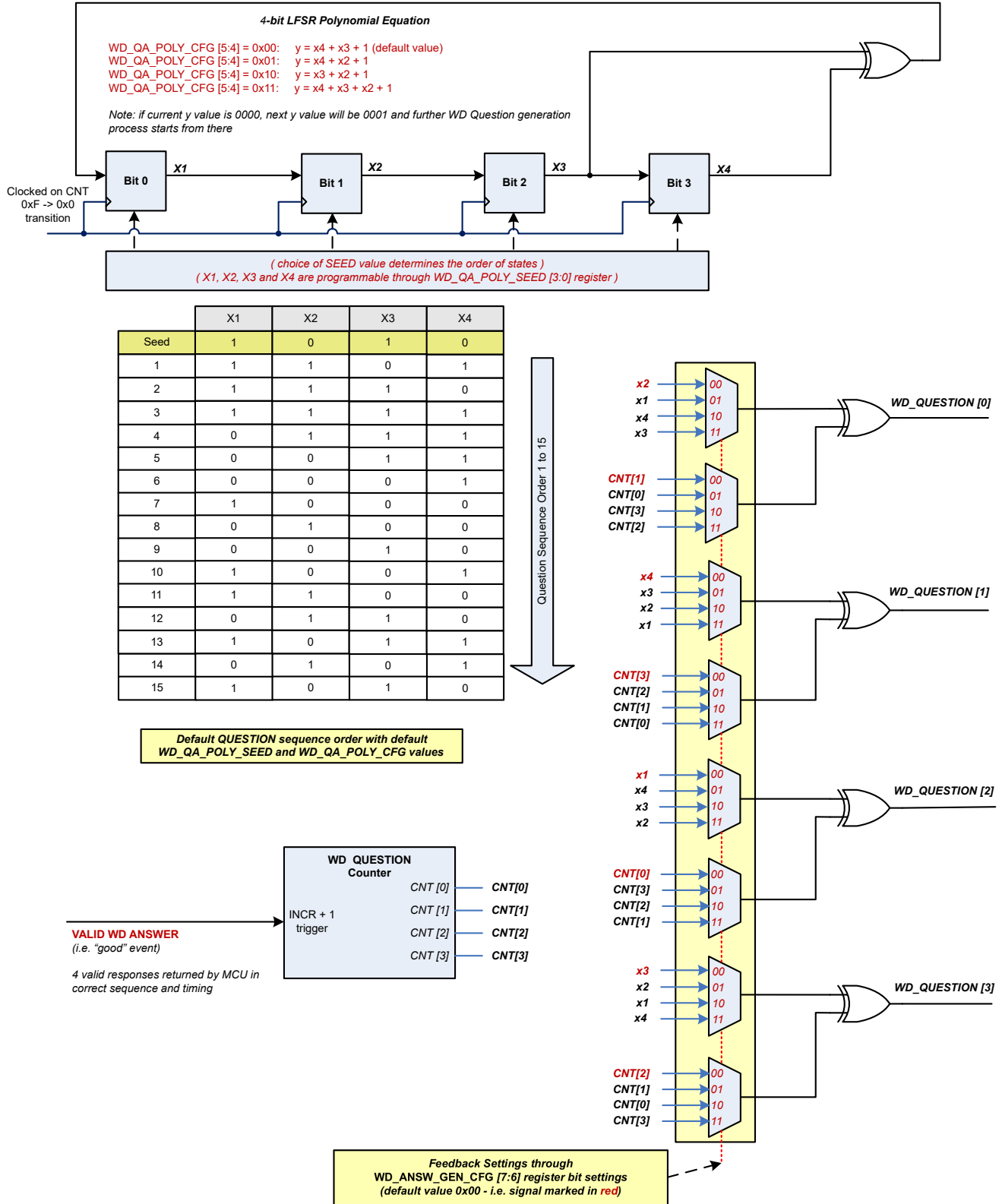
4 位 WD 问题 `WD_QA_QUESTION[3:0]` 由 4 位马尔可夫链过程生成。马尔可夫链是一个具有马尔可夫属性的随机过程，这意味着状态变化是概率性的，并且未来状态仅取决于当前状态。每个 WD Q&A 模式的有效且完整的 WD 答案序列如下所示：

- 在 WD Q&A 多答案模式中：
 - 在响应窗口 1 期间接收到三个正确的 SPI WD 答案。

2. 在响应窗口 2 期间接收到一个正确的 SPI WD 答案。
3. 除了前面列出的时序外，四个响应的顺序也应正确。

WD 问题值会锁存在 WD_QA_QUESTION 寄存器的 WD_QUESTION 位中，并且可以随时读取。

在从 1111b 到 0000b 的转换中，马尔可夫链过程由 4 位问题计数器计时。这包括正确答案（正确答案值和正确时序响应）的条件。图 8-45 中给出了 4 位问题 WD_QA_QUESTION [3:0] 生成的逻辑组合。当看门狗故障将器件置于重启模式时，问题计数器将复位为默认值 0000b，并且马尔可夫链将重新初始化为编程的寄存器值。



- A. 如果当前 y 值为 0000，则下一个 y 值为 0001。下一个看门狗问题生成过程从该值开始。在待机模式中对 WD_QA_CONFIG 寄存器进行的任何更改都会将马尔可夫链重新初始化为当前寄存器值。问题计数器不受影响。

图 8-45. 看门狗问题生成

8.3.13.8.4.3.1 应答比较

2 位看门狗应答计数器 WD_ANSW_CNT[1:0] 对接收到的应答字节数量进行计数，并控制参考应答字节的生成，如图 8-46 所示。在每个看门狗序列开始时，WD_ANSW_CNT[1:0] 计数器的默认值为 11b，以指示看门狗期望 MCU 在 WD_QA_ANSWER[7:0] 中写入正确的应答 3。

一旦某个应答字节不正确，器件就会设置 WD_QA_ERR 状态位。仅当 MCU 向该位写入“1”时，器件才会清除此状态位。

8.3.13.8.4.3.2 2 位看门狗应答计数器的序列

对于每个计数器值，2 位看门狗应答计数器的序列如下：

- WD_ANSW_CNT[1:0] = 11b :
 1. 看门狗会计算参考应答 3。
 2. 发生写入访问。MCU 在 WD_QA_ANSWER[7:0] 中写入应答 3 字节。
 3. 看门狗将参考应答 3 与 WD_QA_ANSWER[7:0] 中的应答 3 字节进行比较。
 4. 如果应答 3 字节不正确，看门狗会将 WD_ANSW_CNT[1:0] 位递减到 10b，并将 WD_QA_ERR 状态位设置为 1。
- WD_ANSW_CNT[1:0] = 10b :
 1. 看门狗会计算参考应答-2。
 2. 发生写入访问。MCU 在 WD_QA_ANSWER[7:0] 中写入应答-2 字节。
 3. 看门狗将参考应答 2 与 WD_QA_ANSWER[7:0] 中的应答 2 字节进行比较。
 4. 如果应答 2 字节不正确，看门狗会将 WD_ANSW_CNT[1:0] 位递减到 01b，并将 WD_QA_ERR 状态位设置为 1。
- WD_ANSW_CNT[1:0] = 01b :
 1. 看门狗会计算参考应答-1。
 2. 发生写入访问。MCU 在 WD_QA_ANSWER[7:0] 中写入应答-1 字节。
 3. 看门狗将参考应答 1 与 WD_QA_ANSWER[7:0] 中的应答 1 字节进行比较。
 4. 如果应答 1 字节不正确，看门狗会将 WD_ANSW_CNT[1:0] 位递减到 00b，并将 WD_QA_ERR 状态位设置为 1。
- WD_ANSW_CNT[1:0] = 00b :
 1. 看门狗会计算参考应答-0。
 2. 发生写入访问。MCU 在 WD_QA_ANSWER[7:0] 中写入应答-0 字节。
 3. 看门狗将参考应答 0 与 WD_QA_ANSWER[7:0] 中的应答 0 字节进行比较。
 4. 如果应答 0 字节不正确，看门狗会将 WD_QA_ERR 状态位设置为 1。
 5. 看门狗启动一个新的看门狗序列并将 WD_ANSW_CNT[1:0] 设置为 11b。

MCU 需要通过向 WD_QA_ERR 位写入“1”来清除该位

表 8-18. 使用默认设置的 WD 问题集和相应的 WD 答案集

WD_QA_QUESTION 寄存器中的问题	WD 答案字节 (每个字节都要写入 WD_QA_ANSWER 寄存器)			
	WD_ANSWER_RESP_3	WD_ANSWER_RESP_2	WD_ANSWER_RESP_1	WD_ANSWER_RESP_0
WD_QUESTION	WD_ANSW_CNT[1:0] 11b	WD_ANSW_CNT[1:0] 10b	WD_ANSW_CNT[1:0] 01b	WD_ANSW_CNT[1:0] 00b
0x0	FF	0F	F0	00
0x1	B0	40	BF	4F
0x2	E9	19	E6	16
0x3	A6	56	A9	59
0x4	75	85	7A	8A
0x5	3A	CA	35	C5

表 8-18. 使用默认设置的 WD 问题集和相应的 WD 答案集 (续)

WD_QA_QUESTION 寄存器中的问题	WD 答案字节 (每个字节都要写入 WD_QA_ANSWER 寄存器)			
	WD_ANSWER_RESP_3	WD_ANSWER_RESP_2	WD_ANSWER_RESP_1	WD_ANSWER_RESP_0
WD_QUESTION	WD_ANSW_CNT[1:0] 11b	WD_ANSW_CNT[1:0] 10b	WD_ANSW_CNT[1:0] 01b	WD_ANSW_CNT[1:0] 00b
0x6	63	93	6C	9C
0x7	2C	DC	23	D3
0x8	D2	22	DD	2D
0x9	9D	6D	92	62
0xA	C4	34	CB	3B
0xB	8B	7B	84	74
0xC	58	A8	57	A7
0xD	17	E7	18	E8
0xE	4E	BE	41	B1
0xF	01	F1	0E	FE

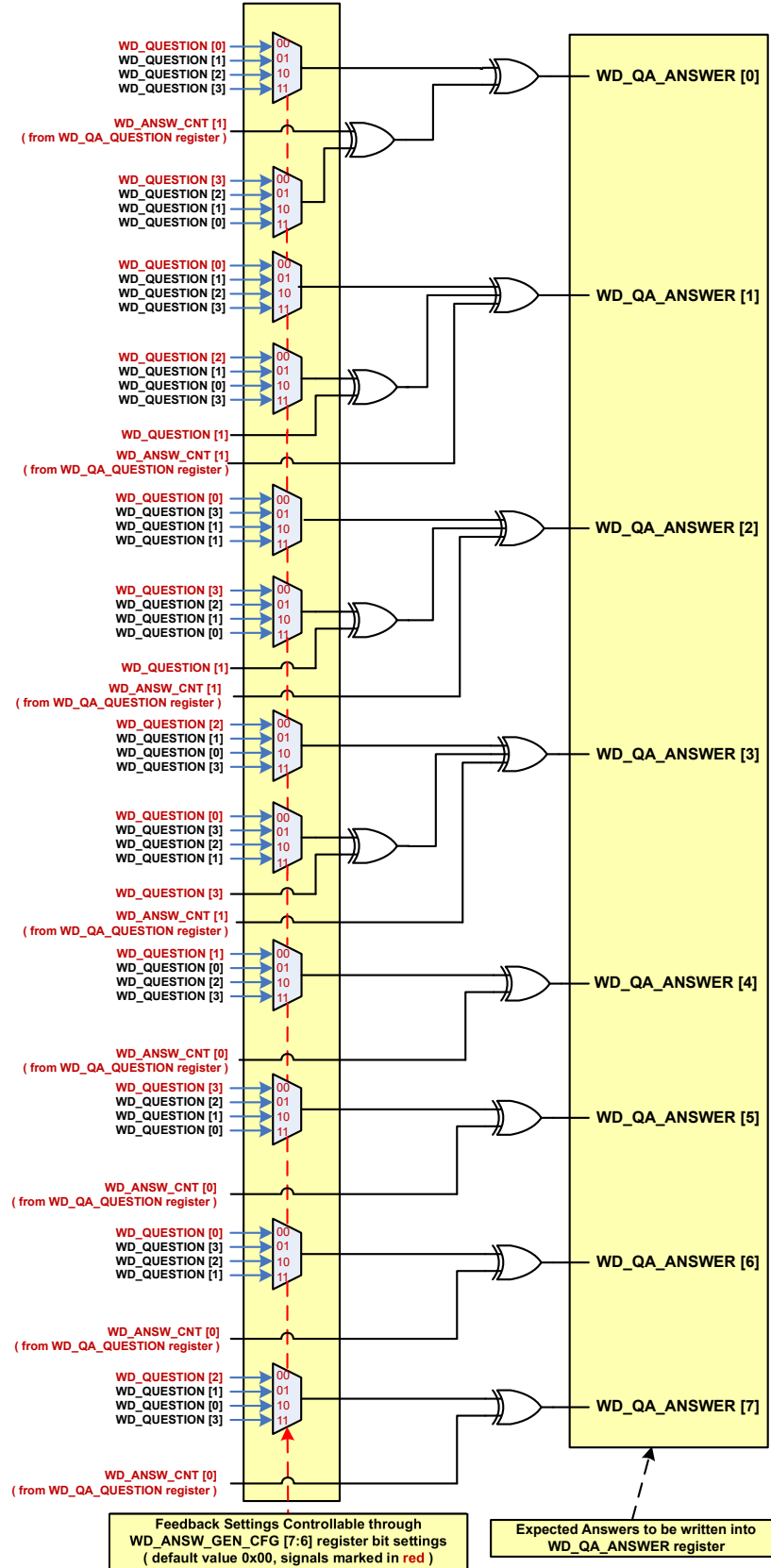


图 8-46. WD 预期答案生成

表 8-19. WD Q&A 多应答模式的正确和错误 WD Q&A 序列运行场景

WD 答案数量		操作	WD_QA_ERR (在 WD_QA_QUESTION 寄存器 中) ⁽¹⁾	注释
响应窗口 1	响应窗口 2			
0 个答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	无答案
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
0 个答案	1 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的正确答案为 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个正确答案	1 个正确答案			
2 个正确答案	1 个正确答案			
0 个答案	1 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的错误答案为 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个正确答案	1 个错误答案			
2 个正确答案	1 个错误答案			
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的正确答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个正确答案	3 个正确答案			
2 个正确答案	2 个正确答案			
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的错误答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个正确答案	3 个错误答案			
2 个正确答案	2 个错误答案			
0 个答案	3 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个，响应窗口 2 中的正确答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个错误答案	2 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	
2 个错误答案	1 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个，响应窗口 2 中的错误答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
0 个答案	3 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始		
1 个错误答案	2 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始		
2 个错误答案	1 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	

表 8-19. WD Q&A 多应答模式的正确和错误 WD Q&A 序列运行场景 (续)

WD 答案数量		操作	WD_QA_ERR (在 WD_QA_QUESTION 寄存器 中) ⁽¹⁾	注释
响应 窗口 1	响应 窗口 2			
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个, 响应窗口 2 中的正确答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个错误答案	3 个正确答案		1b	
2 个错误答案	2 个正确答案		1b	
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个, 响应窗口 2 中的错误答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个错误答案	3 个错误答案			
2 个错误答案	2 个错误答案			
3 个正确答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 4 个, 响应窗口 2 中的答案多于 0 (WD_ANSW_CNT[1:0] 总计 < 4)
2 个正确答案	0 个答案		1b	
1 个正确答案	0 个答案		1b	
3 个正确答案	1 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递减故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	正确的顺序
3 个正确答案	1 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
3 个错误答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 < 4
3 个错误答案	1 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
3 个错误答案	1 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
4 个正确答案	不适用	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	

表 8-19. WD Q&A 多应答模式的正确和错误 WD Q&A 序列运行场景 (续)

WD 答案数量		操作	WD_QA_ERR (在 WD_QA_QUESTION 寄存器 中) ⁽¹⁾	注释
响应 窗口 1	响应 窗口 2			
3 个正确答案 + 1 个错误答案	不适用	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中 4 个正确或错误答案
2 个正确答案 + 2 个错误答案	不适用			
1 个正确答案 + 3 个错误答案	不适用			

(1) WD_QA_ERR 是所有 QA 看门狗错误的逻辑或

8.3.13.8.4.3.3 问答WD 示例

在此示例中，我们将使用以下配置设置 (表 8-20) 来完成单个序列。

表 8-20. WD 功能初始化

条目	值	说明
看门狗窗口大小	1024ms	窗口大小为 1024ms
应答生成选项	0 (默认值)	应答生成配置
问题多项式	0 (默认值)	用于生成问题的多项式
问题多项式种子	A (默认值)	用于生成问题的多项式种子
WD 错误计数器限制	15	在发生第 15 个故障事件时，执行看门狗操作

8.3.13.8.4.3.3.1 所需行为的示例配置

表 8-21 寄存器写入将针对上文指定的示例行为配置器件。大多数设置都是上电默认设置。

表 8-21. 寄存器配置写入示例

步骤	寄存器	数据
1	WD_CONFIG_1 (0x13)	[W] 0b11010000 / 0xD0
2	WD_CONFIG_2 (0x14)	[W] 0b10000000 / 0x80
3	WD_RST_PULSE (0x16)	[W] 0b11110000 / 0xF0
4	WDT_QA_CONFIG (0x2D)	[W] 0b00001010 / 0x0A

8.3.13.8.4.3.3.2 执行问答序列的示例

正常序列摘要如下：

1. 读取问题
2. 计算 4 个应答字节
3. 在第一个响应窗口中发送其中 3 个
4. 等待并在第二个响应窗口中发送最后一个字节

有关第一个循环序列示例，请参阅表 8-22。

表 8-22. 第一个循环示例

步骤	寄存器	数据	说明
1	WD_QA_QUESTION (0x2F)	[R] 0x0C	读取问题。问题是 0x0C
2	WD_QA_ANSWER (0x2E)	[W] 0x58	写入答案 3 (请参阅表 8-18 “默认设置下的问题答案示例” 来查看答案)
3	WD_QA_ANSWER (0x2E)	[W] 0xA8	写入答案 2
4	WD_QA_ANSWER (0x2E)	[W] 0x57	写入答案 1
5	WD_QA_ANSWER (0x2E)	[W] 0xA7	窗口 2 启动后写入答案 0

此时，用户可以读取 WD_QA_QUESTION[6] (0x2F) 寄存器，以确定是否设置了 WD_QA_ERR。

8.3.13.9 总线故障检测和通信

TCAN245x-Q1 提供高级总线故障检测功能。该器件可以确定某些故障条件并设置状态/中断标志，便于 MCU 了解故障。与端接电阻器位于两端的任一总线架构一样，并非每个故障都可以明确到最根本级别，即确切位置。故障检测电路会监视 CANH 和 CANL 引脚（电流），以确定是否存在电池短路、接地短路、相互短路或开路。从系统角度来看，器件的位置也会决定可以检测到的故障。请参阅图 8-47，以了解节点位置示例及其对确定实际故障位置的能力有何影响。图 8-48 至图 8-52 显示了基于三节点配置的各种总线故障。表 8-23 显示了可检测到的故障以及由哪个器件检测到。故障 2 检测为无端接。

总线故障检测是一种系统级检测。如果 ECU 发生故障，则总线的一般通信会受到影响。要全面覆盖节点，需要针对每个节点的系统级诊断步骤，并能够将该信息传回中心点。

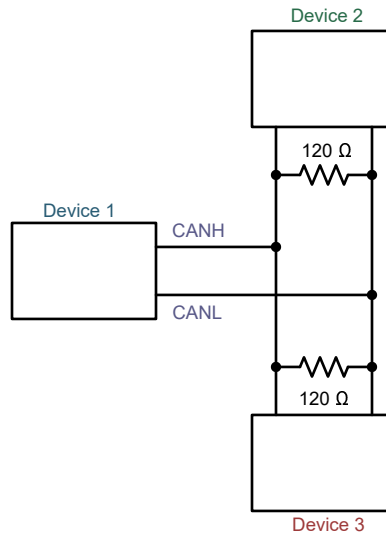


图 8-47. 三节点示例

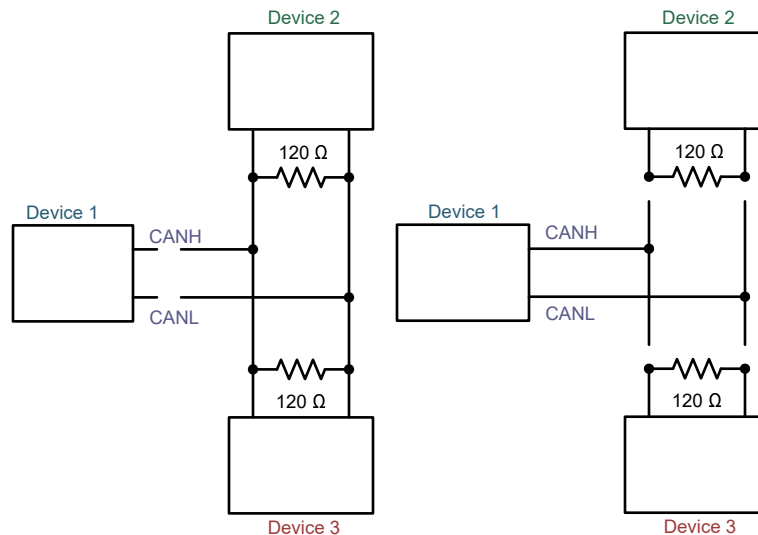


图 8-48. 开路故障 2 示例

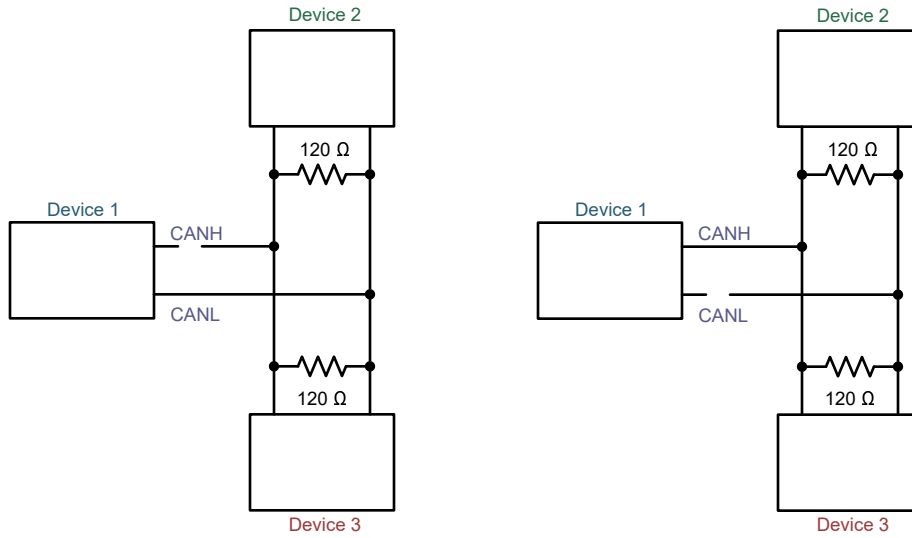


图 8-49. 开路故障 3 和 4 示例

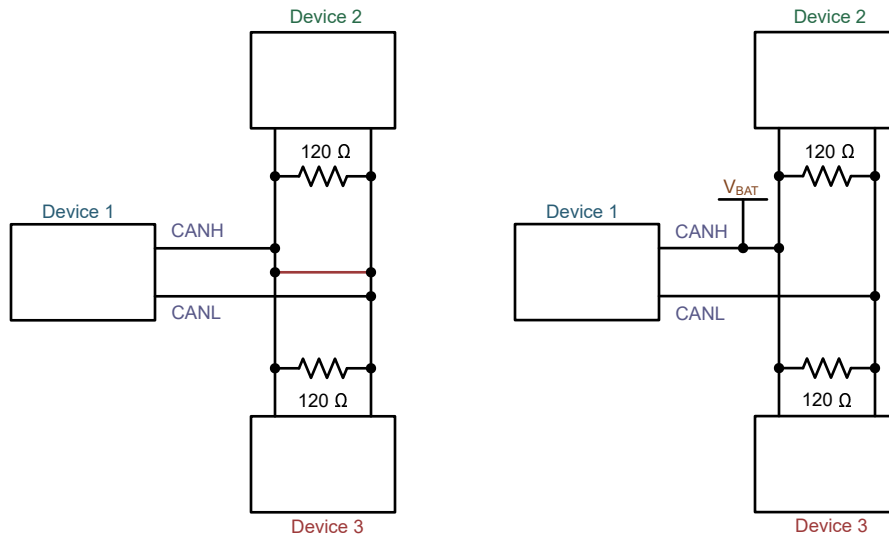


图 8-50. 短路故障 5 和 6 示例

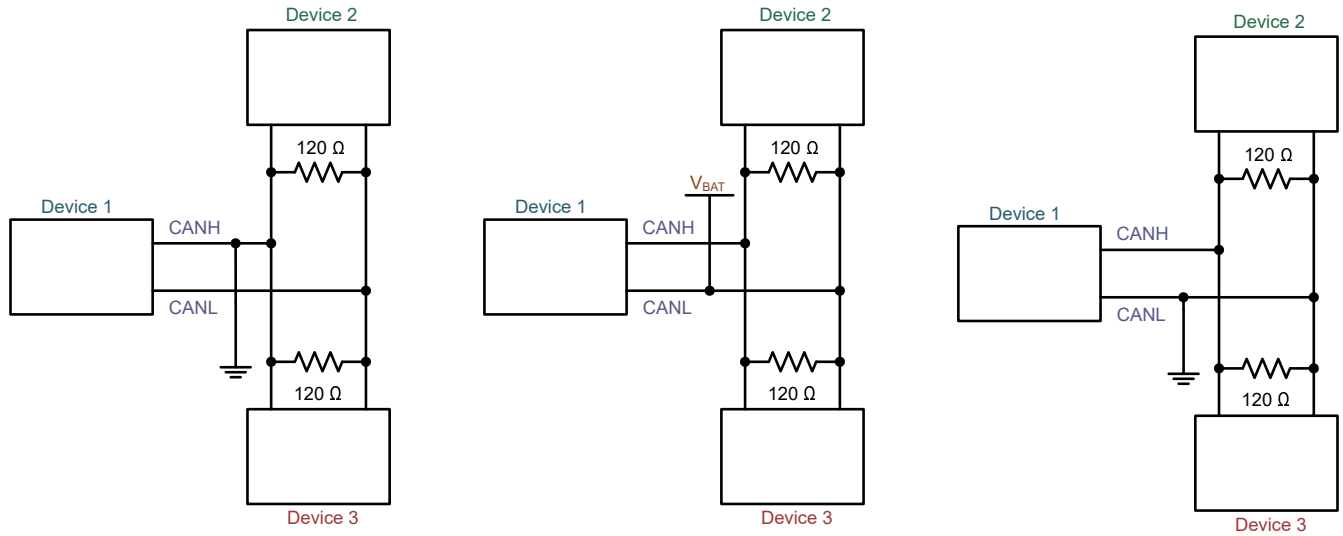


图 8-51. 短路故障 7、8 和 9 示例

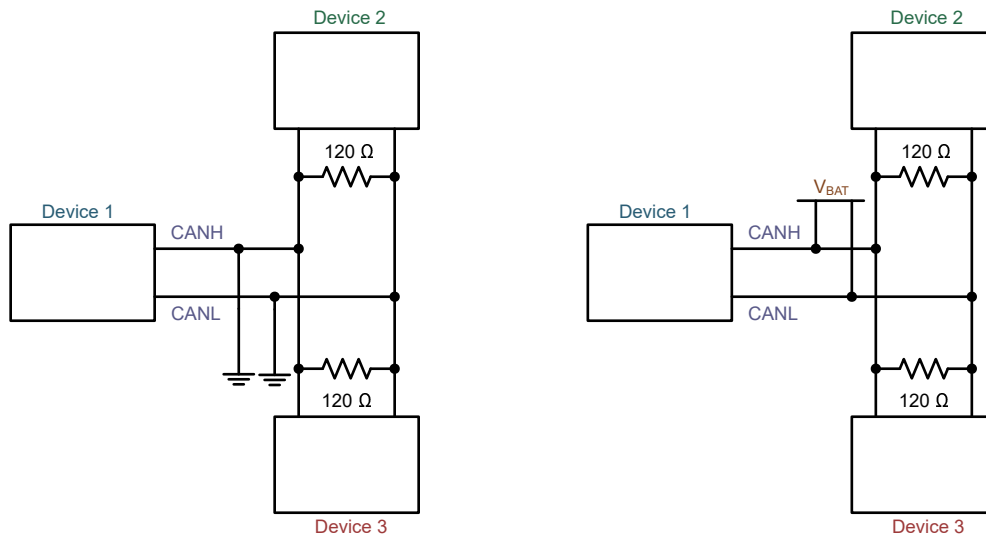


图 8-52. 短路故障 10 和 11 示例

表 8-23. 总线故障引脚状态和检测表

故障编号	CANH	CANL	检测到故障
2	开路	开路	根据开路位置，检测到器件为无端接故障。
3	开路	正常	器件 1 上检测到此故障，但无法区分此故障与故障 2 和 4 之间的区别；器件 2 和器件 3 上未检测到此故障
4	正常	开路	器件 1 上检测到此故障，但无法区分此故障与故障 2 和 3 之间的区别；器件 2 和器件 3 上未检测到此故障
5	短接至 CANL	短接至 CANH	是，但无法确定位置
6	短接至 V _{bat}	正常	是，但无法确定位置
7	短接至 GND	正常	是，但无法区分此故障与故障 10 之间的区别
8	正常	短接至 V _{bat}	是，但无法区分此故障与故障 11 之间的区别
9	正常	短接至 GND	是，但无法确定位置
10	短接至 GND	短接至 GND	是，但无法区分此故障与故障 7 之间的区别

表 8-23. 总线故障引脚状态和检测表 (续)

故障编号	CANH	CANL	检测到故障
11	短接至 V _{bat}	短接至 V _{bat}	是, 但无法区分此故障与故障 8 之间的区别

表 8-24. 总线故障中断标志到故障检测编号的映射

地址	位	默认值	标志	说明	检测到故障	ACCESS
8'h54	7	1'b0	UVCAN	VCAN 欠压中断	VCAN 欠压	R/W1C
	6	1'b0	RSVD	保留	不适用	R
	5	1'b0	CANHCANL	CANH 和 CANL 短接在一起	故障 3	R/W1C
	4	1'b0	CANHBAT	CANH 短接至 V _{bat}	故障 6	R/W1C
	3	1'b0	CANLGND	CANL 短接至 GND	故障 9	R/W1C
	2	1'b0	CANBUSOPEN	CAN 总线开路 (三个可能的位置之一)	故障 2、4 和 5	R/W1C
	1	1'b0	CANBUSGND	CANH 短接至 GND, 或者 CANH 和 CANL 都短接至 GND	故障 7 和 10	R/W1C
	0	1'b0	CANBUSBAT	CANL 短接至 V _{bat} , 或者 CANH 和 CANL 都短接至 V _{bat}	故障 8 和 11	R/W1C

8.3.14 客户 EEPROM 编程

TCAN245x-Q1 系列将 EEPROM 用于两种用途。第一种用途是用于器件修整, 不可访问。此部分 EEPROM 会在上电时和退出睡眠模式时进行监控和加载, 并检查 CRC 是否有效。如果 CRC 无效, 此流程将总共执行八次。如果依然无效, INT_3 寄存器 8'h53[0] 会被设置为 1b。这意味着器件存在可能影响性能和功能的问题。

EEPROM 的第二种用途是允许用户存储器件配置。每个寄存器中都提供保存的配置位。若要将配置保存到 EEPROM, CRC 必须至少启用保存功能。将配置保存到 EEPROM 是通过向寄存器 8'h4E[7] 写入 1b, 并向 8'h4E[3:0] 写入默认代码 Ah, 之后写入 CRC 字节来实现的。如果处理器不支持 CRC, 请参阅表 8-25 了解该过程。寄存器 8'h4E[3:0] 会回读 0h。将配置位存储到 EEPROM 中后, 会从 8'h4E[7] 回读 0b。如果发生上电复位, 则会从 EEPROM 重新加载器件配置。表 8-26 提供了保存到 EEPROM (如果使用) 的寄存器和位的列表。

备注

- EEPROM 最多可重新编程 500 次。
- REV_ID = 20h: 客户 EEPROM 编程在 SPI 双字节模式下不可用。请联系工厂将双字节模式编程为默认选项。

表 8-25. 处理器不支持 CRC 时的流程

步骤	说明	寄存器	数据	第二个数据字节 (CRC POLY_8_SET = 0b)	第二个数据字节 (CRC POLY_8_SET = 1b)
1	配置器件	请参阅表 8-26	不适用	不适用	不适用
2	设置 CRC 多项式 <ul style="list-style-type: none"> • 0x2F AutoSar • 0X1D SAE J11850 	8'h0B[0]	<ul style="list-style-type: none"> • 00h • 01h 	<ul style="list-style-type: none"> • 选定 • 不适用 	<ul style="list-style-type: none"> • 不适用 • 选定
3	如果未启用 SPI CRC, 则启用它	8'h0A[0]	01h	不适用	不适用
4	保存到 EEPROM	8'h4E[7:0]	8Ah	36h	0Ch
5	如果不支持 SPI CRC, 则禁用它	8'h0A[0]	00h	5Eh	6Bh

可以通过使用寄存器 8'h4E[6] (EEPROM_CRC_CHK = 1b) 强制检查保存的配置是否有效。此操作大约需要 200 μ s 完成。如果 CRC 有效，则不执行任何操作。如果 CRC 无效，器件将尝试执行此操作八次。如果仍然无效，器件将设置一个中断，指示 INT_4 寄存器 8'h5A[1] (EEPROM_CRC_INT) 存在问题。

以下是电源和复位场景以及 EEPROM 的使用方式。

- UVSUP 事件；无操作，因为寄存器不会丢失
- 上电复位事件；读取 EEPROM 并在初始模式下恢复寄存器
- 软复位；EEPROM 被读取，寄存器被恢复，器件转换到待机模式
- 硬复位；EEPROM 被读取，寄存器被恢复，器件转换到初始模式
- nRST 输入；EEPROM 被读取，寄存器被恢复，器件转换到重启模式

表 8-26. EEPROM 保存的寄存器和位

寄存器	位已保存
SPI_CONFIG (地址 = 09h)	0-3
SBC_CONFIG (地址 = Ch)	0-1、4、7
VREG_CONFIG1 (地址 = Dh)	3、5、6-7
SBC_CONFIG1 寄存器 (地址 = Eh)	0、3-5、
WAKE_PIN_CONFIG1 寄存器 (地址 = 11h)	0-3
WAKE_PIN_CONFIG2 寄存器 (地址 = 12h)	0-1、5-7
WD_CONFIG_1 寄存器 (地址 = 13h)	0-7
WD_CONFIG_2 寄存器 (地址 = 14h)	0、5-7
WD_RST_PULSE 寄存器 (地址 = 16h)	4-7
DEVICE_CONFIG2 寄存器 (地址 = 1Bh)	2
SWE_TIMER (地址 = 1Ch)	3-6、7
nRST_CNTL (地址 = 29h)	4、5
WAKE_PIN_CONFIG3 寄存器 (地址 = 2Ah)	4-7
WAKE_PIN_CONFIG4 寄存器 (地址 = 2Bh)	0-1、3-5、7
HSS_CNTL3 寄存器 (地址 = 4Fh)	0
BUCK_CONFIG1 寄存器 (地址 = 65h)	0-7
WAKE_ID_PIN_CONFIG1 寄存器 (地址 = 79h)	1-3、5-7
WAKE_ID_PIN_CONFIG2 寄存器 (地址 = 7Ah)	1-3、5-7
WAKE_PIN_CONFIG5 寄存器 (地址 = 7Bh)	4-5、7

8.4 器件功能模式

TCAN245x-Q1 具有多种 SBC 工作模式：正常、待机、睡眠、重启和失效防护。前三个模式通过 SPI 寄存器 8'h10[2:0] 进行选择。失效防护模式启用后，器件会因为各种故障条件而进入失效防护模式。接收到 WUP 或 LUP 事件时，TCAN245x-Q1 会自动从睡眠模式转换到重启模式，再到待机模式。启用选择性唤醒功能后，器件查找 WUF；如果未接收到，则 TCAN2451-Q1 保持在睡眠模式。请参阅表 8-27，以了解各种模式以及每种模式下器件内处于运行状态的部分。

表 8-27. 模式概述

块	重启	睡眠	待机	正常	失效防护
nINT	高电平 (VCC1 存在) 关闭 (其他情况)	高电平 (VCC1 存在) 高阻态 (其他情况)	有效	有效	高阻态
GFO	高电平 (VCC1 存在) 关闭 (其他情况)	高阻态	有效	有效	高阻态
SW	关闭	支持唤醒/关闭	有效	有效	支持唤醒/关闭

表 8-27. 模式概述 (续)

块	重启	睡眠	待机	正常	失效防护
HSSx	关闭	关闭 - 如果 WAKE 引脚设置为循环检测，则 HSS4 可以开启	根据编程	根据编程	关闭 - 如果 WAKE 引脚设置为循环检测，则 HSS4 可以开启
LIMP (开漏低电平有效)	与之前的状态相同，除非从失效防护模式进入。从失效防护模式关闭 (通过外部上拉变为高电平)，除非发生 WD 错误，此时变为低电平	高电平 (LIMP_SLP_FLT_EN = 0b); 启用 (LIMP_SLP_FLT_EN = 1b)	进入待机模式之前的上一状态	进入正常模式之前的上一状态	低
WAKEx	关闭	开启 (默认); 可编程为关闭	开启 (默认); 可编程为关闭	开启 (默认); 可编程为关闭	开启 (默认); 可编程为关闭
CRXD	高电平 (VCC1 存在)	高电平 (VCC1 存在) 高阻态 (其他情况)	取决于收发器配置	取决于收发器配置	高阻态
nRST	低	低电平，除非 VCC1 编程为在睡眠模式下开启，此时为高电平。	高	高	关闭
SPI	关闭	有效 (如果 VCC1 存在)	有效	有效	关闭
看门狗	关闭	关闭 (默认); 可编程为开启 VCC1 开启时	出现第一个长脉冲时默认开启，但可以编程为关闭 - 仅超时	有效	关闭
低功耗 CAN RX	默认开启以提供支持唤醒功能	默认开启以提供支持唤醒功能	开启 (如果支持唤醒)	开启 (如果支持唤醒)	默认开启以提供支持唤醒功能
CAN 收发器	关闭	关闭	可编程 - 仅接收器	可编程	关闭
VCC1	斜坡	关闭 (默认); 可编程为开启	开启 (默认); 可编程为关闭	开启	关闭
VCC2	斜坡	关闭 (默认); 可编程为开启	开启 (默认); 可编程为关闭	开启 (默认); 可编程为关闭	关闭

备注

1. 在 t_{REGOFF} 时间结束且发生了唤醒事件（如果故障已清除）后，退出失效防护模式。如果 $VCC1_CFG = 01b$ （ $VCC1$ 始终开启），则无需唤醒事件即可退出失效防护模式。如果由于 TSD 事件进入失效防护模式，则器件会在温度降至 TSD 阈值以下 1s 后退出失效防护模式，此时无需唤醒事件。如果在失效防护模式下开启循环唤醒，器件会根据选定的计时器间隔自动唤醒，以检查是否清除了故障。
 2. 在进入失效防护模式时，SWE 计时器会启动，并且如果计时器超时，则无论 $VCC1$ 配置如何，器件都会转换到睡眠模式。
 3. 从正常模式或待机模式进入时，重启计数器递增
 4. 如果出现以下情况，可以从重启模式转换到待机模式：
 - $VCC1 > UVCC1_R$ 且
 - t_{NRST_TOG} 时间结束（如果 WD 发生故障或从失效防护模式进入）或 t_{RSTN_act} 时间结束（从睡眠模式或上电时进入）
 5. 如果 $OVCC1_ACTION$ (8'h0C[6]) 设置为 1b 且存在 $OVCC1$ 事件，则器件仅设置 $OVCC1$ 中断并保持当前 SBC 模式。
 6. 如果 $VCC1$ 在睡眠模式下开启，则仅当 $VCC1_SLP_ACT = 1b$ 时，才会启用因唤醒事件而从睡眠模式转换到重启模式。如果改为 $VCC1_SLP_ACT = 0b$ （默认值），则器件仅设置唤醒中断并通过 CRXD 引脚指示唤醒。
-

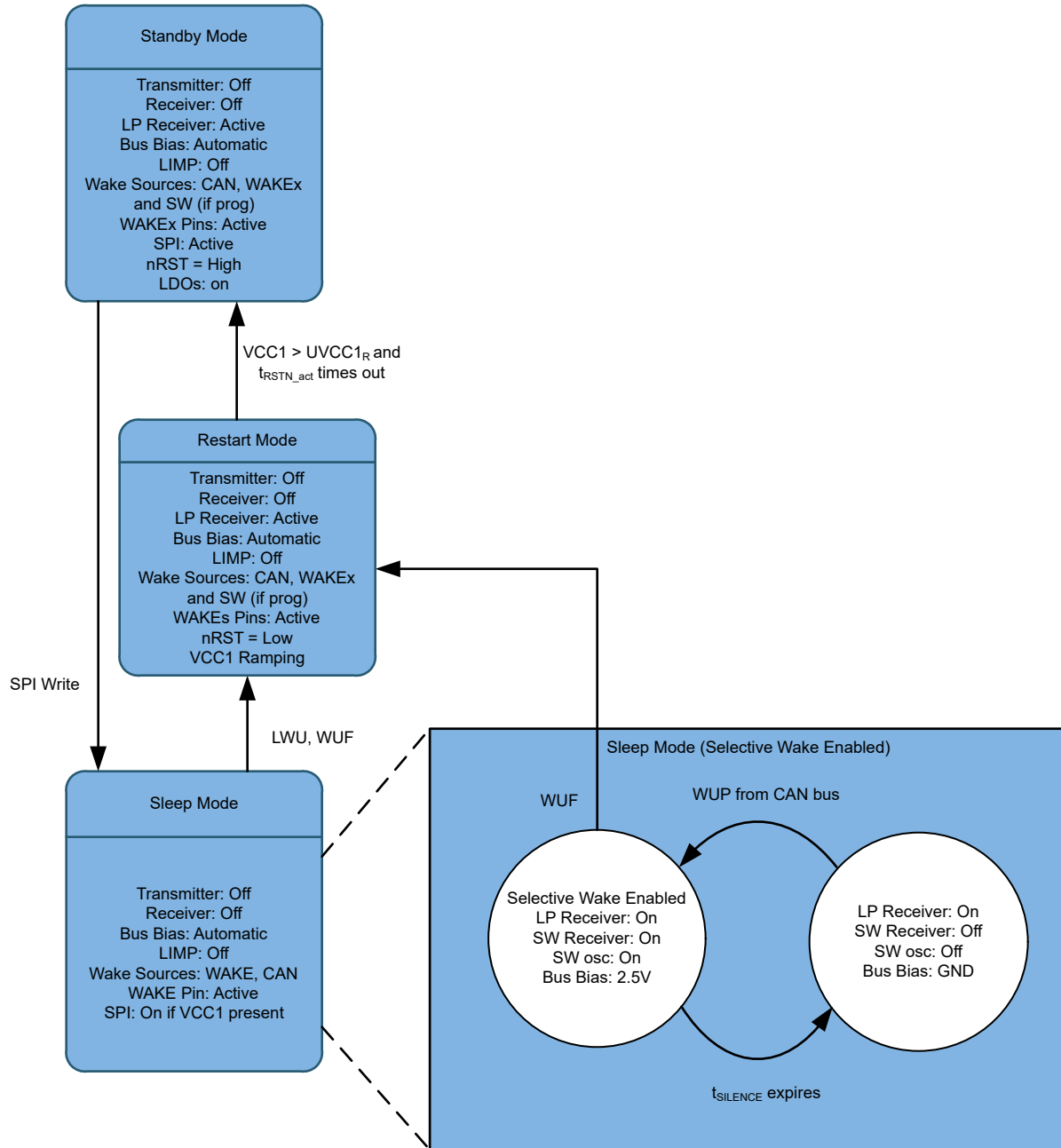


图 8-54. 睡眠模式支持的选择性唤醒功能

备注

对于状态图，默认情况下 SPI 在睡眠模式下处于关闭状态。SPI 可配置为在包括选择性唤醒子状态的睡眠模式下工作，如图 8-54 所示。

8.4.1 初始化模式

这是器件上电后的初始操作模式。这是一种过渡模式，一旦 $VSUP$ 高于 $VSUP_{(PU)R}$ 阈值，就会进入该模式。设置器件的默认值后，器件会切换为重启模式。

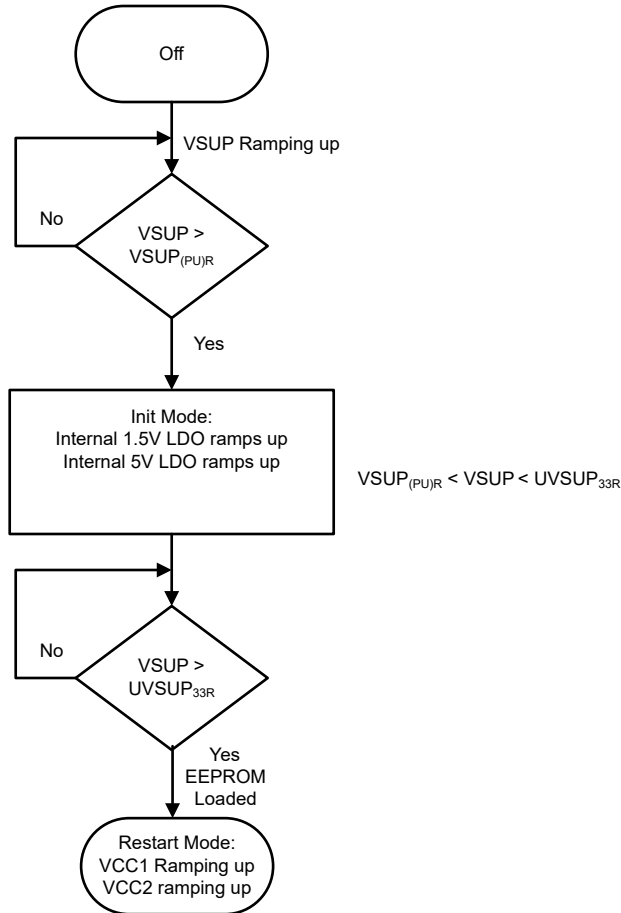


图 8-55. 初始化模式

8.4.2 正常模式

在正常模式下，CAN FD 收发器可配置为开启、侦听、支持唤醒或关闭状态。发送器将连接到 CTXD 引脚的 CAN 控制器的数字输入转换为 CAN 总线上的 CAN 信号 (CANH 和 CANL 引脚)。接收器将来自 CAN 总线的信号转换为连接到 CAN 控制器的 CRXD 引脚上的数字输出。通过 SPI 命令可进入正常模式，该操作不会更改 CAN 收发器的已编程配置。

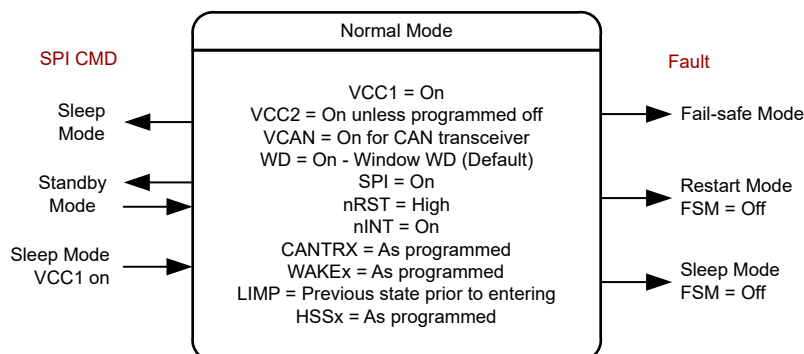


图 8-56. 正常模式

8.4.3 待机模式

器件会从重启模式自动进入待机模式。初始上电期间，当 $VCC1 > UVCC1$ 且 t_{RSTN_act} 时间结束时，会发生这种转换。 $VCC2$ 会在上电时开启，但不需要高于 $UVCC2$ 即可转换到待机模式。通过将 $00b$ 写入寄存器 $8'h0B[7:6]$ ，TCAN245x-Q1 可以从正常模式进入待机模式。在待机模式下看门狗功能默认开启。待机模式仅支持超时看门狗，并在进入该模式时自动更改为此看门狗设置。当寄存器 $8'h14[0]$ 的 WD_STBY_DIS 设置为 $0b$ (默认值) 时，进入待机模式有一个较长的超时窗口 (t_{INITWD})，在此期间，从重启模式进入时必须发生 WD 触发事件。通过设置 $8'h14[0] = 1b$ 可以禁用看门狗以进入待机模式。在该模式下，可对收发器进行编程以满足应用要求。在此模式下，有几个模块处于运行状态。在待机模式下，CAN FD 收发器可配置为监听、支持唤醒或关闭。如果编程为支持唤醒，低功耗 CAN 接收器会主动监控总线是否出现唤醒模式 (WUP)。WAKE_x 引脚监控器处于运行状态。SPI 接口处于运行状态，因此微处理器可以读取和写入存储器中的状态和配置寄存器。发生总线 WUP 事件、WUF (TCAN2451-Q1) 或从 WAKE_x 引脚进行本地唤醒时并且当 $VCC1 > UVCC1_R$ 时，器件自动从睡眠模式进入重启模式，再进入待机模式。如果 $VCC1$ 禁用，则器件将在 t_{RSTN_act} 计时器超时后进入待机模式。

进入待机模式时，SWE 计时器 $t_{INACTIVE}$ 启动，并且处理器发出的任何 SPI 命令都会清除 SWE 计时器。如果处理器没有正确启动，此功能可确保节点处于最低功耗模式。当器件已进入睡眠模式并接收到唤醒事件 WUP、WUF 或 LWU 时，也会发生这种自动模式更改。要针对睡眠事件禁用此功能，必须将寄存器 $8'h10[3]$ (SWE_DIS) 设置为 1。这不会在发生上电或上电复位时禁用该功能。

下面介绍了选择性唤醒如何在 TCAN2451-Q1 的睡眠模式和待机模式之间进行交互。

- 上电时，器件处于待机状态。清除所有唤醒标志 ($PWRON$ 、 WUP/LWU) 和配置的选择性唤醒寄存器，然后设置选择性唤醒配置 ($SWCFG = 1$) 和选择性唤醒启用 ($SW_EN = 1$)。
- 当 $SWCFG = 1$ 且器件处于睡眠模式时，低功耗 WUP 接收器处于运行状态并等待 WUP。
- 接收到 WUP 后，WUF 接收器处于运行状态。
- 器件接收唤醒帧并确定是否已请求唤醒节点。
 - 如果 WUF 地址正确，器件将唤醒节点并进入待机模式。
 - 如果 WUF 是错误地址，器件保持睡眠模式。
- 从 WUF (CANINT)、 $FRAME_OVF$ 或 LWU (如果已启用) 等任意类型发生唤醒中断时，器件都将进入待机模式。

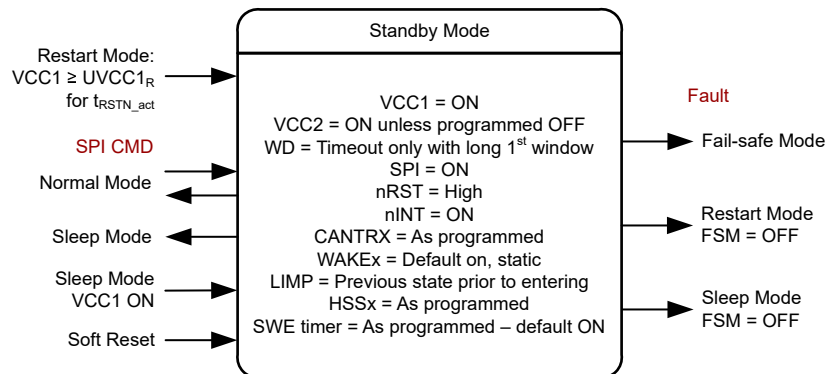


图 8-57. 待机模式

8.4.4 重启模式

重启模式是一种过渡模式。可以从任何其他模式进入该模式，具体取决于是否禁用了失效防护模式。在该模式下，启用的 LDO 斜升或导通。初始上电时，一旦 $VCC1 \geq UVCC1_R$ 持续 t_{RSTN_act} 时间 (大约 2ms)，器件就会转换至待机模式。在重启模式下， $nRST$ 锁存为低电平。进入重启模式时会启动重启计时器。通过对寄存器 $8'h4F[0]$ 的 $RSTRT_TMR_SEL$ 进行编程，可以在 t_{RSTTO} 和 $t_{INACTIVE}$ (SWE) 计时器之间选择该计时器。默认值为 t_{RSTTO} 。如果器件在计时器超时之前仍未退出重启模式，则器件会在失效防护模式启用时转换至该模式，或在失效防护模式禁用时转换至睡眠模式。每次从正常模式或待机模式进入重启模式时，重启模式计数器 $RSRT_CNTR$ 都会递增。例外情况是超过重启计数器会导致器件进入失效防护模式还是睡眠模式。当由于该事件重新进入重启模

式时，计数器将被忽略并且器件进入待机模式。进入待机模式后，计数器清零。该计数器可通过寄存器 8'h28[7:4] 进行编程，以便将转换至睡眠或失效防护模式之前可以进入重启的次数设置为最多 15 次。默认值是 4。寄存器 8'h28[3:0] 为 RSRT_CNTR。可以通过将计数器编程为 0000b 来禁用该计数器。为了防止转换至睡眠模式或失效防护模式，计数器会定期清零。

nRST 输出引脚的行为取决于器件进入重启模式的原因。当由于看门狗故障、从失效防护模式或外部 nRST 切换进入该模式时，nRST 引脚被拉至低电平并持续 t_{NRST_TOG} (默认值为 20ms)。通过更改寄存器 8'h29[5]= 0，可以将该脉冲宽度配置为 2ms。在此时间之后，器件转换至待机模式并将 nRST 引脚恢复至高电平。请参阅图 8-59。

当从睡眠模式进入重启模式或由于欠压事件进入重启模式时，器件会将 nRST 锁存为低电平直到 VCC1 > UVCC1_R 持续 t_{RSTN_act}，然后器件转换至待机模式并将 nRST 释放至高电平。进入重启模式时，t_{RSTTO} 计时器启动，如果超时，则会将器件转换至睡眠模式。请参阅图 8-58，了解如何进入和退出重启模式。

nRST 引脚是 TCAN245x-Q1 的复位输入引脚，当该引脚被拉至低电平且持续 t_{nRSTIN} 时间时，会使器件转换至重启模式，请参阅图 8-59

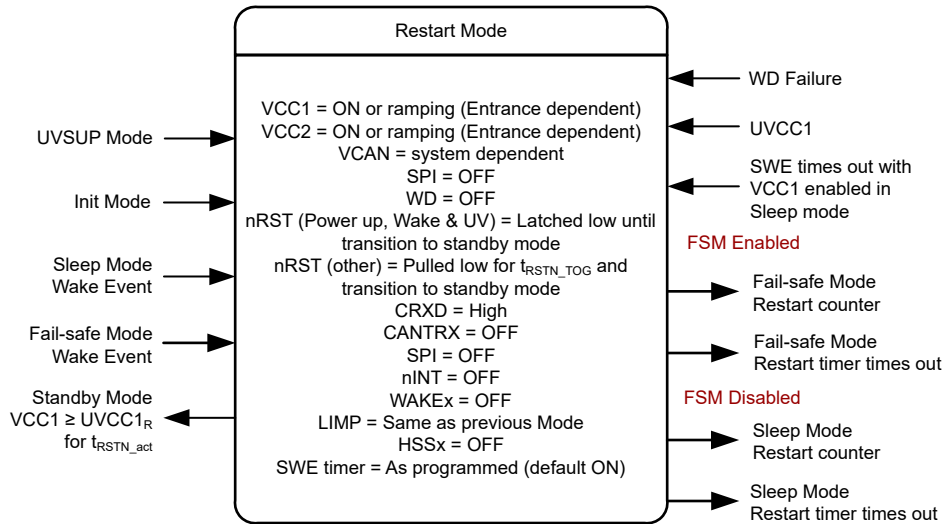


图 8-58. 重启模式

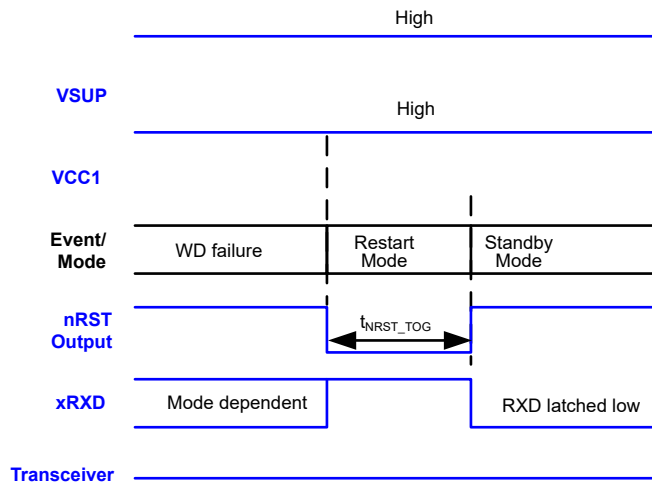


图 8-59. 事件触发重启时序图

8.4.5 失效防护模式

TCAN245x-Q1 具有一个默认开启的失效防护模式，发生某些故障事件时会进入该模式。进入失效防护模式时，LIMP 会开启（如果启用），会发出全局中断并且睡眠唤醒错误 (SWE) 计时器 $t_{INACTIVE}$ （如果启用）启动，而 VCC1 和 VCC2 关闭。进入失效防护模式的原因由寄存器 8'h17[3:1] 提供，并通过其他中断标志进一步说明。可以使用寄存器 8'h17[0] 禁用此模式，但建议保持启用状态，因为故障监控在失效防护模式下而非睡眠模式下处于活动状态。该模式将其他功能置于低功耗模式状态。进入失效防护模式时，稳压器保持关闭至少 t_{REGOFF} 时间（大约 300ms）。在此期间，会监测和保留唤醒事件。在 t_{REGOFF} 超时后，唤醒事件会导致器件转换到重启模式。如果 SWE 计时器在故障被清除和唤醒事件发生之前超时，器件会转换到睡眠模式。图 8-60 展示了导致器件进入失效防护模式的各种故障条件。如果故障条件被清除并且发生唤醒事件，器件会转换到重启模式。图 8-61 提供了失效防护模式的高级流程图。

提供了失效防护模式计数器，在连续发生一定数量的失效防护事件后，器件会执行编程的操作，其中包括进入睡眠状态，在该状态，WUP、WUF 或 LWU 事件不会唤醒器件。需要上电复位。该计数器默认为禁用，并可在 8'h17[7:4] \neq 0000b 时处启用。计数器到期操作为 8'h17[7:4]。操作编程前的事件数量在 8'h18[7:4] 处设置，其值最多为 16 个事件。8'h18[3:0] 是可读取和清除的向上/向下失效防护事件计数器。

取决于故障和编程的配置，有多种方法可以退出失效防护模式。

- 唤醒事件和已清除故障使器件进入重启模式。
- SWE 计时器（如果启用）会导致器件在计时器到期后转换为睡眠模式
- 如果 8'h0E[6] 的 FSM_CYC_WK_EN = 1b，则器件会在所选计时器的导通时间唤醒并检查故障是否已清除。如果是，器件会转换为重启模式。

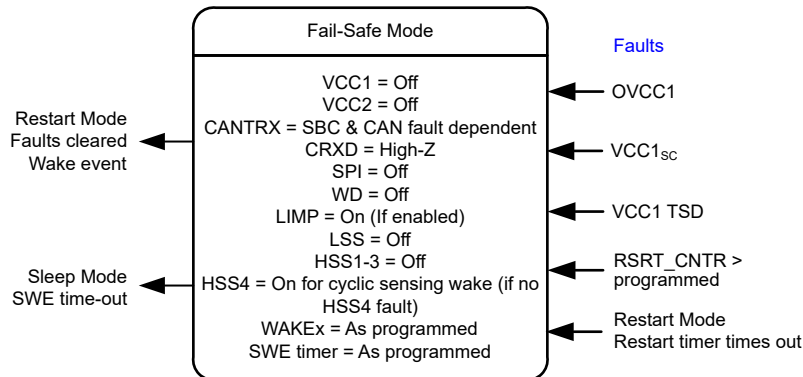


图 8-60. 失效防护模式

8.4.5.1 SBC 故障

SBC 故障是指导致器件改变器件模式的故障。如果失效防护模式启用，这类故障会导致器件进入重启或失效防护模式。如果失效防护模式禁用，这类故障会导致器件进入重启或睡眠模式。SBC 故障包括：

- VCC1 过压
- VCC1 欠压
- VCC1 上短路
- TSD_SBC 导致的热关断
- 看门狗故障
- 重启计数器超过编程值
- SWE 计时器到期
- VSUP 出现的欠压是 SBC 故障，但不会导致器件进入失效防护模式

8.4.5.2 CAN 收发器故障

CAN 收发器故障会影响收发器，但不会导致器件进入失效防护模式。它会关闭 CAN 发送器。CAN 收发器故障包括：

- VCC2 热关断
- CAN 收发器热关断
- CTXD 引脚卡在显性状态 - CTXD 显性超时
- UVCAN

备注

如果 VCC2 连接到 VCAN，VCC2 上的故障可能会导致 CAN 故障。

8.4.6 睡眠模式

睡眠模式是 TCAN245x-Q1 的节能工作模式。在此模式下，器件可以从 CAN 总线、WAKEx 引脚或 SW 引脚（如果已编程）唤醒。如果存在 VCC1，则 SPI 可用于更改模式，并且 nRST 为高电平。如果由于故障条件而进入睡眠模式，则 INT_2 寄存器 8'h52[7] (SMS) 设置为 1。图 8-62 展示了进入和退出睡眠模式的各种方式。

当器件处于睡眠模式时，存在以下状况：

- CAN 总线驱动程序被禁用，内部 CAN 总线终端切换至弱接地。
- CAN 收发器接收器禁用。
- CAN 低功耗唤醒接收器符合编程要求。
- WAKE 引脚处于活动状态。
- 如果循环检测启用，所选高侧开关将定期导通。
- SW 引脚如果被编程为数字唤醒输入，则处于开启状态。

备注

若要通过 SPI 命令进入睡眠模式，则必须在发出 SPI 命令以转换到睡眠模式之前清除所有唤醒中断。此外，必须至少有一种唤醒方法可用。如果全部禁用，器件将不会进入睡眠模式，并会设置中断 8'h5A[3]。

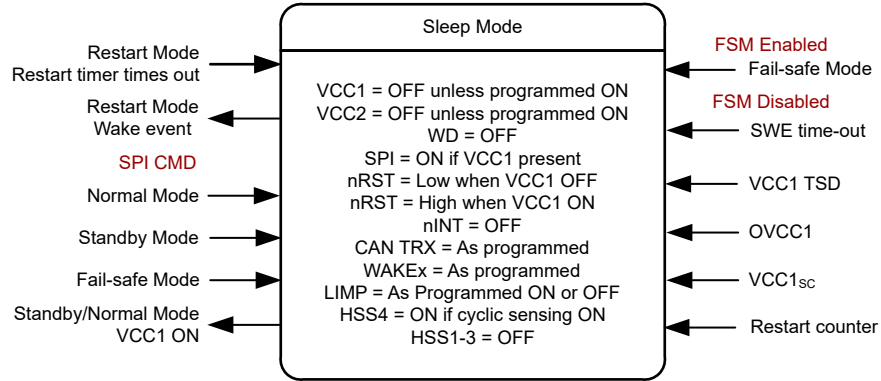


图 8-62. 睡眠模式

9 器件寄存器表

9.1 器件寄存器

表 9-1 列出了器件寄存器的存储器映射寄存器。表 9-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 9-1. 器件寄存器

地址	首字母缩写词	寄存器名称	部分
0h	DEVICE_ID_245x	器件型号	节 9.1.1
8h	REV_ID	主要和次要修订	节 9.1.2
9h	SPI_CONFIG	SPI 模式配置	节 9.1.3
Ah	CRC_CNTL	SPI CRC 控制	节 9.1.4
Bh	CRC_POLY_SET	设置 SPI CRC 多项式	节 9.1.5
Ch	SBC_CONFIG	SBC、HSS 和 VCC2 选择	节 9.1.6
Dh	VREG_CONFIG1	配置 VCC1 稳压器	节 9.1.7
Eh	SBC_CONFIG1	SBC 配置	节 9.1.8
Fh	Scratch_Pad_SPI	读取和写入测试寄存器 SPI	节 9.1.9
10h	CAN_CNTRL_1	CAN 收发器 1 控制	节 9.1.10
11h	WAKE_PIN_CONFIG1	WAKE 引脚配置 1	节 9.1.11
12h	WAKE_PIN_CONFIG2	WAKE 引脚配置 2	节 9.1.12
13h	WD_CONFIG_1	看门狗配置 1	节 9.1.13
14h	WD_CONFIG_2	看门狗配置 2	节 9.1.14
15h	WD_INPUT_TRIG	看门狗输入触发	节 9.1.15
16h	WD_RST_PULSE	看门狗输出脉冲宽度	节 9.1.16
17h	FSM_CONFIG	失效防护模式配置	节 9.1.17
18h	FSM_CNTR	失效防护模式计数器	节 9.1.18
19h	DEVICE_CONFIG0	器件复位配置	节 9.1.19
1Ah	DEVICE_CONFIG1	器件配置 1	节 9.1.20
1Bh	DEVICE_CONFIG2	器件配置 2	节 9.1.21
1Ch	SWE_TIMER	睡眠唤醒错误计时器配置	节 9.1.22
1Eh	HSS_CNTL	高侧开关 1 和 2 控制	节 9.1.23
1Fh	PWM1_CNTL1	脉宽调制频率配置	节 9.1.24
20h	PWM1_CNTL2	脉宽调制占空比两个 MSB 选择	节 9.1.25
21h	PWM1_CNTL3	脉宽调制占空比八个 LSB 选择	节 9.1.26
22h	PWM2_CNTL1	脉宽调制 2 频率选择	节 9.1.27
23h	PWM2_CNTL2	脉宽调制占空比两个 MSB 选择	节 9.1.28
24h	PWM2_CNTL3	脉宽调制占空比八个 LSB 选择	节 9.1.29
25h	TIMER1_CONFIG	高侧开关计时器 1 配置	节 9.1.30
26h	TIMER2_CONFIG	高侧开关计时器 2 配置	节 9.1.31
28h	RSRT_CNTR	重启计数器配置	节 9.1.32
29h	nRST_GFO_CNTL	nRST 和 GFO 引脚控制	节 9.1.33
2Ah	WAKE_PIN_CONFIG3	WAKE 引脚的多唤醒输入配置和报告	节 9.1.34
2Bh	WAKE_PIN_CONFIG4		节 9.1.35
2Dh	WD_QA_CONFIG	问答看门狗配置	节 9.1.36
2Eh	WD_QA_ANSWR	向 QA 看门狗写入答案的寄存器	节 9.1.37

表 9-1. 器件寄存器 (续)

地址	首字母缩写词	寄存器名称	部分
2Fh	WD_QA_QUESTION	QA 看门狗问题值和错误计数设置	节 9.1.38
30h	SW_ID1	选择性唤醒 ID1 寄存器	节 9.1.39
31h	SW_ID2	选择性唤醒 ID2 寄存器	节 9.1.40
32h	SW_ID3	选择性唤醒 ID3 寄存器	节 9.1.41
33h	SW_ID4	选择性唤醒 ID4 寄存器	节 9.1.42
34h	SW_ID_MASK1	选择性唤醒 ID MASK1 寄存器	节 9.1.43
35h	SW_ID_MASK2	选择性唤醒 ID MASK2 寄存器	节 9.1.44
36h	SW_ID_MASK3	选择性唤醒 ID MASK3 寄存器	节 9.1.45
37h	SW_ID_MASK4	选择性唤醒 ID MASK4 寄存器	节 9.1.46
38h	SW_ID_MASK_DLC	选择性唤醒 ID MASK DLC 寄存器	节 9.1.47
39h	DATA0	选择性唤醒 DATA0	节 9.1.48
3Ah	DATA1	选择性唤醒 DATA1	节 9.1.49
3Bh	DATA2	选择性唤醒 DATA2	节 9.1.50
3Ch	DATA3	选择性唤醒 DATA3	节 9.1.51
3Dh	DATA4	选择性唤醒 DATA4	节 9.1.52
3Eh	DATA5	选择性唤醒 DATA5	节 9.1.53
3Fh	DATA6	选择性唤醒 DATA6	节 9.1.54
40h	DATA7	选择性唤醒 DATA7	节 9.1.55
44h	SW_CONFIG_1	选择性唤醒配置寄存器 1	节 9.1.56
45h	SW_CONFIG_2	选择性唤醒配置寄存器 2	节 9.1.57
46h	SW_CONFIG_3	选择性唤醒配置寄存器 3	节 9.1.58
47h	SW_CONFIG_4	选择性唤醒配置寄存器 4	节 9.1.59
4Dh	HSS_CNTL2	HSS3 和 HSS4 控制寄存器	节 9.1.60
4Eh	EEPROM	客户 EEPROM 编程寄存器	节 9.1.61
4Fh	HSS_CNTL3	VHSS OV/UV, 对睡眠模式下循环唤醒功能的控制	节 9.1.62
50h	INT_GLOBAL	全局中断寄存器	节 9.1.63
51h	INT_1	包括 CAN、LWU、SW 引脚唤醒中断	节 9.1.64
52h	INT_2	包括 UVCC1、OVCC1、UVSUP 中断	节 9.1.65
53h	INT_3	INT3 寄存器	节 9.1.66
54h	INT_CANBUS_1	CAN 总线故障中断	节 9.1.67
55h	INT_7	HSS OC 和 OL 中断	节 9.1.68
56h	INT_EN_1	INT1 的使能	节 9.1.69
57h	INT_EN_2	INT2 的使能	节 9.1.70
58h	INT_EN_3	INT3 的使能	节 9.1.71
59h	INT_EN_CANBUS_1	INT_CANBUS 的使能	节 9.1.72
5Ah	INT_4	INT4 寄存器	节 9.1.73
5Ch	INT_6	INT6 寄存器	节 9.1.74
5Eh	INT_EN_4	INT4 的使能	节 9.1.75
60h	INT_EN_6	INT6 的使能	节 9.1.76
62h	INT_EN_7	INT7 的使能	节 9.1.77
65h	BUCK_CONFIG1	降压稳压器配置寄存器	节 9.1.78
78h	ID_PIN_STATUS	ID 引脚状态寄存器	节 9.1.79

表 9-1. 器件寄存器 (续)

地址	首字母缩写词	寄存器名称	部分
79h	WAKE_ID_CONFIG1	ID1 和 ID2 配置	节 9.1.80
7Ah	WAKE_ID_CONFIG2	ID3 和 ID4 配置	节 9.1.81
7Bh	WAKE_PIN_CONFIG5	WKAE4 引脚配置	节 9.1.82

复杂的位访问类型经过编码可适应小型表单元。[表 9-2](#) 展示了适用于此部分中访问类型的代码。

表 9-2. 器件访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RH	R H	读取 由硬件置位或清零
写入类型		
W	W	写入
W0C	W 0C	写入 0 以清零
W1C	W 1C	写入 1 以清零
复位或默认值		
-n		复位后的值或默认值

9.1.1 DEVICE_ID_245x 寄存器 (地址 = 0h) [复位 = 00h]

DEVICE_ID_245x 如表 9-3 所示。

返回到[汇总表](#)。

器件型号。偏移 = 0h + y ; 其中 y = 0h 到 7h

表 9-3. DEVICE_ID_245x 寄存器字段说明

位	字段	类型	复位	说明
7-0	DEVICE_ID	R	00000000b	DEVICE_ID[1:8] 寄存器确定器件的型号。 这里为相应的寄存器地址列出了复位值和每个 DEVICE_ID 寄存器的值 地址 00h = 43h = C 地址 01h = 32h = 2 地址 02h = 34h = 4 地址 03h = 35h = 5 地址 04h = 30h = 0 (TCAN2450-Q1) 地址 04h = 31h = 1 (TCAN2451-Q1) 地址 05h - 07h = RSVD

9.1.2 REV_ID 寄存器 (地址 = 8h) [复位 = 2Xh]

表 9-4 展示了 REV_ID。

返回到[汇总表](#)。

表 9-4. REV_ID 寄存器字段说明

位	字段	类型	复位	说明
7-4	Major_Revision	RH	0010b	裸片主修订版本。复位值指示裸片主修订版本 (完整层版本) 0001b = 1 0010b = 2
3-0	Minor_Revision	RH	xxxxb	裸片次修订版本。复位值指示裸片次修订版本 (金属层版本) 0000b = 0 0001b = 1

9.1.3 SPI_CONFIG 寄存器 (地址 = 9h) [复位 = 00h]

SPI_CONFIG 如表 9-5 所示。

返回到[汇总表](#)。

表 9-5. SPI_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-4	RESERVED	R	0b	保留
3	BYTE_CNT	R/W	0b	为读取或写入操作选择数据字节计数。请注意，对于双字节配置，SPI CRC 不可用 0b = 单字节 1b = 双字节
2	SDI_POL	R/W	0b	通过配置内部上拉或下拉电阻器来选择 SDI 输入引脚的空闲状态极性 0b = 下拉 1b = 上拉
1-0	SPI_MODE	R/W	00b	配置 SPI 模式 00b = 模式 0 (CPOL 为 0, CPHA 为 0) 01b = 模式 1 (CPOL 为 0, CPHA 为 1) 10b = 模式 2 (CPOL 为 1, CPHA 为 0) 11b = 模式 3 (CPOL 为 1, CPHA 为 1)

9.1.4 CRC_CNTL 寄存器 (地址 = Ah) [复位 = 00h]

CRC_CNTL 如表 9-6 所示。

返回到[汇总表](#)。

表 9-6. CRC_CNTL 寄存器字段说明

位	字段	类型	复位	说明
7-1	RESERVED	R	0b	保留
0	CRC_EN	R/W	0b	启用 SPI CRC 0b = 禁用 1b = 启用

9.1.5 CRC_POLY_SET 寄存器 (地址 = Bh) [复位 = 00h]

CRC_POLY_SET 如表 9-7 所示。

返回到[汇总表](#)。

表 9-7. CRC_POLY_SET 寄存器字段说明

位	字段	类型	复位	说明
7-1	RESERVED	R	0b	保留
0	POLY_8_SET	R/W	0b	设置 CRC 的 8 位多项式。 0b = $X^8 + X^5 + X^3 + X^2 + X + 1$ (0x2F) 1b = $X^8 + X^4 + X^3 + X^2 + 1$ (0x1D SAE J1850)

9.1.6 SBC_CONFIG 寄存器 (地址 = Ch) [复位 = 86h]

SBC_CONFIG 如表 9-8 所示。

返回到[汇总表](#)。

表 9-8. SBC_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	VCC1_OV_SEL	R/W	1b	OVCC1 阈值选择位 0b = 阈值下限 1b = 阈值上限
6	OVCC1_ACTION	R/W	0b	配置 OVCC1 导致的 SBC 操作 0b = 进入失效防护模式 1b = 仅设置 OVCC1 中断，而不进入失效防护模式
5	PWM_SEL	R/W	0b	确定选择哪个 PWM 进行编程 0b = PWM1 和 PWM2 1b = PWM3 和 PWM4
4	VCC1_SNK_DIS	R/W	0b	启用/禁用 VCC1 电流吸收 0b = VCC1 电流吸收启用 (默认) 1b = VCC1 电流吸收禁用
3-2	SBC_MODE_SEL	RH/W	01b	确定 SBC 所处的模式。可由控制器设置。这些位也由硬件更新，例如从睡眠模式唤醒至待机模式或从失效防护模式转换到待机模式时 00b = 睡眠 01b = 待机 10b = 正常 11b = 保留
1-0	VCC2_CFG	R/W	10b	VCC2 稳压器配置 00b = 在所有 SBC 模式下，VCC2 关闭 01b = 在除失效防护模式之外的所有 SBC 模式下，VCC2 开启 10b = 在除睡眠模式和失效防护模式之外的所有 SBC 模式下，VCC2 开启 11b = 保留

9.1.7 VREG_CONFIG1 寄存器 (地址 = Dh) [复位 = A0h]

VREG_CONFIG1 如表 9-9 所示。

返回到[汇总表](#)。

表 9-9. VREG_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7-6	VCC1_CFG	R/W	10b	VCC1 稳压器配置 00b = 保留 01b = 在除失效防护模式之外的所有 SBC 模式下开启 10b = 在除睡眠模式和失效防护模式之外的所有 SBC 模式下开启 11b = 保留
5	FPWM_OVSUP_DIS	R/W	1b	在 OVSUP 上禁用 FPWM，以减少采用高 VSUP 值时 VCC1 输出上的振铃。如果选择，降压稳压器会自动切换到 PFM 模式 0b = 在 OVSUP 上不禁用 FPWM 1b = 在 OVSUP 上禁用 FPWM
4	RESERVED	R	0b	保留
3	VCC1_SINK	R/W	0b	VCC1 电流吸收强度选择 0b = 10 μ A 1b = 1000 μ A
2-0	RESERVED	R	0b	保留

9.1.8 SBC_CONFIG1 寄存器 (地址 = Eh) [复位 = 01h]

SBC_CONFIG1 如表 9-10 所示。

返回到[汇总表](#)。

表 9-10. SBC_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	FSM_CYC_WK_EN	R/W	0b	在失效防护模式下启用循环唤醒 0b = 禁用 1b = 启用
5	VCC1_SLP_ACT	R/W	0b	当 VCC1 在睡眠模式下由于唤醒事件而启用开启时应执行的操作 0b = 仅使用 nINT/RXD 引脚指示唤醒事件，器件保持睡眠模式 1b = 通过重启模式转换到待机模式
4-3	UVCC1_SEL	R/W	00b	VCC1 欠压阈值选择 00b = 阈值 1 01b = 阈值 2 10b = 阈值 3 11b = 阈值 4
2	SW_FSM_EN	R/W	0b	在失效防护模式下，使 SW 引脚成为数字唤醒引脚 0b = 禁用 1b = 启用
1	SW_SLP_EN	R/W	0b	在睡眠模式下，使 SW 引脚成为数字唤醒引脚 0b = 禁用 1b = 启用
0	SW_POL_SEL	R/W	1b	SW 引脚极性选择 0b = 低电平有效 1b = 高电平有效

9.1.9 Scratch_Pad_SPI 寄存器 (地址 = Fh) [复位 = 00h]

Scratch_Pad_SPI 如表 9-11 所示。

返回到[汇总表](#)。

表 9-11. Scratch_Pad_SPI 寄存器字段说明

位	字段	类型	复位	说明
7-0	Scratch_Pad	R/W	00000000b	用于 SPI 的读取和写入测试焊盘

9.1.10 CAN_CNTRL_1 寄存器 (地址 = 10h) [复位 = 04h]

CAN_CNTRL_1 如表 9-12 所示。

返回到[汇总表](#)。

表 9-12. CAN_CNTRL_1 寄存器字段说明

位	字段	类型	复位	说明
7	SW_EN	R/W	0b	启用选择性唤醒 0b = 禁用 1b = 启用
6	TXD_DTO_DIS	R/W	0b	CAN TXD 显性超时禁用控制 0b = 启用 1b = 禁用
5	FD_EN	R/W	0b	启用总线故障诊断 0b = 禁用 1b = 启用
4	RESERVED	R	0b	保留
3	CAN1_FSM_DIS	R/W	0b	在器件进入 FSM 时设置 CAN 收发器运行状态 0b = 支持唤醒 1b = 关闭
2-0	CAN1_TRX_SEL	R/W	100b	CAN 收发器控制 000b = 关闭 001b = 保留 010b = SBC 模式控制 WUP 禁用 011b = 保留 100b = 支持唤醒 101b = 侦听 110b = SBC 模式控制 111b = 开启

9.1.11 WAKE_PIN_CONFIG1 寄存器 (地址 = 11h) [复位 = 00h]

WAKE_PIN_CONFIG1 如表 9-13 所示。

返回到[汇总表](#)。

表 9-13. WAKE_PIN_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7-6	WAKE_CONFIG	R/W	00b	Wake 引脚配置：注意：脉冲需要更多编程 00b = 双向 - 任一边沿 01b = 上升沿 10b = 下降沿 11b = 脉冲
5	WAKE1_STAT	RH	0b	提供 WAKE1 引脚的状态。 0b = 低电平 1b = 高电平
4	RESERVED	R	0b	保留
3-2	WAKE_PULSE_INVALID	R/W	00b	小于或等于这些脉冲的脉冲被视为无效 00b = 5ms 并将 tWAKE_WIDTH_MIN 设置为 10ms 01b = 10ms 并将 tWAKE_WIDTH_MIN 设置为 20ms 10b = 20ms 并将 tWAKE_WIDTH_MIN 设置为 40ms 11b = 40ms 并将 tWAKE_WIDTH_MIN 设置为 80ms
1-0	WAKE_PULSE_MAX	R/W	00b	被视为有效的最大 WAKE 引脚输入脉冲宽度。 00b = 750ms 01b = 1000ms 10b = 1500ms 11b = 2000ms

9.1.12 WAKE_PIN_CONFIG2 寄存器 (地址 = 12h) [复位 = 02h]

WAKE_PIN_CONFIG2 如表 9-14 所示。

返回到[汇总表](#)。

表 9-14. WAKE_PIN_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7	WAKE_PULSE_CONFIG	R/W	0b	设置所有 WAKE 引脚的预期脉冲方向 0b = 低电平->高电平->低电平 1b = 高电平->低电平->高电平
6	WAKE1_SENSE	R/W	0b	WAKE1 引脚配置为静态或循环检测唤醒 0b = 静态检测 1b = 循环检测
5	TWK_CYC_SET	R/W	0b	设置 tWK_CYC 时间 (μs), 用于确定所有 WAKE 引脚进行循环检测时的 WAKE 引脚状态 0b = 35 us 1b = 100 us
4-3	nINT_SEL	R/W	00b	nINT 配置选择 00b = 全局中断 01b = 看门狗故障输出 10b = 总线故障中断 11b = 唤醒请求
2	RXD_WK_CONFIG	R/W	0b	配置唤醒事件触发的 RXD 引脚行为 0b = 拉至低电平 1b = 切换
1-0	WAKE1_LEVEL	R/W	10b	设置 WAKE1 引脚输入阈值 00b = VCC1 01b = 2.5V 10b = 4V 11b = 6V

9.1.13 WD_CONFIG_1 寄存器 (地址 = 13h) [复位 = 82h]

WD_CONFIG_1 如表 9-15 所示。

返回到[汇总表](#)。

表 9-15. WD_CONFIG_1 寄存器字段说明

位	字段	类型	复位	说明
7-6	WD_CONFIG	R/W	10b	看门狗配置 00b = 禁用 01b = 超时 10b = 窗口 11b = Q&A
5-4	WD_PRE	R/W	00b	看门狗预分频器 00b = 系数 1 01b = 系数 2 10b = 系数 3 11b = 系数 4
3	WD_SLP_EN	R/W	0b	在睡眠模式下启用看门狗 0b = 看门狗在睡眠模式下禁用 1b = 看门狗在睡眠模式下启用
2	WD_STBY_TYPE	R/W	0b	选择待机模式 (如果启用) 下的看门狗类型 0b = 超时 1b = 与正常模式下的看门狗类型匹配
1-0	WD_LW_SEL	R/W	10b	选择待机模式下的长窗口持续时间。 00b = 150ms 01b = 300ms 10b = 600ms (默认) 11b = 1000ms

9.1.14 WD_CONFIG_2 寄存器 (地址 = 14h) [复位 = 60h]

WD_CONFIG_2 如表 9-16 所示。

返回到[汇总表](#)。

表 9-16. WD_CONFIG_2 寄存器字段说明

位	字段	类型	复位	说明
7-5	WD_TIMER	R/W	011b	根据 WD_PRE 设置设定窗口或超时时间，请参阅 WD_TIMER 表
4-1	WD_ERR_CNT	RH	0000b	看门狗错误计数器进行错误计数，最多 15 个错误
0	WD_STBY_DIS	R/W	0b	在待机模式下，禁用看门狗。 0b = 启用 1b = 禁用

9.1.15 WD_INPUT_TRIG 寄存器 (地址 = 15h) [复位 = 00h]

WD_INPUT_TRIG 如表 9-17 所示。

返回到[汇总表](#)。

表 9-17. WD_INPUT_TRIG 寄存器字段说明

位	字段	类型	复位	说明
7-0	WD_INPUT	R/W1C	00000000b	写入 FFh 以在适当的时间触发 WD

9.1.16 WD_RST_PULSE 寄存器 (地址 = 16h) [复位 = 00h]

WD_RST_PULSE 如表 9-18 所示。

返回到[汇总表](#)。

表 9-18. WD_RST_PULSE 寄存器字段说明

位	字段	类型	复位	说明
7-4	WD_ERR_CNT_SET	R/W	0000b	设置溢出时触发看门狗输出和操作的看门狗事件错误计数器
3-0	RSRT_CNTR	R/W1C	0000b	提供器件进入重启模式的次数，该次数值应在达到 RSRT_CNTR_SEL 值之前清除

9.1.17 FSM_CONFIG 寄存器 (地址 = 17h) [复位 = 00h]

FSM_CONFIG 如表 9-19 所示。

返回到[汇总表](#)。

表 9-19. FSM_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-4	FSM_CNTR_ACT	R/W	0000b	在失效防护计数器超过编程值时执行的操作 0000b = 禁用 0001b = 保留 0010b = 保留 0011b = 执行硬复位 - POR 0100b = 停止响应唤醒事件并进入睡眠状态，直到下电上电复位
3-1	FSM_SLP_STAT	RH	000b	进入失效防护模式或睡眠模式的原因 000b = 状态清除 001b = 热关断事件 010b = 保留 011b = VCC1 故障 100b = 保留 101b = SWE 计时器 (睡眠模式) 110b = 保留 111b = 超出重启计数器。这些值会一直保持，直到通过将 0h 写入 FSM_CNTR_STAT 来清除
0	FSM_DIS	R/W	0b	失效防护模式禁用 0b = 启用 1b = 禁用

9.1.18 FSM_CNTR 寄存器 (地址 = 18h) [复位 = 00h]

FSM_CNTR 如表 9-20 所示。

返回到[汇总表](#)。

表 9-20. FSM_CNTR 寄存器字段说明

位	字段	类型	复位	说明
7-4	FSM_CNTR_SET	R/W	0000b	根据 FSM_CNTR_ACT 设置在执行操作之前进入 FS 模式的次数。 0000b = 1 0001b = 1 0010b = 2 0011b = 3 0100b = 4 0101b = 5 0110b = 6 0111b = 7 1000b = 8 1001b = 9 1010b = 10 1011b = 11 1100b = 12 1101b = 13 1110b = 14 1111b = 15
3-0	FSM_CNTR_STAT	RH/W0C	0000b	读回连续进入 FSM 的次数，最多 15 次。可通过写入 0h 来清除。

9.1.19 DEVICE_CONFIG0 寄存器 (地址 = 19h) [复位 = 20h]

DEVICE_CONFIG0 如表 9-21 所示。

返回到[汇总表](#)。

表 9-21. DEVICE_CONFIG0 寄存器字段说明

位	字段	类型	复位	说明
7-4	NVM_REV	R	0010b	内部 NVM 版本
3-2	RESERVED	R	0b	保留
1	SF_RST	R/W1C	0b	软复位：写入 1 会导致软复位。器件寄存器会返回默认值，同时保持稳压器导通。
0	HD_RST	R/W1C	0b	硬复位：写入 1 时强制执行上电复位。这会设置 PWRON 中断标志

9.1.20 DEVICE_CONFIG1 寄存器 (地址 = 1Ah) [复位 = 00h]

DEVICE_CONFIG1 如表 9-22 所示。

返回到[汇总表](#)。

表 9-22. DEVICE_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	LIMP_SLP_FLT_EN	R/W	0b	在睡眠模式下针对 TSD 和 VCC1 故障 (除看门狗故障外) 打开 LIMP 0b = 禁用 1b = 启用
6-5	RESERVED	R	0b	保留
4	LIMP_DIS	R/W	0b	配置 LIMP 功能 0b = 启用 1b = 禁用
3-2	LIMP_SEL_RESET	R/W	00b	选择复位/关闭 LIMP 的方法 00b = 在错误计数器接收到第三个成功的输入触发时 01b = 第一个正确的输入触发 10b = 保留 11b = 保留
1	LIMP_RESET	R/W1C	0b	LIMP 复位。向该位写入 1b 会复位 LIMP 引脚，并且该位会自动清除。注意：如果未清除导致 LIMP 引脚变为活动状态的故障，LIMP 引脚将再次设置为活动状态。
0	FSM_CYC_SEN_EN	R/W	0b	启用失效防护模式的循环检测唤醒 0b = 禁用 1b = 启用

9.1.21 DEVICE_CONFIG2 寄存器 (地址 = 1Bh) [复位 = 00h]

DEVICE_CONFIG2 如表 9-23 所示。

返回到[汇总表](#)。

表 9-23. DEVICE_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7-6	LIMP_LSS_SEL	R/W	00b	选择 LIMP 引脚功能。注意：如果 8'h1A[4]=0b (LIMP 功能启用)，则此寄存器字段回读 00b 00b = LIMP 01b = 低侧开关 10b = 保留 11b = 保留
5-3	LIMP_LSS_CNTL	R/W	000b	选择 LIMP 引脚上 LSS 的输出 000b = 关闭 001b = PWM1 010b = PWM2 011b = Timer1 100b = Timer2 101b = 开启 110b = PWM3 111b = PWM4
2	VSUP_UVLO_SEL	R/W	0b	选择 VSUP 上关闭降压稳压器的 UVLO 电平 0b = UVLO 电平较低 (典型值 3.2V) 1b = UVLO 电平较高 (典型值 5V)
1	WAKE_WIDTH_MAX_DIS	R/W	0b	选择脉冲以便进行 WAKE 引脚配置时，禁用最大限值 tWK_PULSE_WIDTH_MAX 检测。 0b = 启用 1b = 禁用
0	RESERVED	R	0b	保留

9.1.22 SWE_TIMER 寄存器 (地址 = 1Ch) [复位 = 28h]

SWE_TIMER 如表 9-24 所示。

返回到[汇总表](#)。

表 9-24. SWE_TIMER 寄存器字段说明

位	字段	类型	复位	说明
7	SWE_EN	R/W	0b	睡眠唤醒错误启用：注意：这会在器件因为唤醒事件而退出睡眠模式时启用 SWE 计时器。如果启用此功能，则必须在这四分钟窗口内进行 SPI 读取或写入，否则器件将返回睡眠状态。这不会在初始上电或上电复位时禁用该功能。 0b = 禁用 1b = 启用
6-3	SWE_TIMER_SET	R/W	0101b	设置用于 tINACTIVE (以分钟为单位) 的计时器 0000b = 2 0001b = 2.5 0010b = 3 0011b = 3.5 0100b = 4 0101b = 4.5 0110b = 5 0111b = 5.5 1000b = 6 1001b = 6.5 1010b = 8 1011b = 8.5 1100b = 10
2	CANSLNT_SWE_DIS	R/W	0b	禁用带有 CANSLNT 标志的 SWE 计时器连接。 0b = 启用 1b = 禁用
1-0	RESERVED	R	0b	保留

9.1.23 HSS_CNTL 寄存器 (地址 = 1Eh) [复位 = 00h]

HSS_CNTL 如表 9-25 所示。

返回到[汇总表](#)。

表 9-25. HSS_CNTL 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6-4	HSS1_CNTL	R/W	000b	高侧开关 1 的控制 000b = 关闭 001b = PWM1 010b = PWM2 011b = Timer1 100b = Timer2 101b = 开启 110b = PWM3 111b = PWM4
3	RESERVED	R	0b	保留
2-0	HSS2_CNTL	R/W	000b	高侧开关 2 的控制 000b = 关闭 001b = PWM1 010b = PWM2 011b = Timer1 100b = Timer2 101b = 开启 110b = PWM3 111b = PWM4

9.1.24 PWM1_CNTL1 寄存器 (地址 = 1Fh) [复位 = 00h]

PWM1_CNTL1 如表 9-26 所示。

返回到[汇总表](#)。

表 9-26. PWM1_CNTL1 寄存器字段说明

位	字段	类型	复位	说明
7	PWM1_FREQ	R/W	0b	选择 PWM1 频率 (Hz) 0b = 200 1b = 400
6-0	RESERVED	R	0b	保留

9.1.25 PWM1_CNTL2 寄存器 (地址 = 20h) [复位 = 00h]

PWM1_CNTL2 如表 9-27 所示。

返回到[汇总表](#)。

表 9-27. PWM1_CNTL2 寄存器字段说明

位	字段	类型	复位	说明
7-2	RESERVED	R	0b	保留
1-0	PWM1_DC_MSB	R/W	00b	10 位 PWM1 占空比选择的两个最高有效位。与 'h21[7:0] 一起使用 注意：配置 HSS3 时，如果要使用 PWM，则建议与 PWM3 保持一致。当寄存器 8'hC[5] = 0b 时，PWM1 控制会更改为 PWM3。 00b = 与 'h21[7:0] 一起使用时 100% 关闭 11b = 与 h21[7:0]一起使用时 100% 开启

9.1.26 PWM1_CNTL3 寄存器 (地址 = 21h) [复位 = 00h]

PWM1_CNTL3 如表 9-28 所示。

返回到[汇总表](#)。

表 9-28. PWM1_CNTL3 寄存器字段说明

位	字段	类型	复位	说明
7-0	PWM1_DC	R/W	00000000b	用于 10 位 PWM1 占空比选择的位 7-0。与 'h20[1:0] 一起使用 注意：配置 HSS3 时，如果要使用 PWM，则建议与 PWM3 保持一致。当寄存器 8'hC[5] = 0b 时，PWM1 控制会更改为 PWM3。

9.1.27 PWM2_CNTL1 寄存器 (地址 = 22h) [复位 = 00h]

PWM2_CNTL1 如表 9-29 所示。

返回到[汇总表](#)。

表 9-29. PWM2_CNTL1 寄存器字段说明

位	字段	类型	复位	说明
7	PWM2_FREQ	R/W	0b	选择 PWM2 频率 (Hz) 0b = 200 1b = 400
6-0	RESERVED	R	0b	保留

9.1.28 PWM2_CNTL2 寄存器 (地址 = 23h) [复位 = 00h]

PWM2_CNTL2 如表 9-30 所示。

返回到[汇总表](#)。

表 9-30. PWM2_CNTL2 寄存器字段说明

位	字段	类型	复位	说明
7-2	RESERVED	R	0b	保留
1-0	PWM2_DC_MSB	R/W	00b	10 位 PWM2 占空比选择的两个最高有效位。与 'h24[7:0] 一起使用 注意：配置 HSS4 时，如果要使用 PWM，则建议与 PWM4 保持一致。当寄存器 8'hC[5] = 0b 时，PWM2 控制会更改为 PWM4。 00b = 与 'h24[7:0] 一起使用时 100% 关闭 11b = 与 'h24[7:0] 一起使用时 100% 开启

9.1.29 PWM2_CNTL3 寄存器 (地址 = 24h) [复位 = 00h]

PWM2_CNTL3 如表 9-31 所示。

返回到[汇总表](#)。

表 9-31. PWM2_CNTL3 寄存器字段说明

位	字段	类型	复位	说明
7-0	PWM2_DC	R/W	00000000b	用于 10 位 PWM2 占空比选择的位 7-0。与 'h23[1:0] 一起使用 注意：配置 HSS4 时，如果要使用 PWM，则建议与 PWM4 保持一致。当寄存器 8'hC[5] = 0b 时，PWM2 控制会更改为 PWM4。

9.1.30 TIMER1_CONFIG 寄存器 (地址 = 25h) [复位 = 00h]

TIMER1_CONFIG 如表 9-32 所示。

返回到[汇总表](#)。

表 9-32. TIMER1_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-4	TIMER1_ON_WIDTH	R/W	0000b	设置计时器 1 的高侧开关导通时间 (ms) 0000b = 关闭 (HSS 为高阻抗) 0001b = 0.1 0010b = 0.3 0011b = 0.5 0100b = 1 0101b = 10 0110b = 20 0111b = 30 1000b = 40 1001b = 50 1010b = 60 1011b = 80 1100b = 100 1101b = 150 1110b = 200 1111b = 开启 (HSS 100% 开启)
3	TIMER1_CYC_WK_EN	R/W	0b	使用计时器 1 启用循环唤醒 0b = 禁用 1b = 启用
2-0	TIMER1_PERIOD	R/W	000b	设置计时器 1 的计时器周期 (ms) 000b = 10 001b = 20 010b = 50 011b = 100 100b = 200 101b = 500 110b = 1000 111b = 2000

9.1.31 TIMER2_CONFIG 寄存器 (地址 = 26h) [复位 = 00h]

TIMER2_CONFIG 如表 9-33 所示。

返回到[汇总表](#)。

表 9-33. TIMER2_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-4	TIMER2_ON_WIDTH	R/W	0000b	设置计时器 2 的高侧开关导通时间 (ms) 0000b = 关闭 (HSS 为高阻抗) 0001b = 0.1 0010b = 0.3 0011b = 0.5 0100b = 1 0101b = 10 0110b = 20 0111b = 30 1000b = 40 1001b = 50 1010b = 60 1011b = 80 1100b = 100 1101b = 150 1110b = 200 1111b = 开启 (HSS 100% 开启)
3	TIMER2_CYC_WK_EN	R/W	0b	使用计时器 2 启用循环唤醒 0b = 禁用 1b = 启用
2-0	TIMER2_PERIOD	R/W	000b	设置计时器 2 的计时器周期 (ms) 000b = 10 001b = 20 010b = 50 011b = 100 100b = 200 101b = 500 110b = 1000 111b = 2000

9.1.32 RSRT_CNTR 寄存器 (地址 = 28h) [复位 = 40h]

RSRT_CNTR 如表 9-34 所示。

返回到[汇总表](#)。

表 9-34. RSRT_CNTR 寄存器字段说明

位	字段	类型	复位	说明
7-4	RSRT_CNTR_SEL	R/W	0100b	选择器件在进入睡眠模式之前可以进入重启模式的次数，即 0 到 15 次。注意：在此处写入 0h 会禁用重启计数器。
3-0	RESERVED	R	0b	保留

9.1.33 nRST_GFO_CNTL 寄存器 (地址 = 29h) [复位 = 0Ch]

nRST_GFO_CNTL 如表 9-35 所示。

返回到[汇总表](#)。

表 9-35. nRST_GFO_CNTL 寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0b	保留
5	nRST_PULSE_WIDTH	R/W	0b	设置在 VCC1 清除 UVCC1 阈值后, 当器件由于 WD 故障或 nRST 解除延迟而进入重启模式时 nRST 的脉冲宽度 0b = 2ms 1b = 15ms
4	GFO_POL_SEL	R/W	0b	选择 GFO 引脚的极性。注意: 当 8'h29[3:1] = 110b 时, 该位决定 GFO 输出的状态 0b = 低电平有效 1b = 高电平有效
3-1	GFO_SEL	R/W	110b	选择使此引脚拉至 'h29[4] 为 tNRST_TOG 选择的的状态的信息, 但选择通用输出时除外 000b = VCC1/2 中断 (过压、欠压或短路) 001b = WD 中断事件 (每个) 010b = 保留 011b = 本地唤醒请求 (LWU) 100b = 总线唤醒请求 (WUP) 101b = 超出重启计数器 (在待机模式下指示) 110b = 通用输出 111b = CAN 总线故障
0	RESERVED	R	0b	保留

9.1.34 WAKE_PIN_CONFIG3 寄存器 (地址 = 2Ah) [复位 = F0h]

WAKE_PIN_CONFIG3 如表 9-36 所示。

返回到[汇总表](#)。

表 9-36. WAKE_PIN_CONFIG3 寄存器字段说明

位	字段	类型	复位	说明
7	WAKE4_PIN_SET	R/W	1b	配置 WAKE4 是处于活动状态还是非活动状态 0b = WAKE4 处于非活动状态 1b = WAKE4 处于活动状态
6	WAKE3_PIN_SET	R/W	1b	配置 WAKE3 是处于活动状态还是非活动状态 0b = WAKE3 处于非活动状态 1b = WAKE3 处于活动状态
5	WAKE2_PIN_SET	R/W	1b	配置 WAKE2 是处于活动状态还是非活动状态 0b = WAKE2 处于非活动状态 1b = WAKE2 处于活动状态
4	WAKE1_PIN_SET	R/W	1b	配置 WAKE1 是处于活动状态还是非活动状态 0b = WAKE1 处于非活动状态 1b = WAKE1 处于活动状态
3-0	MULTI_WAKE_STAT	R/W0C	0000b	根据特定位指示哪个 WAKE 输入状态发生了变化。位表示 WAKE 输入，因此如果设置了多个 WAKE 输入位，则表明这些特定的 WAKE 输入会引发唤醒事件。 0001b = WAKE 1 0010b = WAKE 2 0100b = WAKE 3 1000b = WAKE 4

9.1.35 WAKE_PIN_CONFIG4 寄存器 (地址 = 2Bh) [复位 = 22h]

WAKE_PIN_CONFIG4 如表 9-37 所示。

返回到[汇总表](#)。

表 9-37. WAKE_PIN_CONFIG4 寄存器字段说明

位	字段	类型	复位	说明
7	WAKE2_SENSE	R/W	0b	WAKE2 引脚配置为静态或循环检测唤醒 0b = 静态检测 1b = 循环检测
6	WAKE2_STAT	RH	0b	提供 WAKE2 引脚的状态。 0b = 低电平 1b = 高电平
5-4	WAKE2_LEVEL	R/W	10b	设置 WAKE2 引脚输入阈值 00b = VCC1 01b = 2.5V 10b = 4V 11b = 6V
3	WAKE3_SENSE	R/W	0b	WAKE3 引脚配置为静态或循环检测唤醒 0b = 静态检测 1b = 循环检测
2	WAKE3_STAT	RH	0b	提供 WAKE3 引脚的状态。 0b = 低电平 1b = 高电平
1-0	WAKE3_LEVEL	R/W	10b	设置 WAKE3 引脚输入阈值 00b = VCC1 01b = 2.5V 10b = 4V 11b = 6V

9.1.36 WD_QA_CONFIG 寄存器 (地址 = 2Dh) [复位 = 0Ah]

WD_QA_CONFIG 如表 9-38 所示。

返回到[汇总表](#)。

表 9-38. WD_QA_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-6	WD_ANSW_GEN_CFG	R/W	00b	WD 应答生成配置
5-4	WD_QA_POLY_CFG	R/W	00b	WD Q&A 多项式配置
3-0	WD_QA_POLY_SEED	R/W	1010b	当器件处于 RESET 状态时加载的 WD Q&A 多项式种子值

9.1.37 WD_QA_ANSWR 寄存器 (地址 = 2Eh) [复位 = 00h]

WD_QA_ANSWR 如表 9-39 所示。

返回到[汇总表](#)。

表 9-39. WD_QA_ANSWR 寄存器字段说明

位	字段	类型	复位	说明
7-0	WD_QA_ANSWER	R/W1C	00000000b	MCU Q&A 看门狗应答

9.1.38 WD_QA_QUESTION 寄存器 (地址 = 2Fh) [复位 = 3Ch]

WD_QA_QUESTION 如表 9-40 所示。

返回到[汇总表](#)。

表 9-40. WD_QA_QUESTION 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	QA_ERROR	R/W1C	0b	看门狗 Q&A 应答错误标志
5-4	WD_ANSW_CNT	RH	11b	已接收看门狗 Q&A 错误计数器的当前状态
3-0	WD_QUESTION	RH	1100b	当前看门狗问题值

9.1.39 SW_ID1 寄存器 (地址 = 30h) [复位 = 00h]

SW_ID1 如表 9-41 所示。

返回到[汇总表](#)。

表 9-41. SW_ID1 寄存器字段说明

位	字段	类型	复位	说明
7-0	EXT_ID_17:10	R/W	00000000b	扩展 ID 位 17:10

9.1.40 SW_ID2 寄存器 (地址 = 31h) [复位 = 00h]

SW_ID2 如表 9-42 所示。

返回到[汇总表](#)。

表 9-42. SW_ID2 寄存器字段说明

位	字段	类型	复位	说明
7-0	EXT_ID_9:2	R/W	00000000b	扩展 ID 位 9:2

9.1.41 SW_ID3 寄存器 (地址 = 32h) [复位 = 00h]

SW_ID3 如表 9-43 所示。

返回到[汇总表](#)。

表 9-43. SW_ID3 寄存器字段说明

位	字段	类型	复位	说明
7-6	EXT_ID_1:0	R/W	00b	扩展 ID 位 1:0
5	IDE	R/W	0b	扩展 ID 字段 0b = 标准 ID (11 位) 1b = 扩展 ID (29 位)
4-0	ID_10:6__EXT_ID_28:24	R/W	00000b	ID[10:6] 和扩展 ID[28:24]

9.1.42 SW_ID4 寄存器 (地址 = 33h) [复位 = 00h]

SW_ID4 如表 9-44 所示。

返回到[汇总表](#)。

表 9-44. SW_ID4 寄存器字段说明

位	字段	类型	复位	说明
7-2	ID_5:0__EXT_ID_23:18	R/W	000000b	ID[5:0] 和扩展 ID[23:18]
1-0	RESERVED	R	0b	保留

9.1.43 SW_ID_MASK1 寄存器 (地址 = 34h) [复位 = 00h]

SW_ID_MASK1 如表 9-45 所示。

返回到[汇总表](#)。

表 9-45. SW_ID_MASK1 寄存器字段说明

位	字段	类型	复位	说明
7-2	RESERVED	R	0b	保留
1-0	EXT_ID_MASK_17:16	R/W	00b	扩展 ID 掩码 17:16

9.1.44 SW_ID_MASK2 寄存器 (地址 = 35h) [复位 = 00h]

SW_ID_MASK2 如表 9-46 所示。

返回到[汇总表](#)。

表 9-46. SW_ID_MASK2 寄存器字段说明

位	字段	类型	复位	说明
7-0	EXT_ID_MASK_15:8	R/W	00000000b	扩展 ID 掩码 15:8

9.1.45 SW_ID_MASK3 寄存器 (地址 = 36h) [复位 = 00h]

SW_ID_MASK3 如表 9-47 所示。

返回到[汇总表](#)。

表 9-47. SW_ID_MASK3 寄存器字段说明

位	字段	类型	复位	说明
7-0	EXT_ID_MASK_7:0	R/W	00000000b	扩展 ID 掩码 7:0

9.1.46 SW_ID_MASK4 寄存器 (地址 = 37h) [复位 = 00h]

SW_ID_MASK4 如表 9-48 所示。

返回到[汇总表](#)。

表 9-48. SW_ID_MASK4 寄存器字段说明

位	字段	类型	复位	说明
7-0	ID_MASK_10:3__EXT_ID_MASK_28:21	R/W	00000000b	ID 掩码 10:3 和扩展 ID 掩码 28:21 (基本 ID)

9.1.47 SW_ID_MASK_DLC 寄存器 (地址 = 38h) [复位 = 00h]

SW_ID_MASK_DLC 如表 9-49 所示。

返回到[汇总表](#)。

表 9-49. SW_ID_MASK_DLC 寄存器字段说明

位	字段	类型	复位	说明
7-5	ID_MASK_2:0__EXT_ID_MASK_20:18	R/W	000b	ID 掩码 2:0 和扩展 ID 掩码 20:18 (基本 ID)
4-1	DLC	R/W	0000b	DLC[3:0]
0	DATA_MASK_EN	R/W	0b	数据掩码启用 0b = DLC 字段和数据字段不进行比较, 并假定有效。允许远程帧。 1b = DLC 字段必须与 DLC[3:0] 寄存器匹配, 并且数据字段字节与 DATAx 寄存器进行比较以找到匹配的 1。忽略远程帧

9.1.48 DATA0 寄存器 (地址 = 39h) [复位 = 00h]

DATA0 如表 9-50 所示。

返回到[汇总表](#)。

表 9-50. DATA0 寄存器字段说明

位	字段	类型	复位	说明
7-0	DATA0	R/W	00000000b	CAN 数据字节 0

9.1.49 DATA1 寄存器 (地址 = 3Ah) [复位 = 00h]

DATA1 如表 9-51 所示。

返回到[汇总表](#)。

表 9-51. DATA1 寄存器字段说明

位	字段	类型	复位	说明
7-0	DATA1	R/W	00000000b	CAN 数据字节 1

9.1.50 DATA2 寄存器 (地址 = 3Bh) [复位 = 00h]

DATA2 如表 9-52 所示。

返回到[汇总表](#)。

表 9-52. DATA2 寄存器字段说明

位	字段	类型	复位	说明
7-0	DATA2	R/W	00000000b	CAN 数据字节 2

9.1.51 DATA3 寄存器 (地址 = 3Ch) [复位 = 00h]

DATA3 如表 9-53 所示。

返回到[汇总表](#)。

表 9-53. DATA3 寄存器字段说明

位	字段	类型	复位	说明
7-0	DATA3	R/W	00000000b	CAN 数据字节 3

9.1.52 DATA4 寄存器 (地址 = 3Dh) [复位 = 00h]

DATA4 如表 9-54 所示。

返回到[汇总表](#)。

表 9-54. DATA4 寄存器字段说明

位	字段	类型	复位	说明
7-0	DATA4	R/W	00000000b	CAN 数据字节 4

9.1.53 DATA5 寄存器 (地址 = 3Eh) [复位 = 00h]

DATA5 如表 9-55 所示。

返回到[汇总表](#)。

表 9-55. DATA5 寄存器字段说明

位	字段	类型	复位	说明
7-0	DATA5	R/W	00000000b	CAN 数据字节 5

9.1.54 DATA6 寄存器 (地址 = 3Fh) [复位 = 00h]

DATA6 如表 9-56 所示。

返回到[汇总表](#)。

表 9-56. DATA6 寄存器字段说明

位	字段	类型	复位	说明
7-0	DATA6	R/W	00000000b	CAN 数据字节 6

9.1.55 DATA7 寄存器 (地址 = 40h) [复位 = 00h]

DATA7 如表 9-57 所示。

返回到[汇总表](#)。

表 9-57. DATA7 寄存器字段说明

位	字段	类型	复位	说明
7-0	DATA7	R/W	00000000b	CAN 数据字节 7

9.1.56 SW_CONFIG_1 寄存器 (地址 = 44h) [复位 = 50h]

SW_CONFIG_1 如表 9-58 所示。

返回到[汇总表](#)。

表 9-58. SW_CONFIG_1 寄存器字段说明

位	字段	类型	复位	说明
7	SW_FD_PASSIVE	R/W	0b	选择性唤醒 FD 无源：当出现具有灵活数据速率的 CAN 帧时，此位将修改错误计数器的行为。 0b = 具有灵活数据速率的 CAN 帧将计为错误帧 1b = 忽略具有灵活数据速率的 CAN 帧 (无源)
6-4	CAN_DR	R/W	101b	CAN 总线数据速率 000b = 50Kbps 001b = 100Kbps 010b = 125Kbps 011b = 250Kbps 100b = 保留 101b = 500Kbps 110b = 保留 111b = 1Mbps
3-2	FD_DR	R/W	00b	CAN 总线 FD 数据速率 10b = CAN FD 8Mbps 与 500kbps CAN 数据速率 11b = 保留
1-0	RESERVED	R	0b	保留

9.1.57 SW_CONFIG_2 寄存器 (地址 = 45h) [复位 = 00h]

SW_CONFIG_2 如表 9-59 所示。

返回到[汇总表](#)。

表 9-59. SW_CONFIG_2 寄存器字段说明

位	字段	类型	复位	说明
7-0	FRAME_CNTx	RH	00000000b	帧错误计数器：对于检测到的每个接收帧错误（填充位、CRC 或 CRC 定界符形式错误），该错误计数器会递增 1。假设计数器不为零，则对于每个正确接收到的 CAN 帧，计数器都会递减 1。如果器件在具有灵活数据速率帧的 CAN 上设置为被动，则检测为 CAN FD 帧的任何帧都不会影响帧错误计数器（不递增或递减）。如果该帧计数器达到 FRAME_CNT_THRESHOLD[7:0] 值，则下一次递增会使计数器溢出，同时设置 FRAME_OVF 标志。可以通过以下方式重置计数器：启用帧检测或 tSILENCE 检测。

9.1.58 SW_CONFIG_3 寄存器 (地址 = 46h) [复位 = 1Fh]

SW_CONFIG_3 如表 9-60 所示。

返回到[汇总表](#)。

表 9-60. SW_CONFIG_3 寄存器字段说明

位	字段	类型	复位	说明
7-0	FRAME_CNT_THRESHO LD	R/W	00011111b	帧错误计数器阈值：这些位设置错误计数器达到其最大值的点，在下一个错误帧上将溢出并设置 FRAME_OVF 标志。默认值为 31，因此第 32 个错误将设置溢出标志。

9.1.59 SW_CONFIG_4 寄存器 (地址 = 47h) [复位 = 00h]

SW_CONFIG_4 如表 9-61 所示。

返回到[汇总表](#)。

表 9-61. SW_CONFIG_4 寄存器字段说明

位	字段	类型	复位	说明
7	SWCFG	R/W	0b	选择性唤醒配置完成。注意：写入这些唤醒配置寄存器 (8'h30-8'h44、8'h46) 中的任何一个都会清除 SWCFG 位。 0b = SW 寄存器未配置或已收到 FRAME_OVF 故障。 1b = SW 寄存器已配置。注意：请将此作为配置和开启选择性唤醒功能的最后一步。
6	CAN_SYNC_FD	RH	0b	如果启用帧检测，则器件正在正确地对 CAN FD 帧进行解码。此标志在接收每个帧后更新。通过轮询此标志，系统可以确定器件是否正在正确地对 CAN FD 帧进行解码，直到 (但不包括) 数据字段。该标志会自行清除。
5	CAN_SYNC	RH	0b	同步到 CAN 数据：如果启用帧检测，此标志指示器件正在正确地对 CAN 帧进行解码。此标志在接收每个帧后更新。通过轮询该标志，系统可以确定器件是否正在正确地对 CAN 帧进行解码。该标志会自行清除。
4-0	RESERVED	R	0b	保留

9.1.60 HSS_CNTL2 寄存器 (地址 = 4Dh) [复位 = 00h]

HSS_CNTL2 如表 9-62 所示。

返回到[汇总表](#)。

表 9-62. HSS_CNTL2 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6-4	HSS3_CNTL	R/W	000b	高侧开关 3 的控制 000b = 关闭 001b = PWM1 010b = PWM2 011b = Timer1 100b = Timer2 101b = 开启 110b = PWM3 111b = PWM4
3	RESERVED	R	0b	保留
2-0	HSS4_CNTL	R/W	000b	高侧开关 4 的控制 000b = 关闭 001b = PWM1 010b = PWM2 011b = Timer1 100b = Timer2 101b = 开启 110b = PWM3 111b = PWM4

9.1.61 EEPROM 寄存器 (地址 = 4Eh) [复位 = 00h]

表 9-63 中显示了 EEPROM。

返回到[汇总表](#)。

表 9-63. EEPROM 寄存器字段说明

位	字段	类型	复位	说明
7	EEPROM_SAVE	R/W	0b	将配置位保存到 EEPROM。将 1b 和正确的代码写入寄存器 8'h4E[3:0]，以便将配置位保存到 EEPROM。在写入 EEPROM 后自行清除。
6	EEPROM_CRC_CHK	R/W	0b	强制 EEPROM CRC 校验 0b = 不读取或校验 CRC 1b = 强制读取和校验 CRC
5	EEPROM_RELOAD	R/W	0b	强制从 EEPROM 重新加载存储器 0b = 不重新加载 1b = 重新加载 EEPROM
4	RESERVED	R	0b	保留
3-0	EEPROM_CODE	R/W	0000b	用于访问 EEPROM 的代码

9.1.62 HSS_CNTL3 寄存器 (地址 = 4Fh) [复位 = 00h]

HSS_CNTL3 如表 9-64 所示。

返回到[汇总表](#)。

表 9-64. HSS_CNTL3 寄存器字段说明

位	字段	类型	复位	说明
7	HSS_OV_SD_DIS	R/W	0b	配置 OVHSS 导致的 HSS 关断 0b = HSS 因 OVHSS 而关断 1b = 即使在 OVHSS 期间, HSS 仍保持开启
6	HSS_UV_SD_DIS	R/W	0b	配置 UVHSS 导致的 HSS 关断 0b = HSS 因 UVHSS 而关断 1b = 即使在 UVHSS 期间, HSS 仍保持开启
5	HSS_OV_UV_REC	R/W	0b	配置高侧开关因 OVHSS 或 UVHSS 事件而断开时的自动恢复 0b = 启用 (清除 OV/UVHSS 事件时自动恢复 HSS 输出) 1b = 禁用 (自动恢复禁用。清除 OV/UVHSS 事件后, 必须在控制器上手动重新导通 HSS)
4	SLP_CYC_WK_EN	R/W	0b	根据 timer1 或 timer2 在睡眠模式下启用循环唤醒 0b = 禁用 1b = 启用
3	RESERVED	R	0b	保留
2	VCC2_STATUS	RH	0b	VCC2 LDO 状态 0b = UVCC2 或关闭 1b = 处于稳压状态
1	VCAN_STATUS	RH	0b	VCAN LDO 状态 0b = UVCAN 或关闭 1b = 处于稳压状态
0	RSTRT_TIMER_SEL	R/W	0b	如果 VCC1 不超过 UVCC1R, 则选择用于退出重启模式的重启计时器 0b = tRSTTO 1b = tINACTIVE

9.1.63 INT_GLOBAL 寄存器 (地址 = 50h) [复位 = 00h]

INT_GLOBAL 如表 9-65 所示。

返回到[汇总表](#)。

表 9-65. INT_GLOBAL 寄存器字段说明

位	字段	类型	复位	说明
7	INT_7	RH	0b	INT_7 的逻辑或
6	INT_1	RH	0b	INT_1 的逻辑或
5	INT_2	RH	0b	INT_2 的逻辑或
4	INT_3	RH	0b	INT_3 的逻辑或
3	INT_CANBUS	RH	0b	INT_CANBUS 寄存器的逻辑或
2	INT_4	RH	0b	INT_4 的逻辑或
1	RESERVED	R	0b	保留
0	INT_6	RH	0b	INT_6 的逻辑或

9.1.64 INT_1 寄存器 (地址 = 51h) [复位 = 00h]

INT_1 如表 9-66 所示。

返回到[汇总表](#)。

表 9-66. INT_1 寄存器字段说明

位	字段	类型	复位	说明
7	WD	R/W1C	0b	看门狗事件中断。注意：此中断位将针对每个看门狗错误事件进行设置，而不依赖看门狗错误计数器
6	CANINT_1	R/W1C	0b	CAN 总线唤醒中断
5	LWU	R/W1C	0b	本地唤醒
4	WKERR	R/W1C	0b	当 SWE 计时器已过期且状态机已返回睡眠模式时，将设置唤醒错误位
3	FRAME_OVF_1	R/W1C	0b	帧错误计数器溢出
2	CANSLNT_1	R/W1C	0b	CAN 总线在 tSILENCE 期间处于非活动状态
1	SWPIN_WU	R/W1C	0b	SW 引脚唤醒中断
0	CANDOM_1	R/W1C	0b	CAN 总线卡在显性状态

9.1.65 INT_2 寄存器 (地址 = 52h) [复位 = 40h]

INT_2 如表 9-67 所示。

返回到[汇总表](#)。

表 9-67. INT_2 寄存器字段说明

位	字段	类型	复位	说明
7	SMS	R/W1C	0b	睡眠模式状态标志。仅在 WKERR、UVIO 超时或 UVIO + TSD 故障导致进入睡眠模式时设置
6	PWRON	R/W1C	1b	上电
5	OVCC1	R/W1C	0b	VCC1 过压
4	UVSUP5	R/W1C	0b	UVSUP5 欠压
3	UVSUP3	R/W1C	0b	UVSUP3 欠压
2	UVCC1	R/W1C	0b	VCC1 欠压
1	TSD_SBC	R/W1C	0b	VCC1 或 HSS 导致的 SBC 热关断 (从失效防护模式恢复后指示中断)
0	SME	R/W1C	0b	如果启用, 当器件处于睡眠模式、VCC1 开启并由于 VCC1 故障或看门狗故障退出并进入重启或失效防护模式时, 退出睡眠模式中断

9.1.66 INT_3 寄存器 (地址 = 53h) [复位 = 00h]

INT_3 如表 9-68 所示。

返回到[汇总表](#)。

表 9-68. INT_3 寄存器字段说明

位	字段	类型	复位	说明
7	SPIERR	R/W1C	0b	设置 SPI 状态位时设置
6	SWERR	RH	0b	(SWE_EN 与 NOT (SWCFG)) 和 FRAME_OVF 的逻辑或。在设置 SWERR 时，可能不会启用选择性唤醒
5	FSM	R/W1C	0b	已进入失效防护模式。可以在 FSM 中清除
4	CRCERR	R/W1C	0b	检测到 SPI 事务 CRC 错误
3	VCC1SC	R/W1C	0b	检测到 VCC1 短路
2	RSRT_CNT	R/W1C	0b	重启计数器超过编程的计数
1	TSD_CAN	R/W1C	0b	VCC2 或 CAN 导致的热关断
0	CRC_EEPROM	R/W1C	0b	EEPROM CRC 错误

9.1.67 INT_CANBUS_1 寄存器 (地址 = 54h) [复位 = 00h]

INT_CANBUS_1 如表 9-69 所示。

返回到[汇总表](#)。

表 9-69. INT_CANBUS_1 寄存器字段说明

位	字段	类型	复位	说明
7	UVCAN	R/W1C	0b	UVCAN 中断
6	RESERVED	R	0b	保留
5	CANHCANL	R/W1C	0b	CANH 和 CANL 短接在一起
4	CANHBAT	R/W1C	0b	CANH 短接至 Vbat
3	CANLGND	R/W1C	0b	CANL 短接至 GND
2	CANBUSOPEN	R/W1C	0b	CAN 总线开路
1	CANBUSGND	R/W1C	0b	CAN 总线短接至 GND，或 CANH 短接至 GND
0	CANUSBAT	R/W1C	0b	CAN 总线短接至 Vbat，或 CANL 短接至 Vbat

9.1.68 INT_7 寄存器 (地址 = 55h) [复位 = 00h]

INT_7 如表 9-70 所示。

返回到[汇总表](#)。

表 9-70. INT_7 寄存器字段说明

位	字段	类型	复位	说明
7	HSSOC1	R/W1C	0b	高侧开关 1 过流
6	HSSOL1	R/W1C	0b	高侧开关 1 开路负载
5	HSSOC2	R/W1C	0b	高侧开关 2 过流
4	HSSOL2	R/W1C	0b	高侧开关 2 开路负载
3	HSSOC3	R/W1C	0b	高侧开关 3 过流
2	HSSOL3	R/W1C	0b	高侧开关 3 开路负载
1	HSSOC4	R/W1C	0b	高侧开关 4 过流
0	HSSOL4	R/W1C	0b	高侧开关 4 开路负载

9.1.69 INT_EN_1 寄存器 (地址 = 56h) [复位 = FFh]

INT_EN_1 如表 9-71 所示。

返回到[汇总表](#)。

表 9-71. INT_EN_1 寄存器字段说明

位	字段	类型	复位	说明
7	WD_EN	R/W	1b	看门狗事件检测屏蔽
6	CANINT_EN	R/W	1b	CAN 总线唤醒中断屏蔽
5	LWU_EN	R/W	1b	本地唤醒屏蔽
4	WKERR_EN	R/W	1b	唤醒错误屏蔽
3	FRAME_OVF_EN	R/W	1b	帧错误计数器溢出屏蔽
2	CANSLNT_EN	R/W	1b	CAN 静默屏蔽
1	SWPIN_WU_EN	R/W	1b	SW 引脚唤醒中断屏蔽
0	CANDOM_EN	R/W	1b	CAN 总线卡在显性状态屏蔽

9.1.70 INT_EN_2 寄存器 (地址 = 57h) [复位 = 7Fh]

INT_EN_2 如表 9-72 所示。

返回到[汇总表](#)。

表 9-72. INT_EN_2 寄存器字段说明

位	字段	类型	复位	说明
7	SMS_EN	R	0b	SMS 标志启用 (只读)
6	PWRON_EN	R	1b	上电标志启用 (不可更改)
5	OVCC1_EN	R/W	1b	VCC1 过压屏蔽
4	UVSUP5_EN	R/W	1b	VSUP5 欠压屏蔽
3	UVSUP3_EN	R/W	1b	UVSUP3 欠压屏蔽
2	UVCC1_EN	R/W	1b	VCC1 欠压屏蔽
1	TSD_SBC_EN	R/W	1b	SBC 热关断导致的中断的屏蔽位
0	SME_EN	R	1b	SME 中断启用 (始终启用)

9.1.71 INT_EN_3 寄存器 (地址 = 58h) [复位 = FEh]

INT_EN_3 如表 9-73 所示。

返回到[汇总表](#)。

表 9-73. INT_EN_3 寄存器字段说明

位	字段	类型	复位	说明
7	SPIERR_EN	R/W	1b	SPI 错误中断屏蔽
6	SWERR_EN	R/W	1b	选择性唤醒错误屏蔽
5	FSM_EN	R/W	1b	失效防护状态标志屏蔽
4	CRCERR_EN	R/W	1b	SPI CRC 错误中断屏蔽
3	VCC1SC_EN	R/W	1b	VCC1 短路中断屏蔽
2	RSRT_CNT_EN	R/W	1b	重启计数器超过编程的计数屏蔽
1	TSD_CAN_EN	R	1b	CAN/VCC2 热关断的屏蔽位
0	RESERVED	R	0b	保留

9.1.72 INT_EN_CANBUS_1 寄存器 (地址 = 59h) [复位 = BFh]

INT_EN_CANBUS_1 如表 9-74 所示。

返回到[汇总表](#)。

表 9-74. INT_EN_CANBUS_1 寄存器字段说明

位	字段	类型	复位	说明
7	UVCAN_EN	R/W	1b	UVCAN 中断屏蔽
6	RESERVED	R	0b	保留
5	CANHCANL_EN	R/W	1b	CANH 和 CANL 短接在一起故障中断的屏蔽位
4	CANHBAT_EN	R/W	1b	CANH 短接到 Vbat 故障中断的屏蔽位
3	CANLGND_EN	R/W	1b	CANL 短接至 GND 启用
2	CANBUSOPEN_EN	R/W	1b	CAN 总线开路启用
1	CANBUSGND_EN	R/W	1b	CAN 总线短接至 GND 启用
0	CANUSBAT_EN	R/W	1b	CAN 总线短接至 Vbat 启用

9.1.73 INT_4 寄存器 (地址 = 5Ah) [复位 = 00h]

INT_4 如表 9-75 所示。

返回到[汇总表](#)。

表 9-75. INT_4 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	RESERVED	R	0b	保留
5	RESERVED	R	0b	保留
4	CYC_WUP	R/W1C	0b	通过内部计时器实现的循环唤醒中断
3	MODE_ERR	R/W1C	0b	模式更改请求的收发器状态非法
2	OVHSS	R/W1C	0b	高侧开关的 VHSS 过压
1	EEPROM_CRC_INT	R/W1C	0b	EEPROM CRC 校验失败
0	UVHSS	R/W1C	0b	高侧开关的 VHSS 欠压

9.1.74 INT_6 寄存器 (地址 = 5Ch) [复位 = 00h]

INT_6 如表 9-76 所示。

返回到[汇总表](#)。

表 9-76. INT_6 寄存器字段说明

位	字段	类型	复位	说明
7	TSDW	R/W1C	0b	热关断警告
6	UVCC1PW	R/W1C	0b	VCC1 欠压预警
5	RESERVED	R	0b	保留
4	RESERVED	R	0b	保留
3	RESERVED	R	0b	保留
2	UVCC2	R/W1C	0b	VCC2 引脚欠压
1	OVCC2	R/W1C	0b	VCC2 引脚过压
0	VCC2SC	R/W1C	0b	VCC2 引脚短路

9.1.75 INT_EN_4 寄存器 (地址 = 5Eh) [复位 = 1Fh]

INT_EN_4 如表 9-77 所示。

返回到[汇总表](#)。

表 9-77. INT_EN_4 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	RESERVED	R	0b	保留
5	RESERVED	R	0b	保留
4	CYC_WUP_EN	R/W	1b	循环唤醒中断的屏蔽位
3	MODE_ERR_EN	R/W	1b	模式更改请求屏蔽的收发器状态非法
2	OVHSS_EN	R/W	1b	高侧开关的 VHSS 过压屏蔽
1	EEPROM_CRC_INT_EN	R/W	1b	EEPROM CRC 校验失败屏蔽
0	UVHSS_EN	R/W	1b	高侧开关的 VHSS 欠压屏蔽

9.1.76 INT_EN_6 寄存器 (地址 = 60h) [复位 = C7h]

INT_EN_6 如表 9-78 所示。

返回到[汇总表](#)。

表 9-78. INT_EN_6 寄存器字段说明

位	字段	类型	复位	说明
7	TSDW_EN	R/W1C	1b	热关断警告屏蔽
6	UVCC1PW_EN	R/W1C	1b	VCC1 欠压预警屏蔽
5	RESERVED	R	0b	保留
4	RESERVED	R	0b	保留
3	RESERVED	R	0b	保留
2	UVCC2_EN	R/W	1b	VCC2 引脚欠压屏蔽
1	OVCC2_EN	R/W	1b	VCC2 引脚过压屏蔽
0	VCC2SC_EN	R/W	1b	VCC2 引脚短路屏蔽

9.1.77 INT_EN_7 寄存器 (地址 = 62h) [复位 = FFh]

INT_EN_7 如表 9-79 所示。

返回到[汇总表](#)。

表 9-79. INT_EN_7 寄存器字段说明

位	字段	类型	复位	说明
7	HSSOC1_EN	R/W	1b	高侧开关 1 过流中断屏蔽
6	HSSOL1_EN	R/W	1b	高侧开关 1 开路中断屏蔽
5	HSSOC2_EN	R/W	1b	高侧开关 2 过流中断屏蔽
4	HSSOL2_EN	R/W	1b	高侧开关 2 开路中断屏蔽
3	HSSOC3_EN	R/W	1b	高侧开关 3 过流中断屏蔽
2	HSSOL3_EN	R/W	1b	高侧开关 3 开路中断屏蔽
1	HSSOC4_EN	R/W	1b	高侧开关 4 过流中断屏蔽
0	HSSOL4_EN	R/W	1b	高侧开关 4 开路中断屏蔽

9.1.78 BUCK_CONFIG1 寄存器 (地址 = 65h) [复位 = 28h]

BUCK_CONFIG1 如表 9-80 所示。

返回到[汇总表](#)。

表 9-80. BUCK_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7-6	SS_MOD_FREQ (REV_ID = 21h)	R/W	00b	REV_ID : 21h 展频调制的频率扩展选项。 注意：这些位仅在 REV_ID = 21h (硅片修订版本 2.1) 时可用。 注意：展频启用时 1.8MHz 的开关频率会在 AM 频带产生发射。建议使用 4% Δfc 调制选项，以更大限度地减少 AM 频带中的干扰 00b = 关闭 01b = 4% Δfc 10b = 8% Δfc 11b = 保留
7-6	RSVD (REV_ID = 20h)	R/W	00b	REV_ID : 20h RESERVED
5-4	BUCK_FSW	R/W	10b	降压稳压器开关频率设置 00b = 1.8MHz 01b = 2.0MHz 10b = 2.2MHz 11b = 2.4MHz
3	PWM_PFM_CNTL_NORMAL	R/W	1b	正常模式下的 PFM 和 PWM 模式配置 0b = 自动 (在 PFM 和 PWM 模式之间自动转换) 1b = PWM
2	PWM_PFM_CNTL_STDBY_SLP	R/W	0b	待机/睡眠模式下的 PFM 和 PWM 模式配置 0b = 自动 (在 PFM 和 PWM 模式之间自动转换) 1b = PWM
1	RSVD (REV_ID = 20h)	R/W	0b	REV_ID : 20h REV_ID 为 20h (硅片修订版本 2.0) 时的保留位。 注意：请勿在 ES_2.0 中设置该位
1	PRSS_EN (REV_ID = 21h)	R/W	0b	REV_ID : 21h 启用伪随机展频 (PRSS) 注意：该位仅在 REV_ID = 21h (硅片版本 2.1) 时可用 0b = 线性展频 1b = 伪随机展频
0	ICC1_CUR_LIMIT	R/W	0b	降压稳压器的电流限制阈值 0b = 高阈值 (1A 负载) 1b = 低阈值 (500mA 负载)

9.1.79 ID_PIN_STATUS 寄存器 (地址 = 78h) [复位 = 00h]

ID_PIN_STATUS 如表 9-81 所示。

返回到[汇总表](#)。

表 9-81. ID_PIN_STATUS 寄存器字段说明

位	字段	类型	复位	说明
7-6	ID4_STAT	R/W0C	00b	ID4 引脚连接状态。注意：如果 WAKE_ID4_PU_PD 寄存器位设置为 01b (下拉) 或 10b (上拉)，则状态位复位为 00b。在这种情况下，WAKE4_STAT 位反映 ID4 引脚的实时引脚逻辑。 00b = 未知 01b = 连接到 GND 10b = 连接到 VSUP 11b = 悬空
5-4	ID3_STAT	R/W0C	00b	ID3 引脚连接状态。注意：如果 WAKE_ID3_PU_PD 寄存器位设置为 01b (下拉) 或 10b (上拉)，则状态位复位为 00b。在这种情况下，WAKE3_STAT 位反映 ID3 引脚的实时引脚逻辑。 00b = 未知 01b = 连接到 GND 10b = 连接到 VSUP 11b = 悬空
3-2	ID2_STAT	R/W0C	00b	ID2 引脚连接状态。注意：如果 WAKE_ID2_PU_PD 寄存器位设置为 01b (下拉) 或 10b (上拉)，则状态位复位为 00b。在这种情况下，WAKE2_STAT 位反映 ID2 引脚的实时引脚逻辑。 00b = 未知 01b = 连接到 GND 10b = 连接到 VSUP 11b = 悬空
1-0	ID1_STAT	R/W0C	00b	ID1 引脚连接状态。注意：如果 WAKE_ID1_PU_PD 寄存器位设置为 01b (下拉) 或 10b (上拉)，则状态位复位为 00b。在这种情况下，WAKE1_STAT 位反映 ID1 引脚的实时引脚逻辑。 00b = 未知 01b = 连接到 GND 10b = 连接到 VSUP 11b = 悬空

9.1.80 WAKE_ID_CONFIG1 寄存器 (地址 = 79h) [复位 = 66h]

WAKE_ID_CONFIG1 如表 9-82 所示。

返回到[汇总表](#)。

表 9-82. WAKE_ID_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	ID2_EN	R/W	0b	启用/禁用 ID2 功能。注意：如果 ID2_EN 和 WAKE2_PIN_SET 均设置为 1b，器件将忽略 WAKE2_PIN_SET 设置，并且 ID 功能在 WAKE2/ID2 引脚上启用 0b = ID2 引脚禁用 1b = ID2 引脚启用
6-5	WAKE_ID2_PU_PD	R/W	11b	实现上拉、下拉、自动或禁用的 ID2 配置。注意：只有自动选择 (11b) 会更新 ID2_STAT 寄存器位 00b = 上拉和下拉均未激活 01b = 下拉已激活 10b = 上拉已激活 11b = 自动选择上拉/下拉
4	ID2_PD_VALUE	R	0b	ID2 引脚下拉电流强度设置 0b = 3mA 1b = 10mA
3	ID1_EN	R/W	0b	启用/禁用 ID1 功能。注意：如果 ID1_EN 和 WAKE1_PIN_SET 均设置为 1b，器件将忽略 WAKE1_PIN_SET 设置，并且 ID 功能在 WAKE1/ID1 引脚上启用 0b = ID1 引脚禁用 1b = ID1 引脚启用
2-1	WAKE_ID1_PU_PD	R/W	11b	实现上拉、下拉、自动或禁用的 ID1 配置。注意：只有自动选择 (11b) 会更新 ID1_STAT 寄存器位 00b = 上拉和下拉均未激活 01b = 下拉已激活 10b = 上拉已激活 11b = 自动选择上拉/下拉
0	ID1_PD_VALUE	R	0b	ID1 引脚下拉电流强度设置 0b = 3mA 1b = 10mA

9.1.81 WAKE_ID_CONFIG2 寄存器 (地址 = 7Ah) [复位 = 66h]

WAKE_ID_CONFIG2 如表 9-83 所示。

返回到[汇总表](#)。

表 9-83. WAKE_ID_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7	ID4_EN	R/W	0b	启用/禁用 ID4 功能。注意：如果 ID4_EN 和 WAKE4_PIN_SET 均设置为 1b，器件将忽略 WAKE4_PIN_SET 设置，并且 ID 功能在 WAKE4/ID4 引脚上启用 0b = ID4 引脚禁用 1b = ID4 引脚启用
6-5	WAKE_ID4_PU_PD	R/W	11b	实现上拉、下拉、自动或禁用的 ID4 配置。注意：只有自动选择 (11b) 会更新 ID4_STAT 寄存器位 00b = 上拉和下拉均未激活 01b = 下拉已激活 10b = 上拉已激活 11b = 自动选择上拉/下拉
4	ID4_PD_VALUE	R	0b	ID4 引脚下拉电流强度设置 0b = 3mA 1b = 10mA
3	ID3_EN	R/W	0b	启用/禁用 ID3 功能。注意：如果 ID3_EN 和 WAKE3_PIN_SET 均设置为 1b，器件将忽略 WAKE3_PIN_SET 设置，并且 ID 功能在 WAKE3/ID3 引脚上启用 0b = ID3 引脚禁用 1b = ID3 引脚启用
2-1	WAKE_ID3_PU_PD	R/W	11b	实现上拉、下拉、自动或禁用的 ID3 配置。注意：只有自动选择 (11b) 会更新 ID3_STAT 寄存器位 00b = 上拉和下拉均未激活 01b = 下拉已激活 10b = 上拉已激活 11b = 自动选择上拉/下拉
0	ID3_PD_VALUE	R	0b	ID3 引脚下拉电流强度设置 0b = 3mA 1b = 10mA

9.1.82 WAKE_PIN_CONFIG5 寄存器 (地址 = 7Bh) [复位 = 20h]

WAKE_PIN_CONFIG5 如表 9-84 所示。

返回到[汇总表](#)。

表 9-84. WAKE_PIN_CONFIG5 寄存器字段说明

位	字段	类型	复位	说明
7	WAKE4_SENSE	R/W	0b	WAKE4 引脚配置为静态或循环检测唤醒 0b = 静态检测 1b = 循环检测
6	WAKE4_STAT	RH	0b	提供 WAKE4 引脚的状态。 0b = 低电平 1b = 高电平
5-4	WAKE4_LEVEL	R/W	10b	设置 WAKE4 引脚输入阈值 00b = 基于 VCC1 01b = 2.5V 10b = 4V 11b = 6V
3-0	RESERVED	R	0b	保留

10 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

10.1 应用信息

TCAN245x-Q1 系列支持 CAN FD 通信。

10.1.1 CAN 总线负载能力、长度和节点数

ISO11898-2:2024 标准规定最大总线长度为 40 米，最大桩线长度为 0.3 米。但是，如果设计得当，用户可以获得更长的电缆长度、桩线长度和更多的节点。如果节点数量较多，则需要具有高输入阻抗的收发器，例如本收发器系列。

许多 CAN 组织和标准已将 CAN 的使用范围扩展至原始 ISO11898-2:2024 标准之外的应用。这些 CAN 组织在总线的速率、电缆长度和寄生负载方面做出了系统层面的权衡决策。例如，这些 CAN 系统级规范包括 ARINC825、CANopen、DeviceNet、SAEJ2284、SAEJ1939 和 NMEA200。

CAN 网络系统设计就是做出一系列的权衡。ISO11898-2 规定了总线负载为 $60\ \Omega$ （两个并联端接电阻器）时的驱动器差分输出，其中差分输出必须大于 1V。TCAN245x-Q1 可在此负载范围内满足 1.5V 要求，并在总线负载为 $45\ \Omega$ 时满足 1.4V 差分输出要求。该系列收发器的差分输入阻抗至少为 $30\text{k}\Omega$ 。如果总线上有 167 个这样的并联收发器，这就相当于 $180\ \Omega$ 差分负载与 $60\ \Omega$ 端接电阻并联，因此总线负载总共为 $45\ \Omega$ 。因此，该系列理论上在单个总线段上最多支持 167 个收发器，但为了满足每个接收节点 1.2V 的最小差分输入电压要求，会留有一定的裕度。但在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、时序、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度，因此实际的最大节点数通常会减少很多。此外，通过对系统设计和数据速率加以谨慎权衡，可以使总线长度超过原始 ISO11898-2:2024 标准规定的 40m。例如，CANopen 网络设计指南允许通过更改终端电阻和布线、减少节点数（少于 64 个）并显著降低数据速率，将网络扩展至 1km。

这种 CAN 网络设计灵活性是其主要优势之一，允许以原始 ISO11898-2 CAN 标准为基础建立这些系统级网络扩展和附加标准。不过，在运用这种灵活性时，CAN 网络系统设计人员必须保证良好的网络设计，以确保网络稳定运行。

10.1.2 CAN 端接

ISO11898-2:2024 标准指定采用具有 $120\ \Omega$ 特性阻抗 (Z_0) 的单根双绞线电缆（屏蔽或非屏蔽）进行互连。

10.1.2.1 CAN 总线偏置

无论是在正常模式下处于运行状态，还是在低功耗模式下处于非运行状态，总线偏置都可以正常偏置。自动电压偏置是指总线在正常模式下处于运行状态，但在低功耗模式下由 CANH 和 CANL 之间的电压控制。请参阅图 10-1 状态图，了解 TCAN245x-Q1 如何执行自动偏置。

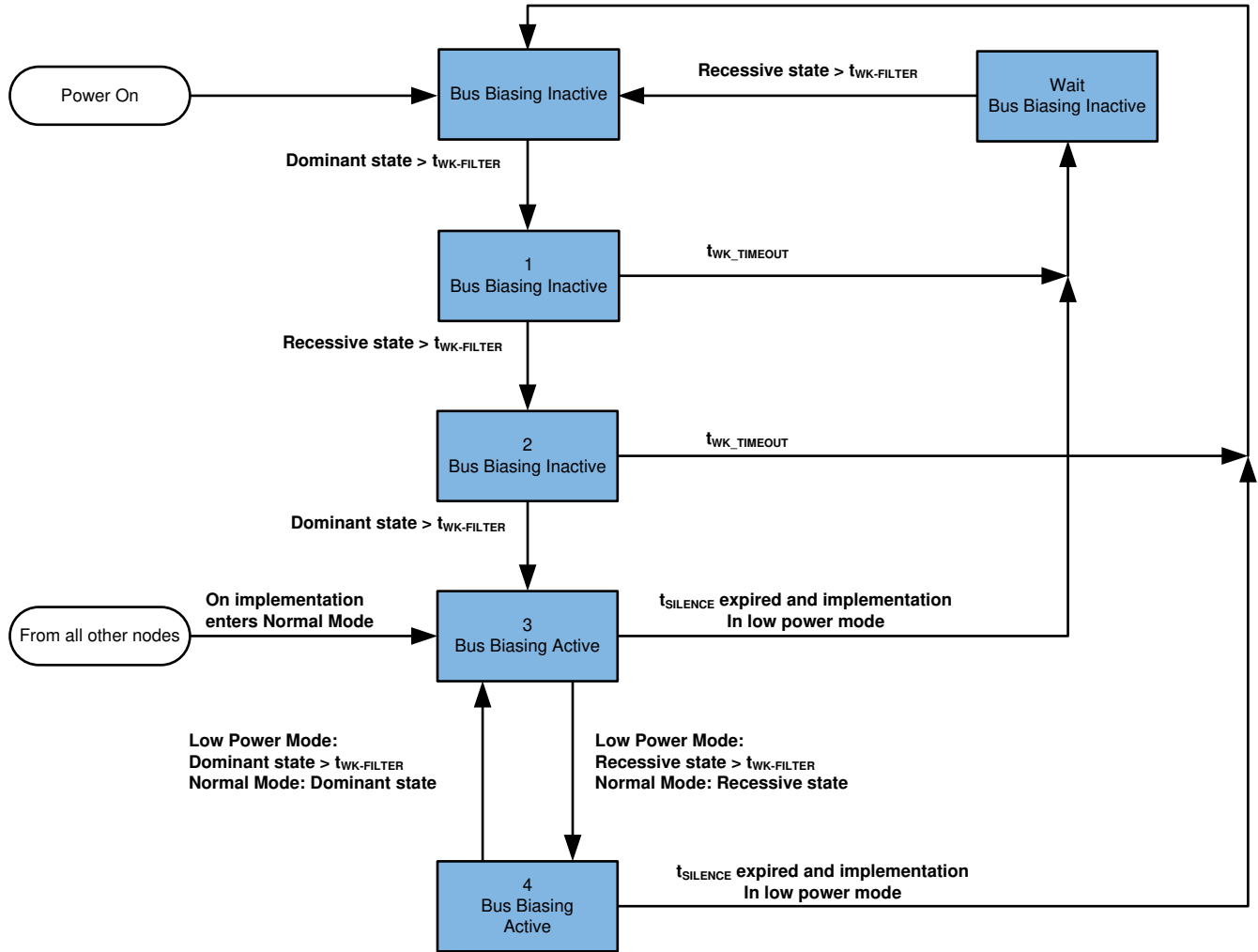


图 10-1. 自动总线偏置状态图

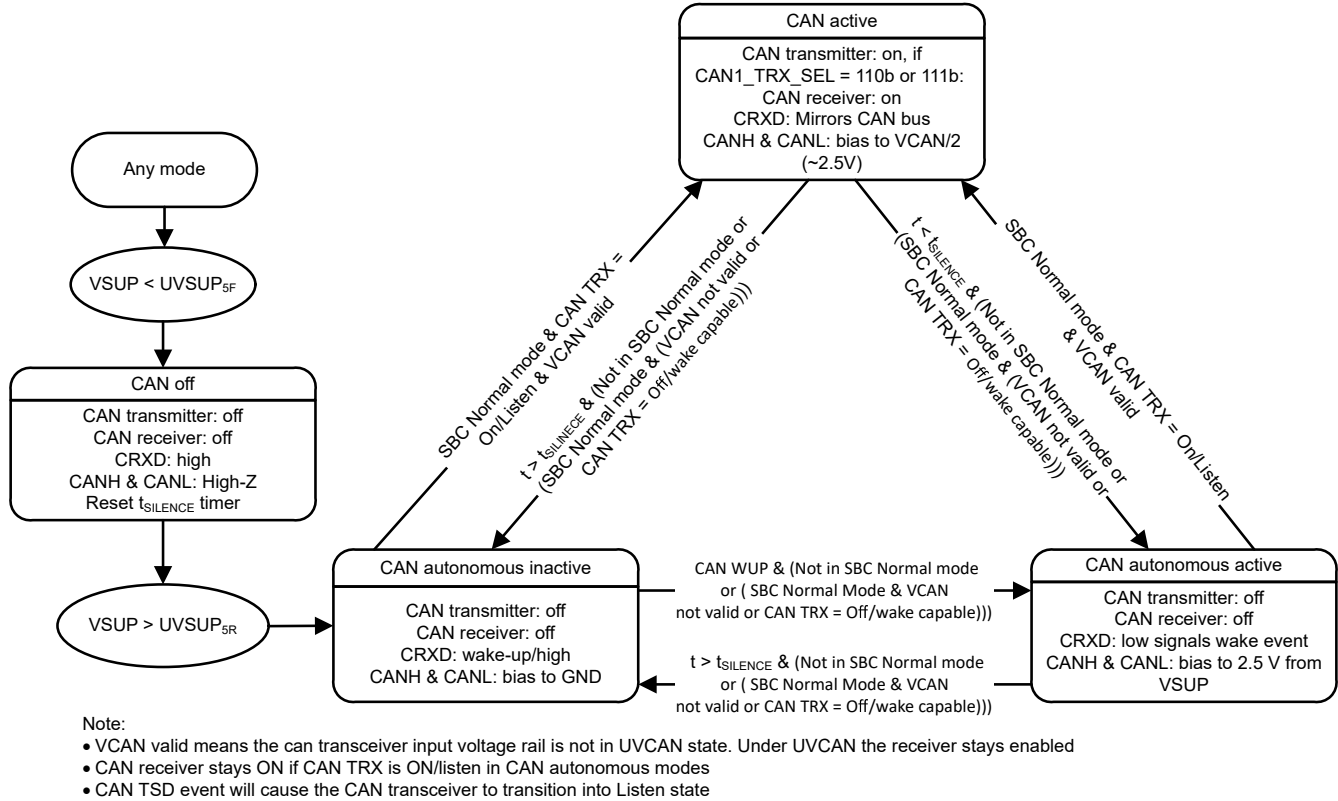


图 10-2. 总线偏置

10.1.3 器件欠压信息

TCAN245x-Q1 的欠压行为取决于 VCC1 设置以及 VSUP 是否降至 VSUP(PU)F 以下。在 VCC1 = 5V 时，器件的行为如图 10-3 所示。当 VSUP 继续降至 VSUP(PU)F 以下时，器件进入上电复位状态，如图 10-4 所示。

在 VCC1 = 3.3V 时，若 VSUP 降至 UVSUP_{33F} 以下但仍高于 VSUP(PU)F，器件的行为如图 10-5 所示。若 VSUP 继续降至 VSUP(PU)F 以下，器件进入上电复位状态，如图 10-6 所示。

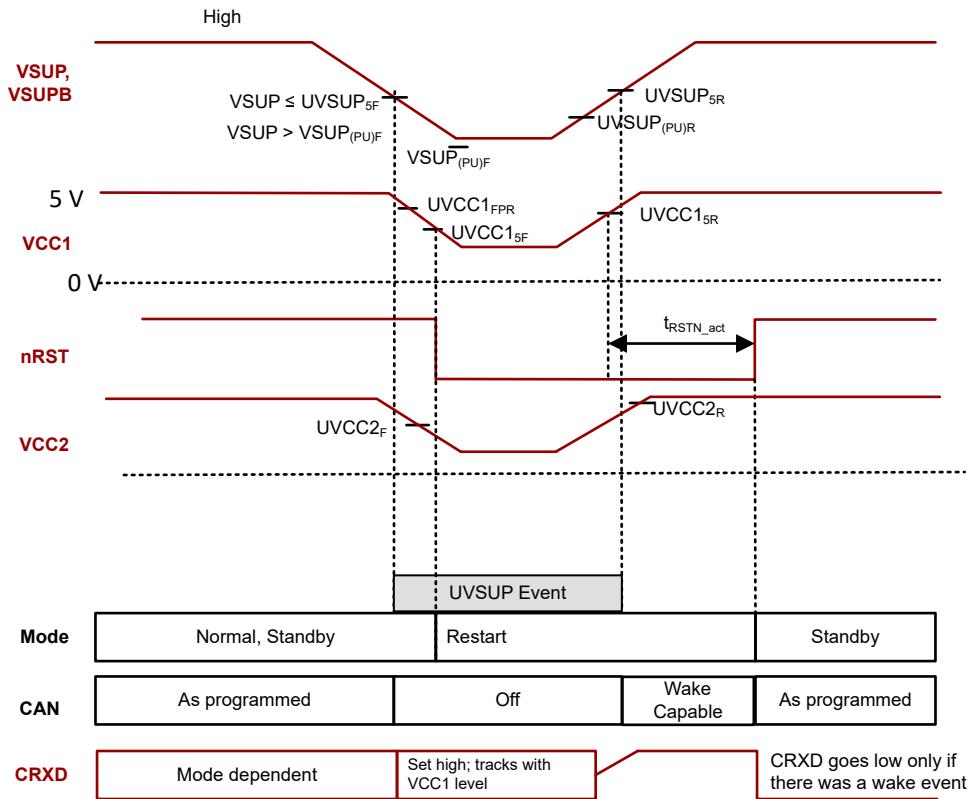


图 10-3. VCC1 = 5V 时，欠压高于 $VSUP_{(PU)F}$

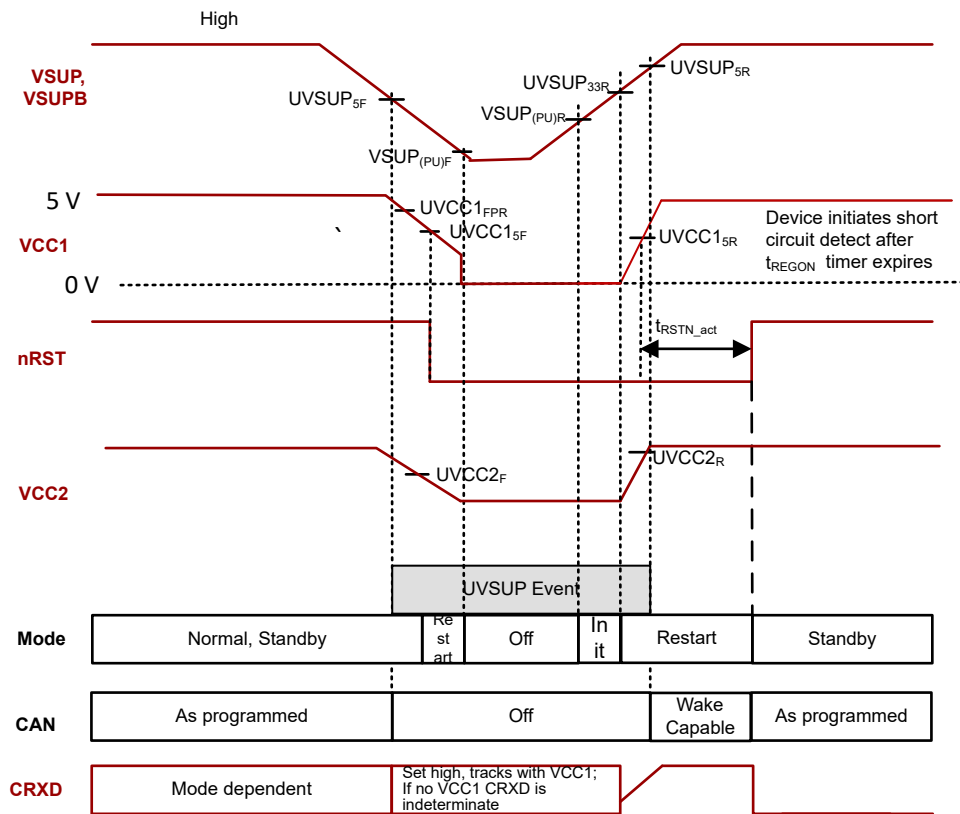


图 10-4. 欠压低于 $VSUP_{(PU)F}$

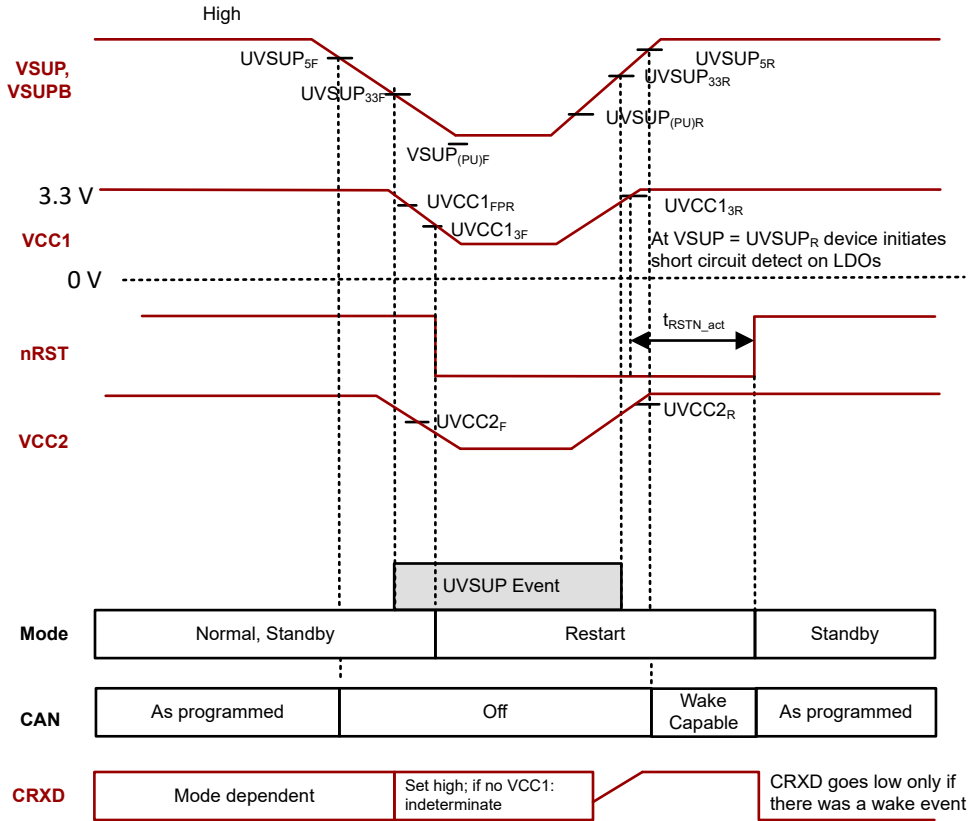


图 10-5. VCC1 = 3.3V 时，欠压高于 $VSUP_{(PU)F}$

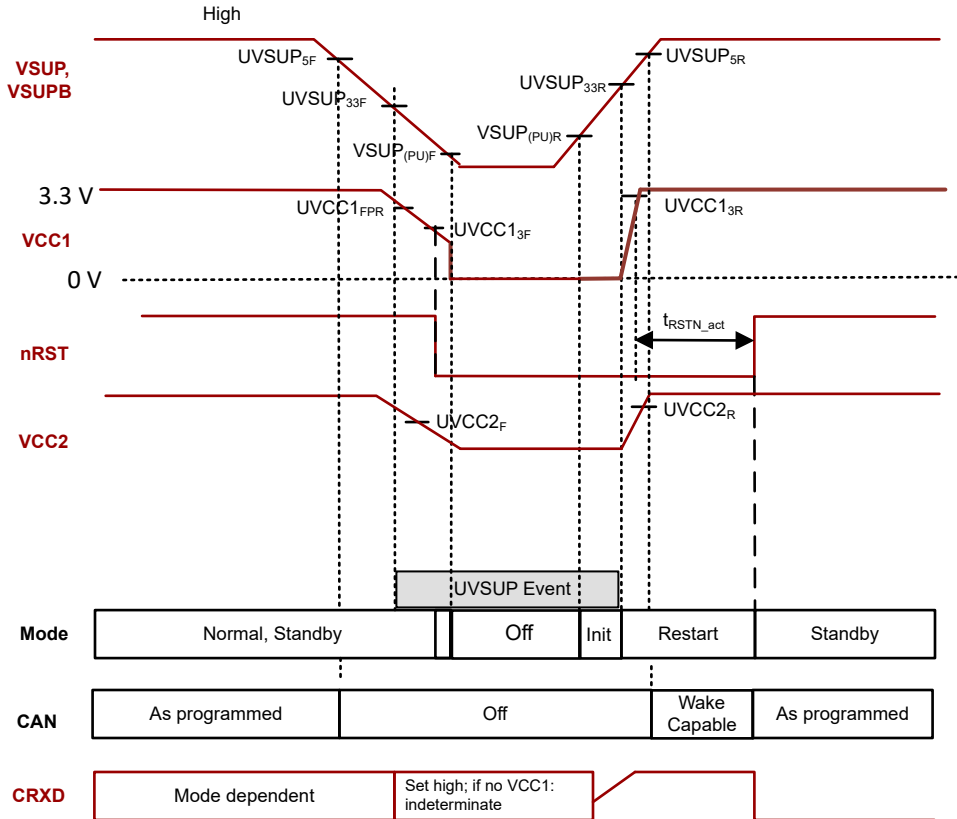


图 10-6. VCC1 = 3.3V 时，欠压低于 $VSUP_{(PU)F}$ 欠压

10.2 典型应用

TCAN245x-Q1 SBC 系列通常用于具有主机微处理器或 FPGA (需要 CAN FD 支持) 的应用，这些应用使用器件的多种特性，例如看门狗、适用于 CAN FD 总线的高级总线故障诊断以及高侧开关。以下是适用于 3.3V 微处理器应用的典型应用配置。这些器件可与 3.3V 和 5V 微处理器配合使用，具体取决于 VCC1 的值。图中显示了总线终端以方便说明。

图 10-7 展示了将 TCAN245x-Q1 配置为支持 WAKE 引脚上的循环检测以及控制 LED 的高侧开关。降压稳压器支持需要高达 1A 电流的应用。

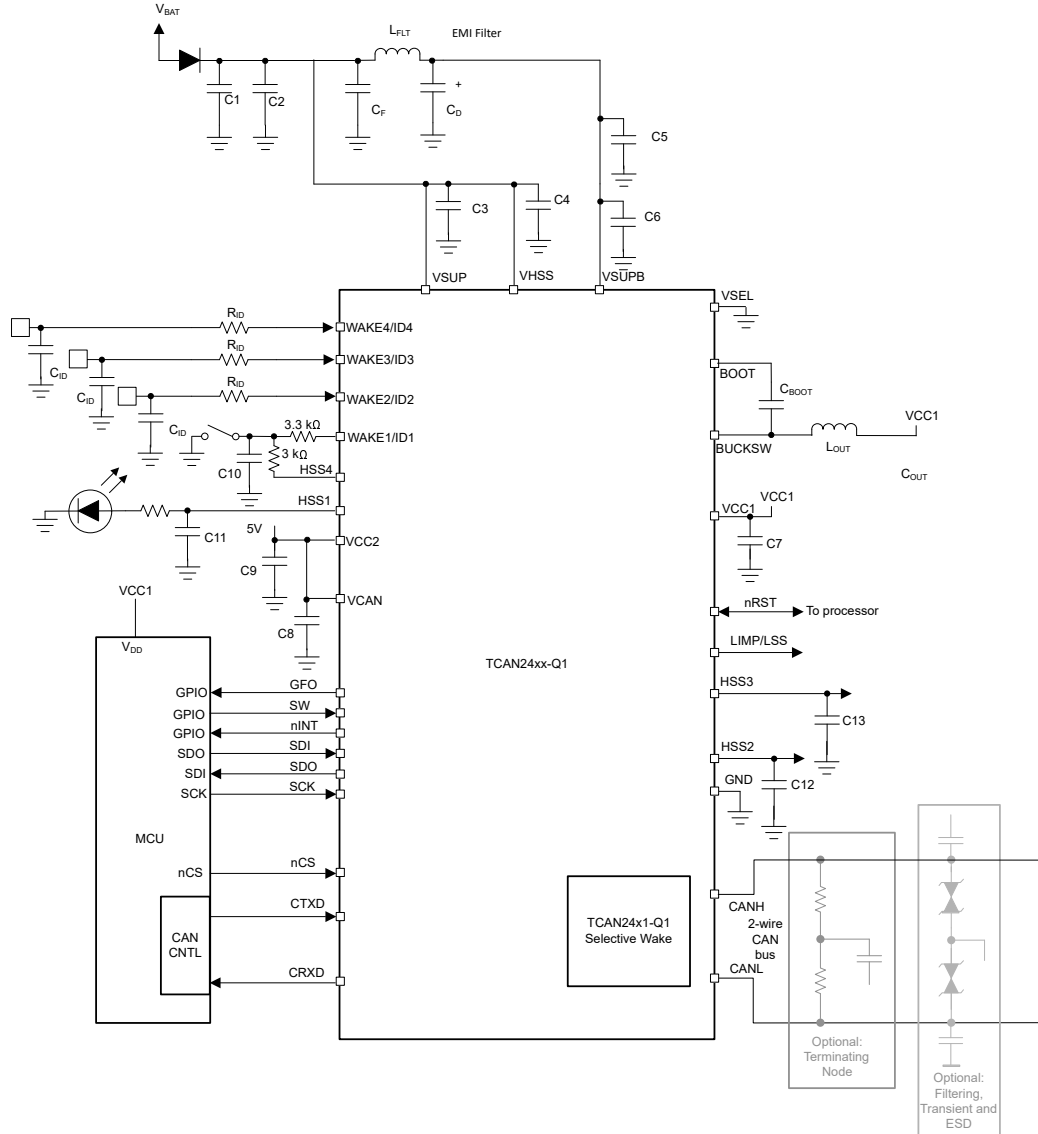


图 10-7. TCAN245x-Q1 的典型 CAN 应用

表 10-1. 外部元件建议值

元件	值	注释
C1	100nF	高频尖峰滤波电容。为确保 EMC 稳定性。
C2	22 μ F	用于切断电池尖峰的去耦电容，防止受到 ISO 脉冲的影响。根据应用要求，可能需要更高的电容。
C3	100nF	高频尖峰滤波电容。为确保 EMC 稳定性。靠近器件引脚放置。
C4	100nF	高频尖峰滤波电容。为确保 EMC 稳定性。靠近器件引脚放置。
L _{FLT}	1.5 μ H	π 型滤波器的滤波电感
C _F	2.2 μ F	EMI π 型滤波器电容
C _D	47 μ F	需要至少为 C5 的 4 倍（降压电源输入电容）。 π 型滤波器的阻尼电容器。由于需要阻尼电阻，因此建议使用大容量电容器。
C5	10 μ F	针对降压电源输入的低 ESR 输入电容。根据应用需要进行调整。注意：这是 VCC1 上具有 0.8A 负载时用于 EMC 认证的电容值。
C6	100nF	低 ESR、高频尖峰滤波电容。为确保 EMC 稳定性。靠近器件引脚放置。
L _{OUT}	VCC1 = 3.3V 时为 3.3 μ H	降压输出滤波电感器的典型建议值。
	VCC1 = 5V 时为 4.7 μ H	
C _{OUT}	最小值 10 μ F	额定值 10V。降压输出滤波电感器。考虑到寿命/温度降额且为处理负载瞬变，可以选择更高的电容值。
C _{BOOT}	100nF	额定值 10V。引导电容器
C8	100nF	高频尖峰滤波电容。为确保 EMC 稳定性。靠近器件引脚放置。
C9	4.7 μ F	VCC2 LDO 输出电容器。使用具有该值的 X7R/50V 电容器完成 EMC 认证测试。
C10	22nF	确保 EMC 稳定性的低 ESR 电容器。
C11、C12、C13	100nF	仅在 HSS 驱动外部负载时才需要使用，以确保 EMC 稳定性。
C _{ID}	22nF	确保 EMC 稳定性的低 ESR 电容器。
R _{ID}	510 Ω	用于 ID 引脚保护，以防止接地漂移/接地损耗，并确保 EMC 稳定性。

10.2.1 设计要求

ISO 11898-2_2024 标准规定最大总线长度为 40 米，最大桩线长度为 0.3 米。但是，如果设计得当，用户可以获得更长的总线电缆长度、桩线长度和更多的节点。如果节点数量较多，则需要具有高输入阻抗的收发器，例如 TCAN245x-Q1。

许多 CAN 组织和标准已将 CAN 的使用范围扩展至原始 ISO 11898-2_2024 之外的应用。它们在总线的速率、电缆长度和寄生负载方面做出了系统层面的折衷决策。即使在包括并行收发器在内的最坏情况下，该器件也能在 50 Ω 负载下满足 1.5V 要求。

器件的差分输入阻抗至少为 30k Ω 。如果总线上并联了 100 个器件，最坏情况下相当于差分负载为 300 Ω 。300 Ω 的收发器负载与 60 Ω 并联后相当于 50 Ω 负载。因此，该器件理论上在单个总线段上支持多达 100 个收发器。

不过，在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度。因此，实际的最大节点数通常要少得多。此外，通过对系统设计和数据速率加以谨慎权衡，还可以使总线长度超过原始 ISO 11898-2_2024 标准规定的 40m。

例如，CANopen 网络设计指南允许通过更改终端电阻和布线、减少节点数（少于 64 个）并显著降低数据速率，将网络扩展至 1km。这种 CAN 网络设计灵活性是基于原始 ISO 11898-2_2024 标准的各种扩展和附加标准的关键优势之一。运用这种灵活性需要良好的网络设计，并平衡这些权衡因素。

10.2.2 详细设计过程

10.2.2.1 CAN 详细设计过程

ISO 11898 标准规定了采用具有 $120\ \Omega$ 特征阻抗 (Z_0) 的双绞线电缆 (屏蔽或非屏蔽) 进行互连。电缆两端采用阻值等于线路特性阻抗的电阻进行端接, 以避免信号反射。连接节点与总线的无端接分支线 (桩线) 应尽可能短, 以便更大限度地减少信号反射。端接可在电缆上或节点中进行, 但如果有可能从总线上移除节点, 则必须谨慎进行端接, 以确保两个端接始终在网络中。总线末端可以采用单个 $120\ \Omega$ 电阻进行端接, 放在电缆上或端接节点中。如果总线的共模电压需要进行滤波和稳压, 则可以采用分裂端接方式。分裂端接可消除开始和结束消息传输时出现的总线共模电压波动, 从而改善网络的电磁辐射行为。

10.2.3 应用曲线

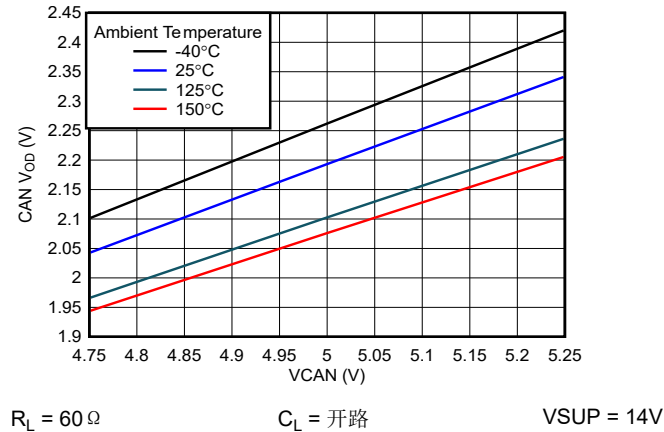


图 10-8. 显性模式下的 CAN 驱动器差分输出 ($V_{DIFF(D)}$)

10.3 电源相关建议

TCAN245x-Q1 设计为由电池供电 (为 $VSUP$ 、 $VSUPB$ 和 $VHSS$ 供电) 和 $VCAN$ 供电。为了支持各种微处理器, 逻辑 I/O 和 SPI 由支持 3.3V 和 5V 电平的 $VCC1$ 供电。CAN FD 收发器 5V 电源由 $VCAN$ 输入供电。由于 $VCAN$ 用于 CAN 收发器且在 EEPROM 写入时需要使用, 因此如果 $VCC2$ 为非板载供电, 请勿使用 $VCC2$ 为 $VCAN$ 供电。请参阅典型应用图, 了解电源输入和输出端子所需外部元件的建议值。

10.4 布局

稳健可靠的 CAN 节点设计可能需要特殊的布局技术, 具体取决于应用和汽车设计要求。由于瞬态干扰具有高频内容和较宽的带宽, 因此在 PCB 设计过程中应采用高频布局技术。

10.4.1 布局指南

将保护和滤波电路放置于尽可能靠近总线连接器的位置, 以防瞬变脉冲群、ESD 和噪声传播至电路板。布局布线示例提供了有关器件周围元件的信息。添加瞬态电压抑制 (TVS) 器件以提供额外的保护。串联共模扼流圈 (CMC) 放置在器件与连接器之间的 $CANH$ 和 $CANL$ 线路上。

朝信号路径的方向设计总线保护元件。不得将瞬态电流从信号路径强行转移至保护器件。使用电源和接地层来提供低电感。

备注

高频电流会选择阻抗最小的路径, 而非电阻最小的路径。

- 确认高频滤波电容器 (通常为 100nF) 尽可能靠近器件的电源端子放置。确认该电容器具有低 ESR。

- 输入和输出电源电容器 C_{IN} 和 C_{VCC2} 可以是低 ESR，并且必须靠近电源端子引脚放置。
- $VSUPB$ 是降压稳压器开关 FET 的电源输入；因此通过 π 型滤波器将其与 $VSUP$ 和 $VHSS$ 分离，如图所示。
- 从 $VCC1$ 输出电容器到 $TCAN245x-Q1$ 的 $VCC1$ 引脚的布线电阻必须尽可能达到最小值。 $TCAN245x-Q1$ 的数字引脚的内部电路由 $VCC1$ 引脚供电；因此，如果该路径中存在任何过大电阻，都可能导致 $VCC1$ 调节出现问题。
- 总线端接：本布局布线示例显示的是分裂端接。其中，端接分为两个电阻 R_{TERM} ，端接的中心或分接抽头通过电容器 C_{SPLIT} 接地。分裂端接为总线提供共模滤波。当在电路板上而非直接在总线上进行总线端接时，务必谨慎操作，以确保端接节点不会从总线上移除，否则会导致没有端接。
- 当旁路电容和保护器件连接电源和地时，应至少使用两个过孔以更大限度减少布线电感和过孔电感。

10.4.2 布局示例

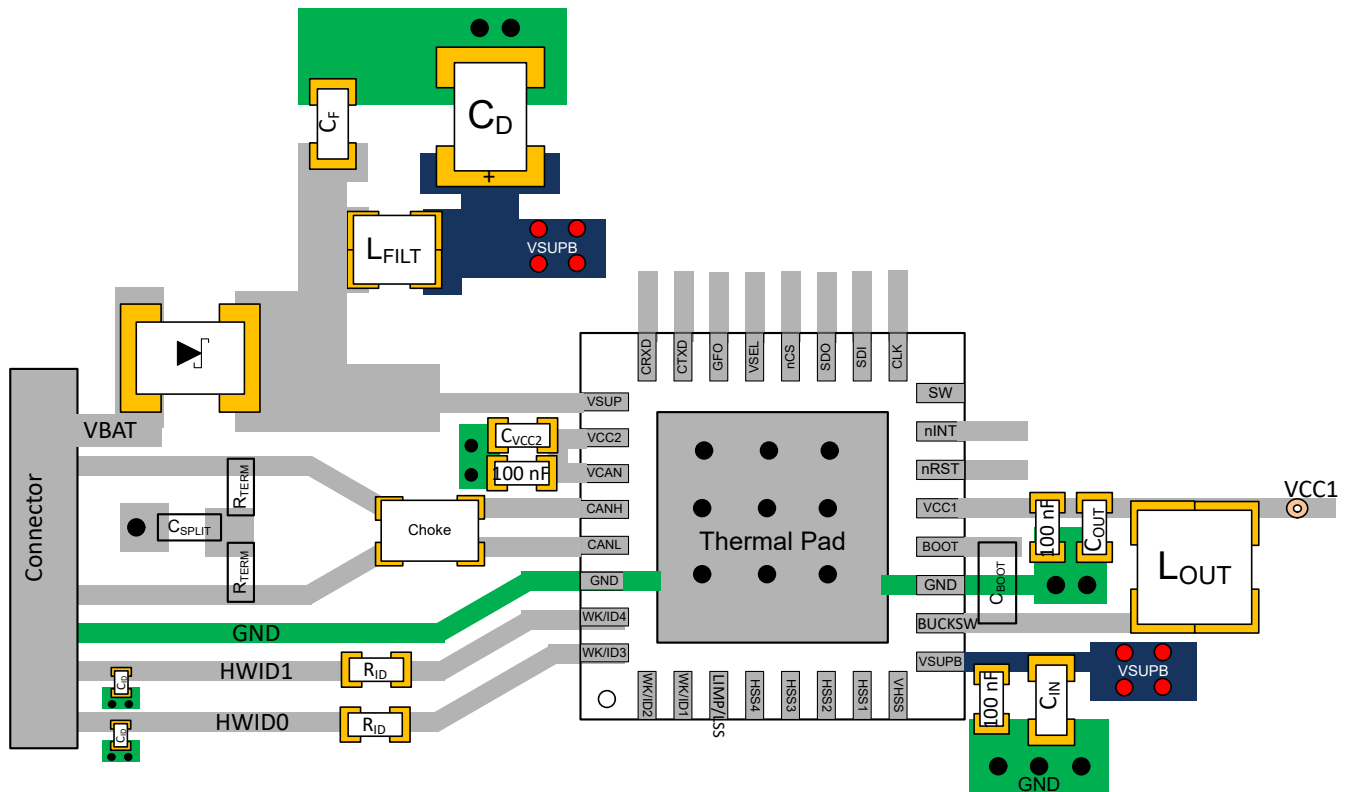


图 10-9. 示例布局

11 器件和文档支持

该器件遵循以下 CAN 标准。本系统规格中涵盖了所有核心必要内容；但是，应为这些标准提供参考，并指出和探讨所有不符之处。本文档应提供所有基本必要内容。但是，由于详细的 CAN 协议范围不在此物理层（收发器）规格范围之内，这些额外的资源对全面了解 CAN（包括协议）非常有帮助。

11.1 文档支持

11.1.1 CAN 收发器物理层标准：

- ISO 11898-2:2024：具有低功耗模式的高速媒介访问单元（取代了 ISO11898-2 标准规范中的若干电气规格，并增加了在低功耗模式下通过总线实现原始唤醒功能）
- ISO 8802-3：CSMA/CD - 作为 ISO11898-2 碰撞检测的参考
- SAE J2284-2：适用于 250kbps 汽车应用的高速 CAN (HSC)
- SAE J2284-3：适用于 500kbps 汽车应用的高速 CAN (HSC)

11.1.2 EMC 要求：

- CISPR25
- CAN、LIN、FR V1.3 的硬件要求：德国对 CAN 和 LIN 的 OEM 要求
- IEC 61000-4-2
- IEC 61967-4
- IEC 62132-4:2006：集成电路 - 150kHz - 1GHz 电磁抗扰度的测量 - 第 4 部分：直接射频功率注入法
- ISO 10605：道路车辆 - 静电放电引起的电干扰的试验方法
- ISO 11452-4:2011：道路车辆 - 窄带辐射电磁能量的电子干扰元件试验方法 - 第 4 部分：线束激励方法
- ISO 7637-1:2015：道路车辆 - 传导和耦合造成的电干扰 - 第 1 部分：定义和一般注意事项
- ISO 7637-3：道路车辆 - 传导和耦合造成的电干扰 - 第 3 部分：通过电容耦合和电感耦合经由非电源线线路的瞬间电传输
- SAEJ2962-2：针对 CAN 收发器的 US3 要求（-2、-5，GM 将建议更新为使用 -6 + FD，但是这是最好的切入点）

11.1.3 符合性测试要求：

- HS_TRX_Test_Spec_V_1_0：GIFT/ICT CAN 的高速物理层测试要求
- ISO/DIS 17987-7.2：道路车辆 - 本地互连网络 (LIN) - 第 7 部分：电气物理层 (EPL) 符合性测试规范
- SAEJ2602-2：面向汽车应用的 LIN 网络标准一致性测试

11.1.4 相关文档

- Wilfried Voss, Copperhill Technologies, *A Comprehensive Guide to Controller Area Network* 图书
- Dr. Wolfhard Lawrenz, Springer, *CAN System Engineering: From Theory to Practical Applications*, 图书, 第 2 版, 2013 年

11.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

11.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

11.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

11.6 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

12 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (June 2025) to Revision C (October 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 首次公开发布该器件.....	1
• 添加了“功能安全质量管理型”等级.....	1
• 添加了 TCAN2450-Q1 和 TCAN2451-Q1 示意图.....	1
• 从“热性能信息”表中删除了 DCP 封装.....	9
• 更新并阐明了 VSYM 的测试条件，并添加了一条注释，指出 VSYM 通过设计和特性表征指定.....	14
• 放宽了 TCAN245xMRHBRQ1 的 VIH 最小值和最大值规格 (设置 10b)	14
• 放宽了 TCAN245xMRHBRQ1 的 VIL 最小值规格 (设置 11b)	14
• 将 TCAN245xMRHBRQ1 型号的 ID _{PD} 最大值规格从 5.5mA 收紧到了 5mA.....	14
• 更新了“驱动器功能”表的格式.....	37
• 将寄存器 8h (REV_ID) 的复位值更新为 2Xh，以指示根据硅片修订版本的不同，20h 或 21h 均是有效的复位值.....	111

Changes from Revision A (April 2024) to Revision B (June 2025)	Page
• 将文档状态从 <i>预告信息</i> 更改为 <i>量产数据</i>	1

13 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TCAN2450MRHBRQ1	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 2450M
TCAN2450RHBRQ1	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 2450
TCAN2450RHBRQ1.A	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 2450
TCAN2451MRHBRQ1	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 2451M
TCAN2451RHBRQ1	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 2451

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

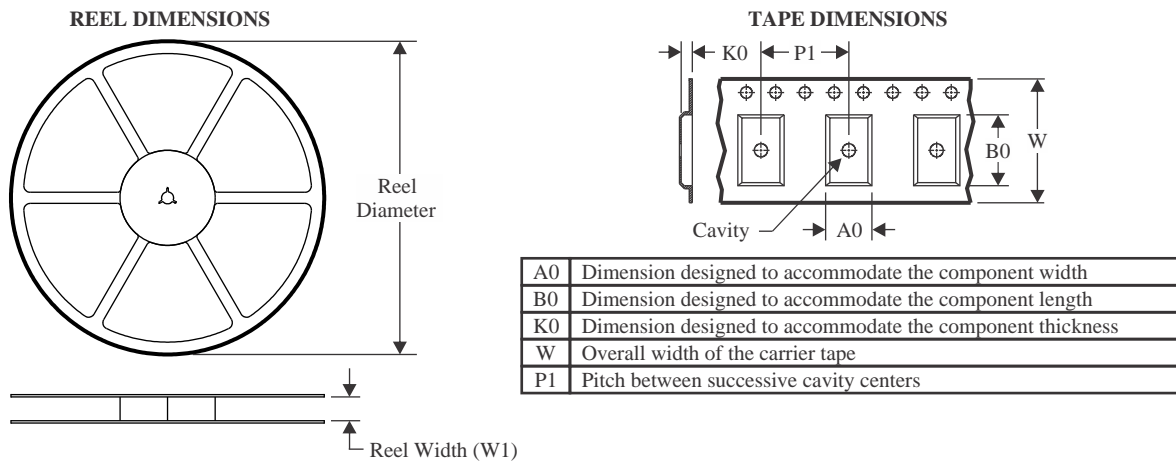
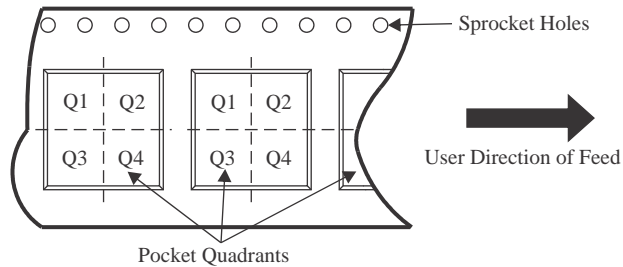
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

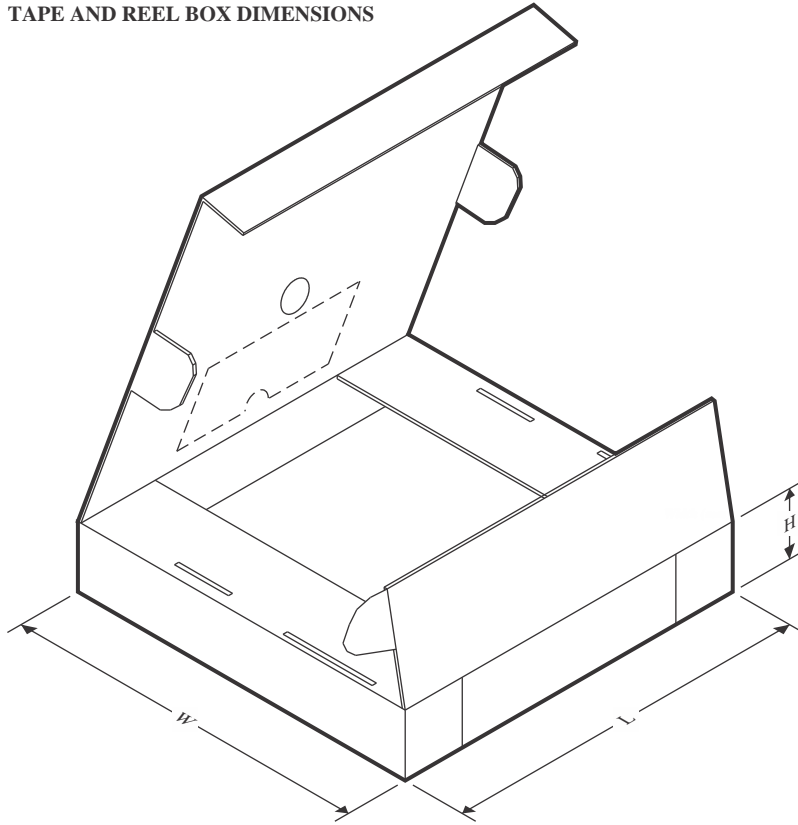
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TCAN2450MRHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
TCAN2450MRHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
TCAN2450RHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
TCAN2451MRHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
TCAN2451MRHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
TCAN2451RHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TCAN2450MRHBRQ1	VQFN	RHB	32	5000	346.0	346.0	33.0
TCAN2450MRHBRQ1	VQFN	RHB	32	5000	360.0	360.0	36.0
TCAN2450RHBRQ1	VQFN	RHB	32	5000	367.0	367.0	35.0
TCAN2451MRHBRQ1	VQFN	RHB	32	5000	360.0	360.0	36.0
TCAN2451MRHBRQ1	VQFN	RHB	32	5000	346.0	346.0	33.0
TCAN2451RHBRQ1	VQFN	RHB	32	5000	367.0	367.0	35.0

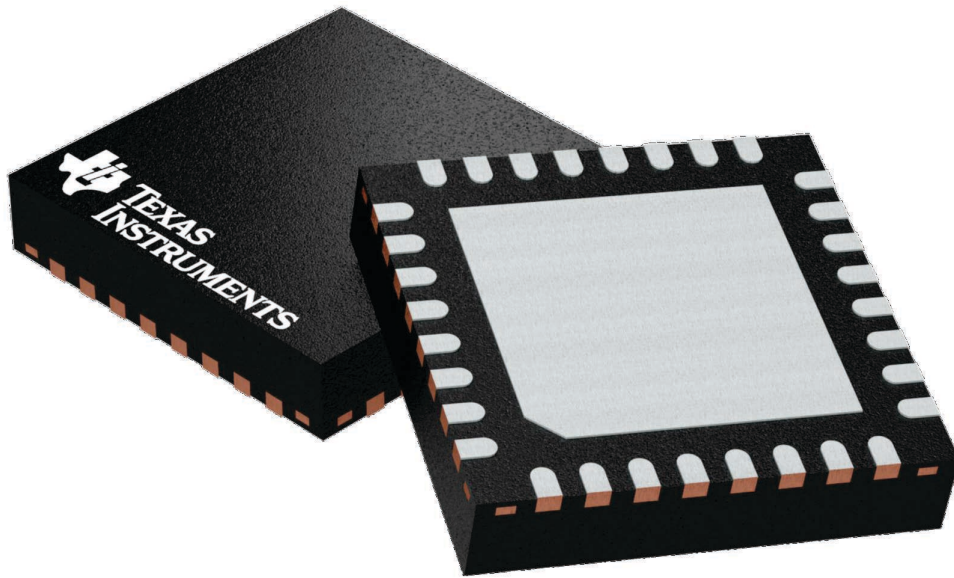
GENERIC PACKAGE VIEW

RHB 32

VQFN - 1 mm max height

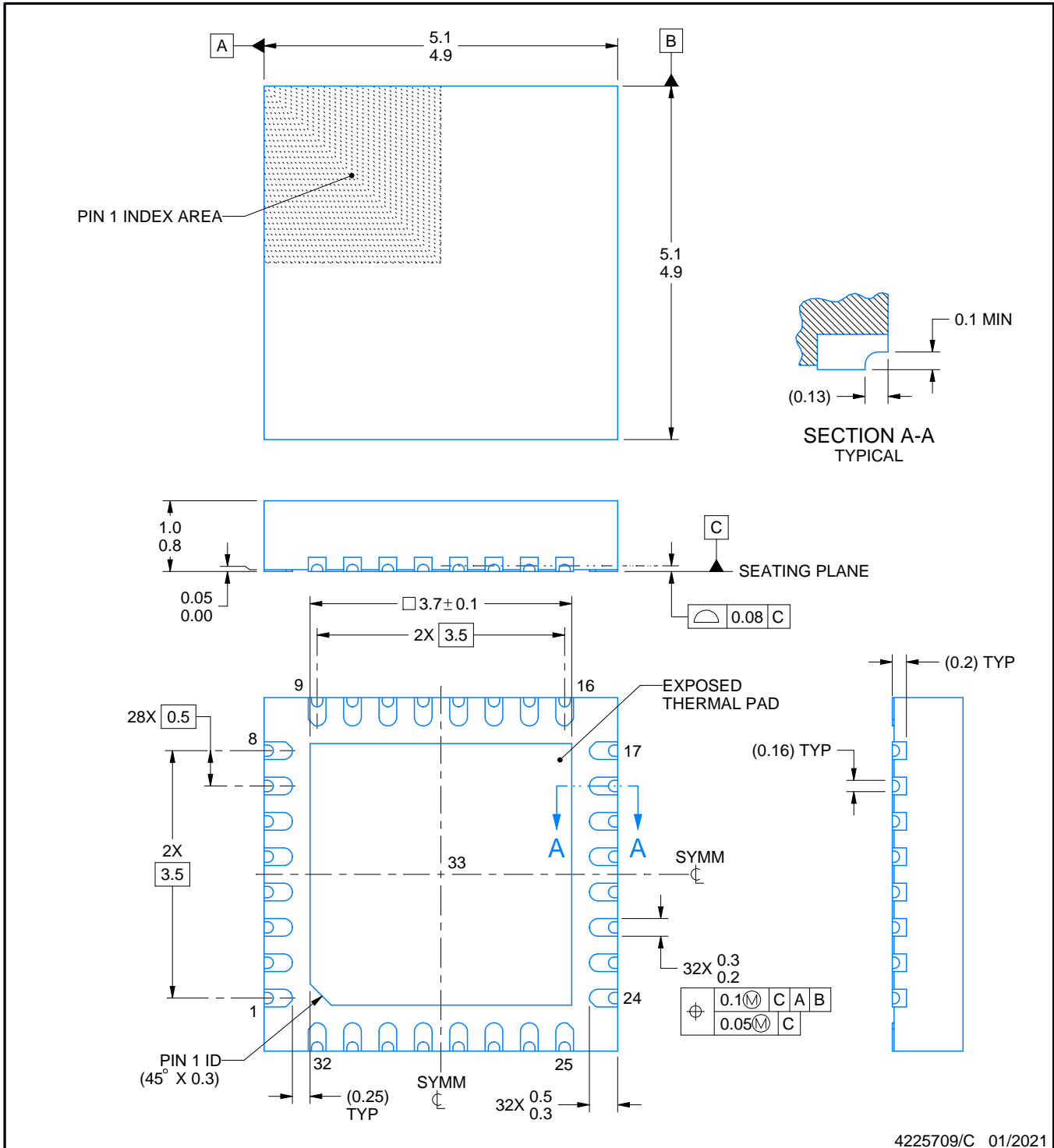
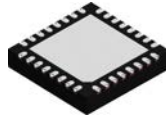
5 x 5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224745/A



4225709/C 01/2021

NOTES:

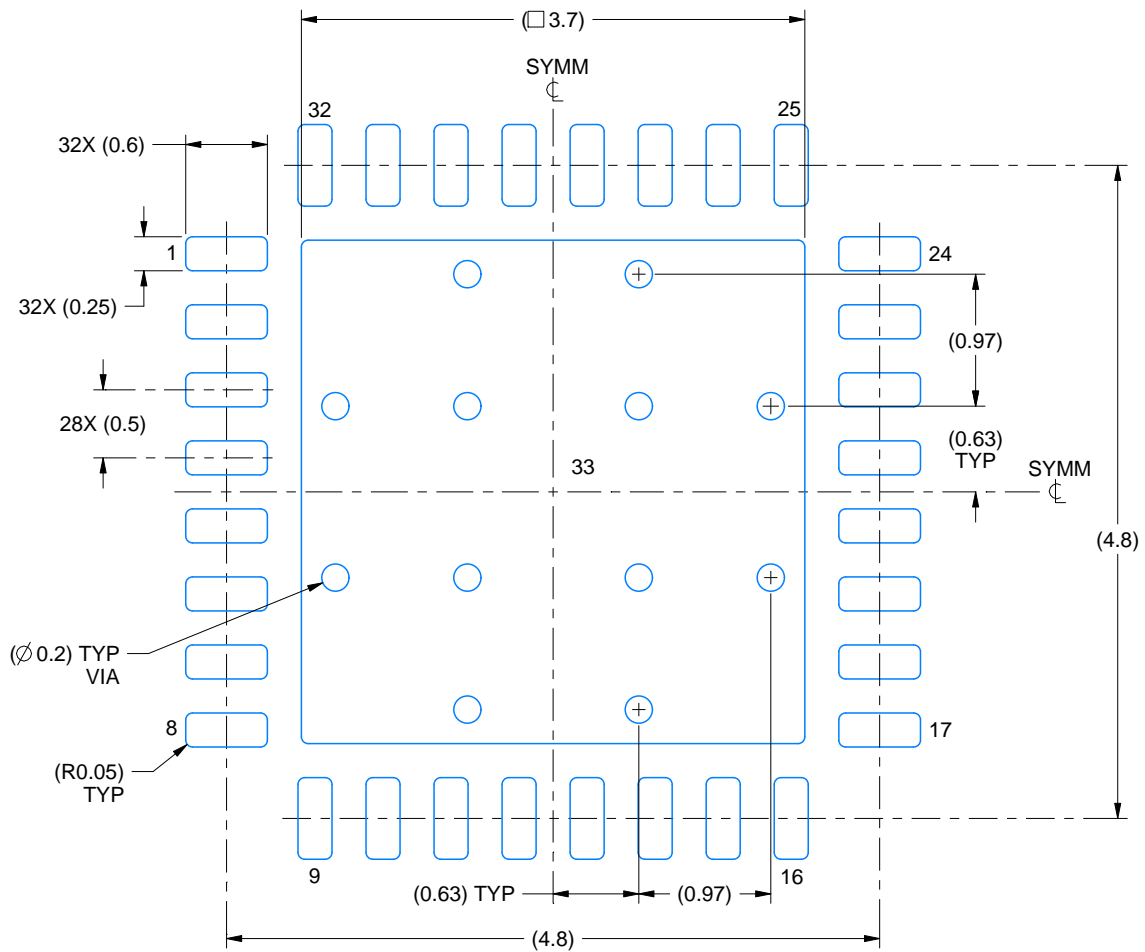
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

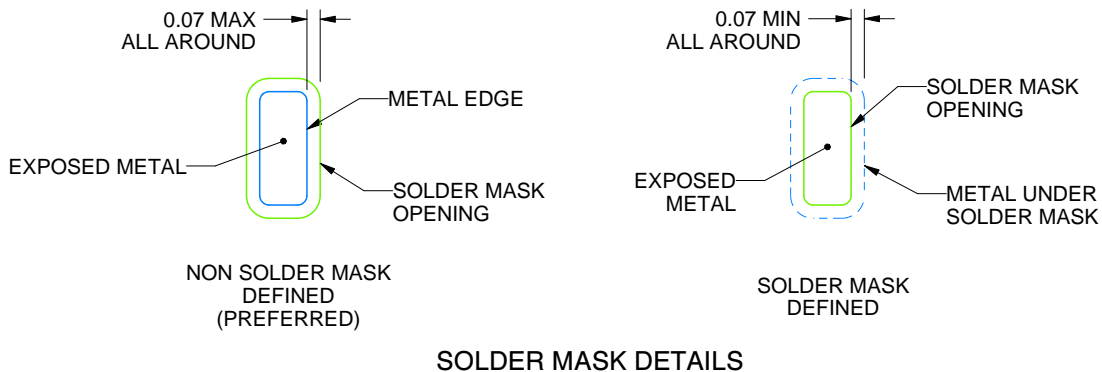
RHB0032U

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X



SOLDER MASK DETAILS

4225709/C 01/2021

NOTES: (continued)

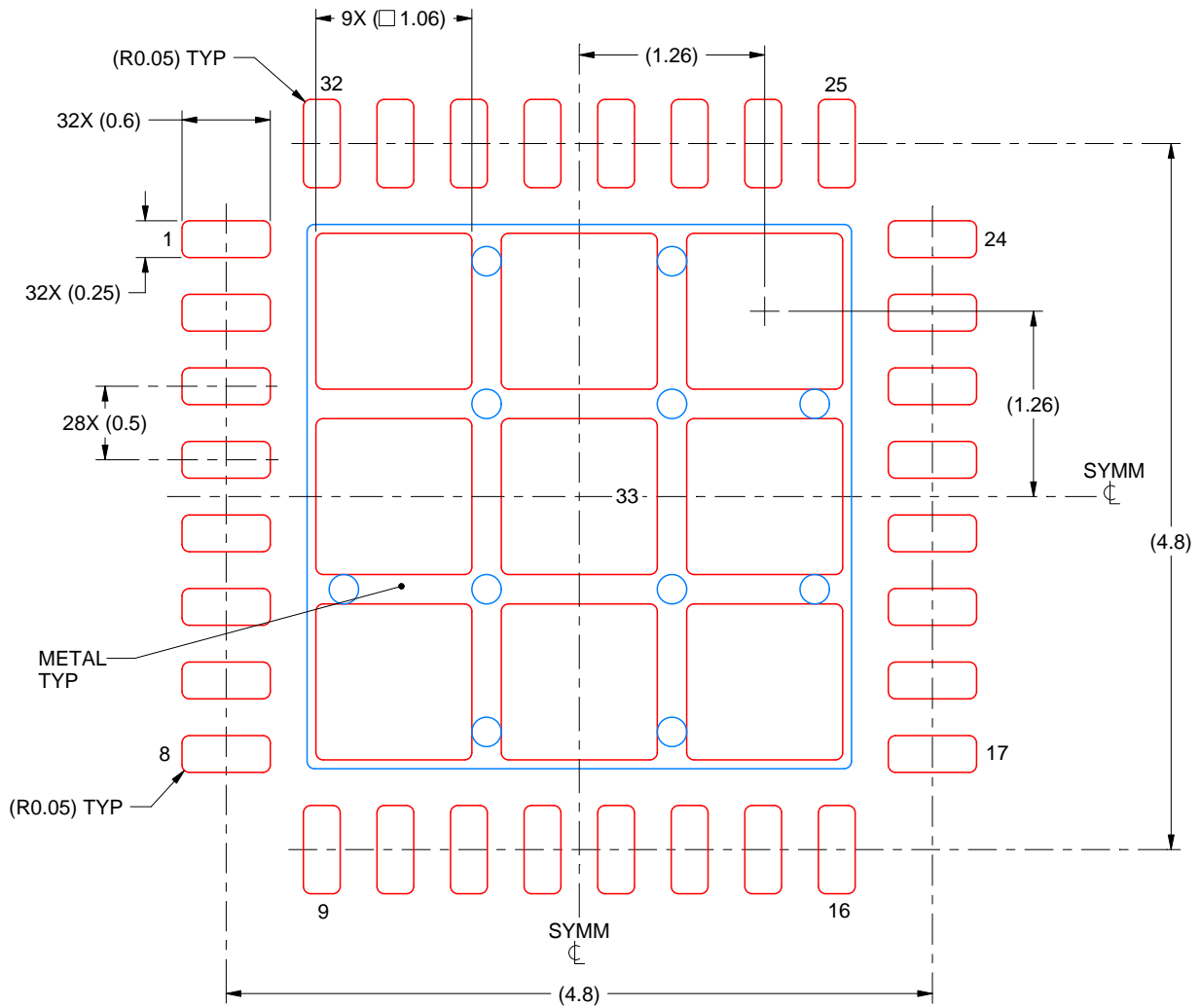
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHB0032U

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 33:
 74% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
 SCALE:20X

4225709/C 01/2021

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月