

TAS2780 具有扬声器 IV 检测功能的数字输入单声道 D 类音频放大器

1 特性

关键特性

- 适用于 D 类输出级的 24V 电源
- Y 桥多级电源架构
- 展频控制
- 超声波输出支持高达 40kHz 频率

输出功率：

- 25W, 1% THD+N (4Ω, 18V)
- 30W 最大输出功率, 10% THD+N

效率 (1% THDN) 和功耗

- 1W 时为 83%, 4Ω, PVDD = 12V, VBAT1S = 3.8V
- 1W 时为 83%, 8Ω, PVDD = 18V, VBAT1S = 5V
- 1W 时为 85%, 4Ω, PVDD = 18V, VBAT1S = 5V
- 15W 时为 89%, 4Ω, PVDD = 18V, VBAT1S = 5V
- 15W 时为 93%, 8Ω, PVDD = 18V, VBAT1S = 5V
- 硬件关断模式下电流低于 0.5 μA

电源和管理：

- PVDD : 3V 至 24V
- VBAT1S : 2.7V 至 5.5V
- AVDD : 1.8V
- IOVDD : 1.8V/3.3V

接口和控制：

- 用于回声消除的 SDOUT
- I²S/TDM : 8 个通道 (32 位), 运行速率达 96KSPS
- I²C : 可选择地址, 超快速模式
- 芯片间通信总线
- 44.1kHz 至 96kHz 采样率

集成扬声器管理、保护功能和 EMI :

- 针对扬声器保护的实时 IV 检测
- 短路和开路负载保护
- 热保护和过流保护
- 带功率限制器的欠压保护
- 过功率和低电池电量保护
- PVDD 和 VBAT1S 电源跟踪限制器
- 热折返
- 后置滤波器反馈
- 输出压摆率控制

2 应用

- 笔记本电脑和台式机
- 智能扬声器
- 平板电脑和手持设备

• 无线扬声器

3 说明

TAS2780 是一款单声道、数字输入 D 类音频放大器，专为将高峰值功率高效率驱动到扬声器进行了优化。D 类放大器在 18V 电源电压下可向 4Ω 负载提供 25W 的连续功率，且 THD+N 小于 1%。宽输入电压范围和高输出功率使该放大器具有出色的通用性，能够与电池或线路供电系统搭配使用。

TAS2780 可用作常规放大器或与基于主机的扬声器保护算法搭配使用。集成的扬声器电压和电流检测功能可通过 I²S 返回路径将扬声器状况实时反馈到保护算法。

Y 桥电源架构可通过在内部选择电源来实现理想余量，从而提高放大器效率。具有多个阈值的欠压保护方案能够在电源出现压降时减少信号路径中的增益。

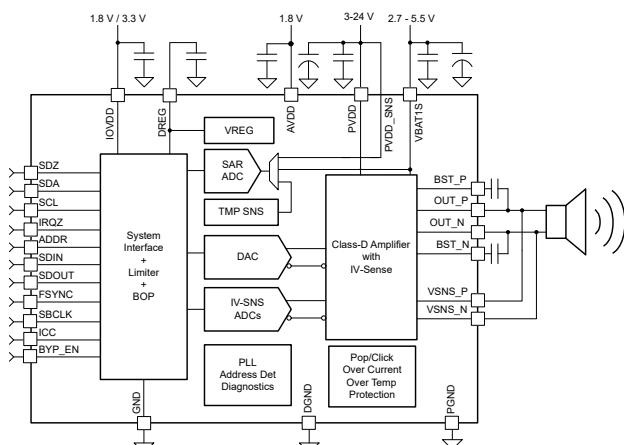
多达八个 TAS2780 器件可通过 I²S/TDM 和 I²C/SPI 接口共用一根公共总线。

TAS2780 器件采用 30 引脚 HR-QFN 封装，可实现紧凑的 PCB 尺寸。

器件信息(1)

器件型号	封装	封装尺寸 (标称值)
TAS2780	HR QFN	4mm x 3.5mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



原理图



本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。

内容

1 特性	1	9 应用和实现	81
2 应用	1	9.1 应用信息	81
3 说明	1	9.2 典型应用	81
4 修订历史记录	2	9.3 设计要求	82
5 引脚配置和功能	3	9.4 详细设计过程	82
6 规格	4	9.5 应用曲线	82
6.1 绝对最大额定值	4	10 初始化设置	84
6.2 ESD 等级	4	10.1 初始器件配置 - 上电和软件复位	84
6.3 建议运行条件	4	10.2 初始器件配置 - PWR_MODE0	84
6.4 热性能信息	5	10.3 初始器件配置 - PWR_MODE1	84
6.5 电气特性	5	10.4 初始器件配置 - PWR_MODE2	85
6.6 I ² C 时序要求	10	10.5 初始器件配置 - PWR_MODE3	85
6.7 TDM 端口时序要求	10	10.6 器件配置 - 44.1kHz	85
6.8 典型特性	12	10.7 过功率保护 - OCP 编程	86
7 参数测量信息	16	10.8 DSP 环回	86
8 详细说明	16	11 电源相关建议	87
8.1 概述	16	11.1 电源模式	87
8.2 功能模块图	17	12 布局	88
8.3 特性说明	17	12.1 布局指南	88
8.4 器件功能模式	18	12.2 布局示例	88
8.5 工作模式	29	13 器件和文档支持	90
8.6 故障和状态	30	13.1 接收文档更新通知	90
8.7 电源时序要求	33	13.2 社区资源	90
8.8 数字输入下拉	33	13.3 商标	90
8.9 寄存器映射	33	14 机械、封装和可订购信息	91
8.10 SDOUT 公式	80		

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (June 2022) to Revision B (March 2023)	Page
• 在绝对最大额定值和建议运行条件中，将 -20°C 温度条件脚注的 PVDD 更新为 24V。	4
• 阐释边沿速率寄存器说明。	73
• 铁氧体磁珠滤波器的 PFFB 功能建议。	81
• 添加了启动配置脚本以解决上电时的噪音问题。	84

Changes from Revision * (February 2022) to Revision A (June 2022)	Page
• 将器件状态从“预告信息”更改为“量产数据”	1

5 引脚配置和功能

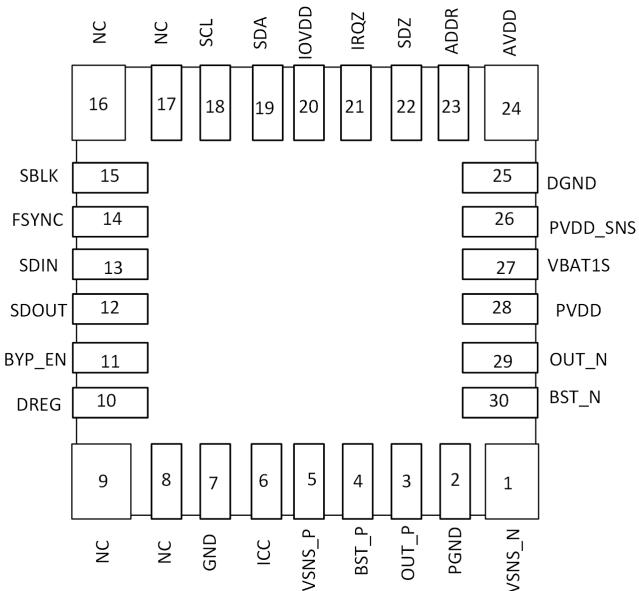


图 5-1. 30 引脚 HR-QFN 封装 - 底视图

表 5-1. 引脚功能

引脚 名称	编号	I/O	说明
ADDR	23	I	地址检测引脚。此引脚处的电阻器值选择 I ² C 地址。请参阅节 8.3.1。
AVDD	24	P	模拟电源输入。连接至 1.8V 电源，并使用电容器去耦至 GND。
BST_N	30	P	D 类负自举。在 BST_N 和 OUT_N 之间连接一个电容器。
BST_P	4	P	D 类正自举。在 BST_P 和 OUT_P 之间连接一个电容器。
BYP_EN	11	O	具有开漏输出的低电压信号传输引脚。它可用来启用/禁用外部直流/直流转换器。
DGND	25	P	器件基板接地。连接至 PCB 接地平面。避免在这个引脚和 GND 引脚之间使用任何公共路由电感。
DREG	10	P	数字内核稳压器输出。使用一个电容器旁路至 GND。不要连接至外部负载。
FSYNC	14	I	帧同步时钟。
GND	7	P	模拟接地。连接至 PCB 接地平面。
ICC	6	IO	芯片间通信引脚。
IOVDD	20	P	数字 IO 电源。连接至 1.8V 或 3.3V 电源，并使用电容器去耦至 GND。
IRQZ	21	O	开漏、低电平有效、中断引脚。如果未使用可选内部上拉电阻，则使用电阻器上拉至 IOVDD。
NC	8、9、16、17		未连接。
OUT_N	29	O	D 类负输出。
OUT_P	3	O	D 类正输出。
PGND	2	P	D 类接地。连接至 PCB 接地平面。
PVDD	28	P	D 类电源输入。使用电容器去耦。
PVDD_SNS	26	I	PVDD 遥感引脚。
SCLK	15	I	串行位时钟。
SCL	18	I	I ² C 时钟引脚。使用电阻器上拉至 IOVDD。
SDA	19	IO	I ² C 数据引脚。使用电阻器上拉至 IOVDD。

表 5-1. 引脚功能 (continued)

引脚	I/O	说明
名称	编号	
SDIN	13	I 串行数据输入。
SDOUT	12	IO 串行数据输出。
SDZ	22	I 低电平有效硬件关断。
VBAT1S	27	P 单节电池电源输入。使用电容器去耦。
VSNS_N	1	I 电压检测负输入。连接至 D 类负输出或在 LC 滤波器之后。
VSNS_P	5	I 电压检测正输入。连接至 D 类正输出或在 LC 滤波器之后。

6 规格

6.1 绝对最大额定值

		最小值	最大值	单位
电源电压	AVDD	-0.3	2	V
	IOVDD	-0.3	5	V
	PVDD	-0.3	26	V
	VBAT1S	-0.3	6	V
	PVDD - VBAT1S	-0.3	22	V
内部电源电压	DREG	-0.3	1.5	V
IO 电压 ⁽¹⁾	以 IOVDD 电源为基准的数字 IO	-0.3	5	V
自然通风条件下的工作温度范围, T_A ; 器件功能正常且可靠, 某些性能特征可能会降级。	PVDD 为 23V 或更低	-40	85	°C
	PVDD 高于 23V	-20	85	°C
自然通风条件下的性能稳定温度范围, T_P ; 可实现所有性能特征。		-20	70	°C
工作结温, T_J	PVDD 为 23V 或更低	-40	150	°C
	PVDD 高于 23V	-20	150	°C
贮存温度, T_{stg}		-65	150	°C

(1) 所有数字输入和 IO 都具有失效防护功能。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	± 2000	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	± 500	

(1) JEDEC 文档 JEP155 指出 : 500V HBM 可实现在标准 ESD 控制流程下安全生产。

(2) JEDEC 文件 JEP157 指出 : 250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

		最小值	典型值	最大值	单位
AVDD	电源电压	1.65	1.8	1.95	V
IOVDD	电源电压	3	3.3	3.6	V
		1.65	1.8	1.95	

			最小值	典型值	最大值	单位
PVDD	电源电压 (功能) ⁽¹⁾	自然通风条件下的最小工作温度和 -20°C 的最小工作结温	3	24		V
		自然通风条件下的最小工作温度和 -40°C 的最小工作结温	3	23		
	电源电压 (性能)	自然通风条件下的最小工作温度和 -20°C 的最小工作结温	4.5	24		
		自然通风条件下的最小工作温度和 -40°C 的最小工作结温	4.5	23		
VBAT1S	电源电压 (功能) ⁽¹⁾		2.7	5.5		V
	电源电压 (性能)		3.4	5.5		
R _{SPK}	扬声器阻抗		3.2			Ω
L _{SPK}	扬声器电感		5			μH

(1) 器件将保持正常运行，但性能会下降。

6.4 热性能信息

热指标 ⁽¹⁾		HR_QFN	单位
		30 引脚	
R _{θ JA}	结至环境热阻	47.7	°C/W
R _{θ JC(top)}	结至外壳 (顶部) 热阻	25.2	°C/W
R _{θ JB}	结至电路板热阻	10.7	°C/W
Ψ _{JT}	结至顶部特征参数	0.8	°C/W
Ψ _{JB}	结至电路板特征参数	10.5	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标应用报告，SPRA953](#)。

6.5 电气特性

T_A = 25°C , PVDD = 18V , VBAT1S = 3.8V , AVDD = 1.8V , IOVDD = 1.8V , R_L = 4 Ω + 15 μH , f_{in} = 1kHz , f_s = 48kHz , 增益 = 21dBV , SDZ = 1 , NG_EN=0 , EN_LLSR=0 , PWR_MODE1⁽²⁾ , 测量时无滤波器，如第 7 节中所示 (除非另有说明) 。

参数	测试条件	最小值	典型值	最大值	单位
数字输入和输出					
V _{IH}	高电平数字输入逻辑电压阈值	所有数字引脚	0.7×IOVDD		V
V _{IL}	低电平数字输入逻辑电压阈值	所有数字引脚		0.3 × IOVDD	V
V _{OH}	高电平数字输出电压	所有数字引脚 (SDA、SCL、IRQZ、BYP_EN 除外) ; I _{OH} = 100 μA。	IOVDD - 0.2V		V
V _{OL}	低电平数字输出电压	所有数字引脚 (SDA、SCL、IRQZ、BY_EN 除外) ; I _{OL} = -100 μA。		0.2	V
V _{OL(I2C)}	低电平数字输出电压	SDA 和 SCL ; I _{OL} = -1mA。		0.2 × IOVDD	V
V _{OL(IRQZ)}	IRQZ 和 BY_EN 开漏输出的低电平数字输出电压	IRQZ , BY_EN ; I _{OL} = -1mA。		0.2	V
I _{IH}	数字输入的输入逻辑高电平泄漏电流	所有数字引脚 ; 输入 = 电源轨。	-1	1	μA
I _{IL}	数字输入的输入逻辑低电平泄漏电流	所有数字引脚 ; 输入 = GND。	-1	1	μA
C _{IN}	数字输入的输入电容	所有数字引脚	5		pF
R _{PD}	置位时 IO 引脚的下拉电阻		18		kΩ ,
R _{OS}	OUT 至 VSNS 电阻器	负载已断开	10		kΩ ,
IO	输出电流强度	在 0.4V (低于电源电压) 和 0.4V (高于 GND) 时测得。	8		mA

$T_A = 25^\circ\text{C}$, $\text{PVDD} = 18\text{V}$, $\text{VBAT1S} = 3.8\text{V}$, $\text{AVDD} = 1.8\text{V}$, $\text{IOVDD} = 1.8\text{V}$, $R_L = 4\Omega + 15\mu\text{H}$, $f_{in} = 1\text{kHz}$, $f_s = 48\text{kHz}$, 增益 = 21dBV, SDZ = 1, NG_EN=0, EN_LLSR=0, PWR_MODE1⁽²⁾, 测量时无滤波器, 如第 7 节中所示 (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
放大器性能						
P_{OUT}	峰值输出功率	$\text{THD+N} = 10\%$, $\text{VBAT1S} = 5\text{V}$, $\text{PWR_MODE0}^{(1)}$, $\text{PWR_MODE1}^{(2)}$	30			W
	最大持续输出功率	$\text{THD+N} = 1\%$, $\text{VBAT1S} = 5\text{V}$, PWR_MODE0 , PWR_MODE1	25			
	系统效率	$P_{OUT} = 1\text{W}$, $\text{VBAT1S} = 5\text{V}$, PWR_MODE1	85			% %
		$P_{OUT} = 1\text{W}$, $\text{VBAT1S} = 5\text{V}$, PWR_MODE0	79			
		$P_{OUT} = 3\text{W}$, $\text{VBAT1S} = 5\text{V}$, PWR_MODE0 和 PWR_MODE1	85			
		$P_{OUT} = 8\text{W}$, $\text{VBAT1S} = 5\text{V}$, PWR_MODE0 和 PWR_MODE1	88			
THD+N	总谐波失真和噪声	$P_{OUT} = 1\text{W}$	-84			dB
		$P_{OUT} = 1\text{W}$, $f_{in} = 6.667\text{kHz}$	-84			
IMD	互调失真	ITU-R, 19kHz/20kHz, 1 : 1 : 12.5W	-83			dB
V_N	空闲声道噪声	A 加权, 20Hz - 20kHz, PWR_MODE0	40			μV
		A 加权, 20Hz - 20kHz, PWR_MODE2 ⁽³⁾	34			
		A 加权, 20Hz - 20kHz, PWR_MODE1	32			
	带有超声波线性调频脉冲的空闲声道噪声 (100us 占空比, 25ms 周期)	A 加权, 20Hz - 20kHz, VBAT1S = 5V, PWR_MODE3 ⁽⁴⁾ , 1 V _{Peak} , 寄存器 0x73 设为 E0h	34			
F_{PWM}	D 类 PWM 开关频率	展频模式下的平均频率, CLASSD_SYNC=0	384			kHz
		固定频率模式, CLASSD_SYNC=0	384			
		固定频率模式, CLASSD_SYNC=1, $f_s = 44.1, 88.2\text{kHz}$	352.8			
		固定频率模式, CLASSD_SYNC=1, $f_s = 48, 96\text{kHz}$	384			
V_{OS}	输出失调电压	空闲模式	-1.3	±0.33	1.3	mV
DNR	动态范围	A 加权, -60dBFS	110			dB
		A 加权, -60dBFS, PWR_MODE2	109			
		A 加权, -60dBFS, PWR_MODE0	109			
SNR	信噪比	A 加权, 以 1% THD+N 输出电平为基准	110			dB
		A 加权, 以 1% THD+N 输出电平为基准, PWR_MODE2	110			
		A 加权, 以 1% THD+N 输出电平为基准, PWR_MODE0	109			
K_{CP}	噪声与嘀嗒声	空闲模式, 进入和退出关断, A 加权	0.8			mV
	满量程输出电压	$f_s \leq 48\text{kHz}$	21			dBV
	最小可编程增益	$f_s \leq 48\text{kHz}$	11			dBV
	最大可编程增益	$f_s \leq 48\text{kHz}$	21			
	可编程输出电平步长		0.5			dB
	静音衰减	器件处于软件关断状态或在正常运行中静音	108			dB
	芯片间群延迟		-1	1		μs
	PVDD 电源抑制比	$\text{PVDD} = 18\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 217\text{Hz}$	118			dB
		$\text{PVDD} = 18\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 1\text{kHz}$	110			
		$\text{PVDD} = 18\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 20\text{kHz}$	95			
	VBAT1S 电源抑制比	$\text{VBAT1S} = 3.8\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 217\text{Hz}$	114			dB
		$\text{VBAT1S} = 3.8\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 1\text{kHz}$	110			
		$\text{VBAT1S} = 3.8\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 20\text{kHz}$	90			
	AVDD 电源抑制比	$\text{AVDD} = 1.8\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 217\text{Hz}$	105			dB
		$\text{AVDD} = 1.8\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 1\text{kHz}$	104			
		$\text{AVDD} = 1.8\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 20\text{kHz}$	87			

$T_A = 25^\circ\text{C}$, $\text{PVDD} = 18\text{V}$, $\text{VBAT1S} = 3.8\text{V}$, $\text{AVDD} = 1.8\text{V}$, $\text{IOVDD} = 1.8\text{V}$, $R_L = 4\Omega + 15\mu\text{H}$, $f_{in} = 1\text{kHz}$, $f_s = 48\text{kHz}$, 增益 = 21dBV, $\text{SDZ} = 1$, $\text{NG_EN}=0$, $\text{EN_LLSR}=0$, PWR_MODE1 (²), 测量时无滤波器, 如第 7 节中所示 (除非另有说明)。

参数	测试条件	最小值	典型值	最大值	单位	
电源互调	PVDD , 217Hz , 100mVpp , 输入 $f=1\text{kHz}$ @ 400mW	-120			dB	
	VBAT1S , 217Hz , 100mVpp , 输入 $f=1\text{kHz}$ @ 400mW	-120				
	AVDD , 217Hz , 100mVpp , 输入 $f=1\text{kHz}$ @ 400mW	-80				
	IOVDD 217Hz , 100mVpp , 输入 $f=1\text{kHz}$ @ 400mW	-120				
从释放软件关断状态的开通时间	无音量斜坡	1.12			ms	
	音量斜坡	6.7				
从开始软件关断到放大器高阻态的关断时间	无音量斜坡	0.56			ms	
	音量斜坡	6				
退出硬件关断到首个 I ² C 命令		1			ms	
诊断发生器						
THD+N	总谐波失真和噪声	Pout = 1W	-82		dB	
f _{err}	频率误差	使用内部振荡器 : DG_CLK = 0	2		%	
内核温度传感器						
分辨率		8			位	
最小温度测量范围		-40			°C	
最大温度测量范围		150			°C	
内核温度分辨率		1			°C	
内核温度精度		-5	5		°C	
电压监测器						
分辨率		12			位	
PVDD 测量范围	最小电平	2			V	
	最大电平	23				
PVDD 分辨率		22.5			mV	
PVDD 精度	2V ≤ PVDDV ≤ 23V	±60			mV	
VBAT1S 测量范围	最小电平	2			V	
	最大电平	6				
VBAT1S 分辨率		20			mV	
VBAT1S 精度	2.3V ≤ VBAT1S ≤ 6V	±20			mV	
TDM 串行音频端口						
最小 PCM 采样率和 FSYNC 输入频率		44.1			kHz	
		96				
最大 PCM 采样率和 FSYNC 输入频率		0.7056			MHz	
		24.576				
最小 SBCLK 输入频率	I ² S/TDM 运行	0.7056			MHz	
	I ² S/TDM 运行	24.576				
SBCLK 最大输入抖动	RMS 抖动低于 40kHz, 能够耐受而不会降低性能	0.5			ns	
	RMS 抖动高于 40kHz, 能够耐受而不会降低性能	1				
I ² S 和 TDM 模式下每个 FSYNC 的最小 SBCLK 周期数	其他值 : 24、32、48、64、96、125、128、192、250、256、384、500	16			周期数	
	其他值 : 24、32、48、64、96、125、128、192、250、256、384、500	512				
PCM 播放						
特征 $f_s \leq 48\text{kHz}$						
f _s	最小采样率	44.1			kHz	
	最大采样率	48				

$T_A = 25^\circ\text{C}$, $\text{PVDD} = 18\text{V}$, $\text{VBAT1S} = 3.8\text{V}$, $\text{AVDD} = 1.8\text{V}$, $\text{IOVDD} = 1.8\text{V}$, $R_L = 4\Omega + 15\mu\text{H}$, $f_{in} = 1\text{kHz}$, $f_s = 48\text{kHz}$, 增益 = 21dBV, $\text{SDZ} = 1$, $\text{NG_EN}=0$, $\text{EN_LLSR}=0$, $\text{PWR_MODE1}(2)$, 测量时无滤波器, 如第 7 节中所示 (除非另有说明)。

参数	测试条件	最小值	典型值	最大值	单位
通带波纹的频率		0.454			f_s
通带纹波	20Hz 到 LPF 截止频率	-0.15	0.15		dB
阻带衰减	$\geq 0.55 f_s$	60			dB
	$\geq 1 f_s$	65			
群延迟 (包括噪声门)	DC 到 $0.454 f_s$, 禁用直流阻断器	19			$1/f_s$

PCM 播放**特征 $f_s > 48\text{kHz}$**

f_s	最小采样率		88.2	kHz
	最大采样率		96	
	通带波纹的频率	$f_s = 96\text{kHz}$	0.437	f_s
	通带 3db 频率	$f_s = 96\text{kHz}$	0.459	f_s
	通带纹波	DC 到 LPF 截止频率	-0.5	0.5
	阻带衰减	$\geq 0.56 f_s$	60	dB
		$\geq 1 f_s$	65	
	群延迟 (包括噪声门)	DC 到 $0.375 f_s$ (适用于 96kHz), 禁用直流阻断器	35	$1/f_s$

扬声器电流感测

	分辨率		16	位
DNR	动态范围	未加权, 相对于 0dBFS。	70	dB
THD+N	总谐波失真和噪声	$P_{out} = 15\text{W}$	-64	dB
	满量程输入电流	在 -6dBFS 下测量。0dBFS 下重新调节。	5	A)
	差分模式增益		0.98	1.02
	频率响应	20Hz - 20kHz	-0.1	0.1
	组延迟		5	$1/f_s$

扬声器电压感测

	分辨率		16	位
DNR	动态范围	未加权, 相对于 0dBFS	75	dB
THD+N	总谐波失真和噪声	$P_{out} = 15\text{W}$	-71	dB
	满量程输入电压		16	V_{PK}
	差分模式增益		0.98	1.02
	频率响应	20Hz - 20kHz	-0.1	dB
	组延迟		5	$1/f_s$

扬声器电压/电流感测之比

	增益线性度	$P_{out} \geq 40\text{mW}$ 至 0.1% THD+N, 使用 40Hz -40dBFS 导频音, PWR_MODE0 和 PWR_MODE1	-1	1	%
	不同温度下的增益误差	-20°C 至 70°C , $P_{out} = 1\text{W}$		± 0.6	%
	V 和 I 之间的相位误差			300	ns

保护电路

	首次启动的欠压保护延迟	BOP_SRC=1	19		μs
	热关断温度		142		$^\circ\text{C}$
	热关断重试	OTE_RETRY=1	1.5		s
	PVDD 的输出过流限值	输出到输出、输出到 GND 或输出到 PVDD 短路	5.5	6.6	A)
	VBAT1S 的输出过流限值	输出到输出、输出到 GND 或输出到 VBAT1S 短路	2	2.6	A)
	VBAT1S 欠压锁定阈值	UVLO 被置位	2		V
		UVLO 被取消置位	2.16		
	AVDD 欠压锁定阈值	UVLO 被置位	1.45		V
		UVLO 被取消置位	1.51		

$T_A = 25^\circ\text{C}$, $\text{PVDD} = 18\text{V}$, $\text{VBAT1S} = 3.8\text{V}$, $\text{AVDD} = 1.8\text{V}$, $\text{IOVDD} = 1.8\text{V}$, $R_L = 4\Omega + 15\mu\text{H}$, $f_{in} = 1\text{kHz}$, $f_s = 48\text{kHz}$, 增益 = 21dBV, $\text{SDZ} = 1$, $\text{NG_EN}=0$, $\text{EN_LLSR}=0$, PWR_MODE1 ⁽²⁾, 测量时无滤波器, 如第 7 节中所示 (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
IOVDD 欠压锁定阈值	UVLO 被置位		1.13	1.25	V	V
	UVLO 被取消置位		1.25			
VBAT1S 内部 LDO 欠压锁定阈值	UVLO 被置位		4			V

典型电流消耗

硬件关断		SDZ = 0, PVDD	0.05	μA		
		SDZ = 0, VBAT1S	0.01			
		SDZ = 0, AVDD	0.14			
		SDZ = 0, IOVDD	0.005			
软件关断		所有时钟均已停止, PVDD	0.05	μA		
		所有时钟均已停止, VBAT1S	0.5			
		所有时钟均已停止, AVDD	10.2			
		所有时钟均已停止, IOVDD	0.55			
噪声门模式		$f_s = 48\text{kHz}$, PVDD	0.012	mA		
		$f_s = 48\text{kHz}$, VBAT1S	0.13			
		$f_s = 48\text{kHz}$, AVDD	3			
		$f_s = 48\text{kHz}$, IOVDD	0.01			
空闲模式 - PWR_MODE1		$f_s = 48\text{kHz}$, PVDD	0.04	mA		
		$f_s = 48\text{kHz}$, VBAT1S	2.2			
		$f_s = 48\text{kHz}$, AVDD, IV 感测 = 启用	9.2			
		$f_s = 48\text{kHz}$, AVDD, IV 感测 = 禁用	6.8			
		$f_s = 48\text{kHz}$, IOVDD	0.02			
空闲模式 - PWR_MODE2		$f_s = 48\text{kHz}$, PVDD	3	mA		
		$f_s = 48\text{kHz}$, AVDD, IV 感测 = 启用	9.2			
		$f_s = 48\text{kHz}$, AVDD, IV 感测 = 禁用	6.8			
		$f_s = 48\text{kHz}$, IOVDD	0.02			
空闲模式 - PWR_MODE0		$f_s = 48\text{kHz}$, PVDD	2.28	mA		
		$f_s = 48\text{kHz}$, VBAT1S	2.1			
		$f_s = 48\text{kHz}$, AVDD, IV 感测 = 启用	9.2			
		$f_s = 48\text{kHz}$, AVDD, IV 感测 = 禁用	6.8			
		$f_s = 48\text{kHz}$, IOVDD	0.02			

(1) **PWR_MODE0** : CDS_MODE=10, VBAT1S_MODE=0

(2) **PWR_MODE1** : CDS_MODE=00, VBAT1S_MODE=0

(3) **PWR_MODE2** : CDS_MODE=11, VBAT1S_MODE=1

(4) **PWR_MODE3** : CDS_MODE=01, VBAT1S_MODE=0

6.6 I²C 时序要求

T_A = 25°C , AVDD = IOVDD = 1.8V (除非另有说明)

		最小值	最大值	单位
标准模式				
f _{SCL}	SCL 时钟频率	0	100	kHz
t _{HD;STA}	(重复) START 条件后的保持时间。在此时间段之后，生成第一个时钟脉冲。	4		μs
t _{LOW}	SCL 时钟的低电平周期	4.7		μs
t _{HIGH}	SCL 时钟的高电平周期	4		μs
t _{SU;STA}	重复 START 条件的建立时间	4.7		μs
t _{HD;DAT}	数据保持时间：对于 I ² C 总线器件		3.45	μs
t _{SU;DAT}	数据建立时间	250		ns
t _r	SDA 和 SCL 上升时间		1000	ns
t _f	SDA 和 SCL 下降时间		300	ns
t _{SU;STO}	STOP 条件的建立时间	4		μs
t _{BUF}	STOP 与 START 状态之间的总线空闲时间	4.7		μs
C _b	每个总线的容性负载		400	pF
快速模式				
f _{SCL}	SCL 时钟频率	0	400	kHz
t _{HD;STA}	(重复) START 条件后的保持时间。在此时间段之后，生成第一个时钟脉冲。	0.6		μs
t _{LOW}	SCL 时钟的低电平周期	1.3		μs
t _{HIGH}	SCL 时钟的高电平周期	0.6		μs
t _{SU;STA}	重复 START 条件的建立时间	0.6		μs
t _{HD;DAT}	数据保持时间：对于 I ² C 总线器件	0	0.9	μs
t _{SU;DAT}	数据建立时间	100		ns
t _r	SDA 和 SCL 上升时间	20 + 0.1 × C _b [pF]	300	ns
t _f	SDA 和 SCL 下降时间	20 + 0.1 × C _b [pF]	300	ns
t _{SU;STO}	STOP 条件的建立时间	0.6		μs
t _{BUF}	STOP 与 START 状态之间的总线空闲时间	1.3		μs
C _b	每个总线的容性负载 (10pF 至 400pF)		400	pF
超快速模式				
f _{SCL}	SCL 时钟频率		1000	kHz
t _{HD;STA}	(重复) START 条件后的保持时间。在此时间段之后，生成第一个时钟脉冲。	0.26		μs
t _{LOW}	SCL 时钟的低电平周期	0.5		μs
t _{HIGH}	SCL 时钟的高电平周期	0.26		μs
t _{SU;STA}	重复 START 条件的建立时间	0.26		μs
t _{HD;DAT}	数据保持时间：对于 I ² C 总线器件	0		μs
t _{SU;DAT}	数据建立时间	50		ns
t _r	SDA 和 SCL 上升时间		120	ns
t _f	SDA 和 SCL 下降时间		120	ns
t _{SU;STO}	STOP 条件的建立时间	0.26		μs
t _{BUF}	STOP 与 START 状态之间的总线空闲时间	0.5		μs
C _b	每个总线的容性负载		550	pF

6.7 TDM 端口时序要求

T_A = 25°C、AVDD = IOVDD = 1.8V , 所有输出上的 20pF 负载 (除非另有说明)

	最小值	最大值	单位
t _{H(SBCLK)}	SBCLK 高电平周期	20	ns

$T_A = 25^\circ\text{C}$ 、 $\text{AVDD} = \text{IOVDD} = 1.8\text{V}$ ，所有输出上的 20pF 负载（除非另有说明）

		最小值	最大值	单位
$t_L(\text{SBCLK})$	SBCLK 低电平周期	20		ns
$t_{SU}(\text{FSYNC})$	FSYNC 设置时间	8		ns
$t_{HLD}(\text{FSYNC})$	FSYNC 保持时间	8		ns
$t_{SU}(\text{SDIN/ICC})$	SDIN/ICC 建立时间	8		ns
$t_{HLD}(\text{SDIN/ICC})$	SDIN/ICC 保持时间	8		ns
$t_d(\text{SBCLK_SDOUT/ICC})$	SBCLK 到 SDOUT/ICC 延迟 SBCLK 的 50% 至 SDOUT/ICC 的 50%， $\text{IOVDD} = 1.8\text{V}$		30	ns
$t_r(\text{SBCLK})$	SBCLK 上升时间 10% - 90% 上升时间		8	ns
$t_f(\text{SBCLK})$	SBCLK 下降时间 90% - 10% 下降时间		8	ns

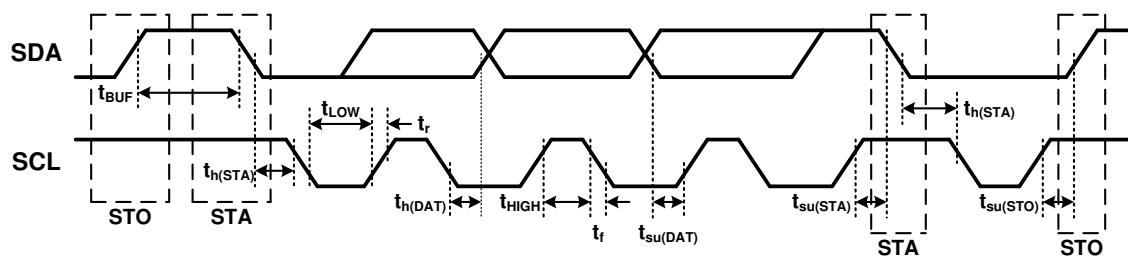


图 6-1. I²C 时序图

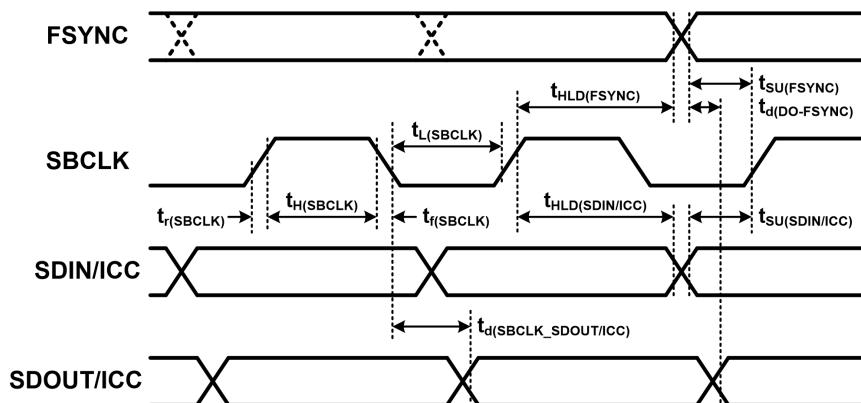


图 6-2. TDM 和 ICC 时序图

6.8 典型特性

在 $T_A = 25^\circ\text{C}$ 下测得, $f_s = 48\text{kHz}$, D 类开关频率 = 384kHz, 输入信号 $f_{IN} = 1\text{kHz}$ - 正弦, 负载 = $4\Omega + 15\mu\text{H}$ (除非另有说明)。

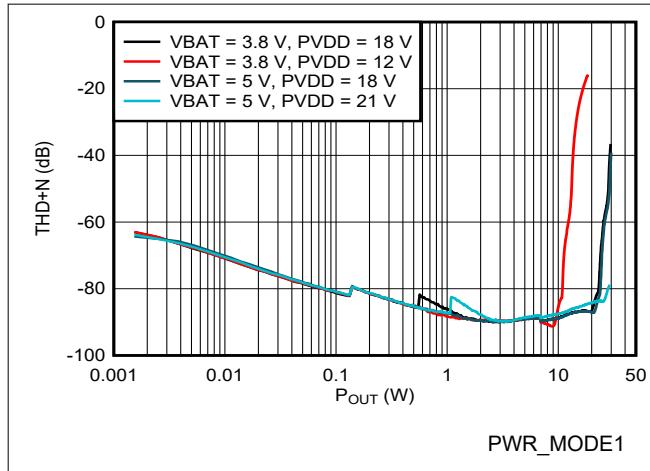


图 6-3. THD+N 与输出功率间的关系

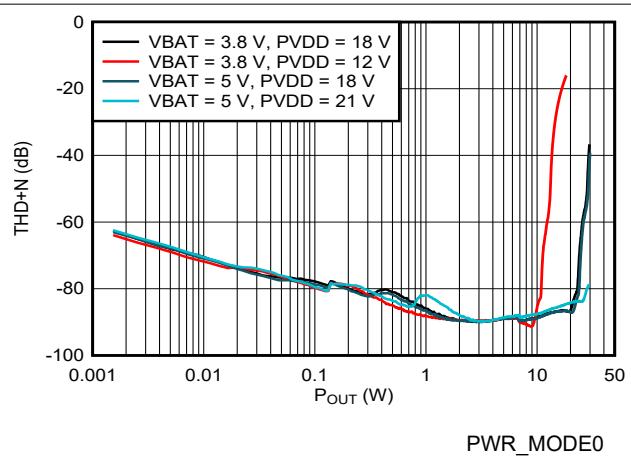


图 6-4. THD+N 与输出功率间的关系

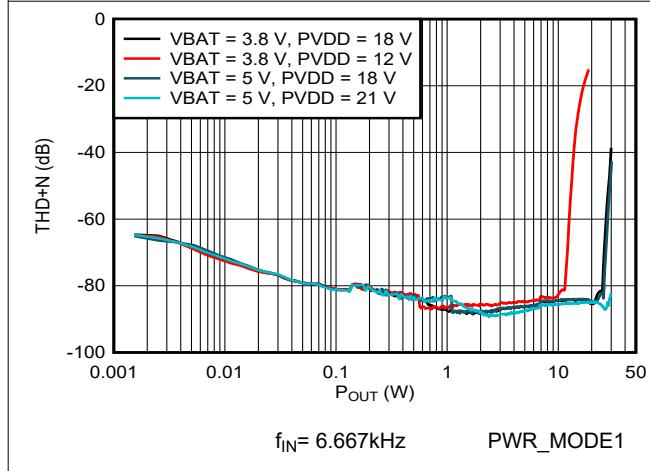


图 6-5. THD+N 与输出功率间的关系

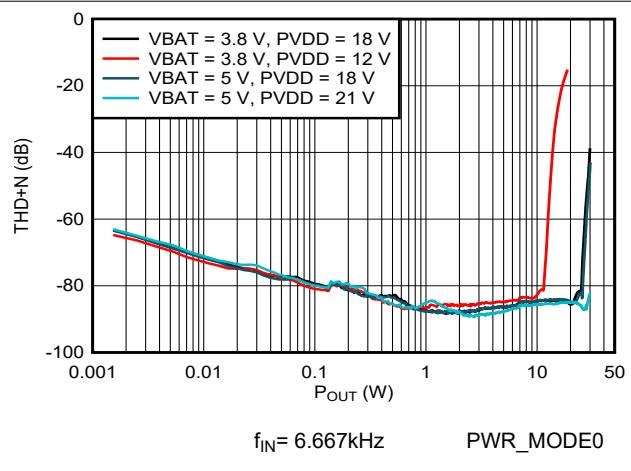


图 6-6. THD+N 与输出功率间的关系

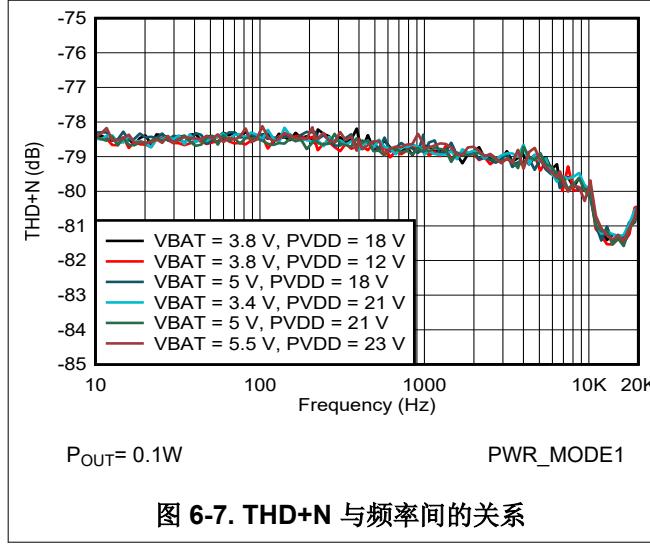


图 6-7. THD+N 与频率间的关系

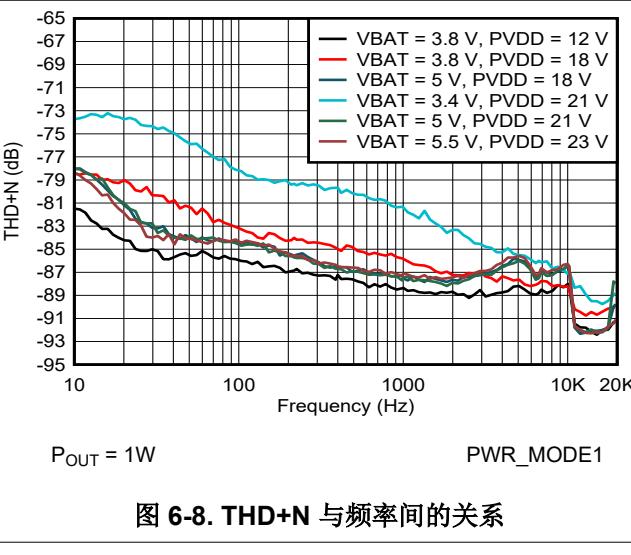


图 6-8. THD+N 与频率间的关系

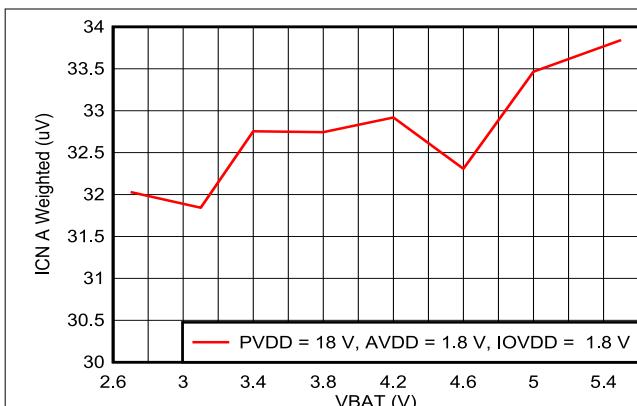


图 6-9. ICN 与 VBAT 间的关系

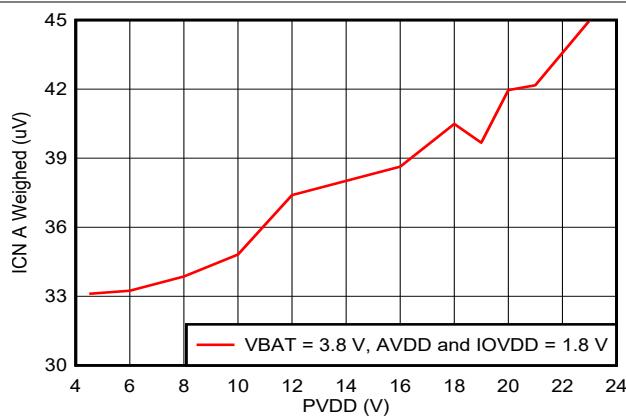


图 6-10. ICN 与 PVDD 间的关系

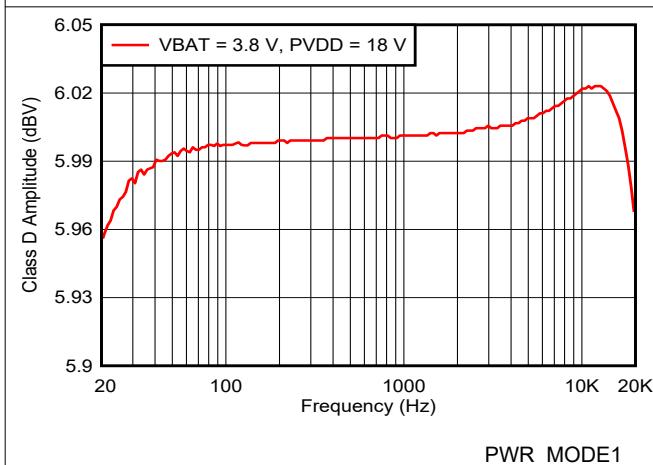


图 6-11. D 类振幅与频率间的关系

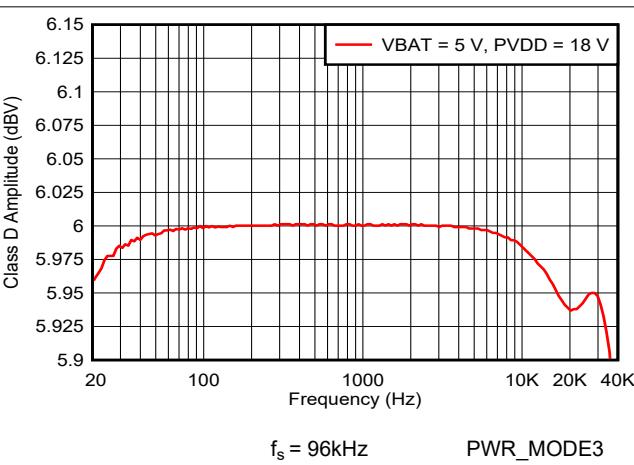


图 6-12. D 类振幅与频率间的关系

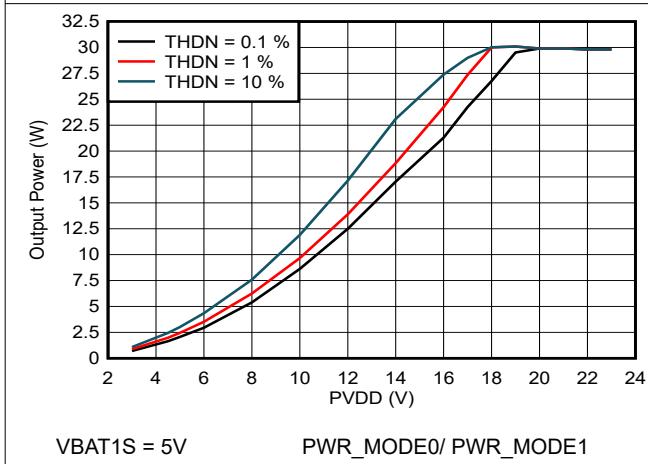


图 6-13. 输出功率与 PVDD 间的关系

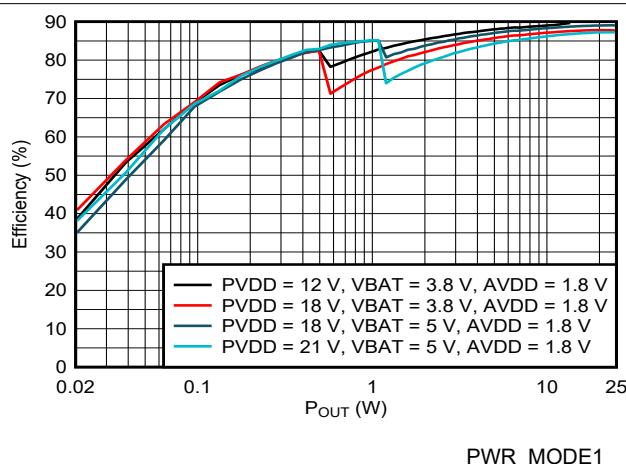


图 6-14. 效率与输出功率间的关系

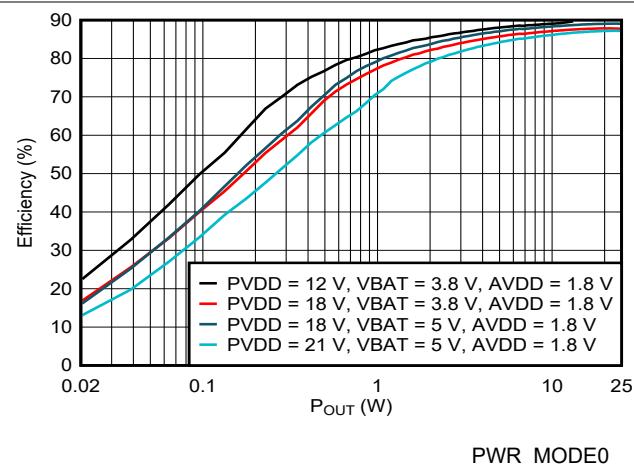


图 6-15. 效率与输出功率间的关系

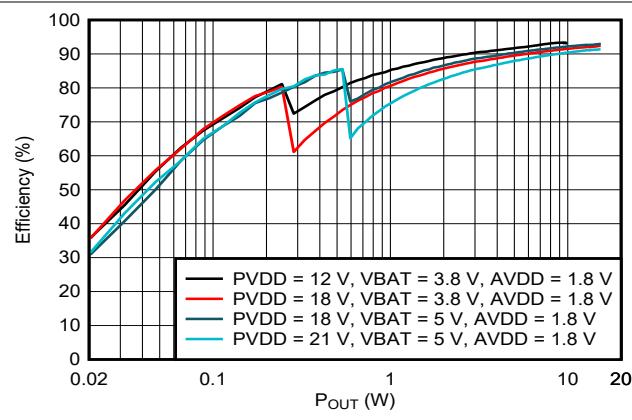


图 6-16. 效率与输出功率间的关系

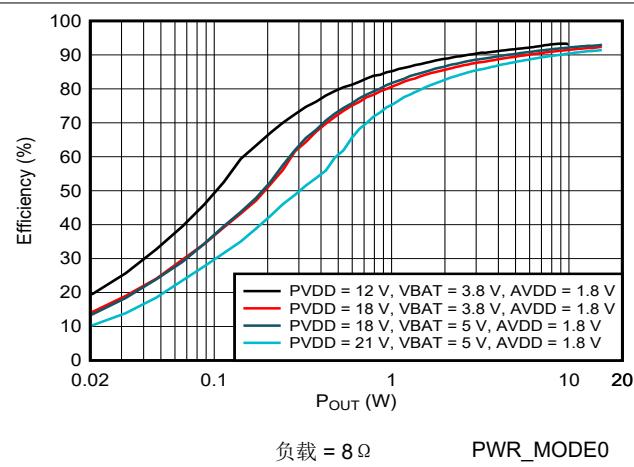


图 6-17. 效率与输出功率间的关系

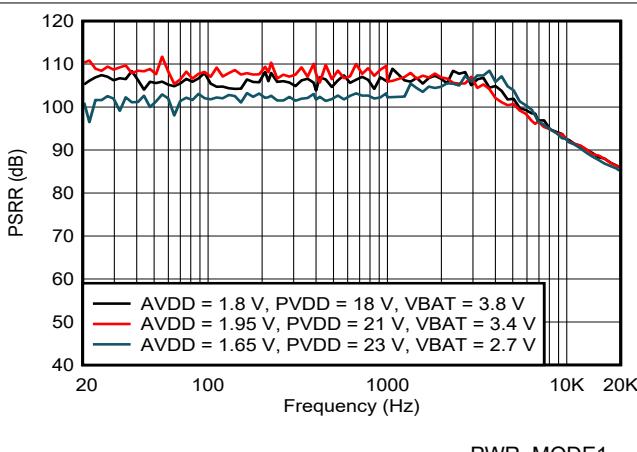


图 6-18. AVDD PSRR 与频率间的关系

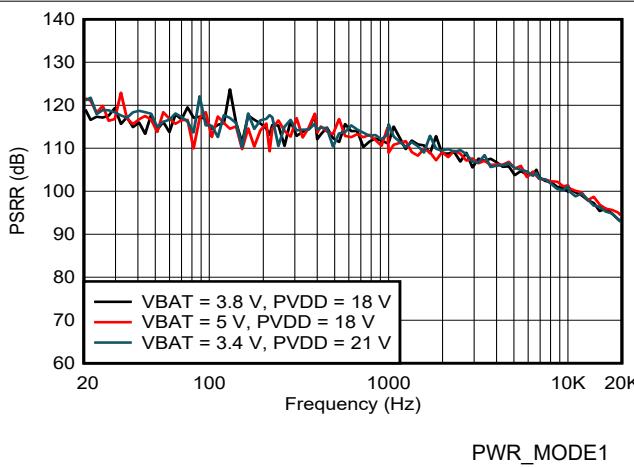


图 6-19. VBAT1S PSRR 与频率间的关系

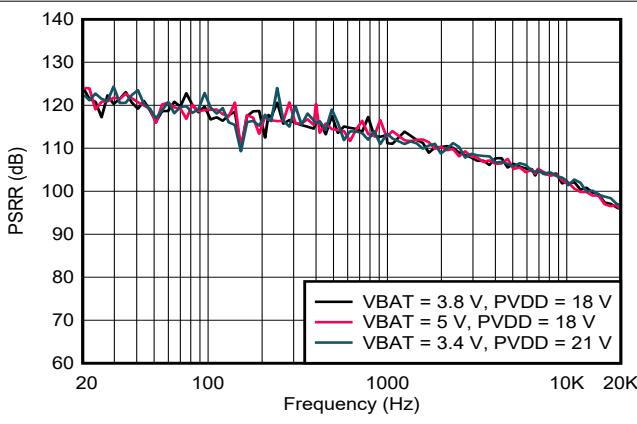


图 6-20. PVDD PSRR 与频率间的关系

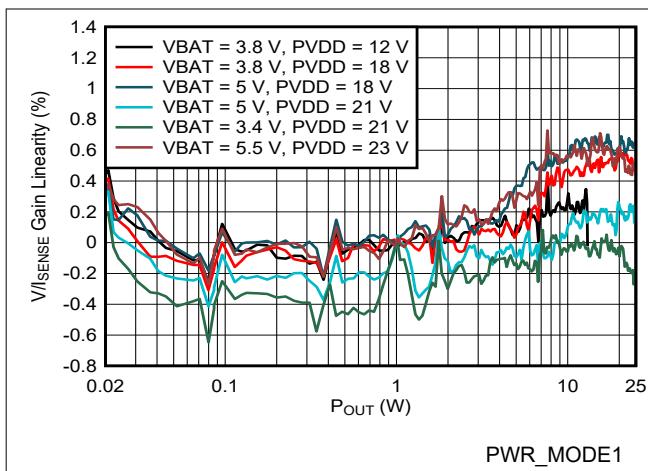


图 6-21. V/I 增益线性度与输出功率间的关系

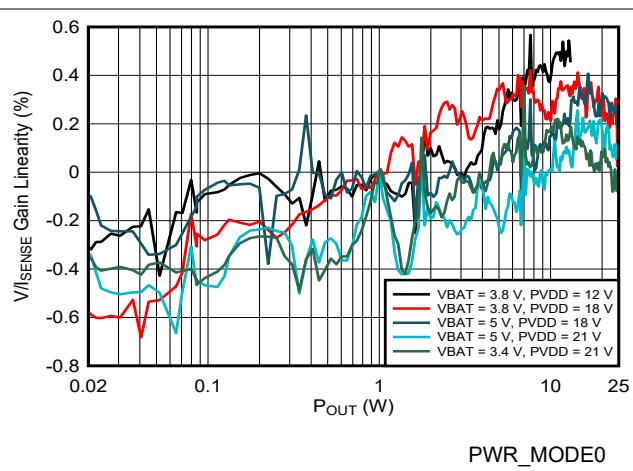


图 6-22. V/I 增益线性度与输出功率间的关系

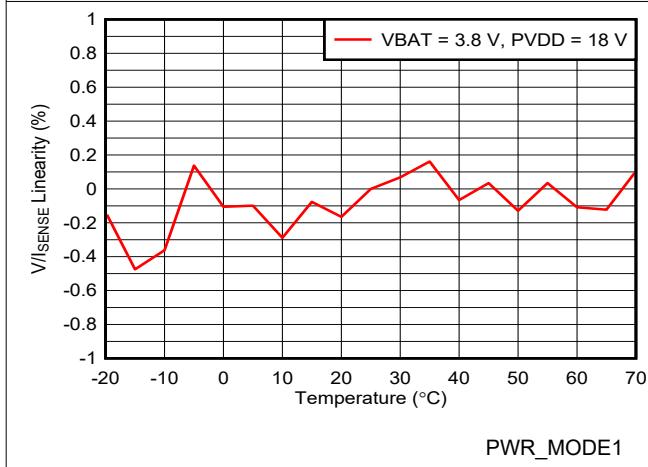


图 6-23. V/I 线性度与温度间的关系

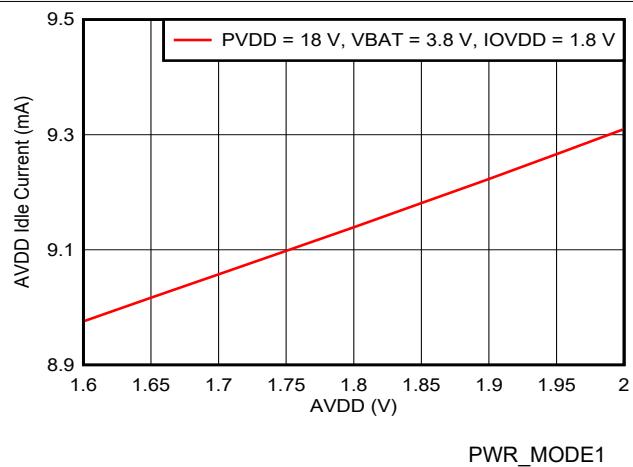


图 6-24. AVDD 空闲电流与 AVDD 间的关系

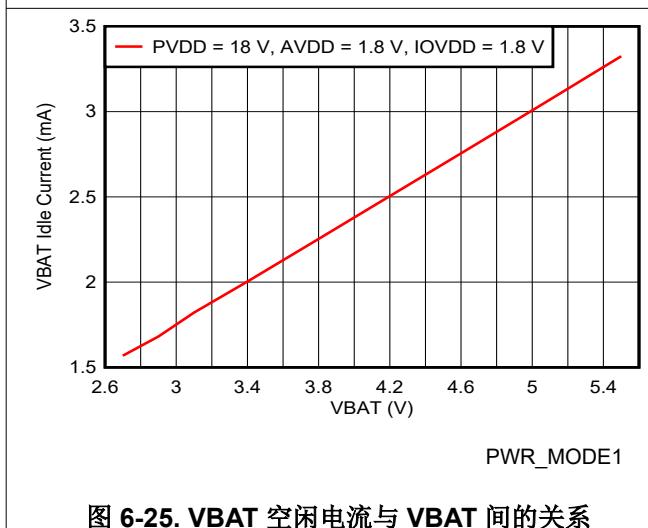


图 6-25. VBAT 空闲电流与 VBAT 间的关系

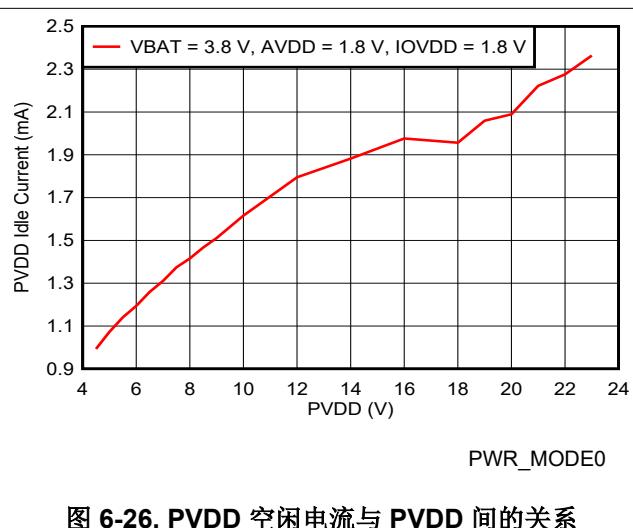


图 6-26. PVDD 空闲电流与 PVDD 间的关系

7 参数测量信息

该器件的典型特性是使用工作台评估模块 (EVM) 和音频精密分析仪进行测量。使用 PSIA 接口以允许 I²S 接口直接驱动至音频精密分析仪。

在某些测量 (THD+N、ICN、DNR 等) 中，D 级输出端子通过差分至单端 (D2S) 滤波器连接至音频精密分析仪模拟输入，如下所示。D2S 滤波器包含一个 120kHz 的二阶无源极和一个仪表放大器。D2S 滤波器确保 TAS2780 高性能 D 类放大器在处理之前对其输出进行滤波和缓冲。这可以防止由于 D 类输出上的 AUX-00XX 滤波器的负载影响而出现测量误差。

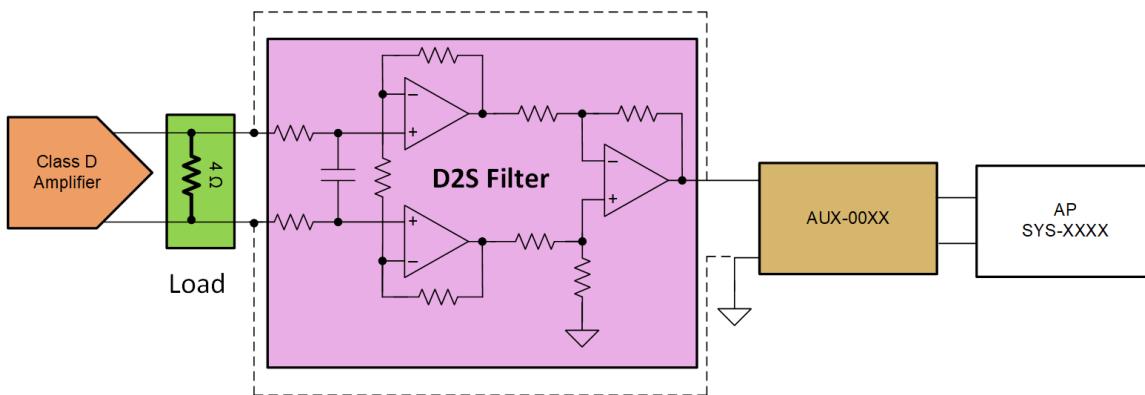


图 7-1. 差分到单端 (D2S) 滤波器

8 详细说明

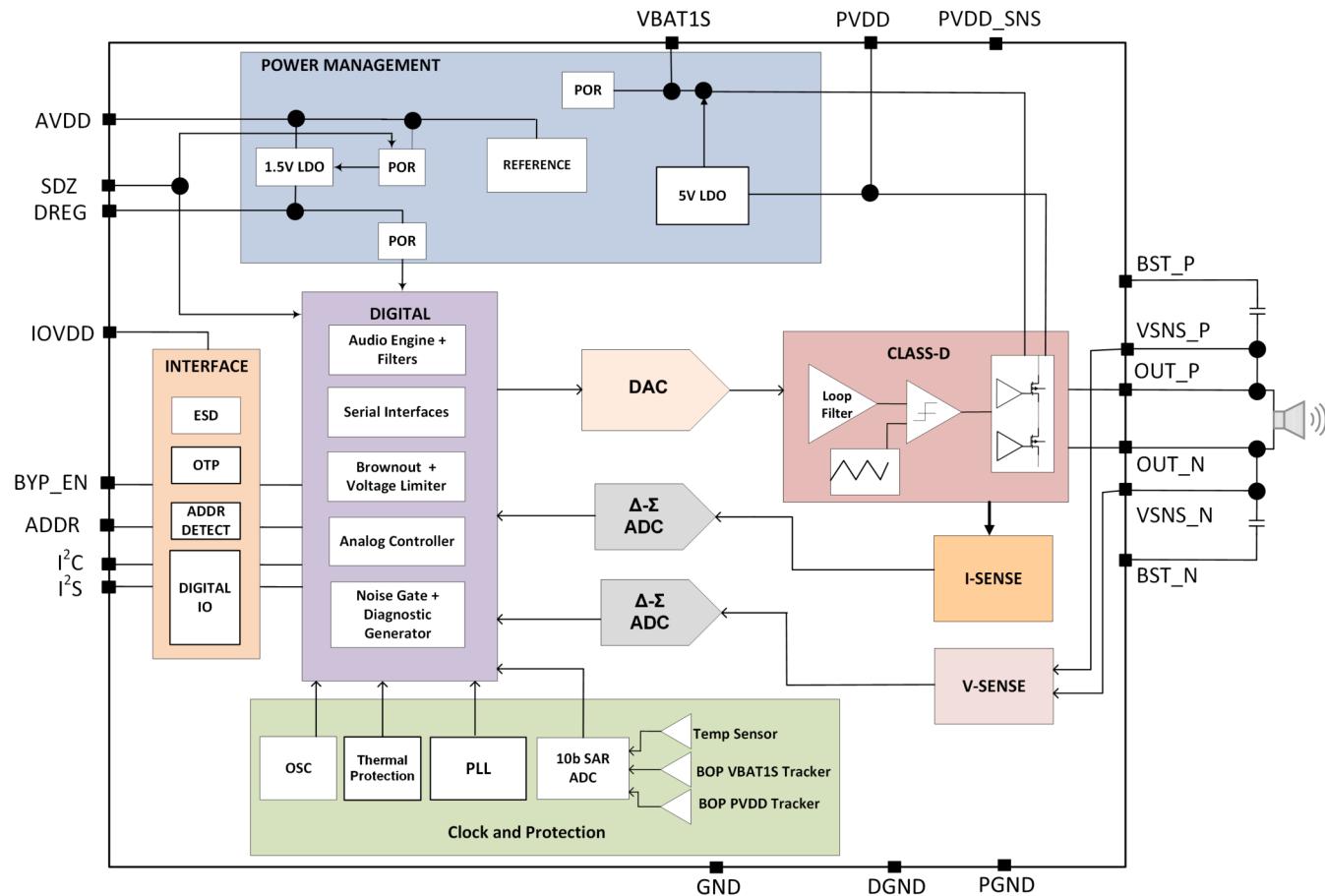
8.1 概述

TAS2780 是一个单声道数字输入 D 类放大器，为注重高效电池供电和小解决方案尺寸的应用而优化。它将扬声器 IV (电流/电压) 检测和电池跟踪限制与欠压保护功能整合在一起。该器件使用 TDM/I²S 和 I²C 接口运行。

表 8-1. 满标度

输入/输出信号	满标度值
D 类输出	21dBV
电压监测器	23V
电流检测	5A
电压检测	16Vpk

8.2 功能模块图



8.3 特性说明

8.3.1 器件地址选择

TAS2780 使用 TDM/I²S 接口工作。音频输入和输出通过 FSYNC、SBCLK、SDIN 和 SDOUT 引脚以 I²S、左对齐和 TDM 等格式提供。使用 I²C 协议通过 SDA 和 SCL 引脚提供配置和状态。

下表说明了如何配置器件的 I²C 地址。外设地址左移一位，R/W 位设置为 0（例如，{ADDR[6:0],1b0}）。必须使用容差优于 5% 的电阻器来设置地址配置。

表 8-2. I²C 地址选择

I ² C 地址	0x70	0x72	0x74	0x76	0x78	0x7A	0x7C	0x7E
ADDR 引脚	短接至 GND	470 Ω 至 GND	470 Ω 至 AVDD	2.2kΩ 至 GND	2.2kΩ 至 AVDD	10kΩ 至 GND	10kΩ 至 AVDD	短接至 AVDD

TAS2780 具有全局 7 位 I²C 地址 0x80。启用后，无论 ADDR 引脚如何设置，器件都会另外响应此地址的 I²C 命令。这可以在使用多个 TAS2780 器件并在所有器件上对类似设置进行编程时，用于加快器件配置。由于在多器件写入期间，多个器件均响应 I²C 命令，因此无法使用 I²C ACK/NACK。应使用 I²C CRC 功能确保每个器件正确接收 I²C 命令。使用全局地址完成对多个器件的写入后，应根据本地地址检查每个器件上 *I²C_CKSUM* 寄存器的 CRC 值是否正确。全局 I²C 地址可以使用 *I²C_GBL_EN* 寄存器位来禁用。当释放 SDZ 引脚时，通过自动采样 ADDR 引脚来检测 I²C 地址。此外，上电后可以通过将 *I²C_AD_DET* 寄存器位设置为高电平来重新检测地址，并且将对 ADDR 引脚重新采样。

8.3.2 寄存器组织

使用页和簿方案存储器件配置和系数。每页包含 128 个字节，每个簿包含 256 页。所有器件配置寄存器都存储在簿 0 中，这是上电时和软件复位后的默认设置。簿和页可以通过第 8.9.70 节中寄存器的 *BOOK[7:0]* 位和第 8.9.1 节中寄存器的 *PAGE[7:0]* 位进行设置。

备注

从簿 0x00 页 0x04 编程寄存器位需要以四个寄存器为一组（32 位格式）进行，每个字节对应一个寄存器，最低有效字节对应最高寄存器地址。例如，在编程限制器最大阈值时，在页 0x04 的寄存器 0x0C - 0x0F 中，MSB 将在寄存器 0x0C 中，LSB 在寄存器 0x0F 中。

8.4 器件功能模式

8.4.1 TDM 端口

TAS2780 提供灵活的串行音频端口。该端口可配置为支持多种格式，包括立体声 I²S、左对齐和 TDM。通过 SDIN 引脚提供单音频播放。SDOUT 引脚用于传输样本流，包括扬声器电压和电流检测、PVDD 电压、内核温度和通道增益。

TDM 串行音频端口支持多达 16 个采样率为 44.1/48kHz 的 32 位时隙或 8 个采样率为 88.2/96kHz 的 32 位时隙。有效的 SBCLK 与 FSYNC 之比为 16、24、32、48、64、96、128、192、256 和 512。器件可自动检测时隙数，无需编程。

默认情况下，TAS2780 会自动检测 PCM 播放采样率。这可以通过将 *AUTO_RATE* 寄存器位设为高电平来禁用此功能，以及手动配置该器件。

当 *AUTO_RATE* 寄存器位为高电平时（禁用 TDM 采样率自动检测），*SAMP_RATE[2:0]* 和 *SAMP_RATIO[3:0]* 寄存器位用于配置 PCM 音频采样率。TAS2780 采用强大的时钟故障检测引擎，如果 FSYNC 与配置的采样率不匹配（如果 *AUTO_RATE=1*）或 SBCLK 与 FSYNC 之比不受支持，该引擎将自动降低播放路径的音量（最大限度地减少可闻失真）。一旦检测到时钟在频率和比率上均有效，器件会自动将播放路径的音量缓慢上升回配置的音量并恢复播放。

使用自动速率检测时，在 TDM 总线上检测到的采样率和 SBCLK 与 FSYNC 之比会报告给只读寄存器位 *FS_RATE[2:0]* 和 *FS_RATIO[3:0]*。

TAS2780 支持 12MHz SBCLK 运行。系统将针对 125 或 250 的比率进行检测或应进行手动配置。在此特定比率中，最后 32 位时隙不应用于通过 TDM (SDOUT) 或 ICC (节 8.4.2.10.1) 传输数据，因为数据将被截断。

下面的图 8-1 和图 8-2 说明了配置播放端口所需的接收器帧参数。帧以 FSYNC 从高到低或从低到高的转换开始（由 *FRAME_START* 寄存器位设置）。FSYNC 和 SDIN 由 SBCLK 使用上升沿或下降沿（由 *RX_EDGE* 寄存器位设置）进行采样。*RX_OFFSET[4:0]* 寄存器位定义从 FSYNC 转换到时隙 0 开始的 SBCLK 周期数。这通常设置为值 0（对于左对齐）和 1（对于 I²S 格式）。

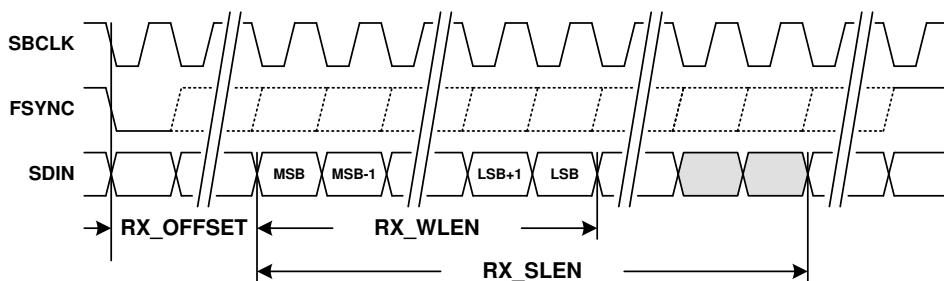


图 8-1. 左对齐的 TDM RX 时隙

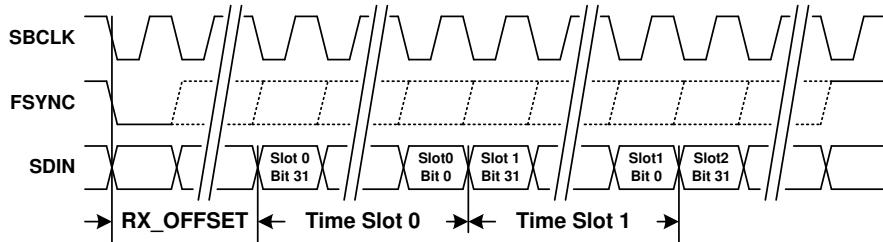


图 8-2. TDM RX 时隙

RX_SLEN[1:0] 寄存器位将 RX 时隙的长度设置为 16、24 或 32（默认）位。时隙内音频样本字的长度由 **RX_WLEN[1:0]** 寄存器位配置为 16、20、24（默认）或 32 位。默认情况下，RX 端口将使时隙内的音频样本左对齐，但这可以通过 **RX_JUSTIFY** 寄存器位更改为右对齐。TAS2780 支持单声道和立体声下混音播放 ($[L+R]/2$)。默认情况下，器件将从等于 I²C 基地址偏移量（由 ADDR 引脚设置）的时隙播放单声道。**RX_SCFG[1:0]** 寄存器位可用于将播放源覆盖到左时隙、右时隙或由 **RX_SLOT_L[3:0]** 和 **RX_SLOT_R[3:0]** 寄存器位设置的立体声下混频。

如果时隙选择将接收部分或全部置于帧边界之外，则接收器将返回一个空样本，相当于一个数字静音样本。

TDM 端口可以在 SDOUT 引脚上传输多个样本流，包括扬声器电压感测、扬声器电流感测、中断和状态、PVDD 电压、内核温度和通道增益。下面的图 8-3 说明时隙与帧开始是对齐的，以及给定样本流如何映射到时隙。

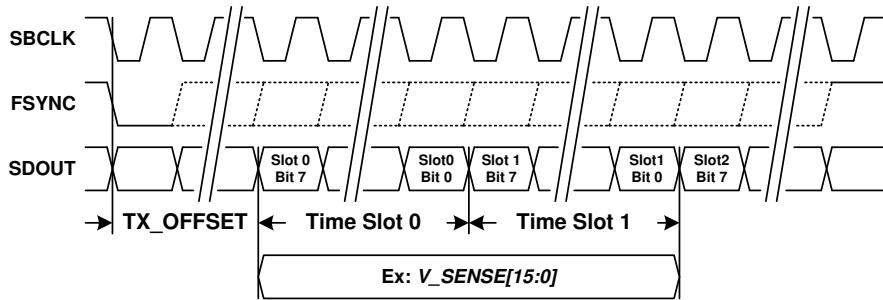


图 8-3. TDM 端口 TX 图

SBCLK 的上升沿或下降沿均可用于在 SDOUT 引脚上传输数据。这可以通过设置 **TX_EDGE** 寄存器位来配置。**TX_OFFSET[2:0]** 寄存器位定义从帧开始到时隙 0 开始的 SBCLK 周期数。TDM 和 ICC TX 可以发送逻辑 0 或高阻态，具体取决于 **TX_FILL** 寄存器位的设置。当所有驱动总线的器件都是高阻态时，可选的总线保持器将弱保持 SDOUT 和 ICC 引脚的状态。SDOUT 上只需要一个总线保持器，因此可以通过 **TX_KEEPEN** 寄存器位禁用此功能。使用 **TX_KEEPEN** 寄存器位可以将总线保持器配置为仅将总线保持 1 1LSB 或始终保持。此外，可以使用 **TX_KEEPEN** 寄存器位将保持器 LSB 驱动一个完整周期或半个周期。

TX_FILL 寄存器位用于 I²S 总线上只有一个放大器的单声道系统。当 **TX_FILL** 寄存器位设置为低电平时，放大器未使用的所有时隙都将用零填充。

当多个器件位于同一 I²S 总线上时，页 0x01 的 **SDOUT_HIZ** 寄存器会非常有用。每个器件都不知道总线上其他器件的时隙配置。需要在系统级别对 **SDOUT_HIZ** 寄存器进行适当的编程，以确保正确完成设置并且不会在内部和外部产生任何争用。

每个样本流由一个或两个 8 位时隙组成。扬声器电压感测和扬声器电流感测样本流是 16 位精度的，因此它们将始终使用两个 TX 时隙。PVDD 和 VBAT1S 电压流为 10 位精度，可以在 16 位字中进行左对齐传输（使用两个时隙），也可以截断为 8 位（前 8 个 MSB）并在单个时隙中传输。这是通过设置 **PVDD_SLEN** 和 **VBAT1S_SLEN** 寄存器位来配置的。内核温度和增益均为 8 位精度，并在单个时隙中传输。

每个样本流的时隙寄存器定义了 MSB 传输开始的位置。默认情况下，**VSNS_SLOT[5:0]** 寄存器位设置为 2（十进制），上面的 8 个 MSB 将在时隙 2 中传输，下面的 8 个 LSB 将在时隙 3 中传输。此样本流可以使用 **VSNS_TX** 寄存器位单独启用或禁用。**ISNS_SLOT[5:0]** 寄存器位默认设置为 0（十进制），并且可以使用 **ISNS_TX** 寄存器

位启用或禁用样本流。流的启用/禁用功能对于管理有限的 TDM 带宽会很有用，因为可能没有必要为总线上的所有器件传输所有流。

确保主动传输的样本流的时隙分配不产生冲突很重要。这将避免在冲突的位时隙中产生不可预测的传输结果（即未定义优先级）。

默认情况下，电流和电压值以完整的 16 位测量值传输。*IVMON_LEN[1:0]* 寄存器位可用于在一个时隙中仅传输 8 个 MSB 位或跨多个时隙传输 12 个 MSB 位值。当主机处理器只能处理 24 位 I²S/TDM 数据时，使用特殊的 12 位模式。该器件应配置为将电压感测时隙和电流感测时隙关闭 1 个时隙，并将消耗 3 个连续的 8 位时隙。在这种模式下，器件将发送前 12 个 MSB 位，然后发送由前一个时隙指定的接下来的 12 个 MSB 位。

如果时隙选择将传输置于帧边界之外，则发送器将在帧边界截断传输。

VBAT1S、PVDD 和温度测量使用 *VBAT1S_SLOT[5:0]*、*PVDD_SLOT[5:0]* 和 *TEMP_SLOT[5:0]* 寄存器位进行设置。若要启用每个样本流，寄存器位 *VBAT1S_TX*、*PVDD_TX* 和 *TEMP_TX* 必须设为高电平。时隙长度由 *VBAT1S_SLEN* 和 *PVDD_SLEN* 寄存器位进行选择。

对于 TDM 最终处理的音频时隙，使能和长度设置使用 *AUDIO_SLOT[5:0]*、*AUDIO_TX* 和 *AUDIO_SLEN* 寄存器位。

有关时隙状态的信息可以在 *STATUS_SLOT[5:0]* 寄存器位中找到。将 *STATUS_TX* 寄存器位设置为高电平会启用状态发送。

通过设置 *GAIN_SLOT[5:0]* 寄存器位，TX 限制器增益衰减的时隙配置可设置为 0（默认）至 63。它用于 ICC（[节 8.4.2.10](#)），可以通过 TDM 总线或 ICC 总线。若要使用此功能，需要将寄存器位 *GAIN_TX* 设置为高电平。

8.4.2 播放信号路径

8.4.2.1 高通滤波器

音频播放信号中直流和低频成分过多会损坏扬声器。TAS2780 采用高通滤波器 (HPF) 来防止 PCM 播放路径发生这种情况。*HPF_FREQ_PB[2:0]* 寄存器位会设置 HPF 的转折频率。通过将寄存器位设置为 3'b000，为该滤波器设置旁路。

8.4.2.2 放大器反转

TAS2780 将向 OUT_P 和 OUT_N 引脚输出非反相信号。通过将 *AMP_INV* 寄存器位设置为高电平，可以生成与数字输入值反相的输出。

8.4.2.3 数字音量控制和放大器输出电平

通过设置放大器输出电平和数字音量控制 (DVC) 来控制从音频输入到扬声器端子的增益。

使用 *AMP_LVL[4:0]* 寄存器位可对放大器输出电平设置进行编程。[节 8.9.9](#) 介绍了放大器电平。数字音量控制 (DVC) 默认设置为 0dB。应该注意的是，由于放大器中存在模拟削波，这些电平可能无法实现，因此它们只能用于传达增益。

公式 (1) 用于计算放大器输出电压：

$$V_{AMP} = INPUT + A_{DVC} + A_{AMP} \quad (1)$$

其中

- V_{AMP} 是以 dBV 为单位的放大器输出电压
- $INPUT$ 是相对于 0dBFS 的数字输入振幅，以 dB 为单位
- A_{DVC} 是数字音量控制设置值，以 dB 为单位
- A_{AMP} 是放大器输出电平设置值，以 dBV 为单位

通过设置 *DVC_LVL[7:0]* 寄存器位，DVC 可配置为 0dB 到 -100dB，步长为 0.5dB。大于 C8h 的设置值视作静音。当数字音量控制发生变化时，器件会根据 *DVC_RAMP_RATE[1:0]* 寄存器位的状态将音量斜升到新设置值。

如果将 *DVC_RAMP_RATE[1:0]* 位设置为 2'b11，则禁用音量斜坡。当系统控制器处理音量斜坡时，此设置可用于加速启动、关闭和数字音量更改。

D 类放大器采用闭环架构。公式 (2) 给出了输出信号削波的近似阈值。

$$V_{PK} = V_{SUP} * \frac{R_L}{R_{FET} + R_P + R_L} \quad (2)$$

其中：

- V_{PK} 是最大峰值未削波输出电压（单位为 V）
- V_{SUP} 是 D 类输出级的电源
- R_L 是扬声器负载（单位为 Ω ）
- R_P 是 PCB（路由、滤波器）上的寄生电阻（单位为 Ω ）
- R_{FET} 是功率级总电阻（HS FET、LS FET、检测电阻、键合、封装），单位为 Ω

当 VBAT1S 提供 D 类输出级时， R_{FET} 的典型值为 0.5Ω 。采用 PVDD 电源时， R_{FET} 的典型值为 0.25Ω 。

8.4.2.3.1 安全模式

安全模式是单一位，将在正向路径中启用 18dB 衰减。这与将 *DVC_LVL[7:0]* 寄存器位设为 24h (-18dB) 类似。当 *SMODE_EN* 位设为高电平时，*DVC_LVL[7:0]* 寄存器位将被忽略并禁用音量斜坡。

8.4.2.4 VBAT1S 电源

TAS2780 可在（也可以不在）外部 VBAT1S 电源下运行。在没有外部 VBAT1S 电源的情况下进行配置时，PVDD 电压将与内部 LDO 一同使用来生成该电源电压。去耦电容仍应按照表 9-1 中的建议进行安装。在本例中，从软件关闭转换之前，*VBAT1S_MODE* 位应设置为高电平。有关 VBAT1S 电源工作模式的更多详细信息，请参见节 11.1。

8.4.2.5 低压信号传输 (LVS)

TAS2780 会监测音频流的绝对值。

当输入最初超过由 *LVS_FTH[4:0]* 寄存器位设置的编程固定阈值时，D 类音频放大器由 PVDD 电源轨供电。如果信号电平降至低于该阈值的时间超过由 *LVS_HYS[3:0]* 位定义的迟滞时间，则 D 类电源将切换到 VBAT1S（请参阅图 8-4）。

LVS_HYS[3:0] 位设置的所有值将确保在 *BYP_EN* 引脚有效（高电平）前输出剩余的样本。当多个器件的 *BYP_EN* 引脚连接在一起时，任何需要电源电压高于阈值的器件都会将开漏输出拉至低电平。

当信号电平超过由 *LVS_FTH[4:0]* 位设置的上述编程固定阈值时，D 类电源将切换至 PVDD。

通过 *LVS_DLY[1:0]* 寄存器位对延迟进行编程之后，系统会使开漏 *BYP_EN* 引脚无效（主动将输出拉至低电平）。通过 *CDS_DLY[1:0]* 寄存器位对延迟进行编程之后，Y 桥将从 VBAT1S 电源切换至 PVDD 电源。

固定的 LVS 阈值是根据输出信号电平进行设置的，以 dBFS 为单位进行测量。

默认情况下，LVS 阈值配置为相对于 VBAT1S 电压的值。*LVS_TMODE* 位设置为高电平，*LVS_RTH[3:0]* 寄存器位设置为 3'b010（来自 VBAT1S 的 0.7V ）。

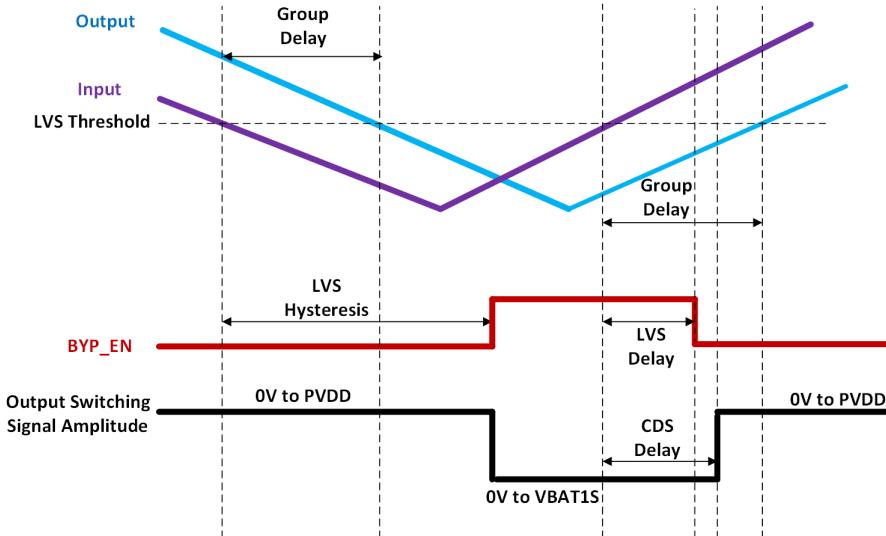


图 8-4. 低压信号传输

当 $CDS_MODE[1:0]=11$ (PWR_MODE2 来自节 11.1) 时，可以使用寄存器位 $LVS_FTH_LOW[1:0]$ 来设置 LVS 固定阈值。当 $CDS_MODE[1:0]=00$ (PWR_MODE1 来自节 11.1) 时，应使用寄存器位 $LVS_FTH[4:0]$ 来设置固定阈值。

计算 LVS 阈值时不应该考虑 BOP、限制器、热折返和热梯度增益衰减。

8.4.2.6 Y 桥

TAS2780 D 类输出使用 Y 桥配置来提高播放期间的效率。LVS (节 8.4.2.5) 在内部用于在 PVDD 和 VBAT1S 电源之间进行选择。当 PVDD 和 VBAT1S 都由外部提供给器件时，通过将 $CDS_MODE[1:0]$ 位设置为 2'b00 来启用此功能。在这种情况下，VBAT1S 电源轨必须能够提供功率 (最高 1W)。

如果未配置为 Y 桥模式，即使发生削波，该器件也将仅使用选定的 D 类输出电源。该器件可以仅使用 PVDD 来提供 D 类输出。在此配置中，VBAT1S 可以由外部电源提供 (寄存器位 $VBAT1S_MODE=0$) 或由内部 LDO 生成 (寄存器位 $VBAT1S_MODE=1$)。在这种情况下， $CDS_MODE[1:0]$ 位应设置为 2'b10。

在 VBAT1S 上具有低功耗的 TAS2780 Y 桥仅可用于在接近空闲时以非常低的功率切换到 VBAT1S 电源轨。这将减少接近空闲时的 D 类输出摆幅，并限制 VBAT1S 电源的电流要求。对于此模式，将 $CDS_MODE[1:0]$ 寄存器设置为 2'b11。

有关对电源工作模式进行编程的详细信息，请参阅节 11.1。

在 Y 桥模式下，如果 PVDD 降至低于 $(VBAT1S + 2.5V)$ 电平，那么 Y 桥将停止在电源之间切换，并保持在 PVDD 电源上。

8.4.2.7 噪声门

TAS2780 具有一个噪声门功能，可以监测输入信号，并在信号低于由 $NG_LVL[1:0]$ 位设置的阈值长于由 $NG_HYST[2:0]$ 寄存器位设置的时间时，关闭 D 类音频放大器通道。当信号上升至高于阈值时，D 类音频放大器会使七个采样通道重新通电，然后传输到音频输入接口的采样信号会到达 D 类音频放大器的 Y 桥。通过将 NG_EN 位设置为高电平来启用此功能。启用之后，不需要额外的外部控制，即可在器件处理延时范围内使通道上电和断电。通过将 NG_DVR_EN 位设置为低电平，也可以在噪声门运行期间使用音量斜坡。

噪声门可以配置为更高的分辨率，代价是要增加 I²C 写入。使用 $NGFR_EN$ 位来启用此模式，并使用寄存器位 $NGFR_LVL[23:0]$ 来设置高分辨率。使用 $NGFR_HYST[18:3]$ 寄存器位可设置高分辨率迟滞。

8.4.2.8 具有欠压保护功能的电源跟踪限制器

TAS2780 包含一个电源跟踪限制器，用于控制失真和欠压保护以减少欠压事件。使用芯片间增益调整 (ICGA) (节 8.4.2.10) 功能，可以在多个器件间调整该块导致的增益衰减。由 *DEV_MAX_ATTN[6:0]* 寄存器位设置的最大器件衰减可用于限制限制器和欠压衰减的组合。

电源跟踪限制器 (STL) (节 8.4.2.8.1) 和欠压保护 (BOP) (节 8.4.2.8.2) 是独立配置的。如果 STL 和 BOP 需要降低增益，ICGA (如果已启用) 会使多个器件增益保持同步。但是，BOP 将在器件中具有优先权。为了防止 STL 和 BOP 同时对系统进行调整，一旦触发 BOP，STL 和 ICGA 将暂停，直到它完全释放。

通过设置 *ICG_MODE* 寄存器位，可以将应用于器件的衰减选择为限制器衰减 (ICLA) 和欠压衰减 (ICBA) 的总和或两者最大值。

8.4.2.8.1 电源跟踪限制器 (STL)

TAS2780 会监控 PVDD 电源电压和音频信号，以便在音频信号峰值超过可编程阈值时自动降低增益。这有助于防止削波并在电池充电结束的情况下延长播放时间。

通过将 *LIM_EN* 位寄存器设置为高电平来启用电源跟踪限制器功能。

提供可配置的启动速率、保持时间和释放速率来控制限制器的动态响应 (*LIM_ATK_RT[3:0]*、*LIM_HLD_TM[2:0]* 和 *LIM_RLS_RT[3:0]* 寄存器位)。

限制器应用的最大衰减水平可通过 *LIM_MAX_ATTN[3:0]* 寄存器位进行配置。如果限制器模式正在启动并且达到最大衰减，则增益将不会进一步降低。

当输出信号电平大于限制器阈值时，限制器开始降低增益。限制器可配置为以最小阈值跟踪低于可编程拐点的 PVDD。下面的图 8-5 显示了将限制器配置为限制到一个恒定电平，而不管 PVDD 电平如何。若要实现此行为，请通过 *LIM_TH_MAX[31:0]* 寄存器位将限制器最大阈值设置为所需水平。将限制器拐点 (寄存器位 *LIM_INF_PT[31:0]*) 设置为低于允许的最小 PVDD 设置值。由寄存器位 *LIM_TH_MIN[31:0]* 设置的限制器最小阈值不会影响此用例中的限制器行为。

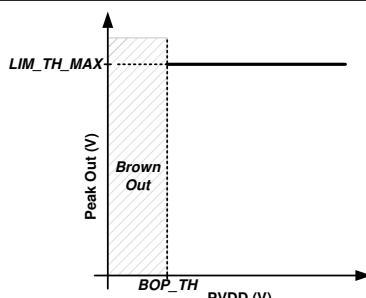


图 8-5. 具有固定阈值的限制器

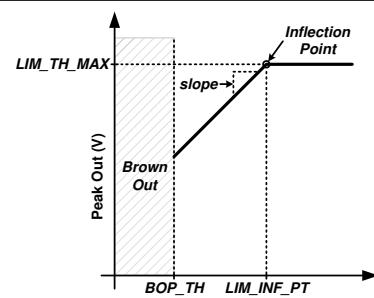


图 8-6. 具有拐点的限制器

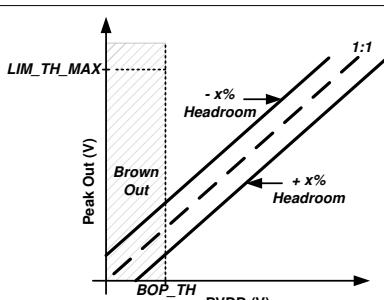


图 8-7. 具有动态阈值的限制器

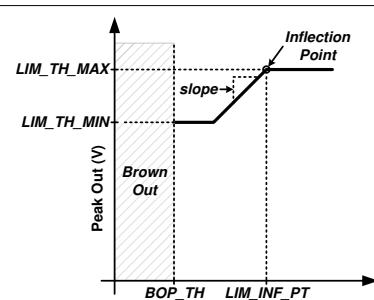


图 8-8. 具有拐点和最小阈值的限制器

图 8-6 显示了如何配置限制器以跟踪低于特定电平的 PVDD 电源，而无需设置最小阈值。将 *LIM_TH_MAX[31:0]* 寄存器位设置为所需的阈值，并将 *LIM_INF_PT[31:0]* 寄存器位设置为限制器将开始降低 PVDD 阈值的所需拐点。*LIM_SLOPE[31:0]* 寄存器位可用于通过 PVDD 更改限制器跟踪的斜率。PVDD 每下降 1V，默认值 1V/V 就会将阈值降低 1V。如果需要，可以对更激进的跟踪斜率进行编程。将 *LIM_TH_MIN[31:0]* 位编程到低于最小 PVDD 可防止限制器在跟踪 PVDD 电源时遇到最小阈值降低的情况。

可以使用其他方式配置具有电源跟踪斜率的限制器。通过将 *LIM_HR_EN* 寄存器位设置为高电平，可以通过设置 *LIM_DHR[4:0]* 寄存器位，使用 1V/V 斜率将余量指定为电源电压的百分比。例如，如果指定 -10% 的余量，则峰值输出电压将设置为比 PVDD 高 10%。在图 8-7 所示的这个用例中，从高于电源电压的信号开始限制，并将产生固定削波。如果指定 +10% 的正余量，则峰值输出电压将动态设置为比当前 PVDD 低 10%。在这个用例中，将从低于电源电压的信号电平开始限制，并会防止发生削波。

若要实现仅跟踪 PVDD 达到最小阈值的限制器，请按照前面的示例配置限制器 *LIM_TH_MAX [31:0]* 和 *LIM_SLOPE[31:0]* 寄存器位。然后，还要将 *LIM_TH_MIN[31:0]* 寄存器位设置为所需的最小阈值。低于此最小阈值的电源电压将不会继续降低信号输出电压。图 8-8 展示了这种情况。

通过将寄存器位 *LIM_HR_EN* 设置为低电平，限制器机制取决于最大/最小阈值、拐点和斜率的设置。一旦将该位设置为高电平，限制器动态余量将被启用。

当 BOP (欠压保护) 事件发生时，可以暂停限制器更新 (*LIM_PDB* 寄存器位设置为高电平)，直到 BOP 完全释放。这可用于防止两个保护系统之间发生不良的交互。

8.4.2.8.2 欠压保护 (BOP)

欠压保护 (BOP) 功能可为专用限制器提供优先输入，以对充电结束时会导致系统级欠压的电源电压瞬态骤降产生快速响应。当电源电压降至 BOP 阈值以下时，限制器开始以可配置的启动速率降低增益。当电源电压升至 BOP 阈值以上时，限制器将在已设定的保持时间后开始释放。BOP 功能可以通过将 *BOP_EN* 寄存器位设置为高电平来启用。根据应用需要，可以使用 *BOP_SRC* 寄存器位将欠压电源设置为 PVDD (*BOP_SRC =1*) 或 VBAT1S (*BOP_SRC =0*)。应该注意的是，BOP 功能独立于限制器，如果启用，即使电源跟踪限制器被禁用，它也会起作用。

随着电源电压持续下降，可配置 BOP 通过四个级别来降低增益。BOP 阈值级别 3 通过 *BOP_TH3[7:0]* 寄存器位设置，阈值级别 2 通过 *BOP_TH2[7:0]* 寄存器位设置，级别 1 阈值通过 *BOP_TH1[7:0]* 位设置，级别 0 通过 *BOP_TH0[7:0]* 寄存器位设置。

可以单独禁用未使用的 BOP 级别 (寄存器位 *BOP_DIS0*、*BOP_DIS1*、*BOP_DIS2*、*BOP_DIS3*)，从而灵活使用一到四这四个级别。为确保正常运行，应从级别 3 开始，按顺序禁用各级别。

每个级别都有单独的启动速率 (寄存器位 *BOP_ATK_RT0[2:0]* 至 *BOP_ATK_RT3[2:0]*)、启动步长 (寄存器位 *BOP_ATK_ST0[3:0]* 至 *BOP_ATK_ST3[3:0]*)、释放速率 (寄存器位 *BOP_RLS_RT0[2:0]* 至 *BOP_RLS_RT3[2:0]*)、释放步长 (寄存器位 *BOP_RLS_ST0[3:0]* 至 *BOP_RLS_ST3[3:0]*)、停留时间 (寄存器位 *BOP_DT0[2:0]* 至 *BOP_DT3[2:0]*)、保持时间 (寄存器位 *BOP_HT0[2:0]* 至 *BOP_HT3[2:0]*)、最大衰减 (*BOP_MAX_ATTN0[4:0]* 至 *BOP_MAX_ATTN3[4:0]*)。

为使器件正常运行，必须满足以下条件：

- *BOP_MAX_ATTN0 > BOP_MAX_ATTN1 > BOP_MAX_ATTN2 > BOP_MAX_ATTN3*
- *BOP_TH 级别 3 > BOP_TH 级别 2 > BOP_TH 级别 1 > BOP_TH 级别 0*。

使用寄存器 *BOP_CFG4*、*BOP_CFG9*、*BOP_CFG14*、*BOP_CFG20* 的位 *BOP_MAX_ATTN* 对衰减水平进行编程。寄存器 *BOP_CFG5*、*BOP_CFG10*、*BOP_CFG15*、*BOP_CFG21* 用于设置 BOP 阈值级别。

在发生 BOP 事件时，TAS2780 也可以通过达到级别 0 来立即静音然后关断器件 (如果 *BOP_SHDN* 寄存器位设置为高电平)。为了让器件再次继续播放音频，它必须在软件/硬件关断状态之间进行切换。如果由 *BOP_HTO÷4[2:0]* 寄存器位设置的保持时间为 7h (无限)，则器件需要在静音或软件/硬件关断状态之间进行切换，或者寄存器位 *BOP_HLD_CLR* 可以设置为高电平，导致器件退出保持状态并开始释放。该位将自行清除，并始终读回低电平。

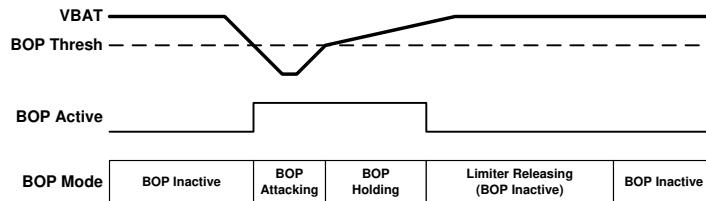


图 8-9. 欠压保护事件

TAS2780 BOP 引擎将跟踪当前级别状态、已使用的最低 BOP 级别和测得的最低 BOP 电源电压。此信息会不断更新，直到请求为止。若要访问此信息，寄存器 *BOP_STAT_HLD* 应设置为高电平。这将暂停当前状态 (*BOP_STAT_STATE[3:0]*) 和最低 BOP 级别 (*BOP_STAT_LLVL[2:0]*) 寄存器位的更新，以便读回它们。读取完成后，应将寄存器位 *BOP_STAT_HLD* 再次设置为低电平，以清除当前 BOP 状态寄存器并根据当前 BOP 状态重新启用更新。

自上次读取以来的最低 PVDD 测量值可在寄存器位 *BOP_STAT_PVDD[9:0]* 中获得，前提条件是 *BOP_STAT_HLD* 寄存器位在读取前设置为高电平。

如果电源电压的上升速度快于较低级别的释放速度，则不会达到更高 BOP 级别的保持条件（无限或非无限）。具体来说，能否达到某个级别的无限保持取决于更低级别的释放速率，因此即使设置了无限保持，也可能无法达到。

8.4.2.9 低电池电量跟踪限制器 (LBTL)

VBAT1S 限制器在较低的 VBAT1S 电压 (< 3.2V) 下使通道增益衰减，以便减少最大电力输送并防止热关断。

通过对 VBAT1S 进行 SAR 测量，限制器根据下面的公式计算其增益。

$$LBTL_GAIN (dBV) = 21dBV + VBLIM_GAIN (dBV) \quad (3)$$

如果已设定的信号增益（放大器电平和 DVC）符合以下条件：

$$A_{AMP} + A_{DVC} < LBTL_GAIN, \quad (4)$$

不会激活 LBTL 机制。

来自公式 (3) 的 *VBLIM_GAIN* 取决于 VBAT1S 电平（请参见下表）。

表 8-3. VBLIM_GAIN 与 VBAT1S

VBAT1S [V]	VBLIM_GAIN [dBV]
3.2	0
3.1	-0.5
3	-0.75
2.9	-1.2
2.8	-1.56
2.7	-2

信号链中的总增益将是由 SPL、BOP 和 LBTL 定义的最小增益。

8.4.2.10 芯片间增益调整 (ICGA)

TAS2780 支持使用专用的 ICC 功能（节 8.4.2.10.1），在不同的器件或 TDM 输出总线 (SDOUT) 内动态调整 STL 和欠压 BOP。这确保了在限制或欠压事件期间通道间增益的一致性，因为增益的变化取决于音频内容，音频内容可能因通道而异。每个器件可以配置为与指定数量的其他器件相一致，这样就可以创建仅彼此一致的器件分组。

可选择通过 24 位时隙中的 SDOUT 引脚或 ICC 引脚上的每个器件来传输 STL 和 BOP 活动。当启用限制器和欠压保护时，数据包括一个 11 位字（用于限制器）和一个 13 位字（用于欠压数据）。如果仅启用限制器，则数据将为 12 位字（用于限制器数据）。对于要从 *ICGA_SLOT[5:0]* 寄存器位指定的第一个时隙开始对齐的所有器件，增益衰减应在相邻时隙中进行传输。只要器件相邻，器件的顺序并不重要。通过 *GAIN_SLOT[5:0]* 寄存器位来配置限制器增益衰减的时隙，通过将 *GAIN_TX* 寄存器位设置为高电平来启用。*ICGA_SEN[7:0]* 寄存器位指定了应侦听哪些时隙以进行增益调整。这样就可以将任意数量（两到八个之间）的器件组合在一起。应至少启用其中两个器件才能进行调整。

若要启用芯片间限制器调整，*ICLA_EN* 寄存器位应设置为高电平。若要启用芯片间 BOP 调整，*ICBA_EN* 寄存器位应设置为高电平。所有器件都应采用完全相同的限制器和欠压保护设置。

8.4.2.10.1 芯片间通信 (ICC) 引脚

TAS2780 具有专用的 ICC 总线引脚，不消耗 TDM 总线上的时隙即可实现增益调整 (ICGA)。ICC 引脚连接至系统中的所有 TAS2780 器件，并使用寄存器位 *GAIN_SLOT[5:0]* 来配置时隙。此总线使用 TDM (节 8.4.1) BCLK 和 FSYNC 输入，并且要求使用相同的采样时钟来配置所有器件。ICC 引脚支持来自 SDOUT 引脚 (TDM 总线) 的单独总线保持器配置。如果禁用了 ICC 引脚或用于 GPIO 功能，则在 TDM 总线而不是 ICC 引脚上发生 ICGA (节 8.4.2.10)。寄存器位 *ICC_MODE[2:0]* 用于设置 ICC 引脚功能。

8.4.2.11 D 类设置

8.4.2.11.1 同步

TAS2780 D 类放大器支持展频 PWM 调制，可通过将 *AMP_SS* 寄存器位设置为高电平来启用。这有助于降低系统中的 EMI。

默认情况下，D 类放大器的开关频率基于器件中经过修整的内部振荡器。若要同步切换到音频采样率，请将 *CLASSD_SYNC* 寄存器位设置为高电平。当 D 类与音频采样率同步时，必须根据基于 44.1kHz 或 48kHz 频率的音频采样率设置 *RAMP_RATE* 寄存器位。

对于 44.1、88.2 和 176.4kHz，请将 *RAMP_RATE* 位设置为高电平；对于 48、96 和 192kHz，则将此位设置为低电平。这可确保内部斜坡发生器具有适当的斜率。

8.4.2.11.2 输出压摆率控制

输出压摆率可以使用来自页 0x01、寄存器 0x4C 的寄存器位 *EDGE_CTRL[1:0]* 进行编程。

默认情况下，如果 PVDD 电源低于 20V，则输出压摆率会很快。如果 PVDD 高于 20V，则压摆率会自动变慢。

或者，若要提高 EMI 性能，可以通过将 *EDGE_CTRL[1:0]* 位设置为 2'b11，在整个 PVDD 电源范围内将压摆率设置为慢速。

8.4.3 SAR ADC

SAR ADC 负责监控 PVDD 电压、VBAT1S 电压和内核温度。这些转换的结果可通过寄存器读回功能 (*PVDD_CNV[11:0]*、*VBAT1S_CNV[11:0]* 和 *TMP_CNV[7:0]* 寄存器位) 获得。PVDD 和 VBAT1S 电压转换也被限制器和欠压保护模块使用。

默认情况下，当 BOP 源为 VBAT1S (*BOP_SRC=0*) 或者 BOP 源为 PVDD (*BOP_SRC=1*) 时，VBAT1S 转换与 PVDD 和温度一同启用。若要禁用 VBAT1S 转换，请将位寄存器 *CONV_VBAT* 设置为低电平。

ADC 以固定的 192kHz 采样率运行，转换时间为 5.2μs。

温度的采样率为 10K 样本/秒。

PVDD 和 VBAT1S 电压以及内核温度是使用页 0x00 的寄存器 0x52 至 0x56 中的公式计算出的。

寄存器位内容应始终从 MSB 读取到 LSB。

8.4.4 电流和电压 (IV) 检测

TAS2780 提供扬声器电压和电流检测测量值，用于实时监控扬声器行为。VSNS_P 和 VSNS_N 引脚应连接在任何铁氧体磁珠滤波器之后，如果未使用 EMI 滤波器，则应直接连接到 OUT_P 和 OUT_N 接线。V 检测连接消除

了封装、PCB 互连或铁氧体磁珠滤波器电阻引起的压降误差。V 检测连接还用于后置滤波器反馈（[节 8.4.5](#)），以纠正铁氧体磁珠引起的任何压降而导致的增益误差或非线性。需要注意的是，在 VSNS 端子之后的任何互连电阻都不会被校正，因此建议将 VSNS 引脚连接到尽可能靠近负载的位置。

电压和电流检测 ADC 具有直流阻断滤波器。可以调整此滤波器截止频率，也可以使用 *HPF_FREQ_REC[2:0]* 寄存器位绕过滤波器。

I 检测和 V 检测块可以通过编程以将 *ISNS_PD* 和 *VSNS_PD* 寄存器位设为低电平来上电。断电时，器件将为断电块返回空样本。

8.4.5 后置滤波器反馈 (PFFB)

该器件通过关闭外部滤波器之后的放大器反馈环路来支持后置滤波器反馈。使用器件的 VSNS_N 和 VSNS_P 端子来应用反馈。可以通过 *PFFB_EN* 寄存器位来禁用此功能，例如，如果实现了违反放大器环路稳定性的外部滤波器。禁用 PFFB 时，反馈将从器件的 OUT_N 和 OUT_P 引脚实现内部路由。

在 PFFB 运行模式下，外部滤波器必须满足以下条件： $f_0 > 10\text{MHz}$ 且 $f_0/Q > 2.5\text{MHz}$ (f_0 和 Q 是外部滤波器的截止频率和品质因数)。

8.4.6 负载诊断功能

TAS2780 可以检查扬声器端子是否开路或短路。这可用于验证扬声器的连续性或扬声器的轨迹。整个操作由 TAS2780 执行，并在完成时使用 IRQZ 引脚或通过读取 I²C 总线来报告结果。可使用外部音频时钟（寄存器位 *LDG_CLK=0*）或内部振荡器（*LDG_CLK=1*）来执行负载诊断。

使用 *LDG_RES_UT[31:0]* 和 *LDG_RES_LT[31:0]* 寄存器位，可配置扬声器开路（上部 - UT）和短路（下部 - LT）阈值。通过选择由 *MODE[2:0]* 寄存器位设置的其中一个负载诊断模式来运行诊断。负载诊断可以在转换到有效运行模式之前运行，或者在完成后独立返回到软件关断模式。当负载诊断运行时，它会在 -35dBFS 下产生 22kHz 频率，持续 100ms，并测量扬声器轨迹的电阻。在由 *LDG_AVG[1:0]* 寄存器位指定的时间内对结果取平均值。测得的扬声器阻抗可从 *LDS_RES_VAL[31:0]* 寄存器位读取。

8.4.7 热折返

TAS2780 会监控内核温度，并在内核温度达到设定阈值时自动限制音频信号。建议使用热折返寄存器来配置此保护机制，因为内部 DSP 将对每个寄存器执行必要的计算。

可以通过 *TFB_EN* 寄存器位来禁用热折返。如果内核温度达到由 *TF_TEMP_TH[31:0]* 寄存器位设置的值，此功能将开始衰减音频信号，以防止器件因过热而关断。它将通过在 *TF_LIMS[31:0]* 寄存器位中设置的值来衰减音频信号（在由 *TF_TEMP_TH[31:0]* 寄存器位设置的温度范围内）。热折返启动的固定速率为 0.25dB/ms。可以使用寄存器位 *TF_MAX_ATTN[31:0]* 来指定最大衰减。但是，如果器件继续升温，最终将触发过温。在衰减开始释放之前，针对由寄存器位 *TF_HOLD_CNT[31:0]* 设置的多个样本，衰减将保持。

8.4.8 过功率保护

TAS2780 会监测内部功率 FET 的温度。如果最大持续功率很高且功率 FET 的温度高于阈值，则内部保护电路会触发热折返，并且如果温度仍在升高，则器件会关闭。

该保护机制基于两个阈值 TH1 和 TH2。TH1 阈值设置为比内部带隙测得的温度高 116°C，但不低于 250°C。TH1 阈值触发热折返。

TH2 阈值比 TH1 高 40°C，并会触发热关断。

通过将寄存器 0x47、页 0x01 的位 *TG_TH2* 和 *TG_TH1* 设置为低电平，可以禁用这两个检测机制。

8.4.9 低电池电量保护

对于低于 3.4V 的 VBAT1S 电源，功率 FET 可以在更高的负载电流下进入饱和状态，因此，连接到 PVDD 的 FET 进入热失控状态会导致器件损坏。

为了防止损坏，需要根据内部 SAR ADC 测得的 VBAT1S 电平来调整 OCP 限制。下表显示了会调整 OCP 的阈值以及用于对这些阈值进行编程的寄存器设置。

检测到 VBAT1S 电源电平低于 3.4V 之后，在对寄存器编程之前，器件需要置于软件关断模式或处于空闲模式。

表 8-4. OCP 阈值与 VBAT

VBAT1S 范围	PVDD OCP 电平	簿/页/寄存器 - 新设置
VBAT1S $\geq 3.4V$	6.6A	不适用
$3.1V \leq VBAT1S < 3.4V$	6A	B_0/P_0/R_6 - 01
$2.9V \leq VBAT1S < 3.1V$	5.3A	B_0/P_0/R_6 - 02
$2.7V \leq VBAT1S < 2.9V$	4.3A	B_0/P_FD/R_3A - 7D B_0/P_FD/R_3B - 参阅节 10.7 B_0/P_FD/R_5C - C0

仅在 VBAT1S 由外部供电的电源模式下才需要对上述 OCP 阈值进行控制，同时，D 类输出打开 PVDD (PWR_MODE0 , PWR_MODE1)。

8.4.10 时钟和 PLL

该器件时钟源自 SBCLK 输入时钟。表 8-5 和表 8-6 显示了每个采样率和 SBCLK 与 FSYNC 之比的有效 SBCLK 时钟频率。

表 8-5. 支持的 SBCLK 频率 (基于 48kHz 的采样率)

采样率 (kHz)	SBCLK 与 FSYNC 之比						
	16	24	32	48	64	96	125
48kHz	768kHz	1.152MHz	1.536MHz	2.304MHz	3.072MHz	4.608MHz	6MHz
96kHz	1.536MHz	2.304MHz	3.072MHz	4.608MHz	6.144MHz	9.216MHz	12MHz
SBCLK 与 FSYNC 之比							
采样率 (kHz)	128	192	250	256	384	500	512
	6.144MHz	9.216MHz	12MHz	12.288MHz	18.432MHz	24MHz	24.576MHz
96kHz	12.288MHz	18.432MHz	24MHz	24.576MHz	-	-	-

表 8-6. 支持的 SBCLK 频率 (基于 44.1kHz 的采样率)

采样率 (kHz)	SBCLK 与 FSYNC 之比						
	16	24	32	48	64	96	125
44.1kHz	705.6kHz	1.0584MHz	1.4112MHz	2.1168MHz	2.8224MHz	4.2336MHz	5.5125MHz
88.2kHz	1.4112MHz	2.1168MHz	2.8224MHz	4.2336MHz	5.6448MHz	8.4672MHz	11.025MHz
SBCLK 与 FSYNC 之比							
采样率 (kHz)	128	192	250	256	384	500	512
	5.6448MHz	8.4672MHz	11.025MHz	11.2896MHz	16.9344MHz	22.05MHz	22.5792MHz
88.2kHz	11.2896MHz	16.9344MHz	22.05MHz	22.5792MHz	-	-	-

如果通过 **SAMP_RATE[2:0]** 寄存器位正确配置了采样率，则只要 SBCLK 与 FSYNC 之比有效，就无需额外配置。该器件将检测不正确的 SBCLK 频率、SBCLK 与 FSYNC 之比以及播放路径上的音量降低，以便最大限度地减少可闻失真。检测到时钟错误后，如果 **DIS_CLK_HALT** 位为低电平，器件将在由 **CLK_HALT_TIMER[2:0]** 寄存器位设置的时间后进入低功耗停机模式。此外，如果 **CLK_PWR_UD_EN** 寄存器位设置为高电平，器件可以在有效时钟信号上自动进行上电和断电。启用此功能时不应更改器件采样率。在此模式下，**DIS_CLK_HALT** 位寄存器应设置为低电平，以使此功能正常运行。

8.4.11 超声波

TAS2780 具有专用电源模式 (PWR_MODE3)，可在存在检测、手势识别等高级超声波应用中播放超声波。

播放超声波时，建议使用以下设置：

在 PWR_MODE3 工作模式下，D 类的输出级将由外部 VBAT1S 电源轨供电。

8.4.12 回声基准

TAS2780 可以环回 DSP 输出。

此功能允许用户执行噪声消除或回声校正算法。

方框图如下图所示。

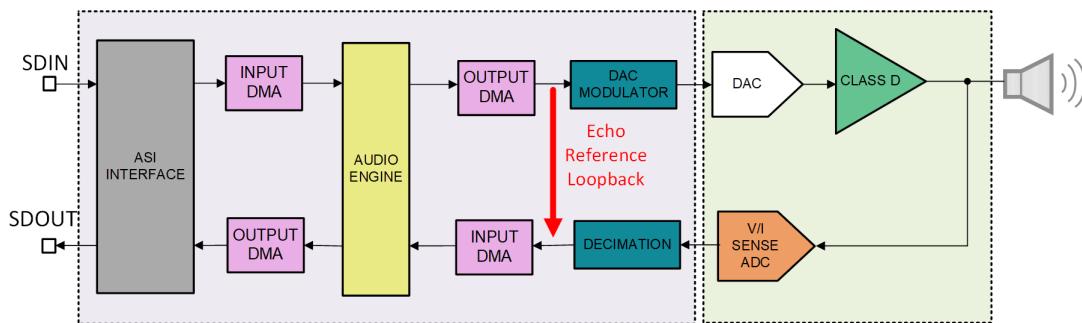


图 8-10. 回声基准环回

可以通过配置 *AUDIO_TX* 寄存器位来启用回声基准。可以使用 *AUDIO_SLEN* 和 *AUDIO_SLOT[5:0]* 寄存器位选择时隙长度和时隙。

8.5 工作模式

8.5.1 硬件关断

如果 *SDZ* 引脚为低电平有效，则器件会进入硬件关断模式。在硬件关断模式下，器件会消耗来自 AVDD、IOVDD、PVDDPVDDH 和 VBAT1S 电源的最小静态电流。在此模式下所有寄存器会丢失状态，且禁用 I²C 通信。

默认情况下，当 *SDZ* 引脚变为低电平时，在由可配置的关断计时器（寄存器位 *SDZ_TIMEOUT[1:0]*）设置的超时之后，器件会强制进入硬件关断模式。如果在音频播放过程中 *SDZ* 为低电平有效，则器件会缓慢降低音频的音量，停止 D 类开关，关断模拟和数字块，并最终将器件置于硬件关断模式。器件还可以配置为强制硬件关断模式，在这种情况下，它不会尝试缓慢地禁用音频通道。可以使用 *SDZ_MODE[1:0]* 寄存器位来控制关断模式。

释放 *SDZ* 引脚时，器件会对 *ADDR* 引脚进行采样，并进入软件关断模式。

8.5.2 模式控制和软件复位

TAS2780 模式可以通过写入 *MODE[2:0]* 寄存器位来配置。

通过将 *SW_RESET* 寄存器位设置为高电平，可以实现软件复位。此位可自行清除。启用之后，即会将所有寄存器还原为其默认值。

8.5.3 软件关断

软件关断模式会将播放音频所需的所有模拟块关闭，但不会导致器件丢失寄存器状态。

这些寄存器可通过 I²C 接口获得。

通过将 *MODE[2:0]* 寄存器位设置为 3'b010，可以启用软件关断。如果在软件关断有效时正在播放音频，则 D 类音频放大器将在关断前缓慢降低音量。当软件关断失效后，D 类音频放大器将开始恢复，音量将缓慢升回所设定的数字音量值。

8.5.4 静音模式

TAS2780 会通过将 *MODE[2:0]* 寄存器位设置为 3'b001，缓慢降低 D 类放大器的音量，以达到静音状态。在静音期间，D 类放大器仍开启，但不传输音频内容。如果取消静音设置，则器件会使音量缓慢升回设定好的数字设置值。

8.5.5 有效运行模式

在有效运行模式下，D 类切换并播放音频。如果启用，扬声器电压和电流感测可正常运行。将 *MODE[2:0]* 寄存器位设置为 3'b000 可进入有效运行模式。

8.5.6 诊断模式

TAS2780 具有一个诊断发生器，无需任何 PCM 时钟即可使用该诊断发生器。如果 *DG_CLK* 寄存器位设置为低电平，内部振荡器用于生成由 *DG_SIG[4:0]* 寄存器位选择的测试模式。对于正弦波生成，应首先设置采样频率 f_s （使用 *SAMP_RATE[2:0]* 寄存器位）。

可使用 *DG_DC_VAL[31:0]* 寄存器位设置诊断模式的可编程直流电平。

若要播放直流诊断音，请将寄存器 0x04 中的 *HPF_FREQ_PB[2:0]* 位设置为 0h（禁用直流阻断器）。

8.5.7 噪声门模式

在该节描述的这种工作模式下，TAS2780 会监测信号，并在信号低于阈值时关闭 D 类音频放大器。

8.6 故障和状态

在上电序列期间，监控 AVDD 引脚的电路将使器件保持在复位状态（包括所有配置寄存器），直到电源有效。在 AVDD 有效且 SDZ 引脚被释放之前，器件不会退出“硬件关断”。一旦 SDZ 被释放，数字内核稳压器将会上电，从而能够检测工作模式。如果 AVDD 低于欠压阈值，系统将立即强制器件进入复位状态。

如果电源低于 PVDD 欠压阈值（由寄存器位 *PVDD_UVLO_TH[5:0]* 设置），该器件还监控 PVDD 电源并将模拟内核保持在断电状态。如果 TAS2780 处于有效运行状态并发生欠压故障，模拟模块将立即断电以保护器件。这些故障会被锁存，需要通过硬件或软件关断来清除故障。锁存寄存器将报告欠压故障。

如果器件检测到 TDM 时钟出现如下任何故障，则会过渡到软件关断模式：

- 无效的 SBCLK 与 FSYNC 之比
- FSYNC 频率无效
- SBCLK 或 FSYNC 时钟停止

检测到 TDM 时钟错误后，器件会尽快过渡到软件关断模式，以限制音频失真的可能性。一旦修复了所有 TDM 时钟错误，器件音量就会恢复到之前的播放状态。在 TDM 时钟错误期间，如果将时钟错误中断屏蔽寄存器位 *IM_TDMCE* 设置为低电平，则 IRQZ 引脚将置为低电平。时钟故障在锁存故障状态寄存器（位 *IR_TDMCEJ*）中也可用于回读。

备注

在对 I²C 进行编程以进入有效运行模式之前，必须有可用的 TDM 时钟。在不存在时钟的情况下进入有效运行模式将触发时钟错误，器件也将进入软件关断状态，并且将引发与时钟错误相关的中断。

TAS2780 还会监控内核温度和 D 类负载电流，如果其中任何一个超过安全值，就将进入软件关断模式。和 TDM 时钟错误一样，如果故障中断屏蔽寄存器位对于过热和过流设置为低电平，则 IRQZ 引脚将置为低电平。故障状态也可以在锁存的故障寄存器中进行监控。

内核过热和 D 类过流错误可以是锁存的（例如，器件将进入“软件关断”，直到应用了硬件或软件关断序列），也可以将它们编程为在规定时间后自动重试。此行为可以在 *OTE_RETRY*、*OCE_RETRY* 寄存器位中进行配置（分别针对过热和过流）。即使在锁存模式下，D 类在出现过热或过流错误后也不会尝试重试，直到重试时间段

(1.5秒)结束。这可以防止以快速方式对器件施加重复应力，从而导致器件损坏。如果器件已通过硬件或软件关断循环，它将仅在重试时间段后开始运行。

默认情况下，所有重试功能都会被禁用。

当退出软件关断模式进入有效运行模式时(例如：*MODE[2:0]*位从010b到000b)，如果检测到PVDD欠压，则器件将重新进入软件关断模式，并且将标记一个中断(*IL_PUVLO*)。若要退出此故障，用户需要使用*MODE[2:0]*位清除中断并在软件关断模式下对器件进行编程，然后再尝试进入运行模式。

如果检测到内部VBAT1S LDO欠压并标记*IL_LDO_UV*中断，则PWR_MODE2中可能会发生类似情况。

状态寄存器(和IRQZ引脚，如果通过状态屏蔽寄存器启用)还指示限制器的行为，包括何时激活限制器、何时PVDD低于拐点、何时应用最大衰减、限制器何时处于无限保持状态以及限制器何时静音。

当器件在PWR_MODE2下运行时，VBAT1S引脚由内部LDO供电。保护电路会监控该模块，并在发生欠压、过压或LDO过载时产生故障。如果触发这些故障之一，器件将进入软件关断模式。

IRQZ引脚是一个漏极开路输出，在未屏蔽的故障条件下置位为低电平，因此必须通过一个电阻器将其上拉至IOVDD。提供了一个内部上拉电阻，可以通过将*IRQZ_PU*寄存器位设置为高电平来访问(连接到引脚)。

IRQZ中断配置可以使用*IRQZ_PIN_CFG[1:0]*寄存器位进行设置。*IRQZ_POL*寄存器位会设置中断极性。

*INT_LTCH_CLR*寄存器位允许清除所有中断锁存寄存器位。

仅当器件处于有效运行工作模式时，实时标志寄存器才有效。如果器件因I²命令或由于下述任何故障情况而关断，则有效运行标志将被复位。在这种情况下，锁存标志不会被复位，用户可以读取它们的状态。

表 8-7. 故障中断屏蔽

中断	实时寄存器位	锁存寄存器位	屏蔽寄存器位	默认值(1=屏蔽)
温度超过105°C	IL_TO105	IR_TO105	IM_TO105	1
温度超过115°C	IL_TO115	IR_TO115	IM_TO115	1
温度超过125°C	IL_TO125	IR_TO125	IM_TO125	1
温度超过135°C	IL_TO135	IR_TO135	IM_TO135	1
过热错误	器件处于关断状态	IR_OT	IM_OT	0
过流错误	器件处于关断状态	IR_OC	IM_OC	0
TDM时钟错误	器件处于关断状态	IR_TDMCE	IM_TDMCE	1
TDM时钟错误：无效的SBCLK比率或FS率		IR_TDMCEIR		
TDM时钟错误：FS发生动态更改		IR_TDNEFC		
TDM时钟错误：SBCLK FS之比发生动态更改		IR_TDMCERC		
BOP有效	IL_BOPA	IR_BOPA	IM_BOPA	0
BOP级别0有效	IL_BOPL0A	IR_BOPL0A	IM_BOPL0A	0
BOP级别1有效	IL_BOPL1A	IR_BOPL1A	IM_BOPL1A	0
BOP级别2有效	IL_BOPL2A	IR_BOPL2A	IM_BOPL2A	0
BOP级别3有效	IL_BOPL3A	IR_BOPL3A	IM_BOPL3A	0
BOP无限保持	IL_BOPIH	IR_BOPIH	IM_BOPIH	1
BOP静音	IL_BOPM	IR_BOPM	IM_BOPM	1
PVDD低于限制器拐点	IL_PBIP	IR_PBIP	IM_PBIP	1
限制器运行	IL_LIMA	IR_LIMA	IM_LIMA	1
限制器最大衰减	IL_LIMMA	IR_LIMMA	IM_LIMMA	1
PVDD UVLO	器件处于关断状态	IR_PUVLO	IM_PUVLO	0
VBAT1S UVLO	器件处于关断状态	IR_VBAT1S_UVLO	IM_VBAT1S_UVLO	0
OTP CRC错误	器件处于关断状态	IR_OTPCRC		

表 8-7. 故障中断屏蔽 (continued)

中断	实时寄存器位	锁存寄存器位	屏蔽寄存器位	默认值 (1 = 屏蔽)
VBAT 增益限制器	IL_VBATLIM	IR_VBATLIM	IM_VBATLIM	1
负载诊断完成		IR_LDC	IM_LDC	1
负载诊断模式故障		IR_LDMODE[1:0]	IM_LDMODE[1:0]	11
内部 PLL 时钟错误	器件处于关断状态	IR_PLL_CLK	IM_PLL_CLK	1
噪声门运行	IL_NGA			
PVDD-VBAT1S 低于阈值	IL_PVBT	IR_PVBT	IM_PVBT	0
内部 VBAT1S LDO 过压	器件处于关断状态	IR_LDO_OV	IM_LDO_OV	1
内部 VBAT1S LDO 欠压	器件处于关断状态	IR_LDO_UV	IM_LDO_UV	0
内部 VBAT1S LDO 过载	器件处于关断状态	IR_LDO_OL	IM_LDO_OL	1
热检测阈值 2	器件处于关断状态	IR_TDTH2	IM_TDTH2	0
热检测阈值 1	IL_TDTH1	IR_TDTH1	IM_TDTH1	0

8.6.1 TDM 上的故障和状态

当 **STATUS_TX** 寄存器位设置为高电平时，可以通过 TDM 总线发送故障和器件运行信息。TDM 总线中的间隙位置可以使用 **STATUS_SLOT[5:0]** 寄存器位进行配置。

表 8-8. TDM 信息位

TDM_STATUS[7:0] 位	位信息	0 值	1 值
0	上电状态	已断电 ⁽¹⁾	已上电
1	Y 桥	PVDD 有效	VBAT1S 有效
2	噪声门状态	正常运行	噪声门有效
3	限制器有效	未应用限制器或 ICLA 衰减	已应用限制器或 ICLA 衰减
4	BOP 有效	未应用 BOP 衰减	已应用 BOP 衰减
5	过热错误	无过热	检测到过热 ⁽¹⁾
6	过流错误	无过流	检测到过流 ⁽¹⁾
7	PVDD 状态	无 PVDD UVLO	检测到 PVDD UVLO ⁽¹⁾

(1) 只能在瞬态关闭阶段读取。关断后，TDM 总线不可用。

8.6.2 温度警告

TAS2780 会监控内核温度并在温度高于 105°C、115°C、125°C 和 135°C 时发出警告。

警告可以在寄存器 0x47 中实时读取，也可以在页 0x00 的寄存器 0x4F 中进行锁存。

8.7 电源时序要求

只要 SDZ 引脚保持低电平，就没有针对斜升或斜降速率级的电源时序要求。

8.8 数字输入下拉

I²S/TDM 接口引脚和 ICC 引脚具有可选的弱下拉电阻器，可防止引脚悬空。寄存器位 *DIN_PD[4:0]* 用于启用/禁用下拉电阻器。硬件关断期间不启用下拉电阻器。

8.9 寄存器映射

8.9.1 寄存器汇总表格页=0x00

地址	寄存器	说明	章节
0x00	PAGE	器件页	节 8.9.6
0x01	SW_RESET	软件复位	节 8.9.7
0x02	MODE_CTRL	器件运行模式	节 8.9.8
0x03	CHNL_0	Y 桥和通道设置	节 8.9.9
0x04	DC_BLK0	SAR 滤波器和直流路径阻断器	节 8.9.10
0x05	DC_BLK1	录音直流阻断器	节 8.9.11
0x06	MISC_CFG1	其他配置 1	节 8.9.12
0x07	MISC_CFG2	其他配置 2	节 8.9.13
0x08	TDM_CFG0	TDM 配置 0	节 8.9.14
0x09	TDM_CFG1	TDM 配置 1	节 8.9.15
0x0A	TDM_CFG2	TDM 配置 2	节 8.9.16
0x0B	LIM_MAX_ATTN	限制器	节 8.9.17
0x0C	TDM_CFG3	TDM 配置 3	节 8.9.18
0x0D	TDM_CFG4	TDM 配置 4	节 8.9.19
0x0E	TDM_CFG5	TDM 配置 5	节 8.9.20
0x0F	TDM_CFG6	TDM 配置 6	节 8.9.21
0x10	TDM_CFG7	TDM 配置 7	节 8.9.22
0x11	TDM_CFG8	TDM 配置 8	节 8.9.23
0x12	TDM_CFG9	TDM 配置 9	节 8.9.24
0x13	TDM_CFG10	TDM 配置 10	节 8.9.25
0x14	TDM_CFG11	TDM 配置 11	节 8.9.26
0x15	ICC_CNG2	ICC 模式	节 8.9.27
0x16	TDM_CFG12	TDM 配置 12	节 8.9.28
0x17	ICLA_CFG0	芯片间限制器调整 0	节 8.9.29
0x18	ICLA_CFG1	芯片间增益调整 1	节 8.9.30
0x19	DG_0	诊断信号	节 8.9.31
0x1A	DVC	数字音量控制	节 8.9.32
0x1B	LIM_CFG0	限制器配置 0	节 8.9.33
0x1C	LIM_CFG1	限制器配置 1	节 8.9.34
0x1D	BOP_CFG0	欠压保护 0	节 8.9.35
0x1E	BOP_CFG1	欠压保护 1	节 8.9.36
0x1F	BOP_CFG2	欠压保护 2	节 8.9.37
0x20	BOP_CFG3	欠压保护 3	节 8.9.38
0x21	BOP_CFG4	欠压保护 4	节 8.9.39

0x22	BOP_CFG5	BOP 配置 5	节 8.9.40
0x23	BOP_CFG6	欠压保护 6	节 8.9.41
0x24	BOP_CFG7	欠压保护 7	节 8.9.42
0x25	BOP_CFG8	欠压保护 8	节 8.9.43
0x26	BOP_CFG9	欠压保护 9	节 8.9.44
0x27	BOP_CFG10	BOP 配置 10	节 8.9.45
0x28	BOP_CFG11	欠压保护 11	节 8.9.46
0x29	BOP_CFG12	欠压保护 12	节 8.9.47
0x2A	BOP_CFG13	欠压保护 13	节 8.9.48
0x2B	BOP_CFG14	欠压保护 14	节 8.9.49
0x2C	BOP_CFG15	BOP 配置 15	节 8.9.50
0x2D	BOP_CFG17	欠压保护 17	节 8.9.51
0x2E	BOP_CFG18	欠压保护 18	节 8.9.52
0x2F	BOP_CFG19	欠压保护 19	节 8.9.53
0x30	BOP_CFG20	欠压保护 20	节 8.9.54
0x31	BOP_CFG21	BOP 配置 21	节 8.9.55
0x32	BOP_CFG22	欠压保护 22	节 8.9.56
0x33	BOP_CFG23	测得的最低 PVDD	节 8.9.57
0x34	BOP_CFG24	最低 BOP 启动速率	节 8.9.57
0x35	NG_CFG0	噪声门 0	节 8.9.59
0x36	NG_CFG1	噪声门 1	节 8.9.60
0x37	LVS_CFG0	低压信号传输	节 8.9.61
0x38	DIN_PD	数字输入引脚下拉	节 8.9.62
0x3B	INT_MASK0	中断屏蔽 0	节 8.9.63
0x3C	INT_MASK1	中断屏蔽 1	节 8.9.64
0x3D	INT_MASK4	中断屏蔽 4	节 8.9.65
0x40	INT_MASK2	中断屏蔽 2	节 8.9.66
0x41	INT_MASK3	中断屏蔽 3	节 8.9.67
0x42	INT_LIVE0	实时中断读回 0	节 8.9.68
0x43	INT_LIVE1	实时中断读回 1	节 8.9.69
0x44	INT_LIVE1_0	实时中断读回 1_0	节 8.9.70
0x47	INT_LIVE2	实时中断读回 2	节 8.9.71
0x48	INT_LIVE3	实时中断读回 3	节 8.9.72
0x49	INT_LTCH0	锁存中断读回 0	节 8.9.73
0x4A	INT_LTCH1	锁存中断读回 1	节 8.9.74
0x4B	INT_LTCH1_0	锁存中断读回 1_0	节 8.9.75
0x4F	INT_LTCH2	锁存中断读回 2	节 8.9.76
0x50	INT_LTCH3	锁存中断读回 3	节 8.9.77
0x51	INT_LTCH4	锁存中断读回 4	节 8.9.78
0x52	VBAT_MSB	SAR VBAT1S 0	节 8.9.79
0x53	VBAT_LSB	SAR VBAT1S 1	节 8.9.80
0x54	PVDD_MSB	SAR PVDD 0	节 8.9.81
0x55	PVDD_LSB	SAR PVDD 1	节 8.9.82
0x56	TEMP	SAR ADC 转换 2	节 8.9.83
0x5C	INT_CLK_CFG	时钟设置和 IRQZ	节 8.9.84
0x5D	MISC_CFG3	其他配置 3	节 8.9.85
0x60	CLOCK_CFG	时钟配置	节 8.9.86
0x63	IDLE_IND	空闲通道电流优化	节 8.9.87
0x64	SAR_SAMP	SAR 采样时间	节 8.9.88

0x65	MISC_CFG4	其他配置 4	节 8.9.89
0x67	TG_CFG0	音调发生器	节 8.9.90
0x68	CLK_CFG	检测时钟比率和采样率	节 8.9.91
0x6A	LV_EN_CFG	D 类和 LVS 延迟	节 8.9.92
0x6B	NG_CFG2	噪声门 2	节 8.9.93
0x6C	NG_CFG3	噪声门 3	节 8.9.94
0x6D	NG_CFG4	噪声门 4	节 8.9.95
0x6E	NG_CFG5	噪声门 5	节 8.9.96
0x6F	NG_CFG6	噪声门 6	节 8.9.97
0x70	NG_CFG7	噪声门 7	节 8.9.98
0x71	PVDD_UVLO	UVLO 阈值	节 8.9.99
0x73	DMD	DAC 调制器抖动	节 8.9.100
0x7E	I2C_CKSUM	I2C 校验和	节 8.9.101
0x7F	BOOK	器件簿	节 8.9.102

8.9.2 寄存器汇总表格页=0x01

地址	寄存器	说明	段
0x17	INIT_0	初始化	节 8.9.103
0x19	LSR	调制	节 8.9.104
0x21	INIT_1	初始化	节 8.9.105
0x35	INIT_2	初始化	节 8.9.106
0x36	INT_LDO	内部 LDO 设置	节 8.9.107
0x3D	SDOUT_HIZ_1	时隙控制	节 8.9.108
0x3E	SDOUT_HIZ_2	时隙控制	节 8.9.109
0x3F	SDOUT_HIZ_3	时隙控制	节 8.9.110
0x40	SDOUT_HIZ_4	时隙控制	节 8.9.111
0x41	SDOUT_HIZ_5	时隙控制	节 8.9.112
0x42	SDOUT_HIZ_6	时隙控制	节 8.9.113
0x43	SDOUT_HIZ_7	时隙控制	节 8.9.114
0x44	SDOUT_HIZ_8	时隙控制	节 8.9.115
0x45	SDOUT_HIZ_9	时隙控制	节 8.9.116
0x47	TG_EN	热检测启用	节 8.9.117
0x4C	EDGE_CTRL	压摆率控制	节 8.9.118

8.9.3 寄存器汇总表格页=0x04

地址	寄存器	说明	章节
0x08	DG_DC_VAL1	诊断直流电平	节 8.9.119
0x09	DG_DC_VAL2	诊断直流电平	节 8.9.120
0x0A	DG_DC_VAL3	诊断直流电平	节 8.9.121
0x0B	DG_DC_VAL4	诊断直流电平	节 8.9.122
0x0C	LIM_TH_MAX1	限制器最大阈值	节 8.9.123
0x0D	LIM_TH_MAX2	限制器最大阈值	节 8.9.124
0x0E	LIM_TH_MAX3	限制器最大阈值	节 8.9.125
0x0F	LIM_TH_MAX4	限制器最大阈值	节 8.9.126
0x10	LIM_TH_MIN1	限制器最小阈值	节 8.9.127
0x11	LIM_TH_MIN2	限制器最小阈值	节 8.9.128
0x12	LIM_TH_MIN3	限制器最小阈值	节 8.9.129
0x13	LIM_TH_MIN4	限制器最小阈值	节 8.9.130

0x14	LIM_INF_PT1	限制器拐点	节 8.9.131
0x15	LIM_INF_PT2	限制器拐点	节 8.9.132
0x16	LIM_INF_PT3	限制器拐点	节 8.9.133
0x17	LIM_INF_PT4	限制器拐点	节 8.9.134
0x18	LIM_SLOPE1	限制器斜率	节 8.9.135
0x19	LIM_SLOPE2	限制器斜率	节 8.9.136
0x1A	LIM_SLOPE3	限制器斜率	节 8.9.137
0x1B	LIM_SLOPE4	限制器斜率	节 8.9.138
0x1C	TF_HLD1	TFB 最大保持	节 8.9.139
0x1D	TF_HLD2	TFB 最大保持	节 8.9.140
0x1E	TF_HLD3	TFB 最大保持	节 8.9.141
0x1F	TF_HLD4	TFB 最大保持	节 8.9.142
0x20	TF_RLS1	TFB 释放速率	节 8.9.143
0x21	TF_RLS2	TFB 释放速率	节 8.9.144
0x22	TF_RLS3	TFB 释放速率	节 8.9.145
0x23	TF_RLS4	TFB 释放速率	节 8.9.146
0x24	TF_SLOPE1	TFB 限制器斜率	节 8.9.147
0x25	TF_SLOPE2	TFB 限制器斜率	节 8.9.148
0x26	TF_SLOPE3	TFB 限制器斜率	节 8.9.149
0x27	TF_SLOPE4	TFB 限制器斜率	节 8.9.150
0x28	TF_TEMP_TH1	TFB 阈值	节 8.9.151
0x29	TF_TEMP_TH2	TFB 阈值	节 8.9.152
0x2A	TF_TEMP_TH3	TFB 阈值	节 8.9.153
0x2B	TF_TEMP_TH4	TFB 阈值	节 8.9.154
0x2C	TF_MAX_ATTN1	TFB 增益衰减	节 8.9.155
0x2D	TF_MAX_ATTN2	TFB 增益衰减	节 8.9.156
0x2E	TF_MAX_ATTN3	TFB 增益衰减	节 8.9.157
0x2F	TF_MAX_ATTN4	TFB 增益衰减	节 8.9.158
0x40	LD_CFG0	负载诊断电阻阈值上限	节 8.9.159
0x41	LD_CFG1	负载诊断电阻阈值上限	节 8.9.160
0x42	LD_CFG2	负载诊断电阻阈值上限	节 8.9.161
0x43	LD_CFG3	负载诊断电阻阈值上限	节 8.9.162
0x44	LD_CFG4	负载诊断电阻阈值下限	节 8.9.163
0x45	LD_CFG5	负载诊断电阻阈值下限	节 8.9.164
0x46	LD_CFG6	负载诊断电阻阈值下限	节 8.9.165
0x47	LD_CFG7	负载诊断电阻阈值下限	节 8.9.166
0x48	CLD_EFF_1	D 类效率	节 8.9.167
0x49	CLD_EFF_2	D 类效率	节 8.9.168
0x4A	CLD_EFF_3	D 类效率	节 8.9.169
0x4B	CLD_EFF_4	D 类效率	节 8.9.170
0x4C	LDG_RES1	负载诊断电阻值	节 8.9.171
0x4D	LDG_RES2	负载诊断电阻值	节 8.9.172
0x4E	LDG_RES3	负载诊断电阻值	节 8.9.173
0x4F	LDG_RES4	负载诊断电阻值	节 8.9.174

8.9.4 寄存器汇总表格页=0xFD

地址	寄存器	说明	段
0x3E	INIT_3	初始化	节 8.9.175

8.9.5 注释和说明

注意：所有以斜体字描述的寄存器位都可以在有效运行模式下进行编程。

说明：**R/W** = 读取/写入；**R** = 只读；**-n** = 复位后的值

8.9.6 PAGE (页=0x00 地址=0x00) [复位=00h]

位	字段	类型	复位	说明
7-0	PAGE[7:0]	RW	0h	设置器件页。 00h = 页 0 01h = 页 1 ... FFh = 页 255

8.9.7 SW_RESET (页=0x00 地址=0x01) [复位=00h]

位	字段	类型	复位	说明
7-1	保留	R	0h	保留
0	<i>SW_RESET</i>	RW	0h	软件复位。位可自行清除。 0b = 不复位 1b = 复位

8.9.8 MODE_CTRL (页=0x00 地址=0x02) [复位=1Ah]

位	字段	类型	复位	说明
7	BOP_SRC	RW	0h	BOP 输入源和 PVDD UVLO。 0b = 禁用 VBAT1S 输入和 PVDD UVLO。 1b = 启用 PVDD 输入和 PVDD UVLO。
6-5	保留	RW	0h	保留
4	<i>ISNS_PD</i>	RW	1h	电流检测为 0b = 运行 1b = 关断
3	<i>VSNS_PD</i>	RW	1h	电压感测为 0b = 运行 1b = 关断
2-0	<i>MODE[2:0]</i>	RW	2h	器件运行模式。 000b = 不具有静音功能的运行 001b = 具有静音功能的运行 010b = 软件关断 011b = 器件正常上电后进行负载诊断 100b = 完成独立负载诊断后，这些位自动复位到 010b 101b = 诊断发生器模式 110b-111b = 保留

8.9.9 CHNL_0 (页=0x00 地址=0x03) [复位=28h]

位	字段	类型	复位	说明
7-6	CDS_MODE[1:0]	RW	0h	D 类开关模式 00b = Y 桥，VBAT1S 上的高功率 01b = D 类仅 VBAT1S 电源 10b = D 类仅 PVDD 电源 11b = Y 桥，VBAT1S 上的低功率

位	字段	类型	复位	说明		
				设置	@48ksps	@96 ksps
5-1	AMP_LEVEL[4:0]	RW	14h	00h	11dBV	9dBV
				01h	11.5dBV	9.5dBV
				02h	12.0dBV	10dBV
				03h	12.5dBV	10.5dBV
				04h	13.0dBV	11dBV
				05h	13.5dBV	11.5dBV
				06h	14.0dBV	12dBV
				07h	14.5dBV	12.5dBV
				08h	15.0dBV	13dBV
				09h	15.5dBV	13.5dBV
				0Ah	16.0dBV	14dBV
				0Bh	16.5dBV	14.5dBV
				0Ch	17.0dBV	15dBV
				0Dh	17.5dBV	15.5dBV
				0Eh	18.0dBV	16dBV
				0Fh	18.5dBV	16.5dBV
				10h	19dBV	17dBV
				11h	19.5dBV	17.5dBV
				12h	20dBV	18dBV
				13h	20.5dBV	18.5dBV
				14h	21dBV	19dBV
其他：保留						
0	保留	RW	0h	保留		

8.9.10 DC_BLK0 (地址=0x00 地址=0x04) [复位=21h]

位	字段	类型	复位	说明
7	VBAT1S_MODE	RW	0h	VBAT1S 电源 0b = 外部供电 1b = 通过 PVDD 在内部生成
6	IRQZ_PU	RW	0h	IRQZ 内部上拉使能。 0b = 禁用 1b = 启用
5	AMP_SS *当展频和同步模式都启用时，同步模式优先	RW	1h	低 EMI 展频为 0b = 禁用 1b = 启用
4-3	保留	R	0h	保留
2-0	HPF_FREQ_PB[2:0]	RW	1h	正向路径直流阻断器 0h = 禁用 (旁路滤波器) 1h = 2Hz 2h = 50Hz 3h = 100Hz 4h = 200Hz 5h = 400Hz 6h = 800Hz 7h = 保留 * 对于 44.1/88.2kHz 采样率，请将上面的值除以 1.0884

8.9.11 DC_BLK1 (页=0x00 地址=0x05) [复位=41h]

位	字段	类型	复位	说明
7-4	保留	RW	4h	保留
3	<i>TFB_EN</i>	RW	0h	热折返为 0b = 禁用 1b = 启用
2-0	<i>HPF_FREQ_REC[2:0]</i>	RW	1h	录音路径直流阻断器 0h = 禁用 (旁路滤波器) 1h = 2Hz 2h = 50Hz 3h = 100Hz 4h = 200Hz 5h = 400Hz 6h = 800Hz 7h = 保留 * 对于 44.1/88.2kHz 采样率 , 请将上面的值除以 1.0884

8.9.12 MISC_CFG1 (页=0x00 地址=0x06) [复位=00h]

位	字段	类型	复位	说明
7-6	保留	RW	0h	保留
5	<i>OCE_RETRY</i>	RW	0h	过流事件后重试。 0b = 禁用 1b = 启用 , 计时器结束后重试。
4	<i>OTE_RETRY</i>	RW	0h	过热事件后重试。 0b = 禁用 1b = 启用 , 计时器结束后重试。
3	<i>PFFB_EN</i>	RW	0h	后置滤波器反馈为 0b = 禁用 (使用 OUT_N 和 OUT_P 引脚) 1b = 启用 (使用 VSNS_N 和 VSNS_P 引脚)
2	<i>S MODE_EN</i>	RW	0h	启用安全模式时 , 在通道增益上增加 18dB 的衰减。安全模式为 0b = 禁用 1b = 启用
1-0	<i>OC_CTRL[1:0]</i>	RW	0h	OC 阈值控制 0h = 标称值 1h = 比标称值低 10% 2h = 比标称值低 20% 3h = 比标称值低 30%

8.9.13 MISC_CFG2 (页=0x00 地址=0x07) [复位=20h]

位	字段	类型	复位	说明
7-6	<i>SDZ_MODE[1:0]</i>	RW	0h	SDZ 模式配置。 00b = 超时后关断 01b = 立即强制关断 10b-11b = 保留
5-4	<i>SDZ_TIMEOUT[1:0]</i>	RW	2h	SDZ 超时值 00b = 2ms 01b = 4ms 10b = 6ms 11b = 23.8ms

位	字段	类型	复位	说明
3-2	DVC_RAMP_RATE[1:0]	RW	0h	数字音量控制斜坡速率 00b = 每 1 个样本 0.5dB 01b = 每 4 个样本 0.5dB 10b = 每 8 个样本 0.5dB 11b = 禁用音量斜坡
1	I2C_GBL_EN	RW	0h	I ² C 全局地址为 0b = 禁用 1b = 启用
0	I2C_AD_DET	RW	0h	重新检测 I ² C 外围地址 (自行清除位)。 0b = 正常检测 1b = 上电后重新检测地址

8.9.14 TDM_CFG0 (页=0x00 地址=0x08) [复位=09h]

位	字段	类型	复位	说明
7	AMP_INV	RW	0h	反相音频放大器输出 0b = 正常 1b = 反相
6	CLASSD_SYNC <small>*当展频和同步模式都启用时，同步模式优先</small>	RW	0h	D 类同步模式 0b = 未同步到音频时钟 1b = 已同步到音频时钟
5	RAMP_RATE	RW	0h	CLASSD_SYNC = 1 时，采样率基于 44.1kHz 或 48kHz 0b = 48kHz 1b = 44.1kHz
4	AUTO_RATE	RW	0h	自动检测 TDM 采样率 0b = 启用 1b = 禁用
3-1	SAMP_RATE[2:0]	RW	4h	TDM 总线的采样率 000b - 011b = 保留 100b = 44.1/48kHz 101b = 88.2/96kHz 110b - 111b = 保留
0	FRAME_START	RW	1h	TDM 帧开始极性 0b = FSYNC 上低到高 1b = FSYNC 上高到低

8.9.15 TDM_CFG1 (页=0x00 地址=0x09) [复位=02h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	RX_JUSTIFY	RW	0h	时隙内的 TDM RX 样本对齐方式 0b = 左对齐 1b = 右对齐
5-1	RX_OFFSET[4:0]	RW	1h	TDM RX 帧开始到时隙 0 偏移量 - 从 FSYNC 转换开始的 SBCLK 周期数
0	RX_EDGE	RW	0h	TDM RX 捕捉时钟极性 0b = SBCLK 的上升沿 1b = SBCLK 的下降沿

8.9.16 TDM_CFG2 (页=0x00 地址=0x0A) [复位=0Ah]

位	字段	类型	复位	说明
7-6	IVMON_LEN[1:0]	RW	0h	将电流和电压数据长度设为 00b = 16 位 01b = 12 位 10b = 8 位 11b = 保留
5-4	RX_SCFG[1:0]	RW	0h	TDM RX 时隙选择配置 00b = 时隙等于 I ² C 地址偏移的单声道 01b = 左单声道 10b = 右单声道 11b = 立体声下混频 (L+R)/2
3-2	RX_WLEN[1:0]	RW	2h	TDM RX 字长 00b = 16 位 01b = 20 位 10b = 24 位 11b = 32 位
1-0	RX_SLEN[1:0]	RW	2h	TDM RX 时隙长度 00b = 16 位 01b = 24 位 10b = 32 位 11b = 保留

8.9.17 LIM_MAX_ATTN (页=0x00 地址=0x0B) [复位=80h]

位	字段	类型	复位	说明
7-4	LIM_MAX_ATTN[3:0]	RW	8h	限制器最大衰减 0h = 1dB 1h = 2dB 2h = 3dB ... 0Eh = 15dB 0Fh = 保留
3-0	保留	R	0h	保留

8.9.18 TDM_CFG3 (页=0x00 地址=0x0C) [复位=10h]

位	字段	类型	复位	说明
7-4	RX_SLOT_R[3:0]	RW	1h	TDM RX 右声道时隙。
3-0	RX_SLOT_L[3:0]	RW	0h	TDM RX 左声道时隙。

8.9.19 TDM_CFG4 (页=0x00 地址=0x0D) [复位=13h]

位	字段	类型	复位	说明
7	TX_KEEP CY	RW	0h	当 TX_KEEPEN 启用时，TDM 和 ICC TX SDOUT LSB 数据将被驱动整个/半个周期 0b = 完整周期 1b = 半个周期
6	TX_KEEP LN	RW	0h	当 TX_KEEPEN 启用时，TDM 和 ICC TX SDOUT 将在以下时间内保持总线 0b = 1 LSB 周期 1b = 始终
5	TX_KEEPEN	RW	0h	TDM 和 ICC TX SDOUT 总线保持器启用 0b = 禁用总线保持器 1b = 启用总线保持器

位	字段	类型	复位	说明
4	TX_FILL	RW	1h	TDM 和 ICC TX SDOUT 未使用位字段填充 0b = 发送 0 1b = 发送高阻态
3-1	TX_OFFSET[2:0]	RW	1h	TDM TX 帧开始到时隙 0 的偏移
0	TX_EDGE	RW	1h	TDM TX 启动时钟极性 0b = SBCLK 的上升沿 1b = SBCLK 的下降沿

8.9.20 TDM_CFG5 (页=0x00 地址=0x0E) [复位=42h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	VSNS_TX	RW	1h	TDM TX 电压感测传输 0b = 禁用 1b = 启用
5-0	VSNS_SLOT[5:0]	RW	2h	TDM TX 电压感测时隙

8.9.21 TDM_CFG6 (页=0x00 地址=0x0F) [复位=40h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	ISNS_TX	RW	1h	TDM TX 电流感测传输 0b = 禁用 1b = 启用
5-0	ISNS_SLOT[5:0]	RW	0h	TDM TX 电流感测时隙

8.9.22 TDM_CFG7 (页=0x00 地址=0x10) [复位=04h]

位	字段	类型	复位	说明
7	VBAT1S_SLEN	RW	0h	TDM TX VBAT1S 时隙长度 0b = 截断至 8 位 1b = 左对齐至 16 位
6	VBAT1S_TX	RW	0h	TDM TX VBAT1S 传输 0b = 禁用 1b = 启用
5-0	VBAT1S_SLOT[5:0]	RW	4h	TDM TX VBAT1S 时隙

8.9.23 TDM_CFG8 (页=0x00 地址=0x11) [复位=05h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	TEMP_TX	RW	0h	TDM TX 温度传感器传输 0b = 禁用 1b = 启用
5-0	TEMP_SLOT[5:0]	RW	5h	TDM TX 温度传感器时隙

8.9.24 TDM_CFG9 (页=0x00 地址=0x12) [复位=06h]

位	字段	类型	复位	说明
7	PVDD_SLEN	RW	0h	TDM TX PVDD 时隙长度 0b = 截断至 8 位 1b = 左对齐至 16 位

位	字段	类型	复位	说明
6	PVDD_TX	RW	0h	TDM TX PVDD 传输 0b = 禁用 1b = 启用
5-0	PVDD_SLOT[5:0]	RW	6h	TDM TX PVDD 时隙

8.9.25 TDM_CFG10 (页=0x00 地址=0x13) [复位=08h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	STATUS_TX	RW	0h	TDM TX 状态传输 0b = 禁用 1b = 启用
5-0	STATUS_SLOT[5:0]	RW	8h	TDM TX 状态时隙 状态时隙位描述： *Bit7- PVDD 状态 (模拟块关断后无法读取) 0b = 未检测到 PVDD UVLO 1b = 检测到 PVDD UVLO *Bit6 - 过流状态 (模拟块关闭后无法读取) 0b = 未检测到 OC 1b = 检测到 OC *Bit5- 过热状态 (模拟块关闭后无法读取) 0b = 未检测到 OT 1b = 检测到 OT *Bit4- BOP 状态 0b = 未检测到 BOP 1b = 检测到 BOP *Bit3- 信号失真限制器状态 0b = 未应用失真限制器或 ICLA 增益 1b = 因失真限制器/ICLA 而完成增益衰减 *Bit2- 噪声门状态 0b = 处于正常模式的器件 1b = 处于噪声门模式的器件 *Bit1- D 类功率级状态 0b = D 类电源开关已连接到 PVDD 1b = D 类电源开关已连接到 VBAT1S *Bit0- 上电状态 (模拟块关闭后无法读取) 0b = 器件已关断 1b = 器件处于有效运行状态

8.9.26 TDM_CFG11 (页=0x00 地址=0x14) [复位=0Ah]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	GAIN_TX	RW	0h	TDM/ICC TX 限制器增益衰减传输 0b = 禁用 1b = 启用
5-0	GAIN_SLOT[5:0]	RW	Ah	TDM/ICC TX 限制器增益衰减时隙

8.9.27 ICC_CNFG2 (页=0x00 地址=0x15) [复位=00h]

位	字段	类型	复位	说明
7-5	保留	R	0h	保留

位	字段	类型	复位	说明
4-2	ICC_MODE[2:0]	RW	0h	选择 ICC 引脚功能 0h = ICC 引脚增益调整 1h = 保留 2h = ICC 引脚缓冲区已禁用 3h = ICC 引脚是通用输入 4h = ICC 引脚是通用输出 5h-7h = 保留
1-0	保留	R	0h	保留

8.9.28 TDM_CFG12 (页=0x00 地址=0x16) [复位=12h]

位	字段	类型	复位	说明
7	AUDIO_SLEN	RW	0h	TDM 音频时隙长度 0b = 16 位 1b = 24 位
6	AUDIO_TX	RW	0h	TDM 音频输出发送 0b = 禁用 1b = 启用
5-0	AUDIO_SLOT[5:0]	RW	12h	TDM TX 状态时隙

8.9.29 ICLA_CFG0 (页=0x00 地址=0x17) [复位=0Ch]

位	字段	类型	复位	说明
7	ICBA_EN	RW	0h	芯片间欠压增益调整 0b = 禁用 1b = 启用
6-1	ICGA_SLOT[5:0]	RW	6h	芯片间增益调整起始时隙
0	ICLA_EN	RW	0h	芯片间限制器调整增益 0b = 禁用 1b = 启用

8.9.30 ICLA_CFG1 (页=0x00 地址=0x18) [复位=00h]

位	字段	类型	复位	说明
7	ICGA_SEN[7]	RW	0h	时隙等于 ICGA_SLOT[5:0]+7*3。启用时，限制器将在调整组中包括此时隙。 0b = 禁用 1b = 启用
6	ICGA_SEN[6]	RW	0h	时隙等于 ICGA_SLOT[5:0]+6*3。启用时，限制器将在调整组中包括此时隙。 0b = 禁用 1b = 启用
5	ICGA_SEN[5]	RW	0h	时隙等于 ICGA_SLOT[5:0]+5*3。启用时，限制器将在调整组中包括此时隙。 0b = 禁用 1b = 启用
4	ICGA_SEN[4]	RW	0h	时隙等于 ICGA_SLOT[5:0]+4*3。启用时，限制器将在调整组中包括此时隙。 0b = 禁用 1b = 启用
3	ICGA_SEN[3]	RW	0h	时隙等于 ICGA_SLOT[5:0]+3*3。启用时，限制器将在调整组中包括此时隙。 0b = 禁用 1b = 启用

位	字段	类型	复位	说明
2	ICGA_SEN[2]	RW	0h	时隙等于 ICGA_SLOT[5:0]+2*3。启用时，限制器将在调整组中包括此时隙。 0b = 禁用 1b = 启用
1	ICGA_SEN[1]	RW	0h	时隙等于 ICGA_SLOT[5:0]+1*3。启用时，限制器将在调整组中包括此时隙。 0b = 禁用 1b = 启用
0	ICGA_SEN[0]	RW	0h	时隙等于 ICGA_SLOT[5:0]+0。启用时，限制器将在调整组中包括此时隙。 0b = 禁用 1b = 启用

8.9.31 DG_0 (页=0x00 地址=0x19) [复位=0Dh]

位	字段	类型	复位	说明
7	ICGA_NG_EN	RW	0h	启用噪声栅极时推荐使用 ICGA 功能 0b = 禁用功能 1b = 启用功能
6	DG_CLK	RW	0h	诊断生成的时钟源 0b = 内部振荡器 1b = 外部 SBCLK 和 FSYNC
5	ICG_MODE	RW	0h	器件衰减 0b = BOP 和限制器衰减添加在一起 1b = BOP 或限制器的最大衰减
4-0	DG_SIG[4:0]	RW	Dh	为 DG MODE 选择音调频率 00h = 零输入 (空闲通道) 01h = -6dBFS 正直流 02h = -6dBFS 负直流 03h = -12dBFS 正直流 04h = -12dBFS 负直流 05h = -18dBFS 正直流 06h = -18dBFS 负直流 07h = -24dBFS 正直流 08h = -24dBFS 负直流 09h = -30dBFS 正直流 0Ah = -30dBFS 负直流 0Bh = -6dBFS $f_s/4$ 0Ch = -4.8dBFS $f_s/6$ 0Dh = 0dBFS 1kHz 正弦 0Eh = 使用 B0_P4 的可编程直流，寄存器 0x08 至 0x0B 0Fh-1Fh = 保留

8.9.32 DVC (页=0x00 地址=0x1A) [复位=00h]

位	字段	类型	复位	说明
7-0	DVC_LVL[7:0]	RW	0h	数字音量控制 00h = 0dB 01h = -0.5dB 02h = -1dB ... C8h = -100dB 其他：静音

8.9.33 LIM_CFG0 (页=0x00 地址=0x1B) [复位=62h]

位	字段	类型	复位	说明
7-6	保留	R	1h	保留

位	字段	类型	复位	说明
5	LIM_HR_EN	RW	1h	限制器动态余量 0b = 禁用 1b = 启用
4-1	LIM_ATK_RT[3:0]	RW	1h	限幅器启动速率 00h = 20 μ s/dB 01h = 40 μ s/dB 02h = 80 μ s/dB 03h = 160 μ s/dB 04h = 320 μ s/dB 05h = 640 μ s/dB 06h = 1280 μ s/dB 07h = 2560 μ s/dB 08h = 5120 μ s/dB 09h = 10240 μ s/dB 10h = 20480 μ s/dB 11h = 40960 μ s/dB 12h = 81920 μ s/dB 13h = 163840 μ s/dB 其他：保留
0	LIM_EN	RW	0h	限制器为 0b = 禁用 1b = 启用

8.9.34 LIM_CFG1 (页=0x00 地址=0x1C) [复位=32h]

位	字段	类型	复位	说明
7	LIM_PDB	RW	0h	在 BOP 期间，限制器将 0b = 运行 1b = 暂停
6-3	LIM_RLS_RT[3:0]	RW	6h	限制器释放速率 0h = 保留 1h = 4ms/dB 2h = 8ms/dB 3h = 16ms/dB 4h = 32ms/dB 5h = 64ms/dB 6h = 128ms/dB 7h = 256ms/dB 8h = 512ms/dB 9h = 1024ms/dB Ah = 2048ms/dB Bh = 4096ms/dB Ch = 8192ms/dB 其他：保留
2-0	LIM_HLD_TM[2:0]	RW	2h	限制器保持时间 0h = 保留 1h = 10ms 2h = 25ms 3h = 50ms 4h = 100ms 5h = 250ms 6h = 500ms 7h = 1000ms

8.9.35 BOP_CFG0 (页=0x00 地址=0x1D) [复位=40h]

位	字段	类型	复位	说明
7-3	LIM_DHR[4:0]	RW	8h	以 PVDD 百分比表示的限制器最大余量 00h = -20 01h = -17.5 02h = -15 .. 0Fh = 17.5 10h = 20 其他 = 保留
2	保留	R	0h	保留
1	BOP_SHDN	RW	0h	当达到 BOP 级别 0 时，器件 0b = 基于级别 0 设置的衰减 1b = 静音后跟器件关断
0	BOP_EN	RW	0h	欠压保护 0b = 禁用 1b = 启用

8.9.36 BOP_CFG1 (页=0x00 地址=0x1E) [复位=32h]

位	字段	类型	复位	说明
7	BOP_HLD_CLR	RW	0h	BOP 无限保持清除 (自行清除) 0b = 不清除 1b = 清除
6-0	DEV_MAX_ATTN[6:0]	RW	32h	限制器和 BOP 组合的器件最大衰减 00h = 0dB 01h = -1dB 02h = -2dB 03h = -3dB .. 2Eh = -46dB 2Fh-7Fh = 禁用

8.9.37 BOP_CFG2 (页=0x00 地址=0x1F) [复位=02h]

位	字段	类型	复位	说明
7-5	BOP_DT3[2:0]	RW	0h	BOP 级别 3 停留时间 0h = 0 μs 1h = 100 μs 2h = 250 μs 3h = 500 μs 4h = 1000 μs 5h = 2000 μs 6h = 4000 μs 7h = 8000 μs

位	字段	类型	复位	说明
4-1	BOP_ATK_ST3[3:0]	RW	1h	BOP 级别 3 启动步长 0h = -0.0625dB 1h = -0.5dB 2h = -0.8958dB 3h = -1.2916dB 4h = -1.6874dB 5h = -2.0832dB 6h = -2.479dB 7h = -2.8748dB 8h = -3.2706dB 9h = -3.6664dB Ah = -4.0622dB Bh = -4.458dB Ch = -4.8538dB Dh = -5.2496dB Eh = -5.6454dB Fh = -6dB
0	保留	R	0h	保留

8.9.38 BOP_CFG3 (页=0x00 地址=0x20) [复位=06h]

位	字段	类型	复位	说明
7-5	BOP_ATK_RT3[2:0]	RW	0h	BOP 级别 3 启动速率 0h = 2.5 μs 1h = 5 μs 2h = 10 μs 3h = 25 μs 4h = 50 μs 5h = 100 μs 6h = 250 μs 7h = 500 μs
4-1	BOP_RLS_ST3[3:0]	RW	3h	BOP 级别 3 释放步长 0h = 0.0625dB 1h = 0.5dB 2h = 0.8958dB 3h = 1.2916dB 4h = 1.6874dB 5h = 2.0832dB 6h = 2.479dB 7h = 2.8748dB 8h = 3.2706dB 9h = 3.6664dB 0Ah = 4.0622dB 0Bh = 4.458dB 0Ch = 4.8538dB 0Dh = 5.2496dB 0Eh = 5.6454dB 0Fh = 6dB
0	保留	R	0h	保留

8.9.39 BOP_CFG4 (页=0x00 地址=0x21) [复位=2Ch]

位	字段	类型	复位	说明
7-5	BOP_RLS_RT3[2:0]	RW	1h	BOP 级别 3 释放速率时间 0h = 5ms 1h = 10ms 2h = 25ms 3h = 50ms 4h = 100ms 5h = 250ms 6h = 500ms 7h = 1000ms

位	字段	类型	复位	说明
4-0	BOP_MAX_ATTN3[4:0]	RW	0Ch	<p>BOP 级别 3 最大衰减</p> <p>00h = 0dB 01h = -1dB 02h = -2dB .. 0Ch = -12dB .. 1Eh = -30dB 1Fh = -31dB</p>

8.9.40 BOP_CFG5 (页=0x00 地址=0x22) [复位=4Ch]

位	字段	类型	复位	说明		
7-0	BOP_TH3[7:0]	RW	4Ch	BOP 级别 3 阈值 (V)		
				设置	BOP_SRC=0 (VBAT1S 电源)	BOP_SRC=1 (PVDD 电源)
				00h	2.7	5.5
				01h	2.75	5.55
				02h	2.8	5.6
			
				38h	5.5	8.3
				39h	保留	8.35
				保留
				5Ah	保留	10
				保留
				FDh	保留	18.15
				FEh	保留	18.2
				FFh	保留	18.25

8.9.41 BOP_CFG6 (页=0x00 地址=0x23) [复位=20h]

位	字段	类型	复位	说明
7-5	BOP_HT3[2:0]	RW	1h	<p>BOP 级别 3 保持时间</p> <p>0h = 0ms 1h = 10ms 2h = 100ms 3h = 250ms 4h = 500ms 5h = 1000ms 6h = 2000ms 7h = 无限 (可以通过使用 BOP_HLD_CLR 位来退出)</p>
4	BOP_DIS3	RW	0h	<p>BOP 级别 3</p> <p>0b = 启用 1b = 禁用</p>

位	字段	类型	复位	说明
3-0	BOP_STAT_STATE[3:0]	R	0h	BOP 当前状态 - 将 BOP_STAT_HLD 位设为高电平以保持更新和有效读回 0h = 空闲 1h = 启动 级别 3 2h = 启动 级别 2 3h = 启动 级别 1 4h = 启动 级别 0 5h = 保持 级别 3 6h = 保持 级别 2 7h = 保持 级别 1 8h = 保持级别 0 9h = 释放级别 3 Ah = 释放级别 2 Bh = 释放级别 1 Ch = 释放级别 0 Dh-Fh = 保留

8.9.42 BOP_CFG7 (页=0x00 地址=0x24) [复位=02h]

位	字段	类型	复位	说明
7-5	BOP_DT2[2:0]	RW	0h	BOP 级别 2 停留时间 0h = 0 μs 1h = 100 μs 2h = 250 μs 3h = 500 μs 4h = 1000 μs 5h = 2000 μs 6h = 4000 μs 7h = 8000 μs
4-1	BOP_ATK_ST2[3:0]	RW	1h	BOP 级别 2 启动步长 0h = -0.0625dB 1h = -0.5dB 2h = -0.8958dB 3h = -1.2916dB 4h = -1.6874dB 5h = -2.0832dB 6h = -2.479dB 7h = -2.8748dB 8h = -3.2706dB 9h = -3.6664dB Ah = -4.0622dB Bh = -4.458dB Ch = -4.8538dB Dh = -5.2496dB Eh = -5.6454dB Fh = -6dB
0	保留	R	0h	保留

8.9.43 BOP_CFG8 (页=0x00 地址=0x25) [复位=06h]

位	字段	类型	复位	说明
7-5	BOP_ATK_RT2[2:0]	RW	0h	BOP 级别 2 启动速率 0h = 2.5 μs 1h = 5 μs 2h = 10 μs 3h = 25 μs 4h = 50 μs 5h = 100 μs 6h = 250 μs 7h = 500 μs

位	字段	类型	复位	说明
4-1	BOP_RLS_ST2[3:0]	RW	3h	BOP 级别 2 释放步长 0h = 0.0625dB 1h = 0.5dB 2h = 0.8958dB 3h = 1.2916dB 4h = 1.6874dB 5h = 2.0832dB 6h = 2.479dB 7h = 2.8748dB 8h = 3.2706dB 9h = 3.6664dB Ah = 4.0622dB Bh = 4.458dB Ch = 4.8538dB Dh = 5.2496dB Eh = 5.6454dB Fh = 6dB
0	保留	R	0h	保留

8.9.44 BOP_CFG9 (页=0x00 地址=0x26) [复位=32h]

位	字段	类型	复位	说明
7-5	BOP_RLS_RT2[2:0]	RW	1h	BOP 级别 2 释放速率时间 0h= 5ms 1h = 10ms 2h = 25ms 3h = 50ms 4h = 100ms 5h = 250ms 6h = 500ms 7h = 1000ms
4-0	BOP_MAX_ATTN2[4:0]	RW	12h	BOP 级别 2 最大衰减 00h = 0dB 01h = -1dB 02h = -2dB .. 12h = -18dB .. 1Eh = -30dB 1Fh = -31dB

8.9.45 BOP_CFG10 (页=0x00 地址=0x27) [复位=46h]

位	字段	类型	复位	说明		
7-0	BOP_TH2[7:0]	RW	46h	BOP 级别 2 阈值 (V)		
				设置	BOP_SRC=0 (VBAT1S 电源)	BOP_SRC=1 (PVDD 电源)
				00h	2.7	5.5
				01h	2.75	5.55
				02h	2.8	5.6
			
				38h	5.5	8.3
				39h	保留	8.35
				保留
				5Ah	保留	10
				保留
				FDh	保留	18.15
				FEh	保留	18.2
				FFh	保留	18.25

8.9.46 BOP_CFG11 (页=0x00 地址=0x28) [复位=20h]

位	字段	类型	复位	说明
7-5	BOP_HT2[2:0]	RW	1h	BOP 级别 2 保持时间 0h = 0ms 1h = 10ms 2h = 100ms 3h = 250ms 4h = 500ms 5h = 1000ms 6h = 2000ms 7h = 无限 (可以通过使用 BOP_HLD_CLR 位来退出)
4	BOP_DIS2	RW	0h	BOP 级别 2 0b = 启用 1b = 禁用
3-0	保留	R	0h	保留

8.9.47 BOP_CFG12 (页=0x00 地址=0x29) [复位=02h]

位	字段	类型	复位	说明
7-5	BOP_DT1[2:0]	RW	0h	BOP 级别 1 停留时间 0h = 0 μs 1h = 100 μs 2h = 250 μs 3h = 500 μs 4h = 1000 μs 5h = 2000 μs 6h = 4000 μs 7h = 8000 μs

位	字段	类型	复位	说明
4-1	BOP_ATK_ST1[3:0]	RW	1h	BOP 级别 1 启步步长 0h = -0.0625dB 1h = -0.5dB 2h = -0.8958dB 3h = -1.2916dB 4h = -1.6874dB 5h = -2.0832dB 6h = -2.479dB 7h = -2.8748dB 8h = -3.2706dB 9h = -3.6664dB Ah = -4.0622dB Bh = -4.458dB Ch = -4.8538dB Dh = -5.2496dB Eh = -5.6454dB Fh = -6dB
0	保留	R	0h	保留

8.9.48 BOP_CFG13 (页=0x00 地址=0x2A) [复位=06h]

位	字段	类型	复位	说明
7-5	BOP_ATK_RT1[2:0]	RW	0h	BOP 级别 1 启步速率 0h = 2.5 μs 1h = 5 μs 2h = 10 μs 3h = 25 μs 4h = 50 μs 5h = 100 μs 6h = 250 μs 7h = 500 μs
4-1	BOP_RLS_ST1[3:0]	RW	3h	BOP 级别 1 释放步长 0h = 0.0625dB 1h = 0.5dB 2h = 0.8958dB 3h = 1.2916dB 4h = 1.6874dB 5h = 2.0832dB 6h = 2.479dB 7h = 2.8748dB 8h = 3.2706dB 9h = 3.6664dB Ah = 4.0622dB Bh = 4.458dB Ch = 4.8538dB Dh = 5.2496dB Eh = 5.6454dB Fh = 6dB
0	保留	R	0h	保留

8.9.49 BOP_CFG14 (页=0x00 地址=0x2B) [复位=38h]

位	字段	类型	复位	说明
7-5	BOP_RLS_RT1[2:0]	RW	1h	BOP 级别 1 释放速率时间 0h = 5ms 1h = 10ms 2h = 25ms 3h = 50ms 4h = 100ms 5h = 250ms 6h = 500ms 7h = 1000ms

位	字段	类型	复位	说明
4-0	BOP_MAX_ATTN1[4:0]	RW	18h	BOP 级别 1 最大衰减 0h = 0dB 1h = -1dB 2h = -2dB .. 18h = -24dB .. 1Eh = -30dB 1Fh = -31dB

8.9.50 BOP_CFG15 (页=0x00 地址=0x2C) [复位=40h]

位	字段	类型	复位	说明		
7-0	BOP_TH1[7:0]	RW	40h	BOP 级别 1 阈值 (V)		
				设置	BOP_SRC=0 (VBAT1S 电源)	BOP_SRC=1 (PVDD 电源)
				00h	2.7	5.5
				01h	2.75	5.55
				02h	2.8	5.6
			
				38h	5.5	8.3
				39h	保留	8.35
				保留
				5Ah	保留	10
				保留
				FDh	保留	18.15
				FEh	保留	18.2
				FFh	保留	18.25

8.9.51 BOP_CFG17 (页=0x00 地址=0x2D) [复位=20h]

位	字段	类型	复位	说明	
7-5	BOP_HT1[2:0]	RW	1h	BOP 级别 1 保持时间 0h = 0ms 1h = 10ms 2h = 100ms 3h = 250ms 4h = 500ms 5h = 1000ms 6h = 2000ms 7h = 无限 (可以通过使用 BOP_HLD_CLR 位来退出)	
4	BOP_DIS1	RW	0h	BOP 级别 1 0b = 启用 1b = 禁用	
3-0	保留	R	0h	保留	

8.9.52 BOP_CFG18 (页=0x00 地址=0x2E) [复位=02h]

位	字段	类型	复位	说明
7-5	BOP_DT0[2:0]	RW	0h	BOP 级别 0 停留时间 0h = 0 μs 1h = 100 μs 2h = 250 μs 3h = 500 μs 4h = 1000 μs 5h = 2000 μs 6h = 4000 μs 7h = 8000 μs
4-1	BOP_ATK_ST0[3:0]	RW	1h	BOP 级别 0 启动步长 0h = -0.0625dB 1h = -0.5dB 2h = -0.8958dB 3h = -1.2916dB 4h = -1.6874dB 5h = -2.0832dB 6h = -2.479dB 7h = -2.8748dB 8h = -3.2706dB 9h = -3.6664dB Ah = -4.0622dB Bh = -4.458dB Ch = -4.8538dB Dh = -5.2496dB Eh = -5.6454dB Fh = -6dB
0	保留	R	0h	保留

8.9.53 BOP_CFG19 (页=0x00 地址=0x2F) [复位=06h]

位	字段	类型	复位	说明
7-5	BOP_ATK_RT0[2:0]	RW	0h	BOP 级别 0 启动速率 0h = 2.5 μs 1h = 5 μs 2h = 10 μs 3h = 25 μs 4h = 50 μs 5h = 100 μs 6h = 250 μs 7h = 500 μs
4-1	BOP_RLS_ST0[3:0]	RW	3h	BOP 级别 0 释放步长 0h = 0.0625dB 1h = 0.5dB 2h = 0.8958dB 3h = 1.2916dB 4h = 1.6874dB 5h = 2.0832dB 6h = 2.479dB 7h = 2.8748dB 8h = 3.2706dB 9h = 3.6664dB Ah = 4.0622dB Bh = 4.458dB Ch = 4.8538dB Dh = 5.2496dB Eh = 5.6454dB Fh = 6dB
0	保留	R	0h	保留

8.9.54 BOP_CFG20 (页=0x00 地址=0x30) [复位=3Eh]

位	字段	类型	复位	说明
7-5	BOP_RLS_RT0[2:0]	RW	1h	BOP 级别 0 释放速率时间 0h = 5ms 1h = 10ms 2h = 25ms 3h = 50ms 4h = 100ms 5h = 250ms 6h = 500ms 7h = 1000ms
4-0	BOP_MAX_ATTN0[4:0]	RW	1Eh	BOP 级别 0 最大衰减。 0h = 0dB 1h = -1dB 2h = -2dB .. Ch = -12dB .. 1Eh = -30dB 1Fh = -31dB

8.9.55 BOP_CFG21 (页=0x00 地址=0x31) [复位=37h]

位	字段	类型	复位	说明		
				BOP 级别 0 阈值 (V)		
7-0	BOP_TH0[7:0]	RW	37h	设置	BOP_SRC=0 (VBAT1S 电源)	BOP_SRC=1 (PVDD 电源)
				00h	2.7	5.5
				01h	2.75	5.55
				02h	2.8	5.6
			
				38h	5.5	8.3
				39h	保留	8.35
				保留
				5Ah	保留	10
				保留
				FDh	保留	18.15
				FEh	保留	18.2
				FFh	保留	18.25

8.9.56 BOP_CFG22 (页=0x00 地址=0x32) [复位=20h]

位	字段	类型	复位	说明
7-5	BOP_HT0[2:0]	RW	1h	BOP 级别 0 保持时间 0h = 0ms 1h = 10ms 2h = 100ms 3h = 250ms 4h = 500ms 5h = 1000ms 6h = 2000ms 7h = 无限 (可以通过使用 BOP_HLD_CLR 位来退出)
4	BOP_DIS0	RW	0h	BOP 级别 0 0b = 启用 1b = 禁用
3-1	保留	RW	0h	保留

位	字段	类型	复位	说明
0	BOP_STAT_HLD	RW	0h	保持 BOP_STAT_STATE[3:0]、BOP_STAT_LLVL[2:0] 和 BOP_STAT_PVDD[9:0] 寄存器位的 BOP 状态。当该位被设置回低电平时，状态寄存器将被复位，更新将继续。 0b= 保持更新禁用，状态寄存器回读无效 1b= 保持更新启用，状态寄存器回读有效

8.9.57 BOP_CFG23 (页=0x00 地址=0x33) [复位=FFh]

位	字段	类型	复位	说明
7-0	BOP_STAT_PVDD[9:2]	R	FFh	自上次读取后测得的最低 PVDD。在读取之前将 BOP_STAT_HLD 设置为高电平。直到器件中没有启用 SAR，如果器件处于 PWR_MODE2，该寄存器将在 PVDD (FFh) 上回读默认值，否则当器件处于 PWR_MODE1 时，它将在 VBAT (FFh) 上回读默认值。注：PVDD 的默认值为 23V，VBAT1S 的默认值为 6V。

8.9.58 BOP_CFG24 (页=0x00 地址=0x34) [复位=E6h]

位	字段	类型	复位	说明
7-6	BOP_STAT_PVDD[1:0]	R	3h	自上次读取后测得的最低 PVDD。在读取之前将 BOP_STAT_HLD 设置为高电平。直到器件中没有启用 SAR，如果器件处于 PWR_MODE2，该寄存器将在 PVDD (3h) 上回读默认值，否则当器件处于 PWR_MODE1 时，它将在 VBAT (3h) 上回读默认值。注：PVDD 的默认值为 23V，VBAT1S 的默认值为 6V。
5-3	BOP_STAT_LLVL[2:0]	R	4h	自上次读取后启动的最低 BOP 级别。在读取之前将 BOP_STAT_HLD 设置为高电平。 0h = 启动级别 0 为最低启动级别 1h = 启动级别 1 为最低启动级别 2h = 启动级别 2 为最低启动级别 3h = 启动级别 3 为最低启动级别 4h = 自上次读取后未启动任何 BOP 5h - 7h = 保留
2-1	LVS_FTH_LOW[1:0]	RW	3h	CDS_MODE = 3h 时 LVS 的阈值 0h = -121.5dBFS 1h = -101.5dBFS (默认) 2h = -81.5dBFS 3h = -71.5dBFS
0	保留	R	0h	保留

8.9.59 NG_CFG0 (页=0x00 地址=0x35) [复位=BDh]

位	字段	类型	复位	说明
7-5	NG_HYST[2:0]	RW	5h	噪声门进入迟滞计时器 0h = 400 μs 1h = 600 μs 2h = 800 μs 3h = 2ms 4h = 10ms 5h = 50ms 6h = 100ms 7h = 1000ms
4-3	NG_LVL[1:0]	RW	3h	噪声门音频阈值电平 0h = -90dBFS 1h = -100dBFS 2h = -110dBFS 3h = -120dBFS

位	字段	类型	复位	说明
2	NG_EN	RW	1h	噪声门 0b = 禁用 1b = 启用
1-0	保留	RW	1h	保留

8.9.60 NG_CFG1 (页=0x00 地址=0x36) [复位=A0h]

位	字段	类型	复位	说明
7-6	保留	RW	2h	保留
5	NG_DVR_EN	RW	1h	噪声门上的音量斜坡控制 0b = 启用 1b = 禁用
4	保留	R	0h	保留
3-0	LVS_HYS[3:0]	RW	Dh	PVDD 至 VBAT1S 迟滞时间 0h - 9h = 保留 Ah = 1ms Bh = 10ms Ch = 20ms Dh = 50ms Eh = 75ms Fh = 100ms

8.9.61 LVS_CFG0 (页=0x00 地址=0x37) [复位=A8h]

位	字段	类型	复位	说明
7	LVS_TMODE	RW	1h	低电压信号传输检测阈值 0b = 固定 1b = 相对于 VBAT1S 电压
6	保留	RW	1h	保留
4-0	LVS_FTH[4:0]	RW	8h	当 CDS_MODE = 0h 时 LVS 的阈值 00h = -18.5dBFS 01h = -18.25dBFS (默认) 02h = -18dBFS 03h = -17.75dBFS 04h = -17.5dBFS .. 08h = -16.5dBFS .. 1Eh = -11dBFS 1Fh = -10.75dBFS

8.9.62 DIN_PD (页=0x00 地址=0x38) [复位=03h]

位	字段	类型	复位	说明
7	保留	RW	0h	保留
6	DIN_PD[4]	RW	0h	适用于 ICC 的弱下拉 0b = 禁用 1b = 启用
5	DIN_PD[3]	RW	0h	适用于 SDOUT 的弱下拉 0b = 禁用 1b = 启用
4	DIN_PD[2]	RW	0h	适用于 SDIN 的弱下拉 0b = 禁用 1b = 启用

位	字段	类型	复位	说明
3	DIN_PD[1]	RW	0h	适用于 FSYNC 的弱下拉 0b = 禁用 1b = 启用
2	DIN_PD[0]	RW	0h	适用于 SBCLK 的弱下拉 0b = 禁用 1b = 启用
1-0	保留	RW	3h	保留

8.9.63 INT_MASK0 (页=0x00 地址=0x3B) [复位=FCh]

位	字段	类型	复位	说明
7	IM_BOPM	RW	1h	BOP 静音中断 0b = 无屏蔽 1b = 屏蔽
6	IM_BOPIH	RW	1h	Bop 无限保持中断。 0b = 无屏蔽 1b = 屏蔽
5	IM_LIMMA	RW	1h	限制器最大衰减中断 0b = 无屏蔽 1b = 屏蔽
4	IM_PBIP	RW	1h	PVDD 低于限制器拐点中断 0b = 无屏蔽 1b = 屏蔽
3	IM_LIMA	RW	1h	限制器有效运行中断 0b = 无屏蔽 1b = 屏蔽
2	IM_TDMCE	RW	1h	TDM 时钟错误中断 0b = 无屏蔽 1b = 屏蔽
1	IM_OC	RW	0h	过流错误中断 0b = 无屏蔽 1b = 屏蔽
0	IM_OT	RW	0h	过热错误中断 0b = 无屏蔽 1b = 屏蔽

8.9.64 INT_MASK1 (页=0x00 地址=0x3C) [复位=BFh]

位	字段	类型	复位	说明
7-6	保留	RW	2h	保留
5	IM_LDC	RW	1h	负载诊断完成 0h = 无屏蔽 1h = 屏蔽
4-3	IM_LDMODE[1:0]	RW	3h	扬声器负载 0h = 无屏蔽 1h = 屏蔽开路负载检测 2h = 屏蔽短路负载检测 3h = 屏蔽两者
2-11	保留	RW	1h	保留
0	IM_VBATLIM	RW	1h	增益限制器有效运行中断 0h = 无屏蔽 1h = 屏蔽

8.9.65 INT_MASK4 (页=0x00 地址=0x3) [复位=DFh]

位	字段	类型	复位	说明
7	<i>IM_PLL_CLK</i>	RW	1h	内部 PLL 衍生时钟错误屏蔽 0h = 无屏蔽 1h = 屏蔽
6	保留	RW	1h	保留
5	<i>IM_VBAT1S_UVLO</i>	RW	0h	VBAT1S 欠压 0h = 无屏蔽 1h = 屏蔽
4-0	保留	RW	1Fh	保留

8.9.66 INT_MASK2 (页=0x00 地址=0x40) [复位=F6h]

位	字段	类型	复位	说明
7	<i>IM_TO105</i>	RW	1h	温度超过 105°C 中断。 0h = 无屏蔽 1h = 屏蔽
6	<i>IM_TO115</i>	RW	1h	温度超过 115°C 中断。 0h = 无屏蔽 1h = 屏蔽
5	<i>IM_TO125</i>	RW	1h	温度超过 125°C 中断。 0h = 无屏蔽 1h = 屏蔽
4	<i>IM_TO135</i>	RW	1h	温度超过 135°C 中断。 0h = 无屏蔽 1h = 屏蔽
3	<i>IM_LDO_UV</i>	RW	0h	内部 VBAT1S LDO 欠压 0h = 无屏蔽 1h = 屏蔽
2	<i>IM_LDO_OV</i>	RW	1h	内部 VBAT1S LDO 过压 0h = 无屏蔽 1h = 屏蔽
1	<i>IM_LDO_DL</i>	RW	1h	内部 VBAT1S LDO 过载 0h = 无屏蔽 1h = 屏蔽
0	<i>IM_PUVLO</i>	RW	0h	PVDD UVLO 中断。 0h = 无屏蔽 1h = 屏蔽

8.9.67 INT_MASK3 (页=0x00 地址=0x41) [复位=00h]

位	字段	类型	复位	说明
7	<i>IM_TDTH2</i>	RW	0h	热检测阈值 2 0h = 无屏蔽 1h = 屏蔽
6	<i>IM_TDTH1</i>	RW	0h	热检测阈值 1 0h = 无屏蔽 1h = 屏蔽
5	<i>IM_PVBT</i>	RW	0h	PVDD - VBAT1S 低于阈值 0h = 无屏蔽 1h = 屏蔽
4	<i>IM_BOPA</i>	RW	0h	BOP 有效运行中断 0h = 无屏蔽 1h = 屏蔽

位	字段	类型	复位	说明
3	<i>IM_BOPL3A</i>	RW	0h	检测到 BOP 电平 3 中断 0h = 无屏蔽 1h = 屏蔽
2	<i>IM_BOPL2A</i>	RW	0h	检测到 BOP 电平 2 中断 0h = 无屏蔽 1h = 屏蔽
1	<i>IM_BOPL1A</i>	RW	0h	检测到 BOP 电平 1 中断 0h = 无屏蔽 1h = 屏蔽
0	<i>IM_BOPLOA</i>	RW	0h	检测到 BOP 电平 0 中断 0h = 无屏蔽 1h = 屏蔽

8.9.68 INT_LIVE0 (页=0x00 地址=0x42) [复位=00h]

位	字段	类型	复位	说明
7	IL_BOPM	R	0h	BOP 静音导致的中断 0h = 无中断 1h = 中断
6	IL_BOPIH	R	0h	BOP 无限保持导致的中断 0h = 无中断 1h = 中断
5	IL_LIMMA	R	0h	限制器最大衰减导致的中断 0h = 无中断 1h = 中断
4	IL_PBIP	R	0h	PVDD 低于限制器拐点导致的中断 0h = 无中断 1h = 中断
3	IL_LIMA	R	0h	限制器有效运行导致的中断 0h = 无中断 1h = 中断
2	IL_TDMCE	R	0h	TDM 时钟错误导致的中断 0h = 无中断 1h = 中断 - 器件处于关断状态
1	IL_OC	R	0h	过流错误导致的中断 0h = 无中断 1h = 中断 - 器件处于关断状态
0	IL_OT	R	0h	过温错误导致的中断 0h = 无中断 1h = 中断 - 器件处于关断状态

8.9.69 INT_LIVE1 (页=0x00 地址=0x43) [复位=00h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	IL_OTPCRC	R	0h	OTP CRC 错误标志导致的中断 0h = 无中断 1h = 中断 - 器件处于关断状态
5-3	保留	R	0h	保留
2	IL_NGA	R	0h	噪声门有效运行标志 0h = 未检测到噪声门 1h = 检测到噪声门
1	保留	R	0h	保留

位	字段	类型	复位	说明
0	IL_VBATLIM	R	0h	增益限制器 0h = 无中断 1h = 中断

8.9.70 INT_LIVE1_0 (页=0x00 地址=0x44) [复位=00h]

位	字段	类型	复位	说明
7	IL_PLL_CLK	R	0h	内部 PLL 时钟错误 0h = 无中断 1h = 中断 - 器件处于关断状态
6	保留	R	0h	保留
5	IL_VBAT1S_UVLO	R	0h	VBAT1S 欠压 0h = 无中断 1h = 中断 - 器件处于关断状态
4-0	保留	R	0h	保留

8.9.71 INT_LIVE2 (页=0x00 地址=0x47) [复位=00h]

位	字段	类型	复位	说明
7	IL_TO105	R	0h	温度超过 105°C 0h = 无中断 1h = 中断
6	IL_TO115	R	0h	温度超过 115°C 0h = 无中断 1h = 中断
5	IL_TO125	R	0h	温度超过 125°C 0h = 无中断 1h = 中断
4	IL_TO135	R	0h	温度超过 135°C 0h = 无中断 1h = 中断
3	IL_LDO_UV	R	0h	VBAT1S 内部 LDO 欠压 0h = 无中断 1h = 中断 - 器件处于关断状态
2	IL_LDO_OV	R	0h	VBAT1S 内部 LDO 过压 0h = 无中断 1h = 中断 - 器件处于关断状态
1	IL_LDO_OL	R	0h	VBAT1S 内部 LDO 过载 0h = 无中断 1h = 中断 - 器件处于关断状态
0	IL_PUVLO	R	0h	PVDD UVLO 0h = 无中断 1h = 中断 - 器件处于关断状态

8.9.72 INT_LIVE3 (页=0x00 地址=0x48) [复位=00h]

位	字段	类型	复位	说明
7	IL_TDTH2	R	0h	热检测阈值 2 有效运行标志 0h = 无中断 1h = 中断 - 器件处于关断状态
6	IL_TDTH1	R	0h	热检测阈值 1 有效运行标志 0h = 无中断 1h = 中断

位	字段	类型	复位	说明
5	IL_PVBT	R	0h	PVDD -VBAT1S 低于阈值标志 0h = 无中断 1h = 中断
4	IL_BOPA	R	0h	BOP 有效运行标志 0h = 无中断 1h = 中断
3	IL_BOPL3A	R	0h	检测到 BOP 级别 3 标志 0h = 无中断 1h = 中断
2	IL_BOPL2A	R	0h	检测到 BOP 级别 2 标志 0h = 无中断 1h = 中断
1	IL_BOPL1A	R	0h	检测到 BOP 级别 1 标志 0h = 无中断 1h = 中断
0	IL_BOPL0A	R	0h	检测到 BOP 级别 0 标志 0h = 无中断 1h = 中断

8.9.73 INT_LTCH0 (页=0x00 地址=0x49) [复位=00h]

位	字段	类型	复位	说明
7	IR_BOPM	R	0h	BOP 静音导致的中断 0h = 无中断 1h = 中断
6	IR_BOPIH	R	0h	BOP 无限保持导致的中断 0h = 无中断 1h = 中断
5	IR_LIMMA	R	0h	限制器最大衰减导致的中断 0h = 无中断 1h = 中断
4	IR_PBIP	R	0h	PVDD 低于限制器拐点导致的中断 0h = 无中断 1h = 中断
3	IR_LIMA	R	0h	限制器有效运行导致的中断 0h = 无中断 1h = 中断
2	IR_TDMCE	R	0h	TDM 时钟错误导致的中断 (可以在 INT_LTCH4 寄存器中看到的时钟错误的类型) 0h = 无中断 1h = 中断
1	IR_OC	R	0h	过流错误导致的中断 0h = 无中断 1h = 中断
0	IR_OT	R	0h	过热错误导致的中断 0h = 无中断 1h = 中断

8.9.74 INT_LTCH1 (页=0x00 地址=0x4A) [复位=00h]

位	字段	类型	复位	说明
7	保留	R	0h	保留

位	字段	类型	复位	说明
6	IR_OTPCRC	R	0h	OTP CRC 错误标志导致的中断 0h = 无中断 1h = 中断
5	IR_LDC	R	0h	负载诊断完成导致的中断 0h = 未完成 1h = 已完成
4-3	IR_LDMODE[1:0]	R	0h	负载诊断模式故障状态导致的中断 0h = 正常负载 1h = 检测到开路负载 2h = 检测到短路负载 3h = 保留
2-1	保留	R	0h	保留
0	IR_VBATLIM	R	0h	增益限制器中断 0h = 无中断 1h = 中断

8.9.75 INT_LTCH1_0 (页=0x00 地址=0x4B) [复位=00h]

位	字段	类型	复位	说明
7	IR_PLL_CLK	R	0h	内部 PLL 时钟错误 0h = 无中断 1h = 中断
6	保留	R	0h	保留
5	IR_VBAT1S_UVLO	R	0h	VBAT1S 欠压 0h = 无中断 1h = 中断
4-0	保留	R	0h	保留

8.9.76 INT_LTCH2 (页=0x00 地址=0x4F) [复位=00h]

位	字段	类型	复位	说明
7	IR_TO105	R	0h	温度超过 105°C 0h = 无中断 1h = 中断
6	IR_TO115	R	0h	温度超过 115°C 0h = 无中断 1h = 中断
5	IR_TO125	R	0h	温度超过 125°C 0h = 无中断 1h = 中断
4	IR_TO135	R	0h	温度超过 135°C 0h = 无中断 1h = 中断
3	IR_LDO_UV	R	0h	内部 VBAT1S LDO 欠压 0h = 无中断 1h = 中断
2	IR_LDO_OV	R	0h	内部 VBAT1S LDO 过压 0h = 无中断 1h = 中断
1	IR_LDO OL	R	0h	内部 VBAT1S LDO 过载 0h = 无中断 1h = 中断

位	字段	类型	复位	说明
0	IR_PUVLO	R	0h	PVDD UVLO 0h = 无中断 1h = 中断

8.9.77 INT_LTCH3 (页=0x00 地址=0x50) [复位=00h]

位	字段	类型	复位	说明
7	IR_TDTH2	R	0h	热检测阈值 2 0h = 无中断 1h = 中断
6	IR_TDTH1	R	0h	热检测阈值 1 0h = 无中断 1h = 中断
5	IR_PVBT	R	0h	PVDD-VBAT1S 低于阈值导致的中断 0h = 无中断 1h = 中断
4	IR_BOPA	R	0h	BOP 有效运行标志 0h = 无中断 1h = 中断
3	IR_BOPL3A	R	0h	检测到 BOP 级别 3 0h = 无中断 1h = 中断
2	IR_BOPL2A	R	0h	检测到 BOP 级别 2 0h = 无中断 1h = 中断
1	IR_BOPL1A	R	0h	检测到 BOP 级别 1 0h = 无中断 1h = 中断
0	IR_BOPL0A	R	0h	检测到 BOP 级别 0 0h = 无中断 1h = 中断

8.9.78 INT_LTCH4 (页=0x00 地址=0x51) [复位=00h]

位	字段	类型	复位	说明
7-3	保留	R	0h	保留
2	IR_TDMCEIR	R	0h	TDM 时钟错误类型 = 无效的 SBCLK 比率或采样率 0b = 在 TDM 时钟错误期间未检测到 1b = 在 TDM 时钟错误期间检测到
1	IR_TDMCEFC	R	0h	TDM 时钟错误类型 = 采样率动态变化 0b = 在 TDM 时钟错误期间检测到 1b = 在 TDM 时钟错误期间未检测到
0	IR_TDMCERC	R	0h	TDM 时钟错误类型 = SBCLK 比率动态变化 0b = 在 TDM 时钟错误期间未检测到 1b = 在 TDM 时钟错误期间检测到

8.9.79 VBAT_MSB (页=0x00 地址=0x52) [复位=00h]

位	字段	类型	复位	说明
7-0	VBAT1S_CNV[11:4]	R	0h	返回 SAR ADC VBAT1S 转换 MSB。 {hex2dec(VBAT1S_CNV[11:0])}/128

8.9.80 VBAT_LSB (页=0x00 地址=0x53) [复位=00h]

位	字段	类型	复位	说明
7-4	VBAT1S_CNV[3:0]	R	0h	返回 SAR ADC VBAT1S 转换 LSB。 {hex2dec(VBAT1S_CNV[11:0])}/128
3-0	保留	R	0h	保留

8.9.81 PVDD_MSB (页=0x00 地址=0x54) [复位=00h]

位	字段	类型	复位	说明
7-0	PVDD_CNV[11:4]	R	0h	返回 SAR ADC PVDD 转换 MSB。 {hex2dec(PVDD_CNV[11:0])}/64

8.9.82 PVDD_LSB (页=0x00 地址=0x55) [复位=00h]

位	字段	类型	复位	说明
7-4	PVDD_CNV[3:0]	R	0h	返回 SAR ADC PVDD 转换 LSB。 {hex2dec(PVDD_CNV[11:0])}/64
3-0	保留	R	0h	保留

8.9.83 TEMP (页=0x00 地址=0x56) [复位=00h]

位	字段	类型	复位	说明
7-0	TMP_CNV[7:0]	R	0h	返回 SAR ADC 温度传感器转换。{hex2dec(TMP_CNV[7:0])} - 95

8.9.84 INT_CLK_CFG (页=0x00 地址=0x5C) [复位=19h]

位	字段	类型	复位	说明
7	CLK_PWR_UD_EN	RW	0h	基于时钟的器件上电/断电功能 0h = 禁用 1h = 启用
6	DIS_CLK_HALT	RW	0h	时钟暂停计时器 0h = 在检测到时钟错误之后，启用时钟暂停检测 1h = 在检测到时钟错误之后，禁用时钟暂停检测
5-3	CLK_HALT_TIMER[2:0]	RW	3h	时钟暂停计时器值 0h = 820 μs 1h = 3.27ms 2h = 26.21ms 3h = 52.42ms 4h = 104.85ms 5h = 209.71ms 6h = 419.43ms 7h = 838.86ms
2	INT_LTCH_CLR	RW	0h	清除中断锁存寄存器 0h = 不清除 1h = 清除（自行清除位）
1-0	IRQZ_PIN_CFG[1:0]	RW	1h	IRQZ 中断配置 IRQZ 将断言 0h = 任何未屏蔽的实时中断 1h = 任何未屏蔽的已锁存的中断 2h = 任何未屏蔽的实时中断事件，一次 2ms - 4ms 3h = 任何未屏蔽的已锁存的中断，每 4ms 中断 2ms - 4ms

8.9.85 MISC_CFG3 (页=0x00 地址=0x5D) [复位=80h]

位	字段	类型	复位	说明
7	IRQZ_POL	RW	1h	用于中断的 IRQZ 引脚极性 0h = 高电平有效 (IRQ) 1h = 低电平有效 (IRQZ)
6-4	保留	RW	0h	保留
3-2	YB_BOP_CTRL[1:0]	RW	0h	此寄存器选择在哪个 BOP 电平下，当 BOP_SRC=0 时，Y 桥和 BYP_EN 垫需要转换到 PVDD 0h = 当检测到 BOP_LVL0 时转换到 PVDD 1h = 当检测到 BOP_LVL1 或 LVL0 时转换到 PVDD 2h = 当检测到 BOP_LVL2 或 LVL1 或 LVL0 时转换到 PVDD 3h = 当检测到 BOP_LVL3 或 LVL2 或 LVL1 或 LVL0 时转换到 PVDD
1-0	保留	RW	0h	保留

8.9.86 CLOCK_CFG (页=0x00 地址=0x60) [复位=0Dh]

位	字段	类型	复位	说明
7-6	保留	R	0h	保留
5-2	SAMP_RATIO[3:0]	RW	3h	AUTO_RATE = 1 (禁用) 时的 SBCLK 与 FSYNC 之比 00h = 16 01h = 24 02h = 32 03h = 48 04h = 64 05h = 96 06h = 128 07h = 192 08h = 256 09h = 384 0Ah = 512 0Bh = 125 0Ch = 250 0Dh = 500 0Eh - 0Fh = 保留
1-0	保留	RW	1h	保留

8.9.87 IDLE_IND (页=0x00 地址=0x63) [复位=48]

位	字段	类型	复位	说明
7	IDLE_IND	RW	0h	空闲通道 D 类输出电流优化 0h = 用于 15 μ H 及以上的电感器 1h = 用于 5 μ H 电感器
6-0	保留	RW	48h	保留

8.9.88 SAR_SAMP (页=0x00 地址=0x64) [复位=84h]

位	字段	类型	复位	说明
7-6	保留	RW	2h	保留
5-4	SAR_SAMP_TIME[1:0]	RW	0h	采样时间和 ADC 滤波器频率 0h = 1.3 μ s , 滤波器禁用 1h = 4.1 μ s , 300kHz 2h = 12.1 μ s , 150kHz 3h = 24.2 μ s , 50kHz
3-0	保留	RW	4h	保留

8.9.89 MISC_CFG4 (页=0x00 地址=0x65) [复位=08]

位	字段	类型	复位	说明
7-4	保留	RW	0h	保留
3	LDG_CLK	RW	1h	负载诊断的时钟源 0h = 外部 TDM 1h = 内部振荡器
2-1	LDG_AVG[1:0]	RW	0h	V/I 数据的平均持续时间 0h = 5ms 1h = 10ms 2h = 50ms 3h = 100ms
0	保留	RW	0h	保留

8.9.90 IDLE_CFG (页=0x00 地址=0x67) [复位=00h]

位	字段	类型	复位	说明
7-2	保留	R	00h	保留
1-0	ID_CH_HYST_TIME[1:0]	RW	0h	空闲通道迟滞计时器。 0h = 50ms 1h = 100ms 2h = 200ms 3h = 1000ms

8.9.91 CLK_CFG (页=0x00 地址=0x68) [复位=7Fh]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6-3	FS_RATIO[3:0]	R	Fh	检测到的 SBCLK 与 FSYNC 之比。 00h = 16 01h = 24 02h = 32 03h = 48 04h = 64 05h = 96 06h = 128 07h = 192 08h = 256 09h = 384 0Ah = 512 0Bh = 125 0Ch = 250 0Dh = 500 0Eh = 保留 0F = 无效的比率
2-0	FS_RATE[2:0]	R	7h	检测到 TDM 总线的采样率。 0h - 3h = 保留 4h = 44.1/48kHz 5h = 88.2/96kHz 6h = 保留 7h = 错误条件

8.9.92 LV_EN_CFG (页=0x00 地址=0x6A) [复位=12h]

位	字段	类型	复位	说明
7-6	CDS_DLY[1:0]	RW	0h	D 类 Y 桥开关相对于输入信号的延迟 ($1/f_s$) 0h = 8.1 (NG 启用 , 48ksps) , 6.1 (NG 禁用 , 48ksps) 0h = 12.6 (NG 启用 , 96ksps) , 9.6 (NG 禁用 , 96ksps) 1h = 7.1 (NG 启用 , 48ksps) , 5.1 (NG 禁用 , 48ksps) 1h = 10.6 (NG 启用 , 96ksps) , 7.6 (NG 禁用 , 96ksps) 2h = 6.1 (NG 启用 , 48ksps) , 4.1 (NG 禁用 , 48ksps) 2h = 8.5 (NG 启用 , 96ksps) , 5.6 (NG 禁用 , 96ksps) 3h = 5.6 (NG 启用 , 48ksps) , 3.6 (NG 禁用 , 48ksps) 3h = 7.6 (NG 启用 , 96ksps) , 4.6 (NG 禁用 , 96ksps)
5-4	LVS_DLY[1:0]	RW	1h	BYP_EN 信号传输相对于输入信号的延迟 ($1/f_s$) 0h = 7.8 (NG 启用 , 48ksps) , 5.8 (NG 禁用 , 48ksps) 0h = 12.1 (NG 启用 , 96ksps) , 9.1 (NG 禁用 , 96ksps) 1h = 6.8 (NG 启用 , 48ksps) , 4.8 (NG 禁用 , 48ksps) 1h = 10.1 (NG 启用 , 96ksps) , 7.1 (NG 禁用 , 96ksps) 2h = 5.8 (NG 启用 , 48ksps) , 3.8 (NG 禁用 , 48ksps) 2h = 8.1 (NG 启用 , 96ksps) , 5.1 (NG 禁用 , 96ksps) 3h = 5.1 (NG 启用 , 48ksps) , 3.1 (NG 禁用 , 48ksps) 3h = 6.6 (NG 启用 , 96ksps) , 3.6 (NG 禁用 , 96ksps)
3-0	LVS_RTH[3:0]	RW	2h	低压信号传输 (LVS) 的相对阈值。余量来自 VBAT1S 电源。 0h = 0.5V 1h = 0.6V 2h = 0.7V ... Eh = 1.9V Fh = 2V

8.9.93 NG_CFG2 (页=0x00 地址=0x6B) [复位=43h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	CONV_VBAT	RW	1h	当 BOP 源是 PVDD 时转换 VBAT1S 0h = 无 VBAT1S 转换 1h = 由 SAR 执行 VBAT1S 转换
5-3	保留	RW	0h	保留
2	NGFR_EN	RW	0h	噪声门高分辨率寄存器模式 0h = 禁用 1h = 启用
1-0	保留	RW	3h	保留

8.9.94 NG_CFG3 (页=0x00 地址=0x6C) [复位=00h]

噪声门高分辨率阈值达到 **NGLVL(dBFS)** 电平的可编程位；默认为 -110dBFS。

位	字段	类型	复位	说明
7-0	NGFR_LVL[23:16]	RW	00h	dec2hex{round{ 10^(NGLVL)/20]}*2^23}

8.9.95 NG_CFG4 (页=0x00 地址=0x6D) [复位=00h]

噪声门高分辨率阈值达到 **NGLVL(dBFS)** 电平的可编程位；默认为 -110dBFS。

位	字段	类型	复位	说明
7-0	NGFR_LVL[15:8]	RW	00h	dec2hex{round{ 10^(NGLVL)/20]}*2^23}

8.9.96 NG_CFG5 (页=0x00 地址=0x6E) [复位=1Ah]

噪声门高分辨率阈值达到 **NGLVL(dBFS)** 电平的可编程位；默认为 -110dBFS。

位	字段	类型	复位	说明
7-0	NGFR_LVL[7:0]	RW	1Ah	dec2hex{round{ 10^(NGLVL)/20})*2^23}

8.9.97 NG_CFG6 (页=0x00 地址=0x6F) [复位=00h]

噪声门高分辨率迟滞达到 **NGHYS(ms)** 值的可编程位。

建议设置为高于 1ms。

位	字段	类型	复位	说明
7-0	NGFR_HYST[18:11]	RW	0h	dec2bin[(NGHYS*f _s),19] f _s =采样率以 kHz 为单位

8.9.98 NG_CFG7 (页=0x00 地址=0x70) [复位=96h]

噪声门高分辨率迟滞达到 **NGHYS(ms)** 值的可编程位。

建议设置为高于 1ms。

位	字段	类型	复位	说明
7-0	NGFR_HYST[10:3]	RW	96h	dec2bin[(NGHYS*f _s),19] f _s =采样率以 kHz 为单位

示例：

NGFR_HYST[15:0] 是 19 位处理的结果，丢弃最后三位 (000)

对于 50ms 和 48ksps，公式为：

$$\text{dec2bin}[50*48,19]=\text{dec2bin}[2400,19]=0000000100101100000 \quad (5)$$

结果：寄存器 0x6F 中的 01h 和寄存器 0x70 中的 2Ch。

8.9.99 PVDD_UVLO (页=0x00 地址=0x71) [复位=02h]

当使用 Y 桥（例如 PWR_MODE1）时，PVDD UVLO 阈值需要设置为比 VBAT1S 电平高 2.5V。

位	字段	类型	复位	说明
7-6	保留	RW	0h	保留
5-0	PVDD_UVLO_TH[5:0]	RW	02h	PVDD UVLO 阈值 00h = 1.753V 01h = 2.09V 02h = 2.428V 3Fh = 23V

8.9.100 DMD (页=0x00 地址=0x73) [复位=00h]

位	字段	类型	复位	说明
7-6	DEM_CTRL[1:0]	R	0h	DAC MSB 和 LSB DEM 启用/禁用控制 0h = MSB 启用，LSB = 启用 1h = MSB 启用，LSB = 禁用 2h = MSB 禁用，LSB = 启用 3h = MSB 禁用，LSB = 禁用 - 推荐用于超声波用例

位	字段	类型	复位	说明
5	DIS_DITH	RW	0h	DAC MSB 调制器抖动控制 0h = 启用 1h = 禁用 - 推荐用于超声波用例
4-0	保留	R	00	保留

8.9.101 I2C_CKSUM (页=0x00 地址=0x7E) [复位=00h]

位	字段	类型	复位	说明
7-0	I2C_CKSUM[7:0]	RW	0h	返回 I ² C 校验和。写入此寄存器会将校验和复位为写入值。此寄存器在所有器件簿和页上的其他寄存器进行写操作时更新。

8.9.102 BOOK (页=0x00 地址=0x7F) [复位=00h]

位	字段	类型	复位	说明
7-0	BOOK[7:0]	RW	0h	设置器件 Book。 00h = Book 0 01h = Book 1 ... FFh = Book 255

8.9.103 INIT_0 (页面 = 0x01 地址 = 0x17) [复位 = D0h]

位	字段	类型	复位	说明
7-5	保留	RW	6h	保留
4	CMP_HYST_LP	RW	1h	D 类比较器对低功耗的依赖性 0h = 禁用 1h = 启用
3	SAR_IDLE	RW	0h	空闲通道与 SAR 的交互作用 0h = 启用 1h = 禁用
2-0	被保留	RW	0h	保留

8.9.104 LSR (页=0x01 地址=0x19) [复位=40h]

位	字段	类型	复位	说明
7	保留	R	0b	保留
6	EN_LLSR	RW	1h	调制 0h = LSR 1h = 线性 LSR
5-0	保留	R	00h	保留

8.9.105 INIT_1 (页面 = 0x01 地址 = 0x21) [复位 = 08h]

位	字段	类型	复位	说明
7-4	保留	R	0h	保留
3	HSCMP_EN	RW	0h	D 类比较器电压迟滞 0h = 启用 1h = 禁用
2-0	保留	R	0h	保留

8.9.106 INIT_2 (页面 = 0x01 地址 = 0x35) [复位 = 75h]

位	字段	类型	复位	说明
7-4	保留	R	7h	保留

位	字段	类型	复位	说明
3-0	BIAS_NOISE	RW	5h	用于改善噪声的设置

8.9.107 INT_LDO (页=0x01 地址=0x36) [复位=08h]

位	字段	类型	复位	说明
7-6	INT_LDO_SET[1:0]	RW	0h	内部 LDO 设置 0h = 通过页面 0x00h 的寄存器 04h 完成设置 1h = 强制使用外部电源，禁用 VBAT1S LDO 2h = 强制使用内部 LDO 3h = 保留
5-0	保留	R	08h	保留

8.9.108 SDOUT_HIZ_1 (页=0x01 地址=0x3D) [复位=00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ1[7:0]	RW	00h	将时隙 7 的“0”输出控制强制降至 0。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.109 SDOUT_HIZ_2 (页=0x01 地址=0x3E) [复位=00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ2[7:0]	RW	00h	将时隙 15 的“0”输出控制强制降至 8。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.110 SDOUT_HIZ_3 (页=0x01 地址=0x3F) [复位=00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ3[7:0]	RW	00h	将时隙 23 的“0”输出控制强制降至 16。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.111 SDOUT_HIZ_4 (页=0x01 地址=0x40) [复位=00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ4[7:0]	RW	00h	将时隙 31 的“0”输出控制强制降至 24。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.112 SDOUT_HIZ_5 (页=0x01 地址=0x41) [复位=00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ5[7:0]	RW	00h	将时隙 39 的“0”输出控制强制降至 32。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.113 SDOUT_HIZ_6 (页=0x01 地址=0x42) [复位=00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ6[7:0]	RW	00h	将时隙 47 的“0”输出控制强制降至 40。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.114 SDOUT_HIZ_7 (页=0x01 地址=0x43) [复位=00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ7[7:0]	RW	00h	将时隙 55 的“0”输出控制强制降至 48。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.115 SDOUT_HIZ_8 (页=0x01 地址=0x44) [复位=00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ8[7:0]	RW	00h	将时隙 63 的 “0” 输出控制强制降至 56。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.116 SDOUT_HIZ_9 (页=0x01 地址=0x45) [复位=00h]

位	字段	类型	复位	说明
7	SDOUT_FORCE_0_CNT_EN	RW	0h	控制将 “0” 发送到未使用的时隙 0h = 所有未使用的时隙都将传输 “Hi-Z” 1h = 未使用的时隙可以根据在页 0x01 的寄存器 0x3D 到 0x44 中进行的编程传输 “0”
6-0	保留	RW	00h	保留

8.9.117 TG_EN (页=0x01 地址=0x47) [复位=AB]

位	字段	类型	复位	说明
7-2	保留	R	2Ah	保留
1	TG_TH2	RW	1h	热阈值 2 0h = 禁用 1h = 启用
0	TG_TH1	RW	1h	热阈值 1 0h = 禁用 1h = 启用

8.9.118 EDGE_CTRL (页=0x01 地址=0x4C) [复位=00h]

位	字段	类型	复位	说明
7-3	保留		0h	保留
2-1	EDGE_CTRL[1:0]	RW	0h	输出压摆率 00b = 根据 PVDD 范围自动调整压摆率 01b = 保留 10b = 保留 11b = 用于整个 PVDD 范围的慢速压摆率
0	保留	RW	0h	保留

8.9.119 DG_DC_VAL1 (页=0x04 地址=0x08) [复位=40h]

针对 **DC_VAL(dBFS)** 所需电平的可编程 DG 位。

位	字段	类型	复位	说明
7-0	DG_DC_VAL [31:24]	RW	40h	dec2hex{256*round[10^(DC_VAL/20)*2^23]}

8.9.120 DG_DC_VAL2 (页=0x04 地址=0x09) [复位=26h]

针对 **DC_VAL(dBFS)** 所需电平的可编程 DG 位。

位	字段	类型	复位	说明
7-0	DG_DC_VAL [23:16]	RW	26h	dec2hex{256*round[10^(DC_VAL/20)*2^23]}

8.9.121 DG_DC_VAL3 (页=0x04 地址=0x0A) [复位=40h]

针对 **DC_VAL(dBFS)** 所需电平的可编程 DG 位。

位	字段	类型	复位	说明
7-0	DG_DC_VAL [15:8]	RW	40h	dec2hex{256*round[10^(DC_VAL/20)*2^23]}

8.9.122 DC_DG_VAL4 (页=0x04 地址=0x0B) [复位=00h]

针对 **DC_VAL**(dBFS) 所需电平的可编程 DG 位。

位	字段	类型	复位	说明
7-0	DG_DC_VAL [7:0]	RW	00h	dec2hex{256*round[10^(DC_VAL/20)*2^23]}

8.9.123 LIM_TH_MAX1 (页=0x04 地址=0x0C) [复位=68h]

将限制器最大阈值设置为 **LIM_TH_MAX(V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_TH_MAX[31:24]	RW	68h	dec2hex{256*round [LIM_TH_MAX*2^18]}

8.9.124 LIM_TH_MAX2 (页=0x04 地址=0x0D) [复位=00h]

将限制器最大阈值设置为 **LIM_TH_MAX(V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_TH_MAX[23:16]	RW	00h	dec2hex{256*round [LIM_TH_MAX*2^18]}

8.9.125 LIM_TH_MAX3 (页=0x04 地址=0x0E) [复位=00h]

将限制器最大阈值设置为 **LIM_TH_MAX(V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_TH_MAX[15:8]	RW	00h	dec2hex{256*round [LIM_TH_MAX*2^18]}

8.9.126 LIM_TH_MAX4 (页=0x04 地址=0x0F) [复位=00h]

将限制器最大阈值设置为 **LIM_TH_MAX(V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_TH_MAX[7:0]	RW	00h	dec2hex{256*round [LIM_TH_MAX*2^18]}

8.9.127 LIM_TH_MIN1 (页=0x04 地址=0x10) [复位=28h]

将限制器最大阈值设置为 **LIM_TH_MIN(V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_TH_MIN[31:24]	RW	28h	dec2hex{256*round [LIM_TH_MIN*2^18]}

8.9.128 LIM_TH_MIN2 (页=0x04 地址=0x11) [复位=00h]

将限制器最大阈值设置为 **LIM_TH_MIN(V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_TH_MIN[23:16]	RW	00h	dec2hex{256*round [LIM_TH_MIN*2^18]}

8.9.129 LIM_TH_MIN3 (页=0x04 地址=0x12) [复位=00h]

将限制器最大阈值设置为 **LIM_TH_MIN(V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_TH_MIN[15:8]	RW	00h	dec2hex{256*round [LIM_TH_MIN*2^18]}

8.9.130 LIM_TH_MIN4 (页=0x04 地址=0x13) [复位=00h]

将限制器最大阈值设置为 **LIM_TH_MIN(V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_TH_MIN[7:0]	RW	0h	dec2hex{256*round [LIM_TH_MIN*2^18]}

8.9.131 LIM_INF_PT1 (页=0x04 地址=0x14) [复位=56h]

将限制器拐点设置为 **LIM_INF_PT(V)** 值的可编程位。设置限制器拐点。

位	字段	类型	复位	说明
7-0	LIM_INF_PT[31:24]	RW	56h	dec2hex{256*round [LIM_IN_PT*2^18]}

8.9.132 LIM_INF_PT2 (页=0x04 地址=0x15) [复位=66h]

将限制器拐点设置为 **LIM_INF_PT(V)** 值的可编程位。设置限制器拐点。

位	字段	类型	复位	说明
7-0	LIM_INF_PT[23:16]	RW	66h	dec2hex{256*round [LIM_IN_PT*2^18]}

8.9.133 LIM_INF_PT3 (页=0x04 地址=0x16) [复位=66h]

将限制器拐点设置为 **LIM_INF_PT(V)** 值的可编程位。设置限制器拐点。

位	字段	类型	复位	说明
7-0	LIM_INF_PT[15:8]	RW	66h	dec2hex{256*round [LIM_IN_PT*2^18]}

8.9.134 LIM_INF_PT4 (页=0x04 地址=0x17) [复位=00h]

将限制器拐点设置为 **LIM_INF_PT(V)** 值的可编程位。设置限制器拐点。

位	字段	类型	复位	说明
7-0	LIM_INF_PT[7:0]	RW	0h	dec2hex{256*round [LIM_IN_PT*2^18]}

8.9.135 LIM_SLOPE1 (页=0x04 地址=0x18) [复位=10h]

将限制器斜率设置为 **LIM_SLOPE (V/V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_SLOPE[31:24]	RW	10h	dec2hex{256*round [LIM_SLOPE*2^20]}

8.9.136 LIM_SLOPE2 (页=0x04 地址=0x19) [复位=00h]

将限制器斜率设置为 **LIM_SLOPE (V/V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_SLOPE[23:16]	RW	00h	dec2hex{256*round [LIM_SLOPE*2^20]}

8.9.137 LIM_SLOPE3 (页=0x04 地址=0x1A) [复位=00h]

将限制器斜率设置为 **LIM_SLOPE (V/V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_SLOPE[15:8]	RW	00h	dec2hex{256*round [LIM_SLOPE*2^20]}

8.9.138 LIM_SLOPE4 (页=0x04 地址=0x1B) [复位=00h]

将限制器斜率设置为 **LIM_SLOPE (V/V)** 值的可编程位。

位	字段	类型	复位	说明
7-0	LIM_SLOPE[7:0]	RW	00h	dec2hex{256*round [LIM_SLOPE*2^20]}

8.9.139 TF_HLD1 (页=0x04 地址=0x1C) [复位=00h]

将热折返保持计数设置为 **TF_HLD[s]** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_HOLD_CNT[31:24]	RW	00h	dec2hex[256*round (TF_HLD*9600)]

8.9.140 TF_HLD2 (页=0x04 地址=0x1D) [复位=00h]

将热折返保持计数设置为 **TF_HLD[s]** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_HOLD_CNT[23:16]	RW	00h	dec2hex[256*round (TF_HLD*9600)]

8.9.141 TF_HLD3 (页=0x04 地址=0x1E) [复位=64h]

将热折返保持计数设置为 **TF_HLD[s]** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_HOLD_CNT[15:8]	RW	64h	dec2hex[256*round (TF_HLD*9600)]

8.9.142 TF_HLD4 (页=0x04 地址=0x1F) [复位=00h]

将热折返保持计数设置为 **TF_HLD[s]** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_HOLD_CNT[7:0]	RW	00h	dec2hex[256*round (TF_HLD*9600)]

8.9.143 TF_RLS1 (页=0x04 地址=0x20) [复位=40h]

将热折返限制器释放速率设置为 **TF_RLS[dB/100us]** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_REL_RATE[31:24]	RW	40h	dec2hex{256*round[10^(TF_RLS/20)*2^22]}

8.9.144 TF_RLS2 (页=0x04 地址=0x21) [复位=BDh]

将热折返限制器释放速率设置为 **TF_RLS[dB/100us]** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_REL_RATE[23:16]	RW	BDh	dec2hex{256*round[10^(TF_RLS/20)*2^22]}

8.9.145 TF_RLS3 (页=0x04 地址=0x22) [复位=B8h]

将热折返限制器释放速率设置为 **TF_RLS[dB/100us]** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_REL_RATE[15:8]	RW	B8h	dec2hex{256*round[10^(TF_RLS/20)*2^22]}

8.9.146 TF_RLS4 (页=0x04 地址=0x23) [复位=00h]

将热折返限制器释放速率设置为 **TF_RLS[dB/100us]** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_REL_RATE[7:0]	RW	0h	dec2hex{256*round[10^(TF_RLS/20)*2^22]}

8.9.147 TF_SLOPE1 (页=0x04 地址=0x24) [复位=04h]

将热折返限制器衰减斜率设置为 **TF_SLOPE(V⁰C)** 值的可编程位。

假定输入电平为 0dB，增益为 21dB。由于 rms 到峰值的转换，额外增加了 3dB (总共 24dB)。

位	字段	类型	复位	说明
7-0	TF_LIMS[31:24]	RW	04h	dec2hex{256*round {[TF_SLOPE/(10 ²⁴ /20)]*2 ²³ }

8.9.148 TF_SLOPE2 (页=0x04 地址=0x25) [复位=08h]

将热折返限制器衰减斜率设置为 **TF_SLOPE(V⁰C)** 值的可编程位。

假定输入电平为 0dB，增益为 21dB。由于 rms 到峰值的转换，额外增加了 3dB (总共 24dB)。

位	字段	类型	复位	说明
7-0	TF_LIMS[23:16]	RW	08h	dec2hex{256*round {[TF_SLOPE/(10 ²⁴ /20)]*2 ²³ }

8.9.149 TF_SLOPE3 (页=0x04 地址=0x26) [复位=89h]

将热折返限制器衰减斜率设置为 **TF_SLOPE(V⁰C)** 值的可编程位。

假定输入电平为 0dB，增益为 21dB。由于 rms 到峰值的转换，额外增加了 3dB (总共 24dB)。

位	字段	类型	复位	说明
7-0	TF_LIMS[15:8]	RW	89h	dec2hex{256*round {[TF_SLOPE/(10 ²⁴ /20)]*2 ²³ }

8.9.150 TF_SLOPE4 (页=0x04 地址=0x27) [复位=00h]

将热折返限制器衰减斜率设置为 **TF_SLOPE(V⁰C)** 值的可编程位。

假定输入电平为 0dB，增益为 21dB。由于 rms 到峰值的转换，额外增加了 3dB (总共 24dB)。

位	字段	类型	复位	说明
7-0	TF_LIMS[7:0]	RW	0h	dec2hex{256*round {[TF_SLOPE/(10 ²⁴ /20)]*2 ²³ }

8.9.151 TF_TEMP_TH1 (页=0x04 地址=0x28) [复位=39h]

将热折返温度阈值设置为 **TF_TEMP(°C)** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_TEMP_TH[31:24]	RW	39h	dec2hex{256*round [TF_TEMP*(2 ¹⁵)]}

8.9.152 TF_TEMP_TH2 (页=0x04 地址=0x29) [复位=80h]

将热折返温度阈值设置为 **TF_TEMP(°C)** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_TEMP_TH[23:16]	RW	80h	dec2hex{256*round [TF_TEMP*(2 ¹⁵)]}

8.9.153 TF_TEMP_TH3 (页=0x04 地址=0x2A) [复位=00h]

将热折返温度阈值设置为 **TF_TEMP(°C)** 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_TEMP_TH[15:8]	RW	00h	dec2hex{256*round [TF_TEMP*(2 ¹⁵)]}

8.9.154 TF_TEMP_TH4 (页=0x04 地址=0x2B) [复位=00h]

将热折返温度阈值设置为 **TF_TEMP**($^{\circ}$ C) 值的可编程位。

位	字段	类型	复位	说明
7-0	TF_TEMP_TH[7:0]	RW	0h	dec2hex{256*round [TF_TEMP*(2^15)]}

8.9.155 TF_MAX_ATTN1 (页=0x04 地址=0x2C) [复位=2Dh]

将热折返最大增益衰减设置为 **TF_ATTN**(dB) 衰减值的可编程位。

位	字段	类型	复位	说明
7-0	TF_MAX_ATTN[31:24]	RW	2Dh	dec2hex{256*round [(10^(-TF_ATTN/20)*2^23)]}

8.9.156 TF_MAX_ATTN2 (页=0x04 地址=0x2D) [复位=6Ah]

将热折返最大增益衰减设置为 **TF_ATTN**(dB) 衰减值的可编程位。

位	字段	类型	复位	说明
7-0	TF_MAX_ATTN(23:16)	RW	6Ah	dec2hex{256*round [(10^(-TF_ATTN/20)*2^23)]}

8.9.157 TF_MAX_ATTN3 (页=0x04 地址=0x2E) [复位=86h]

将热折返最大增益衰减设置为 **TF_ATTN**(dB) 衰减值的可编程位。

位	字段	类型	复位	说明
7-0	TF_MAX_ATTN[15:7]	RW	86h	dec2hex{256*round [(10^(-TF_ATTN/20)*2^23)]}

8.9.158 TF_MAX_ATTN4 (页=0x04 地址=0x2F) [复位=00h]

将热折返最大增益衰减设置为 **TF_ATTN**(dB) 衰减值的可编程位。

位	字段	类型	复位	说明
7-0	TF_MAX_ATTN[7:0]	RW	0h	dec2hex{256*round [(10^(-TF_ATTN/20)*2^23)]}

8.9.159 LD_CFG0 (页=0x04 地址=0x40) [复位=03h]

将负载诊断电阻阈值上限设置为 **LD_RES_UT**(Ω) 值的可编程位。

位	字段	类型	复位	说明
7-0	LDG_RES_UT[31:24]	RW	03h	dec2hex{256*round (LDG_RES_UT*(5/16)*2^14)}

8.9.160 LD_CFG1 (页=0x04 地址=0x41) [复位=20h]

将负载诊断电阻阈值上限设置为 **LD_RES_UT**(Ω) 值的可编程位。

位	字段	类型	复位	说明
7-0	LDG_RES_UT[23:16]	RW	20h	dec2hex{256*round (LDG_RES_UT*(5/16)*2^14)}

8.9.161 LD_CFG2 (页=0x04 地址=0x42) [复位=00h]

将负载诊断电阻阈值上限设置为 **LD_RES_UT**(Ω) 值的可编程位。

位	字段	类型	复位	说明
7-0	LDG_RES_UT[15:7]	RW	00h	dec2hex{256*round (LDG_RES_UT*(5/16)*2^14)}

8.9.162 LD_CFG3 (页=0x04 地址=0x43) [复位=00h]

将负载诊断电阻阈值上限设置为 **LD_RES_UT**(Ω) 值的可编程位。

位	字段	类型	复位	说明
7-0	LDG_RES_UT[7:0]	RW	0h	dec2hex{256*round (LDG_RES_UT*(5/16)*2^14)}

8.9.163 LD_CFG4 (页=0x04 地址=0x44) [复位=00h]

将负载诊断电阻阈值下限设置为 **LD_RES_LT**(Ω) 值的可编程位。

位	字段	类型	复位	说明
7-0	LDG_RES_LT[31:24]	RW	0h	dec2hex{256*round (LDG_RES_LT*(5/16)*2^14)}

8.9.164 LD_CFG5 (页=0x04 地址=0x45) [复位=20h]

将负载诊断电阻阈值下限设置为 **LD_RES_LT**(Ω) 值的可编程位。

位	字段	类型	复位	说明
7-0	LDG_RES_LT[23:16]	RW	20h	dec2hex{256*round (LDG_RES_LT*(5/16)*2^14)}

8.9.165 LD_CFG6 (页=0x04 地址=0x46) [复位=00h]

将负载诊断电阻阈值下限设置为 **LD_RES_LT**(Ω) 值的可编程位。

位	字段	类型	复位	说明
7-0	LDG_RES_LT[15:8]	RW	00h	dec2hex{256*round (LDG_RES_LT*(5/16)*2^14)}

8.9.166 LD_CFG7 (页=0x04 地址=0x47) [复位=00h]

将负载诊断电阻阈值下限设置为 **LD_RES_LT**(Ω) 值的可编程位。

位	字段	类型	复位	说明
7-0	LDG_RES_LT[7:0]	RW	0h	dec2hex{256*round (LDG_RES_LT*(5/16)*2^14)}

8.9.167 CLD_EFF_1 (页=0x04 地址=0x48) [复位=6Ch]

针对 **LV_EN** 相对阈值 D 类效率的可编程位。它表示为一个百分比 (**EFF**)，默认为 0.85。

位	字段	类型	复位	说明
7-0	D类效率 [31:24]	RW	6Ch	dec2hex[256*round (EFF*2^23)]

8.9.168 CLD_EFF_2 (页=0x04 地址=0x49) [复位=CCh]

针对 **LV_EN** 相对阈值 D 类效率的可编程位。它表示为一个百分比 (**EFF**)，默认为 0.85。

位	字段	类型	复位	说明
7-0	D类效率 [23:16]	RW	CCh	dec2hex[256*round (EFF*2^23)]

8.9.169 CLD_EFF_3 (页=0x04 地址=0x4A) [复位=CDh]

针对 **LV_EN** 相对阈值 D 类效率的可编程位。它表示为一个百分比 (**EFF**)，默认为 0.85。

位	字段	类型	复位	说明
7-0	D类效率 [15:8]	RW	CDh	dec2hex[256*round (EFF*2^23)]

8.9.170 CLD_EFF_4 (页=0x04 地址=0x4B) [复位=00h]

针对 **LV_EN** 相对阈值 D 类效率的可编程位。它表示为一个百分比 (**EFF**)，默认为 0.85。

位	字段	类型	复位	说明
7-0	D类效率 [7:0]	RW	00h	dec2hex[256*round (EFF*2^23)]

8.9.171 LDG_RES1 (页=0x04 地址=0x4C) [复位=00h]

诊断模式负载电阻测量值用 Ω 表示。读取值为 $0xUUVVXXYY$ ，最后一个字节将被丢弃。

位	字段	类型	复位	说明
7-0	LDG_RES_VAL[31:24]	R	0h	$(16/5)*\{hex2dec(0xUUVVXX)\}/2^{14}\}$

8.9.172 LDG_RES2 (页=0x04 地址=0x4D) [复位=00h]

诊断模式负载电阻测量值用 Ω 表示。读取值为 $0xUUVVXXYY$ ，最后一个字节将被丢弃。

位	字段	类型	复位	说明
7-0	LDG_RES_VAL[23:16]	R	0h	$(16/5)*\{hex2dec(0xUUVVXX)\}/2^{14}\}$

8.9.173 LDG_RES3 (页=0x04 地址=0x4E) [复位=00h]

诊断模式负载电阻测量值用 Ω 表示。读取值为 $0xUUVVXXYY$ ，最后一个字节将被丢弃。

位	字段	类型	复位	说明
7-0	LDG_RES_VAL[15:7]	R	0h	$(16/5)*\{hex2dec(0xUUVVXX)\}/2^{14}\}$

8.9.174 LDG_RES4 (页=0x04 地址=0x4F) [复位=00h]

诊断模式负载电阻测量值用 Ω 表示。最后一个字节将被丢弃。

位	字段	类型	复位	说明
7-0	LDG_RES_VAL[7:0]	R	0h	丢弃此字节

8.9.175 INIT_3 (页面 = 0xFD 地址 = 0x3E) [复位 = 45h]

位	字段	类型	复位	说明
7-4	保留	RW	4h	保留
3-0	OPT_DMIN[3:0]	RW	5h	DMIN 优化设置

8.10 SDOUT 公式

以下公式可用于转换在 SDOUT 上读取的数据。

$$PVDD(V) = 23 * [Hex2Dec(SDOUTdata)]/2^{PVDD_SlotLength} \quad (6)$$

默认情况下， $PVDD_SlotLength = 8$ 。

$$VBAT1S(V) = 8 * [Hex2Dec(SDOUTdata)]/2^{VBAT1S_SlotLength} \quad (7)$$

默认情况下， $VBAT1S_SlotLength = 8$ 。

$$TEMP(^{\circ}C) = 256 * [Hex2Dec(SDOUTdata)]/2^{TEMP_SlotLength} - 95 \quad (8)$$

$TEMP_SlotLength = 8$ 。

9 应用和实现

备注

以下应用部分中的信息不属TI组件规范，TI不担保其准确性和完整性。TI的客户应负责确定各组件是否适用于其应用。客户应验证并测试其设计实现，以确保系统功能正常。

9.1 应用信息

TAS2780 是一款具有集成式 I/V 检测功能的数字输入 D 类音频功率放大器。I²S 音频数据由主机处理器提供。该器件以 I²S 格式提供 I/V 数据。I²C 总线用于配置和控制。

9.2 典型应用

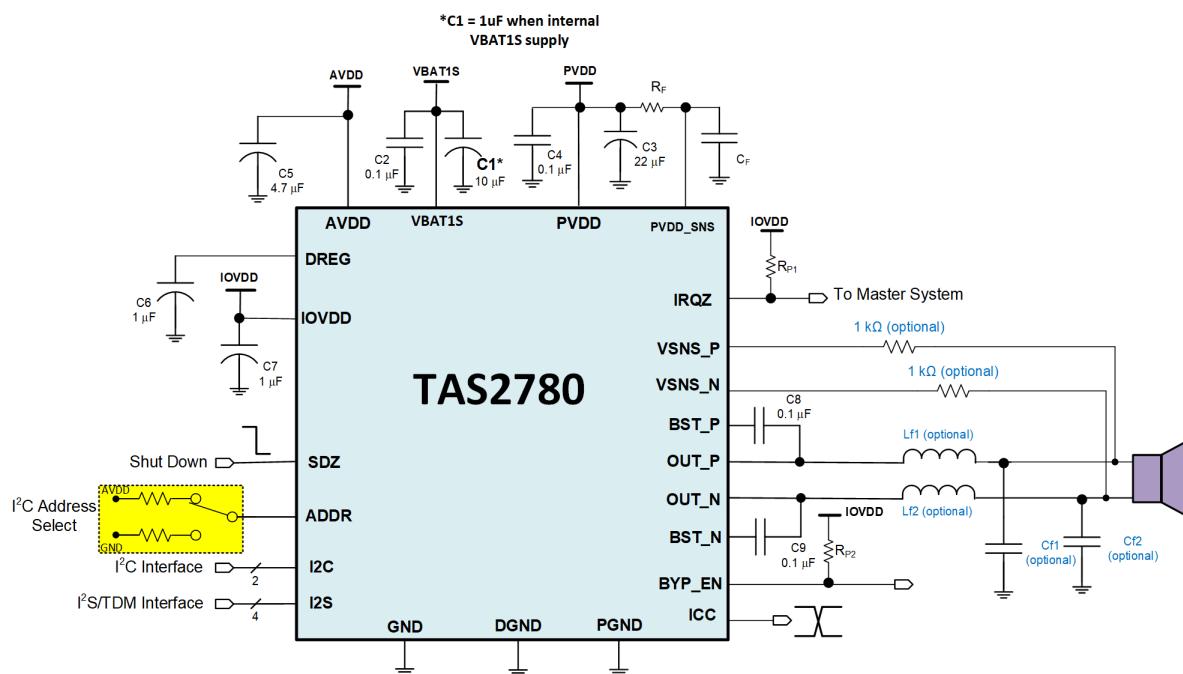


图 9-1. 典型应用 - 数字音频输入

表 9-1. 推荐的外部元件

元件	说明	规格	最小值	典型值	最大值	单位
C1	VBAT1S 去耦电容器 - VBAT1S 外部电源 (PWR_MODE0/1/3)	类型	X7R			
		电容, 容差为 20%		10		μF
		额定电压		10		V
	VBAT1S 去耦电容器 - VBAT1S 内部生成 (PWR_MODE2)	类型	X7R			
		电容, 容差为 20%		1		μF
		额定电压		10		V
C2	VBAT1S 去耦电容器	类型	X7R			
		电容, 容差为 20%		100		nF
		额定电压		10		V
C3	PVDD 去耦电容器	类型	X7R			
		电容, 容差为 20%		22		μF
		额定电压		30		V

表 9-1. 推荐的外部元件 (continued)

元件	说明	规格	最小值	典型值	最大值	单位
C4	PVDD 去耦电容器	类型	X7R			
		电容, 容差为 20%		100		nF
		额定电压	30			V
C5	AVDD 去耦电容器	类型	X7R			
		电容, 容差为 20%	4.7			μF
		额定电压	6			V
C6	DREG 去耦电容器	类型	X7R			
		电容, 容差为 20%		1		μF
		额定电压	6			V
C7	IOVDD 去耦电容器	类型	X7R			
		电容, 容差为 20%		1		μF
		额定电压	6			V
C8、C9	自举电容器	类型	X7R			
		电容, 容差为 20%		100		nF
		额定电压	6			V
Lf1、Lf2 (可选)	EMI 滤波电感器是可选的。TAS2780 器件支持无滤波器 D 类运行。如果使用铁氧体磁珠 EMI 滤波器，则建议使用 PFFB 功能。	100MHz 时的阻抗		120		Ω
		直流电阻			0.095	Ω
		直流电流	7			A)
Cf1、Cf2 (可选)	EMI 滤波电容器是可选的。如果使用了 CF1、CF2，则设计必须使用 Lf2、Lf3	电容		1		nF
R _F	降噪滤波电阻器	电阻器, 20% 容差	1			kΩ ,
C _F	降噪滤波电容器	电容, 容差为 20%			10/R _F (kΩ)	nF
		额定电压	30			V

9.3 设计要求

对于这个设计示例，请使用 [节 9.2](#) 中显示的参数。

表 9-2. 设计参数

设计参数	示例值
音频输入	数字音频, I ² S
电流和电压数据流	数字音频, I ² S
单声道或立体声配置	单声道
1% THD+N、R _L = 4Ω 时的最大输出功率	25W

9.4 详细设计过程

9.4.1 单声道/立体声配置

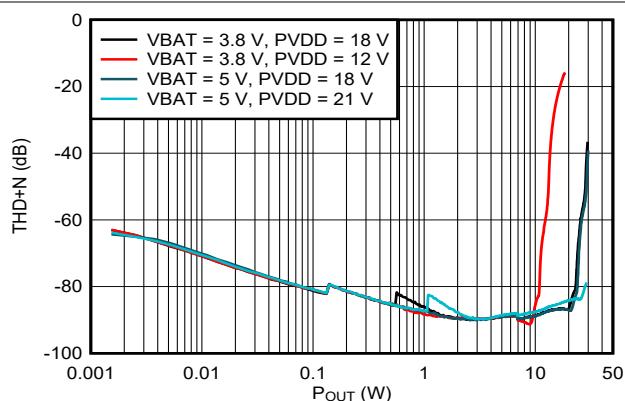
在应用中，假定器件在单声道模式下工作。请参阅 [节 8.3.1](#)，了解有关更改 TAS2780 的 I²C 地址的信息，以便支持立体声运行。单声道或立体声配置不会影响器件性能。

9.4.2 EMI 无源器件

TAS2780 支持展频以最大限度地降低 EMI。它可以在 D 类输出上包含无源器件。[图 9-1](#) 中的无源器件 Lf1、Lf2、Cf1 和 Cf2 具有 [表 9-1](#) 中所提供的推荐规格。必须正确选择输出滤波器的无源器件以保持放大器的稳定性。详细信息，请参阅 [节 8.4.5](#)。

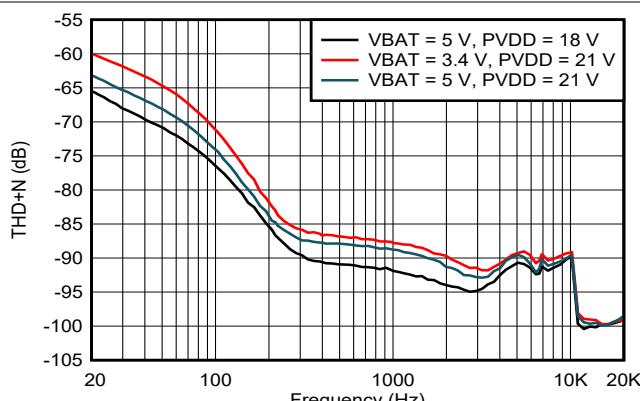
9.5 应用曲线

在 T_A = 25°C 下测得，f_{SPK_AMP} = 384kHz，输入信号 f_{IN} = 1kHz - 正弦，负载 = 4Ω + 15 μH (除非另有说明)。



PWR_MODE1

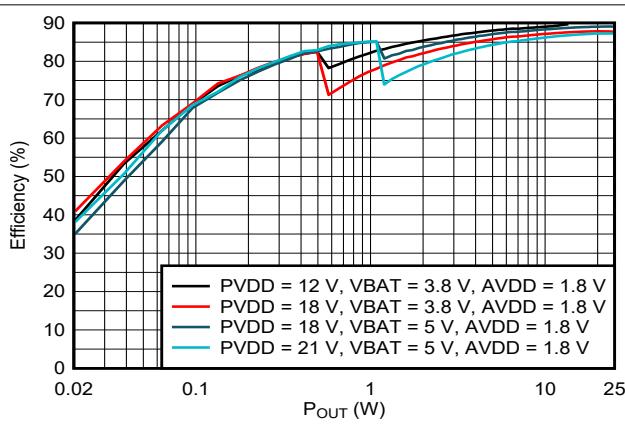
图 9-2. THD+N 与输出功率间的关系



P_{OUT} = 15W

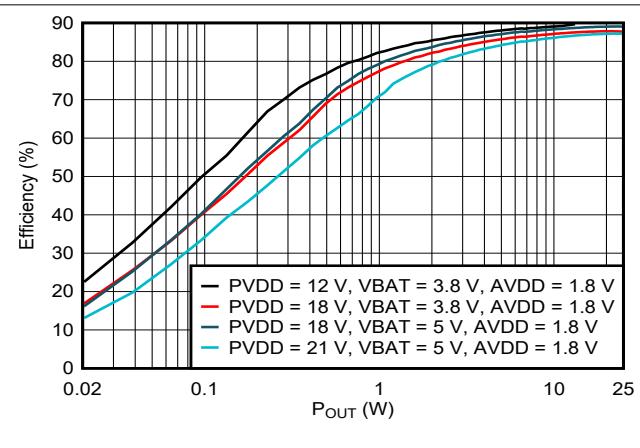
PWR_MODE1

图 9-3. THD+N 与输出功率间的关系



PWR_MODE1

图 9-4. 效率与输出功率间的关系



PWR_MODE0

图 9-5. 效率与输出功率间的关系

10 初始设置

10.1 初始器件配置 - 上电和软件复位

需要使用下面的 I²C 序列：

- 上电时，当 SDZ = 1 时（从硬件关断进入软件关断）；
- 当器件处于软件关断或运行模式并且用户运行软件复位命令时：寄存器 0x01 的位 [0] = 1。

```
##### Pre-Reset Configuration
w 70 00 01 #Page 0x01
w 70 37 3A #Bypass

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access page
w 70 06 C1 #Set Dmin

w 70 00 01 #Page 0x01
w 70 19 C0 #Force modulation
w 70 00 FD #Page 0xFD
w 70 0D 0D #Access page
w 70 06 D5 #Set Dmin

##### Software Reset
w 70 00 00 #Page 0x00
w 70 7F 00 #Book 0x00
w 70 01 01 #Software Reset
d 01 #1 ms Delay

##### Post-Reset Configuration
w 70 00 01 #Page 0x01
w 70 37 3A #Bypass

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access page
w 70 06 C1 #Set Dmin
w 70 06 D5 #Set Dmin
```

10.2 初始器件配置 - PWR_MODE0

以下 I²C 序列是在 PWR_MODE0 中初始化器件的一个示例。

```
w 70 00 00 # Page 0x00
w 70 0E 44 #TDM tx vsns transmit enable with slot 4
w 70 0F 40 #TDM tx isns transmit enable with slot 0

w 70 00 01 #Page 0x01
w 70 21 00 #Disable Comparator Hysteresis
w 70 17 C8 #SARBurstMask=0
w 70 19 00 #LSR Mode
w 70 35 74 #Noise minimized

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access Page 0xFD
w 70 3E 4A #Optimal Dmin
w 70 0D 00 #Remove access Page 0xFD

w 70 00 00 #Page 0x00
w 70 03 A8 #PWR_MODE0 selected
w 70 71 03 #PVDD UVLO set to 2.76V
w 70 02 80 #Play audio, power up with playback, IV enabled
```

10.3 初始器件配置 - PWR_MODE1

以下 I²C 序列是在 PWR_MODE1 中初始化器件的一个示例。

```
w 70 00 00 # Page 0x00
w 70 0E 44 #TDM tx vsns transmit enable with slot 4
w 70 0F 40 #TDM tx isns transmit enable with slot 0
```

```
w 70 00 01 #Page 0x01
w 70 17 C8 #SARBurstMask=0
w 70 21 00 #Disable Comparator Hysterisis
w 70 19 00 #LSR Mode
w 70 35 74 #Noise minimized

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access Page 0xFD
w 70 3E 4A #Optimal Dmin
w 70 0D 00 #Remove access Page 0xFD

w 70 00 00 #Page 0x00
w 70 02 00 #Play audio, power up with playback, IV enabled
```

10.4 初始器件配置 - PWR_MODE2

以下 I²C 序列是在 PWR_MODE2 中初始化器件的一个示例。

```
w 70 00 00 #Page 0x00
w 70 0E 44 #TDM tx vsns transmit enable with slot 4
w 70 0F 40 #TDM tx isns transmit enable with slot 0

w 70 00 01 #Page 0x01
w 70 17 C0 #SARBurstMask=0
w 70 19 00 #LSR Mode
w 70 21 00 #Disable Comparator Hysterisis
w 70 35 74 #Noise minimized

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access Page 0xFD
w 70 3E 4A #Optimal Dmin
w 70 0D 00 #Remove access Page 0xFD

w 70 00 00 #Page 0x00
w 70 03 E8 #PWR_MODE2
w 70 04 A1 #Int_LDO mode
w 70 71 0E #PVDD UVLO 6.5V
w 70 02 80 #Power up audio playback with I,V enabled
```

10.5 初始器件配置 - PWR_MODE3

以下 I²C 序列是在 PWR_MODE3 中初始化器件的一个示例，适合超声波应用。

```
w 70 00 00 #Page 0x00
w 70 0E 44 #TDM tx vsns transmit enable with slot 4
w 70 0F 40 #TDM tx isns transmit enable with slot 0

w 70 00 01 #Page 0x01
w 70 17 C8 #SARBurstMask=0
w 70 19 00 #LSR Mode
w 70 21 00 #Disable Comparator Hysterisis

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access Page 0xFD
w 70 3E 4A #Optimal Dmin
w 70 0D 00 #Remove access Page 0xFD

w 70 00 00 #Page 0x00
w 70 03 68 #PWR_MODE3
w 70 73 E0 #DEM dither disable
w 70 02 00 #Play audio, power up with playback, IV enabled
```

10.6 器件配置 - 44.1kHz

以下 I²C 序列是将 TAS2780 器件初始化到 44.1kHz 采样率的一个示例。

```
##### Configure Channel
w 70 60 21 # SBLK to Fs ratio = 256 / 8 TDM Slots
w 70 08 39 # 44.1KHz, Auto TDM off, Frame start High to Low
```

```
w 70 09 03 # Offset = 1, Sync on BCLK falling edge
w 70 0A 0A # TDM slot by address, Word = 24 bit, Frame = 32 bit
w 70 0C 20 # Right Ch = TDM slot 2, Left Ch = TDM slot 0
w 70 0D 33 # TX bus keeper, Hi-Z, Offset 1, TX on Falling edge
```

10.7 过功率保护 - OCP 编程

以下 I²C 序列将对 2.7V ≤ VBAT1S ≤ 2.9V 情况下的过流保护进行编程。

```
w 70 00 FD #
w 70 0D 0D #
w 70 5C C0 #
w 70 3A 7D #
r 70 3B 01 #
#Record the value read from register 3B: XY
w 70 3B XZ # Z=Y-2
w 70 0D 00 #
w 70 00 00 #
```

10.8 DSP 环回

以下 I²C 序列将为回声基准启用 DSP 环回。

```
#####DSP Echo Reference Loopback
w 70 00 00 #Page 0x00
w 70 7F 00
w 70 16 C0 #Audio TX slot programmed to 0
w 70 0E 00 #Disable V sense
w 70 0F 00 #Disable I sense
```

11 电源相关建议

只要 **SDZ** 引脚保持低电平，电源轨之间的电源序列就可以按任何顺序应用。一旦所有电源稳定，**SDZ** 引脚就可以设置为高电平以初始化器件。硬件或软件复位后，对器件执行的附加命令应延迟至少 1ms，以允许加载 OTP 存储器（参见节 10）。

当 **VBAT1S** 在内部产生时（见节 11.1），建议器件在进入硬件关断模式之前先进入软件关断模式。这可确保 **VBAT1S** 引脚使用内部 $5\text{k}\Omega$ 下拉电阻器进行放电（硬件关断模式下不存在）。

11.1 电源模式

TAS2780 可在 **VBAT1S** 和 **PVDD** 电源下运行，或仅在 **PVDD** 或 **VBAT1S** 电源下运行。下表根据用户需要显示了不同的电源运行模式。

表 11-1. 器件配置和电源模式

电源模式	输出开关模式	供电条件	VBAT1S 模式	器件配置	用例和器件功能
PWR_MODE0	PVDD 上的高功率	PVDD>VBAT1S	外部	VBAT1S_MODE=0 CDS_MODE[1:0]=10	PVDD 是用于提供输出功率的唯一电源。
PWR_MODE1	Y 桥 - VBAT1S 上的高功率	PVDD	外部	VBAT1S_MODE=0 CDS_MODE[1:0]=00	VBAT1S 用于根据配置的电平和余量提供输出功率。当音频信号超过设定的阈值时，D 类输出切换到 PVDD。
PWR_MODE2	Y 桥 - VBAT1S 上的低功率	PVDD	内部	VBAT1S_MODE=1 CDS_MODE[1:0]=11	PVDD 是唯一电源。VBAT1S 由内部 LDO 提供，用于在接近空闲通道电平的信号下供电。当音频信号电平超过 100dBFS（默认）时，D 类输出切换到 PVDD。
PWR_MODE3	VBAT1S	VBAT1S	外部	VBAT1S_MODE=0 CDS_MODE[1:0]=01	可以强制器件在低功率电源轨工作模式下运行。例如，这可用于不播放音频时的低功耗超声波线性调频脉冲。

当 **VBAT1S** 在外部时（**PWR_MODE0**、**PWR_MODE1**），如果 **PVDD** 降至低于（**VBAT1S + 2.5V**）电平，那么 Y 桥将停止在电源之间切换并保持在 **PVDD** 电源上。

在 **PWR_MODE2** 中，用户需要确保 **PVDD** 电源电平至少比内部产生的 **VBAT1S** 电压高 2.5V，以便充分利用 Y 桥运行模式。若要启用电压保护，应将 **PVDD** 电源的欠压阈值设置为 7.3V 以上（使用寄存器位 **PVDD_UVLO[5:0]**）。这将确保在内部产生 4.8V 的 **VBAT1S** 时，**PVDD** 电源至少比 **VBAT1S** 高 2.5V。

12 布局

12.1 布局指南

所有电源轨都应具有低 ESR 陶瓷电容器旁路，如节 9.2 中所示和所述。

若要创建至 PGND、DGND 和 GND 的低阻抗连接，并最大限度地减小接地噪声，应在布局中使用具有多个填充导热环氧树脂通孔的接地平面。

对于此器件，应遵循特定布局设计建议：

- 为承载大电流的信号使用宽迹线：PVDD、VBAT1S、PGND、DGND、GND 和扬声器 OUT_P、OUT_N。
- 应直接连接 PGND 引脚并短接到接地平面。
- DGND 引脚应直接连接到接地平面。
- 将 VSNS_P 和 VSNS_N 连接至尽可能靠近扬声器的位置。
- 如果在输出端使用了 EMI 铁氧体，则 EMI 铁氧体滤波器和扬声器之间应连接 VSNS_P 和 VSNS_N。
- VSNS_P 和 VSNS_N 布线应与开关信号（接口信号、扬声器输出、自举引脚）隔开并进行屏蔽。
- 将自举电容器放置在尽可能靠近 BST 引脚的位置。
- 应将 PVDD 和 VBAT1S 的去耦电容器尽可能靠近引脚放置（请参阅图 12-1）。

12.2 布局示例

下图说明了图 9-1 中指定的关键元件的放置。

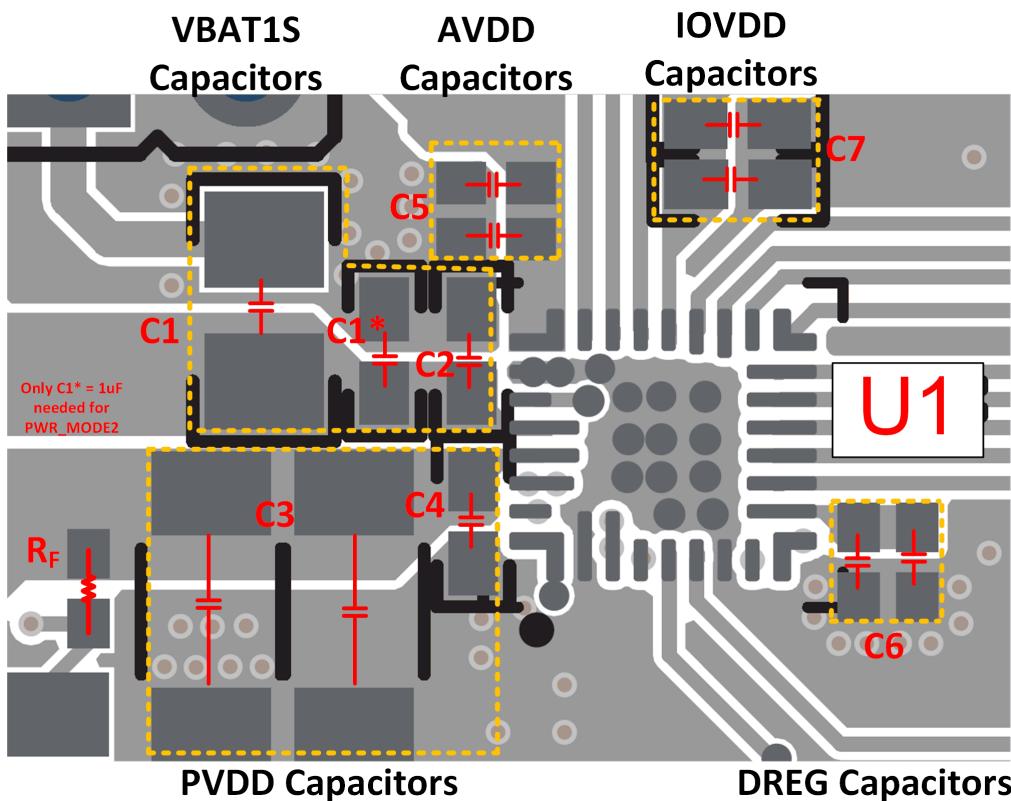


图 12-1. 布局和元件放置 - 顶层

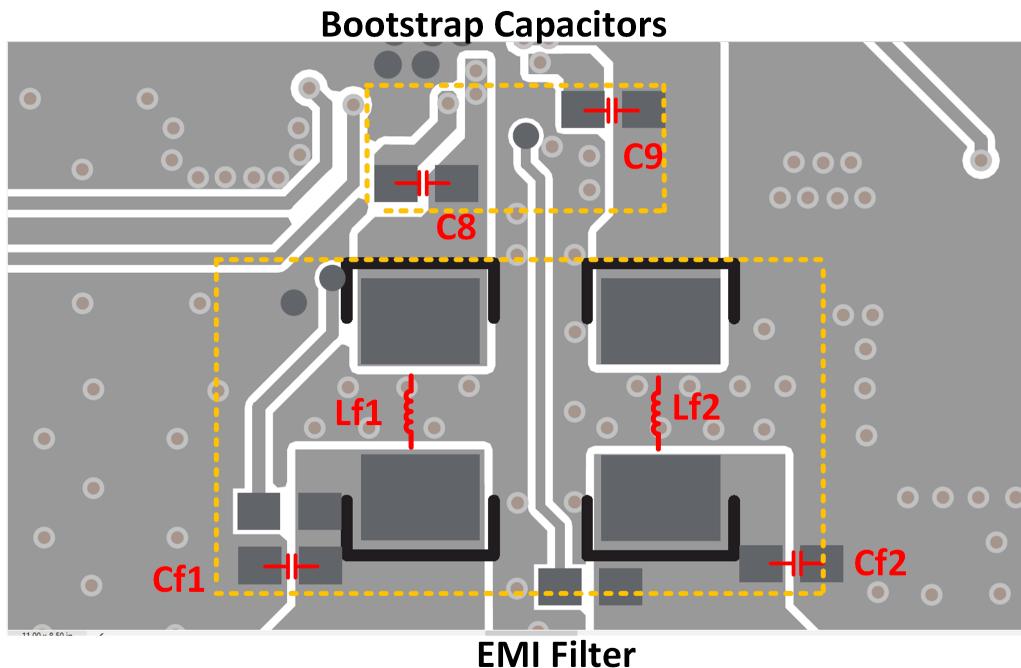


图 12-2. 布局和元件放置 - 底层

13 器件和文档支持

13.1 接收文档更新通知

若要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。单击右上角的*通知我*进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

13.2 社区资源

13.3 商标

所有商标均为其各自所有者的财产。

14 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TAS2780RYAR	Active	Production	VQFN-HR (RYA) 30	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	TAS2780
TAS2780RYAR.A	Active	Production	VQFN-HR (RYA) 30	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	TAS2780

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

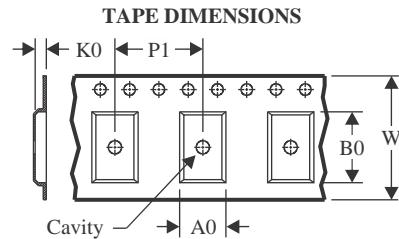
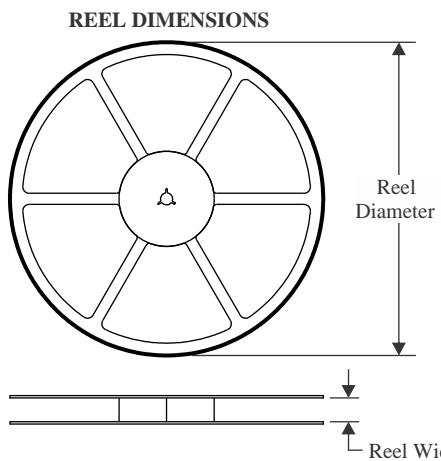
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

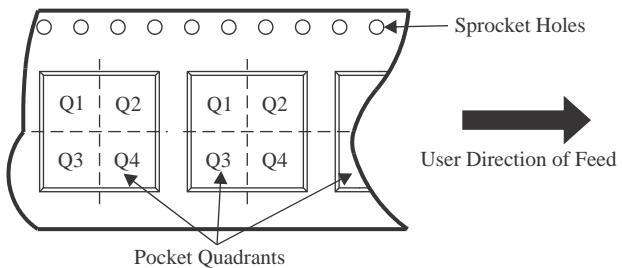
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

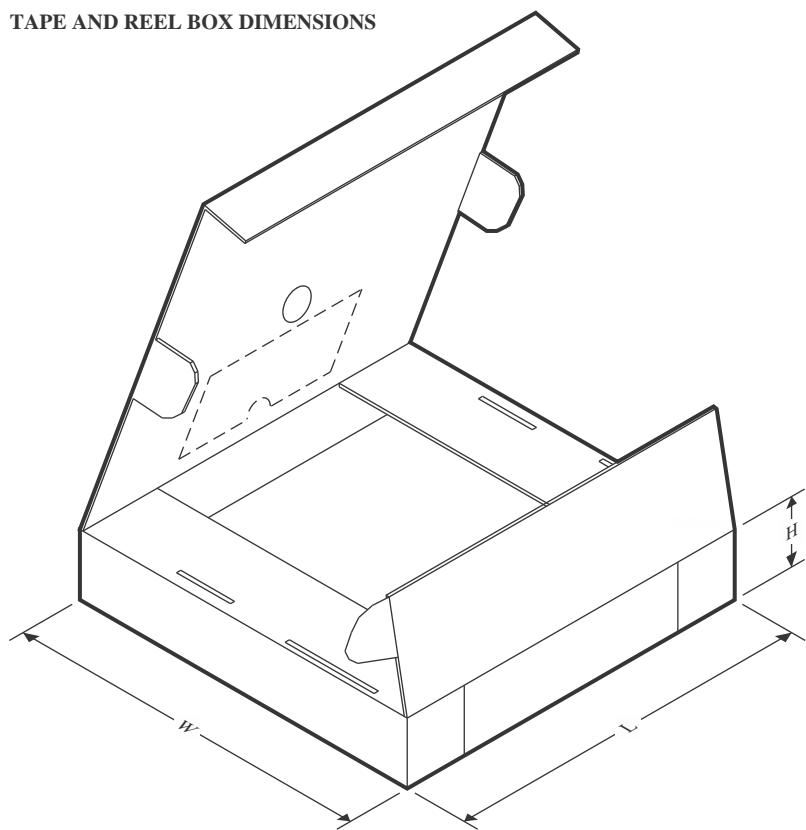
TAPE AND REEL INFORMATION

A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TAS2780RYAR	VQFN-HR	RYA	30	3000	330.0	12.4	3.8	4.3	1.5	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

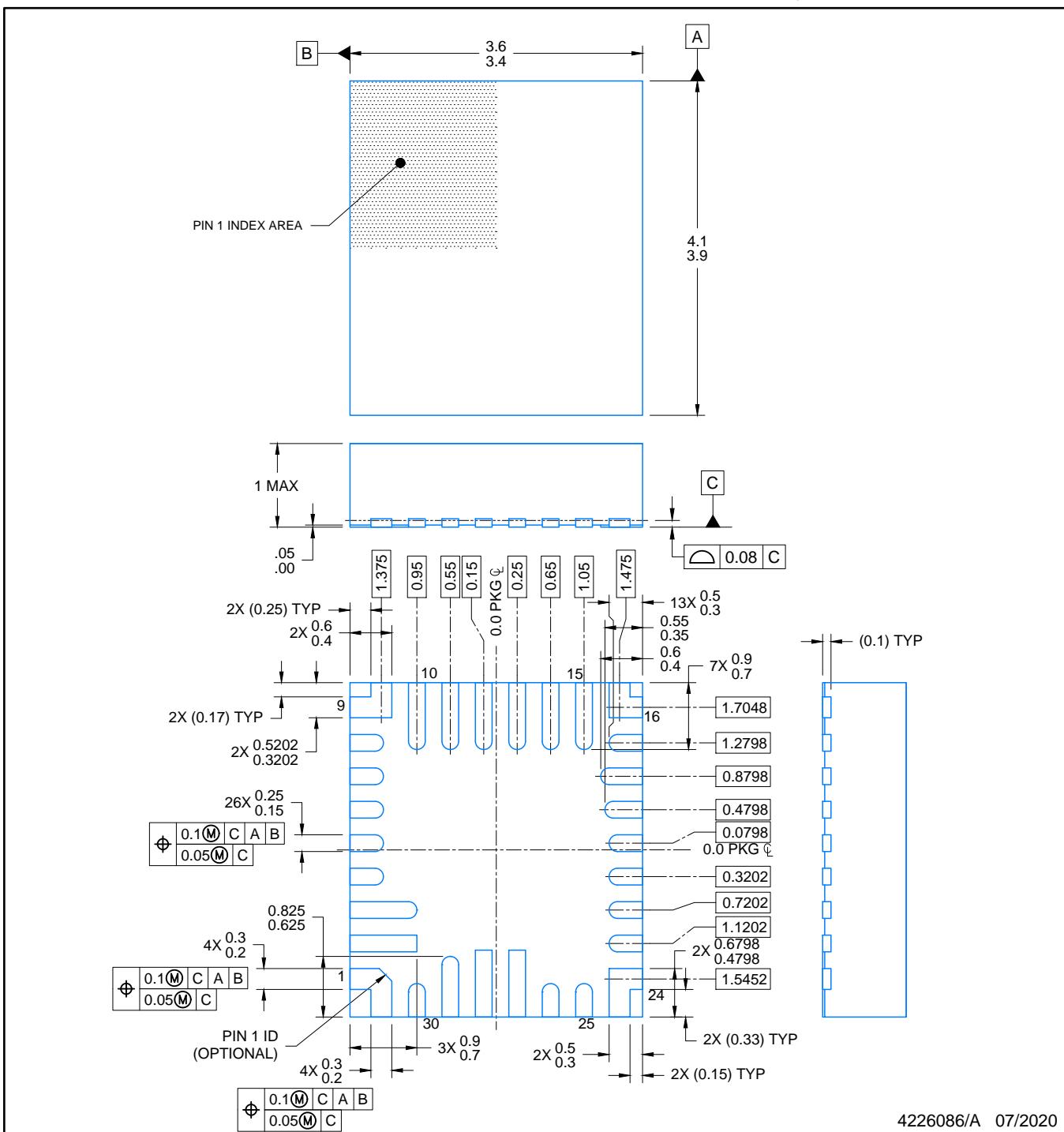
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TAS2780RYAR	VQFN-HR	RYA	30	3000	367.0	367.0	35.0

PACKAGE OUTLINE

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK- NO LEAD

RYA0030A



NOTES:

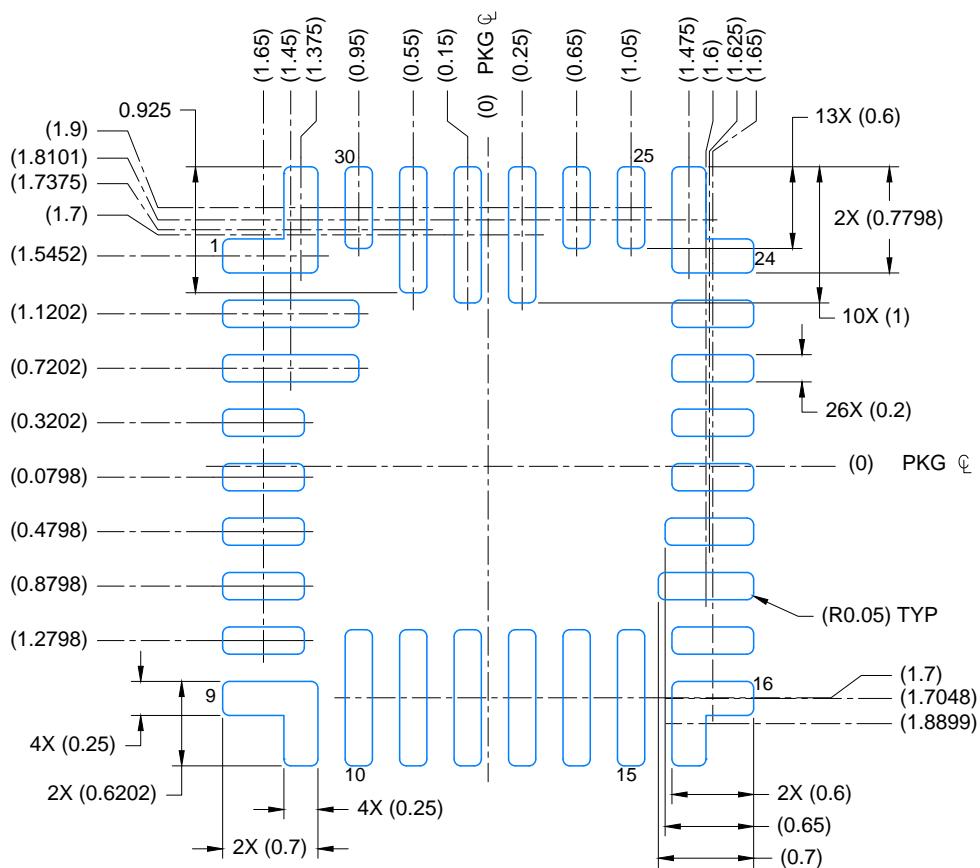
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
 2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

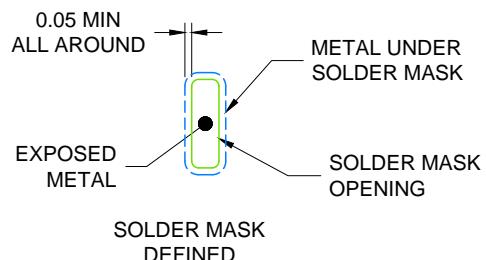
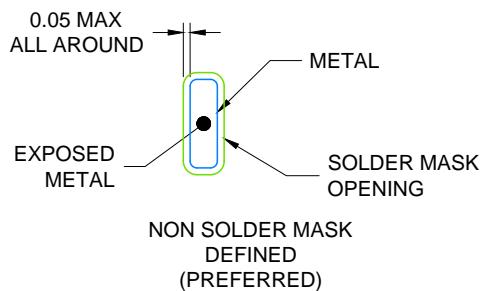
VQFN-HR - 1 mm max height

RYA0030A

PLASTIC QUAD FLATPACK- NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 18X



SOLDER MASK DETAILS

4226086/A 07/2020

NOTES: (continued)

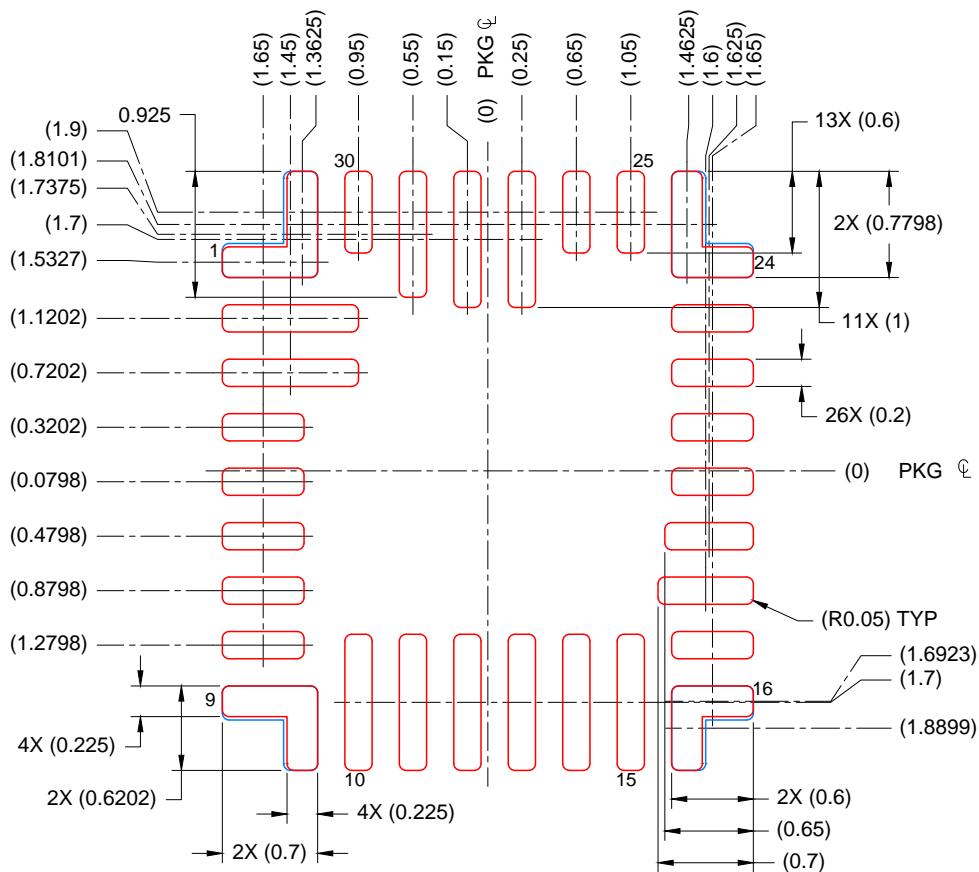
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271) .
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

VQFN-HR - 1 mm max height

RYA0030A

PLASTIC QUAD FLATPACK- NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PADS 1,9, 16, 24: 92%
SCALE: 18X

4226086/A 07/2020

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#))、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025 , 德州仪器 (TI) 公司

最后更新日期 : 2025 年 10 月