

SN74TVC3306 双路钳位电压

1 特性

- 设计用于限压应用
- 端口 A 和 B 间使用 $3.5\ \Omega$ 导通状态连接
- 直通引脚排列可简化印刷电路板布线
- 与 GTL+ 电平之间接口
- 闩锁性能超过 100mA，符合 JESD 78 II 类规范
- 静电放电 (ESD) 保护性能超过 JESD 22 规范要求：
 - 2000V 人体模型
 - 200V 机器放电模型
 - 1000V 充电器件模型

2 应用

- 电压电平转换
- 信号开关
- 总线隔离

3 说明

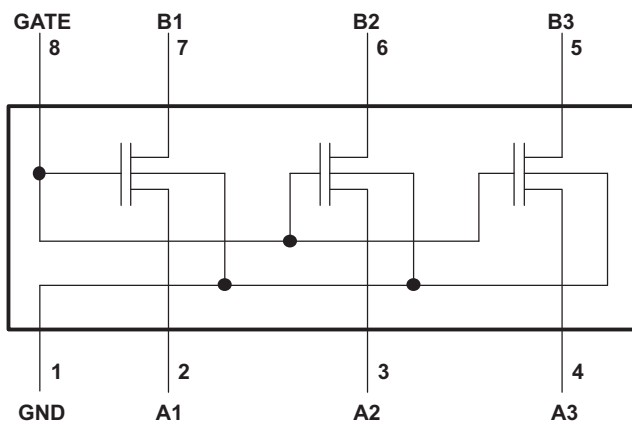
SN74TVC3306 器件提供三个具有通用非缓冲栅极的并联 NMOS 导通晶体管。此开关具有低通态电阻，可以在最短传播延迟情况下建立连接。

该器件可用作双开关，且栅极级联到基准晶体管上。每个导通晶体管的低压侧限制为由基准晶体管设置的电压。这样做是为了保护输入端对高态电压电平过冲敏感的元件。

封装信息

器件型号	封装 ⁽¹⁾	封装大小 ⁽²⁾
SN74TVC3306	DCT (SSOP , 8)	2.95mm × 4mm
	DCU (VSSOP , 8)	2mm × 3.1mm

- (1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



SN74TVC3306 器件具有跨越许多电压电平的双向功能。此数据表中记录的电压电平仅为示例。

简化原理图



内容

1 特性	1	8 详细说明	8
2 应用	1	8.1 概述.....	8
3 说明	1	8.2 功能方框图.....	8
4 修订历史记录	2	8.3 特性说明.....	8
5 引脚配置和功能	3	8.4 器件功能模式.....	8
6 规格	4	9 应用和实施	9
6.1 绝对最大额定值.....	4	9.1 应用信息.....	9
6.2 ESD 等级.....	4	9.2 典型应用.....	9
6.3 建议运行条件.....	4	9.3 电源相关建议.....	10
6.4 热性能信息.....	4	9.4 布局.....	10
6.5 电气特征.....	5	10 器件和文档支持	12
6.6 开关特性 (交流, $V_{GATE} = 3.3V$, 下行转换).....	5	10.1 接收文档更新通知.....	12
6.7 开关特性 (交流, $V_{GATE} = 2.5V$, 下行转换).....	5	10.2 支持资源.....	12
6.8 开关特性 (交流, $V_{GATE} = 3.3V$, 上行转换).....	5	10.3 商标.....	12
6.9 开关特性 (交流, $V_{GATE} = 2.5V$, 上行转换).....	6	10.4 静电放电警告.....	12
6.10 典型特性.....	6	10.5 术语表.....	12
7 参数测量信息	7	11 机械、封装和可订购信息	12

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision D (December 2014) to Revision E (September 2023)	Page
• 更改了整个文档中的表格、图和交叉参考的编号格式.....	1
• 更改了热性能值以反映器件性能.....	4
• 更改了开关特性以反映器件性能.....	5
Changes from Revision C (March 2002) to Revision D (December 2014)	Page
• 添加了应用、器件信息表、引脚功能表、处理等级表、热性能信息表、典型特性、特性说明部分、器件功能模式、应用和实施部分、电源相关建议部分、布局部分、器件和文档支持部分以及机械、封装和可订购信息部分.....	1
• 删除了订购信息表.....	1
• 更改了电气特性表中的 R_{ON} 参数.....	5

5 引脚配置和功能

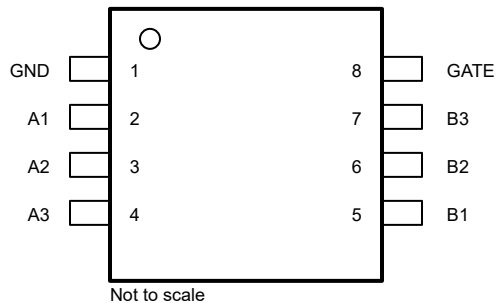


图 5-1. DCT 或 DCU 封装，8 引脚 SOP 或 VSSOP (顶视图)

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
A1	2	I/O	栅极 1 的 I/O
A2	3	I/O	栅极 1 的 I/O
A3	4	I/O	栅极 1 的 I/O
B1	5	I/O	栅极 2 的 I/O
B2	6	I/O	栅极 2 的 I/O
B3	7	I/O	栅极 2 的 I/O
GATE	8	I	栅极引脚。设置为高电平以启用开关。对于转换应用，连接到 B1 (V_{BIAS})。
GND	1	—	接地

(1) I = 输入；O = 输出；P = 电源

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

			最小值	最大值	单位
V _I	输入电压范围 ⁽²⁾		-0.5	7	V
V _{I/O}	输入/输出电压范围 ⁽²⁾		-0.5	7	V
	连续通道电流			128	mA
I _{IK}	输入钳位电流	V _I < 0		-50	mA
T _{stg}	贮存温度范围		-65	150	°C

- (1) 应力超出绝对最大额定值下列出的值可能会对器件造成损坏。这些仅为压力额定值，并不表示器件在这些条件下以及在建议的工作条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 如果遵守输入和输入/输出钳位电流额定值，则可能会超过输入和输入/输出负电压额定值。

6.2 ESD 等级

		值	单位
$V_{(ESD)}$	静电放电		
	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001，所有引脚 ⁽¹⁾	2500	V
	充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚 ⁽²⁾	2000	

- (1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

		最小值	最大值	单位
$V_{I/O}$	输入/输出电压	0	5	V
V_{GATE}	GATE 电压	0	5	V
I_{PASS}	传输晶体管电流		64	mA
T_A	自然通风条件下的工作温度范围	-40	85	°C

6.4 热性能信息

热指标 ⁽¹⁾		SN74TVC3306		单位
		DCT	DCU	
		8 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	254.1	275.5	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	148.6	127.1	°C/W
$R_{\theta JB}$	结至电路板热阻	168.8	186.9	°C/W
ψ_{JT}	结至顶部特征参数	70.1	65.7	°C/W
ψ_{JB}	结至电路板特征参数	167.4	185.9	°C/W

- (1) 有关新旧热指标的更多信息，请参阅 IC 封装热指标应用报告 [SPRA953](#)。

6.5 电气特征

在自然通风条件下的建议运行温度范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值 ⁽¹⁾	最大值	单位
V_{IK}	$I_I = -18\text{ mA}$, $V_{GATE} = 0$		-1.2		V
I_{IH}	$V_I = 5\text{ V}$, $V_{GATE} = 0$		5		μA
$C_{i(GATE)}$	$V_I = 3\text{ V}$ 或 0 V		11		pF
$C_{io(off)}$	$V_O = 3\text{ V}$ 或 0 V , $V_{GATE} = 0$		4	6	pF
$C_{io(on)}$	$V_O = 3\text{ V}$ 或 0 V , $V_{GATE} = 3\text{ V}$		10.5	12.5	pF
R_{on} ⁽²⁾	$V_I = 0$, $I_O = 64\text{ mA}$	$V_{GATE} = 4.5\text{ V}$	3.5	5.5	Ω
		$V_{GATE} = 3\text{ V}$	4.7	7	
		$V_{GATE} = 2.3\text{ V}$	6.3	9.5	
	$V_I = 2.4\text{ V}$, $I_O = 15\text{ mA}$	$V_{GATE} = 4.5\text{ V}$	4.8	7.5	
	$V_I = 1.8\text{ V}$, $I_O = 15\text{ mA}$	$V_{GATE} = 4.5\text{ V}$	4.5	5	

(1) 所有典型值均在 $T_A = 25^\circ\text{C}$ 下测得。

(2) 在通过开关的指示电流下, 由 A 和 B 端子之间的压降测量。导通状态电阻由两个端子 (A 或 B) 的最低电压决定。

6.6 开关特性 (交流, $V_{GATE} = 3.3\text{ V}$, 下行转换)

在建议的自然通风条件下的工作温度范围内测得, $V_{GATE} = 3.3\text{ V}$ 、 $V_{IH} = 3.3\text{ V}$ 、 $V_{IL} = 0$ 且 $V_M = 1.15\text{ V}$ (除非另有说明) (请参阅图 7-1)

参数	从 (输入)	到 (输出)	$C_L = 50\text{ pF}$		$C_L = 30\text{ pF}$		$C_L = 15\text{ pF}$		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A 或 B	B 或 A	0	0.8	0	0.6	0	0.3	ns
t_{PHL}			0	1.2	0	1	0	0.75	

6.7 开关特性 (交流, $V_{GATE} = 2.5\text{ V}$, 下行转换)

在建议的自然通风条件下的工作温度范围内测得, $V_{GATE} = 2.5\text{ V}$ 、 $V_{IH} = 2.5\text{ V}$ 、 $V_{IL} = 0$ 且 $V_M = 0.75\text{ V}$ (除非另有说明) (请参阅图 7-1)

参数	从 (输入)	到 (输出)	$C_L = 50\text{ pF}$		$C_L = 30\text{ pF}$		$C_L = 15\text{ pF}$		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A 或 B	B 或 A	0	1	0	0.7	0	0.4	ns
t_{PHL}			0	1.3	0	1	0	0.75	

6.8 开关特性 (交流, $V_{GATE} = 3.3\text{ V}$, 上行转换)

在建议的自然通风条件下的工作温度范围内测得, $V_{GATE} = 3.3\text{ V}$ 、 $V_{IH} = 2.3\text{ V}$ 、 $V_{IL} = 0$ 、 $V_T = 3.3\text{ V}$ 、 $V_M = 1.15\text{ V}$ 且 $R_L = 300\Omega$ (除非另有说明) (请参阅图 7-1)

参数	从 (输入)	到 (输出)	$C_L = 50\text{ pF}$		$C_L = 30\text{ pF}$		$C_L = 15\text{ pF}$		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A 或 B	B 或 A	0	0.9	0	0.6	0	0.4	ns
t_{PHL}			0	1.4	0	1.1	0	1.0	

6.9 开关特性 (交流 , $V_{\text{GATE}} = 2.5\text{V}$, 上行转换)

在建议的自然通风条件下的工作温度范围内测得 , $V_{\text{GATE}} = 2.5\text{V}$ 、 $V_{\text{IH}} = 1.5\text{V}$ 、 $V_{\text{IL}} = 0$ 、 $V_{\text{T}} = 2.5\text{V}$ 、 $V_{\text{M}} = 0.75\text{V}$ 且 $R_{\text{L}} = 300\Omega$ (除非另有说明) (请参阅{图 7-1})

参数	从 (输入)	到 (输出)	$C_{\text{L}} = 50\text{pF}$		$C_{\text{L}} = 30\text{pF}$		$C_{\text{L}} = 15\text{pF}$		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A 或 B	B 或 A	0	1	0	0.6	0	0.4	ns
t_{PHL}			0	1.3	0	1.3	0	1.3	

6.10 典型特性

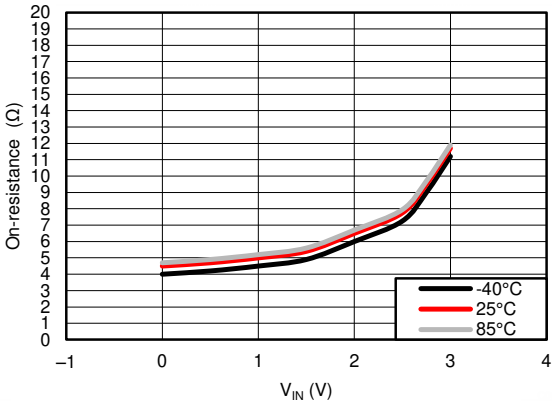
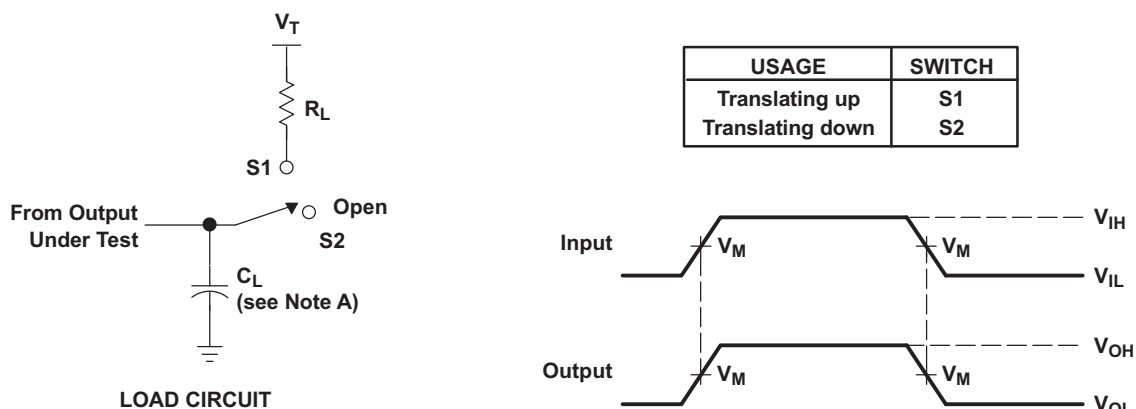


图 6-1. R_{ON} 与 V_{IN} 间的关系 ($I_{\text{IN}} = 15\text{mA}$) 。

7 参数测量信息



- NOTES: A. C_L includes probe and jig capacitance.
 B. All input pulses are supplied by generators having the following characteristics: $PRR \leq 10$ MHz, $Z_O = 50 \Omega$, $t_r \leq 2$ ns, $t_f \leq 2$ ns.
 C. The outputs are measured one at a time, with one transition per measurement.

图 7-1. 输出负载电路

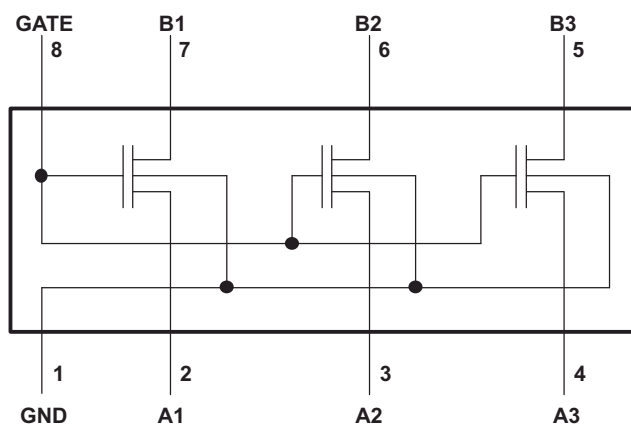
8 详细说明

8.1 概述

SN74TVC3306 器件提供三个具有通用非缓冲栅极的并联 NMOS 导通晶体管。此开关具有低通态电阻，可以在最短传播延迟情况下建立连接。

该器件可用作双开关，且栅极级联到基准晶体管上。每个导通晶体管的低压侧限制为由基准晶体管设置的电压。这样做是为了保护输入端对高态电压电平过冲敏感的元件。

8.2 功能方框图



SN74TVC3306 器件在多个电压电平范围内具有双向功能。此数据表中记录的电压电平仅为示例。

8.3 特性说明

8.3.1 电压钳位

内部 NMOS 晶体管允许 SN74TVC3306 器件充当电压钳位以及配置为电压电平转换器。如需更多信息，请参阅[应用和实施](#)。

8.4 器件功能模式

8.4.1 电压钳位

每当 V_{REF} 一侧的输入端上的信号高于 V_{REF} 时，由于上拉电阻器，电压会在与 V_{DPU} 的值相反的一侧钳位。在这种情况下，电压进行上行转换。如需更多信息，请参阅[应用和实施](#)。

8.4.2 电压传递

只要 V_{REF} 侧输入端上的信号低于 V_{REF} ，该信号就会按预期传递到另一侧。在这种情况下，低电平脉冲保持低电平（无转换）。如需更多信息，请参阅[应用和实施](#)。

9 应用和实施

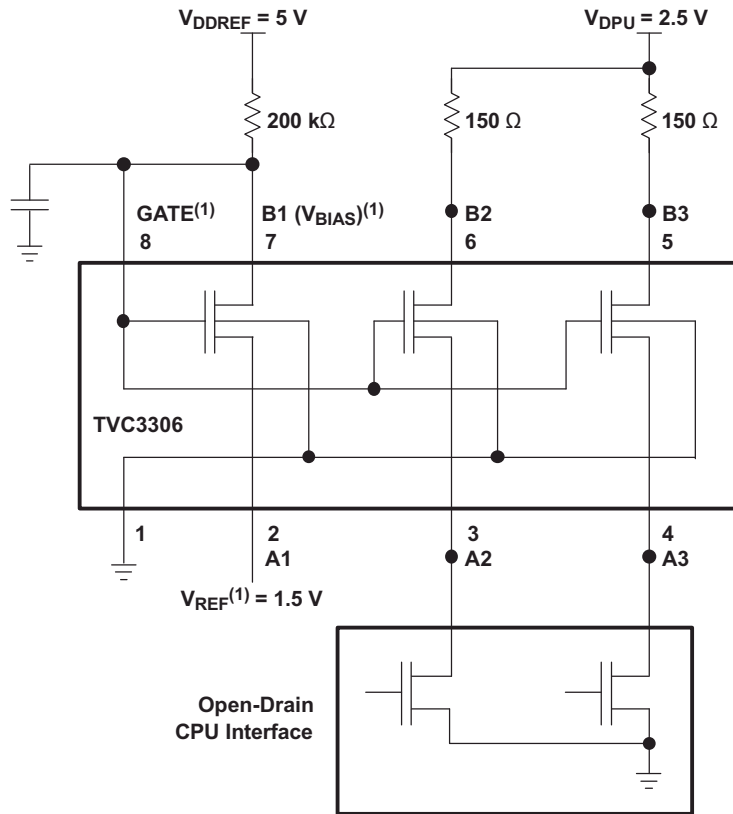
备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

由于采用电压钳位机制，因此，SN74TVC3306 器件用作具有尖锐边缘的信号（与模拟音频信号相反）的电平转换器时性能更佳。

9.2 典型应用



V_{REF} and V_{BIAS} can be applied to any one of the pass transistors. GATE must be connected externally to V_{BIAS}

图 9-1. 典型应用电路

9.2.1 设计要求

9.2.1.1 应用运行条件

应用运行条件 (请参阅图 9-1)

		最小值	典型值 (1)	最大值	单位
V_{BIAS}	BIAS 电压	$V_{REF} + 0.6$	2.1	5	V
V_{GATE}	GATE 电压	$V_{REF} + 0.6$	2.1	5	V
V_{REF}	基准电压	0	1.5	4.4	V
V_{DPU}	漏极上拉电压	2.36	2.5	2.64	V
I_{PASS}	导通晶体管电流		14		mA
I_{REF}	参考晶体管电流		5		μA
T_A	自然通风条件下的工作温度范围	- 40		85	$^{\circ}C$

(1) 所有典型值均在 $T_A=25^{\circ}C$ 下测得。

9.2.2 详细设计过程

对于钳位配置，公共 GATE 输入必须连接到任一导通晶体管的一侧 (A_n 或 B_n)，从而使基准晶体管和相对侧 (B_n 或 A_n) 的 V_{BIAS} 连接成为 V_{REF} 连接。当 V_{BIAS} 通过 $200k\Omega$ 电阻连接到 3V 至 5.5V V_{CC} 电源，并且 V_{REF} 设置为 0V 至 $V_{CC} - 0.6V$ 时，每个开关的输出具有一个等于 V_{REF} 的最大钳位电压。建议在 V_{BIAS} 上使用滤波电容器。

9.2.3 应用曲线

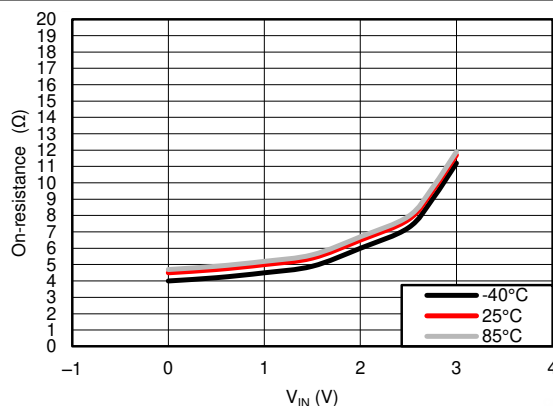


图 9-2. 导通电阻与 V_{IN} 间的关系 (A 至 B , 15mA 电流)

9.3 电源相关建议

当此器件用作电压钳位时，建议在输入端与 V_{CC} 之间使用一个 $200k\Omega$ 电阻器。也建议在 B1 上使用滤波电容器。

9.4 布局

9.4.1 布局指南

如果使用了滤波电容器，则应将其放置在尽可能靠近器件输入端的位置。

9.4.2 布局示例

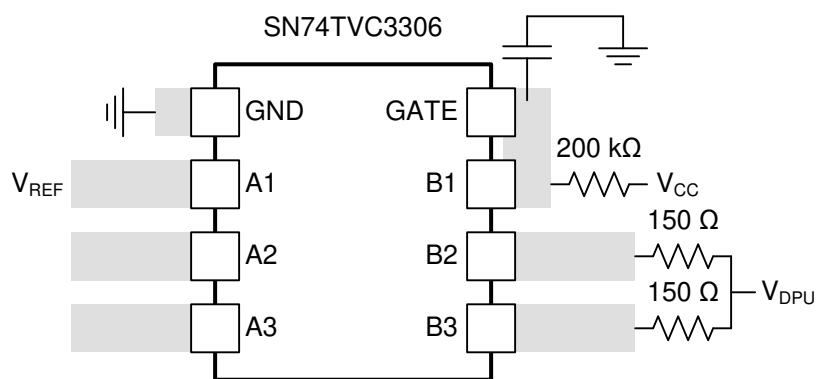


图 9-3. 电压钳位配置的布局示例

10 器件和文档支持

10.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.2 支持资源

[TI E2E™ 支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《[使用条款](#)》。

10.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
SN74TVC3306DCTR	Active	Production	SSOP (DCT) 8	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	FA6 (S, Y)
SN74TVC3306DCTR.A	Active	Production	SSOP (DCT) 8	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	FA6 (S, Y)
SN74TVC3306DCUR	Active	Production	VSSOP (DCU) 8	3000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	(FA6, FA6P, FA6S)
SN74TVC3306DCUR.A	Active	Production	VSSOP (DCU) 8	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(FA6, FA6P, FA6S)
SN74TVC3306DCURG4	NRND	Production	VSSOP (DCU) 8	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	FA6S
SN74TVC3306DCURG4.A	NRND	Production	VSSOP (DCU) 8	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	FA6S

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

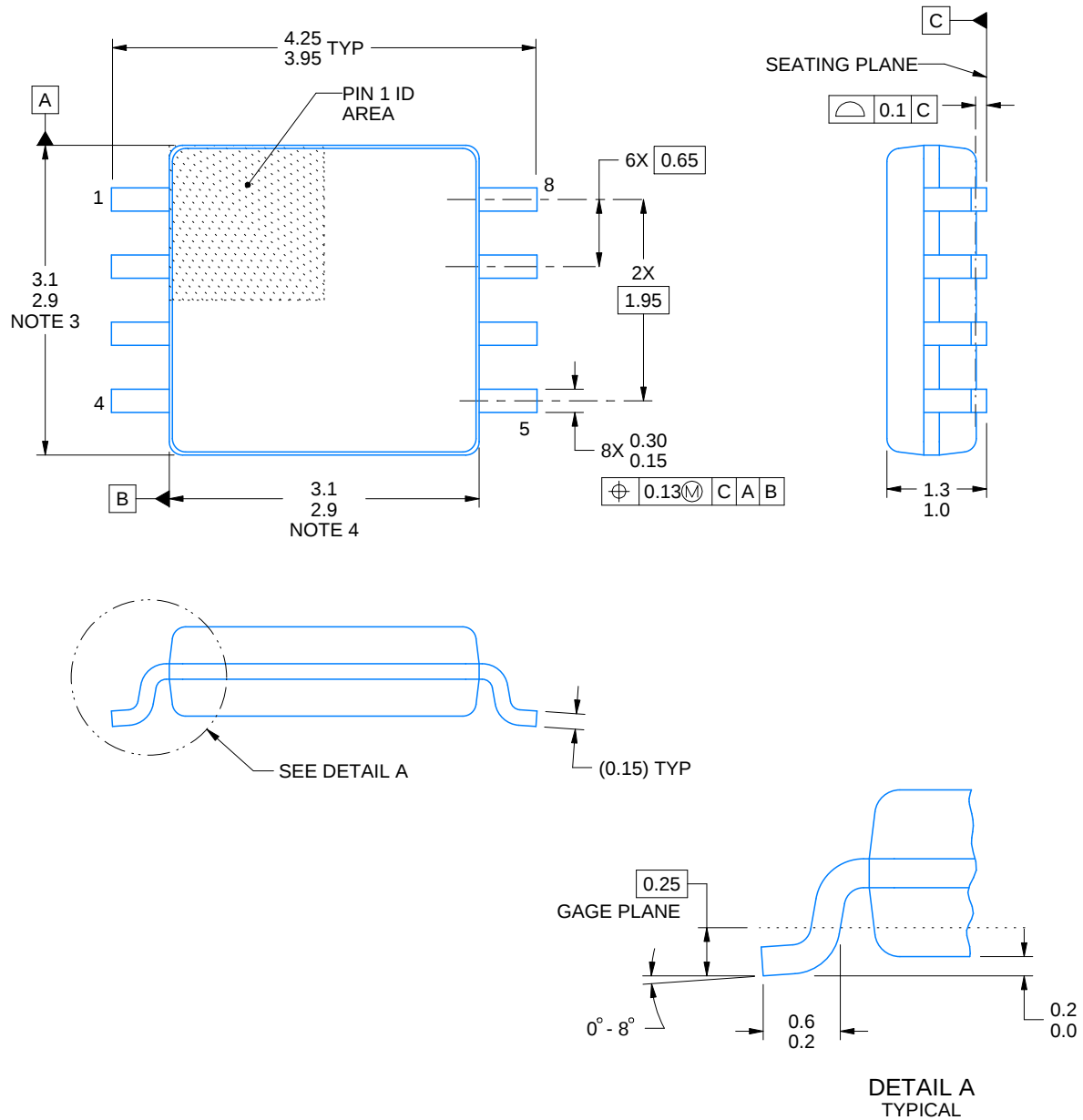
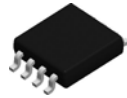
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74TVC3306DCTR	SSOP	DCT	8	3000	180.0	12.4	3.15	4.35	1.55	4.0	12.0	Q3
SN74TVC3306DCUR	VSSOP	DCU	8	3000	178.0	9.0	2.25	3.35	1.05	4.0	8.0	Q3
SN74TVC3306DCUR	VSSOP	DCU	8	3000	180.0	8.4	2.25	3.35	1.05	4.0	8.0	Q3
SN74TVC3306DCURG4	VSSOP	DCU	8	3000	180.0	8.4	2.25	3.35	1.05	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74TVC3306DCTR	SSOP	DCT	8	3000	190.0	190.0	30.0
SN74TVC3306DCUR	VSSOP	DCU	8	3000	180.0	180.0	18.0
SN74TVC3306DCUR	VSSOP	DCU	8	3000	213.0	191.0	35.0
SN74TVC3306DCURG4	VSSOP	DCU	8	3000	202.0	201.0	28.0



4220784/D 10/2025

NOTES:

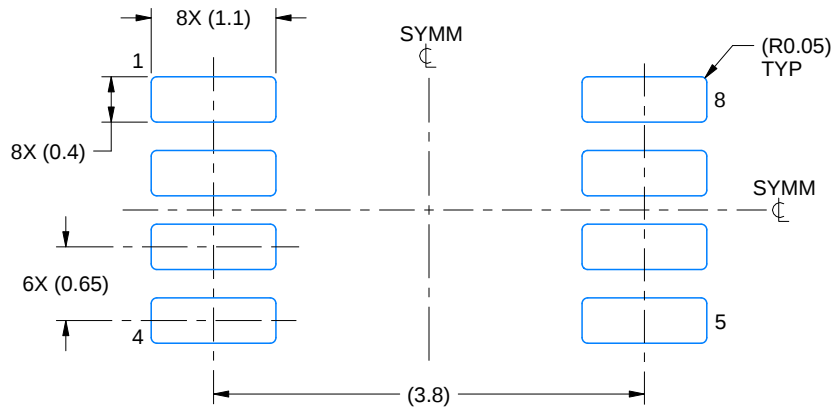
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.

EXAMPLE BOARD LAYOUT

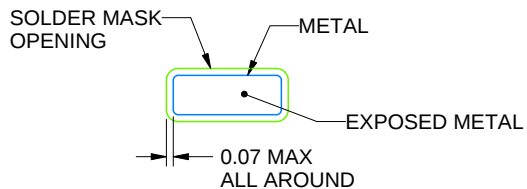
DCT0008A

SSOP - 1.3 mm max height

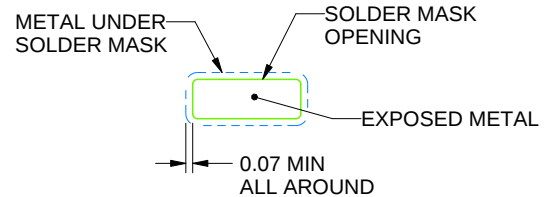
SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



NON SOLDER MASK
DEFINED



SOLDER MASK
DEFINED

SOLDER MASK DETAILS

4220784/D 10/2025

NOTES: (continued)

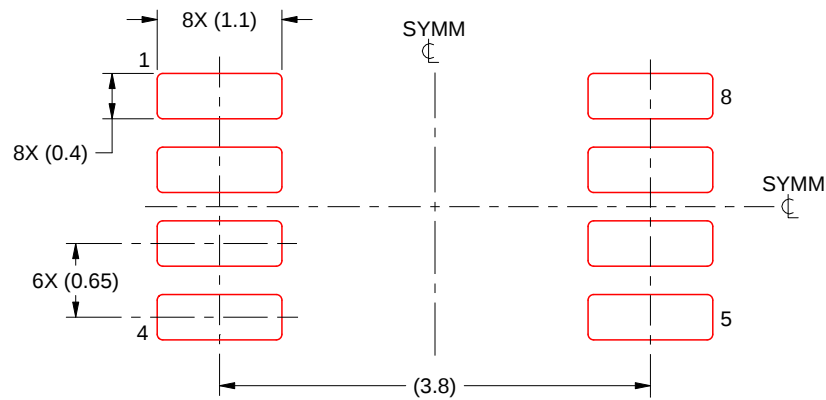
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DCT0008A

SSOP - 1.3 mm max height

SMALL OUTLINE PACKAGE

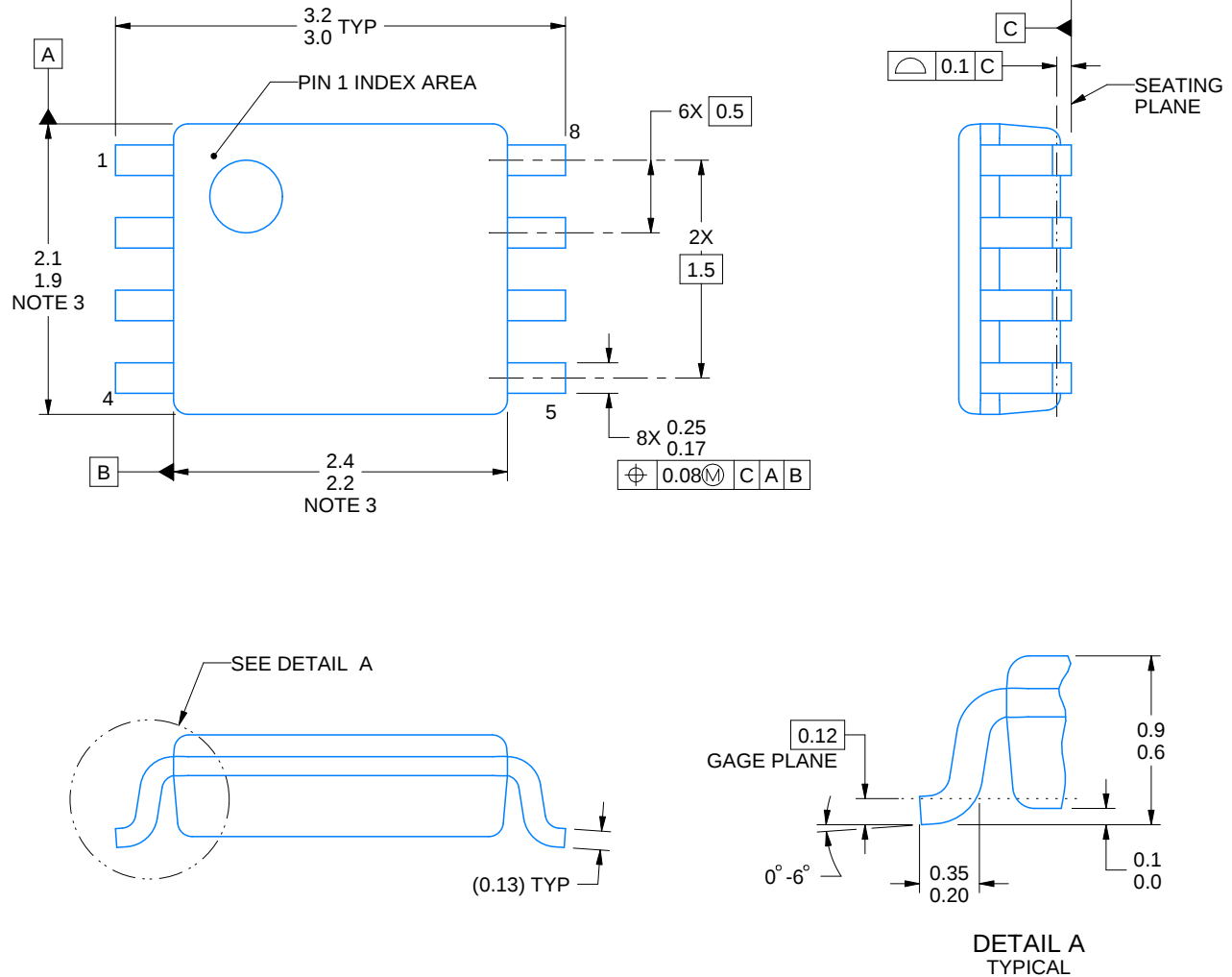


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4220784/D 10/2025

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.



4225266/A 09/2014

NOTES:

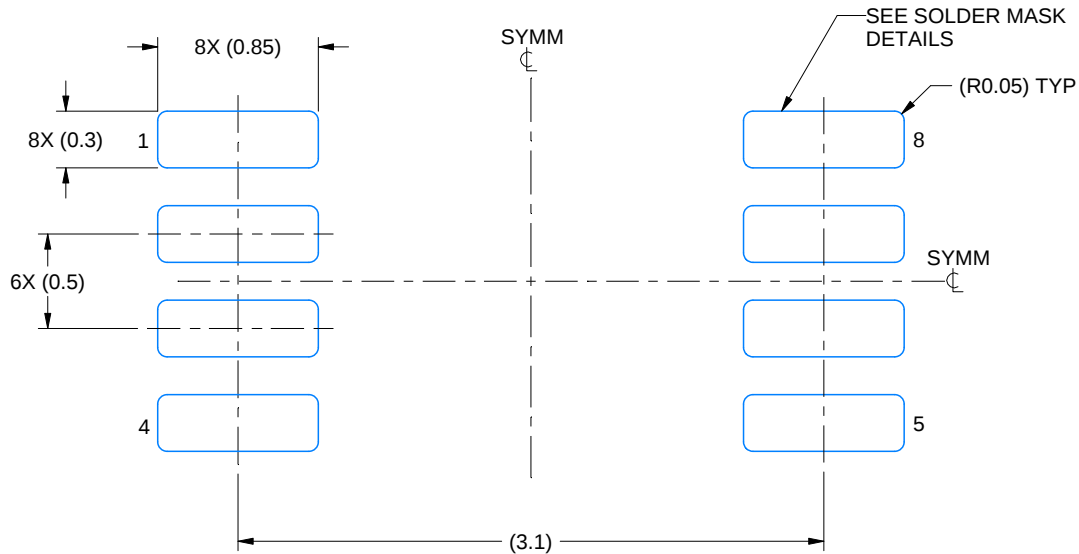
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-187 variation CA.

EXAMPLE BOARD LAYOUT

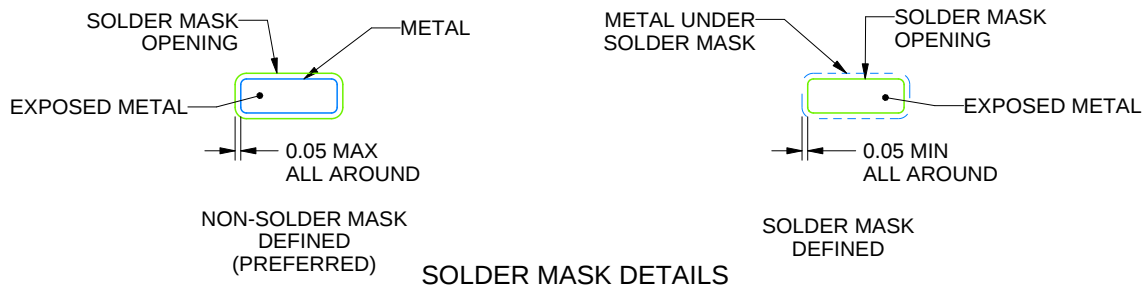
DCU0008A

VSSOP - 0.9 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 25X



4225266/A 09/2014

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.

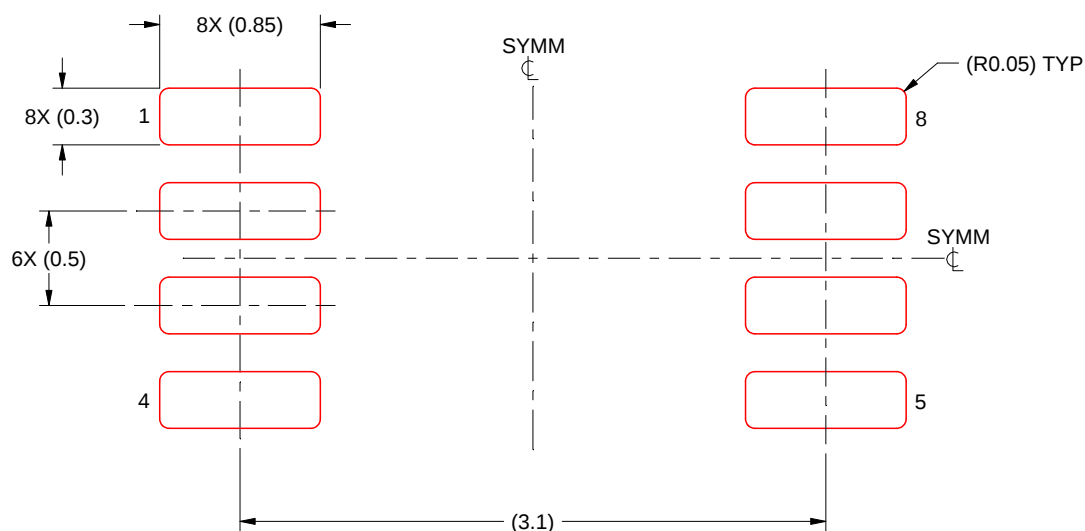
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DCU0008A

VSSOP - 0.9 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 25X

4225266/A 09/2014

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月