

SN74LVC8T245 具有可配置电压转换和三态输出的 8 位双电源总线收发器

1 特性

- 完全可配置的双轨设计，支持各个端口在 1.65V 至 5.5V 的整个电源电压范围内运行
- 稳健、无干扰供电时序
- 控制输入 V_{IH}/V_{IL} 电平以 V_{CCA} 电压为基准
- V_{CC} 隔离特性和 V_{CC} 断开特性
 - 如果任何一个 V_{CC} 输入低于 100mV 或保持悬空，则所有 I/O 输出均禁用且变为高阻态
- I_{off} 支持局部断电模式运行
- 闩锁性能超过 100mA，符合 JESD 78 II 类规范的要求
- 工作温度范围为 -40°C 至 85°C
- ESD 保护性能超过 JESD 22 规范要求
 - 4000V 人体放电模型 (A114-A)
 - 1000V 充电器件模型 (C101)

2 应用

- 个人电子产品：条形音箱、平板显示器
- 工业：plc 控制器、cnc 控制器、超声波扫描仪企业级：高性能
- 捕获，网络连接存储
- 电信：数据中心交换机、基带单元

3 说明

SN74LVC8T245 是一款具有可配置双电源轨的 8 位同相总线收发器，可支持双向电压电平转换。SN74LVC8T245 经过优化，可在 V_{CCA} 和 V_{CCB} 设置为 1.65V 至 5.5V 的范围内正常运行。A 端口旨在跟踪 V_{CCA} 。 V_{CCA} 电源电压为 1.65V 至 5.5V。B 端口旨在跟踪 V_{CCB} 。 V_{CCB} 电源电压为 1.65V 至 5.5V。因此可在 1.8V、2.5V、3.3V 和 5.5V 电压节点之间进行低电压双向转换。

SN74LVC8T245 旨在实现两条数据总线间的异步通信。方向控制 (DIR) 输入和输出使能 ($\overline{OE}$) 输入的逻辑电平激活 B 端口输出或者 A 端口输出，或者将两个输出端口都置于高阻抗模式。当 B 端口输出被激活时，此器件将数据从 A 总线发送到 B 总线，而当 A 端口输出被激活时，此器件将数据从 B 总线发送到 A 总线。

A 端口和 B 端口上的输入电路一直处于激活状态并且必须施加一个逻辑高或低电平，从而防止过大的 I_{CC} 和 I_{CCZ} 。

该器件专用于使用 I_{off} 的局部断电应用。 I_{off} 电路可禁用输出，以防在器件断电时电流回流对器件造成损坏。 V_{CC} 隔离特性可确保任一 V_{CC} 输入接至 GND 时，所有输出都处于高阻抗状态。要在上电或断电期间将器件置于高阻抗状态，应通过一个上拉电阻器将 $\overline{OE}$ 连接至 V_{CC} ；该电阻器的最小值由驱动器的电流灌入能力决定。

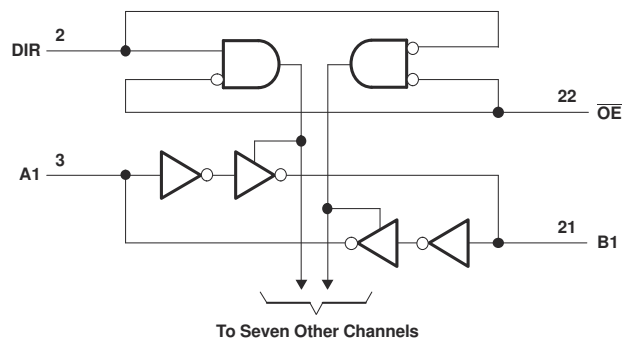
SN74LVC8T245 器件旨在使控制引脚 (DIR 和 $\overline{OE}$) 由 V_{CCA} 供电。

封装信息

器件型号	封装 ⁽¹⁾	封装大小 ⁽²⁾
SN74LVC8T245	DB (SSOP , 24)	8.2mm × 7.8mm
	DBQ (SSOP , 24)	8.65mm × 6mm
	PW (TSSOP , 24)	7.8mm × 6.4mm
	DGV (TVSOP , 24)	5mm × 6.4mm
	RHL (VQFN , 24)	5.5mm × 3.5mm

(1) 有关更多信息，请参阅节 11。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



逻辑图 (正逻辑)



内容

1 特性	1	7 详细说明	13
2 应用	1	7.1 概述.....	13
3 说明	1	7.2 功能方框图.....	13
4 引脚配置和功能	3	7.3 特性说明.....	13
5 规格	5	7.4 器件功能模式.....	14
5.1 绝对最大额定值.....	5	8 应用和实施	15
5.2 ESD 等级.....	5	8.1 应用信息.....	15
5.3 建议运行条件.....	6	8.2 典型应用.....	15
5.4 热性能信息 DB、DBQ 及 DGV.....	7	8.3 电源相关建议.....	17
5.5 热性能信息 PW 及 RHL.....	7	8.4 布局.....	17
5.6 电气特性.....	8	9 器件和文档支持	19
5.7 开关特性, $V_{CCA} = 1.8V \pm 0.15V$	9	9.1 接收文档更新通知.....	19
5.8 开关特性, $V_{CCA} = 2.5V \pm 0.2V$	9	9.2 支持资源.....	19
5.9 开关特性, $V_{CCA} = 3.3V \pm 0.3V$	10	9.3 商标.....	19
5.10 开关特性, $V_{CCA} = 5V \pm 0.5V$	10	9.4 静电放电警告.....	19
5.11 工作特性.....	11	9.5 术语表.....	19
5.12 典型特性.....	11	10 修订历史记录	19
6 参数测量信息	12	11 机械、封装和可订购信息	20

4 引脚配置和功能

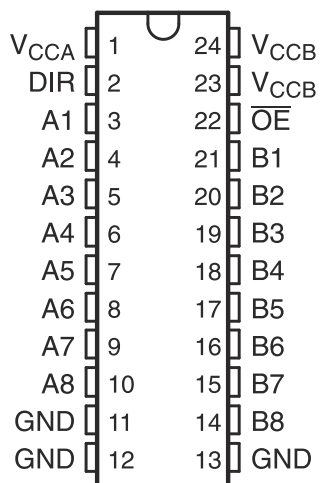


图 4-1. DW、NS、DB、DBQ、DGV 或 PW 封装 24 引脚 SOIC、SO、SSOP、SSOP、TVSOP 或 TSSOP 顶视图

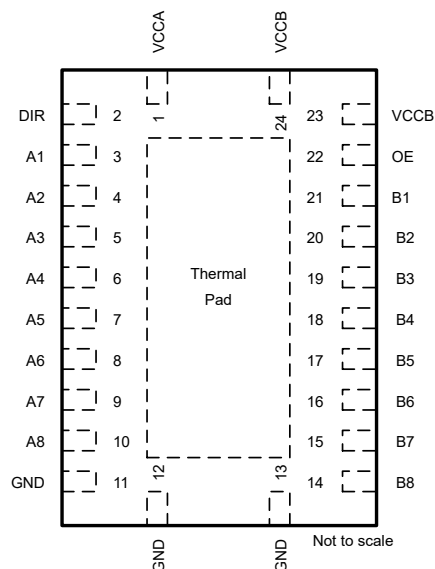


图 4-2. RHL 封装, 24 引脚 VQFN (俯视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
A1	3	I/O	输入/输出 A1。以 V_{CCA} 为基准。
A2	4	I/O	输入/输出 A2。以 V_{CCA} 为基准。
A3	5	I/O	输入/输出 A3。以 V_{CCA} 为基准。
A4	6	I/O	输入/输出 A4。以 V_{CCA} 为基准。
A5	7	I/O	输入/输出 A5。以 V_{CCA} 为基准。
A6	8	I/O	输入/输出 A6。以 V_{CCA} 为基准。
A7	9	I/O	输入/输出 A7。以 V_{CCA} 为基准。
A8	10	I/O	输入/输出 A8。以 V_{CCA} 为基准。
B1	21	I/O	输入/输出 B1。以 V_{CCB} 为基准。
B2	20	I/O	输入/输出 B2。以 V_{CCB} 为基准。
B3	19	I/O	输入/输出 B3。以 V_{CCB} 为基准。
B4	18	I/O	输入/输出 B4。以 V_{CCB} 为基准。
B5	17	I/O	输入/输出 B5。以 V_{CCB} 为基准。
B6	16	I/O	输入/输出 B6。以 V_{CCB} 为基准。
B7	15	I/O	输入/输出 B7。以 V_{CCB} 为基准。
B8	14	I/O	输入/输出 B8。以 V_{CCB} 为基准。
DIR	2	I	方向控制信号。
GND	11、12、13	G	接地
$\overline{OE}$	22	I	三态输出模式使能。将 $\overline{OE}$ 拉至高电平，使所有输出处于三态模式。以 V_{CCA} 为基准。
V_{CCA}	1	P	A 端口电源电压。 $1.65V \leq V_{CCA} \leq 5.5V$
V_{CCB}	23、24	P	B 端口电源。 $1.65V \leq V_{CCB} \leq 5.5V$
散热焊盘 ⁽²⁾		—	

(1) I = 输入；O = 输出；P = 电源

(2) 仅适用于 RHL 封装

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）

(1)		最小值	最大值	单位
电源电压范围, V_{CCA} 、 V_{CCB}		-0.5	6.5	V
V_I	输入电压范围(2)	I/O 端口 (A 端口)	-0.5	6.5
		I/O 端口 (B 端口)	-0.5	6.5
		控制输入	-0.5	6.5
V_O	应用到任一处于高阻抗或断电状态输出的电压范围(2)	A 端口	-0.5	6.5
		B 端口	-0.5	6.5
V_O	应用到任一处于高电平或低电平状态输出的电压范围(2) (3)	A 端口	-0.5	$V_{CCA} + 0.5$
		B 端口	-0.5	$V_{CCB} + 0.5$
I_{IK}	输入钳位电流	$V_I < 0$	-50	mA
I_{OK}	输出钳位电流	$V_O < 0$	-50	mA
I_O	持续输出电流		± 50	mA
流经每个 V_{CCA} 、 V_{CCB} 和 GND 的持续电流			± 100	mA
T_{stg}	贮存温度	-65	150	°C
T_J	结温		150	°C

- (1) 应力超出绝对最大额定值中列出的值时，可能会对器件造成永久损坏。这些列出的值仅是应力额定值，并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 如果遵守输入和输出电流额定值，则可能会超过输入和输出负电压额定值。
- (3) 如果遵守输出电流额定值，则输出正电压额定值可能超过最大 6.5V。

5.2 ESD 等级

			最小值	最大值	单位
$V_{(ESD)}$	静电放电	人体放电模式 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚(1)	-4000	4000	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚(2)	-1000	1000	

- (1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

(1) (2) (3) (4)			V _{CCI}	V _{CCO}	最小值	最大值	单位
V _{CCA}	电源电压				1.65	5.5	V
V _{CCB}					1.65	5.5	
V _{IH}	高电平 输入电压	数据输入 ⁽⁵⁾	1.65V 至 1.95V		V _{CCI} × 0.65		V
			2.3V 至 2.7V		1.7		
			3V 至 3.6V		2		
			4.5V 至 5.5V		V _{CCI} × 0.7		
V _{IL}	低电平 输入电压	数据输入 ⁽⁵⁾	1.65V 至 1.95V		V _{CCI} × 0.35		V
			2.3V 至 2.7V		0.7		
			3V 至 3.6V		0.8		
			4.5V 至 5.5V		V _{CCI} × 0.3		
V _{IH}	高电平 输入电压	控制输入 (以 V _{CCA} 为基准) ⁽⁶⁾	1.65V 至 1.95V		V _{CCA} × 0.65		V
			2.3V 至 2.7V		1.7		
			3V 至 3.6V		2		
			4.5V 至 5.5V		V _{CCA} × 0.7		
V _{IL}	低电平 输入电压	控制输入 (以 V _{CCA} 为基准) ⁽⁶⁾	1.65V 至 1.95V		V _{CCA} × 0.35		V
			2.3V 至 2.7V		0.7		
			3V 至 3.6V		0.8		
			4.5V 至 5.5V		V _{CCA} × 0.3		
V _I	输入电压	控制输入			0	5.5	V
V _{I/O}	输入/输出 电压	活动状态			0	V _{CCO}	V
		三态			0	5.5	V
I _{OH}	高电平输出电流			1.65V 至 1.95V		-4	mA
				2.3V 至 2.7V		-8	
				3V 至 3.6V		-24	
				4.5V 至 5.5V		-32	
I _{OL}	低电平输出电流			1.65V 至 1.95V		4	mA
				2.3V 至 2.7V		8	
				3V 至 3.6V		24	
				4.5V 至 5.5V		32	
Δ t/ Δ v ⁷	输入转换 上升或下降速率	数据输入	1.65V 至 1.95V			20	ns/V
			2.3V 至 2.7V			20	
			3V 至 3.6V			10	
			4.5V 至 5.5V			5	
T _A	自然通风条件下的工作温度				-40	85	°C

(1) V_{CCI} 是与数据输入端口相关联的 V_{CC}。

(2) V_{CCO} 是与输出端口相关的 V_{CC}。

(3) 器件的所有未使用或驱动 (悬空) 数据输入 (I/O) 必须保持在逻辑高电平或低电平 (最好是 V_{CCI} 或 GND), 以确保器件正常运行并最大限度地降低功耗。请参阅 TI 应用报告 **CMOS 输入缓慢变化或悬空的影响**, 文献编号 SCBA004。

(4) 未使用控制输入必须保持在 V_{CCA} 或 GND 以确保器件正常运行并最小化功耗。

(5) 对于数据表中未指定的 V_{CCI} 值, V_{IH} min = V_{CCI} × 0.7V, V_{IL} max = V_{CCI} × 0.3V。

(6) 对于数据表中未指定的 V_{CCA} 值, V_{IH} min = V_{CCA} × 0.7V, V_{IL} max = V_{CCA} × 0.3V。

(7) 同时切换通道小于 4 时的最大输入转换速率。

5.4 热性能信息 DB、DBQ 及 DGV

热指标 ⁽¹⁾		DB	DBQ	DGV	单位
		24 引脚	24 引脚	24 引脚	
$R_{\theta JA}$	结至环境热阻	90.7	81.2	91.1	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	51.9	44.8	23.7	
$R_{\theta JB}$	结至电路板热阻	49.7	34.5	44.5	
ψ_{JT}	结至顶部特征参数	18.8	9.5	0.6	
ψ_{JB}	结至电路板特征参数	49.3	37.2	44.1	
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	不适用	不适用	

(1) 有关新旧热指标的更多信息，请参阅 [IC 封装热指标](#) 应用手册。

5.5 热性能信息 PW 及 RHL

热指标 ⁽¹⁾		PW	RHL	单位
		24 引脚	24 引脚	
$R_{\theta JA}$	结至环境热阻	100.6	48.3	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	44.7	46.1	
$R_{\theta JB}$	结至电路板热阻	55.8	26.1	
ψ_{JT}	结至顶部特征参数	6.8	4.6	
ψ_{JB}	结至电路板特征参数	55.4	26.0	
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	15.7	

(1) 有关新旧热指标的更多信息，请参阅 [IC 封装热指标](#) 应用手册。

5.6 电气特性

在自然通风条件下的建议运行温度范围内测得（除非另有说明）

参数 ^{(1) (2)}		测试条件	V _{CCA}	V _{CCB}	最小值	典型值	最大值	最小值	典型值	最大值	单位
V _{OH}		I _{OH} = -100 μA, V _I = V _{IH}	1.65V 至 4.5V	1.65V 至 4.5V				V _{CCO} - 0.1			V
		I _{OH} = -4mA, V _I = V _{IH}	1.65V	1.65V				1.2			
		I _{OH} = -8mA, V _I = V _{IH}	2.3V	2.3V				1.9			
		I _{OH} = -24mA, V _I = V _{IH}	3V	3V				2.4			
		I _{OH} = -32mA, V _I = V _{IH}	4.5V	4.5V				3.8			
V _{OL}		I _{OL} = 100 μA, V _I = V _{IL}	1.65V 至 4.5V	1.65V 至 4.5V				0.1			V
		I _{OL} = 4mA, V _I = V _{IL}	1.65V	1.65V				0.45			
		I _{OL} = 8mA, V _I = V _{IL}	2.3V	2.3V				0.3			
		I _{OL} = 24mA, V _I = V _{IL}	3V	3V				0.55			
		I _{OL} = 32mA, V _I = V _{IL}	4.5V	4.5V				0.55			
I _I	DIR	V _I = V _{CCA} 或 GND	1.65V 至 5.5V	1.65V 至 5.5V			±1			±2	μA
I _{off}	A 端口或 B 端口	V _I 或 V _O = 0V 至 5.5V	0V	0 至 5.5V			±1			±2	μA
			0 至 5.5V	0V			±1			±2	
I _{OZ}	A 端口或 B 端口	V _O = V _{CCO} 或 GND, OE = V _{IH}	1.65V 至 5.5V	1.65V 至 5.5V			±1			±2	μA
I _{CCA}		V _I = V _{CCI} 或 GND, I _O = 0	1.65V 至 5.5V	1.65V 至 5.5V						8	μA
			5V	0V						8	
			0V	5V						-2	
I _{CCB}		V _I = V _{CCI} 或 GND, I _O = 0	1.65V 至 5.5V	1.65V 至 5.5V						8	μA
			5V	0V						-2	
			0V	5V						8	
I _{CCA} + I _{CCB}		V _I = V _{CCI} 或 GND, I _O = 0	1.65V 至 5.5V	1.65V 至 5.5V						12	μA
ΔI _{CCA}	A 端口	A 端口为 V _{CCA} - 0.6V, DIR 为 V _{CCA} , B 端口 = 开路	3V 至 5.5V	3V 至 5.5V						50	μA
	DIR	DIR 为 V _{CCA} - 0.6V, B 端口 = 开路, A 端口为 V _{CCA} 或 GND								50	
ΔI _{CCB}	B 端口	B 端口为 V _{CCB} - 0.6V, DIR 为 GND, A 端口 = 开路	3V 至 5.5V	3V 至 5.5V						50	μA
C _i	控制输入	V _I = V _{CCA} 或 GND	3.3V	3.3V		4				5	pF
C _{io}	A 端口或 B 端口	V _O = V _{CCA/B} 或 GND	3.3V	3.3V		8.5				10	pF

(1) V_{CCO} 是与输出端口相关的 V_{CC}。

(2) V_{CCI} 是与输入端口相关的 V_{CC}。

5.7 开关特性, $V_{CCA} = 1.8V \pm 0.15V$

在推荐的自然通风条件下的工作温度范围内测得, $V_{CCA} = 1.8V \pm 0.15V$ (除非另有说明) (请参阅图 6-1)

参数	从 (输入)	至 (输出)	$V_{CCB} = 1.8V \pm 0.15V$		$V_{CCB} = 2.5V \pm 0.2V$		$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		单位
			最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A	B	1.7	21.9	1.3	9.2	1	7.4	0.8	7.1	ns
t_{PHL}											
t_{PLH}	B	A	0.9	23.8	0.8	23.6	0.7	23.4	0.7	23.4	ns
t_{PHL}											
t_{PHZ}	$\overline{OE}$	A	1.5	29.6	1.5	29.4	1.5	29.3	1.4	29.2	ns
t_{PLZ}											
t_{PHZ}	$\overline{OE}$	B	2.4	32.2	1.9	13.1	1.7	12	1.3	10.3	ns
t_{PLZ}											
t_{PZH}	$\overline{OE}$	A	0.4	24	0.4	23.8	0.4	23.7	0.4	23.7	ns
t_{PZL}											
t_{PZH}	$\overline{OE}$	B	1.8	32	1.5	16	1.2	12.6	0.9	12	ns
t_{PZL}											

5.8 开关特性, $V_{CCA} = 2.5V \pm 0.2V$

在推荐的自然通风条件下的工作温度范围内测得, $V_{CCA} = 2.5V \pm 0.2V$ (除非另有说明) (请参阅图 6-1)

参数	从 (输入)	至 (输出)	$V_{CCB} = 1.8V \pm 0.15V$		$V_{CCB} = 2.5V \pm 0.2V$		$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		单位
			最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A	B	1.5	21.4	1.2	9	0.8	6.2	0.6	4.8	ns
t_{PHL}											
t_{PLH}	B	A	1.2	9.3	1	9.1	1	8.9	0.9	8.8	ns
t_{PHL}											
t_{PHZ}	$\overline{OE}$	A	1.4	9	1.4	9	1.4	9	1.4	9	ns
t_{PLZ}											
t_{PHZ}	$\overline{OE}$	B	2.3	29.6	1.8	11	1.7	9.3	0.9	6.9	ns
t_{PLZ}											
t_{PZH}	$\overline{OE}$	A	1	10.9	1	10.9	1	10.9	1	10.9	ns
t_{PZL}											
t_{PZH}	$\overline{OE}$	B	1.7	28.2	1.5	12.9	1.2	9.4	1	7.5	ns
t_{PZL}											

5.9 开关特性, $V_{CCA} = 3.3V \pm 0.3V$

在推荐的自然通风条件下的工作温度范围内测得, $V_{CCA} = 3.3V \pm 0.3V$ (除非另有说明) (请参阅图 6-1)

参数	从 (输入)	至 (输出)	$V_{CCB} = 1.8V \pm 0.15V$		$V_{CCB} = 2.5V \pm 0.2V$		$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		单位
			最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A	B	1.5	21.2	1.1	8.8	0.8	6.3	0.5	4.4	ns
t_{PHL}											
t_{PLH}	B	A	0.8	7.2	0.8	6.2	0.7	6.1	0.6	6	ns
t_{PHL}											
t_{PHZ}	$\overline{OE}$	A	1.6	8.2	1.6	8.2	1.6	8.2	1.6	8.2	ns
t_{PLZ}											
t_{PHZ}	$\overline{OE}$	B	2.1	29	1.7	10.3	1.5	8.6	0.8	6.3	ns
t_{PLZ}											
t_{PZH}	$\overline{OE}$	A	0.8	8.1	0.8	8.1	0.8	8.1	0.8	8.1	ns
t_{PZL}											
t_{PZH}	$\overline{OE}$	B	1.8	27.7	1.4	12.4	1.1	8.8	0.9	6.8	ns
t_{PZL}											

5.10 开关特性, $V_{CCA} = 5V \pm 0.5V$

在推荐的自然通风条件下的工作温度范围内测得, $V_{CCA} = 5V \pm 0.5V$ (除非另有说明) (请参阅图 6-1)

参数	从 (输入)	至 (输出)	$V_{CC} = 1.8V \pm 0.15V$		$V_{CC} = 2.5V \pm 0.2V$		$V_{CC} = 3.3V \pm 0.3V$		$V_{CC} = 5V \pm 0.5V$		单位
			最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A	B	1.5	21.4	1	8.8	0.7	6	0.4	4.2	ns
t_{PHL}											
t_{PLH}	B	A	0.7	7	0.4	4.8	0.3	4.5	0.3	4.3	ns
t_{PHL}											
t_{PHZ}	$\overline{OE}$	A	0.3	5.4	0.3	5.4	0.3	5.4	0.3	5.4	ns
t_{PLZ}											
t_{PHZ}	$\overline{OE}$	B	2	28.7	1.6	9.7	1.4	8	0.7	5.7	ns
t_{PLZ}											
t_{PZH}	$\overline{OE}$	A	0.7	6.4	0.7	6.4	0.7	6.4	0.7	6.4	ns
t_{PZL}											
t_{PZH}	$\overline{OE}$	B	1.5	27.6	1.3	11.4	1	8.8	0.9	6.6	ns
t_{PZL}											

5.11 工作特性

$T_A = 25^\circ\text{C}$

参数		测试条件	$V_{CCA} = V_{CCB} = 1.8\text{V}$	$V_{CCA} = V_{CCB} = 2.5\text{V}$	$V_{CCA} = V_{CCB} = 3.3\text{V}$	$V_{CCA} = V_{CCB} = 5\text{V}$	单位
			典型值	典型值	典型值	典型值	
C_{pdA} (1)	A 端口输入, B 端口输出	$C_L = 0$, $f = 10\text{MHz}$, $t_r = t_f = 1\text{ns}$	2	2	2	3	pF
	B 端口输入, A 端口输出		12	13	13	16	
C_{pdB} (1)	A 端口输入, B 端口输出		13	13	14	16	
	B 端口输入, A 端口输出		2	2	2	3	

(1) 每个收发器的功率耗散电容

5.12 典型特性

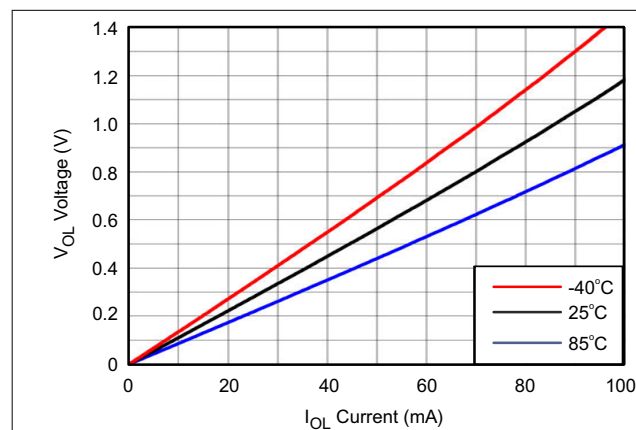


图 5-1. 电压与电流间的关系

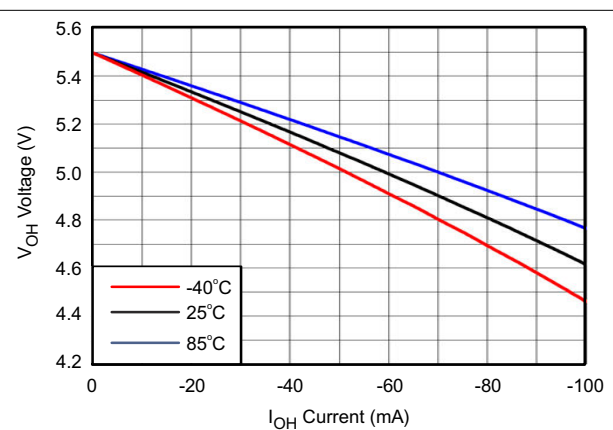
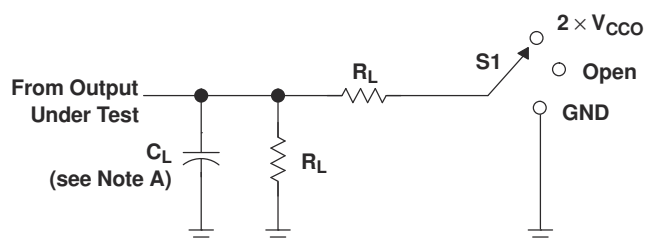


图 5-2. 电压与电流间的关系

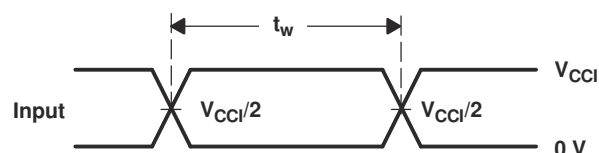
6 参数测量信息



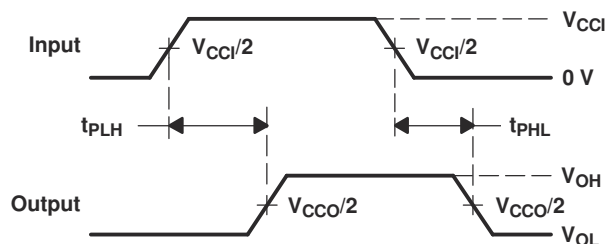
LOAD CIRCUIT

V_{CCO}	C_L	R_L	V_{TP}
$1.8\text{ V} \pm 0.15\text{ V}$	15 pF	2 k Ω	0.15 V
$2.5\text{ V} \pm 0.2\text{ V}$	15 pF	2 k Ω	0.15 V
$3.3\text{ V} \pm 0.3\text{ V}$	15 pF	2 k Ω	0.3 V
$5\text{ V} \pm 0.5\text{ V}$	15 pF	2 k Ω	0.3 V

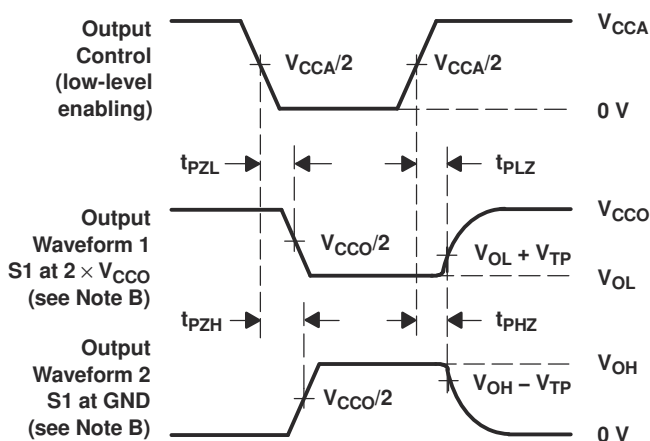
TEST	S1
t_{pd}	Open
t_{PLZ}/t_{PZL}	$2 \times V_{CCO}$
t_{PHZ}/t_{PZH}	GND



VOLTAGE WAVEFORMS
PULSE DURATION



VOLTAGE WAVEFORMS
PROPAGATION DELAY TIMES



VOLTAGE WAVEFORMS
ENABLE AND DISABLE TIMES

- NOTES:
- C_L includes probe and jig capacitance.
 - Waveform 1 is for an output with internal conditions such that the output is low, except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high, except when disabled by the output control.
 - All input pulses are supplied by generators having the following characteristics: $PRR \leq 10\text{ MHz}$, $Z_O = 50\ \Omega$, $dv/dt \geq 1\text{ V/ns}$.
 - The outputs are measured one at a time, with one transition per measurement.
 - t_{PLZ} and t_{PHZ} are the same as t_{dis} .
 - t_{PZL} and t_{PZH} are the same as t_{en} .
 - t_{PLH} and t_{PHL} are the same as t_{pd} .
 - V_{CCI} is the V_{CC} associated with the input port.
 - V_{CCO} is the V_{CC} associated with the output port.
 - All parameters and waveforms are not applicable to all devices.

图 6-1. 负载电路和电压波形

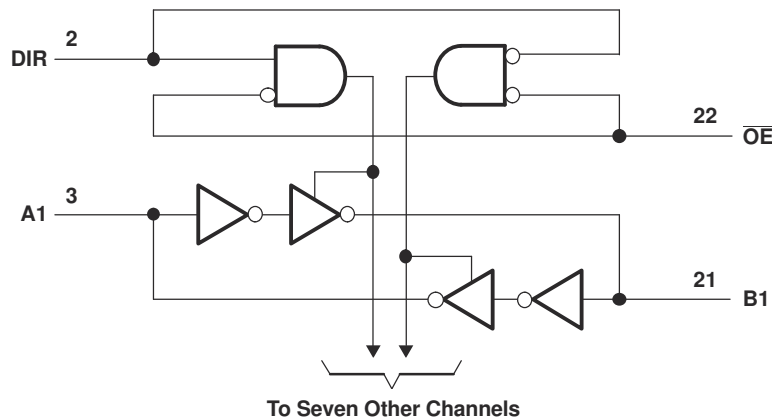
7 详细说明

7.1 概述

SN74LVC8T245 是一款具有可配置双电源轨的 8 位同相总线收发器，可支持双向电压电平转换。引脚 Ax 和方向控制引脚由 V_{CCA} 支持，而引脚 B 由 V_{CCB} 支持。A 端口能够接受的 I/O 电压范围为 1.65V 至 5.5V，B 端口能够接受的 I/O 电压范围为 1.65V 至 5.5V。DIR 上为高电平时允许数据从 A 传输到 B，DIR 上为低电平时允许数据从 B 传输到 A。无干扰电源时序允许电源轨以任何顺序打开或关闭，同时提供强大的电源时序性能。有关低于 1.65V 的电压电平转换，请参阅 TI [AXC](#) 产品。

V_{CC} 隔离或 V_{CC} 断开功能旨在确保当 V_{CC} 低于 100mV 或在建议的工作条件下与辅助电源断开时，I/O 端口均被弱下拉，然后通过禁用输出来将其设置为高阻抗状态，同时保持电源电流。

7.2 功能方框图



7.3 特性说明

7.3.1 完全可配置的双轨设计，支持各个端口在 1.65V 至 5.5V 的整个电源电压范围内运行

可以在 1.65V 至 5.5V 之间的任何电压下为 V_{CCA} 和 V_{CCB} 供电；因而使得器件适合在任何电压节点 (1.8V、2.5V、3.3V 和 5V) 之间进行转换。

7.3.2 I_{off} 支持局部断电模式运行

当器件处于局部省电模式时， I_{off} 电将通过禁用 I/O 输出电路来防止回流电流。当器件断电时，该器件的输入和输出会进入高阻抗状态，从而抑制电流回流到器件中。进出器件任何输入或输出引脚的最大漏电流由电气特性 中的 I_{off} 指定。

7.3.3 无干扰供电时序

任一电源轨都可以按任何顺序通电或断电，且不会在 I/O 上产生干扰 (即，必须保持低电平时输出错误地转换至 V_{CC} ，反之亦然)。这种性质的干扰脉冲可能会被外设误认为是有效的数据位，这可能会触发外设的器件错误复位、外设的错误器件配置甚至外设的数据初始化错误。

7.3.4 平衡型高驱动 CMOS 推挽式输出

平衡输出使器件能够灌入和拉取相似的电流。此器件的高驱动能力能够在轻负载时产生快速边沿，因此应考虑布线和负载条件以防止振铃。此外，该器件的输出能够驱动的电流比此器件能够承受的电流更大，而不会损坏器件。可以将两个输出连接在一起，以获得 2 倍的输出驱动强度。必须始终遵守 *绝对最大额定值* 中规定的电气和热限值。

7.3.5 V_{CC} 隔离和 V_{CC} 断开

当任一电源低于 100mV 或保持悬空（断开）时，I/O 会进入高阻抗状态，而另一个电源仍连接到该器件。建议在将任一电源悬空（断开）之前，不要驱动此器件的 I/O 或将其保持低电平状态。进出器件任何输入或输出引脚的最大漏电流由 *电气特性* 中的 I_{off} 指定。

7.4 器件功能模式

SN74LVC8T245 是电压电平转换器，可在 1.65V 至 5.5V (V_{CCA} 和 V_{CCB}) 之间工作。1.65V 和 5.5V 之间的信号转换需要方向控制和输出使能控制。当 $\overline{OE}$ 为低电平且 DIR 为高电平时，数据从 A 传输到 B。当 $\overline{OE}$ 为低电平且 DIR 为低电平时，数据从 B 传输到 A。当 $\overline{OE}$ 为高电平时，两个输出端口都将为高阻抗。有关低于 1.65V 的电压电平转换，请参阅 TI [AXC](#) 产品。

表 7-1. 功能表
(每个 8 位段)

控制输入 ⁽¹⁾		输出电路		OPERATION
$\overline{OE}$	DIR	A 端口	B 端口	
L	L	启用	高阻态	B 数据到 A 总线
L	H	高阻态	启用	A 数据到 B 总线
H	X	高阻态	高阻态	隔离

(1) 数据 I/O 的输入电路始终处于激活状态。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

SN74LVC8T245 器件可在电平转换应用中用于将在不同接口电压下运行的器件或系统相互连接起来。当器件由 5V 电源供电时，最大输出电流可高达 32mA。建议将所有未使用的 I/O 连接到 GND。更改转换方向时，器件不应具有任何悬空的 I/O。

8.2 典型应用

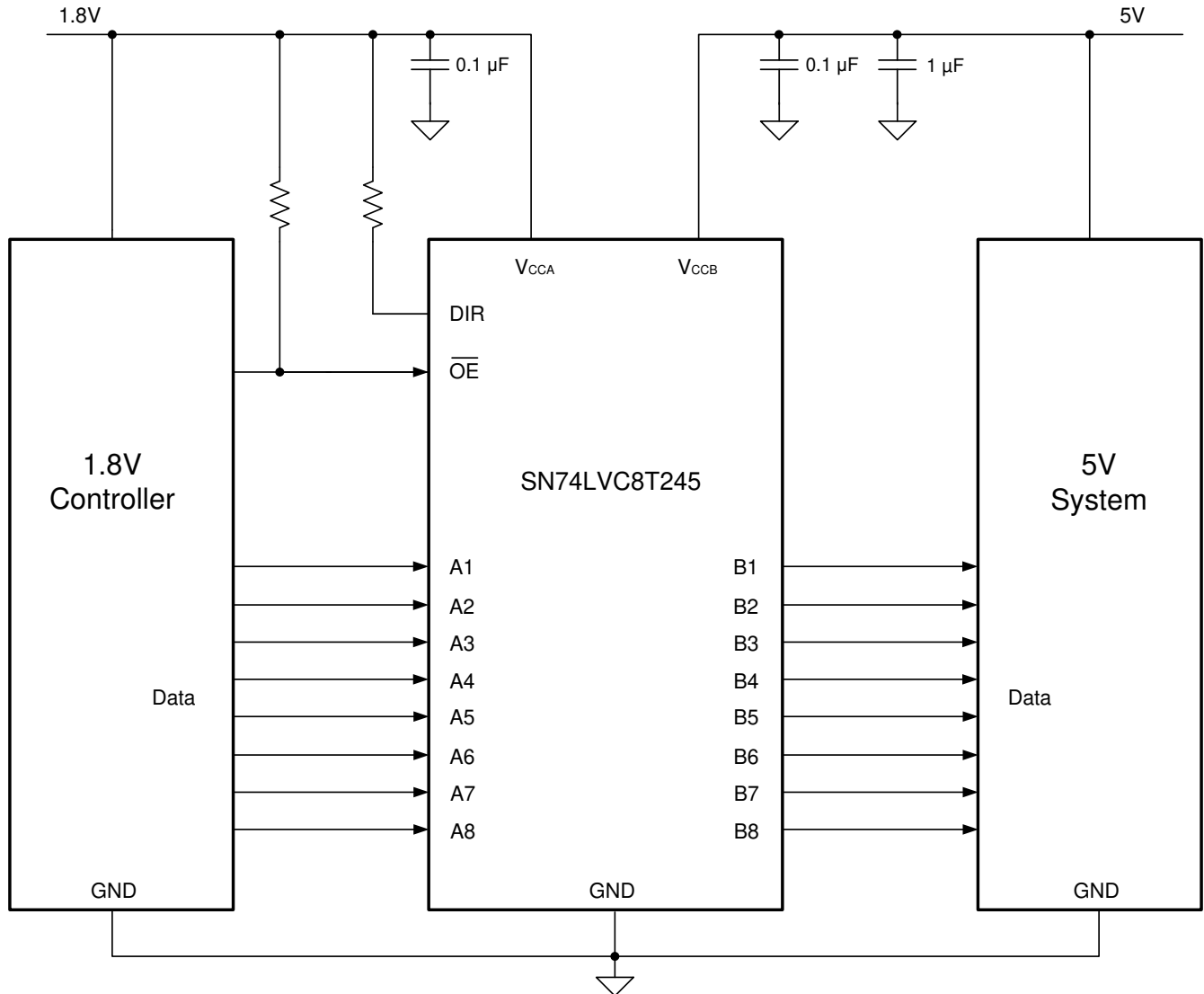


图 8-1. 典型应用电路

8.2.1 设计要求

对于该设计示例，请使用表 8-1 中列出的参数。

表 8-1. 设计参数

参数	值
输入电压范围	1.65V 至 5.5V
输出电压	1.65V 至 5.5V

8.2.2 详细设计过程

要开始设计过程，请确定以下内容：

- 输入电压范围
 - 使用正在驱动 SN74LVC8T245 器件的器件电源电压来确定输入电压范围。要获得有效的逻辑高电平，此值必须超过输入端口的 V_{IH} 。要获得有效的逻辑低电平，此值必须小于输入端口的 V_{IL} 。
- 输出电压范围
 - 使用 SN74LVC8T245 器件正在驱动的器件电源电压来确定输出电压范围。

8.2.3 应用曲线

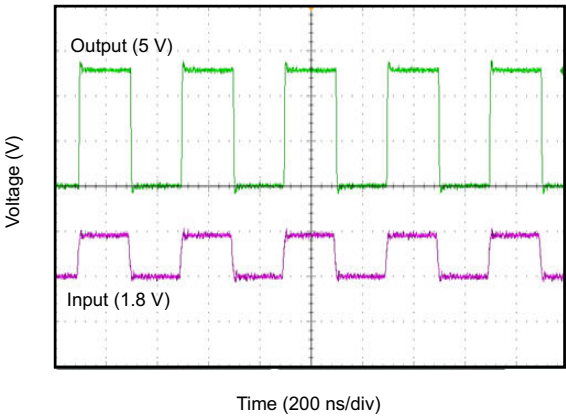


图 8-2. 在 2.5MHz 时向上转换 (1.8V 至 5V)

8.3 电源相关建议

始终首先对 GND 引脚应用接地基准。该器件专为无干扰电源时序而设计，没有任何斜坡顺序要求。

如节 7.3.3 中所述，该器件在设计时考虑了各种电源时序方法，以帮助防止意外触发下游器件。

8.4 布局

8.4.1 布局指南

为确保器件可靠性，建议按照如下常见的印刷电路板布局布线指南进行操作：

- 必须在电源上使用旁路电容器。
- 为了避免过多负载，应该使用短布线。
- 根据系统要求，在信号路径上放置用于加载电容器或上拉电阻器的焊盘，以帮助调整信号的上升和下降时间。

8.4.2 布局示例

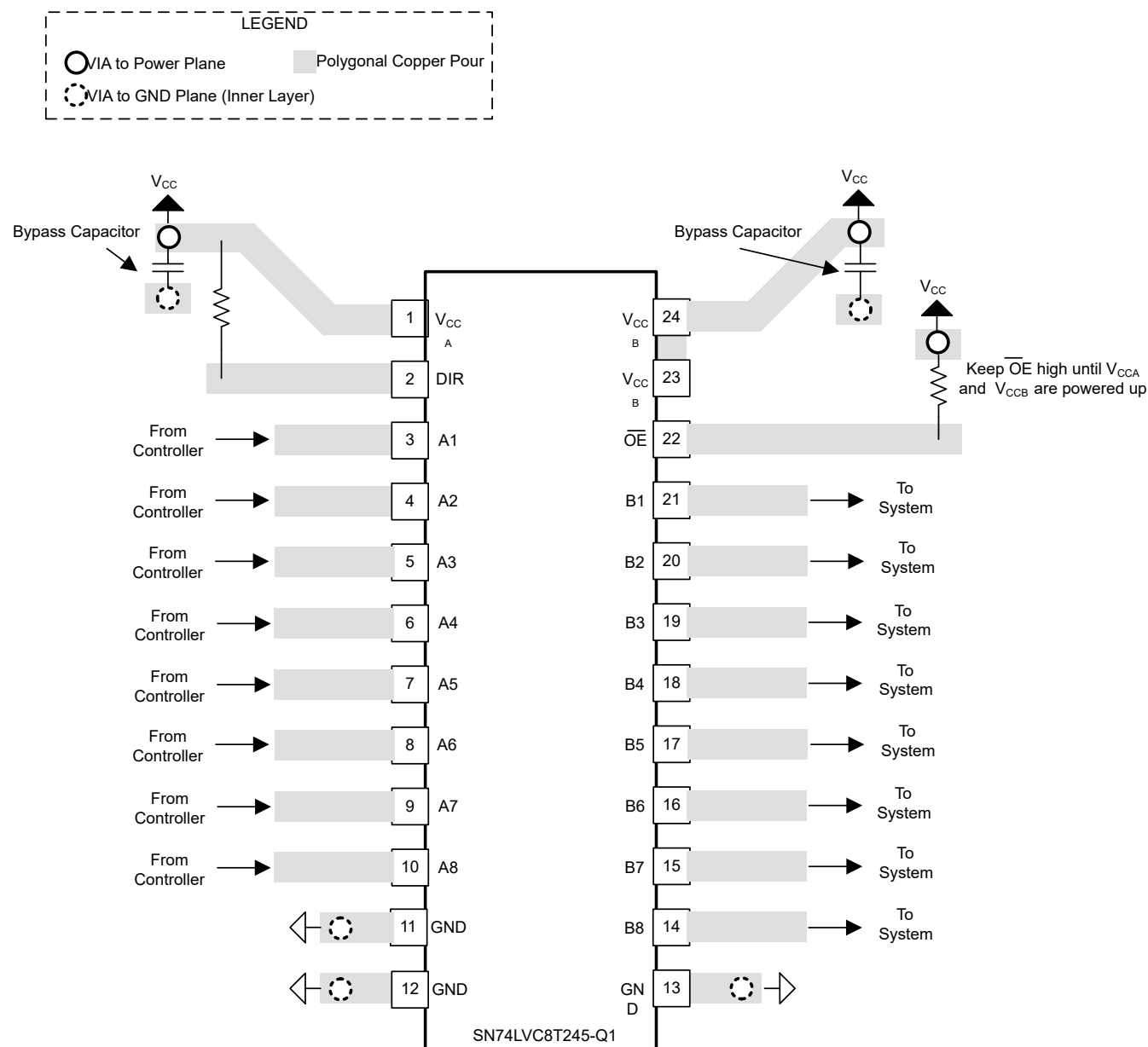


图 8-3. SN74LVC8T245 布局

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (December 2022) to Revision D (May 2026)	Page
• 更新了封装信息表中的 DB 封装.....	1
• 更新了 <i>电气特性</i> 部分的 ICCA/ICCB 数值.....	8
• 添加了 V _{CC} 隔离信息.....	13
• 添加了 节 7.3.3	13
• 更新了 <i>电源相关建议</i> 部分.....	17

Changes from Revision B (November 2014) to Revision C (December 2022)	Page
• 删除了机器放电模型规格.....	1
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 更新了 <i>ESD 额定值</i> 部分 (称为 <i>处理额定值</i>)	5
• 更新了热性能信息部分中的热性能。.....	7
• 增加了 V _{CCB} = 5V 时的最大开关特性规格。.....	9
• 更新了 <i>概述</i> 部分.....	13
• 添加了 <i>平衡型高驱动 CMOS 推挽式输出</i> 和 V _{CC} 隔离 部分.....	13

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
74LVC8T245DBQRG4	Active	Production	SSOP (DBQ) 24	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	LVC8T245
74LVC8T245RHLRG4	Active	Production	VQFN (RHL) 24	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	NH245
SN74LVC8T245DBQR	Active	Production	SSOP (DBQ) 24	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	LVC8T245
SN74LVC8T245DBQR.B	Active	Production	SSOP (DBQ) 24	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	LVC8T245
SN74LVC8T245DBR	Active	Production	SSOP (DB) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245DBR.A	Active	Production	SSOP (DB) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245DBRG4	Active	Production	SSOP (DB) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245DGVR	Active	Production	TVSOP (DGV) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245DGVR.B	Active	Production	TVSOP (DGV) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245DGVRG4	Active	Production	TVSOP (DGV) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245DWR	Active	Production	SOIC (DW) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LVC8T245
SN74LVC8T245DWR.B	Active	Production	SOIC (DW) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LVC8T245
SN74LVC8T245DWRG4	Active	Production	SOIC (DW) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LVC8T245
SN74LVC8T245NSR	Active	Production	SOP (NS) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LVC8T245
SN74LVC8T245NSR.B	Active	Production	SOP (NS) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LVC8T245
SN74LVC8T245PW	Active	Production	TSSOP (PW) 24	60 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245PW.A	Active	Production	TSSOP (PW) 24	60 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245PW.B	Active	Production	TSSOP (PW) 24	60 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245PWG4	Active	Production	TSSOP (PW) 24	60 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245PWR	Active	Production	TSSOP (PW) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245PWR.A	Active	Production	TSSOP (PW) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245PWRE4	Active	Production	TSSOP (PW) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245PWRG4	Active	Production	TSSOP (PW) 24	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NH245
SN74LVC8T245RHLR	Active	Production	VQFN (RHL) 24	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	NH245
SN74LVC8T245RHLR.A	Active	Production	VQFN (RHL) 24	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	NH245
SN74LVC8T245RHLR.B	Active	Production	VQFN (RHL) 24	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	NH245

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

(2) Material type: When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) RoHS values: Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) Lead finish/Ball material: Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) MSL rating/Peak reflow: The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

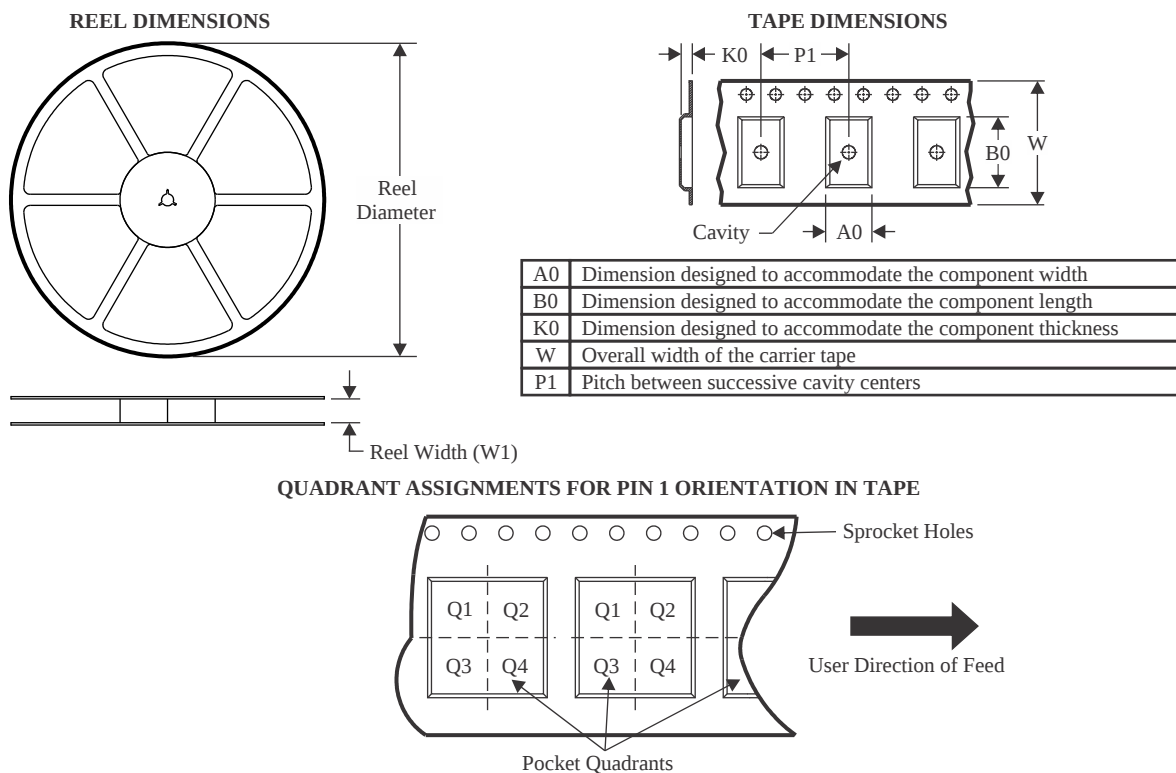
OTHER QUALIFIED VERSIONS OF SN74LVC8T245 :

- Automotive : [SN74LVC8T245-Q1](#)
- Enhanced Product : [SN74LVC8T245-EP](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects
- Enhanced Product - Supports Defense, Aerospace and Medical Applications

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74LVC8T245DBQR	SSOP	DBQ	24	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
SN74LVC8T245DBR	SSOP	DB	24	2000	330.0	16.4	8.2	8.8	2.5	12.0	16.0	Q1
SN74LVC8T245DBR	SSOP	DB	24	2000	330.0	16.4	8.2	8.8	2.5	12.0	16.0	Q1
SN74LVC8T245DGVR	TVSOP	DGV	24	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
SN74LVC8T245DWR	SOIC	DW	24	2000	330.0	24.4	10.75	15.7	2.7	12.0	24.0	Q1
SN74LVC8T245PWR	TSSOP	PW	24	2000	330.0	16.4	6.95	8.3	1.6	8.0	16.0	Q1
SN74LVC8T245PWR	TSSOP	PW	24	2000	330.0	16.4	6.95	8.3	1.6	8.0	16.0	Q1
SN74LVC8T245RHLLR	VQFN	RHL	24	1000	180.0	12.4	3.8	5.8	1.2	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



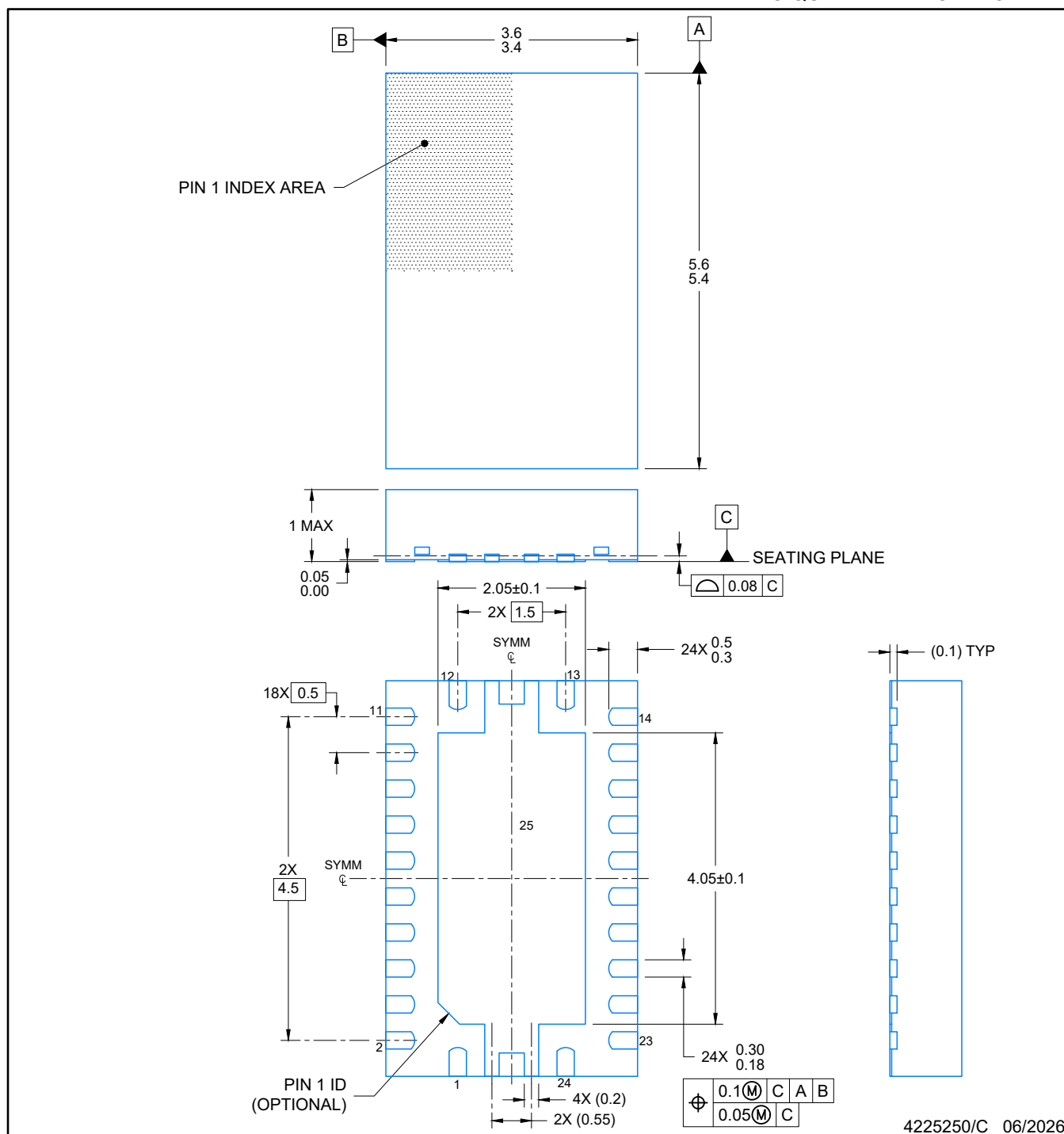
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74LVC8T245DBQR	SSOP	DBQ	24	2500	353.0	353.0	32.0
SN74LVC8T245DBR	SSOP	DB	24	2000	353.0	353.0	32.0
SN74LVC8T245DBR	SSOP	DB	24	2000	353.0	353.0	32.0
SN74LVC8T245DGVR	TVSOP	DGV	24	2000	353.0	353.0	32.0
SN74LVC8T245DWR	SOIC	DW	24	2000	350.0	350.0	43.0
SN74LVC8T245PWR	TSSOP	PW	24	2000	353.0	353.0	32.0
SN74LVC8T245PWR	TSSOP	PW	24	2000	353.0	353.0	32.0
SN74LVC8T245RHLR	VQFN	RHL	24	1000	213.0	191.0	35.0

TUBE

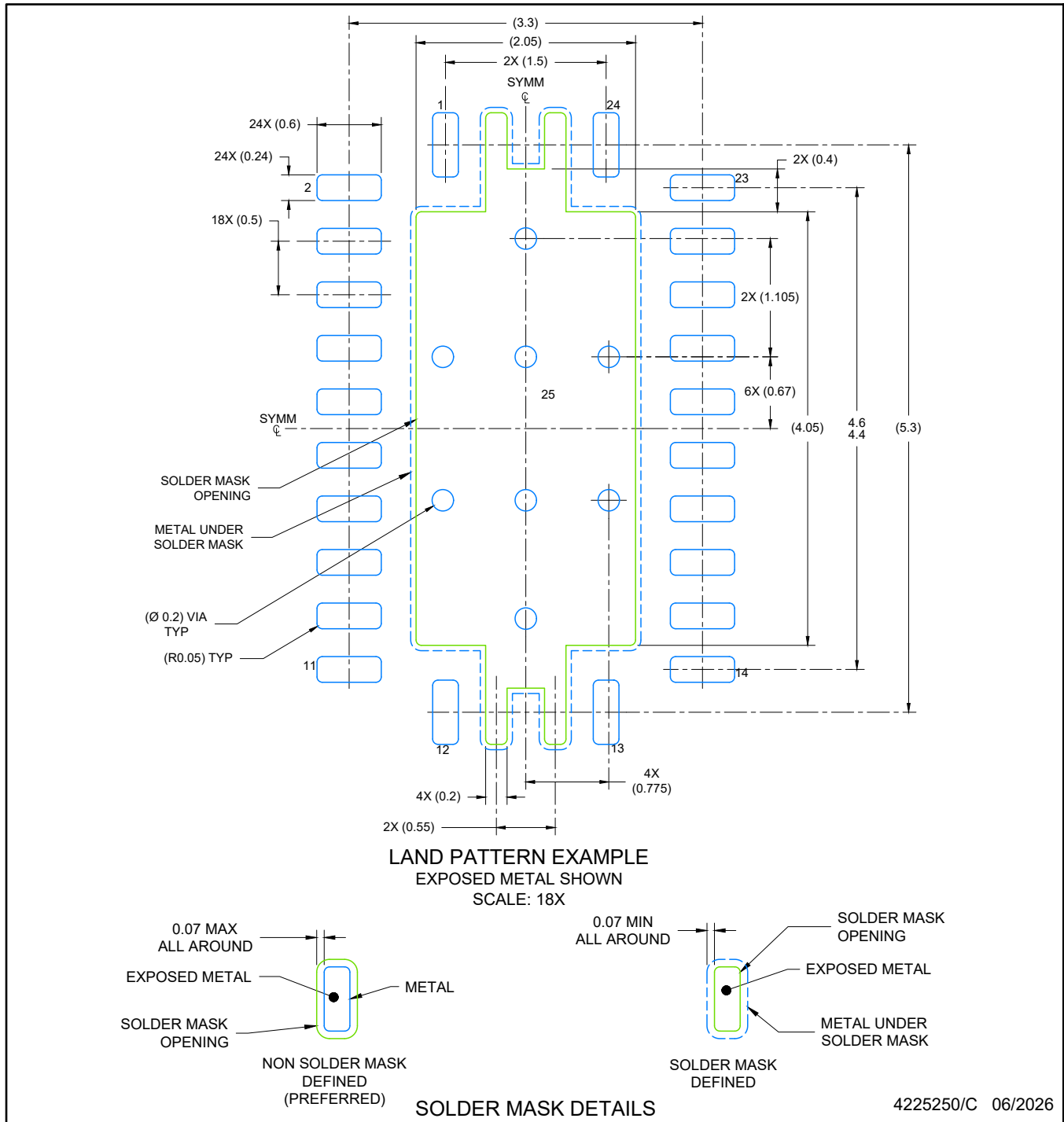

*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
SN74LVC8T245PW	PW	TSSOP	24	60	530	10.2	3600	3.5
SN74LVC8T245PW.A	PW	TSSOP	24	60	530	10.2	3600	3.5
SN74LVC8T245PW.B	PW	TSSOP	24	60	530	10.2	3600	3.5
SN74LVC8T245PWG4	PW	TSSOP	24	60	530	10.2	3600	3.5



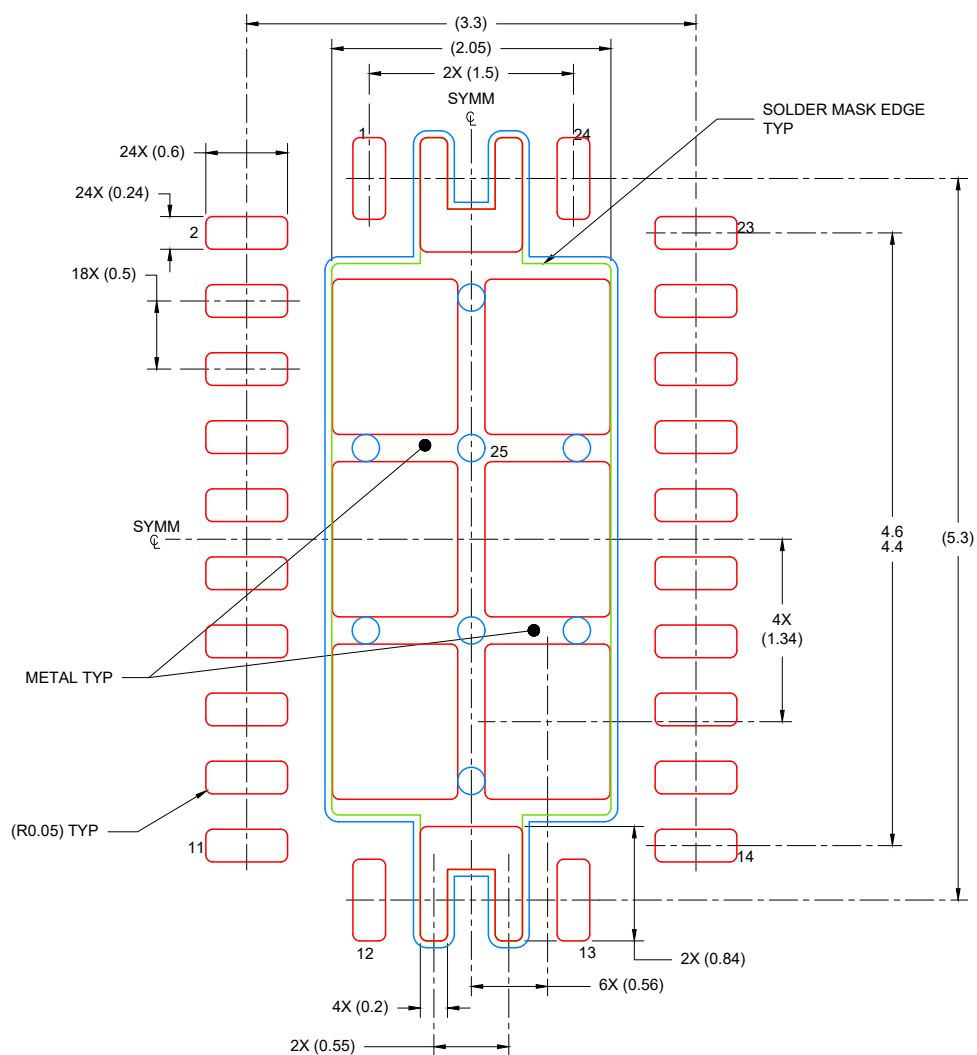
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
80% PRINTED COVERAGE BY AREA
SCALE: 18X

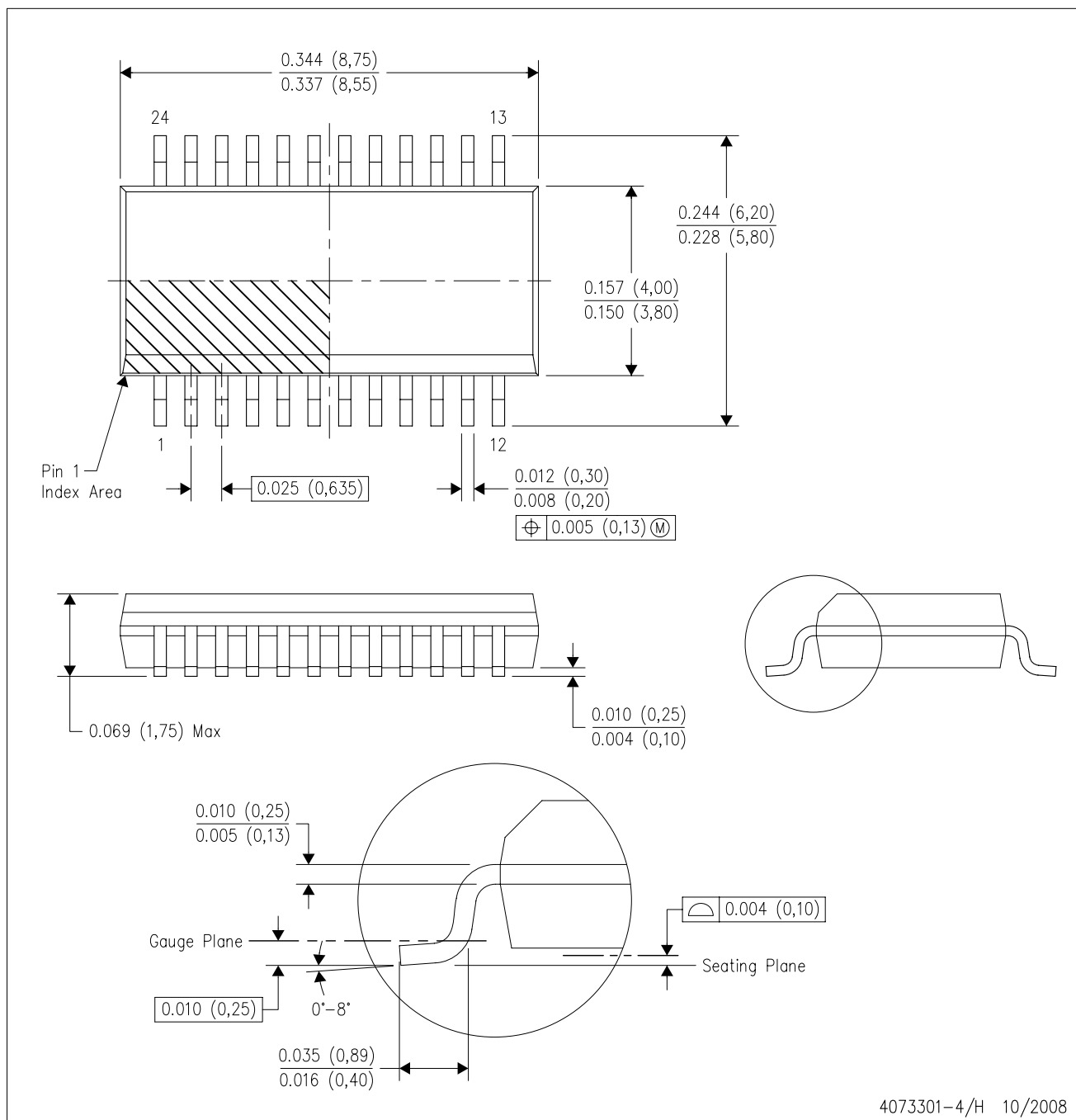
4225250/C 06/2026

NOTES: (continued)

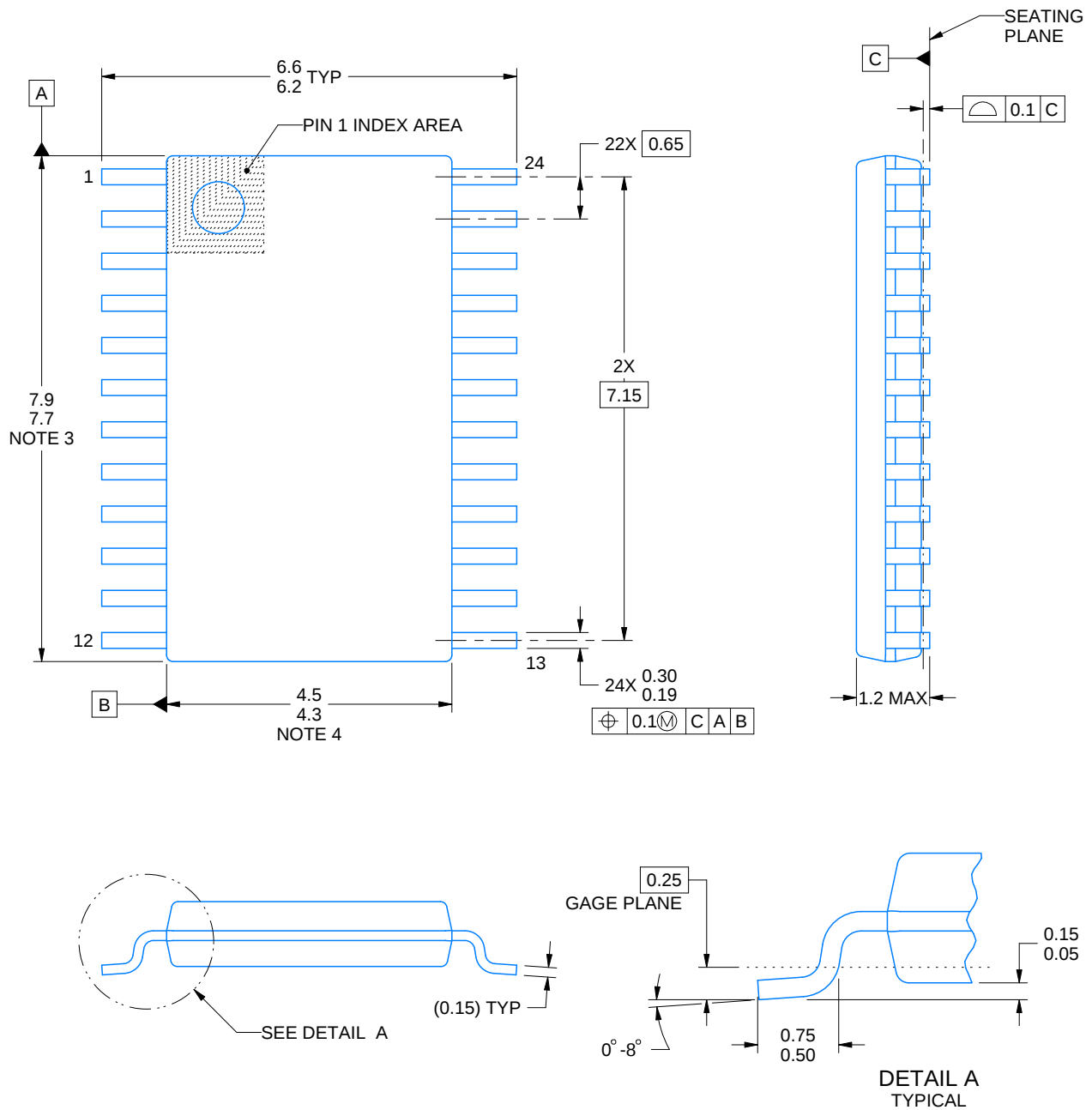
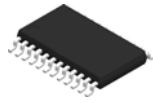
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

DBQ (R-PDSO-G24)

PLASTIC SMALL-OUTLINE PACKAGE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion not to exceed 0.006 (0,15) per side.
 - D. Falls within JEDEC MO-137 variation AE.



4220208/A 02/2017

NOTES:

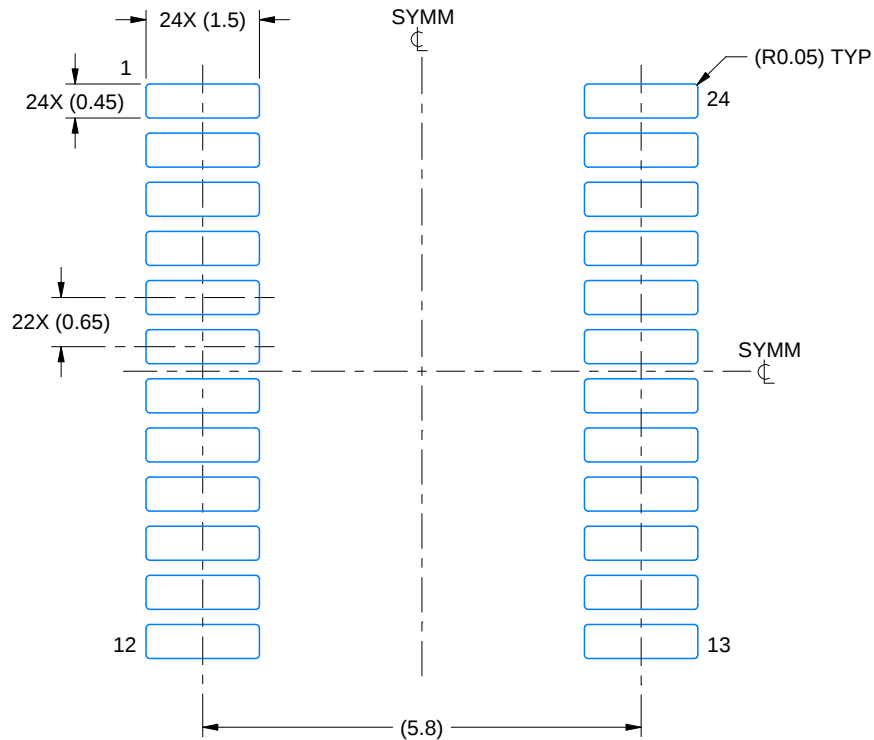
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

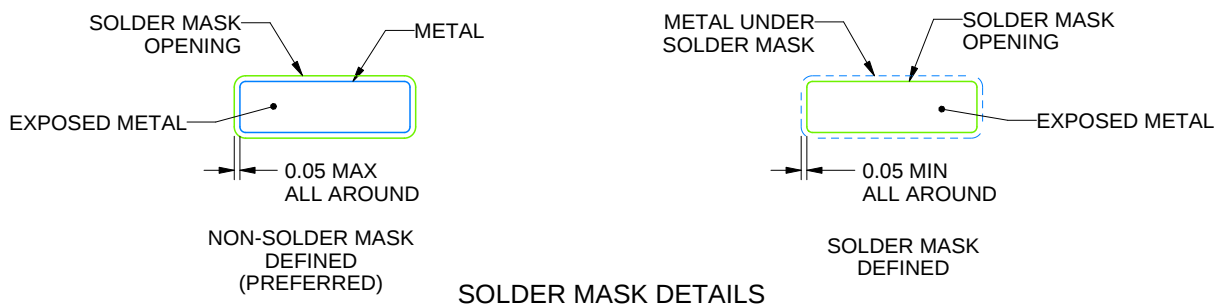
PW0024A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220208/A 02/2017

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

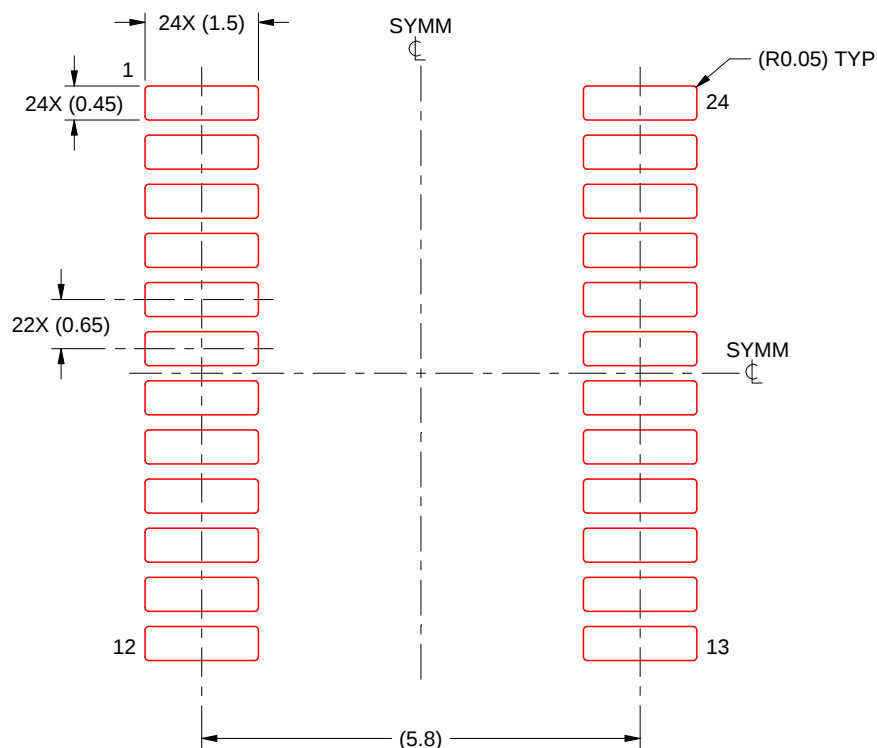
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0024A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220208/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN



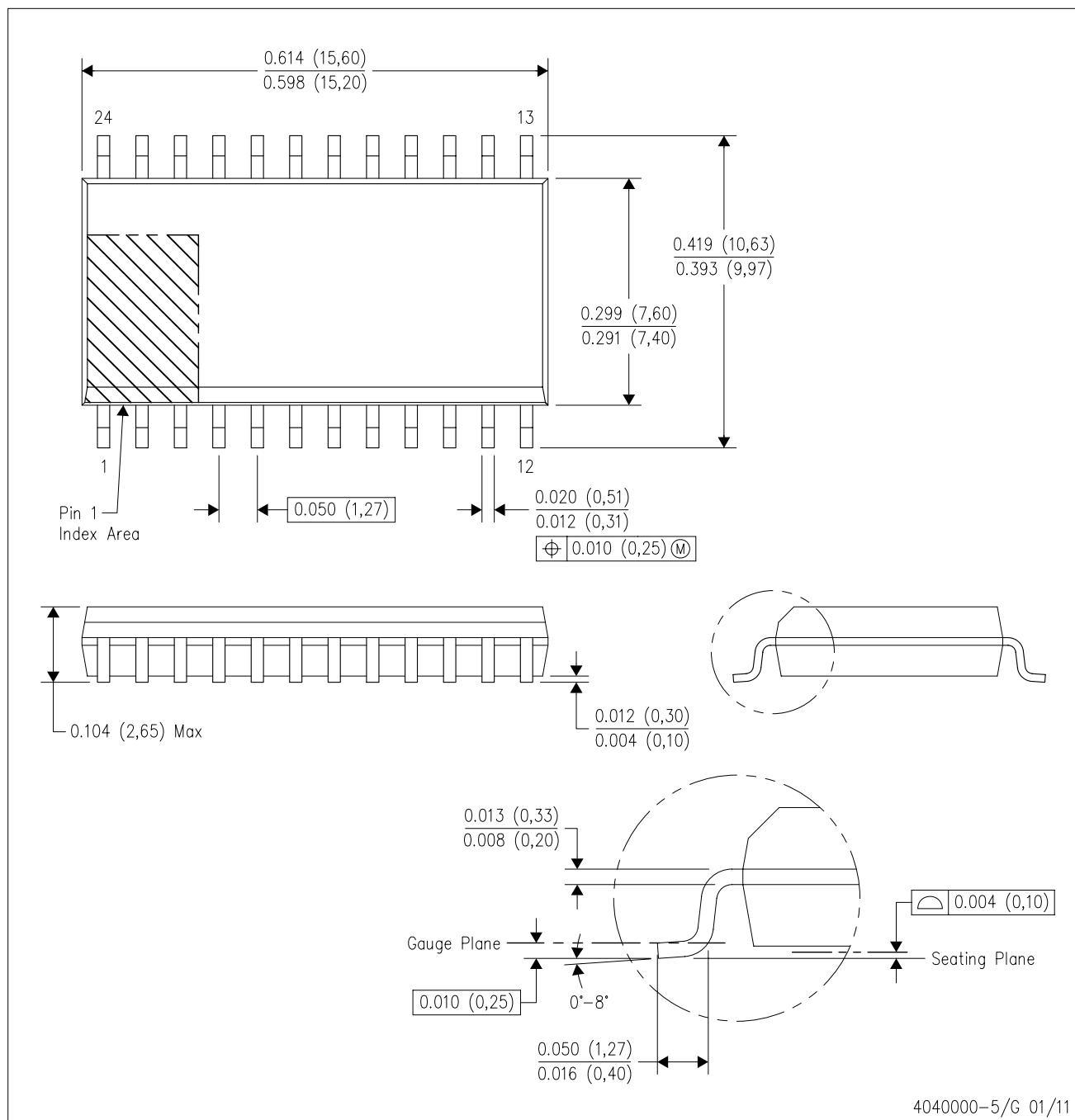
DIM \ PINS **	14	16	20	24
A MAX	10,50	10,50	12,90	15,30
A MIN	9,90	9,90	12,30	14,70

4040062/C 03/03

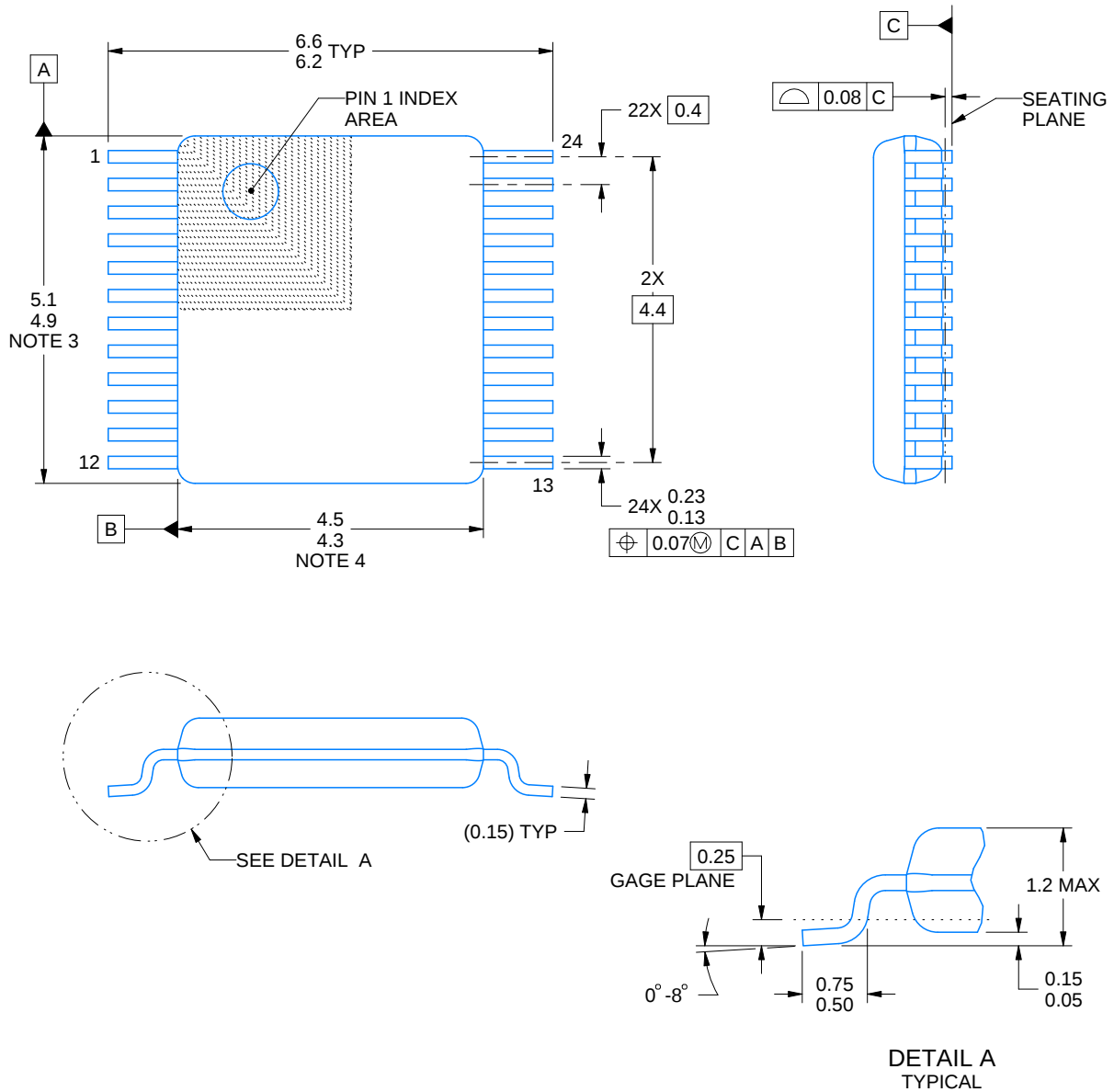
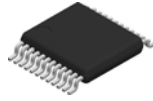
- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

DW (R-PDSO-G24)

PLASTIC SMALL OUTLINE



- NOTES:
- All linear dimensions are in inches (millimeters). Dimensioning and tolerancing per ASME Y14.5M-1994.
 - This drawing is subject to change without notice.
 - Body dimensions do not include mold flash or protrusion not to exceed 0.006 (0,15).
 - Falls within JEDEC MS-013 variation AD.



4229221/A 12/2022

NOTES:

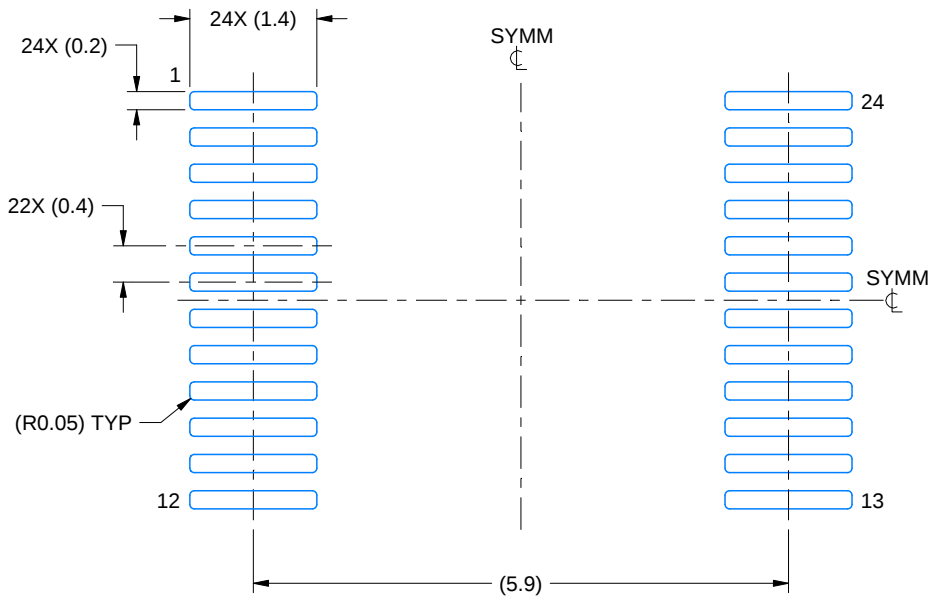
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

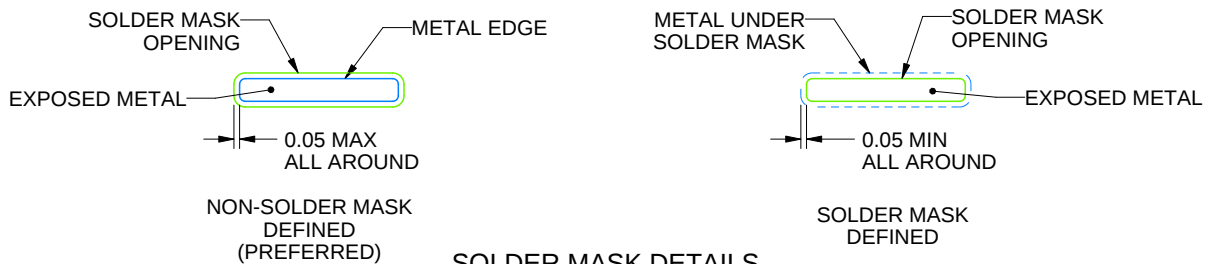
DGV0024A

TVSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 12X



SOLDER MASK DETAILS

4229221/A 12/2022

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

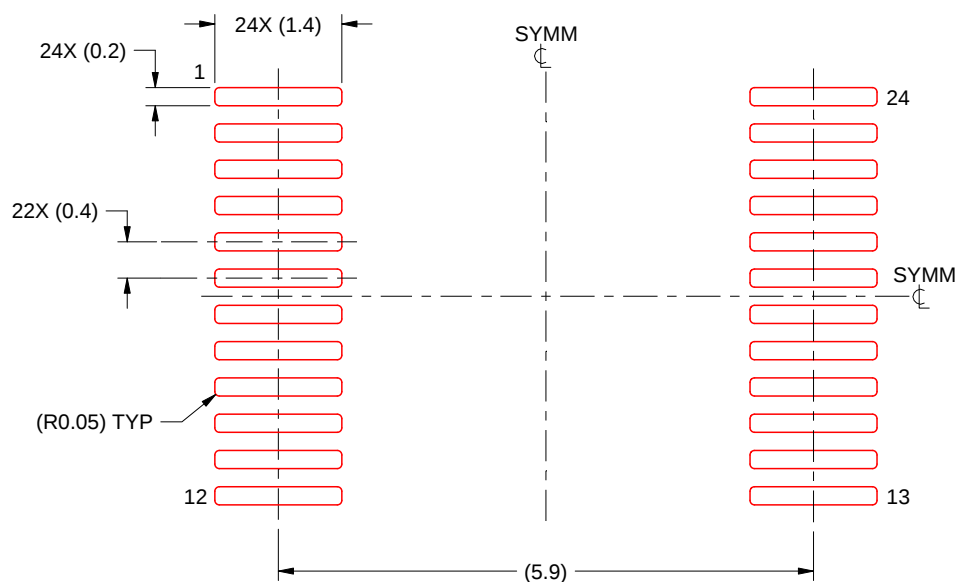
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DGV0024A

TVSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 12X

4229221/A 12/2022

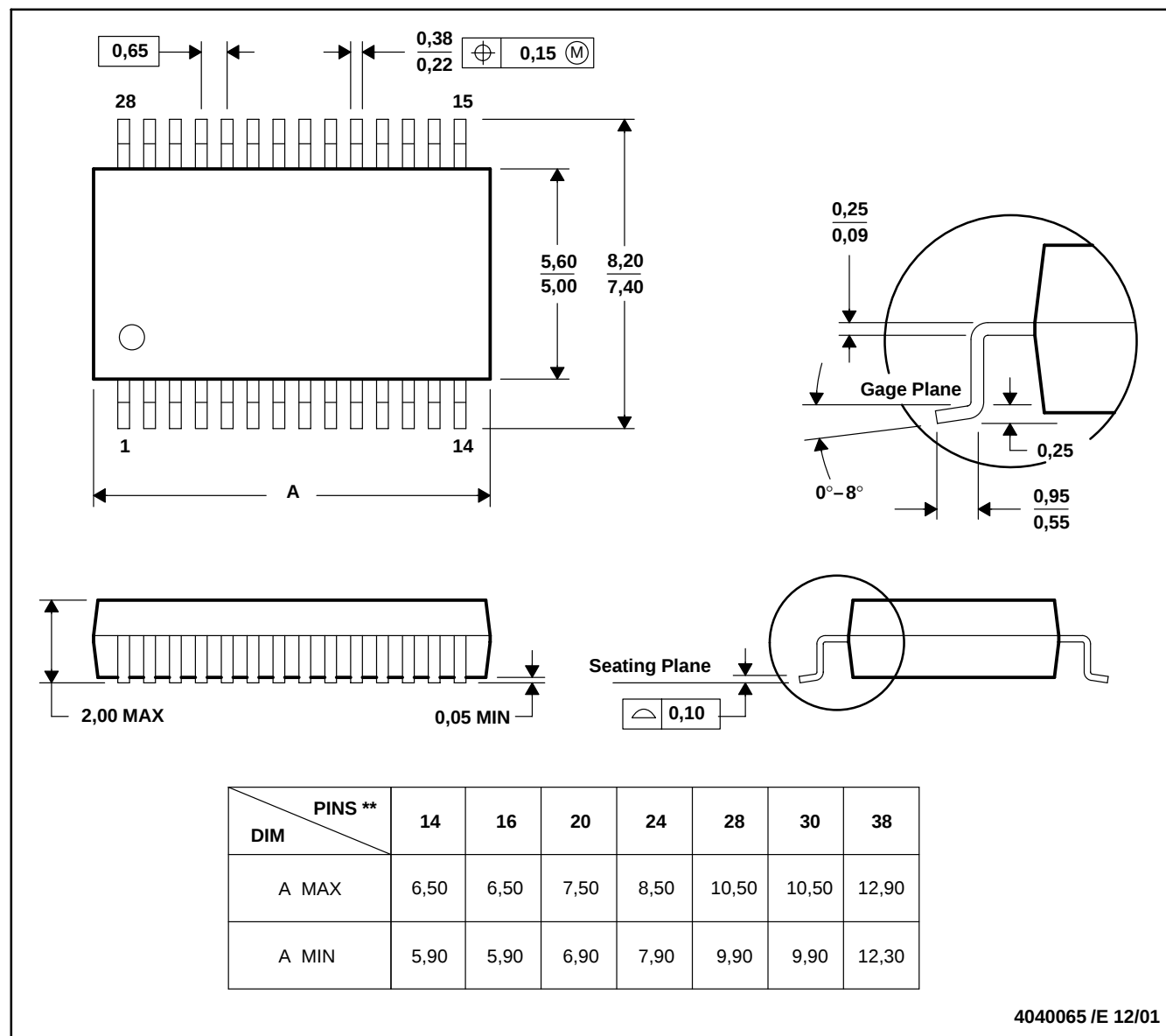
NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

DB (R-PDSO-G**)

PLASTIC SMALL-OUTLINE

28 PINS SHOWN



- NOTES: A. All linear dimensions are in millimeters.
 B. This drawing is subject to change without notice.
 C. Body dimensions do not include mold flash or protrusion not to exceed 0,15.
 D. Falls within JEDEC MO-150

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月