

MC121-Q1 汽车级 40V, 单相 BLDC 驱动器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
 - 温度等级 1: $-40^{\circ}\text{C} \leq T_A \leq 125^{\circ}\text{C}$
- 具有内部霍尔传感器的 N 沟道 H 桥驱动器
- $R_{DS(ON)}: 850\text{m}\Omega$ (HS+LS)
- 电流额定值
 - 高达 1.21A 的可配置电流限制
 - 0.5A rms ($T_A = 105^{\circ}\text{C}$, $R_{\theta JA} = 100^{\circ}\text{C/W}$)
- 集成电源 (VM) 钳位
- 可配置的速度曲线和起始占空比
- 换向方案: 方波换向或软换向 (高达 90°)
 - 方波换向: 最大扭矩/速度
 - 软换向: 优化的速度和声学性能
- 可配置的速度基准输入: PWM 或 DC
 - 输入 PWM 频率范围: 20Hz 至 90kHz
 - 输入 DC 电压范围: (0-3)V
- 可配置的输出 PWM 频率: 25 或 50kHz
- 闭环速度控制精度: $\pm 3\%$
- PWM 抖动可降低 EMI
- 可配置的软启动时间
- 可配置的霍尔偏移角度和时间
- 具有 $0.5x$ 、 $1x$ 、 $2/3x$ 或 $2x$ 乘数的速度输出
- 转子堵转检测输出 (RD)
- 可配置的 PWM 模式
 - 同步、异步和混合
- 自动消磁可在整个速度范围内实现高效率
- 通过 I²C 进行一次性编程 (共 2 页)
- 保护特性
 - VM/GND 和 OUTx 之间的短路过流保护
 - 具有自动重启功能的锁定转子保护 (LRP)
 - VM 欠压锁定 (UVLO)
 - VM 过压保护 (OVP)
 - 热关断 (TSD)
 - 可配置的故障重试时间
- 功能特性 (操作继续)
 - 当 FG/RD 和 GND 之间短路时
 - 在 PWM/DC 和 VM 之间短路期间, 输入为 100%

2 应用

- LED 前照灯冷却风扇
- 信息娱乐系统冷却风扇
- ADAS 和 ECU/传感器冷却风扇
- 无线充电器冷却风扇

3 说明

MC121-Q1 是一款额定电压为 40V、额定电阻为 $850\text{m}\Omega$ 的电机驱动器, 具有适用于单相无刷直流电机的集成式 N 沟道全桥、电荷泵、霍尔传感器、换向控制逻辑和保护电路。霍尔传感器向换向逻辑提供转子位置信息, 以保持转子连续运动。可以针对方波和软 PWM 波形对换向逻辑进行编程, 从而降低声学噪声或最大限度地提高速度/效率。

脉宽调制信号的占空比或 PWM/DC 引脚上的 (0-3)V DC 电压控制电机转速。FG/RD 引脚可配置为向外部控制器报告电机转速或锁定转子状态。PWM/DC 和 FG/RD 引脚可以临时配置为 I²C 接口, 以便支持编程 (OTP) 模式, 从而在生产期间配置 OTP。

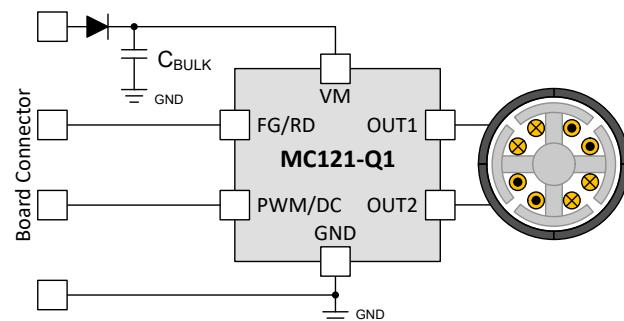
MC121-Q1 集成了保护功能, 可用于保护电机和器件。这些保护功能包括电源欠压锁定、过压保护、输出过流保护、器件过热关断和锁定转子保护。

MC121-Q1 采用两种 6 引脚封装: SOT23-FL 和 X2SON。SOT23-FL 是一种扁平引线封装, 最大高度为 1.1mm。X2SON 是一种无引线封装, 最大高度为 0.4mm。

封装信息

器件型号	封装 ⁽¹⁾	本体尺寸 (标称值)
MC121QDEZRQ1	X2SON (6)	2.50mm x 2.00mm
MC121QDYMQRQ1	SOT23 (6)	3.80mm x 2.90mm

(1) 如需了解所有可用封装, 请参阅数据表末尾的可订购产品附录。



简化版原理图



本资源的原文使用英文撰写。为方便起见, TI 提供了译文; 由于翻译过程中可能使用了自动化工具, TI 不保证译文的准确性。为确认准确性, 请务必访问 ti.com 参考最新的英文版本 (控制文档)。

内容

1 特性	1	7 寄存器映射	33
2 应用	1	7.1 USR OTP 寄存器	34
3 说明	1	7.2 USR TM 寄存器	47
4 引脚配置和功能	3	8 应用和实施	50
5 规格	4	8.1 应用信息	50
5.1 绝对最大额定值	4	8.2 典型应用	52
5.2 ESD 等级 - 汽车	4	8.3 电源相关建议	54
5.3 建议运行条件	4	8.4 布局	55
5.4 热特性信息	4	9 器件和文档支持	57
5.5 电气特性	5	9.1 器件支持	57
5.6 I2C 时序要求	9	9.2 文档支持	57
5.7 时序图	10	9.3 接收文档更新通知	57
6 详细说明	11	9.4 支持资源	57
6.1 概述	11	9.5 商标	57
6.2 功能方框图	11	9.6 静电放电警告	57
6.3 特性说明	11	9.7 术语表	57
6.4 器件功能模式	29	10 修订历史记录	57
6.5 编程	31		

4 引脚配置和功能

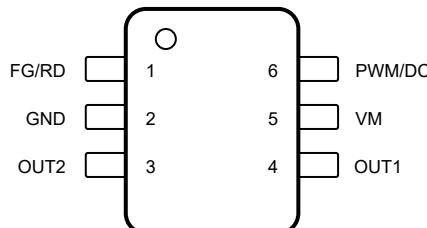


图 4-1. MC121-Q1 6 引脚 SOT-23 , 倾视图

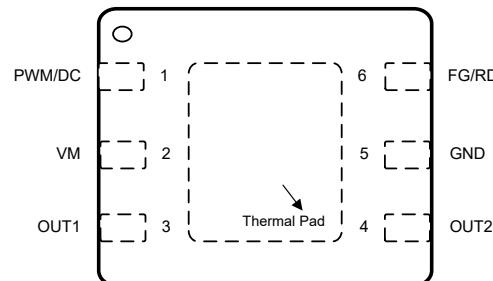


图 4-2. MC121-Q1 6 引脚 X2SON , 倾视图

表 4-1. 引脚功能

引脚	封装		类型 ⁽¹⁾	说明
名称	SOT-23	X2SON		
FG/RD	1	6	O	电机速度或转子堵转指示器输出。开漏输出需要一个外部上拉电阻器以连接到所需的逻辑高电平电压。在测试/编程模式下，该引脚将转变为 I ² C 接口的 SDA 引脚。
GND	2	5	G	器件接地。连接到系统地。
OUT1	4	3	O	半桥输出。连接到电机绕组。
OUT2	3	4	O	半桥输出。连接到电机绕组。
VM	5	2	P	器件和电机电源。连接到电机电源电压；通过一个 0.1 μ F 陶瓷电容器以及一个大容量电容器旁路到 GND。TI 建议电容器的额定电压至少是器件正常工作电压的两倍。
PWM/DC	6	1	I	电机速度控制引脚 — 可以接收 PWM 或 DC 信号。当在 PWM 输入模式 (PWMDC_MODE = 0x0) 下悬空时，该引脚会在内部上拉至 100% 占空比输入。在测试/编程模式下，该引脚将转变为 I ² C 接口的 SCL 引脚。
散热焊盘			G	必须接地。

(1) I = 输入 , O = 输出 , I/O = 输入或输出 , G = 接地 , P = 电源 , NC = 无连接。

5 规格

5.1 绝对最大额定值

在工作温度范围内 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
电源引脚电压	VM	-0.5	VM _{CLAMP}	V
电源瞬态电压斜坡	VM	0	2	V/μs
逻辑引脚电压	PWM/DC	-0.5	VM + 0.5	V
漏极开路引脚电压	FG/RD	-0.5	VM + 0.5	V
输出引脚电压	OUTx	-1	VM + 1	V
峰值输出电流 (OUTx)	OUTx		1.44	A
开漏输出电流	FG/RD		25	mA
环境温度, T _A		-40	125	°C
结温, T _J		-40	150	°C
贮存温度, T _{stg}		-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级 - 汽车

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 ⁽¹⁾ HBM ESD 分类等级 3A	±6000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 CDM ESD 分类等级 C3	±1000	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在工作温度范围内 (除非另有说明)

		最小值	标称值	最大值	单位
V _{VM}	电源电压	VM	3.2	35	V
V _{IN}	逻辑输入电压	PWM/DC (当配置为 PWM 模式时)	0	VM	V
V _{IN}	模拟输入电压	PWM/DC (当配置为直流模式时)	0	3.2	V
f _{PWM_IN}	PWM 频率	PWM	0.02	90	kHz
V _{OD}	开漏上拉电压	FG/RD	0	VM	V
I _{OD}	开漏输出电流	FG/RD		20	mA
T _A	工作环境温度		-40	125	°C
T _J	工作结温		-40	150	°C

5.4 热特性信息

热指标 ⁽¹⁾		MC121-Q1	MC121-Q1	单位
		SOT23 (DYM)	X2SON (DEZ)	
		6 引脚	6 引脚	
R _{θ JA}	结至环境热阻	156.1	74.3	°C/W
R _{θ JC(top)}	结至外壳 (顶部) 热阻	63.1	39.6	°C/W
R _{θ JB}	结至电路板热阻	25.6	45.3	°C/W

热指标 ⁽¹⁾		MC121-Q1	MC121-Q1	单位
		SOT23 (DYM)	X2SON (DEZ)	
		6 引脚	6 引脚	
Ψ_{JT}	结至顶部特征参数	10.1	0.4	°C/W
Ψ_{JB}	结至电路板特征参数	25.5	45.3	°C/W
$R_{\theta, JC(bot)}$	结至外壳 (底部) 热阻	不适用	16.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用报告。

5.5 电气特性

MC121-Q1 : $3.2V \leq V_{VM} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)

典型值在 $T_J = 25^{\circ}C$ 、 $V_{VM} = 12V$ 下测得。

参数		测试条件	最小值	典型值	最大值	单位
电源 (VM)						
I_{VMQ}	VM 睡眠模式电流	$V_{PWM/DC} = 0V$ 、, $SLEEP_EN = 0x1$	0.08	0.14	mA	
I_{VM}	VM 活动模式电流	$V_{PWM/DC} = 3V$ ($PWMDC_MODE = 0x1$) 或悬空 ($PWM_DC = 0x0$) , OUTx 上没有负载	3.9	5	mA	
t_{WAKE}	从待机/睡眠模式的开通时间	从 PWM 占空比 = 0% 至 100% 到 OUTx 开关所需的时间 , PWM 输入 ($PWMDC_MODE = 0x0$) , $PWM_IN_RANGE = 0x0$		16	ms	
		从 PWM 占空比 = 0% 至 100% 到 OUTx 开关所需的时间 , PWM 输入 ($PWMDC_MODE = 0x0$) , $PWM_IN_RANGE = 0x1$		64	ms	
	从待机/睡眠模式的开通时间	从直流输入 = 0V 至 3V 到 OUTx 开关直流输入 ($PWMDC_MODE = 0x1$) 所需的时间		1	ms	
t_{STOP_DET}	检测 $DIN = 0\%$ 所需的时间	根据 $RAMP_ON_STOP_DIS$ 、PWM 输入 ($PWMDC_MODE = 0x0$ 、 $PWM_IN_RANGE = 0x0$) , 从 PWM 占空比 = 100% 至 0% 启动电机停止所需的时间		16	ms	
		根据 $RAMP_ON_STOP_DIS$ 、PWM 输入 ($PWMDC_MODE = 0x0$ 、 $PWM_IN_RANGE = 0x1$) , 从 PWM 占空比 = 100% 至 0% 启动电机停止所需的时间		64	ms	
	检测 $DIN = 0\%$ 所需的时间	根据 $RAMP_ON_STOP_DIS$ 、直流输入 ($PWMDC_MODE = 0x1$) , 从直流输入 = 3V 至 0V 启动电机停止所需的时间		1.3	ms	
PWM/DC (SCL) 和 FG (SDA)						
V_{IL}	输入逻辑低电平电压	在工作或待机状态或 SCL 模式期间 , PWM/DC 引脚处于 PWM 输入模式 ($PWMDC_MODE = 0x0$) , FG 引脚处于 SDA 模式	0.8	V		
V_{IH}	输入逻辑高电平电压		2	V		
V_{HYS}	输入迟滞		0.15	0.2	0.26	V
V_{SLEEP_DC}	在直流输入模式下用于进入睡眠状态的 PWM/DC 引脚上的电压阈值	应用于 PWM/DC 引脚上的电压 , $SLEEP_EN = 0x1$ 、 $PWMDC_MODE = 0x1$	0	0.1	V	

MC121-Q1 : $3.2V \leq V_{VM} \leq 35V$, $-40^\circ C \leq T_J \leq 150^\circ C$ (除非另有说明)典型值在 $T_J = 25^\circ C$, $V_{VM} = 12V$ 下测得。

ADVANCE INFORMATION

参数		测试条件	最小值	典型值	最大值	单位
I_{IL} (PWM/DC)	输入逻辑低电平电流	$V_I = 0V$, SLEEP_EN = 0x0, PWM/DC 引脚处于 PWM 输入模式 (PWMDC_MODE = 0x0) 或 SCL 模式	225	245	265	μA
		$V_I = 0V$, SLEEP_EN = 0x0, PWM/DC 引脚处于直流输入模式 (PWMDC_MODE = 0x1)		1		μA
		$V_I = 0V$, SLEEP_EN = 0x1, PWM/DC 引脚处于 PWM 输入模式 (PWMDC_MODE = 0x0) 或直流输入模式 (PWMDC_MODE = 0x1) 或 SCL 模式	20	50	70	μA
I_{IH} (PWM/DC)	输入逻辑高电流	$V_I = 3.3V$, PWM/DC 引脚处于 PWM 输入模式 (PWMDC_MODE = 0x0) 或直流输入模式 (PWMDC_MODE = 0x1) 或 SCL 模式		-1	0	μA
		$V_I = V_{VM}$, PWM/DC 引脚处于 PWM 输入模式 (PWMDC_MODE = 0x0)、直流输入模式 (PWMDC_MODE = 0x1) 或 SCL 模式		-1	0	μA
V_{PU} (PWM/DC)	内部上拉电压	PWM 输入模式 (PWMDC_MODE = 0x0), $VM \geq 3.6V$	2.7	2.9	3.2	V
		PWM 输入模式 (PWMDC_MODE = 0x0), $VM < 3.6V$	2.55		VM	V
f_{PWM_IN}	占空比/速度基准的输入 PWM 频率范围	PWM 输入 (PWMDC_MODE = 0x0), PWM_IN_RANGE = 0x0	0.08		90	kHz
		PWM 输入 (PWMDC_MODE = 0x0), PWM_IN_RANGE = 0x1	0.02		22	kHz
V_{PWM_ACC}	PWM 输入的占空比/速度基准精度	$20Hz \leq f_{PWM_IN} \leq 45kHz$			0.4	%
		$45kHz < f_{PWM_IN} \leq 90kHz$			0.8	%
V_{DC}	占空比/速度基准的直流输入范围	直流输入 (PWMDC_MODE = 0x1), $3.2V \leq VM < 4.5V$	0	$VM - 1.4$		V
		直流输入 (PWMDC_MODE = 0x1), $4.5V \leq VM \leq 35V$	0		3.1	V
$V_{DC_DIN_0\%}$	0% 占空比/速度基准的直流输入阈值 (DIN = 0%)	直流输入 (PWMDC_MODE = 0x1)			0.1	V
$V_{DC_DIN_100\%}$	100% 占空比/速度基准的直流输入阈值 (DIN = 100%)	直流输入 (PWMDC_MODE = 0x1), $3.2V \leq VM < 4.5V$	$VM - 1.4$		3.2	V
		直流输入 (PWMDC_MODE = 0x1), $4.5V \leq VM \leq 35V$	2.9	3	3.2	V
V_{DC_ACC}	DC 输入的占空比/速度基准精度	直流输入 (PWMDC_MODE = 0x1), $4.5V \leq VM \leq 35V$			3	%
V_{OL} (FG)	输出逻辑低电平电压	$I_{OD} = 20mA$			0.4	V
I_{OZ} (FG)	输出逻辑高电平电流	$V_{OD} = 3.3V$	-1	1		μA
I_{OZ} (FG)	输出逻辑高电平电流	$V_{OD} = VM$	-1	1		μA
驱动器输出 (OUTx)						
$R_{DS(on)}$ (H+L)	高侧 + 低侧 MOSFET 导通电阻	$V_{VM} = 3.2V$, $I_O = 500mA$, $T_A = 25^\circ C$		0.85	1.02	Ω
$R_{DS(on)}$ (H+L)	高侧 + 低侧 MOSFET 导通电阻	$V_{VM} = 12V$, $I_O = 500mA$, $T_A = 25^\circ C$		0.8	0.95	Ω
$R_{DS(on)}$ (H+L)	高侧 + 低侧 MOSFET 导通电阻	$V_{VM} = 12V$, $I_O = 500mA$, $T_A = 150^\circ C$		1.3	1.5	Ω

MC121-Q1 : $3.2V \leq V_{VM} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)典型值在 $T_J = 25^{\circ}C$, $V_{VM} = 12V$ 下测得。

参数	测试条件	最小值	典型值	最大值	单位
f_{PWM_OUT}	$PWM_OUT_FREQ = 0x0$, DITHER_EN = 0x0	23.5	25	26.25	kHz
f_{PWM_OUT}	$PWM_OUT_FREQ = 0x1$, DITHER_EN = 0x0	45	50	55	kHz

数字锁存霍尔效应传感器

B_{OP}	操作点		0.4	0.8	1.6	mT
B_{RP}	释放点		-1.6	-0.7	-0.4	mT
B_{HYS}	迟滞 ; $B_{HYS} = (B_{OP} - B_{RP})$		1.2	1.6	3.2	mT
B_{OF}	磁偏移 ; $B_{OF} = (B_{OP} + B_{RP}) / 2$		-1	0	1	mT

振荡器

f_{osc}	内部振荡器频率	$V_{VM} = 12V$, $T_J = 25^{\circ}C$	24.625	25	25.375	MHz
f_{osc}	内部振荡器频率		24.25	25	25.75	MHz

占空比曲线

D_{OUT_RES}	每 LSB 的输出占空比分辨率	在 50% 电压电平下测得, $0.4\% \leq D_{OUT} \leq 99.6\%$	0.4	%	
D_{HYS}	上升 D_{IN} 的速度曲线迟滞	$DIN_HYS = 0x0$ 。从 0% 扫描 DIN 至 $DIN0+DIN_HYS$ 。输出 DOUT 从 $DOUT0$ 更改为目标占空比。	0	%	
		$DIN_HYS = 0x1$ 。从 0% 扫描 DIN 至 $DIN0+DIN_HYS$ 。输出 DOUT 从 $DOUT0$ 更改为目标占空比。	1.2	%	
		$DIN_HYS = 0x2$ 。从 0% 扫描 DIN 至 $DIN0+DIN_HYS$ 。输出 DOUT 从 $DOUT0$ 更改为目标占空比。	2.4	%	
		$DIN_HYS = 0x3$ 。从 0% 扫描 DIN 至 $DIN0+DIN_HYS$ 。输出 DOUT 从 $DOUT0$ 更改为目标占空比。	4.8	%	
$SPEED_{ERR}$	闭环速精度	$T_J = 25^{\circ}C$, $SPEED_LOOP_EN = 0x1$, $12.5\% \times MAX_SPEED \leq SPEED_REF \leq MAX_SPEED$	-1	1	%
		$SPEED_LOOP_EN = 0x1$, $12.5\% \times MAX_SPEED \leq SPEED_REF \leq MAX_SPEED$	-3	3	%

换相

$\theta_{HALL_OS_ANGLE}$	最小霍尔偏移角度	$HALL_OS_ANGLE = 0x00$	0	度
	最大霍尔偏移角度	$HALL_OS_ANGLE = 0x1F$	43.8	度
$\theta_{HALL_OS_ANGLE_LSB}$	每 LSB 的霍尔偏移角度分辨率	$HALL_OS_ANGLE$ LSB	1.4	度
t_{HALL_OS}	最小霍尔偏移信号超前/滞后时间	$HALL_OS_TIME = 0x00$	0	μs
	最大霍尔偏移信号超前/滞后时间	$HALL_OS_TIME = 0xFF$	2.55	ms
$t_{HALL_OS_LSB}$	每 LSB 的霍尔偏移信号超前/滞后时间分辨率	$HALL_OS_TIME$ LSB	10	μs
t_{DEMAG}	消磁周期的最短时间	$DEMAG_TIME = 0x00$	0	μs
	消磁周期的最长时间	$DEMAG_TIME = 0x20$	1.29	ms
t_{DEMAG_LSB}	每 LSB 的 $DEMAG_TIME$ 时间分辨率	$DEMAG_TIME$ LSB	10.24	μs
θ_{SRISE}	软上升的最小角度	$SRISE = 0x00$	2.8	度
	软上升的最大角度	$SRISE = 0x10$	90	度
θ_{SRISE_LSB}	每 LSB 的 $SRISE$ 角度分辨率	$SRISE$ LSB	2.8	度

MC121-Q1 : $3.2V \leq V_{VM} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)典型值在 $T_J = 25^{\circ}C$ 、 $V_{VM} = 12V$ 下测得。

参数	测试条件	最小值	典型值	最大值	单位
θ_{SFALL}	软下降的最小角度	SFALL = 0x00	2.8	90	度
	软下降的最大角度	SFALL = 0x1F			
θ_{SFALL_LSB}	每 LSB 的 SFALL 角度分辨率	SRISE LSB	2.8	2.8	度

预启动和 PWM 斜坡/软启动

PWM_RAMP_P_RATE	用于软启动和速度变化的输出占空比斜坡速率	PWM_RAMP_SEL = 0x0 (0 至 100% 时为 1.3 秒)	77	%/秒
		PWM_RAMP_SEL = 0x1 (0 至 100% 时为 2.6 秒)	38.5	
		PWM_RAMP_SEL = 0x2 (0 至 100% 时为 5.2 秒)	19.2	
		PWM_RAMP_SEL = 0x3 (0 至 100% 时为 10.4 秒)	9.6	

保护电路

V_{CLAMP}	VM 钳位电压	$I_{clamp} = 20mA$	37	43	V
V_{POR}	用于为器件上电的 VM 上电复位阈值	电源上升	2.3	2.55	2.7
V_{POR_HYS}	VM 上电复位阈值迟滞	上升至下降阈值	0.04	0.09	0.13
V_{UVLO}	用于启动/停止驱动电机的电源欠压锁定阈值	电源上升 ($UVLO_SEL = 0x0$)	2.85	3	3.15
		电源下降 ($UVLO_SEL = 0x0$)	2.55	2.7	2.85
V_{UVLO_HYS}	电源 UVLO 迟滞	上升至下降阈值 ($UVLO_SEL = 0x0$)	0.3	0.3	V
V_{UVLO}	用于启动/停止驱动电机的电源欠压锁定阈值	电源上升 ($UVLO_SEL = 0x1$)	3.97	4.2	4.5
		电源下降 ($UVLO_SEL = 0x1$)	2.55	2.7	2.85
V_{UVLO_HYS}	电源 UVLO 迟滞	上升至下降阈值 ($UVLO_SEL = 0x1$)	1.5	1.5	V
V_{UVLO}	用于启动/停止驱动电机的电源欠压锁定阈值	电源上升 ($UVLO_SEL = 0x2$)	5.42	5.7	6
		电源下降 ($UVLO_SEL = 0x2$)	2.55	2.7	2.85
V_{UVLO_HYS}	电源 UVLO 迟滞	上升至下降阈值 ($UVLO_SEL = 0x2$)	3	3	V
V_{UVLO}	用于启动/停止驱动电机的电源欠压锁定阈值	电源上升 ($UVLO_SEL = 0x3$)	7.2	7.6	8
		电源下降 ($UVLO_SEL = 0x3$)	2.55	2.7	2.85
V_{UVLO_HYS}	电源 UVLO 迟滞	上升至下降阈值 ($UVLO_SEL = 0x3$)	4.9	4.9	V
V_{OVP}	电源过压锁定 (OVP)	电源上升 ($OVP_SEL = 0x0$)	32.7	34.5	36.3
V_{OVP}	电源过压锁定 (OVP)	电源下降 ($OVP_SEL = 0x0$)	31.4	33.2	34.9
V_{OVP}	电源过压锁定 (OVP)	电源上升 ($OVP_SEL = 0x1$)	21.5	22.7	23.9
V_{OVP}	电源过压锁定 (OVP)	电源下降 ($OVP_SEL = 0x1$)	20.1	21.2	22.3
V_{OVP}	电源过压锁定 (OVP)	电源上升 ($OVP_SEL = 0x2$)	17.5	18.4	19.3
V_{OVP}	电源过压锁定 (OVP)	电源下降 ($OVP_SEL = 0x2$)	15.9	16.9	17.9
V_{OVP_HYS}	电源过压磁滞		1.5	1.5	V
t_{OVP_DEG}	电源过压抗尖峰脉冲时间		70	80	90
t_{OVP_BLANK}	电源过压消隐时间	$OVP_BLANK_EN = 0x1$, $OVP_BLANK_TIME = 0x0$	1	1	ms
		$OVP_BLANK_EN = 0x1$, $OVP_BLANK_TIME = 0x1$	4	4	ms

MC121-Q1 : $3.2V \leq V_{VM} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)

典型值在 $T_J = 25^{\circ}C$ 、 $V_{VM} = 12V$ 下测得。

参数		测试条件	最小值	典型值	最大值	单位
I_{LIMIT}	电流限制阈值	$I_{LIMIT_SEL} = 0x0$	0.29	0.32	0.37	A
		$I_{LIMIT_SEL} = 0x1$	0.38	0.43	0.49	A
		$I_{LIMIT_SEL} = 0x2$	0.48	0.53	0.61	A
		$I_{LIMIT_SEL} = 0x3$	0.58	0.63	0.73	A
		$I_{LIMIT_SEL} = 0x4$	0.67	0.73	0.85	A
		$I_{LIMIT_SEL} = 0x5$	0.76	0.83	0.97	A
		$I_{LIMIT_SEL} = 0x6$	0.85	0.94	1.09	A
		$I_{LIMIT_SEL} = 0x7$	0.94	1.03	1.21	A
		$I_{LIMIT_SEL} = 0x8$	1.03	1.12	1.33	A
		$I_{LIMIT_SEL} = 0x9$	1.11	1.21	1.44	A
t_{ILIMIT_BLANK}	电流限制消隐时间 (从最近的上升沿 PWM (FET) 信号应用)	$I_{LIM_BLANK_SEL} = 0x0$	0.5	μs		
		$I_{LIM_BLANK_SEL} = 0x1$	1	μs		
t_{ILIMIT_DEG}	电流限制抗尖峰脉冲时间	$I_{LIM_DEGLITCH_SEL} = 0x0$	0.6	μs		
	电流限制抗尖峰脉冲时间	$I_{LIM_DEGLITCH_SEL} = 0x1$	1.1	μs		
I_{OCP}	过流保护跳变点 (HS_FET)		1.3 *	1.7 *	2.2 *	A
I_{OCP}	过流保护跳变点 (LS_FET)		I_{LIMIT}	I_{LIMIT}	I_{LIMIT}	
t_{OCP_DEG}	过流保护抗尖峰脉冲时间		1.5 *	1.7 *	1.85 *	A
t_{LRD_START}	启动时的锁定转子检测时间	$LRD_TIME_STARTUP = 0x0$	0.31	0.32	0.34	s
		$LRD_TIME_STARTUP = 0x1$	0.42	0.44	0.46	s
		$LRD_TIME_STARTUP = 0x2$	0.5	0.52	0.55	s
		$LRD_TIME_STARTUP = 0x3$	1	1.05	1.1	s
N_{RETRY}	锁定转子和过流的重试时间比较长。长重试时间 = $N_{RETRY} \times t_{LRD_START}$	$LRD_LONG_RETRY_SEL = 0x0$	2			
		$LRD_LONG_RETRY_SEL = 0x1$	4			
		$LRD_LONG_RETRY_SEL = 0x2$	8			
		$LRD_LONG_RETRY_SEL = 0x3$	10			
		$LRD_LONG_RETRY_SEL = 0x4$	12			
		$LRD_LONG_RETRY_SEL = 0x5$	16			
		$LRD_LONG_RETRY_SEL = 0x6$	24			
		$LRD_LONG_RETRY_SEL = 0x7$	28			
t_{LRD_RUN}	启动时的锁定转子检测时间	电机运行期间锁定的转子	0.29	0.32	0.35	s
T_{TSD}	热关断温度		155	170	185	$^{\circ}C$
T_{HYS}	热关断磁滞		24			$^{\circ}C$

5.6 I²C 时序要求

		最小值	标称值	最大值	单位
标准模式					
f_{SCL}	SCL 时钟频率	0	100		kHz
$t_{HD, STA}$	(重复) START 条件后的保持时间。在此时间段之后，生成第一个时钟脉冲	4			μs
t_{LOW}	SCL 时钟的低电平周期	4.7			μs
t_{HIGH}	SCL 时钟的高电平周期	4			μs
$t_{SU,STA}$	重复 START 条件的建立时间	4.7			μs

		最小值	标称值	最大值	单位
$t_{HD, DAT}$	数据保持时间：对于 I ² C 总线器件	0.01	3.45	μs	
$t_{SU, DAT}$	数据建立时间	250		ns	
t_R	SDA 和 SCL 上升时间		1000	ns	
t_F	SDA 和 SCL 下降时间		300	ns	
$t_{SU, STA}$	STOP 条件的建立时间	4		μs	
t_{BUF}	STOP 与 START 条件之间的总线空闲时间	4.7		μs	
快速模式					
f_{SCL}	SCL 时钟频率	0	400	kHz	
$t_{HD, STA}$	(重复) START 条件后的保持时间。在此时间段之后，生成第一个时钟脉冲	0.6		μs	
t_{LOW}	SCL 时钟的低电平周期	1.3		μs	
t_{HIGH}	SCL 时钟的高电平周期	0.6		μs	
$t_{SU,STA}$	重复 START 条件的建立时间	0.6		μs	
$t_{HD, DAT}$	数据保持时间：对于 I ² C 总线器件	0.01	0.9	μs	
$t_{SU, DAT}$	数据建立时间	50		ns	
t_R	SDA 和 SCL 上升时间		300	ns	
t_F	SDA 和 SCL 下降时间		300	ns	
$t_{SU, STA}$	STOP 条件的建立时间	0.6		μs	
t_{BUF}	STOP 与 START 条件之间的总线空闲时间	1.3		μs	
t_{SP}	由输入噪声滤波器抑制的尖峰脉冲宽度	50		ns	

5.7 时序图

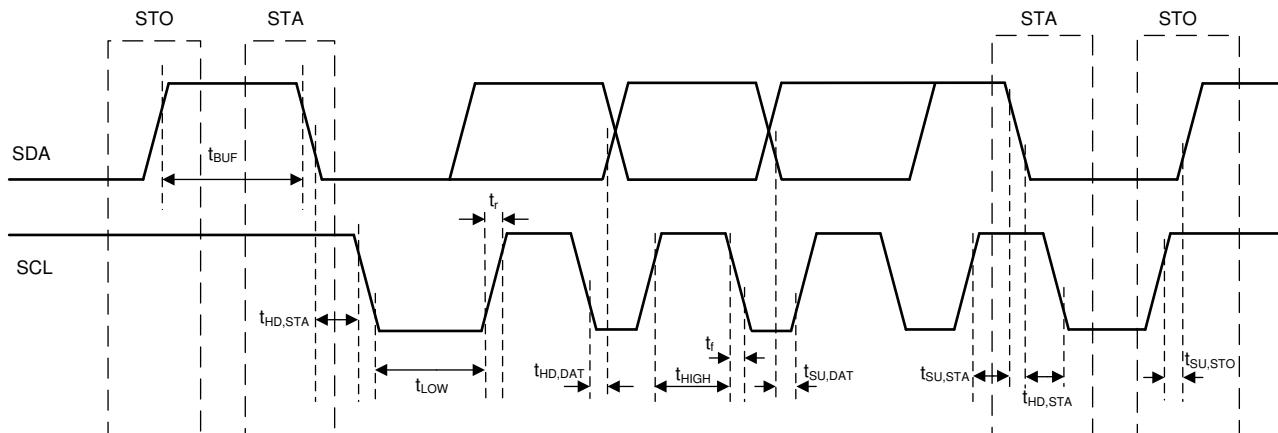


图 5-1. I²C 时序图

6 详细说明

6.1 概述

MC121-Q1 是一款额定电压为 40V、额定电阻为 850mΩ、峰值电流为 1.25A 的单相 BLDC 电机驱动器，具有集成式 N 沟道全桥 FET、电荷泵、霍尔传感器、换向控制逻辑和保护电路。霍尔传感器向换向逻辑提供转子位置信息，以保持转子连续运动。可以针对方波和软 PWM 波形对换向逻辑进行编程，从而降低声学噪声或最大限度地提高速度/效率。

6.2 功能方框图

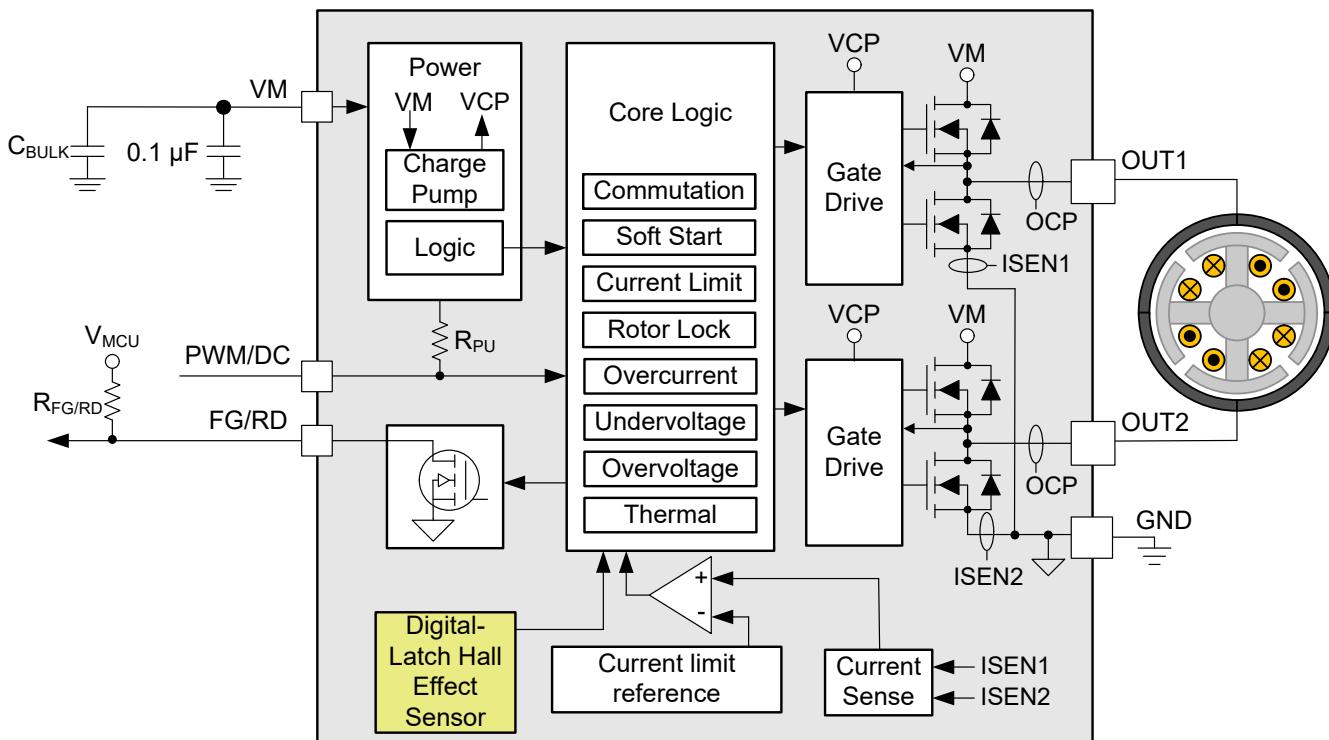


图 6-1. MC121-Q1 功能方框图

6.3 特性说明

6.3.1 电机控制

MC121-Q1 可接受 PWM/DC 引脚上的脉宽调制 (PWM) 或直流 (模拟) 输入来控制电机转速。MC121-Q1 提供可配置的占空比曲线，用于将输入占空比 (图 6-2 中的 DIN) 映射到用户配置的目标输出占空比 (图 6-2 中的 DOUT_TARGET)。MC121-Q1 还提供用户可配置的占空比斜坡，以平稳地增加/减少输出占空比 (图 6-2 中的 DOUT)，从而达到 DOUT_TARGET。MC121-Q1 支持开环 (占空比) 和闭环 (速度) 控制。在开环 (占空比) 控制中，施加的占空比直接由 DOUT 设置，而在闭环 (速度) 控制中，施加的占空比由速度环路设置。集成的数字锁存器霍尔传感器为换向算法提供转子位置和时序信息。MC121-Q1 支持方波和输出 PWM 波形方案，以在效率/电机转速和声学噪声之间进行优化。MC121-Q1 可以在 H 桥上提供同步、异步和混合输出 PWM 调制模式。可配置的霍尔超前/滞后角度和时间调整可用于在较低和较高速度下提高效率。此外，MC121-Q1 提供可配置的消磁 (自动或手动) 特性，可在换向之前将电机绕组电流降至零，从而最大限度地降低直流总线 (VM) 电压峰值、声学噪声并提高效率。

图 6-2 展示了 MC121-Q1 的电机控制方框图。

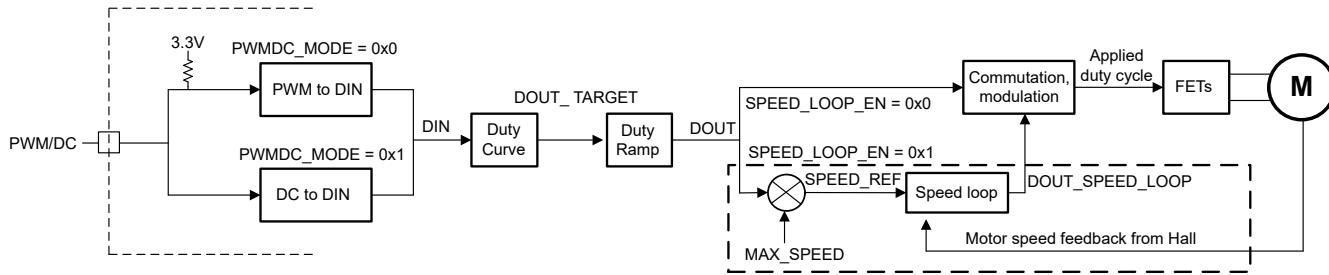


图 6-2. MC121-Q1 电机控制方框图

6.3.1.1 占空比输入

MC121-Q1 从 PWM/DC 引脚接收占空比输入 (DIN)。PWM/DC 输入可以是 PWM 或 DC (模拟) 信号，并由 PWMDC_MODE 位选择。输入 PWM 频率范围为 20Hz 至 90kHz (输入 PWM 频率范围由 PWM_IN_RANGE 位配置)，而直流输入范围为 (0-3)V。PWM/DC 引脚集成了上拉功能，可在引脚悬空/未连接时将占空比输入 (DIN) 设置为 100%，适用于仅需要开/关控制的应用。

备注

当 PWRUP_PWMDC_MASK 设置为 0x1 时，MC121-Q1 在上电后等待 1s，然后再响应来自 PWM/DC 引脚的占空比输入。当 PWRUP_PWMDC_MASK 设置为 0x0 时，上电没有等待时间。

6.3.1.2 占空比曲线

MC121-Q1 支持可配置的占空比曲线，如 图 6-3 所示。这使得用户可根据具体用例，将目标输出占空比 (DOUT_TARGET) 设置为输入占空比 (DIN) 的函数，从而实现单一平台 (MC121-Q1) BLDC 驱动器针对不同终端应用的设计。

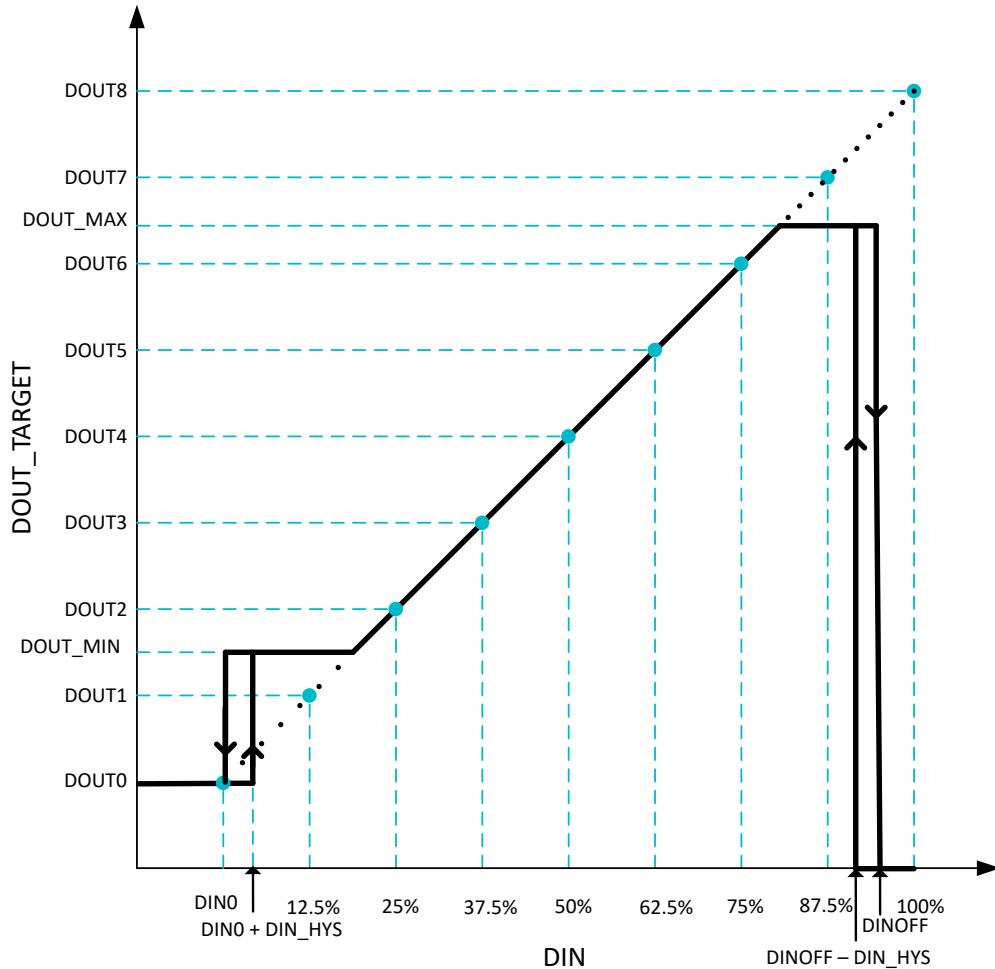
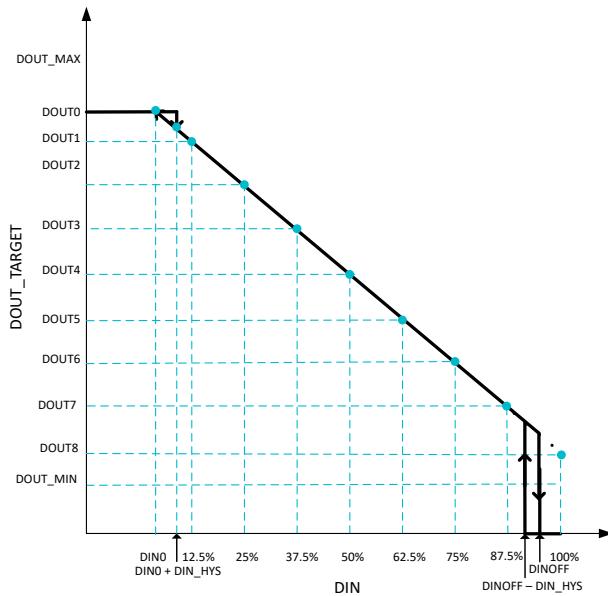
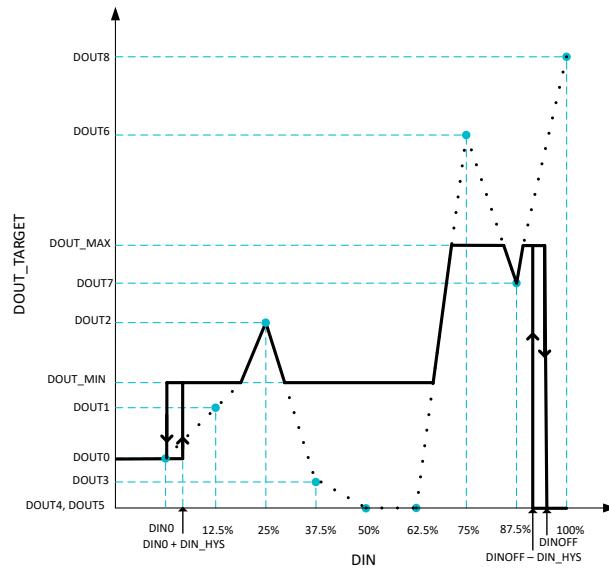


图 6-3. 占空比曲线

占空比曲线上的可配置点如下：

- **DIN0, DOUT0** : DIN0 可用于设置驱动电机所需的最小输入 (起始) 占空比。当 STBY_EN = 0x1 时，在 $DIN \geq (DIN0 + DINHYS)$ 之前电机不会被驱动。DINHYS 用于设置围绕 DIN0 的磁滞区间，以控制电机的启动/停止驱动。MC121-Q1 还提供了在 $DIN < DIN0$ 时仍驱动电机的选项，只需将 STBY_EN 设为 0x0 并将 DOUT0 设为非零值即可。当 $DIN = 0\%$ 时，器件状态由 SLEEP_EN 和 STBY_EN 位设置，如 表 6-5 所列。
- **DINOFF** : DINOFF 用于设置最大输入占空比 (DIN)，当输入占空比超过此值时，目标输出占空比 (DOUT_TARGET) 将被设为零以停止驱动电机，即当 $DIN \geq DINOFF$ 时，DOUT_TARGET = 0%。当 $DIN < (DINOFF - DINHYS)$ 时，电机驱动恢复。
- **DOUT_MIN** : 当 $DIN0 < DIN < DINOFF$ 时，DOUT_MIN 设置最小目标输出占空比 (DOUT_TARGET)。
- **DOUT_MAX** : DOUT_MAX 用于设置当 $DIN < DINOFF$ 时的最大目标输出占空比 (DOUT_TARGET)。
- **DOUTx** : DOUTx 在输入占空比的固定间隔处设置输出占空比。DOUT1 设置在 $DIN = 12.5\%$ 时的目标输出占空比，DOUT2 设置在 $DIN = 25\%$ 时的目标输出占空比，依此类推，直至 DOUT8 设置在 $DIN = 100\%$ 时的目标输出占空比。DOUTx 可用于配置正斜率占空比曲线，如 占空比曲线 所示。DOUTx 也可用于配置负斜率，如 图 6-4 中所示。DOUTx 也可用于配置混合斜率 (正、负和零斜率) 占空比曲线，如 图 6-5 所示。


图 6-4. 占空比曲线 - 负斜率

图 6-5. 占空比曲线 - 混合斜率

6.3.1.3 电机启动、速度变化和停止

电机启动

MC121-Q1 采用用户配置的双斜率上升曲线，在电机启动期间达到如 图 6-6 中所示的目标输出占空比（如 图 6-2 中所示的 DOUT_TARGET）。双斜率上升曲线（先预启动再软启动）有助于实现可靠启动并降低电机噪声。

当器件退出待机模式、睡眠模式或故障模式时，MC121-Q1 将进入预启动阶段。在预启动阶段，MC121-Q1 始终使用方波换向来驱动电机。当 PWM_RAMP_EN 设置为 0x1 时，输出占空比（如 图 6-2 中所示的 DOUT）将以 PWM_RAMP_SEL 设置的速率，从起始占空比（禁用速度环路时为 DOUT_START x DOUT_MAX，启用速度环路时为 DOUT_START）线性增加。PWM_RAMP_EN 设置为 0x0 时，则 DOUT_TARGET 会直接更新 DOUT。预启动阶段将持续到观察到四个电气周期（即八个霍尔边沿）。当第四个电气周期完成时，器件进入软启动阶段，以将 DOUT 斜升至 DOUT_TARGET；如果 DOUT 在预启动阶段结束时已达到 DOUT_TARGET，则会跳过软启动阶段，器件直接进入稳定状态。如果 MC121-Q1 在 t_{LRD} 内未检测到霍尔信号切换，则器件会进入锁定转子保护故障状态。在启动序列期间，锁定转子检测时间 ($t_{LRD_STARTUP}$) 由 $LRD_TIME_STARTUP$ 用户配置。在稳定状态期间，锁定转子检测时间 (t_{LRD_run}) 固定为 320ms。在预启动阶段会禁用霍尔偏移（角度和时间）。

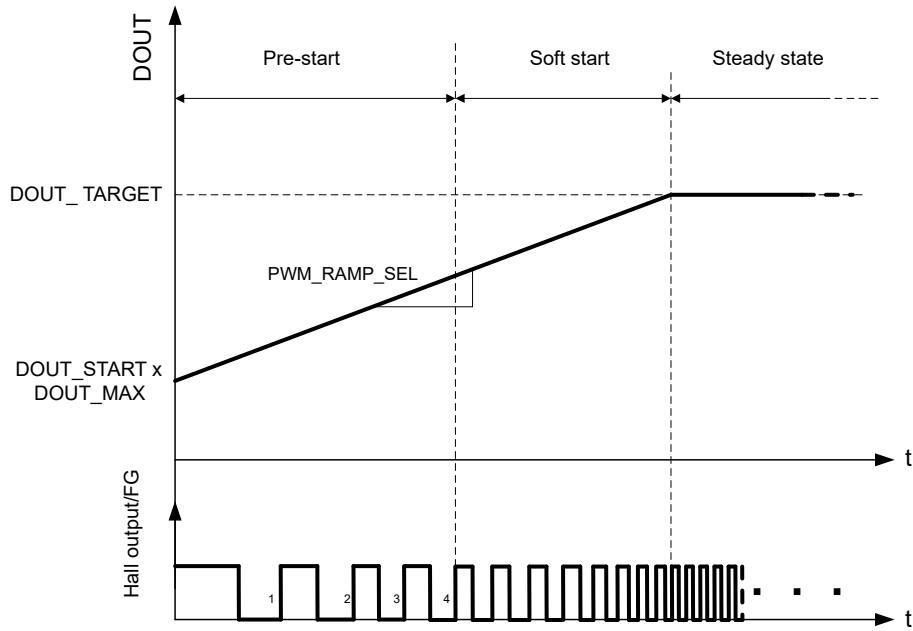


图 6-6. 电机启动期间的输出占空比

在软启动阶段，DOUT 以 PWM_RAMP_SEL 设置的速率斜升。该阶段应用霍尔偏移和消磁，MC121-Q1 使用由 COMMUTATION_MODE、SRISE 和 SFALL 位设置的换向方案。当 DOUT 达到输出占空比或速度目标时，软启动阶段结束。

速度调整

在电机运行期间，当 DIN 发生变化时，MC121-Q1 使用用户配置的斜坡速率将输出占空比（如 图 6-2 中所示的 DOUT）从上一个目标占空比 (DOUT_TARGET_PREV) 斜升至新的目标占空比 (DOUT_TARGET)。在加速期间 ($DOUT_TARGET > DOUT_TARGET_PREV$)，斜坡速率由 PWM_RAMP_SEL 设置；在减速期间 ($DOUT_TARGET < DOUT_TARGET_PREV$)，斜坡速率为 PWM_RAMP_SEL (当 PWM_DECEL_SEL = 0x0 时) 或 $0.5 \times PWM_RAMP_SEL$ (当 PWM_DECEL_SEL = 0x1 时)。PWM_DECEL_SEL = 0x1 在减速期间提供较慢的斜坡，以避免因电机再生能量回馈引起的直流总线电压峰值。图 6-7 展示了根据 PWM_RAMP_SEL 增大和减小 DOUT 的示例。

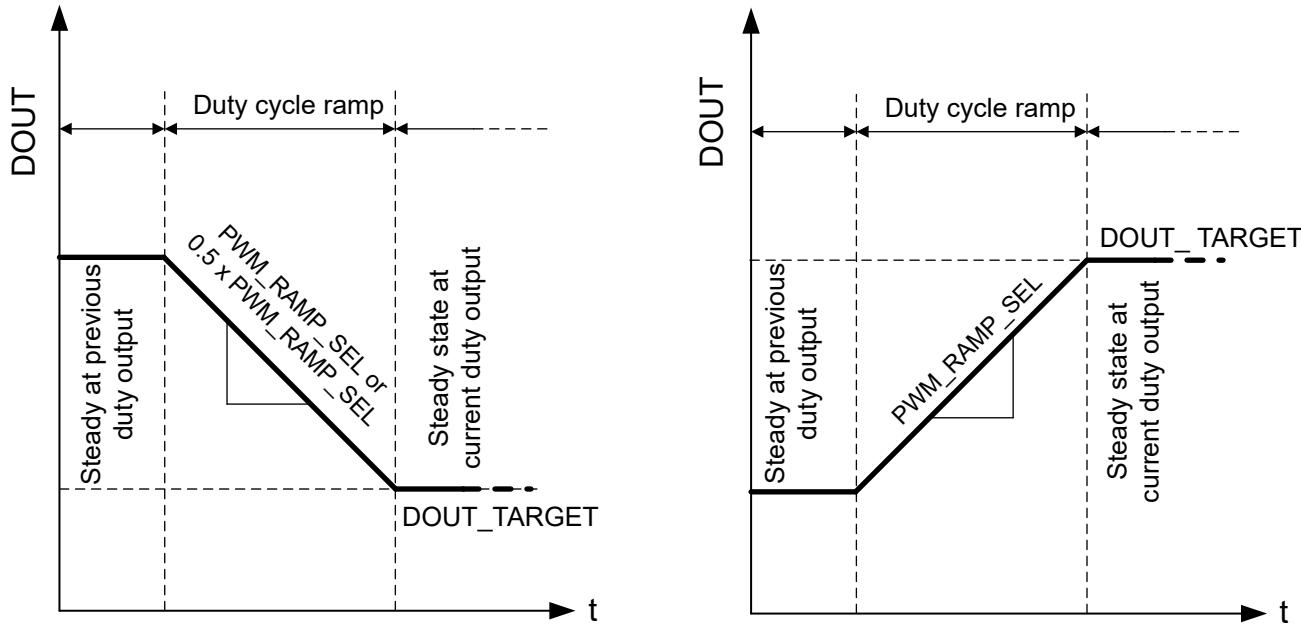


图 6-7. 占空比斜坡控制

ADVANCE INFORMATION

停止

当收到电机停止 ($\text{DOUT_TARGET} = 0\%$) 指令时，MC121-Q1 根据 RAMP_ON_STOP_DIS 的设置来停止电机。当 RAMP_ON_STOP_DIS 设置为 $0x1$ 时，在检测到电机停止（在 $t_{\text{STOP_DET}}$ 内）时，所有 FET 都被置于 Hi-Z 状态。当 RAMP_ON_STOP_DIS 设置为 $0x0$ 时，器件会将 DOUT （以 PWM_DECEL_SEL 设置的速率）斜降至零，随后所有 FET 进入 Hi-Z 状态。一旦 FET 处于 Hi-Z 状态，根据 STBY_EN 和 SLEEP_EN 位，MC121-Q1 将继续处于待机状态或进入低功耗睡眠状态。当 DIN 设置为 0% 时进入休眠状态的电机停止序列如图 6-8 所示。

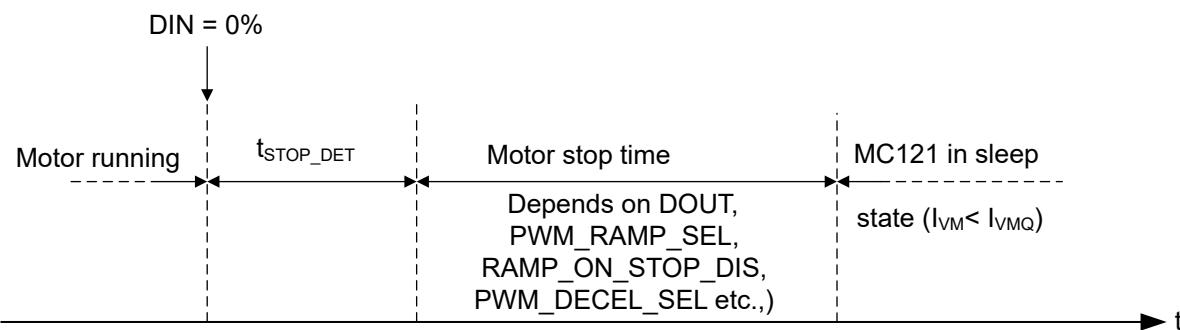


图 6-8. DIN 设置为 0% 时的睡眠进入序列

备注

将 PWM_RAMP_EN 位设置为 $0x0$ 会禁用占空比斜坡。禁用占空比斜坡会导致 DOUT 中的阶跃变化（当 DIN 变化时），从而可能导致高电机相电流或直流总线电压峰值。TI 建议将 PWM_RAMP_EN 设置为 $0x1$ ，以避免任何电流或电压峰值。

6.3.1.4 开环（占空比）控制

在开环控制模式（ SPEED_LOOP_EN 设置为 $0x0$ ）下，来自 PWM/DC 引脚的输入占空比（ DIN ）和占空比曲线决定换向波形的峰值输出占空比 DOUT ，即施加在 OUTx 引脚上的电机相电压，如图 6-9 所示。施加到 H 桥 FET 的占空比取决于换向模式（ COMMUTATION_MODE ）和调制模式（ PWM_MODE ）的配置。

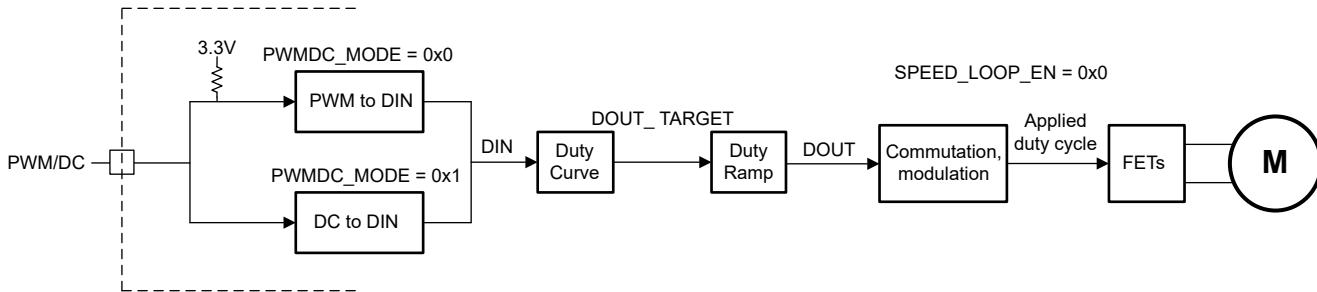


图 6-9. 开环(占空比)控制

6.3.1.5 闭环(速度)控制

MC121-Q1 具有闭环(速度)控制模式，可用于在不同的工作条件(例如 VM, 负载)下保持恒定的速度，如图 6-10 所示。通过将 SPEED_LOOP_EN 设置为 0x1 来启用速度环路，通过 (DOUT x MAX_SPEED) 设置速度基准/目标(SPEED_REF)。将来自集成霍尔传感器的电机转速反馈与 SPEED_REF 进行比较，误差将馈送到 PI 环路中。PI 环路的 Kp 和 Ki 系数通过 KP_RATIO 和 KI_RATIO 进行配置。速度环路的输出(DOUT_SPEED_LOOP)设置应用的峰值占空比。当速度环路(DOUT_SPEED_LOOP)的输出饱和时，积分器被禁用以防止积分饱和。

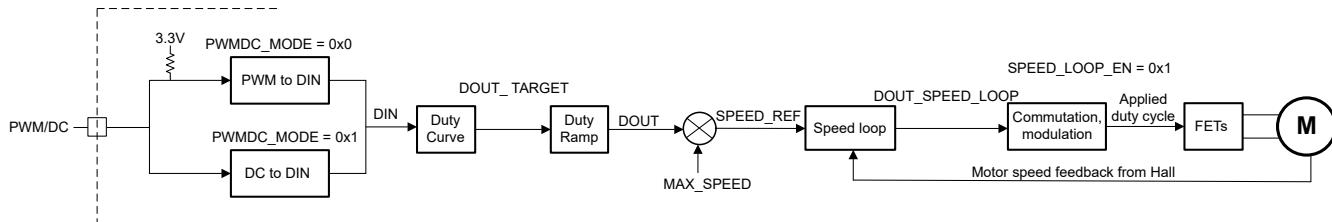


图 6-10. 闭环(速度)控制

6.3.1.6 换相

电机中，换相是定向定子和转子磁场以维持转子持续转动的过程。单相 BLDC 电机的转子包含一个交替极性的永磁体。定子具有一相绕组，通电时会吸引和排斥转子的磁极。集成在 MC121-Q1 中的霍尔传感器决定驱动电流通过定子绕组的方向，从而实现电机换相。图 6-11 展示了使用 MC121-Q1 进行单相电机换相的示例。为实现正确的电机换相，MC121-Q1 必须放置在两个定子磁极之间，且霍尔元件应正对转子磁铁下方。

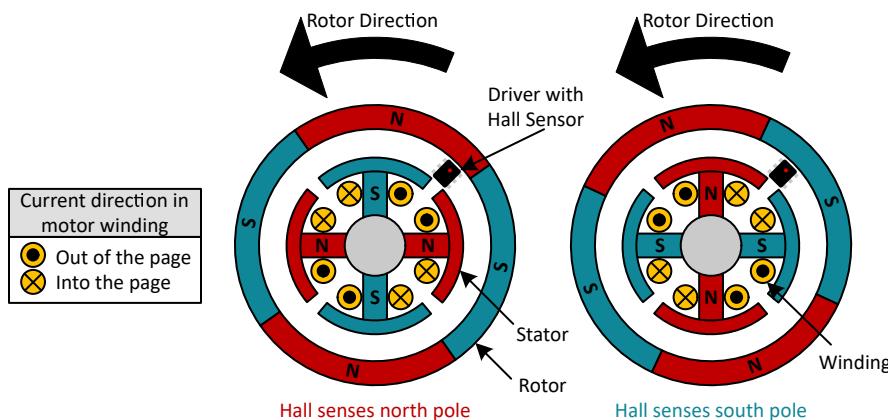


图 6-11. 单相电机换相示例

MC121-Q1 驱动器集成了以下功能，用于单相 BLDC 电机的换相控制。

- 用于转子位置检测的数字锁存型霍尔传感器

- 通过 HALL_OS_ANGLE 和 HALL_ANGLE_MODE 位设置霍尔传感器偏移角，用于超前或滞后角调整
- 通过 HALL_OS_TIME 和 HALL_TIME_MODE 位设置霍尔传感器延时，用于超前或滞后时间调整
- 通过 HALL_INVERT 位实现霍尔偏移信号反相，以改变电机旋转方向或适配不同的霍尔传感器方向
- 通过 COMMUTATION_MODE 位选择方波或平顺 PWM 占空比波形塑形

6.3.1.6.1 霍尔传感器

MC121-Q1 集成了一款数字锁存型霍尔传感器，用于为换相算法提供转子位置信息。以下章节将重点阐述器件方向性及内部霍尔信号对换相算法的详细影响。

6.3.1.6.1.1 场方向定义

当磁场线穿过 图 6-12 中黄色标示的霍尔传感器表面向外穿出时，霍尔传感器检测到正向磁场 ($B > 0 \text{ mT}$)。SOT 封装采用倒装芯片结构，因此霍尔传感器表面朝向与磁性转子相反的方向。在此方向下，当北极经过封装下方时，霍尔传感器检测到正向磁场。

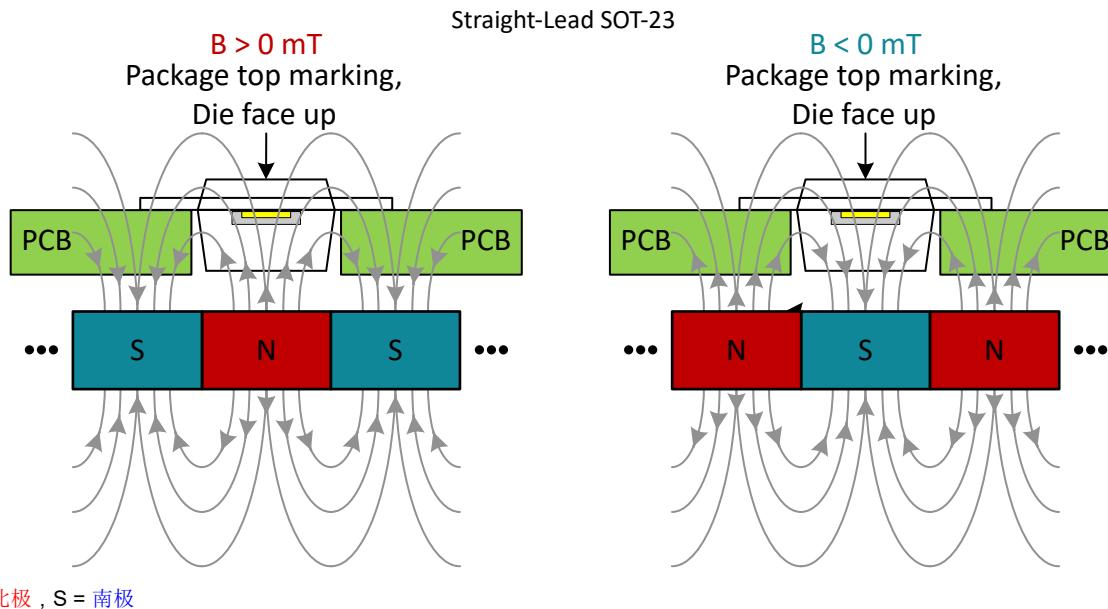


图 6-12. 相对于转子磁铁和驱动器的磁场方向定义

6.3.1.6.1.2 内部霍尔锁存传感器输出

如果器件在磁场强度介于 B_{RP} 和 B_{OP} 之间时上电，则内部霍尔锁存器的输出信号是不确定的。如果场强大于 B_{OP} ，则内部霍尔锁存器的输出信号为低电平。如果场强小于 B_{RP} ，则内部霍尔锁存器的输出信号为高电平。

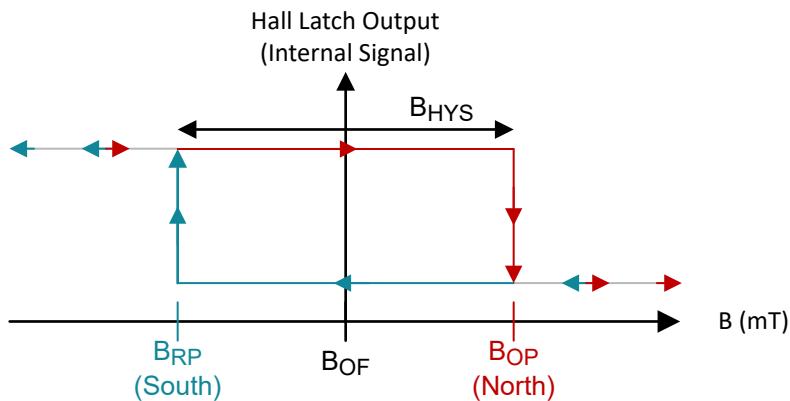


图 6-13. 内部霍尔输出信号

6.3.1.6.2 霍尔偏移

MC121-Q1 提供了补偿霍尔传感器与反电动势过零点之间偏移的选项，该偏移源于霍尔传感器（位于 MC121-Q1 内部）相对于反电动势过零点的实际位置。HALL_OS_ANGLE 可用于设置霍尔偏移角的大小，范围从 0° 到 43.6° ，步进精度为 1.4° 。此偏置相对于过零点的极性（超前或滞后）可通过 HALL_ANGLE_MODE 进行设置。

为使电机相电流与 BEMF 对齐，从而在不同转速下实现电机效率最大化，需设置相对于霍尔传感器输出的超前或滞后时间。超前/滞后时间 ($t_{HALL_OS_TIME}$) 可通过 HALL_OS_TIME 进行设置，范围从 0 到 2.55ms ，步进为 $10\mu\text{s}$ ；该时间的极性（超前或滞后）可通过 HALL_TIME_MODE 设置。

MC121-Q1 根据 HALL_OS_ANGLE、HALL_ANGLE_MODE、HALL_OS_TIME 和 HALL_TIME_MODE 的设置，综合计算所需的总超前或滞后时间，并在换相区域应用该计算得到的时间偏移。例如，当 HALL_OS_ANGLE 设为 -15.4° ，HALL_OS_TIME 设为 $150\mu\text{s}$ ，电机以 500Hz 运行时，所施加的超前时间为 $64\mu\text{s}$ 。 15.4° 在 500Hz 下对应 $85.5\mu\text{s}$ ，因此有效的超前/滞后时间为 $(150-85.5)\mu\text{s} = 64\mu\text{s}$ 。

6.3.1.6.3 方波换相

方波换相是 MC121-Q1 提供的一种简单的换相方案，可实现最大转矩/转速运行。图 6-14 显示了在方波换相模式下，驱动器输出电压相对于霍尔传感器信号的变化关系。

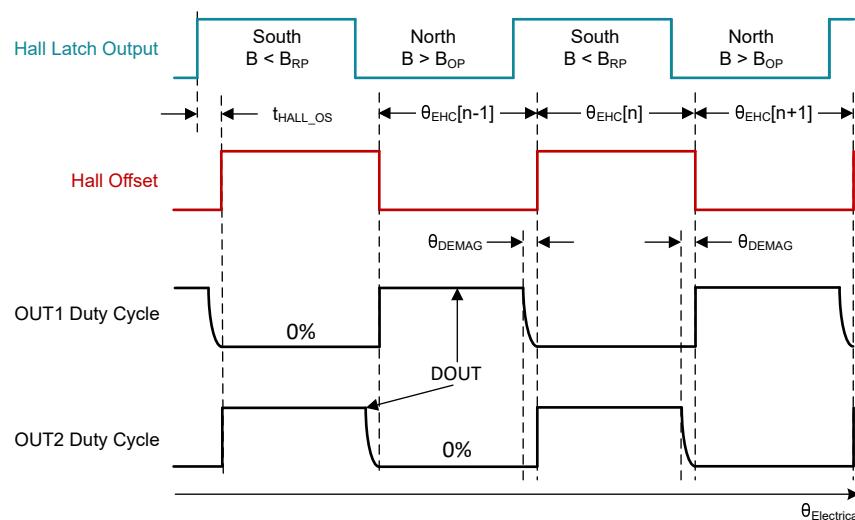


图 6-14. 方波换相时序波形

在方波换相中，输出占空比相对于电气角度 ($\theta_{\text{Electrical}}$) 保持恒定，为 DOUT。霍尔传感器的信号与 HALL_INVERT 位共同决定了在 180° 电气半周期 θ_{EHC} 内，哪个 OUTx 端口按指令占空比切换，哪个 OUTx 端口被拉至 GND。

退磁状态 θ_{DEMAG} 出现在电气半周期结束时，其持续时间由 DEMAG_TIME 位决定。退磁的目的是在因换相事件反转 OUTx 电压极性之前，将电机电流降至零并为定子绕组退磁。退磁可最大程度降低换相期间 VM 电源和 OUTx 端口上的电压尖峰。当反电动势最小时，退磁还能通过降低换相区域的电机电流尖峰来提高效率。如 节 6.3.1.7 所述，PWM_MODE 用于设置 PWM 关断时间和 θ_{DEMAG} 期间电机电流的调制模式（同步、异步或混合调制模式）。图 6-15、图 6-16 和 图 6-17 分别展示了在 θ_{DEMAG} 期间异步、同步和混合续流状态的计时示意图。

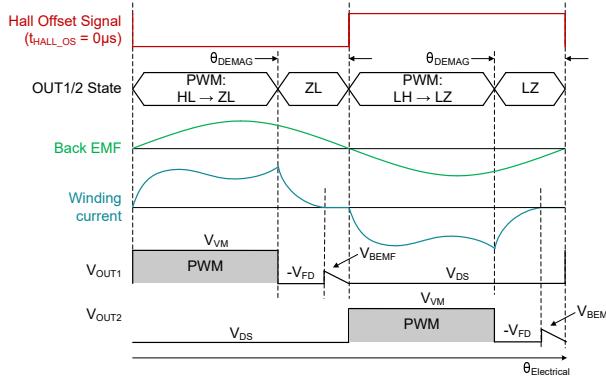


图 6-15. 采用异步模式进行 θ_{DEMAG} 的方波换相详细计时示意图

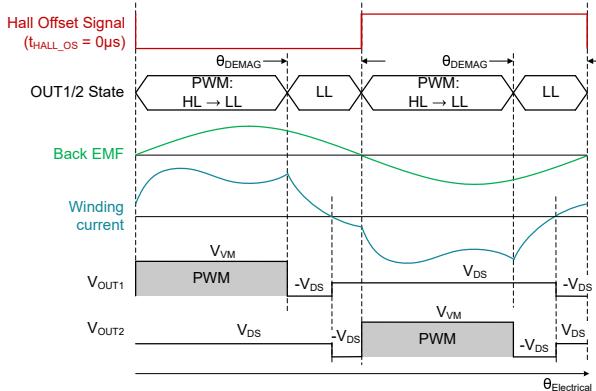


图 6-16. 采用同步模式进行 θ_{DEMAG} 的方波换相详细计时示意图

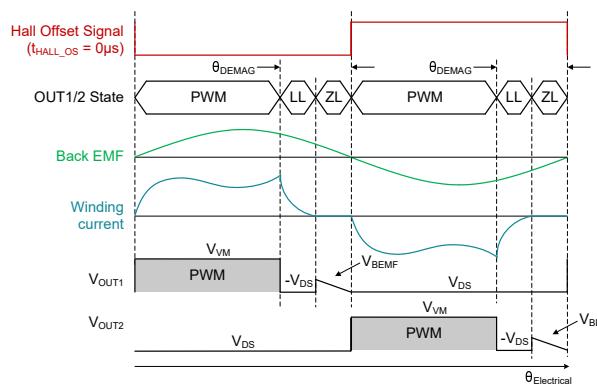


图 6-17. 采用混合模式进行 θ_{DEMAG} 的方波换相详细计时示意图

退磁时间 (DEMAG_TIME) 可设置为固定值，也可自动确定。当 AUTO_DEMAG_EN 设置为 0x0 时，退磁时间在不同运行条件下保持恒定，DEMAG_TIME 位根据电机转速确定 θ_{DEMAG} 。当 AUTO_DEMAG_EN 设置为 0x1 时，驱动器将自动调整 θ_{DEMAG} 角度，以根据电机转速优化退磁持续时间。

6.3.1.6.4 软换向

在软换向方案中，在换向事件之后，PWM 占空比在 θ_{SRISE} 期间上升到 D_{OUT} ，并在 θ_{SFALL} 期间下降到 0%，如图 6-18 所示。与方波换向相比，软换向的目的是降低声学噪声。霍尔传感器信号转换的时序决定了 θ_{SRISE} 和 θ_{SFALL} 角度在电气半个周期内的时序。 θ_{SRISE} 和 θ_{SFALL} 角度可以使用 SRISE 和 SFALL 位进行编程。

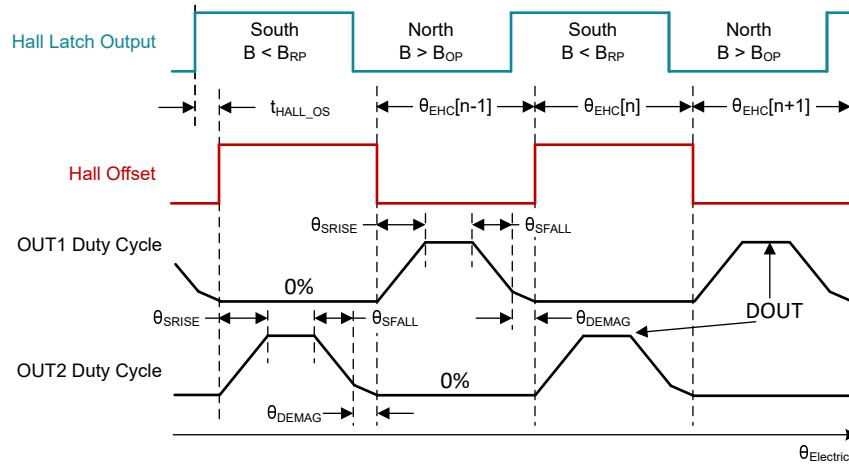


图 6-18. 软换向时序波形

对 SRISE、SFALL 和 DEMAG_TIME 位进行编程时，如果 θ_{SRISE} 、 θ_{SFALL} 和 θ_{DEMAG} 的总和大于 180° ，则 θ_{SRISE} 角度减小。

6.3.1.7 PWM 调制模式

MC121-Q1 提供三种 PWM 调制模式：同步、异步和混合。PWM_MODE 位配置 PWM 调制模式。在同步模式下，两个低侧 FET 在 PWM 关断时间内导通。同步模式通过让续流电流流经 FET 而非体二极管，从而降低功率损耗。然而，根据关断电流和电机绕组电感的大小，同步调制过程中可能出现反向电流传导，导致负转矩和电机转速下降。在异步模式下，PWM 关断期间仅有一路低侧 FET 保持导通，其余所有 FET 均被禁用，续流电流通过低侧 FET 的体二极管进行传导。在异步模式下，PWM 关断期间不会出现反向电流，但由于体二极管导通，功率损耗可能更高。混合模式结合了两种工作方式，先以同步模式运行直至续流电流降至 13mA 以下，再切换至异步模式以防止反向电流。

表 6-1 显示了输出 PWM 的 H 桥状态，H 表示给定 OUTx 桥臂中的高侧 FET 导通，L 表示给定 OUTx 桥臂中的低侧 FET 导通，Z 表示给定 OUTx 桥臂中的两个 FET 均处于高阻态。霍尔偏移信号是根据霍尔传感器状态和设备设置生成的内部信号。霍尔偏移信号决定换相算法状态机中的输出开关状态。输入 PWM 占空比与换相模式（方波/平顺）共同决定了瞬时输出 PWM 占空比 D_{OUT}。

表 6-1. 输出状态表

驱动器状态	说明	由 PWM_MODE 设置的调制模式	霍尔偏移信号	OUT1	OUT2
DOUT	PWM 导通时间/占空比	X	L	L	H
		X	H	H	L
(1-DOUT)、限流、 θ_{DEMAG}	PWM 关断/占空时间、电流限制关断期间或换相事件前的相退磁过程中的电机电流续流	异步模式	L	L	Z
			H	Z	L
			X	L	L

图 6-19 显示了 PWM 导通时间、PWM 关断时间以及退磁状态下电机电流在 H 桥中的流通路径。有关退磁状态的更多细节，请参阅 节 6.3.1.6.3。

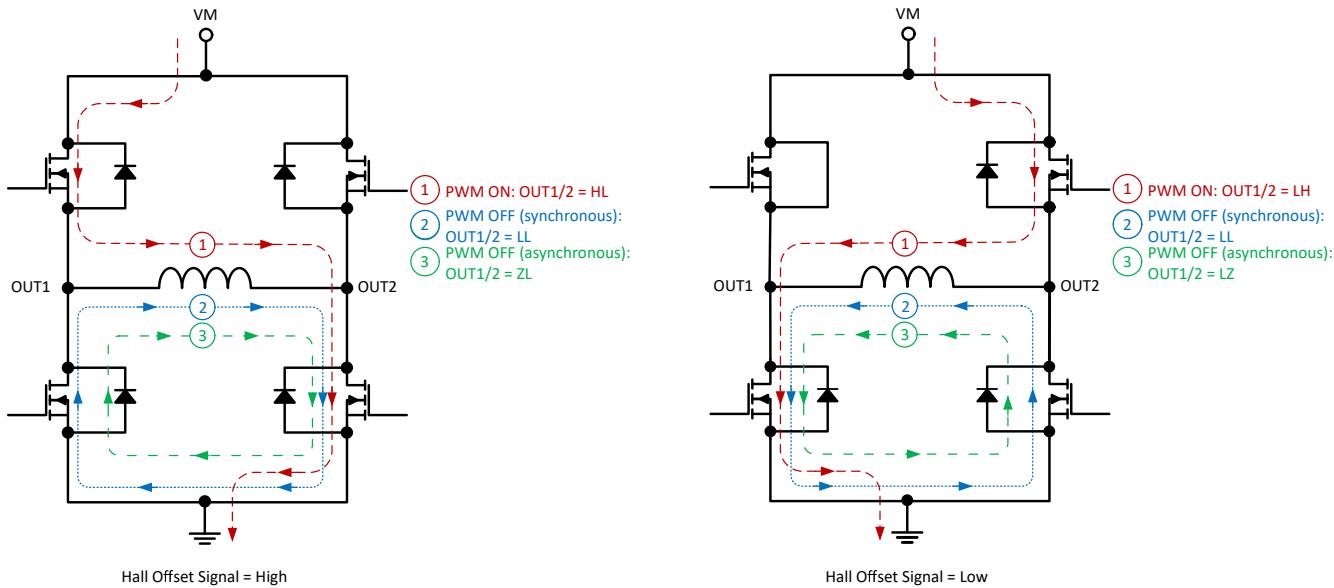


图 6-19. 电机电流和输出状态

混合 PWM 模式在 PWM 关断时间会同时启用两个低侧 FET (与同步模式相同)，以避免电机电流通过体二极管续流。当电机电流降至 13mA 以下时，零电流检测器会禁用相应的低侧 FET，使 H 桥进入异步模式。通过在同步与异步模式间自动切换，MC121-Q1 降低了器件功耗，同时避免了反向 EMF 在电机绕组中产生意外的负向电流。

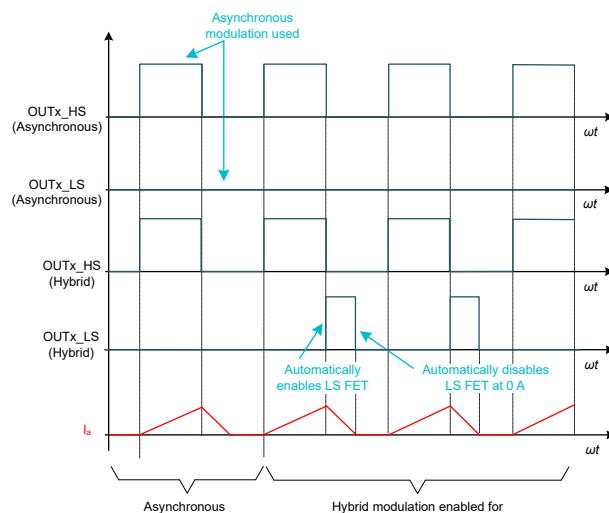


图 6-20. 异步调制和混合调制

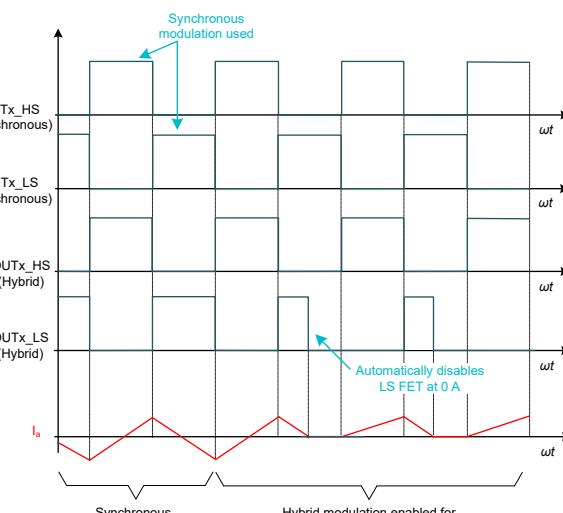


图 6-21. 同步调制和混合调制

表 6-2 显示了用于配置 PWM 调制模式的 PWM_MODE 位字段的设置选项。

表 6-2. 采用 PWM_MODE 的调制模式

PWM_MODE 位	PWM 和电流限制关断时间	退磁状态
000b	异步	异步
001b	异步	同步
010b	同步	异步
011b	同步	同步
100b	同步	混合

表 6-2. 采用 PWM_MODE 的调制模式 (续)

PWM_MODE 位	PWM 和电流限制关断时间	退磁状态
101b	异步	混合
110b	混合	异步
111b	混合	混合

6.3.2 保护功能

MC121-Q1 集成了针对转子堵转、电流限制、过流、VM 欠压、VM 过压以及过温事件的保护功能。表 6-3 显示了故障模式进入及恢复至活动模式的过程。

表 6-3. 器件故障操作和响应

FAULT	条件	H 桥	器件逻辑	FG/RD 指示？	恢复
锁定转子保护	在 t_{LRD} 时间内未检测到霍尔跳变且 $LRD_RETRY_DIS = 0x0$	禁用所有 FET (Hi-Z)	启用	是	在 $t_{lock_long_retry}$ 或 $t_{lock_quick_retry}$ 后自动重试
	电机失速：连续 5 次启动尝试中，均在 t_{LRD} 时间内未检测到霍尔跳变，且 $LRD_RETRY_DIS = 0x1$	禁用所有 FET (Hi-Z)			锁定故障；仅可通过电源复位或唤醒清除锁定故障
电流限制	$I_{OUTx,LS} > I_{LIMIT}$	基于 PWM_MODE，高侧 FET 被禁用，电流通过低侧 FET 进行续流	启用	否	下一个输出 PWM 占空比开始时， $I_{OUTx,LS} < I_{LIMIT}$
过压保护	$V_{VM} > V_{OVP}$ 上升沿且 $OVP_EN=0x1$	禁用所有 FET (Hi-Z)			$V_{VM} < V_{OVP}$ 下降
过流保护	$I_{OUTx} > I_{OCP}$ 且 $OCP_MODE = 0x0$	禁用所有 FET (Hi-Z)	是，如果 $FGRD_FAULT_SEL = 0x1$	是	$t_{lock_long_retry}$ 后自动重试
	$I_{OUTx} > I_{OCP}$ 且 $OCP_RETRY_MODE = 0x1$				连续 3 次 OCP 事件后锁定；仅可通过电源复位或唤醒清除锁定故障
热关断	$T_J > T_{TSD}$	禁用所有 FET (Hi-Z)		否	$T_J < T_{TSD} - T_{HYS}$
欠压保护	$V_{VM} < V_{UVLO}$ 下降	禁用所有 FET (Hi-Z)	禁用		$V_{VM} > V_{UVLO}$ 上升
集成电源钳位	$V_{VM} > V_{M_CLAMP}$ 且 $V_{M_CLAMP_DIS} = 0x0$	已禁用 HS FET (Hi-Z)	启用	否	$V_{VM} < V_{M_CLAMP}$

FG/RD 引脚支持向风扇控制器反馈电机转速或转子堵转检测信号。将 FGRD_MODE 位设为 0x0 可将 FG/RD 引脚配置为频率发生器 (FG) 输出模式。内部霍尔传感器信号的跳变决定了 FG 信号的频率。通过设置 FG_MULTIPLIER 位，FG 引脚可按内部霍尔传感器频率的 1/2、1、2/3 或 2 倍因子进行翻转。FG_MULTIPLIER 位有助于在更换具有不同磁极对数的电机时，最大程度减少系统设计和固件的改动。当 FG_HALL_RAW_EN 设为 0x0 时，FG 引脚信号与霍尔偏移信号相对应。当 FG_HALL_RAW_EN = 0x1 时，FG 引脚信号直接对应霍尔传感器信号。当 FG_HALL_RAW_EN = 0x1 时，器件不支持 2/3 的 FG_MULTIPLIER 设置。

FG/RD 引脚根据 表 6-4 指示器件故障模式、转子堵转状态及活动模式状态。当电机处于静止/空闲状态（因 DIN = 0% 或 DOUT_TARGET = 0% 而停止）时，FG 引脚的状态始终与用于指示转子堵转或器件故障状态的状态互补。例如，如果 FGRD_MODE、FGRD_INVERT 和 FGRD_FAULT_SEL 位的组合将转子堵转指示为 FG 引脚上的低电平有效信号，则当电机处于静止/空闲状态时，FG 引脚的状态为高电平（通过外部上拉实现）。

表 6-4. FG/RD 引脚行为

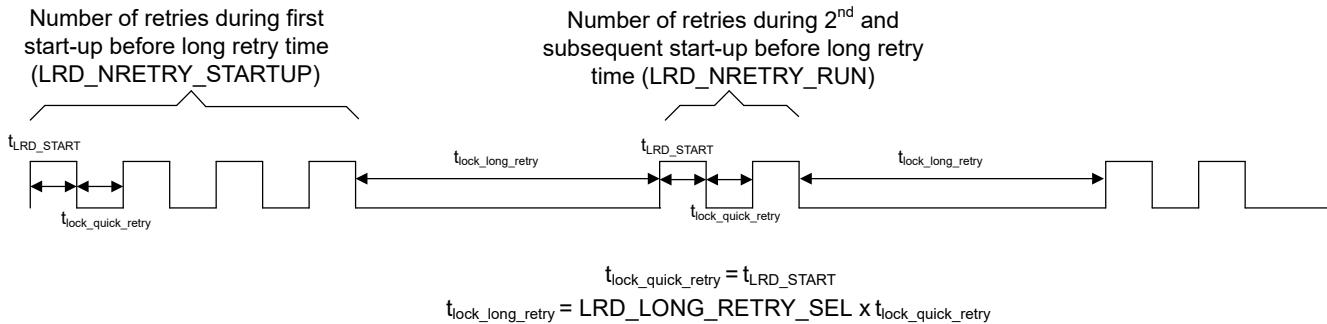
FGRD_MODE 位	FGRD_INVERT 位	FGRD_FAULT_SEL 位	活动模式指示	转子堵转指示	故障模式指示
0x0	0x0	0x0	FG = 切换	FG = 低电平有效	FG = 先前状态
	0x0	0x1			FG = 低电平有效
	0x1	0x0		FG = 拉至高电平	FG = 先前状态
	0x1	0x1			FG = 拉至高电平

表 6-4. FG/RD 引脚行为 (续)

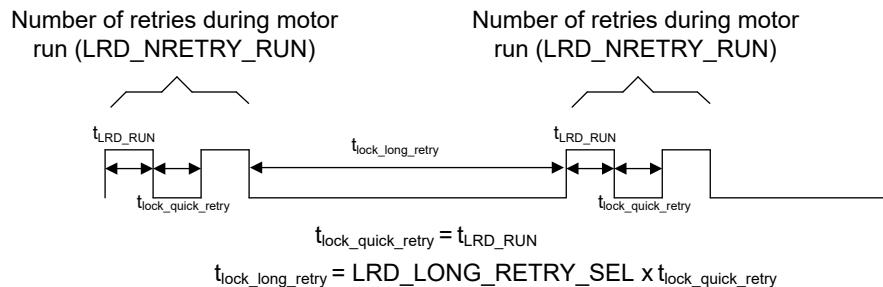
FGRD_MODE 位	FGRD_INVERT 位	FGRD_FAULT_SEL 位	活动模式指示	转子堵转指示	故障模式指示
0x1	0x0	0x0	RD = 拉至高电平	RD = 低电平有效	RD = 先前状态
		0x1			RD = 低电平有效
	0x1	0x0	RD = 低电平有效	RD = 拉至高电平	RD = 先前状态
		0x1			RD = 拉至高电平

6.3.2.1 锁定转子保护

当 MC121-Q1 在超过锁定转子检测时间 (t_{LRD}) 内未检测到霍尔切换时，将识别为转子堵转故障。此时，所有 FET 均被禁用 (Hi-Z)，FG/RD 引脚会按照 表 6-4 指示转子堵转故障。在启动序列期间， t_{LRD} 由 t_{LRD_START} 设置，而在电机运行 (稳态) 期间， t_{LRD} 由 t_{LRD_RUN} 设置。启动期间，当 $LRD_RETRY_DIS = 0x0$ 时，转子堵转重试序列如 图 6-22 所示。在上电/唤醒后的首次启动过程中，快速重试尝试的次数由 $LRD_NRETRY_STARTUP$ 设置；快速重试时间与转子堵转检测时间保持一致 (t_{LRD_START})。如果转子堵转状态在 LRD_NRETRY_START 次尝试完成之后仍然持续，MC121-Q1 将进入较长的重试时间 ($t_{lock_long_retry}$)，其时长为 $(LRD_LONG_RETRY_SEL \times t_{LRD_START})$ 。一旦较长的重试时间结束，MC121-Q1 将再次尝试驱动电机启动；在上电/唤醒后的第二次启动尝试中，快速重试次数由 LRD_NRETRY_RUN 设置，而转子堵转检测时间 (t_{LRD_START}) 和快速重试时间保持不变。如果转子堵转状态在 LRD_NRETRY_RUN 次尝试完成之后仍然持续，MC121-Q1 将再次进入长重试时间 ($t_{lock_long_retry}$)。后续的电机启动序列将沿用与第二次启动周期相同的重试模式，如 图 6-22 所示。每次在重试时间结束后 (无论是快速重试还是长重试) 发起的启动尝试，都从预启动阶段开始，如 图 6-6 所示。

图 6-22. 当 $LRD_RETRY_DIS = 0x0$ 时，启动期间转子堵转重试序列和时序

当在电机运行期间检测到转子堵转状态时 (在 t_{LRD_RUN} 时间内未检测到霍尔切换)，所有 FET 都被禁用 (Hi-Z)，并且 FG/RD 引脚会根据 表 6-4 指示转子堵转故障。MC121-Q1 将等待一个较长的重试时间间隔后，才开始执行转子堵转重试序列，如 图 6-23 所示。

图 6-23. 当 $LRD_RETRY_DIS = 0x0$ 时，运行期间转子堵转重试序列和时序

通过设置 $LRD_RETRY_DIS = 0x1$ ，MC121-Q1 提供了在连续 5 次启动尝试均导致转子堵转后锁存该故障的选项，如 图 6-24 所示。电机运行可以通过电源复位或唤醒 (退出睡眠) 来恢复。

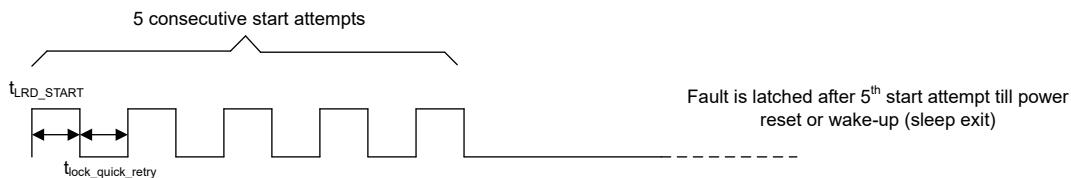


图 6-24. 当 $LRD_RETRY_DIS = 0x1$ 时，转子堵转重试序列和时序

6.3.2.2 电流限值

电流限制特性可保护电机在启动、过载和停转情况下免受过流操作的影响。当电机相电流超过 I_{LIMIT} 阈值时，MC121-Q1 采用逐周期电流限制方案，并通过关断高侧 FET 来实现电流限制。 $ILIMIT_SEL$ 用于设置电流限制阈值。 PWM_MODE 位在电流限制关断时间内为电机电流设置同步、异步或混合再循环状态，这与 [节 6.3.1.7](#) 中所述的 PWM 关断时间类似。

如果电机电流在下一个 PWM 周期开始时仍然高于 I_{LIMIT} 阈值，则低侧 FET 将在另一个 PWM 周期内保持启用状态。如果电机电流在下一个 PWM 周期开始时降至 I_{LIMIT} 以下，则输出将返回到由换向算法状态机确定的驱动状态，如 [表 6-1](#) 所示。

当电机电流高于 I_{LIMIT} 阈值时，电流限制通过减小输出 PWM 占空比来为电机扭矩提供上限。电流限制功能优先于由换向状态机确定的 PWM 占空比。当电机电流降至 I_{LIMIT} 阈值以下时，换向状态机才能完全控制输出占空比。[图 6-25](#) 和 [图 6-26](#) 展示了逐周期电流限制方案的示例波形。

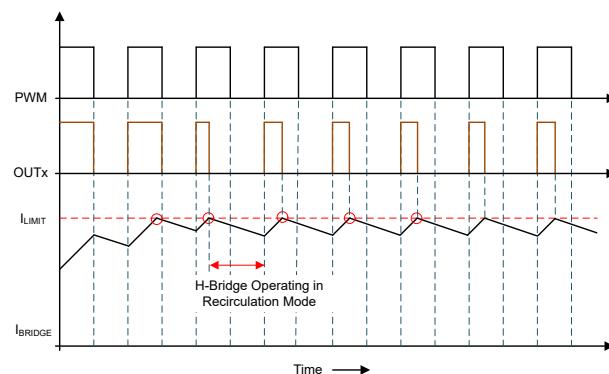


图 6-25. 逐周期电流限制运行

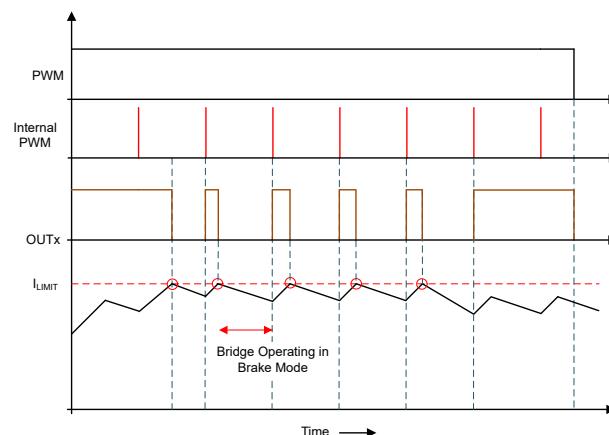


图 6-26. 具有 100% PWM 占空比的逐周期电流限制运行

6.3.2.3 过流保护 (OCP)

过流保护 (OCP) 功能可保护 OUTx 引脚上的集成功率 FET 免受对电源 (VM) 短路、对接地短路以及 OUTx 引脚之间的短路的影响。当流经 FET 的电流持续高于 OCP 阈值 (I_{OCP}) 且时间长于 OCP 抗尖峰脉冲时间 (t_{OCP}) (如 [图 6-27](#) 所示) 时，系统会禁用 H 桥中的所有 FET (Hi-Z)，并且 FG/RD 引脚会根据 [表 6-4](#) 指示锁定转子故障。OCP 故障恢复由 OCP_RETRY_MODE 设置。

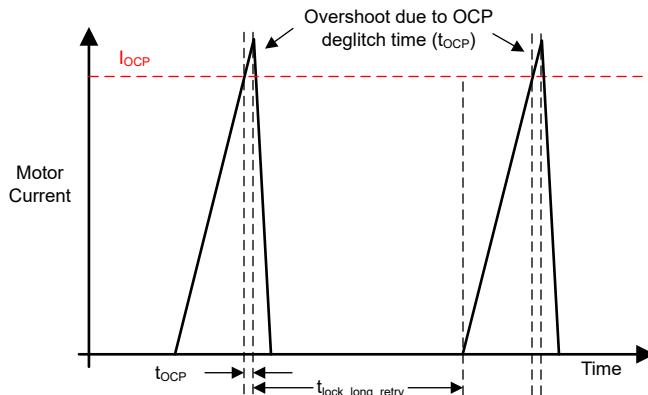


图 6-27. OCP 操作

当 OCP_RETRY_MODE 设置为 0x0 时，在 $t_{lock_long_retry}$ 时间结束后，MC121-Q1 会开始驱动电机（从预启动阶段），如 图 6-28 所示。 $t_{lock_long_retry}$ 通过 $(LRD_LONG_RETRY_SEL \times t_{LRD_START})$ 设置。当 OCP_RETRY_MODE 设置为 0x1 时，MC121-Q1 在 3 次重试（重试时间为由 $t_{LOCK_LONG_RETRY}$ 设置）后锁存故障；后续的电机操作只有在随后的电源复位或唤醒（退出睡眠模式）以清除故障条件后才可能进行。

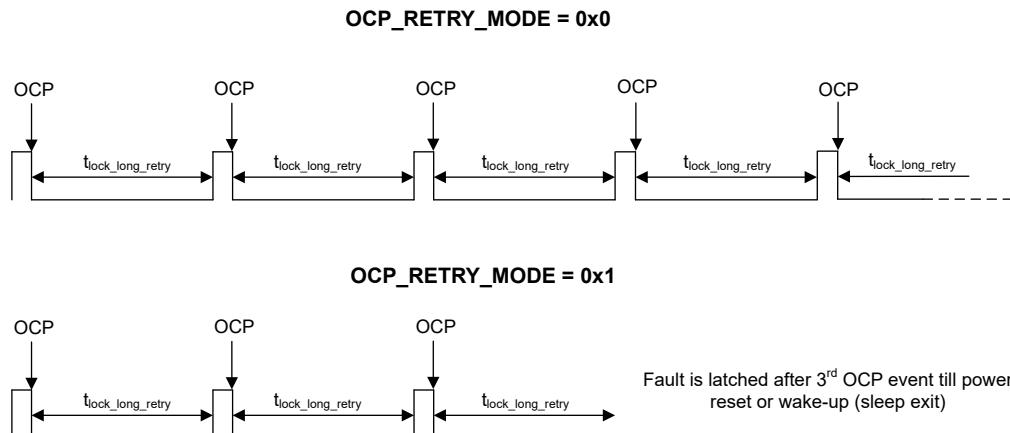


图 6-28. OCP 重试模式

6.3.2.4 VM 欠压锁定 (UVLO)

当 VM 引脚上的电压低于 UVLO 下降阈值电压 V_{UVLO} 时，器件中的所有电路被禁用，并且内部逻辑被复位。当 $UVLO_SEL = 0x0$ 时，器件上电且 V_{VM} 电压升至 UVLO 上升阈值以上，电机运行将恢复，如 图 6-29 所示。当 $UVLO_SEL \neq 0x0$ 时，器件始终在对应 $UVP_SEL = 0x0$ 的 UVLO 上升阈值上电，但电机仅在 VM 电压升至由 $UVLO_SEL$ 设置的 UVLO 上升阈值以上时才开始运行。当 $UVLO_SEL \neq 0x0$ 且 $3.15 < VM < V_{UVLO}$ (上升，依据 $UVLO_SEL$ 设置) 时，VM UVLO 故障处于激活状态，所有 FET 都被禁用，并且 FG/RD 引脚会根据 表 6-4 指示锁定转子故障。

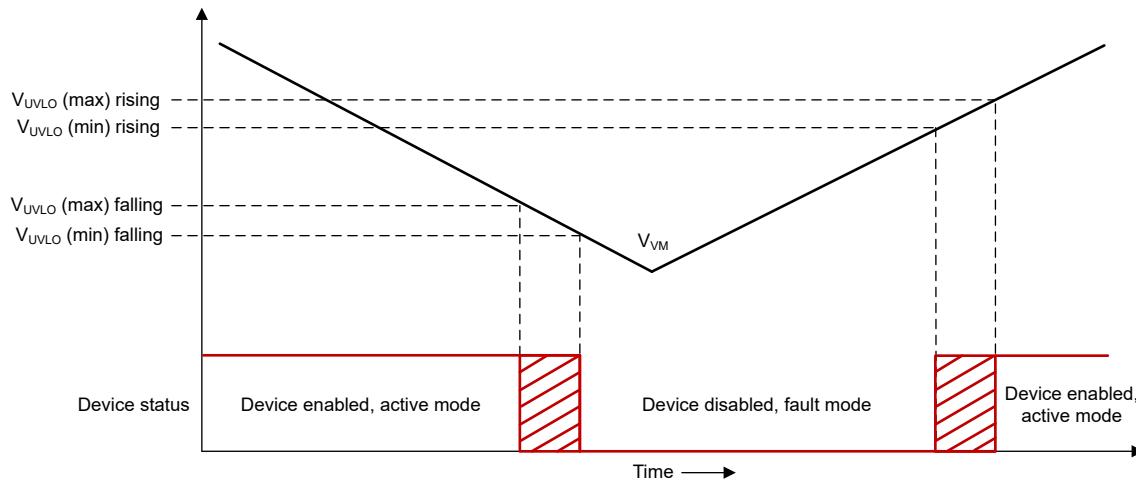


图 6-29. VM UVLO 运行

6.3.2.5 VM 过压保护 (OVP)

当 VM 电压超过 V_{OVP} 上升阈值时，所有 FET 均处于 Hi-Z 状态，并且 FG/RD 引脚会根据 表 6-4 指示锁定转子故障。当 VM 电压降至 V_{OVP} 下降阈值以下时，器件会恢复正常运行。OVP 阈值由 OVP_SEL 进行设置，可以通过将 OVP_EN 设置为 0x0 加以禁用。过压保护具有固定的 $80\mu\text{s}$ 抗尖峰脉冲时间，可以消除伪波 OVP 触发。为避免由于电机正常运行期间的瞬态 VM 峰值而导致错误的 OVP 触发，在软换向的上升和下降间隔期间会禁用过压保护。此外，在消磁间隔期间始终禁用 OVP。此外，在峰值占空比间隔期间提供由 OVP_BLANK_SEL (1ms 或 4ms) 设置的可选 (通过将 OVP_BLANK_EN 设置为 0x1 来启用) 消隐时间，从而提高 OVP 检测稳健性。图 6-30 展示了不同软换向间隔下的 OVP 检测操作。在方波换向中，没有上升/下降间隔，并且如果启用了消隐时间，它将从换向瞬间开始应用。

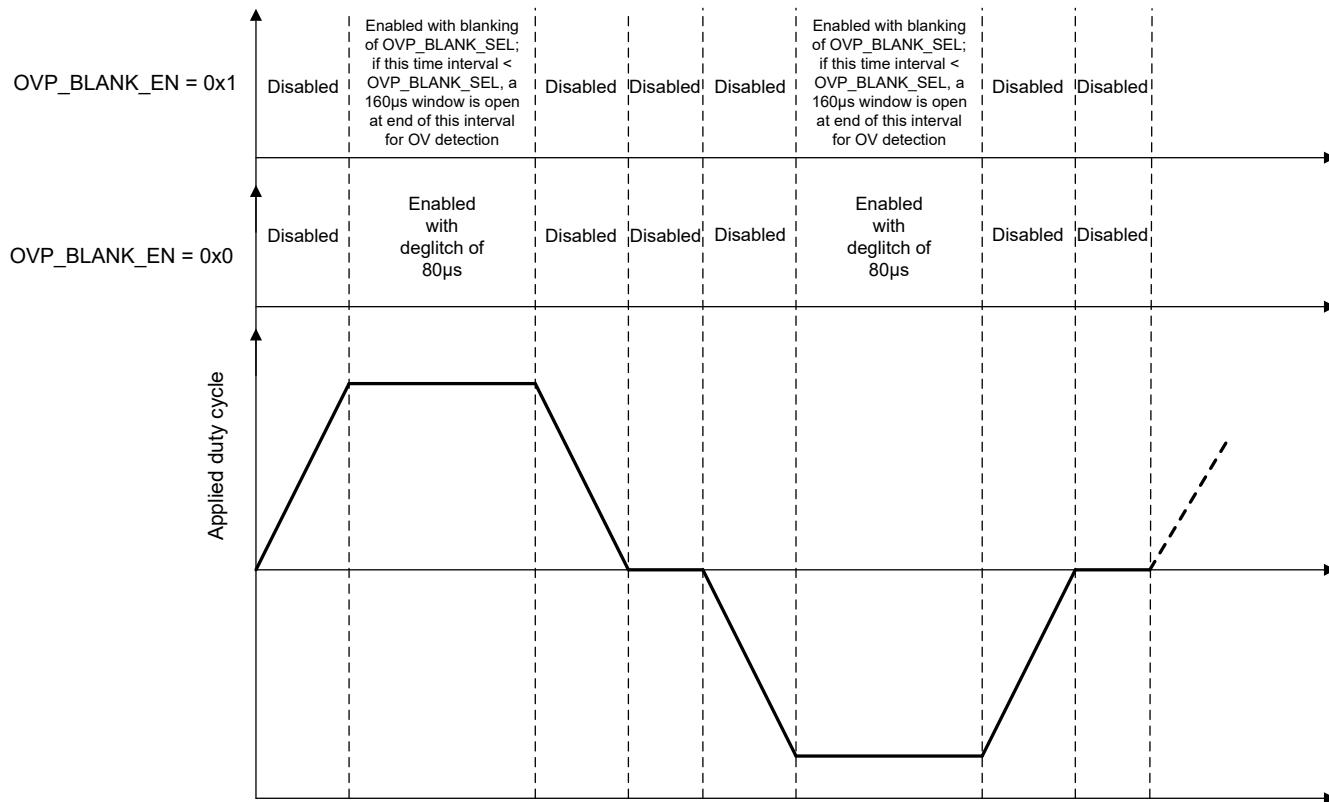


图 6-30. OVP 检测

6.3.2.6 热关断 (TSD)

如果裸片温度超过 T_{TSD} ，则会禁用 H 桥中的所有 FET。裸片温度下降到安全水平后 ($T_{TSD} - T_{HYS}$)，器件将自动恢复运行。

6.3.2.7 集成电源 (VM) 钳位

MC121-Q1 在电源 (VM) 引脚上提供了一个集成钳位，以限制 VM 引脚上因电机再生能量推回而产生的电压峰值；当 VM_CLAMP_DIS 设置为 0x1 时，钳位被禁用。当 VM 电压达到 VM_CLAMP 电平时，器件会激活钳位以限制 VM 电压。当钳位处于活动状态时，HS FET 处于 Hi-Z 状态，电机驱动停止；钳位电路能够吸收能量，直到钳位电路达到安全工作区指定的限值。当超过 SOA 限制时，钳位将停用；如果需要更高的能量（高于 SOA 指定的能量），则应添加一个可接受的外部 TVS 二极管。

备注

在钳位运行期间，如果遇到过流保护 (OCP) 或过热 (TSD) 等任何故障，钳位将停用。

6.4 器件功能模式

6.4.1 工作模式

当 V_{VM} 电压大于 V_{UVLO} 电压且 $D_{IN} > 0\%$ 时，器件将进入工作模式。必须在经过 t_{WAKE} 时间之后，器件才能响应输入。

6.4.2 睡眠和待机模式

SLEEP 用于启用睡眠（低功耗）模式。在睡眠模式（ $SLEEP_EN = 0x1$ 且 $D_{IN} = 0\%$ ）下，该器件从 VM 引脚汲取超低的静态电流 (I_{VMQ}) — 这是通过禁用内部电路（包括 FET、霍尔传感器、电流检测、数字内核、内部稳压器

和电荷泵)来完成的。当 $D_{IN} > 0\%$ 且持续 t_{WAKE} 后, 器件会唤醒并进入工作 ($STBY_EN = 0x0$) 或待机 ($STBY_EN = 0x1$) 模式。

当禁用睡眠模式 ($SLEEP = 0x0$) 后, $STBY_EN$ 会决定器件在 D_{IN} 范围内的运行情况。当 $D_{IN} < DIN0$ 且 $STBY_EN = 0x0$ 时, MC121-Q1 会以与 $DOUT0$ 对应的占空比或速度驱动电机; 当 $D_{IN} < DIN0$ 且 $STBY_EN = 0x1$ 时, MC121-Q1 会停止电机运行 ($DOUT = 0\%$) 并且处于待机状态。

无论 $SLEEP_EN$ 和 $STBY_EN$ 的值如何, 当 $D_{IN} \geq (DIN0 + DHYS)$ 时, MC121-Q1 都会以占空比曲线设置的占空比或速度驱动电机。[表 6-5](#) 总结了睡眠和待机模式运行。

备注

$D_{IN} = 0\%$ 对应于 PWM 输入模式 ($PWM_DC = 0x0$) 下的占空比 0%, 以及直流(模拟)输入模式 ($PWM_DC = 0x1$) 下直流电压 $< 100mV$

表 6-5. 睡眠/待机模式运行总结

SLEEP_EN	STBY_EN	器件状态更改条件	器件状态	DOUT	H-Bridge
0x0	0x0	$D_{IN} < DIN0$	工作模式	DOUT0	PWM
	0x1		待机模式	0%	高阻态
X	X	$DINOFF > D_{IN} \geq (DIN0 + DHYS)$	工作模式	由 D_{IN} 根据占空比曲线设置	PWM
0x1	X	$D_{IN} = 0\%$; 请参阅 图 6-8	睡眠模式	0%	高阻态
0x1	0x0	$0\% < D_{IN} < DIN0$	工作模式	DOUT0	PWM
	0x1		待机模式	0%	高阻态

6.4.3 故障模式

MC121-Q1 可防止系统故障, 如 [节 6.3.2](#) 中所述。在某些情况下, 换向算法可能会中断, 并且器件需要重新启动电机。

6.4.4 测试模式和一次性可编程内存

MC121-Q1 集成了一个测试和编程模式, 在该模式下, PWM/DC 和 FG/RD 引脚支持用于器件配置和测试的 I²C 接口。I²C 接口还提供对一次性可编程(OTP)内存的访问。对寄存器进行编程可选择前面几节中所述的器件配置。[图 6-31](#) 展示了配置和编程 MC121-Q1 的基本硬件配置。

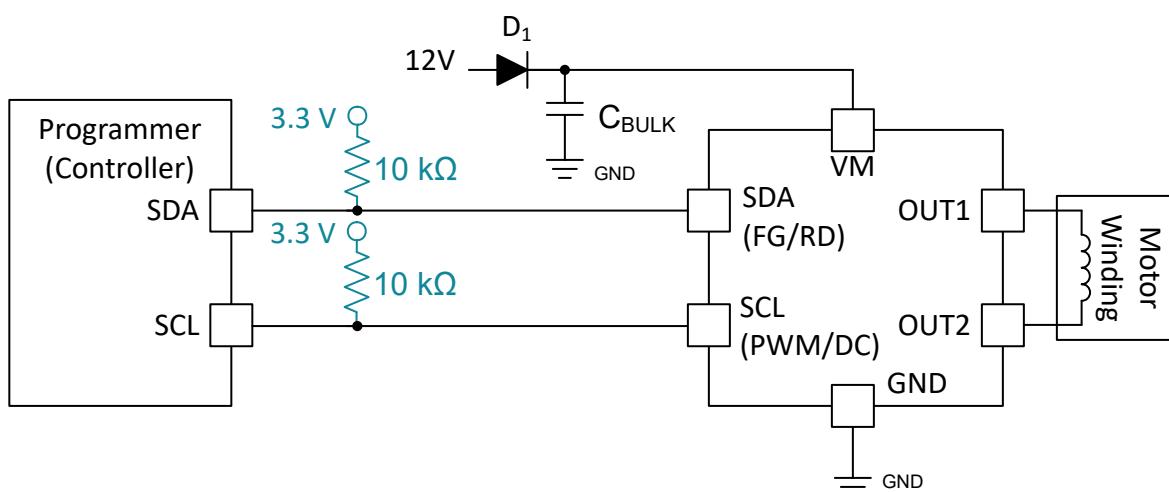


图 6-31. I²C 编程器和风扇模块

MC121-Q1 根据以下过程进入测试模式和 OTP 模式。

1. 将 FG/RD 引脚拉至低电平并以 (20-80)% 之间的任何占空比向 PWM/DC 引脚施加 (416-833)kHz 范围内的高频信号并持续 15 至 20 个周期，从而进入测试模式。I²C 接口在测试模式下保持活跃。
2. 通过 I²C 与 MC121-Q1 通信，对 [节 7](#) 中的寄存器进行读取和写入以配置寄存器。
3. 为了通过 I²C 通信维持可靠的 OTP 内存编程，请在整个通信期间将 MC121-Q1 电源引脚电压 (VM) 保持在 8V 以上。
4. 在连续的写入帧中将 OTP 模式进入密钥 02h、01h、04h 写入 **USR OTP PRG UNLOCK** 寄存器以解锁 OTP 模式。
5. 要烧录 OTP 内存，请将 1b 写入 **USR OTP CFG** 寄存器中的 **USR OTP PROG_ALL** 位。

6.5 编程

MC121-Q1 支持在测试模式下进行 I²C 编程。[节 6.4.4](#) 介绍了在系统原型设计和生产过程中进入测试模式、对寄存器进行读写以及对 OTP 存储器进行编程的方法。外部编程硬件或板载微控制器可以通过 I²C 接口与 MC121-Q1 连接。以下各节介绍了 I²C 通信协议的详细信息。

6.5.1 I²C 通信

I²C 总线由数据线 (SDA) 和带片外上拉电阻的时钟线 (SCL) 组成。当总线空闲时，SDA 和 SCL 线都被拉高。

控制器器件（通常是微控制器或数字信号处理器）控制总线。控制器负责产生 SCL 信号和器件地址。控制器还会产生指示数据传输开始和停止的特定条件。外设器件在控制器器件的控制下通过总线接收和/或发送数据。在这种情况下，MC121-Q1 是 I²C 总线上的外设器件。

MC121-Q1 的器件地址为 0x65。

6.5.1.1 I²C 读取

I²C 读取操作的开始方式与写入操作类似。控制器器件在总线上发送一个启动条件后跟外设器件的 7 位地址，并将 R/W 位设置为 0b。在外设器件以确认信号 (ACK) 响应后，控制器器件发送预定接收数据的寄存器的 8 位地址。在外设器件再次以 ACK 信号进行响应（确认寄存器地址）后，控制器器件会重新发送启动条件 RSTRT，后跟外设地址，并将 R/W 位设置为 1b，以表示一次读取操作。控制器器件释放 SDA 线路，以从外设器件接收寄存器数据。外设以 ACK 信号进行响应，以指示外设已准备好发送寄存器数据。

控制器器件继续向外设提供时钟信号。外设器件在每个时钟周期在 SDA 线上发送 8 位寄存器数据。在字节末尾，控制器器件发送一个否定确认 (NACK) 信号，向外设器件发送信号以停止通信并释放总线。然后，控制器器件发送一个停止条件。

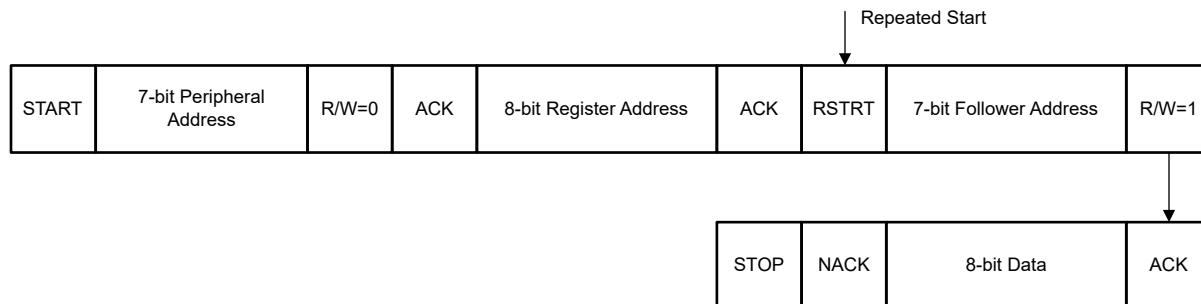


图 6-32. I²C 读取序列

6.5.1.2 I²C 写入

若要在 I²C 总线上进行写入，控制器器件在总线上发送一个 START 启动条件，后跟外设器件的 7 位地址，并将 R/W 位设置为 0b 以表示写入操作。在外设器件以确认位 (ACK) 响应后，控制器器件会发送目标寄存器的 8 位地

址，用于接收后续的数据。在外设器件再次以 ACK 位响应后，控制器器件发送 8 位数据。外设器件以最终的 ACK 位响应，控制器以一个 STOP 停止条件来终止传输。



图 6-33. I²C 写入序列

7 寄存器映射

表 7-1 列出了 MC121-Q1 中可通过 I²C 测试模式访问的一次性可编程存储器 (OTP) 和测试模式的寄存器映射。USER OTP 映射 (地址 0x00 至 0x1B) 包含可用于在终端系统生产期间进行器件编程的 OTP 寄存器。USR_TM 寄存器映射 (地址 0x20 至 0x26) 提供了测试模式配置，支持系统设计人员在系统原型设计和开发期间对器件设置进行试验。已烧录的 OTP 寄存器在下电上电后会保留写入的数据。烧录 OTP 后，寄存器可能会在测试模式下接收到新数据，但烧录 OTP 值是器件下电上电时的器件默认值。测试模式寄存器 USR_TM 并非 OTP 存储器寄存器，它们会在下电上电期间复位。

7.1 USR_OTP 寄存器

表 7-1 列出了 USR_OTP 寄存器的存储器映射寄存器。表 7-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 7-1. USR_OTP 寄存器

偏移	首字母缩写词	寄存器名称	部分
0h	INTERFACE_CONFIG0	接口配置寄存器 0	节 7.1.1
1h	INTERFACE_CONFIG1	接口配置寄存器 1	节 7.1.2
2h	START_STOP_CONFIG	启动和停止配置寄存器	节 7.1.3
3h	DINO	DINO 设置	节 7.1.4
4h	DOUT0	DOUT0 设置	节 7.1.5
5h	DOUT1	DOUT1 设置	节 7.1.6
6h	DOUT2	DOUT2 设置	节 7.1.7
7h	DOUT3	DOUT3 设置	节 7.1.8
8h	DOUT4	DOUT4 设置	节 7.1.9
9h	DOUT5	DOUT5 设置	节 7.1.10
Ah	DOUT6	DOUT6 设置	节 7.1.11
Bh	DOUT7	DOUT7 设置	节 7.1.12
Ch	DOUT8	DOUT8 设置	节 7.1.13
Dh	HALL_TIME_CONFIG	用于霍尔偏移时间的配置寄存器	节 7.1.14
Eh	COMMUTATION_CONFIG0	换向配置寄存器 0	节 7.1.15
Fh	COMMUTATION_CONFIG1	换向配置寄存器 1	节 7.1.16
10h	COMMUTATION_CONFIG2	换向配置寄存器 2	节 7.1.17
11h	COMMUTATION_CONFIG3	换向配置寄存器 3	节 7.1.18
12h	PROTECTION_CONFIG0	用于保护设置的配置寄存器	节 7.1.19
13h	CLOSED_LOOP_CONFIG0	MAX_SPEED 的最低有效字节	节 7.1.20
14h	CLOSED_LOOP_CONFIG1	闭环中 MAX_SPEED 的 KI_RATIO 和 MSN 和开环中的 DOUT_MAX	节 7.1.21
15h	CLOSED_LOOP_CONFIG2	闭环中的 KP_RATIO 和 LRD 设置	节 7.1.22
16h	PROTECTION_CONFIG1	用于保护和 PWM 抖动的寄存器	节 7.1.23
17h	GENERAL_CONFIG1	用于 ILIM_SEL、霍尔和 LRD 设置的寄存器	节 7.1.24
18h	GENERAL_CONFIG2	用于 VM 钳位、预启动斜坡和霍尔设置的寄存器	节 7.1.25
19h	GENERAL_CONFIG3	用于静音、磁极对数和 LRD 设置的寄存器	节 7.1.26
1Ah	GENERAL_CONFIG4	用于 DEMAG 和静音设置的配置寄存器	节 7.1.27
1Bh	USR_OTP_CRC	用于存放对 USR_OTP 计算所得 CRC 的寄存器	节 7.1.28

复杂的位访问类型经过编码可适应小型表单元。表 7-2 展示了适用于此部分中访问类型的代码。

表 7-2. USR_OTP 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		

表 7-2. USR_OTP 访问类型代码 (续)

访问类型	代码	说明
-n		复位后的值或默认值

7.1.1 INTERFACE_CONFIG0 寄存器 (偏移 = 0h) [复位 = 00h]

INTERFACE_CONFIG0 如表 7-3 所示。

返回到 [汇总表](#)。

表 7-3. INTERFACE_CONFIG0 寄存器字段说明

位	字段	类型	复位	说明
7	HALL_DEGLITCH_EN	R/W	0h	使来自霍尔传感器的霍尔信号能够进行抗尖峰脉冲处理 0h = 禁用霍尔抗尖峰脉冲 1h = 启用霍尔抗尖峰脉冲
6	PWM_IN_RANGE	R/W	0h	选择输入 PWM 信号频率检测范围 0h = 80Hz 至 90kHz 1h = 20Hz 至 22kHz
5	PWM_OUT_FREQ	R/W	0h	选择 OUTx 上的 PWM 开关频率 0h = 输出 PWM 频率为 25kHz 1h = 输出 PWM 频率为 50kHz
4-3	ILIM_BLANK_SEL	R/W	0h	为电流限制 (ILIM) 选择在死区时间和默认消隐时间基础上的额外消隐时间 0h = 无额外消隐 1h = 160ns (标称值) 额外消隐 2h = 320ns 额外 iLim 消隐 3h = 640ns 额外 iLim 消隐
2	ILIM_DEGLITCH_SEL	R/W	0h	选择用于逐周期电流限制 (ILIMIT) 的抗尖峰脉冲时间。 0h = 抗尖峰脉冲时间在 481ns 至 732ns 之间 1h = 抗尖峰脉冲时间在 925ns 至 1.419us 之间
1-0	UVLO_SEL	R/W	0h	选择触发 UVLO 的阈值 0h = 上升阈值 3V 和下降阈值 2.7V 1h = 上升阈值 4.2V 和下降阈值 2.7V 2h = 上升阈值 5.7V 和下降阈值 2.7V 3h = 上升阈值 7.6V 和下降阈值 2.7V

7.1.2 INTERFACE_CONFIG1 寄存器 (偏移 = 1h) [复位 = 60h]

INTERFACE_CONFIG1 如表 7-4 所示。

返回到 [汇总表](#)。

表 7-4. INTERFACE_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7-6	DIN_HYS	R/W	1h	为速度曲线选择占空比磁滞 DIN_HYS。 0h = 0%，无磁滞 1h = 1.2% 2h = 2.4% 3h = 4.8%
5	STBY_EN	R/W	1h	选择 DIN = 0% 时的 OUTx 行为。 0h = 驱动器在 DOUT0 占空比下对电机进行换向。 1h = 驱动器在 t_SLEEP 后禁用输出、但所有内部电路保持活动状态，以便更快地重新启用。

表 7-4. INTERFACE_CONFIG1 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	SLEEP_EN	R/W	0h	当 DIN = 0% 时启用睡眠模式。 0h = 禁用睡眠模式。驱动器状态由 STBY_EN 位确定。 1h = 启用睡眠模式。DOUT 斜降至 0% 输出占空比，并且驱动器在 t_SLEEP 期间没有接收到霍尔边沿后进入低功耗睡眠模式。
3	PWMDC_MODE	R/W	0h	在 PWM 或模拟之间选择输入模式。 0h = PWM 引脚接受逻辑 PWM 占空比以控制速度。 1h = PWM 引脚接受模拟电压以控制电机转速。
2	FGRD_INVERT	R/W	0h	在转子堵转或器件故障期间选择 FG/RD 引脚逻辑电平。 0h = 在转子堵转或器件故障期间，FG/RD 引脚置为低电平有效。 1h = 在转子堵转或器件故障期间，FG/RD 引脚置为高电平有效。
1	FGRD_MODE	R/W	0h	选择 FG/RD 引脚的功能。 0h = FG 速度反馈输出 1h = RD 转子堵转检测反馈输出
0	FGRD_FAULT_SEL	R/W	0h	选择 FG/RD 引脚是否报告器件故障。 0h = FG/RD 引脚仅报告转子堵转故障 1h = FG/RD 报告转子堵转、过压、过流、热关断和欠压故障情况

7.1.3 START_STOP_CONFIG 寄存器 (偏移 = 2h) [复位 = 89h]

START_STOP_CONFIG 如表 7-5 所示。

返回到 [汇总表](#)。

表 7-5. START_STOP_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	RAMP_ON_STOP_DIS	R/W	1h	选择是在停止时将占空比斜降至零，还是立即应用零占空比 0h = 根据 PWM_RAMP_EN、PWM_RAMP_SEL 和 PWM_DECEL_SEL 位将占空比斜降至零 1h = 收到电机停止命令时，立即将 FET 设置为 HiZ 状态
6-5	DINOFF	R/W	0h	选择输入 DC 的阈值，高于该阈值时，输出占空比将为零 0h = 禁用，无输入占空比值，超过该值 DOUT 将为 0 1h = 当输入占空比 $\geq 90\%$ 时，DOUT 将映射到 0% 2h = 当输入占空比 $\geq 95\%$ 时，DOUT 将映射到 0% 3h = 当输入占空比等于 100% 时，DOUT 将映射到 0%
4-2	DOUT_MIN	R/W	2h	如果输入占空比介于 DIN0 和 DINOFF 之间，则选择 DOUT 将被钳位到的最小值 0h = 0% 1h = 5% 2h = 10% 3h = 12.5% 4h = 15% 5h = 20% 6h = 25% 7h = 30%
1-0	DOUT_START	R/W	1h	选择电机启动时应用的 DOUT。DOUT 将从此初始值斜升至目标占空比。 0h = 开环和闭环模式下均为 DOUT_MAX 的 12.5% 1h = 开环中 DOUT_MAX 的 25%，闭环中 DOUT_MAX 的 25% 2h = 开环中 DOUT_MAX 的 50%，闭环中 DOUT_MAX 的 50% 3h = 开环中 DOUT_MAX 的 100%，闭环中 DOUT_MAX 的 100%

7.1.4 DIN0 寄存器 (偏移 = 3h) [复位 = 16h]

DIN0 如表 7-6 所示。

[返回到汇总表。](#)

表 7-6. DIN0 寄存器字段说明

位	字段	类型	复位	说明
7-0	DIN0	R/W	16h	设置速度曲线接受的最小输入占空比 DIN。 DIN = 100%*DIN0/255 0h = 0% 1h = 0.39126% 16h = 8.8% (默认值) FFh = 100%

7.1.5 DOUT0 寄存器 (偏移 = 4h) [复位 = 1Ah]

DOUT0 如表 7-7 所示。

[返回到汇总表。](#)

表 7-7. DOUT0 寄存器字段说明

位	字段	类型	复位	说明
7-0	DOUT0	R/W	1Ah	当 DIN ≤ DIN0 DOUT = 100%*DOUT0/255 时，设置输出占空比 DOUT 0h = 0%，所有 FET 均关断，将驱动器置于 HiZ 状态 1h = 0.39126% 1Ah = 10.2% (默认值) FFh = 100%

7.1.6 DOUT1 寄存器 (偏移 = 5h) [复位 = 20h]

DOUT1 如表 7-8 所示。

[返回到汇总表。](#)

表 7-8. DOUT1 寄存器字段说明

位	字段	类型	复位	说明
7-0	DOUT1	R/W	20h	当 DIN = 12.5% DOUT = 100%*DOUT1/255 时，设置输出占空比 0h = 0%，两个输出都保持低电平，将驱动器置于制动状态 20h = 12.5% (默认值) FFh = 100%

7.1.7 DOUT2 寄存器 (偏移 = 6h) [复位 = 40h]

DOUT2 如表 7-9 所示。

[返回到汇总表。](#)

表 7-9. DOUT2 寄存器字段说明

位	字段	类型	复位	说明
7-0	DOUT2	R/W	40h	当 DIN = 25% DOUT = 100%*DOUT2/255 时，设置输出占空比 0h = 0%，两个输出都保持低电平，将驱动器置于制动状态 40h = 25% (默认值) FFh = 100%

7.1.8 DOUT3 寄存器 (偏移 = 7h) [复位 = 60h]

DOUT3 如表 7-10 所示。

[返回到汇总表](#)。

表 7-10. DOUT3 寄存器字段说明

位	字段	类型	复位	说明
7-0	DOUT3	R/W	60h	当 DIN = 37.5% DOUT = 100%*DOUT1/255 时，设置输出占空比 0h = 0%，两个输出都保持低电平，将驱动器置于制动状态 60h = 37.5% (默认值) FFh = 100%

7.1.9 DOUT4 寄存器 (偏移 = 8h) [复位 = 80h]

DOUT4 如表 7-11 所示。

[返回到汇总表](#)。

表 7-11. DOUT4 寄存器字段说明

位	字段	类型	复位	说明
7-0	DOUT4	R/W	80h	当 DIN = 50% DOUT = 100%*DOUT1/255 时，设置输出占空比 0h = 0%，两个输出都保持低电平，将驱动器置于制动状态 80h = 50% (默认值) FFh = 100%

7.1.10 DOUT5 寄存器 (偏移 = 9h) [复位 = A0h]

DOUT5 如表 7-12 所示。

[返回到汇总表](#)。

表 7-12. DOUT5 寄存器字段说明

位	字段	类型	复位	说明
7-0	DOUT5	R/W	A0h	当 DIN = 62.5% DOUT = 100%*DOUT1/255 时，设置输出占空比 0h = 0%，两个输出都保持低电平，将驱动器置于制动状态 A0h = 62.5% (默认值) FFh = 100%

7.1.11 DOUT6 寄存器 (偏移 = Ah) [复位 = C0h]

DOUT6 如表 7-13 所示。

[返回到汇总表](#)。

表 7-13. DOUT6 寄存器字段说明

位	字段	类型	复位	说明
7-0	DOUT6	R/W	C0h	当 DIN = 75% DOUT = 100%*DOUT1/255 时，设置输出占空比 0h = 0%，两个输出都保持低电平，将驱动器置于制动状态 C0h = 75% (默认值) FFh = 100%

7.1.12 DOUT7 寄存器 (偏移 = Bh) [复位 = E0h]

DOUT7 如表 7-14 所示。

[返回到汇总表](#)。

表 7-14. DOUT7 寄存器字段说明

位	字段	类型	复位	说明
7-0	DOUT7	R/W	E0h	当 DIN = 87.5% DOUT = 100%*DOUT1/255 时，设置输出占空比 0h = 0%，两个输出都保持低电平，将驱动器置于制动状态 E0h = 87.5% (默认值) FFh = 100%

7.1.13 DOUT8 寄存器 (偏移 = Ch) [复位 = FFh]

DOUT8 如表 7-15 所示。

[返回到汇总表](#)。

表 7-15. DOUT8 寄存器字段说明

位	字段	类型	复位	说明
7-0	DOUT8	R/W	FFh	当 DIN = 100% DOUT = 100%*DOUT1/255 时，设置输出占空比 0h = 0%，两个输出都保持低电平，将驱动器置于制动状态 FFh = 100% (默认值)

7.1.14 HALL_TIME_CONFIG 寄存器 (偏移 = Dh) [复位 = 00h]

HALL_TIME_CONFIG 如表 7-16 所示。

[返回到汇总表](#)。

表 7-16. HALL_TIME_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-0	HALL_OS_TIME	R/W	0h	霍尔超前/滞后时间偏移。 $t_{HALL_OS} = HALL_OS * 10.24\mu s$, 10.24 μs /步 00h = 0 01h = 10.24 μs 02h = 20.48 μs

7.1.15 COMMUTATION_CONFIG0 寄存器 (偏移 = Eh) [复位 = 00h]

COMMUTATION_CONFIG0 如表 7-17 所示。

[返回到汇总表](#)。

表 7-17. COMMUTATION_CONFIG0 寄存器字段说明

位	字段	类型	复位	说明
7-6	FG_MULTIPLIER	R/W	0h	当电机极数发生变化时，该因子将 FG 输出频率相乘，以保持速度反馈频率不变。 0h = 1/2x 1h = 2/3x 2h = 1x 3h = 2x

表 7-17. COMMUTATION_CONFIG0 寄存器字段说明 (续)

位	字段	类型	复位	说明
5	FG_HALL_RAW_EN	R/W	0h	如果该位为高电平，则 FG_MULTIPLIER 字段应用于 RAW_HALL 信号，而不是 HALL_OFFSET 信号，以驱动 FG_RD 引脚。 0h = HALL_OFFSET 信号根据 FG_MULTIPLIER 因子驱动 FG_RD 引脚 1h = HALL_RAW 根据 FG_MULTIPLIER 因子驱动 FG_RD 引脚。注意：2/3x 选项对 HALL_RAW 信号无效。
4-3	COMMUTATION_MODE	R/W	0h	为输出 PWM 波形选择换向模式。 0h = 方波换向 1h = 软换向
2-0	PWM_MODE	R/W	0h	为 PWM、电流限制和消磁选择关断期间的输出行为 0h = 用于 PWM、电流限制和消磁的异步模式 1h = 用于 PWM 和电流限制的异步模式；用于消磁的同步模式 2h = 用于 PWM 和电流限制的同步模式；用于消磁的异步模式 3h = 用于 PWM、电流限制和消磁的同步模式 4h = 用于 PWM 和电流限制的同步模式；用于消磁的混合模式 5h = 用于 PWM 和电流限制的异步模式；用于消磁的混合模式 6h = 用于 PWM 和电流限制的混合模式；用于消磁的异步模式 7h = 用于 PWM、电流限制和消磁的混合模式

7.1.16 COMMUTATION_CONFIG1 寄存器 (偏移 = Fh) [复位 = A0h]

COMMUTATION_CONFIG1 如表 7-18 所示。

 返回到[汇总表](#)。

表 7-18. COMMUTATION_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	PWM_RAMP_EN	R/W	1h	启用 PWM 斜坡功能 0h = PWM 斜坡功能被禁用，输入占空比立即应用于 DOUT 1h = 启用 PWM 斜坡功能，斜坡速率根据 PWM_RAMP_SEL 位设置
6-5	PWM_RAMP_SEL	R/W	1h	从电机启动到 DOUT 从 0 斜升到 100% 所需的总时间。这还会在增加或减少输入 PWM 占空比以改变速度时控制斜升速率。 0h = 10.4 秒 (9.6%/秒占空比斜坡速率) 1h = 5.2 秒 (19.2%/秒占空比斜坡速率) 2h = 2.6 秒 (38.5%/秒占空比斜坡速率) 3h = 1.3 秒 (77%/秒占空比斜坡速率)
4-0	SRISE	R/W	0h	设置软换向的上升斜坡。方波换向的默认值为 0 度。 ${}^{\circ}$ SRISE = (SRISE * 2.8 度) + 2.8 度 00h = 2.8 度 01h = 5.6 度 1Fh = 90 度

7.1.17 COMMUTATION_CONFIG2 寄存器 (偏移 = 10h) [复位 = 20h]

COMMUTATION_CONFIG2 如表 7-19 所示。

 返回到[汇总表](#)。

表 7-19. COMMUTATION_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R/W	0h	保留

表 7-19. COMMUTATION_CONFIG2 寄存器字段说明 (续)

位	字段	类型	复位	说明
5	PWM_DECEL_SEL	R/W	1h	选择减速期间的斜升速率是与 PWM_RAMP_SEL 设置相同还是其一半 0h = 减速斜升速率由 PWM_RAMP_SEL 设置 1h = 减速斜升速率为 PWM_RAMP_SEL 的一半
4-0	SFALL	R/W	0h	设置软换向的下降斜坡。方波换向的默认值为 0 度。 0 SFALL = (SFALL*2.8 度) + 2.8 度 00h = 2.8 度 01h = 5.6 度 1Fh = 90 度

7.1.18 COMMUTATION_CONFIG3 寄存器 (偏移 = 11h) [复位 = 46h]

COMMUTATION_CONFIG3 如表 7-20 所示。

[返回到汇总表](#)。

表 7-20. COMMUTATION_CONFIG3 寄存器字段说明

位	字段	类型	复位	说明
7-6	AUTO_DEMAG_EN	R/W	1h	选择固定或自动 t_{DEMAG} 时间 0h = 根据 DEMAG 位设置 t_{DEMAG} 1h = 通过检测电流过零来自动确定 t_{DEMAG} 时间的持续时间 2h = 保留 3h = 保留
5-4	AUTO_DEMAG_STEP	R/W	0h	自动消磁的步进分辨率 0h = 2.56us 1h = 5.12us 2h = 10.24us 3h = 20.48us
3	RESERVED	R/W	0h	保留
2-1	RESERVED	R/W	0h	保留
0	RESERVED	R/W	0h	保留

7.1.19 PROTECTION_CONFIG0 寄存器 (偏移 = 12h) [复位 = 04h]

PROTECTION_CONFIG0 如表 7-21 所示。

[返回到汇总表](#)。

表 7-21. PROTECTION_CONFIG0 寄存器字段说明

位	字段	类型	复位	说明
7	SPEED_LOOP_EN	R/W	0h	启用或禁用闭环速度控制运行 0h = 开环运行，输入命令为目标占空比 1h = 闭环运行，输入命令为目标速度
6	OVP_EN	R/W	0h	启用或禁用过压保护 0h = 禁用过压保护 1h = 启用过压保护
5-4	OVP_SEL	R/W	0h	选择阈值，超过该阈值，OVP 将置为有效 0h = 34.5V 上升和 33.1V 下降 1h = 22.6V 上升和 21.1V 下降 2h = 18.1V 上升和 16.6V 下降 3h = 无 OVP
3	OCP_RETRY_MODE	R/W	0h	控制是在 OCP 后无限期重试，还是在连续 3 次重试后停止 0h = 无限重试 1h = 仅连续重试 3 次

表 7-21. PROTECTION_CONFIG0 寄存器字段说明 (续)

位	字段	类型	复位	说明
2-0	LRD_LONG_RETRY_SEL	R/W	4h	选择乘数，用以根据 t_{LRD_START} 计算 $t_{lock_long_retry}$ 0h = x 2 1h = x 4 2h = x 8 3h = x 10 4h = x 12 5h = x 16 6h = x 24 7h = x 28

7.1.20 CLOSED_LOOP_CONFIG0 寄存器 (偏移 = 13h) [复位 = 00h]

CLOSED_LOOP_CONFIG0 如表 7-22 所示。

[返回到汇总表。](#)

表 7-22. CLOSED_LOOP_CONFIG0 寄存器字段说明

位	字段	类型	复位	说明
7-0	MAX_SPEED_LSB	R/W	0h	设置 12 位值的 8 个 LSB，该值表示在闭环中以 100% 占空比运行时，器件应达到的最大电气速度 (以 Hz 为单位)。用于根据在 PWM 引脚上观察到的输入占空比计算目标速度，公式如下：目标电气速度 (Hz) = 输入占空比 * MAX_SPEED

7.1.21 CLOSED_LOOP_CONFIG1 寄存器 (偏移 = 14h) [复位 = FFh]

CLOSED_LOOP_CONFIG1 如表 7-23 所示。

[返回到汇总表。](#)

表 7-23. CLOSED_LOOP_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7-4	DOUT_MAX_MSN 或 KI_RATIO	R/W	Fh	开环：设置 DOUT_MAX 的最高有效半字节，当 DIN 介于 DIN0 和 DINOFF 之间时，DOUT 将被钳位到该最大值。DOUT_MAX 的最小钳位值为 25%：设置 KI_RATIO 的 3 位 0h = Kp * 8 1h = Kp * 4 2h = Kp * 2 3h = Kp * 1 4h = Kp/2 5h = Kp/4 6h = Kp/8 7h = Kp/16
3-0	DOUT_MAX_LSN 或 MAX_SPEED_MSN	R/W	Fh	开环：设置 DOUT_MAX 的最低有效半字节，当 DIN 介于 DIN0 和 DINOFF 之间时，DOUT 将被钳位到该最大值。DOUT_MAX 的最小钳位值为 25%：设置 12 位值的 4 个 MSB，该值表示在闭环中以 100% 占空比运行时，器件应达到的最大电气速度 (以 Hz 为单位)。用于根据在 PWM 引脚上观察到的输入占空比计算目标速度，公式如下：目标电气速度 (Hz) = 输入占空比 * MAX_SPEED

7.1.22 CLOSED_LOOP_CONFIG2 寄存器 (偏移 = 15h) [复位 = 02h]

CLOSED_LOOP_CONFIG2 如表 7-24 所示。

[返回到汇总表。](#)

表 7-24. CLOSED_LOOP_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7-6	LRD_NRETRY_STARTUP	R/W	0h	从复位、睡眠或 STBY 状态唤醒后，在强制执行长重试周期 <code>tlock_long_retry</code> 之前，首次启动尝试的重试次数。 0h = 在第一组重试尝试中仅进行一次重试 1h = 在第一组重试尝试中的两次重试 2h = 在第一组重试尝试中的三次重试 3h = 在第一组重试尝试中的四次重试
5-4	LRD_NRETRY_RUN	R/W	0h	从复位、睡眠或 STBY 状态唤醒后，在执行长重试周期 <code>tlock_long_retry</code> 之前，首次启动后的后续启动尝试重试次数。 0h = 在随后的一组重试尝试中仅进行一次重试 1h = 在随后的一组重试尝试中进行两次重试 2h = 在随后的一组重试尝试中进行三次重试 3h = 在随后的一组重试尝试中进行四次重试
3	DEADTIME_SEL	R/W	0h	将死区时间从 600ns 缩短至 520ns 0h = 死区时间为 600ns 1h = 死区时间为 520ns
2-0	KP_RATIO	R/W	2h	闭环速度控制器中的成比例分量。 0h = 8/fMax 1h = 4/fMax 2h = 2/fMax 3h = 1/fMax 4h = 1/(2*fMax) 5h = 1/(4*fMax) 6h = 1/(8*fMax) 7h = 1/(16*fMax)

7.1.23 PROTECTION_CONFIG1 寄存器 (偏移 = 16h) [复位 = 44h]

PROTECTION_CONFIG1 如表 7-25 所示。

[返回到汇总表。](#)

表 7-25. PROTECTION_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	OVP_BLANK_SEL	R/W	0h	选择在峰值占空比阶段应用消隐的持续时间。 0h = 1ms 后消隐激活 1h = 4ms 后消隐激活
6	OVP_BLANK_EN	R/W	1h	启用或禁用在峰值占空比阶段的 OVP 消隐时间 0h = 峰值占空比相位中无 OVP 消隐，且消隐仅对 SRise 和 SFall 相位有效 1h = 除 SRise 和 SFall 相位外，根据 OVP_BLANK_SEL 在峰值占空比相位的 OVP 消隐
5	OCP_DEGLITCH_SEL	R/W	0h	为 OCP 选择抗尖峰脉冲时间 0h = OCP 抗尖峰脉冲时间为 500ns 1h = OCP 抗尖峰脉冲时间为 1us
4	RESERVED	R/W	0h	保留
3-2	RESERVED	R/W	0h	保留
1	RESERVED	R/W	0h	保留
0	DITHER_EN	R/W	0h	启用内部振荡器的抖动，因此当设置为高电平时，输出 PWM 0h = 禁用抖动 1h = 启用抖动

7.1.24 GENERAL_CONFIG1 寄存器 (偏移 = 17h) [复位 = 46h]

GENERAL_CONFIG1 如表 7-26 所示。

[返回到汇总表。](#)

表 7-26. GENERAL_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	HALL_INVERT	R/W	0h	该位将霍尔偏移信号反相到换向模块。 0h = 同相霍尔锁存信号 1h = 反相霍尔锁存信号
6	HALL_TIME_MODE	R/W	1h	霍尔偏移时间超前/滞后选择位 0h = 霍尔偏移信号使霍尔锁存输出信号滞后 t_{HALL_OS} 1h = 霍尔偏移信号使霍尔锁存输出信号超前 t_{HALL_OS}
5-4	LRD_TIME_STARTUP	R/W	0h	选择启动时的锁定转子检测时间 t_{LRD_START} 。该值也用于根据以下内容计算 $t_{lock_long_retry}$ 0h = 325ms 1h = 440ms Ah = 524ms Bh = 1.05s
3-0	ILIMIT_SEL	R/W	6h	选择电流限制阈值。只有 0h 至 9h 之间的值有效。 0h = 0.33A 1h = 0.44A 2h = 0.55A 3h = 0.66A 4h = 0.77A 5h = 0.88A 6h = 0.99A 7h = 1.10A 8h = 1.21A 9h = 1.32A

7.1.25 GENERAL_CONFIG2 寄存器 (偏移 = 18h) [复位 = 81h]

GENERAL_CONFIG2 如表 7-27 所示。

[返回到汇总表。](#)

表 7-27. GENERAL_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7	VM_CLAMP_DIS	R/W	1h	禁用 VM 钳位功能 0h = 启用 VM 钳位 1h = 禁用 VM 钳位
6	HALL_ANGLE_MODE	R/W	0h	选择是在超前方向还是滞后方向应用霍尔偏移的角度分量 0h = 霍尔偏移信号使霍尔锁存输出信号超前 ${}^0 HALL_OS_ANGLE$ 1h = 霍尔偏移信号使霍尔锁存输出信号滞后 ${}^0 HALL_OS_ANGLE$
5-1	HALL_OS_ANGLE	R/W	0h	霍尔偏移的角度分量 0h = 0 度 1h = 1.4 度 1Fh = 43.6 度
0	PRESTART_RAMP_EN	R/W	1h	启用预启动 PWM 斜坡功能 0h = 禁用预启动斜坡功能，输入占空比立即应用于 DOUT 1h = 启用预启动斜坡功能，斜坡速率根据 PWM_RAMP_SEL 位设置

7.1.26 GENERAL_CONFIG3 寄存器 (偏移 = 19h) [复位 = 24h]

GENERAL_CONFIG3 如表 7-28 所示。

[返回到汇总表。](#)

表 7-28. GENERAL_CONFIG3 寄存器字段说明

位	字段	类型	复位	说明
7-4	SILENCE_ANGLE	R/W	2h	设置换向开始时静音的角度持续时间 0h = 0.0 1h = 1.4 2h = 2.8 3h = 4.2 4h = 5.6 5h = 7.0 6h = 8.4 7h = 9.8 8h = 11.3 9h = 12.7 10h = 14.1 11h = 15.5 12h = 16.9 13h = 18.3 14h = 19.7 15h = 21.1
3-2	POLE_PAIR	R/W	1h	表示转子中的极对数 0h = 一个极对 1h = 两个极对 2h = 三个极对 3h = 四个极对
1	LRD_RETRY_DIS	R/W	0h	检测到锁定转子后，在连续 5 次尝试后禁用重试 0h = 无限重试次数 1h = 重试次数限制为 5 次
0	PWRUP_PWMDC_MASK	R/W	0h	在从复位条件初始上电期间，屏蔽 PWM 引脚上的输入速度命令，持续 1s 0h = PWM 引脚输入端无屏蔽 1h = 在初始上电期间启用，屏蔽 PWM 引脚输入 1s

7.1.27 GENERAL_CONFIG4 寄存器 (偏移 = 1Ah) [复位 = 08h]

GENERAL_CONFIG4 如表 7-29 所示。

[返回到汇总表。](#)

表 7-29. GENERAL_CONFIG4 寄存器字段说明

位	字段	类型	复位	说明
7-1	DEMAG_TIME	R/W	4h	设置 DEMAG 时间 0h = 0us 1h = 10.24us 2h = 20.48us 3Fh = 645.12us 7Fh = 1.29ms
0	SILENCE_MODE	R/W	0h	选择静音阶段输出 FET 的状态 0h = 在静音阶段，所有 FET 均处于 HiZ 状态 1h = 静音阶段的异步模式

7.1.28 USR OTP_CRC 寄存器 (偏移 = 1Bh) [复位 = 00h]

USR OTP_CRC 如 表 7-30 所示。

[返回到汇总表。](#)

表 7-30. USR OTP_CRC 寄存器字段说明

位	字段	类型	复位	说明
7-0	USR OTP_CRC	R/W	0h	通过 USR OTP 寄存器计算的 CRC 值

7.2 USR_TM 寄存器

表 7-31 列出了 USR_TM 寄存器的存储器映射寄存器。表 7-31 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 7-31. USR_TM 寄存器

偏移	首字母缩写词	寄存器名称	部分
20h	TEST_FAULT	用于测试故障的寄存器	节 7.2.1
21h	TEST_DIN	输入占空比控制	节 7.2.2
22h	TEST_FAULT_STATUS	用于指示故障类型的寄存器	节 7.2.3
23h	TEST_SPEED_MSB	速度反馈	节 7.2.4
24h	TEST_SPEED_LSB	速度反馈	节 7.2.5
25h	USR_OTP_CFG	用于配置 USR_OTP 编程的寄存器	节 7.2.6
26h	USR_OTP_PRG_UNLOCK	解锁对编程的访问或验证 USR_OTP	节 7.2.7

复杂的位访问类型经过编码可适应小型表单元。表 7-32 展示了适用于此部分中访问类型的代码。

表 7-32. USR_TM 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
W0C	W 0C	写入 0 以清零
复位或默认值		
-n		复位后的值或默认值

7.2.1 TEST_FAULT 寄存器 (偏移 = 20h) [复位 = 00h]

TEST_FAULT 如 表 7-33 所示。

返回到 [汇总表](#)。

表 7-33. TEST_FAULT 寄存器字段说明

位	字段	类型	复位	说明
7	故障	R	0h	读取该位表示器件处于故障模式 (OCP、OVP、UVLO、转子堵转、TSD)。限流操作不会通过此位报告。 0h = 工作模式 1h = 故障模式
6-0	RESERVED	R	0h	保留

7.2.2 TEST_DIN 寄存器 (偏移 = 21h) [复位 = 01h]

TEST_DIN 如 表 7-34 所示。

返回到 [汇总表](#)。

表 7-34. TEST_DIN 寄存器字段说明

位	字段	类型	复位	说明
7-0	DIN_CNTRL	R/W	1h	当 PWM 引脚在 I2C 中不可用时，写入该寄存器可设置输入占空比 DIN 来控制速度。 DIN = DIN_CTRL/255 0h = 0% (默认值) A0h = 62.5% FFh = 100%

7.2.3 TEST_FAULT_STATUS 寄存器 (偏移 = 22h) [复位 = 00h]

TEST_FAULT_STATUS 如 [表 7-35](#) 所示。

[返回到汇总表。](#)
表 7-35. TEST_FAULT_STATUS 寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0h	保留
5	RESERVED	R/W0C	0h	保留
4	TSD	R/W0C	0h	读取该位表示器件处于温度关断 (TSD) 保护状态。 0h = 正常运行 1h = TSD 故障
3	UVLO	R	0h	读取该位表示器件处于欠压 (UVLO) 状态。 0h = 正常运行 1h = UVLO 故障
2	OVP	R/W0C	0h	读取该位表示器件处于过压保护 (OVP) 状态。 0h = 正常运行 1h = OVP 故障
1	LRP	R	0h	读取该位表示器件处于锁定转子保护 (LRP) 状态。 0h = 正常运行 1h = LRP 故障
0	OCP	R/W0C	0h	读取该位表示器件处于过流保护状态。 0h = 正常运行 1h = OCP 故障

7.2.4 TEST_SPEED_MSB 寄存器 (偏移 = 23h) [复位 = 00h]

TEST_SPEED_MSB 如 [表 7-36](#) 所示。

[返回到汇总表。](#)
表 7-36. TEST_SPEED_MSB 寄存器字段说明

位	字段	类型	复位	说明
7-0	ELECTRICAL_PERIOD_MSB	R	0h	读取该寄存器可提供电机电气周期的时间段。由于 FG 引脚不可用，这有助于在测试模式期间提供速度反馈。电气半周期持续时间的公式为 $10.24\mu s * ((ELECTRICAL_PERIOD_MSB << 8) + (ELECTRICAL_PERIOD))$ ，总电气周期将是上面计算的值的两倍

7.2.5 TEST_SPEED_LSB 寄存器 (偏移 = 24h) [复位 = 00h]

TEST_SPEED_LSB 如 [表 7-37](#) 所示。

[返回到汇总表。](#)

表 7-37. TEST_SPEED_LSB 寄存器字段说明

位	字段	类型	复位	说明
7-0	ELECTRICAL_PERIOD_LSB	R	0h	读取该寄存器可提供电机电气周期的时间段。由于 FG 引脚不可用，这有助于在测试模式期间提供速度反馈。 ELECTRICAL_PERIOD_MSB 位字段说明中的公式。

7.2.6 USR_OTP_CFG 寄存器 (偏移 = 25h) [复位 = 00h]

USR_OTP_CFG 如 [表 7-38](#) 所示。

[返回到汇总表。](#)

表 7-38. USR_OTP_CFG 寄存器字段说明

位	字段	类型	复位	说明
7	USR_OTP_CRC_ERR	R	0h	USR_OTP_CRC 检查的状态 0h = 无 CRC 错误 1h = CRC 错误
6	DEVICE_OTP_CRC_ERR	R	0h	基于器件 OTP 内容所计算出的 OTP CRC 状态 0h = 无 CRC 错误 1h = CRC 错误
5	RESERVED	R/W	0h	保留
4-3	USR_OTP_PAGE_USED	R	0h	指示用于任何 USR_OTP 影子寄存器加载的数据的来源 0h = 到目前为止从未从任一 USR_OTP 加载影子寄存器。这意味着在加电时检测到 USR_OTP1 未编程。 1h = 影子寄存器的最新加载来自 USR_OTP1 2h = 影子寄存器的最新加载来自 USR_OTP2。 3h = 不符合预期的无效组合。
2	USR_OTP_PAGE_SEL	R/W	0h	该位用于指示当前命令操作的目标是第一个 USR_OTP 页面 (USR_OTP1)，还是第二个页面 (USR_OTP2)。 0h = USR_OTP1 1h = USR_OTP2
1	USR_OTP_PROG_VERY	R/W	0h	保留
0	USR_OTP_PROG_ALL	R/W	0h	将 1h 写入该位以根据 USR_OTP_PAGE_SEL 对 USR_OTP 页面进行编程

7.2.7 USR_OTP_PRG_UNLOCK 寄存器 (偏移 = 26h) [复位 = 00h]

USR_OTP_PRG_UNLOCK 如 [表 7-39](#) 所示。

[返回到汇总表。](#)

表 7-39. USR_OTP_PRG_UNLOCK 寄存器字段说明

位	字段	类型	复位	说明
7-3	RESERVED	R	0h	保留
2-0	USR_OTP_PROG_UNLOCK	R	0h	用户需要在连续的写入帧中将一个 2h、1h、4h 的序列写入此位，以解锁对 USR_OTP 编程或程序验证操作的访问

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

MC121-Q1 可用于驱动单相无刷直流电机。以下设计过程可用于 MC121-Q1 的接口设计。

8.1.1 外部组件

本节介绍 MC121-Q1 在风扇应用中的推荐外部元件。

ADVANCE INFORMATION

供应元件

图 8-1 展示了风扇模块电源连接上使用的典型元件。串联在电源端的 D_1 二极管可在电源意外反接时保护 MC121-Q1。为保证 MC121-Q1 正常工作，需要使用电源去耦电容，建议最小容量为 $0.1\mu F$ 。位于 VM 引脚附近的可选大容量电容器 C_{BULK} 有助于在电机运行时稳定 V_{VM} 电源电压。建议选用低等效串联电阻 (ESR) 且额定电压为电源电压两倍的陶瓷电容器，以在瞬态过程中提供裕量。建议根据实际应用选择 $1\mu F$ 至 $10\mu F$ 之间的电容值。

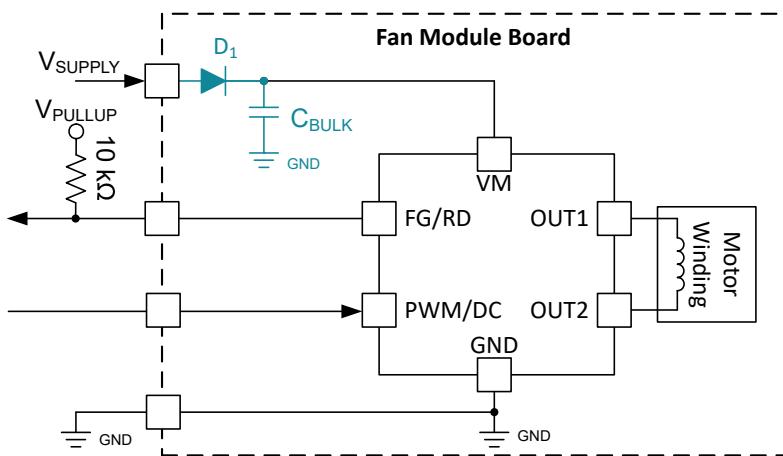


图 8-1. 典型风扇模块外部元件

需要大电机电流和高转子惯量的电机系统，在换相期间可能因电感存储的能量而导致大电流从 H 桥流入 VM 节点。 C_{BULK} 电容中额外的电荷会抬高 V_{VM} 电源电压。尽管 MC121-Q1 具备过压保护功能，但在电源导轨上增加钳位保护元件可降低电压尖峰的幅值。这些元件还有助于防止电源受到 ESD 冲击。

图 8-2 展示了在 VM 节点使用齐纳二极管或 TVS 二极管 (D_2) 的示例。二极管钳位电压需高于风扇系统的最高工作电压，并低于 MC121-Q1 在推荐工作条件表中的最高工作电压。电源端的 RC 缓冲电路也可保护驱动器免受电压尖峰和 ESD (图 8-3) 的影响。TI 建议 $C_{SNUBBER}$ 使用 $1\mu F$ ， $R_{SNUBBER}$ 使用 2Ω 。或者，可并联一个电解电容与 C_{BULK} 共同使用。

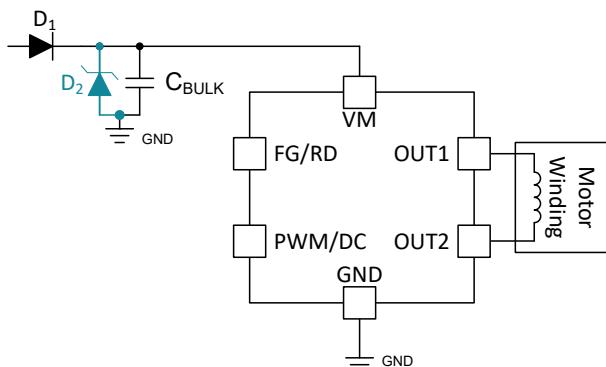


图 8-2. VM 端钳位二极管

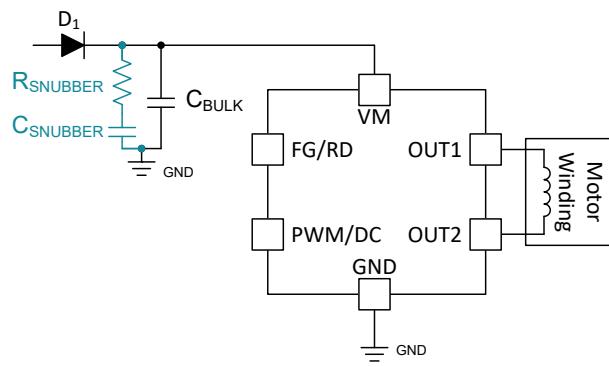


图 8-3. VM 端缓冲器

PWM 和 FG/RD 引脚元件

图 8-1 展示了风扇模块 PWM 控制和转速/故障反馈所需的最少外部元件。FG/RD 引脚为开漏输出，需要外部上拉电阻器以提供适当电压的输出信号。选择上拉电阻器值时，须确保在开漏输出有效低电平时，流入 FG/RD 引脚的电流小于 5mA。在 PWM 输入和 FG/RD 输出线路中串联电阻器有助于保护驱动器免受连接线缆上的 ESD 冲击，如图 8-4 所示。在 FG/RD 和 PWM 信号上添加钳位或 TVS 二极管可提供额外的 ESD 冲击防护，如图 8-5 所示。

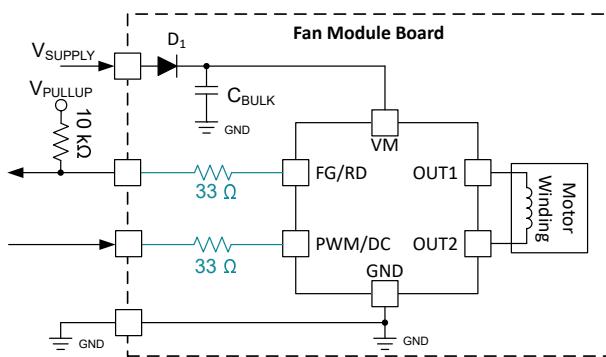


图 8-4. PWM 和 FG/RD 上的电阻器

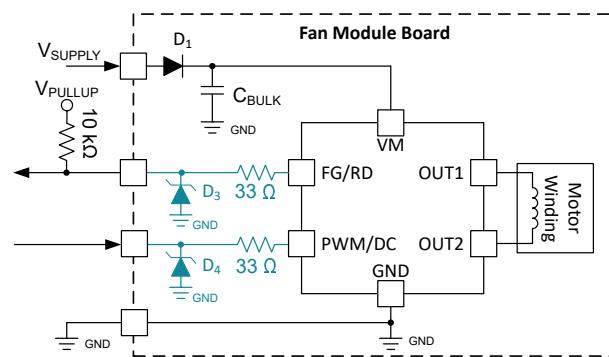


图 8-5. PWM 和 FG/RD 上的电阻器和齐纳二极管

某些单相风扇模块要求 FG/RD 和 PWM 引脚采用集电极开路接口。图 8-6 和图 8-7 展示了为集电极开路接口在风扇模块内部和外部连接元件的示例。

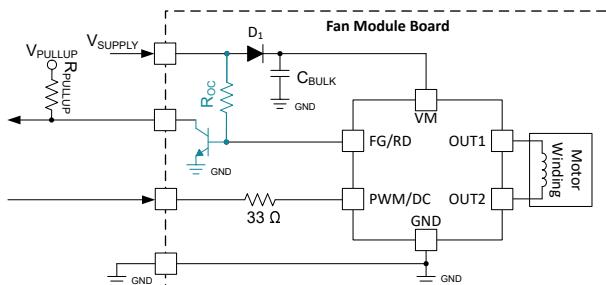


图 8-6. FG/RD 集电极开路配置

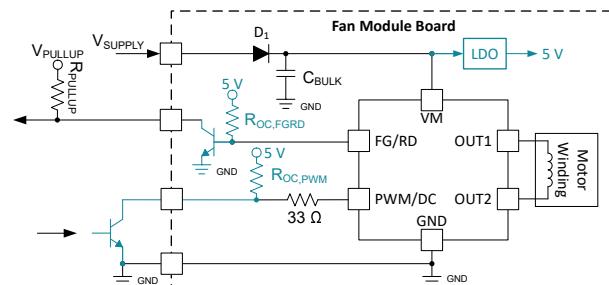


图 8-7. PWM 和 FG/RD 集电极开路配置

OTP 和测试模式编程

MC121-Q1 在 OTP (一次性可编程) 模式下 , 支持通过 FG/RD 和 PWM 引脚实现 I²C 接口通信。OTP 模式允许设计者在生产过程中测试各种器件设置 , 并对器件 OTP 进行编程。图 8-8 展示了 MC121-Q1 进行器件编程时的外部元件连接示例。关于 OTP 和测试模式编程的更多细节 , 请参阅 节 6.4.4 。

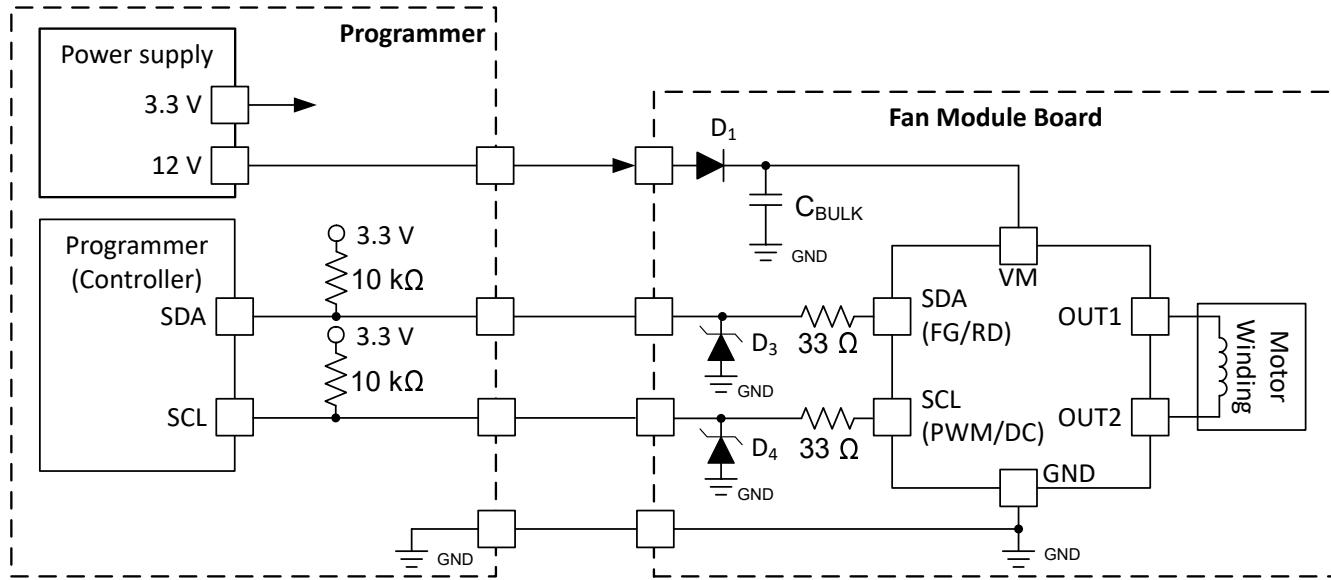


图 8-8. OTP 内存编程器和风扇模块

8.2 典型应用

8.2.1 设计要求

具有电流限制特性的单相无刷直流电机控制

在此应用中 , MC121-Q1 用于驱动电流限制高达 100% 占空比的单相无刷直流电机。以下设计过程可用于在限流模式下配置 MC121-Q1 。

表 8-1 列出了系统设计的输入参数示例。

表 8-1. 设计参数

参数	值
电源电压	12V
电机峰值电流	1.2A
速度输入类型	PWM (0% 至 100% 占空比) , 50Hz
FG/RD 引脚功能	转子堵转故障时置为高电平
换向形状	方形

8.2.2 详细设计过程

电机电压

单相无刷直流电机通常具有特定的额定电压 (例如 12V 或 24V) 。以较高的电压运行电机意味着获得相同电机功率所需的驱动电流较低。更高的工作电压也意味着更高的可获得转速。MC121-Q1 支持 3.2V 至 35V 的各种可能的工作电压。

器件配置设置

表 7-1 中列出了 MC121-Q1 的默认 OTP 配置。选择默认值是为了实现可靠的电机启动和闭环运行。请参阅 MC121-Q1 调优和编程指南，其中提供了单相 BLDC 电机在开环和闭环配置中进行调优的分步程序，并可用于探索器件中的特性。

表 8-2. 建议的 OTP 配置值 (相对于默认值的更改)

寄存器值名称	推荐值
PWM_IN_RANGE	1h
FGRD_INVERT	1h
FGRD_MODE	1h
PWM_MODE	7h
SILENCE_ANGLE	4h
ILIMIT_SEL	9h

一旦使用所需的配置对器件 OTP 进行编程，器件就可以独立运行且不再需要 I²C 串行接口。可以使用 PWM/DC 引脚来命令速度，并且可以使用 FG/RD 引脚来监测锁定转子故障。

功率损耗和结温损耗

要根据功率损耗计算 MC121-Q1 的结温，请使用 [方程式 1](#)。请注意，热阻 θ_{JA} 取决于 PCB 配置，例如环境温度、PCB 层数、顶层和底层的铜厚度以及 PCB 面积。

$$T_J[^\circ\text{C}] = P_{loss}[\text{W}] \times \theta_{JA}[\frac{^\circ\text{C}}{\text{W}}] + T_A[^\circ\text{C}] \quad (1)$$

8.2.3 应用曲线



图 8-9. PWM 输入 = 25% 时的 OUTx 电压和相电流

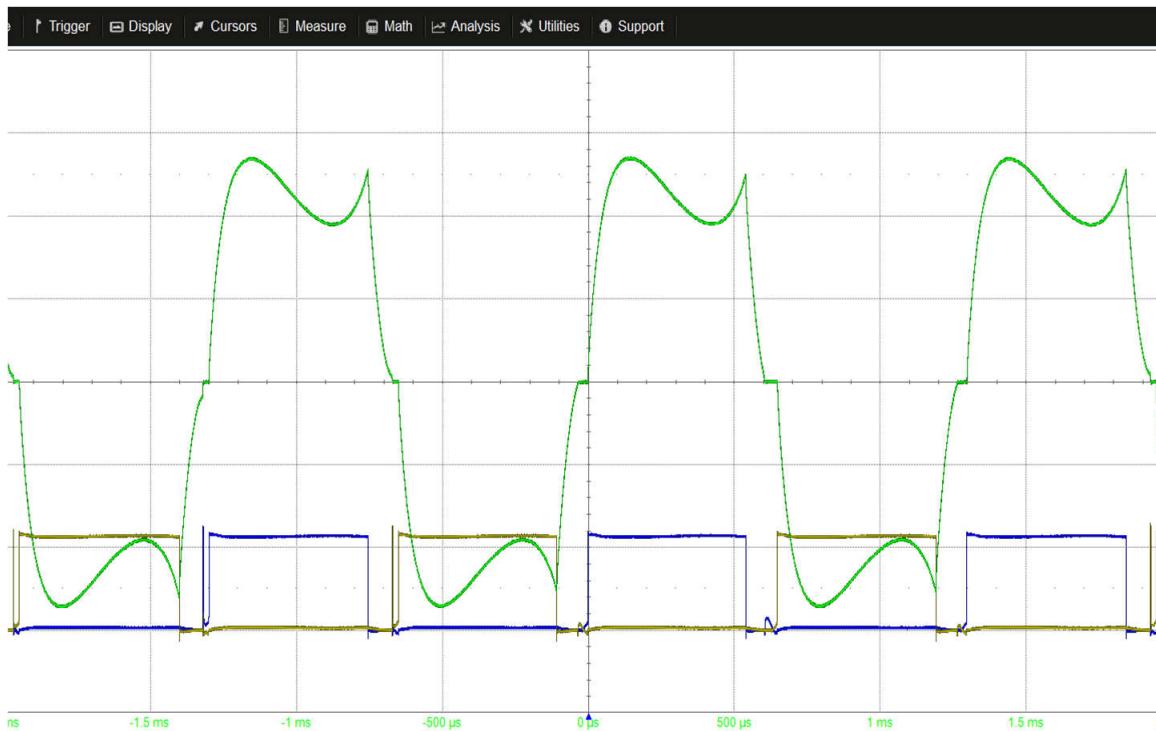


图 8-10. PWM 输入 = 100% 时的 OUTx 电压和相电流

ADVANCE INFORMATION

8.3 电源相关建议

8.3.1 大容量电容

配备合适的局部大容量电容是电机驱动系统设计中的一项重要因素。使用更多的大容量电容通常是有益的，但缺点是增加了成本和物理尺寸。

所需的局部电容数量取决于多种因素，包括：

- 电机系统所需的最高电流
- 电源的电容和电流能力
- 电源和电机系统之间的寄生电感量
- 可接受的电压纹波
- 电机停止或制动方法

电源与电机驱动系统之间的电感限制了电流随着电源而变化的速率。如果局部大容量电容太小，系统会响应电机电压变化带来的过大的电流需求或转储。当使用足够大的大容量电容时，电机电压保持稳定，并且可以快速提供大电流。

数据表通常会给出建议值，但需要进行系统级测试来确定大小适中的大容量电容。

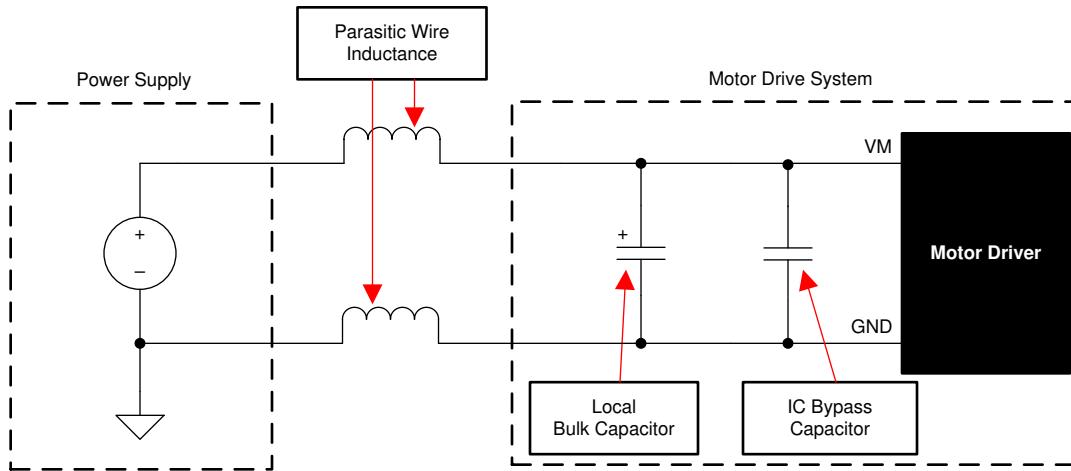


图 8-11. 带外部电源的电机驱动系统示例设置

大容量电容器的额定电压可高于工作电压，以便在电机向电源传递能量时提供裕度。

8.4 布局

8.4.1 布局指南

放置大容量电容器时，需尽量缩短通过电机驱动器器件的大电流路径的距离。连接金属布线宽度应尽可能宽，并且在连接 PCB 层时应使用许多过孔。这些做法更大限度地减少了寄生电感并允许大容量电容器提供大电流。

器件旁路电容器应为陶瓷电容器，并靠近器件引脚放置。

大电流器件输出应使用宽金属布线。

为减少大瞬态电流进入小电流信号路径的噪声耦合和 EMI 干扰，应在 PGND 和 AGND 之间分区接地。TI 建议将所有非功率级电路（包括散热焊盘）连接到 AGND，以降低寄生效应并改善器件的功率耗散。

器件散热焊盘应焊接到 PCB 顶层接地平面。应使用多个过孔连接到较大的底层接地平面。使用大金属平面和多个过孔有助于散发器件中产生的 $I^2 \times R_{DS(on)}$ 热量。

为了提高热性能，请在 PCB 的所有可能层上尽可能地增大连接到散热焊盘接地端的接地面积。使用较厚的覆铜可以降低结至空气热阻并改善芯片表面的散热。

图 8-12 展示了采用 DEX 封装的 MC121-Q1 的布局示例。为实现正确的电机换相，MC121-Q1 必须放置在两个定子磁极之间，且霍尔元件应正对转子磁铁下方。图 8-13 显示了 DYM 封装的放置示例

8.4.2 布局示例

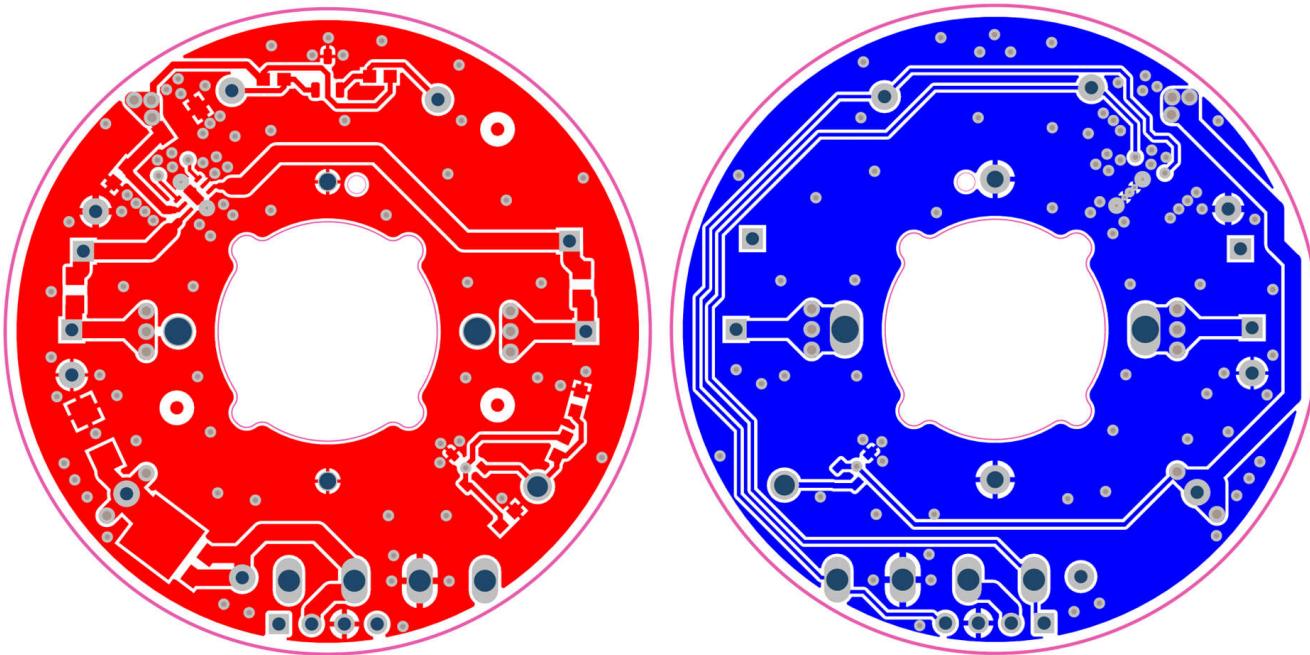


图 8-12. DEZ 封装的建议布局示例

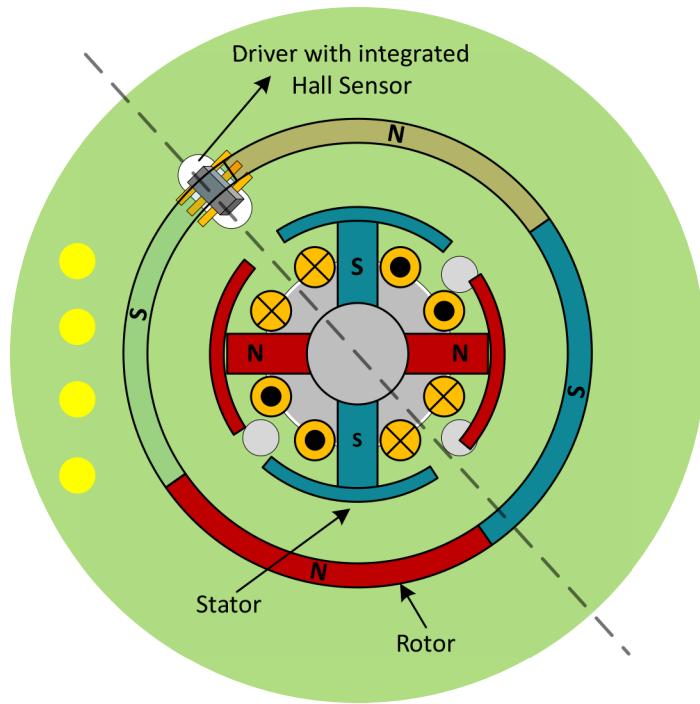


图 8-13. DYM 封装的建议放置示例

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发设计的工具和软件。

9.1 器件支持

9.2 文档支持

9.2.1 相关文档

9.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 *通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
November 2025	*	初始发行版

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PMC121QDEZRQ1	Active	Preproduction	X2SON (DEZ) 6	5000 LARGE T&R	-	Call TI	Level-1-260C-UNLIM	-40 to 125	P2BQ
PMC121QDYMQRQ1	Active	Preproduction	SOT-23-THIN (DYM) 6	5000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月